



## (12) 发明专利

(10) 授权公告号 CN 103117292 B

(45) 授权公告日 2016. 04. 13

(21) 申请号 201310039732. 7

CN 102479752 A, 2012. 05. 30,

(22) 申请日 2013. 02. 01

CN 203085552 U, 2013. 07. 24,

US 2004/0211961 A1, 2004. 10. 28,

(73) 专利权人 四川虹视显示技术有限公司

地址 611731 四川省成都市高新区(西区)  
科新西街 168 号

审查员 姚日英

(72) 发明人 郎丰伟 周刚 柴智

(74) 专利代理机构 成都宏顺专利代理事务所  
(普通合伙) 51227

代理人 周永宏

(51) Int. Cl.

H01L 27/32(2006. 01)

H01L 51/56(2006. 01)

(56) 对比文件

CN 102708800 A, 2012. 10. 03,

CN 102708800 A, 2012. 10. 03,

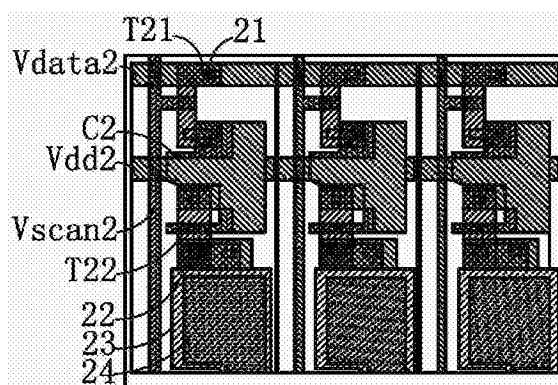
权利要求书1页 说明书6页 附图8页

(54) 发明名称

一种 AMOLED 面板像素电路的版图及其制作方法

(57) 摘要

本发明的一种 AMOLED 面板像素电路的版图, 包括条状子像素、开关晶体管 T1、驱动晶体管 T2、扫描线 Vscan、数据线 Vdata、电源线、存储电容和有机发光二极管; 其中扫描线 Vscan 在像素电路版图中沿条状子像素长边方向分布, 数据线 Vdata 和电源线 Vdd 在像素电路版图中沿条状子像素短边方向分布, 有机发光二极管 OLED 的有机材料蒸镀区域沿条状子像素短边方向加宽, 长边方向不变。这些特征使本发明的子像素的有机发光材料蒸镀面积得以增大, 提高了面板开口率。根据有机发光材料的 JVL 曲线特性, 开口率的提高将减小其驱动电流密度、降低驱动电压, 从而使得面板有机材料寿命延长并降低功耗, 获得面板性能的提升。



1. 一种AMOLED面板像素电路的版图制作方法,其特征在于包括以下步骤:

步骤1:在玻璃基板的氧化物缓冲层上制作有源层图案,具体方法是在形成氧化物缓冲层后形成非晶硅薄膜,之后再蒸镀覆盖层,然后蒸镀Ni并进行预处理,再形成多晶硅薄膜,直到形成有源层图案;其中,有源层图案中的开关晶体管(T21)图案为“匚”形;

步骤2:在蒸镀栅极绝缘层和栅极金属层后,对栅极金属层施行湿法蚀刻,之后对栅极绝缘层进行干法蚀刻,形成栅极层图案,在本步骤中形成了沿条状子像素长边方向分布的扫描线;

步骤3:在步骤2形成栅极层后,涂布绝缘的层间介质膜,之后通过过孔工艺,留出接触孔;

步骤4:蒸镀金属层,通过步骤3留下的接触孔与有源层及栅极层连接,完成像素驱动电路与外部电源和数据线的连接,并在像素内部将开关管的漏极与驱动管的栅极相连同时形成像素驱动电路的存储电容,在本步骤中形成了沿条状子像素短边方向分布的数据线和电源线;

步骤5:为了更好保护底层的薄膜晶体管和金属线,在步骤4后将形成钝化层,然后在钝化层上打孔作为驱动管的漏极D与OLED正极的连接孔;

步骤6:完成OLED透明阳极的制作,并通过步骤5留下的接触孔与驱动管漏极D相连;

步骤7:采用绝缘树脂涂布面板,然后刻蚀仅留出OLED部分进行后续的有机材料蒸镀,在本步骤中,有机材料蒸镀区沿条状子像素短边方向扩展并占据了原本沿条状子像素长边方向分布的电源线占据的像素空间,使有机材料蒸镀区的沿条状子像素长边方向边沿延伸至沿条状子像素长边方向分布的扫描线Vscan和所在子像素的边沿。

## 一种AMOLED面板像素电路的版图及其制作方法

### 技术领域

[0001] 本发明涉及AMOLED显示技术领域,具体涉及一种AMOLED面板像素电路的版图及其制作方法。

### 背景技术

[0002] 在平板显示技术中,有机发光二极管(Organic Light-Emitting Diode,OLED)显示器以其轻薄、主动发光、快响应速度、广视角、色彩丰富及高亮度、低功耗、耐高低温等众多优点而被业界公认为是继液晶显示器(LCD)之后的第三代显示技术。主动式OLED(Active Matrix OLED,AMOLED)也称为有源矩阵OLED,AMOLED通过在每个像素中集成薄膜晶体管(TFT)和电容器并由电容器维持电压的方法进行驱动,可以实现大尺寸、高分辨率面板,是当前研究的重点及未来显示技术的发展方向。

[0003] AMOLED像素电路的基本结构为图1所示的2T1C结构,基本像素电路具体由开关晶体管T1、驱动晶体管T2和存储电容Cs组成。其中,开关晶体管T1的栅极和源极分别与扫描线Vscan和数据线Vdata相连接,开关晶体管T1的漏极与驱动晶体管T2的栅极相连接,驱动晶体管T2的源极连接电源线Vdd,漏极与发光二极管OLED相连接,OLED的另一极接地,所述存储电容Cs一端连接电源线Vdd,另一端与开关晶体管T1和驱动晶体管T2的公共端相连接。在AMOLED面板的像素电路版图(layout,即像素元素如OLED、T1、T2及Cs的空间结构关系)中,有机发光二极管OLED的有机材料区占有像素区域除开驱动电路以外的一定区域,行业内把OLED的有机材料区占像素面积的百分比定义为OLED的开口率。在评价AMOLED的性能指标中,开口率为一重要指标。具体地说,开口率的提高可以带来面板驱动电流密度降低、驱动电压降低、功耗减小、亮度提高以及寿命延长等一系列优点。

[0004] 如图3a所示,假设一幅图像为M行N列(按RGB子像素计算为3N列,RGB的解复用在驱动IC中实现),AMOLED面板现有的扫描方法是从上到下逐行进行扫描,与此相应的图像显示也是从上到下逐行显示。也就是说,先扫描第1行(同时输入第1行的3N列个子像素数据信号),再扫描第1行(同时输入第2行的3N列个子像素数据信号),一直到第M行(同时输入第M行的3N列个子像素数据信号)。其中AMOLED面板的像素形状为正方形,各子像素均为条状结构其长度通常为宽度的3倍。以2T1C结构的像素电路为例,现有的版图设计及制作工序如下(如图1a-1g所示):

[0005] 步骤1(Layer1):如图1a所示,在玻璃基板的氧化物缓冲层(Buffer Oxide Layer)上制作有源层(Active)图案,方法是在形成氧化物缓冲层(Buffer Oxide Layer)后形成非晶硅(a-Si)薄膜,之后再蒸镀Capping Layer,然后蒸镀Ni并进行预处理,再形成多晶硅薄膜,直到形成Active图案。

[0006] 步骤2(Layer2):如图1b所示,在蒸镀栅极绝缘层(Gate Insulator)和栅极金属层(Gate Metal)后,同时进行蚀刻,Gate Metal施行湿法蚀刻(Wet Etching),之后对Gate Insulator进行干法蚀刻(Dry Etching),形成栅极层(Gate)图案。

[0007] 步骤3(Layer3):如图1c所示,在步骤2形成栅极层(Gate)后,涂布绝缘的层间介质

(Inter Layer Dielectric, ILD)膜,之后通过过孔(VIA1)工艺,留出接触孔11。

[0008] 步骤4(Layer4):如图1d所示,蒸镀金属层(METAL),通过步骤3留下的接触孔11与有源层(ACT)及栅极层(Gate)连接,完成像素电路与外部电源和数据线的连接,并在像素内部将开关管的漏极与驱动管的栅极相连同时形成像素电路的存储电容。

[0009] 步骤5(Layer5):如图1e所示,为了更好保护底层的薄膜晶体管(TFT)和金属线,在步骤4后将形成钝化层(Passivation Layer),然后在钝化层(Passivation Layer)上打孔作为驱动管的漏极D与OLED正极的连接孔12。

[0010] 步骤6(Layer6):如图1f所示,完成OLED透明阳极(IZO)13的制作,并通过步骤5留下的接触孔与驱动管漏极D相连。

[0011] 步骤7(Layer7):如图1g所示,采用绝缘树脂涂布面板,然后刻蚀仅留出OLED部分14进行后续的有机材料蒸镀。

[0012] 从像素电路结构及其版图设计可以看出,数据线Vdata和电源线Vdd在同一平面内,均在子像素的长边方向,不利于像素开口率的提高。并且,为降低电源线Vdd的IR-DROP(电阻压降)一般需要将电源线Vdd设计得比数据线Vdata的扫描线Vscan宽得多,更是进一步影响了像素开口率。

## 发明内容

[0013] 本发明所要解决的技术问题是:提供一种AMOLED面板像素电路的版图及其制作方法,以提高像素开口率,改善面板性能。

[0014] 为解决上述技术问题所采用的技术方案是:一种AMOLED面板像素电路的版图,包括RGB条状子像素、开关晶体管T1、驱动晶体管T2、扫描线Vscan、数据线Vdata、电源线Vdd、存储电容Cs和有机发光二极管OLED;

[0015] 其特征在于,所述扫描线Vscan在像素电路版图中沿条状子像素长边方向分布,数据线Vdata和电源线Vdd在像素电路版图中沿条状子像素短边方向分布,有机发光二极管OLED的有机材料蒸镀区域沿条状子像素短边方向加宽,长边方向不变。

[0016] 上述开关晶体管为“匚”形结构。

[0017] 一种上述AMOLED面板像素电路的版图制作方法,其特征在于包括以下步骤:

[0018] 步骤1:在玻璃基板的氧化物缓冲层上制作有源层图案,具体方法是在形成氧化物缓冲层后形成非晶硅薄膜,之后再蒸镀覆盖层(Capping Layer),然后蒸镀Ni并进行预处理,再形成多晶硅薄膜,直到形成有源层图案;其中,有源层图案中的开关晶体管T21图案为“匚”形;

[0019] 步骤2:在蒸镀栅极绝缘层和栅极金属层后,对栅极金属层施行湿法蚀刻,之后对栅极绝缘层进行干法蚀刻,形成栅极层图案,在本步骤中形成了沿条状子像素长边方向分布的扫描线;

[0020] 步骤3:在步骤2形成栅极层后,涂布绝缘的层间介质(ILD)膜,之后通过过孔(VIA1)工艺,留出接触孔;

[0021] 步骤4:蒸镀金属层(METAL),通过步骤3留下的接触孔与有源层(ACT)及栅极层(Gate)连接,完成像素驱动电路与外部电源和数据线的连接,并在像素内部将开关管的漏极与驱动管的栅极相连同时形成像素驱动电路的存储电容,在本步骤中形成了沿条状子像

素短边方向分布的数据线和电源线；

[0022] 步骤5: 为了更好保护底层的薄膜晶体管(TFT)和金属线, 在步骤4后将形成钝化层, 然后在钝化层(Passivation Layer)上打孔作为驱动管的漏极D与OLED正极的连接孔；

[0023] 步骤6: 完成OLED透明阳极(IZO)的制作, 并通过步骤5留下的接触孔与驱动管漏极D相连；

[0024] 步骤7: 采用绝缘树脂涂布面板, 然后刻蚀仅留出OLED部分进行后续的有机材料蒸镀, 在本步骤中, 有机材料蒸镀区沿条状子像素短边方向扩展并占据了原本沿条状子像素长边方向分布的电源线占据的像素空间, 使有机材料蒸镀区的沿条状子像素长边方向边沿延伸至沿条状子像素长边方向分布的扫描线Vscan和所在子像素的边沿。

[0025] 本发明的有益之处在于增大了子像素的有机发光材料蒸镀面积, 提高了面板开口率。在现有设计、工艺、设备条件下, 假设VDD Line为14 $\mu\text{m}$ 、Data Line和Gate Line均为7 $\mu\text{m}$ , 设计规则是4 $\mu\text{m}$ , 薄膜晶体管(TFT)的宽长比为7 $\mu\text{m}$ /19 $\mu\text{m}$ 。从单个条状子像素来分析, 列数据线Vdata、电源线VDD和有机材料蒸镀单元两两之间的间距最小为4 $\mu\text{m}$ , 则现有设计下有机材料蒸镀单元的宽度最大为 $55-7-4-4-14-4=22$ (条状子像素大小为55 $\mu\text{m}$ \*165 $\mu\text{m}$ )。采用本发明后, 在相同的工艺条件下, 子像素有机材料蒸镀单元在高度方向未发生变化, 但其宽度方向变为 $55-7-4-4=40$ , 开口率将提高 $(40-22)/22=82\%$ 。根据有机发光材料的JVL曲线特性, 开口率的提高将减小其驱动电流密度、降低驱动电压, 从而使得面板有机材料寿命延长并降低功耗, 获得面板性能的提升。

## 附图说明

[0026] 图1为本发明的AMOLED面板的像素电路图；

[0027] 图1a为本发明的像素电路版图的制作工艺步骤1后的结构示意图；

[0028] 图1b为现有的AMOLED面板像素电路版图的制作工艺步骤2后的结构示意图；

[0029] 图1c为现有的AMOLED面板像素电路版图的制作工艺步骤3后的结构示意图；

[0030] 图1d为现有的AMOLED面板像素电路版图的制作工艺步骤4后的结构示意图；

[0031] 图1e为现有的AMOLED面板像素电路版图的制作工艺步骤5后的结构示意图；

[0032] 图1f为现有的AMOLED面板像素电路版图的制作工艺步骤6后的结构示意图；

[0033] 图1g为现有的AMOLED面板像素电路版图的制作工艺步骤7后的结构示意图；

[0034] 图2a为本发明的AMOLED面板像素电路版图的制作工艺步骤1后的结构示意图；

[0035] 图2b为本发明的AMOLED面板像素电路版图的制作工艺步骤2后的结构示意图；

[0036] 图2c为本发明的AMOLED面板像素电路版图的制作工艺步骤3后的结构示意图；

[0037] 图2d为本发明的AMOLED面板像素电路版图的制作工艺步骤4后的结构示意图；

[0038] 图2e为本发明的AMOLED面板像素电路版图的制作工艺步骤5后的结构示意图；

[0039] 图2f为本发明的AMOLED面板像素电路版图的制作工艺步骤6后的结构示意图；

[0040] 图2g为本发明的AMOLED面板像素电路版图的制作工艺步骤7后的结构示意图；

[0041] 图3a为现有的AMOLED面板扫描电路的结构示意图；

[0042] 图3b为本发明的AMOLED面板扫描电路的结构示意图。

## 具体实施方式

[0043] 下面结合附图和实施例对本发明的原理做进一步详述。

[0044] 如图2f所示为本发明的一具体实施例的AMOLED面板像素电路版图,包括RGB条状子像素、开关晶体管T21、驱动晶体管T22、扫描线Vscan2、数据线Vdata2、电源线Vdd2、存储电容C2和有机发光二极管OLED;其中,扫描线Vscan2在像素电路版图中沿条状子像素长边方向分布,数据线Vdata2和电源线Vdd2在像素电路版图中沿条状子像素短边方向分布,有机发光二极管OLED的有机材料蒸镀区域与扫描线Vscan2平行的外沿分别为扫描线Vscan2和所在子像素的边沿;在本实施例中,电路元件(晶体管及存储电容等元件)和连接线(扫描线、数据线以及电源线等连接线)之间的欧姆连接关系不作改变,即:开关晶体管T21的栅极和源极分别与扫描线Vscan2和数据线Vdata2相连接,开关晶体管T1的漏极与驱动晶体管T22的栅极相连接,驱动晶体管T22的源极连接电源线Vdd2,漏极与发光二极管OLED相连接,OLED的另一极接地,所述存储电容C2一端连接电源线Vdd2,另一端与开关晶体管T21和驱动晶体管T22的公共端相连接。

[0045] 上述AMOLED面板还包括呈矩阵排列的M行N列像素,进一步的, $M=320$ , $N=240$ ;每个像素包含R、G、B三个子像素,属于同一行像素的所有子像素为一个数据单元,共320个数据单元,属于同一列且OLED发光为同一颜色的所有子像素为一个扫描单元,共 $240 \times 3 = 720$ 个扫描单元;同一数据单元的所有子像素的数据线Vdata2相互连接,共得到320个数据端,同一扫描单元的所有子像素的扫描线Vscan2相互连接,共得到720个扫描端。

[0046] 在上述任一实施例中开关晶体管T21为“匚”形,其目的在于使扫描线Vscan、数据线Vdata以及电源线Vdd进行行列变换时有足够的空间,同时保持原有的电路连接结构不变。

[0047] 如图2a-图2g所示,为了能够更容易的理解本发明的像素电路版图的技术方案,在以下实施例中提供了一种所述像素电路的版图及其具体制作工艺,其步骤为:

[0048] 步骤1(Layer1):如图2a所示,在玻璃基板的氧化物缓冲层(Buffer Oxide Layer)上制作有源层(Active)图案,方法是在形成氧化物缓冲层(Buffer Oxide Layer)后形成非晶硅(a-Si)薄膜,之后再蒸镀覆盖层(Capping Layer),然后蒸镀Ni并进行预处理,再形成多晶硅薄膜,直到形成Active图案。本步骤中的有源层图案与现有的有源层图案不同,本步骤中的有源层图案中的开关晶体管图案T21为“匚”字形,这种“匚”字形的设计与现有的“乙”字形设计不同,其目的在于为像素电路版图中扫描线沿条状子像素长边方向放置留出空间。

[0049] 步骤2(Layer2):如图2b所示,在蒸镀栅极绝缘层(Gate Insulator)和栅极金属层(Gate Metal)后,同时进行蚀刻,Gate Metal施行湿法蚀刻(Wet Etching),之后对Gate Insulator进行干法蚀刻(Dry Etching),形成栅极层(Gate)图案,在本步骤中形成了沿条状子像素长边方向布置的扫描线。

[0050] 步骤3(Layer3):如图2c所示,在步骤2形成栅极层(Gate)后,涂布绝缘的层间介质(Inter Layer Dielectric,ILD)膜,之后通过过孔(VIA1)工艺,留出接触孔21。

[0051] 步骤4(Layer4):如图2d所示,蒸镀金属层(METAL),通过步骤3留下的接触孔21与有源层(ACT)及栅极层(Gate)连接,完成像素驱动电路与外部电源和数据线的连接,并在像素内部将开关管的漏极与驱动管的栅极相连同时形成像素驱动电路的存储电容,在本步骤中形成了条状子像素短边方向布置的数据线和电源线。

[0052] 步骤5(Layer5):如图2e所示,为了更好保护底层的薄膜晶体管(TFT)和金属线,在步骤4后将形成钝化层(Passivation Layer),然后在钝化层(Passivation Layer)上打孔作为驱动管的漏极D与OLED正极的连接孔22。

[0053] 步骤6(Layer6):如图2f所示,完成OLED透明阳极(IZO)23的制作,并通过步骤5留下的接触孔与驱动管漏极D相连。

[0054] 步骤7(Layer7):如图2g所示,采用绝缘树脂涂布面板,然后刻蚀仅留出OLED部分24进行后续的有机材料蒸镀,在本步骤中,有机材料蒸镀区沿条状子像素短边方向扩展并占据了原本沿条状子像素长边方向分布的电源线占据的面板空间,使有机材料蒸镀区的与扫描线Vscan2平行的两个边沿延伸至沿条状子像素长边方向分布的扫描线Vscan和所在子像素的边沿。需要说明的是这里所说的有机材料蒸镀区沿条状子像素短边方向边沿延伸是在不违背设计规则的前提下进行的,也就是说以扫描线Vscan为边沿并不是指与扫描线完全接触,而是指与扫描线之间保持一个设计规则的间隔。

[0055] 本发明在保持现有的AMOLED面板制作工序及要求不变的情况下(制作成本不变,同时包括数据线Vdata、扫描线Vscan和电源线Vdd的线宽不变),对现有的像素电路版图进行修改,将数据线Vdata和电源线Vdd设计在条状子像素的短边方向,将扫描线Vscan设计在条状子像素的长边方向,如图2g所示。与现有的版图设计相比有以下三个特点:1、开关管T1栅极的寻址信号由子像素短边方向变为长边方向,也就是由水平方向变为垂直方向;2、开关管T1源极数据的数据信号和电源线VDD由子像素长边方向改为短边方向,也就是由垂直方向变为水平方向;3、子像素的有机发光材料蒸镀面积垂直方向高度不变,但水平方向宽度增加占满电源线Vdd移走后的空间,如图2a~2g所示。

[0056] 以下结合实施例对本发明的效果做进一步分析,假设电源线Vdd线宽为14um、数据线Vdata和扫描线Vscan线宽均为7um,设计规则是4um,薄膜晶体管(TFT)的宽长比为7um/19um,子像素大小为55um\*165um。本发明的实施例中的像素电路版图如图2g所示,与传统构图不同在于:1、扫描线Vscan由垂直于子像素方向改为平行于子像素方向,即沿条状子像素长边方向;2、数据线Vdata和电源线Vdd由平行于子像素方向改为垂直于子像素方向,即沿条状子像素短边方向;3、子像素的有机发光材料蒸镀面积宽度增加,占满电源线Vdd移走后的空间。本发明的有益之处在于增大了子像素的有机发光材料蒸镀面积,提高了面板开口率。从单个子像素来分析:在现有技术中,有机材料蒸镀单元的宽度最大为 $55-7-4-4-14-4=22$ ;在本实施例中,有机材料蒸镀单元宽度最大为 $55-7-4-4=40$ ,开口率提高的幅度为 $(40-22)/22=82\%$ 。根据各有机发光材料的JVL曲线特性,开口率的提高将减小电流密度,降低驱动像素驱动电压;开口率的提高也将减小各子像素消耗的电流,使得像素驱动电路中的薄膜晶体管(TFT)尺寸可以做得更小,进一步提高面板开口率,形成良性循环。上述优点将使得面板功耗显著降低,面板性能显著提升,寿命大幅度延长。

[0057] 为了使采用本发明方案的AMOLED面板的性能整体进一步提升,上述各实施例中的AMOLED面板的像素电路版图可与以下AMOLED面板的驱动电路及驱动方法同时使用:如图3b所示,包括驱动单元和子像素单元,驱动单元包括扫描引脚和数据引脚,子像素单元包括子像素行L和子像素列S,子像素行L包括属于同一行的所有像素的发光颜色相同的子像素,子像素列S包括属于同一列的所有像素的全部RGB子像素;例如第一子像素行L1R包括第一行的所有R子像素,第二子像素行L1G包括第一行的所有G子像素;第一子像素列S1包括第一列

像素的所有RGB子像素,第二子像素列S1包括第二列像素的所有RGB子像素。所述子像素行L的所有子像素的数据信号输入端连接在一起并与驱动单元的数据引脚相连接,子像素列的所有子像素的扫描信号输入端连接在一起并与驱动单元的扫描引脚相连接。采用这种连接方式的优点在于任一数据线对应的是发光颜色单一的子像素单元,所以无需采用RGB复用的数据形式,也不用设置RGB解复用单元。

[0058] 为了实现对采用上述驱动电路的AMOLED面板驱动进行驱动扫描,在本实施例中提供一种AMOLED面板驱动方法,具体包括以下步骤:

[0059] a、寻址第一子像素行:第一行像素的所有R子像素全部被同时选中,同时输入该子像素行的数据信号;

[0060] b、寻址下一子像素行:该子像素全部被同时选中,同时输入该子像素行的数据信号;

[0061] c、重复步骤b,直到最后一子像素行的数据信号输入完成后返回步骤a,同时进入下一帧周期寻址。

[0062] 该实施例的特点在于对不同发光颜色的子像素单元采用分别输入数据信号的方法,这样避免了RGB数据复用的数据输入形式,使原本必须采用的解复用电路模块可以省去,使驱动电路简化。

[0063] 采用上述驱动电路与像素电路版图结合的方式,其优点在于,上述像素电路版图设计中所改变的行列布置方式正好有利于上述驱动电路的形成。

[0064] 本领域的普通技术人员将会意识到,这里所述的实施例是为了帮助读者理解本发明的原理,应被理解为本发明的保护范围并不局限于这样的特别陈述和实施例。本领域的普通技术人员可以根据本发明公开的这些技术启示做出各种不脱离本发明实质的其它各种具体变形和组合,这些变形和组合仍然在本发明的保护范围内。

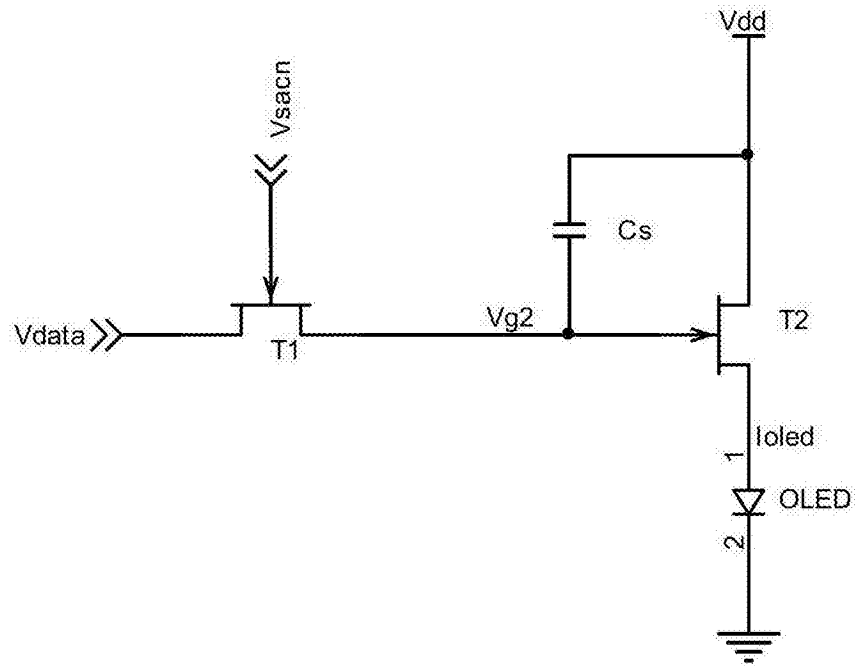


图1

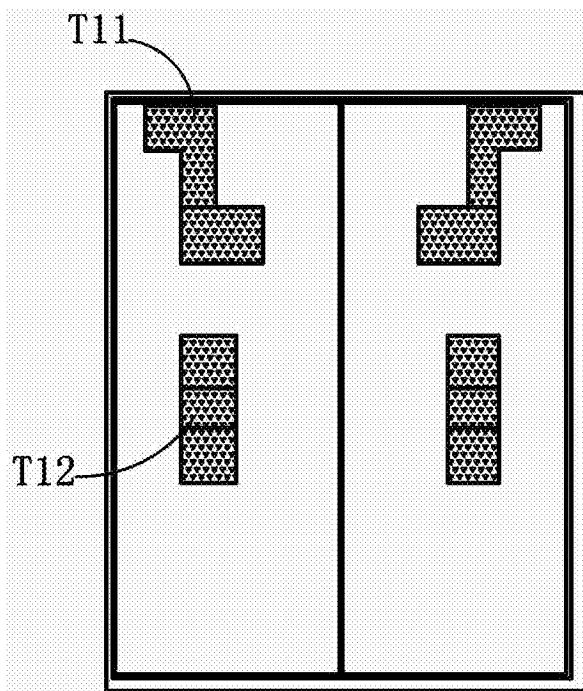


图1a

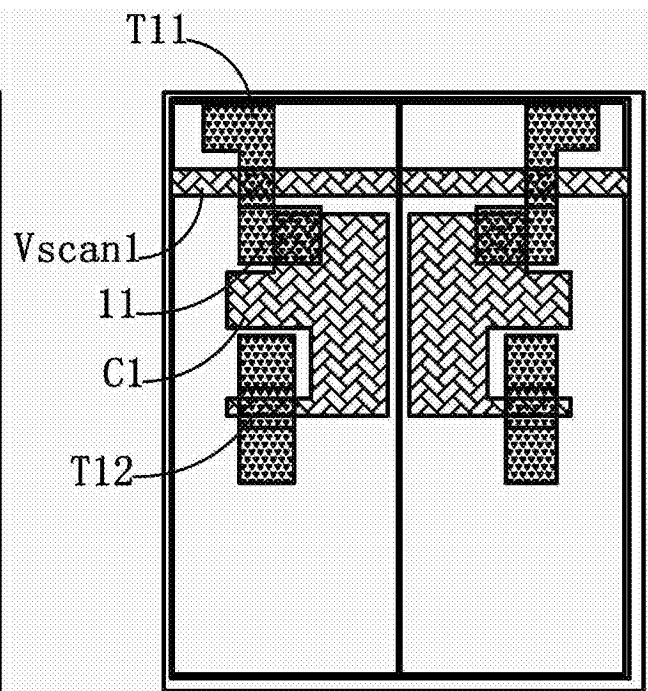


图1b

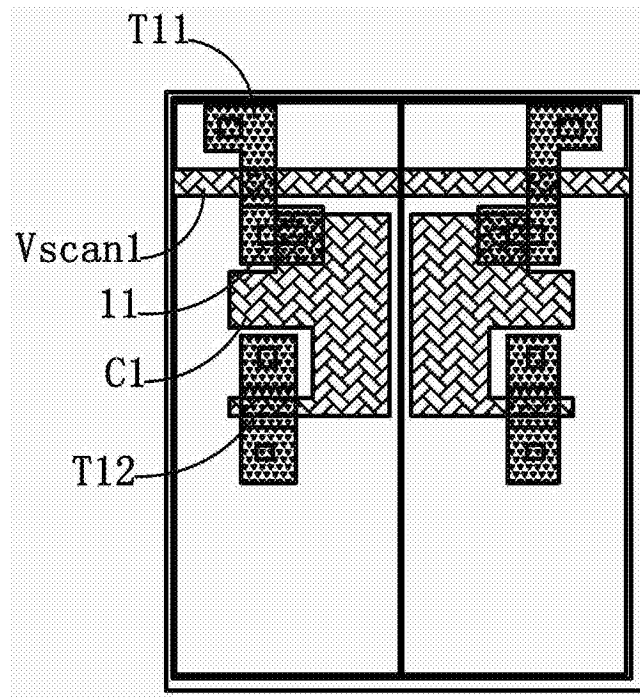


图1c

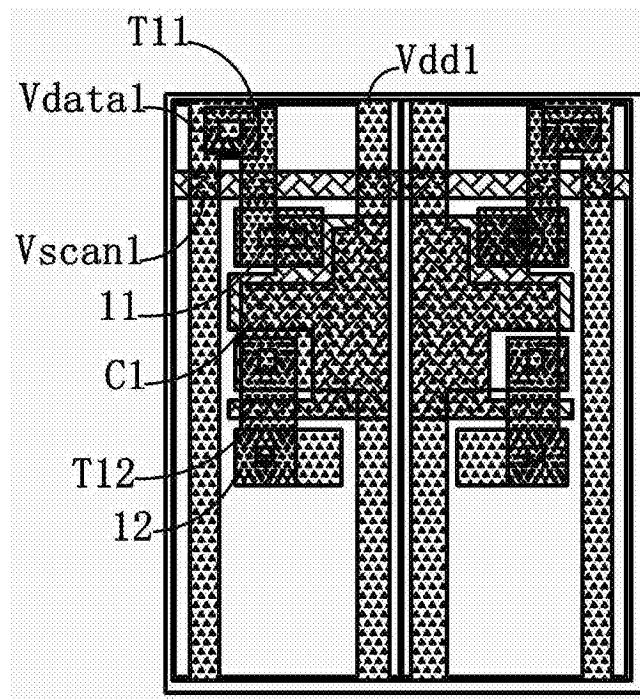


图1d



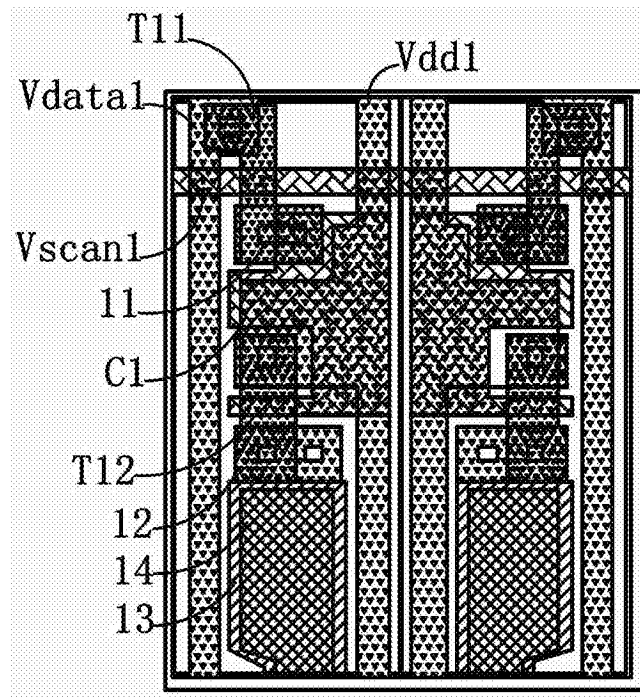


图1g

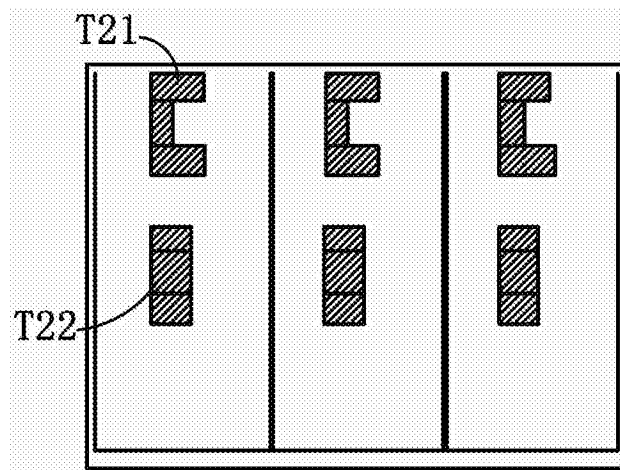


图2a

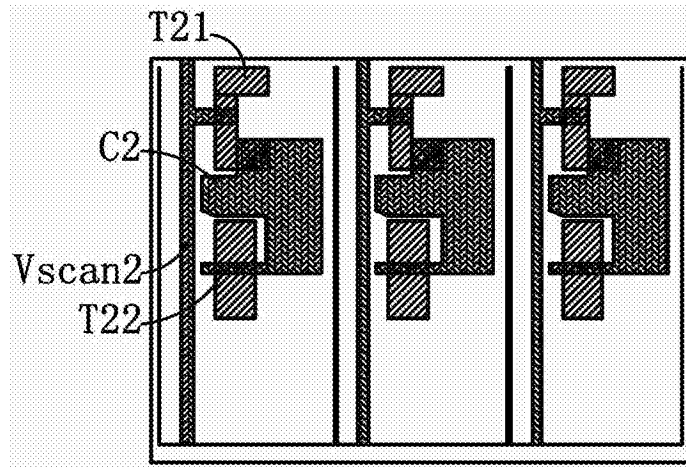


图2b

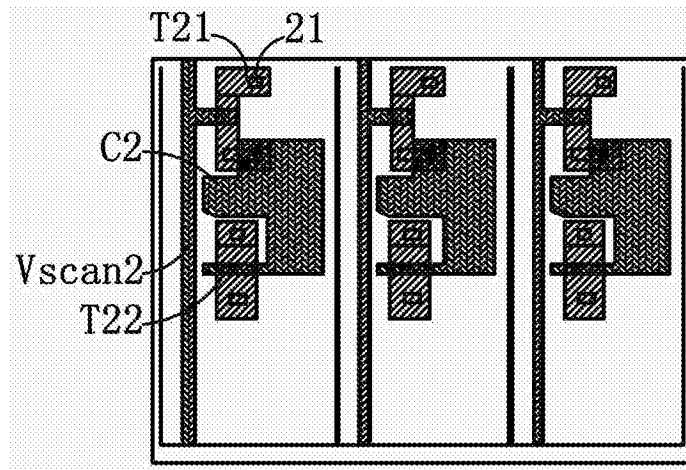


图2c

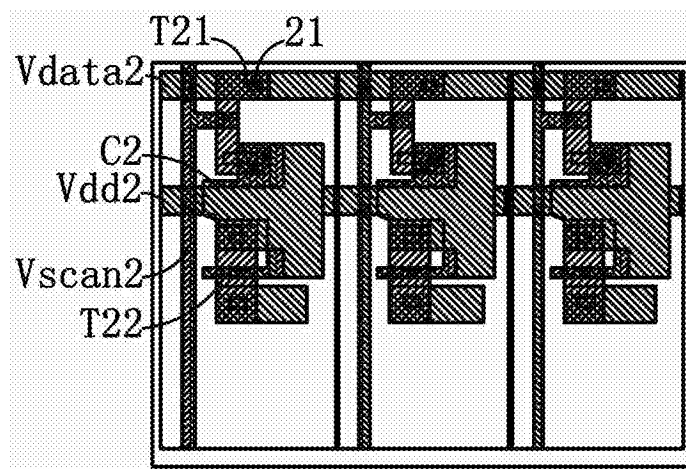


图2d

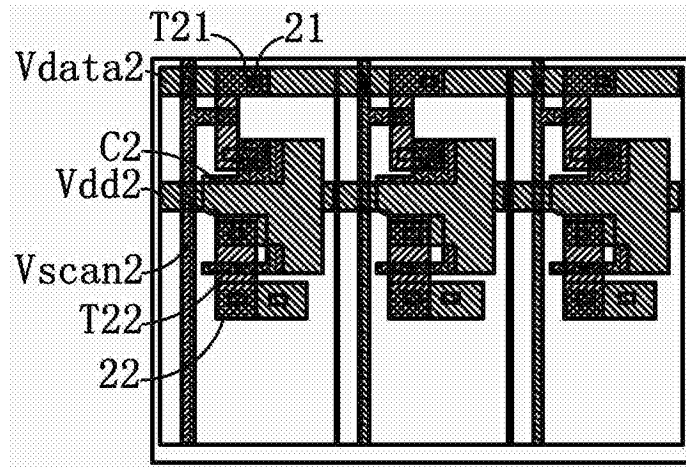


图2e

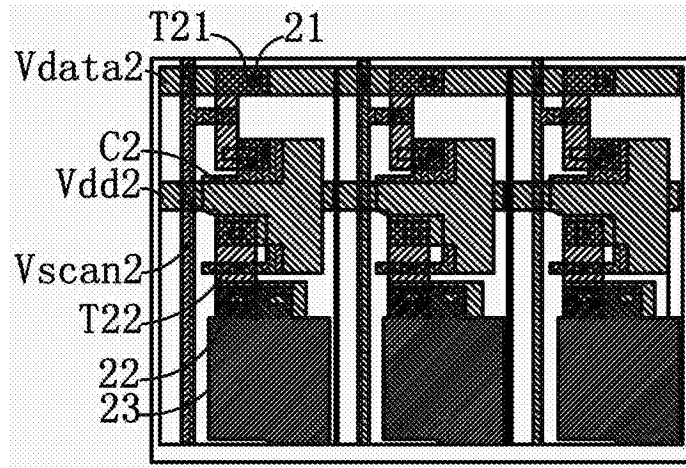


图2f

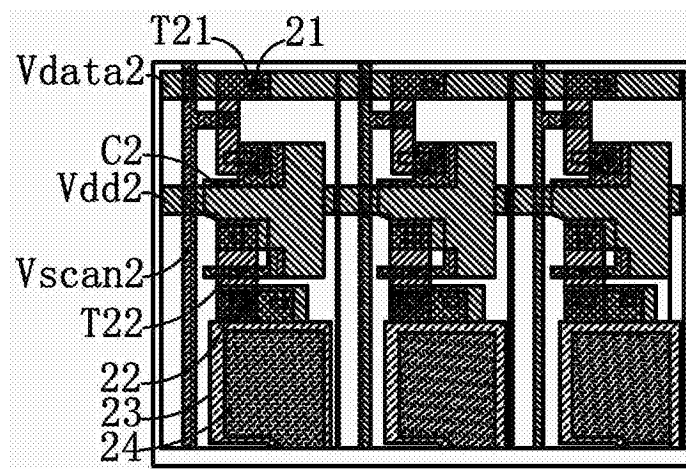


图2g

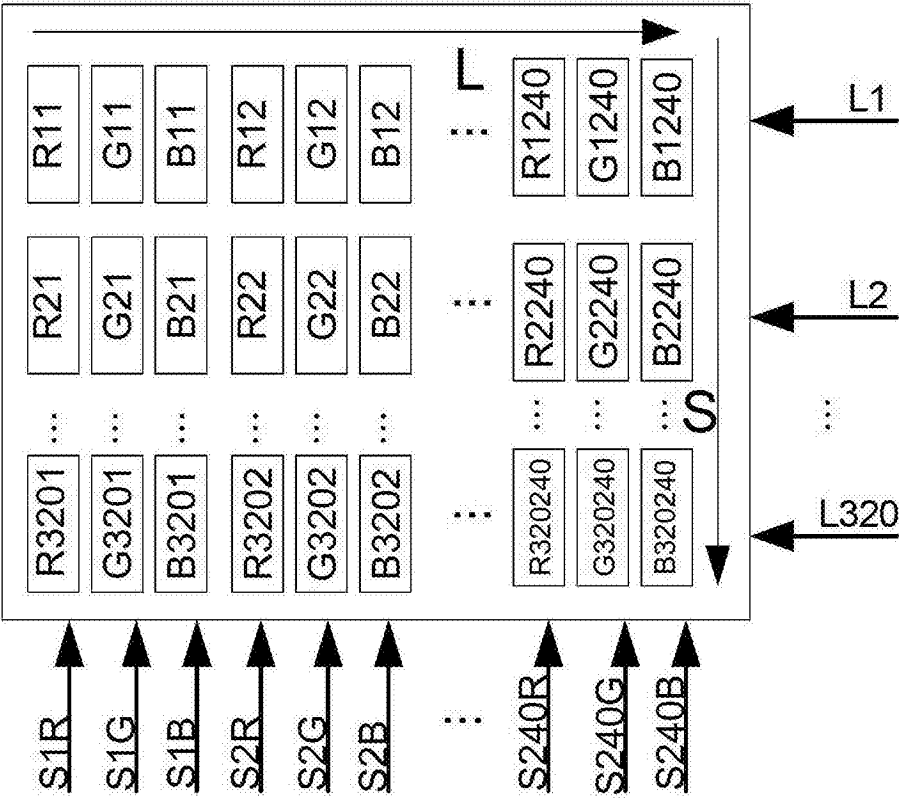


图3a

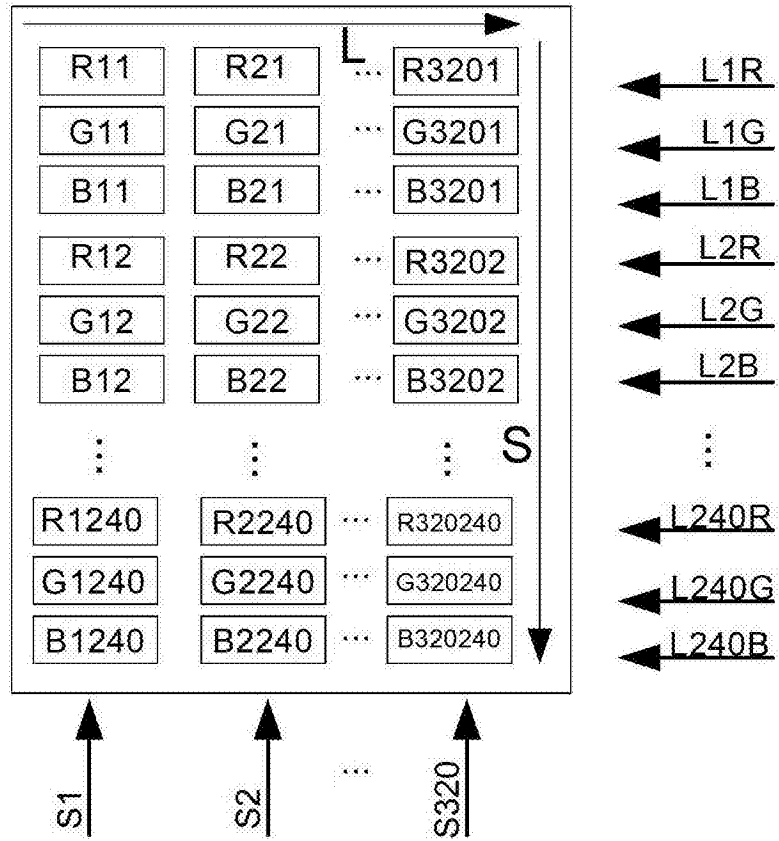


图3b

|                |                                                |         |            |
|----------------|------------------------------------------------|---------|------------|
| 专利名称(译)        | 一种AMOLED面板像素电路的版图及其制作方法                        |         |            |
| 公开(公告)号        | <a href="#">CN103117292B</a>                   | 公开(公告)日 | 2016-04-13 |
| 申请号            | CN201310039732.7                               | 申请日     | 2013-02-01 |
| [标]申请(专利权)人(译) | 四川虹视显示技术有限公司                                   |         |            |
| 申请(专利权)人(译)    | 四川虹视显示技术有限公司                                   |         |            |
| 当前申请(专利权)人(译)  | 四川虹视显示技术有限公司                                   |         |            |
| [标]发明人         | 郎丰伟<br>周刚<br>柴智                                |         |            |
| 发明人            | 郎丰伟<br>周刚<br>柴智                                |         |            |
| IPC分类号         | H01L27/32 H01L51/56                            |         |            |
| 代理人(译)         | 周永宏                                            |         |            |
| 其他公开文献         | CN103117292A                                   |         |            |
| 外部链接           | <a href="#">Espacenet</a> <a href="#">SIPO</a> |         |            |

#### 摘要(译)

本发明的一种AMOLED面板像素电路的版图，包括条状子像素、开关晶体管T1、驱动晶体管T2、扫描线Vscan、数据线Vdata、电源线、存储电容和有机发光二极管；其中扫描线Vscan在像素电路版图中沿条状子像素长边方向分布，数据线Vdata和电源线Vdd在像素电路版图中沿条状子像素短边方向分布，有机发光二极管OLED的有机材料蒸镀区域沿条状子像素短边方向加宽，长边方向不变。这些特征使本发明的子像素的有机发光材料蒸镀面积得以增大，提高了面板开口率。根据有机发光材料的JVL曲线特性，开口率的提高将减小其驱动电流密度、降低驱动电压，从而使得面板有机材料寿命延长并降低功耗，获得面板性能的提升。

