



(12) 发明专利申请

(10) 申请公布号 CN 102760404 A

(43) 申请公布日 2012. 10. 31

(21) 申请号 201110109686. 4

(22) 申请日 2011. 04. 28

(71) 申请人 瀚宇彩晶股份有限公司

地址 中国台湾台北县五股工业区五权路 48 号

(72) 发明人 柯健专 吴昭慧

(74) 专利代理机构 上海翼胜专利商标事务所
(普通合伙) 31218

代理人 翟羽

(51) Int. Cl.

G09G 3/32 (2006. 01)

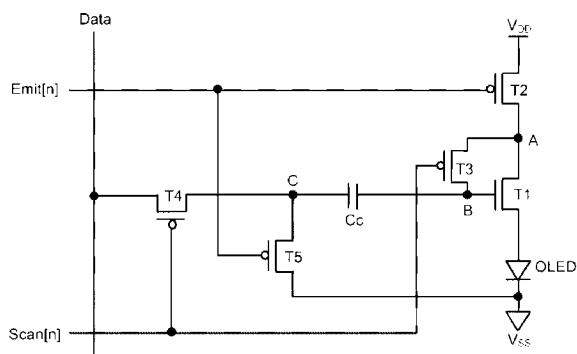
权利要求书 4 页 说明书 8 页 附图 9 页

(54) 发明名称

发光二极管显示器像素电路及其驱动方法

(57) 摘要

本发明显示器像素中第一薄膜晶体管的栅极
在补偿及数据写入阶段时,透过第一薄膜晶体管
及发光二极管进行放电。当使用时间上升后,第
一薄膜晶体管临界电压变大、载流子迁移率变小
时、或经过长时间使用后有机发光二极管跨压上
升、或者发光二极管显示器尺寸越大,产生 IR 压
降时,本发明能使放电(充电)电压变小,第一薄
膜晶体管栅极电压变大,从而补偿发光二极管电
流的下降。并且第五薄膜晶体管与驱动发光二极
管的第一薄膜晶体管同样具备临界电压上升的特
性,当第五薄膜晶体管的临界电压随使用时间上
升,即能补偿发光二极管发光效率下降的影响。



1. 一种发光二极管显示器像素电路,所述发光二极管显示器具有连接至所述像素电路的一数据信号线、一启动信号线、一扫描信号线,且提供所述像素电路一工作电压及一接地电压,所述发光二极管显示器的像素电路包括:

一第一薄膜晶体管,用以作为驱动薄膜晶体管,具有一第一端及第二端,所述第一薄膜晶体管的第一端为源极;

一发光二极管,具有第一端及第二端,所述发光二极管的第一端为阳极,用以耦接至所述第一薄膜晶体管的第一端,为所述第一薄膜晶体管所驱动;

一第二薄膜晶体管,具有第一端及第二端,所述第二薄膜晶体管的栅极耦接至所述启动信号线,所述第二薄膜晶体管的第一端耦接至所述工作电压,所述第二薄膜晶体管的第二端耦接至所述第一薄膜晶体管的第二端,其中形成一第一节点;

一第三薄膜晶体管,具有第一端及第二端,所述第三薄膜晶体管的栅极耦接至所述扫描信号线,所述第三薄膜晶体管的第一端耦接至所述第一节点,所述第三薄膜晶体管的第二端耦接至所述第一薄膜晶体管的栅极,其中形成一第二节点;

一第四薄膜晶体管,具有第一端及第二端,所述第四薄膜晶体管的栅极耦接至所述扫描信号线,所述第四薄膜晶体管的第一端耦接至所述数据信号线,用以控制所述数据信号线的输入时间;

一第五薄膜晶体管,具有第一端及第二端,所述第五薄膜晶体管的栅极耦接至所述启动信号线,所述第五薄膜晶体管的第一端耦接至所述第四薄膜晶体管的第二端,其中形成一第三节点,所述第五薄膜晶体管的第二端耦接至所述发光二极管的第二端;以及

一补偿电容,具有第一端及第二端,所述补偿电容的第一端耦接至所述第三节点,所述补偿电容的第二端耦接至所述第二节点;

其特征在于,所述第二薄膜晶体管能重置所述第一节点与所述第二节点的电位维持为所述工作电压,所述第三薄膜晶体管能使所述第二节点的补偿电压储存于所述补偿电容,所述第五薄膜晶体管能对所述补偿电容的第一端持续放电,以维持所述第三节点的电位。

2. 根据权利要求1所述的发光二极管显示器像素电路,其特征在于,所述第一薄膜晶体管为N型薄膜晶体管。

3. 根据权利要求1所述的发光二极管显示器像素电路,其特征在于,所述第二、第三、第四及第五薄膜晶体管为P型薄膜晶体管。

4. 根据权利要求1所述的发光二极管显示器像素电路,其特征在于,所述发光二极管为有机发光二极管。

5. 根据权利要求1所述的发光二极管显示器像素电路,其特征在于,所述第五薄膜晶体管与所述第一薄膜晶体管具有相近的施压时间,以利用所述第五薄膜晶体管的临界电压随使用时间上升,补偿所述发光二极管发光效率的下降。

6. 一种像素的驱动方法,用于具有连接至所述像素电路的一数据信号线、一启动信号线、一扫描信号线,且提供所述像素电路一工作电压及一接地电压的一发光二极管显示器,所述像素电路具有一第一薄膜晶体管、一发光二极管、一第二薄膜晶体管、一第三薄膜晶体管、一第四薄膜晶体管、一第五薄膜晶体管以及一补偿电容,所述第一薄膜晶体管的第一端耦接至所述发光二极管的第一端,用以驱动所述发光二极管,所述第二薄膜晶体管的第二端耦接至所述第一薄膜晶体管的第二端,其中形成一第一节点,所述第三薄膜晶体管的第

二端耦接至所述第一薄膜晶体管的栅极,其中形成一第二节点,所述第五薄膜晶体管的第一端耦接至所述第四薄膜晶体管的第二端,其中形成一第三节点,所述补偿电容的第一端耦接至所述第三节点,所述补偿电容的第二端耦接至所述第二节点,所述驱动方法包括:

对所述启动信号线及所述扫描信号线提供所述接地电压,导通所述第一薄膜晶体管、所述第二薄膜晶体管、所述第三薄膜晶体管、所述第四薄膜晶体管以及所述第五薄膜晶体管,以使所述第一节点及所述第二节点的电位重置为所述工作电压;

对所述启动信号线提供所述工作电压,截止所述第二薄膜晶体管与所述第五薄膜晶体管,对所述数据信号线提供一像素数据电压,以使所述第一节点及所述第二节点通过所述第一薄膜晶体管及所述发光二极管进行放电;以及

对扫描信号线提供工作电压且对启动信号线提供接地电压,并截止所述第三薄膜晶体管与所述第四薄膜晶体管,导通所述第二薄膜晶体管与所述第五薄膜晶体管,利用所述补偿电容,使所述第三节点的电位,对所述第二节点的电压进行耦合后,提供给所述第一薄膜晶体管,用以驱动所述发光二极管进行发光。

7. 根据权利要求6所述的像素的驱动方法,其特征在于,在截止所述第二薄膜晶体管与所述第五薄膜晶体管,以进行放电的步骤中,进一步包括在一预定的时间一控制所述放电的步骤,用以避免所述第一节点及所述第二节点完全放电。

8. 根据权利要求6所述的像素的驱动方法,其特征在于,驱动所述发光二极管进行发光时,所述第三薄膜晶体管使所述第二节点的补偿电压储存于所述补偿电容。

9. 根据权利要求6所述的像素的驱动方法,其特征在于,驱动所述发光二极管进行发光时,所述第五薄膜晶体管对所述补偿电容的第一端持续放电,以维持所述第三节点的电位。

10. 一种发光二极管显示器像素电路,所述发光二极管显示器具有连接至所述像素电路的一数据信号线、一启动信号线、一扫描信号线,且提供所述像素电路一工作电压及一接地电压,所述发光二极管显示器的像素电路包括:

一第一薄膜晶体管,用以作为驱动薄膜晶体管,具有第一端及第二端,所述第一薄膜晶体管的第一端为源极;

一发光二极管,具有第一端及第二端,所述发光二极管的第一端耦接至所述工作电压,所述发光二极管的第二端为阴极,用以耦接至所述第一薄膜晶体管的第一端,为所述第一薄膜晶体管所驱动;

一第二薄膜晶体管,具有第一端及第二端,所述第二薄膜晶体管的栅极耦接至所述启动信号线,所述第二薄膜晶体管的第一端耦接至所述接地电压,所述第二薄膜晶体管的第二端耦接至所述第一薄膜晶体管的第二端,其中形成一第一节点;

一第三薄膜晶体管,具有第一端及第二端,所述第三薄膜晶体管的栅极耦接至所述扫描信号线,所述第三薄膜晶体管的第一端耦接至所述第一节点,所述第三薄膜晶体管的第二端耦接至所述第一薄膜晶体管的栅极,其中形成一第二节点;

一第四薄膜晶体管,具有第一端及第二端,所述第四薄膜晶体管的栅极耦接至所述扫描信号线,所述第四薄膜晶体管的第一端耦接至所述数据信号线,用以控制所述数据信号线的输入时间;

一第五薄膜晶体管,具有第一端及第二端,所述第五薄膜晶体管的栅极耦接至所述启

动信号线,所述第五薄膜晶体管的第一端耦接至所述第四薄膜晶体管的第二端,其中形成一第三节点,所述第五薄膜晶体管的第二端耦接至所述发光二极管的第一端;以及

一补偿电容,具有第一端及第二端,所述补偿电容的第一端耦接至所述第三节点,所述补偿电容的第二端耦接至所述第二节点;

其特征在于,所述第二薄膜晶体管能重置所述第一节点与所述第二节点的电位

维持为所述接地电压,所述第三薄膜晶体管能使所述第二节点的补偿电压储存于所述补偿电容,所述第五薄膜晶体管能对所述补偿电容的第一端持续充电,以维持所述第三节点的电位。

11. 根据权利要求 10 所述的发光二极管显示器像素电路,其特征在于,所述第一薄膜晶体管为 P 型薄膜晶体管。

12. 根据权利要求 10 所述的发光二极管显示器像素电路,其特征在于,所述第二、第三、第四及第五薄膜晶体管为 N 型薄膜晶体管。

13. 根据权利要求 10 所述的发光二极管显示器像素电路,其特征在于,所述发光二极管为有机发光二极管。

14. 根据权利要求 10 所述的发光二极管显示器像素电路,其特征在于,所述第五薄膜晶体管与所述第一薄膜晶体管具有相近的施压时间,以利用所述第五薄膜晶体管的临界电压随使用时间上升,补偿所述发光二极管发光效率的下降。

15. 一种像素的驱动方法,用于具有连接至所述像素的电路的一数据信号线、一启动信号线、一扫描信号线,且提供所述像素电路一工作电压及一接地电压的一发光二极管显示器,所述像素电路具有一第一薄膜晶体管、一发光二极管、一第二薄膜晶体管、一第三薄膜晶体管、一第四薄膜晶体管、一第五薄膜晶体管以及一补偿电容,所述第一薄膜晶体管的第一端耦接至所述发光二极管的第二端,用以驱动所述发光二极管,所述第二薄膜晶体管的第二端耦接至所述第一薄膜晶体管的第二端,其中形成一第一节点,所述第三薄膜晶体管的第二端耦接至所述第一薄膜晶体管的栅极,其中形成一第二节点,所述第五薄膜晶体管的第一端耦接至所述第四薄膜晶体管的第二端,其中形成一第三节点,所述补偿电容的第一端耦接至所述第三节点,所述补偿电容的第二端耦接至所述第二节点,所述驱动方法包括:

对所述启动信号线及所述扫描信号线提供所述工作电压,导通所述第一薄膜晶体管、所述第二薄膜晶体管、所述第三薄膜晶体管、所述第四薄膜晶体管以及所述第五薄膜晶体管,以使所述第一节点及所述第二节点的电位重置为所述接地电压;

对所述启动信号线提供所述接地电压,截止所述第二薄膜晶体管与所述第五薄膜晶体管,对所述数据信号线提供一像素数据电压,以使所述第一节点及所述第二节点透过所述第一薄膜晶体管及所述发光二极管进行充电;以及

对扫描信号线提供接地电压且对启动信号线提供工作电压,并截止所述第三薄膜晶体管与所述第四薄膜晶体管,导通所述第二薄膜晶体管与所述第五薄膜晶体管,利用所述补偿电容,使所述第三节点的电位,对所述第二节点的电压进行耦合后,提供给所述第一薄膜晶体管,用以驱动所述发光二极管进行发光。

16. 根据权利要求 15 所述的像素的驱动方法,其特征在于,在截止所述第二薄膜晶体管与所述第五薄膜晶体管,以进行充电的步骤中,更包括一在一预定的时间控制所述充电

的步骤,用以避免所述第一节点及所述第二节点完全充电。

17. 根据权利要求 15 所述的像素的驱动方法,其特征在于,驱动所述发光二极管进行发光时,所述第三薄膜晶体管使所述第二节点的补偿电压储存于所述补偿电容。

18. 根据权利要求 15 所述的像素的驱动方法,其特征在于,驱动所述发光二极管进行发光时,所述第五薄膜晶体管对所述补偿电容的第一端持续充电,以维持所述第三节点的电位。

发光二极管显示器像素电路及其驱动方法

技术领域

[0001] 本发明是关于一种发光二极管显示器的像素电路,特别有关于一种能全方位解决发光二极管电流下降、发光效率下降以及随显示器大尺寸化而产生 IR 压降等问题的发光二极管显示器像素电路及其驱动方法。

背景技术

[0002] 液晶显示器 (LCD) 是当前显示技术的主流。而有机发光二极管显示器 (OLED) 却是被业界公认为势必将取代液晶显示器而成为下一个时代的显示技术。相较于液晶显示器,有机发光二极管显示器具备相当多的优点,例如:能自主发光、视角广、反应时间快、亮度高、流明效率高、操作电压低、面板厚度薄、可挠曲性、制程步骤少、成本低等诸多的优点。

[0003] 然而,有机电激发光二极管 (OLED) 组件与液晶显示器最大差异在于其亮度是由流过的电流大小所决定。因此,欲精确控制像素的亮度,即需实现对电流 I_{OLED} 的精确控制,而相较于液晶显示器仅要控制写入像素的电压准位即能控制像素亮度的技术而言,电流 I_{OLED} 的精确控制难度要高出许多。

[0004] 请参考附图 1 与附图 2。附图 1 所示是现有技术中以 P 型 TFT 晶体管驱动 OLED 像素的电路架构图。附图 2 所示是现有技术中以 N 型晶体管驱动 OLED 像素的电路架构图。如图所示,有机发光二极管显示器 (OLED) 的像素一般是以像素驱动薄膜晶体管 (TFT, T2) 与储存电容 (Cst),对有机发光二极管 (OLED) 的亮度进行控制。其是利用储存电容 (Cst) 的跨压 V_{GS} 提供予薄膜晶体管 (T2) 对有机发光二极管的亮度进行控制。以附图 2 的 N 型薄膜晶体管 (T2) 为例:其关系如公式一所示:

[0005]
$$I_{OLED} = 1/2 \times W/L \times \mu_N \times C_{OX} (V_{GS} - V_{TH})^2 \quad (\text{公式一})$$

[0006] 其中 C_{OX} 为薄膜晶体管 (T2) 的单位面积电容值, W 和 L 为薄膜晶体管 (T2) 的宽度与长度。然而 I_{OLED} 为 V_{data} 通过薄膜晶体管 (T2) 转换而成的电流,当有机发光二极管使用时间上升后,前述公式一中电流产生变化的原因之一为薄膜晶体管 (T2) 的临界电压 V_{TH} 变大、载流子迁移率 μ_N 变小,因此 I_{OLED} 下降,导致有机发光二极管 (OLED) 的亮度衰减。

[0007] 并且,有机发光二极管 (OLED) 材料在经过长时间使用后,亦会发生老化的现象,而致使其跨压逐渐上升且发光效率下降。有机发光二极管 (OLED) 跨压的上升亦会影响薄膜晶体管的操作,以附图 2 的 N 型薄膜晶体管 (T2) 为例,有机发光二极管 (OLED) 接在薄膜晶体管 (T2) 的源极端,当有机发光二极管 (OLED) 跨压上升时,会直接影响到薄膜晶体管 (T2) 栅极-源极间的端电压,即直接影响流过薄膜晶体管 (T2) 的电流。

[0008] 再者,有机发光二极管 (OLED) 材料经过长时间使用后,发光效率下降的现象会使有机发光二极管 (OLED) 即流过相同大小的电流亦无法产生预期的亮度。且三原色的发光效率下降程度不同,更导致色偏的严重问题。

[0009] 并且,随显示器大尺寸化,发光二极管显示器亦会产生 IR 压降的问题。请参考附图 3 所示是因主动式发光二极管显示面板 (AMOLED) 尺寸大型化,因信号线拉长,随着导线内阻效应而产生压差,发生 IR 压降现象而导致像素电路电流不稳定的示意图。当发光二极

管显示器尺寸越大时, V_{DD} 信号线与 V_{SS} 信号线的长度必须随之增长, 而必然会具有内阻效应而产生电压差, 如附图 3 所示, 如显示器左边的像素的电压, 因接近扫描线驱动源, 因此其电压为 V_{DD} , 但随着信号线距离向右延伸而会有内阻差 ΔR 。因此, 显示器右边的像素的电压, 则为 $V_{DD} - I_{DD} \times \Delta R$ 。同样地, 如显示器左边的像素的电压, 因接近扫描线驱动源, 因此其电压为 V_{SS} , 但随着信号线距离向右延伸而会有内阻差 ΔR 。因此, 显示器右边的像素的电压, 则为 $V_{SS} + I_{DD} \times \Delta R$ 。如前所述, 若不考虑导线内阻效应使得显示器面板在不同位置像素 V_{DD} 及 V_{SS} 的变化, 进而导致主动式发光二极管显示面板 (AMOLED) 在不同面板位置的像素具有不同大小的电流, 主动式发光二极管显示面板 (AMOLED) 的亮度势必无法均匀。

[0010] 因此, 确有发展能全方位解决发光二极管电流下降、发光效率下降以及随显示器大尺寸化而产生 IR 压降等问题的发光二极管显示器像素的电路及其驱动方法的必要。

发明内容

[0011] 本发明之一目的在于提供一种发光二极管显示器像素电路及其驱动方法, 能全方位解决发光二极管电流下降、发光效率下降以及随显示器大尺寸化而产生 IR 压降等问题的发光二极管显示器像素电路及其驱动方法。

[0012] 根据上述目的, 本发明提供一种发光二极管显示器像素电路, 发光二极管显示器具有连接至像素电路的一数据信号线、一启动信号线、一扫描信号线, 且提供像素电路一工作电压及一接地电压, 发光二极管显示器的像素电路包括: 一第一薄膜晶体管, 用以作为驱动薄膜晶体管, 具有第一端及第二端, 第一薄膜晶体管的第一端为源极; 一发光二极管, 具有第一端及第二端, 发光二极管的第一端为阳极, 用以耦接至第一薄膜晶体管的第一端, 为第一薄膜晶体管所驱动; 一第二薄膜晶体管, 具有第一端及第二端, 第二薄膜晶体管的栅极耦接至启动信号线, 第二薄膜晶体管的第一端耦接至工作电压, 第二薄膜晶体管的第二端耦接至第一薄膜晶体管的第二端, 其中形成一第一节点; 一第三薄膜晶体管, 具有第一端及第二端, 第三薄膜晶体管的栅极耦接至扫描信号线, 第三薄膜晶体管的第一端耦接至第一节点, 第三薄膜晶体管的第二端耦接至第一薄膜晶体管的栅极, 其中形成一第二节点; 一第四薄膜晶体管, 具有第一端及第二端, 第四薄膜晶体管的栅极耦接至扫描信号线, 第四薄膜晶体管的第一端耦接至数据信号线, 用以控制数据信号线的输入时间; 一第五薄膜晶体管, 具有第一端及第二端, 第五薄膜晶体管的栅极耦接至启动信号线, 第五薄膜晶体管的第一端耦接至第四薄膜晶体管的第二端, 其中形成一第三节点, 第五薄膜晶体管的第二端耦接至发光二极管的第二端; 以及一补偿电容, 具有第一端及第二端, 补偿电容的第一端耦接至第三节点, 补偿电容的第二端耦接至第二节点; 其中, 第二薄膜晶体管能重置第一节点与第二节点的电位维持为工作电压, 第三薄膜晶体管能使第二节点的补偿电压储存于补偿电容, 第五薄膜晶体管能对补偿电容的第一端持续放电, 以维持第三节点的电位。

[0013] 本发明进一步提供另一种发光二极管显示器像素的电路, 发光二极管显示器的像素电路包括: 一第一薄膜晶体管, 用以作为驱动薄膜晶体管, 具有第一端及第二端, 第一薄膜晶体管的第一端为源极; 一发光二极管, 具有第一端及第二端, 发光二极管的第一端耦接至工作电压, 发光二极管的第二端为阴极, 用以耦接至第一薄膜晶体管的第一端, 为第一薄膜晶体管所驱动; 一第二薄膜晶体管, 具有第一端及第二端, 第二薄膜晶体管的栅极耦接至启动信号线, 第二薄膜晶体管的第一端耦接至接地电压, 第二薄膜晶体管的第二端耦接至

第一薄膜晶体管的第二端,其中形成一第一节点;一第三薄膜晶体管,具有第一端及第二端,第三薄膜晶体管的栅极耦接至扫描信号线,第三薄膜晶体管的第一端耦接至第一节点,第三薄膜晶体管的第二端耦接至第一薄膜晶体管的栅极,其中形成一第二节点;一第四薄膜晶体管,具有第一端及第二端,第四薄膜晶体管的栅极耦接至扫描信号线,第四薄膜晶体管的第一端耦接至数据信号线,用以控制数据信号线的输入时间;一第五薄膜晶体管,具有第一端及第二端,第五薄膜晶体管的栅极耦接至启动信号线,第五薄膜晶体管的第一端耦接至第四薄膜晶体管的第二端,其中形成一第三节点,第五薄膜晶体管的第二端耦接至发光二极管的第一端;以及一补偿电容,具有第一端及第二端,补偿电容的第一端耦接至第三节点,补偿电容的第二端耦接至第二节点;其中,第二薄膜晶体管能重置第一节点与第二节点的电位维持为接地电压,第三薄膜晶体管能使第二节点的补偿电压储存于补偿电容,第五薄膜晶体管能对补偿电容的第一端持续充电,以维持第三节点的电位。

[0014] 此外,本发明进一步提供一种像素的驱动方法,用于具有连接至像素的电路的一数据信号线、一启动信号线、一扫描信号线,且提供像素电路一工作电压及一接地电压的一发光二极管显示器,像素的电路具有一第一薄膜晶体管、一发光二极管、一第二薄膜晶体管、一第三薄膜晶体管、一第四薄膜晶体管、一第五薄膜晶体管以及一补偿电容,第一薄膜晶体管的第一端耦接至发光二极管的第一端,用以驱动发光二极管,第二薄膜晶体管的第二端耦接至第一薄膜晶体管的第二端,其中形成一第一节点,第三薄膜晶体管的第二端耦接至第一薄膜晶体管的栅极,其中形成一第二节点,第五薄膜晶体管的第一端耦接至第四薄膜晶体管的第二端,其中形成一第三节点,补偿电容的第一端耦接至第三节点,补偿电容的第二端耦接至第二节点,驱动方法包括:重置阶段,对启动信号线及扫描信号线提供接地电压,导通第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管以及第五薄膜晶体管,以使第一节点及第二节点的电位重置为工作电压;补偿及数据写入阶段,对启动信号线提供工作电压,截止第二薄膜晶体管与第五薄膜晶体管,对数据信号线提供一像素数据电压,以使第一节点及第二节点透过第一薄膜晶体管及发光二极管进行放电;以及有机发光二极管发光阶段,对扫描信号线提供工作电压且对启动信号线提供接地电压,并截止第三薄膜晶体管与第四薄膜晶体管,导通第二薄膜晶体管与第五薄膜晶体管,利用补偿电容,使第三节点的电位,补偿第二节点的电压后,提供给第一薄膜晶体管,用以驱动发光二极管进行发光。

[0015] 本发明中,第一薄膜晶体管的栅极(第二节点)于补偿及数据写入阶段时,因透过第一薄膜晶体管及发光二极管进行放电,因此电压 V_B 会从 V_{DD} 因放电而成为 $(V_{DD}-V_{Discharge})$ 。如前述公式一所提及,当使用时间上升后,第一薄膜晶体管临界电压 V_{TH} 变大、载流子迁移率 μ_N 变小时、经过长时间使用后有机发光二极管(OLED)跨压上升时、或者发光二极管显示器尺寸越大,产生 IR 压降,而 V_{SS} 变大而导致放电电流下降时,本发明皆能使 $V_{Discharge}$ 变小, V_B 变大,从而补偿 I_{OLED} 的下降,以避免有机发光二极管 OLED 的亮度降低。

[0016] 再者,本发明的第五薄膜晶体管与驱动有机发光二极管的第一薄膜晶体管具有相近的施压时间(Stress time),因此同样具备临界电压上升的特性,当第五薄膜晶体管的临界电压随时间上升,即能补偿发光二极管发光效率下降的影响。

[0017] 因此,本发明能全方位解决发光二极管电流下降、发光效率下降以及随显示器大尺寸化而产生 IR 压降等问题的发光二极管显示器像素的电路及其驱动方法,而更益于发

光二极管显示器必然朝大尺寸方向生产的未来发展。

附图说明

[0018] 附图 1 是现有技术以 P 型 TFT 晶体管驱动 OLED 像素的电路架构图。

[0019] 附图 2 是现有技术以 N 型晶体管驱动 OLED 像素的电路架构图。

[0020] 附图 3 所示是因随着面板尺寸大型化,因信号线拉长,因内阻效应产生压差,发生 IR 压降现象导致像素电路电流不稳定的示意图。

[0021] 附图 4 所示是本发明第一实施例中主动式矩阵发光二极管显示器的像素电路的电路架构图。

[0022] 附图 5 所示是附图 4 中所示第一实施例的像素电路进行电路操作的信号波形图。

[0023] 附图 6 所示是本发明第一实施例中 $I_{\text{Discharge}}$ 、 $V_{\text{TH_T1}}$ 、 V_{OLED} 、 V_{SS} 、 μ_{N} 的关系图。

[0024] 附图 7 所示是本发明第二实施例中主动式矩阵发光二极管显示器的像素电路的电路架构图。

[0025] 附图 8 所示是附图 7 中所示第二实施例的像素电路进行电路操作的信号波形图。

[0026] 附图 9 所示是本发明第二实施例中 I_{Charge} 、 V_{DD} 、 $V_{\text{TH_T1}}$ 、 V_{OLED} 、 μ_{P} 的关系图。

具体实施方式

[0027] 为让本发明的上述目的、特征、和优点能更明显易懂,下文特举一较佳实施例,并配合所附图式,作详细说明如下:

[0028] 请参考附图 4,是本发明第一实施例中主动式发光二极管矩阵显示器 AMOLED 的像素电路的电路架构图。如图所示,第一薄膜晶体管采用 N 型薄膜晶体管。第二、第三、第四及第五薄膜晶体管则采用 P 型薄膜晶体管。并且,于本发明中不需要如现有技术的像素,须设置储存电容 C_{st} 。附图 4 中所示的发光二极管显示器像素的电路具有连接至像素电路的数据信号线 Data、启动信号线 Emit[n]、扫描信号线 Scan[n],n 代表所述像素为显示器中诸多像素之一。发光二极管显示器提供像素电路工作电压 V_{DD} 及一接地电压 V_{SS} 。发光二极管显示器的像素电路包括第一薄膜晶体管 T1、有机发光二极管 OLED、第二薄膜晶体管 T2、第三薄膜晶体管 T3、第四薄膜晶体管 T4、第五薄膜晶体管 T5 以及补偿电容 Cc。

[0029] 第一薄膜晶体管 T1 用以作为驱动有机发光二极管 OLED 的薄膜晶体管,具有第一端及第二端。第一薄膜晶体管 T1 的第一端为源极。

[0030] 有机发光二极管 OLED 具有第一端及第二端。有机发光二极管 OLED 的第一端为阳极,用以耦接至第一薄膜晶体管 T1 的第一端,而被第一薄膜晶体管 T1 所驱动。

[0031] 第二薄膜晶体管 T2 具有第一端及第二端。第二薄膜晶体管 T2 的栅极耦接至启动信号线 Emit[n],其第一端耦接至工作电压 V_{DD} ,其第二端耦接至第一薄膜晶体管 T1 的第二端,其中形成一第一节点 A。

[0032] 第三薄膜晶体管 T3 具有第一端及第二端。第三薄膜晶体管 T3 的栅极耦接至扫描信号线 Scan[n],其第一端耦接至第一节点 A,其第二端耦接至第一薄膜晶体管 T1 的栅极,其中形成一第二节点 B。

[0033] 第四薄膜晶体管 T4 具有第一端及第二端。第四薄膜晶体管 T4 的栅极耦接至扫描信号线 Scan[n],其第一端耦接至数据信号线 Data,用以控制数据信号线 Data 的输入时间。

[0034] 第五薄膜晶体管 T5 具有第一端及第二端。第五薄膜晶体管 T5 的栅极耦接至启动信号线 Emit[n]。其第一端耦接至第四薄膜晶体管 T4 的第二端,其中形成一第三节点 C。第五薄膜晶体管 T5 的第二端耦接至有机发光二极管 OLED 的第二端。

[0035] 补偿电容 Cc 具有第一端及第二端。其第一端耦接至第三节点 C,其第二端耦接至第二节点 B。

[0036] 于此第一实施例中,第一薄膜晶体管 T1 的栅极(第二节点)于补偿及数据写入阶段时,因通过第一薄膜晶体管 T1 及有机发光二极管 OLED 进行放电,因此第一节点 A 的电压 V_A 与第二节点的电压 V_B 会从 V_{DD} 因放电而成为 $(V_{DD}-V_{Discharge})$ 。当使用时间上升后,第一薄膜晶体管 T1 的临界电压 V_{TH} 会变大、载流子迁移率 μ_N 会变小、或者经过长时间使用后,有机发光二极管(OLED)跨压上升、再或者发光二极管显示器尺寸越大,产生 IR 压降,而 V_{SS} 变大而导致放电电流 $I_{Discharge}$ 下降。在前述三种情形下,皆会造成 I_{OLED} 的下降,而使有机发光二极管 OLED 的亮度降低。然而本发明在此三种情形下,能使 $V_{Discharge}$ 变小, V_B 变大,从而补偿 I_{OLED} 的下降。再者,本发明的第五薄膜晶体管 T5 与驱动 OLED 的第一薄膜晶体管 T1 具有相近的施压时间(Stress time),因此第五薄膜晶体管 T5 与第一薄膜晶体管 T1 同样具备临界电压上升的特性。因此,当第五薄膜晶体管 T5 的临界电压 V_{TH_T5} 随使用时间上升,即能补偿发光二极管 OLED 发光效率下降的影响。

[0037] 请一并参考附图 4 以及附图 5。附图 5 所示为附图 4 所示的第一实施例的像素电路进行电路操作的信号波形图。如图所示,本发明像素的驱动分成重置阶段、补偿及数据写入阶段以及有机发光二极管发光阶段等三个阶段。在重置阶段时,第二薄膜晶体管 T2 能使第一节点 A 与第二节点 B 的电位重置为工作电压 V_{DD} ,以于补偿及资料写入阶段时,导通第一薄膜晶体管 T1,进行补偿的操作。第三薄膜晶体管 T3 则能让第一薄膜晶体管 T1 形成二极管接法(Diode-connection),以针对前述造成 I_{OLED} 下降的三种情形,使第二节点 B 发生补偿电压 V_B ,并储存于补偿电容 Cc 内。第五薄膜晶体管 T5 则用于在有机发光二极管发光阶段时,对补偿电容 Cc 的第一端持续放电,以维持第三节点 C 的电位为 $V_{SS}+V_{TH_T5}$,使 V_{Data} 不会因第四薄膜晶体管 T4 的漏电流影响而改变。

[0038] 以下请一并参考附图 4、附图 5 以及附图 6。附图 6 所示是本发明第一实施例中 $I_{Discharge}$ 、 V_{TH_T1} 、 V_{OLED} 、 V_{SS} 、 μ_N 的关系图,进一步针对重置阶段、补偿及数据写入阶段以及有机发光二极管发光阶段进一步详细说明:

[0039] 重置阶段

[0040] 对启动信号线 Emit[n] 及扫描信号线 Scan[n] 提供接地电压 V_{SS} ,同时导通第一薄膜晶体管 T1、第二薄膜晶体管 T2、第三薄膜晶体管 T3、第四薄膜晶体管 T4 以及第五薄膜晶体管 T5,以使第一节点 A 及第二节点 B 的电位重置为工作电压 V_{DD} ,此时 V_{Data} 为 V_{SS} ,第三节点 C 的电压 V_C 为 $V_{SS}+V_{TH_T4}$ 与 $V_{SS}+V_{TH_T5}$ 中的较小值。

[0041] 补偿及资料写入阶段

[0042] 对启动信号线 Emit[n] 提供工作电压 V_{DD} ,截止第二薄膜晶体管 T2 与第五薄膜晶体管 T5,对数据信号线 Data 提供一像素数据电压 V_{Data} ,此时第三节点 C 的电压 V_C 为 V_{Data} ,使第一节点 A 及第二节点 B 透过第一薄膜晶体管 T1 及发光二极管 OLED 进行放电至接地电压 V_{SS} ,第一节点 A 的电压 V_A 与第二节点 B 的电压 V_B 会由 V_{DD} 成为 $V_{DD}-V_{Discharge}$,并且控制放电在一预定的时间,以避免第一节点 A 及第二节点 B 完全放电,并且因本发明是非完全放电

的技术特征,因此能补偿 μ_N 下降的影响(若完全放电则丧失对 μ_N 下降补偿),再者非完全放电的技术特征能更进一步缩短显示器的反应时间。

[0043] 有机发光二极管发光阶段

[0044] 对扫描信号线 Scan[n] 提供工作电压 V_{DD} 且对启动信号线 Emit[n] 提供接地电压 V_{SS} ,截止第三薄膜晶体管 T3 与第四薄膜晶体管 T4,导通第二薄膜晶体管 T2 与第五薄膜晶体管 T5,第二节点 B 成为浮接状态(Floating),第三节点 C 的电位 V_C 会由 V_{Data} 成为 $V_{SS}+V_{TH_T5}$ 。利用补偿电容 Cc,第二节点 B 的电压 V_B 则因第三节点 C 的电容耦合效应而成为 $(V_{DD}-V_{Discharge})+[(V_{SS}+V_{TH_T5})-V_{Data}]$,是以,通过有机发光二极管 OLED 的电流则可由以下算式而得出:

$$[0045] \quad V_{Gate_T1} = V_B = (V_{DD}-V_{Discharge})+[(V_{SS}+V_{TH_T5})-V_{Data}],$$

$$[0046] \quad V_{source_T1} = V_{SS}+V_{OLED},$$

$$[0047] \quad I_{OLED} = 1/2 \times W/L \times \mu_N \times C_{OX} (V_{GS_T1} - V_{TH_T1})^2$$

$$[0048] \quad = 1/2 \times W/L \times \mu_N \times C_{OX} [(V_{DD}+V_{SS}) - (V_{Discharge}+V_{TH_T1}+V_{OLED}+V_{SS})$$

$$[0049] \quad +V_{TH_T5}-V_{Data}]^2 \quad (\text{公式二})$$

[0050] 于前述通过有机发光二极管 OLED 的电流 I_{OLED} 的公式二中,随着使用时间上升, V_{TH_T1} 变大、 μ_N 变小、 V_{OLED} 会上升; $V_{DD}+V_{SS}$ 能保持为一常数,不受 IR 压降的影响,但 IR 压降影响 V_{SS} 变大,在本发明中会使放电电流 $I_{Discharge}$ 下降,而使 $V_{Discharge}$ 变小,进而实现补偿 I_{OLED} 的目的。因此,本发明能避免显示器大尺寸化而产生 IR 压降造成对不同面板位置的像素具有不同大小的电流 I_{OLED} 的影响。再者,本发明利用第五薄膜晶体管 T5 的临界电压 V_{TH_T5} 随使用时间上升的特性,能补偿所述发光二极管发光效率的下降。

[0051] 请参考附图 7,是本发明第二实施例中主动式矩阵发光二极管显示器 AMOLED 的像素电路电路架构图。如图所示,第一薄膜晶体管系采用 P 型薄膜晶体管。第二、第三、第四及第五薄膜晶体管则采用 N 型薄膜晶体管。并且,于本发明中不需要如现有技术的像素,须设置储存电容 C_{st} 。附图 7 中所示的发光二极管显示器像素电路具有连接至像素电路的数据信号线 Data、启动信号线 Emit[n]、扫描信号线 Scan[n],n 代表所述像素为显示器中诸多像素之一。发光二极管显示器提供像素电路工作电压 V_{DD} 及一接地电压 V_{SS} 。发光二极管显示器的像素电路包括第一薄膜晶体管 T1、有机发光二极管 OLED、第二薄膜晶体管 T2、第三薄膜晶体管 T3、第四薄膜晶体管 T4、第五薄膜晶体管 T5 以及补偿电容 Cc。

[0052] 第一薄膜晶体管 T1 系用以作为驱动有机发光二极管 OLED 的薄膜晶体管,具有第一端及第二端,第一薄膜晶体管 T1 的第一端为源极;

[0053] 有机发光二极管 OLED 具有第一端及第二端,其第一端耦接至工作电压 V_{DD} 。有机发光二极管 OLED 的第二端为阴极,用以耦接至第一薄膜晶体管 T1 的第一端,为第一薄膜晶体管 T1 所驱动。

[0054] 一第二薄膜晶体管 T2 具有第一端及第二端。第二薄膜晶体管 T2 的栅极耦接至启动信号线 Emit[n],其第一端耦接至接地电压 V_{SS} ,其第二端耦接至第一薄膜晶体管 T1 的第二端,其中形成一第一节点 A。

[0055] 第三薄膜晶体管 T3 具有第一端及第二端。第三薄膜晶体管 T3 的栅极耦接至扫描信号线 Scan[n],其第一端耦接至第一节点 A,其第二端耦接至第一薄膜晶体管 T1 的栅极,其中形成一第二节点 B。

[0056] 第四薄膜晶体管 T4 具有第一端及第二端。第四薄膜晶体管 T4 的栅极耦接至扫描信号线 Scan[n], 其第一端耦接至数据信号线 Data, 用以控制数据信号线 Data 的输入时间。

[0057] 第五薄膜晶体管 T5 具有第一端及第二端。第五薄膜晶体管 T5 的栅极耦接至启动信号线 Emit[n], 其第一端耦接至第四薄膜晶体管 T4 的第二端, 其中形成一第三节点 C。第五薄膜晶体管 T5 的第二端耦接至有机发光二极管 OLED 的第一端。

[0058] 补偿电容 Cc 具有第一端及第二端。其第一端耦接至第三节点 C, 其第二端耦接至第二节点 B。于此第二实施例中, 第一薄膜晶体管 T1 的栅极 (第二节点) 于补偿及数据写入阶段时, 因通过第一薄膜晶体管 T1 及发光二极管 OLED 进行充电, 因此第一节点 A 的电压 V_A 与第二节点 B 的电压 V_B 会从 V_{SS} 因充电而成为 $(V_{SS}+V_{Charge})$ 。当使用时间上升后, 第一薄膜晶体管 T1 的临界电压 V_{TH} 会变大、载流子迁移率 μ_N 会变小、或者经过长时间使用后, 有机发光二极管 (OLED) 跨压上升、再或者发光二极管显示器尺寸越大, 产生 IR 压降, 而 V_{DD} 变小而导致充电电流 I_{Charge} 下降。在前述三种情形下, 皆会造成 I_{OLED} 的下降, 而使有机发光二极管 OLED 的亮度降低。然而本发明在此三种情形下, 能使 V_{Charge} 变小, V_B 变大, 从而补偿 I_{OLED} 的下降。再者, 本发明的第五薄膜晶体管 T5 与驱动 OLED 的第一薄膜晶体管 T1 具有相近的施压时间 (Stress time), 因此第五薄膜晶体管 T5 与第一薄膜晶体管 T1 同样具备临界电压上升的特性。因此, 当第五薄膜晶体管 T5 的临界电压 V_{TH_T5} 随使用时间上升, 即能补偿发光二极管 OLED 发光效率下降的影响。

[0059] 请一并参考附图 7 和附图 8。附图 8 所示是附图 7 中所示的第二实施例的像素电路进行电路操作的信号波形图。如图所示, 本发明像素的驱动分成重置阶段、补偿及数据写入阶段以及有机发光二极管发光阶段等三个阶段。在重置阶段时, 第二薄膜晶体管 T2 能使第一节点 A 与第二节点 B 的电位重置为接地电压 V_{SS} , 以于补偿及资料写入阶段时, 导通第一薄膜晶体管 T1, 进行补偿操作。第三薄膜晶体管 T3 则能让第一薄膜晶体管 T1 形成二极管接法 (Diode-connection), 以针对前述造成 I_{OLED} 下降的三种情形, 使第二节点 B 发生补偿电压 V_B , 并储存于补偿电容 Cc 内。第五薄膜晶体管 T5 则用于在有机发光二极管发光阶段时, 对补偿电容 Cc 的第一端持续充电, 以维持第三节点 C 的电位为 $V_{SS}-V_{TH_T5}$, 使 V_{Data} 不会因第四薄膜晶体管 T4 的漏电流影响而改变。

[0060] 以下请一并参考附图 7、附图 8 以及附图 9。附图 9 所示是本发明第二实施例中 I_{Charge} 、 V_{DD} 、 V_{TH_T1} 、 V_{OLED} 、 μ_P 的关系图。

[0061] 进一步针对重置阶段、补偿及数据写入阶段以及有机发光二极管发光阶段进一步详细说明。

[0062] 重置阶段

[0063] 对启动信号线 Emit[n] 及扫描信号线 Scan[n] 提供工作电压 V_{DD} , 同时导通第一薄膜晶体管 T1、第二薄膜晶体管 T2、第三薄膜晶体管 T3、第四薄膜晶体管 T4 以及第五薄膜晶体管 T5, 以使第一节点 A 及第二节点 B 的电位重置为接地电压 V_{SS} , 此时 V_{Data} 为 V_{SS} , 第三节点 C 的电压 V_C 为 $V_{SS}-V_{TH_T4}$ 与 $V_{SS}-V_{TH_T5}$ 中的较小值。

[0064] 补偿及资料写入阶段

[0065] 对启动信号线 Emit[n] 提供接地电压 V_{SS} , 截止第二薄膜晶体管 T2 与第五薄膜晶体管 T5, 对数据信号线 Data 提供一像素数据电压 V_{Data} , 此时第三节点 C 的电压 V_C 为 V_{Data} , 使第一节点 A 及第二节点 B 透过第一薄膜晶体管 T1 及发光二极管 OLED 进行充电至工作电

压 V_{DD} , 第一节点 A 的电压 V_A 与第二节点 B 的电压 V_B 会由 V_{SS} 成为 $V_{SS}-V_{Charge}$, 并且控制充电在一预定的时间, 以避免第一节点 A 及第二节点 B 完全充电, 并且因本发明是非完全充电的技术特征, 是以能补偿 μ_p 下降的影响 (若完全充电则丧失对 μ_n 下降补偿), 再者非完全充电的技术特征能更进一步缩短显示器的反应时间。

[0066] 有机发光二极管发光阶段

[0067] 对扫描信号线 Scan[n] 提供接地电压 V_{SS} 且对启动信号线 Emit[n] 提供工作电压 V_{DD} , 截止第三薄膜晶体管 T3 与第四薄膜晶体管 T4, 导通第二薄膜晶体管 T2 与第五薄膜晶体管 T5, 第二节点 B 成为浮接状态 (Floating), 第三节点 C 的电位 V_C 会由 V_{Data} 成为 $V_{SS}-V_{TH_T5}$ 。利用补偿电容 Cc, 第二节点 B 的电压 V_B 则因第三节点 C 的电容偶合效应而成为 $(V_{SS}+V_{Charge})+[(V_{DD}-V_{TH_T5})-V_{Data}]$, 是以, 通过有机发光二极管 OLED 的电流则可由以下算式而得出:

$$[0068] \quad V_{Gate_T1} = V_B = (V_{SS}+V_{Charge})+[(V_{DD}-V_{TH_T5})-V_{Data}],$$

$$[0069] \quad V_{source_T1} = V_{DD}-V_{OLED},$$

$$[0070] \quad I_{OLED} = 1/2 \times W/L \times \mu_p \times C_{OX} (V_{SG_T1}-V_{TH_T1})^2$$

$$[0071] \quad = 1/2 \times W/L \times \mu_p \times C_{OX} \{[-(V_{DD}+V_{SS})]-[V_{Charge}-(V_{DD}-V_{TH_T1}-$$

$$[0072] \quad V_{OLED})+V_{TH_T5}+V_{Data}\}^2 \quad (\text{公式三})$$

[0073] 于前述通过有机发光二极管 OLED 的电流 I_{OLED} 的公式三中, 随着使用时间上升, V_{TH_T1} 变大、 μ_p 变小、 V_{OLED} 会上升; $V_{DD}+V_{SS}$ 系能保持为一常数, 不受 IR 压降的影响, 但 IR 压降影响 V_{DD} 变小, 在本发明中会使充电电流 I_{Charge} 下降, 而使 V_{Charge} 变小, 进而实现补偿 I_{OLED} 的目的。是以, 本发明能避免显示器大尺寸化而产生 IR 压降造成对不同面板位置的像素具有不同大小的电流 I_{OLED} 的影响。再者, 本发明利用第五薄膜晶体管 T5 的临界电压 V_{TH_T5} 随使用时间上升的特性, 能补偿所述发光二极管发光效率的下降。

[0074] 综上所述, 虽然本发明已用较佳实施例揭露如上, 然其并非用以限定本发明, 本发明所属技术领域中具有通常知识者, 在不脱离本发明的精神和范围内, 当可作各种的更动与润饰, 因此本发明的保护范围当视权利要求书所界定者为准。

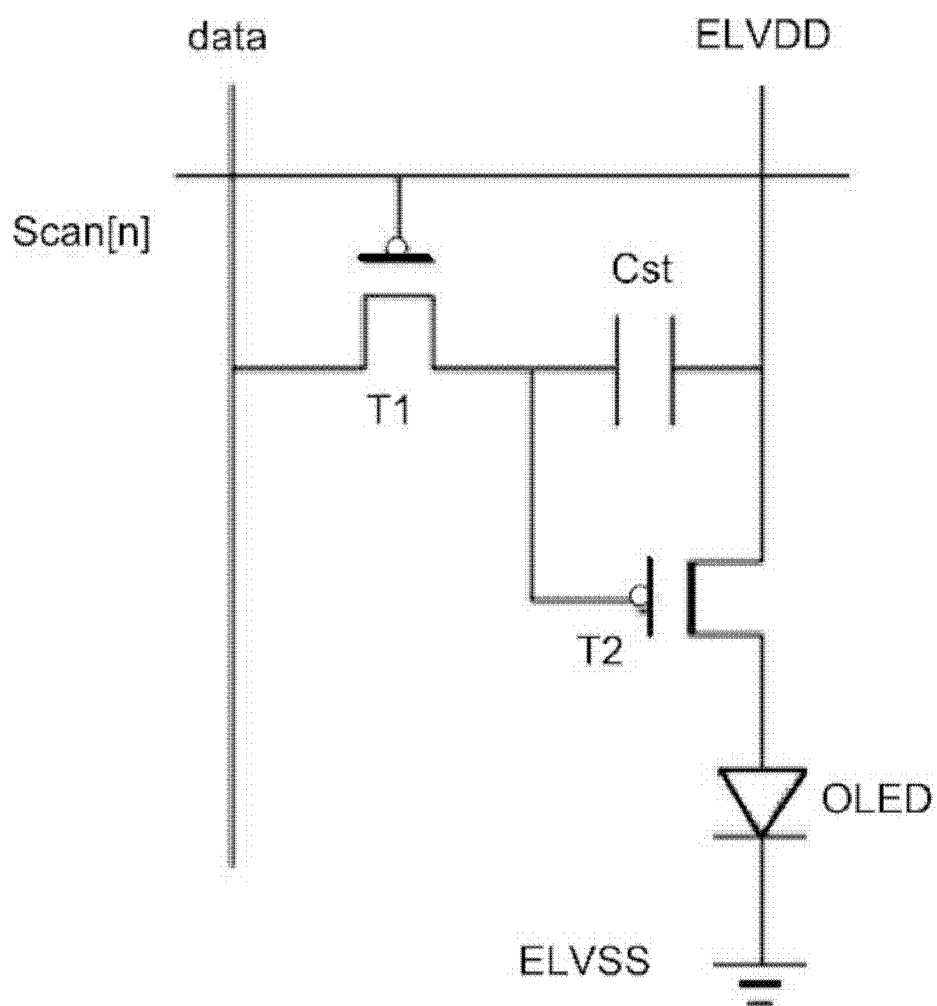


图 1

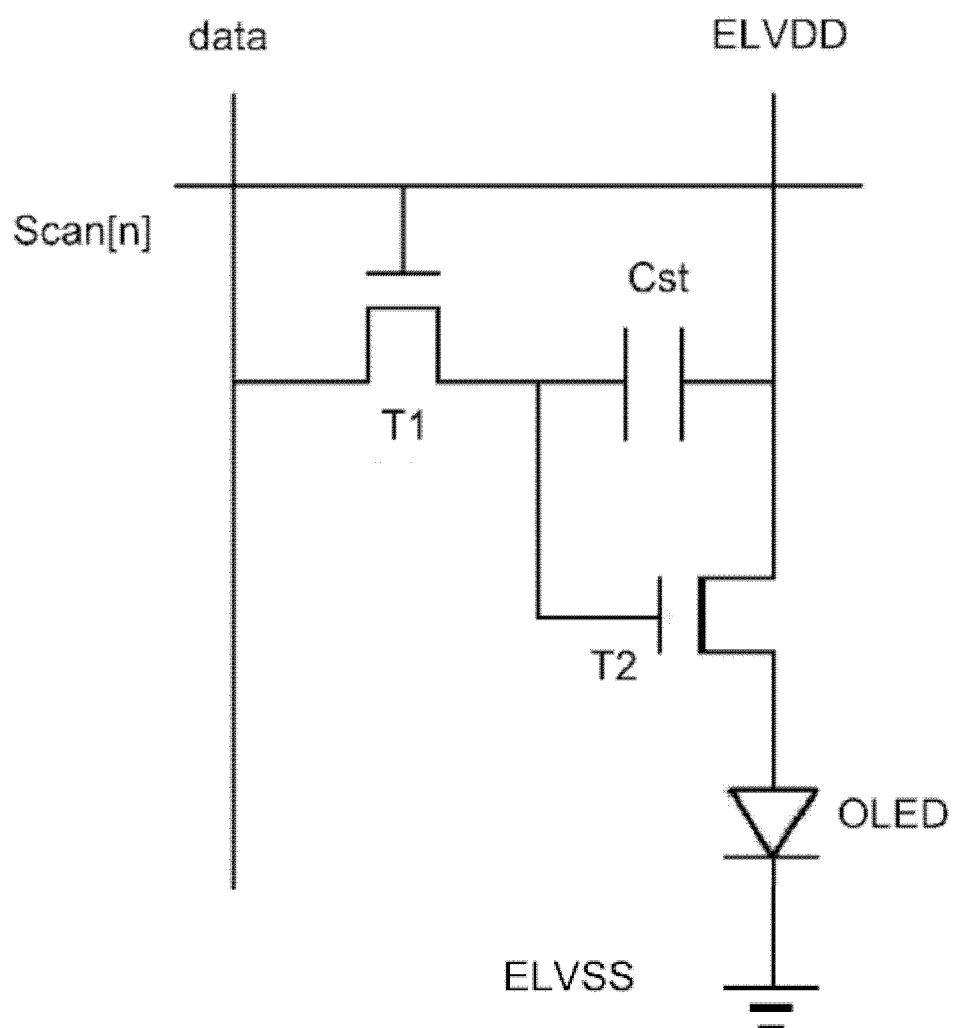


图 2

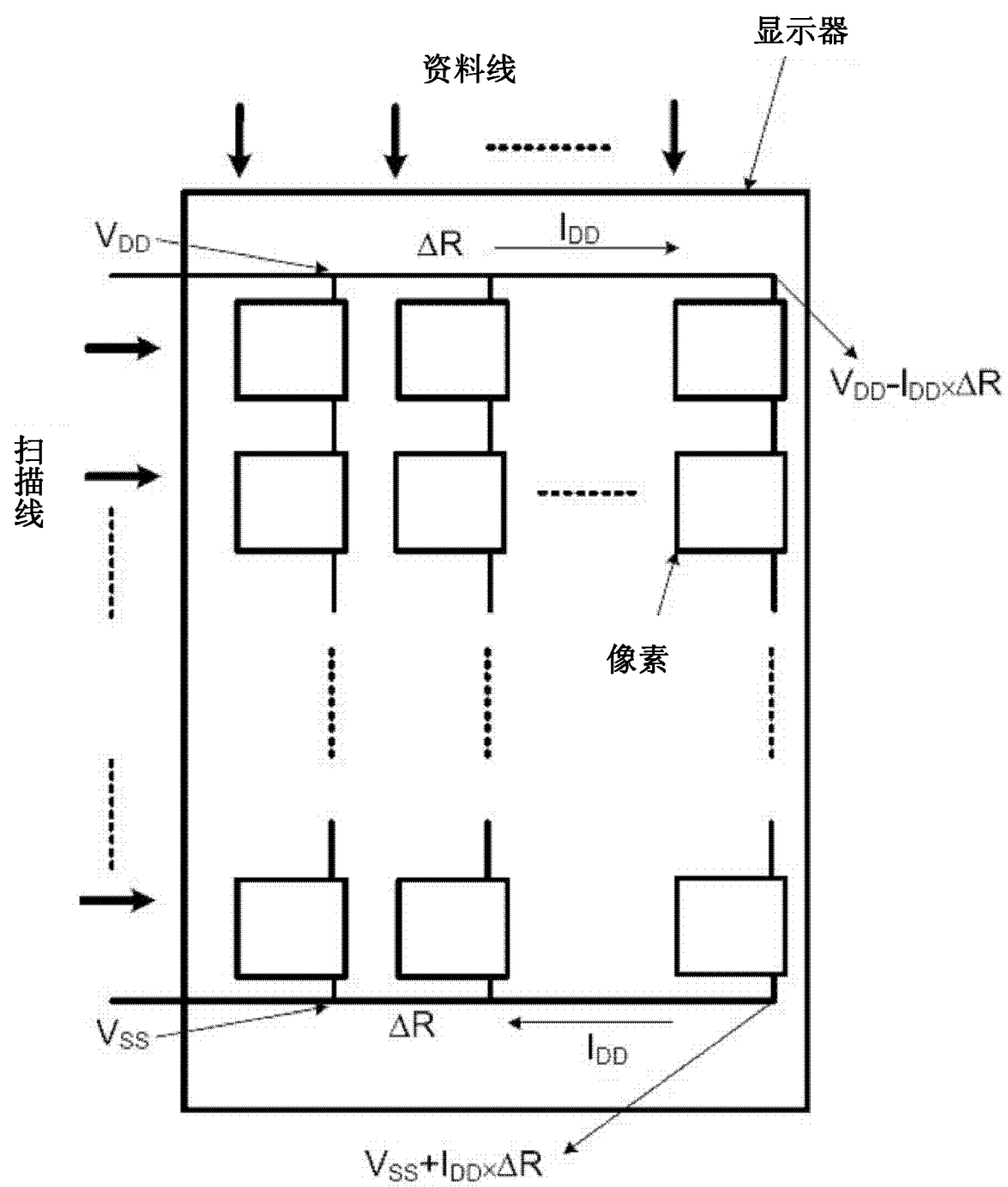


图 3

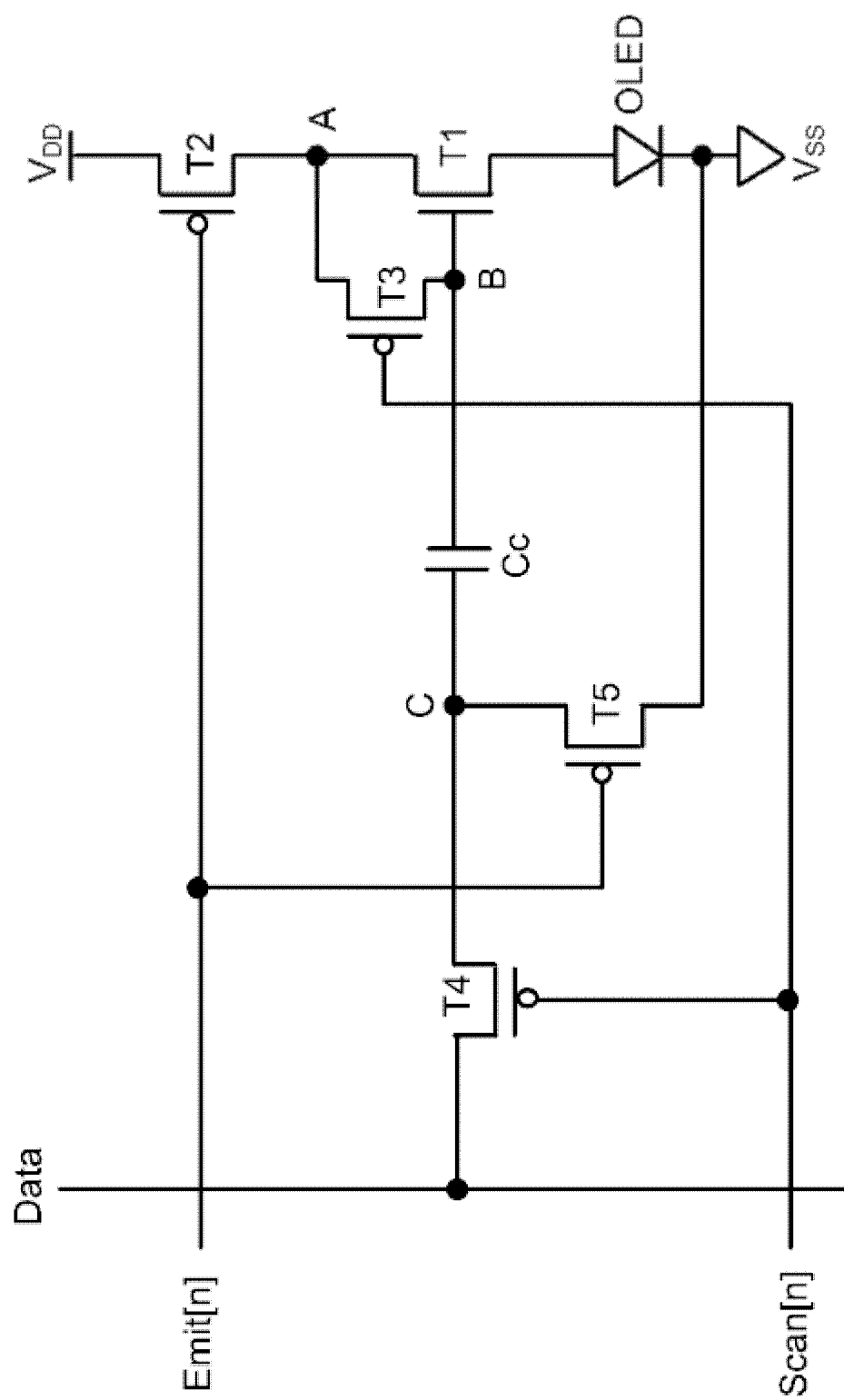


图 4

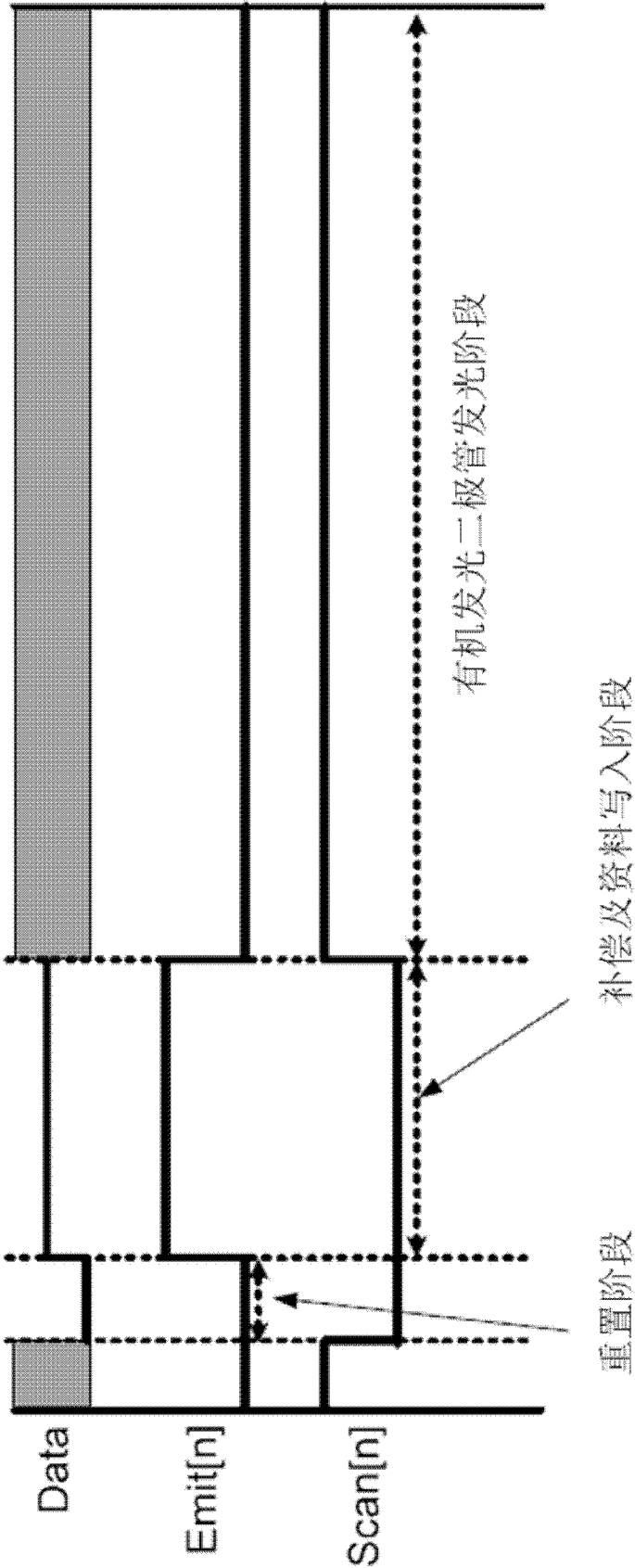


图 5

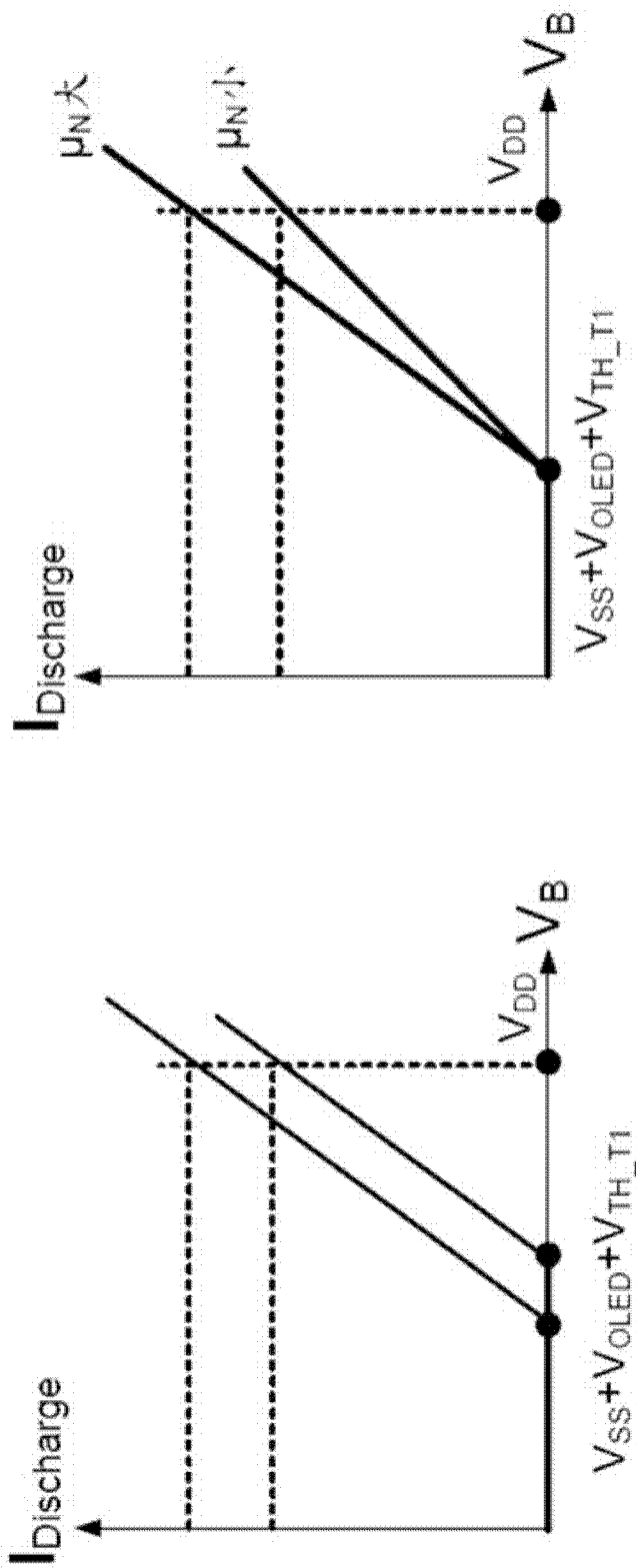


图 6

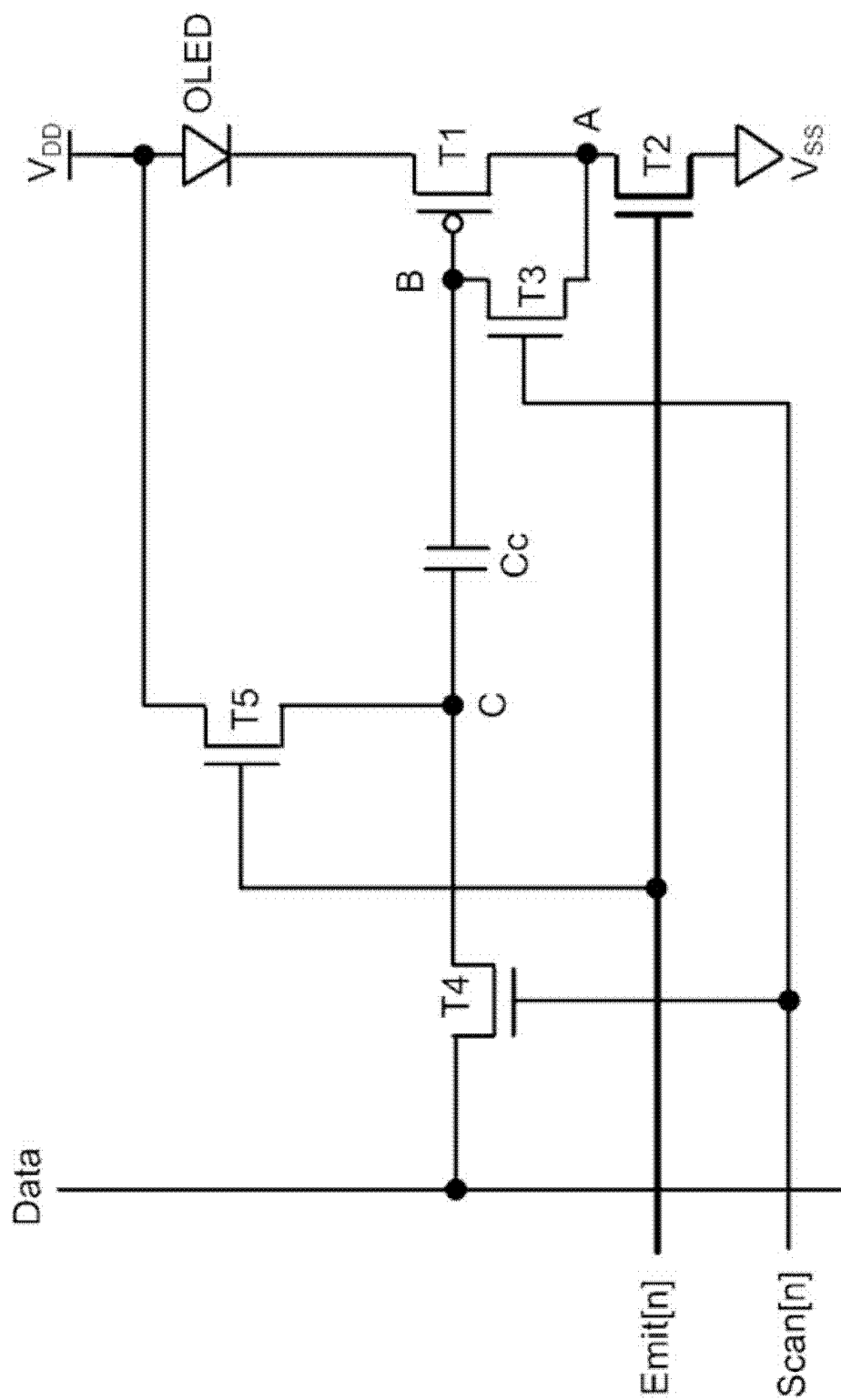


图 7

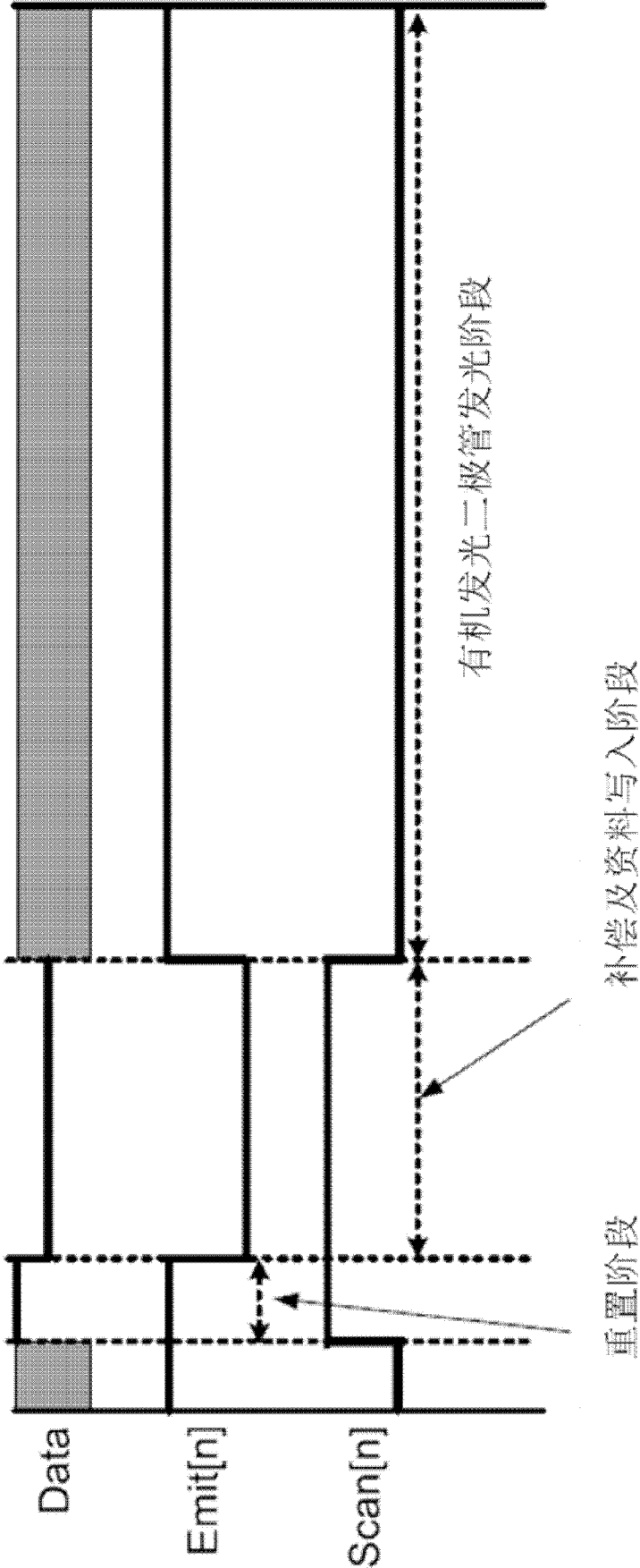


图 8

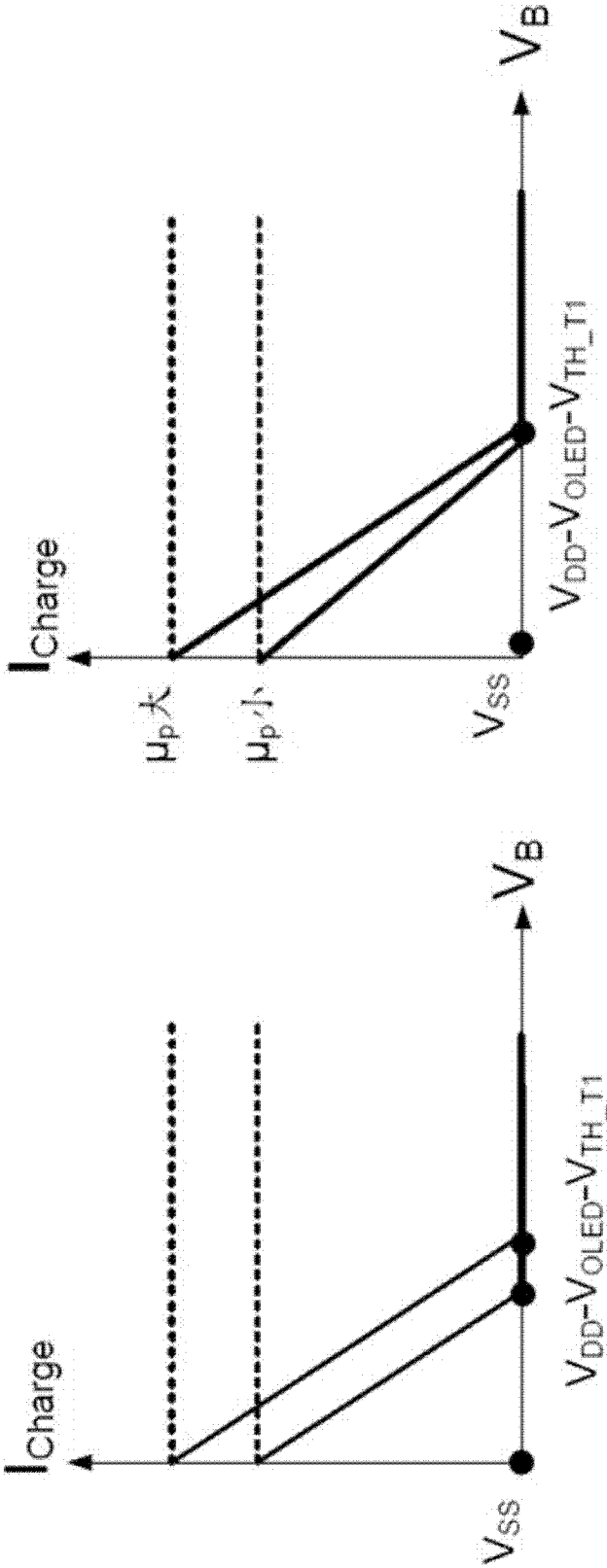


图 9

专利名称(译)	发光二极管显示器像素电路及其驱动方法		
公开(公告)号	CN102760404A	公开(公告)日	2012-10-31
申请号	CN201110109686.4	申请日	2011-04-28
[标]申请(专利权)人(译)	瀚宇彩晶股份有限公司		
申请(专利权)人(译)	瀚宇彩晶股份有限公司		
当前申请(专利权)人(译)	瀚宇彩晶股份有限公司		
[标]发明人	柯健专 吴昭慧		
发明人	柯健专 吴昭慧		
IPC分类号	G09G3/32 G09G3/3233 G09G3/3266 G09G3/3291		
代理人(译)	翟羽		
其他公开文献	CN102760404B		
外部链接	Espacenet SIPO		

摘要(译)

本发明显示器像素中第一薄膜晶体管的栅极在补偿及数据写入阶段时，透过第一薄膜晶体管及发光二极管进行放电。当使用时间上升后，第一薄膜晶体管临界电压变大、载流子迁移率变小时、或经过长时间使用后有机发光二极管跨压上升、或者发光二极管显示器尺寸越大，产生IR压降时，本发明能使放电(充电)电压变小，第一薄膜晶体管栅极电压变大，从而补偿发光二极管电流的下降。并且第五薄膜晶体管与驱动发光二极管的第一薄膜晶体管同样具备临界电压上升的特性，当第五薄膜晶体管的临界电压随使用时间上升，即能补偿发光二极管发光效率下降的影响。

