



(12)发明专利申请

(10)申请公布号 CN 108717842 A

(43)申请公布日 2018.10.30

(21)申请号 201810556648.5

(22)申请日 2018.05.31

(71)申请人 昆山国显光电有限公司

地址 215300 江苏省苏州市昆山市开发区
龙腾路1号4幢

(72)发明人 朱雪婧 黄秀颀 张九占 朱晖

(74)专利代理机构 上海思微知识产权代理事务
所(普通合伙) 31237

代理人 智云

(51)Int.Cl.

G09G 3/3233(2016.01)

G09G 3/3275(2016.01)

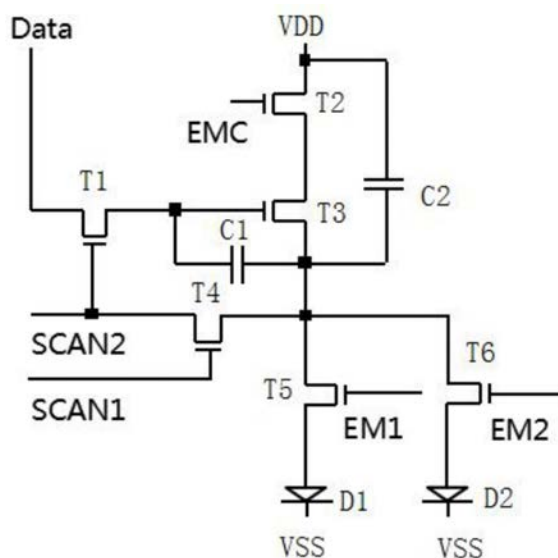
权利要求书2页 说明书6页 附图2页

(54)发明名称

像素电路及其驱动方法、有机电致发光器件、显示装置

(57)摘要

本发明提供了一种像素电路及其驱动方法、有机电致发光器件、显示装置,所述像素电路包括第一输入端、第二输入端、第三输入端、第四输入端、数据读取电路、第一发光器件和第二发光器件,其中:所述数据读取电路分别连接所述第一输入端和所述第二输入端,通过对所述第一输入端和所述第二输入端的时序控制,以使所述数据读取电路提供数据信号至第一发光器件和第二发光器件;通过对所述第三输入端和所述第四输入端的时序控制,以使所述第一发光器件或所述第二发光器件根据数据信号发光。



1. 一种像素电路,其特征在于,所述像素电路包括第一输入端、第二输入端、第三输入端、第四输入端、数据读取电路、第一发光器件和第二发光器件,其中:

所述数据读取电路分别连接所述第一输入端和所述第二输入端,通过对所述第一输入端和所述第二输入端的时序控制,以使所述数据读取电路提供数据信号至第一发光器件和第二发光器件;

通过对所述第三输入端和所述第四输入端的时序控制,以使所述第一发光器件或所述第二发光器件根据数据信号发光。

2. 如权利要求1所述的像素电路,其特征在于,所述数据读取电路包括第一晶体管、第二晶体管、第三晶体管、第一电容和第二电容,其中:

所述第一晶体管的栅极连接所述第二输入端,所述第一晶体管的源极连接数据输入端,所述第一晶体管的漏极连接第三晶体管的栅极;

所述第二晶体管的栅极连接第五输入端,所述第二晶体管的源极连接第一电源,所述第二晶体管的漏极连接所述第三晶体管的源极;

所述第一电容的第一电极连接所述第三晶体管的栅极,所述第一电容的第二电极连接所述第三晶体管的漏极;

所述第二电容的第一电极连接所述第二晶体管的源极,所述第二电容的第二电极连接所述第三晶体管的漏极。

3. 如权利要求2所述的像素电路,其特征在于,所述像素电路还包括第四晶体管,其中:

所述第四晶体管的栅极连接所述第一输入端,所述第四晶体管的源极连接所述第一输入端,所述第四晶体管的漏极连接第三晶体管的漏极。

4. 如权利要求3所述的像素电路,其特征在于,所述像素电路还包括第五晶体管和第六晶体管,其中:

所述第五晶体管的栅极连接所述第三输入端,所述第五晶体管的源极连接所述第三晶体管的漏极,所述第五晶体管的漏极连接所述第一发光器件的阳极;

所述第六晶体管的栅极连接所述第四输入端,所述第六晶体管的源极连接所述第三晶体管的漏极,所述第六晶体管的漏极连接所述第二发光器件的阳极;

所述第一发光器件和所述第二发光器件的阴极连接第二电源。

5. 如权利要求4所述的像素电路,其特征在于,所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管和所述第六晶体管均为P型薄膜晶体管;

或者,所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管和所述第六晶体管均为N型薄膜晶体管。

6. 如权利要求5所述的像素电路,其特征在于,所述第一输入端响应于第一扫描信号,所述第二输入端响应于第二扫描信号,所述第三输入端响应于第一发射控制信号,所述第四输入端响应于第二发射控制信号,所述第五输入端响应于第一控制信号,所述数据输入端响应于数据信号。

7. 一种如权利要求6中所述的像素电路的驱动方法,其特征在于,包括:

在第一阶段,第一扫描信号使第四晶体管导通,第二扫描信号使第一晶体管关断,所述第一发射控制信号使第五晶体管导通或所述第二发射控制信号使第六晶体管导通,所述第二电源耦合到所述第一电容的第二电极;

在第二阶段,第一扫描信号使第四晶体管关断,第二扫描信号使第一晶体管导通,所述第一发射控制信号使第五晶体管关断或所述第二发射控制信号使第六晶体管关断,第一控制信号使所述第二晶体管导通,所述数据信号为参考电压,通过第一晶体管耦合到第三晶体管的栅极,第一电容的第二电极处电压为参考电压减去第三晶体管的阈值电压;

在第三阶段,第一控制信号使所述第二晶体管关断,所述数据信号为数据电压,通过第一晶体管耦合到第三晶体管的栅极,第一电容的第二电极处电压为参考电压减去第三晶体管的阈值电压,再加上数据电压减去参考电压的倍数。

8.如权利要求7所述的像素电路的驱动方法,其特征在于,所述第一发射控制信号和所述第二发射控制信号具有相同的时间段并且具有不重叠的相位,所述第一发光器件对应的数据信号在第一发射控制信号进入上升沿前为数据电压,所述第二发光器件对应的数据信号在第二发射控制信号进入上升沿前为数据电压。

9.一种有机电致发光器件,其特征在于,包括:

多个如权利要求1-6任一项所述的像素电路;

数据驱动电路,用于产生数据信号和第一控制信号,通过多条数据线向多个所述像素电路提供多个所述数据信号,通过多条控制线向多个所述像素电路提供多个所述第一控制信号;

扫描电路,用于产生第一扫描信号和第二扫描信号,通过多条第一扫描线向每个所述像素电路提供所述第一扫描信号,通过多条第二扫描线向每个所述像素电路提供所述第二扫描信号;

发射控制电路,用于产生第一发射控制信号和第二发射控制信号,通过多条第一发射控制线向每个所述像素电路提供所述第一发射控制信号;通过多条第二发射控制线向每个所述像素电路提供所述第二发射控制信号。

10.一种显示装置,其特征在于,包括如权利要求9所述的有机电致发光器件。

像素电路及其驱动方法、有机电致发光器件、显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种像素电路及其驱动方法、有机电致发光器件、显示装置。

背景技术

[0002] 有机发光二极管(OLED)具有视角广,对比度高,低功耗,轻薄,可实现柔性显示与大面积全色显示等诸多优点,被业界认为是最具有发展潜力的显示装置,随着显示行业的不断发展,对显示效果的不断追求,显示屏的PPI(像素密度,每英寸所拥有的像素数目)越来越高。目前业内常用的像素结构,如三星的7T1C电路,需要较大的布局空间。当PPI高于600时,7T1C电路很难满足设计要求,因此,非常有必要研究开发一种适用于高PPI的像素电路结构。

发明内容

[0003] 本发明的目的在于提供一种像素电路及其驱动方法、有机电致发光器件、显示装置,以解决现有的像素电路的像素密度低的问题。

[0004] 为解决上述技术问题,本发明提供一种像素电路,所述像素电路包括第一输入端、第二输入端、第三输入端、第四输入端、数据读取电路、第一发光器件和第二发光器件,其中:

[0005] 所述数据读取电路分别连接所述第一输入端和所述第二输入端,通过对所述第一输入端和所述第二输入端的时序控制,以使所述数据读取电路提供数据信号至第一发光器件和第二发光器件;

[0006] 通过对所述第三输入端和所述第四输入端的时序控制,以使所述第一发光器件或所述第二发光器件根据数据信号发光。

[0007] 可选的,在所述的像素电路中,所述数据读取电路包括第一晶体管、第二晶体管、第三晶体管、第一电容和第二电容,其中:

[0008] 所述第一晶体管的栅极连接所述第二输入端,所述第一晶体管的源极连接数据输入端,所述第一晶体管的漏极连接第三晶体管的栅极;

[0009] 所述第二晶体管的栅极连接第五输入端,所述第二晶体管的源极连接第一电源,所述第二晶体管的漏极连接所述第三晶体管的源极;

[0010] 所述第一电容的第一电极连接所述第三晶体管的栅极,所述第一电容的第二电极连接所述第三晶体管的漏极;

[0011] 所述第二电容的第一电极连接所述第二晶体管的源极,所述第二电容的第二电极连接所述第三晶体管的漏极。

[0012] 可选的,在所述的像素电路中,所述像素电路还包括第四晶体管,其中:

[0013] 所述第四晶体管的栅极连接所述第一输入端,所述第四晶体管的源极连接所述第一输入端,所述第四晶体管的漏极连接第三晶体管的漏极。

[0014] 可选的,在所述的像素电路中,所述像素电路还包括第五晶体管和第六晶体管,其中:

[0015] 所述第五晶体管的栅极连接所述第三输入端,所述第五晶体管的源极连接所述第三晶体管的漏极,所述第五晶体管的漏极连接所述第一发光器件的阳极;

[0016] 所述第六晶体管的栅极连接所述第四输入端,所述第六晶体管的源极连接所述第三晶体管的漏极,所述第六晶体管的漏极连接所述第二发光器件的阳极;

[0017] 所述第一发光器件和所述第二发光器件的阴极连接第二电源。

[0018] 可选的,在所述的像素电路中,所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管和所述第六晶体管为P型薄膜晶体管;

[0019] 或者,所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管和所述第六晶体管为N型薄膜晶体管。

[0020] 可选的,在所述的像素电路中,所述第一输入端响应于第一扫描信号,所述第二输入端响应于第二扫描信号,所述第三输入端响应于第一发射控制信号,所述第四输入端响应于第二发射控制信号,所述第五输入端响应于第一控制信号,所述数据输入端响应于数据信号。

[0021] 本发明还提供一种如上所述的像素电路的驱动方法,包括:

[0022] 在第一阶段,第一扫描信号使第四晶体管导通,第二扫描信号使第一晶体管关断,所述第一发射控制信号使第五晶体管导通或所述第二发射控制信号使第六晶体管导通,所述第二电源耦合到所述第一电容的第二电极;

[0023] 在第二阶段,第一扫描信号使第四晶体管关断,第二扫描信号使第一晶体管导通,所述第一发射控制信号使第五晶体管关断或所述第二发射控制信号使第六晶体管关断,第一控制信号使所述第二晶体管导通,所述数据信号为参考电压,通过第一晶体管耦合到第三晶体管的栅极,第一电容的第二电极处电压为参考电压减去第三晶体管的阈值电压;

[0024] 在第三阶段,第一控制信号使所述第二晶体管关断,所述数据信号为数据电压,通过第一晶体管耦合到第三晶体管的栅极,第一电容的第二电极处电压为参考电压减去第三晶体管的阈值电压,再加上数据电压减去参考电压的倍数。

[0025] 可选的,在所述像素电路的驱动方法中,所述第一发射控制信号和所述第二发射控制信号具有相同的时间段并且具有不重叠的相位,所述第一发光器件对应的数据信号在第一发射控制信号进入上升沿前为数据电压,所述第二发光器件对应的数据信号在第二发射控制信号进入上升沿前为数据电压。

[0026] 本发明还提供一种有机电致发光器件,包括:

[0027] 多个如上所述的像素电路;

[0028] 数据驱动电路,用于产生数据信号和第一控制信号,通过多条数据线向多个所述像素电路提供多个所述数据信号,通过多条控制线向多个所述像素电路提供多个所述第一控制信号;

[0029] 扫描电路,用于产生第一扫描信号和第二扫描信号,通过多条第一扫描线向每个所述像素电路提供所述第一扫描信号,通过多条第二扫描线向每个所述像素电路提供所述第二扫描信号;

[0030] 发射控制电路,用于产生第一发射控制信号和第二发射控制信号,通过多条第一

发射控制线向每个所述像素电路提供所述第一发射控制信号；通过多条第二发射控制线向每个所述像素电路提供所述第二发射控制信号。

[0031] 本发明还提供一种显示装置,包括如上所述的有机电致发光器件。

[0032] 在本发明提供的像素电路及其驱动方法、有机电致发光器件、显示装置中,通过对第一输入端和第二输入端的时序控制,以使数据读取电路提供数据信号至第一发光器件和第二发光器件,实现在两个子像素共同被同一个数据读取电路提供数据信号,提高了单位面积像素电路的PPI,能够应对更高PPI的显示屏设计。

[0033] 另外,随着技术发展,大尺寸,高分辨率的OLED显示逐渐发展起来,LTPS工艺造成晶体管阈值电压 V_{th} 不一致,进而使得不同薄膜晶体管对应电流不同,这影响屏体的一致性,导致相同的数据信号输入情况下,每个像素电路获得的电压、电流、亮度输出不同,结果为整个面板的显示不均匀,通过第二阶段第一电容C1的第二电极处电压为参考电压减去第三晶体管T3的阈值电压,第三阶段第一电容C1的第二电极处电压为参考电压减去第三晶体管T3的阈值电压,再加上数据电压减去参考电压的倍数,可补偿阈值电压,消除电源电压压降不均匀问题,晶体管阈值电压的变化不影响数据信号电压充电以及发光器件发光的效果。

附图说明

[0034] 图1是本发明一实施例像素电路示意图;

[0035] 图2是本发明另一实施例像素电路示意图;

[0036] 图3是本发明另一实施例像素电路的驱动方法示意图;

[0037] 图4是本发明另一实施例像素电路的驱动方法示意图。

具体实施方式

[0038] 以下结合附图和具体实施例对本发明提出的像素电路及其驱动方法、有机电致发光器件、显示装置作进一步详细说明。根据下面说明和权利要求书,本发明的优点和特征将更清楚。需说明的是,附图均采用非常简化的形式且均使用非精准的比例,仅用以方便、明晰地辅助说明本发明实施例的目的。

[0039] 本发明的核心思想在于提供一种像素电路及其驱动方法、有机电致发光器件、显示装置,以解决现有的像素电路的像素密度低的问题。

[0040] 为实现上述思想,本发明提供了一种像素电路及其驱动方法、有机电致发光器件、显示装置,所述像素电路包括第一输入端、第二输入端、第三输入端、第四输入端、数据读取电路、第一发光器件和第二发光器件,其中:所述数据读取电路分别连接所述第一输入端和所述第二输入端,通过对所述第一输入端和所述第二输入端的时序控制,以使所述数据读取电路提供数据信号至第一发光器件和第二发光器件;通过对所述第三输入端和所述第四输入端的时序控制,以使所述第一发光器件或所述第二发光器件根据数据信号发光。

[0041] <实施例一>

[0042] 本实施例提供一种像素电路,如图1~2所示,所述像素电路包括第一输入端SCAN1、第二输入端SCAN2、第三输入端EM1、第四输入端EM2、数据读取电路、第一发光器件D1和第二发光器件D2,其中:所述数据读取电路分别连接所述第一输入端SCAN1和所述第二输

入端SCAN2,通过对所述第一输入端SCAN1和所述第二输入端SCAN2的时序控制,以使所述数据读取电路提供数据信号Data至第一发光器件D1和第二发光器件D2;通过对所述第三输入端EM1和所述第四输入端EM2的时序控制,以使所述第一发光器件D1或所述第二发光器件D2根据数据信号Data发光。

[0043] 具体的,在所述的像素电路中,所述数据读取电路包括第一晶体管T1、第二晶体管T2、第三晶体管T3、第一电容C1和第二电容C2,其中:所述第一晶体管T1的栅极连接所述第二输入端SCAN2,所述第一晶体管T1的源极连接数据输入端Data,所述第一晶体管T1的漏极连接第三晶体管T3的栅极;所述第二晶体管T2的栅极连接第五输入端EMC,所述第二晶体管T2的源极连接第一电源VDD,所述第二晶体管T2的漏极连接所述第三晶体管T3的源极;所述第一电容C1的第一电极连接所述第三晶体管T3的栅极,所述第一电容C1的第二电极连接所述第三晶体管T3的漏极;所述第二电容C2的第一电极连接所述第二晶体管T2的源极,所述第二电容C2的第二电极连接所述第三晶体管T3的漏极。

[0044] 进一步的,所述像素电路还包括第四晶体管T4,其中:所述第四晶体管T4的栅极连接所述第一输入端SCAN1,所述第四晶体管T4的源极连接所述第一输入端SCAN1,所述第四晶体管T4的漏极连接第三晶体管T3的漏极。所述像素电路还包括第五晶体管T5和第六晶体管T6,其中:所述第五晶体管T5的栅极连接所述第三输入端EM1,所述第五晶体管T5的源极连接所述第三晶体管T3的漏极,所述第五晶体管T5的漏极连接所述第一发光器件D1的阳极;所述第六晶体管T6的栅极连接所述第四输入端EM2,所述第六晶体管T6的源极连接所述第三晶体管T3的漏极,所述第六晶体管T6的漏极连接所述第二发光器件D2的阳极;所述第一发光器件D1和所述第二发光器件D2的阴极连接第二电源VSS。第一电源的电压为VGH,高于第二电源的电压VGL。

[0045] 如图1所示,在所述的像素电路中,所述第一晶体管T1、所述第二晶体管T2、所述第三晶体管T3、所述第四晶体管T4、所述第五晶体管T5和所述第六晶体管T6为P型薄膜晶体管;或者,如图2所示,所述第一晶体管T1、所述第二晶体管T2、所述第三晶体管T3、所述第四晶体管T4、所述第五晶体管T5和所述第六晶体管T6为N型薄膜晶体管。所述第一输入端SCAN1响应于第一扫描信号SCAN1,所述第二输入端SCAN2响应于第二扫描信号SCAN2,所述第三输入端EM1响应于第一发射控制信号EM1,所述第四输入端EM2响应于第二发射控制信号EM2,所述第五输入端EMC响应于第一控制信号EMC,所述数据输入端Data响应于数据信号Data。

[0046] 本实施例还提供一种有机电致发光器件,包括:多个如上所述的像素电路;数据驱动电路,用于产生数据信号Data和第一控制信号EMC,通过多条数据线向多个所述像素电路提供多个所述数据信号Data,通过多条控制线向多个所述像素电路提供多个所述第一控制信号EMC;扫描电路,用于产生第一扫描信号SCAN1和第二扫描信号SCAN2,通过多条第一扫描线向每个所述像素电路提供所述第一扫描信号SCAN1,通过多条第二扫描线向每个所述像素电路提供所述第二扫描信号SCAN2;发射控制电路,用于产生第一发射控制信号EM1和第二发射控制信号EM2,通过多条第一发射控制线向每个所述像素电路提供所述第一发射控制信号EM1;通过多条第二发射控制线向每个所述像素电路提供所述第二发射控制信号EM2。本实施例还提供一种显示装置,包括如上所述的有机电致发光器件。

[0047] 综上,上述实施例对像素电路及有机电致发光器件、显示装置的不同构型进行了

详细说明,当然,本发明包括但不限于上述实施中所列举的构型,任何在上述实施例提供的构型基础上进行变换的内容,均属于本发明所保护的范围。本领域技术人员可以根据上述实施例的内容举一反三。

[0048] <实施例二>

[0049] 本实施例还提供一种如上所述的像素电路的驱动方法,如图3~4所示,以第一晶体管至第六晶体管均为N型薄膜晶体管,且此时对第一发光器件写入数据为例,包括:在第一阶段t1,第一扫描信号SCAN1使第四晶体管T4导通,第二扫描信号SCAN2使第一晶体管T1关断,所述第一发射控制信号EM1使第五晶体管T5导通或所述第二发射控制信号EM2使第六晶体管T6导通,所述第二电源VSS的电压VGL耦合到所述第一电容C1的第二电极;

[0050] 在第二阶段t2,第一扫描信号SCAN1使第四晶体管T4关断,第二扫描信号SCAN2使第一晶体管T1导通,所述第一发射控制信号EM1使第五晶体管T5关断或所述第二发射控制信号EM2使第六晶体管T6关断,第一控制信号EMC使所述第二晶体管T2导通,所述数据信号Data为参考电压,通过第一晶体管T1耦合到第三晶体管T3的栅极,第一电容C1的第二电极处电压为参考电压减去第三晶体管T3的阈值电压;第一电容C1的第一电极点电位变为Vref,第一电容C1的第二电极点通过T2、T3进行放电,直至第一发光器件的导通电流几乎为零为止;此时,第一电容C1的第二电极点电位变为Vref-Vth;其中Vth为第三晶体管T3的阈值电压绝对值;

[0051] 在第三阶段t3,第一控制信号EMC使所述第二晶体管T2关断,所述数据信号Data为数据电压,通过第一晶体管T1耦合到第三晶体管T3的栅极,第一电容C1的第二电极处电压为参考电压减去第三晶体管T3的阈值电压,再加上数据电压减去参考电压的倍数。

[0052] 第一电容C1的第一电极点电位由Vref跳变为Vdata,因C1和C2串联耦合,第一电容C1的第二电极点电位 $V_b = V_{ref} - V_{th} + C' (V_{data} - V_{ref})$;其中 $C' = C_1 / (C_1 + C_2)$,此时流过第一发光器件的电流为:

[0053] $I_{oled} = K * \{V_{data} - [V_{ref} - V_{th} + C' (V_{data} - V_{ref})] - V_{th}\}^2 = K * (1 - C')^2 (V_{data} - V_{ref})^2$;

[0054] 由此可知,通过第一发光器件的电流与阈值电压和VDD无关。

[0055] 具体的,如图4所示,在所述像素电路的驱动方法中,所述第一发射控制信号EM1和所述第二发射控制信号EM2具有相同的时间段并且具有不重叠的相位,所述第一发光器件D1对应的数据信号Data在第一发射控制信号EM1进入上升沿前为数据电压,所述第二发光器件D2对应的数据信号Data在第二发射控制信号EM2进入上升沿前为数据电压。

[0056] 在本发明提供的像素电路及其驱动方法、有机电致发光器件、显示装置中,通过对第一输入端SCAN1和第二输入端SCAN2的时序控制,以使数据读取电路提供数据信号Data至第一发光器件D1和第二发光器件D2,实现在两个子像素共同被同一个数据读取电路提供数据信号Data,提高了单位面积像素电路的PPI,能够应对更高PPI的显示屏设计。

[0057] 另外,随着技术发展,大尺寸,高分辨率的OLED显示逐渐发展起来,LTPS工艺造成晶体管阈值电压Vth不一致,进而使得不同薄膜晶体管对应电流不同,这影响屏体的一致性,导致相同的数据信号输入情况下,每个像素电路获得的电压、电流、亮度输出不同,结果为整个面板的显示不均匀,通过第二阶段第一电容C1的第二电极处电压为参考电压减去第三晶体管T3的阈值电压,第三阶段第一电容C1的第二电极处电压为参考电压减去第三晶体

管T3的阈值电压,再加上数据电压减去参考电压的倍数,可补偿阈值电压,消除电源电压压降不均匀问题,晶体管阈值电压的变化不影响数据信号电压充电以及发光器件发光的效果。

[0058] 本说明书中各个实施例采用递进的方式描述,每个实施例重点说明的都是与其他实施例的不同之处,各个实施例之间相同相似部分互相参见即可。对于实施例公开的系统而言,由于与实施例公开的方法相对应,所以描述的比较简单,相关之处参见方法部分说明即可。

[0059] 上述描述仅是对本发明较佳实施例的描述,并非对本发明范围的任何限定,本发明领域的普通技术人员根据上述揭示内容做的任何变更、修饰,均属于权利要求书的保护范围。

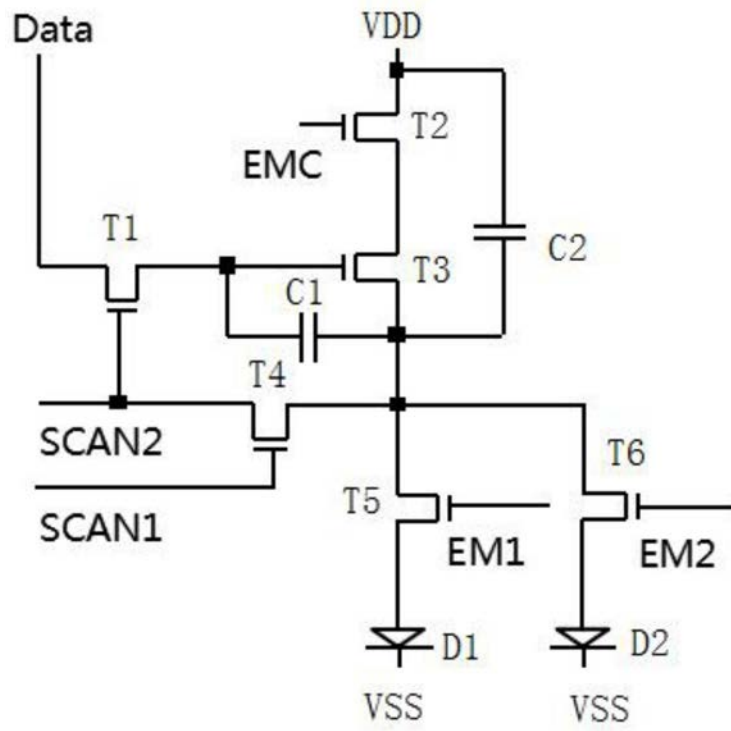


图1

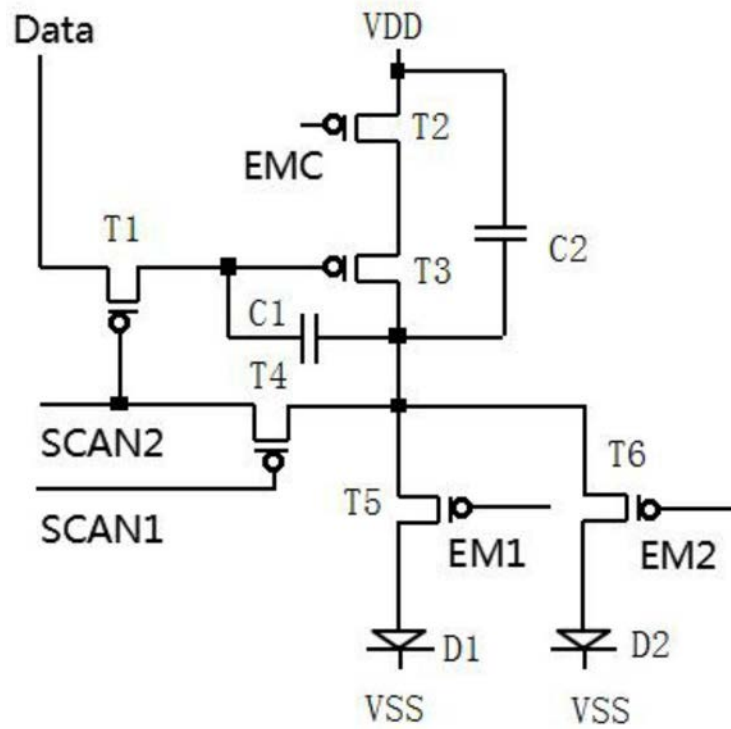


图2

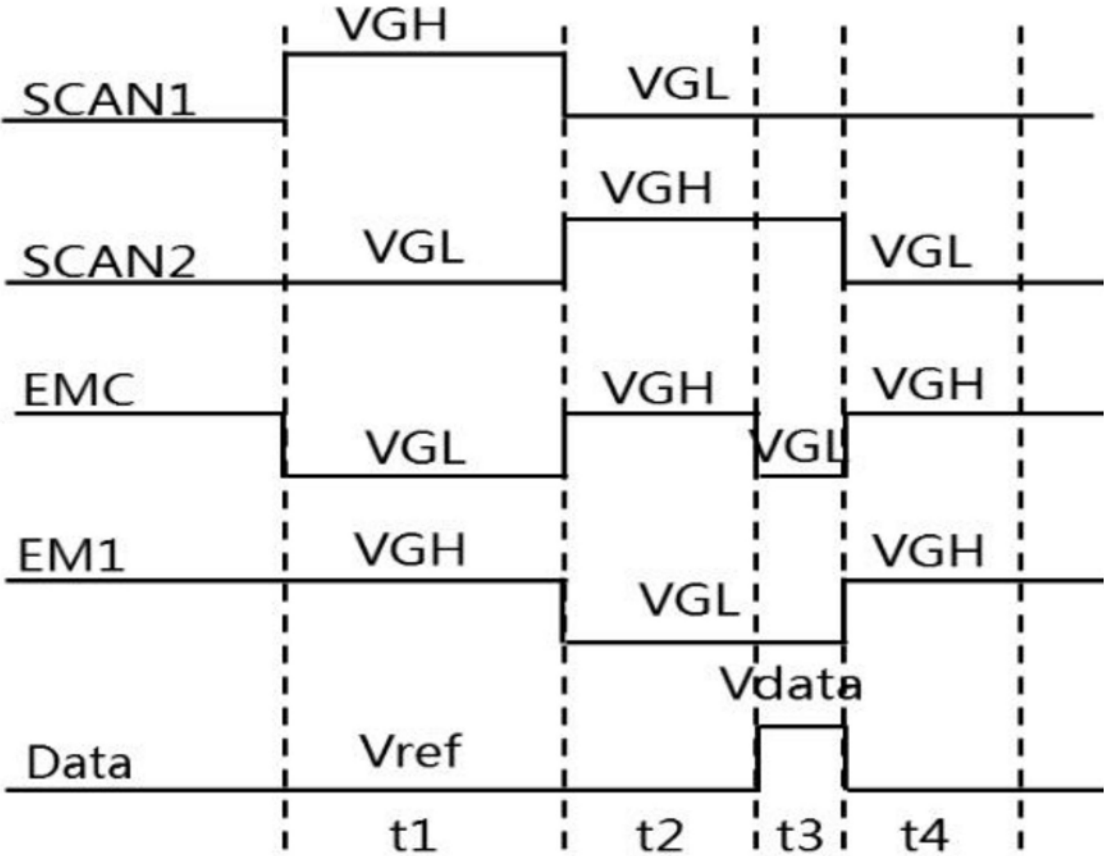


图3

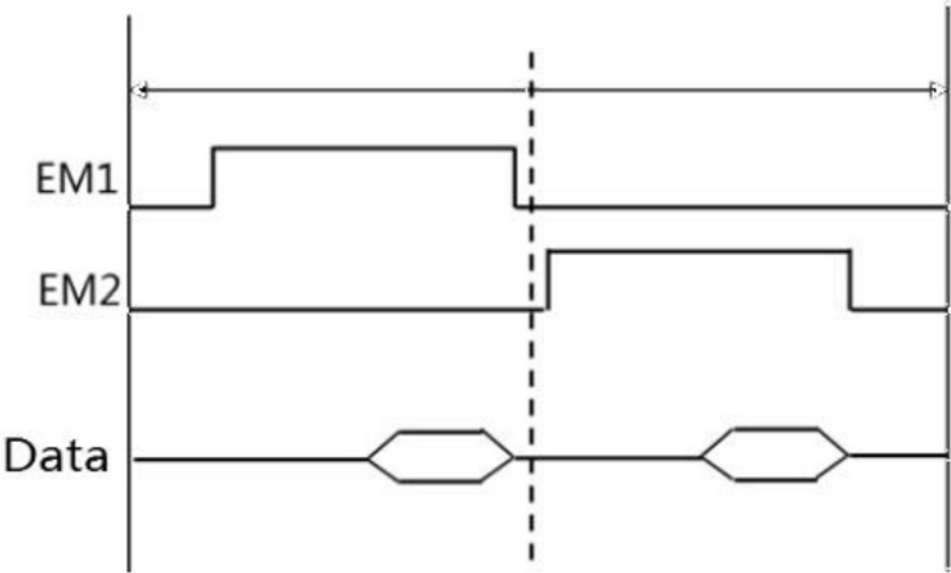


图4

专利名称(译)	像素电路及其驱动方法、有机电致发光器件、显示装置		
公开(公告)号	CN108717842A	公开(公告)日	2018-10-30
申请号	CN201810556648.5	申请日	2018-05-31
[标]申请(专利权)人(译)	昆山国显光电有限公司		
申请(专利权)人(译)	昆山国显光电有限公司		
当前申请(专利权)人(译)	昆山国显光电有限公司		
[标]发明人	朱雪婧 黄秀颀 张九占 朱晖		
发明人	朱雪婧 黄秀颀 张九占 朱晖		
IPC分类号	G09G3/3233 G09G3/3275		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种像素电路及其驱动方法、有机电致发光器件、显示装置，所述像素电路包括第一输入端、第二输入端、第三输入端、第四输入端、数据读取电路、第一发光器件和第二发光器件，其中：所述数据读取电路分别连接所述第一输入端和所述第二输入端，通过对所述第一输入端和所述第二输入端的时序控制，以使所述数据读取电路提供数据信号至第一发光器件和第二发光器件；通过对所述第三输入端和所述第四输入端的时序控制，以使所述第一发光器件或所述第二发光器件根据数据信号发光。

