



(12)发明专利

(10)授权公告号 CN 108231003 B

(45)授权公告日 2019.11.22

(21)申请号 201810055112.5

(22)申请日 2018.01.19

(65)同一申请的已公布的文献号

申请公布号 CN 108231003 A

(43)申请公布日 2018.06.29

(73)专利权人 昆山国显光电有限公司

地址 215300 江苏省苏州市昆山市开发区
龙腾路1号4幢

(72)发明人 常苗 金波

(74)专利代理机构 上海思微知识产权代理事务
所(普通合伙) 31237

代理人 智云

(51)Int.Cl.

G09G 3/3225(2016.01)

H01L 27/32(2006.01)

(56)对比文件

CN 106910462 A,2017.06.30,全文.

CN 106409233 A,2017.02.15,全文.

CN 104409051 A,2015.03.11,全文.

CN 104464641 A,2015.03.25,全文.

CN 103943070 B,2016.03.23,全文.

CN 103077680 A,2013.05.01,全文.

CN 105427803 A,2016.03.23,全文.

CN 106952617 A,2017.07.14,全文.

CN 1716370 A,2006.01.04,全文.

US 2016141352 A1,2016.05.19,全文.

US 9842537 B2,2017.12.12,全文.

审查员 罗麦丹

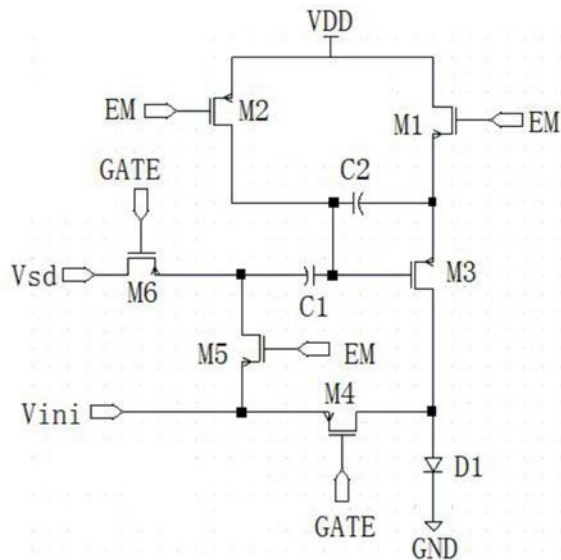
权利要求书2页 说明书6页 附图3页

(54)发明名称

像素电路及其驱动方法、有机电致发光器
件、显示装置

(57)摘要

本发明提供了一种像素电路及其驱动方法、有机电致发光器件、显示装置,像素电路包括第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、第一存储元件和第二存储元件,另外,所述第一晶体管的栅极电连接至一发射控制驱动电路,所述第一晶体管的第一电极电连接至一第一电源电压,所述第二晶体管的栅极电连接至一扫描驱动电路,所述第三晶体管的第二电极电连接至一发光器件;所述第四晶体管的第一电极电连接至一第二电源电压,所述第六晶体管的第一电极电连接至一数据驱动电路。本发明使有机发光二极管的电流(第三晶体管的栅源间电压)不随着电源电压变化而变化,避免受到电源电压的压降的影响。



1. 一种像素电路,其特征在于,所述像素电路包括第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、第一存储元件和第二存储元件,其中:

所述第一晶体管的栅极电连接至一发射控制驱动电路,所述第一晶体管的第一电极电连接至一第一电源电压,所述第一晶体管的第二电极电连接至所述第二存储元件的第二电极;

所述第二晶体管的栅极电连接至一扫描驱动电路,所述第二晶体管的第一电极电连接至所述第一电源电压,所述第二晶体管的第二电极电连接至所述第二存储元件的第一电极;

所述第三晶体管的栅极电连接至所述第一存储元件的第一电极,所述第三晶体管的第一电极电连接至所述第一晶体管的第二电极,所述第三晶体管的第二电极电连接至一发光器件;

所述第四晶体管的栅极电连接至所述扫描驱动电路,所述第四晶体管的第一电极电连接至一第二电源电压,所述第四晶体管的第二电极电连接至所述发光器件;

所述第五晶体管的栅极电连接至所述发射控制驱动电路,所述第五晶体管的第一电极电连接至所述第一存储元件的第二电极,所述第五晶体管的第二电极电连接至所述第二电源电压;

所述第六晶体管的栅极电连接至所述扫描驱动电路,所述第六晶体管的第一电极电连接至一数据驱动电路,所述第六晶体管的第二电极电连接至所述第一存储元件的第二电极;

所述第一存储元件的第一电极连接所述第二存储元件的第一电极。

2. 如权利要求1所述的像素电路,其特征在于,所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管和所述第六晶体管为P型薄膜晶体管;

或者,所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管和所述第六晶体管为N型薄膜晶体管。

3. 如权利要求1所述的像素电路,其特征在于,所述发射控制驱动电路输出的控制驱动信号和所述扫描驱动电路输出的扫描信号互不重叠。

4. 如权利要求1所述的像素电路,其特征在于,所述第一存储元件包括第一电容元件。

5. 如权利要求1所述的像素电路,其特征在于,所述第二存储元件包括第二电容元件。

6. 一种有机电致发光器件,其特征在于,包括:

多个如权利要求1-5任一项所述的像素电路以及与多个所述像素电路对应的多个发光器件;

发射控制驱动电路,用于产生发射控制驱动信号,通过多条控制线向所述像素电路提供所述发射控制驱动信号;

数据驱动电路,用于产生数据信号电压,通过多条数据线向所述像素电路提供所述数据信号电压;

扫描驱动电路,用于产生扫描信号,通过多条扫描线向所述像素电路提供所述扫描信号。

7. 一种显示装置,其特征在于,包括如权利要求6所述的有机电致发光器件。

8. 一种如权利要求1-5任一项中所述的像素电路的驱动方法,其特征在于,包括:

在第一阶段,所述第二晶体管、所述第四晶体管和所述第六晶体管导通,所述第一晶体管和所述第五晶体管关断,数据信号电压被写入所述第一存储元件的第二电极,所述第一电源电压耦合到所述第一存储元件的第一电极,所述第三晶体管的第一电极对应源极,所述第三晶体管的栅源间电压为第一电源电压;

在第二阶段,所述第一晶体管和所述第五晶体管导通,所述第二晶体管、所述第四晶体管和所述第六晶体管关断,所述发光器件发光,所述第一电源电压耦合到所述第二存储元件的第二电极,所述第二电源电压耦合到所述第一存储元件的第二电极,以使所述第三晶体管的栅源间电压为所述第二电源电压与所述数据信号电压叠加后的电压的倍数。

9.如权利要求8所述的像素电路的驱动方法,其特征在于,在第二阶段,所述第三晶体管的栅源间电压为:

$$V_{gs} = (V_{ini} - V_{sd}) C1 / (C1 + C2)$$

其中: V_{gs} 为第三晶体管的栅源间电压, V_{ini} 为第二电源电压, V_{sd} 为数据信号电压, $C1$ 为第一存储元件的储能参数, $C2$ 为第二存储元件的储能参数。

10.如权利要求8所述像素电路的驱动方法,其特征在于,在间隔阶段,所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管和所述第六晶体管关断,所述间隔阶段在所述第一阶段和所述第二阶段之间发生。

像素电路及其驱动方法、有机电致发光器件、显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种像素电路及其驱动方法、有机电致发光器件、显示装置。

背景技术

[0002] 由于多媒体领域的急速进步,半导体元件及显示装置的技术也随之具有飞跃性的进步。就显示器而言,由于主动式矩阵有机发光二极管(Active Matrix Organic Light Emitting Diode,AMOLED)显示器具有无视角限制、低制造成本、高应答速度(约为液晶的百倍以上)、省电、自发光、可使用于可携式机器的直流驱动、工作温度范围大以及重量轻且可随硬件设备小型化及薄型化等等优点以符合多媒体时代显示器的特性要求。因此,主动式矩阵有机发光二极管显示器具有极大的发展潜力,可望成为下一世代的新颖平面显示器,藉以取代液晶显示器(liquid crystal display,LCD)。

[0003] 目前主动式矩阵有机发光二极管显示面板主要有两种制作方式,其一是利用低温多晶硅(LTPS)的薄膜晶体管(TFT)制程技术来制作,而另一则是利用非晶硅(a-Si)的薄膜晶体管(TFT)制程技术来制作。其中,由于低温多晶硅的薄膜晶体管制程技术需要比较多道光罩制程而导致成本上升。因此,目前低温多晶硅的薄膜晶体管制程技术主要应用在中小尺寸的面板上,而非晶硅的薄膜晶体管制程技术则主要应用在大尺寸的面板上。

[0004] 一般来说,采以低温多晶硅的薄膜晶体管制程技术所制作出来的主动式矩阵有机发光二极管显示面板,其像素电路中的薄膜晶体管的型态可以为P型或N型,但由于P型薄膜晶体管传导正电压有较好的驱动能力,故而现今多以选择P型薄膜晶体管来实施。然而,选择P型薄膜晶体管来实现有机发光二极管像素电路的条件下,流经有机发光二极管的电流不仅会随着电源电压(Vdd)受到电流电阻电压降(IR Drop)的影响而改变,而且还会随着用以驱动有机发光二极管的薄膜晶体管的临限电压漂移(Vth shift)而有所不同。如此一来,将会连带影响到有机发光二极管显示器的亮度均匀性。

发明内容

[0005] 本发明的目的在于提供一种像素电路及其驱动方法、有机电致发光器件、显示装置,以解决现有的有机发光二极管的电流随着电源电压受到电流电阻电压降的影响而改变的问题。

[0006] 为解决上述技术问题,本发明提供一种像素电路,所述像素电路包括第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、第一存储元件和第二存储元件,其中:

[0007] 所述第一晶体管的栅极电连接至一发射控制驱动电路,所述第一晶体管的第一电极电连接至一第一电源电压,所述第一晶体的第二电极电连接至所述第二存储元件的第二电极;

[0008] 所述第二晶体管的栅极电连接至一扫描驱动电路,所述第二晶体管的第一电极电

连接至所述第一电源电压,所述第二晶体管的第二电极电连接至所述第二存储元件的第一电极;

[0009] 所述第三晶体管的栅极电连接至所述第一存储元件的第一电极,所述第三晶体管的第二电极电连接至所述第一晶体管的第二电极,所述第三晶体管的第二电极电连接至一发光器件;

[0010] 所述第四晶体管的栅极电连接至所述扫描驱动电路,所述第四晶体管的第一电极电连接至一第二电源电压,所述第四晶体管的第二电极电连接至所述发光器件;

[0011] 所述第五晶体管的栅极电连接至所述发射控制驱动电路,所述第五晶体管的第一电极电连接至所述第一存储元件的第二电极,所述第五晶体管的第二电极电连接至所述第二电源电压;

[0012] 所述第六晶体管的栅极电连接至所述扫描驱动电路,所述第六晶体管的第一电极电连接至一数据驱动电路,所述第六晶体管的第二电极电连接至所述第一存储元件的第二电极;

[0013] 所述第一存储元件的第一电极连接所述第二存储元件的第一电极。

[0014] 可选的,在所述的像素电路中,所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管和所述第六晶体管为P型薄膜晶体管;

[0015] 或者,所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管和所述第六晶体管为N型薄膜晶体管。

[0016] 可选的,在所述的像素电路中,所述发射控制驱动电路输出的控制驱动信号和所述扫描驱动电路输出的扫描信号互不重叠。

[0017] 可选的,在所述的像素电路中,所述第一存储元件包括第一电容元件。

[0018] 可选的,在所述的像素电路中,所述第二存储元件包括第二电容元件。

[0019] 本发明还提供一种有机电致发光器件,包括:

[0020] 多个如上述任一项所述的像素电路以及与多个所述像素电路对应的多个发光器件;

[0021] 发射控制驱动电路,用于产生发射控制驱动信号,通过多条控制线向所述像素电路提供所述发射控制驱动信号;

[0022] 数据驱动电路,用于产生数据信号电压,通过多条数据线向所述像素电路提供所述数据信号电压;

[0023] 扫描驱动电路,用于产生扫描信号,通过多条扫描线向所述像素电路提供所述扫描信号。

[0024] 本发明还提供一种显示装置,包括如上述所述的有机电致发光器件。

[0025] 本发明还提供一种如上述任一项中所述的像素电路的驱动方法,包括:

[0026] 在第一阶段,所述第二晶体管、所述第四晶体管和所述第六晶体管导通,所述第一晶体管和所述第五晶体管关断,数据信号电压被写入所述第一存储元件的第二电极,所述第一电源电压耦合到所述第一存储元件的第一电极,所述第三晶体管的栅源间电压为第一电源电压;

[0027] 在第二阶段,所述第一晶体管和所述第五晶体管导通,所述第二晶体管、所述第四晶体管和所述第六晶体管关断,所述发光器件发光,所述第一电源电压耦合到所述第二存

储元件的第二电极,所述第二电源电压耦合到所述第一存储元件的第二电极,以使所述第三晶体管的栅源间电压为所述第二电源电压与所述数据信号电压叠加后的电压的倍数。

[0028] 可选的,在所述的像素电路的驱动方法中,在第二阶段,所述第三晶体管的栅源间电压为:

$$[0029] \quad V_{gs} = (V_{ini} - V_{sd}) C1 / (C1 + C2)$$

[0030] 其中: V_{gs} 为第三晶体管的栅源间电压, V_{ini} 为第二电源电压, V_{sd} 为数据信号电压, $C1$ 为第一存储元件的储能参数, $C2$ 为第二存储元件的储能参数。

[0031] 可选的,在所述的像素电路的驱动方法中,在间隔阶段,所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管和所述第六晶体管关断,所述间隔阶段在所述第一阶段和所述第二阶段之间发生。

[0032] 在本发明提供的像素电路及其驱动方法、有机电致发光器件、显示装置中,通过第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、第一存储元件和第二存储元件电路结构简单的连接关系,以及输入两个控制时序,使所述第三晶体管的栅源间电压为所述第二电源电压叠加负的所述数据信号电压的倍数,即实现了有机发光二极管的电流(与第三晶体管的栅源间电压成比例)不随着第一电源电压变化而变化,避免受到第一电源电压的压降的影响。

[0033] 进一步的,第三晶体管的栅源间电压与第一存储元件和第二存储单元的储能参数相关联,两个储能参数组成一定的计算式后,与有机发光二极管的电流呈比例关系,调节第一存储元件和第二存储单元的储能参数,就可以改变有机发光二极管的电流的大小。

[0034] 在第一阶段和第二阶段中间设置间隔阶段,可以进一步提高电路的可靠性,防止两个阶段转换时,应不同阶段下导通的晶体管同时导通,导致短路故障或漏电流故障。

附图说明

[0035] 图1是本发明一实施例像素电路的电路结构示意图;

[0036] 图2是本发明一实施例像素电路的控制时序示意图。

具体实施方式

[0037] 以下结合附图和具体实施例对本发明提出的像素电路及其驱动方法、有机电致发光器件、显示装置作进一步详细说明。根据下面说明和权利要求书,本发明的优点和特征将更清楚。需说明的是,附图均采用非常简化的形式且均使用非精准的比例,仅用以方便、明晰地辅助说明本发明实施例的目的。

[0038] 本发明的核心思想在于提供一种像素电路及其驱动方法、有机电致发光器件、显示装置,以解决现有的有机发光二极管的电流随着电源电压受到电流电阻电压降的影响而改变的问题。

[0039] <实施例一>

[0040] 本实施例提供一种像素电路,所述像素电路包括第一晶体管M1、第二晶体管M2、第三晶体管M3、第四晶体管M4、第五晶体管M5、第六晶体管M6、第一存储元件C1和第二存储元件C2,其中:

[0041] 所述第一晶体管M1的栅极电连接至一发射控制驱动电路,所述发射控制驱动电路

向第一晶体管M1提供发射控制驱动信号EM,所述第一晶体管M1的第一电极电连接至一第一电源电压VDD,所述第一晶体管M1的第二电极电连接至所述第二存储元件C2的第二电极;

[0042] 所述第二晶体管M2的栅极电连接至一扫描驱动电路,所述扫描驱动电路向所述第二晶体管M2的栅极提供扫描信号EM,所述第二晶体管M2的第一电极电连接至所述第一电源电压VDD,所述第二晶体管M2的第二电极电连接至所述第二存储元件C2的第一电极;

[0043] 所述第三晶体管M3的栅极电连接至所述第一存储元件C1的第一电极,所述第三晶体管M3的第一电极电连接至所述第一晶体管M1的第二电极,所述第三晶体管M3的第二电极电连接至一发光器件D1;

[0044] 所述第四晶体管M4的栅极电连接至所述扫描驱动电路,所述扫描驱动电路向所述第四晶体管M4的栅极提供扫描信号GATE,所述第四晶体管M4的第一电极电连接至一第二电源电压Vini,所述第四晶体管M4的第二电极电连接至所述发光器件D1;

[0045] 所述第五晶体管M5的栅极电连接至所述发射控制驱动电路,所述发射控制驱动电路向第五晶体管M5提供发射控制驱动信号EM,所述第五晶体管M5的第一电极电连接至所述第一存储元件C1的第二电极,所述第五晶体管M5的第二电极电连接至所述第二电源电压Vini;

[0046] 所述第六晶体管M6的栅极电连接至所述扫描驱动电路,所述扫描驱动电路向所述第六晶体管M6的栅极提供扫描信号GATE,所述第六晶体管M6的第一电极电连接至一数据驱动电路,所述数据驱动电路向第六晶体管M6的栅极提供数据信号电压Vsd,所述第六晶体管M6的第二电极电连接至所述第一存储元件C1的第二电极;

[0047] 所述第一存储元件C1的第一电极连接所述第二存储元件C2的第一电极。所述第一存储元件C1包括第一电容元件。所述第二存储元件C2包括第二电容元件。

[0048] 进一步的,在所述的像素电路中,所述发射控制驱动电路输出的控制驱动信号EM和所述扫描驱动电路输出的扫描信号GATE互不重叠。

[0049] 具体的,在所述的像素电路中,所述第一晶体管M1、所述第二晶体管M2、所述第三晶体管M3、所述第四晶体管M4、所述第五晶体管M5和所述第六晶体管M6为P型薄膜晶体管,此种情况下,第一阶段中,发射控制驱动电路输出的控制驱动信号EM为高电平,所述扫描驱动电路输出的扫描信号GATE为低电平,第二阶段中,发射控制驱动电路输出的控制驱动信号EM为低电平,所述扫描驱动电路输出的扫描信号GATE为高电平;或者,所述第一晶体管M1、所述第二晶体管M2、所述第三晶体管M3、所述第四晶体管M4、所述第五晶体管M5和所述第六晶体管M6为N型薄膜晶体管,此种情况下,第一阶段中,发射控制驱动电路输出的控制驱动信号EM为低电平,所述扫描驱动电路输出的扫描信号GATE为高电平,第二阶段中,发射控制驱动电路输出的控制驱动信号EM为高电平,所述扫描驱动电路输出的扫描信号GATE为低电平。

[0050] 本发明还提供一种有机电致发光器件,包括:多个如上述任一项所述的像素电路以及与多个所述像素电路对应的多个发光器件;发射控制驱动电路,用于产生发射控制驱动信号EM,通过多条控制线向所述像素电路提供所述发射控制驱动信号EM;数据驱动电路,用于产生数据信号电压Vsd,通过多条数据线向所述像素电路提供所述数据信号电压Vsd;扫描驱动电路,用于产生扫描信号GATE,通过多条扫描线向所述像素电路提供所述扫描信号GATE。

[0051] 本发明还提供一种显示装置,包括如上述所述的有机电致发光器件。

[0052] 综上,上述实施例对像素电路的不同构型进行了详细说明,当然,本发明包括但不限于上述实施中所列举的构型,任何在上述实施例提供的构型基础上进行变换的内容,均属于本发明所保护的范畴。本领域技术人员可以根据上述实施例的内容举一反三。

[0053] <实施例二>

[0054] 本发明还提供一种如上述所述的像素电路的驱动方法,包括:在第一阶段,所述第二晶体管M2、所述第四晶体管M4和所述第六晶体管M6导通,所述第一晶体管M1和所述第五晶体管M5关断,数据信号电压Vsd被写入所述第一存储元件C1的第二电极,所述第一电源电压VDD耦合到所述第一存储元件C1的第一电极,所述第三晶体管M3的栅源间电压为第一电源电压VDD;

[0055] 在第二阶段,所述第一晶体管M1和所述第五晶体管M5导通,所述第二晶体管M2、所述第四晶体管M4和所述第六晶体管M6关断,所述发光器件D1发光,所述第一电源电压VDD耦合到所述第二存储元件C2的第二电极,所述第二电源电压Vini耦合到所述第一存储元件C1的第二电极,以使所述第三晶体管M3的栅源间电压为所述第二电源电压Vini叠加负的所述数据信号电压的倍数。

[0056] 具体的,在所述的像素电路的驱动方法中,在第二阶段,所述第三晶体管M3的栅源间电压为:

[0057] $V_{gs} = (V_{ini} - V_{sd}) C_1 / (C_1 + C_2)$

[0058] 其中: V_{gs} 为第三晶体管M3的栅源间电压, V_{ini} 为第二电源电压, V_{sd} 为数据信号电压, C_1 为第一存储元件C1的储能参数, C_2 为第二存储元件C2的储能参数。

[0059] 本发明采用6T2C电路架构,2个输入信号源,结构相对简单。电路工作过程分为:

[0060] (1) T1阶段即初始化阶段和数据写入阶段:

[0061] 由于第二晶体管导通,第一存储元件C1的第一电极处的电压 $V_g = VDD$;

[0062] 第二存储元件C2的第二电极处的电压 $V_s = 0$, $V_{gs} = VDD$;

[0063] 第六晶体管导通,第一存储元件C1的第一电极处的电压 V_{sd} 。

[0064] (2) T2阶段即发光阶段:

[0065] 第一晶体管导通,因此第二存储元件C2的第二电极处的电压 $V_s = VDD$;

[0066] 第五晶体管导通,第二电源电压 V_{ini} 施加在第一存储元件C1的第二电极处,第一存储元件C1的第二电极处的电压为 $V_{ini} - V_{sd}$;

[0067] 第一存储元件C1的第一电极处的电压 V_g 等于第二电极换算过来的电压加上第一阶段的充电电压 $V_g = (V_{ini} - V_{sd}) C_1 / (C_1 + C_2) + VDD$ 。

[0068] 发光阶段阶段,根据公式:

[0069] $V_{gs} = V_g - V_s = (V_{ini} - V_{sd}) C_1 / (C_1 + C_2) + VDD - VDD = (V_{ini} - V_{sd}) C_1 / (C_1 + C_2)$

[0070] 可知 V_{gs} 与VDD的大小无关,此外通过调整电容 $C_1 / (C_1 + C_2)$ 的值,实现对有机发光二极管的电流的调整,进一步可以调整数据信号电压的取值范围。

[0071] 进一步的,在所述的像素电路的驱动方法中,在间隔阶段,所述第一晶体管M1、所述第二晶体管M2、所述第三晶体管M3、所述第四晶体管M4、所述第五晶体管M5和所述第六晶体管M6关断,所述间隔阶段在所述第一阶段和所述第二阶段之间发生,在第一阶段和第二阶段中间设置间隔阶段,可以进一步提供电路的可靠性,防止两个阶段转换时,应不同阶段

下导通的晶体管同时导通,导致短路故障或漏电流故障。

[0072]

仿真电路结构	VDD(V)	有机发光二极管的电流(nA)	不同 VDD 下,有机发光二极管的电流相差比例
本发明	5	149	1.32%
	4.5	151	

[0073]

附图 3 中的结构	5	134	-9.80%
	4.5	103	
附图 4 中的结构	5	112	-30.10%
	4.5	102	

[0074] 表1

[0075] 由表1可以推断,本发明的有机发光二极管的电流在不同VDD下(5V和4.5V)的值分别是149nA和151nA,两者相差仅为1.32%,远远小于其他两个结构中,不同VDD下的有机发光二极管的电流相差比例,其中,在图3~4中,S1、S2和S3为扫描信号,控制显示装置的初始化、控制将数据信号电压信号写入电容,在图3中,Vreset对电容基板的电位进行初始化,信号S4控制Vreset复位信号写入或保持。

[0076] 在本发明提供的像素电路及其驱动方法、有机电致发光器件、显示装置中,通过第一晶体管M1、第二晶体管M2、第三晶体管M3、第四晶体管M4、第五晶体管M5、第六晶体管M6、第一存储元件C1和第二存储元件C2电路结构简单的连接关系,以及输入两个控制时序,使所述第三晶体管M3的栅源间电压为所述第二电源电压 V_{ini} 叠加负的所述数据信号电压 V_{sd} 的倍数,即实现了有机发光二极管的电流(与第三晶体管的栅源间电压成比例)不随着第一电源电压VDD变化而变化,避免受到第一电源电压VDD的压降的影响。

[0077] 进一步的,第三晶体管M3的栅源间电压与第一存储元件C1和第二存储单元C2的储能参数相关联,两个储能参数组成一定的计算式后,与有机发光二极管的电流呈比例关系,调节第一存储元件C1和第二存储单元C2的储能参数,就可以改变有机发光二极管的电流的大小。

[0078] 本说明书中各个实施例采用递进的方式描述,每个实施例重点说明的都是与其他实施例的不同之处,各个实施例之间相同相似部分互相参见即可。对于实施例公开的系统而言,由于与实施例公开的方法相对应,所以描述的比较简单,相关之处参见方法部分说明即可。

[0079] 上述描述仅是对本发明较佳实施例的描述,并非对本发明范围的任何限定,本发明领域的普通技术人员根据上述揭示内容做的任何变更、修饰,均属于权利要求书的保护范围。

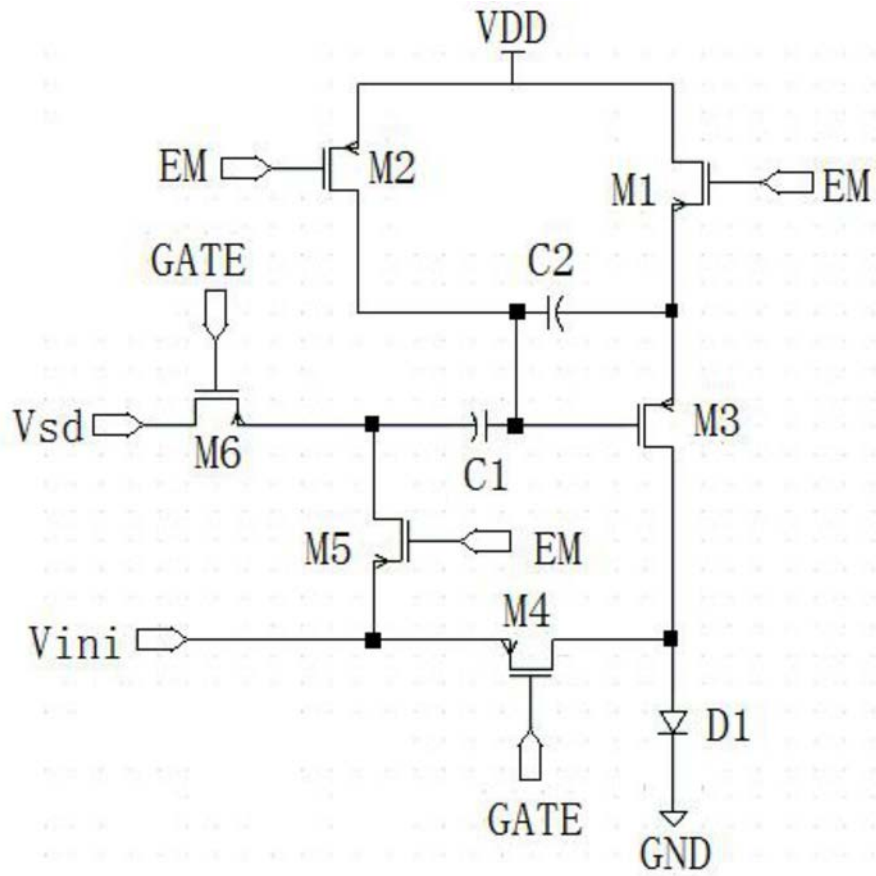


图1

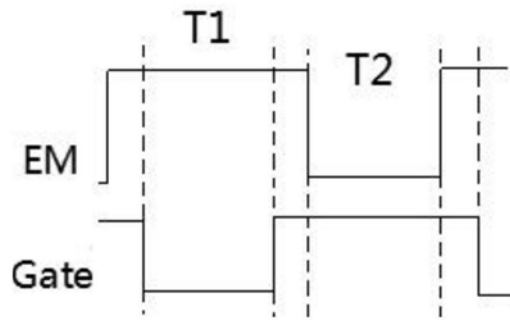


图2

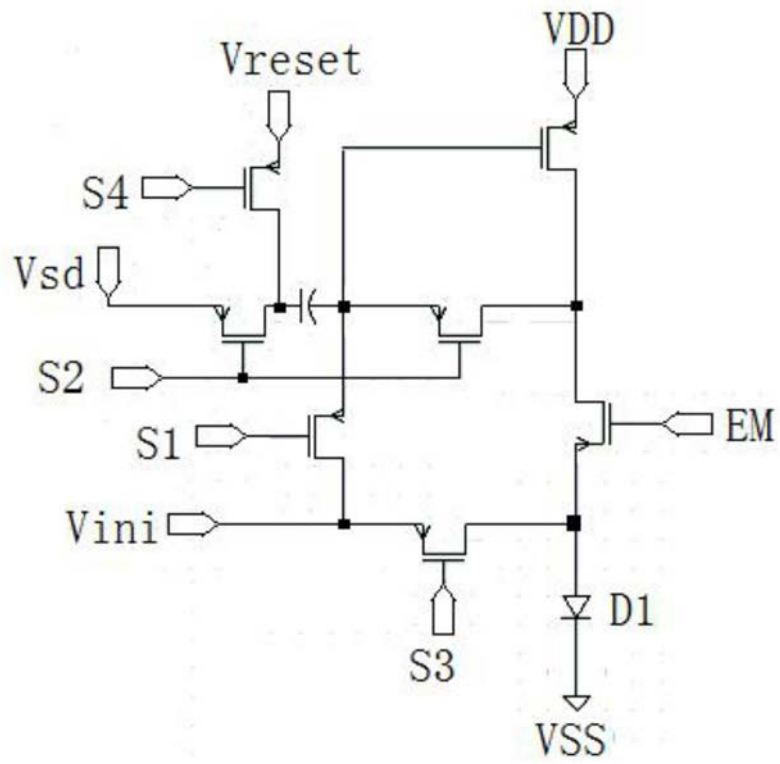


图3

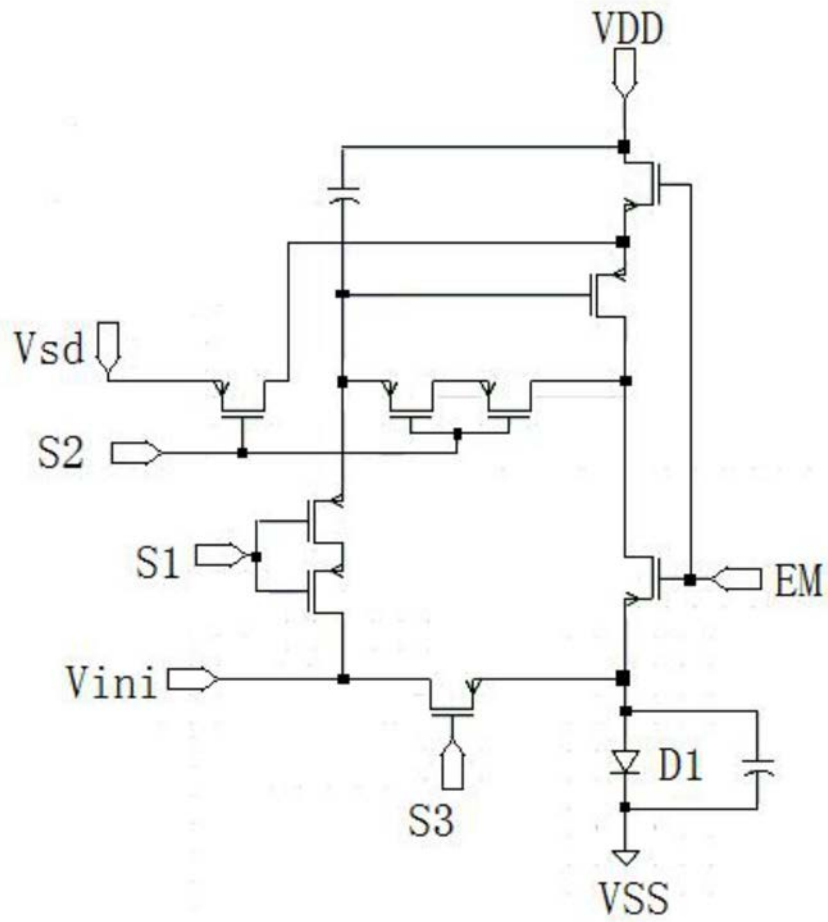


图4

专利名称(译)	像素电路及其驱动方法、有机电致发光器件、显示装置		
公开(公告)号	CN108231003B	公开(公告)日	2019-11-22
申请号	CN201810055112.5	申请日	2018-01-19
[标]申请(专利权)人(译)	昆山国显光电有限公司		
申请(专利权)人(译)	昆山国显光电有限公司		
当前申请(专利权)人(译)	昆山国显光电有限公司		
[标]发明人	常苗 金波		
发明人	常苗 金波		
IPC分类号	G09G3/3225 H01L27/32		
CPC分类号	G09G3/3225 H01L27/326		
审查员(译)	罗麦丹		
其他公开文献	CN108231003A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种像素电路及其驱动方法、有机电致发光器件、显示装置，像素电路包括第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、第一存储元件和第二存储元件，另外，所述第一晶体管的栅极电连接至一发射控制驱动电路，所述第一晶体管的第一电极电连接至一第一电源电压，所述第二晶体管的栅极电连接至一扫描驱动电路，所述第三晶体管的第二电极电连接至一发光器件；所述第四晶体管的第一电极电连接至一第二电源电压，所述第六晶体管的第一电极电连接至一数据驱动电路。本发明使有机发光二极管的电流(第三晶体管的栅源间电压)不随着电源电压变化而变化，避免受到电源电压的压降的影响。

