



(12)发明专利申请

(10)申请公布号 CN 108172173 A

(43)申请公布日 2018.06.15

(21)申请号 201611117130.9

(22)申请日 2016.12.07

(71)申请人 上海和辉光电有限公司

地址 201506 上海市金山区工业区九工路
1568号

(72)发明人 王建刚

(74)专利代理机构 北京同达信恒知识产权代理
有限公司 11291

代理人 黄志华

(51)Int.Cl.

G09G 3/3258(2016.01)

G09G 3/3266(2016.01)

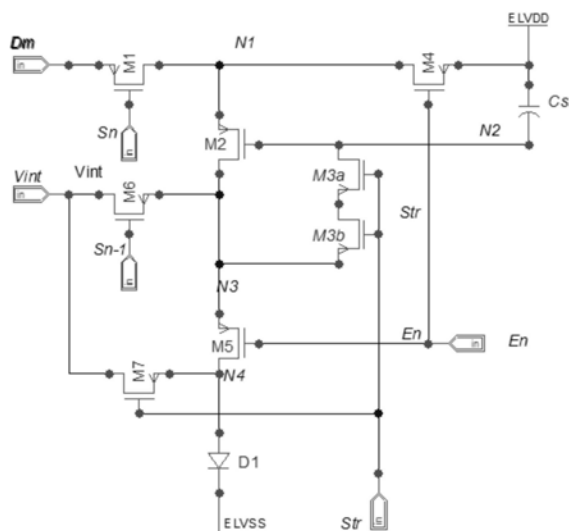
权利要求书2页 说明书6页 附图6页

(54)发明名称

一种有机发光显示器的像素电路及驱动方法

(57)摘要

本发明公开一种有机发光显示器的像素电路及驱动方法,该像素电路包括:第一薄膜晶体管、第二薄膜晶体管、开关组件、第四薄膜晶体管、第五薄膜晶体管、第六薄膜晶体管、第七薄膜晶体管、电容和有机发光二极管;第一薄膜晶体管的栅极与第二扫描信号线连接,第一薄膜晶体管的第二电极与数据信号线连接,第一薄膜晶体管的第一电极与第二晶体管的第一电极和第四晶体管的第一电极连接;第二薄膜晶体管的栅极与电容第二电极连接,电容第一电极连接在第一电源,第二薄膜晶体管的第一电极与第五晶体管的第一电极和第三晶体管的第一电极连接,用以解决现有技术中驱动晶体管所耦合的电位准位变动,导致像素单元显示画面时的闪烁的问题。



1. 一种有机发光显示器的像素电路,其特征在于,该像素电路包括:

第一薄膜晶体管、第二薄膜晶体管、开关组件、第四薄膜晶体管、第五薄膜晶体管、第六薄膜晶体管、第七薄膜晶体管、电容和有机发光二极管;

所述第一薄膜晶体管的栅极与第二扫描信号线连接,所述第一薄膜晶体管的第二电极与所述数据信号线连接,所述第一薄膜晶体管的第一电极与第二晶体管的第二电极和所述第四晶体管的第一电极连接;

所述第二薄膜晶体管的栅极与所述电容第二电极连接,所述电容第一电极连接在第一电源,所述第二薄膜晶体管的第一电极与所述第五晶体管的第二电极和所述第三晶体管的第二电极连接;

所述开关组件至少包含一个第三薄膜晶体管,所述第三薄膜晶体管的栅极和所述第七薄膜晶体管栅极与第三扫描信号线连接,所述第三薄膜晶体管的第二电极与所述第五薄膜晶体管的第二电极连接,所述第三薄膜晶体管的第一电极与所述电容第二电极连接,所述第七薄膜晶体管的第一电极与所述参考电源连接,所述第七薄膜晶体管的第二电极与所述第五薄膜晶体管的第二电极连接,所述第三扫描信号线置于第一电平时使得电容第二电极电位充电至参考电位,发光二极管的第一电极电位被初始化至参考电位;

所述第四薄膜晶体管的栅极与所述发光控制信号线连接,所述第四薄膜晶体管的第二电极与第一电源连接;

所述第五薄膜晶体管的栅极与所述发光控制信号线连接,所述第五薄膜晶体管的第一电极与所述发光二极管的第一电极连接,所述发光二极管的第二电极连接至第二电源;

所述第六薄膜晶体管栅极与第一扫描信号线连接,所述第六薄膜晶体管的第一电极与所述参考电位电源连接,所述第六薄膜晶体管的第二电极与第二晶体管的第一电极连接。

2. 如权利要求1所述的像素电路,其特征在于,所述第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、第五薄膜晶体管、第六薄膜晶体管和第七薄膜晶体管均为N型薄膜晶体管,所述N型薄膜晶体管除第一晶体管外的第一电极为源极,第二电极为漏极。

3. 如权利要求2所述的像素电路,其特征在于,若为P型晶体管,所述第一电源提供的电位高于所述第二电源提供的电位,若为N型晶体管,所述第一电源提供的电位低于所述第二电源提供的电位。

4. 如权利要求3所述的像素电路,其特征在于,所述第一扫描信号线、所述第二扫描信号线、所述第三扫描信号线、所述数据信号线、所述发光控制信号线的电位为高电平时,所述N型薄膜晶体管导通。

5. 如权利要求1至2任一项所述的像素电路,其特征在于,

所述第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、第五薄膜晶体管、第六薄膜晶体管和第七薄膜晶体管均为P型薄膜晶体管,所述P型薄膜晶体管除第一晶体管外的第一电极为漏极,第二电极为源极。

6. 如权利要求5所述的像素电路,其特征在于,所述第一扫描信号线、所述第二扫描信号线、所述第三扫描信号线、所述数据信号线、所述发光控制信号线的电位为低电平时,所述P型薄膜晶体管导通。

7. 一种像素电路驱动方法,应用于如权利要求1所述的像素电路,其特征在于,包括:

在电压初始化阶段,在第一扫描信号线和第三扫描信号线上施加第一电平,第七薄膜晶体管、开关组件中包含的第三薄膜晶体管导通、第二薄膜晶体管和第六薄膜晶体管导通,其它薄膜晶体管截止,使得电容的第二电极充电至参考电位,发光二极管的第一电极电位被初始化至参考电位;

在数据写入阶段,在第一扫描信号线和第三扫描信号线上施加第一电平,第三薄膜晶体管导通、第一薄膜晶体管导通、第二薄膜晶体管导通和第七薄膜晶体管导通,其它薄膜晶体管截止,使得数据信号线输出的数据电位写入电容的第二电极,即第二薄膜晶体管的栅极电压;

在发光阶段,在发光控制信号线上施加第一电平,第四薄膜晶体管、第五薄膜晶体管导通,所述第二薄膜晶体管工作于饱和区从而导通,其它薄膜晶体管截止;所述第二薄膜晶体管的导通所产生的驱动电流致使所述发光二极管发光。

8.如权利要求7所述的驱动方法,其特征在于,所述第二薄膜晶体管的栅极电压为所述数据信号线输出的数据电压与所述第二薄膜晶体管的阈值电压之和。

9.如权利要求7所述的驱动方法,其特征在于,在发光阶段,还包括:

若则所述第一电平为低电平,则所述第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、第五薄膜晶体管、第六薄膜晶体管和第七薄膜晶体管均为P型薄膜晶体管;

若则所述第一电平为高电平,则所述第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、第五薄膜晶体管、第六薄膜晶体管和第七薄膜晶体管均为N型薄膜晶体管。

一种有机发光显示器的像素电路及驱动方法

技术领域

[0001] 本发明涉及液晶显示领域,尤其涉及一种有机发光显示器的像素电路及驱动方法。

背景技术

[0002] 有机发光二极管(organic light emitting diode,OLED)显示装置较液晶显示装置具有可自发光、广视角、高对比、反应速度快等优点,适合应用于对功率消耗敏感的可便携式电子装置中。在有机发光二极管显示装置中,有机发光二极管是根据流经有机发光二极管的驱动电流来显示对应的显示数据,而驱动电流是由像素单元中的驱动晶体管依照所接收到的数据电压而产生。因此驱动晶体管的各端点的电压准位变化会直接影响到显示画面。然而现有的有机发光二极管显示装置的像素单元由于具有较多的漏电路径,因此容易造成驱动晶体管所耦接的电压准位变动,导致像素单元无法正常显示数据,进而造成画面的闪烁。此外,在低频模式的显示应用上,传统的像素电路会使得画面闪烁的现象更加明显。

发明内容

[0003] 本发明实施例提供一种有机发光显示器的像素电路及驱动方法,用以解决现有技术中驱动晶体管所耦接的电压准位变动,导致像素单元无法正常显示数据,进而造成画面的闪烁的问题。

[0004] 本发明方法包括一种有机发光显示器的像素电路,该像素电路包括:

[0005] 第一薄膜晶体管、第二薄膜晶体管、开关组件、第四薄膜晶体管、第五薄膜晶体管、第六薄膜晶体管、第七薄膜晶体管、电容和有机发光二极管;

[0006] 所述第一薄膜晶体管的栅极与第二扫描信号线连接,所述第一薄膜晶体管的第二电极与所述数据信号线连接,所述第一薄膜晶体管的第一电极与第二晶体管的第二电极和所述第四晶体管的第一电极连接;

[0007] 所述第二薄膜晶体管的栅极与所述电容连接,所述电容连接在第一电源和所述第二薄膜晶体管的栅极之间,所述第二薄膜晶体管的第一电极与所述第五晶体管的第二电极和所述第三晶体管的第二电极连接;

[0008] 所述开关组件至少包含一个第三薄膜晶体管,所述第三薄膜晶体管的栅极和所述第七薄膜晶体管栅极与第三扫描信号线连接,所述第三薄膜晶体管的第二电极与所述第五薄膜晶体管的第二电极连接,所述第三薄膜晶体管的第一电极与所述电容连接,所述第七薄膜晶体管的第一电极与所述参考电源连接,所述第七薄膜晶体管的第二电极与所述第五薄膜晶体管的第二电极连接,所述第三扫描信号线置于第一电平时使得电容充电至参考电位,发光二极管的第一电极电位被初始化至参考电位;

[0009] 所述第四薄膜晶体管的栅极与所述发光控制信号线连接,所述第四薄膜晶体管的第二电极与第一电源连接;

[0010] 所述第五薄膜晶体管的栅极与所述发光控制信号线连接,所述第五薄膜晶体管的第一电极与所述发光二极管的第一电极连接,所述发光二极管的第二电极连接至第二电源;

[0011] 所述第六薄膜晶体管栅极与第一扫描信号线连接,所述第六薄膜晶体管的第一电极与所述参考电位电源连接,所述第六薄膜晶体管的第二电极与第二晶体管的第一电极连接。

[0012] 基于上述像素电路,本发明实施例提供一种像素电路驱动方法,包括:

[0013] 在电位初始化阶段,在第一扫描信号线和第三扫描信号线上施加第一电平,第七薄膜晶体管、开关组件中包含的第三薄膜晶体管导通、第二薄膜晶体管和第六薄膜晶体管导通,其它薄膜晶体管截止,使得电容充电至参考电位,发光二极管的第一电极电位被初始化至参考电位;

[0014] 在数据写入阶段,在第一扫描信号线和第三扫描信号线上施加第一电平,第三薄膜晶体管导通、第一薄膜晶体管导通、第二薄膜晶体管导通和第七薄膜晶体管导通,其它薄膜晶体管截止,使得数据信号线输出的数据电位对电容充电,使得所述电容充电至第二薄膜晶体管的栅极电位;

[0015] 在发光阶段,在发光控制信号线上施加第一电平,第四薄膜晶体管、第五薄膜晶体管导通,所述第二薄膜晶体管工作于饱和区从而导通,其它薄膜晶体管截止;所述第二薄膜晶体管的导通所产生的驱动电流致使所述发光二极管发光。

[0016] 本发明实施例减少了控制发光电流的第二薄膜晶体管栅极漏电路径在保证电路补偿的同时又可以保证驱动晶体管所耦接的电位准位不变,因此画面闪烁的问题得以改善。

附图说明

[0017] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简要介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域的普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0018] 图1为现有技术中的一种像素电路的电路图;

[0019] 图2为现有技术提供的一种有机发光显示器的纯PMOS像素电路的电路图;

[0020] 图3为现有技术提供的一种用于如图2所示像素电路的信号输入时序图;

[0021] 图4本发明实施例提供的一种有机发光显示器的纯PMOS像素电路的电路图;

[0022] 图5为本发明实施例提供的一种用于如图2所示像素电路的信号输入时序图;

[0023] 图4a~图4c为本发明实施例提供的基于图5的信号输入时序控制的响应示意图。

具体实施方式

[0024] 为了使本发明的目的、技术方案和优点更加清楚,下面将结合附图对本发明作进一步地详细描述,显然,所描述的实施例仅仅是本发明一部份实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其它实施例,都属于本发明保护的范围。

[0025] 现有有机发光显示器的像素电路通常采用P型薄膜晶体管作为发光二极管的驱动管,例如对于图1所示的2T1C像素电路来说,信号写入阶段,MOS管M2的栅极写入SCAN(扫描)信号致使M2导通,M2导通后DATA(数据)信号写入至N1节点,给存储电容Cst充电,同时使驱动管M1开启,驱动管M1产生的驱动电流驱使在第一电位源PVDD和第二电位源PVEE之间的有机发光二极管OLED发光。图1像素电路中的驱动管M1为有机发光二极管提供的驱动电流为 I_{OLED} ,如公式一所示。

$$[0026] \quad I_{OLED} = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2 \quad \dots\dots\dots (公式一);$$

[0027] 在公式一中, μ 为载流子迁移率, C_{ox} 为驱动管M1的栅氧单位面积电容,L为驱动管M1的沟道长度,W为驱动管M1的栅宽, V_{GS} 为驱动管M1的栅源电位, V_{TH} 为驱动管M1的阈值电位。

[0028] 可见,从公式一可以看出驱动电流 I_{OLED} 的大小与驱动管M1的 V_{GS} 和 V_{TH} 有关。因薄膜晶体管在工艺上制作的时候存在 V_{TH} 不一致的问题,由于M1晶体管 V_{TH} 漂移,会导致OLED发光元件电流不均匀,从而导致亮度不均,发生显示缺陷等问题。

[0029] 考虑到现有的像素补偿电路,如图2所示,存储电容Cst连接在第一节点N1和提供电源电位VDD的第一电位输入端ELVDD之间,在第一节点N1和一个第二电位输入端之间串联有第一晶体管M1和第二晶体管M2,该第二电位输入端输入一个参考电位 V_{in} ,并且第二晶体管的第一电极连接到参考电位 V_{in} ,且第二晶体管M2的第二电极与第一晶体管M1的第一电极相连,第一晶体管M1的第二电极连接到第一节点N1。此外,在第一电位输入端ELVDD和第二节点N2之间连接有一个第七晶体管M7,和在第二节点N2与一个数据线输入端Dlin之间连接有一个第五晶体管M5,第七晶体管M7的第一电极连接到第二节点N2,且第七晶体管M7的第二电极连接到第一电位输入端ELVDD,第五晶体管M5的第一电极连接到数据线输入端Dlin,且第五晶体管M5的第二电极连接到第二节点N2。

[0030] 另外,在OLED发光元件D1的阳极和第二节点N2之间串联有第六晶体管M6和第八晶体管M8,第八晶体管M8的第一电极连接到第二节点N2,且第八晶体管M8的第二电极连接到第六晶体管M6的第一电极,第六晶体管M6的第二电极则连接到发光元件D1的阳极,其中第八晶体管M8的控制端连接到第一节点N1。以及,第八晶体管M8的第二电极和第六晶体管M6的第一电极互连于一个第三节点N3,在第三节点N3和第一节点N1之间串联有第二晶体管M3和第四晶体管M4,第三晶体管M4的第二电极连接到第一节点N1,第四晶体管M4的第一电极连接到第三节点N3,第三晶体管N3的第一电极和第四晶体管M4的第二电极互连。第九晶体管M9连接在发光元件D1的阳极和提供参考电位 V_{in} 的第二电压输入端之间,第九晶体管M9的第一电极连接到D1的阳极,且第九晶体管M9的第二电极连接到第二电压输入端。

[0031] 此时图2像素电路中的驱动管M8为有机发光二极管提供的驱动电流为 I_{OLED} ,如公式一所示。

$$[0032] \quad I_{OLED} = \frac{\mu}{2} C_{ox} (V_{data} - ELVDD)^2 \dots\dots (公式二)$$

[0033] 在公式二中, μ 为载流子迁移率, C_{ox} 为驱动管M8的栅氧单位面积电容, V_{data} 为数据线输入Dlin的输出电位,ELVDD为第一电位输入端电位。

[0034] 由于TFT器件在关断的时候还会有微小漏电,上述图2所示的像素电路,当在图3所示的发光阶段T4时,有两条漏电路径,其中,第一条漏极路径为电容Cst存储的电压通过M1

和M2进行漏电,第二条漏电路径为电容Cst存储的电压通过M3、M4进行漏电。因为漏电路径导致驱动晶体管的电压准位变动,所以晶体管M8的 V_{GS} 发生变化,导致流 I_{OLED} 的大小发生变化,所以画面发生闪烁。

[0035] 为了解决现有的像素电路漏电路径较多,导致驱动晶体管电压准位变化较大的问题,本发明实施例改进现有的像素电路中的第三扫描信号信号线连接的薄膜晶体管的连接点,在既保证补偿电路的同时,又能够做到减少一条漏电路径。以如图4所示的一个常规高清6HD (high definition) 的AMOLED像素单元进行叙述说明。在图4像素电路中,第一电源ELVDD提供的电压高于第二电源ELVSS和参考电压电源Vint提供的电压。第一至第七薄膜晶体管均为P型薄膜晶体管,第一扫描信号线至第三扫描信号线分别为 S_{n-1} 、 S_n 、 S_{tr} ,数据信号线为 D_m ,发光控制信号线为 E_n ,参考电压电源为Vint。第一电极为漏极,第二电极为源极。

[0036] 在该AMOLED像素单元中,存储电容Cst连接在第二节点N2和第一电源输入端ELVDD之间,第一电源输入端ELVDD用于提供电源电压,在第一节点N1和参考电压电源输入端之间串联有第二晶体管M2和第六晶体管M6,该参考电压电源输入端输入一个参考电压Vint,并且第六晶体管M6的第一电极连接到参考电压Vin,且第六晶体管M6的第二电极与M2的第一电极相连,M6的栅极连接到第二扫描信号线输入端 S_{n-1} 上,M2的第二电极连接到第一节点N1,M2的栅极连接到存储电容Cst。此外,在第一电源输入端ELVDD和第二电源输入端ELVSS之间串联有第四晶体管M4和M2、第五晶体管M5、发光二极管D1。在参考电压Vint和N4节点之间连接有第七晶体管M7,在N2节点和N3节点之间连接有第三a晶体管M3a和第三b晶体管M3b,并且M3a、M3b和M7的栅极连接到第三扫描信号线输入端 S_{tr} 上,并且M4和M5的栅极连接到发光控制信号输入端 E_n 上,当第三扫描信号线 S_{tr} 置于第一电平时使得存储电容Cst充电至参考电压Vint,发光二极管D1的阳极电压被初始化至参考电压Vint。

[0037] 另外,在数据信号输入端 D_m 和第一电源电压ELVDD之间串联有M4和第一薄膜晶体管M1,且第一薄膜晶体管M1的栅极连接到第一扫描信号线输入端 S_n 上。

[0038] 在一些实施例中,本发明实施例提及的第二晶体管至第七晶体管M2~M7既可以选择N型薄膜晶体管TFT,还可以选择P型的薄膜晶体管TFT。此外设定第二晶体管至第七晶体管M2~M7各自的控制端是栅极,以及该等晶体管各自的第一电极可以例如是源极(或漏极),而第二电极则对应为漏极(或源极)。若第二晶体管至第七晶体管M2~M7是N型薄膜晶体管,则第一电极为源极,第二电极为漏极;若第二晶体管至第七晶体管M2~M7是P型薄膜晶体管,则第一电极为漏极,第二电极为源极,其中,第一晶体管在显示不同的画面时源极和漏极会互换,例如,以P-TFT为例在显示黑态时薄膜晶体管M1第一电极为源极,第二电极为漏极,显示白态时薄膜晶体管M1第一电极为漏极,第二电极为源极。

[0039] 作为电子开关,晶体管的控制端可以控制它的第一电极与第二电极之间的接通或关断。在图4中,第一扫描信号 S_n 耦接到第一晶体管M1的控制端,第二扫描信号 S_{n-1} 耦接到第六晶体管M6的控制端,第三扫描信号 S_{tr} 同时耦接第七薄膜晶体管M7和M3a、M3b的控制端,使能信号 E_n 则同时耦接到第五晶体管M5、第四晶体管M4的控制端。发光元件D1的阴极连接到一个第二电源电位输入端ELVSS若第一晶体管至第七晶体管M1~M7是P型薄膜晶体管,当第一扫描信号线、所述第二扫描信号线、所述第三扫描信号线、所述数据信号线、所述发光控制信号线的电位为低电平时,所述P型薄膜晶体管导通,第一电源电位ELVDD电位高于第二电源电位ELVSS电位;若第一晶体管至第七晶体管M1~M7是N型薄膜晶体管,当第一扫描

信号线、所述第二扫描信号线、所述第三扫描信号线、所述数据信号线、所述发光控制信号线的电位为高电平时,所述N型薄膜晶体管导通,第一电源电位ELVDD电位低于第二电源电位ELVSS电位。

[0040] 可见,图4与图2相比,本发明实施例如图4所示的像素电路未将第六薄膜晶体管M6直接与电容Cst相连接,而是将M6的源极连接在第二薄膜晶体管M2上的漏极上,使得电容的一端与第一电源ELVDD连接,另一端与第二薄膜晶体管M2的栅极和M3的漏极连接。

[0041] 其中如图4所示的像素电路的信号输入时序图如图5所示,在电位初始化阶段T1,第一信号扫描线 S_{n-1} 和第三信号扫描线 S_{tr} 为低电平,第二信号扫描线 S_n 、发光控制信号线 E_n 、数据线 D_m 均为高电平;在数据写入阶段T2,第二信号扫描线 S_n 和第三信号扫描线 S_{tr} 为低电平,第一信号扫描线 S_{n-1} 、发光控制信号线 E_n 、数据线 D_m 均为高电平;在发光阶段T3,发光控制信号线 E_n 为低电平,第一信号扫描线 S_{n-1} 和第二信号扫描线 S_n 和第三信号扫描线 S_{tr} 、发光控制信号线 E_n 、数据线 D_m 均为高电平。

[0042] 根据图5所示的时序图,图4像素电路的驱动方法为:

[0043] 在电位初始化阶段T1,在第一信号扫描线 S_{n-1} 上施加低电平,致使第六薄膜晶体管M6导通,在第三信号扫描线 S_{tr} 上施加低电平,致使第七薄膜晶体管M7和M3a、M3b导通,因为第二信号扫描线 S_{n-1} 、发光控制信号线 E_n 上施加高电平,所以M1、M4、M5截止(如图4a所示)。由于M3a、M3b导通使得M2的栅极和漏极短接,从而M2相当于二极管被导通。因为M2导通,所以N2点的电位被拉到 V_{int} 。由于第七薄膜晶体管M7导通,所以发光二极管D1的阳极电位被拉到 V_{int} ,进而刷新OLED阳极残余电荷。

[0044] 在数据写入阶段T2,在第二信号扫描线 S_n 上施加低电平,致使第一薄膜晶体管M1导通,在第三信号扫描线 S_{tr} 上施加低电平,致使第七薄膜晶体管M7和M3a、M3b导通,因为第一信号扫描线 S_{n-1} 、发光控制信号线 E_n 上施加高电平,所以M4、M5、M6截止(如图4b所示)。由于M3a、M3b导通使得M2的栅极和漏极短接,从而M2相当于二极管被导通。因为M2导通,所以N2点的电位被拉到 $V_{data}+V_{th}$,其中, V_{data} 为数据线 D_m 上施加的电位, V_{th} 为M2的阈值电位,也就是说,电容Cst的与M2栅极连接的电极电位被充电至 $V_{data}+V_{th}$,存储来自 D_m 的数据信号。

[0045] 在发光阶段T3,在发光控制信号线 E_n 上施加低电平,致使第四薄膜晶体管M4、第五薄膜晶体管M5导通;因为第一至第三扫描信号线上施加高电平,致使第一薄膜晶体管M1、第六薄膜晶体管M6、第七薄膜晶体管M7、M3a、M3b截止(如图4c所示)。因为第四薄膜晶体管M4的导通致使第二薄膜晶体管M2的源极电位为第一电源电位ELVDD,而第二薄膜晶体管M2的栅极电位为电容的电位($V_{data}+V_{th}$),第二薄膜晶体管的栅源电位($V_{data}+V_{th}-ELVDD$)致使第二薄膜晶体管M2导通,第二薄膜晶体管M2的导通所产生的驱动电流致使发光二极管D1发光。其中,驱动电流的计算公式为:

[0046]

$$I_{OLED} = \frac{1}{2} \mu C_{OX} \frac{W}{L} (V_{GS} - V_{th})^2 \quad (\text{公式三})$$

$$= \frac{1}{2} \mu C_{OX} \frac{W}{L} (V_{data} + V_{th} - ELVDD - V_{th})^2 = \frac{1}{2} \mu C_{OX} \frac{W}{L} (V_{data} - ELVDD)^2$$

[0047] 上述实施例中,在数据写入阶段T2,第三扫描信号使M3a、M3b、M7、导通,致使第二

薄膜晶体管在从导通到截止的过程中,其栅极电位得以耦合,其阈值电位被抓取并保存在栅极电位中,而电容的存在致使第二薄膜晶体管耦合后的栅极电位(数据电位Vdata与第二薄膜晶体管的阈值电位之和)得以保持。在发光阶段T3,第四、第五薄膜晶体管的导通使第二薄膜晶体管的栅源电位(数据电位Vdata+第二薄膜晶体管的阈值电位Vth-第二电源电位ELVSS)中抓取了第二薄膜晶体管的阈值电位,从而保证OLED的发光($I_{\text{OLED}} = \frac{1}{2} \mu C_{\text{ox}} \frac{W}{L} (V_{\text{data}} - \text{ELVDD})^2$)与驱动管的阈值电位无关。

[0048] 综上,本发明实施例通过改变参考电位电源所连接的第六薄膜晶体管的连接位置,将第六薄膜晶体管的第二电极与驱动薄膜晶体管,也就是第二薄膜晶体管的第一电极连接,这样就可以避免在发光阶段,电容一极的电位通过将第六薄膜晶体管所在的漏电路径漏电,因此,本发明实施例通过改进补偿电路中电容的漏电路径,在保证电路补偿的同时,减少了一条漏电路径,因为漏电路径变少,所以基本可以保证驱动晶体管所耦接的电位准位不变,因此画面闪烁的问题得以改善。

[0049] 尽管已描述了本发明的优选实施例,但本领域内的技术人员一旦得知了基本创造性概念,则可对这些实施例作出另外的变更和修改。所以,所附权利要求意欲解释为包括优选实施例以及落入本发明范围的所有变更和修改。

[0050] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

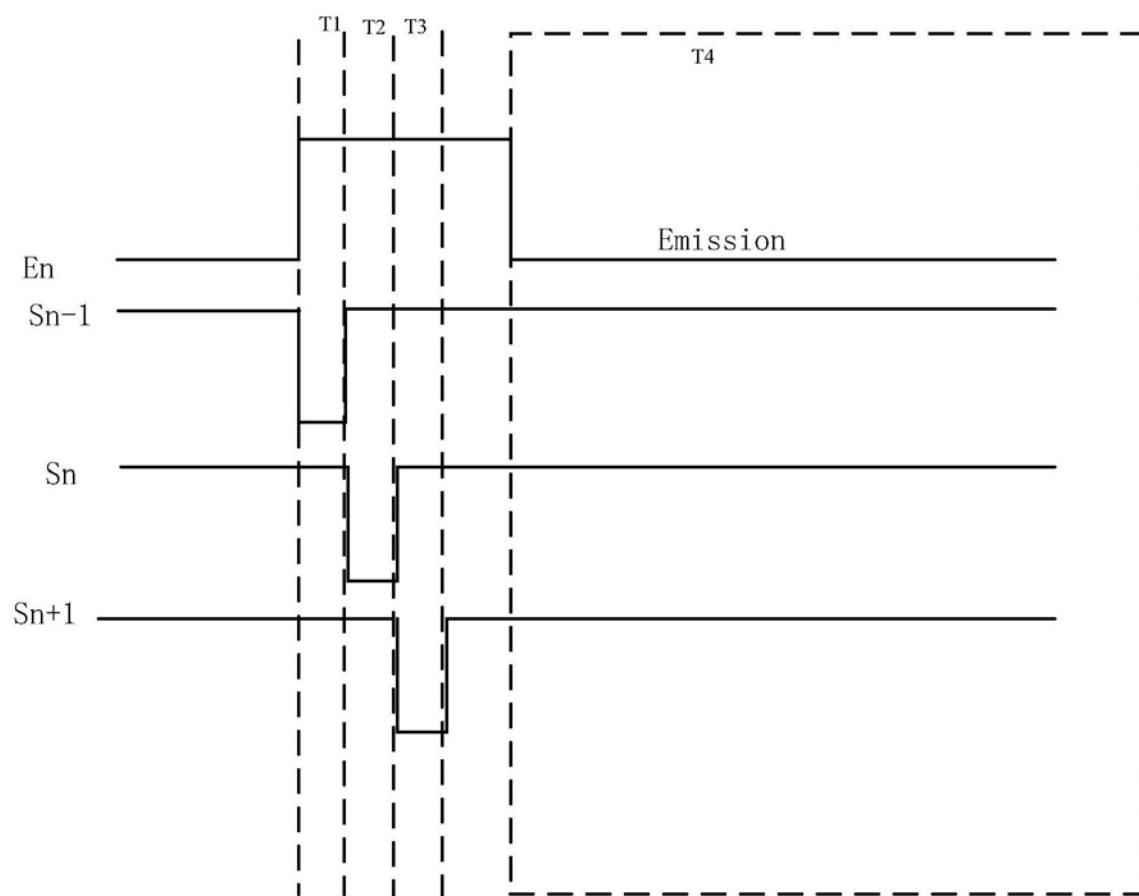


图3

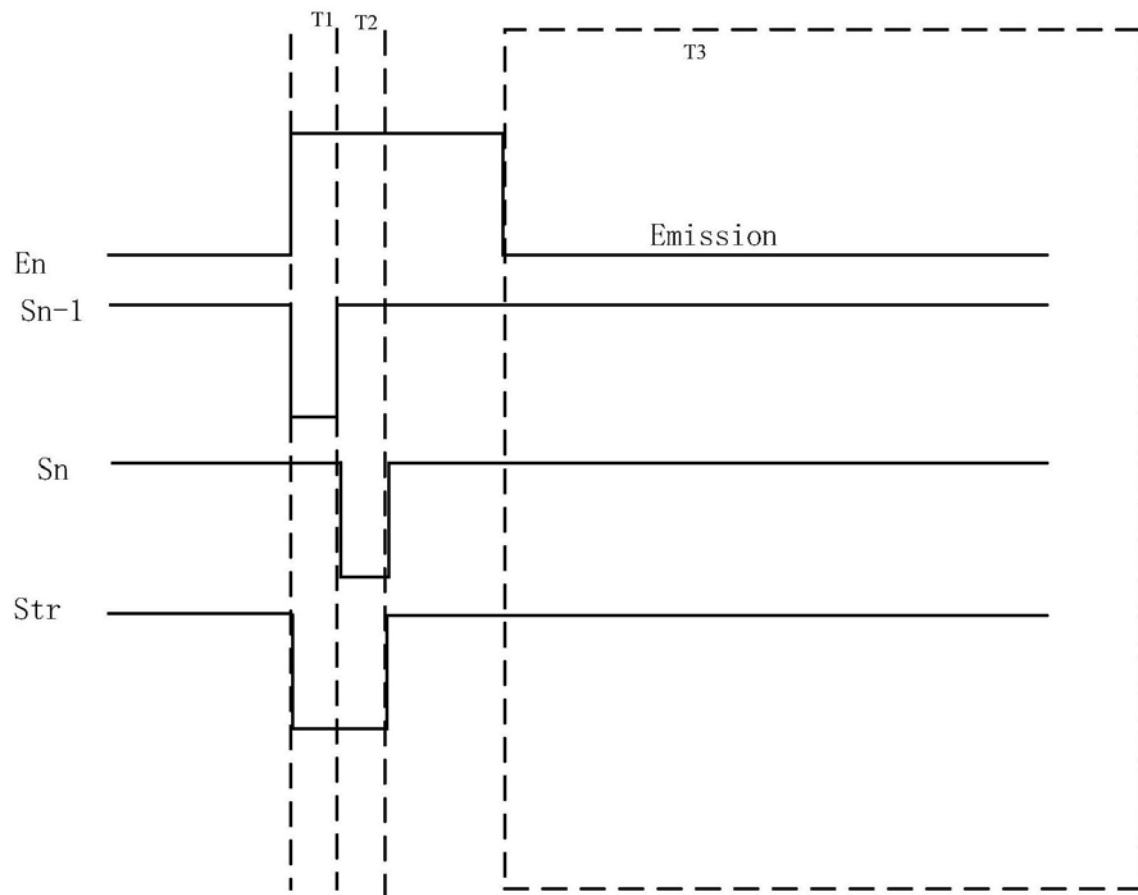


图5

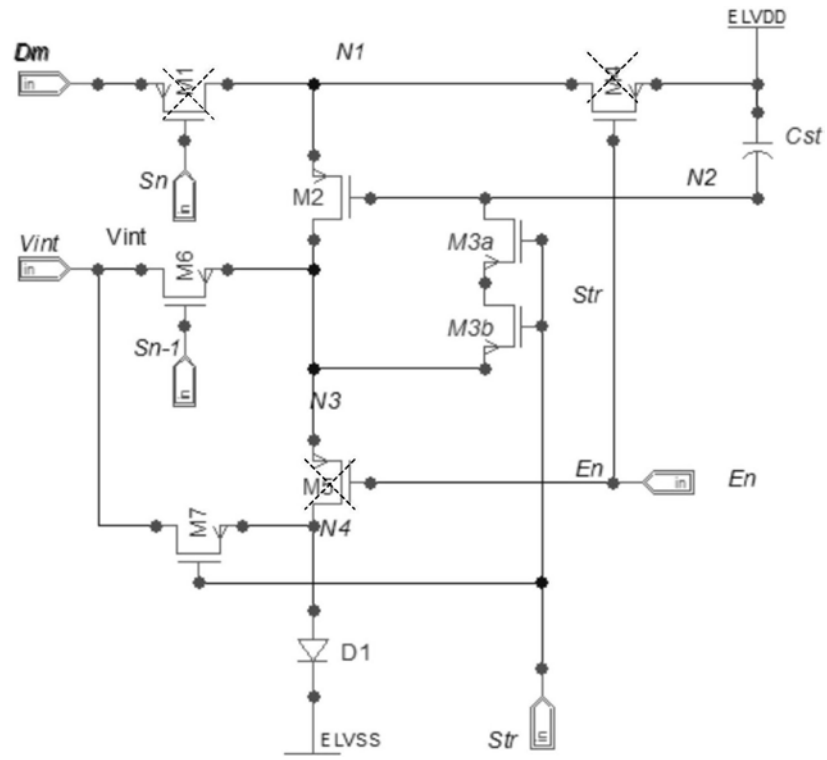


图4a

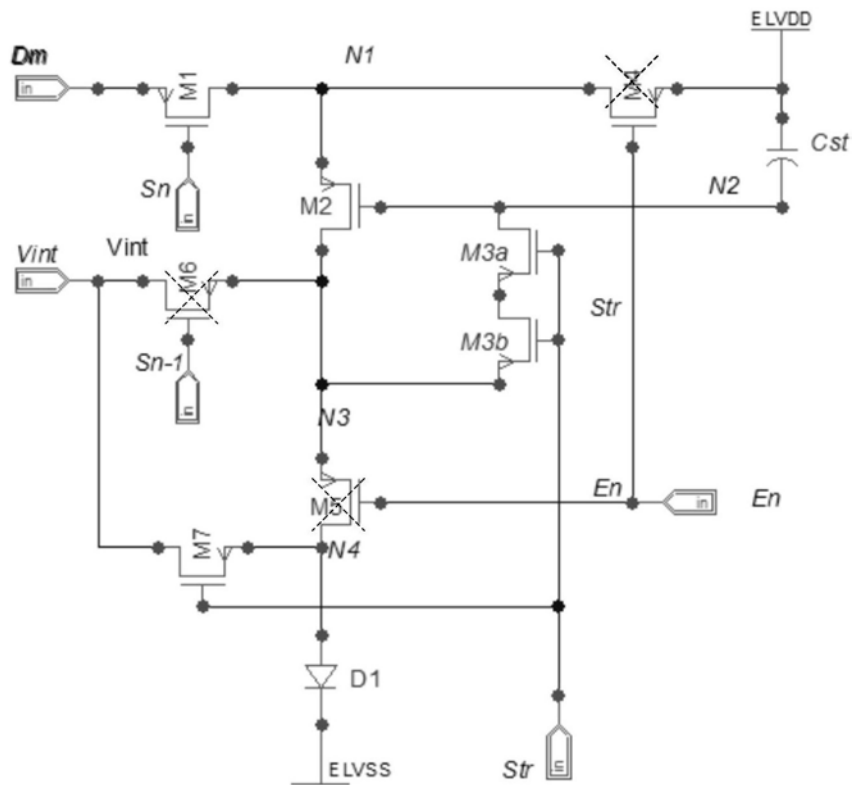


图4b

专利名称(译)	一种有机发光显示器的像素电路及驱动方法		
公开(公告)号	CN108172173A	公开(公告)日	2018-06-15
申请号	CN201611117130.9	申请日	2016-12-07
[标]申请(专利权)人(译)	上海和辉光电有限公司		
申请(专利权)人(译)	上海和辉光电有限公司		
当前申请(专利权)人(译)	上海和辉光电有限公司		
[标]发明人	王建刚		
发明人	王建刚		
IPC分类号	G09G3/3258 G09G3/3266		
CPC分类号	G09G3/3258 G09G3/3266		
代理人(译)	黄志华		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开一种有机发光显示器的像素电路及驱动方法，该像素电路包括：第一薄膜晶体管、第二薄膜晶体管、开关组件、第四薄膜晶体管、第五薄膜晶体管、第六薄膜晶体管、第七薄膜晶体管、电容和有机发光二极管；第一薄膜晶体管的栅极与第二扫描信号线连接，第一薄膜晶体管的第二电极与数据信号线连接，第一薄膜晶体管的第一电极与第二晶体管的第二电极和第四晶体管的第一电极连接；第二薄膜晶体管的栅极与电容第二电极连接，电容第一电极连接在第一电源，第二薄膜晶体管的第一电极与第五晶体管的第二电极和第三晶体管的第二电极连接，用以解决现有技术中驱动晶体管所耦接的电位准位变动，导致像素单元显示画面时的闪烁的问题。

