



(12)发明专利申请

(10)申请公布号 CN 108122531 A

(43)申请公布日 2018.06.05

(21)申请号 201711096636.0

(22)申请日 2017.11.09

(30)优先权数据

10-2016-0159578 2016.11.28 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 宋恩智 孙起元 辛宪基 金东翼

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 蔡胜有

(51)Int.Cl.

G09G 3/3208(2016.01)

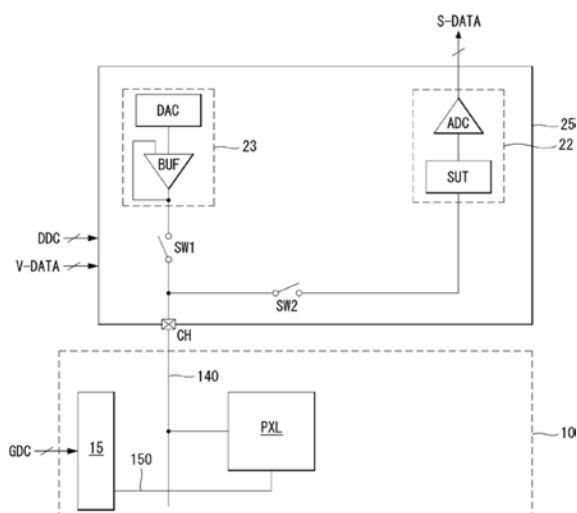
权利要求书2页 说明书10页 附图15页

(54)发明名称

电致发光显示器及感测电致发光显示器的电特性的方法

(57)摘要

公开了一种电致发光显示器及感测电致发光显示器的电特性的方法。所述电致发光显示器包括：显示面板，所述显示面板包括多个像素、多条栅极线和多条数据线；和通过通道端子连接至所述数据线的驱动器集成电路，其中所述驱动器集成电路包括：数据电压发生器，所述数据电压发生器用于产生要提供至所述像素的数据电压；连接在所述通道端子与所述数据电压发生器之间的第一开关；传感器，所述传感器用于感测所述像素的电特性；和连接在所述通道端子与所述传感器之间的第二开关。



1. 一种电致发光显示器,包括:

显示面板,所述显示面板包括多个像素、多条栅极线和多条数据线;和

通过通道端子连接至所述数据线的驱动器集成电路,

其中所述驱动器集成电路包括:

数据电压发生器,所述数据电压发生器用于产生要提供至所述像素的数据电压;

连接在所述通道端子与所述数据电压发生器之间的第一开关;

传感器,所述传感器用于感测所述像素的电特性;和

连接在所述通道端子与所述传感器之间的第二开关。

2. 根据权利要求1所述的电致发光显示器,其中每个像素包括:

驱动薄膜晶体管(TFT),所述驱动薄膜晶体管包括连接至第一节点的控制电极、连接至高电位驱动电力的第一电极、以及连接至第二节点的第二电极;

连接在所述第二节点与低电位驱动电力之间的有机发光二极管(OLED);

第一开关薄膜晶体管,所述第一开关薄膜晶体管包括与被提供第一栅极信号的第一栅极线连接的控制电极、连接至所述数据线的第二电极、以及连接至所述第一节点的第二电极;

第二开关薄膜晶体管,所述第二开关薄膜晶体管包括与被提供第二栅极信号的第二栅极线连接的控制电极、连接至所述数据线的第三电极、以及连接至所述第二节点的第二电极;和

连接在所述高电位驱动电力与所述第一节点之间的存储电容器。

3. 根据权利要求2所述的电致发光显示器,其中在第一编程时段期间,所述第一开关、所述第一开关薄膜晶体管和所述第二开关薄膜晶体管导通,并且所述第二开关关断,

其中在所述第一编程时段之后的劣化跟踪时段期间,所述第一开关和所述第二开关关断,并且所述第一开关薄膜晶体管和所述第二开关薄膜晶体管导通,

其中在所述劣化跟踪时段之后的第二编程时段期间,所述第一开关和所述第二开关薄膜晶体管导通,并且所述第二开关和所述第一开关薄膜晶体管关断,并且

在所述第二编程时段之后的感测时段期间,所述第二开关和所述第二开关薄膜晶体管导通,并且所述第一开关和所述第一开关薄膜晶体管关断。

4. 根据权利要求3所述的电致发光显示器,其中所述数据电压发生器在所述第一编程时段和所述劣化跟踪时段期间向所述数据线提供第一数据电压,并且在所述第二编程时段期间向所述数据线提供高于所述第一数据电压的第二数据电压。

5. 根据权利要求4所述的电致发光显示器,其中所述高电位驱动电力的电压与所述第一数据电压之间的差大于所述驱动薄膜晶体管的阈值电压。

6. 根据权利要求5所述的电致发光显示器,其中在所述劣化跟踪时段期间所述数据线的电压与所述有机发光二极管的劣化成比例地增加,并且

在所述感测时段期间,所述数据线的电压的升高斜度在所述有机发光二极管劣化之后比在所述有机发光二极管劣化之前小。

7. 根据权利要求2所述的电致发光显示器,其中在初始化时段期间,所述第一开关和所述第二开关薄膜晶体管导通,并且所述第二开关和所述第一开关薄膜晶体管关断,

其中在所述初始化时段之后的感测时段期间,所述第一开关和所述第一开关薄膜晶体

管关断,并且所述第二开关和所述第二开关薄膜晶体管导通。

8. 根据权利要求7所述的电致发光显示器,其中所述数据电压发生器在所述初始化时段期间向所述数据线提供比所述有机发光二极管的阈值电压高的数据电压。

9. 根据权利要求8所述的电致发光显示器,其中在所述感测时段期间,所述数据线的电压的下降斜度在所述有机发光二极管劣化之后比在所述有机发光二极管劣化之前小。

10. 根据权利要求2所述的电致发光显示器,其中所述驱动薄膜晶体管、所述第一开关薄膜晶体管和所述第二开关薄膜晶体管实现为p型金属氧化物半导体 (PMOS) 晶体管。

11. 一种感测电致发光显示器的电特性的方法,所述电致发光显示器包括多个像素,每个像素包括驱动薄膜晶体管 (TFT) 和连接在第二节点与低电位驱动电力之间的有机发光二极管 (OLED),所述驱动薄膜晶体管包括连接至第一节点的控制电极、连接至高电位驱动电力的第一电极、以及连接至所述第二节点的第二电极,所述方法包括:

在第一编程时段期间,通过数据线向所述第一节点和所述第二节点施加第一数据电压,以导通所述驱动薄膜晶体管;

在所述第一编程时段之后的劣化跟踪时段期间,从所述驱动薄膜晶体管向所述有机发光二极管施加驱动电流,以根据所述有机发光二极管的劣化设定所述第二节点的电压;

在所述劣化跟踪时段之后的第二编程时段期间,通过所述数据线向所述第二节点施加高于所述第一数据电压的第二数据电压;和

在所述第二编程时段之后的感测时段期间,通过所述数据线读出所述第二节点的电压的变化,所述第二节点的电压的变化根据所述驱动电流而减小。

12. 根据权利要求11所述的方法,其中在所述劣化跟踪时段期间连接至所述第二节点的数据线的电压与所述有机发光二极管的劣化成比例地增加,并且

在所述感测时段期间,连接至所述第二节点的数据线的电压的升高斜度在所述有机发光二极管劣化之后比在所述有机发光二极管劣化之前小。

13. 一种感测电致发光显示器的电特性的方法,所述电致发光显示器包括多个像素,每个像素包括驱动薄膜晶体管 (TFT) 和连接在第二节点与低电位驱动电力之间的有机发光二极管 (OLED),所述驱动薄膜晶体管包括连接至第一节点的控制电极、连接至高电位驱动电力的第一电极、以及连接至所述第二节点的第二电极,所述方法包括:

在初始化时段期间,通过数据线向所述第二节点施加比所述有机发光二极管的阈值电压高的数据电压,以将所述第二节点初始化;和

在所述初始化时段之后的感测时段期间,通过所述数据线读出所述第二节点的电压的变化,所述第二节点的电压的变化随着所述数据电压通过所述有机发光二极管的放电而减小。

14. 根据权利要求13所述的方法,其中在所述感测时段期间,连接至所述第二节点的数据线的电压的下降斜度在所述有机发光二极管劣化之后比在所述有机发光二极管劣化之前小。

电致发光显示器及感测电致发光显示器的电特性的方法

[0001] 本申请要求于2016年11月28日提交的韩国专利申请No.10-2016-0159578的权益，为了所有目的在此援引该专利申请作为参考，如同在这里完全阐述一样。

技术领域

[0002] 本发明涉及一种电致发光显示器及感测电致发光显示器的电特性的方法。

背景技术

[0003] 各种平板显示器已被开发和售卖。在各种平板显示器之中，电致发光显示器根据发光层的材料分为无机电致发光显示器和有机电致发光显示器。特别是，有源矩阵有机发光二极管(OLED)显示器包括能够自身发光的多个OLED并且具有许多优点，比如快速响应时间、高发光效率、高亮度、宽视角等。

[0004] 充当自发光元件的OLED包括阳极电极、阴极电极、以及位于阳极电极与阴极电极之间的有机化合物层。有机化合物层包括空穴注入层HIL、空穴传输层HTL、发光层EML、电子传输层ETL和电子注入层EIL。当给阳极电极和阴极电极施加电源电压时，穿过空穴传输层HTL的空穴和穿过电子传输层ETL的电子移动至发光层EML并形成激子。结果，发光层EML产生可见光。

[0005] OLED显示器包括多个像素，每个像素包括OLED和驱动薄膜晶体管(TFT)，驱动TFT基于图像数据的灰度级调节在像素上实现的图像的亮度。驱动TFT根据驱动TFT的栅极电极与源极电极之间的电压控制在OLED中流动的驱动电流。根据OLED的驱动电流确定OLED发射的光量，并且根据OLED发射的光量确定图像的亮度。

[0006] 随着OLED的发光时间增加，OLED劣化。当OLED劣化时，能够开启OLED的阈值电压增加，并且OLED的发光效率降低。因为OLED的累积发光时间对于每个像素来说可能是不同的，所以OLED的劣化可在像素与像素之间不同。像素的OLED之间的劣化差异可引起亮度变化并且可导致图像残留现象。

[0007] 由于这个原因，相关技术的OLED显示器已采取了劣化补偿技术，劣化补偿技术感测OLED的阈值电压以确定OLED的劣化，并且利用能够补偿OLED的劣化的补偿值来修正图像数据。为了感测OLED的阈值电压，相关技术的OLED显示器在数据驱动器集成电路(IC)中嵌入多个感测单元并且通过感测线将像素连接至感测单元。

[0008] 针对显示面板额外设置感测线，从而感测OLED的阈值电压，但这成为减小显示面板的线设计裕度的主要因素。为了减少感测线的数量，已提出了多个水平相邻的像素共享一条感测线的共享结构。然而，当采用感测线共享结构时，不可能单独地检测共享的像素。

发明内容

[0009] 本发明提供了一种能够在不减小显示面板的线设计裕度的情况下感测有机发光二极管(OLED)的阈值电压的电致发光显示器及感测电致发光显示器的电特性的方法。

[0010] 在一个方面中，提供了一种电致发光显示器，包括显示面板，所述显示面板包括多

个像素、多条栅极线和多条数据线；和通过通道端子连接至所述数据线的驱动器集成电路，其中所述驱动器集成电路包括：数据电压发生器，所述数据电压发生器用于产生要提供至所述像素的数据电压；连接在所述通道端子与所述数据电压发生器之间的第一开关；传感器，所述传感器用于感测所述像素的电特性；和连接在所述通道端子与所述传感器之间的第二开关。

[0011] 在另一个方面中，提供了一种感测电致发光显示器的电特性的方法，所述电致发光显示器包括多个像素，每个像素包括驱动薄膜晶体管 (TFT) 和连接在第二节点与低电位驱动电力之间的有机发光二极管 (OLED)，所述驱动薄膜晶体管包括连接至第一节点的控制电极、连接至高电位驱动电力的第一电极、以及连接至所述第二节点的第二电极，所述方法包括：在第一编程时段期间，通过数据线向所述第一节点和所述第二节点施加第一数据电压，以导通所述驱动薄膜晶体管；在所述第一编程时段之后的劣化跟踪时段期间，从所述驱动薄膜晶体管向所述有机发光二极管施加驱动电流，以根据所述有机发光二极管的劣化设定所述第二节点的电压；在所述劣化跟踪时段之后的第二编程时段期间，通过所述数据线向所述第二节点施加高于所述第一数据电压的第二数据电压；和在所述第二编程时段之后的感测时段期间，通过所述数据线读出所述第二节点的电压的变化，所述第二节点的电压的变化根据所述驱动电流而减小。

[0012] 在又一个方面中，提供了一种感测电致发光显示器的电特性的方法，所述电致发光显示器包括多个像素，每个像素包括驱动薄膜晶体管 (TFT) 和连接在第二节点与低电位驱动电力之间的有机发光二极管 (OLED)，所述驱动薄膜晶体管包括连接至第一节点的控制电极、连接至高电位驱动电力的第一电极、以及连接至所述第二节点的第二电极，所述方法包括：在初始化时段期间，通过数据线向所述第二节点施加比所述有机发光二极管的阈值电压高的数据电压，以将所述第二节点初始化；和在所述初始化时段之后的感测时段期间，通过所述数据线读出所述第二节点的电压的变化，所述第二节点的电压的变化随着所述数据电压通过所述有机发光二极管的放电而减小。

附图说明

[0013] 被包括来给本发明提供进一步理解且并入本申请构成本申请一部分的附图图解了本发明的实施方式，并与说明书一起用于解释本发明实施方式的原理。在附图中：

[0014] 图1是根据一示例实施方式的电致发光显示器的框图；

[0015] 图2示意性图解了根据一示例实施方式的驱动器集成电路与像素之间的连接构造；

[0016] 图3是图解根据一示例实施方式的外部补偿方法的流程图；

[0017] 图4A图解了在图3的外部补偿方法中获得基准曲线方程；

[0018] 图4B图解了在图3的外部补偿方法中，显示面板的平均I-V曲线和要补偿的像素的I-V曲线；

[0019] 图4C图解了在图3的外部补偿方法中，显示面板的平均I-V曲线、要补偿的像素的I-V曲线、以及被补偿的像素的I-V曲线；

[0020] 图5到7图解了外部补偿模块的各个示例；

[0021] 图8是根据一示例实施方式的像素的等效电路图；

- [0022] 图9是根据一示例实施方式的用于感测电致发光显示器的电特性的驱动波形图；
- [0023] 图10A是在图9中所示的第一编程时段期间第一和第二开关以及像素的等效电路图；
- [0024] 图10B是在图9中所示的劣化跟踪时段期间第一和第二开关以及像素的等效电路图；
- [0025] 图10C是在图9中所示的第二编程时段期间第一和第二开关以及像素的等效电路图；
- [0026] 图10D是在图9中所示的感测时段期间第一和第二开关以及像素的等效电路图；
- [0027] 图11是根据另一示例实施方式的用于感测电致发光显示器的电特性的驱动波形图；
- [0028] 图12A是在图11中所示的初始化时段期间第一和第二开关以及像素的等效电路图；以及
- [0029] 图12B是在图11中所示的感测时段期间第一和第二开关以及像素的等效电路图。

具体实施方式

[0030] 现在将详细参考本发明的实施方式进行描述，附图中图解了这些实施方式的一些例子。然而，本发明不限于下面描述的实施方式，本发明可以以各种形式实现。提供这些实施方式是为了更完整地描述本发明，并将本发明的范围充分地传递给本发明所属领域的技术人员。本发明的具体特征可由权利要求书的范围限定。

[0031] 为了描述本发明的实施方式而在附图中示出的形状、尺寸、比例、角度、数量等仅仅是示例性的，因而本发明不限于此，除非有明确说明。相似的参考标记通篇表示相似的元件。在下面的描述中，当确定对与本申请相关的具体功能或构造的详细描述会不必要地使本发明的主旨模糊不清时，将省略该详细描述。

[0032] 在本发明中，当使用术语“包括”、“具有”、“包含”等时，可添加其他部件，除非使用了“仅”。

[0033] 在解释部件时，尽管没有单独的描述，但应解释为包括误差的裕度或误差范围。

[0034] 在位置关系的描述中，当一结构被描述为位于另一结构“上或上方”、“下或下方”、在另一结构“之后”时，该描述应当解释为包括这些结构彼此接触的情形以及在它们之间设置第三结构的情形。

[0035] 可使用术语“第一”、“第二”等来描述各部件，但这些部件不受这些术语限制。这些术语仅仅是用于将部件彼此区分开的目的。例如，在不背离本发明的范围的情况下，第一部件可能被称为第二部件，反之亦然。

[0036] 本发明各实施方式的特征能够彼此部分地组合或整体地组合，并且能够在技术上以各种方式进行互锁驱动。这些实施方式能够独立实施，或者能够彼此结合地实施。

[0037] 下面将参照附图详细描述本发明的各实施方式。在下面的实施方式中，将针对包括有机发光材料的有机发光二极管(OLED)显示器描述电致发光显示器。然而，应当注意，本发明的实施方式不限于OLED显示器，其可应用于包括无机发光材料的无机发光显示器。

[0038] 图1是根据一示例实施方式的电致发光显示器的框图。图2示意性图解了根据一示例实施方式的驱动器集成电路(IC)与像素之间的连接构造。图3是图解根据一示例实施方

式的外部补偿方法的流程图。图4A图解了在图3的外部补偿方法中获得基准曲线方程。图4B图解了在图3的外部补偿方法中,显示面板的平均I-V曲线和要补偿的像素的I-V曲线。图4C图解了在图3的外部补偿方法中,显示面板的平均I-V曲线、要补偿的像素的I-V曲线、以及被补偿的像素的I-V曲线。

[0039] 参照图1和2,根据一示例实施方式的电致发光显示器包括显示面板10、驱动器IC (或称为“D-IC”) 20、补偿IC 30、主机系统40和存储内存(storage memory) 50。

[0040] 显示面板10包括多个像素PXL和多条信号线。信号线可包括用于给像素PXL提供数据信号(例如,模拟数据电压)的数据线140和用于给像素PXL提供栅极信号的栅极线150。

[0041] 在此公开的实施方式中,栅极信号可包括多个栅极信号,包括第一栅极信号SCAN1和第二栅极信号SCAN2。在这种情形中,每条栅极线150可包括用于提供第一栅极信号SCAN1的第一栅极线150A和用于提供第二栅极信号SCAN2的第二栅极线150B(见图8)。然而,栅极信号根据像素PXL的电路构造可包括一个栅极信号。在这种情形中,每条栅极线150可包括一条栅极线。实施方式不限于栅极信号和栅极线150的这些示例性构造。

[0042] 可不通过单独的感测线而是通过数据线140感测像素PXL的电特性(例如,有机发光二极管(OLED)的阈值电压)。当如上所述使用数据线140感测像素PXL的电特性时,实施方式能够在不减小显示面板10的线设计裕度的情况下感测OLED的阈值电压。

[0043] 显示面板10的像素PXL以矩阵形式设置,以形成像素阵列。每个像素PXL可连接至一条数据线140和至少一条栅极线150。每个像素PXL用于从电力发生器接收高电位驱动电力VDD和低电位驱动电力VSS(见图8)。为此,电力发生器可通过高电位像素电源线或焊盘给像素PXL提供高电位驱动电力VDD,并且可通过低电位像素电源线或焊盘给像素PXL提供低电位驱动电力VSS。

[0044] 栅极驱动器15可产生显示驱动操作必需的显示栅极信号和感测驱动操作必需的感测栅极信号。参照图8,显示栅极信号和感测栅极信号的每一个可包括第一栅极信号SCAN1和第二栅极信号SCAN2。

[0045] 在显示驱动操作中,栅极驱动器15可产生第一显示栅极信号SCAN1,以将第一显示栅极信号SCAN1提供至第一栅极线150A,并且可产生第二显示栅极信号SCAN2,以将第二显示栅极信号SCAN2提供至第二栅极线150B。第一显示栅极信号SCAN1和第二显示栅极信号SCAN2是与显示数据电压Vdata-DIS的施加时序同步的信号。

[0046] 在感测驱动操作中,栅极驱动器15可产生第一感测栅极信号SCAN1,以将第一感测栅极信号SCAN1提供至第一栅极线150A,并且可产生第二感测栅极信号SCAN2,以将第二感测栅极信号SCAN2提供至第二栅极线150B。

[0047] 栅极驱动器15可以以面板内栅极驱动器(GIP)方式直接形成在显示面板10的下基板上。栅极驱动器15可通过与像素阵列相同的TFT工艺形成在位于显示面板10的像素阵列外部的非显示区域(即,边框区域)中。

[0048] 驱动器IC 20通过通道端子CH连接至显示面板10的数据线140。驱动器IC 20可包括时序控制器21和数据驱动器25。

[0049] 时序控制器21可基于从主机系统40接收的时序信号,例如垂直同步信号Vsync、水平同步信号Hsync、点时钟信号DCLK和数据使能信号DE,产生用于控制栅极驱动器15的操作时序的栅极时序控制信号GDC和用于控制数据驱动器25的操作时序的数据时序控制信号

DDC。

[0050] 数据时序控制信号DDC可包括源极起始脉冲、源极采样时钟和源极输出使能信号等,但不限于此。源极起始脉冲用于控制数据驱动器25的数据采样的起始时序。源极采样时钟是基于其上升沿或下降沿控制数据的采样时序的时钟信号。源极输出使能信号用于控制数据驱动器25的输出时序。

[0051] 栅极时序控制信号GDC可包括栅极起始脉冲、栅极移位时钟等,但不限于此。栅极起始脉冲施加至用于产生第一个输出的栅极驱动器15的级并且将该级的操作激活。栅极移位时钟是共同地输入至各级并将栅极起始脉冲移位的时钟信号。

[0052] 时序控制器21可根据预定的控制顺序控制用于感测驱动操作的感测模式和用于显示驱动操作的显示模式。

[0053] 在感测模式中,获得表示像素PXL的电特性的数字感测数据S-DATA。在显示模式中,基于在感测模式中获得的数字感测数据S-DATA修正要写入至像素PXL的输入图像数据,将修正后的图像数据转换为显示数据电压Vdata-DIS,并且将显示数据电压Vdata-DIS施加至像素PXL。

[0054] 时序控制器21可不同地产生用于显示驱动操作的时序控制信号和用于感测驱动操作的时序控制信号。然而,实施方式不限于此。可在时序控制器21的控制下在显示驱动操作期间的垂直消隐间隔(vertical blanking interval)中、在显示驱动操作开始之前的通电序列间隔中、或者在显示驱动操作结束之后的断电序列间隔中执行感测驱动操作。然而,实施方式不限于此。例如,可在显示驱动操作期间的垂直有效时段中执行感测驱动操作。

[0055] 垂直消隐间隔是不写入输入图像数据并且布置在位于垂直有效时段(其中写入与一帧对应的输入图像数据)之间的时间。通电序列间隔是驱动电力的开启与图像显示开始之间的过渡时间。断电序列间隔是图像显示的结束与驱动电力的关闭之间的过渡时间。

[0056] 时序控制器21可根据预定的感测处理来控制用于感测驱动操作的所有操作。即,可在施加系统电力的同时仅关闭显示装置的屏幕的状态(例如,待机模式、睡眠模式、低功率模式等)中执行感测驱动操作。然而,实施方式不限于此。

[0057] 数据驱动器25包括传感器22、数据电压发生器23、第一开关SW1和第二开关SW2。

[0058] 数据电压发生器23可包括将数字信号转换为模拟信号的数字-模拟转换器DAC、以及输出缓存器(未示出)。DAC产生显示数据电压Vdata-DIS或感测数据电压Vdata-SEN。

[0059] 在显示驱动操作中,数据电压发生器23使用DAC将修正后的图像数据V-DATA转换为模拟伽马电压并且通过第一开关SW1将转换结果作为显示数据电压Vdata-DIS提供给数据线140。在显示驱动操作中,提供至数据线140的显示数据电压Vdata-DIS与显示栅极信号的导通时序同步地施加至像素PXL。像素PXL中包括的驱动薄膜晶体管(TFT)的栅极-源极电压被显示数据电压Vdata-DIS编程,并且根据驱动TFT的栅极-源极电压确定在驱动TFT中流动的驱动电流。

[0060] 在感测驱动操作中,数据电压发生器23使用DAC产生预设的感测数据电压Vdata-SEN,然后通过第一开关SW1将感测数据电压Vdata-SEN提供至数据线140。在感测驱动操作中,提供至数据线140的感测数据电压Vdata-SEN与感测栅极信号的导通时序同步地施加至像素PXL。像素PXL中包括的驱动TFT的栅极-源极电压被感测数据电压Vdata-SEN编程,并且根据驱动TFT的栅极-源极电压确定在驱动TFT中流动的驱动电流。

[0061] 在感测驱动操作中,传感器22可通过数据线140和第二开关SW2接收并感测像素PXL的电特性 V_{sen} ,例如像素PXL中包括的OLED的阈值电压。如图2中所示,传感器22可包括感测单元SUT和模拟-数字转换器ADC。

[0062] 感测单元SUT可实现为包括采样和保持单元的电压感测单元。在感测驱动操作中,感测单元SUT采样被充入数据线14的电压并将采样的结果提供至ADC。

[0063] 在感测驱动操作中,ADC将从感测单元SUT接收的模拟采样信号转换为数字信号并且输出表示像素PXL的电特性的数字感测数据S-DATA。

[0064] ADC可实现为快闪(flash)ADC、使用跟踪方法的ADC、逐次逼近寄存器(successive approximation register)ADC等。ADC将在感测驱动操作中获得的数字感测数据S-DATA提供至存储内存50。

[0065] 第一开关SW1和第二开关SW2可在显示驱动操作和感测驱动操作中不同地导通和关断。第一开关SW1连接在通道端子CH与数据电压发生器23之间,第二开关SW2连接在通道端子CH与传感器22之间。

[0066] 存储内存50存储数字感测数据S-DATA。存储内存50可实现为闪存,但不限于此。

[0067] 为了执行显示驱动操作,补偿IC 30基于从存储内存50读取的数字感测数据S-DATA针对每个像素计算偏移和增益。补偿IC 30根据计算的偏移和增益调制(或修正)要输入至像素PXL的数字图像数据,并且将调制后的数字图像数据V-DATA提供至驱动器IC 20。为此,补偿IC 30可包括补偿器31和补偿存储器32。

[0068] 补偿存储器32使从存储内存50读取的数字感测数据S-DATA接入到补偿器31。补偿存储器32可以是随机存取存储器(RAM),例如双倍数据速率同步动态RAM(DDR SDRAM),但不限于此。

[0069] 如图3到4C中所示,补偿器31可包括补偿算法,补偿算法执行补偿操作,使得要补偿的相应像素的电流(I)-电压(V)曲线与平均I-V曲线一致。可通过多个感测操作获得平均I-V曲线。

[0070] 更具体地说,如图3和4A中所示,在步骤S1中,补偿器31执行多个灰度级(例如,总共七个灰度级A到G)的感测,然后通过已知的最小平方方法获得对应于平均I-V曲线的下列方程1。

[0071] [方程1]

$$[0072] \quad I = a(V_{data} - b)^c$$

[0073] 在上面的方程1中,“a”是驱动TFT的电子迁移率,“b”是驱动TFT的阈值电压,“c”是驱动TFT的物理特性值。“a”和“b”是随时间变化的特性值,“c”是与时间无关的特性值。

[0074] 如图3和4B中所示,在步骤S2中,补偿器31基于电流值I1和I2以及在两点处测量的灰度值(灰度级X和Y)(即,数字电平的数据电压值Vdata1和Vdata2)计算相应像素的参数值a'和b'。

[0075] [方程2]

$$[0076] \quad I_1 = a'(V_{data1} - b')^c$$

$$[0077] \quad I_2 = a'(V_{data2} - b')^c$$

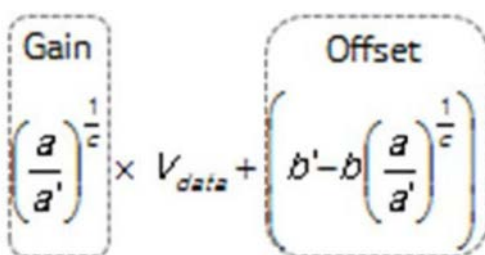
[0078] 补偿器31可使用上面方程2中的二次方程计算相应像素的参数值a'和b'。

[0079] 如图3和4C中所示,在步骤S3中,补偿器31可计算用于使要补偿的相应像素的I-V

曲线与平均I-V曲线一致的偏移和增益。被补偿的像素的偏移和增益由方程3表示。

[0080] [方程3]

[0081]

$$V_{\text{comp}} = \left(\frac{a}{a'} \right)^{\frac{1}{c}} \times V_{\text{data}} + \left(b' - b \left(\frac{a}{a'} \right)^{\frac{1}{c}} \right)$$


[0082] 其中“Vcomp”是补偿电压,Gain表示增益,Offset表示偏移。

[0083] 在步骤S4中,补偿器31修正要输入至相应像素的数字图像数据,使得数字图像数据对应于补偿电压Vcomp,Icomp表示补偿电流。

[0084] 主机系统40可将要输入至显示面板10的像素PXL的数字图像数据提供至补偿IC 30。主机系统40可进一步将用户输入信息,例如数字亮度信息提供至补偿IC 30。主机系统40可实现为应用处理器。

[0085] 图5到7图解了外部补偿模块的各个示例。

[0086] 参照图5,为了实现外部补偿模块,根据实施方式的电致发光显示器可包括安装在覆晶薄膜COF上的驱动器IC(或称为“D-IC”)20、安装在柔性印刷电路板FPCB上的存储内存50和电源IC(或称为“P-IC”)60、以及安装在系统印刷电路板SPCB上的主机系统40。

[0087] 除时序控制器21、传感器22和数据电压发生器23以外,驱动器IC(D-IC)20可进一步包括补偿器31和补偿存储器32。通过将驱动器IC(D-IC)20和补偿IC 30(见图1)形成一个芯片中实现外部补偿模块。电源IC(P-IC)60产生操作外部补偿模块所需的各种驱动电力。

[0088] 参照图6,为了实现外部补偿模块,根据实施方式的电致发光显示器可包括安装在覆晶薄膜COF上的驱动器IC(或称为“D-IC”)20、安装在柔性印刷电路板FPCB上的存储内存50和电源IC(或称为“P-IC”)60、以及安装在系统印刷电路板SPCB上的主机系统40。

[0089] 图6的外部补偿模块与图5的外部补偿模块的区别在于,补偿器31和补偿存储器32安装在主机系统40上,而不是安装在驱动器IC 20上。通过将补偿IC 30(见图1)集成到主机系统40中实现图6的外部补偿模块,这在可简化驱动器IC 20的构造方面很有意义。

[0090] 参照图7,为了实现外部补偿模块,根据实施方式的电致发光显示器可包括安装在覆晶薄膜COF上的驱动器IC(或称为“D-IC”)20;安装在柔性印刷电路板FPCB上的存储内存50、补偿IC 30、补偿存储器32和电源IC(或称为“P-IC”)60;以及安装在系统印刷电路板SPCB上的主机系统40。

[0091] 图7的外部补偿模块与图5和6的外部补偿模块的区别在于,通过在驱动器IC 20中仅安装数据电压发生器23和传感器22进一步简化驱动器IC 20的构造,并且时序控制器21和补偿器31安装在单独制造的补偿IC 30中。图7的外部补偿模块通过将补偿IC 30、存储内存50和补偿存储器32一起安装在柔性印刷电路板上,能够很容易执行补偿参数的上传和下载操作。

[0092] 图8是根据一示例实施方式的像素的等效电路图。

[0093] 参照图8,每个像素PXL可包括OLED、驱动TFT DT、存储电容器Cst、第一开关TFT

ST1和第二开关TFT ST2。组成像素PXL的TFT可实现为p型金属氧化物半导体 (PMOS) 晶体管。

[0094] 在图8中,第一栅极信号SCAN1可以是第一感测栅极信号,第二栅极信号SCAN2可以是第二感测栅极信号。通过数据电压发生器23提供至数据线140的数据电压Vdata可以是感测数据电压Vdata-SEN。

[0095] OLED是利用从驱动TFT DT输入的驱动电流发光的发光元件。OLED包括阳极电极、阴极电极、以及位于阳极电极与阴极电极之间的有机化合物层。阳极电极连接至第二节点N2,第二节点N2是驱动TFT DT的漏极电极。阴极电极连接至低电位驱动电力VSS的输入端。根据由OLED发射的光量确定在相应像素PXL上显示的图像的灰度级。

[0096] 驱动TFT DT是根据驱动TFT DT的栅极-源极电压Vgs控制输入至OLED的驱动电流的驱动元件。驱动TFT DT包括连接至第一节点N1的栅极电极(或称为“控制电极”)、连接至高电位驱动电力VDD的输入端的源极电极(或称为“第一电极”)、以及连接至第二节点N2的漏极电极(或称为“第二电极”)。驱动TFT DT的栅极-源极电压Vgs是高电位驱动电力VDD的电压与第一节点N1的电压之间的差。

[0097] 存储电容器Cst连接在高电位驱动电力VDD与第一节点N1之间。存储电容器Cst将驱动TFT DT的栅极-源极电压Vgs保持具体时间。

[0098] 第一开关TFT ST1响应于第一栅极信号SCAN1将数据线140上的数据电压Vdata施加至第一节点N1。第一开关TFT ST1包括连接至第一栅极线150A的栅极电极(或称为“控制电极”)、连接至数据线140的源极电极(或称为“第一电极”)、以及连接至第一节点N1的漏极电极(或称为“第二电极”)。

[0099] 第二开关TFT ST2响应于第二栅极信号SCAN2导通和关断第二节点N2与数据线140之间的电流流路。第二开关TFT ST2包括连接至第二栅极线150B的栅极电极(或称为“控制电极”)、连接至数据线140的漏极电极(或称为“第一电极”)、以及连接至第二节点N2的源极电极(或称为“第二电极”)。当第二开关TFT ST2导通时,第二节点N2和传感器22电连接。

[0100] 图9是根据一示例实施方式的用于感测电致发光显示器的电特性的驱动波形图。图10A是在图9中所示的第一编程时段期间第一和第二开关以及像素的等效电路图。图10B是在图9中所示的劣化跟踪时段(degradation tracking period)期间第一和第二开关以及像素的等效电路图。图10C是在图9中所示的第二编程时段期间第一和第二开关以及像素的等效电路图。图10D是在图9中所示的感测时段期间第一和第二开关以及像素的等效电路图。

[0101] 参照图9,可通过依次布置的第一编程时段①、劣化跟踪时段②、第二编程时段③和感测时段④实现根据一示例实施方式的感测驱动操作。在图9中,第一数据电压Vdata1和第二数据电压Vdata2是感测数据电压。

[0102] 参照图9和10A,在第一编程时段①期间,第二开关SW2关断(图中的OFF),并且第一开关SW1、第一开关TFT ST1和第二开关TFT ST2导通(图中的ON)。因而,在第一编程时段①期间,数据电压发生器23中产生的第一数据电压Vdata1通过第一开关SW1和第一开关TFT ST1施加至第一节点N1,并且第一数据电压Vdata1通过第一开关SW1和第二开关TFT ST2施加至第二节点N2。因为在第一编程时段①中高电位驱动电力VDD的电压与第一数据电压Vdata1之间的差大于驱动TFT DT的阈值电压,所以驱动TFT DT在第一编程时段①中满足导通条件。此外,OLED的阳极电极被初始化为第一数据电压Vdata1。

[0103] 参照图9和10B,在劣化跟踪时段②期间,第一开关SW1和第二开关SW2关断,并且第一开关TFT ST1和第二开关TFT ST2导通。因而,在劣化跟踪时段②期间,第一节点N1的电压和第二节点N2的电压由于驱动TFT DT中流动的电流而一直增加至OLED的阈值电压。在劣化跟踪时段②中,第二节点N2的电压与OLED的劣化成比例地(成正比地)增加。在这种情形中,因为数据线140连接至第二节点N2,所以在劣化跟踪时段②期间数据线140的电压与OLED的劣化成比例地增加。

[0104] 参照图9和10C,在第二编程时段③期间,第一开关SW1和第二开关TFT ST2导通,并且第二开关SW2和第一开关TFT ST1关断。因而,在第二编程时段③期间,数据电压发生器23中产生的第二数据电压Vdata2通过第一开关SW1和第二开关TFT ST2施加至第二节点N2。第二数据电压Vdata2大于第一数据电压Vdata1且小于OLED的阈值电压。当如上所述第二数据电压Vdata2小于OLED的阈值电压时,很容易使模拟感测数据的电压电平与ADC的输入范围匹配。

[0105] 参照图9和10D,在感测时段④期间,第二开关SW2和第二开关TFT ST2导通,并且第一开关SW1和第一开关TFT ST1关断。因而,甚至在感测时段④期间,由于存储电容器Cst中存储的栅极-源极电压,在驱动TFT DT中仍流动电流,结果,第二节点N2的电压和连接至第二节点N2的数据线140的电压增加。在感测时段④期间,通过数据线140读出第二节点N2的电压的变化,第二节点N2的电压的变化根据驱动电流而减小,数据线140的电压的升高斜度在OLED劣化之后比在OLED劣化之前小。随着OLED的劣化进行,OLED的阈值电压增加。因此,与OLED劣化之前相比,相对更多的电荷累积在OLED的阳极电极上。因此,数据线的充电速率降低。结果,数据线140的电压在OLED劣化之后比在OLED劣化之前更慢地增加。

[0106] 如上所述,在根据实施方式的感测驱动操作中,甚至在PMOS像素结构中也可感测OLED的劣化。此外,因为通过数据线而不是通过共享结构的感测线来感测OLED的阈值电压,所以能够直接感测OLED。

[0107] 图11是根据另一示例实施方式的用于感测电致发光显示器的电特性的驱动波形图。图12A是在图11中所示的初始化时段期间第一和第二开关以及像素的等效电路图。图12B是在图11中所示的感测时段期间第一和第二开关以及像素的等效电路图。

[0108] 参照图11,可通过依次布置的初始化时段①'和感测时段②'实现根据另一示例实施方式的感测驱动操作。在图11中,数据电压Vdata是感测数据电压。

[0109] 参照图11和12A,在初始化时段①'期间,第二开关SW2和第一开关TFT ST1关断(图中的OFF),并且第一开关SW1和第二开关TFT ST2导通(图中的ON)。因而,在初始化时段①'期间,数据电压发生器23中产生的数据电压Vdata通过第一开关SW1和第二开关TFT ST2施加至第二节点N2。在初始化时段①'中,数据电压Vdata设为大于OLED的阈值电压,使得通过OLED执行放电。在初始化时段①'中,驱动TFT DT满足关断条件,OLED的阳极电极被初始化为数据电压Vdata。

[0110] 参照图11和12B,在感测时段②'期间,第一开关SW1和第一开关TFT ST1关断,并且第二开关TFT ST2和第二开关TFT ST2导通,通过数据线140读出第二节点N2的电压的变化,第二节点N2的电压的变化随着数据电压Vdata通过有机发光二极管OLED的放电而减小。因而,已被充入OLED的阳极电极的数据电压Vdata在感测时段②'期间通过OLED放电,结果第二节点N2的电压逐渐减小。随着OLED的劣化增大,第二节点N2的电压的减小速率降低。这是

因为随着OLED的劣化进行,流经OLED的电流由于OLED的电阻分量的增加而减小。因为第二节点N2在感测时段②'期间连接至数据线140,所以在感测时段②'期间,数据线140的电压的下降斜度在OLED劣化之后比在OLED劣化之前小。

[0111] 如上所述,在根据实施方式的另一感测驱动操作中,甚至在PMOS像素结构中也可感测OLED的劣化。此外,因为通过数据线而不是通过共享结构的感测线来感测OLED的阈值电压,所以能够直接感测OLED。特别是,在根据实施方式的另一感测驱动操作中,因为在关断驱动TFT DT的状态中感测OLED的特性,所以驱动TFT DT的电特性值不会反映在OLED的特性的感测值中。结果,实施方式能够提高OLED的电特性感测的精确度和可靠性。

[0112] 如上所述,实施方式通过在感测驱动操作中使用用于数据供给的数据线而不是使用根据相关技术的单独的感测线,能够在不减小显示面板的线设计裕度的情况下感测OLED的阈值电压。

[0113] 对于所属领域的技术人员显而易见的是,在不背离本发明的技术思想或范围的情况下,能够在本发明的显示装置中做出各种修改和变化。因而,本发明旨在涵盖落入所附权利要求书范围及其等同范围内的对本发明的修改和变化。

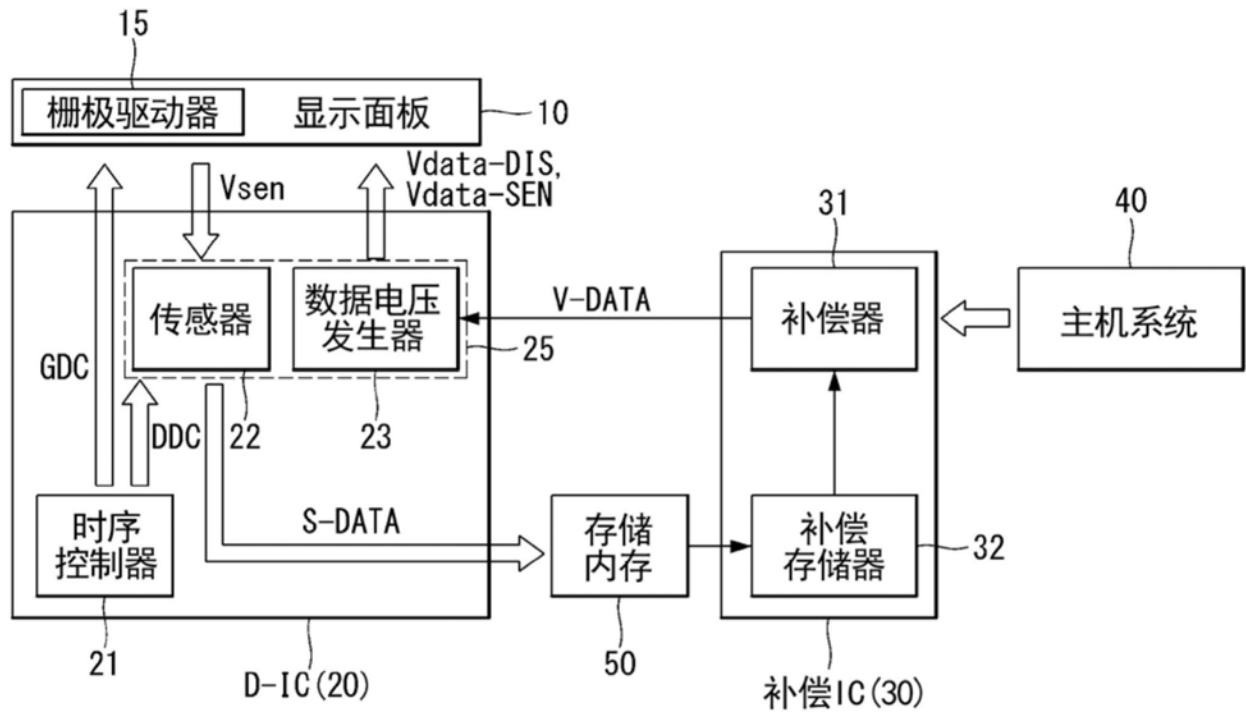


图1

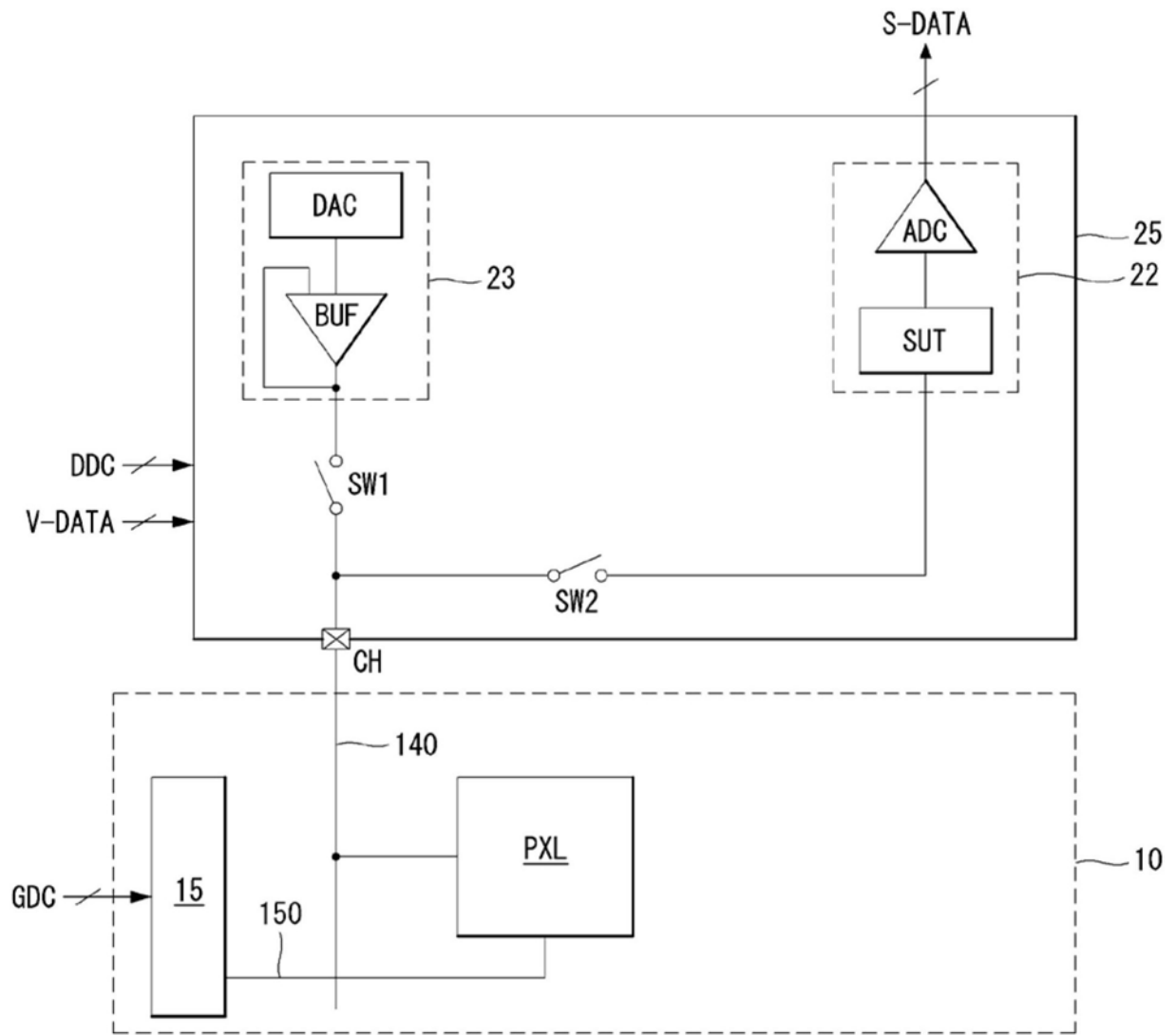


图2

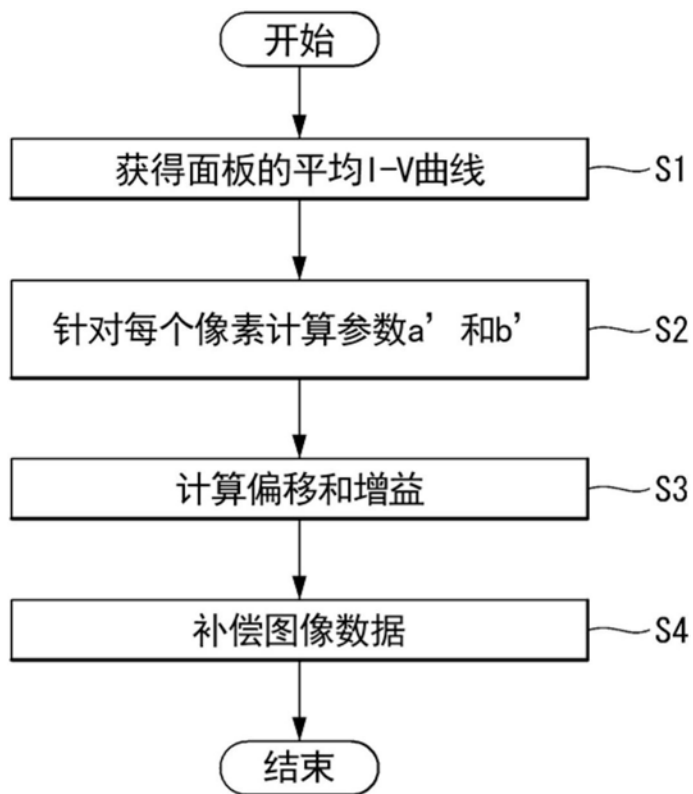


图3

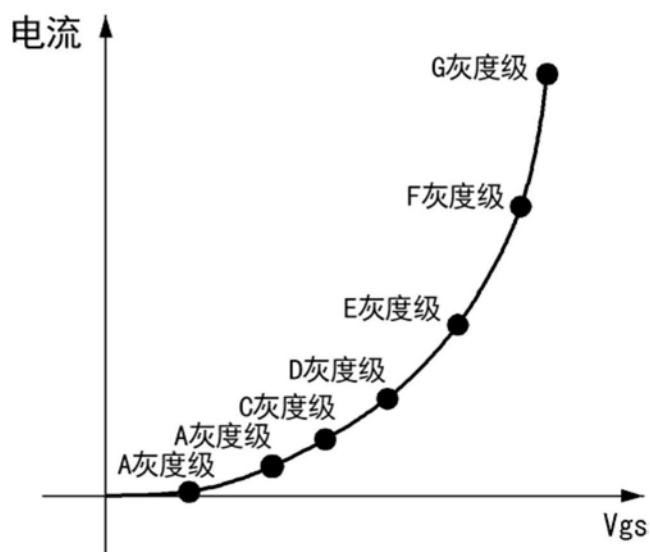


图4A

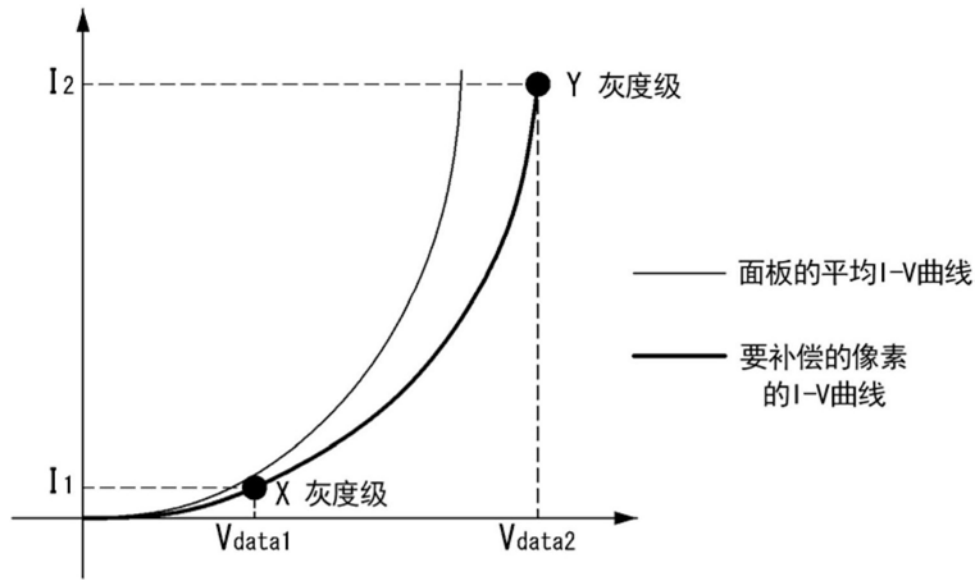


图4B

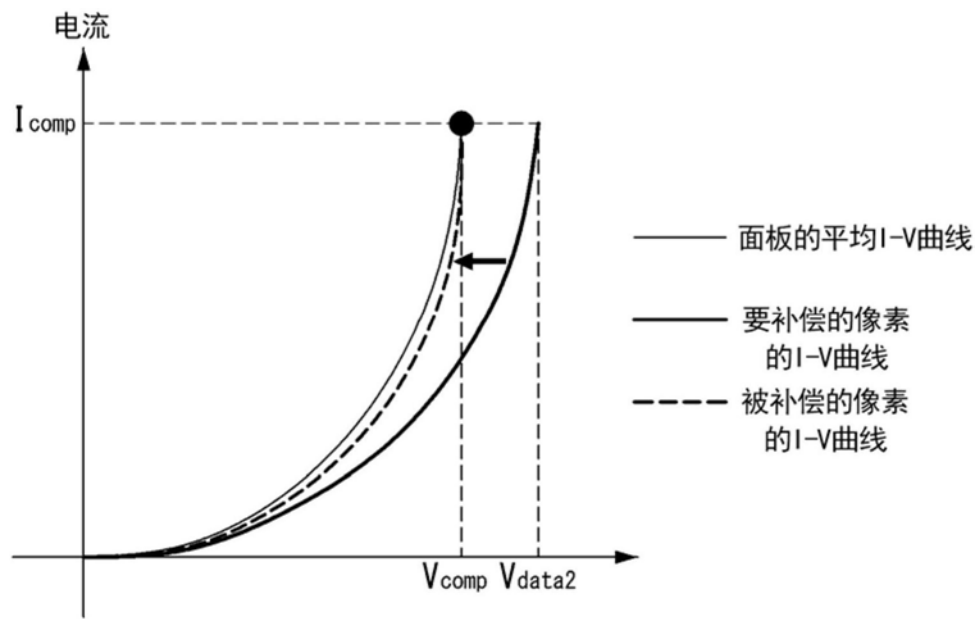


图4C

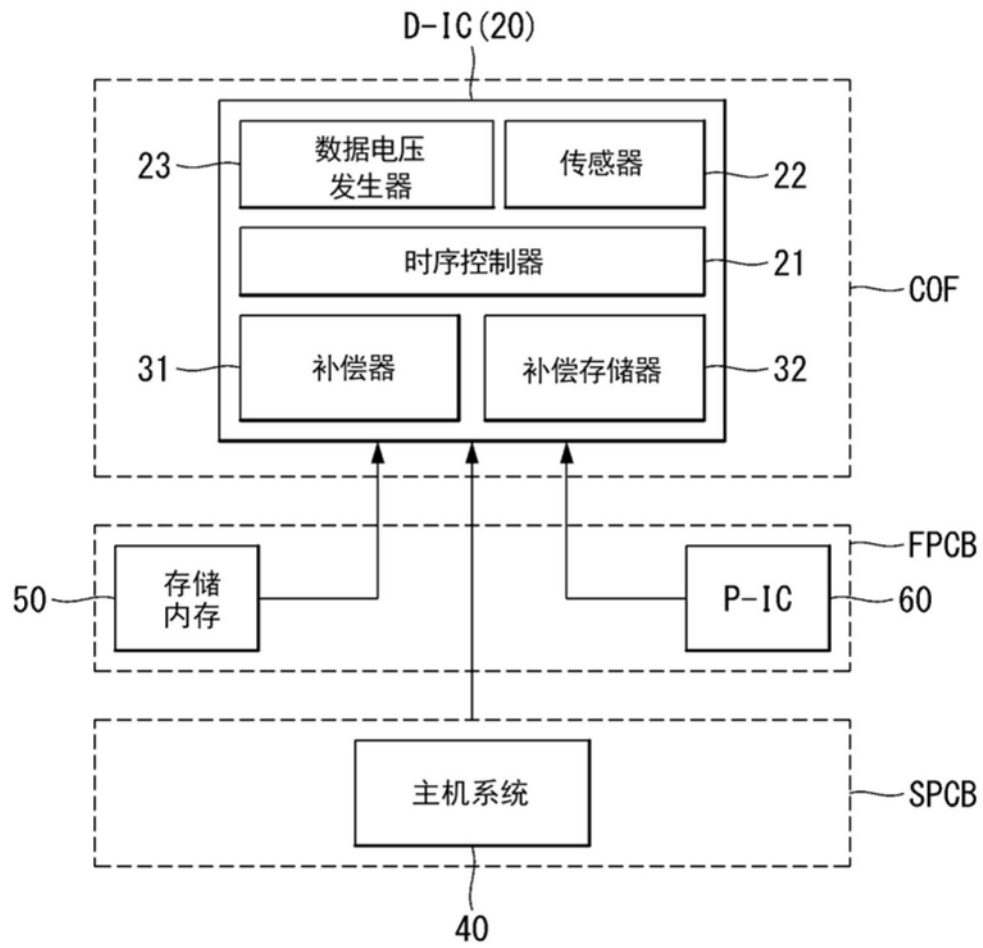


图5

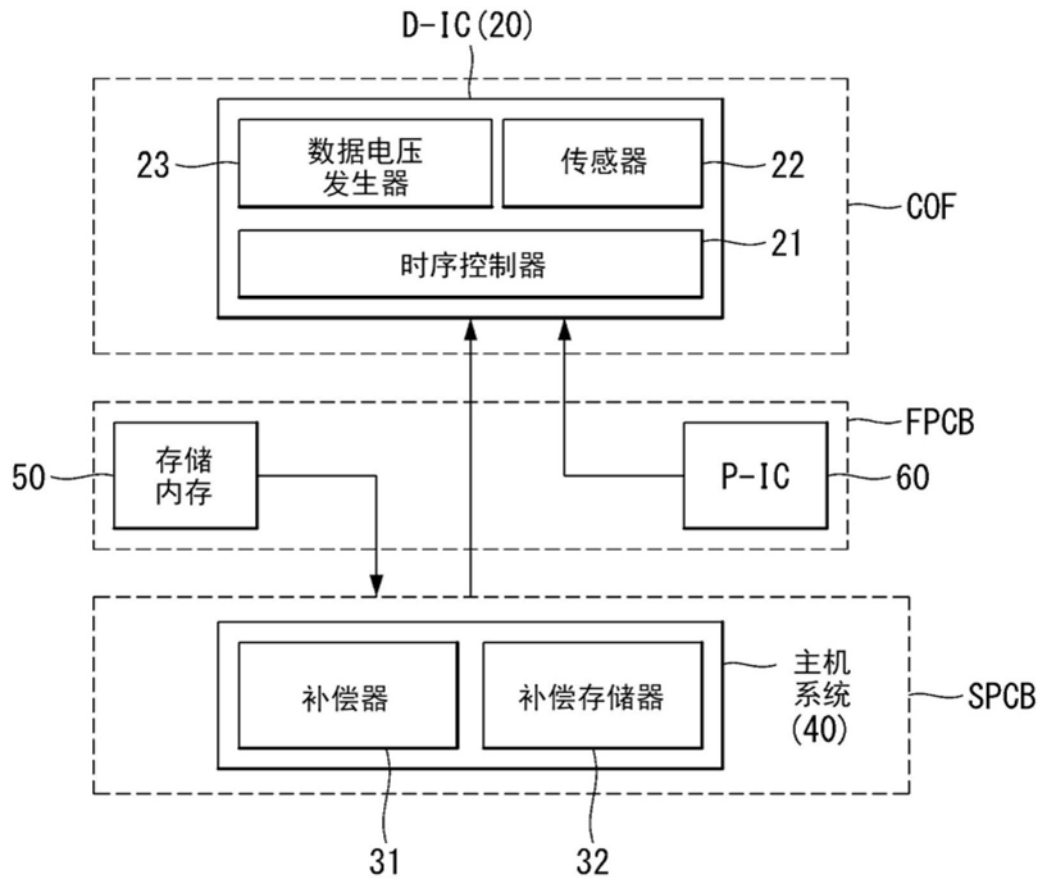


图6

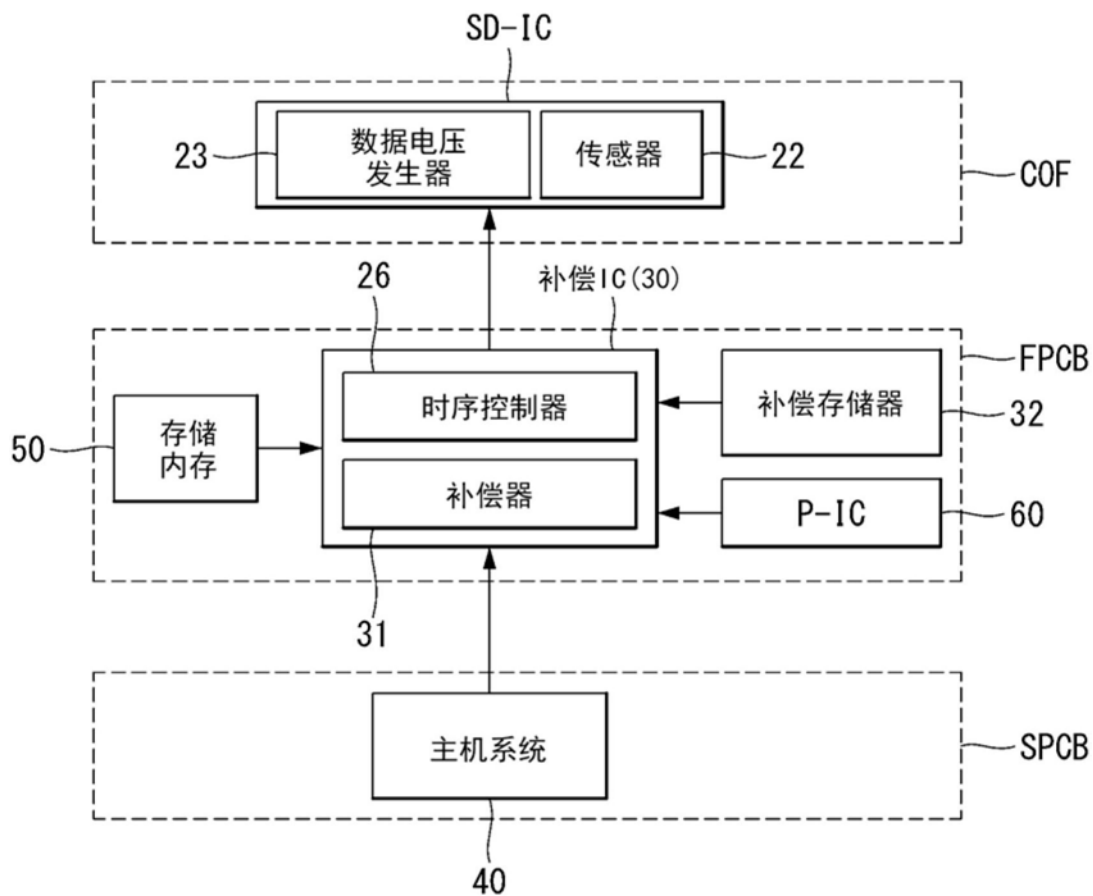


图7

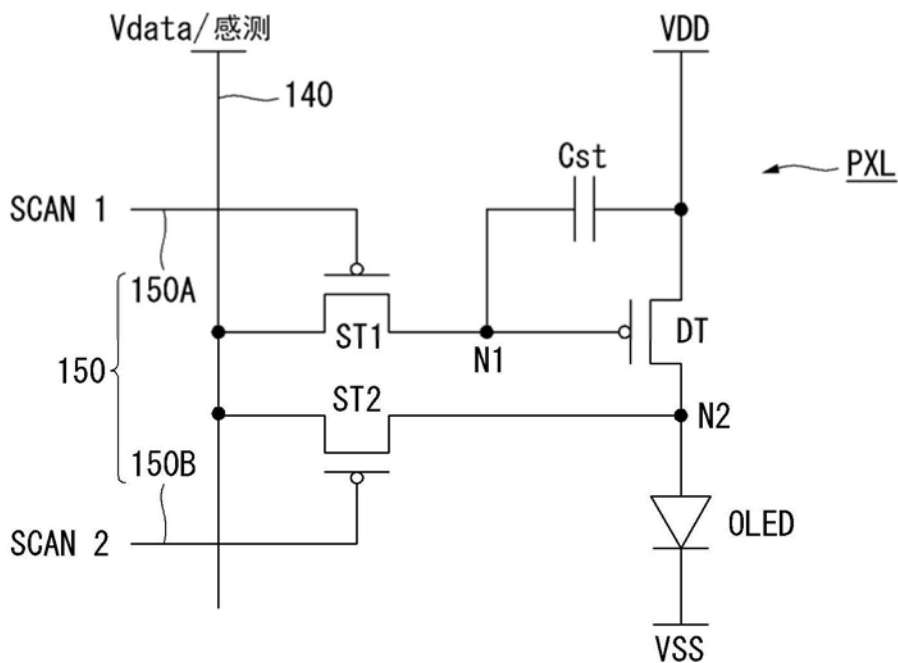


图8

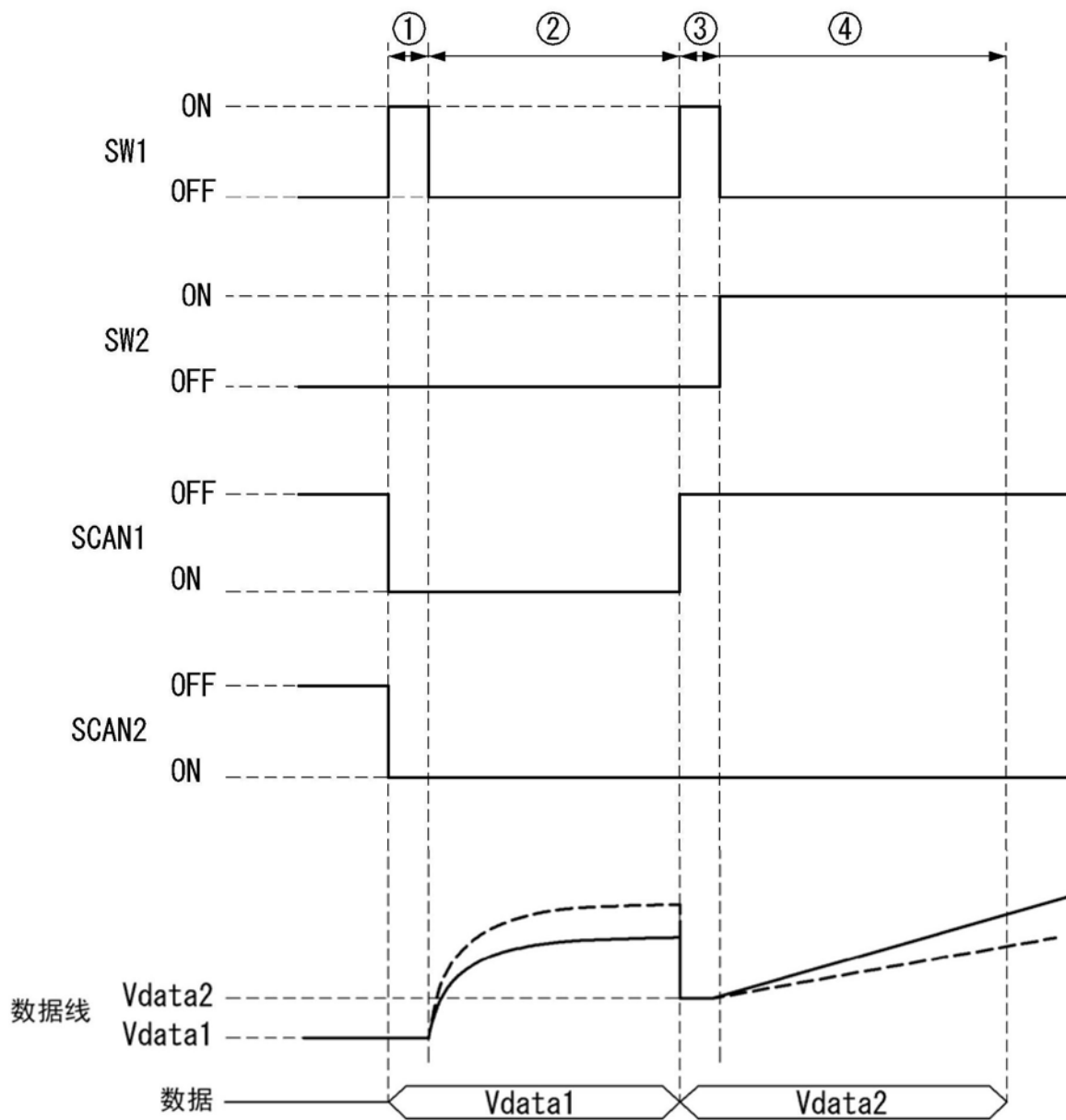


图9

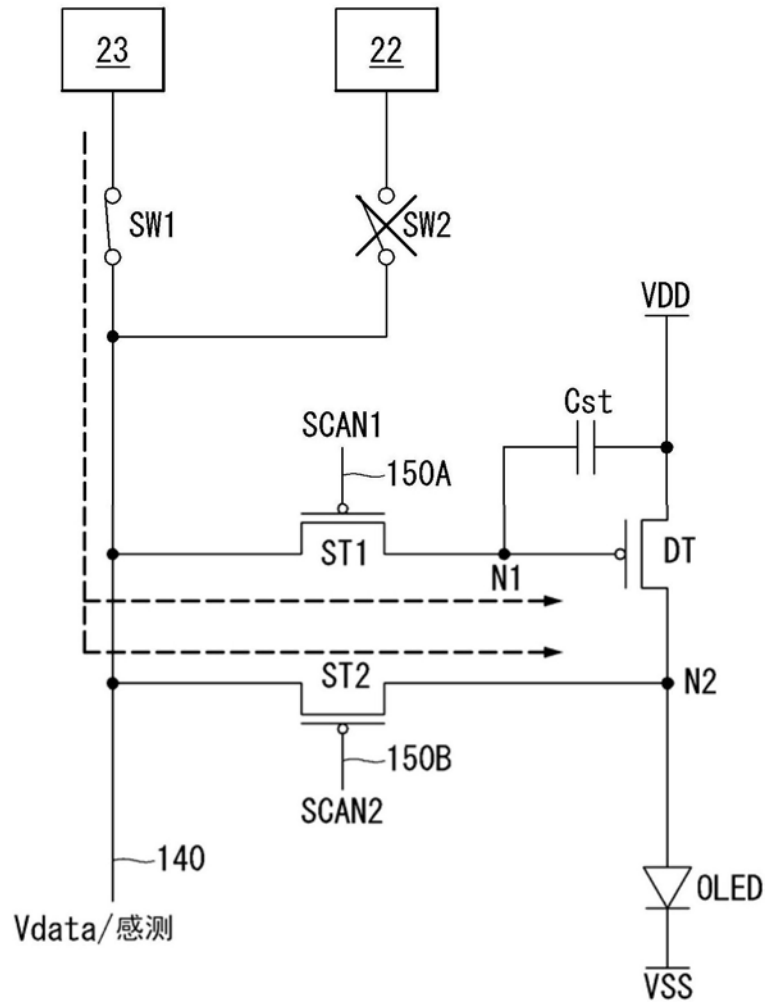


图10A

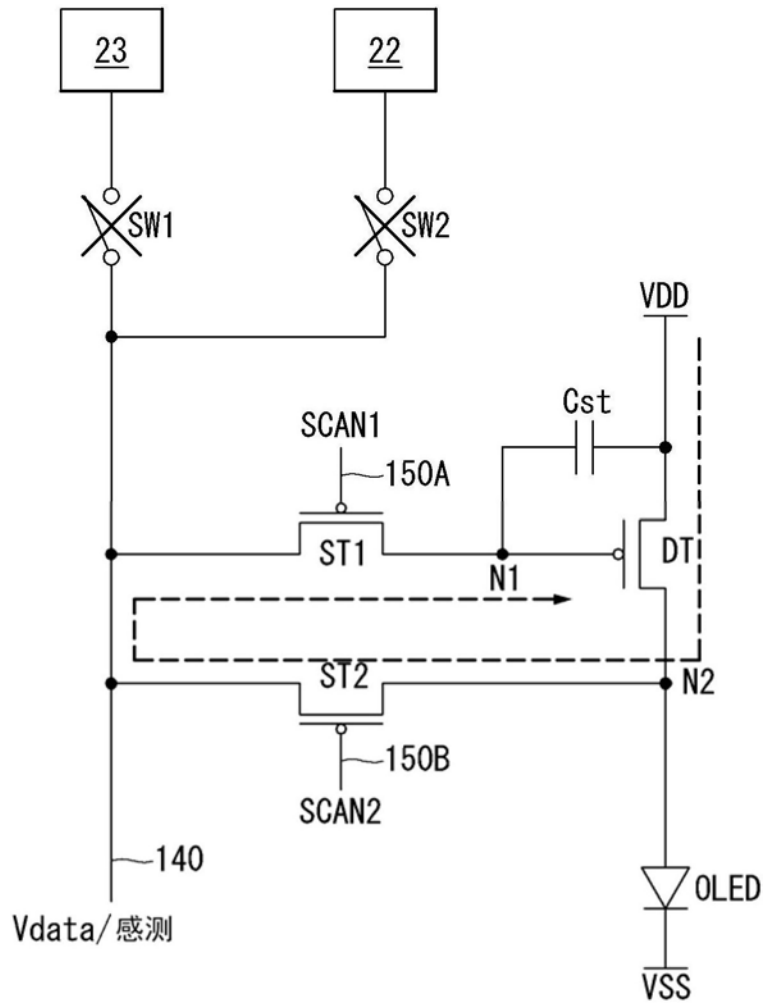


图10B

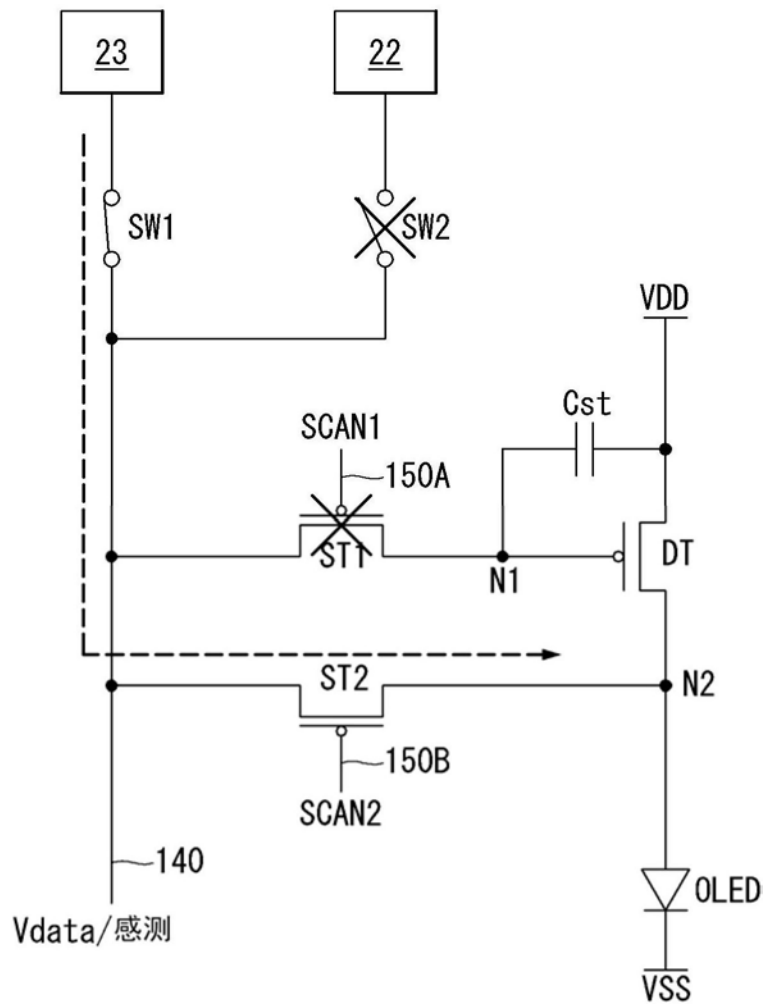


图10C

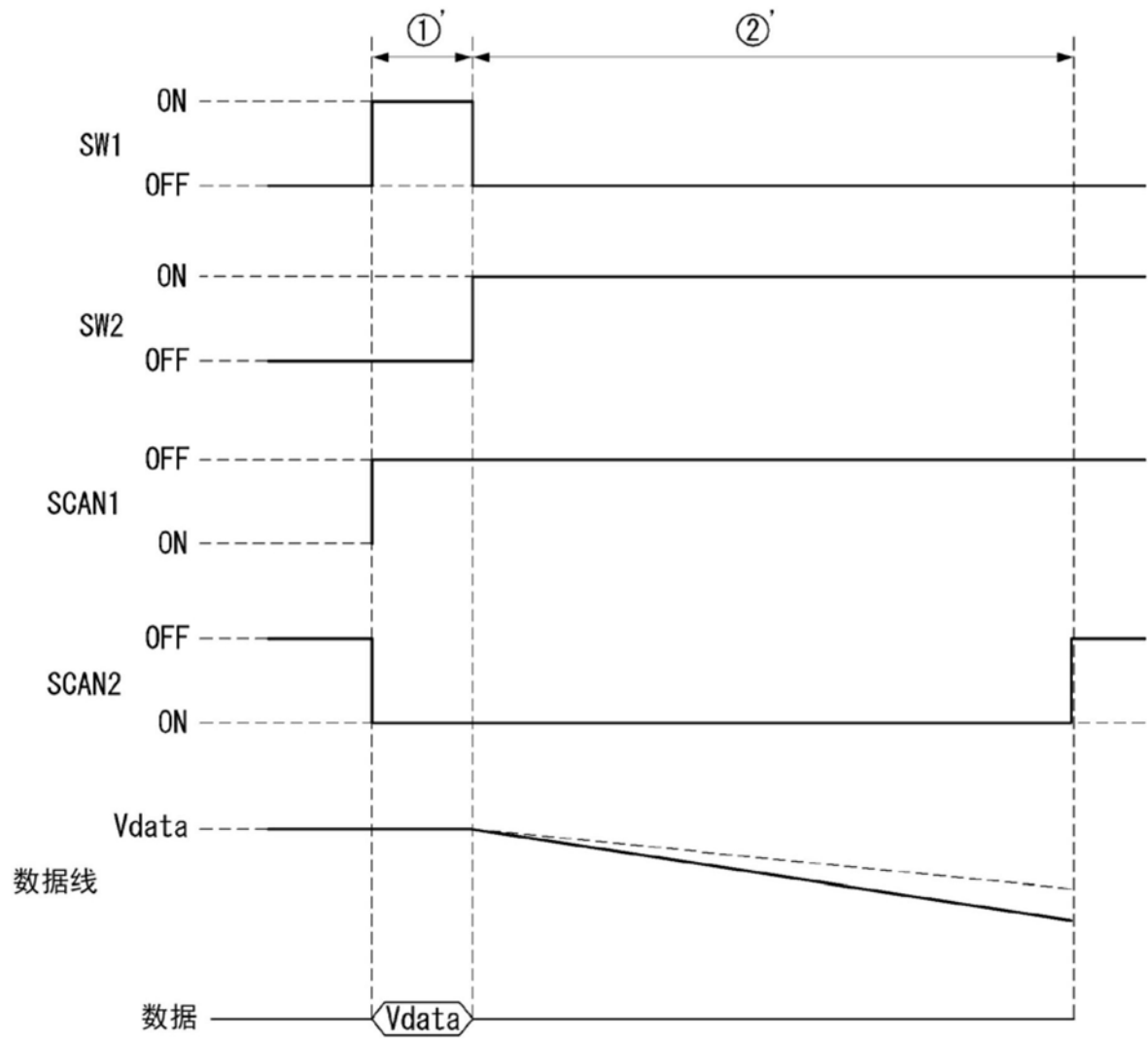


图11

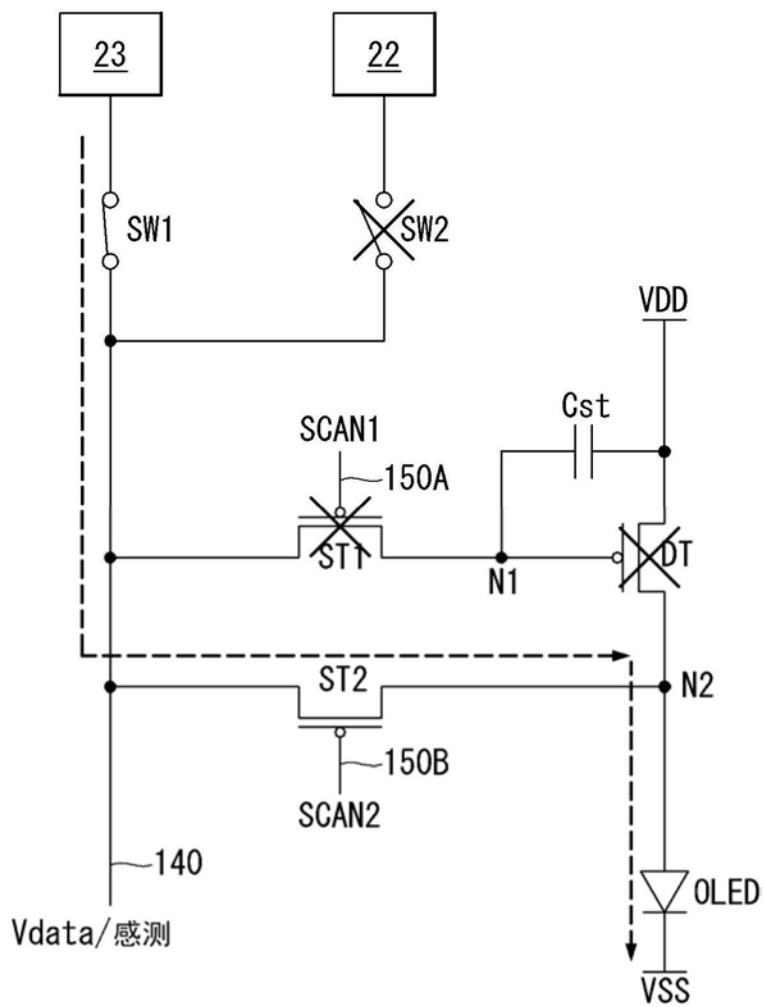


图12A

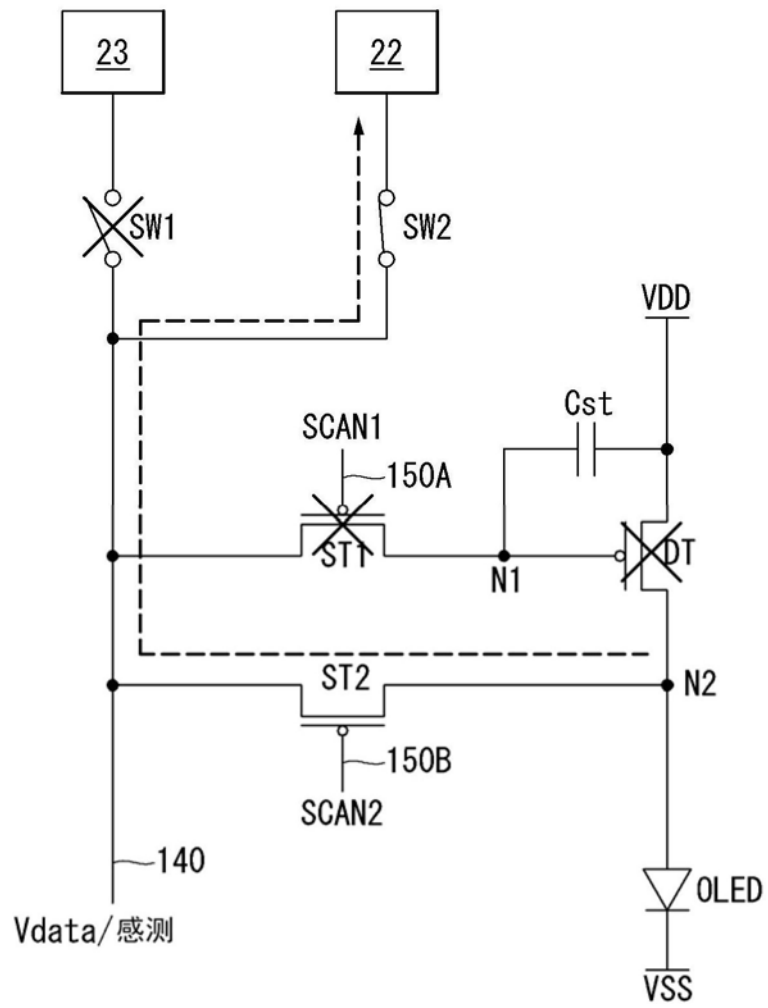


图12B

专利名称(译)	电致发光显示器及感测电致发光显示器的电特性的方法		
公开(公告)号	CN108122531A	公开(公告)日	2018-06-05
申请号	CN2017111096636.0	申请日	2017-11-09
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	宋恩智 孙起元 辛宪基 金东翼		
发明人	宋恩智 孙起元 辛宪基 金东翼		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3208 G09G3/2096 G09G3/3233 G09G3/3291 G09G2300/0842 G09G2320/0295 G09G2320/045 G09G2370/08 G09G3/006 G09G3/325 G09G3/3258 G09G3/3283 G09G2300/0426 G09G2310/0264		
优先权	1020160159578 2016-11-28 KR		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种电致发光显示器及感测电致发光显示器的电特性的方法。所述电致发光显示器包括：显示面板，所述显示面板包括多个像素、多条栅极线和多条数据线；和通过通道端子连接至所述数据线的驱动器集成电路，其中所述驱动器集成电路包括：数据电压发生器，所述数据电压发生器用于产生要提供至所述像素的数据电压；连接在所述通道端子与所述数据电压发生器之间的第一开关；传感器，所述传感器用于感测所述像素的电特性；和连接在所述通道端子与所述传感器之间的第二开关。

