



(12)发明专利申请

(10)申请公布号 CN 107591123 A

(43)申请公布日 2018.01.16

(21)申请号 201710902396.2

(22)申请日 2017.09.29

(71)申请人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

(72)发明人 常勃彪 陈小龙 温亦谦 周明忠

(74)专利代理机构 深圳市铭粤知识产权代理有限公司 44304

代理人 孙伟峰 武岑飞

(51)Int.Cl.

G09G 3/3208(2016.01)

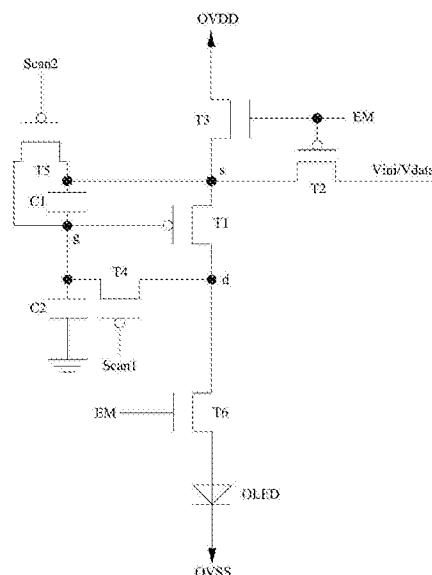
权利要求书2页 说明书5页 附图7页

(54)发明名称

像素驱动电路及有机发光二极管显示器

(57)摘要

本发明提供了一种像素驱动电路及具有该像素驱动电路的有机发光二极管显示器。该像素驱动电路采用6T2C像素结构,以对像素中驱动薄膜晶体管的阈值电压进行有效补偿,使流经有机发光二极管的电流与驱动薄膜晶体管的阈值电压无关,从而消除因第一薄膜晶体管的阈值电压漂移而引起的画面显示不良的现象。



1. 一种像素驱动电路,其特征在于,包括:第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、第五薄膜晶体管、第六薄膜晶体管、第一电容器、第二电容器和有机发光二极管;

所述第一薄膜晶体管的栅极电性连接于第一节点,且其源极电性连接于第二节点,且其漏极电性连接于第三节点;

所述第二薄膜晶体管的栅极用于接收发光控制信号,且其源极用于接收初始化信号或数据信号,且其漏极电性连接于第二节点;

所述第三薄膜晶体管的栅极用于接收发光控制信号,且其源极用于接收电源正极电压,且其漏极电性连接于第二节点;

所述第四薄膜晶体管的栅极用于接收第一扫描信号,且其源极电性连接于第三节点,且其漏极电性连接于第一节点;

所述第五薄膜晶体管的栅极用于接收第二扫描信号,且其源极电性连接于第二节点,且其漏极电性连接于第一节点;

所述第六薄膜晶体管的栅极用于接收发光控制信号,且其源极电性连接于第三节点,且其漏极用于接收电源负极电压;

所述第一电容器的一端电性连接于第一节点,且其另一端电性连接于第二节点;

所述第二电容器的一端电性连接于第一节点,且其另一端电性接地。

2. 根据权利要求1所述的像素驱动电路,其特征在于,所述第一薄膜晶体管、所述第二薄膜晶体管、所述第四薄膜晶体管和所述第五薄膜晶体管为P型薄膜晶体管,所述第三薄膜晶体管和所述第六薄膜晶体管为N型薄膜晶体管。

3. 根据权利要求2所述的像素驱动电路,其特征在于,所述像素驱动电路执行电位初始化操作、阈值电压存储操作以及发光显示操作;

当所述像素驱动电路执行电位初始化操作时,所述发光控制信号和所述第二扫描信号为低电位,所述第一扫描信号为高电位,所述第二薄膜晶体管的源极接收为低电位的初始化信号;

当所述像素驱动电路执行阈值电压存储操作时,所述发光控制信号和所述第一扫描信号为低电位,所述第二扫描信号为高电位,所述第二薄膜晶体管的源极接收为高电位的数据信号;

当所述像素驱动电路执行发光显示操作时,所述发光控制信号、所述第一扫描信号和所述第二扫描信号均为高电位。

4. 一种像素驱动电路,其特征在于,包括:电位初始化模块、阈值电压存储模块、发光显示模块以及有机发光二极管;

所述电位初始化模块用于在电位初始化阶段根据处于低电位的发光控制信号和第二扫描信号、处于高电位的第一扫描信号以及初始化信号进行电位初始化;

所述阈值电压存储模块用于在阈值电压存储阶段根据处于低电位的发光控制信号和第一扫描信号、处于高电位的第二扫描信号以及数据信号进行阈值电压存储;

所述发光显示模块用于在发光驱动阶段根据处于高电位的发光控制信号、第一扫描信号和第二扫描信号对所述有机发光二极管进行驱动,以使所述有机发光二极管发光;

其中,驱动所述有机发光二极管发光的电流与所述发光显示模块的阈值电压无关。

5. 根据权利要求4所述的像素驱动电路,其特征在于,所述电位初始化模块包括:第二薄膜晶体管、第五薄膜晶体管、第一电容器和第五电容器;

所述第二薄膜晶体管的栅极用于接收发光控制信号,且其源极用于接收初始化信号或数据信号,且其漏极电性连接于第二节点;

所述第五薄膜晶体管的栅极用于接收第二扫描信号,且其源极电性连接于第二节点,且其漏极电性连接于第一节点;

所述第一电容器的一端电性连接于第一节点,且其另一端电性连接于第二节点;

所述第二电容器的一端电性连接于第一节点,且其另一端电性接地。

6. 根据权利要求5所述的像素驱动电路,其特征在于,所述阈值电压存储模块包括:所述第二薄膜晶体管、第一薄膜晶体管、第四薄膜晶体管、所述第一电容器和所述第二电容器;

所述第一薄膜晶体管的栅极电性连接于第一节点,且其源极电性连接于第二节点,且其漏极电性连接于第三节点;

所述第四薄膜晶体管的栅极用于接收第一扫描信号,且其源极电性连接于第三节点,且其漏极电性连接于第一节点。

7. 根据权利要求6所述的像素驱动电路,其特征在于,所述发光显示模块包括:第三薄膜晶体管、第六薄膜晶体管、所述第一薄膜晶体管、所述第一电容器和所述第二电容器;

所述第三薄膜晶体管的栅极用于接收发光控制信号,且其源极用于接收电源正极电压,且其漏极电性连接于第二节点;

所述第六薄膜晶体管的栅极用于接收发光控制信号,且其源极电性连接于第三节点,且其漏极用于接收电源负极电压。

8. 根据权利要求7所述的像素驱动电路,其特征在于,所述第一薄膜晶体管、所述第二薄膜晶体管、所述第四薄膜晶体管和所述第五薄膜晶体管为P型薄膜晶体管,所述第三薄膜晶体管和所述第六薄膜晶体管为N型薄膜晶体管。

9. 一种权利要求1至8任一项所述的像素驱动电路,其特征在于,所述P型薄膜晶体管为PMOS晶体管,所述N型薄膜晶体管为NMOS晶体管。

10. 一种有机发光二极管显示器,其特征在于,包括权利要求1至9任一项所述的像素驱动电路。

像素驱动电路及有机发光二极管显示器

技术领域

[0001] 本发明属于有机电致发光技术领域,具体地讲,涉及一种像素驱动电路及有机发光二极管显示器。

背景技术

[0002] 近年来,有机发光二极管(Organic Light-Emitting Diode,OLED)显示器成为国内外非常热门的新兴平面显示器产品,这是因为OLED显示器具有自发光、广视角、短反应时间、高发光效率、广色域、低工作电压、薄厚度、可制作大尺寸与可挠曲的显示器及制程简单等特性,而且它还具有低成本的潜力。

[0003] 在OLED显示器中,通常利用薄膜晶体管(TFT)搭配电容存储信号来控制OLED的亮度灰阶表现。为了达到定电流驱动的目的,每个像素至少需要两个TFT和一个储存电容来构成,即2T1C模式。图1是现有的OLED显示器的像素驱动电路的电路图。参照图1,现有的OLED显示器的像素驱动电路包括两个薄膜晶体管(TFT)和一个电容器,具体地,包括一个开关TFT T1、一个驱动TFT T2和一个存储电容器Cst。OLED的驱动电流由驱动TFT T2控制,其电流大小为: $I_{OLED} = k(V_{gs} - V_{th})^2$,其中,k为驱动TFT T2的本征导电因子,由驱动TFT T2本身特性决定, V_{th} 为驱动TFT T2的阈值电压, V_{gs} 为驱动TFT T2的栅极和源极之间的电压。由于长时间的操作,驱动TFT T2的阈值电压 V_{th} 会发生漂移,因此会导致OLED的驱动电流变化,从而使得OLED显示器出现显示不良,进而影响显示画面的质量。

发明内容

[0004] 为了解决上述现有技术的问题,本发明的目的在于提供一种能够消除有机发光二极管的驱动电流被驱动薄膜晶体管的阈值电压影响的像素驱动电路及有机发光二极管显示器。

[0005] 根据本发明的一方面,提供了一种像素驱动电路,其包括:第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、第五薄膜晶体管、第六薄膜晶体管、第一电容器、第二电容器和有机发光二极管;所述第一薄膜晶体管的栅极电性连接于第一节点,且其源极电性连接于第二节点,且其漏极电性连接于第三节点;所述第二薄膜晶体管的栅极用于接收发光控制信号,且其源极用于接收初始化信号或数据信号,且其漏极电性连接于第二节点;所述第三薄膜晶体管的栅极用于接收发光控制信号,且其源极用于接收电源正极电压,且其漏极电性连接于第二节点;所述第四薄膜晶体管的栅极用于接收第一扫描信号,且其源极电性连接于第三节点,且其漏极电性连接于第一节点;所述第五薄膜晶体管的栅极用于接收第二扫描信号,且其源极电性连接于第二节点,且其漏极电性连接于第一节点;所述第六薄膜晶体管的栅极用于接收发光控制信号,且其源极电性连接于第三节点,且其漏极用于接收电源负极电压;所述第一电容器的一端电性连接于第一节点,且其另一端电性连接于第二节点;所述第二电容器的一端电性连接于第一节点,且其另一端电性接地。

[0006] 可选地,所述第一薄膜晶体管、所述第二薄膜晶体管、所述第四薄膜晶体管和所述

第五薄膜晶体管为P型薄膜晶体管,所述第三薄膜晶体管和所述第六薄膜晶体管为N型薄膜晶体管。

[0007] 可选地,所述像素驱动电路执行电位初始化操作、阈值电压存储操作以及发光显示操作;当所述像素驱动电路执行电位初始化操作时,所述发光控制信号和所述第二扫描信号为低电位,所述第一扫描信号为高电位,所述第二薄膜晶体管的源极接收为低电位的初始化信号;当所述像素驱动电路执行阈值电压存储操作时,所述发光控制信号和所述第一扫描信号为低电位,所述第二扫描信号为高电位,所述第二薄膜晶体管的源极接收为高电位的数据信号;当所述像素驱动电路执行发光显示操作时,所述发光控制信号、所述第一扫描信号和所述第二扫描信号均为高电位。

[0008] 根据本发明的另一方面,还提供了一种像素驱动电路,其包括:电位初始化模块、阈值电压存储模块、发光显示模块以及有机发光二极管;所述电位初始化模块用于在电位初始化阶段根据处于低电位的发光控制信号和第二扫描信号、处于高电位的第一扫描信号以及初始化信号进行电位初始化;所述阈值电压存储模块用于在阈值电压存储阶段根据处于低电位的发光控制信号和第一扫描信号、处于高电位的第二扫描信号以及数据信号进行阈值电压存储;所述发光显示模块用于在发光驱动阶段根据处于高电位的发光控制信号、第一扫描信号和第二扫描信号对所述有机发光二极管进行驱动,以使所述有机发光二极管发光;其中,驱动所述有机发光二极管发光的电流与所述发光显示模块的阈值电压无关。

[0009] 可选地,所述电位初始化模块包括:第二薄膜晶体管、第五薄膜晶体管、第一电容器和第五电容器;所述第二薄膜晶体管的栅极用于接收发光控制信号,且其源极用于接收初始化信号或数据信号,且其漏极电性连接于第二节点;所述第五薄膜晶体管的栅极用于接收第二扫描信号,且其源极电性连接于第二节点,且其漏极电性连接于第一节点;所述第一电容器的一端电性连接于第一节点,且其另一端电性连接于第二节点;所述第二电容器的一端电性连接于第一节点,且其另一端电性接地。

[0010] 可选地,所述阈值电压存储模块包括:所述第二薄膜晶体管、第一薄膜晶体管、第四薄膜晶体管、所述第一电容器和所述第二电容器;所述第一薄膜晶体管的栅极电性连接于第一节点,且其源极电性连接于第二节点,且其漏极电性连接于第三节点;所述第四薄膜晶体管的栅极用于接收第一扫描信号,且其源极电性连接于第三节点,且其漏极电性连接于第一节点。

[0011] 可选地,所述发光显示模块包括:第三薄膜晶体管、第六薄膜晶体管、所述第一薄膜晶体管、所述第一电容器和所述第二电容器;所述第三薄膜晶体管的栅极用于接收发光控制信号,且其源极用于接收电源正极电压,且其漏极电性连接于第二节点;所述第六薄膜晶体管的栅极用于接收发光控制信号,且其源极电性连接于第三节点,且其漏极用于接收电源负极电压。

[0012] 可选地,所述第一薄膜晶体管、所述第二薄膜晶体管、所述第四薄膜晶体管和所述第五薄膜晶体管为P型薄膜晶体管,所述第三薄膜晶体管和所述第六薄膜晶体管为N型薄膜晶体管。

[0013] 可选地,所述P型薄膜晶体管为PMOS晶体管,所述N型薄膜晶体管为NMOS晶体管。

[0014] 根据本发明的又一方面,又提供了一种有机发光二极管显示器,其包括上述的像素驱动电路。

[0015] 本发明的有益效果：本发明采用6T2C像素结构的像素驱动电路对像素中驱动薄膜晶体管（即第一薄膜晶体管）的阈值电压进行有效补偿，使流经有机发光二极管的电流与驱动薄膜晶体管（即第一薄膜晶体管）的阈值电压无关，从而消除因驱动薄膜晶体管的阈值电压漂移而引起的画面显示不良的现象。

附图说明

[0016] 通过结合附图进行的以下描述，本发明的实施例的上述和其它方面、特点和优点将变得更加清楚，附图中：

[0017] 图1是现有的OLED显示器的像素驱动电路的电路图；

[0018] 图2是根据本发明的实施例的有机发光二极管显示器的架构图；

[0019] 图3是根据本发明的实施例的有机发光二极管显示器的像素结构的等效电路图；

[0020] 图4是根据本发明的实施例的各信号的时序图；

[0021] 图5A至图5C是根据本发明的像素驱动电路的工作过程图。

具体实施方式

[0022] 以下，将参照附图来详细描述本发明的实施例。然而，可以以许多不同的形式来实施本发明，并且本发明不应该被解释为限制于这里阐述的具体实施例。相反，提供这些实施例是为了解释本发明的原理及其实际应用，从而使本领域的其他技术人员能够理解本发明的各种实施例和适合于特定预期应用的各种修改。

[0023] 在附图中，为了清楚器件，夸大了层和区域的厚度。相同的标号在整个说明书和附图中表示相同的元器件。

[0024] 图2是根据本发明的实施例的有机发光二极管显示器的架构图。

[0025] 参照图2，根据本发明的实施例的有机发光二极管显示器包括：显示面板100、扫描驱动器200和数据驱动器300。需要说明的是，根据本发明的实施例的有机发光二极管显示器还可以包括其他合适的器件，诸如控制扫描驱动器200和数据驱动器300的时序控制器以及提供电源正极电压和电源负极电压的电源电压产生器等。

[0026] 具体地，显示面板100包括：阵列排布的多个像素PX、N条扫描线G₁至G_N、M条数据线D₁至D_M。扫描驱动器200连接到扫描线G₁至G_N，并驱动扫描线G₁至G_N。数据驱动器300连接到数据线D₁至D_M，并驱动数据线D₁至D_M。

[0027] 扫描驱动器200能够向每个像素PX提供一个或者多个扫描信号，之后将会描述。数据驱动器300能够向每个像素PX提供数据信号，之后也将会描述。

[0028] 每个像素PX包括像素驱动电路。以下将对根据本发明的实施例的像素驱动电路（即像素PX的像素结构）进行详细描述。

[0029] 图3是根据本发明的实施例的有机发光二极管显示器的像素结构的等效电路图。

[0030] 参照图3，根据本发明的实施例的有机发光二极管显示器的每个像素PX都具有6T2C像素结构，所述6T2C像素结构包括有机发光二极管OLED、第一薄膜晶体管T1、第二薄膜晶体管T2、第三薄膜晶体管T3、第四薄膜晶体管T4、第五薄膜晶体管T5、第六薄膜晶体管T6、第一电容器C1和第二电容器C2。

[0031] 第一薄膜晶体管T1的栅极电性连接于第一节点g，且其源极电性连接于第二节点

s,且其漏极电性连接于第三节点d。

[0032] 第二薄膜晶体管T2的栅极用于接收发光控制信号EM,且其源极用于接收初始化信号Vini或数据信号Vdata(其由数据驱动器300提供),且其漏极电性连接于第二节点s。

[0033] 第三薄膜晶体管T3的栅极用于接收发光控制信号EM,且其源极用于接收电源正极电压OVDD(其通常由电源电压产生器(未示出)提供),且其漏极电性连接于第二节点s。

[0034] 第四薄膜晶体管T4的栅极用于接收第一扫描信号Scan1(其由扫描驱动器200提供),且其源极电性连接于第三节点d,且其漏极电性连接于第一节点g。

[0035] 第五薄膜晶体管T5的栅极用于接收第二扫描信号Scan2(其由扫描驱动器200提供),且其源极电性连接于第二节点s,且其漏极电性连接于第一节点g。

[0036] 第六薄膜晶体管T6的栅极用于接收发光控制信号EM,且其源极电性连接于第三节点d,且其漏极电性连接于有机发光二极管OLED的阳极。

[0037] 有机发光二极管OLED的阴极用于接收电源负极电压OVSS(其通常由电源电压产生器(未示出)提供)。

[0038] 第一电容器C1的一端电性连接于第一节点g,且其另一端电性连接于第二节点s。

[0039] 第二电容器C2的一端电性连接于第一节点g,且其另一端电性接地。

[0040] 第一薄膜晶体管T1为驱动薄膜晶体管。

[0041] 此外,在本实施例中,优选地,第一薄膜晶体管T1、所述第二薄膜晶体管T2、第四薄膜晶体管T4和第五薄膜晶体管T5为P型薄膜晶体管,而第三薄膜晶体管T3和第六薄膜晶体管T6为N型薄膜晶体管,但本发明并不限制于此。进一步地,P型薄膜晶体管可例如是PMOS晶体管,N型薄膜晶体管可例如是NMOS晶体管,但本发明并不限制于此,诸如P型或N型低温多晶硅薄膜晶体管或者P型或N型非晶硅薄膜晶体管也可以。

[0042] 以下将对根据本发明的实施例的像素驱动电路的工作原理进行详细描述。在本实施例中,采用了6T2C像素结构的根据本发明的实施例的像素驱动电路执行电位初始化操作(即电位初始化阶段)、阈值电压存储操作(即阈值电压存储阶段)以及发光显示操作(即发光显示阶段)。图4是根据本发明的实施例的各信号的时序图。图5A至图5C是根据本发明的像素驱动电路的工作过程图。在图5A至图5C中,薄膜晶体管上的叉“×”符号表示该薄膜晶体管处于截止状态。

[0043] 一并参照图4、图5A至图5C,在电位初始化阶段,发光控制信号EM和第二扫描信号为Scan2为低电位,第一扫描信号Scan1为高电位;此时,第二薄膜晶体管T2和第五薄膜晶体管T5导通,而其余的薄膜晶体管截止。第二薄膜晶体管T2的源极接收为低电位的初始化信号Vini,此时第二节点s处的电压 $V_s = V_{ini}$,第二节点s处的电压 V_s 对第一电容器C1进行充电,直至第一节点g处的电压 $V_g = V_{ini}$,最终使 $V_s = V_g = V_{ini}$,从而完成对第一薄膜晶体管T1的电位初始化(或称复位)。

[0044] 进一步地,在电位初始化阶段,第二薄膜晶体管T2、第五薄膜晶体管T5、第一电容器C1和第二电容器C2构成电位初始化模块110(如图5A所示),该电位初始化模块110的功能将在下面描述。

[0045] 在阈值电压存储阶段,发光控制信号EM和第一扫描信号为Scan1为低电位,第二扫描信号Scan2为高电位;此时,第一薄膜晶体管T1、第二薄膜晶体管T2和第四薄膜晶体管T4导通,而其余薄膜晶体管截止。第二薄膜晶体管T2的源极接收为高电位的数据信号Vdata,

此时第二节点s处的电压 $V_s = V_{data}$,第二节点s处的电压 V_s 对第一电容器C1进行充电,直至第二节点s和第一节点g之间的压差 $V_s - V_g = V_{th}$ 为止,此时 $V_g = V_s - V_{th} = V_{data} - V_{th}$,其中 V_{th} 为第一薄膜晶体管T1的阈值电压。此外,将阈值电压 V_{th} 的电位存储在第一电容器C1中。

[0046] 进一步地,在阈值电压存储阶段,第一薄膜晶体管T1、第二薄膜晶体管T2、第四薄膜晶体管T4、第一电容器C1和第二电容器C2构成阈值电压存储模块120(如图5B所示),该阈值电压存储模块120的功能将在下面描述。

[0047] 在发光驱动阶段,发光控制信号EM、第一扫描信号为Scan1和第二扫描信号Scan2均为高电位,此时,第一薄膜晶体管T1、第三薄膜晶体管T3和第六薄膜晶体管T6导通,而其余薄膜晶体管截止。由于第三薄膜晶体管T3导通,第二节点s处的电压 $V_s = OVDD$ 。根据电容耦合原理,第一节点g处的电压 $V_g = V_{data} - V_{th} + \Delta V$,其中, $\Delta V = (OVDD - V_{data}) * C1 / (C1 + C2)$;此时第二节点s和第一节点g之间的压差 $V_s - V_g = OVDD - (V_{data} - V_{th} + \Delta V) = OVDD - V_{data} + V_{th} - \Delta V$ 。

[0048] 这样,流经有机发光二极管OLED的电流I表示为:

$$[0049] \quad I = K (V_{sg} - V_{th})^2 = K (OVDD - V_{data} + V_{th} - \Delta V - V_{th})^2 = K (OVDD - V_{data} - \Delta V)^2,$$

[0050] 其中,K表示第一薄膜晶体管T1的本征导电因子,由第一薄膜晶体管T1本身特性决定。

[0051] 由上可知 ΔV 也与第一薄膜晶体管T1的阈值电压 V_{th} 无关,因此,在流经有机发光二极管OLED的电流I的表达式中,电流I与第一薄膜晶体管T1的阈值电压 V_{th} 无关,这样可以消除第一薄膜晶体管T1的阈值电压 V_{th} 漂移引起的画面显示不良现象。

[0052] 进一步地,在发光驱动阶段,由第一薄膜晶体管T1、第三薄膜晶体管T3和第六薄膜晶体管T6导通第一电容器C1和第二电容器C2构成发光显示模块130(如图5C所示),发光显示模块130的功能将在下面描述。

[0053] 由上面描述的像素驱动电路的工作过程可知,电位初始化模块110用于在电位初始化阶段根据处于低电位的发光控制信号EM和第二扫描信号Scan2、处于高电位的第一扫描信号Scan1以及初始化信号Vini进行电位初始化。

[0054] 阈值电压存储模块120用于在阈值电压存储阶段根据处于低电位的发光控制信号EM和第一扫描信号Scan1、处于高电位的第二扫描信号Scan2以及数据信号Vdata进行阈值电压存储,即将阈值电压 V_{th} 的电位存储在第一电容器C1中。

[0055] 发光显示模块130用于在发光驱动阶段根据处于高电位的发光控制信号EM、第一扫描信号Scan1和第二扫描信号Scan2对有机发光二极管OLED进行驱动,以使有机发光二极管OLED进行发光。

[0056] 虽然已经参照特定实施例示出并描述了本发明,但是本领域的技术人员将理解:在不脱离由权利要求及其等同物限定的本发明的精神和范围的情况下,可在此进行形式和细节上的各种变化。

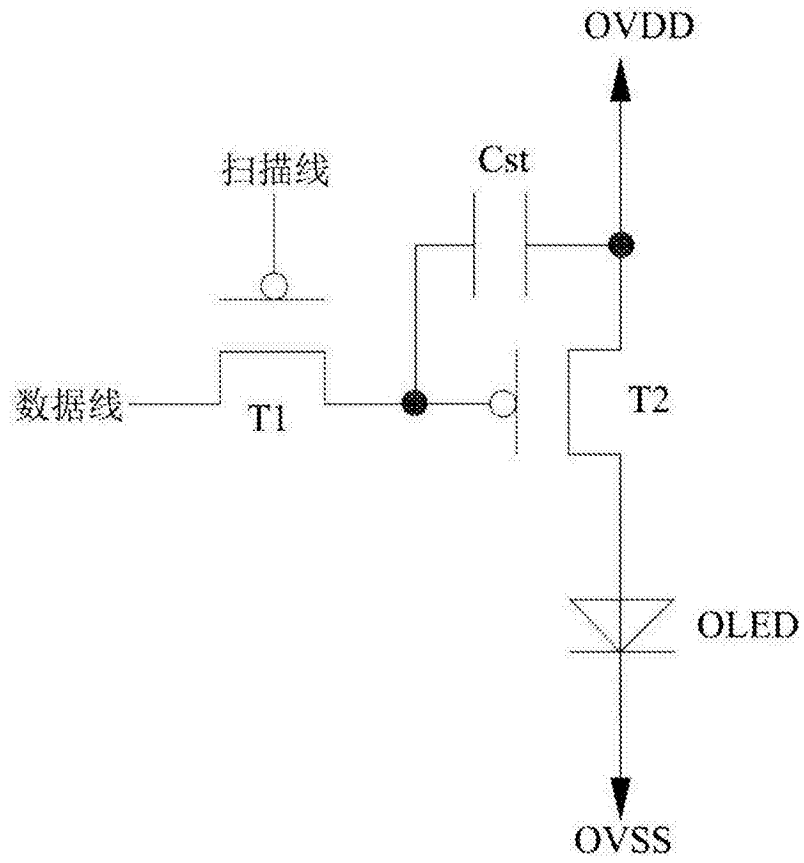


图1

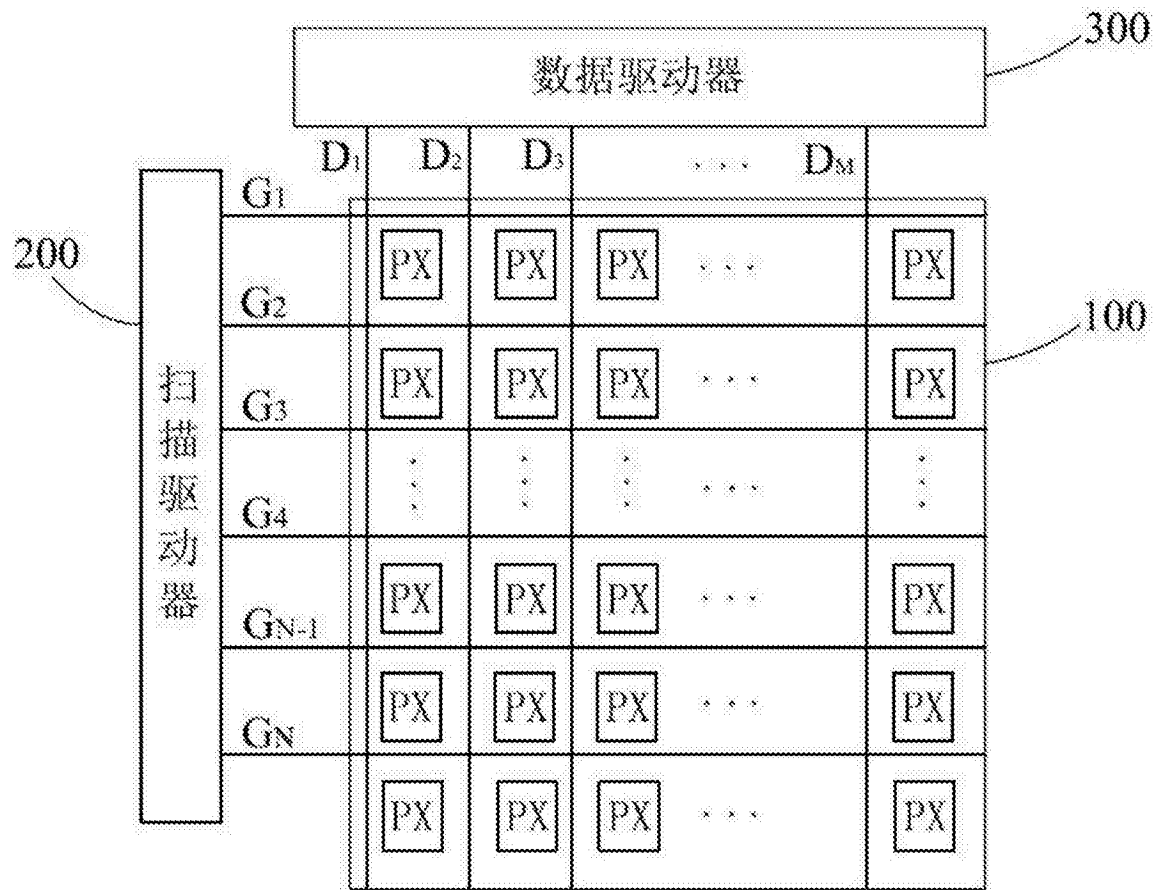


图2

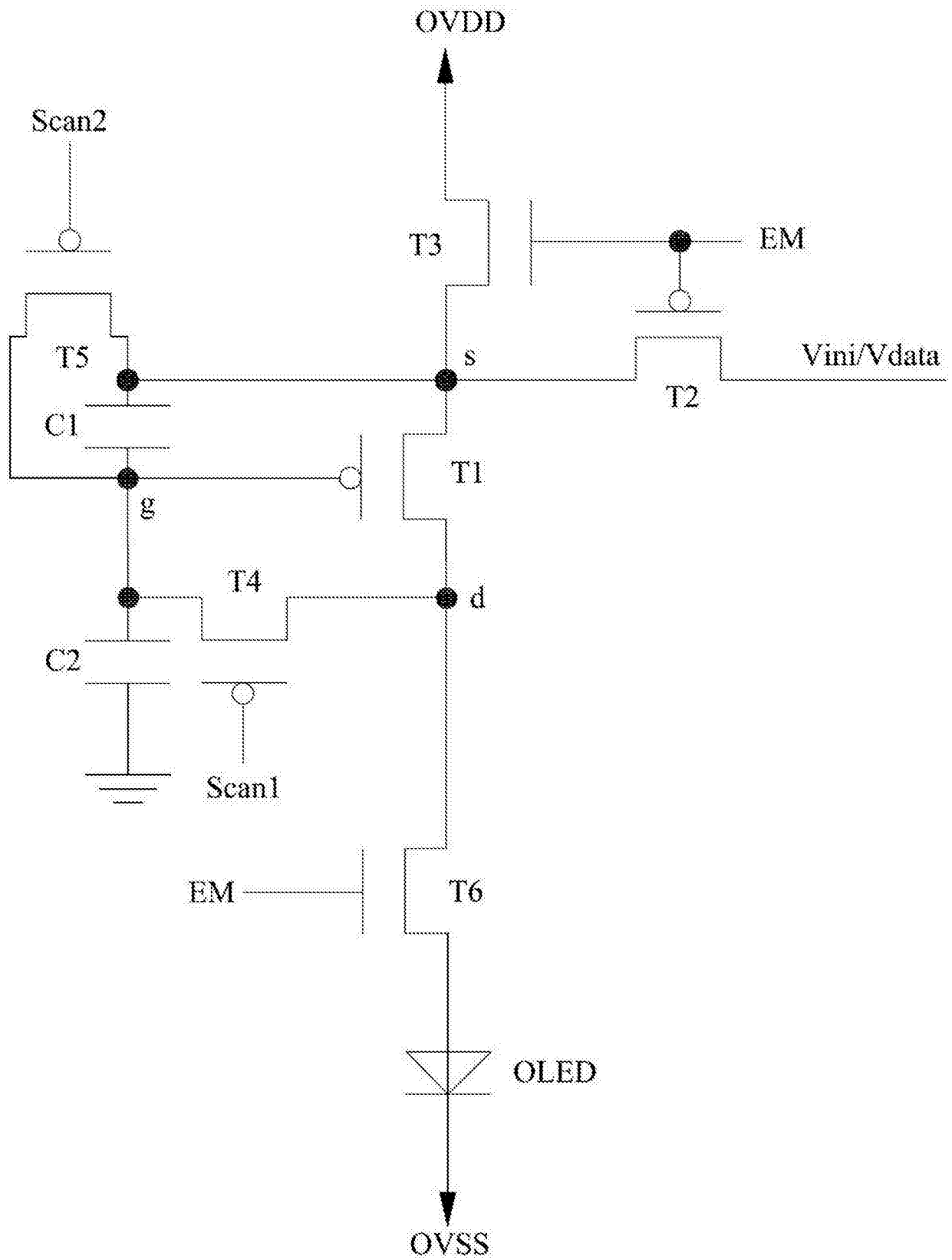


图3

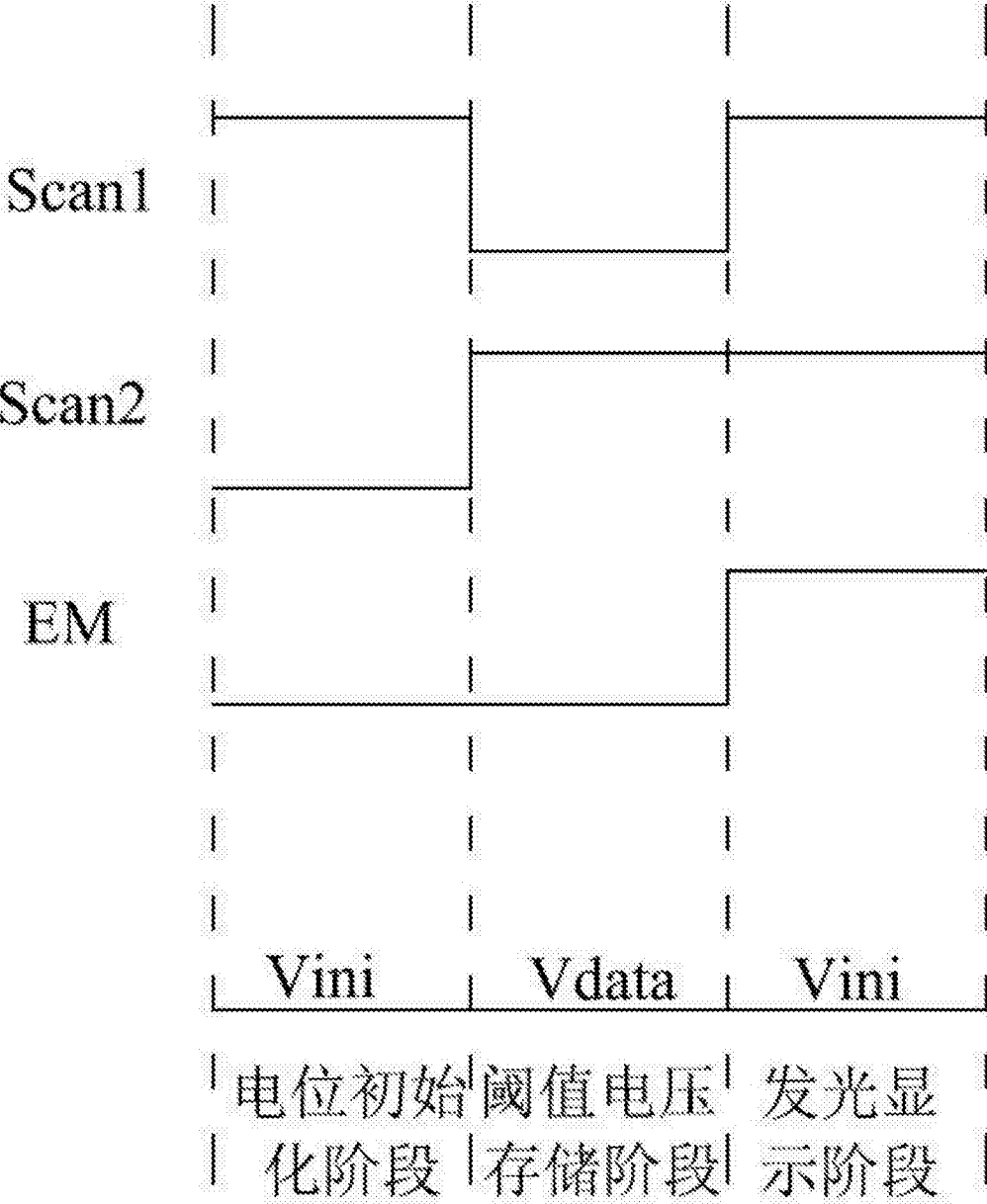


图4

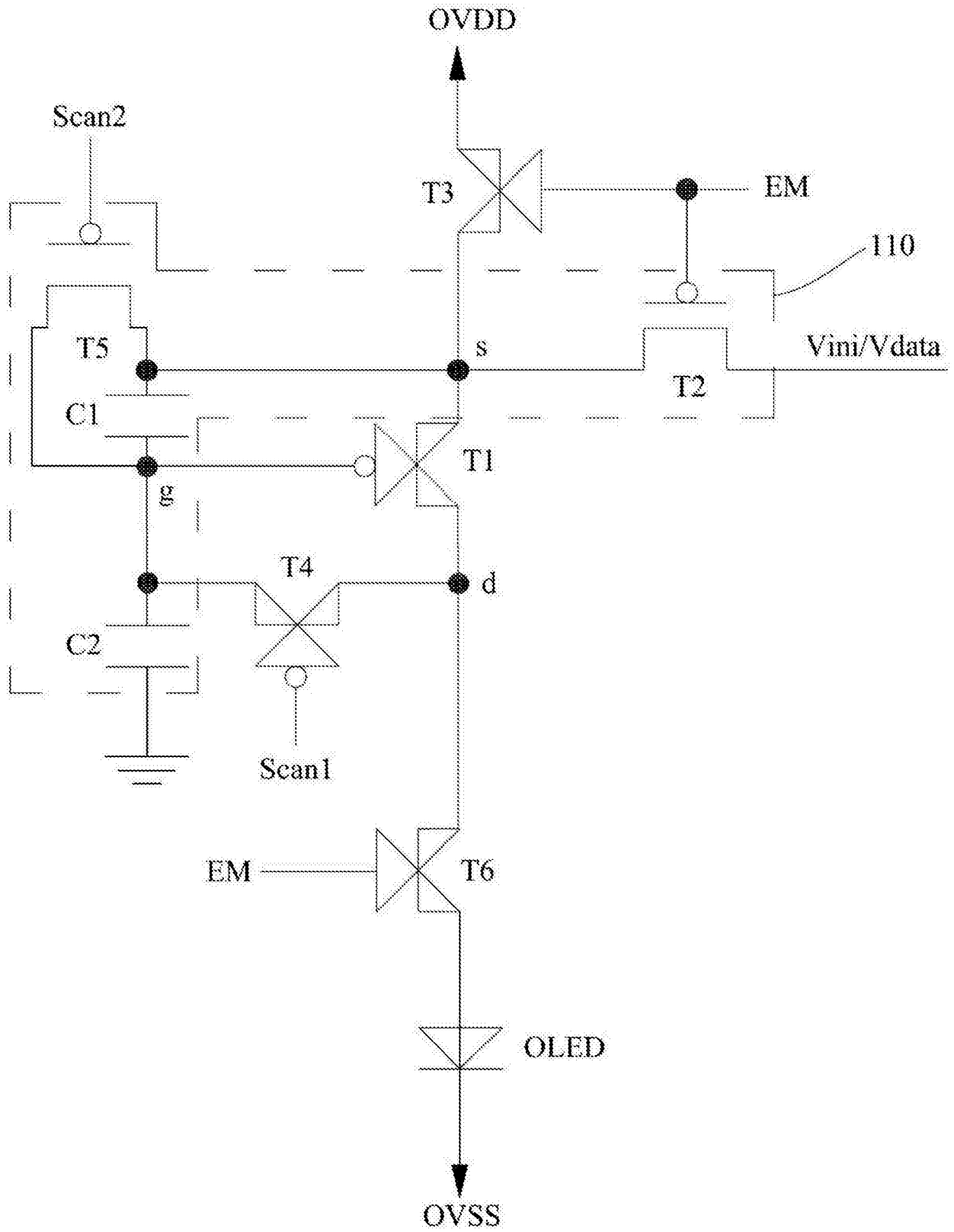


图5A

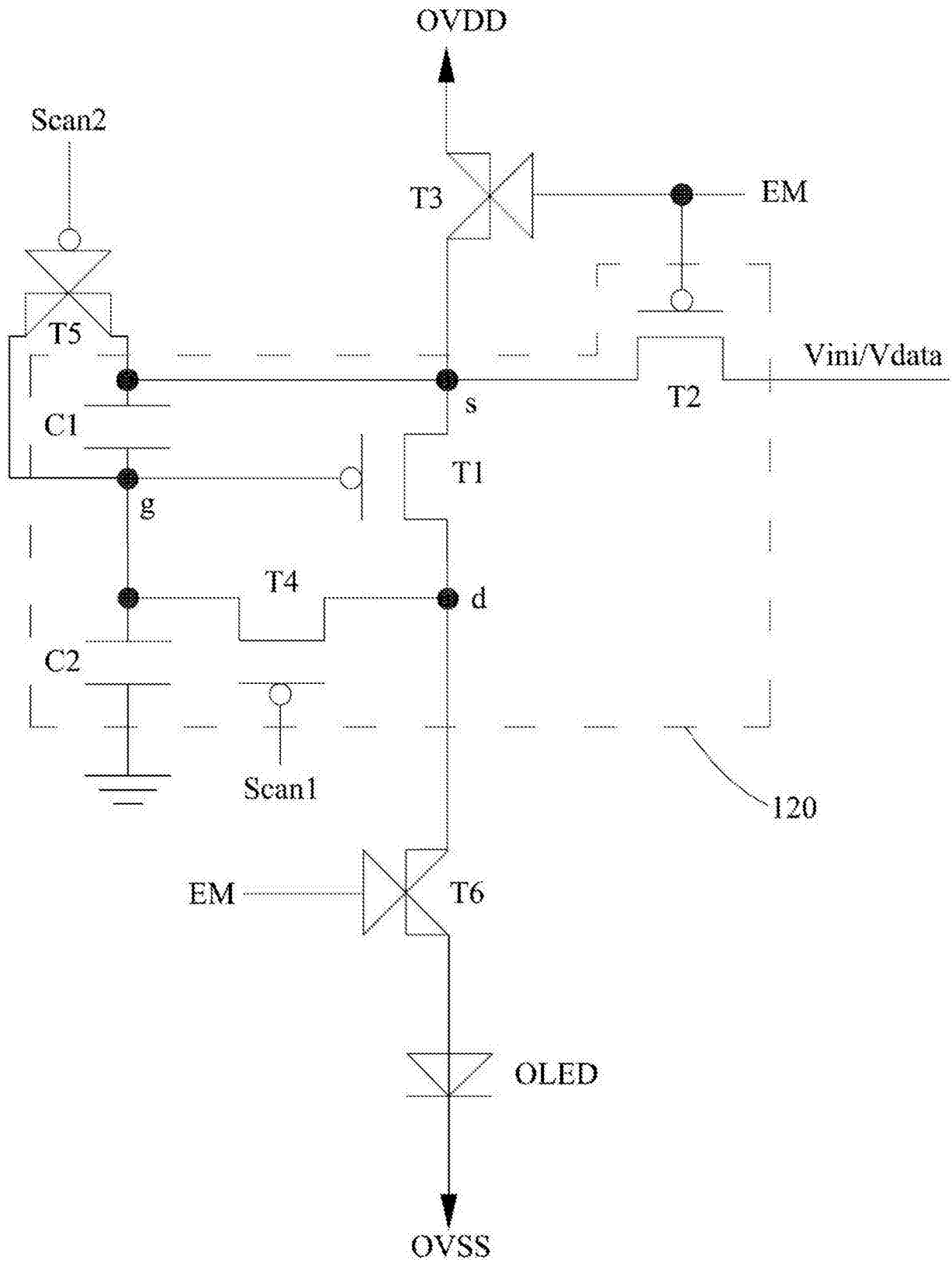


图5B

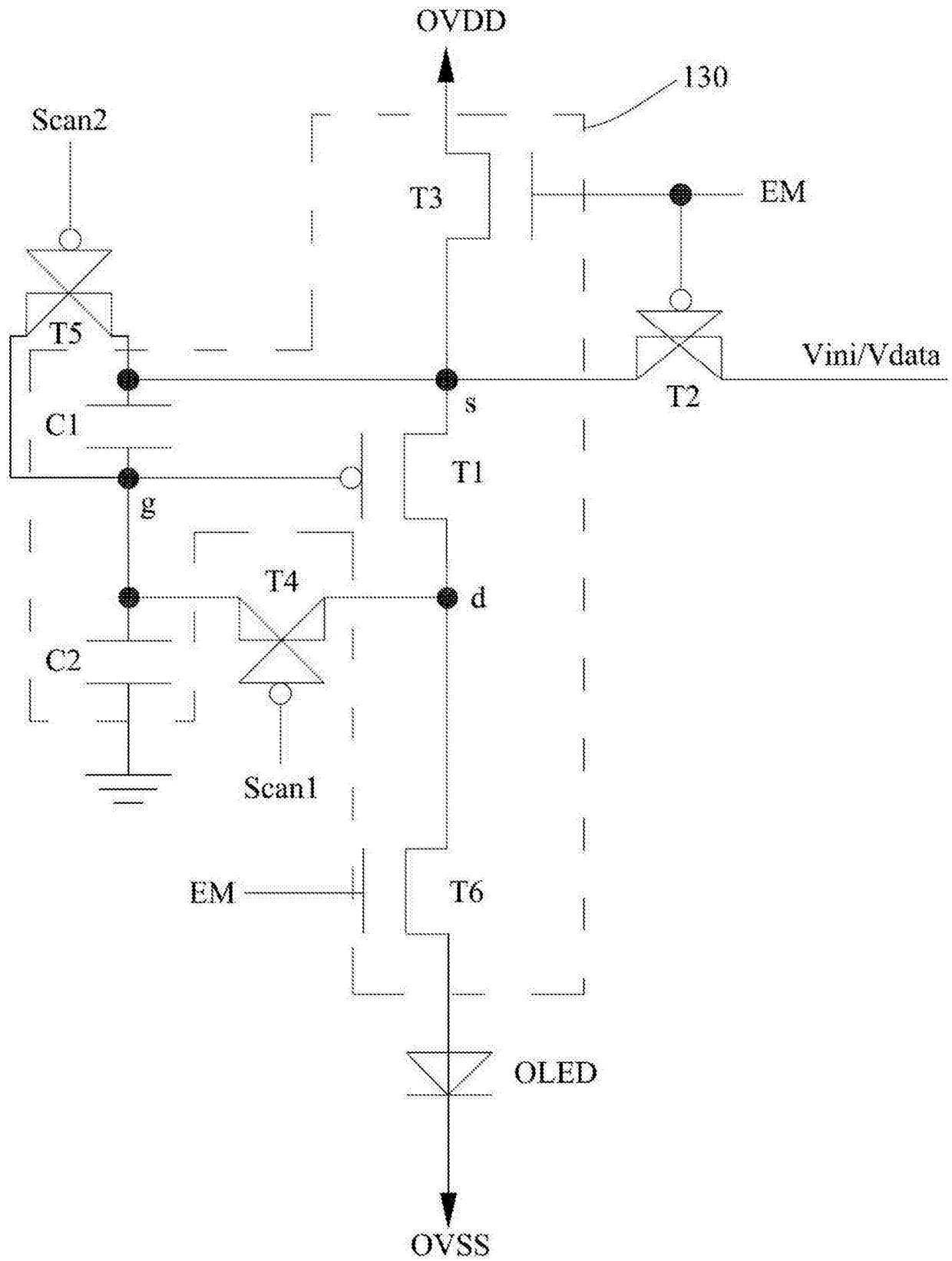


图5C

专利名称(译)	像素驱动电路及有机发光二极管显示器		
公开(公告)号	CN107591123A	公开(公告)日	2018-01-16
申请号	CN2017110902396.2	申请日	2017-09-29
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	常勃彪 陈小龙 温亦谦 周明忠		
发明人	常勃彪 陈小龙 温亦谦 周明忠		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3208		
代理人(译)	孙伟峰		
其他公开文献	CN107591123B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种像素驱动电路及具有该像素驱动电路的有机发光二极管显示器。该像素驱动电路采用6T2C像素结构，以对像素中驱动薄膜晶体管的阈值电压进行有效补偿，使流经有机发光二极管的电流与驱动薄膜晶体管的阈值电压无关，从而消除因第一薄膜晶体管的阈值电压漂移而引起的画面显示不良的现象。

