

1. 一种像素电路,其特征在于,包括:

第一薄膜晶体管,连接在第三节点与第三电源之间,其栅极连接到第三扫描线;

第二薄膜晶体管,连接在第三节点与有机发光二极管的阳极之间,其栅极连接到第一扫描线;

第三薄膜晶体管,连接在第二节点与第三节点之间,其栅极连接到第二扫描线;

第四薄膜晶体管,连接在数据线与第一节点之间;

第五薄膜晶体管,连接在第一节点与第三电源之间,其栅极连接到第一扫描线;

第六薄膜晶体管,连接在第七薄膜晶体管的漏极与第三节点之间,其栅极连接到第二节点;

第七薄膜晶体管,连接在第一电源与第六薄膜晶体管的源极之间;

第一电容,连接在第一节点与第二节点之间,用于存储信号。

2. 如权利要求1所述的像素电路,其特征在于,还包括第二电容,所述第二电容连接在第二节点与第二扫描线之间,用于响应所述第二扫描线所提供的扫描信号以对所述第二节点处的电压进行升压。

3. 如权利要求1所述的像素电路,其特征在于,所述第一电源和第二电源用作所述有机发光二极管的驱动电源,所述第三电源用于为所述第六薄膜晶体管的栅极、所述第六薄膜晶体管的漏极以及所述有机发光二极管的阳极提供初始化电平。

4. 如权利要求2所述的像素电路,其特征在于,驱动所述像素电路的扫描周期包括第一阶段至第五阶段;

所述有机发光二极管的阳极在所述第一阶段至第三阶段之间进行初始化,所述第六薄膜晶体管的栅极和漏极在所述第二阶段进行初始化,所述第六薄膜晶体管的阈值电压在所述第四阶段进行采样;所述第六薄膜晶体管的栅极电压在第五阶段通过所述第二电容进行升压。

5. 如权利要求4所述的像素电路,其特征在于,所述第七薄膜晶体管在所述第一阶段一直处于截止状态。

6. 如权利要求1所述的像素电路,其特征在于,所述第六薄膜晶体管提供至所述有机发光二极管的电流由所述数据线提供的数据电压和所述第三电源提供的初始化电压决定,而与所述第一电源和第二电源提供的电源电压和所述第六薄膜晶体管的阈值电压无关。

7. 一种如权利要求2至6中任一项所述的像素电路的驱动方法,其特征在于,扫描周期分为第一阶段、第二阶段、第三阶段、第四阶段和第五阶段,其中,

在第一阶段,第一扫描线提供的扫描信号保持低电平,第二扫描线和第四扫描线提供的扫描信号保持高电平,第三扫描线提供的扫描信号由高电平变为低电平,第五扫描线提供的扫描信号由低电平变成高电平,所述第一薄膜晶体管由截止变为导通,所述第七薄膜晶体管由导通变为截止,通过所述第一薄膜晶体管和第二薄膜晶体管对所述有机发光二极管的阳极进行初始化;

在第二阶段,第一扫描线和第三扫描线提供的扫描信号保持低电平,第四扫描线和第五扫描线提供的扫描信号保持高电平,第二扫描线提供的扫描信号由高电平变为低电平,所述第三薄膜晶体管由截止变为导通,通过所述第一薄膜晶体管和第三薄膜晶体管对所述第六薄膜晶体管的栅极和漏极进行初始化;

在第三阶段,第二扫描线和第三扫描线提供的扫描信号保持低电平,第五扫描线提供的扫描信号保持高电平,第一扫描线提供的扫描信号由低电平变为高电平,第四扫描线提供的扫描信号由高电平变为低电平,所述第二薄膜晶体管和第五薄膜晶体管均由导通变为截止,所述第四薄膜晶体管导通,停止对所述有机发光二极管阳极的初始化并将数据电压传输至第一电容的一端;

在第四阶段,第一扫描线提供的扫描信号保持高电平,第二扫描线和第四扫描线提供的扫描信号保持低电平,第三扫描线提供的扫描信号由低电平变为高电平,第五扫描线提供的扫描信号由高电平变为低电平,所述第一薄膜晶体管由导通变为截止,所述第七薄膜晶体管由截止变成导通,停止对所述第六薄膜晶体管的初始化并开始对所述第六薄膜晶体管的阈值电压进行采样;

在第五阶段,第二扫描线提供的扫描信号由低电平变为高电平,第三薄膜晶体管由导通变为截止,此时所述第二电容对所述第二节点进行升压;第三薄膜晶体管截止之后,第一扫描线提供的扫描信号由高电平变为低电平,同时第四扫描线提供的扫描信号由低电平变为高电平,所述第二薄膜晶体管和第五薄膜晶体管均由截止变为导通,所述第四薄膜晶体管由导通变为截止,所述第六薄膜晶体管导通,输出电流以驱动所述有机发光二极管发光。

8. 如权利要求7所述的像素电路的驱动方法,其特征在于,在所述第一阶段,将所述第七薄膜晶体管保持为截止状态。

9. 如权利要求7所述的像素电路的驱动方法,其特征在于,当所述第一薄膜晶体管和所述第二薄膜晶体管共同导通时,由所述第三电源对所述有机发光二极管的阳极进行初始化;

当所述第一薄膜晶体管和第三薄膜晶体管共同导通时,由所述第三电源对所述第六薄膜晶体管的栅极和漏极进行初始化。

10. 一种有机发光显示器,其特征在于,包括:如权利要求1至6中任一项所述的像素电路。

像素电路及其驱动方法和有机发光显示器

技术领域

[0001] 本发明涉及平板显示技术领域,特别涉及一种像素电路及其驱动方法和有机发光显示器。

背景技术

[0002] 有机发光显示器(英文全称Organic Lighting Emitting Display,简称OLED)能够自行发光,不像薄膜晶体管液晶显示器(英文全称Thin Film Transistor liquid crystal display,简称TFT-LCD)需要背光系统(backlight system)才能点亮,因此可视度和亮度均更高,而且更轻薄。目前,有机发光显示器被誉为可以取代薄膜晶体管液晶显示器的新一代显示器。

[0003] 请参考图1,其为现有技术的有机发光显示器的像素的电路图。如图1所示,有机发光显示器的每个像素包括像素电路10和有机发光二极管OLED,所述像素电路10与数据线Dm和扫描线Sn连接,并控制所述有机发光二极管OLED的发光,其中,所述像素电路10包括开关薄膜晶体管M1、驱动晶体管M2和存储电容Cst,所述开关薄膜晶体管M1的栅极与扫描线Sn连接,所述开关薄膜晶体管M1的源极与数据线Dm连接,所述驱动晶体管M2的栅极与所述开关薄膜晶体管M1的漏极连接,所述驱动晶体管M2的源极通过第一电源走线(图中未示出)与第一电源ELVDD连接,所述驱动晶体管M2的漏极与所述有机发光二极管OLED的阳极连接,所述有机发光二极管OLED的阴极通过第二电源走线(图中未示出)与第二电源ELVSS连接,所述有机发光二极管OLED根据所述像素电路10提供的电流而发光,所述存储电容Cst连接在所述驱动晶体管M2的栅极和源极之间,用于在预定时间期间维持提供到所述开关薄膜晶体管M1的栅极的数据电压和所述驱动晶体管M2的阈值电压。

[0004] 然而,制造工艺的偏差会而导致薄膜晶体管的阈值电压出现差异。而作为驱动元件的薄膜晶体管,其阈值电压的偏差会导致所述有机发光二极管OLED对于相同亮度的数据信号仍发射出不同亮度的光,造成亮度不均,影响显示效果。

[0005] 而且,由于连接所述第一电源ELVDD和像素电路10的电源走线存在一定的阻抗,当有电流流过时,电源走线会影响实际到达所述像素电路10的电源正压VDD,导致各个像素电路10接收到的电源正压VDD不一致,进而加重亮度不均现象。如果驱动晶体管M2被彻底导通,产生过冲电流,将会缩短所述驱动晶体管M2和有机发光二极管OLED的使用寿命。

发明内容

[0006] 本发明的目的在于提供一种像素电路及其驱动方法和有机发光显示器,以解决现有的有机发光显示器亮度不均的问题。

[0007] 为解决上述问题,本发明提供一种像素电路,所述像素电路包括:

[0008] 第一薄膜晶体管,连接在第三节点与第三电源之间,其栅极连接到第三扫描线;

[0009] 第二薄膜晶体管,连接在第三节点与有机发光二极管的阳极之间,其栅极连接到第一扫描线;

- [0010] 第三薄膜晶体管,连接在第二节点与第三节点之间,其栅极连接到第二扫描线;
- [0011] 第四薄膜晶体管,连接在数据线与第一节点之间;
- [0012] 第五薄膜晶体管,连接在第一节点与第三电源之间,其栅极连接到第一扫描线;
- [0013] 第六薄膜晶体管,连接在第七薄膜晶体管的漏极与第三节点之间,其栅极连接到第二节点;
- [0014] 第七薄膜晶体管,连接在第一电源与第六薄膜晶体管的源极之间;
- [0015] 第一电容,连接在第一节点与第二节点之间,用于存储信号。
- [0016] 可选的,在所述的像素电路中,还包括第二电容,所述第二电容连接在第二节点与第二扫描线之间,用于响应所述第二扫描线所提供的扫描信号以对所述第二节点处的电压进行升压。
- [0017] 可选的,在所述的像素电路中,所述第一电源和第二电源用作所述有机发光二极管的驱动电源,所述第三电源用于为所述第六薄膜晶体管的栅极、所述第六薄膜晶体管的漏极以及所述有机发光二极管的阳极提供初始化电平。
- [0018] 可选的,在所述的像素电路中,驱动所述像素电路的扫描周期包括第一阶段至第五阶段;
- [0019] 所述有机发光二极管的阳极在所述第一阶段至第三阶段之间进行初始化,所述第六薄膜晶体管的栅极和漏极在所述第二阶段进行初始化,所述第六薄膜晶体管的阈值电压在所述第四阶段进行采样;所述第六薄膜晶体管的栅极电压在第五阶段通过所述第二电容进行升压。
- [0020] 可选的,在所述的像素电路中,所述第七薄膜晶体管在所述第一阶段一直处于截止状态。
- [0021] 可选的,在所述的像素电路中,所述第六薄膜晶体管提供至所述有机发光二极管的电流由所述数据线提供的数据电压和所述第三电源提供的初始化电压决定,而与所述第一电源和第二电源提供的电源电压和所述第六薄膜晶体管的阈值电压无关。
- [0022] 相应的,本发明还提供了一种像素电路的驱动方法,所述像素电路的驱动方法包括:
- [0023] 扫描周期分为第一阶段、第二阶段、第三阶段、第四阶段和第五阶段,其中,
- [0024] 在第一阶段,第一扫描线提供的扫描信号保持低电平,第二扫描线和第四扫描线提供的扫描信号保持高电平,第三扫描线提供的扫描信号由高电平变为低电平,第五扫描线提供的扫描信号由低电平变成高电平,所述第一薄膜晶体管由截止变为导通,所述第七薄膜晶体管由导通变为截止,通过所述第一薄膜晶体管和第七薄膜晶体管对所述有机发光二极管的阳极进行初始化;
- [0025] 在第二阶段,第一扫描线和第三扫描线提供的扫描信号保持低电平,第四扫描线和第五扫描线提供的扫描信号保持高电平,第二扫描线提供的扫描信号由高电平变为低电平,所述第三薄膜晶体管由截止变为导通,通过所述第一薄膜晶体管和第三薄膜晶体管对所述第六薄膜晶体管的栅极和漏极进行初始化;
- [0026] 在第三阶段,第二扫描线和第三扫描线提供的扫描信号保持低电平,第五扫描线提供的扫描信号保持高电平,第一扫描线提供的扫描信号由低电平变为高电平,第四扫描线提供的扫描信号由高电平变为低电平,所述第二薄膜晶体管和第五薄膜晶体管均由导通

变为截止,所述第四薄膜晶体管导通,停止对所述有机发光二极管阳极的初始化并将数据电压传输至第一电容的一端;

[0027] 在第四阶段,第一扫描线提供的扫描信号保持高电平,第二扫描线和第四扫描线提供的扫描信号保持低电平,第三扫描线提供的扫描信号由低电平变为高电平,第五扫描线提供的扫描信号由高电平变为低电平,所述第一薄膜晶体管由导通变为截止,所述第七薄膜晶体管由截止变成导通,停止对所述第六薄膜晶体管的初始化并开始对所述第六薄膜晶体管的阈值电压进行采样;

[0028] 在第五阶段,第二扫描线提供的扫描信号由低电平变为高电平,第三薄膜晶体管由导通变为截止,此时所述第二电容对所述第二节点进行升压;第三薄膜晶体管截止之后,第一扫描线提供的扫描信号由高电平变为低电平,同时第四扫描线提供的扫描信号由低电平变为高电平,所述第二薄膜晶体管和第五薄膜晶体管均由截止变为导通,所述第四薄膜晶体管由导通变为截止,所述第六薄膜晶体管导通,输出电流以驱动所述有机发光二极管发光。

[0029] 可选的,在所述的像素电路的驱动方法中,在所述第一阶段,将所述第七薄膜晶体管保持为截止状态。

[0030] 可选的,在所述的像素电路的驱动方法中,当所述第一薄膜晶体管和第三薄膜晶体管共同导通时,由所述第三电源对所述有机发光二极管的阳极进行初始化;

[0031] 当所述第一薄膜晶体管和第三薄膜晶体管共同导通时,由所述第三电源对所述第六薄膜晶体管的栅极和漏极进行初始化。

[0032] 相应的,本发明还提供了一种有机发光显示器,所述有机发光显示器包括如上所述的像素电路。

[0033] 在本发明提供的像素电路及其驱动方法和有机发光显示器中,所述像素电路通过所述第一薄膜晶体管和第三薄膜晶体管对所述有机发光二极管的阳极进行初始化,通过所述第一薄膜晶体管和第三薄膜晶体管对作为驱动元件的第六薄膜晶体管的栅极和漏极进行初始化,同时通过所述第七薄膜晶体管消除初始化过程中的过冲电流,由此增加了所述有机发光二极管和第六薄膜晶体管的使用寿命,而且,作为驱动元件的第六薄膜晶体管所输出的电流与第六薄膜晶体管的阈值电压和电源走线的阻抗无关,因此能够避免由薄膜晶体管的阈值电压偏差和电源走线的阻抗不同所造成的亮度不均,进而提高有机发光显示器的显示质量。

附图说明

[0034] 图1是现有技术的有机发光显示器的像素的电路图;

[0035] 图2是本发明实施例一的像素电路的电路图;

[0036] 图3是本发明实施例一的像素电路的驱动方法的时序图;

[0037] 图4是本发明实施例二的像素电路的电路图;

[0038] 图5是本发明实施例二的像素电路的驱动方法的时序图;

[0039] 图6是本发明实施例三的像素电路的电路图;

[0040] 图7是本发明实施例三的像素电路的驱动方法的时序图。

具体实施方式

[0041] 以下结合附图和具体实施例对本发明提出的一种像素电路及其驱动方法和有机发光显示器作进一步详细说明。根据下面说明和权利要求书,本发明的优点和特征将更清楚。需说明的是,附图均采用非常简化的形式且均使用非精准的比例,仅用以方便、明晰地辅助说明本发明实施例的目的。

[0042] 【实施例一】

[0043] 请参考图2,其为本发明实施例一的像素电路的结构示意图。如图2所示,所述像素电路20包括:第一薄膜晶体管M1,连接在第三节点N3与第三电源VREF之间,其栅极连接到第三扫描线S3;第二薄膜晶体管M2,连接在第三节点N3与有机发光二极管的阳极之间,其栅极连接到第一扫描线S1;第三薄膜晶体管M3,连接在第二节点N2与第三节点N3之间,其栅极连接到第二扫描线S2;第四薄膜晶体管M4,连接在数据线DATA与第一节点N1之间;第五薄膜晶体管M5,连接在第一节点N1与第三电源VREF之间,其栅极连接到第一扫描线S1;第六薄膜晶体管M6,连接在第七薄膜晶体管M7的漏极与第三节点N3之间,其栅极连接到第二节点N2;第七薄膜晶体管M7,连接在第一电源ELVDD与第六薄膜晶体管M6的源极之间;第一电容C1,连接在第一节点N1与第二节点N2之间,用于存储信号。

[0044] 具体的,所述像素电路20通过电源走线与外部电源,包括第一电源ELVDD,第二电源ELVSS和第三电源VREF连接。其中,所述第一电源ELVDD和第二电源ELVSS用作有机发光二极管OLED的驱动电源,所述第三电源VREF用于提供初始化电压。所述第一电源ELVDD提供的第一电源电压一般为高电平,所述第二电源ELVSS提供的第二电源电压一般为低电压,所述第三电源VREF提供的初始化电压一般为负压或者接近0V的低电压。

[0045] 如图2所示,所述有机发光二极管OLED的阳极与所述像素电路20连接,所述有机发光二极管OLED的阴极通过第二电源走线(图中未示出)连接至所述第二电源ELVSS,在所述像素电路20中,所述第七薄膜晶体管M7的源极通过第一电源走线(图中未示出)连接至所述第一电源ELVDD,所述第六薄膜晶体管M6的源极与所述第七薄膜晶体管M7的漏极连接,所述第六薄膜晶体管M6的栅极与第三薄膜晶体管M3的源极连接,所述第六薄膜晶体管M6的漏极、第三薄膜晶体管M3的漏极、第一薄膜晶体管M1的源极和第二薄膜晶体管M2的源极均连接至第三节点N3,所述第二薄膜晶体管M2的漏极与所述有机发光二极管OLED的阳极连接。

[0046] 其中,所述第六薄膜晶体管M6作为驱动晶体管为所述有机发光二极管OLED提供电流,所述有机发光二极管OLED响应电流而发光。

[0047] 请继续参考图2,所述第一薄膜晶体管M1的漏极和所述第五薄膜晶体管M5的漏极均与所述第三电源VREF连接,所述第四薄膜晶体管M4的漏极、第五薄膜晶体管M5的源极以及第一电容C1的一端均连接至第一节点N1,所述第一电容C1的另一端、第二电容C2的另一端和第三薄膜晶体管M3的源极均连接至第二节点N2,所述第二薄膜晶体管M2和第五薄膜晶体管M5的栅极均与第一扫描线S1连接,所述第五薄膜晶体管M5响应于所述第一扫描线S1所提供的扫描信号,将来自第三电源VREF提供的参考电压提供给所述第一节点N1,所述第一薄膜晶体管M1的栅极与第三扫描线S3连接,所述第一薄膜晶体管M1响应于所述第三扫描线S3所提供的扫描信号,将来自第三电源VREF提供的参考电压提供给所述第三节点N3,所述第二电容C2的一端与第三薄膜晶体管M3的栅极均与第二扫描线S2连接,所述第三薄膜晶体

管M3响应于所述第二扫描线S2所提供的扫描信号,将来自第三电源VREF提供的初始化电压提供给所述第二节点N2。

[0048] 如图2所示,当所述第五薄膜晶体管M5导通时所述初始化电压Vref施加到第一节点N1,当所述第一薄膜晶体管M1导通时所述初始化电压Vref施加到第三节点N3,当所述第一薄膜晶体管M1和第三薄膜晶体管M3同时导通时所述初始化电压Vref施加到第二节点N2和第三节点N3。

[0049] 请继续参考图2,所述第四薄膜晶体管M4的栅极与第四扫描线S4连接,所述第四薄膜晶体管M4的源极与数据线DATA连接,驱动芯片(图中未示出)输出的数据电压Vdata通过所述数据线DATA进行传输,所述第四薄膜晶体管M4的漏极分别与所述第一电容C1的一端和所述第五薄膜晶体管M5的源极连接,所述第四薄膜晶体管M4响应于所述第四扫描线S4所提供的扫描信号,将经由数据线DATA传输的数据电压Vdata提供给所述第一节点N1。

[0050] 所述像素电路20还包括第二电容C2,所述第二电容C2连接在第二节点N2与第二扫描线S2之间,用来响应于所述第二扫描线S2所提供的扫描信号,对所述第二节点N2处的电压进行升压。如图2所示,所述第一电容C1的一端与所述第四薄膜晶体管M4的漏极和第五薄膜晶体管M5的源极连接,所述第一电容C1的另一端与所述第六薄膜晶体管M6的栅极、第三薄膜晶体管M3的源极和第二电容C2的一端连接,所述第二电容C2的另一端连接至第二扫描线S2。

[0051] 其中,所述第一电容C1作为存储电容,用于存储信号。当所述第二节点N2和所述第一节点N1的差电压充至所述第一电容C1,所述第一电容C1由此保持电压信号。所述第二电容C2作为升压电容,响应于所述第二扫描线S2所提供的扫描信号而对所述第二节点N2处的电压进行升压。当所述第二扫描线S2提供的扫描信号从低电平跳到高电平时,跳变的电压将会增加到第六薄膜晶体管M6的栅极,使得所述第六薄膜晶体管M6的栅极电压Vg6升高,从而减少所述第六薄膜晶体管M6的漏电流,进而提高显示对比度。

[0052] 本实施例中,所述像素电路20为一种7T2C型电路结构,包括7个薄膜晶体管和2个电容,所述7个薄膜晶体管均为P型薄膜晶体管(TFT)。所述像素电路20分别与5条扫描线连接。其中,所述第一扫描线S1与所述第二薄膜晶体管M2和第五薄膜晶体管M5的栅极相连,用于控制初始化和稳定电容。所述第二扫描线S2与所述第三薄膜晶体管M3的栅极相连,用于控制驱动晶体管的阈值电压的采样。所述第三扫描线S3与所述第一薄膜晶体管M1的栅极相连,用于控制所述有机发光二极管OLED阳极的初始化。所述第四扫描线S4与所述第四薄膜晶体管M4的栅极相连,用于控制数据电压Vdata的写入。所述第五扫描线S5与所述第七薄膜晶体管M7的栅极相连,用于在初始化的过程中控制驱动晶体管的过冲电流。

[0053] 与没有第二电容C2的7T1C结构的像素电路相比,具有第二电容C2的7T2C结构的像素电路中第二节点N2的电压会被增大,驱动晶体管的漏电流更小,因此显示的对比度更高。

[0054] 相应的,本发明还提供了一种像素电路的驱动方法。请结合参考图2和图3,所述像素电路的驱动方法包括:

[0055] 扫描周期分为第一阶段T1、第二阶段T2、第三阶段T3、第四阶段T4和第五阶段T5,其中,

[0056] 在第一阶段T1,第一扫描线S1提供的扫描信号保持低电平,第二扫描线S2和第四扫描线S4提供的扫描信号保持高电平,第三扫描线S3提供的扫描信号由高电平变为低电

平,第五扫描线S5提供的扫描信号由低电平变成高电平,所述第一薄膜晶体管M1由截止变为导通,所述第七薄膜晶体管M7由导通变为截止,通过所述第一薄膜晶体管M1和第二薄膜晶体管M2对所述有机发光二极管OLED的阳极进行初始化;

[0057] 在第二阶段T2,第一扫描线S1和第三扫描线S3提供的扫描信号保持低电平,第四扫描线S4和第五扫描线S5提供的扫描信号保持高电平,第二扫描线S2提供的扫描信号由高电平变为低电平,所述第三薄膜晶体管M3由截止变为导通,通过所述第一薄膜晶体管M1和第三薄膜晶体管M3对所述第六薄膜晶体管M6的栅极和漏极进行初始化;

[0058] 在第三阶段T3,第二扫描线S2和第三扫描线S3提供的扫描信号保持低电平,第五扫描线S5提供的扫描信号保持高电平,第一扫描线S1提供的扫描信号由低电平变为高电平,第四扫描线S4提供的扫描信号由高电平变为低电平,所述第二薄膜晶体管M2和第五薄膜晶体管M5均由导通变为截止,所述第四薄膜晶体管M4导通,停止对所述有机发光二极管OLED阳极的初始化并将数据电压Vdata传输至第一电容C1的一端;

[0059] 在第四阶段T4,第一扫描线S1提供的扫描信号保持高电平,第二扫描线S2和第四扫描线S4提供的扫描信号保持低电平,第三扫描线S3提供的扫描信号由低电平变为高电平,第五扫描线S5提供的扫描信号由高电平变为低电平,所述第一薄膜晶体管M1由导通变为截止,所述第七薄膜晶体管M7由截止变成导通,停止对所述第六薄膜晶体管M6的初始化并开始对所述第六薄膜晶体管M6的阈值电压进行采样;

[0060] 在第五阶段T5,第二扫描线S2提供的扫描信号由低电平变为高电平,所述第三薄膜晶体管M3由导通变为截止,通过所述第二电容C2对所述第二节点N2进行升压;所述第三薄膜晶体管M3截止之后,第一扫描线S1提供的扫描信号由高电平变为低电平,同时第四扫描线S4提供的扫描信号由低电平变为高电平,所述第二薄膜晶体管M2和第五薄膜晶体管M5均由截止变为导通,所述第四薄膜晶体管M4由导通变为截止,所述第六薄膜晶体管M6导通,输出电流以驱动所述有机发光二极管OLED发光。

[0061] 具体的,在第一阶段T1,由于第三扫描线S3提供的扫描信号由高电平变为低电平,所述第一薄膜晶体管M1由截止变为导通,由于第五扫描线S5提供的扫描信号由低电平变成高电平,所述第七薄膜晶体管M7由导通变为截止,此时所述第三电源VREF提供的初始化电压Vref经由所述第一薄膜晶体管M1和第二薄膜晶体管M2施加到所述有机发光二极管OLED的阳极,从而对所述有机发光二极管OLED的阳极进行初始化,即将所述有机发光二极管OLED的阳极电压置为低电平。

[0062] 在此过程中,通过所述第三电源VREF对所述有机发光二极管OLED的阳极进行初始化,从而增加了所述有机发光二极管OLED的使用寿命,而且,由于所述第七薄膜晶体管M7一直处于截止状态,第一电源ELVDD产生的电流无法通过所述第七薄膜晶体管M7,从而消除了过冲电流。

[0063] 在第二阶段T2,由于第二扫描线S2提供的扫描信号由高电平变为低电平,所述第三薄膜晶体管M3由截止变为导通,此时第三电源VREF提供的初始化电压Vref经由所述第一薄膜晶体管M1和第三薄膜晶体管M3分别施加到所述第六薄膜晶体管M6的栅极和漏极,从而对所述第六薄膜晶体管M6的栅极和漏极进行初始化。

[0064] 在此过程中,通过所述第三电源VREF对作为驱动元件的第六薄膜晶体管M6的栅极和漏极进行初始化,从而增加了驱动晶体管的使用寿命,同时也为阈值电压的采样做准备。

[0065] 在第三阶段T3,由于第一扫描线S1提供的扫描信号由低电平变为高电平,所述第二薄膜晶体管M2和第五薄膜晶体管M5均由导通变为截止,停止对所述有机发光二极管OLED阳极的初始化,由于第四扫描线S4提供的扫描信号由高电平变为低电平,所述第四薄膜晶体管M4导通,数据线DATA将数据电压Vdata传输至第一电容C1的一端。

[0066] 在第四阶段T4,由于第三扫描线S3提供的扫描信号由低电平变为高电平,所述第一薄膜晶体管M1由导通变为截止,停止对所述第六薄膜晶体管M6的初始化,由于第五扫描线S5提供的扫描信号由高电平变为低电平,所述第七薄膜晶体管M7由截止变成导通,第一电源ELVDD提供的第一电源电压VDD传输至所述第六薄膜晶体管M6的源极,所述第二节点N2经由所述第六薄膜晶体管M6和所述第七薄膜晶体管M7,对所述第一电源ELVDD提供的第一电源电压VDD和所述第六薄膜晶体管M6的阈值电压的差电压进行采样,并将第一电源电压VDD和阈值电压的差电压VDD-Vth提供至第二节点N2。其中,Vth是所述第六薄膜晶体管M6的阈值电压的绝对值。

[0067] 在此过程中,数据电压Vdata会对第一电容C1充电,直至第二节点N2即所述第六薄膜晶体管M6的栅极电压Vg6达到VDD-Vth,第一电容C1停止充电,从而完成对第六薄膜晶体管M6的阈值电压的采样。

[0068] 在第五阶段T5,由于所述第二扫描线S2提供的扫描信号在第五阶段T5从低电平跳到高电平,此时所述第二电容C2根据所述第二扫描线S2提供的扫描信号的变化量和所述第一电容C1与第二电容C2的结合比 $\{C_b/(C_b+C_{st})\}$ 来对所述第二节点N2进行升压,使得所述第二节点N2的电压即所述第六薄膜晶体管M6的栅极电压Vg6升高,从而减少了第六薄膜晶体管M6的漏电流,进而提高了显示对比度。另一方面,由于第一扫描线S1提供的扫描信号由高电平变为低电平,第四扫描线S4提供的扫描信号由低电平变为高电平,因此所述第二薄膜晶体管M2和第五薄膜晶体管M5均由截止变为导通,同时所述第四薄膜晶体管M4由导通变为截止,此时所述第一节点N1的电压由数据电压Vdata变为初始化电压Vref。由于所述第一电容C1的电压不会突变,所以第六薄膜晶体管M6的栅极电压Vg6将会跟随所述第一节点N1的电压变化而变化。

[0069] 由上述可知,所述第一节点N1的电压变化量为Vdata-Vref。因此,所述第六薄膜晶体管M6的栅极电压Vg6由以下公式进行计算:

$$[0070] \quad V_{g6} = VDD - V_{th} - (Vdata - Vref) \quad \text{式1;}$$

[0071] 其中,Vth为所述第六薄膜晶体管M6的阈值电压的绝对值,VDD为所述第一电源ELVDD提供的第一电源电压,Vdata为所述数据线DATA提供的数据电压,Vref为所述第三电源提供的初始化电压。

[0072] 由于此时所述第六薄膜晶体管M6的源极电压等于所述第一电源ELVDD提供的第一电源电压VDD,因此所述第六薄膜晶体管M6的栅源电压Vsg6,即所述第六薄膜晶体管M6的栅极和源极之间的电压差可由以下公式进行计算:

$$[0073] \quad V_{sg6} = VDD - (VDD - V_{th} - (Vdata - Vref)) \quad \text{式2;}$$

[0074] 由公式1和公式2可得:

$$[0075] \quad V_{sg6} - V_{th} = Vdata - Vref \quad \text{式3;}$$

[0076] 在此过程中,所述第六薄膜晶体管M6导通并输出电流,驱动所述有机发光二极管OLED发光,所述有机发光二极管OLED发出与提供的电流成比例的光。流过所述有机发光二

极管OLED的电流 I_{on} 的计算公式为:

$$[0077] \quad I_{on} = K \times (V_{sg6} - V_{th})^2 \quad \text{式4;}$$

[0078] 其中, K 为薄膜晶体管的电子迁移率、宽长比、单位面积电容三者之积。

[0079] 由公式3和公式4可得:

$$[0080] \quad I_{on} = K \times (V_{data} - V_{ref})^2$$

[0081] 基于上述公式的表达式可知,流过所述有机发光二极管OLED的电流与所述电源电压和第六薄膜晶体管M6的阈值电压都没有关系,只与数据电压 V_{data} 、初始化电压 V_{ref} 以及常数 K 有关。即使第六薄膜晶体管M6的阈值电压存在偏差,电源走线阻抗影响了实际到达像素电路的电源电压也不会对流过所述有机发光二极管OLED的电流 I_{on} 造成影响。因此,采用所述像素电路20及其驱动方法能够完全避免因阈值电压偏差和电源走线阻抗而造成的亮度不均现象。同时,消除了过冲电流,增加了所述有机发光二极管OLED和作为驱动元件的第六薄膜晶体管M6的使用寿命。

[0082] 【实施例二】

[0083] 请参考图4,其为本发明实施例二的像素电路的结构示意图。如图4所示,所述像素电路30包括:第一薄膜晶体管M1,连接在第三节点N3与第三电源 V_{REF} 之间,其栅极连接到第三扫描线S3;第二薄膜晶体管M2,连接在第三节点N3与有机发光二极管的阳极之间,其栅极连接到第一扫描线S1;第三薄膜晶体管M3,连接在第二节点N2与第三节点N3之间,其栅极连接到第二扫描线S2;第四薄膜晶体管M4,连接在数据线DATA与第一节点N1之间;第五薄膜晶体管M5,连接在第一节点N1与第三电源 V_{REF} 之间,其栅极连接到第一扫描线S1;第六薄膜晶体管M6,连接在第七薄膜晶体管M7的漏极与第三节点N3之间,其栅极连接到第二节点N2;第七薄膜晶体管M7,连接在第一电源 $ELVDD$ 与第六薄膜晶体管M6的源极之间;第一电容C1,连接在第一节点N1与第二节点N2之间,用于存储信号。

[0084] 具体的,所述像素电路30包含实施例一中所述像素电路20的所有特征,本实施例与实施例一的区别在于,所述像素电路30只与4条扫描线连接。其中,所述第四薄膜晶体管M4的栅极不是与第四扫描线S4连接,而是与第二扫描线S2连接,所述第二扫描线S2在用于控制阈值电压采样的同时用于控制数据电压 V_{data} 的写入;所述第七薄膜晶体管M7的栅极不是与第五扫描线S5连接,而是与第四扫描线S4连接,所述第四扫描线S4用于在初始化的过程中控制驱动晶体管的过冲电流。

[0085] 请结合参考图3和图5,本实施例中的第一扫描线S1、第二扫描线S2和第三扫描线S3提供的扫描信号的时序要求与实施例一中的第一扫描线S1、第二扫描线S2和第三扫描线S3提供的扫描信号的时序要求相同,在此不再一一赘述,具体内容请参见实施例一中像素电路的驱动方法的第一阶段T1至第五阶段T5,本实施例的第四扫描线S4所提供的扫描信号的时序要求与实施例一中的第五扫描线S5所提供的扫描信号的时序要求相同。

[0086] 本实施例中,所述第四薄膜晶体管M4与所述第三薄膜晶体管M3共用第二扫描线S2,每行像素只需要4条扫描线,因此用于提供扫描信号的扫描线能够减少。本实施例的像素电路30适用于高分辨率的产品。

[0087] 【实施例三】

[0088] 请参考图6,其为本发明实施例三的像素电路的结构示意图。如图6所示,所述像素电路40包括:第一薄膜晶体管M1,连接在第三节点N3与第三电源 V_{REF} 之间,其栅极连接到第

三扫描线S3;第二薄膜晶体管M2,连接在第三节点N3与有机发光二极管的阳极之间,其栅极连接到第一扫描线S1;第三薄膜晶体管M3,连接在第二节点N2与第三节点N3之间,其栅极连接到第二扫描线S2;第四薄膜晶体管M4,连接在数据线DATA与第一节点N1之间;第五薄膜晶体管M5,连接在第一节点N1与第三电源VREF之间,其栅极连接到第一扫描线S1;第六薄膜晶体管M6,连接在第七薄膜晶体管M7的漏极与第三节点N3之间,其栅极连接到第二节点N2;第七薄膜晶体管M7,连接在第一电源ELVDD与第六薄膜晶体管M6的源极之间;第一电容C1,连接在第一节点N1与第二节点N2之间,用于存储信号。

[0089] 具体的,所述像素电路40包含实施例一中所述像素电路20的所有特征,本实施例与实施例一的区别在于,所述第四薄膜晶体管M4与所述第七薄膜晶体管M7均为N型薄膜晶体管(TFT),所述像素电路40只与3条扫描线连接。其中,所述第四薄膜晶体管M4的栅极不是与第四扫描线S4连接,而是与第一扫描线S1连接,所述第一扫描线S1在用于控制初始化的同时用于控制数据电压Vdata的写入;所述第七薄膜晶体管M7的栅极不是与第五扫描线S5连接,而是与第三扫描线S3连接,所述第三扫描线S3在用于控制所述有机发光二极管OLED阳极的初始化的同时用于控制初始化的过程中驱动晶体管的过冲电流。

[0090] 请结合参考图3和图7,本实施例中的第一扫描线S1、第二扫描线S2和第三扫描线S3提供的扫描信号的时序要求与实施例一中的第一扫描线S1、第二扫描线S2和第三扫描线S3提供的扫描信号的时序要求相同,在此不再一一赘述,具体内容请参见实施例一中像素电路的驱动方法的第一阶段T1至第五阶段T5。

[0091] 本实施例中,所述第四薄膜晶体管M4与所述第七薄膜晶体管M7均为N型薄膜晶体管(TFT),因此所述第四薄膜晶体管M4可与所述第二薄膜晶体管M2和第五薄膜晶体管M5共用第一扫描线S1,每行像素只需要3条扫描线,由此用于提供扫描信号的扫描线能够大大地减少。故本实施例的像素电路40适用于更高分辨率的产品。

[0092] 需要说明的是,本说明书中各个实施例采用递进的方式描述,每个实施例重点说明的都是与其他实施例的不同之处,各个实施例之间相同相似部分互相参见即可。对于实施例公开的像素电路而言,由于与实施例公开的像素电路的驱动方法相对应,所以描述的比较简单,相关之处参见方法部分说明即可。

[0093] 相应的,本发明还提供了一种有机发光显示器,所述有机发光显示器包括如上所述的像素电路。具体请参考上文,此处不再赘述。

[0094] 综上,在本发明提供的像素电路及其驱动方法和有机发光显示器中,所述像素电路通过所述第一薄膜晶体管和第三薄膜晶体管对所述有机发光二极管的阳极进行初始化,通过所述第一薄膜晶体管和第三薄膜晶体管对作为驱动元件的第六薄膜晶体管的栅极和漏极进行初始化,同时通过所述第七薄膜晶体管消除初始化过程中的过冲电流,由此增加了所述有机发光二极管和第六薄膜晶体管的使用寿命,而且,作为驱动元件的第六薄膜晶体管所输出的电流与第六薄膜晶体管的阈值电压和电源走线的阻抗无关,因此能够避免由薄膜晶体管的阈值电压偏差和电源走线的阻抗不同所造成的亮度不均,进而提高显示器的显示质量。

[0095] 上述描述仅是对本发明较佳实施例的描述,并非对本发明范围的任何限定,本发明领域的普通技术人员根据上述揭示内容做的任何变更、修饰,均属于权利要求书的保护范围。

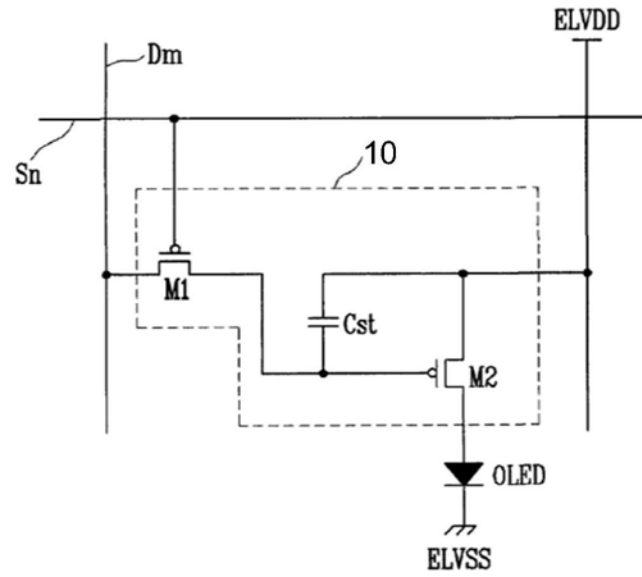


图1

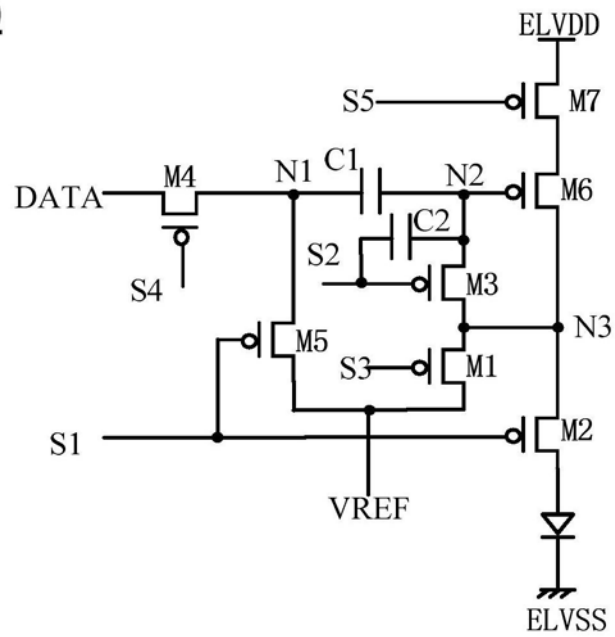
20

图2

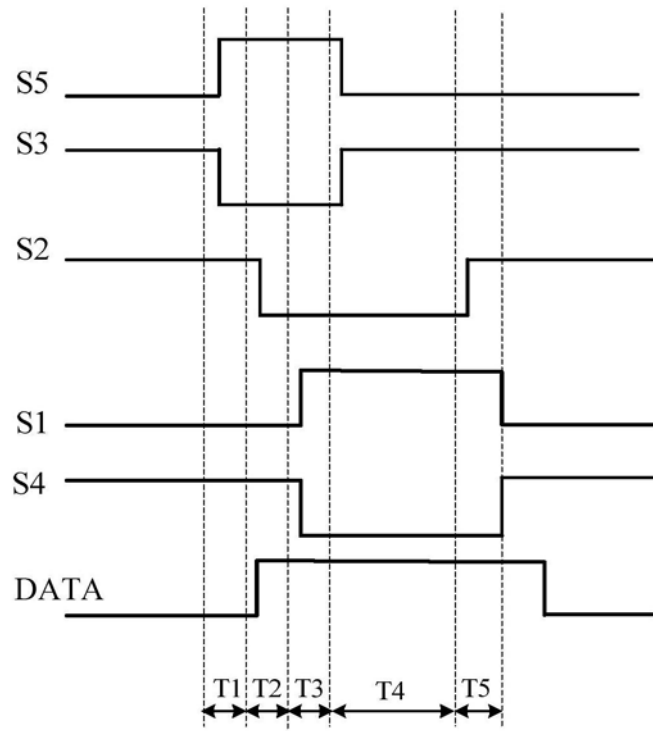


图3

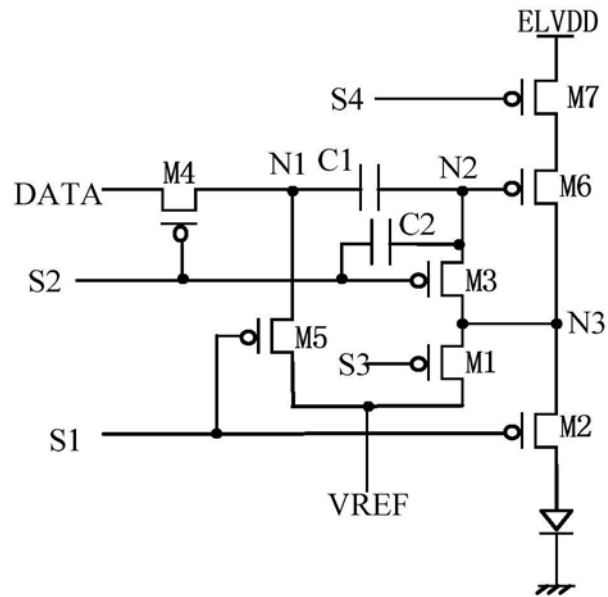
30

图4

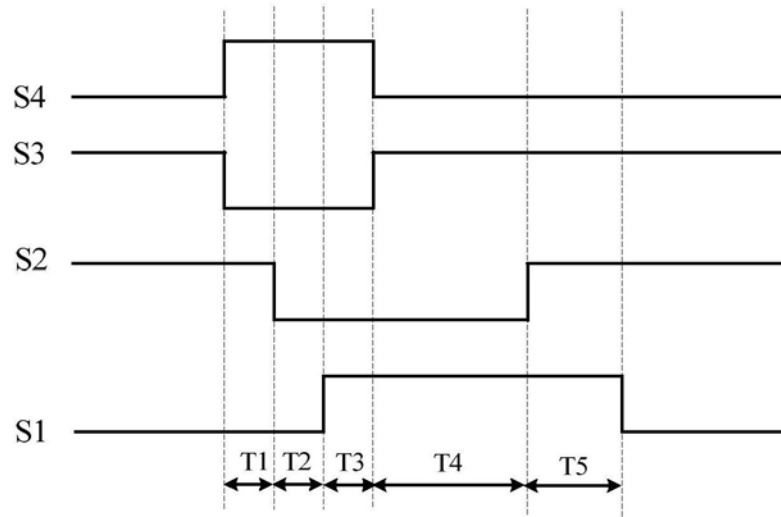


图5

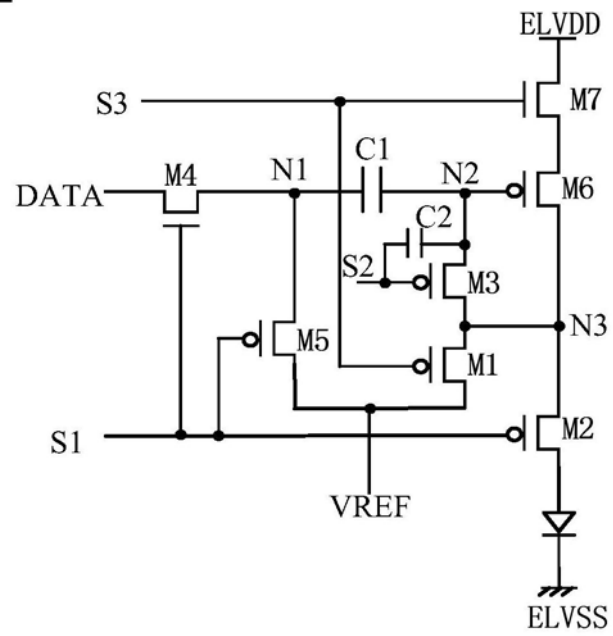
40

图6

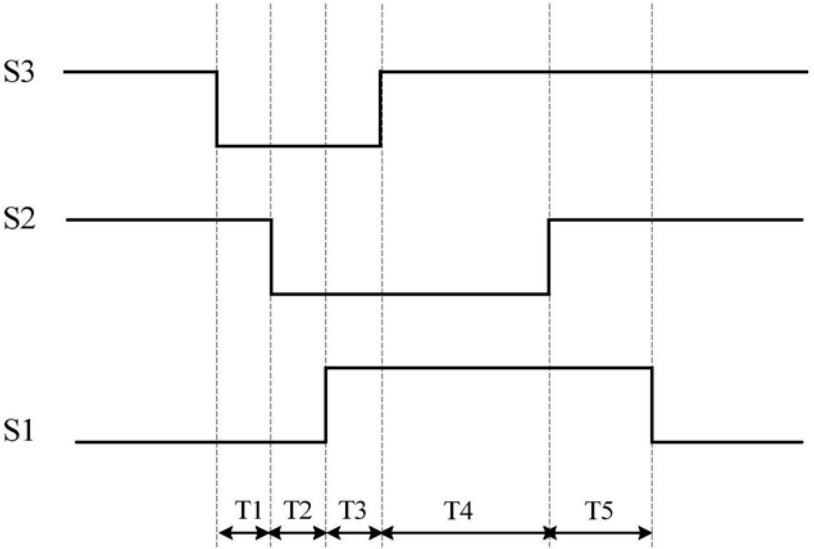


图7

专利名称(译)	像素电路及其驱动方法和有机发光显示器		
公开(公告)号	CN105789250B	公开(公告)日	2018-11-09
申请号	CN201410830671.0	申请日	2014-12-26
[标]申请(专利权)人(译)	昆山工研院新型平板显示技术中心有限公司 昆山国显光电有限公司		
申请(专利权)人(译)	昆山工研院新型平板显示技术中心有限公司 昆山国显光电有限公司		
当前申请(专利权)人(译)	昆山工研院新型平板显示技术中心有限公司 昆山国显光电有限公司		
[标]发明人	胡思明 朱晖 杨楠 张婷婷 刘周英		
发明人	胡思明 朱晖 杨楠 张婷婷 刘周英		
IPC分类号	H01L27/32 G09G3/3208		
代理人(译)	郑玮		
审查员(译)	张海洋		
其他公开文献	CN105789250A		
外部链接	Espacenet SIPO		

摘要(译)

在本发明提供的像素电路及其驱动方法和有机发光显示器中，所述像素电路通过第一薄膜晶体管和第二薄膜晶体管对有机发光二极管的阳极进行初始化，通过第一薄膜晶体管和第三薄膜晶体管对作为驱动元件的第六薄膜晶体管的栅极和漏极进行初始化，同时通过第七薄膜晶体管消除初始化过程中的过冲电流，由此增加了所述有机发光二极管和第六薄膜晶体管的使用寿命，而且，作为驱动元件的第六薄膜晶体管所输出的电流与第六薄膜晶体管的阈值电压和电源走线的阻抗无关，因此能够避免由薄膜晶体管的阈值电压偏差和电源走线的阻抗不同所造成的亮度不均，进而提高有机发光显示器的显示质量。

20

