



(12) 发明专利申请

(10) 申请公布号 CN 105552083 A

(43) 申请公布日 2016.05.04

(21) 申请号 201510701178.3

(22) 申请日 2015.10.26

(30) 优先权数据

10-2014-0146421 2014. 10. 27 KR

(71) 申请人 三星显示有限公司

地址 韩国京畿道

(72)发明人 梁容豪 金得钟

(74) 专利代理机构 北京德琦知识产权代理有限公司 11018

代理人 康泉 宋志强

(51) Int. Cl.

H01L 27/12(2006.01)

H01L 27/32(2006.01)

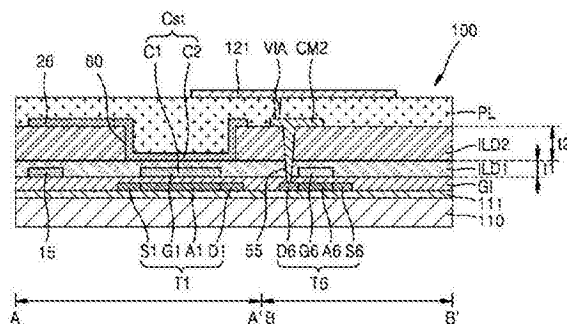
权利要求书3页 说明书16页 附图9页

(54) 发明名称

薄膜晶体管阵列基板和有机发光显示装置

(57) 摘要

本发明涉及一种薄膜晶体管 (TFT) 阵列基板和有机发光显示装置。该薄膜晶体管阵列基板包括驱动 TFT、存储电容器、第一导线、第一层间绝缘膜、第二层间绝缘膜和第二导线。存储电容器具有被连接到驱动 TFT 的驱动栅电极的第一电极和在第一电极上并与第一电极绝缘的第二电极。第一导线在驱动栅电极的同一层上。第一层间绝缘膜覆盖第一电极和第一导线。第二层间绝缘膜在第一层间绝缘膜上并包括暴露第一层间绝缘膜的一部分的开口。第二导线在第二层间绝缘膜上并至少部分重叠第一导线。第二电极在第二层间绝缘膜的开口中。



1. 一种薄膜晶体管阵列基板,包括:
在基板上的驱动薄膜晶体管;
存储电容器,包括被连接到所述驱动薄膜晶体管的驱动栅电极的第一电极和在所述第一电极上并与所述第一电极绝缘的第二电极;
与所述驱动栅电极在同一层上的第一导线;
覆盖所述第一电极和所述第一导线的第一层间绝缘膜;
在所述第一层间绝缘膜上并包括暴露所述第一层间绝缘膜的一部分的开口的第二层间绝缘膜;和
在所述第二层间绝缘膜上并至少部分重叠所述第一导线的第二导线,其中所述第二电极在所述第二层间绝缘膜的所述开口中。
2. 根据权利要求 1 所述的薄膜晶体管阵列基板,其中所述第二层间绝缘膜的厚度大于所述第一层间绝缘膜的厚度。
3. 根据权利要求 1 所述的薄膜晶体管阵列基板,其中所述第二层间绝缘膜的厚度比所述第一层间绝缘膜的厚度大 2 倍至 5 倍。
4. 根据权利要求 1 所述的薄膜晶体管阵列基板,其中所述第二层间绝缘膜的介电常数小于所述第一层间绝缘膜的介电常数。
5. 根据权利要求 1 所述的薄膜晶体管阵列基板,其中:
所述第一层间绝缘膜包括无机材料,并且
所述第二层间绝缘膜包括有机材料。
6. 根据权利要求 1 所述的薄膜晶体管阵列基板,其中所述驱动栅电极和所述第一电极在同一层上被一体地形成一个主体。
7. 根据权利要求 1 所述的薄膜晶体管阵列基板,其中所述驱动薄膜晶体管包括:
在所述驱动栅电极下方并通过第一栅绝缘膜与所述驱动栅电极绝缘的驱动半导体层,其中所述驱动半导体层是曲线形的。
8. 根据权利要求 1 所述的薄膜晶体管阵列基板,其中所述第二导线是向所述驱动薄膜晶体管供给电压并从所述第二电极延伸的驱动电压线。
9. 一种薄膜晶体管阵列基板,包括:
在基板上的驱动薄膜晶体管和开关薄膜晶体管;
存储电容器,包括被连接到所述驱动薄膜晶体管的驱动栅电极的第一电极和在所述第一电极上并与所述第一电极绝缘的第二电极;
覆盖所述第一电极和所述开关薄膜晶体管的开关栅电极的第一层间绝缘膜;和
在所述第一层间绝缘膜上并包括暴露所述第一层间绝缘膜的一部分的开口的第二层间绝缘膜,其中所述第二电极在所述第二层间绝缘膜的所述开口中。
10. 根据权利要求 9 所述的薄膜晶体管阵列基板,其中所述第二层间绝缘膜的厚度大于所述第一层间绝缘膜的厚度。
11. 根据权利要求 9 所述的薄膜晶体管阵列基板,其中:
所述第一层间绝缘膜包括无机材料,并且
所述第二层间绝缘膜包括有机材料。
12. 根据权利要求 9 所述的薄膜晶体管阵列基板,其中所述驱动薄膜晶体管和所述存

储电容器至少部分地彼此重叠。

13. 根据权利要求 9 所述的薄膜晶体管阵列基板, 进一步包括:

与所述驱动栅电极在同一层上的第一导线; 和

在所述第二层间绝缘膜上并至少部分重叠所述第一导线的第二导线。

14. 根据权利要求 9 所述的薄膜晶体管阵列基板, 进一步包括:

在所述第二层间绝缘膜上并被连接到所述开关薄膜晶体管的接触金属。

15. 根据权利要求 9 所述的薄膜晶体管阵列基板, 进一步包括:

包括被连接到用于驱动所述驱动薄膜晶体管和所述开关薄膜晶体管的驱动器集成电路的至少一个焊盘的焊盘区; 和

包括在所述焊盘区和所述驱动薄膜晶体管之间的密封材料的密封区, 其中所述密封区中不包含所述第二层间绝缘膜。

16. 一种有机发光显示装置, 包括:

包括多个像素的显示区域; 和

围绕所述显示区域的非显示区域,

其中所述多个像素中的每一个包括:

在基板上的驱动薄膜晶体管;

存储电容器, 包括被连接到所述驱动薄膜晶体管的驱动栅电极的第一电极和在所述第一电极上并与所述第一电极绝缘的第二电极;

与所述驱动栅电极在同一层上的第一导线;

覆盖所述第一电极和所述第一导线的第一层间绝缘膜;

在所述第一层间绝缘膜上并包括暴露所述第一层间绝缘膜的一部分的开口的第二层间绝缘膜; 和

在所述第二层间绝缘膜上并至少部分重叠所述第一导线的第二导线, 其中所述第二电极在所述第二层间绝缘膜的所述开口中。

17. 根据权利要求 16 所述的有机发光显示装置, 其中所述第二层间绝缘膜的厚度大于所述第一层间绝缘膜的厚度。

18. 根据权利要求 16 所述的有机发光显示装置, 其中:

所述第一层间绝缘膜包括无机材料, 并且

所述第二层间绝缘膜包括有机材料。

19. 根据权利要求 16 所述的有机发光显示装置, 进一步包括:

面对所述基板的密封基板; 和

粘附所述基板和所述密封基板的密封材料, 所述密封材料包围所述显示区域, 其中所述密封材料直接接触所述第一层间绝缘膜。

20. 根据权利要求 19 所述的有机发光显示装置, 进一步包括:

在所述显示区域中并包括像素电极、包括有机发射层的中间层以及对电极的有机发光二极管; 和

维持所述基板和所述密封基板之间的均匀的间隔的间隔件。

21. 根据权利要求 16 所述的有机发光显示装置, 进一步包括:

在所述非显示区域中并包括被连接到用于驱动所述多个像素的驱动器集成电路的至

少一个焊盘的焊盘区。

22. 根据权利要求 16 所述的有机发光显示装置, 其中:

所述多个像素中的每一个进一步包括开关薄膜晶体管, 并且

所述第一层间绝缘膜和所述第二层间绝缘膜被堆叠在所述开关薄膜晶体管的栅电极上。

薄膜晶体管阵列基板和有机发光显示装置

[0001] 相关申请的交叉引用

[0002] 2014 年 10 月 27 日递交的名称为“薄膜晶体管阵列基板和包括薄膜晶体管阵列基板的有机发光显示装置”的韩国专利申请 No. 10-2014-0146421 通过引用被整体合并于此。

技术领域

[0003] 本文描述的一个或多个实施例涉及薄膜晶体管阵列基板和包括薄膜晶体管阵列基板的有机发光显示装置。

背景技术

[0004] 有机发光显示装置使用有机发光二极管 (OLED) 生成图像。每个 OLED 包括位于空穴注入电极和电子注入电极之间的有机发射层。当来自空穴注入电极的空穴和来自电子注入电极的电子在有机发射层中复合时, 激子被形成。当激子从激发态变化到基态时发射光。

[0005] 因此, 有机发光显示器是自发光型的显示装置, 因此不使用诸如背光的单独光源。有机发光显示装置可以以低电压驱动, 相对薄, 重量轻, 并具有高品质的特性, 如宽视角、高对比度和快速响应速度。

发明内容

[0006] 根据一个或多个实施例, 薄膜晶体管 (TFT) 阵列基板包括: 在基板上的驱动 TFT; 存储电容器, 包括被连接到驱动 TFT 的驱动栅电极的第一电极和在第一电极上并与第一电极绝缘的第二电极; 与驱动栅电极在同一层上的第一导线; 覆盖第一电极和第一导线的第二层间绝缘膜; 在第一层间绝缘膜上并包括暴露第一层间绝缘膜的一部分的开口的第一层间绝缘膜; 以及在第二层间绝缘膜上并至少部分重叠第一导线的第二导线, 其中第二电极在第二层间绝缘膜的开口中。

[0007] 第二层间绝缘膜的厚度可以大于第一层间绝缘膜的厚度。第二层间绝缘膜的厚度可以比第一层间绝缘膜的厚度大大约 2 倍至 5 倍。第二层间绝缘膜的介电常数可以小于第一层间绝缘膜的介电常数。

[0008] 第一层间绝缘膜可以包括无机材料, 并且第二层间绝缘膜可以包括有机材料。驱动栅电极和第一电极可以在同一层上被一体地形成一个主体。驱动 TFT 可以包括在驱动栅电极下方并通过第一栅绝缘膜与驱动栅电极绝缘的驱动半导体层, 其中驱动半导体层是曲线形的。第二导线可以是向驱动 TFT 供给电压并从第二电极延伸的驱动电压线。

[0009] 根据一个或多个其它实施例, 薄膜晶体管 (TFT) 阵列基板包括: 基板上的驱动 TFT 和开关 TFT; 存储电容器, 包括被连接到驱动 TFT 的驱动栅电极的第一电极和在第一电极上并与第一电极绝缘的第二电极; 覆盖第一电极和开关 TFT 的开关栅电极的第一层间绝缘膜; 以及在第一层间绝缘膜上并包括暴露第一层间绝缘膜的一部分的开口的第一层间绝缘膜, 其中第二电极在第二层间绝缘膜的开口中。

[0010] 第二层间绝缘膜的厚度可以大于第一层间绝缘膜的厚度。第一层间绝缘膜可以包

括无机材料,并且第二层间绝缘膜可以包括有机材料。驱动 TFT 和存储电容器可以至少部分地彼此重叠。

[0011] TFT 阵列基板可以包括:与驱动栅电极在同一层上的第一导线;在第二层间绝缘膜上并至少部分重叠第一导线的第二导线;在第二层间绝缘膜上并被连接到开关 TFT 的接触金属;包括被连接到用于驱动驱动 TFT 和开关 TFT 的驱动集成电路的至少一个焊盘的焊盘区;以及包括在焊盘区和驱动 TFT 之间的密封材料的密封区,其中密封区中不包含第二层间绝缘膜。

[0012] 根据一个或多个其它实施例,一种有机发光显示装置包括:包括多个像素的显示区域;以及围绕显示区域的非显示区域,其中多个像素中的每一个包括:在基板上的驱动薄膜晶体管(TFT);存储电容器,包括被连接到驱动 TFT 的驱动栅电极的第一电极和在第一电极上并与第一电极绝缘的第二电极;与驱动栅电极在同一层上的第一导线;覆盖第一电极和第一导线的第一层间绝缘膜;在第一层间绝缘膜上并包括暴露第一层间绝缘膜的一部分的开口的第二层间绝缘膜;以及在第二层间绝缘膜上并至少部分重叠第一导线的第二导线,其中第二电极在第二层间绝缘膜的开口中。

[0013] 第二层间绝缘膜的厚度可以大于第一层间绝缘膜的厚度。第一层间绝缘膜可以包括无机材料,并且第二层间绝缘膜可以包括有机材料。显示装置可以包括:面对基板的密封基板;以及粘附基板和密封基板的密封材料,密封材料包围显示区域,其中密封材料直接接触第一层间绝缘膜。

[0014] 显示装置可以包括:在显示区域中并包括像素电极、包括有机发射层的中间层以及对电极的有机发光二极管;维持基板和密封基板之间的基本均匀的间隔的间隔件;以及在非显示区域中并包括被连接到用于驱动多个像素的驱动器集成电路的至少一个焊盘的焊盘区。多个像素中的每一个可以进一步包括开关薄膜晶体管,并且第一层间绝缘膜和第二层间绝缘膜被堆叠在开关薄膜晶体管的栅电极上。

附图说明

[0015] 通过参考附图详细描述示例性实施例,特征对于本领域技术人员来说将变得显而易见,附图中:

[0016] 图 1 示出了有机发光显示装置的一个实施例;

[0017] 图 2 示出了像素的一个实施例;

[0018] 图 3 示出了像素电路的一个实施例;

[0019] 图 4 示出了沿图 3 中的线 A-A' 和线 B-B' 的剖视图;

[0020] 图 5 示出了 TFT 阵列基板的一个实施例;

[0021] 图 6A 至图 6D 示出了用于制造 TFT 阵列基板的方法的一个实施例的各阶段;

[0022] 图 7 示出了有机发光显示装置的另一实施例;和

[0023] 图 8 示出了有机发光显示装置的横截面。

具体实施方式

[0024] 下面将参考附图更充分地描述示例性实施例;然而,示例性实施例可以以不同的形式体现,不应当被认为限于本文所提出的实施例。相反,提供这些实施例是为了使得本公

开全面且完整,并且向本领域技术人员充分地传达示例性实施方式。

[0025] 在图中,为了例示清楚,层和区域的尺寸可能被夸大。还将理解的是,当层或元件被称为在另一层或基板“上”时,它可以直接在另一层或基板上,或者也可以存在中间层。此外,将理解的是,当层被称为在另一层“下”时,它可以直接在下方,或者也可以存在一个或多个中间层。此外,还将理解的是,当层被称为在两个层“之间”时,它可以是两个层之间的唯一层,或者也可以存在一个或多个中间层。贯穿全文,相同的附图标记指代相同的元件。

[0026] 图 1 示出了有机发光显示装置 1000 的一个实施例,有机发光显示装置 1000 包括包含多个像素 1 的显示单元 10、扫描驱动器 20、数据驱动器 30、发射控制驱动器 40 和控制器 50。

[0027] 显示单元 10 包括多个像素 1,多个像素 1 被布置成大致矩阵形状,并且位于多条扫描线 SL1 至 SLn+1、多条数据线 DL1 至 DLm 以及多条发射控制线 EL1 至 ELn 的交叉点。扫描线 SL1 至 SLn+1 和发射控制线 EL1 至 ELn 在第二方向(例如,行方向)上延伸,并且数据线 DL1 至 DLm 和驱动电压线 ELVDDL 在第一方向(例如,列方向)上延伸。在一个像素行中,扫描线 SL1 至 SLn+1 的 n 的值和发射控制线 EL1 至 ELn 的 n 的值可以彼此不同。

[0028] 每个像素 1 可以被连接到扫描线 SL1 至 SLn+1 中的三条扫描线。扫描驱动器 20 生成并通过扫描线 SL1 至 SLn+1 传输三个扫描信号到每个像素 1。例如,扫描驱动器 20 将扫描信号顺序供给到第一扫描线 SL2 至 SLn、第二扫描线 SL1 至 SLn-1 和第三扫描线 SL3 至 SLn+1。

[0029] 初始化电压线 IL 可以从外部电力供给源接收显示单元 10 的初始化电压 VINT。此外,每个像素 1 被连接到被连接到显示单元 10 的多条数据线 DL1 至 DLm 中的一条数据线和被连接到显示单元 10 的多条发射控制线 EL1 至 ELn 中的一条发射控制线。

[0030] 数据驱动器 30 通过数据线 DL1 至 DLm 将数据信号传输到每个像素 1。每当扫描信号被供给到第一扫描线 SL2 至 SLn 时,数据信号被供给到由扫描信号选择的像素 1。

[0031] 发射控制驱动器 40 生成并通过发射控制线 EL1 至 ELn 传输发射控制信号到每个像素 1。发射控制信号控制每个像素 1 的发射时间。可选地,例如基于像素 1 的内部结构,发射控制驱动器 40 可以被省略。

[0032] 控制器 50 将例如从外部源接收的多个图像信号 R、G 和 B 改变成多个图像数据信号 DR、DG 和 DB,并将图像数据信号 DR、DG 和 DB 传输到数据驱动器 30。控制器 50 基于垂直同步信号 Vsync、水平同步信号 Hsync 和时钟信号 MCLK 生成用于控制扫描驱动器 20、数据驱动器 30 和发射控制驱动器 40 的驱动的控制信号。控制器 50 将控制信号传输到扫描驱动器 20、数据驱动器 30 和发射控制驱动器 40 中的每一个。例如,控制器 50 生成并传输用于控制扫描驱动器 20 的扫描驱动控制信号 SCS、用于控制数据驱动器 30 的数据驱动控制信号 DCS 和用于控制发射控制驱动器 40 的发射驱动控制信号 ECS。

[0033] 每个像素 1 例如从外部源接收第一电源电压 ELVDD 和第二电源电压 ELVSS。第一电源电压 ELVDD 可以是第一预定(例如高电平)电压,并且第二电源电压 ELVSS 可以是第二预定电压,例如比第一电源电压 ELVDD 低的电压、接地电压或其它基准电压。第一电源电压 ELVDD 通过驱动电压线 ELVDDL 被供给到每个像素 1。

[0034] 每个像素 1 发出具有基于被供给到发光器件的驱动电流的亮度的光。驱动电流的量是基于通过数据线 DL1 至 DLm 中的对应一条传输的数据信号。

[0035] 图 2 示出了有机发光显示装置 1000 的像素 1 的一个实施例。有机发光显示装置 1000 的像素 1 包括像素电路 2, 像素电路 2 包括多个 TFT 和至少一个存储电容器 Cst。并且, 像素 1 包括基于像素电路 2 中的驱动电压发光的 OLED。

[0036] TFT 包括驱动 TFT T1、数据传输 TFT T2、补偿 TFT T3、第一初始化 TFT T4、第一发射控制 TFT T5、第二发射控制 TFT T6 和第二初始化 TFT T7。

[0037] 像素 1 包括以下信号线: 第一扫描线 14, 第一扫描信号 Sn 通过第一扫描线 14 被传输到数据传输 TFT T2 和补偿 TFT T3; 第二扫描线 24, 第二扫描信号 Sn-1 通过第二扫描线 24 被传输到第一初始化 TFT T4; 第三扫描线 34, 第三扫描信号 Sn+1 通过第三扫描线 34 被传输到第二初始化 TFT T7; 发射控制线 15, 发射控制信号 En 通过发射控制线 15 被传输到第一发射控制 TFT T5 和第二发射控制 TFT T6; 数据线 16, 数据信号 Dm 通过数据线 16 被传输; 驱动电压线 26, 第一电源电压 ELVDD 通过驱动电压线 26 被传输; 以及初始化电压线 22, 初始化驱动 TFT T1 的初始化电压 VINT 通过初始化电压线 22 被传输。

[0038] 驱动 TFT T1 的驱动栅电极 G1 被连接到存储电容器 Cst 的第一电极 C1。驱动 TFT T1 的驱动源电极 S1 经由第一发射控制 TFT T5 被连接到驱动电压线 26。驱动 TFT T1 的驱动漏电极 D1 经由第二发射控制 TFT T6 被电连接到有机发光二极管 OLED 的像素电极 (阳极)。驱动 TFT T1 根据数据传输 TFT T2 的开关操作接收数据信号 Dm, 以将驱动电流 Id 供给到有机发光二极管 OLED。

[0039] 数据传输 TFT T2 的数据传输栅电极 G2 被连接到第一扫描线 14。数据传输 TFT T2 的数据传输源电极 S2 被连接到数据线 16。数据传输 TFT T2 的数据传输漏电极 D2 被连接到驱动 TFT T1 的驱动源电极 S1, 并经由第一发射控制 TFT T5 被连接到驱动电压线 26。数据传输 TFT T2 根据通过第一扫描线 14 接收的第一扫描信号 Sn 导通, 以执行开关操作。从数据线 16 接收的数据信号 Dm 被传输到驱动 TFT T1 的驱动源电极 S1。

[0040] 补偿 TFT T3 的补偿栅电极 G3 被连接到第一扫描线 14。补偿 TFT T3 的补偿源电极 S3 被连接到驱动 TFT T1 的驱动漏电极 D1, 并经由第二发射控制 TFT T6 被连接到有机发光二极管 OLED 的阳极。补偿 TFT T3 的补偿漏电极 D3 还被连接到存储电容器 Cst 的第一电极 C1、第一初始化 TFT T4 的第一初始化源电极 S4 和驱动 TFT T1 的驱动栅电极 G1。补偿 TFT T3 根据通过第一扫描线 14 接收的第一扫描信号 Sn 导通, 以连接驱动 TFT T1 的驱动栅电极 G1 和驱动漏电极 D1, 从而将驱动 TFT T1 置于二极管连接状态。

[0041] 第一初始化 TFT T4 的第一初始化栅电极 G4 被连接到第二扫描线 24。第一初始化 TFT T4 的第一初始化漏电极 D4 被连接到初始化电压线 22。第一初始化 TFT T4 的第一初始化源电极 S4 还被连接到存储电容器 Cst 的第一电极 C1、补偿 TFT T3 的补偿漏电极 D3 和驱动 TFT T1 的驱动栅电极 G1。第一初始化 TFT T4 根据通过第二扫描线 24 接收的第二扫描信号 Sn-1 导通, 以将初始化电压 VINT 传输到驱动 TFT T1 的驱动栅电极 G1。因此, 执行初始化操作, 以初始化驱动 TFT T1 的驱动栅电极 G1 的电压。

[0042] 第一发射控制 TFT T5 的第一发射控制栅电极 G5 被连接到发射控制线 15。第一发射控制 TFT T5 的第一发射控制源电极 S5 被连接到驱动电压线 26。第一发射控制 TFT T5 的第一发射控制漏电极 D5 被连接到驱动 TFT T1 的驱动源电极 S1 和数据传输 TFT T2 的数据传输漏电极 D2。

[0043] 第二发射控制 TFT T6 的第二发射控制栅电极 G6 被连接到发射控制线 15。第二

发射控制 TFT T6 的第二发射控制源电极 S6 被连接到驱动 TFT T1 的驱动漏电极 D1 和补偿 TFT T3 的补偿源电极 S3。第二发射控制 TFT T6 的第二发射控制漏电极 D6 被电连接到有机发光二极管 OLED 的阳极。第一发射控制 TFT T5 和第二发射控制 TFT T6 根据通过发射控制线 15 接收的发射控制信号 E_n 被同时导通,使得第一电源电压 ELVDD 被传输到有机发光二极管 OLED,并且驱动电流 I_d 流过有机发光二极管 OLED。

[0044] 第二初始化 TFT T7 的第二初始化栅电极 G7 被连接到第三扫描线 34。第二初始化 TFT T7 的第二初始化源电极 S7 被连接到有机发光二极管 OLED 的阳极。第二初始化 TFT T7 的第二初始化漏电极 D7 被连接到初始化电压线 22。第二初始化 TFT T7 根据通过第三扫描线 34 接收的第三扫描信号 S_{n+1} 导通,从而初始化有机发光二极管 OLED 的阳极。

[0045] 存储电容器 Cst 的第二电极 C2 被连接到驱动电压线 26。存储电容器 Cst 的第一电极 C1 被连接到驱动 TFT T1 的驱动栅电极 G1、补偿 TFT T3 的补偿漏电极 D3 和第一初始化 TFT T4 的第一初始化源电极 S4。

[0046] 有机发光二极管 OLED 的阴极被连接到第二电源电压 ELVSS。有机发光二极管 OLED 从驱动 TFT T1 接收驱动电流 I_d 以发光,从而显示图像。

[0047] 图 3 示出了例如可以被包括在有机发光显示装置 1000 中的 TFT 阵列基板 100 的像素电路 2 的一个实施例。TFT 阵列基板 100 是包括至少一个 TFT 的基板。TFT 可以被规则地或不规则地布置在 TFT 阵列基板 100 上,或者 TFT 阵列基板 100 上可以只有一个 TFT。

[0048] 在一个可替代实施例中,TFT 阵列基板 100 不是被应用到有机发光显示装置 1000 中,而是 TFT 阵列基板 100 可以被应用到各种显示装置中的任一个,例如但不限于液晶显示装置、电泳显示装置和等离子体显示装置。

[0049] 参考图 3,驱动 TFT T1、数据传输 TFT T2、补偿 TFT T3、第一初始化 TFT T4、第一发射控制 TFT T5、第二发射控制 TFT T6、第二初始化 TFT T7 和存储电容器 Cst 可以在像素电路 2 中。

[0050] 驱动 TFT T1 包括驱动半导体层 A1、驱动栅电极 G1、驱动源电极 S1 和驱动漏电极 D1。驱动源电极 S1 与驱动半导体层 A1 中的杂质掺杂的驱动源区对应。驱动漏电极 D1 与驱动半导体层 A1 中的杂质掺杂的驱动漏区对应。杂质掺杂的驱动源区和杂质掺杂的驱动漏区之间的区域与驱动半导体层 A1 中的驱动沟道区对应。

[0051] 驱动栅电极 G1 被连接到存储电容器 Cst 的第一电极 C1、补偿 TFT T3 的补偿漏电极 D3 和第一初始化 TFT T4 的第一初始化源电极 S4。例如,驱动栅电极 G1 和第一电极 C1 被一体形成在同一层上。驱动栅电极 G1 通过第一接触孔 51 和第二接触孔 52 由第一接触金属 CM1 连接到补偿漏电极 D3 和第一初始化源电极 S4。驱动 TFT T1 的驱动沟道区是曲线形的。在图 3 中,驱动 TFT T1 的驱动沟道区可以具有 S 形。在另一实施例中,驱动沟道区可以具有不同的形状,诸如 M 形或 W 形。

[0052] 通过将驱动沟道区形成为曲线形的,驱动沟道区可以在狭窄的空间中延长。延长驱动 TFT T1 的驱动沟道区可以提高驱动栅电极 G1 的栅极电压的驱动范围。因此,通过改变驱动栅极电压的电平,从有机发光二极管 OLED 发射的光的灰度值可以被精确地控制。其结果是,可以提高有机发光显示装置 1000 的分辨率和显示质量。

[0053] 数据传输 TFT T2 包括数据传输半导体层 A2、数据传输栅电极 G2、数据传输源电极 S2 和数据传输漏电极 D2。数据传输源电极 S2 与数据传输半导体层 A2 中的杂质掺杂的开

关源区对应。数据传输漏电极 D2 与数据传输半导体层 A2 中的杂质掺杂的开关漏区对应。数据传输源电极 S2 通过第三接触孔 53 被连接到数据线 16。数据传输漏电极 D2 被连接到驱动 TFT T1 和第一发射控制 TFT T5。数据传输栅电极 G2 被形成成为第一扫描线 14 的一部分。

[0054] 补偿 TFT T3 包括补偿半导体层 A3、补偿栅电极 G3、补偿源电极 S3 和补偿漏电极 D3。补偿源电极 S3 与补偿半导体层 A3 中的杂质掺杂的补偿源区对应。补偿漏电极 D3 与补偿半导体层 A3 中的杂质掺杂的补偿漏区对应。补偿栅电极 G3 通过使用第一扫描线 14 的一部分和从第一扫描线 14 延伸的突出线的一部分形成双栅电极来防止漏电流。

[0055] 第一初始化 TFT T4 包括第一初始化半导体层 A4、第一初始化栅电极 G4、第一初始化源电极 S4 和第一初始化漏电极 D4。第一初始化源电极 S4 与第一初始化半导体层 A4 中的杂质掺杂的第一初始化源区对应,并且第一初始化漏电极 D4 与第一初始化半导体层 A4 中的杂质掺杂的第一初始化漏区对应。第一初始化漏电极 D4 可以被连接到第二初始化 TFT T7。第一初始化源电极 S4 可以通过第一接触孔 51 和第二接触孔 52 中的第一接触金属 CM1 被连接到驱动栅电极 G1 和存储电容器 Cst 的第一电极 C1。第一初始化栅电极 G4 可以是第二扫描线 24 的一部分。第一初始化栅电极 G4 基于从第二扫描线 24 延伸的突出线的一部分形成双栅电极。

[0056] 第一发射控制 TFT T5 包括第一发射控制半导体层 A5、第一发射控制栅电极 G5、第一发射控制源电极 S5 和第一发射控制漏电极 D5。第一发射控制源电极 S5 与第一发射控制半导体层 A5 中的杂质掺杂的第一发射控制源区对应。第一发射控制漏电极 D5 与第一发射控制半导体层 A5 中的杂质掺杂的第一发射控制漏区对应。第一发射控制源电极 S5 可以通过第四接触孔 54 被连接到驱动电压线 26。第一发射控制栅电极 G5 被形成成为发射控制线 15 的一部分。

[0057] 第二发射控制 TFT T6 包括第二发射控制半导体层 A6、第二发射控制栅电极 G6、第二发射控制源电极 S6 和第二发射控制漏电极 D6。第二发射控制源电极 S6 与第二发射控制半导体层 A6 中的杂质掺杂的第二发射控制源区对应。第二发射控制漏电极 D6 与第二发射控制半导体层 A6 中的杂质掺杂的第二发射控制漏区对应。第二发射控制漏电极 D6 被连接到被连接到第五接触孔 55 的第二接触金属 CM2,并通过被连接到第二接触金属 CM2 的通孔 VIA 被连接到有机发光二极管 OLED 的像素电极。第二发射控制栅电极 G6 被形成成为发射控制线 15 的一部分。

[0058] 第二初始化 TFT T7 包括第二初始化半导体层 A7、第二初始化栅电极 G7、第二初始化源电极 S7 和第二初始化漏电极 D7。第二初始化源电极 S7 与第二初始化半导体层 A7 中的杂质掺杂的第二初始化源区对应。第二初始化漏电极 D7 与第二初始化半导体层 A7 中的杂质掺杂的第二初始化漏区对应。第二初始化漏电极 D7 可以通过第八接触孔 58 被连接到初始化电压线 22。第二初始化源电极 S7 被连接到被连接到第六接触孔 56 的第二接触金属 CM2。有机发光二极管 OLED 的像素电极通过通孔 VIA 被连接到第二接触金属 CM2。第二初始化栅电极 G7 可以是第三扫描线 34 的一部分。

[0059] 存储电容器 Cst 的第一电极 C1 被直接连接到驱动栅电极 G1,并且通过被包括在第一接触孔 51 和第二接触孔 52 中的第一接触金属 CM1 被连接到第一初始化 TFT T4 和补偿 TFT T3。第一电极 C1 被设置为重叠驱动半导体层 A1。

[0060] 存储电容器 Cst 的第二电极 C2 至少部分地重叠第一电极 C1。第二电极 C2 可以从驱动电压线 26 延伸。第二电极 C2 被形成在开口 60 中。

[0061] 第一扫描线 14、第二扫描线 24、第三扫描线 34 和发射控制线 15 都被形成在同一层上,并在第二方向上延伸。第一扫描线 14、第二扫描线 24、第三扫描线 34、网格驱动电压线 26'、初始化电压线 22 和发射控制线 15 可以与存储电容器 Cst 的第一电极 C1 形成在同一层上。

[0062] 网格驱动电压线 26' 可以防止第一电源电压 ELVDD 根据显示单元 10 的位置的电压下降。网格驱动电压线 26' 可以与驱动电压线 26 在不同的层上,并可以与驱动电压线 26 交叉。网格驱动电压线 26' 可以经由第七接触孔 57 接触驱动电压线 26。

[0063] 数据线 16、驱动电压线 26、第一接触金属 CM1 和第二接触金属 CM2 可以全部被形成在同一层上,并在第一方向上延伸。

[0064] 在第一方向上延伸的导线和在第二方向上延伸的导线可以在不同层上,但可以在交叉点处彼此重叠。如果导线之间的距离在交叉点处短,则在导线之间可能产生寄生电容,并且导线传输的信号可能干扰。在一个或多个实施例中,图 4 中的第二层间绝缘膜 ILD2 可以阻止寄生电容和 / 或干扰。

[0065] 图 4 是沿图 3 中的线 A-A' 和线 B-B' 截取的剖视图。在图 4 中,为了更清楚地显示一个或多个实施例的特征,一些组件(例如导线、电极和半导体层)没被包括。因此,图 4 中看到的可能和从沿图 3 的线 A-A' 和线 B-B' 截取的实际剖视图不同。

[0066] 参考图 4,TFT 阵列基板 100 包括与基板 110 上的驱动 TFT T1 的驱动栅电极 G1 和存储电容器 Cst 的第一电极 C1 在同一层上的第一导线、与第一导线绝缘并至少部分重叠第一导线的第二导线、第一层间绝缘膜 ILD1 和第二层间绝缘膜 ILD2。第一层间绝缘膜 ILD1 和第二层间绝缘膜 ILD2 被堆叠在第一导线和第二导线之间。第一层间绝缘膜 ILD1 在存储电容器 Cst 的第一电极 C1 和第二电极 C2 之间。

[0067] 在图 4 中,第一导线与发射控制线 15 对应,并且第二导线与驱动电压线 26 对应。第一导线可以包括与驱动栅电极 G1 设置在同一层上的第一扫描线 14、第二扫描线 24、第三扫描线 34、初始化电压线 22 和网格驱动电压线 26'。第二导线可以包括在第二层间绝缘膜 ILD2 的上表面上的数据线 16、第一接触金属 CM1 和第二接触金属 CM2。

[0068] 并且,TFT 阵列基板 100 可以包括驱动 TFT T1、存储电容器 Cst、开关 TFT、第一层间绝缘膜 ILD1 和第二层间绝缘膜 ILD2。开关 TFT 包括执行开关操作的 TFT(不包括驱动 TFT T1)。例如,开关 TFT 可以包括数据传输 TFT T2、补偿 TFT T3、第一初始化 TFT T4、第一发射控制 TFT T5、第二发射控制 TFT T6 和第二初始化 TFT T7。在图 4 中,第二发射控制 TFT T6 与开关 TFT 对应。

[0069] 第一层间绝缘膜 ILD1 和第二层间绝缘膜 ILD2 被堆叠在开关 TFT 上。第一层间绝缘膜 ILD1 在存储电容器 Cst 的第一电极 C1 和第二电极 C2 之间。

[0070] 各种导线和 TFT 可以被提供用于 TFT 阵列基板 100 的高性能和 / 或高集成度。这些导线可以彼此重叠和 / 或导线和 TFT 可以彼此重叠。因此,在 TFT 阵列基板 100 中可能产生寄生电容和 / 或信号干扰。

[0071] 此外,第二层间绝缘膜 ILD2 可以被设置在各个导线之间和 / 或各个导线和各个 TFT 之间,从而降低寄生电容和 / 或信号干扰。由于第二层间绝缘膜 ILD2 不在存储电容器

Cst 的第一电极 C1 和第二电极 C2 之间, TFT 阵列基板 100 可以维持高存储电容。

[0072] 第一层间绝缘膜 ILD1 被用于确保存储电容器 Cst 的存储电容。为了增加存储电容, 第一层间绝缘膜 ILD1 的厚度 t_1 可以被形成为薄的和 / 或第一层间绝缘膜 ILD1 可以由具有高介电常数的材料形成。

[0073] 第二层间绝缘膜 ILD2 可以降低寄生电容。为了降低寄生电容, 第二层间绝缘膜 ILD2 的厚度 t_2 可以被形成为厚的和 / 或第二层间绝缘膜 ILD2 可以由具有低介电常数的材料形成。

[0074] 根据一些实施例, 第二层间绝缘膜 ILD2 的厚度 t_2 可以大于第一层间绝缘膜 ILD1 的厚度 t_1 。例如, 第二层间绝缘膜 ILD2 的厚度 t_2 可以比第一层间绝缘膜 ILD1 的厚度 t_1 大大约 2 倍至 5 倍。第二层间绝缘膜 ILD2 的厚度 t_2 可以为约 $1\ \mu\text{m}$ 至 $5\ \mu\text{m}$ 。第一层间绝缘膜 ILD1 的厚度 t_1 可以为约 $0.2\ \mu\text{m}$ 至 $1\ \mu\text{m}$ 。在另一实施例中, 厚度 t_1 和 t_2 可以在不同的范围。例如, 第二层间绝缘膜 ILD2 的厚度 t_2 可以比第一层间绝缘膜 ILD1 的厚度 t_1 更薄或相同。

[0075] 根据一个实施例, 第二层间绝缘膜 ILD2 的介电常数可以小于第一层间绝缘膜 ILD1 的介电常数。根据一个实施例, 第二层间绝缘膜 ILD2 可以包括有机材料, 并且第一层间绝缘膜 ILD1 可以包括无机材料。相比于第二层间绝缘膜 ILD2 包括无机材料时, 当第二层间绝缘膜 ILD2 包括有机材料时, 第二层间绝缘膜 ILD2 的厚度 t_2 可以相对厚。

[0076] 如果第二层间绝缘膜 ILD2 包括有机材料并且第一层间绝缘膜 ILD1 包括无机材料, 则可以使第二层间绝缘膜 ILD2 的厚度比第一层间绝缘膜 ILD1 大且第二层间绝缘膜 ILD2 的介电常数比第一层间绝缘膜 ILD1 低的材料的选择范围更大。

[0077] 再次参考图 4, 缓冲层 111 可以在基板 110 上。缓冲层 111 可以用作用于防止杂质离子扩散、防止湿气或外界空气渗透并用于表面平坦化的势垒层和 / 或阻挡层。

[0078] 驱动 TFT T1 的驱动半导体层 A1 和第二发射控制 TFT T6 的第二发射控制半导体层 A6 在缓冲层 111 上。驱动半导体层 A1 和第二发射控制半导体层 A6 可以包括例如多晶硅。并且, 驱动半导体层 A1 和第二发射控制半导体层 A6 中的每一个可以包括没有掺杂杂质的沟道区, 并且沟道区的相应侧上的源区和漏区掺杂有杂质。取决于例如 TFT 的类型, 杂质的类型可能有所不同, 并且可以是 N 型杂质或 P 型杂质。

[0079] 数据传输 TFT T2 的数据传输半导体层 A2、补偿 TFT T3 的补偿半导体层 A3、第一初始化 TFT T4 的第一初始化半导体层 A4、第二初始化 TFT T7 的第二初始化半导体层 A7 以及第一发射控制 TFT T5 的第一发射控制半导体层 A5 可以被连接到驱动半导体层 A1 和第二发射控制半导体层 A6, 并且可以被同时形成。

[0080] 栅绝缘膜 GI 可以在基板 110 的整个表面上, 以覆盖驱动半导体层 A1、数据传输半导体层 A2、补偿半导体层 A3、第一初始化半导体层 A4、第一发射控制半导体层 A5、第二发射控制半导体层 A6 和第二初始化半导体层 A7。

[0081] 栅绝缘膜 GI 可以是包括例如二氧化硅或氮化硅的无机材料的多层膜或单层膜。栅绝缘膜 GI 使驱动栅电极 G1、数据传输栅电极 G2、补偿栅电极 G3、第一初始化栅电极 G4、第一发射控制栅电极 G5、第二发射控制栅电极 G6 和第二初始化栅电极 G7 与驱动半导体层 A1、数据传输半导体层 A2、补偿半导体层 A3、第一初始化半导体层 A4、第一发射控制半导体层 A5、第二发射控制半导体层 A6 和第二初始化半导体层 A7 绝缘。

[0082] 第二发射控制 TFT T6 的第二发射控制栅电极 G6、驱动 TFT T1 的驱动栅电极 G1、存储电容器 Cst 的第一电极 C1 以及发射控制线 15 在栅绝缘膜 GI 上。驱动栅电极 G1 可以与第一电极 C1 一体形成。

[0083] 驱动栅电极 G1、数据传输栅电极 G2、补偿栅电极 G3、第一初始化栅电极 G4、第一发射控制栅电极 G5、第二发射控制栅电极 G6、第二初始化栅电极 G7、第一扫描线 14、第二扫描线 24、第三扫描线 34、网格驱动电压线 26' 和初始化电压线 22 也可以在同一层上,并包括与驱动栅电极 G1、第二发射控制栅电极 G6、第一电极 C1 和发射控制线 15 相同的材料。

[0084] 驱动栅电极 G1、第二发射控制栅电极 G6、第一电极 C1 和发射控制线 15 可以各自由钼 (Mo)、铝 (Al)、铂 (Pt)、钯 (Pd)、银 (Ag)、镁 (Mg)、金 (Au)、镍 (Ni)、钕 (Nd)、铱 (Ir)、铬 (Cr)、锂 (Li)、钙 (Ca)、钛 (Ti)、钨 (W) 和铜 (Cu) 中的至少一种形成。

[0085] 根据一个示例性实施例,存储电容器 Cst 可以重叠驱动 TFT T1。例如,由于驱动栅电极 G1 和第一电极 C1 一体形成,存储电容器 Cst 和驱动 TFT T1 彼此重叠。由于存储电容器 Cst 重叠驱动 TFT T1,第一电极 C1 和第二电极 C2 的面积被充分确保。因此,存储电容器 Cst 的存储电容可以充分确保。

[0086] 第一层间绝缘膜 ILD1 可以在基板 110 的整个表面上,以覆盖驱动栅电极 G1、第二发射控制栅电极 G6、第一电极 C1 和发射控制线 15。第一层间绝缘膜 ILD1 可以包括无机材料或有机材料。

[0087] 用于第一层间绝缘膜 ILD1 的无机材料可以包括金属氧化物或金属氮化物。例如,无机材料可以是二氧化硅 (SiO_2)、氮化硅 (SiN_x)、氧氮化硅 (SiON)、氧化铝 (Al_2O_3)、氧化钛 (TiO_2)、氧化钽 (Ta_2O_5)、氧化铪 (HfO_2) 或氧化锌 (ZnO_2)。在一个实施例中,第一层间绝缘膜 ILD1 可以包括具有例如从 4 到 7 的介电常数的材料。

[0088] 第一层间绝缘膜 ILD1 可以是包括例如 SiO_x 和 / 或 SiN_x 的无机材料的多层膜或单层膜。在一个实施例中,第一层间绝缘膜 ILD1 可以具有 $\text{SiO}_x/\text{SiN}_y$ 或 $\text{SiN}_x/\text{SiO}_y$ 的双层结构。

[0089] 第一层间绝缘膜 ILD1 可以使第一层间绝缘膜 ILD1 上的导线与驱动栅电极 G1、第二发射控制栅电极 G6、第一电极 C1 和发射控制线 15 绝缘。并且,第一层间绝缘膜 ILD1 可以作为存储电容器 Cst 的介电层操作。第一层间绝缘膜 ILD1 的厚度 t_1 可以小于第二层间绝缘膜 ILD2 的厚度 t_2 。第一层间绝缘膜 ILD1 的厚度 t_1 可以例如考虑存储电容器 Cst 的存储电容来设定。

[0090] 第二层间绝缘膜 ILD2 在第一层间绝缘膜 ILD1 上,并包括暴露第一层间绝缘膜 ILD1 的一部分的开口 60。存储电容器 Cst 的第二电极 C2 在开口 60 中。

[0091] 第二层间绝缘膜 ILD2 可以包括无机材料或有机材料。例如,第二层间绝缘膜 ILD2 可以包括聚丙烯酸酯树脂、环氧树脂、酚醛树脂、聚酰胺树脂、聚酰亚胺树脂、不饱和聚酯树脂、聚苯醚树脂、聚苯硫醚树脂和苯并环丁烯 (BCB) 中的至少一种。在一个实施例中,第二层间绝缘膜 ILD2 可以包括具有例如从 2 到 4 的介电常数的材料。

[0092] 在一个实施例中,第二层间绝缘膜 ILD2 的厚度 t_2 可以大于第一层间绝缘膜 ILD1 的厚度 t_1 。例如,第二层间绝缘膜 ILD2 的厚度 t_2 可以比第一层间绝缘膜 ILD1 的厚度 t_1 大大约 2 倍至 5 倍。第二层间绝缘膜 ILD2 的厚度 t_2 可以是约 $1\ \mu\text{m}$ 至 $5\ \mu\text{m}$ 。第一层间绝缘膜 ILD1 的厚度 t_1 可以是约 $0.2\ \mu\text{m}$ 至 $1\ \mu\text{m}$ 。

[0093] 存储电容器 Cst 的第二电极 C2 在第二层间绝缘膜 ILD2 的开口 60 中。由于第二电极 C2 重叠第一电极 C1, 开口 60 在与第一电极 C1 重叠的区域中。第二电极 C2 可以在开口 60 中, 以接触第一层间绝缘膜 ILD1 的上表面。并且, 第二电极 C2 可以沿开口 60 的侧壁延伸到第二层间绝缘膜 ILD2 的上表面。在另一实施例中, 第二电极 C2 可以仅在开口 60 的内部。

[0094] 因为存储电容器 Cst 的第二电极 C2 在第二层间绝缘膜 ILD2 的开口 60 中, 存储电容器 Cst 的存储电容取决于第一层间绝缘膜 ILD1 的介电常数和厚度 t_1 。因此, 存储电容器 Cst 的存储电容可以通过设定第一层间绝缘膜 ILD1 的材料和厚度 t_1 来确保, 而不管第二层间绝缘膜 ILD2。

[0095] 驱动电压线 26 和第二接触金属 CM2 在第二层间绝缘膜 ILD2 上。数据线 16 和第一接触金属 CM1 可以在第二层间绝缘膜 ILD2 上。驱动电压线 26、第二接触金属 CM2、数据线 16 和第一接触金属 CM1 可以包括 Al、Pt、Pd、Ag、Mg、Au、Ni、Nd、Ir、Cr、Li、Ca、Mo、Ti、W 和 Cu 中的至少一种。在一个实施例中, 驱动电压线 26、第二接触金属 CM2、数据线 16 和第一接触金属 CM1 可以包括 Ti/Al/Ti、Mo/Al/Mo、Mo/AlGe/Mo 或 Ti/Cu。

[0096] 驱动电压线 26 可以从存储电容器 Cst 的第二电极 C2 延伸。然而, 由于驱动电压线 26 在第二层间绝缘膜 ILD2 的上表面上, 第一层间绝缘膜 ILD1 和第二层间绝缘膜 ILD2 被堆叠在驱动电压线 26 的下方。也就是说, 由于第一层间绝缘膜 ILD1 和第二层间绝缘膜 ILD2 被堆叠在驱动电压线 26 和发射控制线 15 之间, 可以减小或防止驱动电压线 26 和发射控制线 15 之间的寄生电容。

[0097] 第一层间绝缘膜 ILD1 和第二层间绝缘膜 ILD2 被堆叠在第二发射控制 TFT T6 上。因此, 可以减小或防止第二发射控制 TFT T6 和第二接触金属 CM2 之间的寄生电容。第二接触金属 CM2 可以通过第五接触孔 55 被连接到第二发射控制 TFT 的第二发射控制漏电极 D6。

[0098] 平坦化层 PL 被形成在基板 110 的整个表面上, 以覆盖导线, 诸如数据线 16、驱动电压线 26、第一接触金属 CM1 或第二接触金属 CM2。像素电极 121 可以被形成在平坦化层 PL 上。像素电极 121 通过通孔 VIA 被连接到第二接触金属 CM2, 以便被连接到第二发射控制漏电极 D6 和第二初始化源电极 S7。像素电极 121 被示于图 4。

[0099] 平坦化层 PL 可以包括绝缘材料。例如, 平坦化层 PL 可以具有包括无机材料、有机材料或无机和有机混合物的单层或多层结构。平坦化层 PL 可以使用各种沉积方法中的任一种来形成。在一个实施例中, 平坦化层 PL 可以包括聚丙烯酸酯树脂、环氧树脂、酚醛树脂、聚酰胺树脂、聚酰亚胺树脂、不饱和聚酯树脂、聚苯醚树脂、聚苯硫醚树脂和 BCB 中的至少一种。

[0100] 在图 3 和图 4 中, TFT 的源电极和漏电极中没有被连接到其它导线的的一个与半导体层形成在同一层上。例如, TFT 的源电极和漏电极可以包括选择性地掺杂有掺杂材料的多晶硅。在一个实施例中, TFT 的源电极和漏电极中的每一个可以被形成在与半导体层不同的层上, 并且可以例如经由接触孔被连接到半导体层的源区和漏区。

[0101] 图 5 是 TFT 阵列基板 200 的另一实施例的剖视图。参考图 5, TFT 阵列基板 200 包括第一导线和第二导线。第一导线与基板 110 上的驱动 TFT T1 的驱动栅电极 G1 和存储电容器 Cst 的第一电极 C1 在同一层上。第二导线与第一导线绝缘并至少部分重叠第一导线。

[0102] 第一层间绝缘膜 ILD1 和第二层间绝缘膜 ILD2 被堆叠在第一导线和第二导线之

间。第一层间绝缘膜 ILD1 在存储电容器 Cst 的第一电极 C1 和第二电极 C2 之间。

[0103] 在图 5 中,第一导线对应于发射控制线 15,并且第二导线对应于驱动电压线 26。在一个实施例中,第一导线可以包括与驱动栅电极 G1 在同一层上的第一扫描线 14、第二扫描线 24、第三扫描线 34、初始化电压线 22 和网格驱动电压线 26' a。第二导线可以包括数据线 16、第一接触金属 CM1 和第二接触金属 CM2。

[0104] TFT 阵列基板 200 还可以包括驱动 TFT T1、存储电容器 Cst,以及诸如数据传输 TFT T2、补偿 TFT T3、第一初始化 TFT T4、第一发射控制 TFT T5、第二发射控制 TFT T6 和第二初始化 TFT T7 的开关 TFT。TFT 阵列基板 200 还可以包括第一层间绝缘膜 ILD1 和第二层间绝缘膜 ILD2。第一层间绝缘膜 ILD1 和第二层间绝缘膜 ILD2 被堆叠在开关 TFT 上。第一层间绝缘膜 ILD1 在存储电容器 Cst 的第一电极 C1 和第二电极 C2 之间。

[0105] 图 5 的 TFT 阵列基板 200 还包括焊盘区 PA 和 / 或密封区 SA。焊盘区 PA 可以围绕沿线 A-A' 和线 B-B' 截取的剖视图中图 3 的像素电路 2 被形成的区域。焊盘区 PA 可以包括至少一个焊盘 113。焊盘区 PA 是用于驱动像素电路 2 和其它模块的各种组件被安装的区域。焊盘区 PA 可以包括例如驱动器集成电路 (IC)、连接驱动器 IC 和像素电路 2 的焊盘 113、以及扇出导线 112。

[0106] 驱动器 IC 可以包括用于供给数据信号的数据驱动器,并且还可以包括用于驱动像素电路 2 的各种功能单元。驱动器 IC 可以是例如被安装在基板 110 上的玻璃上芯片 (COG)。驱动器 IC 包括被电连接到基板 110 上的焊盘 113 的连接端子。焊盘 113 和连接端子可以例如通过导电粘接材料被粘合,并且可以包括导电球。导电粘接材料的示例包括各向异性导电膜和自组织导电膜。

[0107] 焊盘 113 在基板 110 上,并且驱动器 IC 的连接端子连接到焊盘 113。焊盘 113 被电连接到扇出导线 112。如图 5 所示,焊盘 113 可以在与扇出导线 112 不同的层上。在一个实施例中,焊盘 113 可以从扇出导线 112 延伸,并且可以与扇出导线 112 在同一层上。焊盘 113 可以是包括 Al、Cu、Ag 和 Ti 中的至少一种的单层或多层。

[0108] 扇出导线 112 可以将焊盘 113 连接到像素电路 2。例如,扇出导线 112 可以与例如驱动栅电极 G1、数据传输栅电极 G2、补偿栅电极 G3、第一初始化栅电极 G4、第一发射控制栅电极 G5、第二发射控制栅电极 G6 和第二初始化栅电极 G7 的栅电极、存储电容器 Cst 的第一电极 C1、第一至第三扫描线 14、24 和 34 或者发射控制线 15 相同的层上,并包括相同的材料。因此,扇出导线 112 可以在栅绝缘膜 GI 上。

[0109] 包括第九接触孔 59 的第一层间绝缘膜 ILD1 可以在扇出导线 112 上。在这种情况下,焊盘 113 可以通过第九接触孔 59 被连接到扇出导线 112。扇出导线 112 具有被连接到焊盘 113 的一侧和被连接到像素电路 2 的另一侧,从而从驱动器 IC 向像素电路 2 传输信号。

[0110] 密封区 SA 包括用于密封包括像素电路 2 的区域的密封材料。密封区 SA 可以包围包括至少一个像素电路 2 的区域。并且,密封区 SA 可以在像素电路 2 被形成的区域与焊盘区 PA 之间。

[0111] 密封区 SA 可以不包括第二层间绝缘膜 ILD2,例如当第二层间绝缘膜 ILD2 包括有机材料时。例如,当第二层间绝缘膜 ILD2 包括有机材料时,第二层间绝缘膜 ILD2 可能在被设置于密封区 SA 中的密封材料通过激光束被硬化时被损坏。

[0112] 因此,基板 110、缓冲层 111、栅绝缘膜 GI、扇出导线 112 和第一层间绝缘膜 ILD1 可

以以所列出的次序被顺序堆叠在密封区 SA 中。可替代地,缓冲层 111、栅绝缘膜 GI、扇出导线 112 和第一层间绝缘膜 ILD1 中的至少一个可以不被设置在密封区 SA 中。

[0113] 图 6A 至图 6D 示出了用于制造例如可以是 TFT 阵列基板 100 或 200 的 TFT 阵列基板的方法的一个实施例的各阶段。出于例示目的,该方法将被描述为用于制造图 5 中的 TFT 阵列基板 200。

[0114] 参考图 6A,多个 TFT(例如驱动 TFT T1、数据传输 TFT T2、补偿 TFT T3、第一初始化 TFT T4、第一发射控制 TFT T5、第二发射控制 TFT T6 和第二初始化 TFT T7) 被形成在基板 110 上。

[0115] 首先,TFT 的半导体层(例如,驱动半导体层 A1、数据传输半导体层 A2、补偿半导体层 A3、第一初始化半导体层 A4、第一发射控制半导体层 A5、第二发射控制半导体层 A6 和第二初始化半导体层 A7) 被形成,然后栅绝缘膜 GI 被形成在半导体层上。

[0116] 半导体层可以由半导体(例如,非晶硅或晶体硅)形成,并且可以通过各种沉积方法中的一种形成。晶体硅可以例如通过使非晶硅结晶来形成。使非晶硅结晶的方法的示例包括快速热退火(RTA)法、固相晶化(SPC)法、准分子激光退火(ELA)法、金属诱导晶化(MIC)法、金属诱导横向晶化(MILC)法和连续横向固化(SLS)法。半导体层可以通过光刻工艺被图案化。

[0117] 栅绝缘膜 GI 使半导体层和将被形成在半导体层上的栅电极(例如,驱动栅电极 G1、数据传输栅电极 G2、补偿栅电极 G3、第一初始化栅电极 G4、第一发射控制栅电极 G5、第二发射控制栅电极 G6 和第二初始化栅电极 G7) 彼此绝缘。栅绝缘膜 GI 可以被形成在基板 110 的整个表面上,同时覆盖半导体层。

[0118] 栅绝缘膜 GI 可以包括有机绝缘材料或无机绝缘材料。在一个实施例中,栅绝缘膜 GI 可以包括 SiNx、SiO₂、HfO 或 AlO。栅绝缘膜 GI 可以通过诸如溅射法、化学气相沉积(CVD)法和等离子体增强化学气相沉积(PECVD)法的各种沉积方法中的一种来形成。

[0119] 然后,栅电极被形成在栅绝缘膜 GI 上,以至少部分地重叠半导体层。并且,第一至第三扫描线 14、24 和 34、发射控制线 15、初始化电压线 22、网格驱动电压线 26' 和扇出导线 112 可以与栅电极同时形成。栅电极可以由 Mo、Al、Pt、Pd、Ag、Mg、Au、Ni、Nd、Ir、Cr、Li、Ca、Ti、W 和 Cu 中的至少一种形成。

[0120] 然后,源电极(例如,驱动源电极 S1、数据传输源电极 S2、补偿源电极 S3、第一初始化源电极 S4、第一发射控制源电极 S5、第二发射控制源电极 S6 和第二初始化源电极 S7) 和漏电极(例如,驱动漏电极 D1、数据传输漏电极 D2、补偿漏电极 D3、第一初始化漏电极 D4、第一发射控制漏电极 D5、第二发射控制漏电极 D6 和第二初始化漏电极 D7) 可以通过使用栅电极作为掩模在半导体层的端部注入杂质来形成。在一个实施例中,三价掺杂剂(例如,硼(B)) 可以作为杂质被加入。并且,源电极和漏电极可以包括例如 p 型导电材料。当五价杂质(例如,磷(P)、砷(As)或锑(Sb)) 作为杂质被加入时,源电极和漏电极可以包括 n 型导电材料。

[0121] 然后,第一层间绝缘膜 ILD1 被形成在基板 110 的整个表面上,以覆盖栅电极、发射控制线 15 和扇出导线 112。第一层间绝缘膜 ILD1 可以由有机材料或无机材料形成的单层膜,或者可以具有这样的单层的堆叠结构。在一个实施例中,第一层间绝缘膜 ILD1 可以由 SiNx、SiO₂、HfO 或 AlO 形成。在一个实施例中,第一层间绝缘膜 ILD1 可以具有 SiNx/SiO_y

或 $\text{SiO}_y/\text{SiN}_x$ 的双层结构。第一层间绝缘膜 ILD1 可以通过诸如溅射法、CVD 法和 PECVD 法的各种沉积方法中的一种来形成。

[0122] 参考图 6B, 包括开口 60 的第二层间绝缘膜 ILD2 被形成。首先, 初步 - 第二层间绝缘膜被形成在基板 110 的整个表面上。初步 - 第二层间绝缘膜可以是由有机材料或无机材料形成的单层膜, 或者可以具有这种单层的堆叠结构。在一个实施例中, 初步 - 第二层间绝缘膜可以由聚丙烯酸酯树脂、环氧树脂、酚醛树脂、聚酰胺树脂、聚酰亚胺树脂、不饱和聚酯树脂、聚苯醚树脂、聚苯硫醚树脂和 BCB 中的至少一种形成。

[0123] 初步 - 第二层间绝缘膜可以基于形成初步 - 第二层间绝缘膜的材料通过旋涂法、印刷法、溅射工艺、CVD 工艺、原子层沉积 (ALD) 工艺、PECVD 工艺、高密度等离子体 (HDP) - CVD 工艺或真空沉积工艺形成。

[0124] 然后, 开口 60 被形成在存储电容器 Cst 的第二电极 C2 要被形成的区域中。密封区 SA 和焊盘区 PA 中的初步 - 第二层间绝缘膜通过诸如湿刻工艺、干刻工艺或它们的组合的各种蚀刻工艺中的一种被去除。

[0125] 参考图 6C, 穿过第一层间绝缘膜 ILD1 的第一至第九接触孔 51 至 59 被形成。第一至第九接触孔 51 至 59 可以通过使用掩模的图案化工艺和蚀刻工艺形成。蚀刻工艺可以是湿刻工艺、干刻工艺或它们的组合。

[0126] 参考图 6B 所描述的形成开口 60 的次序和参考图 6C 所描述的形成第一至第九接触孔 51 至 59 的次序可以被改变。如果第一至第九接触孔 51 至 59 被首先形成, 第一至第九接触孔 51 至 59 在第一层间绝缘膜 ILD1 中的宽度可以小于在第二层间绝缘膜 ILD2 中的宽度。

[0127] 参考图 6D, 存储电容器 Cst 的第二电极 C2 被形成在第二层间绝缘膜 ILD2 的开口 60 中。然后, 第二接触金属 CM2 被形成在第二层间绝缘膜 ILD2 的上表面上, 并且焊盘 113 被形成在焊盘区 PA 中。

[0128] 然后, 覆盖存储电容器 Cst 和第二接触金属 CM2 的平坦化层 PL 被形成在像素电路区域中。然后, 暴露第二接触金属 CM2 的通孔 VIA 被形成。通过通孔 VIA 被连接到第二接触金属 CM2 的像素电极 121 被形成在平坦化层 PL 上。

[0129] 图 7 示出了有机发光显示装置 1001 的另一实施例, 并且图 8 是有机发光显示装置 1001 的剖视图。参考图 7 和图 8, 有机发光显示装置 1001 可以包括 TFT 阵列基板 100 和 200 中的任何一个。

[0130] 有机发光显示装置 1001 包括第一导线和第二导线。第一导线与基板 110 上的驱动 TFT T1 的驱动栅电极 G1 和存储电容器 Cst 的第一电极 C1 在同一层上。第二导线与第一导线绝缘, 并至少部分地重叠第一导线。第一层间绝缘膜 ILD1 和第二层间绝缘膜 ILD2 被堆叠在第一导线和第二导线之间。第一层间绝缘膜 ILD1 在存储电容器 Cst 的第一电极 C1 和第二电极 C2 之间。

[0131] 在图 7 和图 8 中, 第一导线对应于发射控制线 15, 并且第二导线对应于驱动电压线 26。在一个实施例中, 第一导线可以包括与驱动栅电极 G1 被设置在同一层上的第一扫描线 14、第二扫描线 24、第三扫描线 34、初始化电压线 22 和网格驱动电压线 26'。第二导线可以包括数据线 16、第一接触金属 CM1 和第二接触金属 CM2。

[0132] 有机发光显示装置 1001 还可以包括驱动 TFT T1、存储电容器 Cst、开关 TFT、第一

层间绝缘膜 ILD1 和第二层间绝缘膜 ILD2。第一层间绝缘膜 ILD1 和第二层间绝缘膜 ILD2 被堆叠在开关 TFT 上。第一层间绝缘膜 ILD1 在存储电容器 Cst 的第一电极 C1 和第二电极 C2 之间。

[0133] 有机发光显示装置 1001 还可以包括至少一个有机发光二极管 OLED、密封基板 210、密封材料 310 或驱动器 IC 510。

[0134] 有机发光显示装置 1001 可以包括图像被显示的显示区域 DA 和围绕显示区域 DA 的非显示区域 NDA。非显示区域 NDA 可以包括密封区 SA 和焊盘区 PA。

[0135] 用于从外部空气密封显示区域 DA 的密封材料 310 可以在密封区 SA 中,以包围显示区域 DA。然而,如果密封基板 210 是薄膜封装型,则密封材料 310 可以被省略。密封基板 210 可以阻止外部空气或湿气进入基板 110 上的 TFT 和有机发光二极管 OLED。偏振膜或彩色滤光片可以被可选地设置在密封基板 210 上。

[0136] 密封材料 310 包围显示区域 DA,并且可以包括诸如玻璃料或环氧树脂的无机材料。玻璃料可以是处于粉末状态或糊状的玻璃原料,并且可以包括被包括在诸如 SiO₂ 的主材料中的激光或红外线吸收材料、有机粘合剂或用于减小热膨胀系数的填料。密封材料 310 可以例如通过分配器或丝网印刷法涂覆。

[0137] 由于有机粘合剂和水分可以通过干燥工艺或塑化工艺被去除,因此糊状的玻璃料可以被硬化。激光或红外线吸收材料可以包括过渡金属化合物。激光束可以被用作热源以硬化密封材料 310,以粘附基板 110 和密封基板 210。如果密封材料 310 使用激光束硬化,则协助吸收激光束的光吸收层可以被设置在密封材料 310 下方。光吸收层可以由具有高传热速率的导电材料形成。

[0138] 密封材料 310 可以直接接触在其下方的第一层间绝缘膜 ILD1。例如,第二层间绝缘膜 ILD2 可以不存在于密封材料 310 的下方。这是因为,当第二层间绝缘膜 ILD2 由有机材料形成时,第二层间绝缘膜 ILD2 可能在密封材料 310 被硬化时被损坏,因此密封可能无法正确进行。如果第二层间绝缘膜 ILD2 由无机材料形成,则第二层间绝缘膜 ILD2 可以被形成在密封材料 310 的下方。

[0139] 焊盘区 PA 可以包括用于驱动显示区域 DA 中的像素的各种单元以及其它模块。驱动器 IC 510、连接驱动器 IC 510 和像素的焊盘 113 以及扇出导线 112 可以在焊盘区 PA 中。

[0140] 虽然在图 8 中第二层间绝缘膜 ILD2 不在焊盘区 PA 中,但是第二层间绝缘膜 ILD2 可以在或可以不在焊盘区 PA 中。

[0141] TFT 阵列基板 100 或 200 的有机发光二极管 OLED 在有机发光显示装置 1001 的显示区域 DA 中。有机发光二极管 OLED 包括像素电极 121、包括有机发射层的中间层 123、以及对电极 125。并且,有机发光显示装置 1001 可以包括像素限定膜 130 和间隔件 140。

[0142] 像素电极 121 可以被电连接到第二接触金属 CM2,同时填充平坦化层 PL 的通孔 VIA。像素电极 121 和 / 或对电极 125 可以是透明电极或反射电极。透明电极可以由氧化铟锡 (ITO)、氧化铟锌 (IZO)、氧化锌 (ZnO) 或氧化铟 (In₂O₃) 形成。反射电极可以包括由 Ag、Mg、Al、Pt、Pd、Au、Ni、Nd、Ir、Cr 或它们的化合物形成的反射膜,以及由 ITO、IZO、ZnO 或 In₂O₃形成的透明膜。在一个实施例中,像素电极 121 或对电极 125 可以具有 ITO/Ag/ITO 结构。

[0143] 像素限定膜 130 可以限定像素区和非像素区。像素限定膜 130 可以包括暴露像素

电极 121 的开口 130a, 并且可以完全覆盖 TFT 阵列基板 100 或 200。中间层 123 被形成在开口 130a 中, 因而开口 130a 可以在像素区。

[0144] 有机发光二极管 OLED 包括像素电极 121、中间层 123 和对电极 125。从有机发光二极管 OLED 的像素电极 121 注入的空穴和从对电极 125 注入的电子可以在中间层 123 的有机发射层中复合以发光。

[0145] 中间层 123 可以包括有机发射层。在一个实施例中, 中间层 123 可以包括有机发射层, 并且可以进一步包括空穴注入层 (HIL)、空穴传输层 (HTL)、电子传输层 (ETL) 和电子注入层 (EIL) 中的至少一个。可替代地, 中间层 123 可以包括有机发射层, 并且可以进一步包括各种功能层。

[0146] 对电极 125 被形成在中间层 123 上。对电极 125 和像素电极 121 形成电场, 以允许光从中间层 123 发射。像素电极 121 可以根据像素被图案化。对电极 125 可以施加公共电压到所有的像素。

[0147] 像素电极 121 和对电极 125 可以是透明电极或反射电极。像素电极 121 可以作为阳极操作, 并且对电极 125 可以作为阴极操作。在一个实施例中, 像素电极 121 可以作为阴极操作, 并且对电极 125 可以作为阳极操作。

[0148] 在图 8 中示出了一个有机发光二极管 OLED, 但显示面板可以包括多个有机发光二极管 OLED。每个有机发光二极管 OLED 可以形成一个像素, 并且 OLED 可以被包括在例如红色像素、绿色像素、蓝色像素的彩色像素中或白色像素中。

[0149] 中间层 123 可以对于全部像素电极 121 被共同地形成, 而不管像素的位置。有机发射层可以通过垂直地堆叠包括红色发射材料、绿色发射材料和蓝色发射材料的层来形成, 或通过混合红色发射材料、绿色发射材料和蓝色发射材料形成。颜色的另一组合是可能的, 只要发射白光。并且, 可以进一步包括将白光转换成某一颜色的光的彩色滤光片。

[0150] 钝化层可以被可选地设置在对电极 125 上, 并且可以覆盖和保护有机发光二极管 OLED。钝化层可以是无机绝缘膜和 / 或有机绝缘膜。

[0151] 间隔件 140 可以在显示区域 DA 中的像素区域之间。间隔件 140 可以维持基板 110 和密封基板 210 之间的间隔, 并且可以防止显示特性由于外部冲击而恶化。

[0152] 间隔件 140 可以被设置在像素限定膜 130 上。间隔件 140 可以从像素限定膜 130 朝密封基板 210 突出。在一个实施例中, 间隔件 140 可以包括与像素限定膜 130 相同的材料, 并经由相同的工艺形成。例如, 像素限定膜 130 和间隔件 140 可以通过使用半色调掩模的曝光工艺调节曝光量同时形成。在另一实施例中, 像素限定膜 130 和间隔件 140 可以被顺序地或分开地形成, 并且可以是使用不同的材料形成的个别结构。

[0153] 作为总结和回顾, 根据一个或多个上述实施例, 有机发光显示装置包括具有开口的层间绝缘膜 (例如第二层间绝缘膜 ILD2), 开口包括存储电容器的电极。这样的结构可以降低或防止寄生电容, 同时确保存储电容器的存储电容。并且, TFT 阵列基板和包括 TFT 阵列基板的有机发光显示装置可以被形成为具有降低的寄生电容。

[0154] 在本文中已经公开了示例性实施例, 尽管使用了特定的术语, 但它们仅以一般和描述性的意思被使用和解释, 而不是为了限制的目的。在某些情况下, 如对递交本申请时本领域技术人员来说将是显而易见的那样, 结合特定实施例描述的特征、特性和 / 或元件可以单独使用, 也可以和结合其它实施例描述的特征、特性和 / 或元件组合使用, 除非另有明

确说明。因此,本领域技术人员将理解,可以在不脱离如以下权利要求中提出的本发明的精神和范围的情况下对形式和细节进行各种改变。

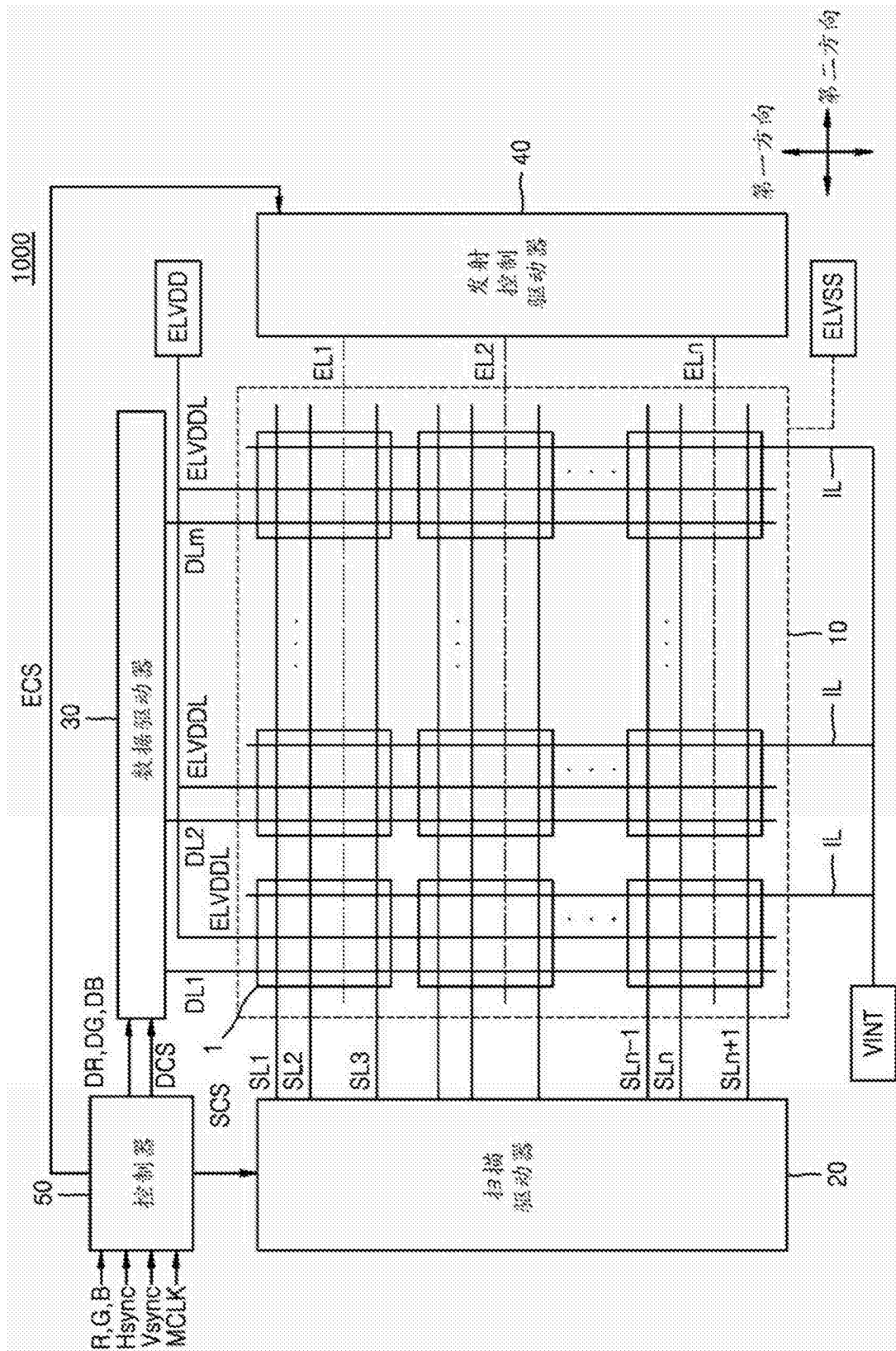


图 1

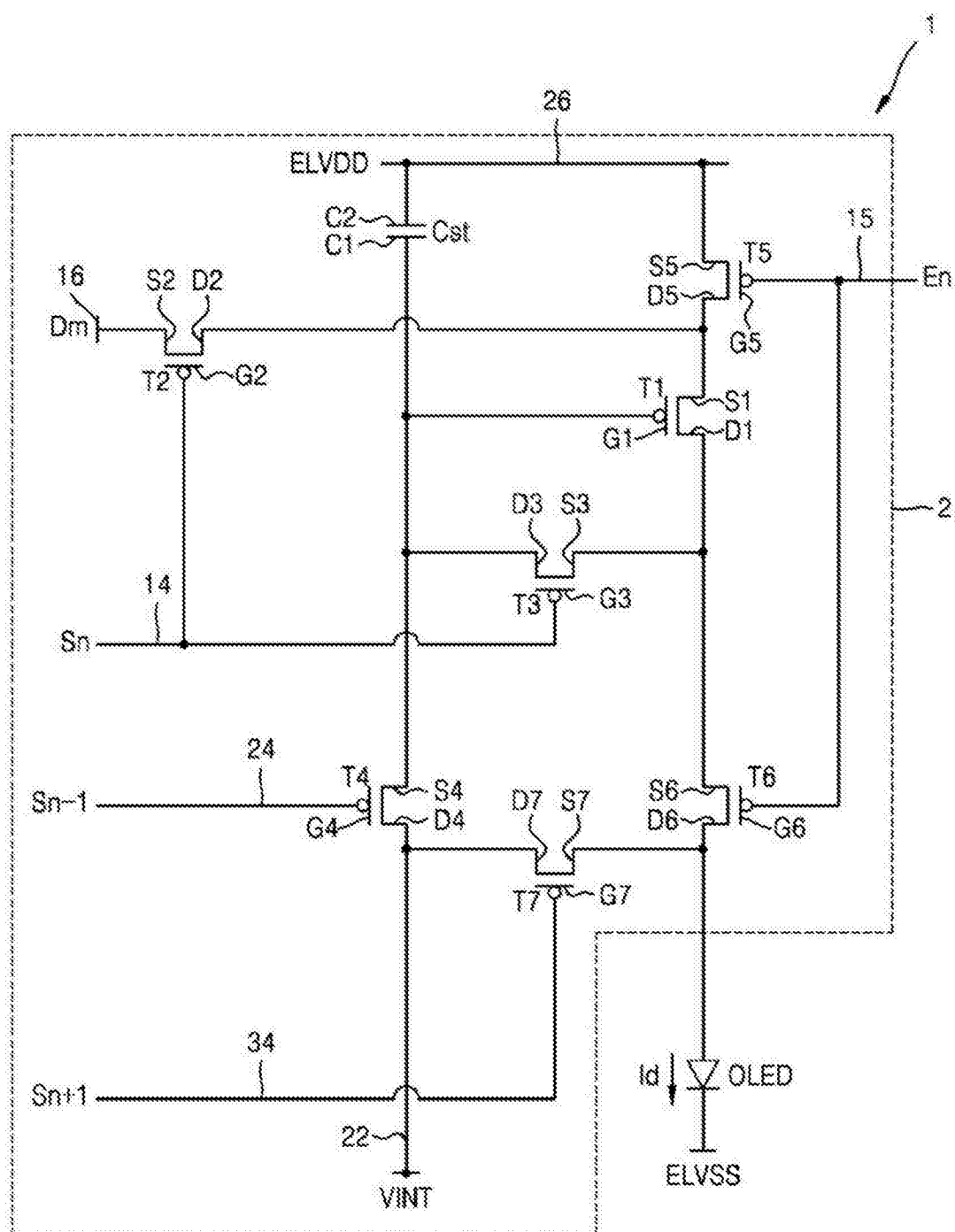


图 2

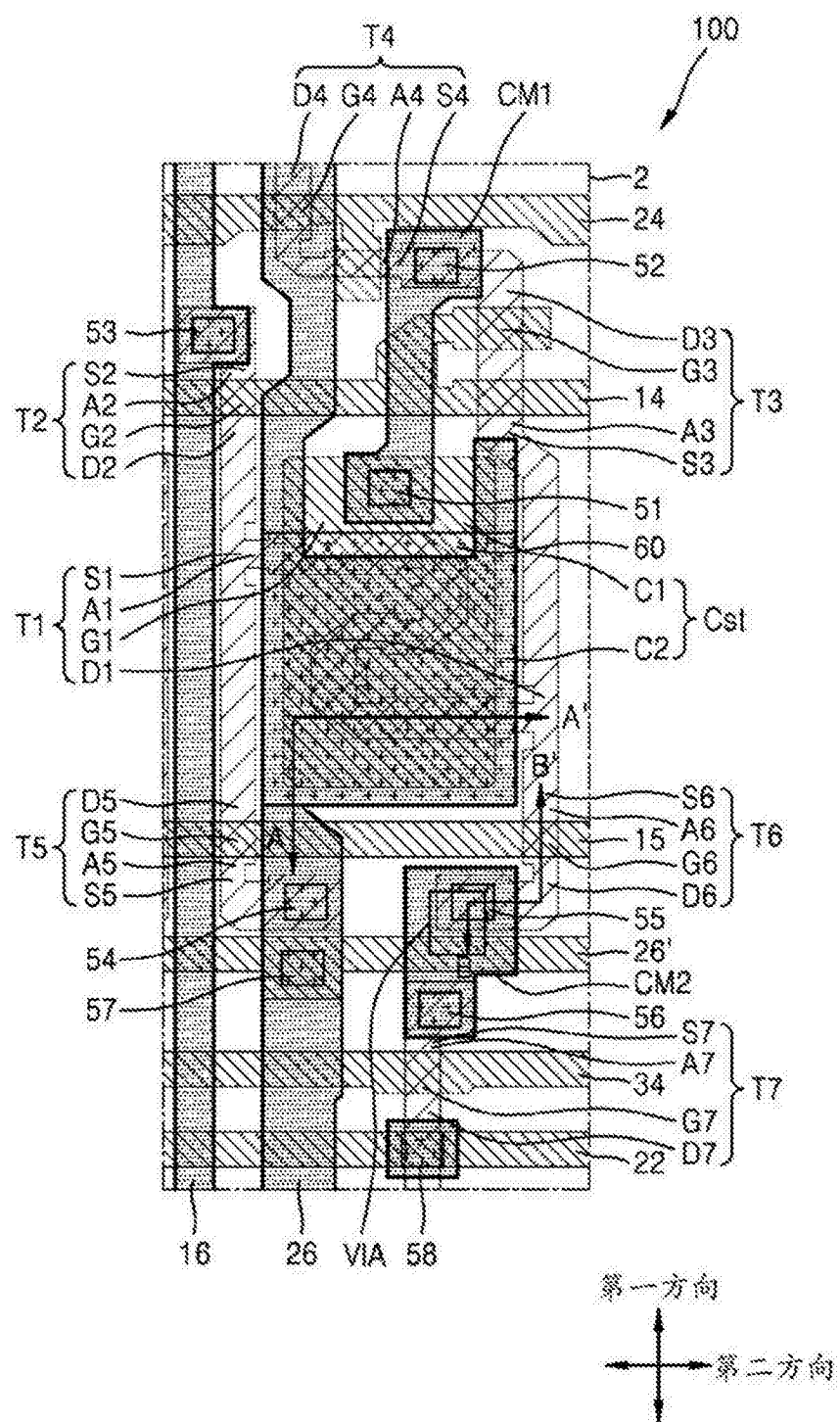


图 3

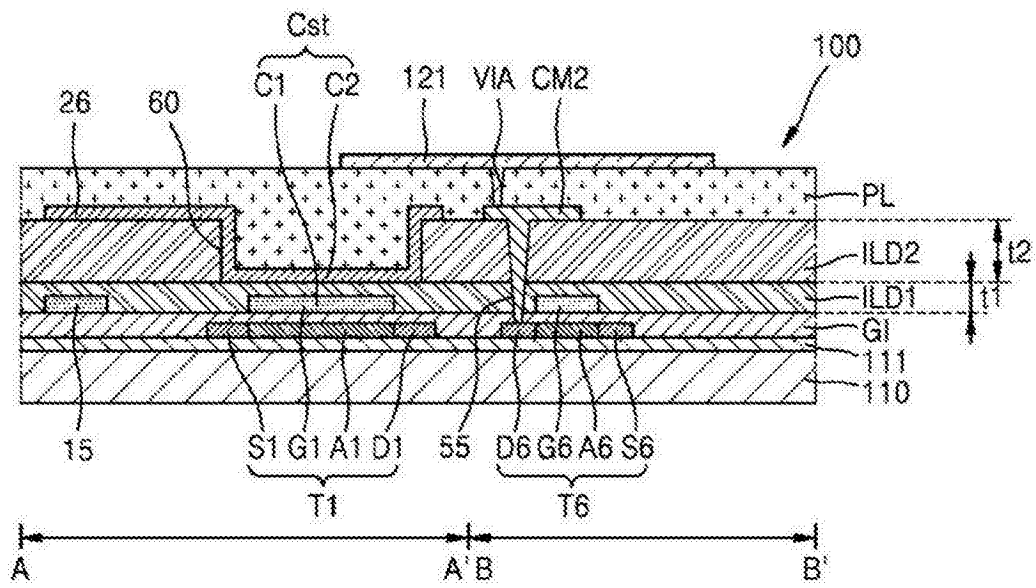


图 4

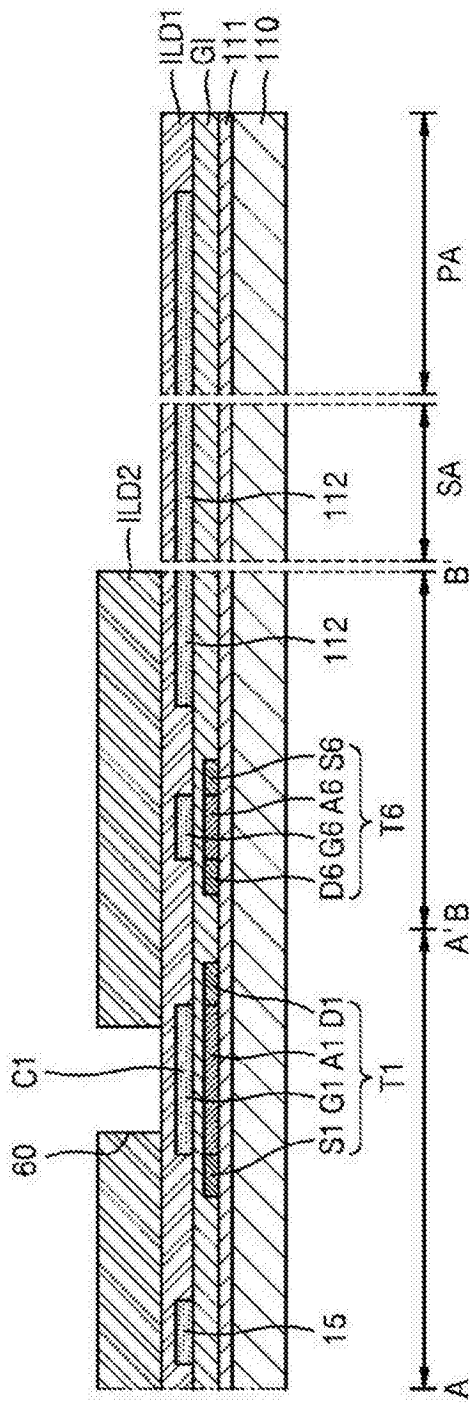


图 6B

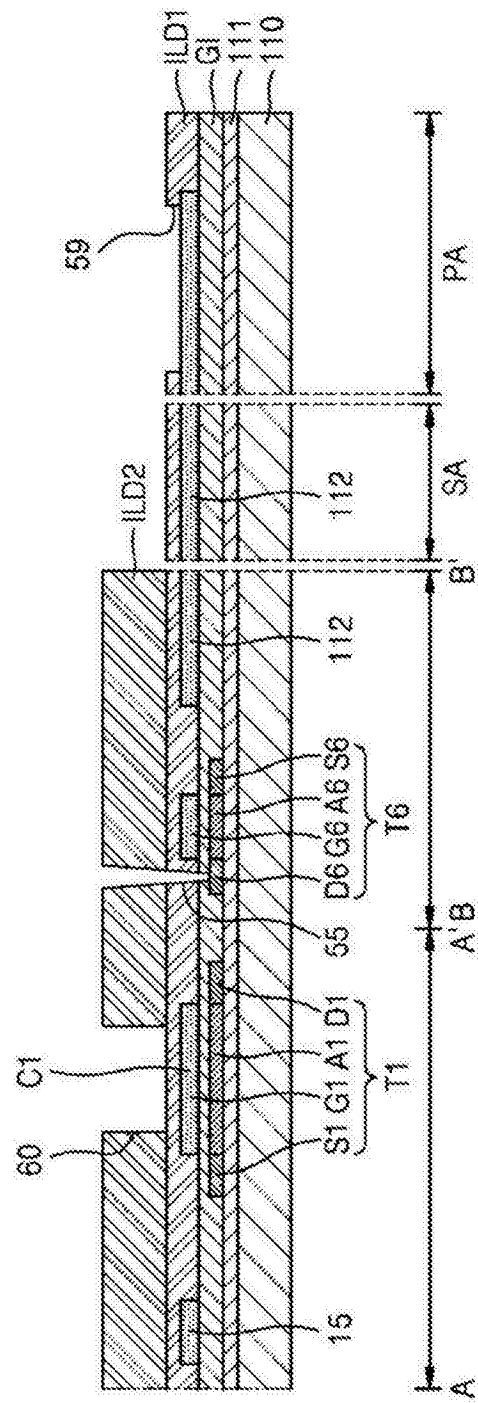


图 6C

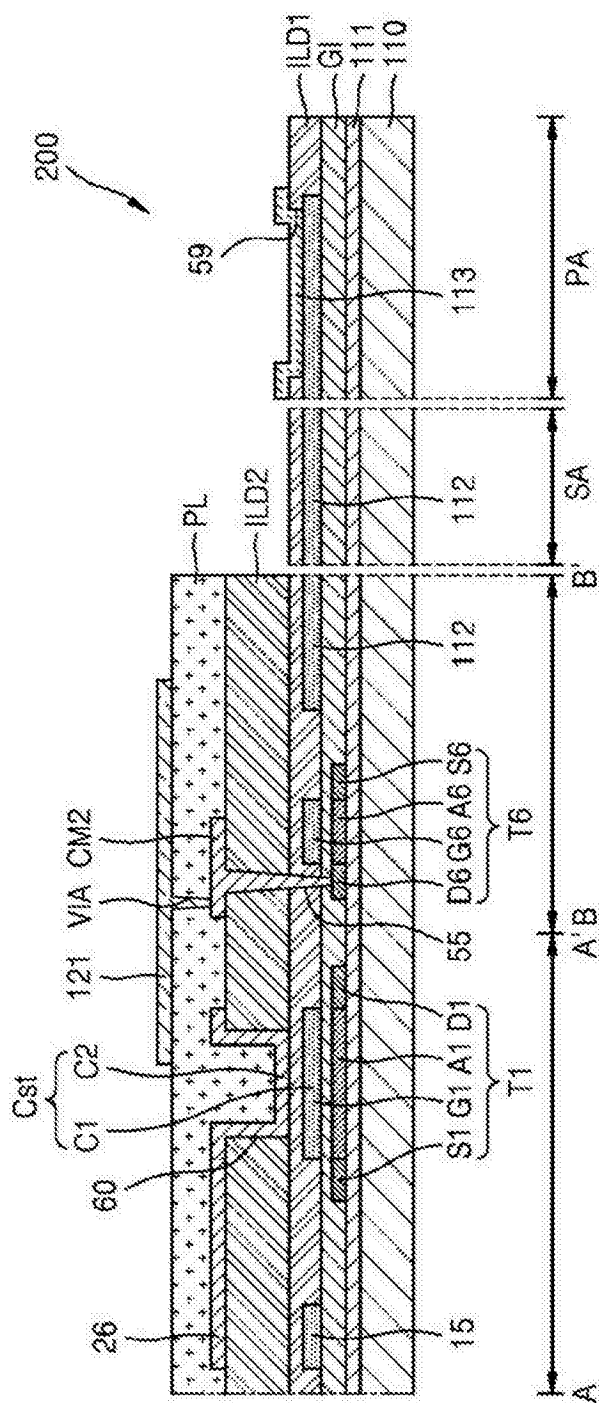


图 6D

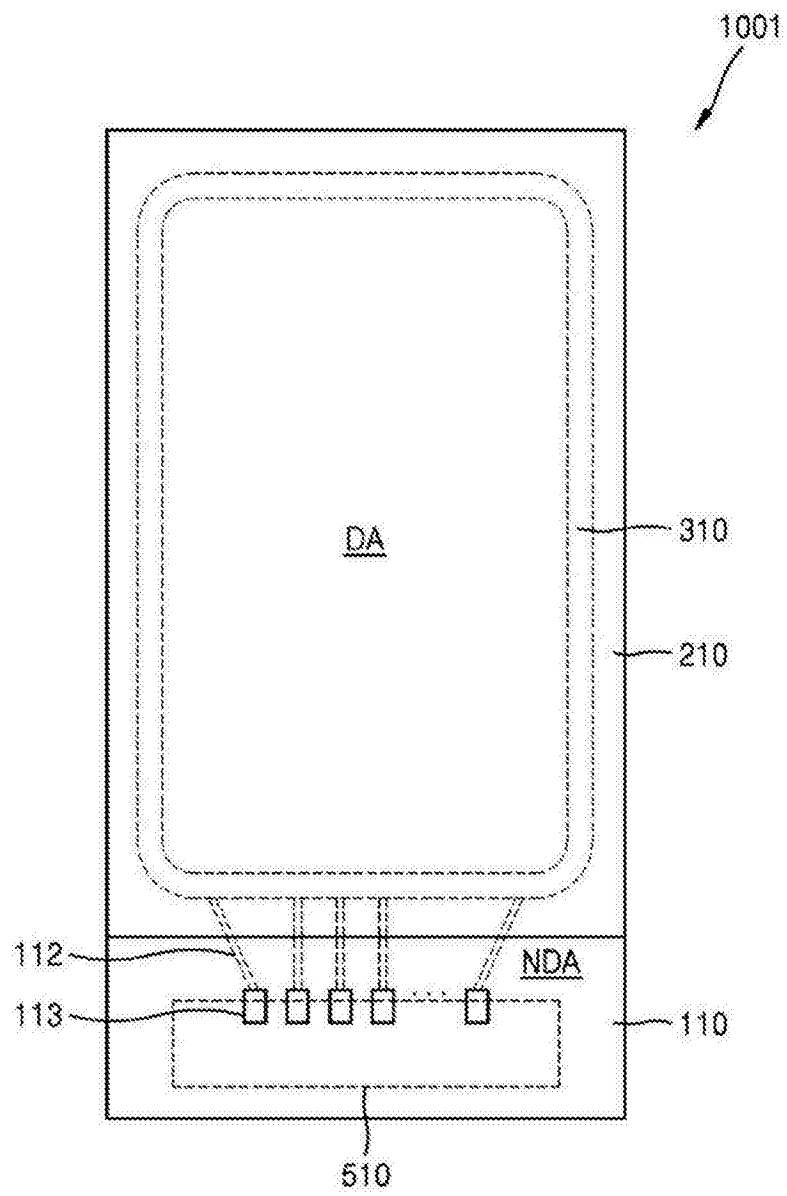


图 7

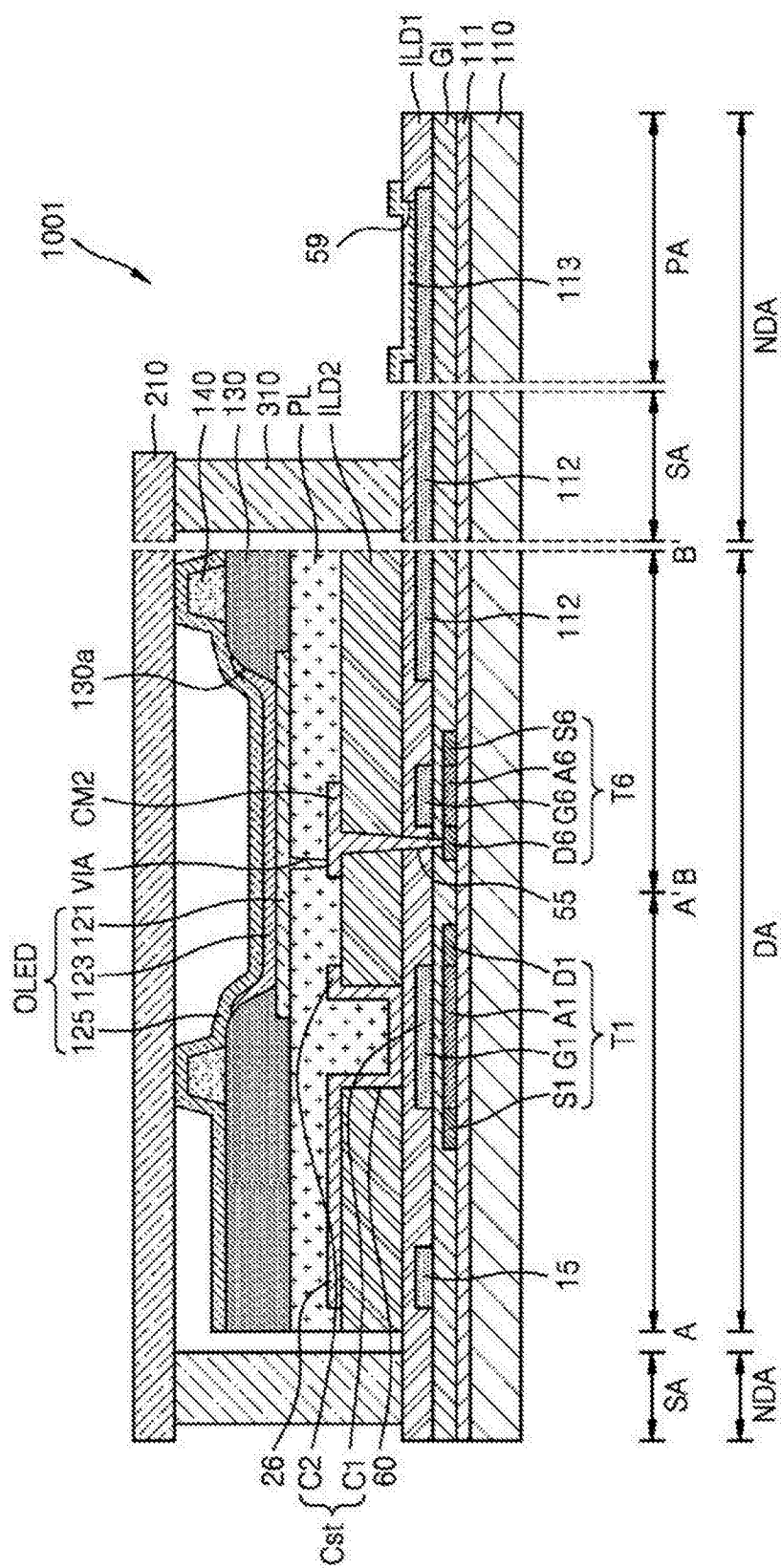


图 8

专利名称(译)	薄膜晶体管阵列基板和有机发光显示装置		
公开(公告)号	CN105552083A	公开(公告)日	2016-05-04
申请号	CN201510701178.3	申请日	2015-10-26
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	梁容豪 金得钟		
发明人	梁容豪 金得钟		
IPC分类号	H01L27/12 H01L27/32		
CPC分类号	H01L27/1214 H01L27/124 H01L27/3274 H01L27/1255 H01L29/78606		
代理人(译)	宋志强		
优先权	1020140146421 2014-10-27 KR		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种薄膜晶体管(TFT)阵列基板和有机发光显示装置。该薄膜晶体管阵列基板包括驱动TFT、存储电容器、第一导线、第一层间绝缘膜、第二层间绝缘膜和第二导线。存储电容器具有被连接到驱动TFT的驱动栅电极的第一电极和在第一电极上并与第一电极绝缘的第二电极。第一导线在驱动栅电极的同一层上。第一层间绝缘膜覆盖第一电极和第一导线。第二层间绝缘膜在第一层间绝缘膜上并包括暴露第一层间绝缘膜的一部分的开口。第二导线在第二层间绝缘膜上并至少部分重叠第一导线。第二电极在第二层间绝缘膜的开口中。

