



(12)发明专利

(10)授权公告号 CN 103839961 B

(45)授权公告日 2017.09.01

(21)申请号 201210485693.9

审查员 温菊红

(22)申请日 2012.11.23

(65)同一申请的已公布的文献号

申请公布号 CN 103839961 A

(43)申请公布日 2014.06.04

(73)专利权人 上海天马微电子有限公司

地址 201201 上海市浦东新区汇庆路889号

(72)发明人 蔡韬

(74)专利代理机构 北京品源专利代理有限公司

11332

代理人 孟金喆

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 21/77(2017.01)

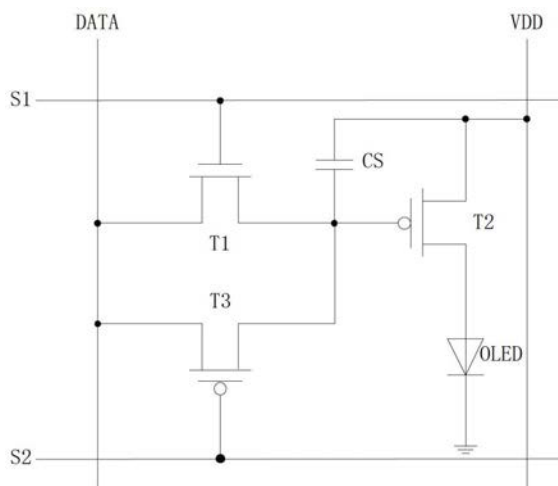
权利要求书1页 说明书7页 附图11页

(54)发明名称

像素单元、显示装置以及缺陷修复方法

(57)摘要

本发明公开了一种像素单元、显示装置以及缺陷修复方法,所述像素单元由彼此交叉的扫描线和数据线围成,包括驱动电路和有机发光器件,所述驱动电路包括薄膜晶体管和存储电容,为每个所述驱动电路中作为选通单元的薄膜晶体管布设了与其特性相反的薄膜晶体管;所述作为选通单元的薄膜晶体管的源极与所述数据线的电连接,漏极与所述存储电容电连接,栅极与第一扫描线电连接;所述布设的薄膜晶体管的源极与所述存储电容电连接,漏极与所述数据线的电连接,栅极与第二扫描线电连接。本发明的技术方案,减少电容充电时间,补偿阈值电压均匀性,可以方便进行电路修复,灵活采用多种修复方式,降低像素电路故障率。



1. 一种像素单元,由彼此交叉的扫描线和数据线围成,包括驱动电路和有机发光器件,所述驱动电路中包括薄膜晶体管和存储电容,其特征在于,为每个所述驱动电路中作为选通单元的薄膜晶体管布设了与其特性相反的薄膜晶体管;

所述作为选通单元的薄膜晶体管的源极与所述数据线电连接,漏极与所述存储电容电连接,栅极与第一扫描线电连接;

所述布设的薄膜晶体管的源极与所述存储电容电连接,漏极与所述数据线电连接,栅极与第二扫描线电连接;

所述驱动电路出现故障时,隔离故障电路,并通过所述布设的薄膜晶体管继续驱动所述有机发光器件;或者,作为选通单元的薄膜晶体管发生故障时,切断故障的薄膜晶体管与所述存储电容的连接线路,并通过所述布设的薄膜晶体管继续驱动所述有机发光器件。

2. 如权利要求1所述的像素单元,其特征在于,所述布设的薄膜晶体管与作为选通单元的薄膜晶体管同时驱动所述有机发光器件。

3. 如权利要求1所述的像素单元,其特征在于,所述驱动电路中作为选通单元的薄膜晶体管的栅极与所述布设的薄膜晶体管的栅极通过反相器连接。

4. 如权利要求3所述的像素单元,其特征在于,作为选通单元的薄膜晶体管与所述布设的薄膜晶体管共用一条扫描线。

5. 如权利要求1所述像素单元,其特征在于,所述作为选通单元的薄膜晶体管为N型薄膜晶体管时,所述布设的薄膜晶体管为P型薄膜晶体管;所述作为选通单元的薄膜晶体管为P型薄膜晶体管时,所述布设的薄膜晶体管为N型薄膜晶体管。

6. 一种显示装置,其特征在于,包括如权利要求1-5任一所述的像素单元。

7. 一种如权利要求1所述像素单元的缺陷修复方法,其特征在于,该方法包括:

隔离故障电路或者切断故障的作为选通单元的薄膜晶体管与存储电容的连接线路;

通过所述布设的薄膜晶体管继续驱动所述像素单元。

8. 如权利要求7所述的像素单元的缺陷修复方法,其特征在于,所述像素单元还包括反相器,所述反相器的两端分别连接所述作为选通单元的薄膜晶体管的栅极和所述布设的薄膜晶体管的栅极;

通过所述反相器启动所述布设的薄膜晶体管,隔离故障电路或者切断故障的所述作为选通单元的薄膜晶体管与存储电容的连接线路后,用所述布设的薄膜晶体管继续驱动所述像素单元。

9. 如权利要求7或8所述的像素单元的缺陷修复方法,其特征在于,所述隔离故障电路包括:切断包含所述作为选通单元的薄膜晶体管在内的故障驱动电路与外部线路的连接。

10. 如权利要求7或8所述的像素单元的缺陷修复方法,其特征在于,所述切断故障的作为选通单元的薄膜晶体管与存储电容之间的连接线路包括:在所述作为选通单元的薄膜晶体管漏电、失效、或者非正常开启时,切断所述作为选通单元的薄膜晶体管与所述存储电容之间的连接线路。

像素单元、显示装置以及缺陷修复方法

技术领域

[0001] 本发明涉及OLED显示技术领域,尤其涉及一种像素单元、显示装置以及缺陷修复方法。

背景技术

[0002] OLED显示装置由若干个上述像素单元组成,像素单元中的驱动电路结构如图1所示,每个像素的电路结构为常见的2T1C(2个薄膜晶体管1个电容)型驱动电路。其中,T2用于驱动有机发光器件OLED,T1作为选通器件用于控制电容CS的充放电时间。

[0003] 当扫描线被选中时,开关管T1开启,数据电压通过T1管对存储电容CS充电,CS的电压控制驱动管T2的漏极电流;当扫描线未被选中时,T1截止,储存在CS上的电荷继续维持T2的栅极电压,T2保持导通状态,故在整个帧周期中,OLED处于恒流控制,而驱动管T2阈值电压的不一致将导致逐个显示屏的亮度的不均匀。

[0004] 为避免因T1出现故障而导致像素电路不可用,通常在像素驱动电路中预留备用晶体管。出现故障时,采用激光切断的方式隔离故障晶体管,对备用晶体管进行激光熔接,使其替代故障晶体管,从而修复像素缺陷。

[0005] 上述修复方式只能修复故障晶体管引起的电路故障,预留的薄膜晶体管在熔接修复之前不发挥作用,需经过激光熔接接入驱动电路后替代原故障晶体管。

发明内容

[0006] 本发明的目的在于提出一种显示装置、像素单元以及缺陷修复方法,采用N、P两型薄膜晶体管进行OLED驱动,可以方便进行电路修复,同时可以减少电容充电时间,补偿阈值电压均一性。

[0007] 为达此目的,本发明采用以下技术方案:

[0008] 一种像素单元,包括数据线、扫描线、驱动电路和有机发光器件,所述驱动电路中包括薄膜晶体管和存储电容,为每个所述驱动电路中作为选通单元的薄膜晶体管布设了与其特性相反的薄膜晶体管;

[0009] 所述作为选通单元的薄膜晶体管的源极与所述数据线电连接,漏极与所述存储电容电连接,栅极与第一扫描线电连接;

[0010] 所述布设的薄膜晶体管的源极与所述存储电容电连接,漏极与所述数据线电连接,栅极与第二扫描线电连接。

[0011] 所述布设的薄膜晶体管与作为选通单元的薄膜晶体管同时驱动所述有机发光器件。

[0012] 所述驱动电路中作为选通单元的薄膜晶体管的栅极与所述布设的薄膜晶体管的栅极通过反相器连接。

[0013] 作为选通单元的薄膜晶体管与所述布设的薄膜晶体管共用一条扫描线。

[0014] 所述驱动电路出现故障时,切断所述故障电路,并通过所述布设的薄膜晶体管继

续驱动所述有机发光器件。

[0015] 作为选通单元的薄膜晶体管发生故障,隔离故障的薄膜晶体管,并通过所述布设的薄膜晶体管继续驱动所述有机发光器件。

[0016] 所述作为选通单元的薄膜晶体管为N型薄膜晶体管时,所述布设的薄膜晶体管为P型薄膜晶体管;所述作为选通单元的薄膜晶体管为P型薄膜晶体管时,所述布设的薄膜晶体管为N型薄膜晶体管。

[0017] 一种显示装置,包括以上任一所述的像素单元。

[0018] 一种上述像素单元的缺陷修复方法,该方法包括:

[0019] 隔离故障电路或者切断故障的作为选通单元的薄膜晶体管与存储电容的连接线路;

[0020] 通过所述布设的薄膜晶体管继续驱动所述像素单元。

[0021] 所述像素单元还包括反相器,所述反相器的两端分别连接所述作为选通单元的薄膜晶体管的栅极和所述布设的薄膜晶体管的栅极;

[0022] 通过所述反相器启动所述布设的薄膜晶体管,隔离故障电路或者切断故障的所述作为选通单元的薄膜晶体管与存储电容的连接线路后,用所述布设的薄膜晶体管继续驱动所述像素单元。

[0023] 所述隔离故障电路包括:切断包含所述作为选通单元的薄膜晶体管在内的驱动电路与外部线路的连接。

[0024] 所述切断故障的作为选通单元的薄膜晶体管与存储电容之间的连接线路包括:在所述作为选通单元的薄膜晶体管漏电、失效、或者非正常开启时,切断所述作为选通单元的薄膜晶体管与所述存储电容之间的连接线路。

[0025] 本发明采用N、P两型薄膜晶体管同时进行OLED驱动,减少电容充电时间,补偿阈值电压均匀性,可以方便进行电路修复,灵活采用多种修复方式,降低像素电路故障率。

附图说明

[0026] 图1是现有的一种2T1C结构的像素单元驱动电路图。

[0027] 图2(a)是本发明实施例一提供的一种像素单元驱动电路图。

[0028] 图2(b)是本发明实施例一的像素单元驱动电路的缺陷修复位置示意图。

[0029] 图2(c)是本发明实施例一进一步改进后的像素单元驱动电路图。

[0030] 图3(a)是现有的一种4T1C结构的像素单元驱动电路图。

[0031] 图3(b)是本发明实施例二提供的一种像素单元驱动电路图。

[0032] 图3(c)是本发明实施例二的像素单元驱动电路的缺陷修复位置示意图。

[0033] 图3(d)是本发明实施例二进一步改进后的像素单元驱动电路图。

[0034] 图4(a)是现有的一种4T1C结构的像素单元驱动电路图。

[0035] 图4(b)是本发明实施例三提供的一种像素单元驱动电路图。

[0036] 图4(c)是本发明实施例三的像素单元驱动电路的缺陷修复位置示意图。

[0037] 图4(d)是本发明实施例三进一步改进后的像素单元驱动电路图。

[0038] 图5(a)是现有的一种4T2C结构的像素单元驱动电路图。

[0039] 图5(b)是本发明实施例四提供的一种像素单元驱动电路图。

- [0040] 图5(c)是本发明实施例四的像素单元驱动电路的缺陷修复位置示意图。
- [0041] 图5(d)是本发明实施例四进一步改进后的像素单元驱动电路图。
- [0042] 图6是本发明实施例提供的像素单元驱动电路缺陷修复方法的流程图。

具体实施方式

[0043] 下面结合附图并通过具体实施方式来进一步说明本发明的技术方案。

[0044] 图2(a)是本发明实施例一提供的像素单元电路结构图。其中每个像素单元由彼此交叉的扫描线和数据线围成,包括驱动电路和有机发光器件OLED,所述驱动电路包括薄膜晶体管和存储电容CS,为所述驱动电路中作为选通单元的薄膜晶体管T1布设了与其特性相反的薄膜晶体管T3;所述作为选通单元的薄膜晶体管T1与所述布设的薄膜晶体管T3特性相反,当T1为N型薄膜晶体管时,T3为P型薄膜晶体管;当T1为P型薄膜晶体管时,T3为N型薄膜晶体管。

[0045] 以T1为N型薄膜晶体管为例,所述作为选通单元的薄膜晶体管T1的源极与数据线DATA电连接,栅极与第一扫描线S1电连接,漏极与所述布设的薄膜晶体管T3的源极共同连接所述存储电容CS的一端,所述存储电容CS的另一端与T2的漏极共同连接至电源线VDD;所述布设的薄膜晶体管T3的漏极与所述数据线DATA电连接,栅极与第二扫描线S2电连接,源极与有机发光器件OLED连接。所述第一扫描线S1和第二扫描线S2同时驱动,且信号的极性相反。

[0046] 第一扫描线S1与第二扫描线S2被同时选中,T1与T3同时导通,存储电容CS开始充电,T1与T3同时导通可以补偿T2栅极电压稳定性,从而得到补偿T2阈值电压均匀性的效果,还可缩短存储电容CS的充电时间。

[0047] 如果某个像素单元的T1出现漏电、失效、或者非正常开启的情况,则在图2(b)中所示的A1处切断T1与存储电容CS之间的连接线路,只保留T3与CS之间的连接线路,由T3继续控制存储电容充放电。

[0048] 当然,如果某个像素单元的T3出现漏电、失效、或者非正常开启的情况,则也可以在图2(b)中所示的B1处切断T3与存储电容CS之间的连接线路,只保留T1与存储电容CS之间的连接线路,由T1单独作为选通单元继续控制存储电容充放电。

[0049] 如果某个像素单元的T1所在的驱动电路出现故障,则在图2(b)中所示的A1、A2和A3处切断包括T1在内的驱动电路与其外部线路的连接,从而隔离所述故障电路,由T3继续控制存储电容CS充放电。

[0050] 同理,如果某个像素单元的T3所在的驱动电路出现故障,则在图2(b)中所示的B1、B2和B3处切断包括T3在内的驱动电路与其外部线路的连接,从而隔离所述故障电路,由T1继续控制存储电容CS充放电。

[0051] 在本发明实施例一中每个像素单元的驱动电路中通过两条扫描线分别控制T1和T3的导通和截止,对图2(a)中的驱动电路进一步改进后,如图2(c)所示,在每个像素单元中增加一个反相器,同时省去了原有的扫描线S2。T1的栅极与扫描线S1连接,T3的栅极与所述反相器ANSI的输出端连接,所述反相器ANSI的输入端与扫描线S1连接。扫描线S1被选中时T1导通,与反相器ANSI连接的T3的栅极电压与T1的栅极电压极性相反,使与T1特性相反的T3也处于导通状态,同时向存储电容CS充电。该电路出现故障时的修复方式与图2(b)所示

相同,在此不做重复。

[0052] 图3(a)-图3(d)是本发明实施例二对一种现有像素单元驱动电路的改进。图3(a)是现有的一种4T1C结构的像素单元驱动电路,T1和T2的栅极与扫描线S1连接,T1的漏极与数据线连接,T1的源极与T2和T3的漏极连接,T2的源极、T3和T4的栅极共同连接存储电容CS的一端,CS的另一端与T4的漏极、T3的源极共同连接至电源线VDD,T4的源极与有机发光器件OLED连接。该结构中T3与T4的阈值电压相等,利用这一特点实现流经T3和T4电流的对称,从而实现电流补偿效果,延长电容放电时间。

[0053] 图3(b)中,为共同作为选通单元的T1和T2分别布设了与其特性相反的薄膜晶体管T5和T6,并增加了第二扫描线S2。T5和T6栅极分别与所述第二扫描线S2连接,T5的源极与数据线DATA连接,T5的漏极与T6的源极和T3的漏极连接,T6的漏极与T2的源极、T3和T4的栅极共同连接存储电容CS的一端,CS的另一端与T4的漏极、T3的源极共同连接至电源线VDD,T4的源极与有机发光器件OLED连接。

[0054] 正常工作时,同时驱动第一扫描线S1和第二扫描线S2,T1T2一侧与T5T6一侧同时导通,当T1或T2出现漏电、失效、或者非正常开启的情况时,如图3(c)所示,从A1和A5处断开T1T2一侧的电路,使用T5T6一侧继续驱动像素单元。当T5或T6出现漏电、失效、或者非正常开启的情况时,从B1、B5和B6处断开T5T6一侧的电路,使用T1T2一侧继续驱动像素单元。当包含T1或T2在内的驱动电路出现故障时,从A1、A2、A3、A4和A5处切断该侧驱动电路与外部线路的连接,从而隔离故障的驱动电路,使用T5T6一侧继续驱动像素单元。当包含T5或T6在内的驱动电路出现故障时,从B1、B2、B3、B4、B5和B6处切断该侧驱动电路与外部线路的连接,从而隔离故障的驱动电路,使用T1T2一侧继续驱动像素单元。

[0055] 对图3(b)所示的驱动电路进一步改进后,如图3(d)所示,在每个像素单元中增加一个反相器ANSI,同时省去了原有的扫描线S2。T1和T2的栅极与扫描线S1连接,T5和T6的栅极与所述反相器ANSI的输出端连接,所述反相器ANSI的输入端与扫描线S1连接。扫描线S1被选中时T1和T2导通,与反相器ANSI连接的T5和T6的栅极电压与T1和T2的栅极电压极性相反,使与T1和T2特性相反的T5和T6也处于导通状态。同时向存储电容CS充电。该电路出现故障时的修复方式与图3(c)所示相同,在此不做重复。

[0056] 图4(a)-(d)是本发明实施例三对一种现有像素单元驱动电路的改进。图4(a)是现有的另一种4T1C结构的像素单元驱动电路,包括了一个起到重置开关作用的选通单元T2。其中T1和T2的栅极与扫描线S1连接、T1和T2的源极与数据线DATA连接,T1的漏极与T3的栅极共同连接所述存储电容CS的一端,所述存储电容CS的另一端连接与T3的漏极共同连接至电源线VDD,T2的漏极与T3的源极和T4的漏极连接,T4的栅极连接照明信号的输入端,T4的漏极连接有机发光器件OLED。

[0057] 扫描线S1被选中时,T1与T2同时导通,T1向存储电容CS充电,T3截止。当T1和T2截止时,T3导通,同时T4在照明信号的作用下导通,使电源线VDD电流流入,OLED开始照明。T1与T2再次导通时,T3与T4之间点的电压被清空,T2起到信号重置开关的作用。

[0058] 在图4(b)中,为分别作为选通单元的T1和T2各自布设了特性相反薄膜晶体管T5和T6,并增加了第二扫描线S2。T5和T6栅极分别与所述第二扫描线S2连接,T5和T6漏极分别与所述数据线DATA连接,T5的源极与T1的漏极和T3的栅极共同连接所述存储电容CS的一端,所述存储电容的另一端与T3的漏极共同连接至电源线VDD,T6的源极与T2的漏极共同连接

T3的源极和T4的漏极,T4的源极与所述有机发光器件OLED连接,栅极与照明信号输入端连接。

[0059] 在两条扫描线的共同控制下T1与T5、T2与T6同时导通和截止。作为控制存储电容CS充放电的T1和T5,当T1出现漏电、失效、或者非正常开启的情况时,如图4(c)所示,从A1处切断T1与CS之间的线路,由T5继续驱动像素单元;当T5出现漏电、失效、或者非正常开启的情况时,从B1处切断T5与CS之间的线路,由T1继续驱动像素单元;当包含T1在内的驱动电路出现故障时,从A1、A2和A3处切断包含T1的故障电路与外部线路的连接,以达到隔离所述故障电路的效果,由T5继续驱动像素单元;当包含T5在内的驱动电路出现故障时,从B1、A2和B3处切断包含T5的故障电路与外部线路的连接,以达到隔离所述故障电路的效果,由T1继续驱动像素单元。同理,起到信号开关作用的T2和T6,当T2出现漏电、失效、或者非正常开启的情况时,从C1处切断,当包含T2在内的驱动电路出现故障时,从C1、C2和C3处切断以隔离包含T2在内的故障电路;当T6出现漏电、失效、或者非正常开启的情况时,从D1处切断,当包含T6在内的驱动电路出现故障,从D1、D2和D3处切断以隔离包含T6在内的故障电路。

[0060] 对图4(b)所示的驱动电路进一步改进后,如图4(d)所示,在每个像素单元中增加一个反相器,同时省去了原有的扫描线S2。T1和T2的栅极与扫描线S1连接,T5和T6的栅极与所述反相器ANSI的输出端连接,反相器ANSI的输入端与扫描线S1连接。扫描线S1被选中时T1和T2导通,与反相器ANSI连接的T5和T6的栅极电压与T1和T2的栅极电压极性相反,使与T1和T2特性相反的T5和T6也处于导通状态。该电路出现故障时的修复方式与图4(c)所示相同,在此不做重复。

[0061] 图5(a)-图5(d)是本发明实施例四对一种现有像素单元驱动电路的改进。图5(a)是现有的一种4T2C结构的像素单元驱动电路,T1的栅极与扫描线S1连接,源极与数据线DATA连接,漏极连接耦合电容CC的一端;耦合电容CC的另一端与T2的漏极、T3的栅极以及存储电容CS的一端连接,存储电容CS的另一端与T3的漏极共同连接至电源线VDD;T2的栅极与重置信号输入端连接,源极与T3的源极和T4的漏极连接;T4的栅极与照明信号的输入端连接,源极与有机发光器件OLED连接。

[0062] 存储电容CS在T1截止时维持T3的栅极电压使T3导通,配合照明信号使T4导通实现OLED的照明。重置信号使T2导通时,T3的栅极和源极被短接,T3与T4之间的电压被清空。耦合电容CC调节T1输出信号的占空比以控制T3的开关频率和存储电容的充电时间。耦合电容CC的取值越小,T3的输出信号的占空比越高,CS的充电时间越短。驱动电路为OLED提供一个频繁的高低电平,OLED不停的亮与灭,由于高低电平转换频率很高,人眼的视觉反应OLED是持续点亮的,高电平持续时间越长,T3晶体管导通时间越长,OLED点亮的平均时间越长,从而使OLED显示亮度越高。

[0063] 在图5(b)中为作为选通单元的T1布设了特性相反的薄膜晶体管T5,并增加了第二扫描线S2。T5的栅极与所述第二扫描线S2连接,漏极与数据线DATA连接,源极与T1的漏极共同连接耦合电容CC的一端,耦合电容CC的另一端与T2的漏极、T3的栅极以及存储电容CS的一端连接,存储电容CS的另一端与T3的漏极共同连接至电源线VDD;T2的栅极与重置信号输入端连接,源极与T3的源极和T4的漏极连接。T4的栅极与照明信号的输入端连接,源极与有机发光器件OLED连接。

[0064] 在两条扫描线S1、S2的共同控制下T1与T5同时导通和截止,以控制T3的导通频率

和存储电容CS的充放电时间。当T1出现漏电、失效、或者非正常开启的情况时,如图5(c)所示,从A1处切断T1与耦合电容CC之间的线路,由T5继续驱动像素单元;当T5出现漏电、失效、或者非正常开启的情况时,从B1处切断T5与耦合电容CC之间的线路,由T1继续驱动像素单元。当包含T1在内的驱动电路出现故障时,从A1、A2和A3处切断包含T1在内的驱动电路与外部线路的连接,以达到隔离所述故障电路的效果,由T5继续驱动像素单元;当包含T5在内的驱动电路出现故障时,从B1、A2和B3处切断包含T5在内的驱动电路与外部线路的连接,以达到隔离所述故障电路的效果,由T1继续驱动像素单元。

[0065] 对图5(b)所示的电路进一步改进后,如图5(d)所示,在每个像素单元中增加一个反相器ANSI,同时省去了原有的扫描线S2。T1的栅极与扫描线S1连接,T5的栅极与所述反相器ANSI的输出端连接,反相器的输入端ANSI与扫描线S1连接。扫描线S1被选中时T1导通,与反相器ANSI连接的T5的栅极电压与T1的栅极电压极性相反,使与T1特性相反的T5也处于导通状态。该电路出现故障时的修复方式与图5(c)所示相同,在此不做重复。

[0066] 通过以上实施例可以看出,本发明在像素单元驱动电路中为作为选通单元的薄膜晶体管布设的、与其特性相反的薄膜晶体管,采用两型薄膜晶体管同时进行OLED驱动,减少电容充电时间,补偿阈值电压均匀性,可以方便进行电路修复,灵活采用多种修复方式,降低像素电路故障率。以上实施例并不构成对本发明保护范围的限制,现有的如2T1C、3T1C、4T1C、4T2C、5T1C、6T1C、6T2C等各种结构的像素单元驱动电路,都可通过为其中作为选通单元的薄膜晶体管布设特性相反的薄膜晶体管的方式解决上述技术问题。

[0067] 根据上述实施例,本发明提供了一种显示装置,所述显示装置包含若干个本发明所述的像素单元,即在驱动电路中为作为选通单元的薄膜晶体管布设了特性相反的薄膜晶体管的像素单元。这种显示装置各像素单元具有更好的阈值电压均匀性,因此显示画面的灰度更加均匀,同时像素的故障率也变得更低。

[0068] 根据上述实施例,本发明还提供了一种像素单元的缺陷修复方法,如图6所示,该方法包括:

[0069] S601,隔离故障电路或者切断故障的作为选通单元的薄膜晶体管与存储电容之间的连接。

[0070] 当包含所述作为选通单元的薄膜晶体管在内的驱动电路出现故障时,切断包含所述作为选通单元的薄膜晶体管在内的驱动电路与外部线路的连接以隔离故障电路。当所述作为选通单元的薄膜晶体管本身出现漏电、失效、或者非正常开启的情况时,断开所述作为选通单元的薄膜晶体管与存储电容之间的连接线路。

[0071] S602,通过所述布设的薄膜晶体管继续驱动所述像素单元。使用所述布设的薄膜晶体管单独作为选通单元继续工作,防止因选通单元故障造成的像素缺陷,降低了像素电路故障率。

[0072] 在一个优选实施例中,所述像素单元还包括反相器,所述反相器的两端分别电连接所述作为选通单元的薄膜晶体管的栅极和所述布设的薄膜晶体管的栅极;通过所述反相器启动所述布设的薄膜晶体管,隔离故障电路或者切断故障的作为选通单元的薄膜晶体管与存储电容的连接后,用所述布设的薄膜晶体管继续驱动所述像素单元。

[0073] 采用本发明的技术方案,减少电容充电时间,补偿阈值电压均匀性,可以方便进行电路修复,灵活采用多种修复方式,降低像素电路故障率。

[0074] 以上所述,仅为本发明较佳的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉该技术的人在本发明所揭露的技术范围内,可轻易想到的变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应该以权利要求的保护范围为准。

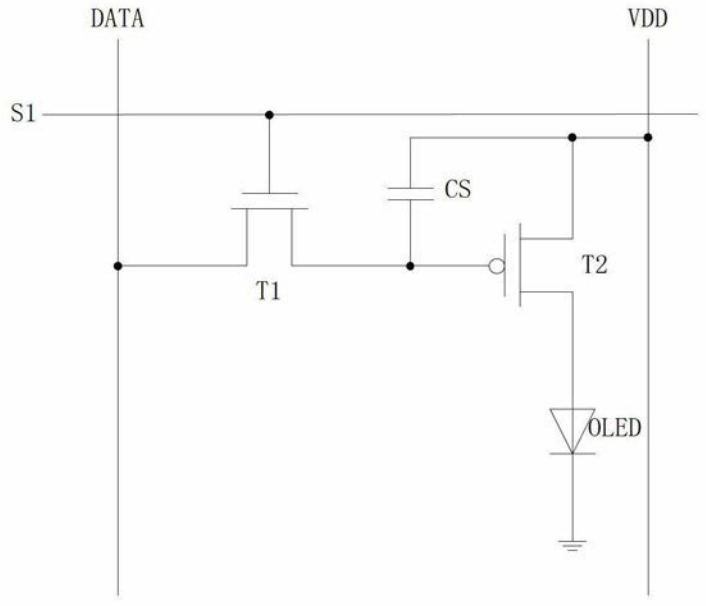


图1

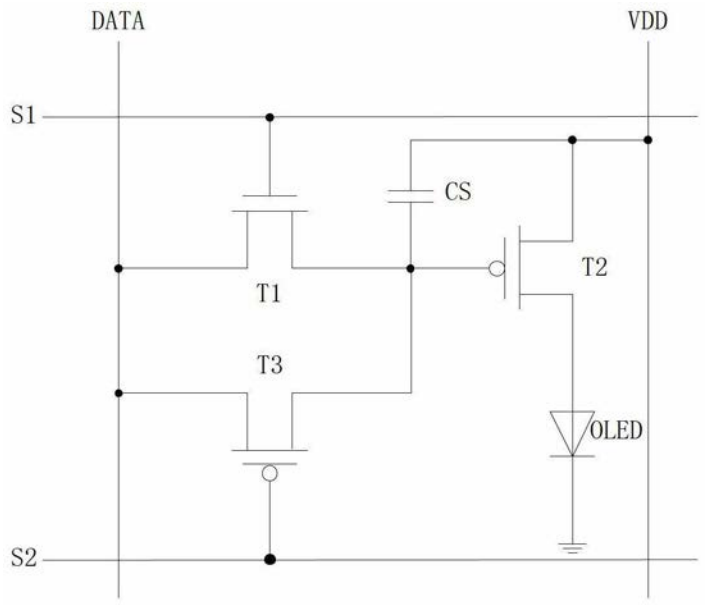


图2 (a)

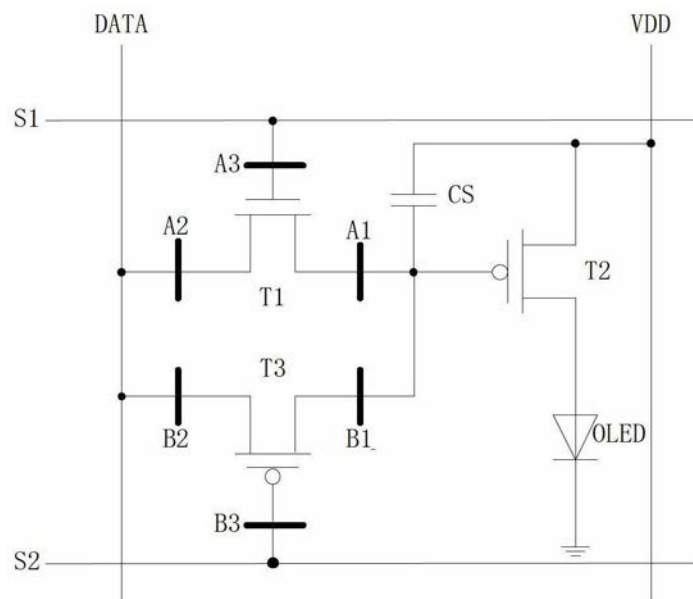


图2 (b)

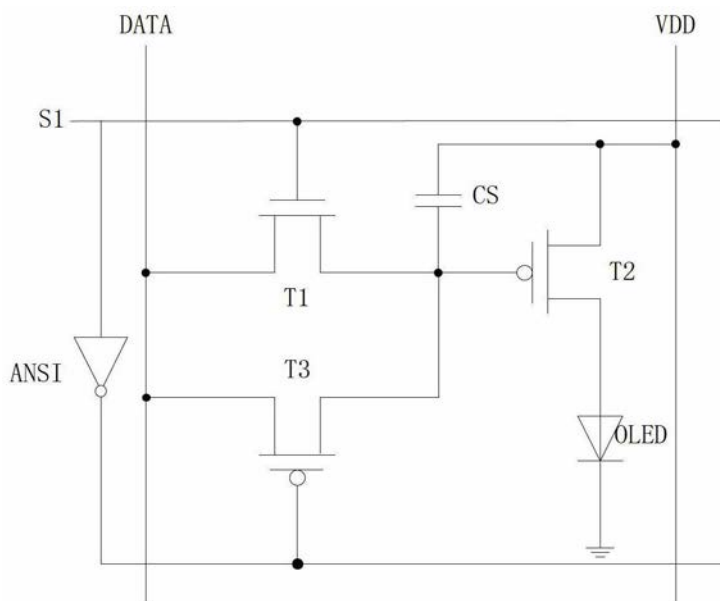


图2 (c)

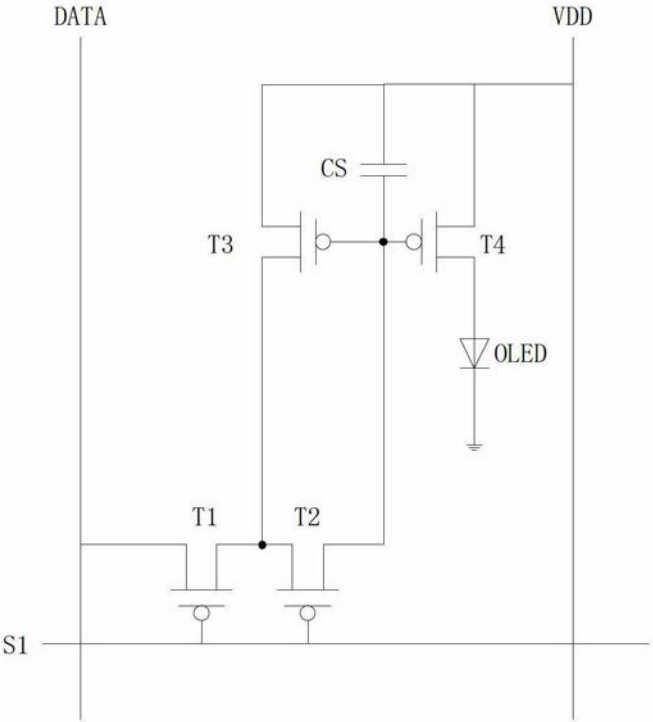


图3 (a)

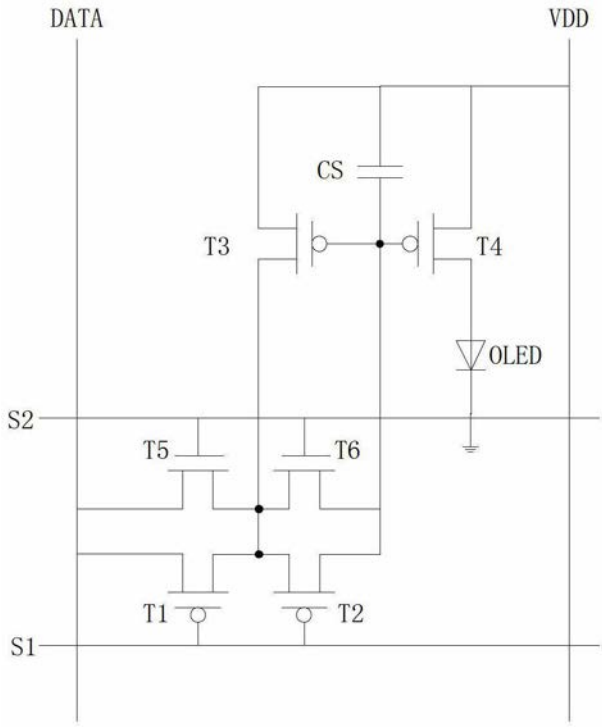


图3 (b)

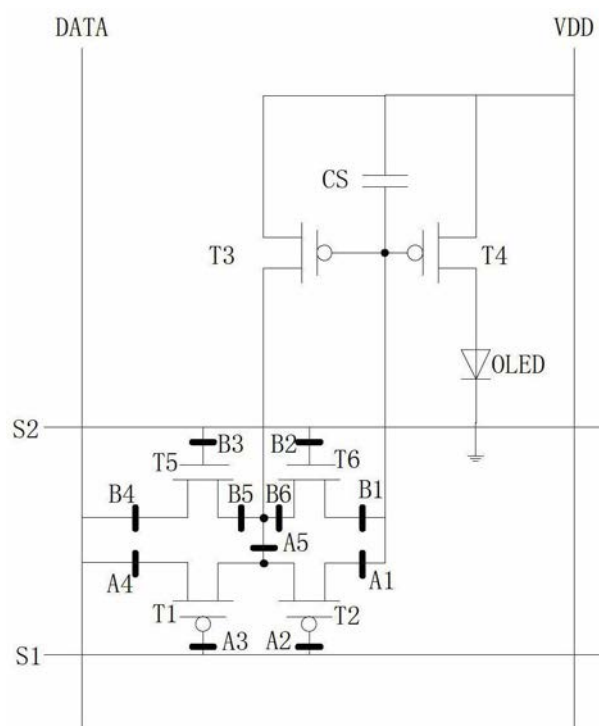


图3 (c)

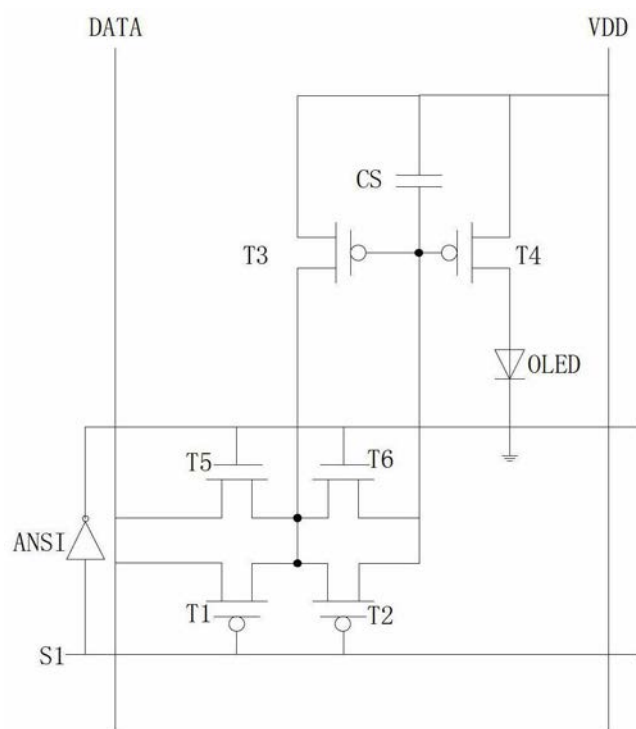


图3 (d)

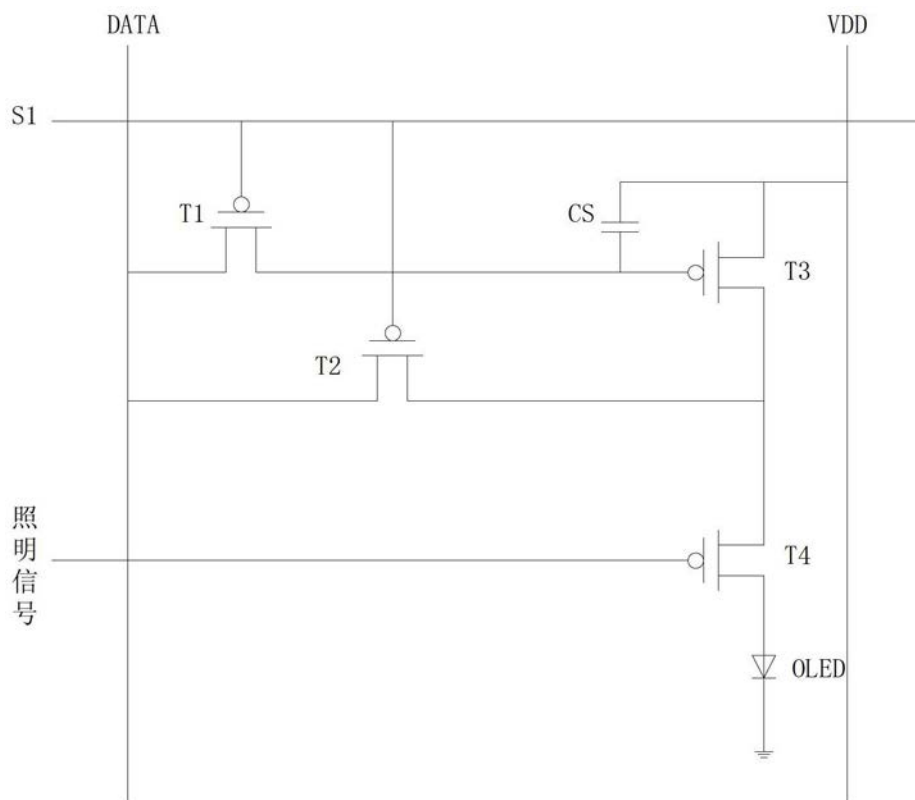


图4 (a)

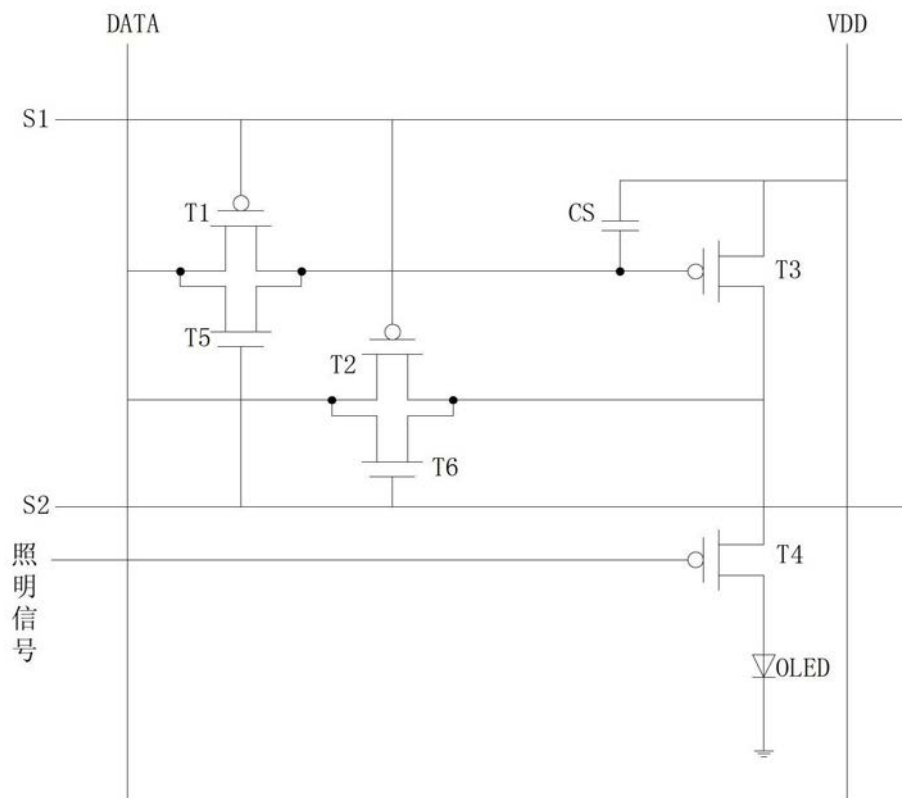


图4 (b)

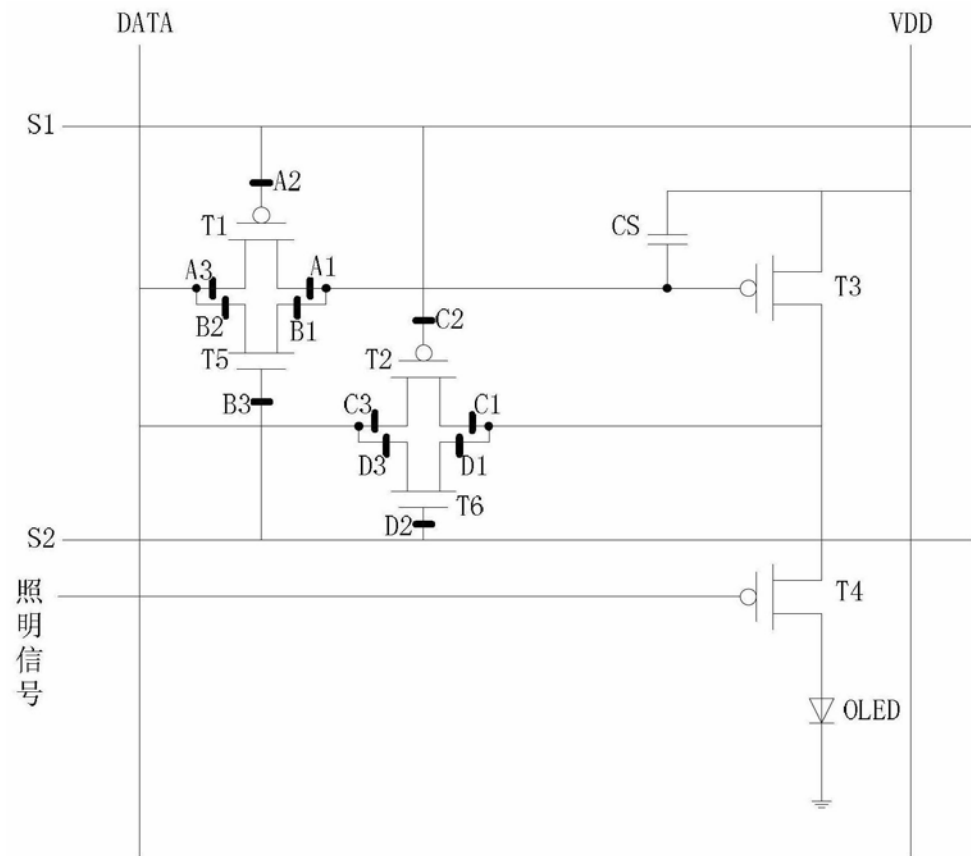


图4(c)

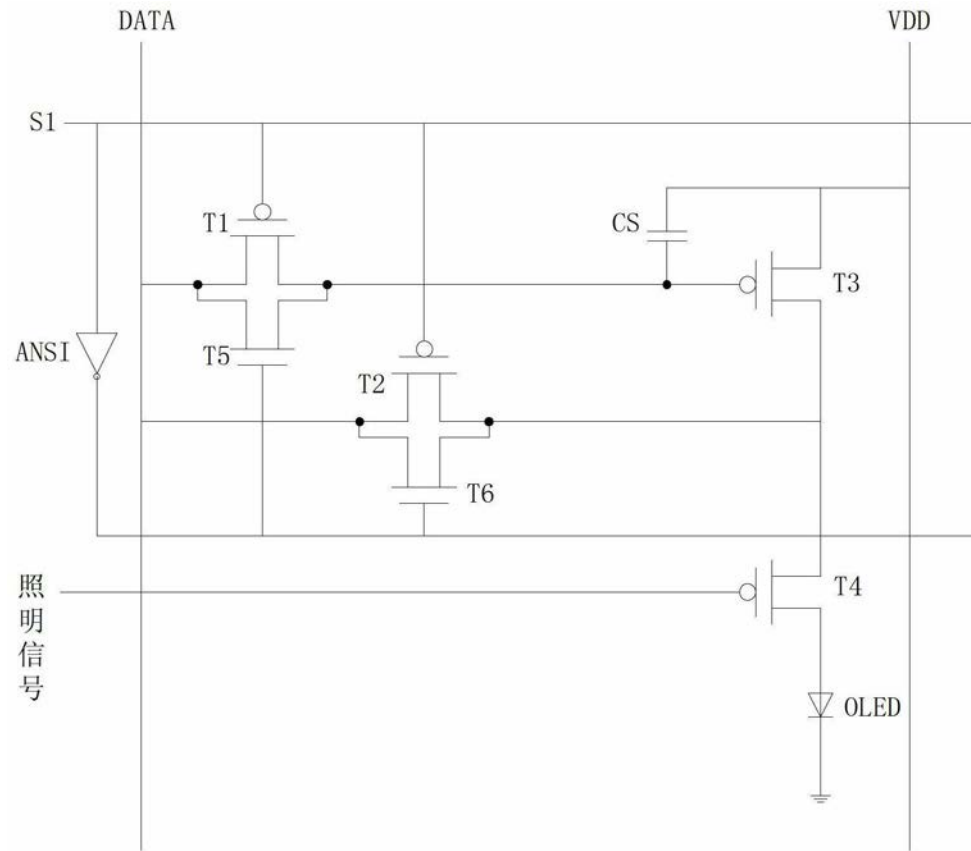


图4 (d)

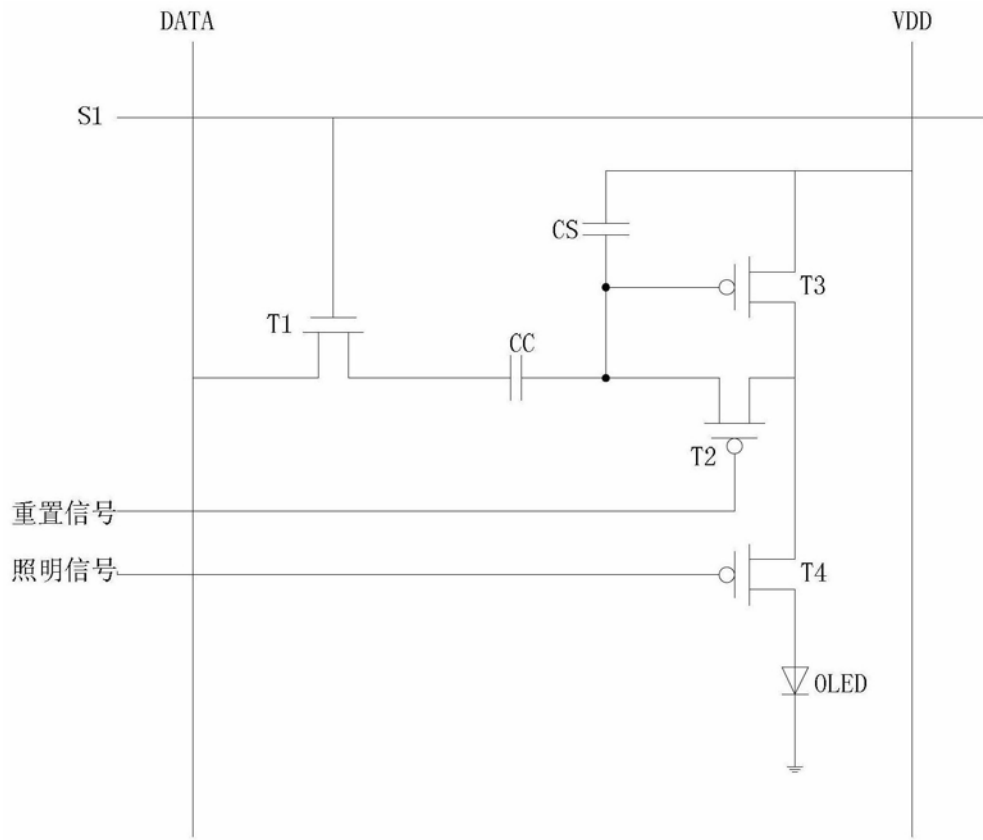


图5 (a)

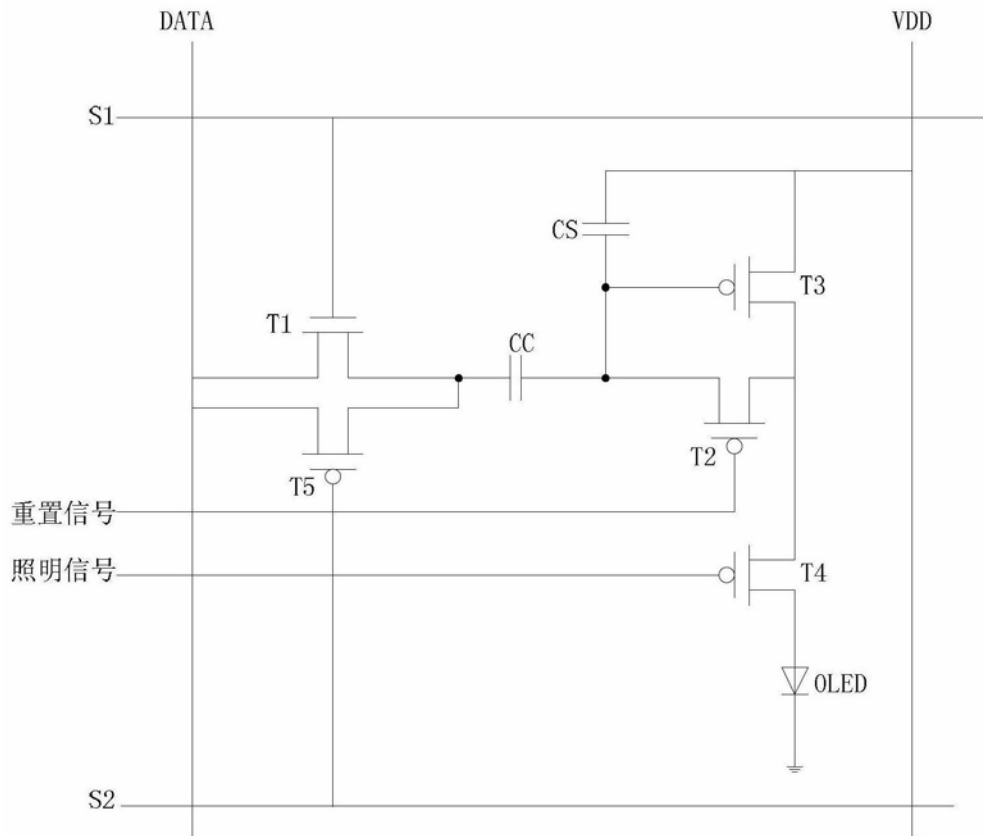


图5 (b)

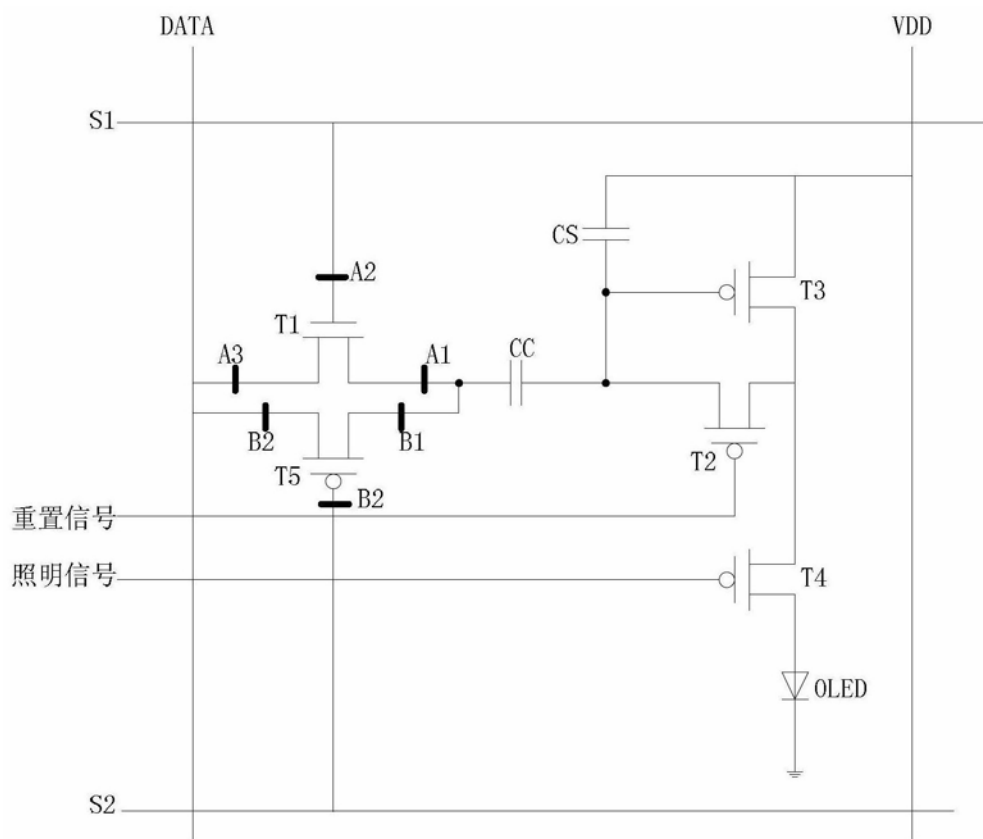


图5 (c)

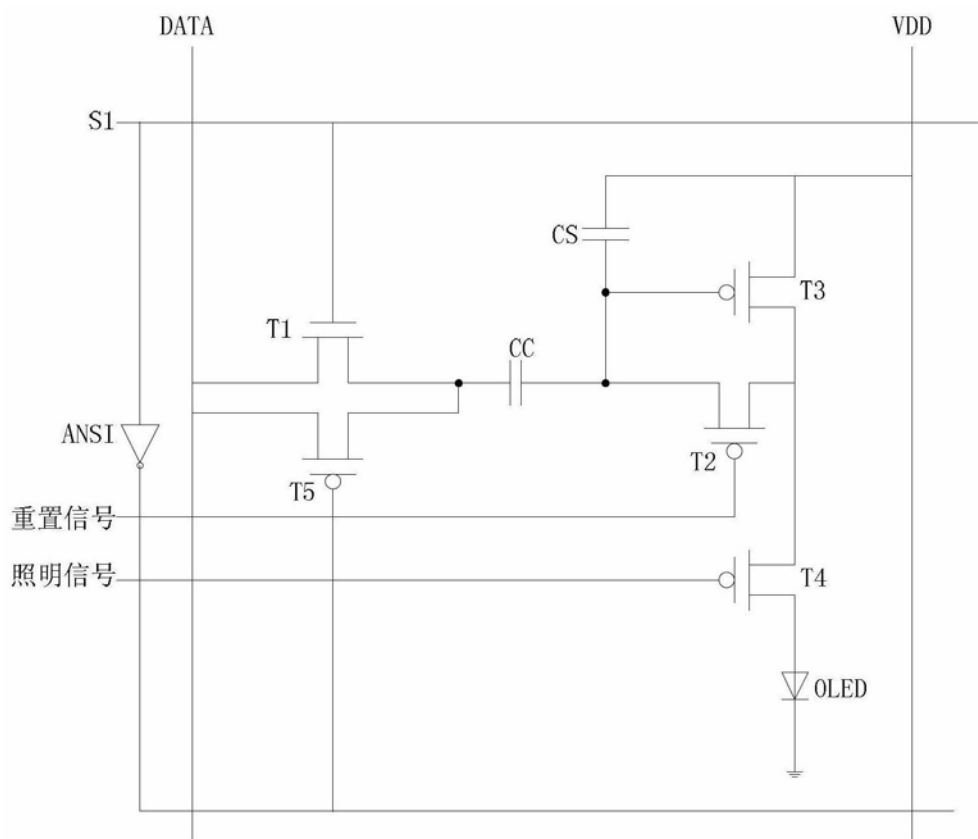


图5 (d)

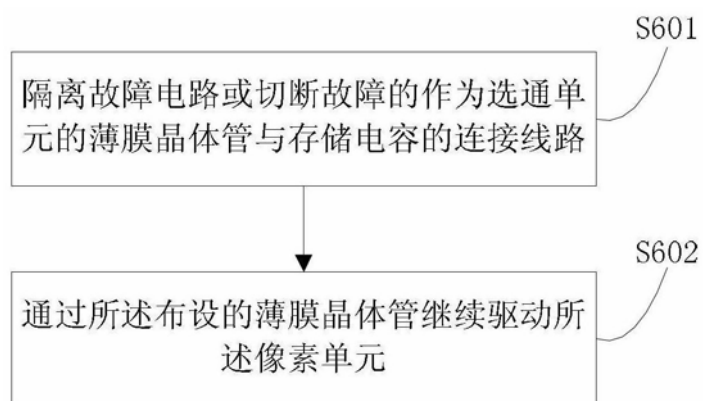


图6

专利名称(译)	像素单元、显示装置以及缺陷修复方法		
公开(公告)号	CN103839961B	公开(公告)日	2017-09-01
申请号	CN201210485693.9	申请日	2012-11-23
[标]申请(专利权)人(译)	上海天马微电子有限公司		
申请(专利权)人(译)	上海天马微电子有限公司		
当前申请(专利权)人(译)	上海天马微电子有限公司		
[标]发明人	蔡韬		
发明人	蔡韬		
IPC分类号	H01L27/32 H01L21/77		
其他公开文献	CN103839961A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种像素单元、显示装置以及缺陷修复方法，所述像素单元由彼此交叉的扫描线和数据线围成，包括驱动电路和有机发光器件，所述驱动电路包括薄膜晶体管和存储电容，为每个所述驱动电路中作为选通单元的薄膜晶体管布设了与其特性相反的薄膜晶体管；所述作为选通单元的薄膜晶体管的源极与所述数据线电连接，漏极与所述存储电容电连接，栅极与第一扫描线电连接；所述布设的薄膜晶体管的源极与所述存储电容电连接，漏极与所述数据线电连接，栅极与第二扫描线电连接。本发明的技术方案，减少电容充电时间，补偿阈值电压均匀性，可以方便进行电路修复，灵活采用多种修复方式，降低像素电路故障率。

