



(12) 发明专利申请

(10) 申请公布号 CN 102708797 A

(43) 申请公布日 2012. 10. 03

(21) 申请号 201210093604. 6

(22) 申请日 2012. 03. 31

(71) 申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

申请人 成都京东方光电科技有限公司

(72) 发明人 李天马 祁小敬

(74) 专利代理机构 北京银龙知识产权代理有限公司

公司 11243

代理人 许静 赵爱军

(51) Int. Cl.

G09G 3/32 (2006. 01)

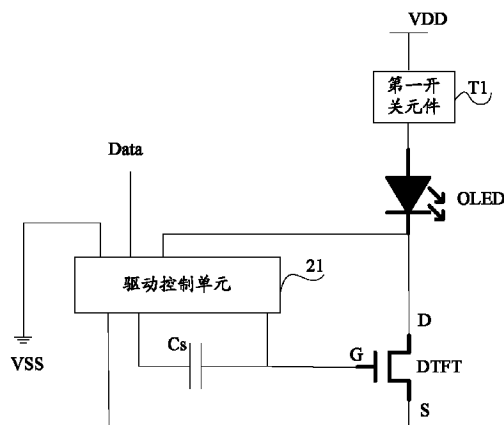
权利要求书 3 页 说明书 11 页 附图 8 页

(54) 发明名称

驱动电路和有机发光显示器

(57) 摘要

本发明提供一种驱动电路和有机发光显示器。所述驱动电路包括驱动薄膜晶体管、第一开关元件、存储电容和驱动控制单元；驱动薄膜晶体管的栅极与存储电容的第一端连接，还通过驱动控制单元与驱动薄膜晶体管的漏极连接；驱动薄膜晶体管的源极通过驱动控制单元与数据线连接；存储电容的第二端还通过驱动控制单元与驱动薄膜晶体管的漏极连接；第一开关元件串联于 OLED 的阳极和驱动电源的高电平输出端之间；驱动控制单元通过控制存储电容充放电，控制驱动薄膜晶体管工作于饱和区并通过存储电容给所述驱动薄膜晶体管的栅源电压补偿驱动薄膜晶体管的阈值电压。本发明可以解决有机发光显示器亮度不均匀和亮度衰减的问题。



1. 一种驱动电路,其特征在于,包括驱动薄膜晶体管、第一开关元件、存储电容和驱动控制单元;

所述驱动薄膜晶体管的栅极,与所述存储电容的第一端连接,还通过所述驱动控制单元与所述驱动薄膜晶体管的漏极连接;

所述驱动薄膜晶体管的源极通过所述驱动控制单元分别与数据线和所述驱动电源的低电平输出端连接;

所述驱动薄膜晶体管的漏极,与 OLED 的阴极连接;

所述存储电容的第二端还通过所述驱动控制单元分别与所述驱动薄膜晶体管的漏极和驱动电源的低电平输出端连接;

所述第一开关元件串联于所述 OLED 的阳极和驱动电源的高电平输出端之间;

所述驱动薄膜晶体管为 n 型薄膜晶体管;

所述驱动控制单元,用于通过控制所述存储电容充放电,以控制所述驱动薄膜晶体管工作于饱和区并通过存储电容给所述驱动薄膜晶体管的栅源电压补偿 V_{th} ,其中, V_{th} 为所述驱动薄膜晶体管的阈值电压。

2. 如权利要求 1 所述的驱动电路,其特征在于,所述驱动控制单元包括第二开关元件、第三开关元件、第四开关元件、第五开关元件和第六开关元件;

所述存储电容的第二端与所述驱动薄膜晶体管的漏极之间连接有第二开关元件;

所述驱动薄膜晶体管的栅极和漏极之间连接有第三开关元件;

所述存储电容的第二端与所述驱动电源的低电平输出端之间连接有第四开关元件;

所述驱动薄膜晶体管的源极和所述数据线之间连接有第五开关元件;

所述驱动薄膜晶体管的源极和所述驱动电源的低电平输出端之间连接有第六开关元件。

3. 如权利要求 2 所述的驱动电路,其特征在于,

所述第一开关元件是第一薄膜晶体管,所述第二开关元件是第二薄膜晶体管,所述第三开关元件是第三薄膜晶体管,所述第四开关元件是第四薄膜晶体管,所述第五开关元件是第五薄膜晶体管,所述第六开关元件是第六薄膜晶体管;

所述驱动薄膜晶体管,源极与所述第六薄膜晶体管的漏极连接;

所述第一薄膜晶体管,栅极与第一栅极控制线连接,源极与所述 OLED 的阳极连接,漏极与驱动电源的高电平输出端连接;

所述第二薄膜晶体管,栅极与第二栅极控制线连接,源极分别与所述第四薄膜晶体管的源极和所述存储电容的第二端连接,漏极与所述第三薄膜晶体管的源极连接;

所述第三薄膜晶体管,栅极与第二栅极控制线连接,漏极与所述驱动薄膜晶体管的栅极连接;

所述第四薄膜晶体管,栅极与第二栅极控制线连接,漏极接地;

所述第五薄膜晶体管,栅极与第二栅极控制线连接,源极与数据线连接,漏极与所述驱动薄膜晶体管的源极连接;

所述第六薄膜晶体管,栅极与第二栅极控制线连接,源极接地;

所述第一薄膜晶体管、所述第二薄膜晶体管和所述第六薄膜晶体管为 n 型薄膜晶体管,所述第三薄膜晶体管、所述第四薄膜晶体管和所述第五薄膜晶体管为 p 型薄膜晶体管。

4. 一种有机发光显示器,包括 OLED 和如权利要求 1 至 3 中任一权利要求所述的驱动电路。

5. 一种驱动电路,其特征在于,包括驱动薄膜晶体管、第一开关元件、存储电容和驱动控制单元;

所述驱动薄膜晶体管的栅极,与所述存储电容的第一端连接,还通过所述驱动控制单元与所述驱动薄膜晶体管的漏极连接;

所述驱动薄膜晶体管的源极,通过所述驱动控制单元分别与数据线和所述驱动电源的高电平输出端连接;

所述驱动薄膜晶体管的漏极,通过所述第一开关元件与 OLED 的阳极连接;

所述存储电容的第二端通过所述驱动控制单元分别与所述驱动电源的高电平输出端和所述驱动电源的低电平输出端连接;

所述 OLED 的阴极与驱动电源的低电平输出端连接;

所述驱动控制单元,用于通过控制所述存储电容充放电,以控制所述驱动薄膜晶体管工作于饱和区并通过存储电容给所述驱动薄膜晶体管的栅源电压补偿 V_{th} ,其中, V_{th} 为所述驱动薄膜晶体管的阈值电压;

所述驱动薄膜晶体管为 p 型薄膜晶体管。

6. 如权利要求 5 所述的驱动电路,其特征在于,所述驱动控制单元包括第二开关元件、第三开关元件、第四开关元件、第五开关元件和第六开关元件,其中,

所述存储电容的第二端与地线之间连接有第二开关元件;

所述驱动薄膜晶体管的栅极和所述驱动薄膜晶体管的漏极之间连接有第三开关元件;

所述存储电容的第二端和所述驱动电源的高电平输出端之间连接有第四开关元件;

所述驱动薄膜晶体管的源极和所述数据线之间连接有第五开关元件;

所述驱动薄膜晶体管的源极和所述驱动电源的高电平输出端之间连接有第六开关元件。

7. 如权利要求 6 所述的驱动电路,其特征在于,所述第一开关元件是第一薄膜晶体管,所述第二开关元件是第二薄膜晶体管,所述第三开关元件是第三薄膜晶体管,所述第四开关元件是第四薄膜晶体管,所述第五开关元件是第五薄膜晶体管,所述第六开关元件是第六薄膜晶体管;

所述驱动薄膜晶体管的源极分别与所述第五薄膜晶体管的漏极和所述第六薄膜晶体管的源极连接,漏极与所述第一薄膜晶体管的漏极连接;

所述第一薄膜晶体管,栅极与第一栅极控制线连接,源极与所述 OLED 的阳极连接,漏极与所述第三薄膜晶体管的漏极连接;

所述第二薄膜晶体管,栅极与第二栅极控制线连接,源极接地,漏极与所述存储电容的第二端连接;

所述第三薄膜晶体管,栅极与第二栅极控制线连接,源极与所述驱动薄膜晶体管的栅极连接;

所述第四薄膜晶体管,栅极与第二栅极控制线连接,源极与驱动电源的高电平输出端连接,漏极与所述存储电容的第二端连接;

所述第五薄膜晶体管,栅极与第二栅极控制线连接,源极与数据线连接;

所述第六薄膜晶体管,栅极与第二栅极控制线连接,漏极与驱动电源的高电平输出端连接;

所述第一薄膜晶体管、所述第二薄膜晶体管和所述第六薄膜晶体管为 n 型薄膜晶体管,所述第三薄膜晶体管、所述第四薄膜晶体管和所述第五薄膜晶体管为 p 型薄膜晶体管。

8. 一种有机发光显示器,其特征在于,包括 OLED 和如权利要求 5 至 7 中任一权利要求所述的驱动电路。

驱动电路和有机发光显示器

技术领域

[0001] 本发明涉及一种有机发光显示领域,尤其涉及一种驱动电路和有机发光显示器。

背景技术

[0002] 现有的像素单元驱动电路如图 1 所示,该驱动电路包括两个晶体管和一个电容,其中一个晶体管为开关管 T1,由扫描线输出的扫描信号 Vscan 所控制,目的是为了控制数据线 Data 上的数据信号 Vdata 的输入,另一个晶体管为驱动管 T2,控制 OLED(有机发光二极管,Organic Light-Emitting Diode) 发光;Cs 为存储电容,用于在非扫描期间维持对驱动管 T2 所施加的电压,上述电路被称为 2T1C 像素单元驱动电路。

[0003] AMOLED 能够发光是由驱动晶体管在饱和状态时产生的电流所驱动,因为输入相同的灰阶电压时,所述驱动晶体管的不同的阈值电压会导致产生不同的驱动电流,造成电流的不一致性。而 LTPS(Low Temperature Poly-silicon,低温多晶硅技术)制程上阈值电压 Vth 的均匀性非常差,同时 Vth 也有漂移,因此传统的 2T1C 像素单元驱动电路的亮度均匀性一直很差。

发明内容

[0004] 本发明的主要目的在于提供一种驱动电路和有机发光显示器,以提高有机发光显示器的亮度均匀度。

[0005] 为了达到上述目的,本发明提供了一种驱动电路,包括驱动薄膜晶体管、第一开关元件、存储电容和驱动控制单元;

[0006] 所述驱动薄膜晶体管的栅极,与所述存储电容的第一端连接,还通过所述驱动控制单元与所述驱动薄膜晶体管的漏极连接;

[0007] 所述驱动薄膜晶体管的源极通过所述驱动控制单元分别与数据线和所述驱动电源的低电平输出端连接;

[0008] 所述驱动薄膜晶体管的漏极,与 OLED 的阴极连接;

[0009] 所述存储电容的第二端还通过所述驱动控制单元分别与所述驱动薄膜晶体管的漏极和驱动电源的低电平输出端连接;

[0010] 所述第一开关元件串联于所述 OLED 的阳极和驱动电源的高电平输出端之间;

[0011] 所述驱动薄膜晶体管为 n 型薄膜晶体管;

[0012] 所述驱动控制单元,用于通过控制所述存储电容充放电,以控制所述驱动薄膜晶体管工作于饱和区并通过存储电容给所述驱动薄膜晶体管的栅源电压补偿 Vth,其中, Vth 为所述驱动薄膜晶体管的阈值电压。

[0013] 实施时,所述驱动控制单元包括第二开关元件、第三开关元件、第四开关元件、第五开关元件和第六开关元件;

[0014] 所述存储电容的第二端与所述驱动薄膜晶体管的漏极之间连接有第二开关元件;

- [0015] 所述驱动薄膜晶体管的栅极和漏极之间连接有第三开关元件；
- [0016] 所述存储电容的第二端与所述驱动电源的低电平输出端之间连接有第四开关元件；
- [0017] 所述驱动薄膜晶体管的源极和所述数据线之间连接有第五开关元件；
- [0018] 所述驱动薄膜晶体管的源极和所述驱动电源的低电平输出端之间连接有第六开关元件。
- [0019] 实施时，所述第一开关元件是第一薄膜晶体管，所述第二开关元件是第二薄膜晶体管，所述第三开关元件是第三薄膜晶体管，所述第四开关元件是第四薄膜晶体管，所述第五开关元件是第五薄膜晶体管，所述第六开关元件是第六薄膜晶体管；
- [0020] 所述驱动薄膜晶体管，源极与所述第六薄膜晶体管的漏极连接；
- [0021] 所述第一薄膜晶体管，栅极与第一栅极控制线连接，源极与所述 OLED 的阳极连接，漏极与驱动电源的高电平输出端连接；
- [0022] 所述第二薄膜晶体管，栅极与第二栅极控制线连接，源极分别与所述第四薄膜晶体管的源极和所述存储电容的第二端连接，漏极与所述第三薄膜晶体管的源极连接；
- [0023] 所述第三薄膜晶体管，栅极与第二栅极控制线连接，漏极与所述驱动薄膜晶体管的栅极连接；
- [0024] 所述第四薄膜晶体管，栅极与第二栅极控制线连接，漏极接地；
- [0025] 所述第五薄膜晶体管，栅极与第二栅极控制线连接，源极与数据线连接，漏极与所述驱动薄膜晶体管的源极连接；
- [0026] 所述第六薄膜晶体管，栅极与第二栅极控制线连接，源极接地；
- [0027] 所述第一薄膜晶体管、所述第二薄膜晶体管和所述第六薄膜晶体管为 n 型薄膜晶体管，所述第三薄膜晶体管、所述第四薄膜晶体管和所述第五薄膜晶体管为 p 型薄膜晶体管。
- [0028] 本发明还提供了一种有机发光显示器，包括 OLED 和上述的驱动电路。
- [0029] 本发明还提供了一种驱动电路，包括驱动薄膜晶体管、第一开关元件、存储电容和驱动控制单元；
- [0030] 所述驱动薄膜晶体管的栅极，与所述存储电容的第一端连接，还通过所述驱动控制单元与所述驱动薄膜晶体管的漏极连接；
- [0031] 所述驱动薄膜晶体管的源极，通过所述驱动控制单元分别与数据线和所述驱动电源的高电平输出端连接；
- [0032] 所述驱动薄膜晶体管的漏极，通过所述第一开关元件与 OLED 的阳极连接；
- [0033] 所述存储电容的第二端通过所述驱动控制单元分别与所述驱动电源的高电平输出端和所述驱动电源的低电平输出端连接；
- [0034] 所述 OLED 的阴极与驱动电源的低电平输出端连接。
- [0035] 所述驱动控制单元，用于通过控制所述存储电容充放电，以控制所述驱动薄膜晶体管工作于饱和区并通过存储电容给所述驱动薄膜晶体管的栅源电压补偿 V_{th} ，其中， V_{th} 为所述驱动薄膜晶体管的阈值电压；
- [0036] 所述驱动薄膜晶体管为 p 型薄膜晶体管。
- [0037] 实施时，所述驱动控制单元包括第二开关元件、第三开关元件、第四开关元件、第

五开关元件和第六开关元件,其中,

[0038] 所述存储电容的第二端与地线之间连接有第二开关元件;

[0039] 所述驱动薄膜晶体管的栅极和所述驱动薄膜晶体管的漏极之间连接有第三开关元件;

[0040] 所述存储电容的第二端和所述驱动电源的高电平输出端之间连接有第四开关元件;

[0041] 所述驱动薄膜晶体管的源极和所述数据线之间连接有第五开关元件;

[0042] 所述驱动薄膜晶体管的源极和所述驱动电源的高电平输出端之间连接有第六开关元件。

[0043] 实施时,所述第一开关元件是第一薄膜晶体管,所述第二开关元件是第二薄膜晶体管,所述第三开关元件是第三薄膜晶体管,所述第四开关元件是第四薄膜晶体管,所述第五开关元件是第五薄膜晶体管,所述第六开关元件是第六薄膜晶体管;

[0044] 所述驱动薄膜晶体管的源极分别与所述第五薄膜晶体管的漏极和所述第六薄膜晶体管的源极连接,漏极与所述第一薄膜晶体管的漏极连接;

[0045] 所述第一薄膜晶体管,栅极与第一栅极控制线连接,源极与所述 OLED 的阳极连接,漏极与所述第三薄膜晶体管的漏极连接;

[0046] 所述第二薄膜晶体管,栅极与第二栅极控制线连接,源极接地,漏极与所述存储电容的第二端连接;

[0047] 所述第三薄膜晶体管,栅极与第二栅极控制线连接,源极与所述驱动薄膜晶体管的栅极连接;

[0048] 所述第四薄膜晶体管,栅极与第二栅极控制线连接,源极与驱动电源的高电平输出端连接,漏极与所述存储电容的第二端连接;

[0049] 所述第五薄膜晶体管,栅极与第二栅极控制线连接,源极与数据线连接;

[0050] 所述第六薄膜晶体管,栅极与第二栅极控制线连接,漏极与驱动电源的高电平输出端连接;

[0051] 所述第一薄膜晶体管、所述第二薄膜晶体管和所述第六薄膜晶体管为 n 型薄膜晶体管,所述第三薄膜晶体管、所述第四薄膜晶体管和所述第五薄膜晶体管为 p 型薄膜晶体管。

[0052] 本发明还提供了一种有机发光显示器,包括 OLED 和上述的驱动电路;

[0053] 所述 OLED 的阴极与驱动电源的低电平输出端连接。

[0054] 与现有技术相比,本发明所述的驱动电路和有机发光显示器,通过驱动控制单元控制驱动薄膜晶体管的栅源电压补偿驱动 OLED 的驱动薄膜晶体管的阈值电压,从而解决 AMOLED 面板亮度不均匀和亮度衰减的问题。

附图说明

[0055] 图 1 是现有的像素单元驱动电路的电路图;

[0056] 图 2 是本发明第一实施例所述的驱动电路的电路图;

[0057] 图 3 是本发明第二实施例所述的驱动电路的电路图;

[0058] 图 4 是本发明第三实施例所述的驱动电路的电路图;

- [0059] 图 4A 是本发明第三实施例所述的驱动电路在预充电阶段的等效电路图；
- [0060] 图 4B 是本发明第三实施例所述的驱动电路在放电阶段的等效电路图；
- [0061] 图 4C 是本发明第三实施例所述的驱动电路在驱动 OLED 发电显示阶段的等效电路图；
- [0062] 图 5 是本发明第三实施例所述的驱动电路中的第一栅极控制线 G1 输出的信号、第二栅极控制线 G2 输出的信号和数据线 Data 输出的数据电压 Vdata 的时序图；
- [0063] 图 6 是本发明第四实施例所述的驱动电路的电路图；
- [0064] 图 7 是本发明第五实施例所述的驱动电路的电路图；
- [0065] 图 8 是本发明第六实施例所述的驱动电路的电路图；
- [0066] 图 9A 是本发明第六实施例所述的驱动电路在预充电阶段的等效电路图；
- [0067] 图 9B 是本发明第六实施例所述的驱动电路在放电阶段的等效电路图；
- [0068] 图 9C 是本发明第六实施例所述的驱动电路在驱动 OLED 发电显示阶段的等效电路图；
- [0069] 图 10 是本发明第六实施例所述的驱动电路中的第一栅极控制线 G1 输出的信号、第二栅极控制线 G2 输出的信号和数据线 Data 输出的数据电压 Vdata 的时序图。

具体实施方式

[0070] 为使得本发明的目的、技术方案和优点表达得更加清楚明白，下面结合附图及具体实施例对本发明再做进一步详细的说明。

[0071] 本发明提供了一种驱动电路和有机发光显示器，利用二极管接法 (Diode Connection) 并通过控制存储电容放电以使得驱动薄膜晶体管的栅源电压补偿驱动 AMOLED 的驱动薄膜晶体管的阈值电压，从而解决有机发光显示器亮度不均匀和亮度衰减的问题。

[0072] 下面根据具体实施例来介绍本发明所述的驱动电路。

[0073] 需要说明的是，在本发明的附图中，如果没有特殊说明，G 代表栅极，S 代表源极，D 代表漏极。

[0074] 如图 2 所示，本发明第一实施例所述的驱动电路，用于驱动 OLED，该驱动电路包括驱动薄膜晶体管 DTFT、第一开关元件 11、存储电容 Cs 和驱动控制单元 21；

[0075] 所述驱动薄膜晶体管 DTFT 的栅极，与所述存储电容 Cs 的第一端连接，还通过所述驱动控制单元与所述驱动薄膜晶体管的漏极连接；

[0076] 所述驱动薄膜晶体管 DTFT 的源极通过所述驱动控制单元 21 分别与数据线 Data 和所述驱动电源的低电平输出端连接；

[0077] 所述驱动薄膜晶体管 DTFT 的漏极，与 OLED 的阴极连接；

[0078] 所述存储电容 Cs 的第二端还通过所述驱动控制单元 21 分别与所述驱动薄膜晶体管 DTFT 的漏极和驱动电源的低电平输出端连接；

[0079] 所述第一开关元件 11 串联于所述 OLED 的阳极和驱动电源的高电平输出端之间；

[0080] 所述驱动薄膜晶体管 DTFT 为 n 型薄膜晶体管；

[0081] 所述驱动控制单元 21，用于通过控制所述存储电容 Cs 充放电，以控制所述驱动薄膜晶体管 DTFT 工作于饱和区并通过存储电容给所述驱动薄膜晶体管 DTFT 的栅源电压补偿

V_{th} , 其中, V_{th} 为所述驱动薄膜晶体管 DTFT 的阈值电压;

[0082] 所述驱动电源的高电平输出端的输出电压为 VDD, 所述驱动电源的低电平输出端的输出电压为 VSS。

[0083] 本发明第一实施例所述的驱动电路在工作时,

[0084] 在第一时间段, 即预充电阶段, 所述第一开关元件 11 导通所述 OLED 的阳极与驱动电源的高电平输出端之间的连接, 所述驱动控制单元 21 导通所述驱动薄膜晶体管 DTFT 的栅极与漏极之间的连接, 导通所述存储电容 C_s 的第二端与驱动电源的低电平输出端之间的连接, 并导通所述驱动薄膜晶体管 DTFT 的源极与数据线 Data 之间的连接, 数据线 Data 输出的数据电压 V_{data} 输入, 所述存储电容 C_s 被充电, DTFT 的栅极电压和漏极电压都为 VDD, DTFT 实为一个二极管进入饱和状态;

[0085] 在第二时间段, 即放电阶段, 数据线 Data 输出的数据电压 V_{data} 为高电平, 所述第一开关元件 11 断开所述 OLED 的阳极与驱动电源的高电平输出端之间的连接, 所述驱动控制单元 21 控制断开驱动薄膜晶体管 DTFT 的漏极与所述驱动电源的高电平输出端的连接, 存储电容 C_s 经驱动控制单元 21、DTFT 开始放电, 直到 DTFT 的栅源电压为 V_{th} , V_{th} 为所述驱动薄膜晶体管 DTFT 的阈值电压, 此时, 所述存储电容 C_s 的第一端与第二端之间的电压差值为 $V_{data}+V_{th}$;

[0086] 在第三时间段, 即驱动 OLED 发电显示阶段, 所述驱动控制单元 21 控制断开所述驱动薄膜晶体管 DTFT 的栅极与漏极之间的连接, 断开所述存储电容 C_s 的第二端与驱动电源的低电平输出端的连接, 并断开所述驱动薄膜晶体管 DTFT 的源极与数据线 Data 之间的连接, 控制导通所述驱动薄膜晶体管 DTFT 的漏极与所述存储电容 C_s 的第二端之间的连接, 并导通所述驱动薄膜晶体管 DTFT 的源极与驱动电源的低电平输出端之间的连接; 此时, 存储电容 C_s 的第二端电压即 VDD, 如此存储电容 C_s 的第一端电压即驱动薄膜晶体管 DTFT 的栅极电压将发生突变, 以使得存储电容 C_s 的两端电压差值恒定, 存储电容 C_s 的第一端电压变为 $VDD+V_{th}+V_{data}-V_{th_oled}$, 所述驱动薄膜晶体管的栅源电压 V_{gs} 也为 $VDD+V_{th}+V_{data}-V_{th_oled}$ 。其中, V_{th_oled} 是指 OLED 的阈值电压。此时流过驱动薄膜晶体管 DTFT 的电流 I 为:

$$[0087] \quad I = K(V_{gs}-V_{th})^2$$

$$[0088] \quad = K(VDD+V_{th}+V_{data}-V_{th_oled}-V_{th})^2$$

$$[0089] \quad = K(VDD+V_{data}-V_{th_oled})^2$$

[0090] 其中, K 为 DTFT 的电流系数;

$$[0091] \quad K = C_{ox} \cdot \mu \cdot \frac{W}{L};$$

[0092] μ 、 C_{ox} 、 W 、 L 分别为 DTFT 的场效应迁移率, 栅绝缘层单位面积电容、沟道宽度、长度;

[0093] 如此消除了驱动薄膜晶体管 DTFT 的 V_{th} 的影响, 这样就可以改善电容的均匀性, 达到亮度的均匀。

[0094] 如图 3 所示, 本发明第二实施例所述的驱动电路的电路图。

[0095] 本发明第二实施例所述的驱动电路基于本发明第一实施例所述的驱动电路。在本发明第二实施例所述的驱动电路中, 所述驱动控制单元包括第二开关元件 12、第三开关元

件 13、第四开关元件 14、第五开关元件 15 和第六开关元件 16；

[0096] 所述存储电容 Cs 的第二端与所述驱动薄膜晶体管 DTFT 的漏极之间连接有第二开关元件 12；

[0097] 所述驱动薄膜晶体管 DTFT 的栅极和漏极之间连接有第三开关元件 13；

[0098] 所述存储电容 Cs 的第二端与所述驱动电源的低电平输出端之间连接有第四开关元件 14；

[0099] 所述驱动薄膜晶体管 DTFT 的源极和所述数据线 Data 之间连接有第五开关元件 15；

[0100] 所述驱动薄膜晶体管 DTFT 的源极和所述驱动电源的低电平输出端之间连接有第六开关元件 16。

[0101] 如图 4 所示，本发明第三实施例所述的驱动电路的电路图。

[0102] 本发明第三实施例所述的驱动电路基于本发明第二实施例所述的驱动电路。在本发明第三实施例所述的驱动电路中，所述第一开关元件 11 是标号为 T1 的第一薄膜晶体管，所述第二开关元件 12 是标号为 T2 的第二薄膜晶体管，所述第三开关元件 13 是标号为 T3 的第三薄膜晶体管，所述第四开关元件 14 是标号为 T4 的第四薄膜晶体管，所述第五开关元件 15 是标号为 T5 的第五薄膜晶体管，所述第六开关元件 16 是标号为 T6 的第六薄膜晶体管；

[0103] 所述驱动薄膜晶体管 DTFT，栅极与所述存储电容 Cs 的第一端连接，源极与所述第六薄膜晶体管 T6 的漏极连接，漏极与所述 OLED 的阴极连接；

[0104] 所述第一薄膜晶体管 T1，栅极与第一栅极控制线 G1 连接，源极与所述 OLED 的阳极连接，漏极与驱动电源的高电平输出端连接；

[0105] 所述第二薄膜晶体管 T2，栅极与第二栅极控制线 G2 连接，源极与所述第四薄膜晶体管 T4 的源极连接，漏极与所述第三薄膜晶体管 T3 的源极连接；

[0106] 所述第三薄膜晶体管 T3，栅极与第二栅极控制线 G2 连接，漏极与所述驱动薄膜晶体管 DTFT 的栅极连接；

[0107] 所述第四薄膜晶体管 T4，栅极与第二栅极控制线 G2 连接，漏极接地；

[0108] 所述第五薄膜晶体管 T5，栅极与第二栅极控制线 G2 连接，源极与数据线 Data 连接，漏极与所述驱动薄膜晶体管 DTFT 的源极连接；

[0109] 所述第六薄膜晶体管 T6，栅极与第二栅极控制线 G2 连接，源极接地；

[0110] 所述存储电容 Cs 的第二端与所述第二薄膜晶体管 T2 的源极连接；

[0111] 所述第一薄膜晶体管 T1、所述第二薄膜晶体管 T2、所述第六薄膜晶体管 T6 和所述驱动薄膜晶体管 DTFT 为 n 型薄膜晶体管，所述第三薄膜晶体管 T3、所述第四薄膜晶体管 T4 和所述第五薄膜晶体管 T5 为 p 型薄膜晶体管；

[0112] 所述驱动电源的低电平输出端为地线 GND。

[0113] 如图 4A 所示，本发明第三实施例所述的驱动电路工作时，在第一时间段，即预充电阶段，所述第一栅极控制线 G1 输出高电平，所述第二栅极控制线 G2 输出低电平，数据线 Data 输出的数据电压 Vdata 为高电平，此时，T2、T6 关闭，T1、T3、T4、T5 均打开；所述 OLED 的阳极与驱动电源的高电平输出端连接，驱动薄膜晶体管 DTFT 的栅极和漏极导通，驱动薄膜晶体管 DTFT 的源极与数据线 Data 连接，存储电容 Cs 的第二端接地；数据线 Data 输出的

数据电压 Vdata 输入, 存储电容 Cs 被充电, DTFT 的栅极电压和漏极电压都为 VDD, DTFT 实为一个二极管进入饱和状态。

[0114] 如图 4B 所示, 本发明第三实施例所述的驱动电路工作时, 在第二时间段, 即放电阶段, 所述第一栅极控制线 G1 输出低电平, 所述第二栅极控制线 G2 输出低电平, 数据线 Data 输出的数据电压 Vdata 为高电平, T1 关闭, 所述 OLED 的阳极断开与所述驱动电源的高电平输出端的连接, 存储电容 Cs 经 T3、DTFT 开始放电, 直到 DTFT 的栅源电压为 Vth, Vth 为所述驱动薄膜晶体管 DTFT 的阈值电压, 此时, 所述存储电容 Cs 的第一端与第二端之间的电压差值为 Vdata+Vth。

[0115] 如图 4C 所示, 本发明第三实施例所述的驱动电路工作时, 在第三时间段, 即驱动 OLED 发电显示阶段, 所述第一栅极控制线 G1 输出低电平, 所述第二栅极控制线 G2 输出高电平, T3、T4、T5 关闭, T1、T2、T6 打开, 所述 OLED 的阳极与驱动电源的高电平输出端连接, 所述存储电容 Cs 的第二端断开与地线 GND 的连接而与所述驱动薄膜晶体管 DTFT 的漏极导通, 驱动薄膜晶体管 DTFT 的漏极断开与驱动薄膜晶体管 DTFT 的栅极的连接而通过 OLED 与所述驱动电源的高电平输出端连接, 驱动薄膜晶体管 DTFT 的源极断开与数据线 Data 的连接而与地线 GND 连接; 此时, 存储电容 Cs 的第二端电压即 VDD, 此时存储电容 Cs 的第一端电压即驱动薄膜晶体管 DTFT 的栅极电压将发生突变, 以使得存储电容 Cs 的两端电压差值恒定, 存储电容 Cs 的第一端电压变为 VDD+Vth+Vdata-Vth_oled, 所述驱动薄膜晶体管的栅源电压 Vgs 也为 VDD+Vth+Vdata-Vth_oled。其中, Vth_oled 是指 OLED 的阈值电压。此时流过驱动薄膜晶体管 DTFT 的电流 I 为:

$$[0116] \quad I = K(V_{gs} - V_{th})^2$$

$$[0117] \quad = K(V_{DD} + V_{th} + V_{data} - V_{th_oled} - V_{th})^2$$

$$[0118] \quad = K(V_{DD} + V_{data} - V_{th_oled})^2$$

[0119] 其中, K 为 DTFT 的电流系数;

$$[0120] \quad K = C_{ox} \cdot \mu \cdot \frac{W}{L};$$

[0121] μ 、 C_{ox} 、W、L 分别为 DTFT 的场效应迁移率, 栅绝缘层单位面积电容、沟道宽度、长度;

[0122] 如此消除了驱动薄膜晶体管 DTFT 的 Vth 的影响, 这样就可以改善电容的均匀性, 达到亮度的均匀。

[0123] 图 5 是本发明第三实施例所述的驱动电路中的第一栅极控制线 G1 输出的信号、所述第二栅极控制线 G2 输出的信号和数据线 Data 输出的数据电压 Vdata 的时序图。

[0124] 作为本发明第三实施例可以替代的实施例, 第一薄膜晶体管还可以为 P 型, 其相应的第一栅极控制线 G1 输出的信号也变成与现在图 5 中的 G1 信号电平彼此反相的信号; 第五薄膜晶体管还可以为 N 型, 第六薄膜晶体管还可以为 P 型, 其相应的第二栅极控制线 G2 输出的信号也变成与现在图 5 中的 G2 信号电平彼此反相的信号, 也可以实现同样的功能。

[0125] 本发明可以替代的实施例中, 薄膜晶体管还可以由三极管, MOS 管 (MOSFET, Metal-Oxide-Semiconductor Field-Effect-Transistor) 等来代替, 可以实现相同的功能。

[0126] 本发明还提供了一种有机发光显示器, 包括 OLED 和如本发明第一实施例、第二实

施例或第三实施例所述的驱动电路；

[0127] 所述驱动电路包括的第一开关元件与所述 OLED 的阳极连接；

[0128] 所述驱动电路包括的驱动薄膜晶体管的漏极与所述 OLED 的阴极连接；

[0129] 所述有机发光显示器包括多个像素单元组成的显示区域，每个驱动电路对应一个像素单元，用于驱动 OLED。

[0130] 如图 6 所示，本发明第四实施例所述的驱动电路，包括驱动薄膜晶体管 DTFT、第一开关元件 61、存储电容 Cs 和驱动控制单元 62；

[0131] 所述驱动薄膜晶体管 DTFT 的栅极，与所述存储电容 Cs 的第一端连接，还通过所述驱动控制单元 62 与所述驱动薄膜晶体管 DTFT 的漏极连接；

[0132] 所述驱动薄膜晶体管 DTFT 的源极，通过所述驱动控制单元 62 分别与数据线 Data 和所述驱动电源的高电平输出端连接；

[0133] 所述驱动薄膜晶体管 DTFT 的漏极，通过所述第一开关元件 61 与 OLED 的阳极连接；

[0134] 所述存储电容 Cs 的第二端通过所述驱动控制单元 62 分别与所述驱动电源的高电平输出端和所述驱动电源的低电平输出端连接；

[0135] 所述 OLED 的阴极与驱动电源的低电平输出端连接；

[0136] 所述驱动薄膜晶体管 DTFT 为 p 型薄膜晶体管；

[0137] 所述驱动电源的高电平输出端的输出电压为 VDD，所述驱动电源的低电平输出端的输出电压为 VSS。

[0138] 本发明第四实施例所述的驱动电路在工作时，

[0139] 在第一时间段，即预充电阶段，所述第一栅极控制线 G1 输出高电平，所述第二栅极控制线 G2 输出低电平，数据线 Data 输出的数据电压 Vdata 为高电平，此时，所述第一开关元件 61 导通所述驱动薄膜晶体管 DTFT 的漏极与所述 OLED 的阳极之间的连接，所述驱动控制单元 62 控制导通所述驱动薄膜晶体管 DTFT 的栅极与漏极之间的连接，导通所述存储电容 Cs 的第二端与驱动电源的高电平输出端之间的连接，并导通所述驱动薄膜晶体管 DTFT 的源极与数据线 Data 之间的连接；数据线 Data 输出的数据电压 Vdata 输入，存储电容 Cs 被充电，DTFT 的栅极电压和漏极电压都与地线 GND 连接，DTFT 实为一个二极管进入饱和状态；

[0140] 在第二时间段，即放电阶段，所述第一栅极控制线 G1 输出低电平，所述第二栅极控制线 G2 输出低电平，数据线 Data 输出的数据电压 Vdata 为高电平，所述第一开关元件 61 断开所述驱动薄膜晶体管 DTFT 的漏极与地线 GND 的连接，存储电容 Cs 经驱动控制单元 62、DTFT 开始放电，直到 DTFT 的栅源电压为 V_{th} ， V_{th} 为所述驱动薄膜晶体管 DTFT 的阈值电压，此时，所述存储电容 Cs 的第二端与第一端之间的电压差值为 $VDD - Vdata + V_{th}$ ；

[0141] 在第三时间段，即驱动 OLED 发电显示阶段，所述第一栅极控制线 G1 输出低电平，所述第二栅极控制线 G2 输出高电平；所述第一开关元件 61 导通所述驱动薄膜晶体管 DTFT 的漏极与地线 GND 的连接；所述驱动控制单元 62 控制断开所述驱动薄膜晶体管 DTFT 的栅极与漏极之间的连接，断开所述存储电容 Cs 的第二端与驱动电源的高电平输出端之间的连接，并断开所述驱动薄膜晶体管 DTFT 的源极与数据线 Data 之间的连接，控制导通所述存储电容 Cs 的第二端与地线 GND 之间的连接，并导通所述驱动薄膜晶体管 DTFT 的源极与

驱动电源的高电平输出端之间的连接；此时，存储电容 C_s 的第二端即 OLED 的阴极接地线 GND，如此存储电容 C_s 的第一端电压即驱动薄膜晶体管 DTFT 的栅极电压将发生突变，以使得存储电容 C_s 的两端电压差值恒定，存储电容 C_s 的第一端电压变为 $V_{data}-V_{th}-V_{DD}$ ，所述驱动薄膜晶体管的栅源电压 V_{gs} 为 $V_{data}-V_{DD}-V_{th}-V_{th_oled}$ 。其中， V_{th_oled} 是指 OLED 的阈值电压。此时流过驱动薄膜晶体管 DTFT 的电流 I 为：

$$[0142] \quad I = K(V_{gs}+V_{th})^2$$

$$[0143] \quad = K(V_{data}-V_{DD}-V_{th}-V_{th_oled}+V_{th})^2$$

$$[0144] \quad = K(V_{data}-V_{DD}-V_{th_oled})^2$$

[0145] 其中， K 为 DTFT 的电流系数；

$$[0146] \quad K = C_{ox} \cdot \mu \cdot \frac{W}{L};$$

[0147] μ 、 C_{ox} 、 W 、 L 分别为 DTFT 的场效应迁移率，栅绝缘层单位面积电容、沟道宽度、长度；

[0148] 如此消除了驱动薄膜晶体管 DTFT 的 V_{th} 的影响，这样就可以改善电容的均匀性，达到亮度的均匀。

[0149] 如图 7 所示，本发明第五实施例所述的驱动电路的电路图。本发明第五实施例所述的驱动电路基于本发明第四实施例所述的驱动电路。

[0150] 在本发明第五实施例所述的驱动电路中，所述驱动控制单元包括第二开关元件 72、第三开关元件 73、第四开关元件 74、第五开关元件 75 和第六开关元件 76，其中，

[0151] 所述存储电容 C_s 的第二端与驱动电源的低电平输出端之间连接有第二开关元件 72；

[0152] 所述驱动薄膜晶体管 DTFT 的栅极和所述驱动薄膜晶体管 DTFT 的漏极之间连接有第三开关元件 73；

[0153] 所述存储电容 C_s 的第二端和驱动电源的高电平输出端之间连接有第四开关元件 74；

[0154] 所述驱动薄膜晶体管 DTFT 的源极和所述数据线 Data 之间连接有第五开关元件 75；

[0155] 所述驱动薄膜晶体管 DTFT 的源极和所述电源线 VDD 之间连接有第六开关元件 76。

[0156] 如图 8 所示，本发明第六实施例所述的驱动电路的电路图。本发明第六实施例所述的驱动电路基于本发明第五实施例所述的驱动电路。

[0157] 在本发明第六实施例所述的驱动电路中，

[0158] 所述第一开关元件 61 是标号为 T1 的第一薄膜晶体管，所述第二开关元件 72 是标号为 T2 的第二薄膜晶体管，所述第三开关元件 73 是标号为 T3 的第三薄膜晶体管，所述第四开关元件 74 是标号为 T4 的第四薄膜晶体管，所述第五开关元件 75 是标号为 T5 的第五薄膜晶体管，所述第六开关元件 76 是标号为 T6 的第六薄膜晶体管；

[0159] 所述驱动薄膜晶体管 DTFT，栅极与所述存储电容 C_s 的第一端连接，源极分别与所述第五薄膜晶体管 T5 的漏极和所述第六薄膜晶体管 T6 的源极连接，漏极与所述第一薄膜晶体管 T1 的漏极连接；

[0160] 所述第一薄膜晶体管 T1，栅极与第一栅极控制线 G1 连接，源极与所述 OLED 的阳极

连接,漏极与所述第三薄膜晶体管 T3 的漏极连接;

[0161] 所述第二薄膜晶体管 T2,栅极与第二栅极控制线 G2 连接,源极接地,漏极与所述存储电容 Cs 的第二端连接;

[0162] 所述第三薄膜晶体管 T3,栅极与第二栅极控制线 G2 连接,源极与所述驱动薄膜晶体管 DTFT 的栅极连接;

[0163] 所述第四薄膜晶体管 T4,栅极与第二栅极控制线 G2 连接,源极与驱动电源的高电平输出端连接,漏极与所述存储电容 Cs 的第二端连接;

[0164] 所述第五薄膜晶体管 T5,栅极与第二栅极控制线 G2 连接,源极与数据线 Data 连接;

[0165] 所述第六薄膜晶体管 T6,栅极与第二栅极控制线 G2 连接,漏极与驱动电源的高电平输出端连接;

[0166] 所述第一薄膜晶体管 T1、所述第二薄膜晶体管 T2 和所述第六薄膜晶体管 T6 为 n 型薄膜晶体管,所述驱动薄膜晶体管 DTFT、所述第三薄膜晶体管 T3、所述第四薄膜晶体管 T4 和所述第五薄膜晶体管 T5 为 p 型薄膜晶体管;

[0167] 所述驱动电源的低电平输出端为地线 GND。

[0168] 如图 9A 所示,本发明第六实施例所述的驱动电路工作时,在第一时间段,即预充电阶段,所述第一栅极控制线 G1 输出高电平,所述第二栅极控制线 G2 输出低电平,数据线 Data 输出的数据电压 Vdata 为高电平,此时, T2、T6 关闭, T1、T3、T4、T5 均打开;所述驱动薄膜晶体管 DTFT 的漏极与所述 OLED 的阳极连接,驱动薄膜晶体管 DTFT 的栅极和漏极导通,所述存储电容 Cs 的第二端与驱动电源的高电平输出端连接,驱动薄膜晶体管 DTFT 的源极与数据线 Data 连接;数据线 Data 输出的数据电压 Vdata 输入,存储电容 Cs 被充电,DTFT 的栅极电压和漏极电压都与地线 GND 连接,DTFT 实为一个二极管进入饱和状态。

[0169] 如图 9B 所示,本发明第六实施例所述的驱动电路工作时,在第二时间段,即放电阶段,所述第一栅极控制线 G1 输出低电平,所述第二栅极控制线 G2 输出低电平,数据线 Data 输出的数据电压 Vdata 为高电平, T1 关闭,所述驱动薄膜晶体管 DTFT 的漏极断开与所述 OLED 的阳极的连接,存储电容 Cs 经 T3、DTFT 开始放电,直到 DTFT 的栅源电压为 Vth, Vth 为所述驱动薄膜晶体管 DTFT 的阈值电压,此时,所述存储电容 Cs 的第二端与第一端之间的电压差值为 $VDD - Vdata + Vth$ 。

[0170] 如图 9C 所示,本发明第六实施例所述的驱动电路工作时,在第三时间段,即驱动 OLED 发电显示阶段,所述第一栅极控制线 G1 输出低电平,所述第二栅极控制线 G2 输出高电平, T3、T4、T5 关闭, T1、T2、T6 打开,所述存储电容 Cs 的第二端断开与所述驱动电源的高电平输出端的连接而与地线 GND 导通,驱动薄膜晶体管 DTFT 的漏极断开与驱动薄膜晶体管 DTFT 的栅极的连接而与 OLED 的阳极连接,驱动薄膜晶体管 DTFT 的源极断开与数据线 Data 的连接而与电源线 VDD 连接;此时,存储电容 Cs 的第二端即 OLED 的阴极接地线 GND,此时存储电容 Cs 的第一端电压即驱动薄膜晶体管 DTFT 的栅极电压将发生突变,以使得存储电容 Cs 的两端电压差值恒定,存储电容 Cs 的第一端电压变为 $Vdata - Vth - VDD$,所述驱动薄膜晶体管的栅源电压 Vgs 为 $Vdata - VDD - Vth - Vth_{oled}$ 。其中, Vth_{oled} 是指 OLED 的阈值电压。此时流过驱动薄膜晶体管 DTFT 的电流 I 为:

[0171] $I = K(Vgs + Vth)^2$

[0172] $= K(V_{data}-V_{DD}-V_{th}-V_{th_oled}+V_{th})^2$

[0173] $= K(V_{data}-V_{DD}-V_{th_oled})^2$

[0174] 其中, K 为 DTFT 的电流系数;

[0175] $K = C_{ox} \cdot \mu \cdot \frac{W}{L}$;

[0176] μ 、 C_{ox} 、 W 、 L 分别为 DTFT 的场效应迁移率, 栅绝缘层单位面积电容、沟道宽度、长度;

[0177] 如此消除了驱动薄膜晶体管 DTFT 的 V_{th} 的影响, 这样就可以改善电容的均匀性, 达到亮度的均匀。

[0178] 图 10 是本发明第六实施例所述的驱动电路中的第一栅极控制线 G1 输出的信号、所述第二栅极控制线 G2 输出的信号和数据线 Data 输出的信号 V_{data} 的时序图。

[0179] 作为本发明第六实施例可以替代的实施例, 第一薄膜晶体管还可以为 P 型, 其相应的第一栅极控制线 G1 输出的信号也变成与现在图 10 中的 G1 信号电平彼此反相的信号; 第二薄膜晶体管还可以为 P 型, 第三薄膜晶体管还可以为 N 型, 其相应的第二栅极控制线 G2 输出的信号也变成与现在图 10 中的 G2 信号电平彼此反相的信号, 也可以实现同样的功能。

[0180] 本发明可以替代的实施例中, 薄膜晶体管还可以由三极管, MOS 管 (MOSFET, Metal-Oxide-Semiconductor Field-Effect-Transistor) 等来代替, 可以实现相同的功能。

[0181] 本发明还提供了一种有机发光显示器, 包括 OLED 和本发明第四实施例、第五实施例或第六实施例所述的驱动电路;

[0182] 所述驱动电路包括的第一开关元件与所述 OLED 的阳极连接;

[0183] 所述 OLED 的阴极与驱动电源的低电平输出端连接;

[0184] 所述有机发光显示器包括多个像素单元组成的显示区域, 每个驱动电路对应一个像素单元, 用于驱动 OLED。

[0185] 本发明第一实施例所述的驱动电路和本发明第四实施例所述的驱动电路是基于一个发明构思的, 其驱动控制单元, 都是用于通过控制所述存储电容充放电, 以控制所述驱动薄膜晶体管工作于饱和区并通过存储电容给所述驱动薄膜晶体管的栅源电压补偿 V_{th} 。区别在于该第一实施例所述的驱动电路包括的驱动薄膜晶体管是 n 型薄膜晶体管, 而该第四实施例所述的驱动电路包括的驱动薄膜晶体管是 p 型薄膜晶体管。

[0186] 本发明所述的驱动电路采用 7T1C 电路通过补偿 DTFT 的 V_{th} , 以使得 DTFT 的驱动电流 $I = K \times (V_{gs}-V_{th})^2$ 或 $I = K(V_{gs}+V_{th})^2$ 与 V_{th} 无关, 达到电流一致, 改善均匀性。

[0187] 并且, 本发明所述的驱动电路由于采用了 OLED 上发光的方式, 相比 OLED 下发光方式具有更高的开口率, 同时驱动薄膜晶体管 DTFT 的源极直接接地为恒流型接法。

[0188] 以上说明对本发明而言只是说明性的, 而非限制性的, 本领域普通技术人员理解, 在不脱离所附权利要求所限定的精神和范围的情况下, 可做出许多修改、变化或等效, 但都将落入本发明的保护范围内。

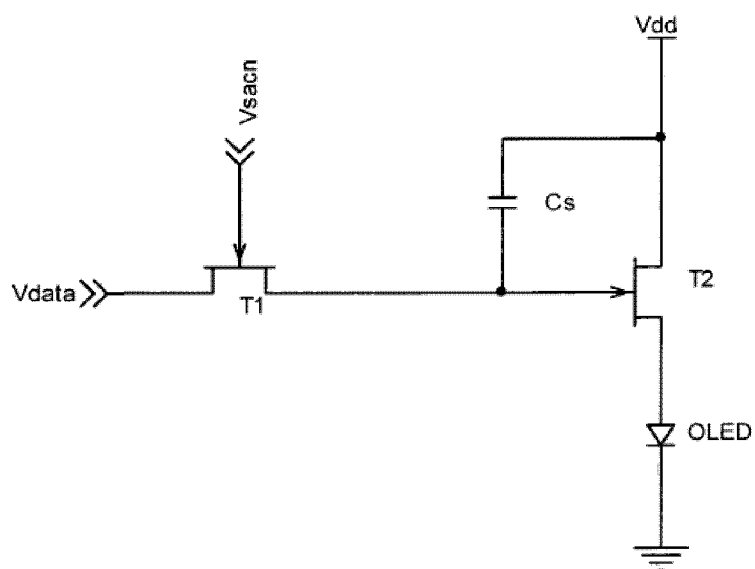


图 1

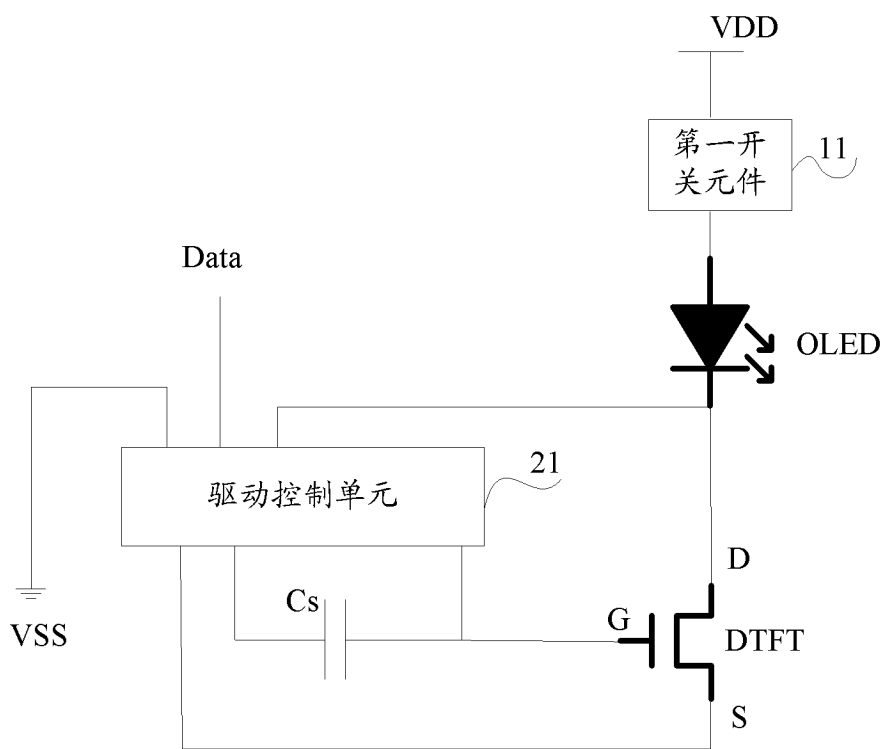


图 2

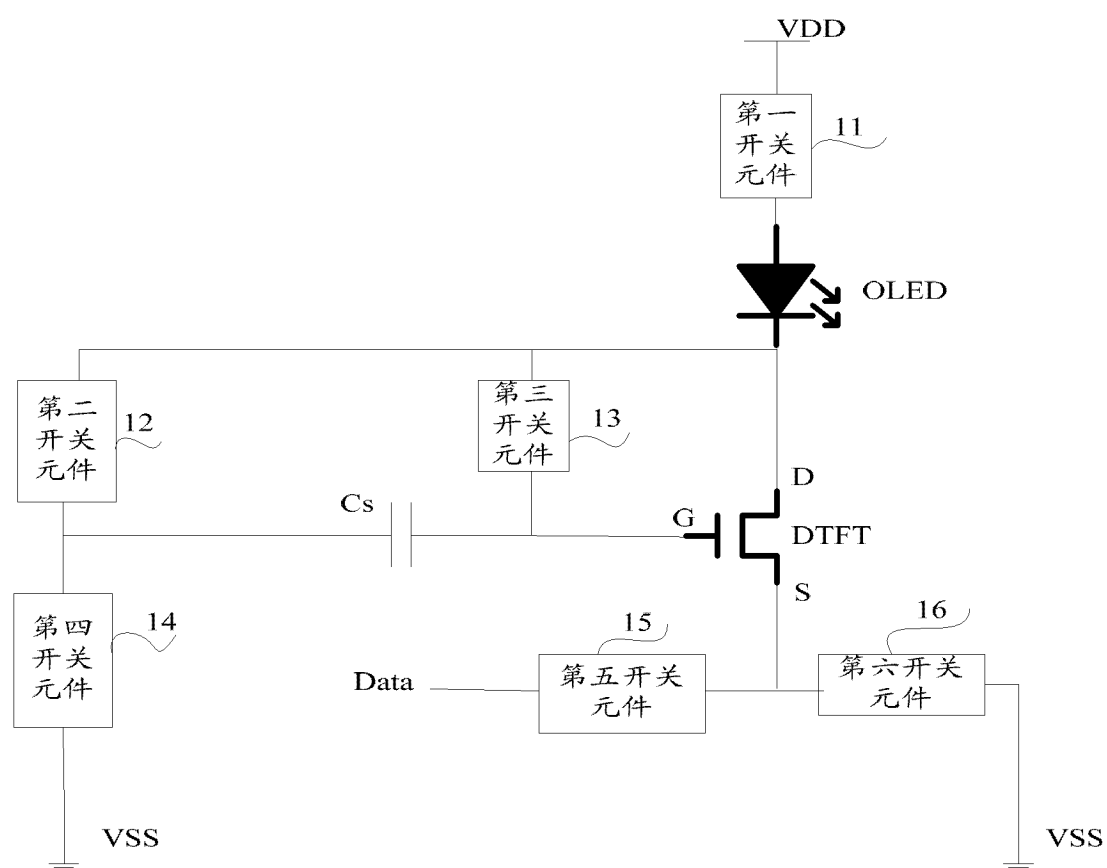


图 3

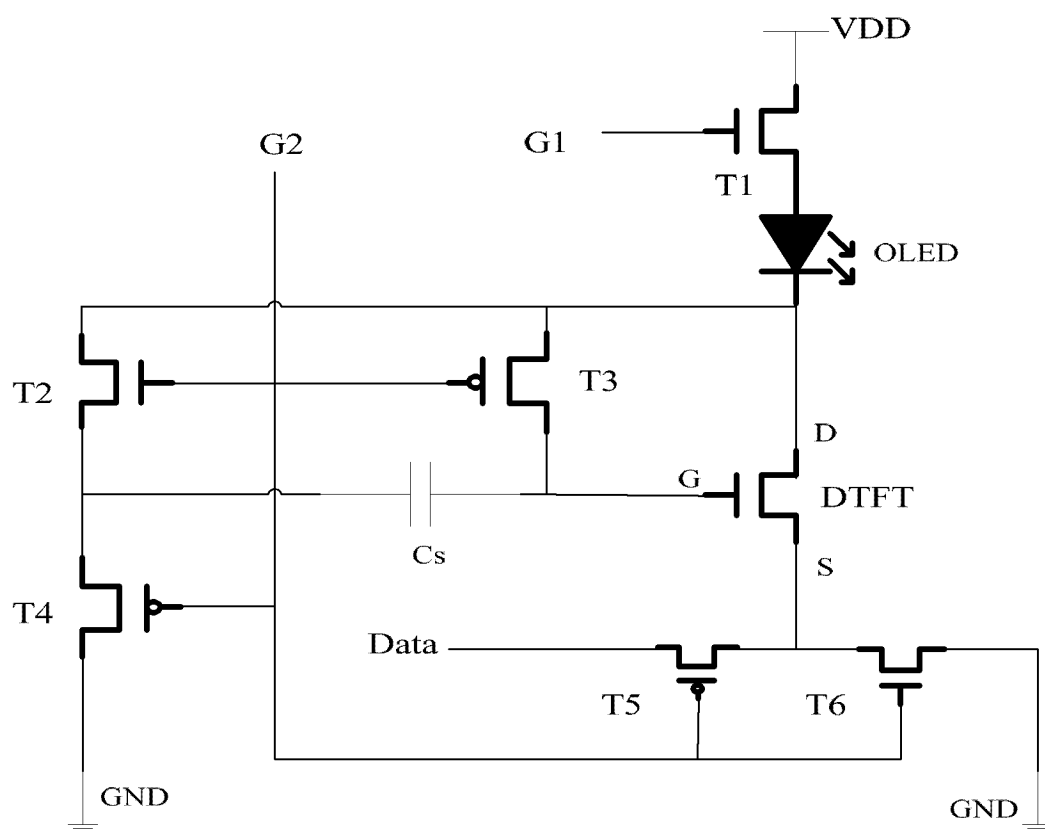


图 4

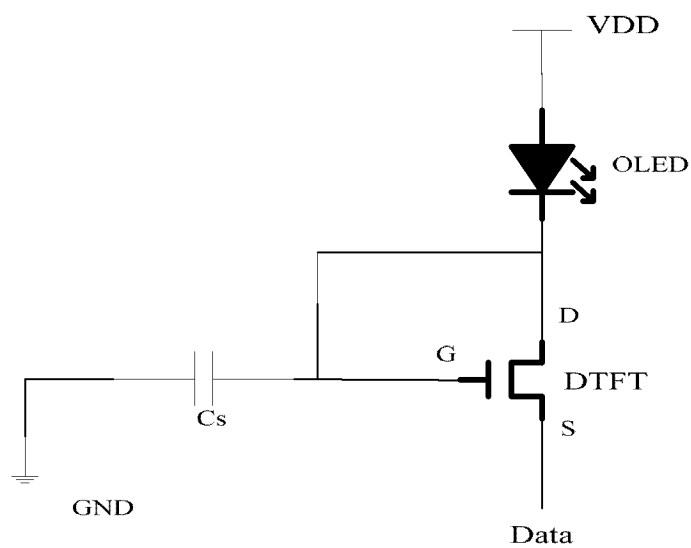


图 4A

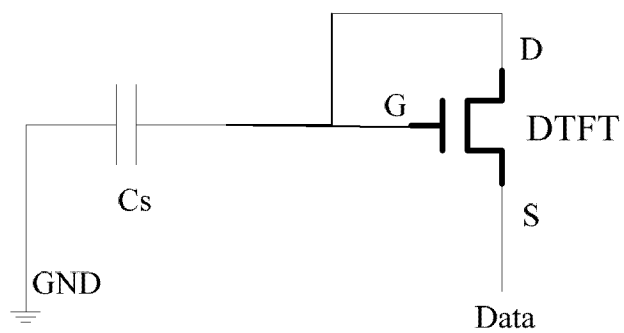


图 4B

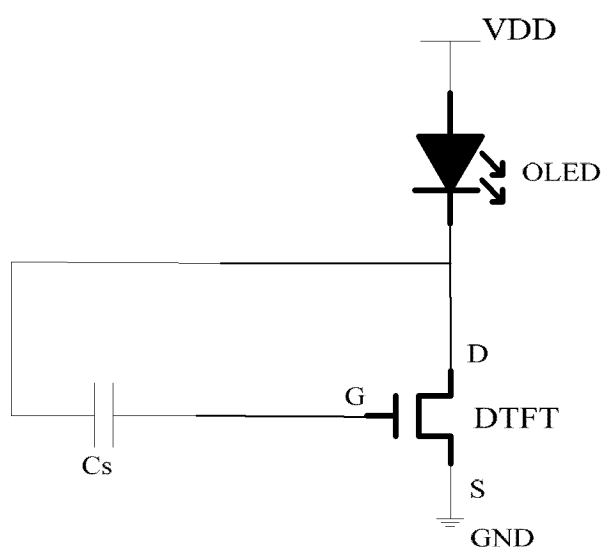


图 4C

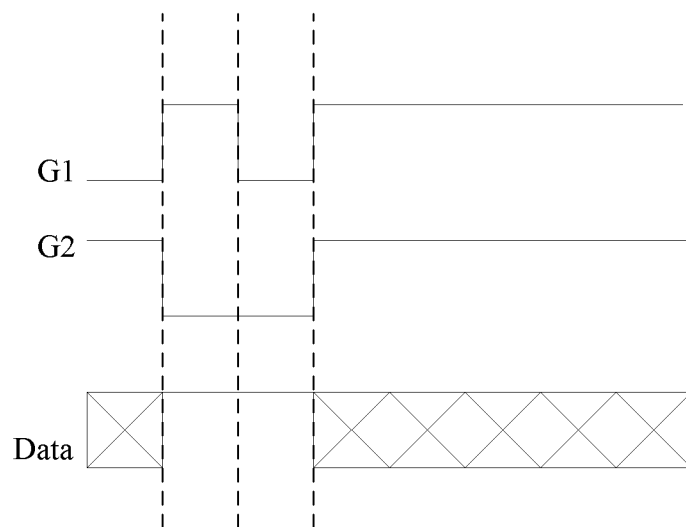


图 5

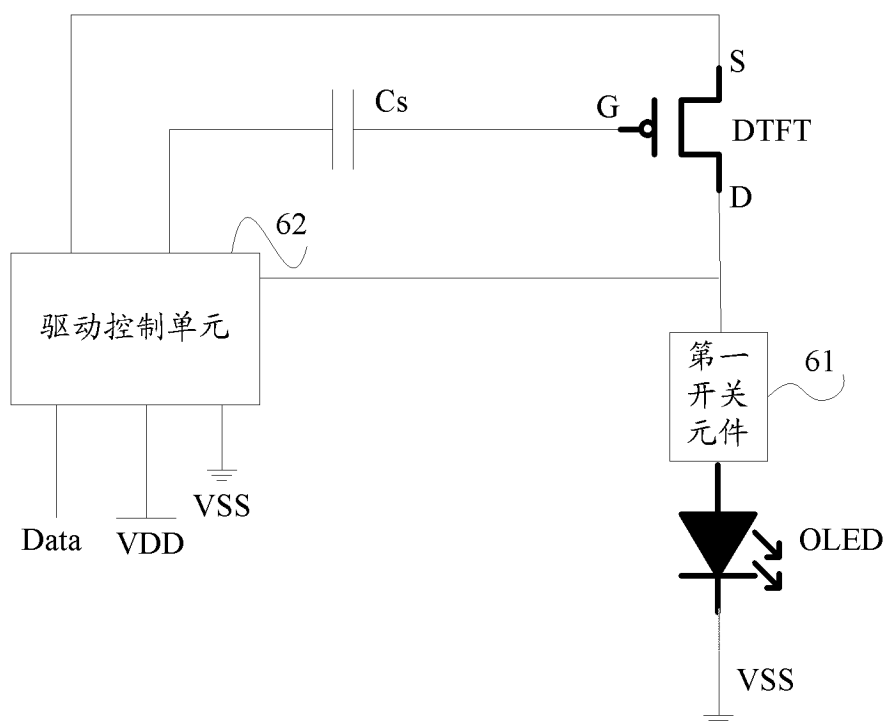


图 6

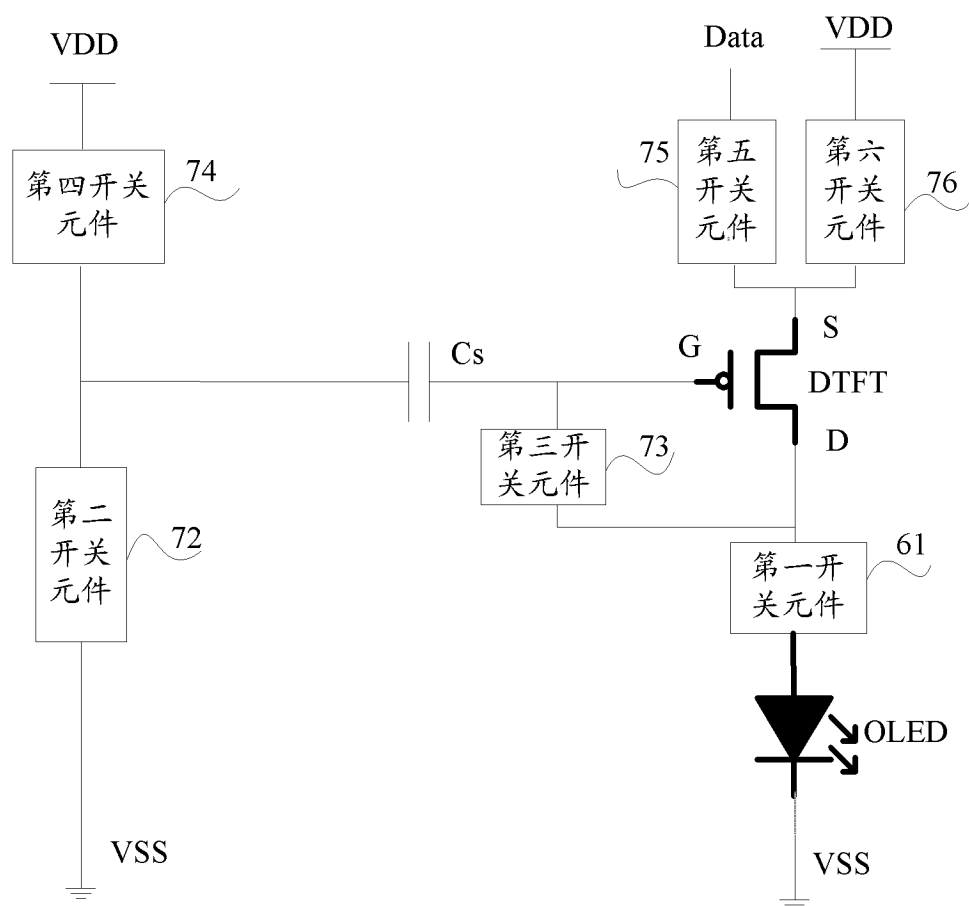


图 7

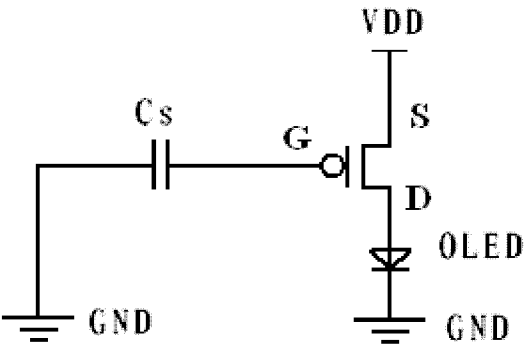


图 9C

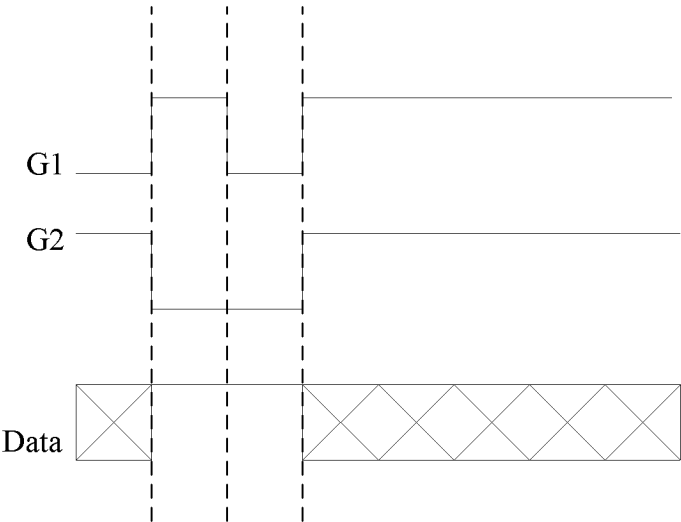


图 10

专利名称(译)	驱动电路和有机发光显示器		
公开(公告)号	CN102708797A	公开(公告)日	2012-10-03
申请号	CN201210093604.6	申请日	2012-03-31
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
[标]发明人	李天马 祁小敬		
发明人	李天马 祁小敬		
IPC分类号	G09G3/32		
CPC分类号	G09G3/32 G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2310/0251 G09G2320/0233 G09G2320/045		
代理人(译)	许静 赵爱军		
其他公开文献	CN102708797B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种驱动电路和有机发光显示器。所述驱动电路包括驱动薄膜晶体管、第一开关元件、存储电容和驱动控制单元；驱动薄膜晶体管的栅极与存储电容的第一端连接，还通过驱动控制单元与驱动薄膜晶体管的漏极连接；驱动薄膜晶体管的源极通过驱动控制单元与数据线连接；存储电容的第二端还通过驱动控制单元与驱动薄膜晶体管的漏极连接；第一开关元件串联于OLED的阳极和驱动电源的高电平输出端之间；驱动控制单元通过控制存储电容充放电，控制驱动薄膜晶体管工作于饱和区并通过存储电容给所述驱动薄膜晶体管的栅源电压补偿驱动薄膜晶体管的阈值电压。本发明可以解决有机发光显示器亮度不均匀和亮度衰减的问题。

