



(12) 发明专利申请

(10) 申请公布号 CN 102708789 A

(43) 申请公布日 2012.10.03

(21) 申请号 201110393943.1

(22) 申请日 2011.12.01

(71) 申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

申请人 成都京东方光电科技有限公司

(72)发明人 祁小敬 谭文 吴博 高永益

(74) 专利代理机构 北京银龙知识产权代理有限公司

公司 11243

代理人 许静 赵爱军

(51) Int. Cl.

G09G 3/32 (2006.01)

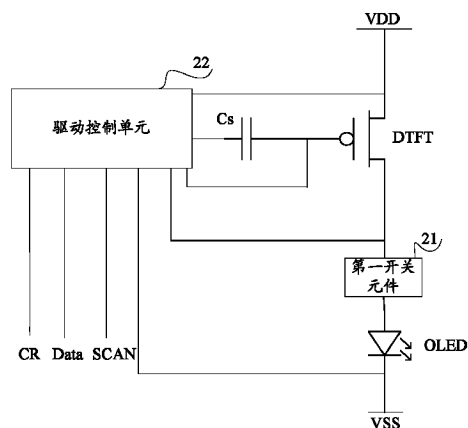
权利要求书 2 页 说明书 7 页 附图 3 页

(54) 发明名称

像素单元驱动电路和方法、像素单元以及显示装置

(57) 摘要

本发明提供一种像素单元驱动电路和方法、像素单元以及显示装置,所述像素单元驱动电路包括驱动薄膜晶体管、第一开关元件、存储电容和驱动控制单元;驱动薄膜晶体管,源极与驱动电源的高电平输出端连接,栅极与存储电容的第一端连接,漏极通过第一开关元件与 OLED 的阳极连接;存储电容的第二端通过驱动控制单元分别与驱动薄膜晶体管的源极和数据线连接;驱动薄膜晶体管的栅极通过驱动控制单元分别与驱动电源的低电平输出端和驱动薄膜晶体管的漏极连接;本发明通过控制存储电容充放电,以控制驱动薄膜晶体管工作于饱和区而驱动薄膜晶体管的栅源电压补偿驱动薄膜晶体管的阈值电压,解决 OLED 面板亮度不均匀和亮度衰减的问题。



1. 一种像素单元驱动电路,用于驱动 OLED,其特征在于,所述像素单元驱动电路包括驱动薄膜晶体管、第一开关元件、存储电容和驱动控制单元;

所述驱动薄膜晶体管,源极与驱动电源的高电平输出端连接,栅极与所述存储电容的第一端连接,漏极通过所述第一开关元件与所述 OLED 的阳极连接;

所述存储电容的第二端通过所述驱动控制单元分别与所述驱动薄膜晶体管的源极和数据线连接;

所述驱动薄膜晶体管的栅极通过所述驱动控制单元分别与所述驱动电源的低电平输出端和所述驱动薄膜晶体管的漏极连接;

所述驱动控制单元,用于通过控制所述存储电容充放电,以控制所述驱动薄膜晶体管工作于饱和区而所述驱动薄膜晶体管的栅源电压补偿 V_{th} ,其中, V_{th} 为所述驱动薄膜晶体管的阈值电压。

2. 如权利要求 1 所述的像素单元驱动电路,其特征在于,所述驱动薄膜晶体管是 p 型薄膜晶体管。

3. 如权利要求 2 所述的像素单元驱动电路,其特征在于,

所述第一开关元件是 p 型薄膜晶体管;

所述第一开关元件,栅极与第一控制线连接,源极与所述驱动薄膜晶体管的漏极连接,漏极与所述 OLED 的阳极连接。

4. 如权利要求 3 所述的像素单元驱动电路,其特征在于,所述驱动控制单元包括第二开关元件、第三开关元件、第四开关元件和第五开关元件,其中,

所述驱动效应晶体管的漏极和所述驱动电源的低电平输出端之间连接有第二开关元件;

所述驱动薄膜晶体管的源极和所述存储电容的第二端之间连接有第三开关元件;

所述驱动薄膜晶体管的栅极和所述驱动薄膜晶体管的漏极之间连接有第四开关元件;

所述存储电容的第二端与数据线之间连接有第五开关元件。

5. 如权利要求 4 所述的像素单元驱动电路,其特征在于,所述第二开关元件、所述第三开关元件、所述第四开关元件和所述第五开关元件为 p 型薄膜晶体管;

所述第二开关元件,栅极与第二控制线连接,源极与所述驱动薄膜晶体管的漏极连接,漏极与所述驱动电源的低电平输出端连接;

所述第三开关元件,栅极与第三控制线连接,源极与所述存储电容的第二端连接,漏极与所述驱动薄膜晶体管的源极连接;

所述第四开关元件,栅极与用于传输控制信号的扫描线连接,源极与所述驱动薄膜晶体管的栅极连接,漏极与所述驱动薄膜晶体管的漏极连接;

所述第五开关元件,栅极与所述扫描线连接,源极与所述数据线连接,漏极与所述存储电容的第二端连接。

6. 一种像素单元驱动方法,其应用于如权利要求 1 所述的像素单元驱动电路,其特征在于,所述像素单元驱动方法包括以下步骤:

像素充电步骤:驱动控制单元控制存储电容被充电;

像素放电步骤:所述驱动控制单元控制所述存储电容通过驱动薄膜晶体管放电,直至

所述驱动薄膜晶体管的栅源电压为所述驱动薄膜晶体管的阈值电压 V_{th} ；

驱动 OLED 发光显示步骤：所述驱动控制单元控制所述驱动薄膜晶体管工作于饱和区，并控制所述存储电容两端的电压差值不变，以使得所述驱动薄膜晶体管的栅源电压补偿所述驱动薄膜晶体管的阈值电压 V_{th} ，通过所述驱动薄膜晶体管驱动 OLED 发光。

7. 如权利要求 6 所述的像素单元驱动方法，其特征在于，

所述像素充电步骤包括：第一开关元件断开所述驱动薄膜晶体管的漏极与所述 OLED 的连接；所述驱动控制单元导通数据线和所述存储电容的第二端的连接，导通所述驱动薄膜晶体管的栅极和所述驱动薄膜晶体管的漏极的连接，导通所述驱动薄膜晶体管的漏极和所述驱动电源的低电平输出端的连接，断开所述驱动薄膜晶体管的源极和所述存储电容的第二端的连接，控制所述存储电容被充电；

所述像素放电步骤包括：所述驱动控制单元断开所述驱动薄膜晶体管的漏极与所述驱动电源的低电平输出端的连接，控制所述存储电容通过所述驱动薄膜晶体管放电，直至所述驱动薄膜晶体管的栅源电压为所述驱动薄膜晶体管的阈值电压 V_{th} ；

所述驱动 OLED 发光显示步骤包括：所述第一开关元件导通所述驱动薄膜晶体管的漏极与所述 OLED 的连接；所述驱动控制单元导通所述存储电容的第二端和所述驱动薄膜晶体管的源极的连接，断开所述数据线和所述存储电容的第二端的连接，断开所述驱动薄膜晶体管的栅极和所述驱动薄膜晶体管的漏极的连接，控制所述驱动薄膜晶体管工作于饱和区，并使得所述驱动薄膜晶体管的栅源电压补偿所述驱动薄膜晶体管的阈值电压 V_{th} ，通过所述驱动薄膜晶体管驱动 OLED 发光。

8. 一种像素单元，其特征在于，包括 OLED 和如权利要求 1 至 5 中任一权利要求所述的像素单元驱动电路，所述像素单元驱动电路与所述 OLED 的阳极连接，所述 OLED 的阴极与驱动电源的低电平输出端连接。

9. 一种显示装置，其特征在于，包括多个如权利要求 8 所述的像素单元。

像素单元驱动电路和方法、像素单元以及显示装置

技术领域

[0001] 本发明涉及有机发光显示领域,尤其涉及一种 AMOLED(有源矩阵有机发光二极管)的像素单元驱动电路和方法、像素单元以及显示装置。

背景技术

[0002] 现有的像素单元驱动电路如图 1 所示,该驱动电路包括两个晶体管和一个电容,其中一个晶体管为开关管 T1,由扫描线输出的扫描信号 Vscan 所控制,目的是为了控制数据线 Data 上的数据信号 Vdata 的输入,另一个晶体管为驱动管 T2,控制 OLED 发光;Cs 为存储电容,用于在非扫描期间维持对驱动管 T2 所施加的电压,上述电路被称为 2T1C 像素单元驱动电路。

[0003] AMOLED(Active Matrix Organic Light Emitting Diode,有源矩阵有机发光二极管)能够发光是由驱动晶体管在饱和状态时产生的电流所驱动,因为输入相同的灰阶电压时,所述驱动晶体管的不同的阈值电压会导致产生不同的驱动电流,造成电流的不一致性。而 LTPS(低温多晶硅技术)制程上阈值电压 V_{th} 的均匀性非常差,同时 V_{th} 也有漂移,因此传统的 2T1C 像素单元驱动电路的亮度均匀性一直很差。

发明内容

[0004] 本发明的主要目的在于提供一种像素单元驱动电路和方法、像素单元以及显示装置,以提高 OLED 面板亮度均匀度。

[0005] 为了达到上述目的,本发明提供了一种像素单元驱动电路,用于驱动 OLED,所述像素单元驱动电路包括驱动薄膜晶体管、第一开关元件、存储电容和驱动控制单元;

[0006] 所述驱动薄膜晶体管,源极与驱动电源的高电平输出端连接,栅极与所述存储电容的第一端连接,漏极通过所述第一开关元件与所述 OLED 的阳极连接;

[0007] 所述存储电容的第二端通过所述驱动控制单元分别与所述驱动薄膜晶体管的源极和数据线连接;

[0008] 所述驱动薄膜晶体管的栅极通过所述驱动控制单元分别与所述驱动电源的低电平输出端和所述驱动薄膜晶体管的漏极连接;

[0009] 所述驱动控制单元,用于通过控制所述存储电容充放电,以控制所述驱动薄膜晶体管工作于饱和区而所述驱动薄膜晶体管的栅源电压补偿 V_{th} ,其中, V_{th} 为所述驱动薄膜晶体管的阈值电压。

[0010] 实施时,所述驱动薄膜晶体管是 p 型薄膜晶体管。

[0011] 实施时,所述第一开关元件是 p 型薄膜晶体管;

[0012] 所述第一开关元件,栅极与第一控制线连接,源极与所述驱动薄膜晶体管的漏极连接,漏极与所述 OLED 的阳极连接。

[0013] 实施时,所述驱动控制单元包括第二开关元件、第三开关元件、第四开关元件和第五开关元件,其中,

[0014] 所述驱动效应晶体管的漏极和所述驱动电源的低电平输出端之间连接有第二开关元件；

[0015] 所述驱动薄膜晶体管的源极和所述存储电容的第二端之间连接有第三开关元件；

[0016] 所述驱动薄膜晶体管的栅极和所述驱动薄膜晶体管的漏极之间连接有第四开关元件；

[0017] 所述存储电容的第二端与数据线之间连接有第五开关元件。

[0018] 实施时，所述第二开关元件、所述第三开关元件、所述第四开关元件和所述第五开关元件为 p 型薄膜晶体管；

[0019] 所述第一开关元件，栅极与第一控制线连接，源极与所述驱动薄膜晶体管的漏极连接，漏极与所述 OLED 的阳极连接；

[0020] 所述第二开关元件，栅极与第二控制线连接，源极与所述驱动薄膜晶体管的漏极连接，漏极与所述驱动电源的低电平输出端连接；

[0021] 所述第三开关元件，栅极与第三控制线连接，源极与所述存储电容的第二端连接，漏极与所述驱动薄膜晶体管的源极连接；

[0022] 所述第四开关元件，栅极与用于传输控制信号的扫描线连接，源极与所述驱动薄膜晶体管的栅极连接，漏极与所述驱动薄膜晶体管的漏极连接；

[0023] 所述第五开关元件，栅极与所述扫描线连接，源极与所述数据线连接，漏极与所述存储电容的第二端连接。

[0024] 本发明还提供了一种像素单元驱动方法，其应用于上述的像素单元驱动电路，所述像素单元驱动方法包括以下步骤：

[0025] 像素充电步骤：驱动控制单元控制存储电容被充电；

[0026] 像素放电步骤：所述驱动控制单元控制所述存储电容通过驱动薄膜晶体管放电，直至所述驱动薄膜晶体管的栅源电压为所述驱动薄膜晶体管的阈值电压 V_{th} ；

[0027] 驱动 OLED 发光显示步骤：所述驱动控制单元控制所述驱动薄膜晶体管工作于饱和区，并控制所述存储电容两端的电压差值不变，以使得所述驱动薄膜晶体管的栅源电压补偿所述驱动薄膜晶体管的阈值电压 V_{th} ，通过所述驱动薄膜晶体管驱动 OLED 发光。

[0028] 实施时，所述像素充电步骤包括：第一开关元件断开所述驱动薄膜晶体管的漏极与所述 OLED 的连接；所述驱动控制单元导通数据线和所述存储电容的第二端的连接，导通所述驱动薄膜晶体管的栅极和所述驱动薄膜晶体管的漏极的连接，导通所述驱动薄膜晶体管的漏极和所述驱动电源的低电平输出端的连接，断开所述驱动薄膜晶体管的源极和所述存储电容的第二端的连接，控制所述存储电容被充电；

[0029] 所述像素放电步骤包括：所述驱动控制单元断开所述驱动薄膜晶体管的漏极与所述驱动电源的低电平输出端的连接，控制所述存储电容通过所述驱动薄膜晶体管放电，直至所述驱动薄膜晶体管的栅源电压为所述驱动薄膜晶体管的阈值电压 V_{th} ；

[0030] 所述驱动 OLED 发光显示步骤包括：所述第一开关元件导通所述驱动薄膜晶体管的漏极与所述 OLED 的连接；所述驱动控制单元导通所述存储电容的第二端和所述驱动薄膜晶体管的源极的连接，断开所述数据线和所述存储电容的第二端的连接，断开所述驱动薄膜晶体管的栅极和所述驱动薄膜晶体管的漏极的连接，控制所述驱动薄膜晶体管工作于

饱和区,并控制所述存储电容两端的电压差值不变以及所述存储电容的第二端的电压稳定,以使得所述驱动薄膜晶体管的栅源电压补偿所述驱动薄膜晶体管的阈值电压 V_{th} ,通过所述驱动薄膜晶体管驱动 OLED 发光。

[0031] 本发明还提供了一种像素单元,包括 OLED 和上述的像素单元驱动电路,所述像素单元驱动电路与所述 OLED 的阳极连接,所述 OLED 的阴极与驱动电源的低电平输出端连接。

[0032] 本发明还提供了一种显示装置,包括多个上述的像素单元。

[0033] 与现有技术相比,本发明所述的像素单元驱动电路和方法像素单元以及显示装置,通过驱动控制单元控制驱动薄膜晶体管的栅源电压补偿驱动 OLED 的驱动薄膜晶体管的阈值电压,从而解决 OLED 面板亮度不均匀和亮度衰减的问题。

附图说明

[0034] 图 1 是现有的 2T1C 像素单元驱动电路的电路图;

[0035] 图 2 是本发明第一实施例所述的像素单元驱动电路的电路图;

[0036] 图 3 是本发明第二实施例所述的像素单元驱动电路的电路图;

[0037] 图 4 是本发明第三实施例所述的像素单元驱动电路的电路图;

[0038] 图 4A 是本发明第三实施例所述的像素单元驱动电路处于第一时间段时的等效电路的电路图;

[0039] 图 4B 是本发明第三实施例所述的像素单元驱动电路处于第二时间段时的等效电路的电路图;

[0040] 图 4C 是本发明第三实施例所述的像素单元驱动电路处于第三时间段时的等效电路的电路图;

[0041] 图 5 是本发明第三实施例所述的像素单元驱动电路中的各信号的时序图。

具体实施方式

[0042] 本发明提供了一种像素单元驱动电路和方法、像素单元以及显示装置,利用二极管接法(Diode Connection)并通过控制存储电容放电以使得驱动薄膜晶体管的栅源电压补偿驱动 OLED 的驱动薄膜晶体管的阈值电压,从而解决 OLED 面板亮度不均匀和亮度衰减的问题。

[0043] 如图 2 所示,本发明第一实施例所述的像素单元驱动电路,用于驱动 OLED,包括驱动薄膜晶体管 DTFT、第一开关元件 21、存储电容 C_s 和驱动控制单元 22;

[0044] 所述驱动薄膜晶体管 DTFT,源极与驱动电源的输出电压为 VDD 的高电平输出端连接,栅极与所述存储电容 C_s 的第一端连接,漏极通过所述第一开关元件 21 与所述 OLED 的阳极连接;

[0045] 所述存储电容 C_s 的第二端通过所述驱动控制单元 22 分别与所述驱动薄膜晶体管 DTFT 的源极和数据线 Data 连接;

[0046] 所述驱动薄膜晶体管 DTFT 的栅极通过所述驱动控制单元 22 分别与所述驱动电源的输出电压为 VSS 的低电平输出端和所述驱动薄膜晶体管 DTFT 的漏极连接;

[0047] 所述驱动控制单元 22,用于通过控制所述存储电容 C_s 充放电,以控制所述驱动薄膜晶体管 DTFT 工作于饱和区而所述驱动薄膜晶体管 DTFT 的栅源电压补偿 V_{th} ,其中, V_{th}

为所述驱动薄膜晶体管 DTFT 的阈值电压；

[0048] 在具体实施时,所述驱动控制单元 22 还分别与控制线 CR 和用于传输控制信号的扫描线 SCAN 连接。

[0049] 根据一种具体实施方式,在该实施例中,所述驱动薄膜晶体管 DTFT 是 p 型薄膜晶体管。

[0050] 该第一实施例所述的像素单元驱动电路在工作时,所述第一开关元件 21 在第一时间段和第二时间段断开所述驱动薄膜晶体管 DTFT 的漏极与所述 OLED 的连接,在第三时间段导通所述驱动薄膜晶体管 DTFT 的漏极与所述 OLED 的连接；

[0051] 所述驱动控制单元 22 在所述第一时间段控制所述存储电容 Cs 被充电；

[0052] 所述驱动控制单元 22 在所述第二时间段控制所述存储电容 Cs 通过所述驱动薄膜晶体管 DTFT 放电,直至所述驱动薄膜晶体管 DTFT 的栅源电压为所述驱动薄膜晶体管的阈值电压 V_{th} ；

[0053] 所述驱动控制单元 22 在第三时间段控制所述驱动薄膜晶体管 DTFT 工作于饱和区,并控制所述存储电容 Cs 两端的电压差值不变以及所述存储电容 Cs 的第二端的电压稳定,以使得所述驱动薄膜晶体管 DTFT 的栅源电压补偿所述驱动薄膜晶体管 DTFT 的阈值电压 V_{th} 。

[0054] 进一步地,该第一实施例所述的像素单元驱动电路在工作时,

[0055] 在第一时间段,第一开关元件 21 断开所述驱动薄膜晶体管 DTFT 的漏极与所述 OLED 的连接;所述驱动控制单元 22 导通数据线 Data 和所述存储电容 Cs 的第二端的连接,导通所述驱动薄膜晶体管 DTFT 的栅极和所述驱动薄膜晶体管 DTFT 的漏极的连接,导通所述驱动薄膜晶体管 DTFT 的漏极和所述驱动电源的低电平输出端的连接,断开所述驱动薄膜晶体管 DTFT 的源极和所述存储电容 Cs 的第二端的连接,控制所述存储电容 Cs 被充电；

[0056] 在第二时间段,所述驱动控制单元 22 断开所述驱动薄膜晶体管 DTFT 的漏极与所述驱动电源的低电平输出端的连接,控制所述存储电容 Cs 通过所述驱动薄膜晶体管 DTFT 放电,直至所述驱动薄膜晶体管 TFT 的栅源电压为所述驱动薄膜晶体管 DTFT 的阈值电压 V_{th} ；

[0057] 在第三时间段,所述第一开关元件 21 导通所述驱动薄膜晶体管 DTFT 的漏极与所述 OLED 的连接;所述驱动控制单元 22 导通所述存储电容 Cs 的第二端和所述驱动薄膜晶体管 DTFT 的源极的连接,断开所述数据线 Data 和所述存储电容 Cs 的第二端的连接,断开所述驱动薄膜晶体管 DTFT 的栅极和所述驱动薄膜晶体管 DTFT 的漏极的连接,控制所述驱动薄膜晶体管 DTFT 工作于饱和区,并控制所述存储电容 Cs 两端的电压差值不变以及所述存储电容 Cs 的第二端的电压稳定,以使得所述驱动薄膜晶体管 DTFT 的栅源电压补偿所述驱动薄膜晶体管 DTFT 的阈值电压 V_{th} ,通过所述驱动薄膜晶体管 DTFT 驱动 OLED 发光。

[0058] 实施时,在该实施例所述的像素单元驱动电路中,所述驱动控制单元包括第二开关元件、第三开关元件、第四开关元件和第五开关元件,其中,

[0059] 所述驱动效应晶体管 DTFT 的漏极和所述驱动电源的低电平输出端之间连接有第二开关元件；

[0060] 所述驱动薄膜晶体管 DTFT 的源极和所述存储电容 Cs 的第二端之间连接有第三开关元件；

[0061] 所述驱动薄膜晶体管 DTFT 的栅极和所述驱动薄膜晶体管 DTFT 的漏极之间连接有第四开关元件；

[0062] 所述存储电容 Cs 的第二端与数据线 Data 之间连接有第五开关元件；

[0063] 在第一时间段,所述第五开关元件导通所述数据线 Data 和所述存储电容 Cs 的第二端的连接,所述第四开关元件导通所述驱动薄膜晶体管 DTFT 的栅极和所述驱动薄膜晶体管 DTFT 的漏极的连接,所述第二开关元件导通所述驱动薄膜晶体管 DTFT 的漏极和所述驱动电源的低电平输出端的连接,所述第三开关元件断开所述驱动薄膜晶体管 DTFT 的源极和所述存储电容 Cs 的第二端的连接；

[0064] 在第二时间段,所述第二开关元件断开所述驱动薄膜晶体管 DTFT 的漏极与所述驱动电源的低电平输出端的连接；

[0065] 在第三时间段,所述第三开关元件导通所述存储电容 Cs 的第二端和所述驱动薄膜晶体管 DTFT 的源极的连接,所述第五开关元件断开所述数据线 Data 和所述存储电容 Cs 的第二端的连接,所述第四开关元件断开所述驱动薄膜晶体管 DTFT 的栅极和所述驱动薄膜晶体管 DTFT 的漏极的连接。

[0066] 如图 3 所示,本发明第二实施例所述的像素单元驱动电路的电路图。本发明第二实施例所述的像素单元驱动电路是基于本发明第一实施例所述的像素单元驱动电路。

[0067] 在本发明第二实施例所述的像素单元驱动电路中,所述第一开关元件 21 是标号为 T1 的第一开关 TFT, T1 是 p 型薄膜晶体管；

[0068] T1 的栅极与第一控制线 CR1 连接, T1 的源极与所述驱动薄膜晶体管 DTFT 的漏极连接, T1 的漏极与所述 OLED 的阳极连接。

[0069] 如图 4 所示,本发明第三实施例所述的像素单元驱动电路的电路图,该第三实施例所述的像素单元驱动电路采用 6T1C 电路,通过补偿 V_{th} , 以使得驱动 TFT 的驱动电流与所述驱动 TFT 的阈值电压 V_{th} 无关,达到电流一致,改善均匀性和可靠性。

[0070] 该第三实施例所述的像素单元驱动电路基于该第二实施例所述的像素单元驱动电路；

[0071] 在该第三实施例所述的像素单元驱动电路中,所述第一开关元件为标号为 T1 的第一开关 TFT,所述第二开关元件为标号为 T2 的第二开关 TFT,所述第三开关元件为标号为 T3 的第三开关 TFT,所述第四开关元件为标号为 T4 的第四开关 TFT,所述第五开关元件为标号为 T5 的第五开关 TFT;所述驱动薄膜晶体管是标号为 DTFT 的驱动 TFT,所述驱动电源的低电平输出端为接地端,其中,

[0072] T1、T2、T3、T4、T5 和 DTFT 为 p 型 TFT, p 型 TFT 的阈值电压 $V_{th} < 0$, 并 DTFT 的源极直接连接所述电源线,为恒流型接法；

[0073] T2 的漏极接地, T2 的源极与所述 T4 的漏极连接；

[0074] T1 的漏极与所述 OLED 的阳极连接, T1 的源极与 DTFT 的漏极和 T4 的漏极连接；

[0075] T3 的源极与存储电容 Cs 的第二端连接, T3 的漏极与 DTFT 的源极连接；

[0076] T4 的源极与 DTFT 的栅极连接, T4 的漏极与 T1 的源极和 T2 的源极连接；

[0077] T5 的源极与数据线 Data 连接, T5 的漏极与所述存储电容 Cs 的第二端连接；

[0078] DTFT 的栅极与所述存储电容 Cs 的第一端连接, DTFT 的源极与驱动电源的输出电压为 VDD 的高电平输出端连接；

[0079] T4 的栅极和所述 T5 的栅极与用于传输控制信号的扫描线 SCAN 连接；

[0080] T2 的栅极与第二控制线 CR2 连接，T1 的栅极与第一控制线 CR1 连接，T3 的栅极与第三控制线 CR3 连接。

[0081] 该第三实施例所述的像素单元驱动电路采用 6T1C 电路通过补偿 DTFT 的 V_{th} ，以使得 DTFT 的驱动电流 $I = K \times (V_{gs} - V_{th})^2$ 与 V_{th} 无关，达到电流一致，改善均匀性。

[0082] 如图 4A 所示，本发明第三实施例所述的像素单元驱动电路工作时，在第一时间段，即预充电阶段，所述扫描线 SCAN 和所述第二控制线 CR2 输出低电位，所述第一控制线 CR1 和所述控制线 CR3 输出高电位，以控制 T1 和 T3 关闭，并控制 T2、T4 和 T5 导通（在图 4A 中，由于 T2、T4 和 T5 导通，因此未示出 T2、T4 和 T5，而是以导线替代；并且，由于 T1 关闭则 DTFT 的漏极与 OLED 之间的通路关断，因此图 4A 中未示出 T1 和 OLED；由于 T3 关闭，因此图 4A 中未示出 T3），数据线 Data 上的电压 V_{data} 输入，所述存储电容 C_s 被充电，DTFT 的栅极（即 A 点）和漏极的电压均为 0，DTFT 的源极电压为所述电源线上的电压 VDD，因此 DTFT 的栅源电压 $V_{gs} = -VDD$ ，其远小于 DTFT 的阈值电压 V_{th} ，此时 DTFT 实为一个二极管进入饱和状态。

[0083] 如图 4B 所示，本发明第三实施例所述的像素单元驱动电路工作时，在第二时间段，所述第二控制线 CR2 输出高电位，以控制 T2 关闭，A 点（即 DTFT 的栅极）断开与地线 GND 的连接，（图 4B 与图 4A 的区别在于，由于 T2 关闭，因此 A 点断开与地线的连接）所述存储电容 C_s 经过 T4 和 DTFT 开始放电，直到 DTFT 的栅源极电压 V_{gs} 为阈值电压 V_{th} ，即 DTFT 的栅极电压 $V_A = VDD + V_{th}$ ，此时所述存储电容 C_s 的第二端和第一端之间的电压差值为 $V_{data} - VDD - V_{th}$ 。

[0084] 如图 4C 所示，本发明第三实施例所述的像素单元驱动电路工作时，在第三时间段，所述扫描线 SCAN 输出高电位，以控制 T4、T5 关闭，所述第三控制线 CR3 输出低电位，以控制 T3 打开，所述第一控制线 CR1 输出低电位，以控制 T1 打开（图 4C 与图 4B 的区别在于，由于 T1 开启，因此增加了 DTFT 的漏极与 OLED 的阳极的连接；并且由于 T4 关闭，则 A 点断开了与 DTFT 的漏极的连接；由于 T5 关闭、T3 打开，因此 C_s 的第二端断开与数据线 Data 的连接，并且增加了 C_s 的第二端与 OLED 的阳极的连接），DTFT 工作于饱和区以驱动电流流过所述 OLED，使其发光，此时，所述存储电容 C_s 的第二端的电压变为 VDD，如此所述存储电容 C_s 的第一端的电压将发生突变，以使得所述存储电容 C_s 的第二端和第一端之间的电压差值恒定，所以所述存储电容 C_s 的第一端的电压即 DTFT 的栅极电压 $V_A = VDD + V_{th} - V_{data} + VDD$ ，此时，流过所述 OLED 的电流 I 的计算公式为由公式 (1) 所示：

$$[0085] \quad I = K \times (V_{gs} - V_{th})^2$$

$$[0086] \quad = K \times \{(VDD + V_{th} - V_{data} + VDD) - V_{th}\}^2$$

$$[0087] \quad = K \times (2VDD - V_{data})^2; \quad \text{公式 (1)}$$

[0088] 其中，K 为 DTFT 的电流系数；

$$[0089] \quad K = C_{ox} \cdot \mu \cdot \frac{W}{L};$$

[0090] μ 、 C_{ox} 、W、L 分别为 DTFT 的场效应迁移率，栅绝缘层单位面积电容、沟道宽度、长度；

[0091] 第三时间段为 OLED 发光阶段，所述 OLED 将持续发光到下一帧数据写入。

[0092] 如此便使得流过所述 OLED 的电流不受 DTFT 的阈值电压 V_{th} 的影响,以改善流过所述 OLED 的电流的均匀性,达到 OLED 面板的亮度的均匀。

[0093] 图 5 是本发明第三实施例所述的像素单元驱动电路中的扫描线 SCAN 输出的扫描信号 VSCAN、数据线 Data 输出的数据信号 Vdata、第一控制线 CR1 输出的控制信号 VCR1、第二控制线 CR2 输出的控制信号 VCR2 和第三控制线输出的控制信号 VCR3 的时序图,在图 5 中,B、C、D 分别标示的是第一时间段、第二时间段、第三时间段。

[0094] 本发明还提供了一种像素单元驱动方法,其应用于上述的像素单元驱动电路,所述像素单元驱动方法包括以下步骤:

[0095] 像素充电步骤:驱动控制单元控制存储电容被充电;

[0096] 像素放电步骤:所述驱动控制单元控制所述存储电容通过驱动薄膜晶体管放电,直至所述驱动薄膜晶体管的栅源电压为所述驱动薄膜晶体管的阈值电压 V_{th} ;

[0097] 驱动 OLED 发光显示步骤:所述驱动控制单元控制所述驱动薄膜晶体管工作于饱和区,并控制所述存储电容两端的电压差值不变,以使得所述驱动薄膜晶体管的栅源电压补偿所述驱动薄膜晶体管的阈值电压 V_{th} ,通过所述驱动薄膜晶体管驱动 OLED 发光。

[0098] 根据一种具体实施方式,所述像素充电步骤包括:第一开关元件断开所述驱动薄膜晶体管的漏极与所述 OLED 的连接;所述驱动控制单元导通数据线和所述存储电容的第二端的连接,导通所述驱动薄膜晶体管的栅极和所述驱动薄膜晶体管的漏极的连接,导通所述驱动薄膜晶体管的漏极和所述驱动电源的低电平输出端的连接,断开所述驱动薄膜晶体管的源极和所述存储电容的第二端的连接,控制所述存储电容被充电;

[0099] 所述像素放电步骤包括:所述驱动控制单元断开所述驱动薄膜晶体管的漏极与所述驱动电源的低电平输出端的连接,控制所述存储电容通过所述驱动薄膜晶体管放电,直至所述驱动薄膜晶体管的栅源电压为所述驱动薄膜晶体管的阈值电压 V_{th} ;

[0100] 所述驱动 OLED 发光显示步骤包括:所述第一开关元件导通所述驱动薄膜晶体管的漏极与所述 OLED 的连接;所述驱动控制单元导通所述存储电容的第二端和所述驱动薄膜晶体管的源极的连接,断开所述数据线和所述存储电容的第二端的连接,断开所述驱动薄膜晶体管的栅极和所述驱动薄膜晶体管的漏极的连接,控制所述驱动薄膜晶体管工作于饱和区,并控制所述存储电容两端的电压差值不变以及所述存储电容的第二端的电压稳定,以使得所述驱动薄膜晶体管的栅源电压补偿所述驱动薄膜晶体管的阈值电压 V_{th} ,通过所述驱动薄膜晶体管驱动 OLED 发光。

[0101] 本发明还公开了一种像素单元,其包括 OLED 和上述的像素单元驱动电路,该像素单元驱动电路与 OLED 的阳极连接,所述 OLED 的阴极接地。

[0102] 本发明还公开了一种显示装置,包括多个上述像素单元。

[0103] 以上说明对本发明而言只是说明性的,而非限制性的,本领域普通技术人员理解,在不脱离所附权利要求所限定的精神和范围的情况下,可做出许多修改、变化或等效,但都将落入本发明的保护范围内。

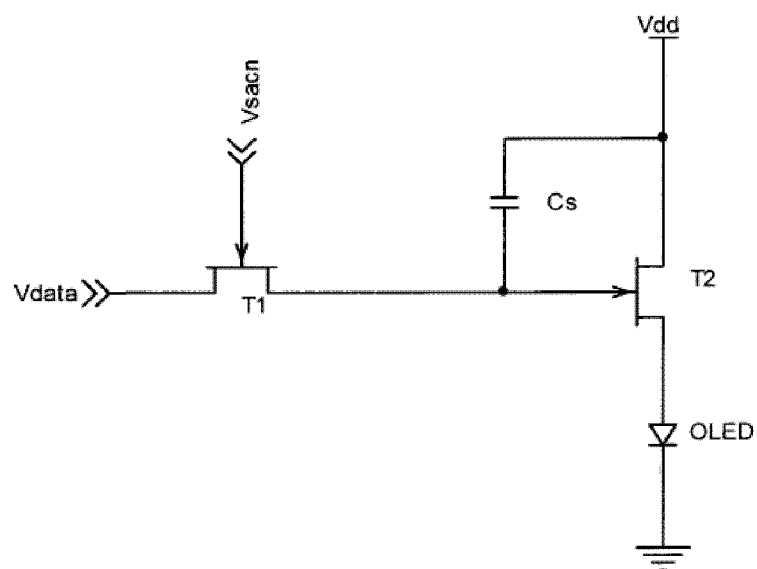


图 1

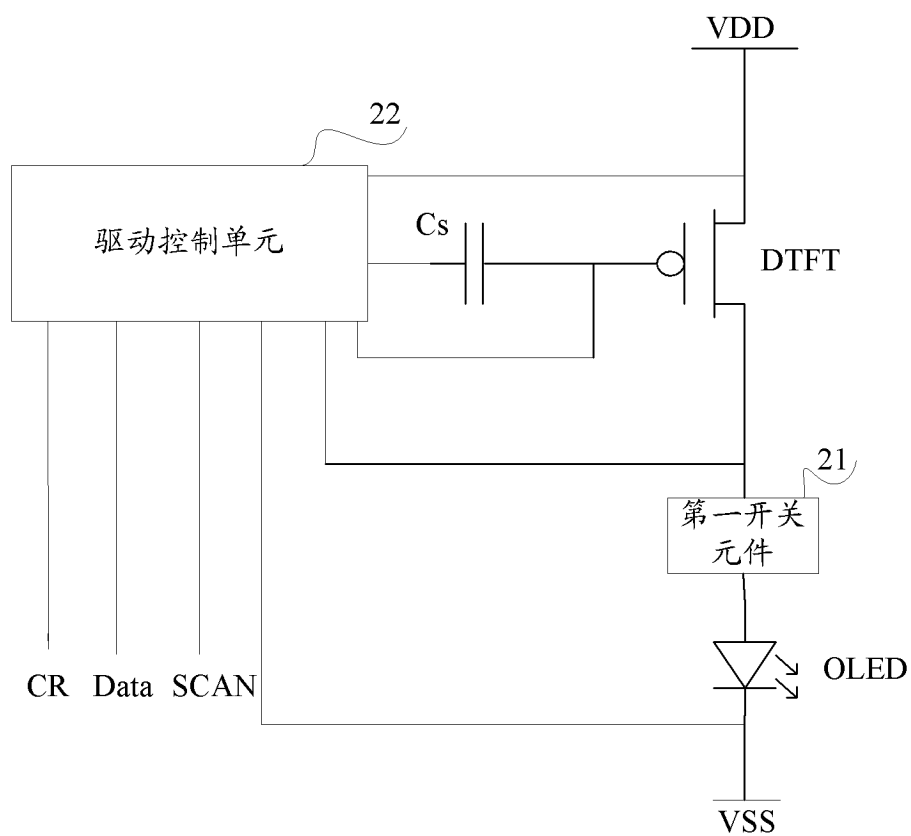


图 2

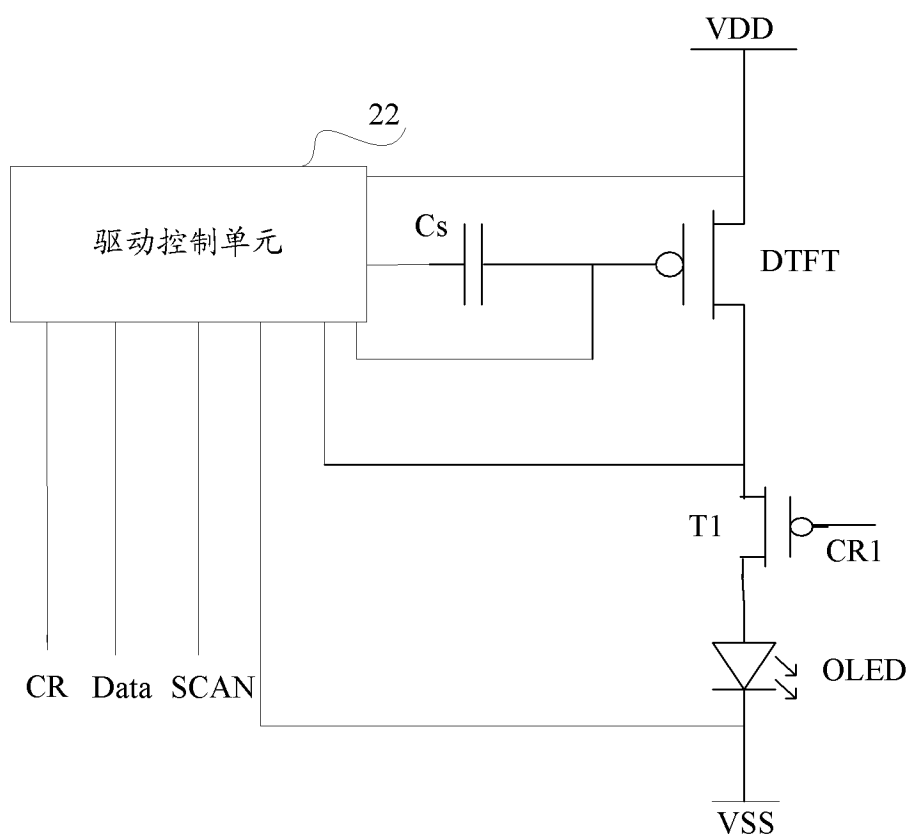


图 3

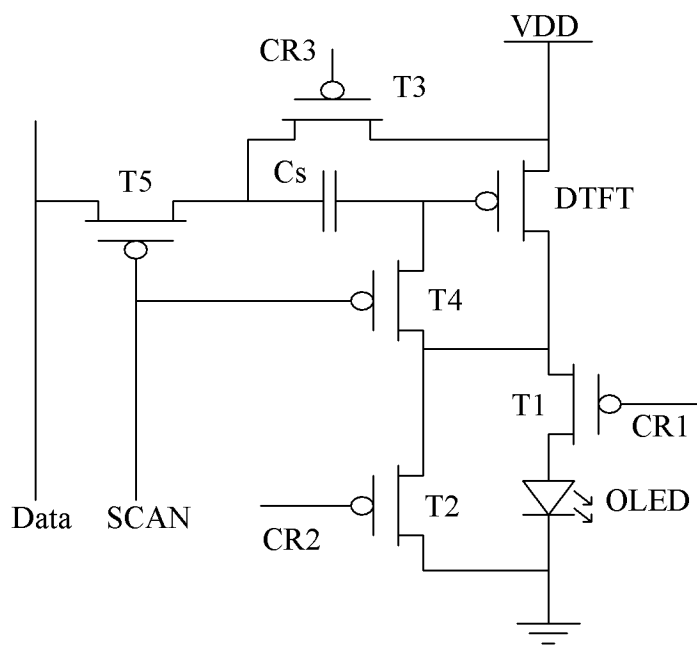


图 4

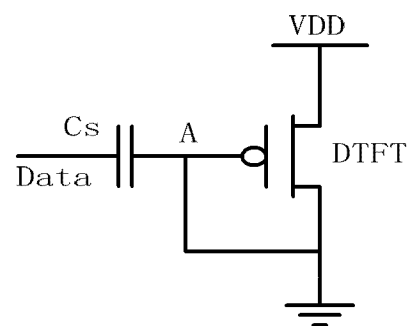


图 4A

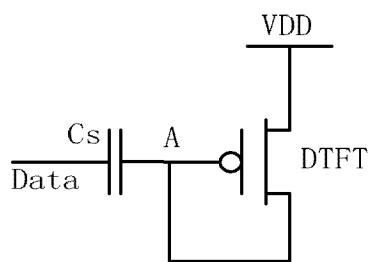


图 4B

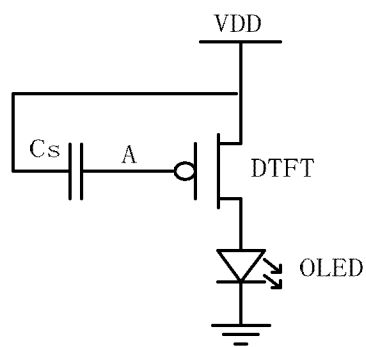


图 4C

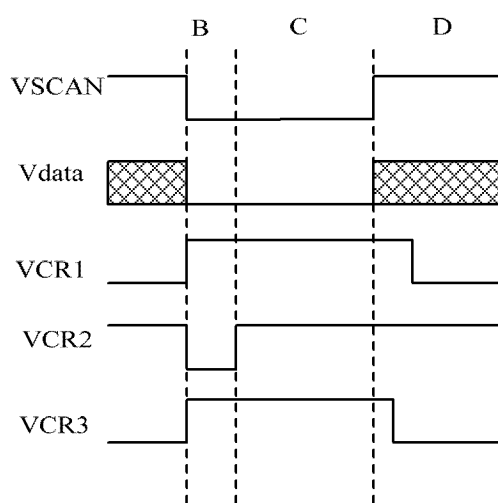


图 5

专利名称(译)	像素单元驱动电路和方法、像素单元以及显示装置		
公开(公告)号	CN102708789A	公开(公告)日	2012-10-03
申请号	CN201110393943.1	申请日	2011-12-01
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
[标]发明人	祁小敬 谭文 吴博 高永益		
发明人	祁小敬 谭文 吴博 高永益		
IPC分类号	G09G3/32 G09G3/3258 G09G3/3266		
代理人(译)	许静 赵爱军		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种像素单元驱动电路和方法、像素单元以及显示装置，所述像素单元驱动电路包括驱动薄膜晶体管、第一开关元件、存储电容和驱动控制单元；驱动薄膜晶体管，源极与驱动电源的高电平输出端连接，栅极与存储电容的第一端连接，漏极通过第一开关元件与OLED的阳极连接；存储电容的第二端通过驱动控制单元分别与驱动薄膜晶体管的源极和数据线连接；驱动薄膜晶体管的栅极通过驱动控制单元分别与驱动电源的低电平输出端和驱动薄膜晶体管的漏极连接；本发明通过控制存储电容充放电，以控制驱动薄膜晶体管工作于饱和区而驱动薄膜晶体管的栅源电压补偿驱动薄膜晶体管的阈值电压，解决OLED面板亮度不均和亮度衰减的问题。

