



(12) 发明专利

(10) 授权公告号 CN 1598914 B

(45) 授权公告日 2012.01.11

(21) 申请号 200410086123.8

JP 10282469 A, 1998.10.23, 全文.

(22) 申请日 2001.04.18

CN 1141468 A, 1997.01.29, 全文.

(30) 优先权数据

审查员 李军

117045/00 2000.04.18 JP

59511/01 2001.03.05 JP

(62) 分案原申请数据

01117023.9 2001.04.18

(73) 专利权人 株式会社半导体能源研究所

地址 日本神奈川县

(72) 发明人 山崎舜平 小山润 纳光明

长田麻衣

(74) 专利代理机构 中国专利代理(香港)有限公

司 72001

代理人 吴立明 梁永

(51) Int. Cl.

G09G 3/30(2006.01)

H05B 33/00(2006.01)

(56) 对比文件

W0 9848318 A1, 1998.10.29, 全文.

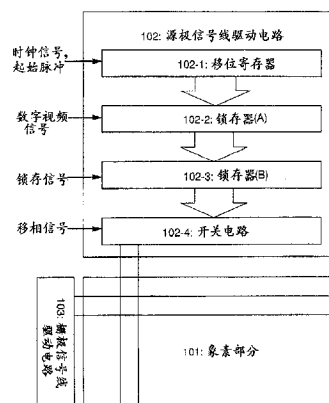
权利要求书 1 页 说明书 29 页 附图 28 页

(54) 发明名称

显示器件

(57) 摘要

本发明的目的是抑制 EL 显示器的功耗。按照像素部分显示的图像亮度,确定图像的对比度是否要反相,并减少输入到像素部分的数字视频信号的位数,借助于提供具有另一个用来监视温度的 EL 元件的 EL 显示器,即使 EL 层的温度改变,也可使流过 EL 元件的电流的幅度保持不变。



1. 一种发光设备,包括:
恒流源;
输出与被输入电压相同的电压的缓冲放大器;
具有一对电极的发光监视元件,发光监视元件的电极对中的其中一个与恒流源的输出和所述缓冲放大器的非反相输入端电连接;以及
在像素部分内包含一对电极的发光元件,所述发光元件的电极对中的其中一个与所述缓冲放大器的输出电连接,
其中,所述缓冲放大器的输出与所述缓冲放大器的反相输入端电连接。
2. 如权利要求1所述的发光设备,其中,所述输出与被输入的电压相同的电压的缓冲放大器在集成电路芯片上形成。
3. 如权利要求1所述的发光设备,其中,所述输出与被输入的电压相同的电压的缓冲放大器在形成所述像素部分的同一衬底上形成。
4. 一种发光设备,包括:
恒流源;
缓冲放大器;
具有一对电极的发光监视元件,发光监视元件的电极对中的其中一个与恒流源的输出和所述缓冲放大器的非反相输入端电连接;以及
在像素部分内包含一对电极的发光元件,所述发光元件的电极对中的其中一个与缓冲放大器的输出电连接,
其中,所述缓冲放大器的输出与所述缓冲放大器的反相输入端电连接。
5. 如权利要求4所述的发光设备,其中,所述缓冲放大器在形成所述像素部分的同一衬底上形成。
6. 如权利要求4所述的发光设备,其中,所述缓冲放大器在集成电路芯片上形成。
7. 如权利要求1或4所述的发光设备,其中,所述发光监视元件的电极对中的所述其中一个和所述发光元件的电极对中的所述其中一个为阳极。
8. 如权利要求1或4所述的发光设备,其中,所述发光监视元件的电极对中的所述其中一个和所述发光元件的电极对中的所述其中一个为阴极。
9. 如权利要求1或4所述的发光设备,其中,所述恒流源形成于集成电路芯片上。
10. 如权利要求1或4所述的发光设备,其中,所述恒流源在形成所述像素部分的同一衬底上形成。
11. 如权利要求1或4所述的发光设备,其中,所述发光监视元件在形成所述像素部分的同一衬底上形成。
12. 如权利要求1或4所述的发光设备,其中,所述发光监视元件在不同于形成所述像素部分的衬底上形成。
13. 如权利要求1或4所述的发光设备,其中,所述发光监视元件与所述像素部分在同一区域上形成。
14. 如权利要求1或4所述的发光设备,其中,所述发光设备包含在下列设备中的一种内:照相机、固定于头部的电子装置、图像再现装置、计算机和便携式电话。

显示器件

[0001] 本发明涉及到一种显示板,其发光元件制作在衬底上并密封在衬底与盖板之间。此外,本发明还涉及到一种显示模块,其中的 IC 芯片是装在上述的显示板上的。应注意,在本说明书中显示板和显示模块一起称为发光器件。本发明还涉及到使用上述发光器件的电子学设备。

[0002] 近来,在衬底上制作 TFT 的技术有了很大的进展,并做了大量的开发使这些技术用于有源矩阵型显示器件。尤其是使用多晶硅膜的 TFT 能够以较高的速度工作,因为其场效应迁移率(简称为迁移率)较使用常规的无定形硅膜的 TFT 的大。这样,就可用与像素做在同一衬底上的驱动电路来控制像素。这样的像素通常是用制作在衬底外面的驱动电路来控制的。

[0003] 上述的有源矩阵型显示器件可在同一衬底上提供各种电路和元件,因而表现出种种优点,如降低制作成本、显示器件的小型化、增加制作产量、节约原料等。

[0004] 而且,已在积极开发具有自发光型发光元件的有源矩阵型发光器件。这种发光器件也称为有机 EL 显示器件(OELD)或有机发光二极管(OLED)。

[0005] 与液晶显示器件不同,发光器件是自发光型的。在发光元件的结构中含有一层有机化合物(此后称为有机化合物层),在一对电极(阳极和阴极)间对其施加电场可使之发光。有机化合物层通常具有层状结构。典型的实例包括 Eastman Kodak 公司 Tang 等提出的一种“空穴输运层/发光层/电子输运层”的层状结构。这种结构具有高发光效率,现在进行研究开发的大多数发光器件都使用这种结构。

[0006] 虽然有机化合物的发光包含单一激发(荧光)和三重激发(磷光),但本发明的发光器件可使用上述的一种发光或二者都用。

[0007] 作为变通,可使用在阳极上依次制作空穴注入层/空穴输运层/发光层/电子输运层,或空穴注入层/空穴输运层/发光层/电子输运层/电子注入层的结构。而且,可将荧光染料等掺入发光层。

[0008] 在本说明书中,安排在阳极和阴极之间的所有各层统称为有机化合物层。因此,上述所有各层如空穴注入层、空穴输运层、发光层、电子输运层、电子注入层等都包括在有机化合物层中。

[0009] 预定的电压经一对电极施加于上述结构的有机化合物层,于是发光层中的载流子发生复合,因而发光。在本说明书中,当发光元件发光时,发光元件表示为被驱动。此外,在本说明书中,包含阳极、有机化合物层和阴极的发光单元称为发光元件。

[0010] 由于发光器件不需要底光,显示器本身的厚度和重量可比液晶显示器减少。为此,发光器件替代液晶显示器件,已用作袖珍信息终端(移动式计算机、移动电话、移动式游戏机、电子书籍等)的显示部分。

[0011] 为了抑制袖珍信息终端的功耗,希望抑制用作显示部分的发光器件的功耗。

[0012] 而且,现在家用接收机或磁带录像机以及各种电视或无线电广播设备已在进行数字化。作为广播系统数字化的下一步是广播电波的数字化,亦即,实现数字广播。已为此开展了有力的研究和开发活动。

[0013] 用来实现发光器件数字驱动的一个方案是时序灰度显示。更具体地讲,时序灰度显示是一种驱动方法,它是控制在一帧时间内发光元件的发光时间来实现灰度显示的。

[0014] 对于用数字驱动发光器件来进行时序灰度显示的情形,随着所显示的图像灰度数目的增加,所需重写入像素的含图像信息的数字视频信号重写入含有要输入到像素的信息的数字视频信号的数目也增多。因此,用于将数字视频信号输入像素的一组驱动电路的功耗增大,导致增大了发光器件的功耗。

[0015] 此外,由于发光元件是自发光型的,在一帧时间内发光元件的发光时间随显示的图像而改变。因而发光器件的功耗也随显示的图像而改变。

[0016] 而且,流过发光元件的电流幅度也随温度而变。即使同样幅度的电压施加于发光元件的电极上,流过发光元件的电流幅度也因发光元件的温度特性而不同。例如,随有机化合物层温度的升高,流过的电流增大。因此,随发光元件工作环境温度的升高,其功耗增大,从而增强发光元件的亮度。

[0017] 鉴于上述状况,本发明拟抑制发光器件以及用之为显示部分的电子学设备的功耗。

[0018] 本发明第一种结构的特点是用发光器件进行单色显示的情形,图像的对比度按照像素部分的像素所显示的图像种类来确定是否要反相。

[0019] 按照上述结构,流过发光元件的电流幅度可得到某种程度的抑制,因而降低了发光器件的功耗。

[0020] 而本发明第二种结构的特点是发光器件实现了数字驱动时分灰度显示,输入到发光器件所含源极信号线驱动电路的数字视频信号,在位数减少后被输入到像素部分。更具体地讲,是依次由最无效位削去一位数字视频信号以减少输入到像素部分的数字视频信号位数。

[0021] 按照上述结构,由于输入像素的数字视频信号位数减少,需由源极信号线驱动电路和栅极信号线驱动电路写入的数字视频信号数目可减少。这样,源极信号线驱动电路和栅极信号线驱动电路的功耗可减小,因而降低了发光器件的功耗。

[0022] 而本发明第三种结构的特点是发光器件配备有用以监视温度的发光元件。温度监视发光元件的一个电极与恒流源相连。这样,利用温度监视发光元件的温度特性,使流过像素发光元件的电流幅度保持不变。

[0023] 按照上述结构,即使有机化合物层的温度改变,流过像素发光元件的电流幅度也保持不变。这样,即使发光器件的环境温度升高,也可防止发光器件功耗增大,从而使亮度保持不变。

[0024] 按照本发明的上述第一、第二和第三种结构,可抑制发光器件以及使用此发光器件的电子学设备的功耗。应注意,虽然可包含第一至第三种结构中的两种或全部,但本发明只要求包含其中的一种结构。

[0025] 下面将进一步描述本发明的各种结构。

[0026] 本发明提供了一种具有多个像素的显示器件,其中将输入到多个像素的数字视频信号的极性反相,使得多个像素的亮度改变。

[0027] 本发明提供了一种具有像素部分的显示器件,其像素部分包含多个像素和源极信号线驱动电路,其中源极信号线驱动电路包含开关电路来转换输出的极性,向开关电路输

入移相信号,使输入开关电路的数字视频信号极性反相,所得的信号则输入多个像素。

[0028] 本发明提供了一种具有像素部分的显示器件,其像素部分包含多个像素和源极信号线驱动电路,其中多个像素的每一个都具有发光元件,而源极信号线驱动电路包含移位寄存器、一个或多个锁存器和开关电路,向开关电路输入移相信号,使由一个或多个锁存器输入开关电路的多个数字视频信号反相,所得的信号则输入多个像素。

[0029] 本发明提供了一种具有像素部分的显示器件,其像素部分包含多个像素和源极信号线驱动电路,其中多个像素的每一个都具有发光元件,而源极信号线驱动电路包含移位寄存器、一个或多个锁存器和开关电路,向开关电路输入移相信号,使由一个或多个锁存器输入开关电路的多个数字视频信号反相,所得的信号则输入多个像素,在一帧时间内全部发光元件发光的平均时间等于或小于在一帧时间内全部发光元件发光时间最大值的一半。

[0030] 上述结构可具有的特点是,开关电路包含反相器、第一模拟开关和第二模拟开关,其中输入开关电路的数字视频信号经反相器输入第一模拟开关的输入端,由一个或多个锁存器输出的数字视频信号被输入到第二模拟开关的输入端,从第一模拟开关的第一控制输入端和第二模拟开关的第二控制输入端输入移相信号,将移相信号极性反相得到的信号从第一模拟开关的第二控制输入端和第二模拟开关的第一控制输入端输入,而由第一模拟开关和第二模拟开关输出端输出的信号则从开关电路输出。

[0031] 上述结构可具有的特点是,开关电路包含反相器、第一与非门(NAND)、第二与非门、和或非门(NOR),其中数字视频信号经反相器和移相信号供给第一与非门,将数字视频信号及移相信号极性反相得到的信号供给第二与非门,由第一与非门和第二与非门输出的信号被输入到或非门,而由或非门输出的信号则从开关电路输出。

[0032] 本发明提供了一种具有多个像素和源极信号线驱动电路的显示器件,其中输入源极信号线驱动电路的数字视频信号中,只有较有效位被输入到多个像素。

[0033] 本发明提供了一种具有像素部分的显示器件,其像素部分包含多个像素和源极信号线驱动电路,其中源极信号线驱动电路包含移位寄存器、第一锁存器、第二锁存器和时钟信号控制电路,时钟信号经时钟信号控制电路输入移位寄存器,从而由移位寄存器输出计时信号,数字视频信号用计时信号输入并保持于第一锁存器,保持在第一锁存器中的数字视频信号用锁存信号输入并保持在第二锁存器中,输入并保持在第二锁存器中的数字视频信号被输入到多个像素,在一恒定时间内向移位寄存器施加固定电压替代时钟信号,时钟信号控制电路就使输入并保持在第一锁存器中的数字视频信号的位数减少。

[0034] 上述结构的特点是,时钟信号控制电路包含与非门和反相器,其中时钟信号和选通信号被输入到与非门,由与非门输出的信号经反相器从时钟信号控制电路输出。

[0035] 上述结构的特点是,时钟信号控制电路包含第一模拟开关、第二模拟开关和反相器,其中选通信号经反相器输入到第一模拟开关的第二控制输入端和第二模拟开关的第一控制输入端,选通信号也被输入到第一模拟开关的第一控制输入端和第二模拟开关的第二控制输入端,时钟信号被输入到第一模拟开关的输入端,固定电压供给第二模拟开关的输入端,而由第一模拟开关和第二模拟开关输出端输出的信号则从时钟信号控制电路输出。

[0036] 本发明提供了一种具有像素部分的显示器件,其像素部分包含多个像素和源极信号线驱动电路,其中源极信号线驱动电路包含移位寄存器、第一锁存器、第二锁存器和计时信号控制电路,由移位寄存器输出的计时信号经计时信号控制电路输入第一锁存器,数字

视频信号用输入第一锁存器的计时信号输入并保持在第一锁存器中,保持在第一锁存器中的数字视频信号用锁存信号输入并保持在第二锁存器中,输入并保持在第二锁存器中的数字视频信号被输入到多个像素,借助于在一恒定时间内供给第一锁存器固定电压替代由移位寄存器输出的计时信号,计时信号控制电路就使输入并保持在第一锁存器中的数字视频信号位数减少。

[0037] 上述结构的特点是,计时信号控制电路包含与非门和反相器,其中计时信号和选通信号输入与非门,由与非门输出的信号经反相器从计时信号控制电路输出。

[0038] 上述结构的特点是,计时信号控制电路包含第一模拟开关、第二模拟开关和反相器,其中选通信号经反相器输入第一模拟开关的第二控制输入端和第二模拟开关的第一控制输入端,选通信号则输入第一模拟开关的第一控制输入端和第二模拟开关的第二控制输入端,计时信号输入第一模拟开关的输入端,固定电压供给第二模拟开关的输入端,而由第一模拟开关和第二模拟开关输出端输出的信号则从计时信号控制电路输出。

[0039] 本发明提供了一种具有像素部分的显示器件,其像素部分包含多个像素和源极信号线驱动电路,其中源极信号线驱动电路包含移位寄存器、第一锁存器、第二锁存器和起始脉冲信号控制电路,起始脉冲信号经起始脉冲信号控制电路输入移位寄存器,从而由移位寄存器输出计时信号,数字视频信号用计时信号输入并保持在第一锁存器,保持在第一锁存器中的数字视频信号用锁存信号输入并保持在第二锁存器中,输入并保持在第二锁存器中的数字视频信号被输入到多个像素,借助于在一恒定时间内向移位寄存器供给固定电压替代起始脉冲,起始脉冲信号控制电路就使输入并保持在第一锁存器的数字视频信号的位数减少。

[0040] 上述结构的特点是,起始脉冲信号控制电路包含与非门和反相器,其中起始脉冲信号和选通信号输入与非门,由与非门输出的信号经反相器从起始脉冲信号控制电路输出。

[0041] 上述结构的特点是,起始脉冲信号控制电路包含第一模拟开关、第二模拟开关和反相器,其中选通信号经反相器输入第一模拟开关的第二控制输入端和第二模拟开关的第一控制输入端,选通信号则输入第一模拟开关的第一控制输入端和第二模拟开关的第二控制输入端,起始脉冲信号输入第一模拟开关的输入端,固定电压供给第二模拟开关的输入端,而由第一模拟开关和第二模拟开关输出端输出的信号则从起始脉冲信号控制电路输出。

[0042] 本发明提供了一种包括多个像素的显示器件,其像素具有多个发光元件和发光监视元件,其中流过多个发光元件的电流幅度借助于发光监视元件的温度特性而保持不变。

[0043] 本发明提供了一种包括像素部分的显示器件,其像素部分包含多个像素、电源线、缓冲放大器、发光监视元件和恒流源,其中多个像素的每一个包含薄膜晶体管和发光元件,每个发光监视元件和发光元件包含第一电极、第二电极以及置于第一电极和第二电极之间的有机化合物层,发光监视元件的第一电极与恒流源相连,发光监视元件的第一电极也与缓冲放大器的非反相输入端相连,缓冲放大器的输出端与电源线相连,且电源线的电位经由薄膜晶体管被馈至发光元件的第一电极。

[0044] 本发明提供了一种含有像素部分的显示器件,其像素部分具有多个像素、电源线、缓冲放大器、发光监视元件、恒流源和加法电路,其中多个像素中的每一个包括薄膜晶体管

和发光元件,每个发光监视元件和发光元件包含第一电极、第二电极以及在它们之间的有机化合物层,发光监视元件的第一电极与恒流源相连,此第一电极也与缓冲放大器的非反相输入端相连,缓冲放大器的输出端与加法电路的输入端相连,加法电路的输出端与电源线相连,在加法电路的输入端与输出端之间总保持恒定的电位差,且电源线的电位经由薄膜晶体管被馈至发光元件的第一电极。。

[0045] 本发明可以体现在使用上述显示器件的摄像机、图象重放设备、头戴显示器、移动电话、以及袖珍信息终端等形式中。

[0046] 附图简述

[0047] 图 1 是本发明发光器件的框图。

[0048] 图 2 是本发明发光器件的框图。

[0049] 图 3 是本发明发光器件的框图。

[0050] 图 4 是本发明发光器件的框图。

[0051] 图 5 是本发明发光器件的发光监视元件连接说明图。

[0052] 图 6 是本发明发光器件像素部分的说明图。

[0053] 图 7 是本发明发光器件像素的放大图。

[0054] 图 8 是本发明发光器件驱动方法的说明图。

[0055] 图 9 是本发明发光器件的框图。

[0056] 图 10 是本发明发光器件像素部分的说明图。

[0057] 图 11 是本发明发光器件像素的放大图。

[0058] 图 12 是本发明发光器件驱动方法的说明图。

[0059] 图 13 是本发明发光器件源极信号线驱动电路的电路图。

[0060] 图 14 是锁存器 (A) 的部分平面图。

[0061] 图 15A 和 15B 是开关电路的电路图。

[0062] 图 16 是模拟开关的等效电路图。

[0063] 图 17 是本发明发光器件源极信号线驱动电路的电路图。

[0064] 图 18A 和 18B 是时钟信号控制电路、计时信号控制电路和起始脉冲信号控制电路的电路图。

[0065] 图 19 是本发明发光器件源极信号线驱动电路的电路图。

[0066] 图 20 是本发明发光器件源极信号线驱动电路的电路图。

[0067] 图 21 是本发明发光器件的发光监视元件连接说明图。

[0068] 图 22 是加法电路的电路图。

[0069] 图 23A ~ 23D 是说明发光器件制作方法各个工艺步骤的剖面图。

[0070] 图 24A ~ 24C 是说明发光器件制作方法各个工艺步骤的剖面图。

[0071] 图 25A ~ 25C 是说明发光器件制作方法各个工艺步骤的剖面图。

[0072] 图 26A 和 26B 是说明发光器件制作方法各个工艺步骤的剖面图。

[0073] 图 27A 和 27B 是电子学设备的说明图,每个电子学设备都使用了本发明的发光器件。

[0074] 图 28A ~ 28F 是电子学设备的说明图,每个电子学设备都使用了本发明的发光器件。

[0075] 图 29A 和 29B 分别表示用作本发明发光器件监视器的发光元件连接,以及发光元件不同温度的亮度测量值特性。

[0076] [模型实施方案 1]

[0077] 现在来描述本发明的第一种结构。图 1 表示本发明具有第一种结构的发光器件框图。

[0078] 参考数字 101 代表像素部分,其多个像素呈矩阵式排列。参考数字 102 和 103 分别代表源极信号线驱动电路和栅极信号线驱动电路。

[0079] 源极信号线驱动电路 102 包含移位寄存器 102-1、锁存器 (A) 102-2、锁存器 (B) 102-3、以及开关电路 102-4。应注意,本发明的源极信号线驱动电路除了上述元件外还可包含电平移位器、缓冲器等。

[0080] 虽然没有说明,栅极信号线驱动电路 103 也包含移位寄存器和缓冲器。在某些情形下,栅极信号线驱动电路 103 除了移位寄存器和缓冲器外还可包含电平移位器。一行的像素 TFT 栅极与一个栅极信号线相连,因此,一行的所有像素 TFT 都同时开启。因此,使用了能够允许大电流流过的缓冲器。

[0081] 在源极信号线驱动电路 102 中,时钟信号 (CLK) 和起始脉冲 (SP) 输入移位寄存器 102-1。移位寄存器 102-1 按照时钟信号 (CLK) 和起始脉冲 (SP) 依次产生计时信号,并将产生的计时信号依次供给后级电路。

[0082] 由移位寄存器 102-1 输出的计时信号可经缓冲器等(未示出)依次供给后级电路。来自移位寄存器 102-1 的计时信号由缓冲器等缓冲和放大。由于许多电路和元件与向其提供计时信号的引线相连,所以存在着大的负载电容(寄生电容)。为了防止计时信号的上升沿或下降沿因这样的大负载电容而变缓,设置了上述的缓冲器。

[0083] 由移位寄存器 102-1 输出的计时信号供给锁存器 (A) 102-2。锁存器 (A) 102-2 包含多级锁存器以处理 n 位数字视频信号。当计时信号输入锁存器 (A) 102-2 时,它依次获取从外面供给源极信号线驱动电路 102 并使之保持在内的 n 位数字视频信号。

[0084] 当数字视频信号送入锁存器 (A) 102-2 时,可依次输入锁存器 (A) 102-2 所含的多级锁存器。然而本发明不限于这样一种结构。可实行所谓的分割驱动,即将锁存器 (A) 102-2 所含的多级锁存器分成几组而将数字视频信号并行和同时输入各组。在这种情形下,组数称为分割数。例如,对于锁存器分成四组的情形,可称为器件由四分法驱动。

[0085] 完成数字视频信号全部写入锁存器 (A) 102-2 所有各级锁存器需要的时间称为行时间。更具体地讲,行时间为一时段,是从数字视频信号写入锁存器 (A) 102-2 最左边一级锁存器开始至数字视频信号写入最右边一级锁存器为止的时间。实际上,除了上述行时间外,行时间还可包括水平消隐时间。

[0086] 在一行时间结束后,锁存信号供给锁存器 (B) 102-3。此时,已写入并保持在锁存器 (A) 102-2 中的数字视频信号被同时送至锁存器 (B) 102-3,写入锁存器 (B) 102-3 的所有各级锁存器并保持之。

[0087] 此外,从外面供给源极信号线驱动电路 102 的数字视频信号再按照来自移位寄存器 102-1 的计时信号依次写入锁存器 (A) 102-2,再由之送出至锁存器 (B) 102-3。

[0088] 在一行时间的第二轮次内,已写入并保持在锁存器 (B) 102-3 中的数字视频信号同时送至开关电路 102-4。开关电路 102-4 按照移相信号使由锁存器 (B) 102-3 输入的数字

视频信号反相或不反相,而输出所得的信号。

[0089] 数字视频信号包含“0”或“1”的信息。相应于“0”的数字视频信号是高电位 (Hi) 信号,而相应于“1”的数字视频信号是低电位 (Lo) 信号,或与之相反。数字视频信号极性的反转意为具有信息“0”的数字视频信号转换为具有信息“1”的信号,而具有信息“1”的数字视频信号转换为具有信息“0”的信号。

[0090] 移相信号是用来选择由锁存器 (B) 102-3 输入的数字视频信号极性是否要反相的信号。在像素部分 101 显示全白的情形,当一帧时间内所有发光元件发光的平均时间长于一帧时间内发光元件发光时间的一半时,移相信号使数字视频信号的极性反相,从而降低功耗。另一方面,在像素部分 101 显示全白的情形,当一帧时间内所有发光元件发光的平均时间短于一帧时间内发光元件发光时间的一半时,出于抑制功耗的目的,则不允许数字视频信号的极性依照移相信号而反相。

[0091] 数字视频信号的极性是否应依照移相信号反相可由用户选择,或者,也可根据显示的图象而自动选择。

[0092] 由开关电路 102-4 输出的数字视频信号输入源极信号线。

[0093] 另一方面,在栅极信号线驱动电路 103 中,栅极信号由移位寄存器 (未示出) 输入缓冲器 (未示出),再输入相应的栅极信号线 (也称为扫描线)。

[0094] 依照输入栅极信号线的栅极信号,输入源极信号线的数字视频信号输入像素。

[0095] 在上面的描述中,源极信号线驱动电路 102 和栅极信号线驱动电路 103 可与像素部分 101 做在同一衬底上。或者,这些驱动电路 102 和 103 也可做在 IC 芯片上而用某些技术如 FPC 或 TAB 与像素部分 101 相连。

[0096] 按照本发明这一实施方案的上述结构,对于实行数字驱动时分灰度显示的发光器件显示单色图像的情形,图像的对比度可依照像素部分显示的图像性质而反转。更具体地讲,在像素部分 101 要显示全白的情形,当一帧时间内所有发光元件发光的平均时间长于一帧时间内发光元件发光时间的一半时,像素部分显示的图像对比度要反转。另一方面,在像素部分 101 要显示全白的情形,当一帧时间内所有发光元件发光的平均时间短于一帧时间内发光元件发光时间的一半时,希望不允许像素部分显示的图像对比度反转。

[0097] 在此实施方案的前面描述中,开关电路包括在源极信号线驱动电路中。而开关电路不包括在源极信号线驱动电路中也是可以接受的。

[0098] 在此模型实施方案中,只描述了使用数字视频信号的情形。本发明也可用于使用模拟视频信号而非数字视频信号的情形。

[0099] 因此,按照本发明的第一种结构可使流过发光元件的电流幅度得到某种程度的抑制,因而抑制了发光器件的功耗。

[0100] [模型实施方案 2]

[0101] 现在描述本发明的第二种结构。图 2 表示本发明第二种结构发光器件的框图。在图 2 中,与图 1 所示相同的元件用同样的参考数字来代表。

[0102] 在这个模型实施方案中,发光器件使用了时钟信号控制电路 106,它允许向移位寄存器 102-1 施加恒定电压而非时钟信号 (CLK)。

[0103] 更具体地讲,发光器件被配置成用时钟信号控制电路 106 在恒定时间内向移位寄存器 102-1 输入恒定电压 (固定电压) 而非时钟信号。上述结构使得用来向锁存器

(A) 102-2 输入较无效位数字视频信号,即第一位至第 m 位范围 (m 为 $1 \sim n$ 的任何整数) 的数字视频信号的计时信号不能输入锁存器 (A) 102-2。因此,只有在第 $m+1$ 位至第 n 位范围的较有效位数字视频信号可写入锁存器 (A) 102-2。

[0104] 此模型实施方案的发光器件与图 1 所示者不同,其源极信号线驱动电路 102 不含开关电路 102-4。因此,写入并保持在锁存器 (B) 102-3 中的数字视频信号用输入锁存器 (B) 102-3 的锁存信号输入源极信号线。

[0105] 按照这个模型实施方案,在实行数字驱动时分灰度显示的发光器件中,输入发光器件所含源极信号线驱动电路的数字视频信号,在其位数减少后输入像素部分。更具体地讲,可由最无效位起依次削去一位数字视频信号来使输入像素部分的数字视频信号位数减少。

[0106] 按照上述结构,减少了输入像素部分的数字视频信号位数,因此,需由源极信号线驱动电路和栅极信号线驱动电路写入像素的数字视频信号数目可减少。这样,可抑制源极信号线驱动电路和栅极信号线驱动电路的功耗,因而抑制了发光器件的功耗。

[0107] 应注意,在此模型实施方案中时钟信号控制电路 106 可与像素部分 101 做在同一衬底上,或者,也可做在 IC 芯片上。

[0108] [模型实施方案 3]

[0109] 现在来描述本发明第二种结构的另一个实例,它不同于模型实施方案 2 所示者。图 3 表示具有本发明第二种结构发光器件的框图。在图 3 中,与图 1 所示相同的元件用同样的参考数字来代表。

[0110] 此模型实施方案的发光器件使用计时信号控制电路 107,它允许向锁存器 (A) 102-2 施加恒定电压而非移位寄存器 102-1 输出的计时信号。

[0111] 更具体地讲,发光器件被配置成用计时信号控制电路 107 在恒定时间内向锁存器 (A) 102-2 输入恒定电压(固定电压)而非由移位寄存器 102-1 输出的计时信号。上述结构使得用来向锁存器 (A) 102-2 输入较无效位数字视频信号,即第一位至第 m 位范围 (m 为 $1 \sim n$ 的任何整数) 的数字视频信号的计时信号不能输入锁存器 (A) 102-2。因此,只有在第 $m+1$ 位至第 n 位范围的较有效位数字视频信号可写入锁存器 (A) 102-2。

[0112] 应注意,在此模型实施方案中,固定电位需为这样的电平,使能防止数字视频信号写入锁存器 (A) 102-2。

[0113] 按照这个模型实施方案,在实行数字驱动时分灰度显示的发光器件中,输入发光器件所含源极信号线驱动电路的数字视频信号,在其位数减少后输入像素部分。更具体地讲,可由最无效位起依次削去一位数字视频信号来使输入像素部分的数字视频信号位数减少。

[0114] 按照上述结构,减少了输入像素部分的数字视频信号位数,因此,需由源极信号线驱动电路和栅极信号线驱动电路写入像素的数字视频信号数目可减少。这样,可抑制源极信号线驱动电路和栅极信号线驱动电路的功耗,因而抑制了发光器件的功耗。

[0115] 应注意,在此模型实施方案中计时信号控制电路 107 可与像素部分 101 做在同一衬底上,或者,也可做在 IC 芯片上。

[0116] [模型实施方案 4]

[0117] 现在来描述本发明第二种结构的又一个实例,它不同于模型实施方案 2 和 3 所示

者。图 4 表示具有本发明第二种结构发光器件的框图。在图 4 中,与图 1 所示相同的元件用同样的参考数字来代表。

[0118] 此模型实施方案的发光器件使用起始脉冲信号控制电路 108,它允许向移位寄存器 102-1 施加恒定电压而非起始脉冲信号 (SP)。

[0119] 更具体地讲,发光器件被配置成用起始脉冲信号控制电路 108 在恒定时间内向移位寄存器 102-1 输入恒定电压 (固定电压) 而非起始脉冲信号,使得用来向锁存器 (A) 102-2 输入较无效位数字视频信号,即第一位至第 m 位范围 (m 为 $1 \sim n$ 的任何整数) 的数字视频信号的计时信号不能输入锁存器 (A) 102-2。因此,只有在第 $m+1$ 位至第 n 位范围的较有效位数字视频信号可写入锁存器 (A) 102-2。

[0120] 应注意,在此模型实施方案中,固定电位需为这样的电平,使能防止移位寄存器 102-1 输出计时信号。

[0121] 按照这个模型实施方案,在实行数字驱动时分灰度显示的发光器件中,输入发光器件所含源极信号线驱动电路的数字视频信号,在其位数减少后输入像素部分。更具体地讲,可由最无效位起依次削去一位数字视频信号来使输入像素部分的数字视频信号位数减少。

[0122] 按照上述结构,减少了输入像素部分的数字视频信号位数,因此,需由源极信号线驱动电路和栅极信号线驱动电路写入像素的数字视频信号数目可减少。这样,可抑制源极信号线驱动电路和栅极信号线驱动电路的功耗,因而抑制了发光器件的功耗。

[0123] 应注意,在此模型实施方案中起始脉冲信号控制电路 108 可与像素部分 101 做在同一衬底上,或者,也可做在 IC 芯片上。

[0124] [模型实施方案 5]

[0125] 现在参照图 5 来描述本发明的第三种结构。

[0126] 在图 5 中,参考号 501 表示电源线。在本说明书中,电源线指的是用输入到源信号线的数字视频信号将预定电位施加到包含在像素区中的发光元件内的像素电极的引线。在本说明书中,电源线的电位被称为电源电位。

[0127] 参考数字 502 代表缓冲放大器,参考数字 503 代表发光监视元件,参考数字 504 代表恒流源。发光监视元件 503 的一个电极与恒流源 504 相连,使得总是有恒定电流流过发光监视元件 503。当发光元件所含的有机化合物层温度改变时,流过发光监视元件 503 的电流幅度不变,而与恒流源 504 相连的发光监视元件 503 电极的电压是改变的。

[0128] 另一方面,缓冲放大器 502 包含两个输入端和一个输出端。两个输入端之一为非反相输入端 (+),而另一个为反相输入端 (-)。发光监视元件 503 一个电极的电压供给缓冲放大器 502。

[0129] 缓冲放大器 502 是防止与恒流源 504 相连的发光监视元件 503 的像素电极的电压随负载,如电源线 501 的引线电容等而改变的电路。因此,供给缓冲放大器 502 非反相输入端的电压由输出端输出,以供给电源线作为电源电压,而不随负载如电源线 501 的引线电容等改变。

[0130] 因此,即使发光监视元件 503 或像素部分发光元件有机化合物层的温度因环境温度而改变,电源电压也改变,使得流过发光元件的电流保持不变。这样,即使发光器件的环境温度升高,也可防止发光器件功耗增大。

[0131] 在此模型实施方案中,缓冲放大器 502、发光监视元件 503 和恒流源 504 可与像素部分做在同一衬底上,或者,也可做在 IC 芯片上。而且,发光监视元件 503 可包含在像素部分中,或者,可与像素部分分开制作。

[0132] 按照上述第一至第三种结构,本发明可抑制发光器件及使用发光器件的电子学设备的功耗。应注意,虽然可包含第一至第三种结构中的两种或全部,本发明只需包含第一至第三种结构中的任一种。

[0133] 用上述三种结构本发明可抑制发光器件的功耗。

[0134] 实施方案

[0135] 下面将描述几个实施方案。

[0136] [实施方案 1]

[0137] 在此实施方案中,将描述本发明的发光器件像素部分的结构和驱动方法。

[0138] 图 6 表示本发明此项实施方案的发光器件像素部分 301 的放大图。在像素部分 301 提供了源极信号线 (S1 ~ Sx)、电源线 (V1 ~ Vx)、以及栅极信号线 (G1 ~ Gy)。

[0139] 在此实施方案中,像素 304 表示一个区域,在此区域中提供了源极信号线 (S1 ~ Sx)、电源线 (V1 ~ Vx) 和栅极信号线 (G1 ~ Gy) 中各一个。在像素部分 301 中,多个像素 304 排列成矩阵。

[0140] 图 7 表示像素 304 的放大图。在图 7 中,参考数字 305 代表开关 TFT。开关 TFT305 的栅电极与栅极信号线 G (G1 ~ Gy) 相连。开关 TFT305 的源区和漏区之一与源极信号线 S (S1 ~ Sx) 相连,而其另一个与电流控制 TFT306 的栅电极 306 及每个像素的电容 308 相连。

[0141] 配备电容 308 是为了在开关 TFT305 处于非选态 (关态) 时保持电流控制 TFT306 的栅极电压 (栅极与源区之间的电位差)。虽然此实施方案配备了电容 308,但本发明不限于这样的结构。电容 308 可以省略。

[0142] 电流控制 TFT306 的源区和漏区之一与电源线 V (V1 ~ Vx) 相连,而其另一个与发光元件 307 相连。电源线 V 与电容 308 相连。

[0143] 发光元件 307 包含阳极、阴极以及置于其间的有机化合物层。对于电流控制 TFT306 的源区或漏区与阳极相连的情形,阳极起像素电极的作用而阴极起反电极的作用。另一方面,对于电流控制 TFT306 的源区或漏区与阴极相连的情形,阴极起像素电极的作用而阳极起反电极的作用。

[0144] 在发光元件 307 的反电极上施加反电压。此外,电源电压供给电源线 V。由外接的 IC 芯片等提供的电源向本发明的发光器件供给电源电压和反电压。

[0145] 开关 TFT305 和电流控制 TFT306 可为 n 沟道型 TFT,也可为 p 沟道型 TFT。然而应注意,在电流控制 TFT306 的源区或漏区与发光元件 307 的阳极相连时,电流控制 TFT306 最好为 p 沟道型 TFT。另一方面,在电流控制 TFT306 的源区或漏区与发光元件 307 的阴极相连时,电流控制 TFT306 最好为 n 沟道型 TFT。

[0146] 开关 TFT305 和电流控制 TFT306 可具有多栅结构,如双栅、三栅结构等,而非单栅结构。

[0147] 然后,参照图 8 来描述包含上述结构的本发明发光器件的驱动方法。

[0148] 首先,电源线的电压变为等于发光元件反电极的电压。然后栅极信号由栅极信号

线驱动电路输入栅极信号线 G1。结果,所有与栅极信号线 G1 相连的像素开关 TFT305 (亦即第一行的像素) 都处于开态。

[0149] 同时,第一位数字视频信号由源极信号线驱动电路输入源极信号线 (S1 ~ Sx)。数字视频信号经开关 TFT305 输入电流控制 TFT306 的栅极。

[0150] 然后,在完成了栅极信号输入 G1 的同时,同样的栅极信号输入下一个栅极信号线 G2。这样,所有与栅极信号线 G2 相连的像素开关 TFT305 (亦即第二行的像素) 都处于开态,因此第一位数字视频信号由源极信号线 (S1 ~ Sx) 输入第二行像素。

[0151] 此后,栅极信号依次输入所有栅极信号线 (G1 ~ Gy)。选取全部栅极信号线 (G1 ~ Gy) 并将第一位数字视频信号输入所有各行需要的时间为写入时间 Ta1。

[0152] 当写入时间 Ta1 结束时,发光时间 Tr1 开始。在发光时间 Tr1 中,电源线的电源电压达到为反电极提供电位差的电平,使当电源电压供给发光元件的像素电极时,发光元件可发光。

[0153] 在此实施方案中,对于数字视频信号具有“0”信息的情形,电流控制 TFT 处于关态。因此,电源电压不供给发光元件 307 的像素电极。结果,具有“0”信息的数字视频信号供给像素所含的发光元件 307,使之不发光。

[0154] 另一方面,对于数字视频信号具有“1”信息的情形,电流控制 TFT 处于开态。因此,电源电压供给发光元件 307 的像素电极。结果,具有“1”信息的数字视频信号供给像素所含的发光元件 307,使之发光。

[0155] 这样,在显示时间 Tr1 中,发光元件 307 或是处于发光态,或是处于不发光态,使得所有像素实现了显示操作。像素完成显示操作的时间称为显示时间 Tr。更具体地讲,从第一位数字视频信号输入像素开始的显示时间称为 Tr1。在图 8 中,为了简化描述,只说明了第一行像素的显示时间。所有各行显示时间的开始计时都是一样的。

[0156] 当显示时间 Tr1 结束时,下一写入时间 Ta2 开始,电源线的电源电压变为等于发光元件反电极的电压。与写入时间 Ta1 的情形相同,在所有栅极信号线被依次选取时,第二位数字视频信号输入所有像素。完成第二位数字视频信号输入所有各行像素需要的时间称为写入时间 Ta2。

[0157] 当写入时间 Ta2 结束时,显示时间 Tr2 开始,电源线的电源电压达到为反电极提供电位差的电平,使当电源电压供给发光元件的像素电极时,发光元件可发光。这样,所有的像素实现了显示操作。

[0158] 上述操作重复进行直至第 n 位数字视频信号输入像素,使得写入时间 Ta 和显示时间 Tr 交替出现。在所有显示时间 (Tr1 ~ Trn) 结束后,可显示一幅图像。按照本发明的驱动方法,显示一幅图像所需的时间称为一帧时间 (F)。在某一帧时间结束后,下一帧时间开始。又出现写入时间 Ta1,上述操作被重复。

[0159] 在正常的发光器件中,最好每秒提供 60 或更多帧时间。如果在一秒钟内要显示的图像数小于 60,就会明显看到图像的闪烁。

[0160] 在此实施方案中,全部写入时间之和必须短于一帧时间,而各个显示时间之比要满足以下关系: $Tr1 : Tr2 : Tr3 : \dots : Tr(n-1) : Trn = 2^0 : 2^1 : 2^2 : \dots : 2^{(n-2)} : 2^{(n-1)}$ 。通过显示时间的联合,可在全部 2^n 灰度级中实现所希望的灰度显示。

[0161] 在某一帧时间内由一特定象素显示的灰度级是由该帧时间内发光元件发光的显示时间之和来决定的。例如,假定 $n = 8$, 并将全部显示时间内象素的发光亮度表示为 100%, 则在 Tr_1 和 Tr_2 内象素发光可实现 1% 的亮度, 而当 Tr_3 , Tr_5 , 和 Tr_8 被选取时可实现 60% 的亮度。

[0162] 显示时间 $Tr_1 \sim Tr_n$ 可以任何次序出现。例如, 在一帧时间内, 可控制显示时间为这样的次序: $Tr_1, Tr_3, Tr_5, Tr_2, \dots$ 。

[0163] 虽然在此实施方案的前面的描述中, 由写入时间和显示时间来改变电源线电源电压的电平, 但本发明不限于此。当电源电压供给发光元件的象素电极时, 可以控制使发光元件发光的电位差, 使其总是处于电源电压与反电极电压之间。在这样的情形下, 甚至在写入时间中发光元件也可发光。因此, 在某一帧时间内由一特定象素显示的灰度级是由该帧时间内发光元件发光的写入时间与显示时间之和来决定的。在此情况下, 必须使相应于各位数字视频信号的写入时间与显示时间之和满足以下关系: $(Ta_1 + Tr_1) : (Ta_2 + Tr_2) : (Ta_3 + Tr_3) : \dots : (Ta_{(n-1)} + Tr_{(n-1)}) : (Ta_n + Tr_n) = 2^0 : 2^1 : 2^2 : \dots : 2^{(n-2)} : 2^{(n-1)}$ 。

[0164] [实施方案 2]

[0165] 在此实施方案中将描述与实施方案 1 的不同的本发明发光器件象素部分结构的另一个实例及其驱动方法。

[0166] 图 9 表示本发明发光器件的典型框图。图 9 中的发光器件包括在衬底上制作的 TFT 构成的象素部分, 还包括源极信号侧驱动电路 902、写入栅极信号侧驱动电路 (第一栅极信号线驱动电路) 903a、及擦除栅极信号线驱动电路 (第二栅极信号线驱动电路) 903b, 每个都布置在象素部分周围。虽然在此实施方案中描述的是具有一个源极信号侧驱动电路的发光器件, 也可配置两个源极信号侧驱动电路。

[0167] 源极信号侧驱动电路 902 至少具有前面所述本发明的第一至第三种结构中的一种。

[0168] 在此实施方案中, 源极信号线驱动电路 902、写入栅极信号侧驱动电路 903a、及擦除栅极信号线驱动电路 903b 可与象素部分 901 做在同一衬底上, 或者, 也可制作在 IC 芯片上而由某种接头, 如 FPC、TAB 等与象素部分相连。

[0169] 象素部分 901 的放大图示于图 10。在图 10 中, 在象素部分 901 中提供了源极信号线 ($S_1 \sim S_x$)、电源线 ($V_1 \sim V_x$)、写入栅极信号线 (第一栅极信号线) ($Ga_1 \sim Ga_y$)、以及擦除栅极信号线 (第二栅极信号线) ($Ge_1 \sim Ge_y$)。

[0170] 象素 904 表示一个区域, 在此区域中提供了源极信号线 ($S_1 \sim S_x$)、电源线 ($V_1 \sim V_x$)、写入栅极信号线 (第一栅极信号线) ($Ga_1 \sim Ga_y$)、以及擦除栅极信号线 (第二栅极信号线) ($Ge_1 \sim Ge_y$) 中各一个。在象素部分 901 中, 多个象素 904 排列成矩阵。

[0171] 象素 904 的放大图示于图 11。在图 11 中, 参考数字 907 代表开关 TFT。开关 TFT907 的栅极与栅极信号线 Ga ($Ga_1 \sim Ga_y$) 相连。开关 TFT907 的源区和漏区之一与源极信号线 S ($S_1 \sim S_x$) 相连, 而其另一个与电流控制 TFT908 的栅极、电容 912、以及每个象素包含的擦除 TFT909 的源区和漏区相连。

[0172] 当开关 TFT907 处于未选态 (关态) 时, 设置电容 912 以维持电流控制 TFT908 的栅极电位。虽然在此实施方案中设置了电容 912, 本发明不限于这样的结构。电容 912 可省略。

[0173] 电流控制 TFT908 的源区和漏区之一与电源线 V(V1-Vx) 相连, 而其另一个与发光元件 910 相连。电源线 V 与电容 912 相连。

[0174] 未与开关 TFT907 的源区或漏区相连的擦除 TFT909 的源区和漏区之一与电源线 V 相连。擦除 TFT909 的栅极与擦除栅极信号线 Ge 相连。

[0175] 发光元件 910 包括阳极、阴极、和置于其间的有机化合物层。当阳极与电流控制 TFT908 的源区或漏区相连时, 阳极起像素电极的作用, 而阴极起反电极的作用。另一方面, 当阴极与电流控制 TFT908 的源区或漏区相连时, 阴极起像素电极的作用, 阳极起反电极的作用。

[0176] 反电压供给发光元件的反电极 911。另外, 电源电压供给电源线 V。反电压与电源电压之间的电位差总保持在当电源电压加到像素电极上时发光元件就发光的水平。由外接的 IC 芯片等提供的电源为本发明的发光器件供给电源电压和反电压。

[0177] 在当前典型的发光器件中, 当像素单位发光面积的发光量为 $200\text{cd}/\text{m}^2$ 时, 像素部分单位面积需流过几个 mA/cm^2 的电流。这样, 特别是显示面积较大时, 用开关来控制由 IC 芯片提供的电源所供给的电压幅度就变得非常困难。在此实施方案中电源电压和反电压总保持不变, 因此, 由 IC 芯片提供的电源所供给的电压幅度不需由开关控制。因此, 这个实施方案对实现较大显示面积的显示板是有用的。

[0178] 开关 TFT907, 电流控制 TFT908, 和擦除 TFT909 可为 n 沟道型 TFT, 也可为 p 沟道型 TFT。然而应注意, 当电流控制 TFT908 的源区或漏区与发光元件 910 的阳极相连时, 电流控制 TFT908 最好为 p 沟道型 TFT。另一方面, 当电流控制 TFT908 的源区或漏区与发光元件 910 的阴极相连时, 电流控制 TFT908 最好为 n 沟道型 TFT。

[0179] 开关 TFT907, 电流控制 TFT908, 和擦除 TFT909 可具有多栅结构, 如双栅结构、三栅结构等, 而非单栅结构。

[0180] 然后, 参照图 12 来描述具有上述结构的本发明发光器件的驱动方法。

[0181] 首先, 由写入栅极信号线驱动电路 903a 将写入栅极信号输入写入栅极信号线 Ga1, 这样, 与写入栅极信号线 Ga1 相连的所有像素 (亦即, 第一行像素) 的开关 TFT907 都处于开态。在本说明书中, 当所有 TFT 的栅极与某一信号线相连时, 称此信号线为被选取。这样, 在上述情形中, 写入栅极信号线 Ga1 被选取。

[0182] 同时, 第一位数字视频信号由源极信号线驱动电路 902 输入源极信号线 (S1 ~ Sx)。更具体地讲, 数字视频信号经开关 TFT907 输入电流控制 TFT908 的栅极。

[0183] 在此实施方案中, 对于数字视频信号具有“0”信息的情形, 电流控制 TFT908 处于关态。因此, 电源电压不供给发光元件 910 的像素电极。结果, 具有“0”信息的数字视频信号供给像素所含的发光元件 910, 使之不发光。

[0184] 另一方面, 对于数字视频信号具有“1”信息的情形, 电流控制 TFT908 处于开态。因此, 电源电压供给发光元件 910 的像素电极。结果, 具有“1”信息的数字视频信号供给像素所含的发光元件 910, 使之发光。

[0185] 这样, 在数字视频信号输入第一行像素的同时, 发光元件处于发光态或是不发光态, 使得第一行的所有像素实现了显示操作。像素完成显示操作的时间称为显示时间 T_r 。更具体地讲, 从第一位数字视频信号输入像素开始的显示时间称为 T_{r1} 。在图 12 中, 为了简化描述, 只说明了第一行像素的显示时间。所有各行显示时间的开始计时彼此偏移一定的

时间差。

[0186] 然后,在完成 Ga1 选取的同时,下一写入栅极信号线 Ga2 被写入栅极信号选取。这样,所有与写入栅极信号线 Ga2 相连的像素开关 TFT907 都处于开态,因此,第一位数字视频信号由源极信号线 (S1 ~ Sx) 输入第二行像素。

[0187] 此后,所有写入栅极信号线 (Ga1 ~ Gay) 被依次选取。选取全部写入栅极信号线 (Ga1 ~ Gay) 并将第一位数字视频信号输入所有各行像素所需的时间为写入时间 Ta1。

[0188] 另一方面,在第一位数字视频信号输入所有各行像素之前,换言之,在写入时间 Ta1 结束前,擦除栅极信号线 Ge1 由擦除栅极信号线驱动电路 903b 输入的擦除栅极信号来选取,而与第一位数字视频信号并行输入像素。

[0189] 当擦除栅极信号线 Ge1 被选取时,与擦除栅极信号线 Ge1 相连的所有像素(第一行像素)擦除 TFT909 都处于开态。这样,电源线 (V1 ~ Vx) 的电源电压供给第一行像素电流控制 TFT908 的栅极。

[0190] 当电源电压供给电流控制 TFT908 的栅极时,电流控制 TFT908 处于关态。这样,电源电压不供给发光元件 910 的像素电极,使得第一行像素所含的全部发光元件都不发光。于是,第一行像素都不进行显示操作。换言之,当电源电压供给电流控制 TFT 的栅极时,保持在电流控制 TFT 栅极的数字视频信号,因写入栅极信号线 Ga1 的被选取而被擦除。于是,第一行像素不执行显示操作。

[0191] 像素不执行显示操作的时间称为非显示时间 Td。当擦除栅极信号输入擦除栅极信号线 Ge1 时,第一行像素的显示时间 Tr1 同时结束,而非显示时间 Td1 开始。

[0192] 在图 12 中,为了简化描述,只特别说明了第一行像素的非显示时间。各行非显示时间的时序彼此偏移一定的时间差。

[0193] 然后,在结束 Ge1 选取的同时,下一个擦除栅极信号线 Ge2 被擦除栅极信号选取。这样,所有与擦除栅极信号线 Ge2 相连的像素(第二行的像素)擦除 TFT909 都处于开态。电源线 (V1~Vx) 的电源电压经擦除 TFT909 供给电流控制 TFT908 的栅极。当电源电压供给电流控制 TFT908 的栅极时,电流控制 TFT908 处于关态。这样,电源电压不供给发光元件 910 的像素电极,使得第二行像素所含的发光元件处于不发光态。这样,第二行像素不执行显示操作,处于非显示态。

[0194] 然后,全部擦除栅极信号线依次被擦除栅极信号选取。选取全部擦除栅极信号线 (Ge1 ~ Gey) 并擦除保持在全部各行像素中的第一位数字视频信号所需的时间称为擦除时间 Tel。

[0195] 另一方面,在擦除全部各行像素保持的第一位数字视频信号之前,换言之,在擦除时间 Tel 结束前,写入栅极信号线 Ga1 又被选取,同时擦除像素保持的第一位数字视频信号。这样,第一行像素再执行显示操作。于是非显示时间 Td1 结束,显示时间 Tr2 开始。

[0196] 此后,所有写入栅极信号线由前述的相同方法被依次选取,第二位数字视频信号输入所有像素。第二位数字视频信号输入所有各行像素的时间称为写入时间 Ta2。

[0197] 另一方面,在第二位数字视频信号输入所有各行像素之前,换言之,在写入时间 Ta2 结束前,擦除栅极信号线 Ge2 被选取,第二位数字视频信号同时输入像素。这样,第一行像素所含的所有发光元件处于不发光状态。因此,第一行像素不执行显示操作。然后第一行像素显示时间 Tr2 结束,非显示时间 Td2 开始。

[0198] 此后,所有擦除栅极信号线被依次选取。选取所有擦除栅极信号线 (Ge1-Ge_x) 并擦除保持在所有各行像素中的第二位数字视频信号所需的时间称为擦除时间 Te2。

[0199] 重复上述操作直至第 m 位数字视频信号输入像素,使得显示时间 Tr 和非显示时间 Td 交替出现。显示时间 Tr1 是从写入时间 Ta1 开始直至擦除时间 Te1 开始的时间。非显示时间 Td1 是从擦除时间 Te1 开始直至显示时间 Tr2 开始的时间。与显示时间 Tr1 和非显示时间 Td1 相同,显示时间 Tr2、Tr3、...、Tr(m-1) 和非显示时间 Td2、Td3、...、Td(m-1) 的时长也由写入时间 Ta1、Ta2、...、Tam 和擦除时间 Te1、Te2、...、Te(m-1) 来决定。

[0200] 在第 m 位数字视频信号输入第一行像素后,擦除栅极信号线 Ge1 不被选取。为简化描述起见,在此实施方案中描述 $m = n-2$ 的情形作为一个实例。然而,本发明不限于这种情形。在本发明中由 $2 \sim n$ 范围内的任何 m 值都可任意选取。

[0201] 当第 (n-2) 位数字视频信号输入第一行像素时,第一行像素处于显示时间 Tr(n-2) 以执行显示操作。第 (n-2) 位数字视频信号保持在像素中直至下一位数字视频信号输入。

[0202] 当第 (n-1) 位数字视频信号输入第一行像素时,保持于像素的第 (n-2) 位数字视频信号再写入第 (n-1) 位数字视频信号。第一位中的像素然后处于显示时间 Tr(n-1) 以执行显示操作。直至下一位数字视频信号输入,第 (n-2) 位数字视频信号被保持在像素中。

[0203] 重复上述操作直至第 n 位数字视频信号输入像素。显示时间 Tr(n-2) 是从写入时间 Ta(n-2) 开始直至写入时间 Ta(n-1) 开始的时间。与显示时间 Tr(n-2) 相同,显示时间 Tr(n-1) 和 Trn 的时长也由写入时间 Ta 决定。

[0204] 在此实施方案中,所有写入时间之和必须短于一帧时间,各个显示时间之比要满足以下关系: $Tr1 : Tr2 : Tr3 : \dots : Tr(n-1) : Trn = 2^0 : 2^1 : 2^2 : \dots : 2^{(n-2)} : 2^{(n-1)}$ 。通过显示时间的联合,可在全部 2^n 灰度级中实现所希望的灰度显示。

[0205] 在全部显示时间 (Tr1 ~ Trn) 结束后,就可显示一幅图像。按照本发明的驱动方法,显示一幅图像所需的时间称为一帧时间 (F)。

[0206] 在某一帧时间 (F) 结束后,第一位数字视频信号再输入像素,使得第一行像素又处于显示时间 Tr1。上述操作被再次重复。

[0207] 在正常的发光器件中,最好每秒提供 60 或更多帧时间。如果在一秒内要显示的图像数小于 60,可明显看到图像的闪烁。

[0208] 在某一帧时间内由一特定像素显示的灰度级是由该帧时间内发光元件发光的显示时间之和来决定的。例如,假定 $n = 8$,并将全部显示时间内像素的发光亮度表示为 100%,则在 Tr1 和 Tr2 内像素发光可实现 1% 的亮度,而当 Tr3, Tr5, 和 Tr8 被选取时可实现 60% 的亮度。

[0209] 第 m 位数字视频信号输入像素的写入时间 Tam 需短于显示时间 Trm。因此,位数 m 需为从 1 至 n 的一个数,可使写入时间 Tam 短于显示时间 Trm。

[0210] 显示时间 (Tr1 ~ Trn) 可以任何次序出现。例如,在一帧时间内,可控制显示时间为这样的次序: Tr1, Tr4, Tr3, Tr2。然而应注意,显示时间出现的次序最好设置得不使擦除时间 (Te1 ~ Ten) 彼此重叠。在此实施方案中,显示时间 Tr 与写入时间 Ta 是彼此部分重叠的。换言之,即使在写入时间内像素也可执行显示操作。因此,在一帧时间内显示时间之和所占的比率 (占空比) 不是只由写入时间的时长来决定的。

[0211] [实施方案 3]

[0212] 在此实施方案中将详细描述实施方案 1 所述的发光器件包含的源极信号线驱动电路的结构。图 13 表示此实施方案源极信号线驱动电路的电路图。在图 13 中,与图 1 所示相同的元件由同样的参考数字来代表。

[0213] 参考数字 102-1 代表移位寄存器,时钟信号 (CLK)、由时钟信号极性反相得到的信号 (CLKB)、起始脉冲信号 (SP)、双向移相信号 (SL/R) 分别经说明的引线输入移位寄存器。

[0214] 参考数字 102-2 和 102-3 分别代表锁存器 (A) 和锁存器 (B)。在此实施方案中,锁存器 (A) 102-2 的组合与锁存器 (B) 102-3 的组合相应于四个源极信号线。然而,在此实施方案中锁存器 (A) 102-2 的组合与锁存器 (B) 102-3 的组合相应的源极信号线数不限于上述的数目。此外,虽然在此实施方案中没有提供电平移动来改变信号电压幅度,但这样的电平移动可由设计者适当地提供。

[0215] 由外部供给源极信号线驱动电路的数字视频信号 (DV) 经说明的引线输入锁存器 (A) 102-2。锁存信号 S_LAT 及由 S_LAT 极性反相而得的信号 S_LATb 经说明的引线分别输入锁存器 (B) 102-3。

[0216] 将参照锁存器 (A) 102-2 的 801 部分对锁存器 (A) 102-2 的结构予以详细描述。锁存器 (A) 102-2 的 801 部分包含两个时钟反相器和两个反相器。

[0217] 图 14 为锁存器 (A) 102-2 的 801 部分的平面图。参考数字 831a 和 831b 分别代表构成锁存器 (A) 102-2 的 801 部分所含一个反相器的 TFT 有源层。参考数字 836 代表构成一个特殊反相器的 TFT 共用栅电极。参考数字 832a 和 832b 分别代表构成锁存器 (A) 102-2 的 801 部分所含另一个反相器的 TFT 有源层。参考数字 837a 和 837b 分别代表制作在有源层 832a 和 832b 上的栅电极。栅电极 837a 和 837b 是电互连的。

[0218] 参考数字 833a 和 833b 分别代表构成锁存器 (A) 102-2 的 801 部分所含一个时钟反相器的 TFT 有源层。在有源层 833a 上备有栅电极 838a 和 838b 以形成双栅结构。同样,在有源层 833b 上也备有栅电极 838b 和 839 来形成双栅结构。

[0219] 参考数字 834a 和 834b 分别代表构成锁存器 (A) 102-2 的 801 部分所含另一个时钟反相器的 TFT 有源层。在有源层 834a 上备有栅电极 839 和 840 以形成双栅结构。同样,在有源层 834b 上也备有栅电极 840 和 841 来形成双栅结构。

[0220] 参考数字 102-4 代表开关电路。图 15A 和 15B 表示此实施方案开关电路的电路图。

[0221] 图 15A 所示的此实施方案开关电路 102-4 包含反相器 851、第一模拟开关 852 和第二模拟开关 853。移相信号 SS 及由移相信号 SS 极性反相而得的信号 SSB 经说明的引线输入。

[0222] 第一模拟开关 852 和第二模拟开关 853 的等效电路图示于图 16。第一模拟开关 852 和第二模拟开关 853 的每一个都包含 n 沟道型 TFT 和 p 沟道型 TFT。从输入端 (IN) 输入的信号用第一控制输入端 (Vin) 或第二控制输入端 (Vinb) 输入的信号来取样,所得的信号由输出端 (OUT) 输出。

[0223] 数字视频信号由锁存器 (B) 102-3 经反相器 851 至第一模拟开关 852 的输入端 (IN) 并输入。同时,数字视频信号也由锁存器 (B) 102-3 经输入端 (IN) 输入第二模拟开关 853。

[0224] 移相信号 SS 和由移相信号 SS 极性反相而得的信号 SSB 由第一控制输入端 (Vin)

或第二控制输入端 (Vinb) 分别输入第一模拟开关 852 和第二模拟开关 853。数字视频信号由此移相信号 SS 取样, 取样的数字视频信号由第一模拟开关 852 和第二模拟开关 853 的输出端 (OUT) 输出。

[0225] 输入开关电路 102-4 的数字视频信号, 在其极性反相或者没有反相后, 由之输出。移相信号 SS 确定了数字视频信号在开关电路 102-4 中是否要反相。

[0226] 图 15B 所示的开关电路 102-4 包括反相器 861、第一与非门 862、第二与非门 863、及或非门 864。移相信号 SS 及由移相信号 SS 极性反相而得的信号 SSB 经说明的引线输入。

[0227] 由锁存器 (B) 102-3 经反相器 861 提供数字视频信号。同时, 由移相信号 SS 极性反相而得的信号 SSB 输入第一与非门 862。

[0228] 与数字视频信号经反相器 861 输入第一与非门 862 同时, 数字视频信号也输入第二与非门 863。同时, 移相信号 SS 也输入第二与非门 863。

[0229] 由第一与非门 862 和第二与非门 863 输出的信号同时输入或非门 864。由或非门 864 输出的信号被输入到源极信号线。

[0230] 输入开关电路 102-4 的数字视频信号, 在其极性反相或者没有反相后, 由之输出。移相信号 SS 确定了数字视频信号在开关电路 102-4 中是否要反相。

[0231] 开关电路的结构不限于图 15A 和 15B 所示者。开关电路可具有任何适当的结构, 只要它能使输入的数字视频信号由之输出时极性或是反相或是不反相。

[0232] 此实施方案可任意与实施方案 1 或 2 组合。

[0233] [实施方案 4]

[0234] 在此实施方案中将详细描述实施方案 2 所述的发光器件含有的源极信号线驱动电路的结构。图 17 表示此实施方案的源极信号线驱动电路的电路图。在图 17 中, 与图 1 所示相同的元件由同样的参考数字来代表。

[0235] 参考数字 102-1 代表移位寄存器, 时钟信号 (CLK)、由时钟信号极性反相而得的信号 (CLKB)、起始脉冲信号 (SP)、双向移相信号 (SL/R) 分别经说明的引线输入移位寄存器。

[0236] 参考数字 102-2 和 102-3 分别代表锁存器 (A) 和锁存器 (B)。在此实施方案中, 锁存器 (A) 的组合和锁存器 (B) 的组合相应于四个源极信号线。然而, 在此实施方案中, 锁存器 (A) 的组合和锁存器 (B) 的组合相应的源极信号线数不限于上述数目。此外, 虽然在此实施方案中没有提供电平移动来改变信号电压幅度, 但这样的电平移动可由设计者适当地提供。

[0237] 由外部供给源极信号线驱动电路的数字视频信号 (DV) 经说明的引线输入锁存器 (A) 102-2。锁存信号 S_LAT 及由 S_LAT 极性反相而得的信号 S_LATb 分别经说明的引线输入锁存器 (B) 102-3。

[0238] 锁存器 (A) 102-2 的详细结构与图 14 所示者相同。因此, 对其描述从略。

[0239] 参考数字 106 代表时钟信号控制电路, 它可在恒定的时间内供给移位寄存器 102-1 恒定的电压 (固定电压) 而非时钟信号 (CLK)。

[0240] 更具体地讲, 在恒定时间内由时钟信号控制电路 106 向移位寄存器 102-1 输入恒定电压 (固定电压) 而非时钟信号, 使得用来向锁存器 (A) 102-2 输入较无效位数字视频信号, 即第一位至第 m 位范围的数字视频信号的计时信号不能输入锁存器 (A) 102-2。因此, 在由外面的源极信号线驱动电路输入的数字视频信号中, 只有在第 (m+1) 位至第 n 位范围的

较有效位数字视频信号能写入锁存器 (A) 102-2。

[0241] 图 18A 和 18B 表示此实施方案时钟信号控制电路 106 的详细电路图。

[0242] 图 18A 所示的此实施方案时钟信号控制电路 106 包含与非门 1801 和反相器 1802。选通信号由说明的引线输入。

[0243] 向外部输入到源极信号线驱动电路的时钟信号经输入端 (IN) 被输入到与非门 1801。同时,选通信号也输入到与非门 1801。由与非门 1801 输出的信号,在其极性经反相器 1802 反相后,由输出端输出而输入移位寄存器 102-1。

[0244] 选通信号决定了是时钟信号输入移位寄存器 102-1,还是代之以供给恒定电压 (固定电压)。

[0245] 图 18B 所示的此实施方案时钟信号控制电路 106 包含第一模拟开关 1811、第二模拟开关 1812、及反相器 1813。选通信号经说明的引线输入。

[0246] 第一模拟开关 1811 和第二模拟开关 1812 的等效电路图与图 16 所示者相同。第一模拟开关 1811、第二模拟开关 1812 的每一个都包含 n 沟道型 TFT 和 p 沟道型 TFT。由输入端 (IN) 输入的信号用第一控制输入端 (Vin) 或第二控制输入端 (Vinb) 输入的信号来取样,然后由输出端 (OUT) 输出。

[0247] 选通信号由第一控制输入端 (Vin) 输入第一模拟开关 1811 和第二模拟开关 1812。同时,选通信号在其极性反相后也由第二控制输入端 (Vinb) 输入第一模拟开关 1811 和第二模拟开关 1812。从外面供给源极信号线驱动电路的时钟信号也同时经输入端 (IN) 输入第一模拟开关 1811。经输入端 (IN) 向第二模拟开关 1812 供以恒定电压 (固定电压)。

[0248] 分别由第一模拟开关 1811 和第二模拟开关 1812 的输出端 (OUT) 输出的信号都由时钟信号控制电路 106 的输出端输出。

[0249] 选通信号决定了是时钟信号输入移位寄存器 102-1,还是代之以供给恒定电压 (固定电压)。

[0250] 时钟信号控制电路的结构不限于图 18A 和 18B 所示者。

[0251] 此实施方案可任意与实施方案 1 ~ 3 组合。

[0252] [实施方案 5]

[0253] 在此实施方案中,将详细描述实施方案 3 所述发光器件包含的源极信号线驱动电路的结构。图 19 表示此实施方案源极信号线驱动电路的电路图。在图 19 中,与图 1 所示相同的元件由同样的参考数字来代表。

[0254] 参考数字 102-1 代表移位寄存器,时钟信号 (CLK)、由时钟信号极性反相而得的信号 (CLKB)、起始脉冲信号 (SP)、双向移相信号 (SL/R) 分别经说明的引线输入移位寄存器。

[0255] 参考数字 102-2 和 102-3 分别代表锁存器 (A) 和锁存器 (B)。在此实施方案中,锁存器 (A) 的组合和锁存器 (B) 的组合相应于四个源极信号线。然而,在此实施方案中,锁存器 (A) 的组合和锁存器 (B) 的组合相应的源极信号线数不限于上述数目。此外,虽然在此实施方案中没有提供电平移动来改变信号电压幅度,但这样的电平移动可由设计者适当地提供。

[0256] 由外部供给源极信号线驱动电路的数字视频信号 (DV) 经说明的引线输入锁存器 (A) 102-2。锁存信号 S_LAT 及由 S_LAT 极性反相而得的信号 S_LATb 分别经说明的引线输入锁存器 (B) 102-3。

[0257] 锁存器 (A) 102-2 的详细结构与图 14 所示者相同。因此,对其描述从略。

[0258] 参考数字 107 代表计时信号控制电路,它可在恒定的时间内供给锁存器 (A) 102-2 恒定的电压 (固定电压) 而非计时信号。

[0259] 更具体地讲,在恒定时间内由计时信号控制电路 107 向移位寄存器 102-1 输入恒定电压 (固定电压) 而非时钟信号,使得用来向锁存器 (A) 102-2 输入较无效位数字视频信号,即第一位至第 m 位范围的数字视频信号的计时信号不能输入锁存器 (A) 102-2。因此,只有在第 $(m+1)$ 位至第 n 位范围的较有效位数字视频信号能写入锁存器 (A) 102-2。

[0260] 此实施方案计时信号控制电路 107 的结构与图 18A 和 18B 所示者相同。因此,对计时信号控制电路 107 结构的详细描述应在实施方案 4 中找到。然而应注意,在此实施方案中,计时信号由移位寄存器 102-1 输入图 18A 和 18B 所示电路的输入端 (IN)。由图 18A 和 18B 所示电路输出端 (OUT) 输出的信号输入锁存器 (A) 102-2。选通信号决定了是计时信号输入锁存器 (A) 102-2,还是代之以供给恒定电压 (固定电压)。

[0261] 计时信号控制电路的结构不限于图 18A 和 18B 所示者。

[0262] 此实施方案可任意地与实施方案 1 ~ 3 组合。

[0263] [实施方案 6]

[0264] 在此实施方案中,将详细描述实施方案 4 所述发光器件包含的源极信号线驱动电路的结构。图 20 表示此实施方案源极信号线驱动电路的电路图。在图 20 中,与图 1 所示相同的元件由同样的参考数字来代表。

[0265] 参考数字 102-1 代表移位寄存器,时钟信号 (CLK)、由时钟信号极性反相而得的信号 (CLKB)、起始脉冲信号 (SP)、双向移相信号 (SL/R) 分别经说明的引线输入移位寄存器。

[0266] 参考数字 102-2 和 102-3 分别代表锁存器 (A) 和锁存器 (B)。在此实施方案中,锁存器 (A) 的组合和锁存器 (B) 的组合相应于四个源极信号线。然而,在此实施方案中,锁存器 (A) 的组合和锁存器 (B) 的组合相应的源极信号线数不限于上述数目。此外,虽然在此实施方案中没有提供电平移动来改变信号电压幅度,但这样的电平移动可由设计者适当地提供。

[0267] 由外部供给源极信号线驱动电路的数字视频信号 (DV) 经说明的引线输入锁存器 (A) 102-2。锁存信号 S_LAT 及由 S_LAT 极性反相而得的信号 S_LATb 经说明的引线分别输入锁存器 (B) 102-3。

[0268] 锁存器 (A) 102-2 的详细结构与图 14 所示者相同。因此,对其描述从略。

[0269] 参考数字 108 代表起始脉冲信号控制电路,它可在恒定的时间内供给移位寄存器 102-1 恒定的电压 (固定电压) 而非起始脉冲信号 (SP)。

[0270] 更具体地讲,在恒定时间内由起始脉冲信号控制电路 108 向移位寄存器 102-1 输入恒定电压 (固定电压) 而非起始脉冲信号,使得用来向锁存器 (A) 102-2 输入较无效位数字视频信号,即第一位至第 m 位范围的数字视频信号的计时信号不能输入锁存器 (A) 102-2。因此,只有在第 $(m+1)$ 位至第 n 位范围的较有效位数字视频信号能写入锁存器 (A) 102-2。

[0271] 此实施方案起始脉冲信号控制电路 108 的结构与图 18A 和 18B 所示者相同。因此,对起始脉冲信号控制电路 108 结构的详细描述应在实施方案 4 中找到。然而应注意,在此实施方案中,起始脉冲信号输入图 18A 和 18B 所示电路的输入端 (IN)。由图 18A 和 18B 所

示电路输出端 (OUT) 输出的信号输入移位寄存器 102-1。选通信号决定了是起始脉冲信号输入移位寄存器 102-1, 还是代之以供给恒定电压 (固定电压)。

[0272] 起始脉冲信号控制电路的结构不限于图 18A 和 18B 所示者。

[0273] 此实施方案可任意地与实施方案 1 ~ 3 组合。

[0274] [实施方案 7]

[0275] 在此实施方案中, 将参照图 21 描述本发明第三种结构的另一个实例, 它不同于实施方案 5 所述者。在图 21 中, 与图 5 所示相同的元件由同样的参考数字来代表。

[0276] 在图 21 中, 参考数字 501 代表电源线, 参考数字 502 代表缓冲放大器, 参考数字 503 代表发光监视元件, 参考数字 504 代表恒流源, 而参考数字 505 代表加法电路。发光监视元件 503 的一个电极与恒流源 504 相连, 使得总有恒定电流流过发光监视元件 503。当发光元件所含有有机化合物层温度改变时, 流过发光监视元件 503 的电流幅度不变, 但与恒流源 504 相连的发光监视元件 503 电极的电压改变。

[0277] 另一方面, 缓冲放大器 502 包含两个输入端和一个输出端。两个输入端之一为非反相输入端 (+), 而另一个为反相输入端 (-)。发光监视元件 503 一个电极的电压供给缓冲放大器 502 的非反相输入端。

[0278] 缓冲放大器 502 是防止发光监视元件 503 与恒流源 504 相连的像素电极电压随负载, 如引线电容等, 而变的电路。因此, 提供给缓冲放大器 502 非反相输入端的电压由输出端输出至加法电路 505 而供给电源线作为电源电压, 它不随电源线 501 的引线电容、加法电路 505 等负载而变。

[0279] 由缓冲放大器 502 输出端供给加法电路 505 的电位, 在加减一定的电位差后, 进而供给电源线 501 作为电源电压。

[0280] 图 22 表示此实施方案加法电路的详细电路图。加法电路 505 包含第一电阻器 521、第二电阻器 522、加法电路的电源 525、及非反相放大电路 520。非反相放大电路 520 包含第三电阻器 523、第四电阻器 524、非反相放大电路的电源、及放大器 527。

[0281] 第一电阻器 521 的一端作为加法电路的输入端 (IN)。第一电阻器 521 的另一端与第二电阻器 522 的一端相连。第二电阻器 522 的另一端与加法电路的电源 525 相连。在第一电阻器 521 和第二电阻器 522 之间得到的输出, 输入非反相放大电路 520 的放大器 527 的非反相输入端 (+)。

[0282] 第三电阻器 523 的一端与放大器 527 的输出端相连, 而第三电阻器 523 的另一端与放大器 527 的反相输入端相连。在第三电阻器 523 与放大器 527 反相输入端之间得到的输出, 输入第四电阻器 524 的一端。第四电阻器 524 的另一端与非反相放大电路的电源 526 相连。在第三电阻器 523 与放大器 527 的输出端之间得到的输出由加法电路 505 的输出端 (OUT) 输出。

[0283] 按照上述结构, 即使像素部分发光监视元件 503 或发光元件的有机化合物层的温度因环境温度改变而变化, 电源电压是改变的, 使得流过发光元件的电流不变。这样, 即使发光器件的环境温度升高, 也可防止发光器件的功耗增大, 而发光元件的亮度可保持不变。而且, 由于还配备了加法电路 505, 电源线 501 的电压不需与发光监视元件 503 连接恒流源的电极的电压保持同一电平。这样, 流过缓冲放大器 502、发光监视元件 503、及恒流源 504 的电流幅度可被抑制, 因而抑制了功耗。

[0284] 加法电路 505 的结构不限于图 22 所示者。

[0285] 此实施方案可任意与实施方案 1 ~ 6 组合。

[0286] [实施方案 8]

[0287] 在实施方案 8 中,将详细说明在同一衬底上同时制作象素部分以及在其周围制作驱动电路 TFT(n 沟道 TFT 和 p 沟道 TFT) 的方法。

[0288] 首先,如图 23A 所示,在由玻璃如硼硅酸钡玻璃或硼硅酸铝玻璃,典型地为 Corning 公司的 #7059 或 #1737 玻璃,或石英制成的衬底上,制作由绝缘膜如氧化硅膜、氮化硅膜或氮氧化硅膜制成的基膜 401。例如,用等离子体 CVD 法由 SiH_4 、 NH_3 和 N_2O 制作的厚 10 ~ 200nm(最好为 50 ~ 100nm) 的氮氧化硅膜,与用同样的方法由 SiH_4 和 N_2O 制作的厚 50 ~ 200nm(最好为 100 ~ 150nm) 的氢化氮氧化硅膜叠层。注意,在图 23A 中基膜被表示为一层。在实施方案 8 中,基膜 401 被表示为两层结构,但也可在绝缘膜上形成单层结构,还可形成两层或多层的叠层结构。

[0289] 半导体层 402 ~ 405 是由晶体硅膜制成的,晶体硅膜是由无定形结构的半导体膜用激光晶化法或已知的热晶化法制作的。制作的半导体层 402 ~ 405 的厚度为 25 ~ 80nm(最好在 30 ~ 60nm 之间)。对晶体半导体膜的材料没有限制,但由硅或锗硅合金制成的膜是优选的。

[0290] 至于已知的晶化法,有用电炉的热晶化法、用激光的激光退火晶化法、用红外光的灯照退火晶化法、以及用催化金属的晶化法。

[0291] 激光器如脉冲发射型或连续发射型受激准分子激光器、YAG 激光器和 YVO_4 激光器可用于激光晶化法来制作晶体半导体膜。当使用这种类型的激光器时,可使用这样的方法,即将激光器发射的激光用光学系统聚成线状再照射到半导体膜上。晶化条件可由操作者适当地选择,但当使用受激准分子激光器时,脉冲发射频率为 300Hz,激光器能量密度为 100 ~ 400mJ/cm²(典型地在 200 ~ 300mJ/cm² 之间)。而当使用 YAG 激光器时是利用其二次谐波,脉冲发射频率为 30 ~ 300kHz,激光器能量密度可为 300 ~ 600mJ/cm²(典型地在 350 ~ 500mJ/cm² 之间)。聚成线状的激光线宽 100 ~ 1000 μm ,例如 400 μm ,照射到整个衬底表面上。对于线状的激光,这是以 50 ~ 98% 的交叠比来进行的。

[0292] 然后,制作覆盖半导体膜 402 ~ 405 的栅极绝缘膜 406。栅极绝缘膜 406 是用等离子体 CVD 或溅射法制作的厚 40 ~ 150nm 的含硅绝缘膜。在实施方案 8 中制作了 120nm 厚的氮氧化硅膜。当然,栅极绝缘膜 406 不限于这种氮氧化硅膜,也可使用单层或叠层结构的其他含硅绝缘膜。例如,当使用氧化硅膜时,可用等离子体 CVD 法由 TEOS(原硅酸四乙酯)与 O_2 的混合物,在 40Pa 的反应压力和 300 ~ 400℃ 的衬底温度下,用 0.5 ~ 0.8W/cm² 的高频(13.56MHz) 功率放电来制作。这样制作的氧化硅膜接着在 400 ~ 500℃ 间进行热退火,可得到良好特性的栅极绝缘膜。

[0293] 然后在栅极绝缘膜 406 上制作第一导电膜 407 和第二导电膜 408 以形成栅电极。在实施方案 8 中,第一导电膜 407 由 Ta(钽)制成,厚 50 ~ 100nm,而第二导电膜 408 由 W(钨)制成,厚 100 ~ 300nm。

[0294] Ta 膜是用溅射法制作的,在 Ar 气氛中溅射 Ta 靶。如果在溅射时在 Ar 中添加适量的 Xe 和 Kr,可释放 Ta 膜的内应力,防止膜的剥落。 α 相 Ta 膜的电阻率为 20 $\mu\Omega\text{cm}$ 的量级,可用作栅电极,但 β 相 Ta 膜的电阻率为 180 $\mu\Omega\text{cm}$ 的量级,不适于作栅电极。如果用

晶体结构接近 α 相 Ta 厚为 10 ~ 50nm 的氮化钽膜作为 Ta 的基底来制作 α 相 Ta, 则可容易地得到 α 相 Ta 膜。

[0295] W 膜是用溅射 W 靶来制作的, 也可用热 CVD 法由六氟化钨 (WF_6) 来制作。无论使用哪种方法, 必须能将膜制成低阻的, 以用之作为栅电极, W 膜的电阻率最好等于或小于 $20 \mu \Omega \text{ cm}$ 。增大 W 膜的晶粒可降低电阻率, 但对于 W 膜中含有许多杂质元素如氧的情形, 则不能晶化, W 膜变为高阻的。因此溅射用的 W 靶纯度为 99.9999% 或 99.99%。此外, 在制作 W 膜时注意不由气相引入杂质, 则可得到 9 ~ $20 \Omega \text{ cm}$ 的电阻率。

[0296] 注意, 在实施方案 8 中虽然第一导电膜 407 为 Ta, 第二导电膜 408 为 W, 但导电膜不限于这些, 二者都可由 Ta、W、Ti、Mo、Al 和 Cu 这组元素中选择, 也可使用以其中一种元素为主要成分的合金材料或这些元素的化合物。另外, 也可使用半导体膜, 典型地为多晶硅膜掺以杂质元素如磷。除了实施方案 8 所用者外, 一些优选的组合实例包括: 氮化钽 (TaN) 制成的第一导电膜与 W 制成的第二导电膜组合; 氮化钽 (TaN) 制成的第一导电膜与 Al 制成的第二导电膜组合; 以及氮化钽 (TaN) 制成的第一导电膜与 Cu 制成的第二导电膜组合 (见图 23B)。

[0297] 接着用抗蚀剂制作掩模 409 ~ 412, 进行第一腐蚀过程以制作电极和引线。在实施方案 8 中使用 ICP (感应耦合等离子体法) 腐蚀法。 CF_4 和 Cl_2 的混合气体用作腐蚀气体, 在 1Pa 的压力下向线圈状电极施加 500W RF (13.56MHz) 电功率来产生等离子体。在衬底侧 (样品台) 施加 100W RF (13.56MHz) 电功率, 有效地施加了负的自偏压。当联合使用 CF_4 和 Cl_2 时, W 膜和 Ta 膜都以同样的量级被腐蚀。

[0298] 在图 23C 中未示出, 在上述腐蚀条件下, 用适当形状的抗蚀剂掩模, 在衬底侧施加偏压的影响下, 第一导电层和第二导电层的边缘部分做成了锥形。锥形部分的角度为 15 ~ 45° 。腐蚀时间可增加约 10 ~ 20% 以使腐蚀后栅绝缘膜上没有残留物。氮氧化硅膜对 W 膜的选择比为 2 ~ 4 (典型地为 3), 因此, 在过腐蚀过程中氮氧化硅膜暴露的表面约被腐蚀掉 20 ~ 50nm。此外, 在图 23C 中未示出, 栅绝缘膜 406 未被第一形状导电层 414 ~ 417 覆盖的区域在腐蚀后减薄了 20 ~ 50nm。

[0299] 于是按照第一腐蚀过程由第一导电层和第二导电层制成第一形状导电层 414 ~ 417 (第一导电层 414a ~ 417a 和第二导电层 414b ~ 417b)。

[0300] 接着进行第二腐蚀过程, 如图 23D 所示。同样使用 ICP 腐蚀法, CF_4 、 Cl_2 和 O_2 的混合物用作腐蚀气体, 在 1Pa 的压力下向线圈状电极施加 500W RF (13.56MHz) 电功率来产生等离子体。在衬底侧 (样品台) 施加 50W RF (13.56MHz) 电功率, 并施加比第一腐蚀过程低的自偏压。在这些条件下 W 膜被各向异性腐蚀, 而 Ta 膜 (第一导电层) 以较低的腐蚀速率被各向异性腐蚀, 形成第二形状导电层 419 ~ 422 (第一导电层 419a ~ 422a 和第二导电层 419b ~ 422b)。此外, 虽然图 23D 未示出, 栅绝缘膜 406 未被第二形状导电层 419 ~ 422 覆盖的区域再被腐蚀掉 20 ~ 50nm 而减薄了。W 膜和 Ta 膜与 CF_4 和 Cl_2 混合气体的腐蚀反应可由产生的基团、反应产物的离子类型和蒸汽压来估计。比较 W 和 Ta 氟化物和氯化物的蒸汽压, W 的氟化物 WF_6 是最高的, WCl_5 、 TaF_5 和 $TaCl_5$ 的蒸汽压为同一量级。因此, W 膜和 Ta 膜都被 CF_4 和 Cl_2 的混合气体腐蚀。然而, 如果适量的 O_2 加入这种混合气体, CF_4 与 O_2 起反应, 形成 CO 和 F, 产生大量的 F 基团或 F 离子。结果, 氟化物具有高蒸汽压的 W 膜腐蚀速率变快。另一方面, 即使 F 增多, Ta 的腐蚀速率没有相对增大。另外, Ta 比 W 易于氧化, 因此

Ta 表面被添加的 O_2 氧化。由于氧化 Ta 不与氟化物和氯化物起反应, Ta 膜的腐蚀速率进一步降低。因此, 就能使 W 膜和 Ta 膜的腐蚀速率有差别, 而使 W 膜的腐蚀速率大于 Ta 膜的。

[0301] 然后, 除去掩模 409a ~ 412a, 进行第一掺杂过程, 如图 24A 所示, 掺入一种呈 n 型导电的杂质。例如, 可在 70 ~ 120keV 加速电压下以 1×10^{13} 原子 / cm^2 的剂量进行掺杂。用第二形状导电层 419 ~ 422 作掩模进行掺杂以阻挡杂质元素, 使得第二导电层 419a ~ 422a 下面的区域也掺入杂质元素。于是就形成了与第二导电层 419a ~ 422a 重叠的第一杂质区 425 ~ 428 以及比第一杂质区具有较高杂质浓度的第二杂质区 429 ~ 432。注意, 在实施方案 8 中是在除去掩模 409a ~ 412a 后掺入呈 n 型导电杂质元素的, 但本发明不限于此。也可在图 24A 的步骤中掺入呈 n 型导电的杂质元素, 然后除去掩模 409a ~ 412a。

[0302] 接着在半导体层 404 上制作掩模 433 来覆盖第二导电层 421a 和 421b。掩模 433 与部分第二杂质区 431 重叠, 栅绝缘膜 406 夹于其间。然后进行第二掺杂过程, 掺入一种呈 n 型导电的杂质元素。呈 n 型导电的杂质元素的掺杂是在剂量比第一掺杂过程升高和低加速电压的条件下进行的 (见图 24B)。可用离子掺杂或离子注入来进行掺杂。离子掺杂是在剂量为 $1 \times 10^{13} \sim 5 \times 10^{14}$ 原子 / cm^2 和 60 ~ 100keV 加速电压的条件下进行的。周期表的 V 族元素, 典型地磷 (P) 或砷 (As) 用作 n 型杂质元素, 此处使用磷 (P)。在此情形下第二形状导电层 419 ~ 422 成为 n 型杂质的掩模而自对准形成源区 434 ~ 437、漏区 438 ~ 441、以及 Lov 区 442 ~ 445。此外, 还用掩模 433 形成 Loff 区 446。掺入源区 434 ~ 437 和漏区 438 ~ 441 的 n 型杂质浓度在 $1 \times 10^{20} \sim 1 \times 10^{21}$ 原子 / cm^3 的范围。

[0303] 按照实施方案 8, 控制掩模 433 的尺寸可任意设定 Loff 区 446 的长度。

[0304] 注意, 在本说明书中, 经栅极绝缘膜与栅电极重叠的 LDD 区称为 Lov 区, 而经栅极绝缘膜不与栅电极重叠的 LDD 区称为 Loff 区。

[0305] 掺入的呈 n 型导电的杂质元素浓度, 在 Loff 区为 $1 \times 10^{17} \sim 1 \times 10^{19}$ 原子 / cm^3 , 在 Lov 区为 $1 \times 10^{16} \sim 1 \times 10^{18}$ 原子 / cm^3 。

[0306] 注意, 在图 24B 中, 在上述条件下进行呈 n 型导电杂质元素的掺杂之前或之后, 也可用 70 ~ 120keV 的加速电压在半导体层 404 上形成掩模 433 的状态下进行呈 n 型导电杂质元素的掺杂。按照上述工艺过程, 可压低成为开关 TFT 的 Loff 区 446 部分的 n 型杂质浓度, 而成为驱动电路用的 TFT 的 Lov 区 442 和 443 部分的 n 型杂质浓度可提高。压低成为开关 TFT 的 Loff 区 446 部分的 n 型杂质浓度, 可降低开关 TFT 的关态电流。而提高成为驱动电路所用 n 沟道 TFT 的 Lov 区 443 部分的 n 型杂质浓度, 可防止漏区附近的高电场产生热载流子及热载流子效应引起的退化现象。

[0307] 除去掩模 453 后, 在半导体层 402 和 405 中形成与上述导电类型相反的源区 447 和 448、漏区 449 和 450、以及 Lov 区 451 和 452, 以制作 p 沟道 TFT, 如图 24C 所示。第二形状导电层 419 和 422 用作杂质掩模, 自对准形成杂质区。此时, 在制作 n 沟道 TFT 的半导体层 402 和 403 的整个表面上覆盖有抗蚀剂掩模 453。磷以不同的浓度掺入源区 447 和 448、漏区 449 和 450、以及 Lov 区 451 和 452, 这里用乙硼烷 (B_2H_6) 进行了离子掺杂, 使掺入各个区域的杂质浓度为 $2 \times 10^{20} \sim 2 \times 10^{21}$ 原子 / cm^3 。

[0308] 由上述工艺过程在各个半导体层 402 ~ 405 中制成了杂质区 (源区、漏区、Lov 区和 Loff 区)。与半导体层重叠的第二导电层 419 ~ 422 用作栅电极。

[0309] 然后激活掺入各个半导体层的杂质元素, 以控制导电类型。这个工艺过程是用退

火炉进行热退火。此外,也可使用激光退火和快速热退火(RTA)。热退火是在氧浓度等于或小于 1ppm,最好等于或小于 0.1ppm 的氮气氛中在 400 ~ 700℃,典型地在 500 ~ 600℃之间进行的。在实施方案 8 中,热处理是在 500℃下进行 4 小时。然而,对于用作引线的导电层 419 ~ 422 的材料不耐热时,最好在制作层间绝缘膜(主要成分为硅)后进行激活,以保护引线等。

[0310] 此外,在含氢 3 ~ 100%的气氛中在 300 ~ 450℃下进行 1 ~ 12 小时热处理,以对半导体层进行氢化。这个过程是用热激活的氢使半导体层中的悬键饱和。等离子体氢化(用等离子体激活的氢)也可作为另一种氢化手段。

[0311] 接着制作厚 100 ~ 200nm 的氮氧化硅膜作为第一层间绝缘膜 455(图 25A)。然后在第一层间绝缘膜 455 上用有机绝缘材料制作第二层间绝缘膜 458。

[0312] 然后在栅极绝缘膜 406、第一层间绝缘膜 455 及第二层间绝缘膜 458 中开接触孔,制作源极引线 459 ~ 462,使之经接触孔与源区 447、435、436 和 448 接触。用同样的方法,再制作与漏区 449、439、440 和 450 接触的漏极引线 463 ~ 465(图 25B)。

[0313] 注意,当栅极绝缘膜 406、第一层间绝缘膜 455 及第二层间绝缘膜 458 为 SiO_2 膜或 SiON 膜时,最好用 CF_4 和 O_2 进行干法腐蚀来开接触孔。另外,对于栅极绝缘膜 406、第一层间绝缘膜 455 及第二层间绝缘膜 458 为有机树脂膜的情形,最好用 CHF_3 或 BHF (缓冲氟化氢, $\text{HF} + \text{NH}_4\text{F}$) 进行干法腐蚀来开接触孔。此外,如果栅极绝缘膜 406、第一层间绝缘膜 455 及第二层间绝缘膜 458 是由不同的材料制成的,最好对每种膜改变腐蚀方法及腐蚀剂或腐蚀气体的类型。也可用同样的方法和腐蚀剂或腐蚀气体来开接触孔。

[0314] 接着用有机树脂制作第三层间绝缘膜 467。有机树脂如聚酰亚胺、聚酰胺、丙烯酸树脂及 BCB(环苯丁烯)都可以使用。尤其是,最好使用丙烯酸树脂,它具有优越的平滑性,因为形成第三层间绝缘膜 467 主要是为了填平。在实施方案 8 中制作的丙烯酸树脂膜,其膜厚足以填平 TFT 形成的台阶。其膜厚最好为 1 ~ 5 μm (2 ~ 4 μm 更好)。

[0315] 下一步,在第三层间绝缘膜 467 中开漏极引线 465 的接触孔,并制作像素电极 468。在实施方案 8 中制作厚为 110nm 的氧化铟锡(ITO)膜,然后刻图形,制成像素电极 468。此外,也可使用 2 ~ 20%氧化锌(ZnO)与氧化铟混合的透明导电膜。像素电极 468 就成为发光层的阳极(见图 25C)。

[0316] 接着由树脂材料制作第一垒层 469 和第二垒层 470。制作第一垒层 469 和第二垒层 470 是为了将有机化合物层与以后制成的相邻像素的阴极隔开。因此,第二垒层 470 在水平方向最好要比第一垒层 469 伸出很多。注意,第一垒层 469 和第二垒层 470 的厚度合起来最好约为 1 ~ 2 μm ,但对此厚度没有限制,只要有机化合物层与以后制作的相邻像素的阴极能够隔开即可。再者,必须用绝缘膜制作第一垒层 469 和第二垒层 470,因此可以使用如氧化物或树脂等材料。第一垒层 469 和第二垒层 470 可由同样的材料制成,也可由不同的材料来制作。第一垒层 469 和第二垒层 470 被制成像素之间的条形。第一垒层 469 和第二垒层 470 可沿着源极引线(源极信号线)在其上制作,也可沿着栅极引线(栅极信号线)在其上制作。注意,第一垒层 469 和第二垒层 470 也可用混有颜料的树脂来制作(见图 26A)。

[0317] 接着在真空系统中相继制作有机化合物层 471 和阴极(MgAg 电极)472 而不暴露大气。注意,有机化合物层 471 的膜厚可为 80 ~ 200nm(典型地为 100 ~ 120nm),而阴极

472 的膜厚可为 180 ~ 300nm(典型地为 200 ~ 250nm)。也要注意,在实施方案 8 中只示出一个像素,但在此处同时形成了发红光的有机化合物层、发绿光的有机化合物层以及发蓝光的有机化合物层。注意,制作有机化合物层和阴极的材料在垒层 470 上是部分重叠的,然而,在本说明书中,这部分材料不包含在有机化合物层 471 和阴极 472 中。

[0318] 依次制作相应于红色、绿色和蓝色像素的有机化合物层 471 和阴极 472。然而,有机化合物层 471 不能抗御溶液,因此对每种颜色必须分别制作而不能使用光刻技术。最好使用金属掩模盖住不需要的像素,只在所需部分选择制作有机化合物层 471 和阴极 472。

[0319] 即,先用一个掩模盖住除相应于红色以外的所有像素,选择制作发红光的有机化合物层。再用一个掩模盖住除相应于绿色以外的所有像素,选择制作发绿光的有机化合物层。最后,用一个掩模盖住除相应于蓝色以外的所有像素,选择制作发蓝光的有机化合物层。注意,这里所述的都是使用不同的掩模,但也可重复使用同一掩模。此外,最好在制成所有像素的有机化合物层和阴极后才破坏真空。

[0320] 注意,实施方案 8 所示的有机化合物层 471 是只包含发光层的单层结构,但有机化合物层也可使用除发光层外还有例如空穴输运层、空穴注入层、电子输运层和电子注入层的结构。这种组合结构的不同实例已有报导,所有这样的结构都可使用。已知的材料可用作有机化合物层 471。考虑到发光元件的驱动电压,最好使用有机材料作为已知材料。

[0321] 接着制作阴极 472。实施方案 8 所示者是用 MgAg 电极作为发光元件阴极的实例,但也可用其他已知材料。

[0322] 于是具有图 26B 所示结构的有源矩阵衬底就制作完成了。注意,在制成第一垒层 469 和第二垒层 470 后,用多室法(或联机法)薄膜制作设备连续制作阴极 472 而不暴露大气是有很有效的。

[0323] 在实施方案 8 中,源区 504、漏区 505、Loff 区 506、Lov 区 507 以及沟道形成区 508 都包含在开关 TFT501 的半导体层中。制成 Loff 区 506 使之经栅极绝缘膜 406 不与栅电极 421 重叠。而制成 Lov 区 507 使之经栅极绝缘膜 406 与栅电极 421 重叠。这种结构对降低关态电流是极其有效的。

[0324] 此外,在实施方案 8 中,开关 TFT501 使用单栅结构,但本发明的开关 TFT 也可具有双栅结构或另一种类型的多栅结构。用双栅结构,两个 TFT 实际上是串联的,它具有进一步降低关态电流的优点。

[0325] 另外,在实施方案 8 中开关 TFT501 为 n 沟道 TFT,但也可使用 p 沟道 TFT。

[0326] 电流控制 TFT502 的半导体层包含源区 510、漏区 511、Lov 区 512 以及沟道形成区 513。制作 Lov 区使之经栅极绝缘膜 406 与栅电极 422 重叠。注意,在实施方案 8 中电流控制 TFT502 没有 Loff 区,但也可使用有 Loff 区的结构。

[0327] 另外,在实施方案 8 中电流控制 TFT502 为 p 沟道 TFT,但也可使用 n 沟道 TFT。

[0328] 注意,实施方案 8 的有源矩阵衬底,不仅在像素部分而且也在驱动电路部分安排了优化结构的 TFT,因而表现了极高的可靠性,其工作特性也提高了。

[0329] 首先,在构成驱动电路部分 CMOS 电路的 n 沟道 TFT503 使用了减少热载流子而又使工作速度没有降低很多的结构。注意,在这里驱动电路包含诸如移位寄存器、缓冲器、电平移位器和取样电路(取样和保持电路)等电路。在进行数字驱动的情形也可包含信号转换电路如 D/A 转换电路。

[0330] 在实施方案 8 中,CMOS 电路 n 沟道 TFT503 的半导体层包含源区 521、漏区 522、Lov 区 523 及沟道形成区 524。

[0331] 另外,CMOS 电路 p 沟道 TFT504 的半导体层包含源区 531、漏区 532、Lov 区 533 及沟道形成区 534。

[0332] 注意,实际上,在不暴露大气完成了图 26B 的整个工艺过程后,最好用高气密特性和出气少的保护膜(如叠层膜或紫外固化树脂膜)或用透明密封材料进行封装(密封)。另外,如果在密封材料里面充以惰性气体,并置有干燥剂(如氧化钡),则可提高发光元件的可靠性。

[0333] 此外,还装有连接件(柔性印刷电路,FPC),以便经封装工艺提高气密性后,使衬底上制作的元件由电路的引线端与外部信号端相连。这样,就完成了产品的制作。这种可交付使用的状态在本说明书中称为发光器件。

[0334] 如前面本发明制作过程所述,沟道长度方向栅电极的宽度(此后称为栅电极宽度)是不同的。因此,在用栅电极作掩模进行离子注入时,利用离子透入深度因栅电极厚度不同而有不同,可使第一栅电极下面半导体层中的离子浓度低于未在第一栅电极下面半导体层中的离子浓度。

[0335] 另外,为了用掩模形成 Loff 区,只需用腐蚀控制 Lov 区的宽度。控制 Lov 区和 Loff 区的位置就变得容易了。

[0336] 注意,虽然在实施方案 8 中说明的有机化合物层是向着衬底侧发光的实例,但本发明不限于此,也可使用一种结构,其有机化合物层朝着衬底上方发光。对于这种情形,发光元件的阴极成为像素电极,电流控制 TFT 最好为 n 沟道 TFT。

[0337] 注意,虽然在实施方案 8 中说明的是在一个像素中含有一个开关 TFT 和一个电流控制 TFT 的情形,但本发明不限于此。甚至一个像素含有三个或更多 TFT 也可用于此实施方案。

[0338] 本发明制作发光器件的方法不限于实施方案 8 所述者,也可利用其他制作方法。

[0339] 注意,可将实施方案 8 与实施方案 1~7 的任一个任意组合。

[0340] [实施方案 9]

[0341] 由本发明制作的发光器件与液晶显示器件相比,在亮处有优越的可视性,因为它是自发光型器件,且视角宽。因此,可用作各种电子学设备的显示部分。例如,将本发明的发光显示器件用于机箱中所装显示器件的对角线等于或大于 30 英寸(典型地等于或大于 40 英寸)的大屏幕电视广播系统作显示部分是合适的。本发明的发光器件可用作各种电子学设备的显示部分。

[0342] 下面可给出这样的电子学设备的一些实例:摄像机、数码相机、风镜式显示器(头戴显示器)、车辆导航系统、音频重放设备(如汽车音响系统、音频合成系统)、笔记本电脑、游戏机、袖珍信息终端(如移动式计算机、移动电话、移动式游戏机或电子书籍)、带有记录媒体的图像重放设备(具体地讲,一种重放记录媒体并配有显示器可重放图像,例如数字视盘(DVD)的设备)。尤其是,由于袖珍信息终端常由侧向观看,视场宽阔是至关重要的。因此,最好使用发光器件。这些电子学设备的实例示于图 27 和 28。

[0343] 图 27A 为袖珍信息终端,包括显示板 2701 和操作板 2702。显示板 2701 与操作板 2702 由连接件 2703 连接起来。在连接件 2703 处,显示板 2701 的显示部分 2704 表面与提

供操作板 2702 的操作键 2706 的表面之间的夹角 θ 可任意改变。

[0344] 显示板 2701 包含显示部分 2704。而且,图 27A 所示的袖珍信息终端具有电话机的功能,显示板 2701 包含音频输出部分 2705,使声音由之输出。本发明的发光器件可用作显示部分 2704。

[0345] 操作板 2702 包括操作键 2706、电源开关 2707、音频输入部分 2708 以及 CCD 接收部分 2709。注意,虽然在图 27A 中操作键 2706 和电源开关 2707 是分开的,电源开关 2707 也可包含在操作键 2706 中。

[0346] 声音由音频输入部分 2707 输入。袖珍信息终端接收由 CCD 接收部分 2709 输入的图像作为电子数据。

[0347] 注意,虽然在图 27A 中显示板 2701 包含音频输出部分 2705 而操作板 2702 包含音频输入部分 2708,但此实施方案不限于此。即,显示板 2701 包含音频输入部分 2708 和操作板 2702 包含音频输出部分 2705。此外,音频输出部分 2705 和音频输入部分 2708 可置于显示板 2701 上,而且音频输出部分 2705 和音频输入部分 2708 也可置于操作板 2702 上。

[0348] 注意,虽然在图 27A 中袖珍信息终端没有包括天线,如需要也可配备。

[0349] 图 27B 为移动电话,包括主体 2601、音频输出部分 2602、音频输入部分 2603、显示部分 2604、操作开关 2605、以及天线 2606。本发明的发光器件可用作显示部分 2604。显示部分 2604 在黑色背景上显示白色字符可降低移动电话的功耗。

[0350] 由于可减小功耗,本发明的发光器件对于移动式电子学设备是很有效的。

[0351] 图 28A 是带有发光器件的显示设备,包括框架 2001、支座 2002、以及显示部分 2003 等。本发明的发光器件可用作显示部分 2003。发光器件是自发光型的,因此不需要底光。这样,其显示部分的厚度可比液晶显示器件薄。

[0352] 图 28B 为摄像机,包括主体 2101、显示部分 2102、音频输入部分 2103、操作开关 2104、电池 2105、以及图像接收部分 2106 等。本发明的发光器件可用作显示部分 2102。

[0353] 图 28C 为头戴式电子学设备的一部分(右半部),包括主体 2201、信号电缆 2202、头带 2203、屏幕部分 2204、光学系统 2205、以及显示部分 2206 等。本发明的发光器件可用作显示部分 2206。

[0354] 图 28D 为带有记录媒体的图像重放设备(更具体地,一种 DVD 重放设备),包括主体 2301、记录媒体(DVD 等)2302、操作开关 2303、显示部分(a)2304、以及另一显示部分(b)2305 等。显示部分(a)2304 主要用于显示图像信息,而显示部分(b)2305 主要用于显示字符信息。本发明的发光器件可用作这些显示部分 2304(a) 和 2305(b)。带有记录媒体的图像重放设备还包括家用游戏机等。

[0355] 图 28E 为风镜式显示器(头戴式显示器),包括主体 2401、显示部分 2402、以及头带部分 2403。本发明的发光器件可用作显示部分 2402。

[0356] 图 28F 为个人电脑,包括主体 2501、框架 2502、显示部分 2503、以及键盘 2504 等。本发明的发光器件可用作显示部分 2503。

[0357] 注意,如果将来有机材料的发光亮度提高,含输出图像信息的光由透镜等放大而投射出去,可用于正投式或背投式投影仪。

[0358] 上述的电子学设备很可能用于显示由远距离通讯途径如因特网、CATV(有线电视系统)等发布的信息,尤其可用于显示运动画面信息。发光器件适于显示运动画面,因为有

机材料可具有高响应速度。

[0359] 由于发光器件的发光部分消耗能量,因此希望这样来显示信息,使其中的发光部分尽量变小。因此,当发光器件用于主要显示字符信息的显示部分时,如袖珍信息终端,尤其是移动电话或车辆音频重放设备的显示部分,希望驱动发光显示器件使得发光部分构成字符信息,而不发光部分相当于背景。

[0360] 如上所述,本发明可广泛用于所有领域的各种电子学设备。注意,可将实施方案 9 与实施方案 1~8 的任一个任意组合。

[0361] [实施方案 10]

[0362] 在此实施方案中,将对本发明第三种结构的一种更具体的结构以及亮度随温度的变化用测量值加以说明。

[0363] 图 29A 表示用作监视器的发光元件的连接状况,它包含有本实施方案的发光器件。参考数字 702、703、704 和 705 分别代表缓冲放大器、发光监视元件、恒流源、以及象素部分的一个发光元件。

[0364] 图 29A 示出了电流控制 TFT(未示出)处于“开通”状态,且电流控制 TFT 直接连接象素部分发光元件 705 的象素电极与电源线 701 的情况。

[0365] 又,在图 29A 中,虽然象素部分发光元件 705 的阳极用作象素电极,但此实施方案不限于这种结构。阴极也可用作象素电极。

[0366] 此实施方案的恒流源 704 含有一个放大器、一只可变电阻器和一只双极晶体管。符号 V1 和 V2 代表施加的预定电压,并满足一定的关系(施加于阳极的电压 $V_2 < V_1$)。施加于阳极的电压 V2 及 V1 之间的关系是可变的,取决于用阳极作为象素电极还是用阴极作为象素电极。为使正向偏置电流流入发光元件,可适当地设置施加于阳极的电压 V2 及 V1 之间的关系。再者,恒流源 704 不限于图 29A 所示的结构,也可使用熟知的恒流源。

[0367] 恒流源 704 的输出端与发光监视元件 703 的象素电极相连。当象素部分的发光元件 705 的阳极用作象素电极时,发光监视元件 703 的阳极也用作象素电极,反之,当象素部分的发光元件 705 的阴极用作象素电极时,发光监视元件 703 的阴极也用作象素电极。在图 29A 中,发光监视元件 703 的阳极用作象素电极。

[0368] 当恒流源 704 的输出端与发光监视元件 703 的象素电极相连时,就有电流流入发光监视元件 703,其值总保持不变。于是,当发光元件的有机化合物层温度改变时,虽然流过发光监视元件 703 的电流不变,但与恒流源 704 相连的发光监视元件 703 象素电极的电压改变。

[0369] 另一方面,缓冲放大器 702 有两个输入端和一个输出端,两个输入端中一个是非反相输入端(+),另一个是反相输入端(-)。发光监视元件 703 的象素电极电压供给缓冲放大器 702 的非反相输入端。

[0370] 缓冲放大器 702 是抑制与恒流源 704 相连的发光监视元件 703 象素电极电压随负载如电源线 701 的引线电容等而变化的电路。于是,供给缓冲放大器 702 非反相输入端的电压是由输出端输出的不随负载如电源线 701 的引线电容等而变的,它也供给象素部分发光元件 705 的象素电极。结果,流过发光监视元件 703 的电流等于流过象素部分发光元件 705 的电流。

[0371] 于是,即使发光监视元件 703 或象素部分发光元件 705 的有机化合物层温度因环

境温度变化而改变,流过每个发光元件的电流是不变的。这样,即使发光器件的环境温度升高,也可抑制发光器件功耗的增长。

[0372] 图 29B 表示具有图 29A 所示结构的发光器件像素部分发光元件 705 的亮度测量值随温度的变化。其中(修正的)曲线是本发明发光器件的测量值,而(未修正的)曲线是不具有本发明第三种结构的发光器件的测量值。

[0373] 从图 29A 可以明了,对于(未修正的)曲线,亮度随温度的升高而增大。然而,对于(修正的)曲线,即使温度升高,亮度几乎保持不变。由于电流和亮度成正比关系,本发明的发光器件即使温度升高,电流也可保持不变,因而可抑制功耗的增大。

[0374] 再者,发光元件有机发光层的退化会引起亮度减弱。这里,如果引起的退化程度相同,在阴极和阳极间流过的电流保持不变时亮度的减弱要比在阴极和阳极间施加的电压保持不变时为小。这样,由于在本发明的发光器件中流过发光元件的电流保持不变,可抑制因退化而致的亮度减弱。

[0375] 就其工作效果而言,此实施方案可与实施方案 1~9 的结构任意组合。

[0376] 如上所述,按照本发明的第一种结构,流过发光元件的电流幅度可得到某种程度的抑制,因而减小了发光器件的功耗。按照本发明的第二种结构,减少了输入像素的数字视频信号位数,因此,减少了需由源极信号线驱动电路和栅极信号线驱动电路写入数字视频信号的数目。这样,可减小源极信号线驱动电路和栅极信号线驱动电路的功耗,所以降低了发光器件的功耗。按照本发明的第三种结构,即使有机化合物层的温度改变,流过像素发光元件的电流幅度也保持不变。这样,即使发光器件的环境温度升高,也可防止发光器件的功耗增大,因而可保持亮度不变。

[0377] 按照本发明上述的第一、第二和第三种结构,可以抑制发光器件以及使用发光器件的电子学设备的功耗。应注意,虽然可包含第一至第三种结构中的两种或全部,但本发明只需包含第一至第三种结构中的一种。

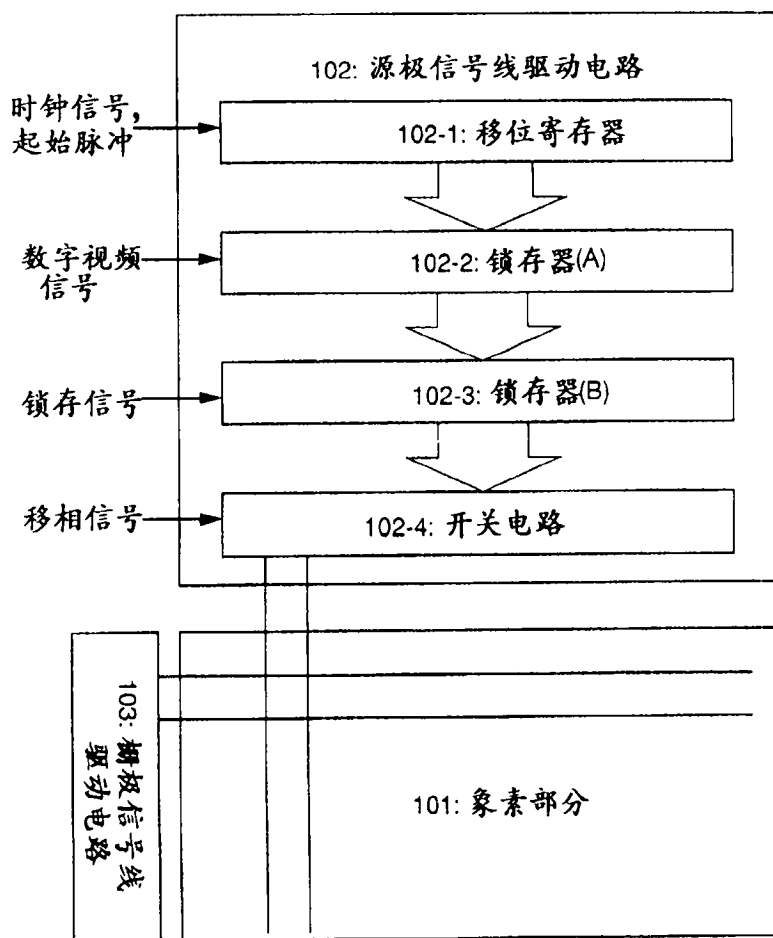


图 1

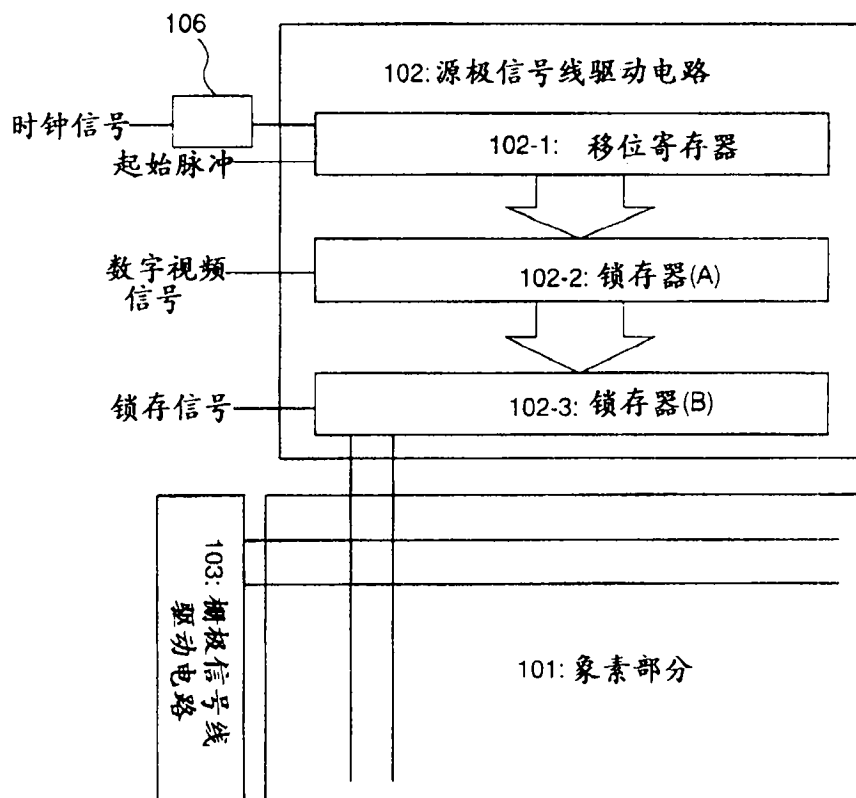


图 2

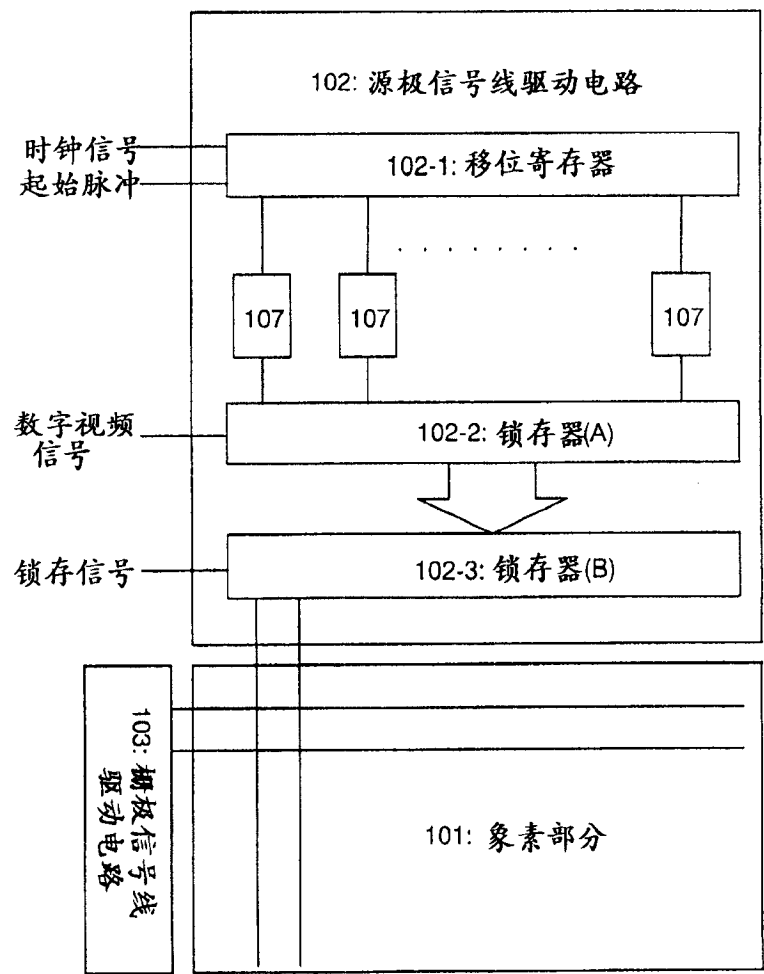


图 3

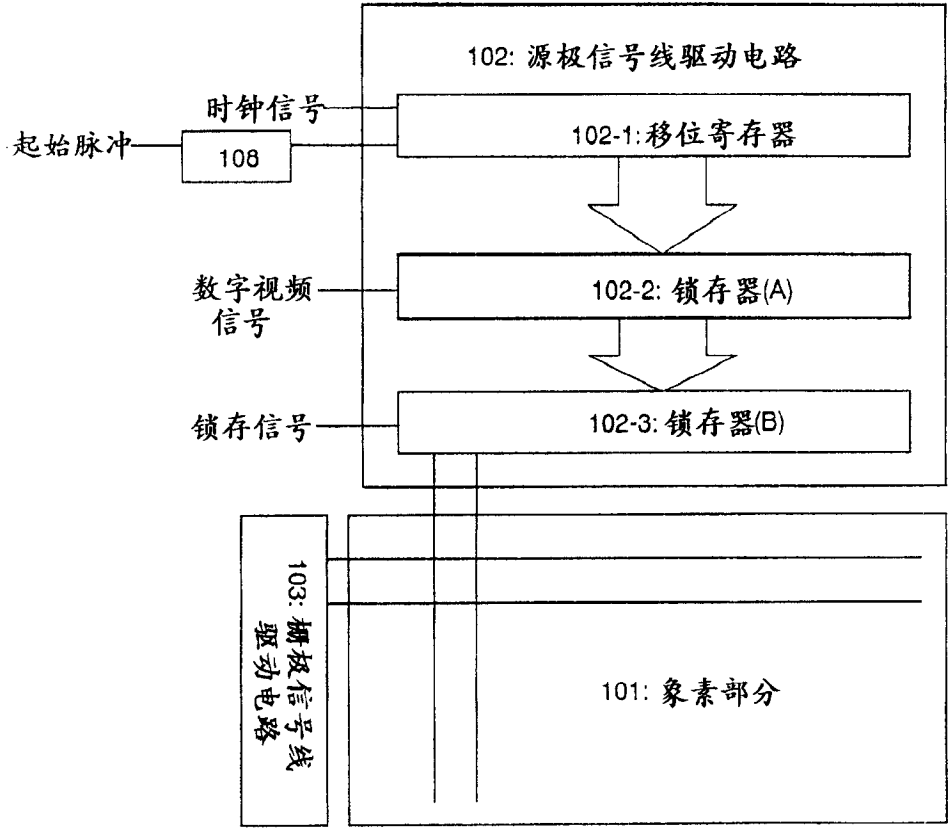


图 4

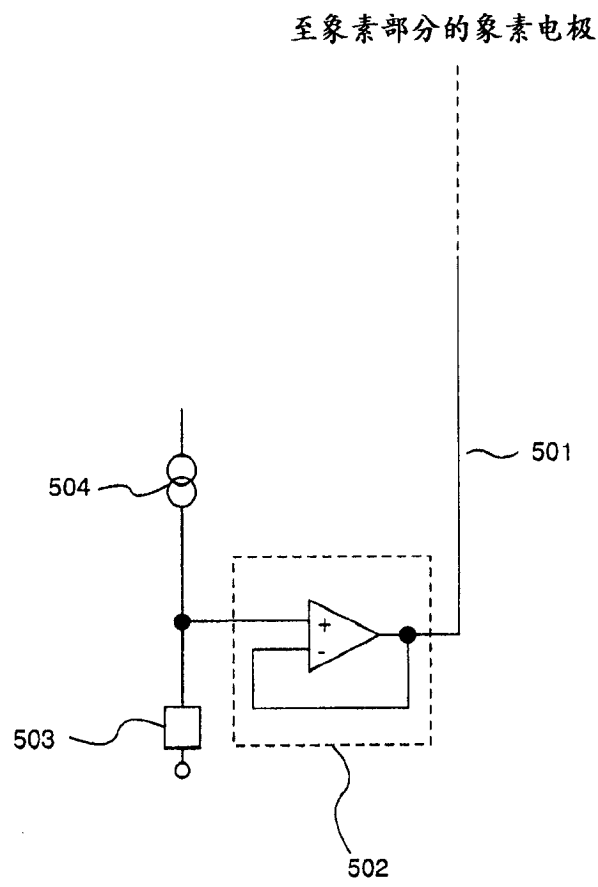


图 5

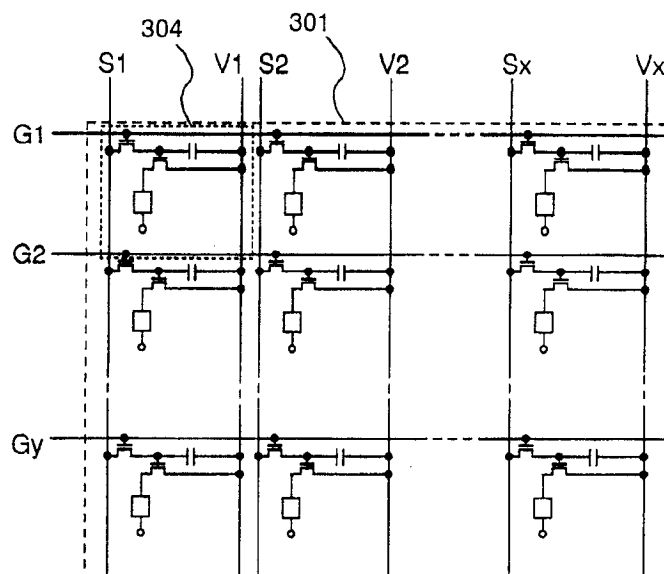


图 6

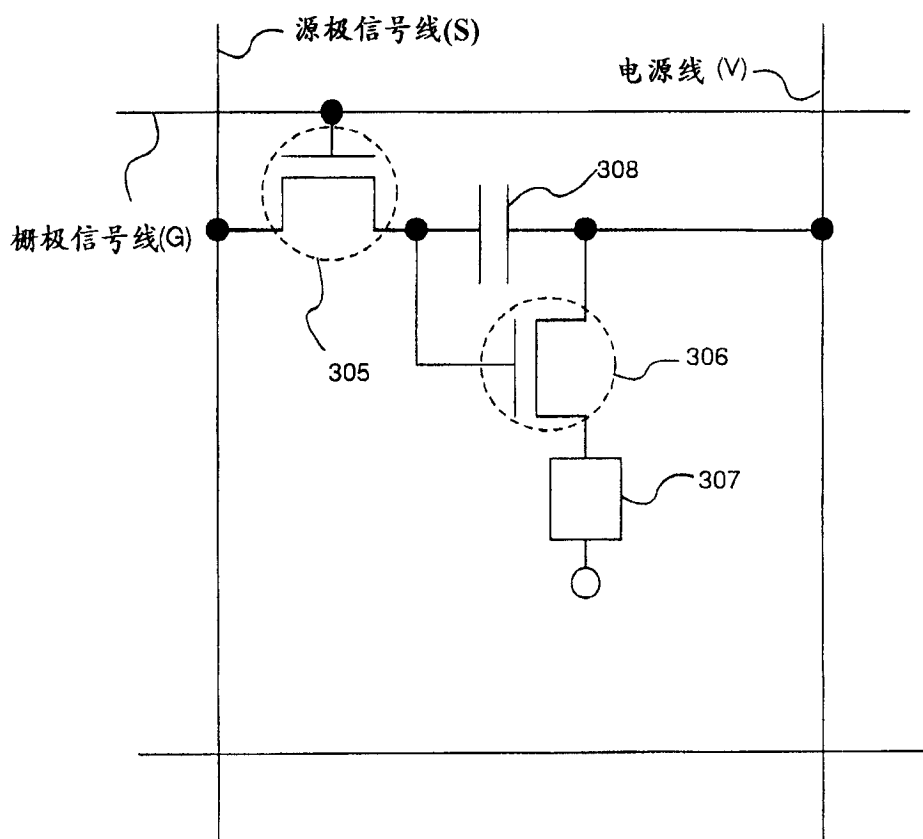


图 7

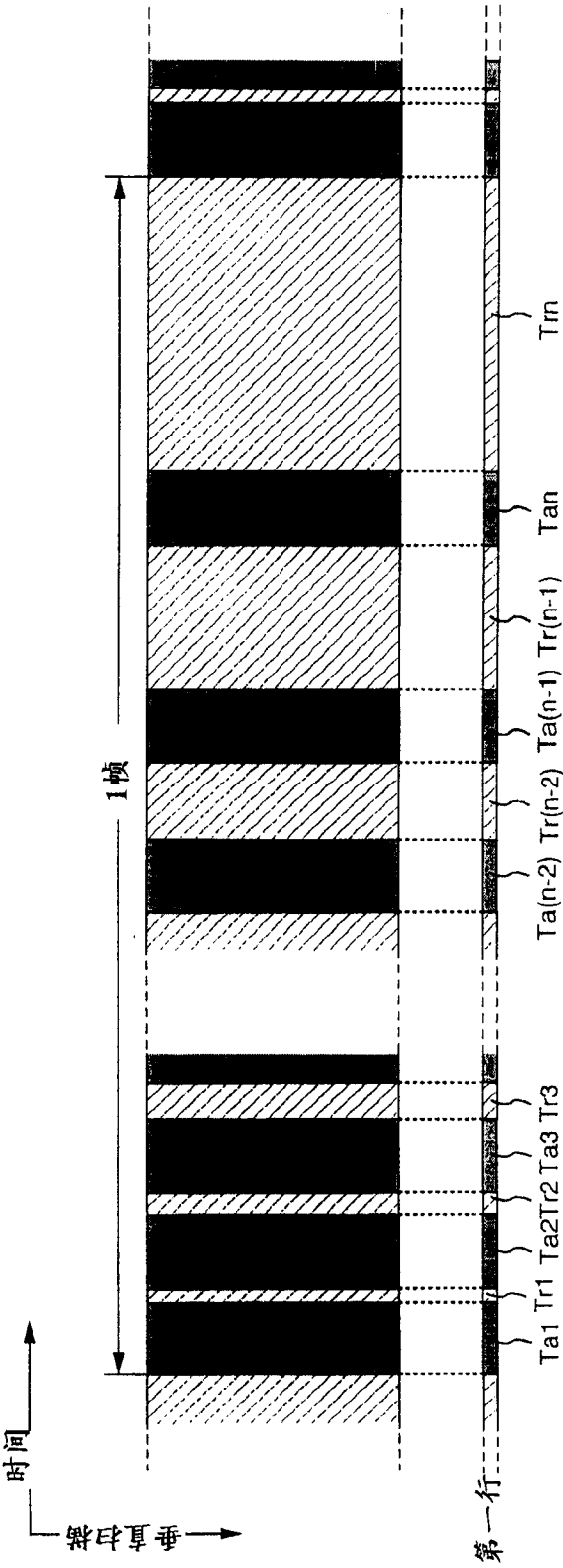


图 8

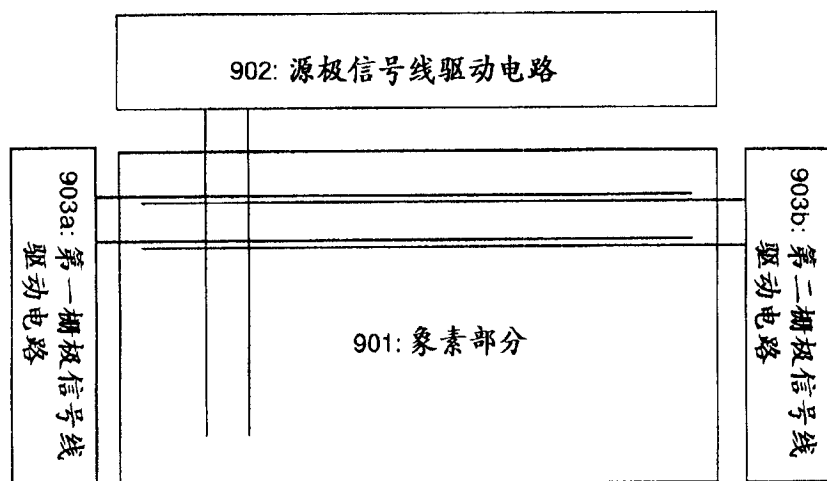


图 9

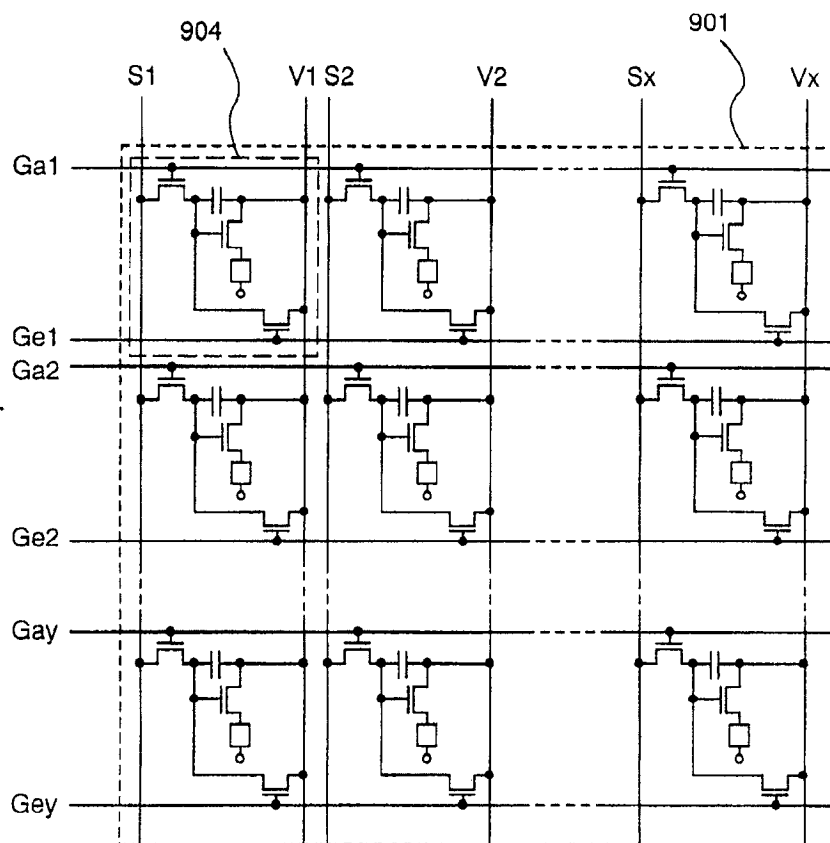


图 10

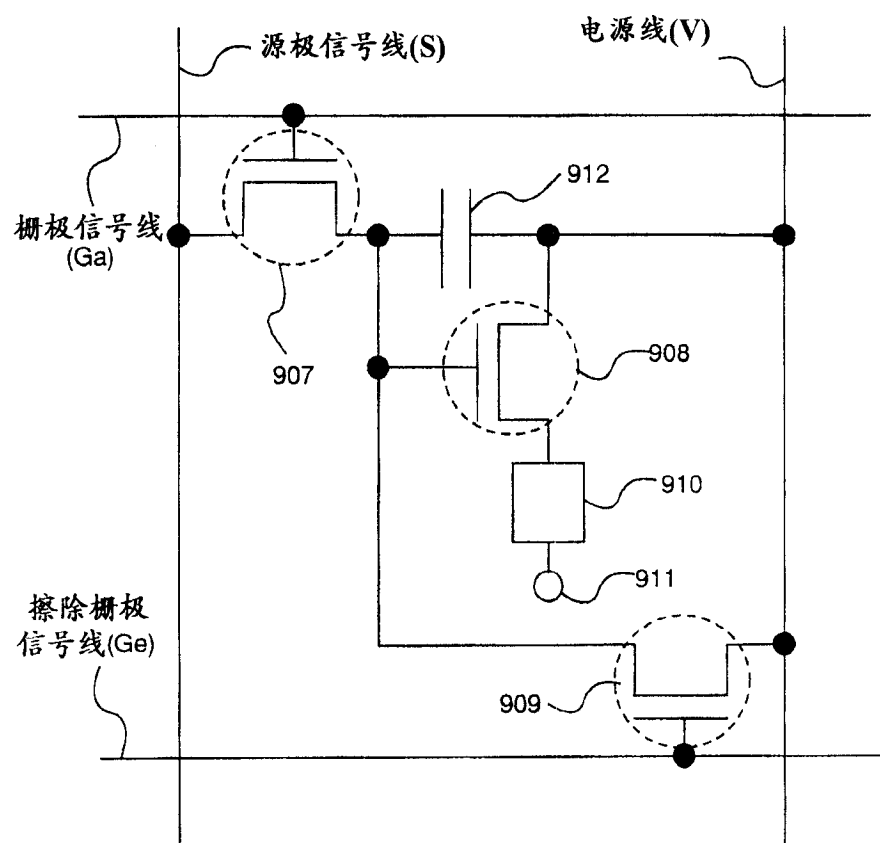


图 11

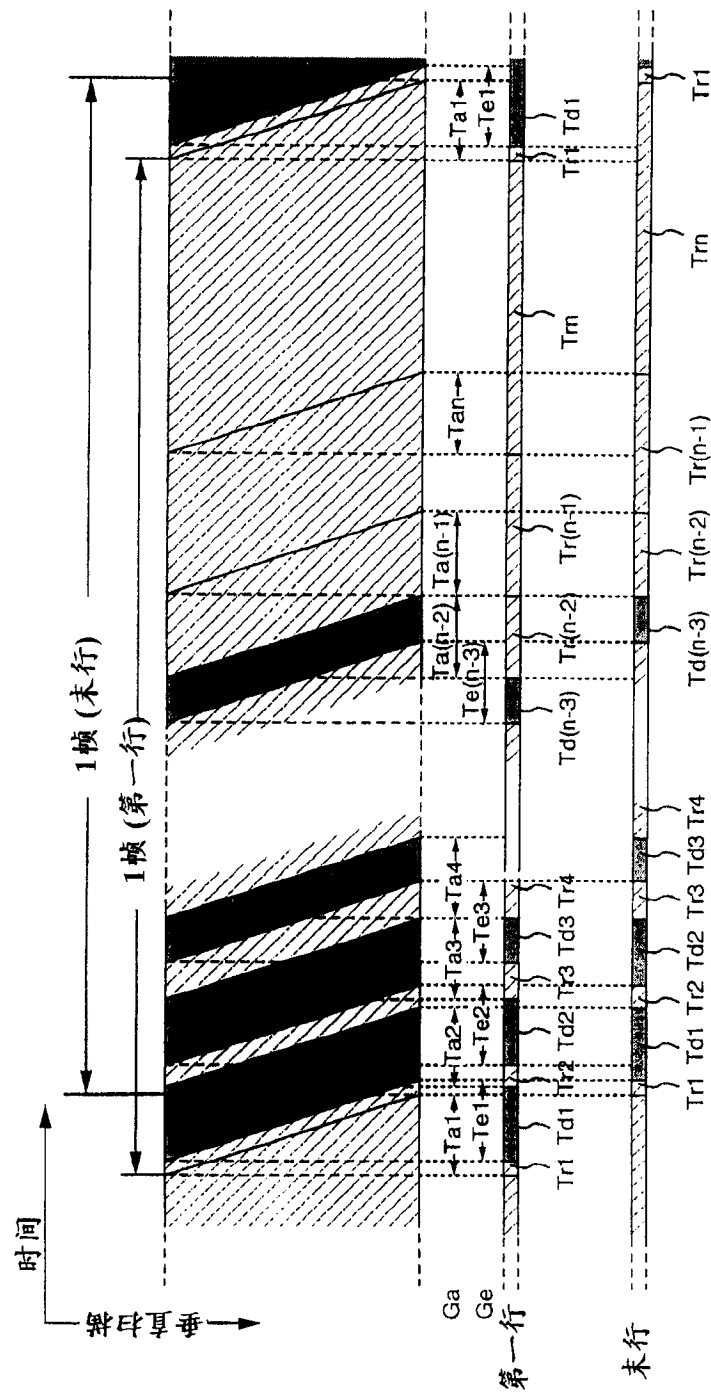


图 12

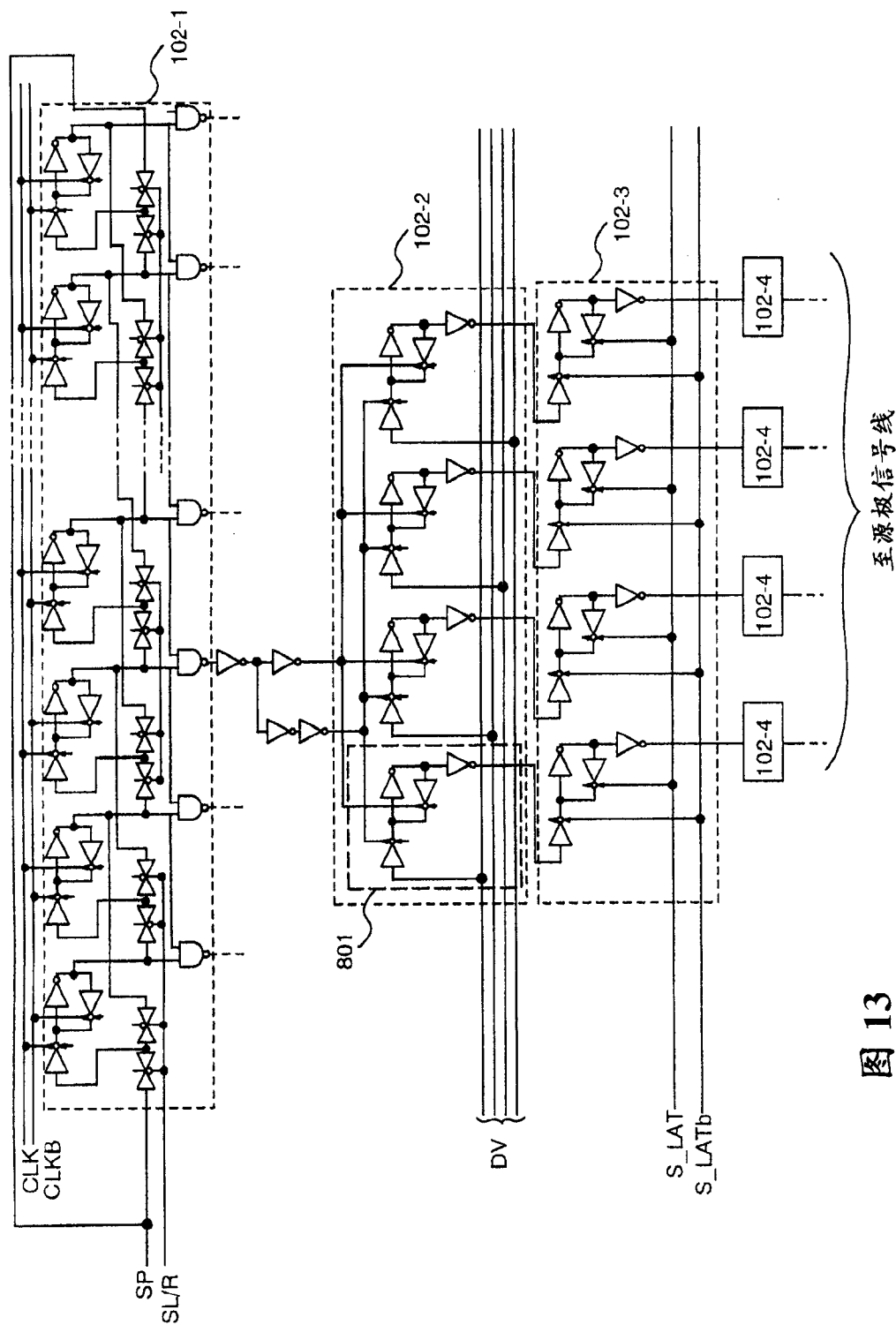


图 13

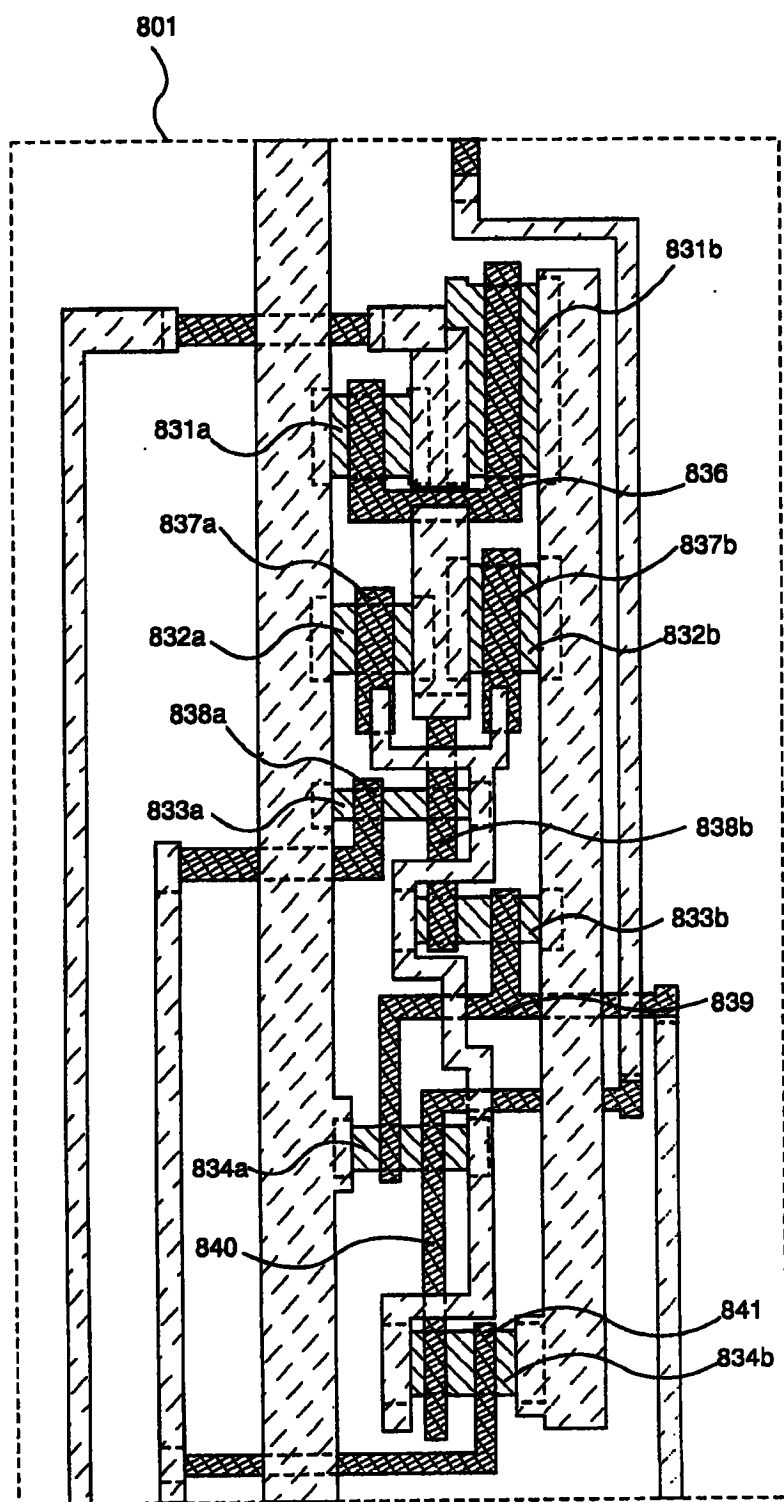
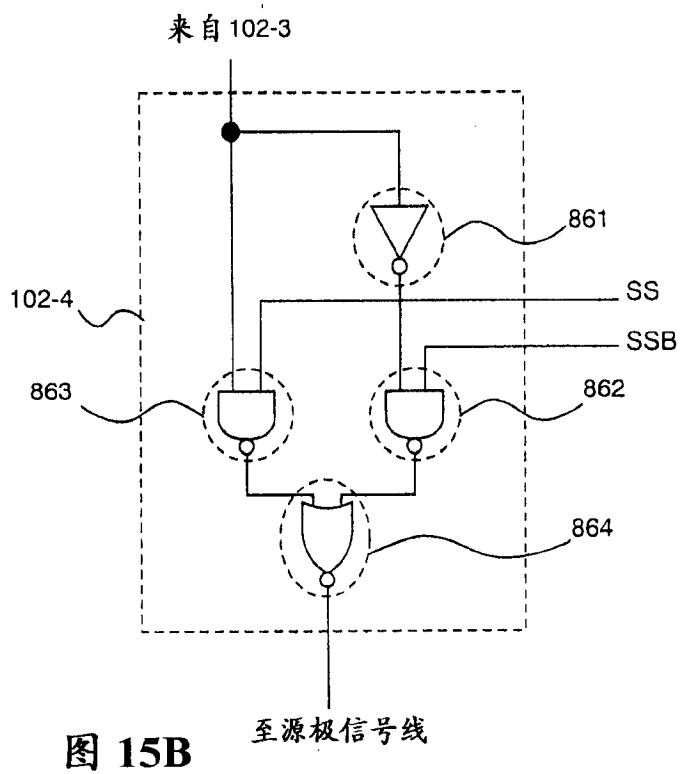
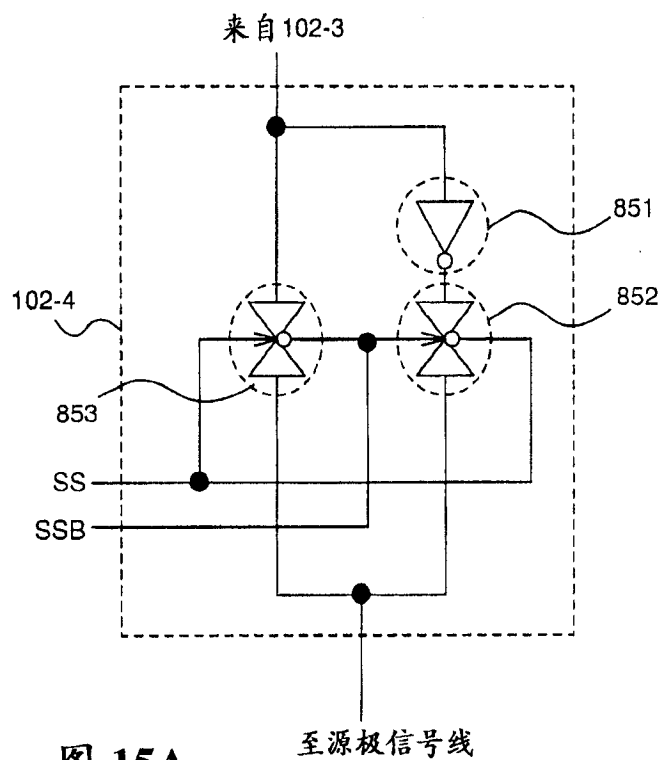


图 14



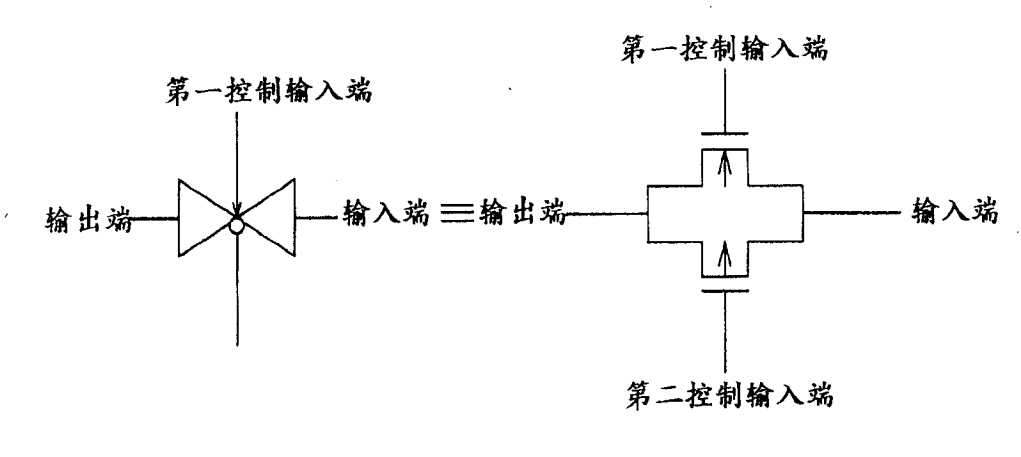


图 16

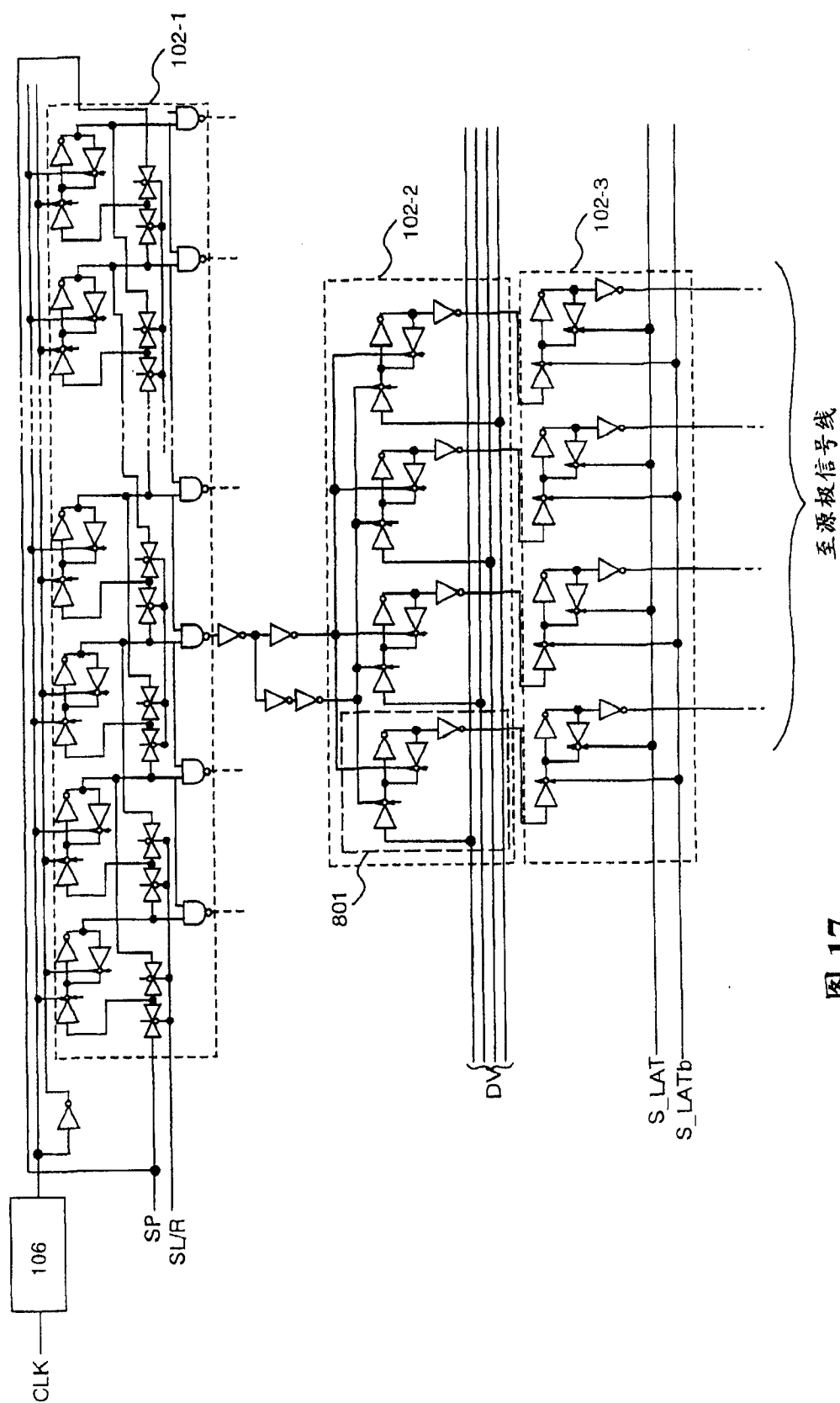


图 17

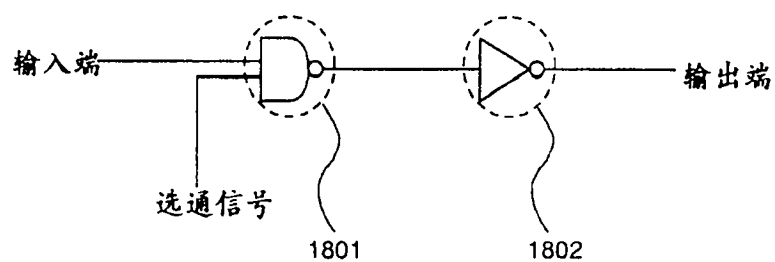


图 18A

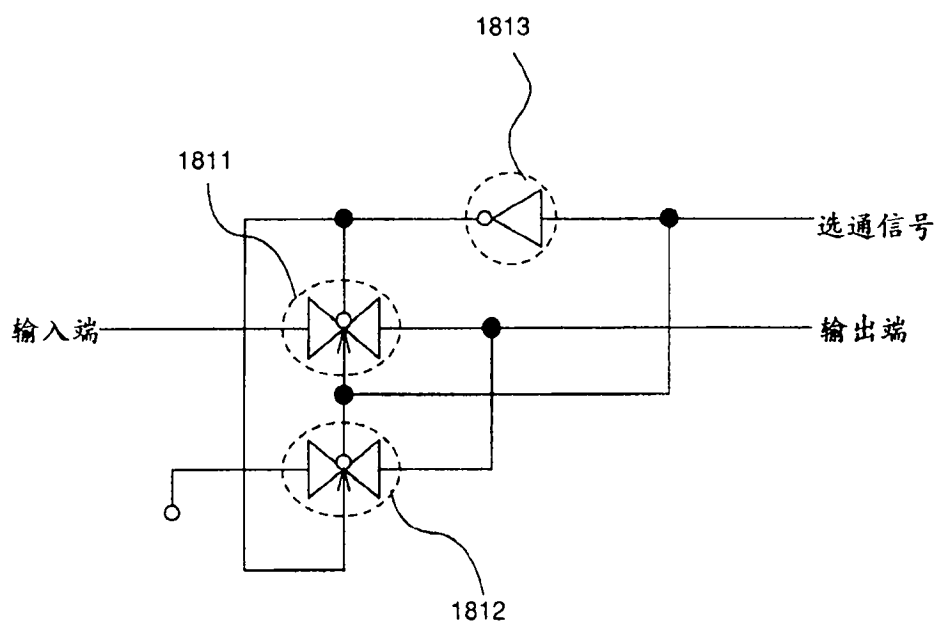


图 18B

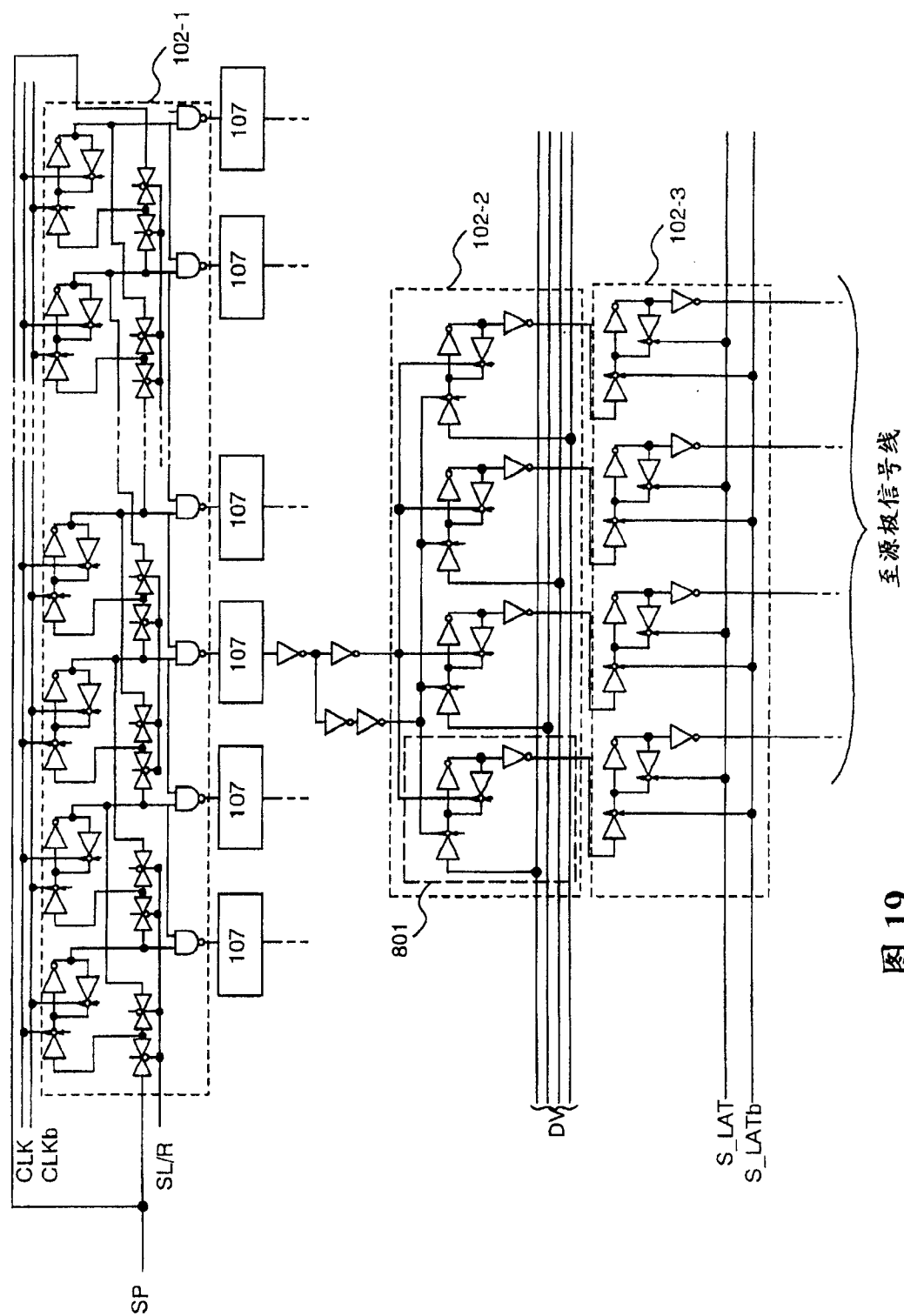


图 19

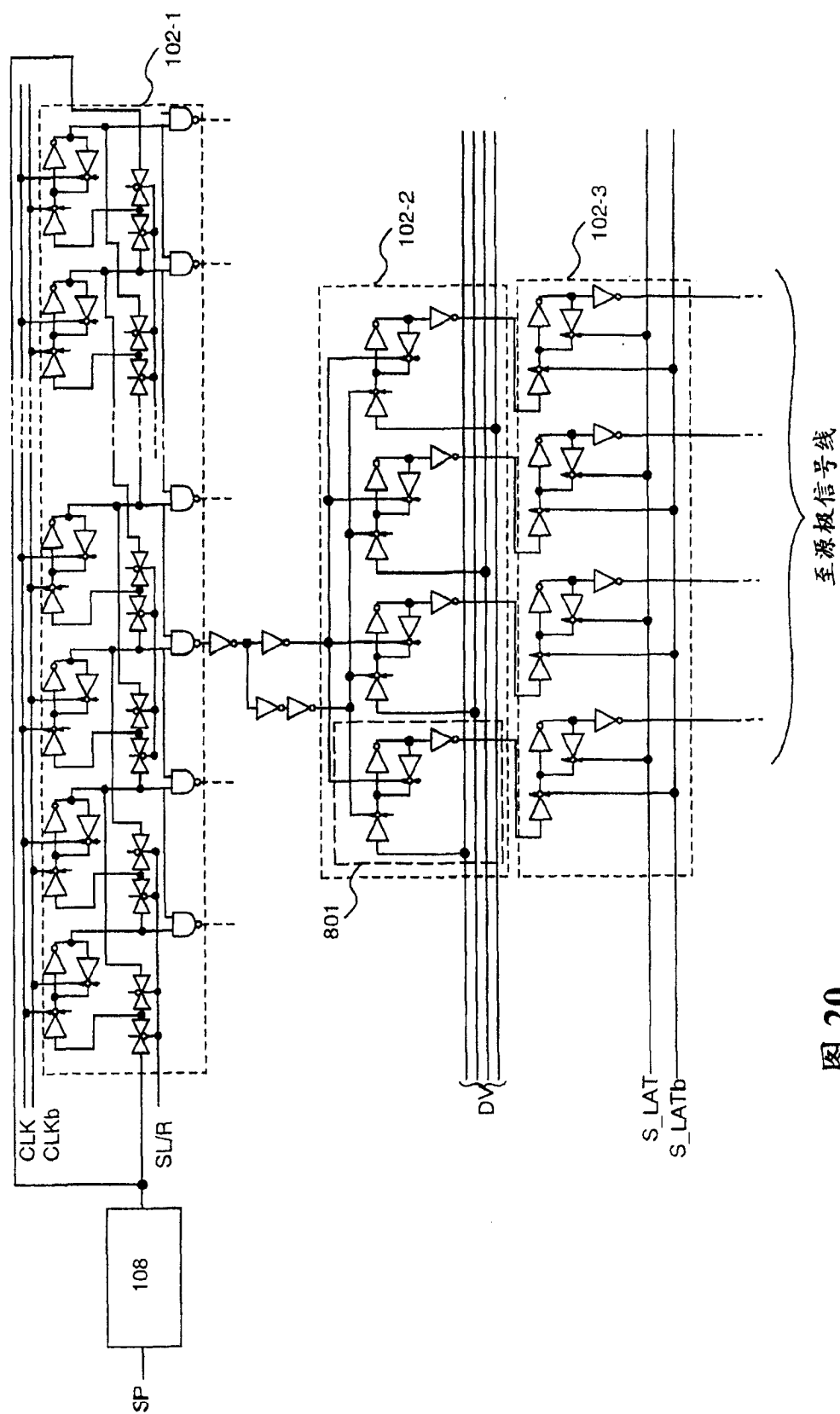


图 20

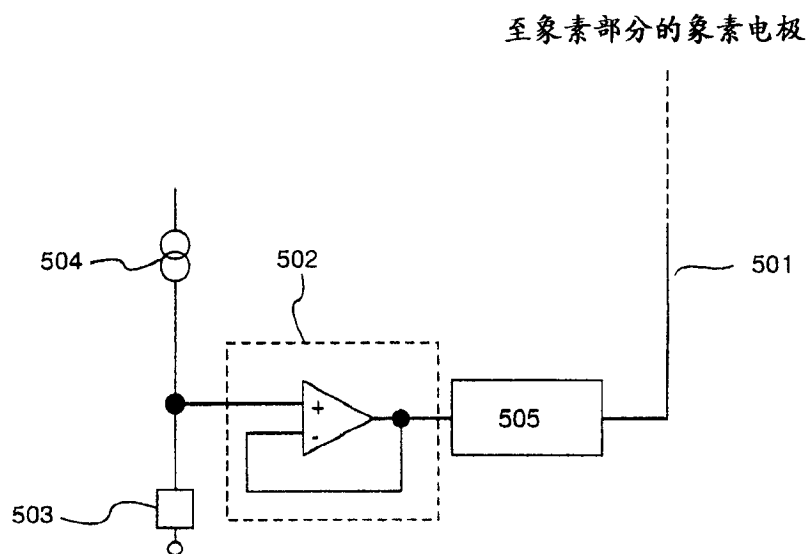


图 21

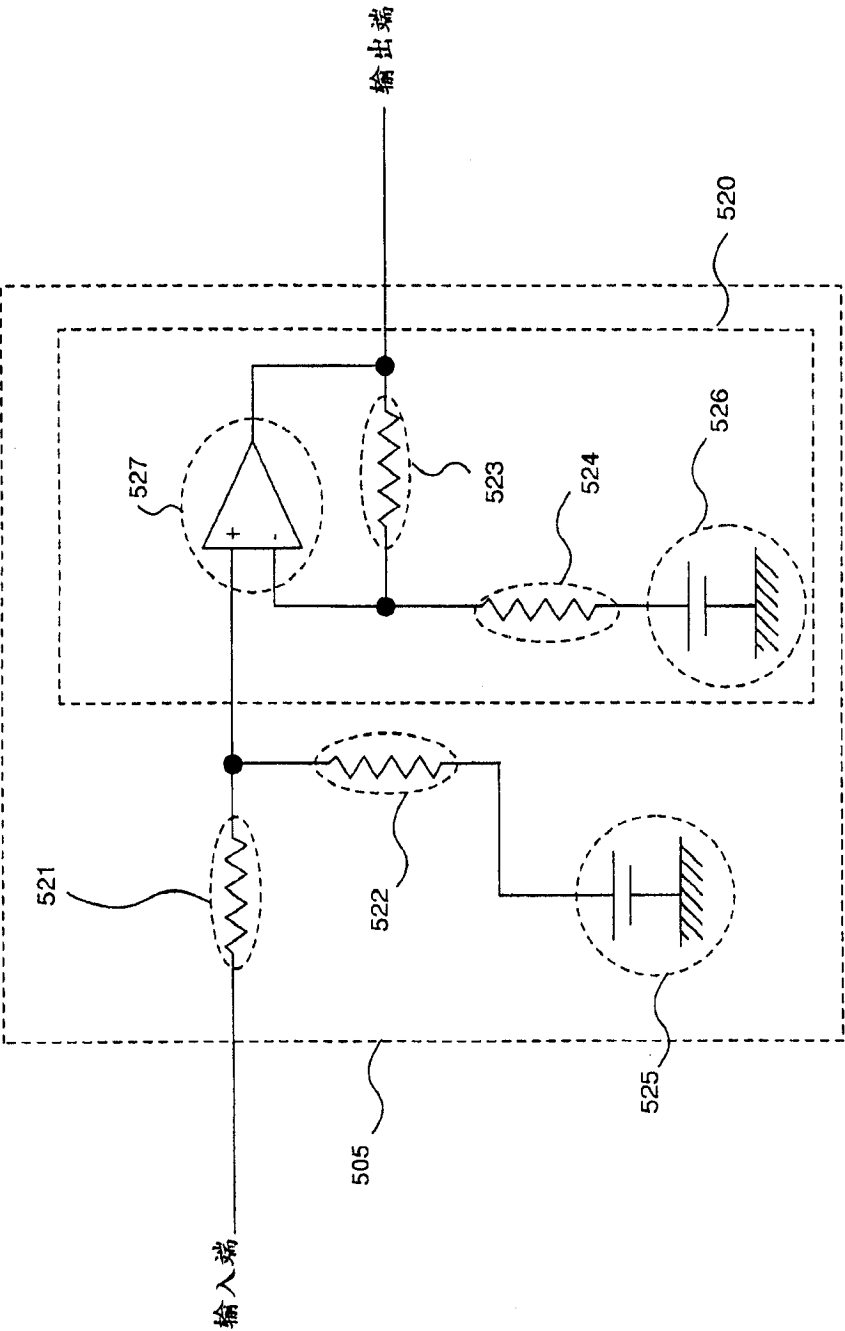


图 22

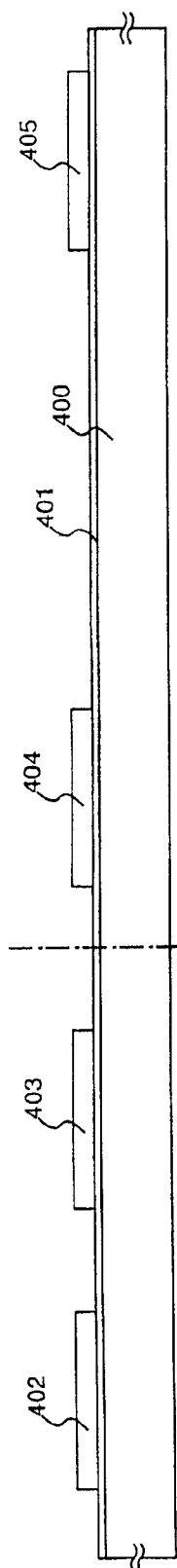


图 23A

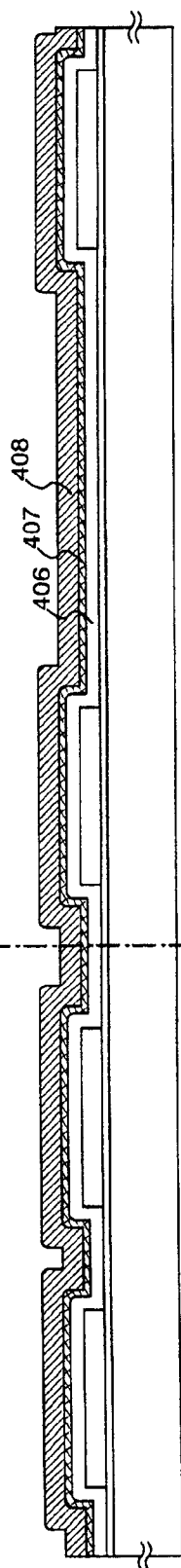


图 23B

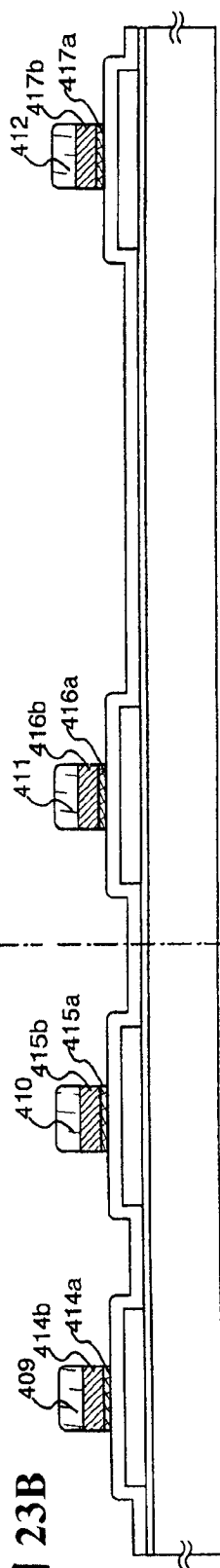


图 23C

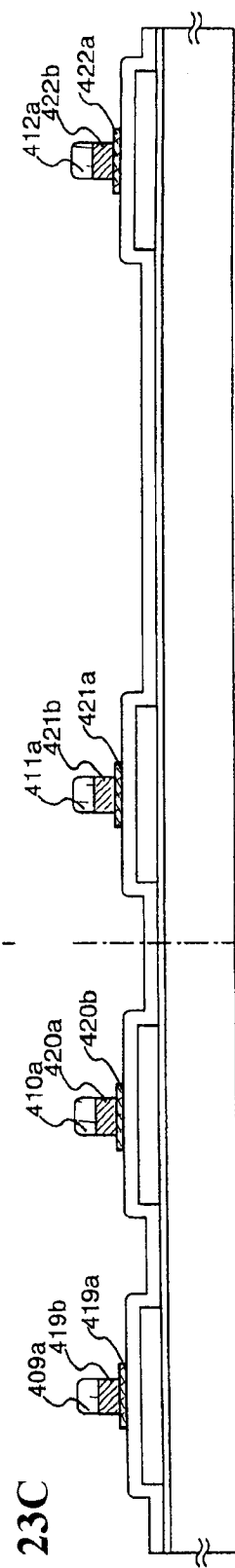


图 23D

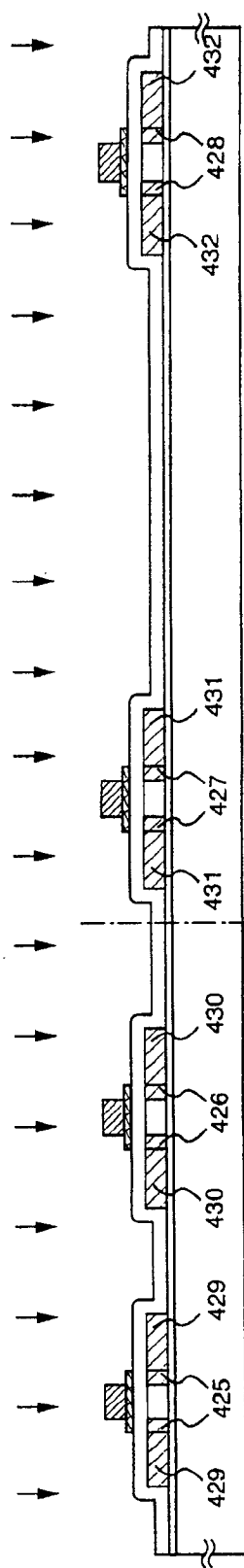


图 24A

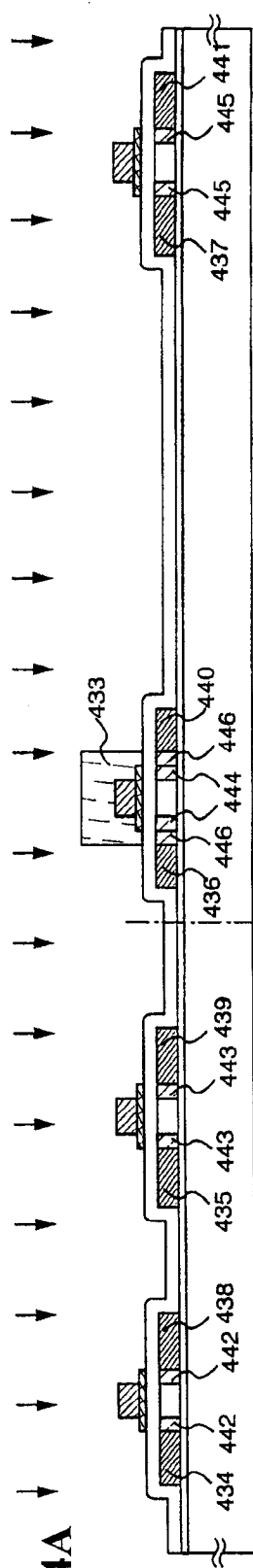


图 24B

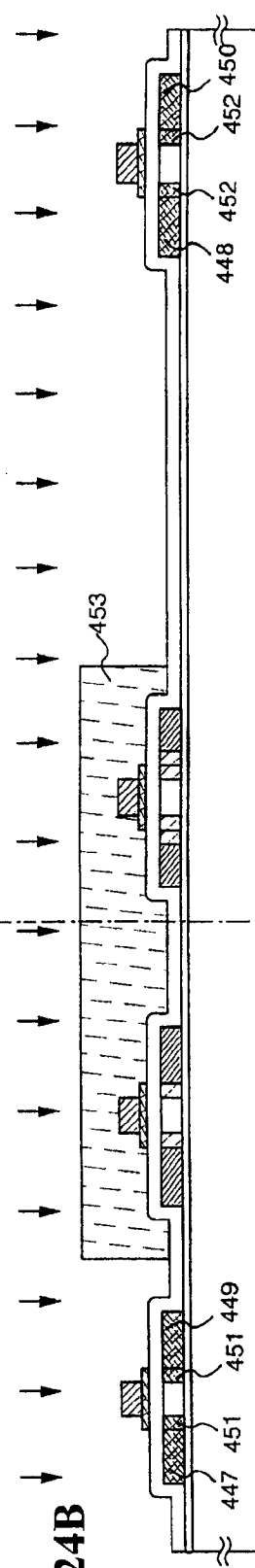


图 24C

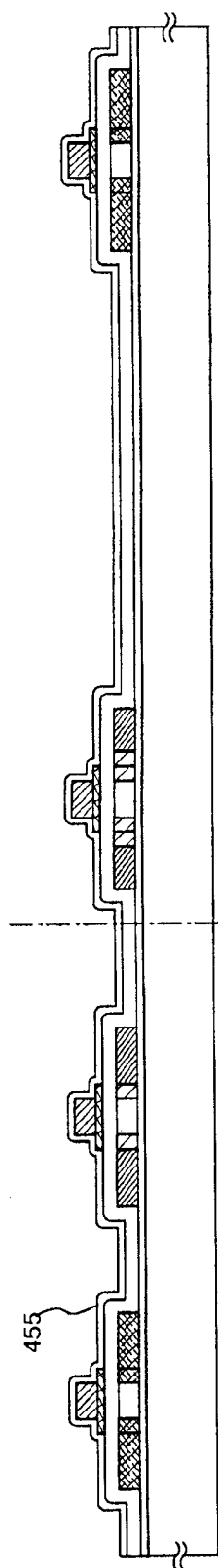


图 25A

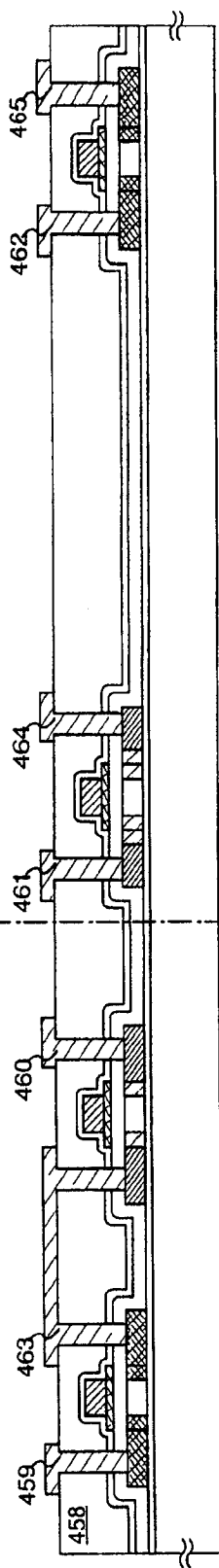


图 25B

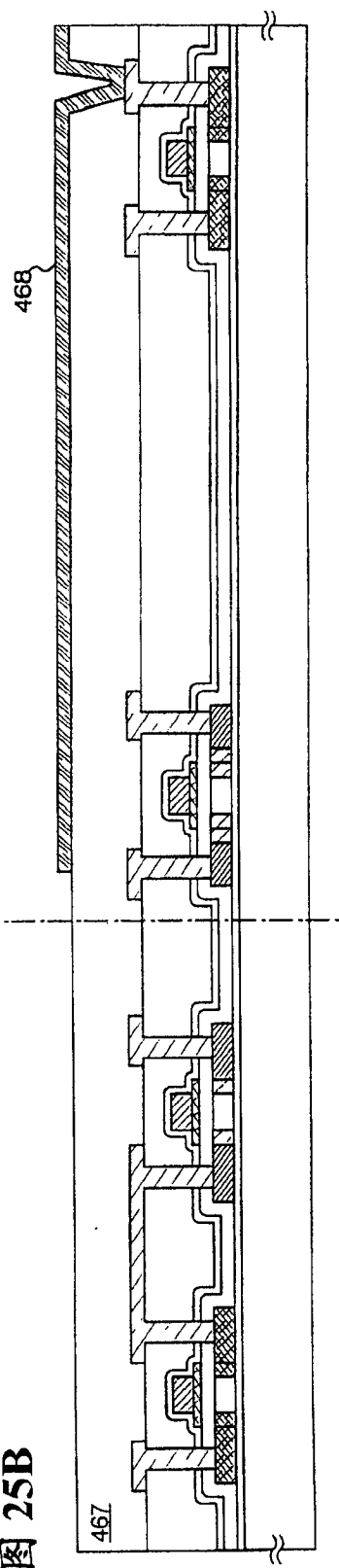


图 25C

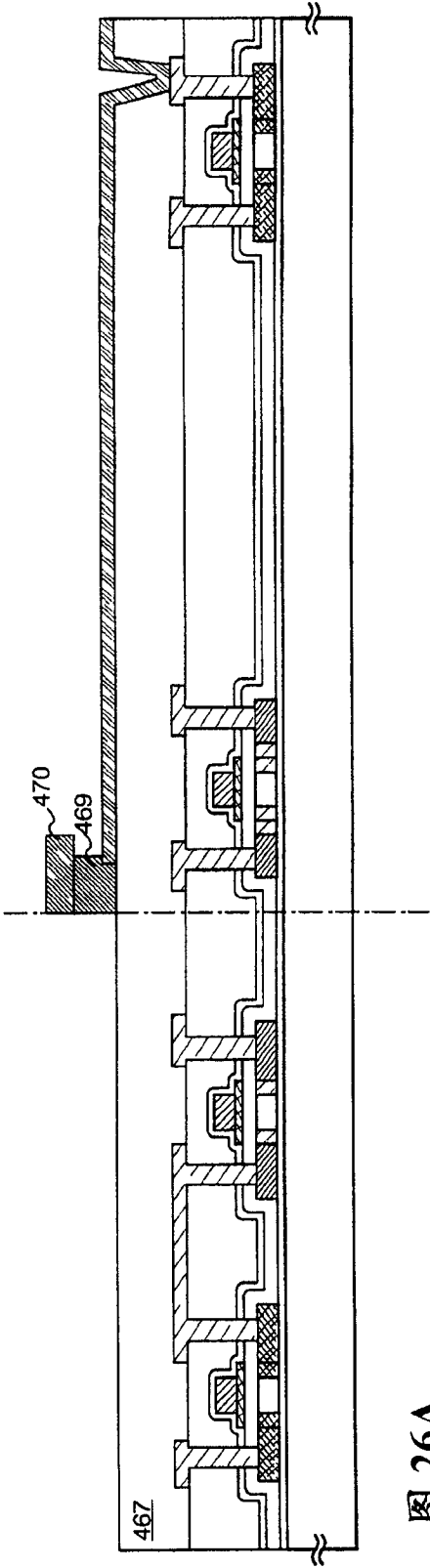


图 26A

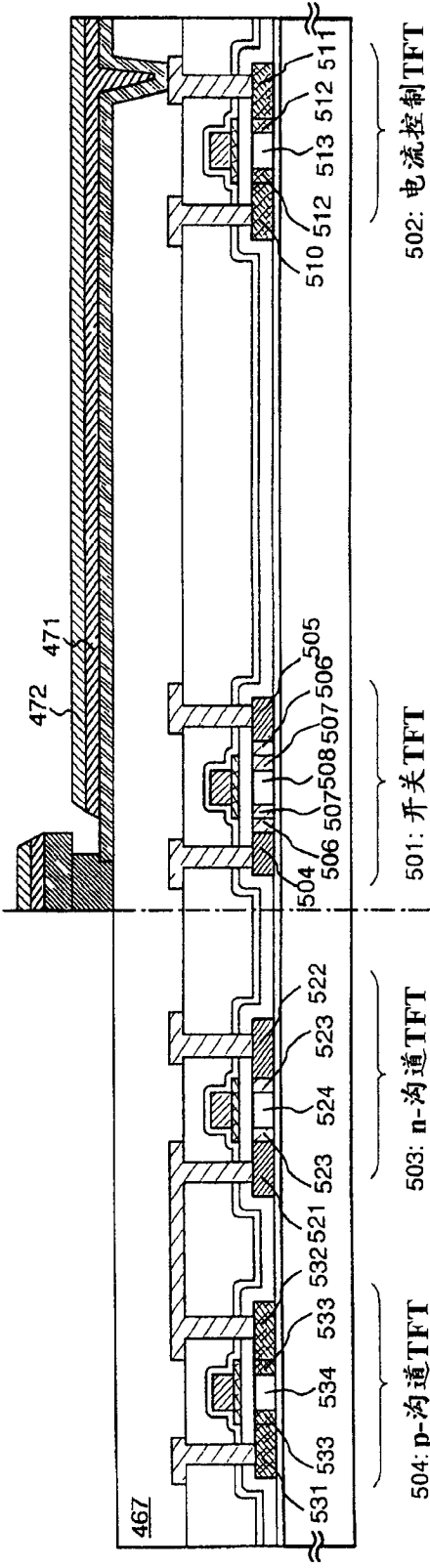


图 26B

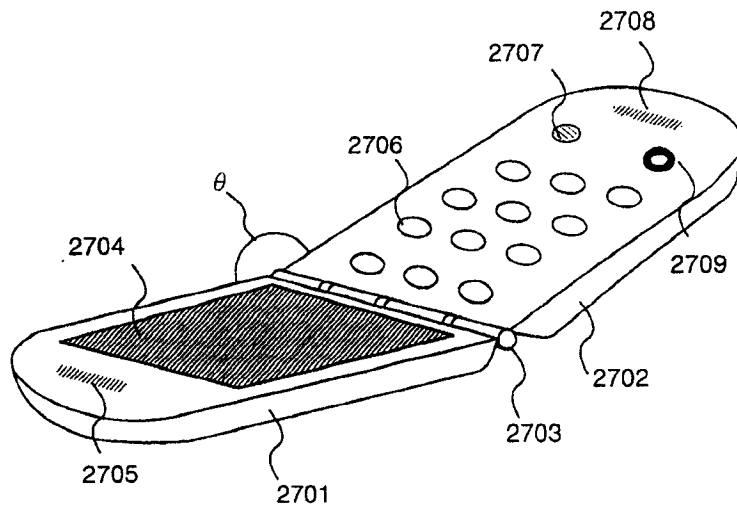


图 27A

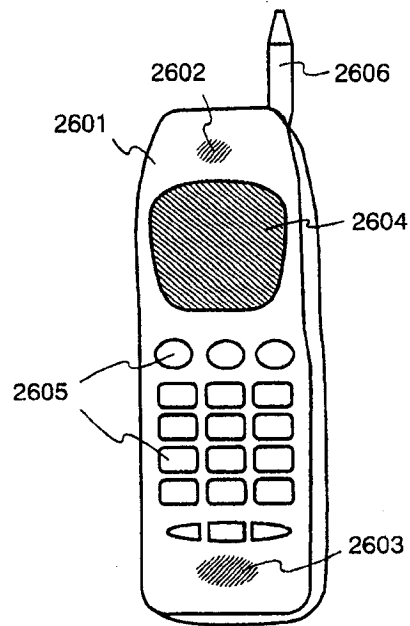


图 27B

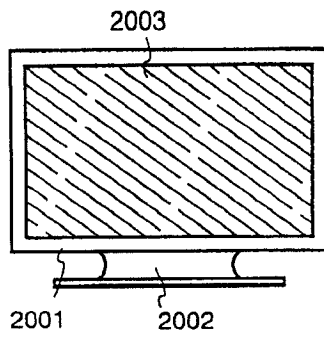


图 28A

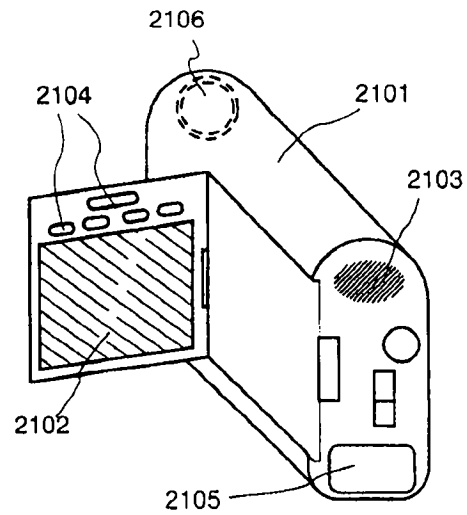


图 28B

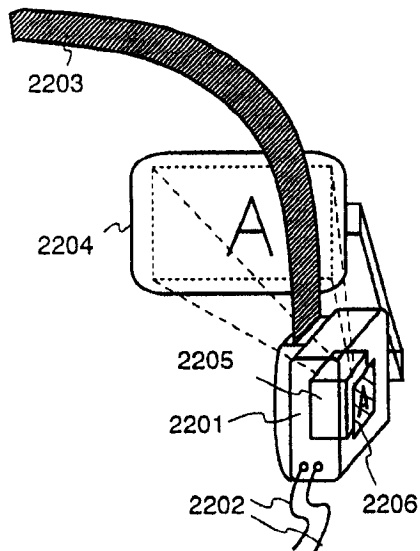


图 28C

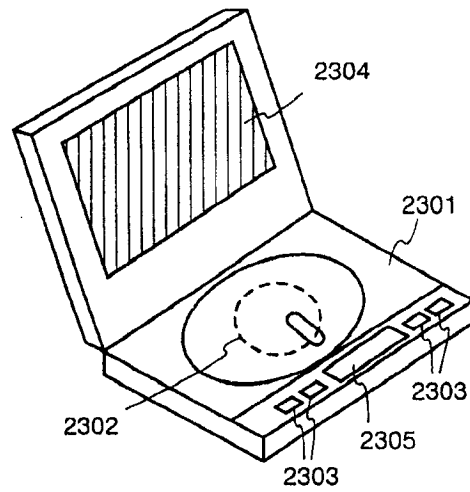


图 28D

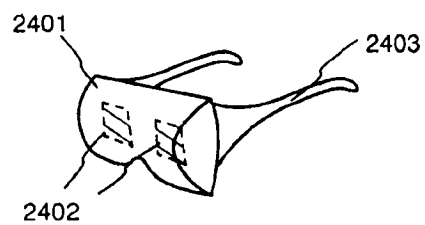


图 28E

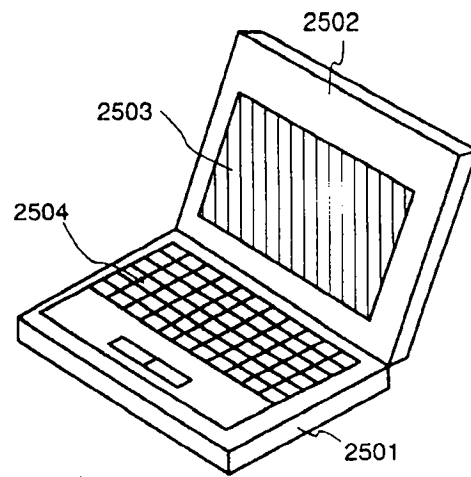


图 28F

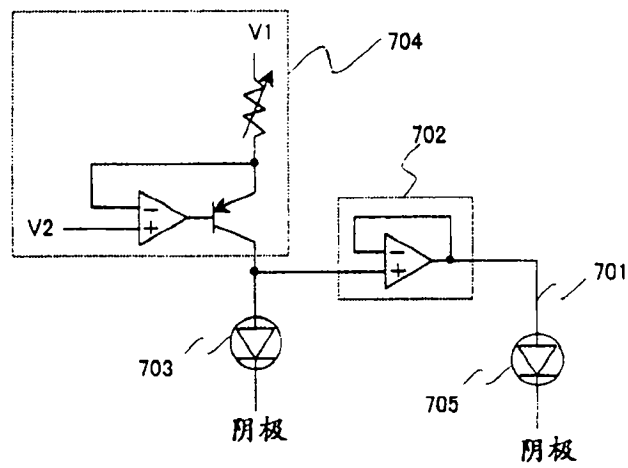


图 29A

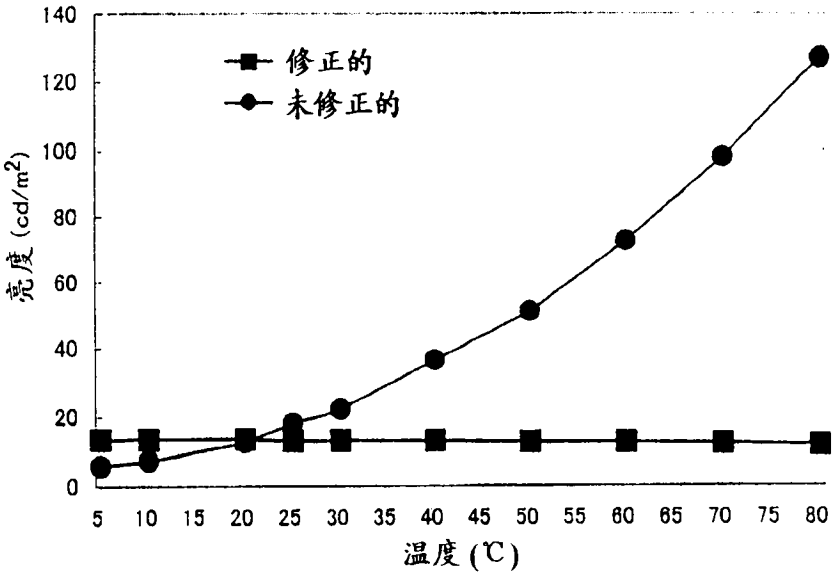


图 29B

专利名称(译)	显示器件		
公开(公告)号	CN1598914B	公开(公告)日	2012-01-11
申请号	CN200410086123.8	申请日	2001-04-18
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	株式会社半导体能源研究所		
当前申请(专利权)人(译)	株式会社半导体能源研究所		
[标]发明人	山崎舜平 小山润 纳光明 长田麻衣		
发明人	山崎舜平 小山润 纳光明 长田麻衣		
IPC分类号	G09G3/30 H05B33/00 G03B19/02 G09F3/00 G09F9/30 G09G3/10 G09G3/20 G09G3/32 G09G5/00 H04B1/00 H04M1/00 H04N5/225 H05B33/14		
CPC分类号	G09G2310/0281 G09G2300/0842 G09G2320/029 G09G2310/027 G09G2330/021 G09G2320/041 G09G2300/0866 G09G3/3266 G09G2320/043 G09G2310/0262 G09G2310/0251 H01L27/32 G09G2330/028 G09G3/3258 G09G3/2022 G09G3/3291 H01L27/3244		
代理人(译)	吴立明 梁永		
审查员(译)	李军		
优先权	2000117045 2000-04-18 JP 2001059511 2001-03-05 JP		
其他公开文献	CN1598914A		
外部链接	Espacenet SIPO		

摘要(译)

本发明的目的是抑制EL显示器的功耗。按照像素部分显示的图像亮度，确定图像的对比度是否要反相，并减少输入到像素部分的数字视频信号的位数，借助于提供具有另一个用来监视温度的EL元件的EL显示器，即使EL层的温度改变，也可使流过EL元件的电流的幅度保持不变。

