



(12) 发明专利

(10) 授权公告号 CN 101789425 B

(45) 授权公告日 2013.02.27

(21) 申请号 200910176350.2

(22) 申请日 2002.11.08

(30) 优先权数据
2001-345273 2001.11.09 JP

(62) 分案原申请数据
02139971.9 2002.11.08

(73) 专利权人 株式会社半导体能源研究所
地址 日本神奈川县厚木市

(72) 发明人 犬饲和隆

(74) 专利代理机构 中国专利代理(香港)有限公司
72001
代理人 朱海煜 李家麟

(56) 对比文件

US 4537471 A, 1985.08.27, 全文.

US 4021798 A, 1977.05.03, 全文.

US 5349366 A, 1994.09.20, 说明书摘要、说明书第 10 栏第 13 行至第 13 栏第 56 行, 图 1.

CN 1290039 A, 2001.04.04, 全文.

审查员 方岩

(51) Int. Cl.

H01L 27/02 (2006.01)

H01L 27/32 (2006.01)

H01L 29/78 (2006.01)

H01L 29/08 (2006.01)

G09F 9/33 (2006.01)

G09G 3/32 (2006.01)

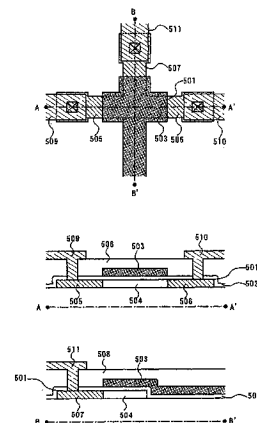
权利要求书 1 页 说明书 26 页 附图 17 页

(54) 发明名称

半导体元件、电路、显示器件和发光器件

(57) 摘要

提供一种能够具有面积小、器件数量少的简单结构、工作消耗电流低和可高效生产率的电流存储电路。电流存储电路应用在电流驱动型显示器件如 OLED 显示器件中, 可以改进像素的孔径比率和显示器件的可靠性并高度功能化显示器件。本发明的特征是使用具有多个漏极或源极的晶体管形状的新半导体元件。当半导体元件用于写入元件和驱动元件中时, 仅通过这两个半导体元件就可以实现读入和存储电流值及输出电流, 因此很容易地显著减少器件所占面积。



1. 一种用于存储电流数据并根据所述电流数据输出电流的电路,包括:
用于选择是否将电流数据信号输入到所述电路的写入元件;以及
用于根据所述电流数据输出电流的驱动元件,
其中在所述写入元件和所述驱动元件的至少一个中使用半导体元件,并且
其中所述半导体元件包括:
在衬底上的半导体层;
栅电极;以及
在所述半导体层与所述栅电极之间的栅极绝缘膜,
其中所述半导体层包括至少三个杂质区域,并且
其中所述至少三个杂质区域与沟道形成区域相接触。
2. 一种用于存储电流数据并根据所述电流数据输出电流的电路,包括:
用于选择是否将电流数据信号输入到所述电路的写入元件;以及
用于根据所述电流数据输出电流的驱动元件,
其中在所述写入元件和所述驱动元件的至少一个中使用半导体元件,
其中所述驱动元件工作在饱和区域,并且
其中所述半导体元件包括:
在衬底上的半导体层;
栅电极;以及
在所述半导体层与所述栅电极之间的栅极绝缘膜,
其中所述半导体层包括至少三个杂质区域,并且
其中所述至少三个杂质区域与沟道形成区域相接触。
3. 一种具有根据权利要求 1 或 2 所述的电路的电子设备,其中所述电子设备选自自由 OLED 显示器件、数字静态照像机、移动式计算机、便携式图像再现设备、护目镜式显示器、摄像机、和移动电话组成的组。
4. 如权利要求 1 所述的电路,还包括用于保持所述驱动元件的栅极电压的电容元件。
5. 如权利要求 2 所述的电路,还包括用于保持所述驱动元件的栅极电压的电容元件。
6. 如权利要求 1 所述的电路,还包括用于保持所述驱动元件的栅极电压的电容元件;
以及用于选择所述电容元件中所保持的电荷的释放的初始化元件。
7. 如权利要求 2 所述的电路,还包括用于保持所述驱动元件的栅极电压的电容元件;
以及用于选择所述电容元件中所保持的电荷的释放的初始化元件。

半导体元件、电路、显示器件和发光器件

[0001] 本申请是申请日为 2002 年 11 月 8 日、申请号为 02139971.9 和发明名称为“半导体元件、电路、显示器件和发光器件”的申请的分案申请。

技术领域

[0002] 本发明涉及半导体元件的配置,该半导体元件包括场效应晶体管类型和使用半导体元件的电路。本发明还涉及发光器件,其中在该发光器件上提供了发光元件和控制该发光元件的半导体元件。或者,本发明涉及显示器件。此外,本发明涉及其上安装了发光器件和显示器件的电子设备。

背景技术

[0003] 近年来,显示图像的发光器件的重要性增加了。作为显示器件,通过使用液晶元件显示图像的液晶显示器件广泛作为各种用途的显示器件,包括蜂窝电话、个人计算机等等,利用液晶显示器件图像质量高、厚度薄和重量轻等有利因素。

[0004] 另一方面,发光器件和使用用作自发光元件的发光元件的发光显示器件也得到发展。该自发光元件包括各种类型的元件广泛分布在有机材料、无机材料、薄膜材料、体材料和弥散材料。

[0005] 特别是,有代表性的自发光元件是有机发光二极管(OLED)元件。使用 OLED 元件作为发光元件的 OLED 显示器件,除了有比常规液晶显示器件厚度薄和重量轻特性外,还具有如第一响应速度、宽视角和低电压驱动等适合动画显示的新特性。因此,由于 OLED 显示器件的广泛应用于如蜂窝电话、便携信息终端(PDA:个人数字助理)、电视和监视器,OLED 显示器件作为下一代显示器件被引起关注。

[0006] 特别是有源矩阵(AM)型 OLED 显示器件可以在大尺寸屏幕上提供高清晰度的显示,而无源矩阵(PM)型 OLED 显示器件则很难实现。更进一步,AM 型 OLED 显示器件比 PM 型 OLED 显示器件工作能耗低和可靠性高。因此,AM 型 OLED 显示器件期望得到实现。

[0007] 为了能将发光器件如 OLED 显示器件在实际中应用,所需具备的各种条件之一是保持发光强度几乎不变。特别是 OLED 器件存在发光强度十分依赖环境温度这一问题。在许多 OLED 器件中,在电压不变的情况下电流量在温度高时增加。流入 OLED 器件的电流量越大,OLED 器件的亮度越强。

[0008] 于是,整个屏幕的显示亮度随温度的变化而改变,OLED 发光器件不稳定和不利于使用。

[0009] 现有 OLED 器件的问题是随时间延续,其发光强度由于光发射而有降低的倾向。尽管发光强度降低的程度主要依赖于 OLED 器件的结构,这也是相当严重的问题。

[0010] 当随时间延续由于光发射量使发光强度降低,从而发光强度不能保持几乎恒定时,发光器件的显示不但作为整体显示亮度不稳定而且在每一像素中还有显示灰度的问题。例如,在静止图像屏幕上的各个像素上的显示长时间后具有显著不同的发光强度,其导致图像“燃烧(burning)”,变得非常难看。

[0011] 特别是在 OLED 显示器件用于通过三种与 R(红)、G(绿)和 B(蓝)对应的发光元件的方法显示彩色图像的情况时,通常使用的“三元色绘画方法”中使用了 OLED 器件,从发射光线中高效率 and 低消耗电流考虑其颜色不同。于是,由于发光强度对温度的依赖程度在颜色之间的不同发生颜色偏移。除此之外,因为各 OLED 器件的发光强度随着时间延续以相应于每种颜色不同的速度降低,造成在发光器件中显示颜色间的颜色偏移。

[0012] 随时间延续 OLED 器件的发光强度下降,在施加到 OLED 器件的电压恒定的情况(恒压驱动)与流入 OLED 器件的电流恒定的情况(恒流驱动)相比,前者下降程度较大。其原因如下。

[0013] 据说 OLED 器件的发光强度 L 通常与流入 OLED 器件的电流量 $I(V)$ 成比例。当比例常数是 $c(V)$,其关系通过 $L = c(V) I(V)$ 表示,其中 V 是当发光强度为 L 所需的施加到 OLED 器件的电压。

[0014] 然而,通过 OLED 器件连续发射光线, $c(V)$ 和 $I(V)$ 都逐渐地下降。这里,在 OLED 器件的恒压驱动的情况中, $c(V)$ 和 $I(V)$ 的同时下降反映到 L 的下降。另一方面,在 OLED 器件的恒流驱动的情况下, $c(V)$ 的下降仅反映到 L 的下降。因此,在恒压驱动中 L 的下降程度大于恒流驱动的下降程度。

[0015] 作为 $c(V)$ 下降的背景,OLED 器件最初只有很小的抵御潮湿、氧、光和热的能力,从而特性的改变和器件自身的恶化倾向容易开始或被引发。然而,器件恶化过程的速度极大依赖于发光材料、电极材料、驱动发光器件的器件结构、生产环境和生产条件。因此,改进以上各项可在一定程度上克服在时间延续时 $c(V)$ 的下降。

[0016] 进一步,OLED 器件发光强度的温度依赖性在恒压驱动中明显较高,而在恒流驱动中却较低。可以认为,在 $L = c(V) I(V)$ 的条件下 $I(V)$ 有较高的温度依赖性而 $c(V)$ 的温度依赖性较低。

[0017] 在以上观点中,由 OLED 发光器件的发光元件的电流驱动而不是电压驱动的灰度显示,必须能使发光元件保持几乎恒定强度,而在时间延续时不显著降低发光强度,和不依赖环境温度的变化。

[0018] 在发光元件而不是 OLED 器件的情况下,通常温度的依赖性在恒流驱动中低于恒压驱动,尽管它还依赖于器件的类型。从这一观点,恒流驱动仍然更可取。

[0019] 在诸如 AM 型 OLED 显示器件的发光器件中,可通过在像素安装电流存储电路实现发光元件的电流驱动。要安装在像素上的电流存储电路可利用诸如薄膜晶体管(TFT)的有源元件来产生。

[0020] 从减少生产成本和降低缺陷率的观点,不仅电流存储电路而且像素中的电路最好有尽可能简单的结构。

[0021] 此外,优选电路所占面积尽可能地小,由于非常需要改进发光面积比率(孔径比率)以便节省能源和稳定光的发射。然而,小发光面积比率需要发光元件为获得预定强度的目的以大电流强度发射光线,因此发光元件将很容易引发特性改变及恶化。

[0022] 用于改进发光面积比率(孔径比率)的最直接和有效的方法是在与发光方向相反一侧的像素中安装电路。然而,此方法在实际上并不是有效的方案,因为最好将电路安装在发光方向相同一侧的像素中以便稳定地生产 OLED 器件。

[0023] 电路面积最好要小的另一个原因是可高度集成高功能化的像素电路。

发明内容

[0024] 综上,本发明的一个目的是提供具有简单结构的发光器件,其中发光元件可以保持几乎恒定的发光强度而不受环境温度影响和当时间延续时发光强度没有大的下降。本发明的另一目的是提供具有简单结构的发光器件,其中所期望的彩色显示可没有任何颜色偏移。本发明的又一目的是提供一种可用于使上述发光器件得到实际应用的半导体元件的结构和一种使用该半导体元件的电路。

[0025] 在发明中,首先提供了发光元件、用于控制发光元件的驱动元件和写入元件。除了发光元件外的元件通常通过 TFT 形成,然而,由于 TFT 数量增加,包括布线的电路面积增加,该方法是不利的。在本发明中电路被简化,通过使用以下新器件使面积减少。

[0026] 上述新元件是具有多个漏极的晶体管的形状,在此说明书中称为多漏极晶体管。换句话说,多漏极晶体管是具有栅电极和至少三个杂质区域的半导体元件。

[0027] 更具体地讲,可以说多漏极晶体管是半导体元件,它具有半导体层、为覆盖半导体层形成的栅极绝缘膜和与栅极绝缘膜接触的栅电极,半导体层具有沟道形成区域和至少三个掺杂杂质的源区或漏区,沟道形成区域与栅电极相互重叠且之间夹有栅极绝缘膜,所述至少三个杂质区域与沟道形成区域相接触。这里假设杂质区域其中一个是源极,其余是漏极。

[0028] 应注意,在某些情况下,多漏极晶体管按照使用的方式适当地称为多源极晶体管或多源极多漏极晶体管。通常,晶体管(特别是 TFT)的源极和漏极常常在结构上相同,可以不必表面上加以明确的区分。因此这里,上述器件统称为多漏极晶体管,包括多源极晶体管和多源极多漏极晶体管。

[0029] 多漏极晶体管的形状,包括尺寸和对称性,没有特别限制。用于产生多漏极晶体管的半导体可为任何形式如复合材料、块材料、非晶体(非结晶形)薄膜和多晶(多-)薄膜等。

[0030] 当前最实用的是使用多晶硅(多晶硅(poly-silicon))制作薄膜半导体用于控制发光元件的驱动元件。多漏极晶体管的各漏极和源极的包括对称或非对称的沟道类型也没有特别限制。

[0031] 本发明还提供使用写入元件和驱动元件的电路。写入和驱动元件其一或两者中使用多漏极晶体管。本发明具有这样的结构有助于简化、减少面积和需要电流存储功能的电路的高集成化。

[0032] 发明还提供显示器件,其中具有提供有电流驱动型显示元件的像素,上述像素包括写入元件和驱动元件,前者用于为像素选择以电流数值形式的视频信号的输入,后者用于控制流入显示元件的电流量,其中写入元件和驱动元件至少有一个中使用半导体元件。当显示元件具有随温度或时间变化而改变其电阻值的特性时,本发明特别有效。即流入显示元件的电流值可以保持恒定,而不依赖于温度或时间的变化,因此可很好地保持发光强度。由于发光元件具有依赖温度或时间变化的特性,因此,显示元件是发光元件最为有效。

[0033] 具有两个漏极的多漏极晶体管特别称为双漏极晶体管。将主要参照具有电流存储功能的像素电路实例对本发明进行描述,其中使用了多晶硅薄膜的双漏极晶体管。

附图说明

[0034] 通过以下参照附图所作的详细描述,将对本发明的其它特征及优点有更清晰的认识,附图中:

[0035] 图 1 表示根据本发明发光器件的结构简图的实例;

[0036] 图 2 表示根据本发明发光器件的像素电路图的实例;

[0037] 图 3 表示输入到栅极信号线的信号时序图;

[0038] 图 4A 表示写入周期期间的像素简图和图 4B 表示显示期间的像素简图;

[0039] 图 5 是表示源极信号线驱动电路的实例的方框图;

[0040] 图 6A 是表示源极信号线驱动电路的实例的方框图,和图 6B 表示源极信号线驱动电路的实例;

[0041] 图 7A 是表示写栅极信号线驱动电路的实例的方框图,和图 7B 是表示初始化栅极信号线驱动电路的实例的方框图;

[0042] 图 8A-C 表示根据本发明的半导体元件结构的实例;

[0043] 图 9A-C 表示根据本发明的半导体元件结构的实例;

[0044] 图 10A-C 表示根据本发明的半导体元件结构的实例;

[0045] 图 11A-D 表示根据本发明的发光器件的制造工艺图;

[0046] 图 12A-D 表示根据本发明的发光器件的制造工艺图;

[0047] 图 13A-C 是根据本发明的发光器件的外观图;

[0048] 图 14A-H 表示根据本发明的电子设备;

[0049] 图 15 表示根据本发明发光器件的像素电路的实例;

[0050] 图 16 表示根据本发明的半导体元件结构的实例;

[0051] 图 17 表示根据本发明的电路结构的实例;

[0052] 图 18A 和 18B 表示通过常规 TFT 方法连接三个节点的实例。

具体实施方式

[0053] (实施例模式 1)

[0054] 图 2 表示根据在本发明的发光器件中的具有电流存储功能的像素电路的实例。

[0055] 图 2 所示的像素 201 具有源极信号线 S_i (S_1 到 S_x 中的一个)、写栅极信号线 P_j (P_1 到 P_y 中的一个)、初始化栅极信号线 E_j (E_1 到 E_y 中的一个)和电源线 V_i (V_1 到 V_y 中的一个)。像素 201 还有写入元件 101、驱动元件 102、初始化元件 103、电容元件 104 和发光元件 105。

[0056] 初始化元件 103 尽管对发明不是必需的但由于其实用性而加到图 2 中。在某些情况下,电容元件 104 可以由没有明确提供的寄生电容替代。

[0057] 除了驱动元件、写入元件、初始化元件、电容元件和发光元件,如需要可以附加元件或电路。

[0058] 发明中,在驱动元件和写入元件中至少一个是多漏极晶体管。然而,它们两个可无需都是多漏极晶体管,其中一个可能是普通晶体管(此后在需要区别时下文称作单漏极晶体管)。图 15 表示的是仅驱动元件是多漏极晶体管的实例。

[0059] 图 2 中,驱动元件和写入元件都使用了双漏极晶体管。为便于区别,双漏极晶体管中的任意一个漏极称作第一漏极,而另一漏极称作第二漏极。对哪个漏极称作第一漏极及

哪个漏极称作第二漏极没有定义。第一和第二漏极可任意地分别地指定。有时很难在源极、第一漏极和第二漏极中依据使用方式区别。在此情况,包括源极的第一和第二漏极任意指定。

[0060] 与在双漏极晶体管中的源极、第一漏极和第二漏极通信的每一沟道部分的长度和宽度可全都任选,无需相等或相对称。此后沟道分别称作源极沟道、第一漏极沟道和第二漏极沟道。这三个沟道共同简称为双晶体管的全部沟道。根据用途,每个沟道的长度及宽度可任意确定。

[0061] 在本实施例模式中,写入元件 101(下文简称写入元件)的双漏极晶体管的所有沟道是 n- 型,驱动元件 102(下文简称驱动元件)的双漏极晶体管的所有沟道是 p- 型和初始化元件 103 的沟道是 n- 型。写入元件 101 和初始化元件 103 可以是 p- 沟道型。此外,驱动元件 102 的所有沟道可以是 n- 型。而且,双晶体管本身的所有沟道无需像原来那样具有相同的型。

[0062] 双漏极晶体管可以通过向栅电极施加的电压控制三个节点的连接。写入元件 101 的栅电极与写栅极信号线 Pj 连接。写入元件 101 的源极、第一漏极和第二漏极分别地与源极信号线 Si、初始化元件 103 的漏极和驱动元件 102 的第一漏极连接(见图 4A)。开关元件 101 具有控制向像素 201 写入信号的功能。

[0063] 驱动元件 102 的栅电极与初始化元件 103 的漏区连接。驱动元件 102 的源区、第一漏区和第二漏区分别地与电源线 Vi、写入器件 102 的第二漏极和发光元件 105 的像素电极连接。驱动元件 102 具有控制流向发光元件电流的功能。

[0064] 发光元件 105 可以是不同种类的器件,例如 OLED 器件、无机发光二极管器件、其它发光二极管器件、无机 EL 器件、其它固体发光元件、FED 器件和其它真空发光元件。在本实施例模式中使用 OLED 器件作为发光元件 105。OLED 器件具有阳极、阴极和夹在阳极与阴极之间的有机发光层。

[0065] 在本实施例模式中,OLED 器件 105 的阳极用作像素电极,阴极用作反电极。当驱动元件 102 的所有沟道是 p- 型时,通常阳极用作像素电极,阴极用作反电极较好。相反,当驱动元件 102 的所有沟道是 n- 型时,通常阴极用作像素电极,阳极用作反电极较好。阳极和阴极的使用并非受到限制,另外的使用方法是可能的。

[0066] OLED 器件 105 可以通过使用已知的发光材料形成有机发光层进行制造。有机发光层具有各种类型的结构,例如单层结构、叠层压结构和中间结构,只要是公知的,每种结构都可在本发明中使用。有机发光层有两种类型的发光:发光(荧光),从单重激发态返回基态;和发光(磷光),从三重激发态返回基态。两种发光都可在本发明中使用。

[0067] 初始化元件 103 的栅电极与初始化栅极信号线 Ej 连接。初始化元件 103 的源极与驱动元件 102 的栅电极连接,漏极与电源线 Vi 相连。

[0068] 电容元件 104 包括两个电极,其中一个与电源线 Vi 连接,而另一个与驱动元件 102 的栅极连接。更具体地讲,包括在电容元件 104 中的两个电极分别与驱动元件 102 的栅极和驱动元件 102 的源极连接。

[0069] 在本实施例模式中,电源线 Vi 的电压(电源电压)和反电极的电压保持恒定值。这样的目的是为了描述方便,而非原有需要。为了改善发光元件的可靠性,可改变电源电压以便在一定期间向发光元件 105 施加反向偏压。

[0070] 在本实施例模式中,像素电极是 OLED 器件的阳极,因此,反电极的电压应是低于电源电压的预定电压值。在像素电极是 OLED 器件的阴极情况下,反电极的电压应是高于电源电压的预定电压值。

[0071] 图 1 表示根据本发明的发光器件的整体结构简图,该器件安装了图 2 所示的像素 201。200 代表像素部分,该像素部分是具有图 2 所示电路的像素所形成的矩阵。202 代表源极信号线驱动电路;203 代表写栅极信号线驱动电路和 204 代表初始化栅极信号线驱动电路。

[0072] 在图 1 中提供了作为一体的源极信号线驱动电路 202、写入栅极线驱动电路 203 和初始化栅极信号线驱动电路 204,但是本发明并不限于这一结构。按照像素 201 的结构可以任意设置源极信号线驱动电路 202、写栅极信号线驱动电路 203 和初始化栅极信号线驱动电路 204 的数量。例如,在像素不设有初始化元件 103(图 1)的结构的情况下,可能提供第二写栅极信号线驱动电路 203 来替代初始化栅极信号线驱动电路 204。

[0073] 源极信号线驱动电路 202、写栅极信号线驱动电路 203 和初始化栅极信号线驱动电路 204 可通过多晶硅 TFT 安装在一片玻璃衬底上。然而,它们的全部或部分可形成在不同于像素部分 200(芯片等)的衬底上,以便通过连接器如 FPC 连接到像素部分 200。

[0074] 虽然图 1 中未表示出,像素部分 200 提供有源极信号线 S1 到 S_x,电源线 V1 到 V_x,写栅极信号线 P1 到 P_y 和初始化栅极信号线 E1 到 E_y。源极信号线 S1 到 S_x 的数量无需与电源线 V1 到 V_x 的数量相同。写栅极信号线 P1 到 P_y 与初始化栅极信号线 E1 到 E_y 的数量无需相同。不需要全部提供这样的布线。可提供除此布线外的不同的布线方式。

[0075] 电源线 V1 到 V_x 保持在预定电压。在本实施例模式中,描述显示单色图像的发光器件的结构,但是本发明可以是显示彩色图像的发光器件。在后者情况下,电源线 V1 到 V_x 的电压的高度不能保持全部相同,以便对应于每种颜色发生电压变化。

[0076] 下面将对根据本发明的上述发光器件的驱动方法参照附图 3 和 4 进行描述。为了便于描述,根据本发明的发光器件的操作通过每条线路的每个像素划分为写入期间 T_a,显示期间 T_d,初始化期间 T_e 和无显示期间 T_u。图 3 表示写栅极信号线和初始化栅极信号线的时序图。写栅极信号线和初始化栅极信号线在此说明书中通称为栅极信号线。在栅极信号线被选中期间,即栅电极连接到栅极信号线的所有半导体元件处于接通的状态,以通表示。相反,在栅极信号线未被选中期间,即栅电极连接到栅极信号线的所有半导体元件处于关断的状态,以断表示。

[0077] 图 3 简单表示了像素 201 的写入期间 T_a,显示期间 T_d,初始化期间 T_e 和无显示期间 T_u 的时序图。在本实施例模式中,在写入期间 T_a 与显示期间 T_d 之间和初始化期间 T_e 与无显示期间 T_u 之间有所区别,但本发明不受这些限制。写入期间 T_a 可包括在无显示期间 T_u 中,初始化期间 T_e 也可包括在显示期间 T_d 中。图 4A 表示在写入期间 T_a 中电流流入像素 201 的方式。图 4B 表示在显示期间 T_d 中电流流入像素 201 的方式。像素 201 所示箭头表示电流的方向。

[0078] 首先,第一行像素写入期间 T_a 一开始,写栅极信号线 P1 被选中,写入元件 101 接通。此时由于初始化栅极信号线 E1 未被选中,初始化元件 103 处于关断状态。然后,电流根据从源极信号线驱动电路 202 输入到像素 201 的视频信号在源极信号线 S1 到 S_x 和电源线 V1 到 V_x 之间流动并经过写入元件 101 和驱动元件 102。

[0079] 将参照图 4A 更详细的描述对写入期间 Ta 中在像素 201 流动的电流。当写栅极信号线 P1 被选中, 写入元件 101 的栅极打开使写入元件 101 接通。然后驱动元件 102 的栅极和第一漏极短路, 导致源极沟道和第一漏极沟道之间组合部分的工作起二极管作用。

[0080] 为了方便, 源极、第 n 个漏极、在源极和第 n 个漏极之间的沟道部分 (源极沟道和第 n 个漏极沟道) 与双漏极晶体管的栅极以下称作双漏极晶体管的第 n 个元件晶体管。驱动元件 102 的源极、第一漏极、其间的沟道部分以及栅极称作驱动元件 102 的第一元件晶体管。

[0081] 当驱动元件 102 的第一元件晶体管起二极管作用时, 从源极信号线 Si 输入到像素 201 的视频信号电流通过写入元件 101 和驱动元件 102 的第一元件晶体管按原样流向电源线 V1 到 Vx。同时, 驱动元件 102 的第一元件晶体管的栅极电压, 响应从源极信号线 Si 输入到像素 201 的视频信号电流, 通过写入元件 101 在电容元件 104 中积聚。在电容元件 104 中积聚的电压是驱动元件 102 的第一元件晶体管的栅极和源极之间的电压 V_{GS} , 因此, 根据电容元件 104 的电压, 驱动元件 102 的第一元件晶体管接通。

[0082] 在写入期间 Ta, 由于驱动元件 102 的第一元件晶体管的栅极与漏极相互连接, 使其工作在饱和区域。因而, 当 V_{GS} 是栅极与源极间电压, μ 是移动程度, C_0 是每单位面积的栅极电容, W/L 是沟道形成区域中的沟道宽 W 和沟道长 L 之比, V_{TH} 是阈值时, 驱动元件 102 的第一元件晶体管的漏极电流 I_{dn} 可由以下公式表示:

$$[0083] \quad I_{dn} = \mu C_0 W/L (V_{GS} - V_{TH})^2 / 2.$$

[0084] 以上公式中 μ 、 C_0 、 W/L 和 V_{TH} 都是根据各个元件所确定的固定值。因此, 当 μ 和 V_{TH} 在各自元件中分散时, 所有元件的值不会总是相等, 即使对于相同的 V_{GS} , I_{dn} 情况也是如此。然而, 保持驱动元件 102 的第一元件晶体管的漏极电流 I_{dn} 等于视频信号电流 I_{vd} , 可不管 μ 和 V_{TH} 的分散使驱动元件 102 的第一元件晶体管的所有 I_{dn} 相等。

[0085] 当第一行像素的写入期间 Ta 一结束, 就完成对写栅极信号线 P1 的选择。然后开始显示期间 Td。由于在显示期间 Td 写栅极信号线 P1 未被选择, 所以写入元件 101 处于关断状态。由于在显示期间 Td, 初始化栅极信号线 E1 未被选择, 所以初始化元件 103 也处于关断状态。

[0086] 参照图 4B 描述在显示期间 Td 中像素 201 中电流的流动。在写入期间 Ta 中所确定的 V_{GS} 也由电容元件 104 保持在驱动元件 102 的栅电极中。然而, 由于在显示期间 Td 写入元件 101 处于关断状态, 电流没有流向驱动元件 102 的第一元件晶体管而是通过第二元件晶体管流向发光元件。

[0087] 驱动元件 102 的第二元件晶体管工作在饱和区域。为了满足这一条件, 需要预先恰当设置写入像素的视频信号电流 I_{vd} 和反电极电压。

[0088] 驱动元件 102 的第二元件晶体管的漏极电流 I_{dn} 由于工作在饱和区域, 由公式 $I_{dn} = \mu C_0 W/L (V_{GS} - V_{TH})^2 / 2$ 表示。按照 $I_{dn} = \mu C_0 W/L (V_{GS} - V_{TH})^2 / 2$, 漏极电流 I_{dn} 必须取决于 μ 、 V_{TH} 此类值。另一方面, 在写入中设置 V_{GS} 以使第一元件晶体管的漏极电流 I_{dn} 为 I_{vd} 。因此, 当每个像素中的驱动元件 102 内的第一元件晶体管和第二元件晶体管的 μ 、 V_{TH} 等的数值相等时, 在每个像素中的驱动元件 102 的第二元件晶体管之间的 μ 、 V_{TH} 等的分散, 并不反应在第二元件晶体管的漏极电流 I_{dn} 。

[0089] 这就是说, 对于控制 μ 、 V_{TH} 等的分散的必要性, 可以从对发光器件的整个屏幕的

各像素的驱动元件 102 大大地减少到对每个像素中驱动元件 102 的第一元件晶体管和第二元件晶体管之间的部分。而且,在双漏极晶体管中第一元件晶体管和第二元件晶体管的 μ 、 V_{TH} 等的分散原来就很小。

[0090] 因此,在显示期间 T_d ,驱动元件 102 的第二元件晶体管的漏极电流 I_{dn} 适当地对应于视频信号电流 I_{vd} 。即适当的预定电流从电源线 V_i 通过驱动元件 102 的第二元件晶体管流向发光元件 105 的反向电源。适当流到发光元件 105 的电流引起发光元件 105 以一定强度发光。当然,当漏极电流 I_{dn} 等于零时,发光元件 105 不发光。

[0091] 在原理上视频信号电流 I_{vd} 应是适当的电流值。视频信号的内容是最暗的等级“无光”的情况是例外。在这一情况中,视频信号只是需要关断驱动元件 102 的元件晶体管,以使电流值的数据满足需要。

[0092] 当驱动元件的第一漏极沟道和第二漏极沟道的沟道长度和宽度相等时,在写入期间读入的视频信号电流 I_{vd} 与在显示周期中提供给发光元件的驱动电流 I_{e1} 相等。在写入期间读入的视频信号电流 I_{vd} 与在显示周期中提供给发光元件的驱动电流 I_{e1} 的比值可通过有目的地设置第一漏极和第二漏极的沟道长度和宽度不相等来加以调整(见图 16)。

[0093] 这样的比值调整显著地方便了实际使用。例如,当使用小型且非常复杂的发光显示器件以低强度进行显示时,在显示期间提供给发光元件的驱动电流 I_{e1} 变得极小。这因为,由于例如寄生电容的载荷,在显示期间写入像素是不可能的,除非使视频信号电流 I_{vd} 大于 I_{e1} 。

[0094] 当写入期间 T_a 完成了第一行像素时,写栅极信号线 P2 被选择,以使开始第二行像素的写入期间 T_a 。在第二行像素接通写入元件 101。由于初始化栅极信号线 E2 未被选择,初始化元件 103 处于关断状态。视频信号电流根据从源极信号线驱动电路 202 输入到像素 201 的视频信号在信号线 S1 到 S_x 和电源线 V1 到 V_x 之间流动并经过第二像素行中的写入元件 101 和驱动元件 102。

[0095] 此后,完成了第二行像素的写入期间 T_a 以使显示期间 T_d 开始。在显示期间 T_d ,视频信号电流 I_{vd} 除了存储在第一行像素中外还存储在第二行像素中,发光元件 105 以预定的强度发光。当完成了第二行像素的写入期间 T_a 时,开始第三行像素的写入期间 T_a 。

[0096] 然后,重复这一操作,开始第三行像素的显示期间 T_d 的同时开始第四行像素的写入期间 T_a ,完成第四行像素的写入期间 T_a ,然后,开始第四行像素的显示期间 T_d 同时开始第五行像素的写入期间 T_a ,……。直到依次完成第 y 行即最后一行像素写入期间 T_a 时,完成了对于一帧的整个写入期间。

[0097] 视觉上,在一帧的显示期间 T_d ,图像在时间上是重叠的,使之看上去为一整体。因而,在一帧的整个显示期间 T_d 显示一帧图像是可能的。典型的,在动态图像显示中,图像的显示是 60Hz 驱动,即每秒 60 帧。

[0098] 以上的整个操作没有初始化元件 103 的参与。在存在任何初始化元件 103 的情况下,可进一步加上以下的初始化操作。当不存在初始化操作时,每帧图像连续地显示,使得出现动态图像显示有点变差以至图像的运动不够平滑的问题。这种动态图像质量的变差可通过初始化操作中在各帧之间提供不显示间隔加以轻松有效地抑制。

[0099] 初始化操作通过从初始化栅极信号线驱动电路 204 输出的栅极信号进行控制。首先,根据初始化栅极信号线驱动电路 204 输出的栅极信号,选择初始化栅极线 E1 的第一行,

以开始第一行像素的初始化期间 T_e 。一旦选择初始化栅极线 E1, 初始化元件 103 就接通。然后电源线 V_1 到 V_x 的电压通过初始化元件 103 施加到驱动元件 102 的栅电极。从而迫使驱动元件 102 关断, 不再向发光元件 105 提供电流, 而使发光元件 105 停止发光。

[0100] 之后, 将要被选择的初始化栅极信号从第一行的 E1 转移到第二行的 E2。从而完成第一行的初始化期间 T_e , 并开始了非显示期间 T_u 。同时开始第二行像素的初始化期间 T_e 。

[0101] 一旦选择初始化栅极信号线 E2, 第二行像素中的初始化元件 103 接通。由于写栅极信号线 P2 未选择, 写入元件 101 处于关断状态。此时恒定电源线 V_1 到 V_x 的电压通过初始化元件 103 添加到驱动元件 102 的栅电极。然后驱动元件 102 关断不再向发光元件 105 提供电流, 使发光元件 105 停止发光。

[0102] 上述过程后, 将被选择的初始化栅极信号线从第二行的 E2 转移到第三行的 E3。操作如此重复, 初始化期间 T_e 依次开始直到第 y 行像素, 完成初始化期间 T_e 后开始非显示期间 T_u 。初始化操作就这样在所有像素中执行。

[0103] 在通过初始化元件 103 执行初始化操作的情况中, 一帧周期包括写入期间 T_a 、显示期间 T_d 、初始化期间 T_e 和非显示期间 T_u , 显示一帧图像。一帧周期完成后, 下一帧周期开始以重复上述操作。通过在初始化操作中在各帧之间提供不显示间隔, 可以容易有效地改善动态图像的质量。在一帧周期内初始化期间 T_e 和非显示期间 T_u 不是必不可少的。例如, 对静态图像可省略初始化期间 T_e 和非显示期间 T_u , 可仅对动态图像设置初始化期间 T_e 和非显示期间 T_u 。

[0104] 每一像素的灰度根据在写入期间 T_a 和显示期间 T_d 期间流入发光元件 105 的电流而定。按照从源极信号线驱动电路 202 输入到像素 201 的视频信号电流 I_{vd} 对电流值进行控制。这意味着有 n 个灰度的视频信号电流 I_{vd} 能够显示具有 n 个灰度的图像。通常所说 OLED 器件的发光强度 L 是与流入 OLED 器件的电流 $I(V)$ 成比例的, 如公式 $L = c(V) I(V)$ 表示。因此, 具有 n 个灰度的视频信号电流 I_{vd} 通常有是成比例分配的 n 个数值。

[0105] 如上所述, 图 2 所示的像素电路结构可使流入诸如发光器件中 OLED 器件的发光元件的电流保持良好状态, 即使如下情况也是如此: 发光元件的电阻依赖环境温度的情况, 随时间延续发光元件的电压驱动降低发光强度的情况。使流入发光元件的电流保持良好能使发光强度保持良好。其结果, 在分别形成 RGB 中各子像素类型的彩色显示器件中可避免颜色漂移。

[0106] 即使在像素间用于控制流入发光元件的电流的驱动元件 102 的特性有所不同, 图 2 所示的像素电路结构中的发光元件的电流驱动也能防止发生流入发光元件的电流在像素之间有明显不同现象, 以抑制显示屏的亮度不均。

[0107] 此外, 流入发光元件的电流可保持在期望数值, 可避免由布线电阻造成电位下降引起的灰度变化。与发光元件的电压驱动比较这又是一个优点。

[0108] 多漏极晶体管是可有效用于电路中的新型器件, 该电路很难仅由单漏极晶体管组成, 或有可能仅由单漏极晶体管组成但可能会复杂化或需要较大面积。如图 2 和 15 所示的多漏极晶体管的实例是包括写入元件和驱动元件的发光器件的像素电路, 其中在两个元件的一个中或两个中使用多漏极晶体管。

[0109] 包括写入元件和驱动元件的电流存储电路, 其中在两个元件的一个中或两个中使用多漏极晶体管 (如图 17 所示实例), 不仅可广泛地用于发光器件的像素电路, 而且还应

用于电流信号缓冲器。例如,可在发光器件的源极信号线驱动电路 202 中(图 1)提供使用具有多漏极晶体管的电流存储电路的电流信号缓冲器。

[0110] 在某些情况,还可将电流存储电路应用于使用非发光元件而不是图 2 所示的发光元件的显示器件中。

[0111] (实施例模式 2)

[0112] 在实施例模式 1 中,对根据本发明的半导体多漏极晶体管、使用多漏极晶体管的电流存储电路和在像素中使用电流存储电路的发光器件等每种实例进行了描述。在实施例模式 1 中描述的发光器件中,视频信号是模拟电流值(下文称为模拟驱动),但可使用数字化视频信号用于驱动(下文称为数字驱动)。

[0113] 在使用数字视频信号的情况下,灰度是以将输入的二进制数字编码的。这是一种简单有效的显示灰度的方法,以按原样将编码的二进制视频信号写入像素进行灰度显示,并依据二进制码来控制发光的时间和区域,而所发光的强度保持恒定。在实施例模式 2 中,简单地描述依据二进制码(数字时间灰度方法)对发光的时间进行控制的方法的实例。进一步的细节可参阅日本专利申请 No. 359032/2000。

[0114] 在实施例模式 2 中,使用图 2 所示的像素电路。在数字时间灰度方法中,可通过在一帧周期内重复写入期间 Ta 和显示期间 Td 来显示图像。

[0115] 例如,在通过 n 位的视频信号进行图像显示的情况中,在一帧周期至少提供有 n 个写入期间和 n 个显示期间。n 个写入期间(Ta1 到 Tan)和 n 个显示期间(Td1 到 Tdn)对应于视频信号的相应位。

[0116] 而且,可能但不是必需,在一帧周期内提供不大于 n 的初始化期间和不大于 n 的非显示期间。由于考虑到电流 TFT 的生产技术,很难制造实用的显示器件和发光器件,在这种显示器件和发光器件中,信号线驱动电路安装在玻璃衬底上,而不为至少较低位提供初始化期间和不显示期间。进一步的细节可参阅日本专利申请 No. 257163/2001。

[0117] 在写入期间 Tam(其中 m 是 1 到 m 间任意数)后,出现对应上述位的显示期间 Tdm。在为该位提供初始化期间 Tem 和不显示期间 Tum 的情况,将出现随后的初始化期间 Tem 和不显示期间 Tum。一系列的期间包括写入期间 Ta、显示期间 Td、初始化期间 Te 和不显示期间 Tu(至于初始化期间 Te 和不显示期间 Tu,仅限于存在的情况)称为子帧周期 SF。包括相应于第 m 位的写入期间 Tam 和显示期间 Tdm 的子帧周期为 SFm。

[0118] 子帧周期 SF1 到 SFn 的长度的比值应满足 $SF1 : SF2 : \dots : SFn = 2(0) : 2(1) : \dots : 2(n-1)$ 。

[0119] 在每个子帧周期,发光元件是否发光都是通过数字视频信号的每一位进行选择。控制在一帧周期内发光的显示期间的总长度,以便控制灰度的数量。

[0120] 具有长显示期间的子帧周期可划分几段以利于改进图像显示质量。

[0121] 像素电路和驱动电路的操作几乎与实施例模式 1 的情况相同。仅需要源极信号线驱动电路在发光元件发光时准确地输出预定的电流数值。其结果,与实施例模式 1 的需要相应于灰度数的模拟电流值的情况比较,具有结构大大简化的优点。当停止发光元件发光的信号从源极信号线驱动电路输出时,与实施例模式 1 中零灰度的信号输出时一样,电流值的数据是足够的。

[0122] (实施例 1)

[0123] 在本实施例中将对图 1 所示源极信号线驱动电路 202 的实例进行描述。源极信号线驱动电路 202 能够向源极信号线 S1 到 Sx 分别地施加相应于输入到像素 201 (信号电流 I_{vd}) 的视频信号电压大小的电流。在本实施例, 将参照图 5 首先描述数字驱动情况下源极信号线驱动电路 302 的实例。其次参照图 6A 和 6B 描述模拟驱动情况下源极信号线驱动电路 402 的实例, 之后参照图 7A 和 7B 描述栅极信号线驱动电路的实例。

[0124] 首先, 参照图 5 描述数字驱动情况下源极信号线驱动电路 302 的实例。源极信号线驱动电路 302 具有移位寄存器 302a、可以存储数字视信号的锁存器 (A) 302b、锁存器 (B) 302c 和电压 - 电流转换器电路 (V/C 转换器电路) 302d。

[0125] 时钟信号 (CLK) 和起动脉冲信号 (SP) 被输入到移位寄存器 302a。移位寄存器 302a 接着产生时间信号, 用于根据时钟信号 (CLK) 和起动脉冲信号 (SP) 对视频信号采样。锁存器 (A) 302b 从视频信号线读取, 并根据相应的时间信号存储视频信号。

[0126] 锁存器 (B) 302c 根据锁存脉冲时间读取存储在锁存器 (A) 302b 中的视频信号以便存储。锁存器 (B) 302c 读取数据后, 当读取的数据表示通时, V/C 转换器电路 302d 输出预定的电流数据。当读取的数据表示断时, 可输出其它预定的电流数据, 但更有效和可取的是输出电压数据。

[0127] 在数字驱动方法中, 驱动操作是在发光元件的下列两个状态下执行的: 接通状态 (其中亮度是 100%) ; 和关断状态 (其中亮度是 0%)。根据源极信号线驱动电路的上述结构, 数字驱动发光器件通过使发光元件在接通和关断状态之间切换来表示灰度。

[0128] 下面, 参照图 6A 和 6B 描述模拟驱动情况下源极信号线驱动电路 402 的实例。在本实施例中图 6A 所示的源极信号线驱动电路 402 具有移位寄存器 402a、缓冲器 402b、采样电路 402c 和电流转换器电路 402d。

[0129] 时钟信号 (CLK) 和起动脉冲信号 (SP) 被输入到移位寄存器 402a。移位寄存器 402a 接着产生时间信号, 用于根据时钟信号 (CLK) 和起动脉冲信号 (SP) 对视频信号采样。

[0130] 在缓冲器 402b 得到缓冲和放大的时间信号被输入到采样电路 402c。如需要, 可提供电平移位器替代缓冲器来放大时间信号的电压。也可同时提供缓冲器和电平移位器, 相反, 可两者均不提供以便不对时间信号进行特殊放大。

[0131] 采样电路 402c 根据响应必要性放大的各时间信号读视频信号, 以便将视频信号传送给 V/C 转换器电路。

[0132] 图 6B 表示采样电路 402c 和电流转换器电路 402d 的具体结构。采样电路 402c 在端点 410 连接到缓冲器 402b 的输出部分。

[0133] 采样电路 402c 有多个开关 411。每个开关 411 与时间信号同步地从视频信号线 406 采样模拟视频信号以便将被采样的信号传送给下一个电流转换器电路 402d。在图 6B 中, 仅有一个与包括在采样电路 402c 中的开关 411 之一相连接的电流转换器电路, 其表示为电流转换器电路 402d。然而, 图 6B 所示其它电流转换器电路 402d 分别在各开关 411 后连接。

[0134] 在本实施例中, 仅有一个晶体管用作开关 411, 但该结构并不受本实施例的限制, 只要开关 411 是一个可以与时间信号同步地采样模拟视频信号的开关即可。

[0135] 被采样的模拟视频信号被输入到包括在电流转换器电路 402d 中的电流输出电路 412。电流输出电路 412 输出相应于输入的视频信号电压 (信号电流 I_{vd}) 的电流。图 6A 和

6B中的电流输出电路包括放大器和晶体管。然而,本发明不限于上述结构,仅要求电路能够输出具有与输入的视频信号相应数值的电流。

[0136] 信号电流 I_{vd} 被输入到也包括在电流转换器电路 402d 中的复位电路 417。复位电路 417 具有两个模拟开关 413 和 414、反相器 416 和电源 415。

[0137] 模拟开关 414 受到复位信号 (Res) 的控制,同时通过由反相器 416 反相的复位信号 (Res) 控制模拟开关 413。因而,模拟开关 413 和模拟开关 414 分别与反相的复位信号和前面的复位信号同步操作,因此当一个接通时另一个关断。

[0138] 当模拟开关 413 处于接通状态时,信号电流被输入到源极信号线。另一方面,当模拟开关 414 处于接通状态时,电源 415 的电压施加到源极信号线以使源极信号线复位。电源 415 的电压最好与像素中提供的电源线电压几乎相等。在源极信号线复位状态,流入源极信号线的电流越接近于零越好。

[0139] 源极信号线最好在回扫期间复位。然而,如必要时,也可在除了回扫期间的期间复位源极信号线,只要在该期间未显示图像。

[0140] 例如,可使用另一个电路如译码器电路替代移位寄存器以便选择源极信号线。

[0141] 现在要参照图 7A 和 7B 描述写栅极信号线驱动电路 203 和初始化栅极信号线驱动电路 204 的结构。

[0142] 图 7A 是表示写栅极信号线驱动电路 203 结构的方框图。写栅极信号线驱动电路 203 具有移位寄存器 203a 和缓冲器 203b。在某些情况,写栅极信号线驱动电路 203 可能还具有电平移位器并可不具有缓冲器 203b。

[0143] 在写栅极信号线驱动电路 203 中,通过输入时钟信号 CLK 和起动脉冲信号 SP 到移位寄存器 203a 而依次产生时间信号。分别产生的时间信号通过缓冲器 203b 被缓冲和放大以便提供给相应的写栅极信号线。

[0144] 写栅极信号线与一行像素中的写入元件 101 的栅电极连接。由于一行像素中的写入元件 101 应同时接通,所以使用缓冲器 203b 以利于大量电流流动。

[0145] 图 7B 是表示初始化栅极信号线驱动电路 204 结构的方框图。初始化栅极信号线驱动电路 204 具有移位寄存器 204a 和缓冲器 204b。在某些情况下,初始化栅极信号线驱动电路 204 可能还具有电平移位器并可不具有缓冲器 204b。

[0146] 在初始化栅极信号线驱动电路 204 中,通过输入时钟信号 CLK 和起动脉冲信号 SP 到移位寄存器 204a 而依次产生时间信号。分别产生的时间信号通过缓冲器 204b 被缓冲和放大以便提供给相应的初始化栅极信号线。

[0147] 初始化栅极信号线与一行像素的初始化元件 103 的栅电极连接。由于一行像素中的初始化元件 103 应同时接通,所以使用缓冲器 204b 以利于大量电流流动。

[0148] 此外,例如,还可使用另一个电路如译码器电路替代移位寄存器以便能够选择栅极信号线(扫描线)。

[0149] 写栅极信号线驱动电路 203 和初始化栅极信号线驱动电路 204 的结构,尽管在本实施例中相同,但可有所不同。用于驱动根据本发明的发光器件的源极信号线驱动电路、写栅极信号线驱动电路和初始化栅极信号线驱动电路,其结构不受本实施例中所作描述的限制。

[0150] 本实施例中的结构可与实施例模式 1 和 2 中的两者或其中之一的任意组合来实

现。

[0151] (实施例 2)

[0152] 参考图 8A-C 在本实施例中描述根据本发明的用于发光器件的半导体元件的实例。图 8A 是根据本发明的半导体元件的顶视图。图 8B 是沿图 8A 所示的虚线 A-A' 的剖面图。图 8C 是沿图 8A 所示的虚线 B-B' 的剖面图。

[0153] 根据本发明的半导体元件具有半导体层 501、与半导体层 501 接触的栅极绝缘膜 502 和与栅极绝缘膜 502 接触的栅电极 503。半导体层 501 具有沟道形成区域 504 和杂质区域 505、506 和 507, 该杂质区域添加了给予导电性的杂质。典型的杂质实例是对于 p- 沟道型的硼, 对于 n- 沟道型的磷。栅电极 503 与沟道形成区域 504 相互重叠且之间夹有栅极绝缘膜。

[0154] 杂质区域 505、506 和 507 分别地与沟道形成区域 504 接触。在本实施例中, 所有杂质区域分别地与沟道形成区域 504 接触, 但是本发明不受此结构的限制。可在杂质区域和沟道形成区域之间提供低浓度杂质区域 (LDD 区域), 该区域中的杂质浓度低于该杂质区域的杂质浓度, 并提供不与栅电极重叠且未添加杂质的区域 (偏移区域 offset region)。

[0155] 在栅极绝缘膜 502 上形成绝缘膜 508 以覆盖半导体层 501 的杂质区域 505、506 和 507。形成连接布线 509、510 和 511 以便通过绝缘膜 508 和栅极绝缘膜 502 中形成的接触孔分别地与杂质区域 505、506 和 507 相连接。在图 8A-C 中, 栅极绝缘膜 502 覆盖了杂质区域 505、506 和 507, 但本发明不受这一结构的限制。杂质区域 505、506 和 507 不是必须被栅极绝缘膜 502 覆盖, 也可能露出。

[0156] 在图 8A-C 所示的半导体元件中, 提供给栅电极 503 的电压, 同时控制相应的连接布线 509、510 和 511 之间的电阻。

[0157] 使用图 8A-C 所示半导体元件的最简单的方法是同时连接或打开三个节点, 即具体地节点 509、510 和 511。在本说明文件中只要没有单独说明, “连接” 一词是指电连接。

[0158] 然而, 利用多漏极晶体管的方式不受上述限制。例如, 也可设置节点 509 在高电位, 节点 510 在低电位和节点 511 在中间电位, 用节点 511 与栅电极 503 连接, 从而, 有选择地使电流在节点 509 和 510 之一以及节点 511 之间流动。

[0159] 通常, 为了通过单漏极晶体管控制三个节点的连接需要两个以上的晶体管。在图 18A 和 18B 描述了以上的实例。然而, 根据本发明, 使用多漏极晶体管可使总面积缩小, 该面积由半导体元件如晶体管所占据。其结果, 将根据本发明的半导体元件应用于显示器件的像素电路, 可以不降低像素的孔径比率而使得显示器件高度精细或高度功能化。

[0160] 本实施例中的结构可在实际中与实施例模式 1 和 2 和实施例 1 中的全部或其中之一的任意组合实现。

[0161] (实施例 3)

[0162] 本实施例中要描述根据本发明的半导体元件, 其在与连接布线连接的各杂质区域之间提供两个或两个以上的沟道形成区域, 其具有所谓的多栅极结构。本实施例描述的半导体元件具有双栅极结构, 其中在各连接布线之间提供两个沟道形成区域, 但本发明不限于双栅极结构, 并可能具有多栅极结构, 其中在各布线之间提供三个或三个以上的沟道形成区域。

[0163] 现在将参照图 9A-C 对本实施例中的半导体元件的结构进行描述。图 9A 是根据本

发明用于发光器件的半导体元件的顶视图。图 9B 是沿图 9A 所示的虚线 A-A' 的剖面图。图 9C 是沿图 9A 所示的虚线 B-B' 的剖面图。

[0164] 根据本发明的半导体元件具有半导体层 601、与半导体层 601 接触的栅极绝缘膜 602 和与栅极绝缘膜 602 接触的栅电极 603a、603b 和 603c。栅电极 603a、603b 和 603c 相互电连接,在本实施例中所有栅电极形成栅极布线 613 的一部分。半导体层 601 具有沟道形成区域 604a、604b 和 604c 和杂质区域 605、606、607 和 612,该杂质区域添加有给予导电性的杂质。典型的杂质实例是对 p- 沟道型为硼,对 n- 沟道型为磷。

[0165] 栅电极 603a 与沟道形成区域 604a 相互重叠且之间夹有栅极绝缘膜 602。栅电极 603b 与沟道形成区域 604b 相互重叠且之间夹有栅极绝缘膜 602。栅电极 603c 与沟道形成区域 604c 相互重叠且之间夹有栅极绝缘膜 602。

[0166] 杂质区域 605、606 和 607 分别地与沟道形成区域 604a、604b 和 604c 接触。杂质区域 612 与所有的沟道形成区域 604a、604b 和 604c 接触。因此,在杂质区域 605 和 606 之间提供两个沟道形成区域 604a 和 604b,在杂质区域 606 和 607 之间提供两个沟道形成区域 604b 和 604c,并在杂质区域 607 和 605 之间提供两个沟道形成区域 604c 和 604a。

[0167] 在本实施例中,所有杂质区域分别地与沟道形成区域接触,但是发明不限于此结构。可在杂质区域和沟道形成区域之间提供低浓度杂质区域 (LDD 区域),该区域中的杂质浓度低于该杂质区域的杂质浓度,和可提供不与栅电极重叠且其中没有添加杂质的区域 (偏移区域)。

[0168] 在栅极绝缘膜 602 上形成绝缘膜 608 以覆盖半导体层 601 的杂质区域 605、606 和 607。形成连接布线 609、610 和 611 以便通过绝缘膜 608 和栅极绝缘膜 602 中形成的接触孔分别地与杂质区域 605、606 和 607 相连接。在图 9A-C 中,栅极绝缘膜 602 覆盖了杂质区域 605、606 和 607,但发明不限于这一结构。杂质区域 605、606 和 607 不是必须被栅极绝缘膜 602 覆盖,也可能露出。

[0169] 在图 9A-C 所示的半导体元件中,提供给栅电极 603a、603b 和 603c 的电压控制各自的连接布线 609、610 和 611 之间的电阻。

[0170] 在图 9A-C 所示半导体元件中,三个节点,即具体地连接布线 609、610 和 611,可在同一时间连接。

[0171] 上述结构可使半导体元件的面积小。结果是,将根据本发明的半导体元件应用于显示器件的像素电路,可使像素中半导体元件所占据面积保持小,从而在不降低像素的孔径比率的情况下使显示器件高度精细或高度功能化。例如,在使用具有双栅极的三个端点的晶体管的情况时,三个节点的连接的控制如图 18B 所示。然而在此情况中,与图 9A 所示的开关元件相比其所占面积明显变大。

[0172] 而且,在多栅极结构中,与单栅极结构相比关断电流可使结构更加微观。因此,多栅极结构更适合于晶体管用作开关元件的情况。

[0173] 本实施例中的结构可采用与实施例模式 1、2 和实施例 1、2 中的全部或其中之一的任意组合来实现。

[0174] (实施例 4)

[0175] 本实施例中要描述根据本发明的底部栅极型的半导体元件,其中在衬底与半导体层之间提供有栅电极。

[0176] 现在将参照图 10 对本实施例的半导体元件进行描述。图 10A 是根据本发明的半导体元件的顶视图。图 10B 是沿图 10A 所示的虚线 A-A' 的剖面图。图 10C 是沿图 10A 所示的虚线 B-B' 的剖面图。

[0177] 根据本发明的半导体元件具有栅电极 701、与栅电极 701 接触的栅极绝缘膜 702 和与栅极绝缘膜 702 接触的有源层 703。半导体层 703 具有沟道形成区域 704 和杂质区域 705、706 和 707, 该杂质区域添加了给予导电性的杂质。栅电极 701 与沟道形成区域 704 相互重叠且之间夹有栅极绝缘膜 702。708 表示用于形成沟道形成区域的掩模, 掩模是由绝缘膜制成的。

[0178] 杂质区域 705、706 和 707 分别地与沟道形成区域 704 接触。在本实施例中, 所有杂质区域分别地与沟道形成区域 704 接触, 但是发明不受此结构的限制。可在杂质区域和沟道形成区域之间提供低浓度杂质区域 (LDD 区域), 该区域中的杂质浓度低于该杂质区域的杂质浓度, 并可提供不与栅电极重叠且未添加杂质的区域 (偏移区域)。

[0179] 形成绝缘膜 708 以覆盖半导体层 703 的杂质区域 705、706 和 707。形成连接布线 709、710 和 711 以便通过绝缘膜 708 中形成的接触孔分别地与杂质区域 705、706 和 707 相连接。

[0180] 在图 10 所示的半导体元件中, 提供给栅电极 701 的电压控制各连接布线 709、710 和 711 之间的电阻。

[0181] 在图 10 所示半导体元件中, 三个节点, 具体地即连接布线 709、710 和 711, 可在同一时间连接。

[0182] 上述结构可使半导体元件的面积小。结果是, 将根据本发明的半导体元件应用于显示器件的像素电路, 可在不降低像素的孔径比率的情况下使显示器件高度精致或高度功能化。

[0183] 还可在各连接布线之间提供两个或两个以上的沟道形成区域以便形成多栅极结构。

[0184] 本实施例中的结构可采用与实施例模式 1、2 和实施例 1 到 3 中的全部或其中之一的任意组合来实现。

[0185] (实施例 5)

[0186] 一个制作本发明发光器件的方法的实例将参照图 11A 到 11D 和 12A 到 12D 进行描述。在本实施例中, 制作具有图 2 所示像素的发光器件的方法。注意, 这里将说明具有代表性的驱动元件 102 和初始化元件 103。尽管对写入元件 101 没有具体说明, 可根据本实施例中的制作方法制作写入元件 101。

[0187] 尽管本实施例中表示的实例是使用 OLED 元件作为发光元件的发光器件, 也可以制作仅仅发光元件用其它发光元件替代的发光器件。

[0188] 首先, 如图 11A 所示, 如氧化硅膜、氮化硅膜或氮氧化硅膜的绝缘膜所形成的基膜 5002, 形成在玻璃制成的衬底 5001 上, 该玻璃可如 Coning 公司的代号为 #7059 玻璃和代号 #1737 玻璃代表的硼硅酸钡玻璃或硼硅酸铝玻璃。例如, 通过等离子体 CVD 方法由 SiH_4 、 NH_3 、和 N_2O 形成氮氧化硅膜 5002a, 并具有 10 到 200nm 厚度 (优选 50 到 100nm)。相似地, 在其上层叠一层厚度 50 到 200nm (优选 10 到 150nm), 由 SiH_4 和 N_2O 形成氢化氮氧化硅膜 5002b。在本实施例中, 基膜 5002 具有两层结构, 也可是该绝缘膜之一的单层膜, 或两层以

上该绝缘膜的层叠膜。

[0189] 岛状半导体层 5005 到 5006 是由结晶半导体膜形成,该结晶半导体膜是通过在非晶结构的半导体膜上实施激光结晶化方法或已知的热结晶化方法获得的。这些岛状半导体层 5005 到 5006 每个厚度在 25 到 80nm(优选 30 到 60nm)。对结晶半导体膜的材料没有限制,但最好是由硅、硅锗(SiGe)合金等等形成结晶半导体膜。

[0190] 当通过激光结晶方法制作结晶半导体膜时,使用了脉冲振荡型或连续发光型的准分子激光器、YAG 激光器和 YVO₄ 激光器。当使用这些激光器时,最可取的方法是从激光振荡器发出的激光束通过光学系统聚光成线形形状,然后照射在半导体膜上。操作者选择适当的结晶条件。当使用准分子激光器时,设置脉冲振荡频率为 300Hz,激光能量密度设为从 100 到 400mJ/cm²(典型是 200 到 300mJ/cm²)。当使用 YAG 激光器时,更可取地通过利用其二次谐波设置脉冲振荡频率从 30 到 300kHz,激光能量密度从 300 到 600mJ/cm²(典型是 350 到 500mJ/cm²)。激光束聚光成线形形状,宽度从 100 到 1000 μm,例如 400 μm,照射到整个衬底表面。此时,线性激光束的重叠率设置从 50 到 90%。

[0191] 注意,可以使用连续振荡型或脉冲振荡型的气体激光器或固态激光器。气体激光器如准分子激光器、Ar 激光器和 Kr 激光器,固态激光器如 YAG 激光器、YVO₄ 激光器、YLF 激光器、YA1O₃ 激光器、玻璃激光器,红宝石激光器、紫翠玉激光器,Ti:蓝宝石激光器等均可用来产生激光束。还有,掺杂了 Cr、Nd、Er、Ho、Ce、Co、Ti 或 Tm 的晶体可用作固态激光器,如 YAG 激光器、YVO₄ 激光器、YLF 激光器、YA1O₃ 激光器。激光器的基波依赖于掺杂的材料而不同,因而可获得基波大约 1 μm 的激光束。通过使用非线性光学元件可获得与基波相应的谐波。

[0192] 当实施非结晶半导体膜结晶化时,更可取的方法是通过使用能够连续振荡的固态激光器,施加基波的二次到四次谐波以获取大颗粒尺寸的晶体。更典型可取的是施加 Nd:YVO₄ 激光器(基波波长 1064nm)的二次谐波(具有厚度 532nm)或三次谐波(具有厚度 355nm)。特别是从具有 10W 输出的连续振荡型 YVO₄ 激光器发出的激光束通过非线性光学元件转换成谐波。还有,通过在谐振器中应用 YVO₄ 的晶体和非线性光学元件发射谐波的方法。此外,更加可取的是形成激光束通过光学元件以便得到矩形波或椭圆形,从而照射到要处理的物质上。此时,所需的能量密度大约在 0.01 到 100MW/cm²(0.1 到 10MW/cm² 更适宜)。半导体膜以大约 10 到 2000cm/s 的速率相对于激光束移动以便对半导体膜进行照射。

[0193] 接着,形成覆盖岛状半导体层 5005 到 5006 的栅极绝缘膜 5007。栅极绝缘膜 5007 是通过使用等离子体 CVD 方法或溅射方法得到的含硅且具有 40 到 150nm 厚度的绝缘膜形成的。在本实施例中,栅极绝缘膜 5007 是由厚度 120nm 的氮氧化硅膜形成。然而,栅极绝缘膜并不限于氮氧化硅膜,可以是含其它硅和具有单层或层叠结构的绝缘膜。例如,当使用氧化硅膜时,通过等离子体 CVD 方法混合 TEOS(四乙基原硅酸盐)与 O₂,反应压力 40Pa,衬底温度设在 300 到 400℃和用于放电的高频(13.56MHz)能量密度设在 0.5 到 0.8W/cm²。因而,通过放电可以形成氧化硅膜。以此方法制作的氧化硅膜之后可以通过在 400 到 500℃的热退火获得更适合于栅极绝缘膜的特性。

[0194] 在栅极绝缘膜 5007 上形成用于形成栅电极的第一导电膜 5008 和第二导电膜 5009。在本实施例中,具有 50 到 100nm 厚度的第一导电膜 5008 由 Ta 形成,和具有 100 到 300nm 厚度的第二导电膜 5009 由 W 形成。

[0195] 通过溅射方法形成 Ta 膜, 和用 Ar 溅射到 Ta 的靶上。在此情况, 当在 Ar 中加入适量的 Xe 和 Kr 时, 可释放 Ta 膜的内应力, 防止膜的脱离。α 相的 Ta 膜的电阻率大约 $20 \mu \Omega \text{ cm}$, 该 Ta 膜可以用作栅电极。然而, β 相的 Ta 膜的电阻率大约 $180 \mu \Omega \text{ cm}$, 不适合用作栅电极。当具有与 Ta 的 α 相十分接近的晶体结构且厚约 10 到 50nm 的氮化钽作为 Ta 膜的基底预先形成, 以形成 α 相的 Ta 膜的基础, α 相的 Ta 膜可以轻易获得。

[0196] W 膜的形成是通过用 W 作为靶的溅射方法实现的。另外, W 膜还可通过使用六氟化钨 (WF_6) 的热 CVD 方法形成。在任一情况下, 此膜用作栅电极需要减少电阻。理想的是把 W 膜的电阻率设置在等于或小于 $20 \mu \Omega \text{ cm}$ 。当 W 膜的晶体颗粒尺寸增大时, W 膜的电阻率减少。然而, 当有许多杂质元素如氧等存在于 W 膜中时, 结晶化受到阻止并且电阻率增加。于是, 在溅射方法情况下, 使用纯度 99.9999 或 99.99% 的 W-靶, 当形成膜时采取严格管理不使混合杂质从气态相进入 W 膜, 以此形成 W 膜。这样可实现电阻率在 9 到 $20 \mu \Omega \text{ cm}$ 。

[0197] 在本实施例中, 第一导电膜 5008 由 Ta 形成, 第二导电膜 5009 由 W 形成。然而, 本发明不受此情况的限制。这些导电膜中的每一个可由 Ta, W, Ti, Mo, Al 和 Cu 中选择一种元素, 或含有这些元素作为主要成份的合金材料或化合物材料形成。另外, 还可使用通过在多晶硅膜中掺杂如磷的杂质元素为代表的半导体膜。本实施例中除此之外的组合实例有: 其中第一导电膜 5008 由氮化钽 (TaN) 形成, 第二导电膜 5009 由钨形成的组合; 其中第一导电膜 5008 由氮化钽 (TaN) 形成, 第二导电膜 5009 由铝形成的组合; 和其中第一导电膜 5008 由氮化钽 (TaN) 形成, 第二导电膜 5009 由铜形成的组合。

[0198] 接着, 由抗蚀剂形成掩模 5010, 执行用于形成电极和布线的第一刻蚀工艺。在本实施例中, 使用 ICP (感应耦合等离子体) 刻蚀方法, 用于腐蚀的气体混入 CF_4 和 Cl_2 。压力在 1Pa 的情况下, 在线圈型电极上施加了 500W 的 RF (13.56MHz) 功率, 以生成等离子体。还施加 100W 的 RF (13.56MHz) 功率到衬底侧 (样品台), 和施加基本上负自偏电压。当混合 CF_4 和 Cl_2 时, W 膜和 Ta 膜腐蚀到相同程度。

[0199] 在腐蚀条件下, 通过使抗蚀剂制成的掩模成为适合的形状, 通过施加到衬底侧的偏压影响使第一导电层和第二导电层的末端部分呈锥形。锥形部分的角度为 15° 到 45° 。可取的是增加 10 到 20% 的腐蚀时间, 以便执行腐蚀而没有在栅极绝缘膜上留下残留物。由于氮氧化硅膜与 W 膜的选择比例范围从 2 到 4 (典型 3), 过-腐蚀工艺腐蚀大约 20 到 50nm 氮氧化硅的露出面。因此, 由第一和第二导电层形成的第一形状的导电层 5013 到 5014 (第一导电层 5013a 到 5014a, 第二导电层 5013b 到 5014b) 通过第一腐蚀工艺形成。在栅极绝缘膜 5007 中第一形状的导电层 5013 到 5014 没有覆盖的区域被腐蚀大约 20 到 50nm, 以便形成减薄的区域。

[0200] 然后, 通过执行第一掺杂工艺加入用于给予 n 型导电性的杂质元素。掺杂工艺可以是离子掺杂方法或离子注入方法。离子掺杂方法是在设置剂量从 1×10^{13} 到 5×10^{14} 原子/ cm^2 和加速电压从 60 到 100keV 的条件下进行。用于给予 n 型导电性的杂质元素是属于 15 族的元素典型为磷 (P) 或砷 (As)。然而, 这里使用了磷 (P)。在此情况, 导电层 5013 到 5014 用作对于给予 n 型导电性的杂质元素的掩模, 第一杂质区域 5017 到 5018 以自对准方式形成。掺杂到第一杂质区域 5017 到 5018 的给予 n 型导电性的杂质元素的浓度范围从 1×10^{20} 到 1×10^{21} 原子/ cm^3 (图 11B)。

[0201] 下面进行如图 11C 所示的没有去除抗蚀剂掩模的第二腐蚀工艺。W 膜可选择性

地用 CF_4 、 Cl_2 和 O_2 作为腐蚀气体进行腐蚀。第二形状的导电层 5028 到 5029 (第一导电层 5028a 到 5029a, 第二导电层 5028b 到 5029b) 通过第二腐蚀工艺形成。没被第二形状的导电层 5028 到 5029 所覆盖的栅极绝缘膜 5007 的区域被腐蚀大约 20 到 50nm, 以便形成减薄的区域。

[0202] 从所产生的原子团或离子种类的蒸气压力和反应产物可以假定使用 CF_4 和 Cl_2 混合气体对 W 膜或 Ta 膜的腐蚀反应。当对 W 和 Ta 的氟化物和氯化物的蒸气压力比较时, 作为 W 的氟化物 WF_6 的蒸气压力极端的高, 而其他 WCl_5 、 TaF_5 和 TaCl_5 的蒸气压力大致相等。因此, W 膜和 Ta 膜都使用 CF_4 和 Cl_2 混合气体进行腐蚀。然而, 当适量的 O_2 加入到该混合气体中, CF_4 和 O_2 反应生成 CO 和 F, 因此产生大量的 F 原子团或 F 离子。结果, 其氟化物具有高蒸气压力的 W 膜的腐蚀速度增加。与此相反, 对于 Ta 膜当 F 增加时, 腐蚀速度增加相对缓慢。由于 Ta 与 W 相比较容易氧化, Ta 膜的表面被加入的 O_2 氧化。由于 Ta 的氧化物不与氟化物或氯化物反应, Ta 膜的腐蚀速度进一步降低。因而可在 W 膜和 Ta 膜之间制造不同的腐蚀速度, 以便使 W 膜的腐蚀速度高于 Ta 膜的腐蚀速度。

[0203] 如图 11D 所示, 然后执行第二掺杂工艺。在此情况, 用于给予 n 型导电性的杂质元素以低于第一掺杂工艺的剂量, 通过减少比第一掺杂工艺低的剂量而提高加速电压进行掺杂。例如, 设置加速电压为 70 到 120keV, 剂量为 1×10^{13} 原子 / cm^2 。这样, 在图 11B 的岛状半导体层中形成的第一杂质区域内部形成一个新的杂质区域。在掺杂时, 第二形状的导电层 5028 到 5029 用作对于杂质元素的掩模, 执行掺杂以向第一导电层 5028a 到 5029a 的下面区域加入杂质元素。如此形成第三杂质区域 5034 到 5035。第三杂质区域 5034 到 5035 含有磷 (P), 其缓和的浓度梯度与第一导电层 5028a 到 5029a 的锥形部分的厚度梯度一致。在重叠第一导电层 5028a 到 5029a 的锥形部分的半导体层中, 中心周围的杂质浓度稍低于第一导电层 5028a 到 5029a 的锥形部分的边缘区域的浓度。然而, 只是稍微的不同, 在整个半导体层几乎保持相同的杂质浓度。

[0204] 如图 12A 所示然后执行第三腐蚀处理。采用反应离子腐蚀 (RIE), CHF_3 作为腐蚀气体。通过第三腐蚀处理, 第一导电层 5028a 到 5029a 的锥形部分被部分地腐蚀, 而使第一导电层与半导体层重叠的区域减少。这样形成第三形状的导电层 5039 到 5040 (第一导电层 5039a 到 5040a, 第二导电层 5039b 到 5040b)。在这时, 没有被第三形状的导电层 5039 到 5040 所覆盖的栅极绝缘膜 5007 的区域被进一步腐蚀, 并变薄了约 20 到 50nm。

[0205] 通过第三腐蚀处理形成第三杂质区域 5034 到 5035。第三杂质区域 5034a 到 5035a 分别地重叠第一导电层 5039a 到 5040a, 在第一杂质区域和第三杂质区域之间分别地形成第二杂质区域 5034b 到 5035b。

[0206] 如图 12B 所示, 具有与第一导电类型相反的导电类型的第四杂质区域 5049 到 5054 在岛状半导体层 5005 中形成, 用于形成 p 沟道型的 TFT。第三形状导电层 5040b 用作阻挡杂质元素的掩模, 杂质区域以自对准的方式形成。这时, 用于形成 n 沟道型 TFT 的岛状半导体层 5006 完全被抗蚀剂掩模 5200 覆盖。杂质区域 5049 到 5054 已经掺杂不同浓度的磷。通过离子掺杂向杂质区域 5049 到 5054 掺杂乙硼烷 (B_2H_6), 其杂质浓度设置为从 2×10^{20} 到 2×10^{21} 原子 / cm^3 。

[0207] 通过以上步骤, 在各自的岛状半导体层中形成了杂质区域。重叠在岛状半导体层的第三形状导电层 5039 到 5040 作为栅电极。

[0208] 去除抗蚀剂掩模 5200 后,执行激活添加到岛状半导体层的杂质元素的步骤以控制导电类型。这一过程是通过使用电炉在炉内退火的加热退火方法实现的。还可使用激光退火方法或快速热退火方法 (RTA 方法)。在热退火方法中,该过程在 400 到 700°C 温度下,典型温度 500 到 600°C 并在氮气环境下,其含氧浓度应等于或小于 1ppm,最好等于或小于 0.1ppm 进行。在本实施例中,热处理是在 500°C 温度下进行四小时。当第三形状的导电层 5039 到 5040 使用的布线材料耐热性能弱时,最好在形成层间绝缘膜(硅为主要成份)之后执行激活过程以保护布线等。

[0209] 当通过激光退火方法进行激活处理时,可以使用结晶化时应用的激光器。当进行激活时,移动速度可设为与结晶化过程相同,所需能量密度大约 0.01 到 100MW/cm²(最好 0.01 到 10MW/cm²)。

[0210] 另外,在含氢 3 到 100% 的气氛下,在 300 到 450°C 温度下热处理 1 到 12 小时,以便使岛状半导体层氢化。此步骤通过氢的热激发以便终止半导体层的悬挂键。等离子体氢化(使用通过等离子体激发的氢)可用作氢化的另一手段。

[0211] 如图 12C 所示,然后由具有 100 到 200nm 厚度的氮氧化硅膜形成第一层间绝缘膜 5055。在第一层间绝缘膜上由有机绝缘材料形成第二层间绝缘膜 5056。之后,通过第一层间绝缘膜 5055、第二层间绝缘膜 5056 和栅极绝缘膜 5007 形成接触孔。构图并形成每个布线 5059 到 5062。而后,构图并形成与连接布线 5062 接触的像素电极 5064。

[0212] 使用有机树脂材料的膜作为第二层间绝缘膜 5056。聚酰亚胺、聚酰胺、丙烯酸树脂、BCB(苯并环丁烯)等可用作这一有机树脂。特别是,由于第二层间绝缘膜 5056 主要提供用于平面化,丙烯酸树脂更适合于膜的平整。在本实施例,形成的丙烯酸树脂膜的厚度可充分平整由 TFT 引起的高度差。该膜厚度设为 1 到 5 μ m 较好(设为 2 到 4 μ m 更好)。

[0213] 在接触孔形成过程中,到达 n 型杂质区域 5017 或 p 型杂质区域 5049 到 5054 的接触孔分别通过干法腐蚀或湿法腐蚀形成。

[0214] 另外,三层结构的层叠膜以希望的形状构图并用作布线(包括连接布线和信号线)5059 到 5062。在这三层结构中,厚度 100nm 的 Ti 膜、厚度 300nm 的含 Ti 铝膜和厚度 150nm 的 Ti 膜通过溅射的方法连续形成。当然另一导电膜也可使用。

[0215] 在本实施例中,形成厚度 110nm 的 ITO 膜用作像素电极 5064,并构图。接触的实现是安排像素电极 5064 使该像素电极 5064 与连接电极 5062 接触,并与该连接布线 5062 重叠。进一步,可能使用的透明的导电膜通过 2 到 20% 的氧化锌 (ZnO) 与氧化铟混合提供。该像素电极 5064 将是发光元件(图 12A)的阳极。

[0216] 如图 12D 所示,以下形成厚度 500nm 含硅的绝缘膜(本实施例为氧化硅膜)。形成用作堤坝 (bank) 的第三层间绝缘膜 5065,其中在与像素电极 5064 对应位置形成开口。当开口形成时,通过使用湿法腐蚀方法可容易地使开口的侧壁形成锥形。当开口侧壁不够缓和时,由高度差导致有机发光层质量下降成为显著问题。

[0217] 下一步,在不曝露到大气的情况下使用真空蒸发方法连续形成有机发光层 5066 和阴极 (MgAg 电极)5067。有机发光层 5066 的厚度为 80 到 200nm(典型厚度 100 到 120nm),阴极 5067 的厚度为 180 到 300nm(典型厚度为 200 到 250nm)。

[0218] 在此工艺中,有机发光层相关于对应红色的像素、对应绿色的像素和对应蓝色的像素而顺序地形成。在此情况,由于有机发光层具有影响分辨率的不适合的电阻,有机发光

层必须为每一颜色分开形成而不采用光刻法技术。因此,最好采用金属掩模覆盖除了所希望的像素以外的部分,以使有机发光层有选择地仅在所需部分形成。

[0219] 即,首先设置覆盖除对应红色的像素外的所有部分的掩模,通过使用此掩模有选择地形成发射红光的有机发光层。接着设置覆盖除对应绿色的像素外的所有部分的掩模,通过使用此掩模有选择地形成发射绿光的有机发光层。再接着设置覆盖除对应蓝色的像素外的所有部分的掩模,通过使用此掩模有选择地形成发射蓝光的有机发光层。这里,使用了不同掩模,但可重复地使用同一单个掩模。

[0220] 这里,使用了用于形成对应 RGB 的三种发光元件的系统。然而,可能使用的系统有:用于发白光的发光元件与滤色器结合的系统,用于发蓝光或蓝绿光的发光元件与荧光物质(荧光颜色转换介质:CCM)结合的系统,用于通过使用透明电极将分别对应 R、G 和 B 的发光元件与阴极(反电极)重叠的系统等。

[0221] 可以使用已知材料作为有机发光层 5066。更可取考虑到驱动电压将有有机材料用作有机材料。例如,优选应用于有机发光层的四层结构包括空穴注入层、空穴输运层、发光层和电子注入层。

[0222] 而后,阴极 5067 通过使用金属掩模形成。本实施例使用 MgAg 用于阴极 5067,但不受这一限制。其它已知材料可用于阴极 5067。

[0223] 最后,形成由厚度 300nm 的氮化硅膜形成钝化膜 5068。通过形成钝化膜 5068,钝化膜 5068 起到保护有机发光层 5066 免于潮气等的作用。因此,可以进一步改善发光元件的可靠性。

[0224] 因此,完成了具有图 12D 所示结构的发光器件。

[0225] 本实施例中,通过在除像素部分外在驱动电路部分设置具有最佳结构的 TFT,使发光器件具有非常高的可靠性和改进的操作特性。另外在结晶化工艺中,可以通过加入金属催化剂例如 Ni 改进结晶度。这样,可将信号线驱动电路的驱动频率设置在 10MHz 或更高。

[0226] 首先,TFT 具有可减少热载流子注入的结构以便尽可能地不降低运行速度,该 TFT 被用作形成驱动电路部分的 CMOS 电路的 n 沟道型 TFT。这里,驱动电路包括移位寄存器、缓冲器、电平移位器、按行顺序驱动锁存器、按点顺序驱动透射栅极(transmission gate)等。

[0227] 在本实施例情况中,n 沟道型 TFT 的有源层包括源区、漏区、通过栅极绝缘膜与栅电极重叠的重叠 LDD 区域(L_{OV} 区域)、没有通过栅极绝缘膜与栅电极重叠的偏移 LDD 区域(L_{OFF} 区域)和沟道形成区域。

[0228] 由在 CMOS 电路的该 p 沟道型 TFT 中的热载流子注入引起的质量下降是微不足道的。因此,无需在该 p 沟道型 TFT 中特别形成 LDD 区域。然而,与 n 沟道型 TFT 相似,可以在 p 沟道型 TFT 中形成 LDD 区域作为热载流子注入的防范措施。

[0229] 还有,当用于通过沟道形成区域双向电流流动的 CMOS 电路,即其中源区与漏区角色互换的 CMOS 电路,被使用在驱动电路中时,最好用构成 CMOS 电路的 n 沟道型 TFT 形成 LDD 区域,使得 LDD 区域之间夹有沟道形成区域。使用在按点顺序驱动中的透射栅极就是一个例子。当在驱动电路中使用需要尽可能地减少关断状态的电流值的 CMOS 电路时,形成 CMOS 电路和 n 沟道型 TFT 最好具有 L_{OV} 区域。在按点顺序驱动中使用的透射栅极就是一个实例。

[0230] 在实际中,为了进一步避免曝露到外部空气,到达图 12D 的状态的器件可用有高

度空气密封性并几乎不允许气体透过的保护膜（如层叠膜和 UV-可固化树脂膜）或光透射密封材料进行封装（封闭）。密封内空间可设成惰性气氛或放置吸湿材料（例如氧化钡）以改善发光元件的可靠程度。

[0231] 通过封装或其它工艺保证气密后，装上与外部信号端连接的连接器（柔性印刷电路：FPC），该连接器带有从衬底上形成的元件或电路上接出的终端引线。在本说明中可以发货的状态的器件称为显示器件。

[0232] 更进一步，根据本实施例所示的工艺，制造发光器件需要的光掩模的数量可以减少。结果是，可以减少工艺，这有助于降低生产成本提高生产率。

[0233] 制造本发明的发光器件的方法不受本实施例中所描述的发光器件制造方法的限制。因此，本发明的发光器件可通过已知方法进行制造。

[0234] 本实施例可以通过与实施例模式 1 到 2 和实施例 1 到 4 所示结构的自由组合进行实施。

[0235] （实施例 6）

[0236] 本实施例中，将参照图 13A 到 13C 对本发明的发光器件外观进行描述。在本实施例中，发光元件称为 OLED 元件。然而，可使用其它发光元件替代 OLED 元件。

[0237] 图 13A 是发光器件的顶视图，该器件按照带有经密封材料密封的晶体管的元件衬底形成，图 13B 是沿图 13A 所示的线 A-A' 的剖面图，图 13C 是沿图 13A 所示的线 B-B' 的剖面图。

[0238] 提供密封构件 4009 以便包围提供在衬底 4001 上的像素部分 4002、源极信号线驱动电路 4003、写入与初始化栅极信号线驱动电路 4000a、4000b。另外，在像素部分 4002、信号线驱动电路 4003 和写入与初始化栅极信号线驱动电路 4004a、4004b 上提供密封材料 4008。这样，像素部分 4002、源极信号线驱动电路 4003 和写入与初始化栅极信号线驱动电路 4004a、4004b 通过衬底 4001、密封构件 4009 和密封材料 4008 被密封起来。尽管参考数字 4210 表示空心部分，但填充物可注入空心部分中。

[0239] 此外，提供在衬底 4001 上的像素部分 4002、源极信号线驱动电路 4003 和写入与初始化栅极信号线驱动电路 4004a、4004b 具有多个 TFT。在图 13B 中表示了这样的 TFT，此后称为驱动 TFT4201（此后仅在图中示出 n 沟道 TFT 和 p 沟道 TFT），其包括在源极信号线驱动电路 4003 中；驱动元件 4202，其包括在像素部分 4002 中，驱动 TFT 4201 和驱动元件 4202 均形成在基膜 4010 上。

[0240] 在本实施例中，用已知方法制作的 p 沟道 TFT 或 n 沟道 TFT 用作驱动 TFT4201，使用已知方法制作的 n 沟道 TFT 用作初始化元件 103（图 13 未示出）。

[0241] 层间绝缘膜（平整膜）4301 形成在驱动 TFT4201 和驱动元件 4202 上，并在其上形成与驱动元件 4202 的漏极电连接的像素电极（阳极）4203。像素电极 4203 使用具有较大功函数的透明导电膜。透明导电膜可使用氧化铟和氧化锡的化合物、氧化铟和氧化锌的化合物、氧化锌、氧化锡或氧化铟。还可能使用加入镓的透明导电膜。

[0242] 然后，在像素电极 4203 上形成绝缘膜 4302，在像素电极 4203 上形成带有开口部分的绝缘膜 4302。在该开口部分中，有机发光层 4204 在像素电极 4203 上形成。已知有机发光材料或无机发光材料可应用于有机发光层 4204。另外，有低分子量的材料和聚合材料可用于有机发光材料，也可能两者同时应用。

[0243] 已知的蒸发技术或涂敷技术可用作形成有机发光层 4204 的方法。另外,有机发光层的结构可采用通过自由组合有空穴注入层、空穴输运层、发光层、电子输运层和电子注入层的层叠结构。有机发光层的结构还可采用单层结构。

[0244] 由具有光屏蔽特性的导电膜(含有铝、铜或银作为其主要成份的导电膜或是该导电膜和另一导电膜的层叠膜)制作的阴极 4205 在有机发光层 4204 上形成。另外,希望在阴极 4205 界面和有机发光层 4204 上存在的湿气和氧气尽可能地被去除。因此需要一个设备可使有机发光层 4204 在氮气或稀有气体气氛中形成,然后在没有曝露在湿气和氧气的情况下形成阴极 4205。在本实施例中,所描述的膜的淀积是通过使用多腔室型(组合工具型(cluster tool type))膜形成设备实现的。

[0245] 如上所述,形成包括像素电极(阳极)4203、有机发光层 4204 和阴极 4205 的发光元件 4303。另外,在绝缘膜 4302 上形成保护膜 4209 以覆盖发光元件 4303。保护膜 4209 有效地防止发光元件 4303 免于氧气和湿气等等的侵入。

[0246] 参考数字 4005a 表示引出与电源线连接的布线,布线 4005a 与驱动元件 4202 的源区电连接。该引出的布线 4005a 在密封构件 4009 和衬底 4001 之间通过,并通过各向异性的导电膜 4300 与 FPC 4006 的 FPC 布线 4301 电连接。

[0247] 玻璃材料、金属材料(典型不锈钢材料)、陶瓷材料或塑料材料(包括塑料膜)可用于密封材料 4008。对于塑料材料,FRP(纤维增强塑料)板、PVF(聚氟乙烯)膜、Mylar 膜、聚酯膜或丙烯酸树脂膜等可使用。而且,可以使用薄层,该薄层具有如下结构:用 PVF 膜或 Mylar 膜夹住铝箔。

[0248] 然而,在发光元件的光朝向覆盖构件这侧发射的情况下,覆盖构件需要是透明的。此情况,可使用透明物质如玻璃板、塑料板、聚酯膜或丙烯酸膜。

[0249] 此外,除惰性气体如氮气或氩气外,可紫外线固化树脂或热固树脂可用于填充物 4103,因此 PVC(聚氯乙烯)、丙烯酸、聚酰亚胺、环氧树脂、硅树脂、PVB(聚乙烯醇缩丁醛)或 EVA(乙烯乙酸乙烯酯 ethylene vinyl acetate) 可被使用。本实施例中,氮气被用于填充物。

[0250] 另外,凹面部分 4007 提供在衬底 4001 上的密封材料 4008 的表面上,其内置有吸湿物质或可以吸氧的物质 4207 以使填充物 4103 曝露在吸湿物质(氧化钡最好)或可吸氧的物质中。然后,通过凹面部分覆盖构件 4208 使吸湿物质或可吸氧的物质 4207 保持在凹面部分 4007 中以不使吸湿物质或可吸氧的物质 4207 散开。注意,凹面部分覆盖构件 4208 具有纤细的筛网状,其具有可透过空气和湿气而不可透过吸湿物质或可吸氧的物质 4207 的结构。通过提供吸湿物质或可吸氧的物质 4207 可抑制发光元件 4303 的质量下降。

[0251] 如图 13C 所示,形成了像素电极 4203,同时也形成了导电膜 4203a 以便与引出布线 4005a 的表面接触。

[0252] 进一步,各向异性导电膜 4300 具有导电填充物 4300a。通过热压衬底 4001 和 FPC 4006 使衬底 4001 上的导电膜 4203a 和 FPC 4006 上的 FPC 布线 4301 通过导电填充物 4300a 彼此电连接。

[0253] 注意,实施例 6 的结构可以通过在实施例模式 1 到 2 和实施例 1 到 5 所示结构的自由组合来实现。

[0254] (实施例 7)

[0255] 发光元件中使用的发光材料粗略地分为低分子量材料和聚合材料。低分子量有机发光材料和聚合有机发光材料两类都可被本发明的发光器件采用。进一步,很难归类于低分子量材料和聚合材料的材料(如日本专利申请 No. 2001-167508 公开的材料)可视情况而采用。

[0256] 通过蒸发低分子量有机发光材料形成薄膜。这使层叠结构容易实现,通过层叠不同功能的膜如空穴运输层和电子运输层使效率提高。当然,空穴运输层和电子运输层等并不总是明显存在,可能存在单层或多个混合状态的空穴运输层和电子运输层(例如参见日本专利申请 No. 2001-020817 等),从而实现延长元件寿命和改进元件的发光效率。

[0257] 低分子量发光材料的实例包括具有喹啉醇作配合体的铝络合物(Alq_3)和三苯胺衍生物(TPD)等等。

[0258] 另一方面,聚合发光材料比低分子量有机发光材料强度高,增加了元件的耐久性能。而且,聚合材料通过涂敷技术可形成薄膜,因此元件制作相对容易。

[0259] 使用聚合发光材料的发光元件的结构与使用低分子量发光材料的发光元件的结构基本相同,具有阴极、有机发光层和阳极。当有机发光层由聚合有机发光材料形成时,在已知设备中两层结构最常见。这是因为使用聚合材料很难形成层叠结构,而不像使用低分子量有机发光材料的情况。特别是,使用聚合有机发光材料的元件具有阴极、发光层、空穴运输层和阳极。注意,使用聚合发光材料的发光元件中可使用 Ca 作为阴极的材料。

[0260] 通过发光层的材料决定元件发出光的颜色。因此,可通过选择适当的材料可形成发出所希望的颜色光的发光元件。可以用于形成发光层的聚合有机发光材料是聚对亚苯基 1,2-亚乙烯基(polyparaphenylene vinylene-based)材料、聚对亚苯基材料、聚噻吩基材料、或聚芴基材料。

[0261] 聚对亚苯基 1,2-亚乙烯基材料是聚(对亚苯基 1,2-亚乙烯基)(PPV 表示)的衍生物,例如,聚(2,5-二烷氧基-1,4-亚苯基 1,2-亚乙烯基)(poly(2,5-dialkoxy-1,4-phenylene vinylene))(R0-PPV 表示),聚(2-(2'-乙基己氧基)-5-亚氧基-1,4-亚苯基 1,2-亚乙烯基)(poly(2-(2'-ethyl-hexoxy)-5-methoxy-1,4-phenylene vinylene)(MEH-PPV 表示),聚(2-(二烷氧基苯)-1,4-亚苯基 1,2-亚乙烯基)(poly(2-(dialkoxyphenyl)-1,4-phenylene vinylene)(ROPh-PPV 表示)等。

[0262] 聚对亚苯基材料是聚对亚苯基(PPP 表示)的衍生物,例如,聚(2,5-二烷氧基-1,4-亚苯基)(poly(2,5-dialkoxy-1,4-phenylene))(R0-PPP 表示),聚(2,5-二己氧基-1,4-亚苯基)(poly(2,5-dialkoxy-1,4-phenylene))等。

[0263] 聚噻吩基材料是聚噻吩(PT 表示)的衍生物,例如,聚(3-烷基噻吩)(poly(3-alkylthiophene))(PAT 表示),聚(3-己基噻吩)(poly(3-hexylthiophene))(PHT 表示),聚(3-环己基噻吩(cyclohexylthiophene))(PCHT 表示),聚(3-环己基-4-甲基噻吩)(poly(3-cyclohexyl-4-methylthiophene))(PCHMT 表示),聚(3,4-二环己基噻吩)(poly(3,4-dicyclohexylthiophene))(PDCHT 表示),聚[3-(4-辛基苯)-噻吩](poly[3-(4-octylphenyl)-thiophene])(POPT 表示),聚[3-(4-辛基苯)-2,2 并噻吩](poly[3-(4-octylphenyl)-2,2bithiophene])(PTOPT 表示)等。

[0264] 聚芴基材料是聚芴(PF 表示)的衍生物,例如,聚(9,9-二烷基芴)(PDAF 表示)和聚(9,9-二辛基芴)(PDOF 表示)等。

[0265] 如果由聚合发光材料形成的能够传输空穴的层被夹在阳极和发光的聚合发光材料层之间,改进了从阳极空穴的注入。这种空穴输运材料通常与受主材料一起溶解在水中,溶液通过旋涂等方法涂敷。由于空穴输运材料不溶解于有机溶剂,因此其膜可形成具有上述发光的发光材料层的层叠结构。

[0266] 充当受主材料的 PEDOT 和樟脑磺酸 (CSA 表示) 的混合物、充当受主材料的聚苯胺 (PANI 表示) 和聚苯乙烯磺酸 (PSS 表示) 的混合物可以被用作能够传输空穴的聚合发光材料。

[0267] 本实施例的结构可与在实施例模式 1 到 2 和实施例 1 到 6 的结构任一结构自由组合来实现。

[0268] (实施例 8)

[0269] 通过利用发光元件的特性,发光器件可以用于各种装置的显示器件中。例如,使用 OLED 作为发光元件的发光器件由于具有更高的亮暗对比表现出更出色的显示图像识别能力,并与液晶显示器件相比发光器件具有更宽的视角。因此,发光器件有利于作监视使用。而且,发光器件更有利于作显示动画的显示器件,因为发光器件具有高速响应的特性。还有,发光器件有利于用作便携式设备,由于发光器件有厚度薄和重量轻的特点。

[0270] 使用本发明的发光器件的电子设备包括摄像机、数字照相机、护目镜型显示器(头戴显示器)、导航系统、声音再现设备(如汽车音响装置和音响)、膝上型计算机、游戏机、便携式信息终端(如移动式计算机、移动电话、移动式游戏机和电子图书)、包括记录介质的图像再现设备(具体地:可以重现如数字式多用途光盘(DVD)等的记录介质的设备,和包括显示重现图像的显示器)等等。特别是在便携式信息终端的情况,最好使用发光器件,由于便携式信息终端很可能从倾斜方向观看,所以通常需要有较宽的视角。图 14A 到 14H 分别地表示这些电子设备的各种具体实例。

[0271] 图 14A 说明的显示器件包括外壳 2001、支撑台 2002、显示部分 2003、扬声器部分 2004、视频输入端 2005 等。本发明可应用于显示部分 2003。发光器件是自发射型,因此无需背光。这样,其显示部分与液晶显示器件比较具有较薄厚度。发光元件显示器件包括用于显示信息的整个显示器件,如个人计算机、TV 广播接收器和广告显示。

[0272] 图 14B 说明的数字式静态照相机包括主体 2101、显示部分 2102、图像接收部分 2103、操作键 2104、外部连接部分 2105 和快门 2106 等。本发明的发光器件可用作显示部分 2102。

[0273] 图 14C 说明的膝上型计算机包括主体 2201、外壳 2202、显示部分 2203、键盘 2204、外部连接部分 2205、指针式鼠标 2206 等。本发明的发光器件可用作显示部分 2203。

[0274] 图 14D 说明的移动式计算机包括主体 2301、显示部分 2302、开关 2303、操作键 2304、红外线端口 2305 等。本发明的发光器件可用作显示部分 2302。

[0275] 图 14E 说明包括记录介质(具体地 DVD 再现设备)的便携式图像再现装置,其包括主体 2401、外壳 2402、显示部分 A2403、另一个显示部分 B2404、记录介质(DVD 等)读取部分 2405、操作键 2406、扬声器部分 2407 等。显示部分 A2403 主要用于显示图像信息,而显示部分 B2404 主要用于显示字符信息。本发明的发光器件可用作这些显示部分 A2403 和 B2404。包括记录介质的图像再现设备还包括游戏机等。

[0276] 图 14F 说明护目镜型显示器(头戴显示器),包括主体 2501、显示部分 2502、镜腿

部分 2503 等。本发明的发光器件可用作显示部分 2502。

[0277] 图 14G 说明的摄像机,包括主体 2601、显示部分 2602、外壳 2603、外部连接部分 2604、遥控接收部分 2605、图像接收部分 2606、电池 2607、声音输入部分 2608、操作键 2609、眼睛接触部分 2610 等。本发明的发光器件可用作显示部分 2602。

[0278] 图 14H 说明的移动电话包括主体 2701、外壳 2702、显示部分 2703、声音输入部分 2704(外部连接部分)、声音输出部分 2705(外部连接部分)、操作键 2706、外部连接端 2707、天线 2708 等。本发明的发光器件可用作显示部分 2703。注意,通过在黑色背景显示白色字符可减少移动式电话的功耗。

[0279] 当将来可得到从发光材料发出亮度更强的光,本发明的发光器件将应用到前投型或背投型投影仪中,其中包括输出图像信息的光线通过镜头等方法放大后进行投射。

[0280] 上述电子设备更可能应用于通过电信路径传播的显示信息,例如互联网、CATV(有线电视系统),特别可显示运动图像信息。因此,使用第一响应速度的发光元件的发光器件更为有利。

[0281] 发光器件的发光部分消耗能量,因而希望以其中的发光部分尽可能地小的方式显示信息。因此,当发光器件应用于主要显示字符信息的显示部分,如便携式信息终端的显示部分时,更具体讲,便携电话或声音再现设备,希望驱动发光器件以使用发光部分形成字符信息而非发射部分与背景一致。

[0282] 如上所述,本发明可在所有领域的各种电子设备中得到广泛地应用。本实施例中的电子设备可通过使用发光器件而获得,该发光器件所具有的配置是实施例 1 到 8 中结构的自由组合。

[0283] 使用根据本发明的半导体元件的多漏极晶体管,能够形成仅用常规单漏极晶体管很难实现的电路。否则,仅用常规单漏极晶体管可能构造这一电路,但变得复杂化或需要占用较大的面积,通过使用多漏极晶体管来实现,可以克服这些不利因素。

[0284] 根据本发明的电流存储电路包括写入元件和驱动元件,两者之一或两者都使用多漏极晶体管。因此,有利于电路简化、减少占用面积和需要电流存储功能的各种高集成化电路,例如电流信号缓冲器。而且,由于器件的数量少可以在生产中达到高产。

[0285] 根据本发明的发光器件,能够通过电流驱动发光元件,良好地保持电流流入显示器件中发光元件,即使在以下情况:发光元件的电阻依赖于环境温度的情况;和当时间延续发光元件的电压驱动降低了发光强度的情况。良好地保持流入发光元件的电流可更好保持发光强度。结果,可在分开形成 RGB 中各子像素型的彩色显示器件中避免颜色偏移。

[0286] 发光元件的电流驱动可以防止各像素之间流入发光元件的电流量之间发生显著不同,即使当用于控制流入发光元件的电流的驱动元件的特性在各像素之间有所不同也是如此,因此抑制了显示屏幕亮度不均现象。

[0287] 而且,流入发光元件的电流可保持在期望的数值,因此可防止由布线电阻引起电位下降而使灰度改变的现象。与发光元件的电压驱动比较这又是一个有利之处。

[0288] 此外,根据本发明的发光器件,由于使用半导体元件,即在像素电路中根据本发明的多漏极晶体管,减少了像素电路所占面积。结果是,提高孔径比率,从而降低流入发光元件的电流强度,因此节省电能,可实现阻止发光元件自身的恶化。

[0289] 在根据本发明的显示器件中,由于在像素电路中使用了根据本发明的半导体元件

即多漏极晶体管,使像素电路的面积减少、集成度提高和功能提高。

[0290] 由于安装具有上述特性的根据本发明的发光器件或显示器件,使根据本发明的电子设备具有高功能性和高可靠性的优点。

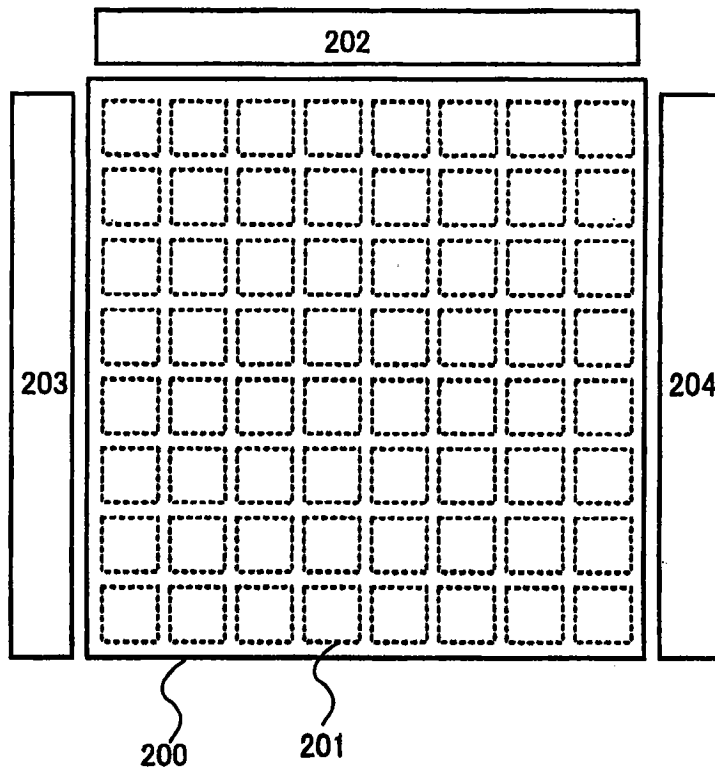


图 1

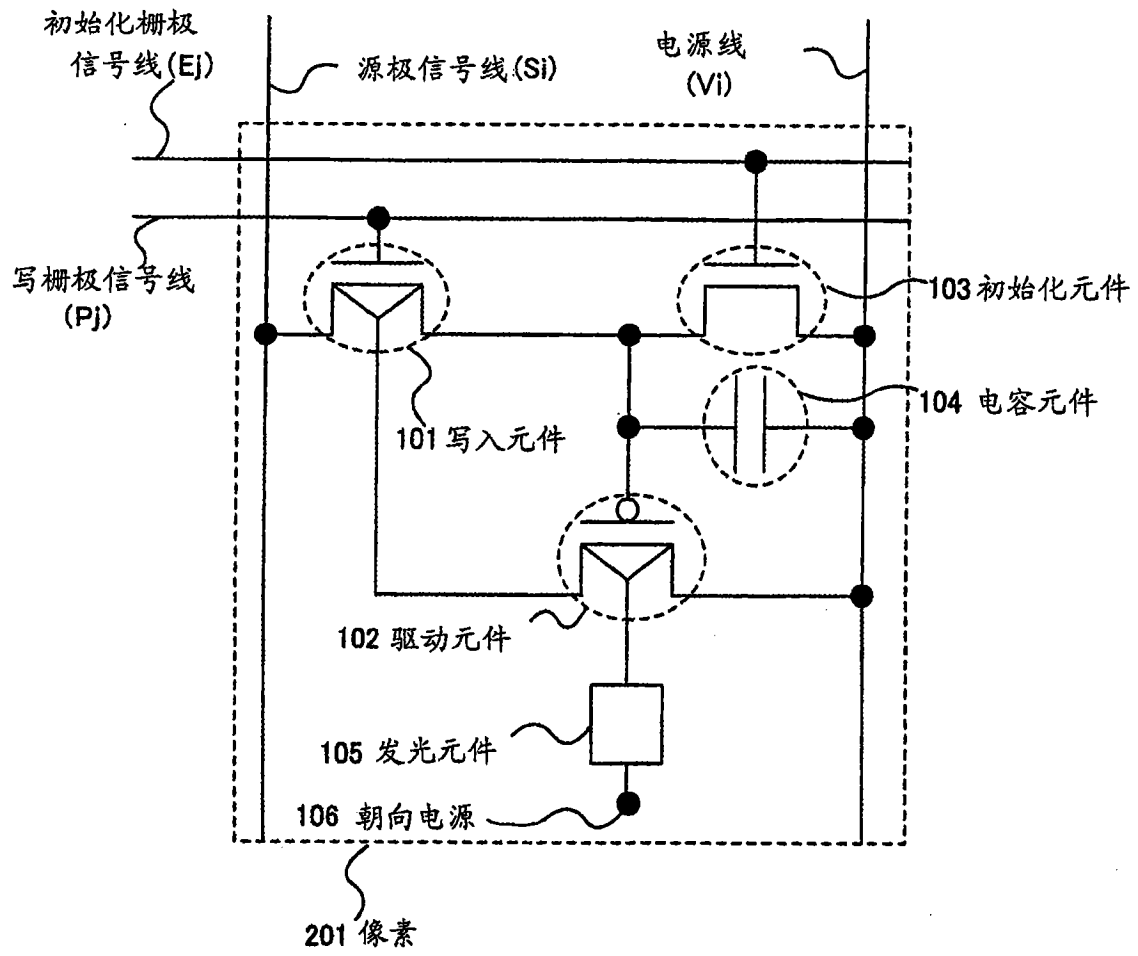


图 2

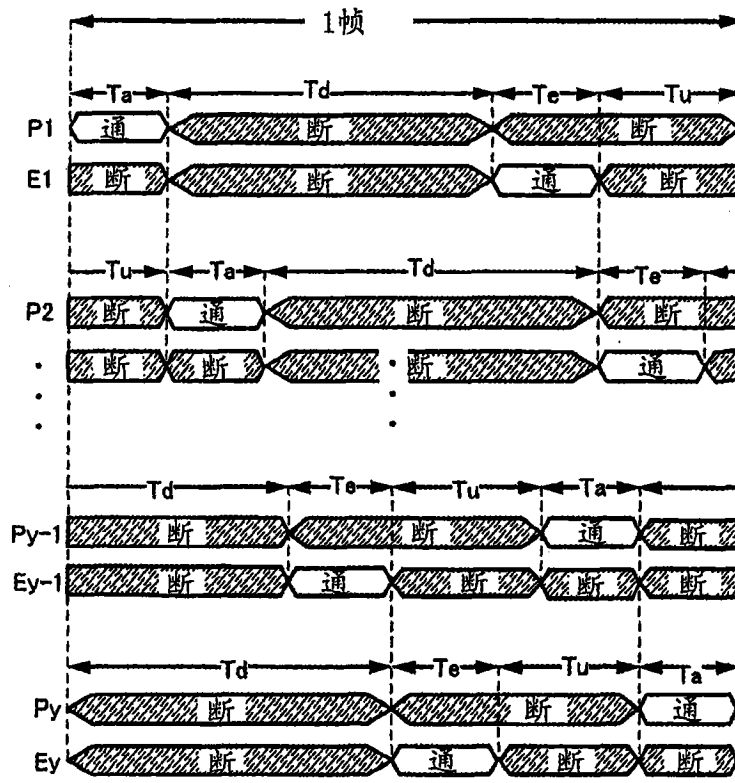


图 3

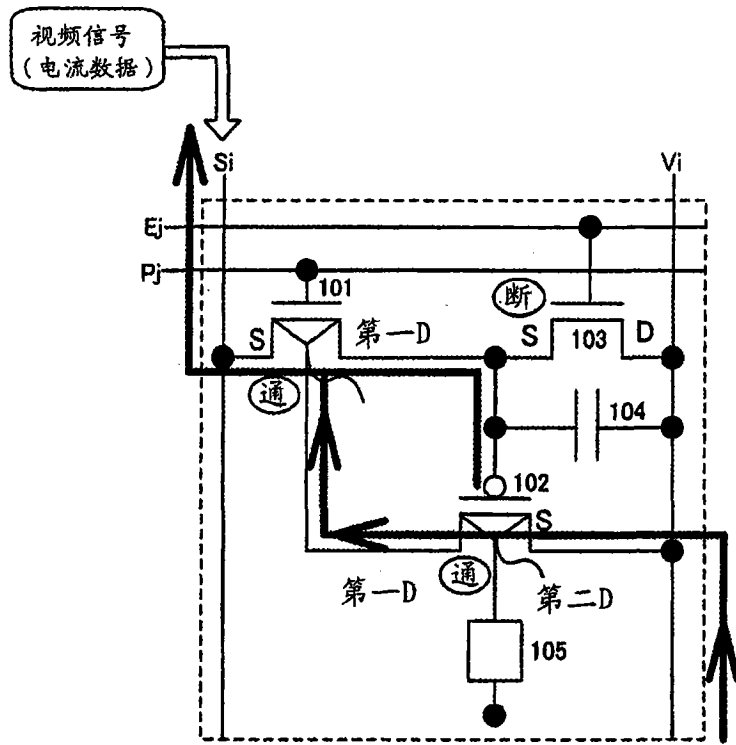


图 4A

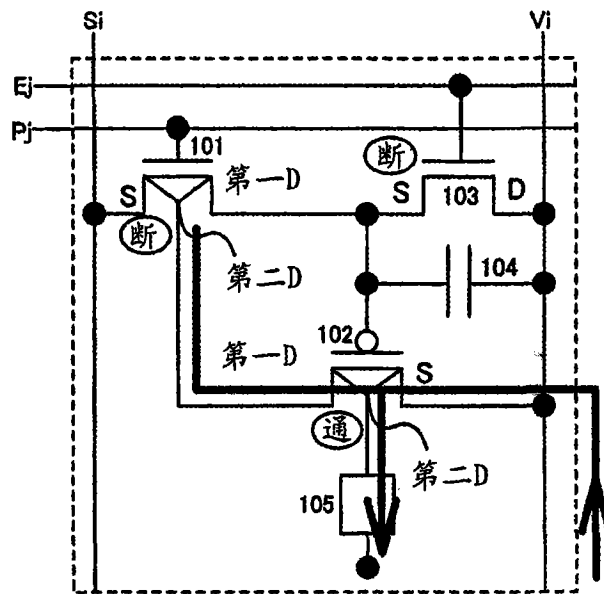


图 4B

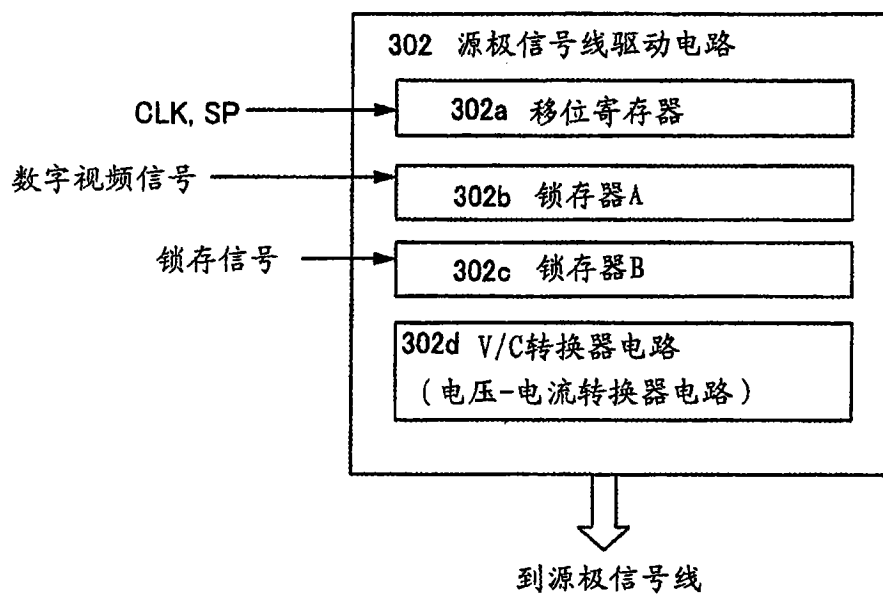


图 5

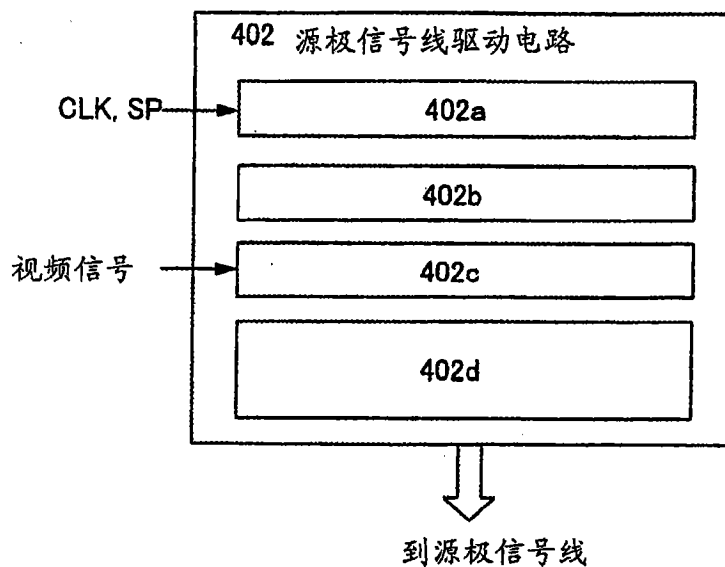


图 6A

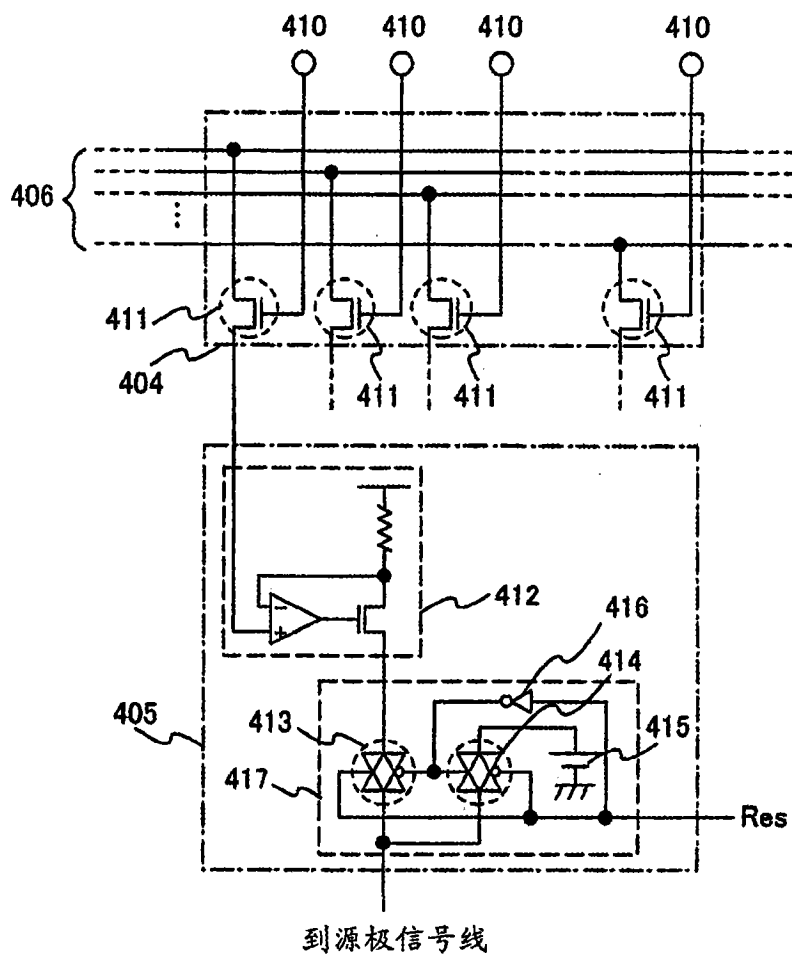


图 6B

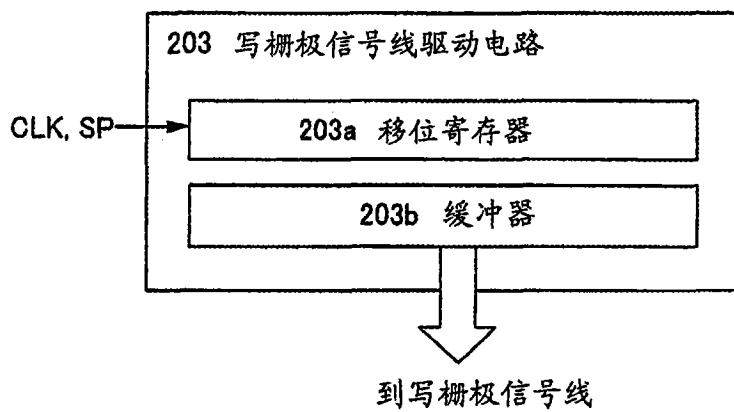


图 7A

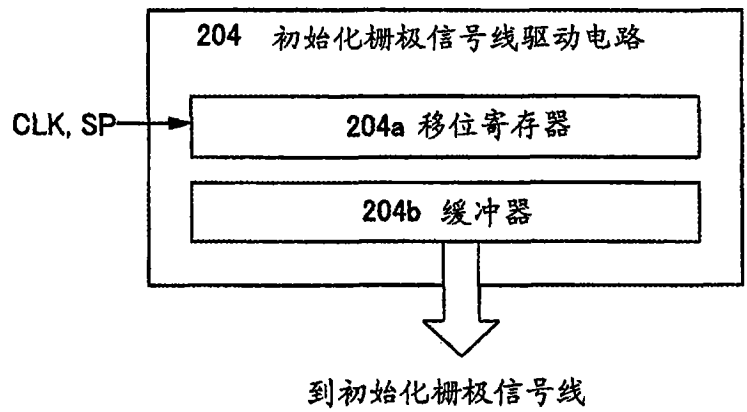


图 7B

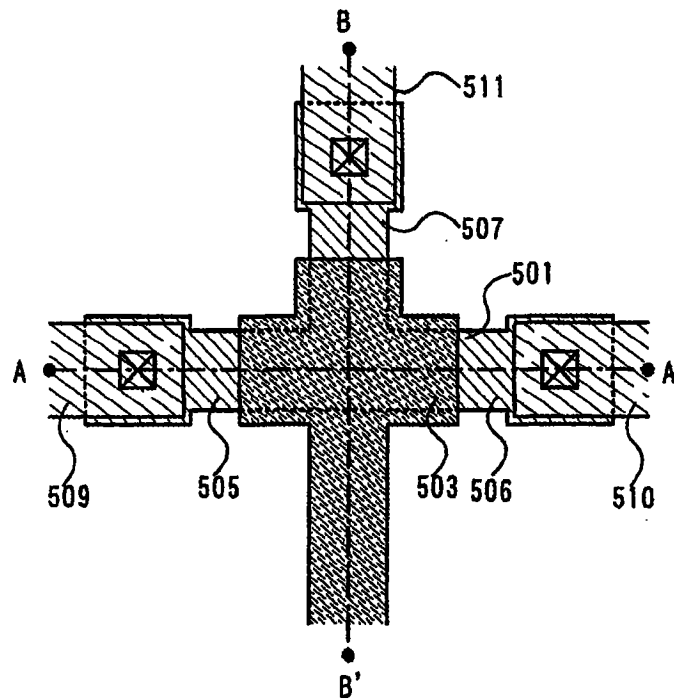


图 8A

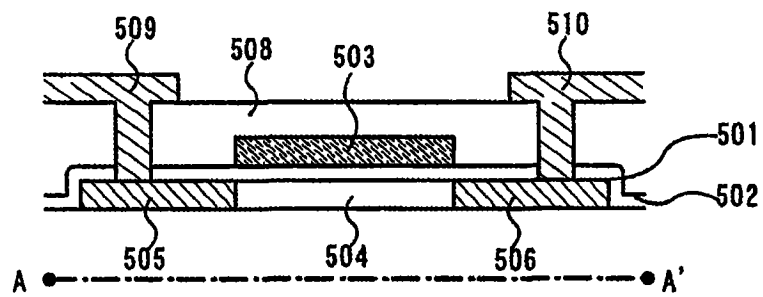


图 8B

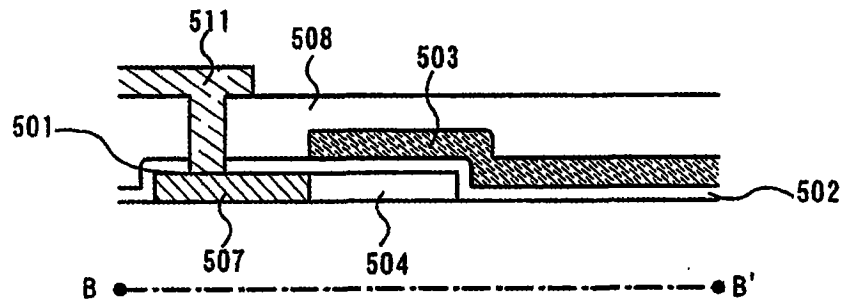


图 8C

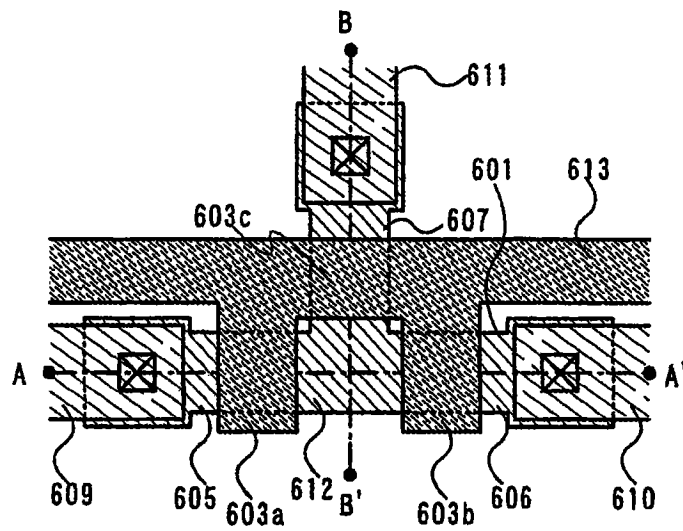


图 9A

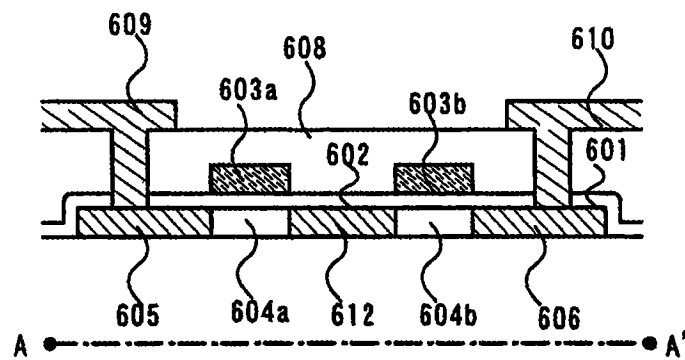


图 9B

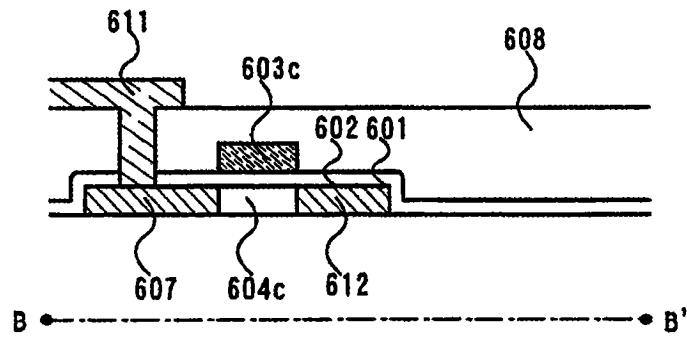


图 9C

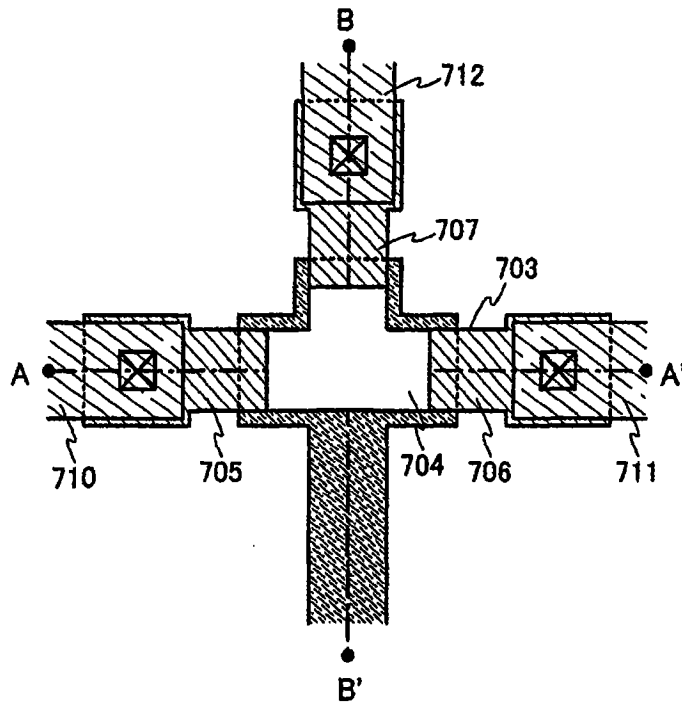


图 10A

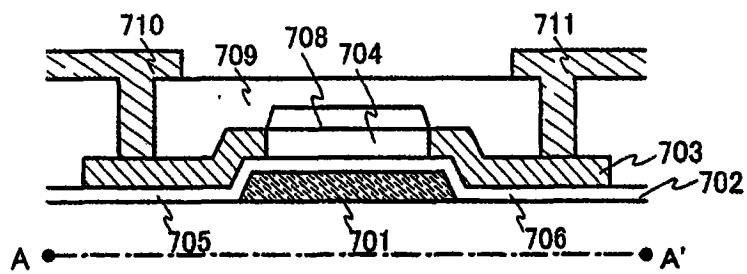


图 10B

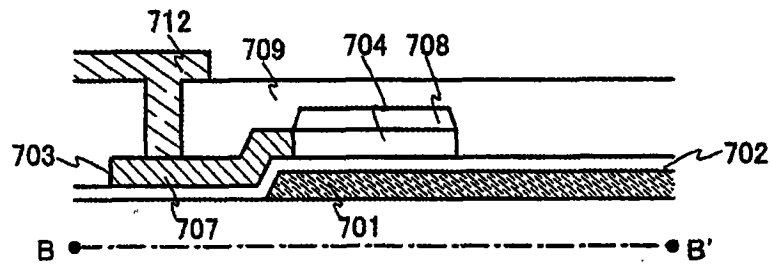


图 10C

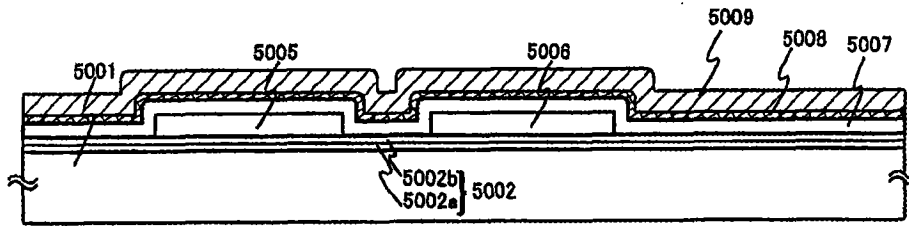


图 11A

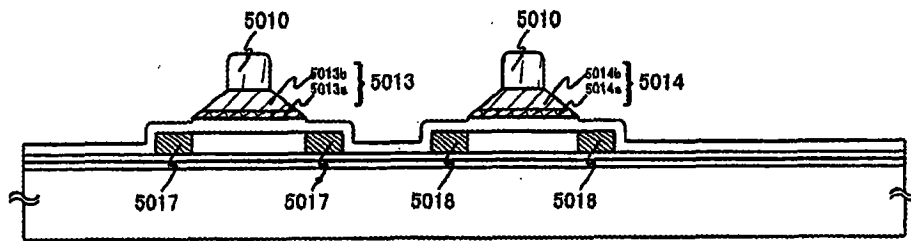


图 11B

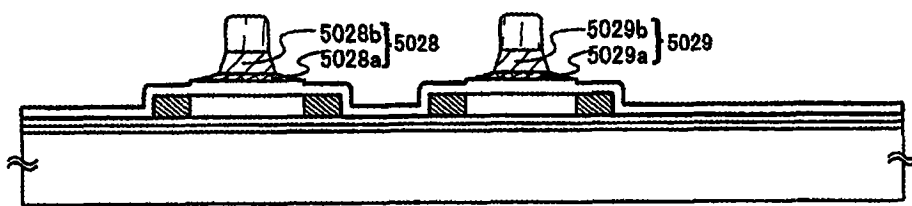


图 11C

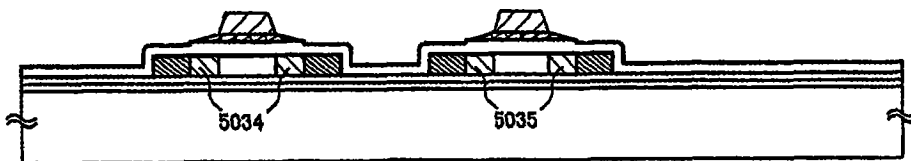


图 11D

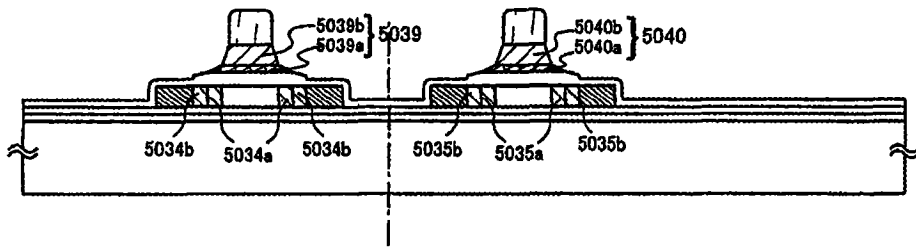


图 12A

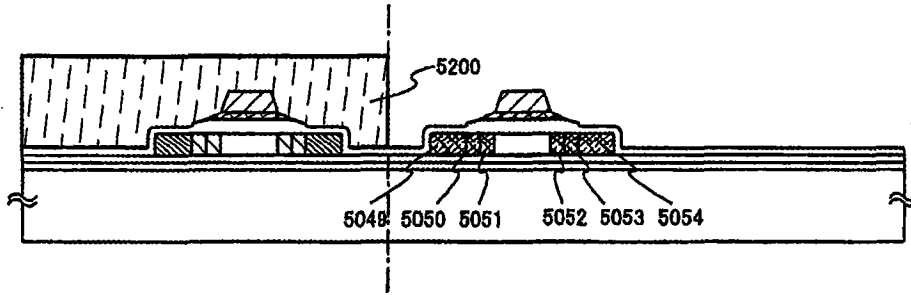


图 12B

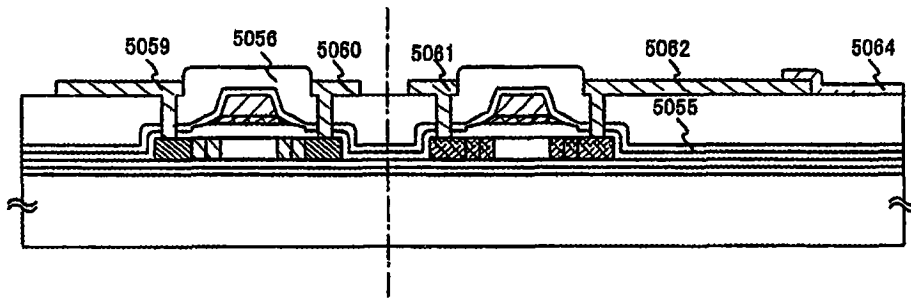


图 12C

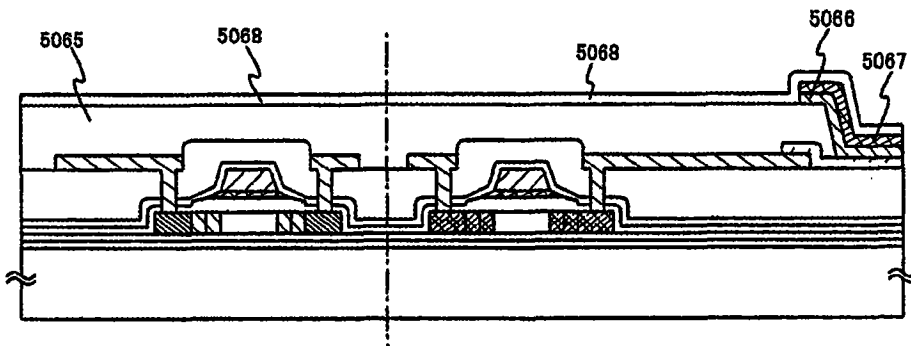


图 12D

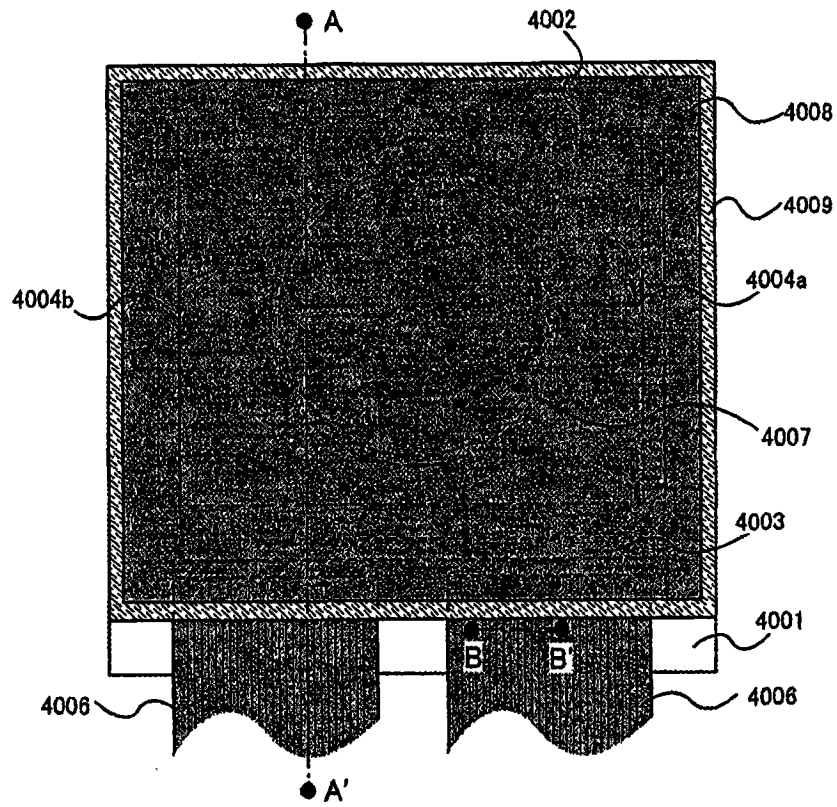


图 13A

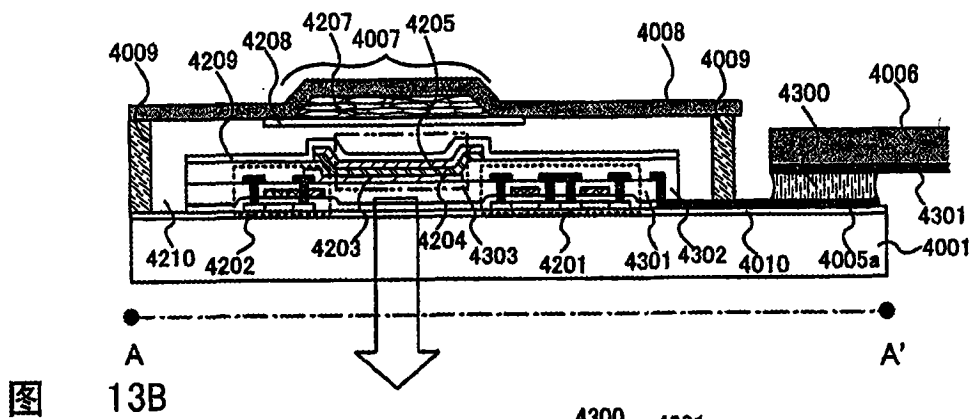


图 13B

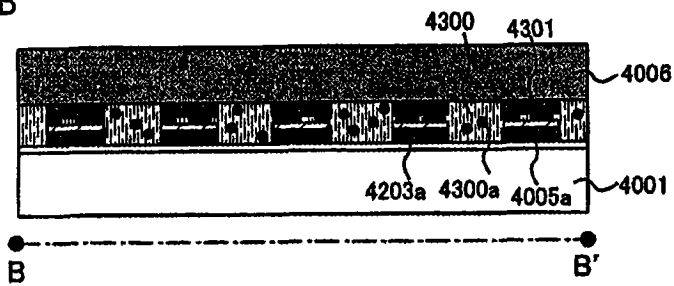


图 13C

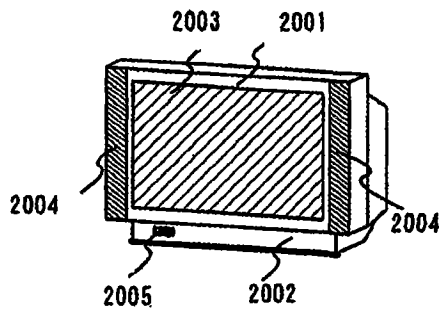


图 14A

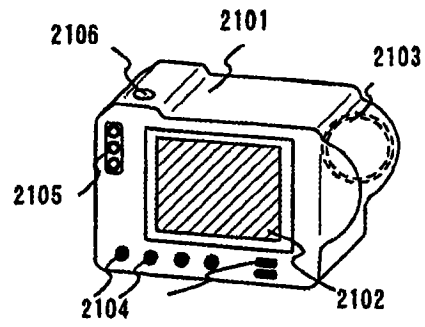


图 14B

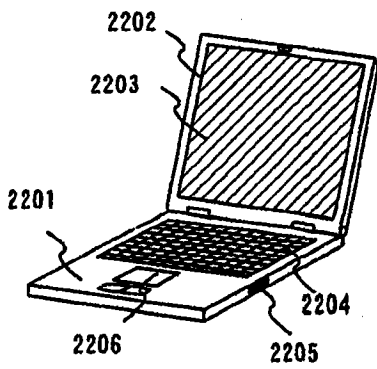


图 14C

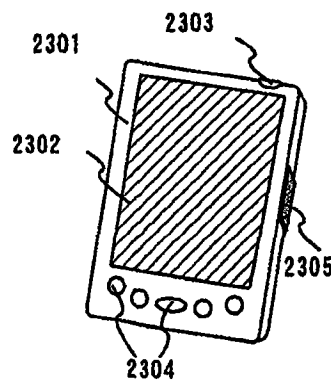


图 14D

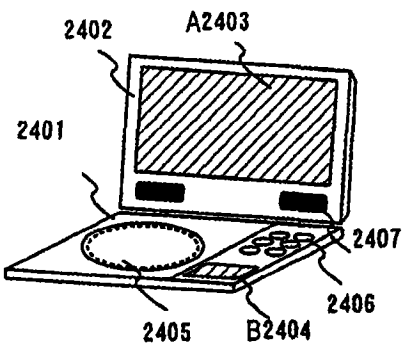


图 14E

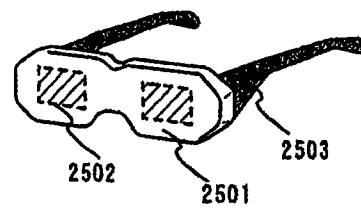


图 14F

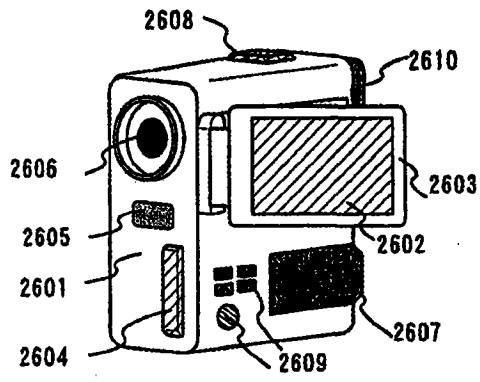


图 14G

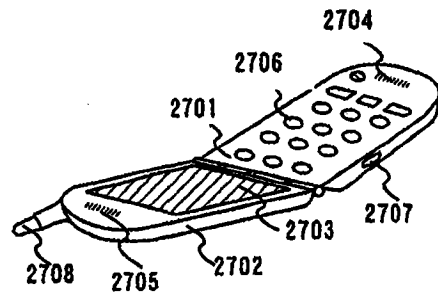


图 14H

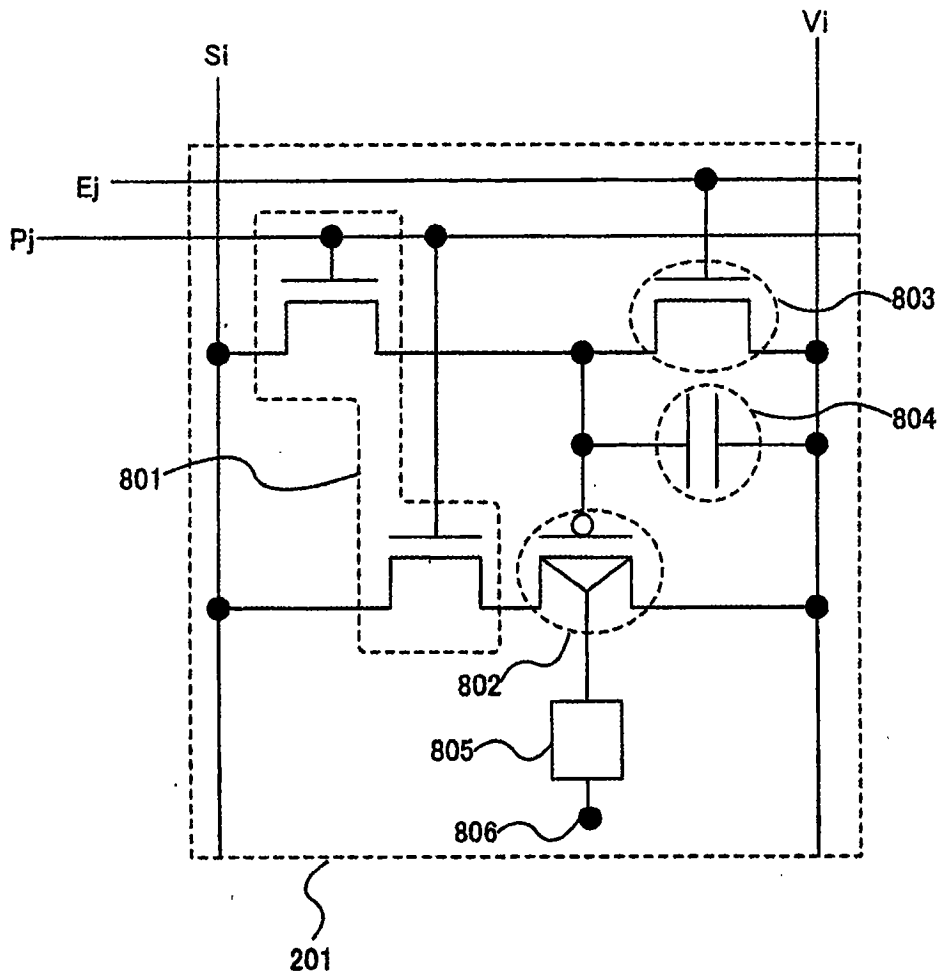


图 15

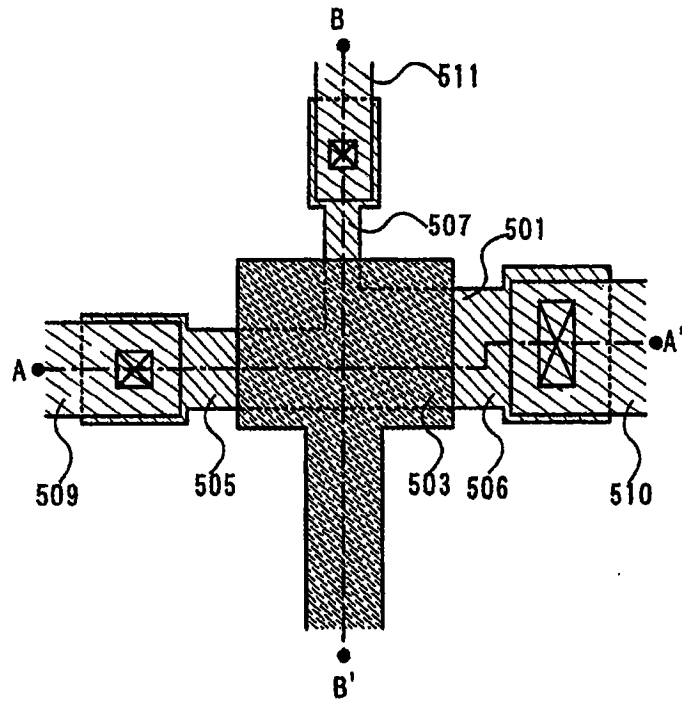


图 16

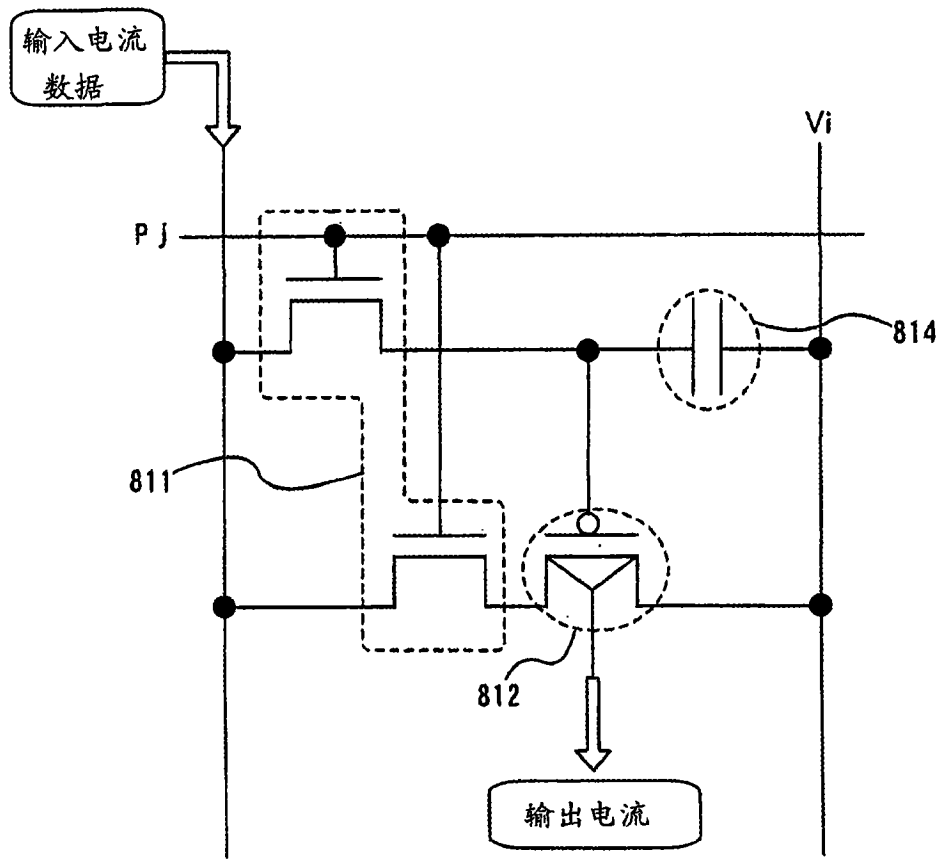


图 17

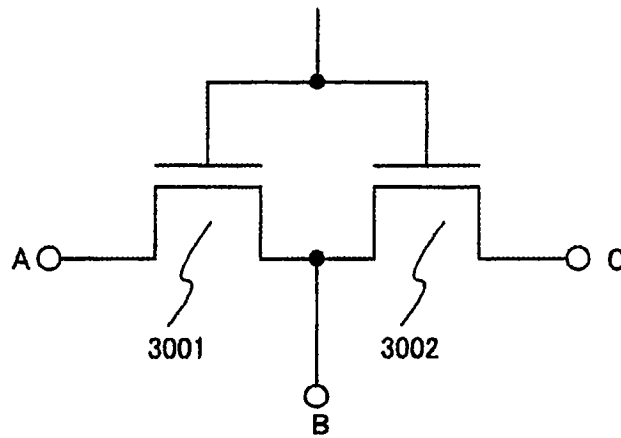


图 18A

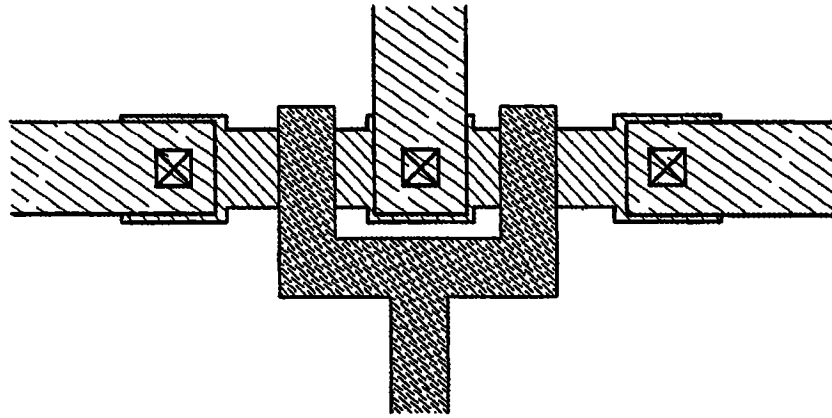


图 18B 现有技术

专利名称(译)	半导体元件、电路、显示器件和发光器件		
公开(公告)号	CN101789425B	公开(公告)日	2013-02-27
申请号	CN200910176350.2	申请日	2002-11-08
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	株式会社半导体能源研究所		
当前申请(专利权)人(译)	株式会社半导体能源研究所		
[标]发明人	犬饲和隆		
发明人	犬饲和隆		
IPC分类号	H01L27/02 H01L27/32 H01L29/78 H01L29/08 G09F9/33 G09G3/32 H01L51/50 G09F9/30 H01L21/336 H01L21/77 H01L21/8238 H01L21/84 H01L27/08 H01L27/092 H01L27/12 H01L29/423 H01L29/49 H01L29/786 H04N5/66		
CPC分类号	H01L29/78696 H01L27/3244 H01L27/1214 H01L29/4908 H01L27/12 H01L29/78645 H01L29/66757 H01L29/78621 H01L29/42384 H01L27/1222 H01L27/1251 H01L2029/7863		
代理人(译)	李家麟		
审查员(译)	方岩		
优先权	2001345273 2001-11-09 JP		
其他公开文献	CN101789425A		
外部链接	Espacenet SIPO		

摘要(译)

提供一种能够具有面积小、器件数量少的简单结构、工作消耗电流低和可高效生产率的电流存储电路。电流存储电路应用在电流驱动型显示器件如OLED显示器件中，可以改进像素的孔径比率和显示器件的可靠性并高度功能化显示器件。本发明的特征是使用具有多个漏极或源极的晶体管形状的新半导体元件。当半导体元件用于写入元件和驱动元件中时，仅通过这两个半导体元件就可以实现读入和存储电流值及输出电流，因此很容易地显著减少器件所占面积。

