

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G09G 3/32 (2006.01)



[12] 发明专利申请公开说明书

[21] 申请号 200480015513.4

[43] 公开日 2006 年 7 月 5 日

[11] 公开号 CN 1799082A

[22] 申请日 2004.5.28

[21] 申请号 200480015513.4

[30] 优先权

[32] 2003. 6. 6 [33] GB [31] 0313041.6

[86] 国际申请 PCT/IB2004/001863 2004.5.28

[87] 国际公布 WO2004/109640 英 2004.12.16

[85] 进入国家阶段日期 2005.12.5

[71] 申请人 皇家飞利浦电子股份有限公司

地址 荷兰艾恩德霍芬

[72] 发明人 D·A·菲什 S·C·迪恩

J·R·赫托 I·D·弗伦奇

[74] 专利代理机构 中国专利代理(香港)有限公司
代理人 吴立明 梁 永

权利要求书 2 页 说明书 9 页 附图 3 页

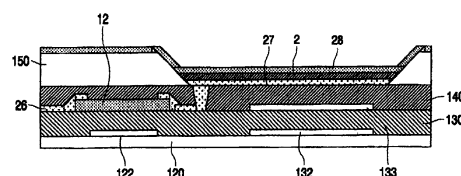
[54] 发明名称

用于 OLED 显示器的主动矩阵像素驱动电路

[57] 摘要

一种显示装置，具有多个像素，每个像素具有耦合于第一导电层(28)与第二导电层(27)之间的电流驱动显示元件(2)，所述第二导电层(27)通过在基板(120)的第一区域上具有薄膜部件(122)的开关装置(12)与电源(26)耦合。每个像素还具有第一电容性装置，该第一电容性装置具有处于基板(120)第二区域上的第一电容板(132)，第一电容板(132)与薄膜部件电耦合；第二电容板(133)；以及处于第一电容板(132)与第二电容板(133)之间的第一绝缘层(130)。堆叠在第一电容性装置上面的为与第一电容性装置共享第二电容板(133)的第二电容性装置，所述第二电容性装置还包括第三电容板，以及处于第二电容板与第三电容板之间的第二绝缘层(140)，所述第三电容板包括第二导电层(27)的至少一部分。这种结构得益于第一电容性

装置和第二电容性装置的更大电容，使它们更强健地抵御寄生电容的影响。



1、一种包括在基板(120)上载有多个像素的显示装置，每个像素包括：

耦合在第一导电层(28)与第二导电层(27)之间的电流驱动显示元件(2)，所述第二导电层(27)通过在基板(120)的第一区域上具有薄膜部件(122)的可开关装置(12)而与电流源(26)耦合；

第一电容性装置，具有：

处于基板(120)的第二区域上的第一电容板(132)，第一电容板(132)与薄膜部件(122)导电耦合；

置于第一电容板(132)上方的第二电容板(133)；以及

处于第一电容板(132)与第二电容板(133)之间的第一绝缘层(130)；

每个像素还包括：

共享第一电容性装置的第二电容板(133)的第二电容性装置，所述第二电容性装置还包括置于第二电容板(133)上方的第三电容板，所述第三电容板包括第二导电层(27)的至少一部分，以及处于第二电容板(133)与第三电容板之间的第二绝缘层(140)。

2、如权利要求1所述的显示装置，其中，所述第一绝缘层(130)具有与第二绝缘层(140)不同的厚度。

3、如权利要求1或2所述的显示装置，其中，所述第一绝缘层(130; 130')在第一电容板(132)上具有第一厚度，在薄膜部件(122)上具有第二厚度，第一厚度比第二厚度更薄。

4、如权利要求1、2或3所述的显示装置，其中，所述第一绝缘层(130)包括第一材料，第二绝缘层(140)包括第二材料；所述第一与第二材料具有不同的介电常数。

5、如权利要求1-4 其中任何一个所述的显示装置，其中，所述第一电容板(132)具有到另一可开关装置(14)的导电耦合(144)，该导电耦合(144)通过第一绝缘层(130)延伸，每个像素还包括覆盖第二绝缘层(140)的一部分、且在所述导电耦合(144)上取向的导电层(160)，用于减小所述导电耦合(144)与第一导电层(28)之间的电容。

6、如权利要求1-5 其中任何一个所述的显示装置，其中，所述

第二导电层(27)没有延伸到薄膜部件(122)上。

用于 OLED 显示器的主动矩阵像素驱动电路

技术领域

- 5 本发明涉及一种包括在基板表面区域上载有多个像素的显示装置，每个像素包括耦合于第一导电层与第二导电层之间的电流驱动显示元件，第二导电层通过在基板表面区域的第一部分上具有薄膜部件的可开关装置与电流源耦合。

10 背景技术

- 具有电流驱动电致发光显示元件，如基于 III-V 列半导体材料的发光二极管（LED），有机发光二极管（OLED）或聚合物发光二极管（poly-LED）的显示装置吸引了广泛的关注，因为在对比度和亮度性能方面，这些装置的显示性能具有比既有的电压驱动显示装置如液晶
- 15 显示器（LCD）更好的潜力。

- 例如 OLED 和 poly-LED 显示装置的像素通常包括耦合在第一导电层与第二导电层之间的显示元件，所述第二导电层通过可开关装置与电流源耦合。根据可开关装置的沟道类型，第一导电层用作阴极，第二导电层用作阳极，或者相反。当被启动时，可开关装置起电流源的作用，施加给例如晶体管的可开关装置的栅电压限定开关装置的实际
- 20 电流输出，且由实际电流输出限定显示元件的亮度级别。

- 图 1 表示一种用于主动矩阵寻址的电致发光显示装置的已知像素电路。该显示装置包括具有规则间隔像素的行和列矩阵的显示板（由方块 1 表示），像素包括电致发光显示元件 2 以及相关可开关装置、设置在相交的行（选择）与列（数据）寻址导线组 4 与 6 的之间的交点处。为了简单起见附图中仅表示几个像素。
- 25

实际上可具有数百行和数百列像素。由外围驱动电路，通过行和列寻址导线组来寻址像素 1，所述外围驱动电路包括与各组导线的端部连接的行扫描驱动电路 8 和列数据驱动电路 9。

- 30 电致发光显示元件 2 包括有机发光二极管。显示元件阵列与相关的主动矩阵电路一起设置在绝缘支撑体（即基板）的一侧上。显示元件的阴极或阳极由透明导电材料形成。支撑体是透明材料，如玻璃，

并且最靠近基板的显示元件2的电极可由诸如ITO的透明导电材料组成,以使电致发光层产生的光透过这些电极和支撑体,以便可由处于支撑体另一侧的观察者看到。通常,有机电致发光材料层的厚度在100nm与200nm之间。

- 5 在EP-A-0 717446中可得知和描述了可用于元件2的适当有机电致发光材料的典型例子。还可以使用如W096/36959中所述的共轭聚合物材料。

10 图1中所示显示装置的像素1内的上述可开关装置可通过低温多晶硅(LTPS)薄膜晶体管(TFT)实现。LTPS TFT具有在显示装置的寿命期间各TFT的阈值电压(V_{th})相对稳定的优点。遗憾的是,各TFT的阈值电压的绝对值实际上是变化的,这是因为这些数值是多晶硅晶粒在显示装置基板上的分布的函数。各TFT阈值电压之间的这种变化是人们极不希望的,因为这可能会导致电流驱动显示元件的发光强度明显偏离预定发光强度。因为输出电流(I)量直接与TFT的栅源电压(V_{gs})与 V_{th} 之差的平方($I \sim (V_{gs} - V_{th})^2$)有关,可知偏离预定值 V_{th} 将导致TFT的实际输出偏离电流的预定值,并在显示元件的输出中引起上述的膺像。

20 或者,可将非晶硅薄膜晶体管(a-Si TFT)用作可开关装置。a-Si TFT的使用是引人注目的,这不仅因为它们可以被廉价地制造,更重要的是因为各a-Si TFT的阈值电压表现出较小改变,从而避免LTPS-TFT的上述缺点。遗憾的是,由于在a-Si TFT操作过程中在非晶硅中引入缺陷,如热载流子注入产生的气泡,而造成a-Si TFT具有阈值电压(V_{th})增大的问题。因为使用强度不同,在一个a-Si TFT与另一a-Si TFT之间这种老化效应可能会不同,这也可能会导致上述显示膺像。

25 有多种用于补偿可开关装置(如LTPS-TFT或a-Si TFT)的 V_{th} 偏离或降质的方法。图2中表示在未预公开的英国专利申请0301659.0中所披露的一种可能的解决方案。图2中所示显示装置的像素包括耦合于电源线26与地线28之间的电流驱动显示元件2。显示元件2通过驱动晶体管12与电源线26连接。驱动晶体管12的栅极通过串联的第一电容性装置32与第二电容性装置34与其自己的源极连接。可使用其他晶体管13-16将电容性装置32和34编程,使其

分别存储驱动晶体管 12 的实际阈值电压和表示显示元件 2 的预定亮度级别的数据电压。这样就导致使用驱动晶体管 12 的实际阈值电压来校正施加给驱动晶体管 12 的栅极的实际栅极电压。从而，施加给显示元件 2 的电流对于驱动晶体管 12 阈值电压的改变极不敏感。

5 在未预公开的英国专利申请 0307475.4 中披露了另一种补偿 a-Si TFT 老化效应的方法，该专利申请披露了一种具有图 3 中所示像素的显示装置。电流驱动显示元件 2 经由驱动晶体管 12 耦合于电源线 26 与地线 28 之间，第一电容性装置 32 与第二电容性装置 34 的串联结构连接于驱动晶体管 12 的栅极与源极之间。通过晶体管 13 和数据线 24，对第一电容性装置 32 提供用于显示元件 2 的数据电压。需要晶体管 13 和 16 将电容性装置 32 和 34 编程成其预定的状态。该显示装置还包括伪像素（未示出），为该伪像素提供代表提供给显示装置中多个像素的多个数据信号的平均值的数据信号。可认为，伪像素的驱动晶体管的老化为显示装置像素中各驱动晶体管 12 的老化的平均值。测量伪像素中驱动晶体管的 V_{th} ，并将 V_{th} 通过伪数据信号线 60 和晶体管 62 提供给第二电容性装置 34。从而，施加给驱动晶体管 12 栅极的栅电压包括基于平均 V_{th} 降质的补偿值。

可由电容性装置与像素其他部件之间存在的杂散或寄生电容，使像素（如图 2 和 3 中所示电路的性质折衷，使用电容性装置来存储物理性质（如诸如驱动晶体管之类的可开关装置的阈值电压）。例如，图 2 中所示的电路在晶体管 14 的栅极与第一电容性装置 32 之间具有大寄生电容 42。寄生电容 42 对于第一电容性装置 32 上存储的电荷可能具有破坏作用，如果破坏作用足够大，则可能破坏第一电容性装置 32 上存储的数据。

25 能够破坏第一电容性装置 32 上所存储数据的另一大寄生电容为驱动晶体管 12 的漏极触点与第一电容性装置 32 之间的寄生电容 52。在将驱动晶体管 12 的阈值电压存储到第一电容性装置 32 上时，这些寄生电容 42 和 52 是极其有害的。在驱动晶体管 12 的阈值电压测量过程中，节点 A 为电源电压电平，而节点 B 为阈值电压电平。在完成测量时，使晶体管 14 和 15 截止，导致由数据列 24 上的数据限定节点 B。因此，节点 A 必须显示出高于该数据电压的阈值电压值。换言之，使节点 A 上的电压从电源电压变为由数据电压加上驱动晶体

管 12 的阈值电压所限定的电压电平。此时，寄生电容 42 和 52 上存储的电荷会移动到第一电容性装置 32，从而破坏电压阈值测量结果，在显示装置的输出中产生上述不期望的视觉质像。

5 发明内容

本发明的一个目的在于提供一种开头段落中所述类型的改进型显示装置。

10 本发明的另一目的在于提供一种包括多个像素的显示装置，所述像素具有用于控制驱动晶体管电流模式的电容性装置，具有对于破坏性寄生电容减小的灵敏度。

根据本发明一个方面，提供一种在基板上载有多个像素的显示装置，每个像素包括：耦合在第一导电层与第二导电层之间的电流驱动显示元件，第二导电层通过在基板的第一区域上具有薄膜部件的可开关装置与电流源连接；第一电容性装置，该第一电容性装置在基板的
15 第二区域上具有第一电容板，第一电容板与薄膜部件导电耦合；置于第一电容板上方的第二电容板；以及处于第一电容板与第二电容板之间的第一绝缘层；每个像素还包括共享第一电容性装置的第二电容板的第二电容性装置，所述第二电容性装置还包括置于第二电容板上方的第三电容板，所述第三电容板包括第二导电层的至少一部分，以及
20 处于第二电容板与第三电容板之间的第二绝缘层。

通过彼此上下堆叠第一电容性装置和第二电容性装置，而非将它们彼此横向相邻地设置，可显著增大这些电容性装置的各自电容，这是因为电容性装置不必在它们之间划分可用的基板表面面积，而这将会限制电容性装置的各自电容。从而，由于所涉及的电容性装置具有
25 较大电容这一事实，像素部件与其中一个电容性装置之间的寄生电容对于存储在所涉及电容性装置上的数据具有较小影响，从而，寄生电荷的量代表所涉及的电容性装置的总电荷中的较小部分，因此，对所涉及电容性装置上存储的数据造成更小的破坏。

在一个实施例中，第一绝缘层与第二绝缘层的厚度不同。对第一
30 绝缘层和第二绝缘层使用不同厚度，可调整这些层的介电常数，从而将第一和第二电容性装置各自的电容调节到满足其功能的特定要求。

有利的是，第一绝缘层在第一电容板上具有第一厚度，在薄膜部件上具有第二厚度，第一厚度比第二厚度更薄。通常，也可以使用薄膜部件与可开关装置沟道结构之间的绝缘层，来提供相关的电容性装置的电容板之间的绝缘层。不过，通过对第一电容性装置使用更薄的层，可进一步增大该电容性装置的电容，从而增大第一电容性装置抵御寄生电容的强健性，或者可减小被电容性装置覆盖的基板表面面积的量，从而，在采用通过基板发射光的显示装置中，可提高像素的孔径特性。

或者，第一绝缘层可包括第一材料，第二绝缘层可包括第二材料；第一与第二材料具有不同的介电常数。代替仅仅通过改变第一和第二绝缘层的厚度来调节第一和第二电容性装置的电容，第一和第二绝缘层可选择具有不同介电常数的不同材料，以便调节第一和第二电容性装置的电容。

有利的是，如果第一电容板到另一可开关装置具有导电耦合，该导电耦合通过第一绝缘层延伸，每个像素还包括覆盖第二绝缘层一部分、在导电耦合上取向的导电层，用于减小导电耦合与第一导电层导线之间的电容。这种另一可开关装置例如可以为图 2 的晶体管 14，其可以使用通孔与第一电容性装置导电耦合。为了防止在导电耦合与像素的第一导电层之间产生寄生电容，通过附加的导电层，如在导电耦合上延伸的透明氧化铟锡（ITO）垫片，可将导电耦合与第一导电层屏蔽，从而减小影响第一电容性装置的寄生电容的量。

优选地，第二导电层没有延伸到薄膜部件上。这样可减小薄膜部件与第二导电层之间的寄生电容，其提高了利用第一和第二电容性装置上存储的电压对薄膜部件的可控性。

附图说明

将参照附图通过非限定示例更详细地描述本发明，其中：

图 1 示意地表示具有多个像素的显示装置；

图 2 和 3 示意地表示现有技术像素；

图 4 表示本发明显示装置的像素的一个实施例的横截面；

图 5 表示本发明显示装置的像素的另一实施例的横截面；

图 6 表示本发明显示装置的像素的另一横截面。

应当理解，附图仅是示意性的，并未依照比例绘出。还应当理解，在附图中使用相同附图标记表示相同或相似部件。

具体实施方式

5 将使用图 2 中的像素说明本发明。不过，需要强调的是仅通过非限定示例进行说明；在驱动晶体管的栅极与源极或漏极之间具有两个串联电容性装置的任何像素都可以得益于本发明的教导。

在图 4 中，所示像素具有耦合于第一导电层 28 与第二导电层 27 之间的电流驱动显示元件 2。第一导电层 28 用作显示元件 2 的阴极，
10 第二导电层 27 用作显示元件 2 的阳极，不过需要强调的是，如果适当的话，可颠倒层的功能性。电流驱动显示元件 2 可包括任何已知的 LED 材料，如已知的 OLED 或 poly-LED 材料。驱动晶体管 12 具有可以是驱动晶体管 12 栅极的薄膜部件 122，用可开关装置 12 覆盖基板 120 的第一区域，可开关装置 12 可以为图 1 所示的 a-Si 驱动晶体管
15 12，耦合于电源线 26 与第二导电层 27 之间。由第一电容板 132 和第二电容板 133 以及处于这两块板之间具有第一介电常数的第一绝缘材料层 130，构成第一电容性装置，其可以为图 2 中所示的第一电容性装置 32。通常，以与薄膜部件 122 相同的导电材料沉积步骤，来实现通过导电耦合（未示出）与薄膜部件 122 导电耦连的第一电容板
20 132。在该沉积步骤中，第一电容板 132 与薄膜部件 122 之间也可以实现导电耦合。通常在随后的处理步骤中沉积第一绝缘层 130，同时覆盖薄膜部件 122 以及第一电容板 132。第一绝缘层 130 可以为氮化硅（SiN）层，或者可以为另一种已知的绝缘材料。通常通过在第一绝缘层 130 的顶部上进行导电材料沉积和构图来形成第二电容板
25 133。在具有用于寻址各像素的行和列的矩阵阵列显示器的情形中，可以以与实现图 2 中数据线 24 所用的导电列材料相同的步骤，来沉积该导电材料。所述导电材料可以为任何适当的导电材料，如金属。

第二电容性装置可以为图 2 中的第二电容性装置 34，其堆叠在第一电容性装置的顶部，并且通过与第一电容性装置共享第二电容板
30 133、和通过包括第二导电层 27 的至少一部分的第三电容板来构成。由具有第二介电常数的第二绝缘层 140 分隔第二与第三电容板。将第一与第二电容性装置彼此上下堆叠，而非将它们实现为在像素的相同

层中彼此相邻的主要优点是，因此可显著增大这些装置的电容。可用公式 $C = \epsilon A/d$ 表示电容性装置的电容 C ，其中， ϵ 为板之间绝缘材料的介电常数， A 为板面积， d 为板之间的距离。将两个电容性装置堆叠能增大电容板 132 和 133 的面积，从而导致电容性装置的电容增大。

- 5 在顶部发光像素的情形中，电流驱动显示元件 2 发射出的光无需穿过基板，从而可以将电容板的尺寸设定为基本上覆盖未被像素的其他电路元件覆盖的所有基板区域。

更大的电容使电容性装置可更强健地抵御寄生电容的影响，诸如包括第一电容板 132 的导电层和电流源线 26 之间的电容，其为图 2 中的寄生电容 52。可由下式表示寄生电容对阈值电压的影响：

$$\Delta V = (C_{42} + C_{52}) * V_{th} / (C_{32} + C_{42} + C_{52})$$

其中， ΔV 为寄生电容 42 和 52 的电容 C_{42} 和 C_{52} 分别对第一电容性装置的电容 C_{32} 的影响所引起的 V_{th} 的改变。该公式清楚地表示应当使一方面 C_{32} 与另一方面 C_{42} 和 C_{52} 之间的电容比值最大，以便使寄生电容对 V_{th} 的影响最小。

希望具有图 4 中所示的堆叠电容结构，其中，两个电容性装置中的一个比另一个具有更大的电容。这可以通过对第一绝缘层 130 和第二绝缘层 140 选择具有不同介电常数的不同材料来实现。例如，第一绝缘层 130 可以为具有相对高介电常数的 SiN 层，第二绝缘层 140 可以为具有相对低介电常数的聚合物层，从而使第一电容性装置比第二电容性装置具有更高的电容。显然，根据电路要求，也可以颠倒这些层，使第二电容性装置比第一电容性装置具有更高的电容。

还可以通过在第一电容板 132 与第二电容板 133 之间，以及在第二电容板 133 与第二导电层 27 之间分别选择不同距离，实现第一电容性装置和第二电容性装置不同的电容。这可以通过沉积第一厚度的第一绝缘层 130 和第二厚度的第二绝缘层 140 来实现。绝缘层 130 和 140 可以为相同的材料，或者可以由不同材料组成。

图 5 中表示对第一绝缘层 130 和第二绝缘层 140 使用不同的厚度，以便获得第一电容性装置具有与第二电容性装置不同电容的变型实施例。第一绝缘层 130 具有两种不同的厚度：第一厚度处于第一电容板 132 与第二电容板 133 之间，使该厚度非常薄，第二厚度处于薄膜部件 120 与可开关装置 12 之间。第二厚度优选与诸如可开关装置

12 的 TFT 的栅极与半导体材料之间电介质的典型厚度相对应, 例如 0.33 微米。这可以通过以下过程实现: 首先沉积具有第一厚度的第一绝缘材料层, 其中在随后的步骤中对用于薄膜部件 122 和第一电容板 132 的孔进行构图。接着通过沉积绝缘层 130', 以便将薄膜部件 122 上的层增大到期望的第二厚度, 完成这些结构。这一过程保证了第一绝缘层 130 的薄部分不必跨越任何金属特征的边缘, 这会造成第一电容性装置的性能劣化。不过, 对像素的其他部分采用较厚绝缘层时是有益的, 例如以保证像素的金属线(未示出)的充分的台阶覆盖率(step coverage)。

在第一电容板 132 与第二电容板 133 之间使用极薄介电层的主要优点在于, 可实现第一电容性装置的大电容, 而不必将第一电容板 132 和第二电容板 133 的面积扩展到大部分基板 120 上。这对于通过基板 120 发光的底部发光显示装置而言特别有益。减小电容板 132 和 133 的面积增大了像素的孔径, 这对于底部发光显示装置而言, 导致了通过基板 120 的光发射率的提高。

这里, 需要强调的是, 为了进一步提高第一和第二电容性装置与寄生电容的电容比, 在图 4 和 5 所示像素中限制寄生电容的存在是有益的。为此, 使覆盖可开关装置 12 的绝缘层 150 实际上尽可能的厚, 以避免第一导电层 28 与可开关装置 12 的薄膜部件 122 之间存在任何显著的寄生电容。绝缘层 150 可以为任何已知的适当绝缘层, 如聚合物层、氮化硅或氧化硅层。由于相同原因, 不应使第二导电层 27 横向扩展到可开关装置 12 的薄膜部件 122 上, 因为这种扩展会在第二导电层 27 与可开关装置 12 的薄膜部件 122 之间产生相当大的寄生电容。

图 6 表示根据本发明另一像素的剖面图, 其中包括限制寄生电容影响的另一种手段。在显示装置 2 不可见的图 6 的剖面图中, 表示了本发明的堆叠电容性装置结构, 具有从第一电容性装置的第一电容板 132 通过第一绝缘层 130 延伸到另一开关装置 14 的导电耦合 144, 例如通孔。另一开关装置 14, 其可以为图 2 中的 TFT 14, 也具有处于基板 120 上的薄膜部件 142。该薄膜部件 142 可以为所述另一开关装置 14 的栅极。导电耦合 144 形成第一电容性装置的一部分电容, 不过由于其通过第一绝缘层 130 延伸, 与距离第一导电层 28 更远的第

一电容板 132 相比，该导电耦合 144 与第一导电层 28 有可能产生更大的寄生电容。

5 为了减小这种不希望的寄生电容，通过覆盖第二绝缘层 140 至少一部分的导电层 160，将导电耦合 144 与第一导电层 28 屏蔽。导电层 160 通过例如通孔的导电耦合 162，与第二电容板 133 导电耦合。可使用 ITO 作为导电材料实现导电层 160，其对于底部发光装置而言，具有不会使像素的孔径受到不利影响的优点，尽管也可以使用其他导电材料，特别是在顶部发光显示装置的情形中。

10 应当注意，上述实施例说明而非限制本发明，本领域技术人员在不偏离所附权利要求范围的条件下可设计出许多可选实施例。在权利要求中，置于圆括号中的任何附图标记都不应当解释为限制该权利要求。词语“包括”不排除存在除权利要求中所列举出之外的元件或步骤。元件前面的词语“一个”不排除存在多个这种元件。可利用包括多个独立元件的硬件来实现本发明。在列举出多个装置的设备权利要求中，可由一个相同的硬件项来实现这些装置中的几个。惟一的事实在于，在不同的从属权利要求中引用的某些措施不表明不能使用这些措施的组合以获得益处。

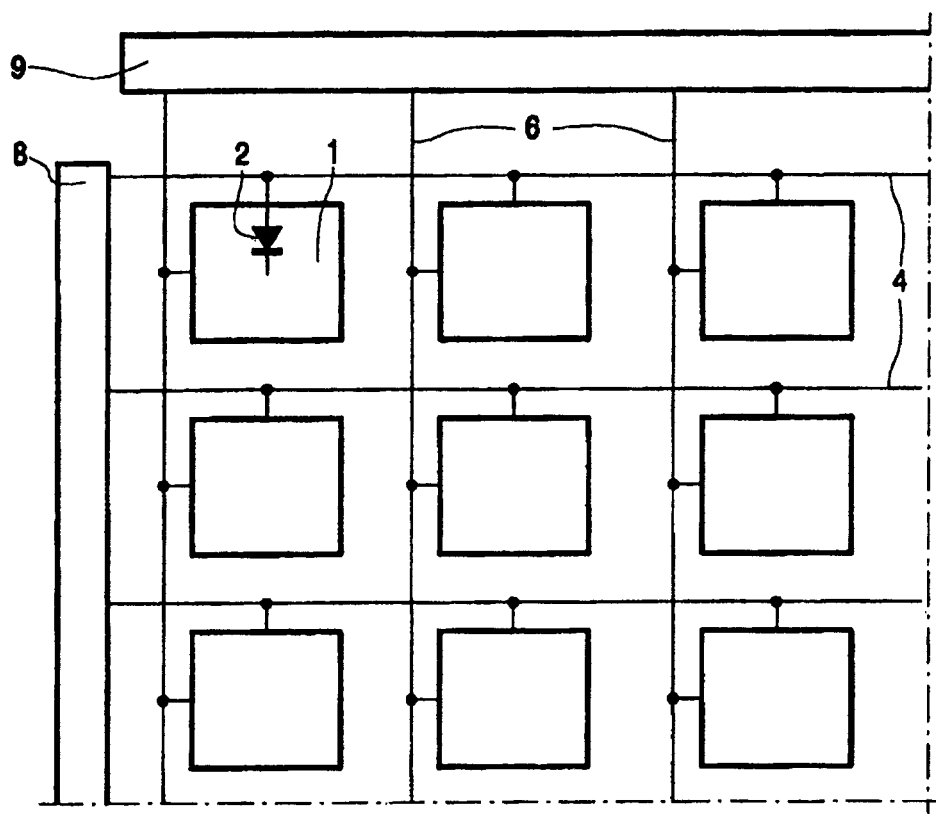


图 1
现有技术

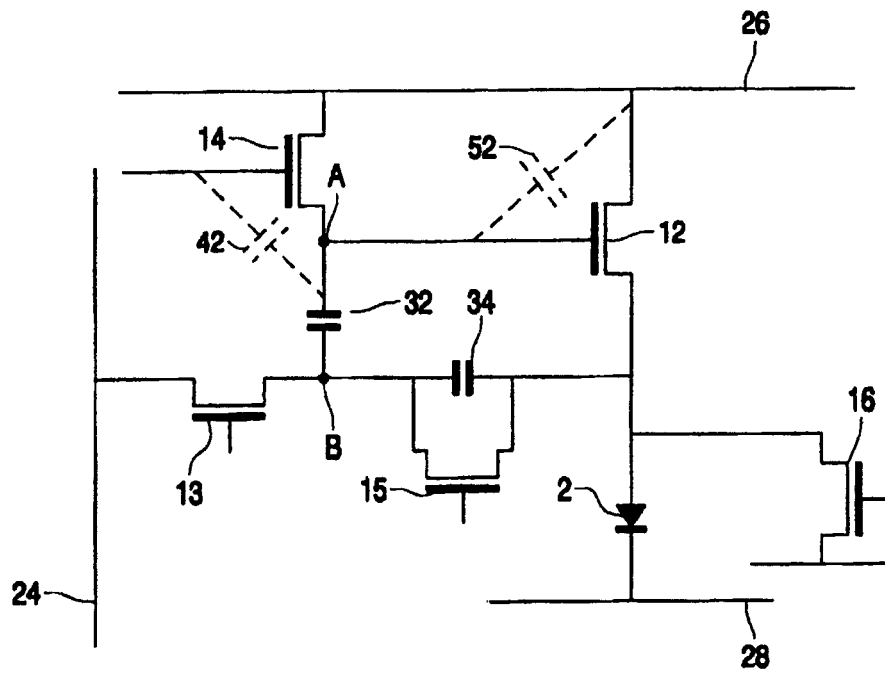


图 2
现有技术

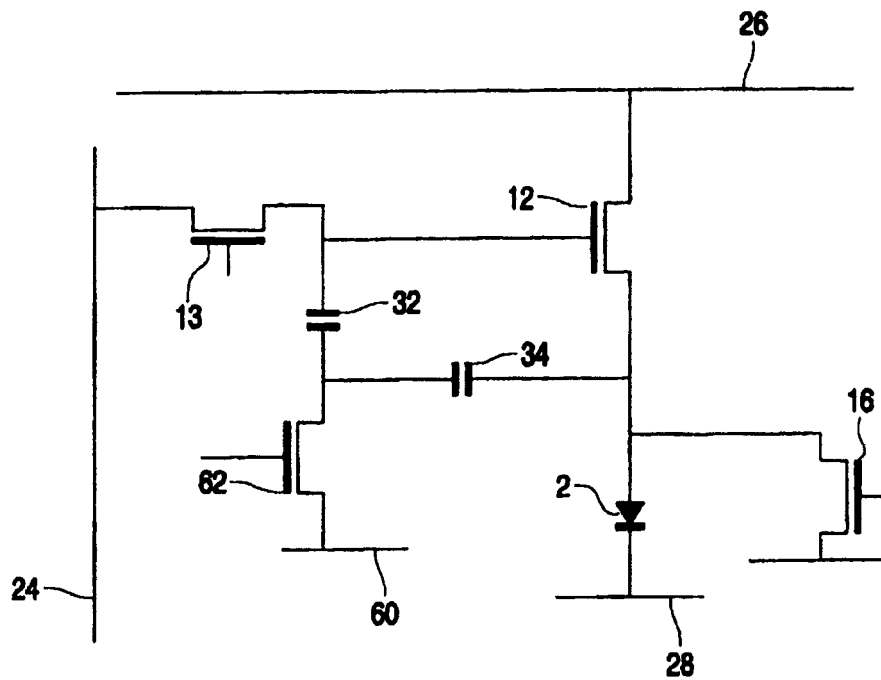


图 3
现有技术

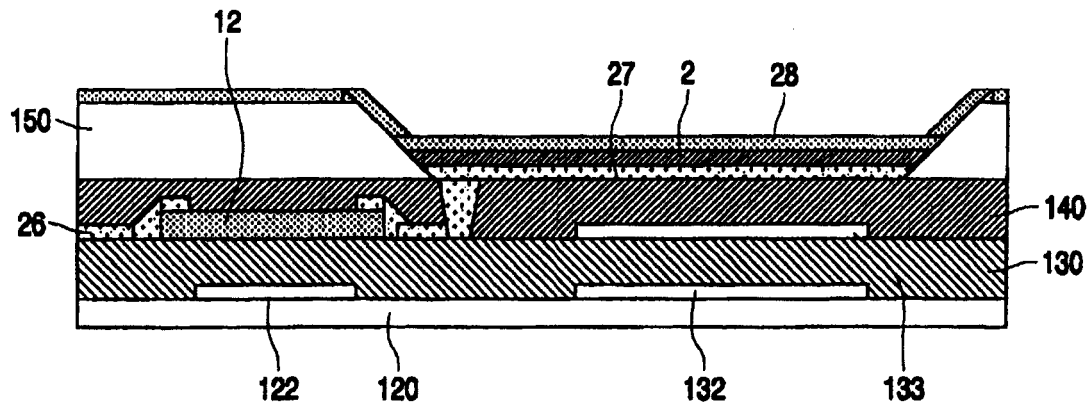


图 4

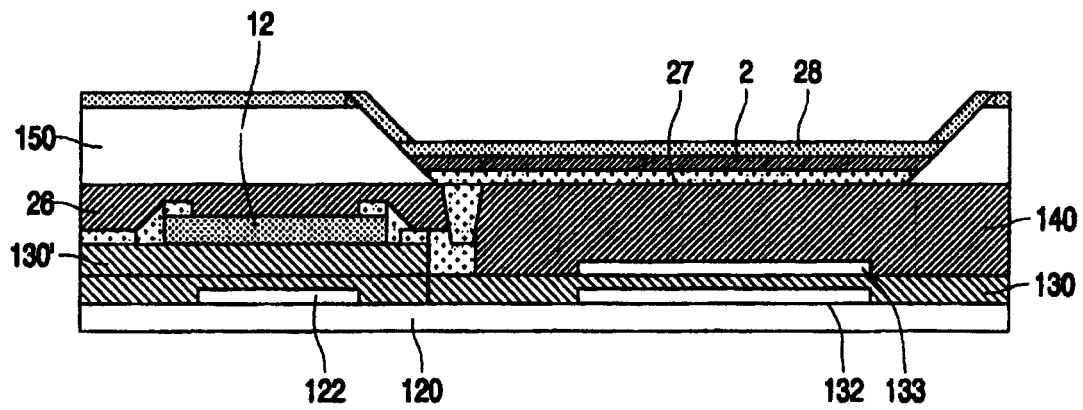


图 5

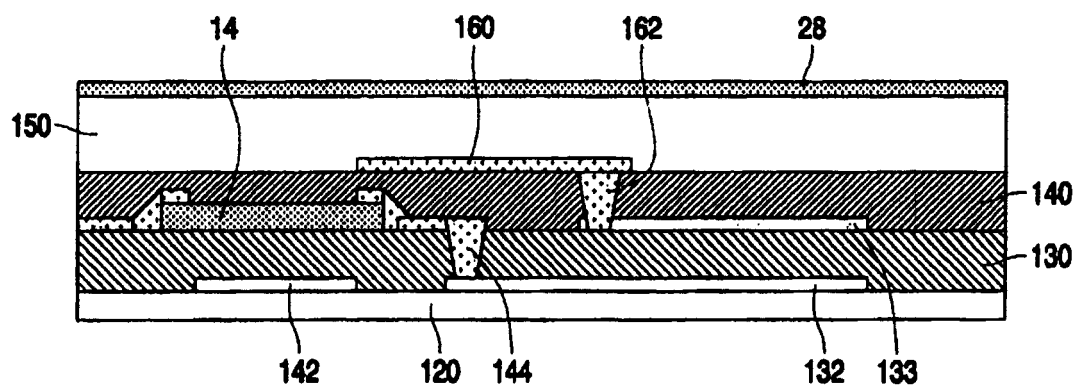


图 6

专利名称(译)	用于OLED显示器的主动矩阵像素驱动电路		
公开(公告)号	CN1799082A	公开(公告)日	2006-07-05
申请号	CN200480015513.4	申请日	2004-05-28
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
当前申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
[标]发明人	DA菲什 SC迪恩 JR赫托 ID弗伦奇		
发明人	D·A·菲什 S·C·迪恩 J·R·赫托 I·D·弗伦奇		
IPC分类号	G09G3/32 H01L27/32		
CPC分类号	G09G2300/0852 G09G2320/043 H01L27/3265 G09G2310/0251 G09G2320/029 G09G3/3233 G09G2300/0819 G09G2300/0876		
代理人(译)	吴立明 梁永		
优先权	2003013041 2003-06-06 GB		
其他公开文献	CN100474376C		
外部链接	Espacenet SIPO		

摘要(译)

一种显示装置，具有多个像素，每个像素具有耦合于第一导电层(28)与第二导电层(27)之间的电流驱动显示元件(2)，所述第二导电层(27)通过在基板(120)的第一区域上具有薄膜部件(122)的开关装置(12)与电源(26)耦合。每个像素还具有第一电容性装置，该第一电容性装置具有处于基板(120)第二区域上的第一电容板(132)，第一电容板(132)与薄膜部件电耦合；第二电容板(133)；以及处于第一电容板(132)与第二电容板(133)之间的第一绝缘层(130)。堆叠在第一电容性装置上面的为与第一电容性装置共享第二电容板(133)的第二电容性装置，所述第二电容性装置还包括第三电容板，以及处于第二电容板与第三电容板之间的第二绝缘层(140)，所述第三电容板包括第二导电层(27)的至少一部分。这种结构得益于第一电容性装置和第二电容性装置的更大电容，使它们更强健地抵御寄生电容的影响。

