



[12] 发明专利申请公开说明书

[21] 申请号 200410094978.5

[43] 公开日 2005 年 5 月 25 日

[11] 公开号 CN 1619624A

[22] 申请日 2004.11.19

[21] 申请号 200410094978.5

[30] 优先权

[32] 2003.11.20 [33] JP [31] 2003-390678

[32] 2003.11.26 [33] JP [31] 2003-395609

[32] 2003.11.26 [33] JP [31] 2003-395610

[32] 2004.8.3 [33] JP [31] 2004-226364

[71] 申请人 精工爱普生株式会社

地址 日本东京

[72] 发明人 堀内浩 城宏明

[74] 专利代理机构 中科专利商标代理有限责任公司

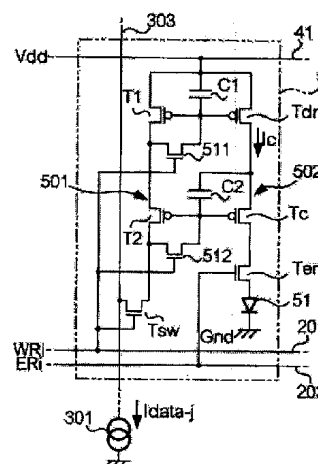
代理人 李香兰

权利要求书 5 页 说明书 22 页 附图 15 页

[54] 发明名称 像素电路、电光学装置及其电子设备

[57] 摘要

提供一种像素电路。在从电源线(41)到恒电流电路(301)的第1路径(501)中插入第1晶体管(T1)和第2晶体管(T2)。在从电源线(41)到OLED元件(51)的第2路径(502)中插入驱动晶体管(Tdr)和电流供给晶体管(Tc)。与驱动晶体管(Tdr)的栅极连接的电容(C1)以及与电流供给晶体管(Tc)的栅极连接的电容(C2)保持与流过第1路径(501)的数据电流(I_{data-j})对应的电压。驱动晶体管根据电容(C1)所保持的电压控制流过第2路径(502)的驱动电流。电流供给晶体管根据电容(C2)所保持的电压控制流过第2路径(502)的驱动电流。这样,可以正确显示希望的灰度。



- 1、一种像素电路，其特征在于，包括：
- 5 第 1 路径，其从电源到电流源；
- 第 2 路径，其从所述电源到电光学元件；
- 第 1 晶体管，其被插入到所述第 1 路径中并成二极管连接；
- 电压保持元件，其保持与在所述第 1 路径中流过的数据电流对应的电
- 压；
- 10 驱动晶体管，其被插入到所述第 2 路径中，栅极与所述第 1 晶体管的
- 栅极连接，根据与栅极连接的所述电压保持元件中所保持的电压控制在该
- 第 2 路径中流过的驱动电流；和
- 维持装置，其与所述电光学元件的电压无关而将所述数据电流与所述
- 驱动电流的比维持在大致恒定。
- 15 2、一种像素电路，其特征在于，包括：
- 第 1 路径，其从电源到电流源；
- 第 2 路径，其从所述电源到电光学元件；
- 第 1 晶体管，其被插入到所述第 1 路径中并成二极管连接；
- 第 1 电压保持元件，其保持与在所述第 1 路径中流过的数据电流对应
- 20 的电压；
- 驱动晶体管，其被插入到所述第 2 路径中，栅极与所述第 1 晶体管的
- 栅极连接，根据与栅极连接的所述第 1 电压保持元件中所保持的电压控制
- 在该第 2 路径中流过的驱动电流；
- 第 2 晶体管，其被插入到所述第 1 路径中并成二极管连接；
- 25 第 2 电压保持元件，其保持与在所述第 1 路径中流过的数据电流对应
- 的电压；和
- 电流供给晶体管，其被插入到所述第 2 路径中，栅极与所述第 2 晶体
- 管的栅极连接，根据与栅极连接的所述第 2 电压保持元件中所保持的电压
- 控制在第 2 路径中流过的驱动电流。
- 30 3、一种像素电路，其特征在于，包括：

第1路径，其从电源到电流源；

第2路径，其从所述电源到电光学元件；

第1晶体管，其被插入到所述第1路径中；

第1电压保持元件，其保持与在所述第1路径中流过的数据电流对应的电压；

驱动晶体管，其被插入到所述第2路径中并成二极管连接，栅极与所述第1晶体管的栅极连接，根据与栅极连接的所述第1电压保持元件中所保持的电压控制在第2路径中流过的驱动电流；

第2电压保持元件，其保持与在所述第1路径中流过的数据电流对应的电压；和

电流供给晶体管，其被插入到所述第2路径中，栅极与所述第1路径连接，根据与栅极连接的所述第2电压保持元件中所保持的电压控制在第2路径中流过的驱动电流。

4、一种像素电路，其特征在于，包括：

第1路径，其从电源到电流源；

第2路径，其从所述电源到电光学元件；

第1晶体管，其被插入到所述第1路径中；

第1电压保持元件，其保持与在所述第1路径中流过的数据电流对应的电压；

驱动晶体管，其被插入到所述第2路径中并且成二极管连接，栅极与所述第1晶体管的栅极连接，根据与栅极连接的所述第1电压保持元件中所保持的电压控制在第2路径中流过的驱动电流；

第2电压保持元件，其保持与在所述第1路径中流过的数据电流对应的电压；

第2晶体管，其被插入到所述第1路径中并成二极管连接；和

电流供给晶体管，其被插入到所述第2路径中，栅极与所述第2晶体管的栅极连接，根据与栅极连接的所述第2电压保持元件中所保持的电压控制在第2路径中流过的驱动电流。

5、一种像素电路，其特征在于，包括：

第1路径，其从电源到电流源；

第2路径，其从所述电源到电光学元件；

第1晶体管，其被插入到所述第1路径中；

第1电压保持元件，其保持与在所述第1路径中流过的数据电流对应的电压；

5 驱动晶体管，其被插入到所述第2路径中，栅极与所述第1晶体管的栅极连接，根据与栅极连接的所述第1电压保持元件中所保持的电压控制在该第2路径中流过的驱动电流；

第2晶体管，其被插入到所述第1路径中漏极与所述第1晶体管的栅极连接；

10 第2电压保持元件，其保持与在所述第1路径中流过的数据电流对应的电压；

电流供给晶体管，其被插入到所述第2路径中，栅极与所述第2晶体管的栅极连接，根据与栅极连接的所述第2电压保持元件中所保持的电压控制在该第2路径中流过的驱动电流；和

15 偏置电路，其用于向所述电流供给晶体管的栅极施加偏置电压。

6、一种像素电路，其特征在于，包括：

第1路径，其从电源到电流源；

第2路径，其从所述电源到电光学元件；

第1晶体管，其被插入到所述第1路径中并成二极管连接；

20 第1电压保持元件，其保持与在所述第1路径中流过的数据电流对应的电压；

驱动晶体管，其被插入到所述第2路径中，栅极与所述第1晶体管的栅极连接，根据与栅极连接的所述第1电压保持元件中所保持的电压控制在该第2路径中流过的驱动电流；

25 第2晶体管，其被插入到所述第1路径中

第2电压保持元件，其保持与在所述第1路径中流过的数据电流对应的电压；

30 电流供给晶体管，其被插入到所述第2路径中，栅极与所述第2晶体管的栅极连接，根据与栅极连接的所述第2电压保持元件中所保持的电压控制在该第2路径中流过的驱动电流；和

偏置电路，其用于向所述电流供给晶体管的栅极施加偏置电压。

7、根据权利要求5或6所述的像素电路，其特征在于，

所述偏置电路包括偏置用晶体管，其被插入到设置在电源间的第3路径中并成二极管连接，栅极与所述电流供给晶体管的栅极连接。

5 8、根据权利要求2~7中任一项所述的像素电路，其特征在于，包括：
让所述驱动晶体管的栅极成为悬浮状态的装置；和
让所述电流供给晶体管的栅极成为悬浮状态的装置。

9、一种电光学装置，其特征在于，通过将权利要求1~8中任一项所述的多个像素电路按面状排列配置而构成。

10 10、一种电光学装置，其特征在于，
包括：按面状排列配置的多个像素电路、和由所述多个像素电路共用并向该各像素电路提供偏置电压的偏置电路；

所述多个像素电路的每一个包括：

第1路径，其从电源到电流源；

15 第2路径，其从所述电源到电光学元件；

第1晶体管，其被插入到所述第1路径中；

第1电压保持元件，其保持与在所述第1路径中流过的数据电流对应的电压；

20 驱动晶体管，其被插入到所述第2路径中，栅极与所述第1晶体管的栅极连接，根据与栅极连接的所述第1电压保持元件中所保持的电压控制在该第2路径中流过的驱动电流；

第2晶体管，其被插入到所述第1路径中漏极与所述第1晶体管的栅极连接；

25 第2电压保持元件，其保持与在所述第1路径中流过的数据电流对应的电压；和

电流供给晶体管，其被插入到所述第2路径中，栅极与所述第2晶体管的栅极连接，根据与栅极连接的所述第2电压保持元件中所保持的电压控制在该第2路径中流过的驱动电流。

11、一种电光学装置，其特征在于，

30 包括：按面状排列配置的多个像素电路、和由所述多个像素电路共用

并向该各像素电路提供偏置电压的偏置电路；

所述多个像素电路的每一个包括：

第 1 路径，其从电源到电流源；

第 2 路径，其从所述电源到电光学元件；

5 第 1 晶体管，其被插入到所述第 1 路径中并成二极管连接；

第 1 电压保持元件，其保持与在所述第 1 路径中流过的数据电流对应的电压；

驱动晶体管，其被插入到所述第 2 路径中，栅极与所述第 1 晶体管的栅极连接，根据与栅极连接的所述第 1 电压保持元件中所保持的电压控制
10 在该第 2 路径中流过的驱动电流；

第 2 晶体管，其被插入到所述第 1 路径中；

第 2 电压保持元件，其保持与在所述第 1 路径中流过的数据电流对应的电压；和

电流供给晶体管，其被插入到所述第 2 路径中，栅极与所述第 2 晶体管的栅极连接，根据与栅极连接的所述第 2 电压保持元件中所保持的电压
15 控制在第 2 路径中流过的驱动电流。

12、一种电子设备，其特征在于，作为显示装置具有权利要求 9~11 中任一项所述的电光学装置。

像素电路、电光学装置及其电子设备

5

技术领域

本发明涉及例如采用有机发光二极管（以下称作“OLED（Organic Light Emitting Diode）”）元件等的电光学元件显示图像的技术。

10 背景技术

作为采用电光学元件显示图像的电光学装置的构成，提出了按每个像素设置用于控制向电光学元件供给电流的薄膜晶体管的有源矩阵方式的装置。在这种装置中，特别存在起因于薄膜晶体管的特性（例如阈值电压等）的随机散差的显示不匀问题。

15 作为解决这个问题的构成，例如在专利文献1中公开了图16所示的像素电路。如图所示，在该像素电路8中从施加电源的高位侧电压Vdd的电源线80到OLED元件81的路径中，设置：控制向OLED元件81供给的电流（以下称作「驱动电流」） I_c 的驱动晶体管82、和用于控制OLED元件发光时间的点亮控制晶体管83。进一步，像素电路8包括：用于将
20 驱动晶体管82的栅极和漏极连接而让其成二极管的晶体管85、插入在从驱动晶体管82到恒电流源86的路径中的晶体管87、和一端连接在驱动晶体管82的栅极上的电容88。依据该构成，第一，晶体管85通过施加电压 V_p 变为导通状态且让驱动晶体管82成二极管连接，从电源线80通过驱动晶体管82和变为导通状态的晶体管87到达恒电流源86的路径上
25 流过与所希望的灰度对应的电流（以下称作「数据电流」） I_{data} 。此时在电容88中保持与数据电流 I_{data} 驱动晶体管82对应的栅极电压。第二，在晶体管85以及87为截止状态时点亮控制晶体管83通过施加电压 V_R 变为导通状态，与紧接之前在电容88中所保持的电压对应的驱动电流 I_c 通过驱动晶体管82和点亮控制晶体管83流到OLED元件81中。

30 但是，在如图16所示的构成中有可能产生在OLED元件81中流过

的驱动电流 I_c 与希望的电流不同的情况。本申请的发明者得到了在这种驱动电流 I_c 中产生误差的一个原因是数据电流 I_{data} 与驱动电流 I_c 的比（以下称作「输入输出电流比」）依赖于驱动晶体管 82 的漏极电压 V_d 的见解。图 17 表示在图 16 所示的构成中驱动晶体管 82 的漏极电压 V_d 与输入输出电流比 M （ $=$ 驱动电流 I_c / 数据电流 I_{data} ）的关系曲线图。如图 17 所示，输入输出电流比 M 由于沟道长度调制效应（早期效应）的影响随着驱动晶体管 82 的漏极电压 V_d 而变化。因此，驱动晶体管 82 的漏极电压 V_d 为 V_1 时，数据电流 I_{data} 与驱动电流 I_c 相等（即输入输出电流比 M 为「1」），在该漏极电压 V_d 变为比 V_1 更大的 V_2 时，驱动电流 I_c 也变为比数据电流 I_{data} 大，OLED 元件 81 变为由比目标的亮度（假设在 OLED 元件 81 中流过数据电流 I_{data} 时的亮度）更亮的亮度发光。由此，在以往的技术中，由数据电流 I_{data} 指示的目标的亮度与实际的 OLED 元件 81 的发光亮度之间产生偏差，作为其结果存在导致显示质量下降的问题。

专利文献 1：特开 2003-22049 号公报（图 17）。

发明内容

本发明正是为了解决上述问题，其目的在于正确地显示希望的灰度。

为了解决该课题，有关本发明的像素电路的第 1 特征（参照图 3 以及图 4）在于，包括：第 1 路径，其从电源到电流源；第 2 路径，其从上述电源到电光学元件；第 1 晶体管，其被插入到上述第 1 路径中并成二极管连接；电压保持元件，其保持与在上述第 1 路径中流过的数据电流对应的电压；驱动晶体管，其被插入到上述第 2 路径中，栅极与上述第 1 晶体管的栅极连接，根据与栅极连接的上述电压保持元件中所保持的电压控制在该第 2 路径中流过的驱动电流；和维持装置，其与上述电光学元件的电压无关而将上述数据电流与上述驱动电流的比维持在大致恒定。

根据该构成，由于数据电流与驱动电流的比（输入输出电流比 M ）可维持为与电光学元件的电压无关的定值，所以能够使根据数据电流对电光学元件指示的光学作用（例如按特定的亮度发光）和与驱动电流对应的实际电光学元件的光学作用高精度一致。因此，能够正确显示希望的灰度。

此外，电光学装置，是用于将电流变换为亮度（发光量）或者透光率等光学作用的元件，作为典型的例子可列举有机 EL（Electro Luminescent）或发光聚合物等的有机发光二极管（OLED）元件。

有关本发明的像素电路的第 2 特征（参照图 3 以及图 4）在于，包括：

5 第 1 路径，其从电源到电流源；第 2 路径，其从上述电源到电光学元件；第 1 晶体管（相当于在图 3 以及图 4 中的晶体管 T1），其被插入到上述第 1 路径中并成二极管连接；第 1 电压保持元件（相当于在图 3 以及图 4 中的电容 C1），其保持与在上述第 1 路径中流过的数据电流对应的电压；驱动晶体管（相当于图 3 以及图 4 中的驱动晶体管 Tdr），其被插入到上

10 述第 2 路径中，栅极与上述第 1 晶体管的栅极连接，根据与栅极连接的上述第 1 电压保持元件中所保持的电压控制在第 2 路径中流过的驱动电流；第 2 晶体管（相当于图 3 以及图 4 中的晶体管 T2），其被插入到上述第 1 路径中并成二极管连接；第 2 电压保持元件（相当于图 3 以及图 4 中的电容 C2），其保持与在上述第 1 路径中流过的数据电流对应的电压；

15 和电流供给晶体管（相当于图 3 以及图 4 中电流供给晶体管 Tc），其被插入到上述第 2 路径中，栅极与上述第 2 晶体管的栅极连接，根据与栅极连接的上述第 2 电压保持元件中所保持的电压控制在第 2 路径中流过的驱动电流。在该像素电路中，构成所谓级联（cascode）型的电流反射镜电路。

20 在该构成中，在第 2 路径中插入的驱动晶体管和电流供给晶体管级联连接。因此，即使电流供给晶体管的漏极电压（进一步电光学元件的电压）变化，驱动晶体管的漏极电流也能大致维持为定值，从驱动晶体管流到电流供给晶体管的电流（即驱动电流）也能大致维持为定值。换句话说，通过电流供给晶体管以及驱动晶体管相互级联连接，与在第 2 路径中仅插入

25 驱动晶体管的构成相比较，实质上能够让这些晶体管的两端间的电阻值增大。因此，根据本发明，能够减少沟道长度调制效应的影响并大致维持输入输出电流比为定值。其结果，由于根据数据电流对电光学元件指示的光学作用（例如由特定的亮度发光）和与驱动电流对应的实际电光学元件的光学作用高精度一致，所以能够正确显示希望的灰度。

30 另外，在此虽然例示了采用级联型的电流反射镜电路的构成，但将输

入输出电流比大致维持为与电光学元件的电压无关的定值的装置并不限于此。例如，可以采用威尔逊型的电流反射镜电路或者宽振幅型的电流反射镜电路等的各种电路作为用于维持输入输出电流比的装置。有关以下所示的第3以及第4特征的像素电路适用威尔逊型的电流反射镜电路，第5以及第6特征的像素电路适用宽振幅型的电流反射镜电路。

有关本发明像素电路的第3特征（参照图5以及图7）在于，包括：第1路径，其从电源到电流源；第2路径，其从上述电源到电光学元件；第1晶体管（相当于图5以及图7中的晶体管T1），其被插入到上述第1路径中；第1电压保持元件（相当于图5以及图7中的电容C1），其保持与在上述第1路径中流过的数据电流对应的电压；驱动晶体管（相当于图5以及图7中的驱动晶体管Tdr），其被插入到上述第2路径中并成二极管连接，栅极与上述第1晶体管的栅极连接，根据与栅极连接的上述第1电压保持元件中所保持的电压控制在第2路径中流过的驱动电流；第2电压保持元件（相当于图5以及图7中的电容C2），其保持与在上述第1路径中流过的数据电流对应的电压；和电流供给晶体管（相当于图5以及图7中的电流供给晶体管Tc），其被插入到上述第2路径中，栅极与上述第1路径连接，根据与栅极连接的上述第2电压保持元件中所保持的电压控制在第2路径中流过的驱动电流。

在该构成中，在第2路径中插入的驱动晶体管和电流供给晶体管级联连接。因此，即使电流供给晶体管的漏极电压（进一步电光学元件的电压）变化，驱动晶体管的漏极电流也能大致维持为定值，从驱动晶体管流到电流供给晶体管的电流（即驱动电流）也大致维持为定值。换句话说，通过驱动晶体管以及电流供给晶体管相互级联连接，与只有一个驱动晶体管的情况相比较，实质上能够让这些晶体管的两端间的电阻值增大。因此，根据本发明，能够减少沟道长度调制效应的影响并大致维持输入输出电流比为定值。其结果，由于根据数据电流对电光学元件指示的光学作用（例如由特定的亮度发光）和与驱动电流对应的实际电光学元件的光学作用高精度一致，所以能够正确显示希望的灰度。

有关本发明像素电路的第4特征（参照图6以及图8）在于，包括：第1路径，其从电源到电流源；第2路径，其从上述电源到电光学元件；

第1晶体管（相当于图6以及图8中的晶体管T1），其被插入到上述第1
路径中；第1电压保持元件（相当于在图6以及图8中的电容C1），其
保持与在上述第1路径中流过的数据电流对应的电压；驱动晶体管（相当
于图6以及图中的驱动晶体管Tdr），其被插入到上述第2路径中并且成
5 二极管连接，栅极与上述第1晶体管的栅极连接，根据与栅极连接的上述
第1电压保持元件中所保持的电压控制在第2路径中流过的驱动电流；
第2电压保持元件（相当于在图6以及图8中的电容C2），其保持与在
上述第1路径中流过的数据电流对应的电压；第2晶体管（相当于图6以
及图8中的晶体管T2），其被插入到上述第1路径中并成二极管连接；
10 和电流供给晶体管（相当于图6以及图中的电流供给晶体管Tc），其被
插入到上述第2路径中，栅极与上述第2晶体管的栅极连接，根据与栅极
连接的上述第2电压保持元件中所保持的电压控制在第2路径中流过的
驱动电流。

根据该构成，由于与上述有关第3特征的像素电路相同，数据电流与
15 驱动电流的比（输入输出电流比M）维持为与电流供给晶体管的漏极电压
（即电光学元件的电压）无关的大致定值，所以能够让由于根据数据电流
对电光学元件指示的光学作用（例如由特定的亮度发光）和与驱动电流对
应的实际电光学元件的光学作用高精度一致。因此，能够正确显示希望的
灰度。

20 有关本发明的像素电路的第5特征（参照图9至图11）在于，包括：
第1路径，其从电源到电流源；第2路径，其从上述电源到电光学元件；
第1晶体管（相当于图9至图11的晶体管T1），其被插入到上述第1路
径中；第1电压保持元件（相当于图9至图11的电容C1），其保持与在
上述第1路径中流过的数据电流对应的电压；驱动晶体管（相当于图9至
25 图11的驱动晶体管Tdr），其被插入到上述第2路径中，栅极与上述第1
晶体管的栅极连接，根据与栅极连接的上述第1电压保持元件中所保持的
电压控制在第2路径中流过的驱动电流；第2晶体管（相当于图9至图
11的晶体管T2），其被插入到上述第1路径中漏极与上述第1晶体管的
栅极连接；第2电压保持元（相当于图9至图11的电容C2）件，其保持
30 与在上述第1路径中流过的数据电流对应的电压；电流供给晶体管（相当

于图 9 至图 11 的电流供给晶体管 T_c), 其被插入到上述第 2 路径中, 栅极与上述第 2 晶体管的栅极连接, 根据与栅极连接的上述第 2 电压保持元件中所保持的电压控制在该第 2 路径中流过的驱动电流; 和偏置电路, 其用于向上述电流供给晶体管的栅极施加偏置电压。在该像素电路中, 各晶体管构成级联型的电流反射镜电路(特别也称为宽振幅型的电流反射镜电路)。

在该构成中, 与有关第 1 至第 4 特征的像素电路相同, 在第 2 路径中插入的驱动晶体管和电流供给晶体管级联连接。因此, 即使电流供给晶体管的漏极电压(进一步电光学元件的电压)变化, 驱动晶体管的漏极电流也能大致维持为定值, 从驱动晶体管流到电流供给晶体管的电流(即驱动电流)也大致维持为定值。换句话说, 通过驱动晶体管以及电流供给晶体管相互级联连接, 与只有一个驱动晶体管的情况相比较, 实质上能够让这些晶体管的两端间的电阻值增大。因此, 根据本发明, 能够减小沟道长度调制效应的影响并大致维持输入输出电流比为定值。其结果, 由于根据数据电流对电光学元件指示的光学作用(例如由特定的亮度发光)和与驱动电流对应的实际电光学元件的光学作用高精度一致, 所以能够正确显示希望的灰度。

进一步, 有关本发明的像素电路的第 6 特征(参照图 12)在于, 包括: 第 1 路径, 其从电源到电流源; 第 2 路径, 其从上述电源到电光学元件; 第 1 晶体管(相当于图 12 中的晶体管 T_1), 其被插入到上述第 1 路径中并成二极管连接; 第 1 电压保持元件(相当于图 12 中的电容 C_1), 其保持与在上述第 1 路径中流过的数据电流对应的电压; 驱动晶体管(相当于图 12 中的驱动晶体管 T_{dr}), 其被插入到上述第 2 路径中, 栅极与上述第 1 晶体管的栅极连接, 根据与栅极连接的上述第 1 电压保持元件中所保持的电压控制在该第 2 路径中流过的驱动电流; 第 2 晶体管(相当于图 12 中的晶体管 T_2), 其被插入到上述第 1 路径中; 第 2 电压保持元件(相当于图 12 中的电容 C_2), 其保持与在上述第 1 路径中流过的数据电流对应的电压; 电流供给晶体管(相当于图 12 中的电流供给晶体管 T_c), 其被插入到上述第 2 路径中, 栅极与上述第 2 晶体管的栅极连接, 根据与栅极连接的上述第 2 电压保持元件中所保持的电压控制在该第 2 路径中流

过的驱动电流；和偏置电路，其用于向上述电流供给晶体管的栅极施加偏置电压。

在该构成中，与有关第 5 特征的像素电路相同，由各晶体管构成级联型的电流反射镜电路（特别也称作宽振幅型的电流反射镜电路）。因此，
5 即使电流供给晶体管的漏极电压变化，驱动晶体管的漏极电流也可大致维持为定值，从驱动晶体管流到电流供给晶体管的电流也大致维持为定值。

但是，在有关图 5 以及图 6 的特征的像素电路那样的级联型的电流反射镜电路中所有的晶体管在饱和区域动作。为此，在有关这些方式的像素电路中需要高的电源电压，很有可能导致与低消费电力化的要求相反的结果。
10 为了解决该问题，在有关第 5 以及第 6 特征的像素电路中，配置在电流供给晶体管的栅极上施加偏置电压的偏置电路。这样，如果对电流供给晶体管的栅极施加偏置电压则能够让该电流供给晶体管的漏极电压减少，所以能够减少用于像素电路驱动所需要的电源电压。

更具体地说，偏置电路，包括插入在电源间设置的第 3 路径中并成二
15 极管连接，且栅极连接在电流供给晶体管的栅极上的偏置用晶体管（相当于图 9 至图 12 中的偏置用晶体管 Tb）。根据该构成，偏置用晶体管的栅极电压作为偏置电压施加到电流供给晶体管的栅极上。

在有关如上所述的第 1 至第 6 特征的像素电路中，设置：将所述驱动晶体管的栅极变为悬浮状态的装置（例如相当于在图 3 中的晶体管 511 或者
20 图 5 中的晶体管 521 或者图 9 中的晶体管 532）；和将所述电流供给晶体管的栅极变为悬浮状态的装置（例如相当于在图 3 中的晶体管 512 或者图 5 中的晶体管 522 或者图 9 中的晶体管 531）。根据该构成，由于能够由将所述驱动晶体管的栅极变为悬浮状态的装置和将所述电流供给晶体管的栅极变为悬浮状态的装置切换是否让像素电路作为电流反射镜电路
25 （级联型或者威尔逊型）工作，例如在将根据数据电流的电压保持在第 1 以及第 2 的电压保持元件期间（在实施方式中的写入期间）中通过仅让电流反射镜电路动作，能够减少消费电力。

有关本发明的电光学装置，上述的多个像素电路按面状排列配置而构成（例如矩阵状）。根据上述有关本发明的像素电路，由于所希望的驱动
30 电流能够流过高精度的电光学元件，所以得到具有希望的灰度特性的显示

质量的优良的电光学装置。有关本发明的电光学装置可作为电子设备的显示装置应用。

另外，在应用有关本发明的第5以及第6特征的像素电路的电光学装置中，除了按每个像素电路设置偏置电路之外，也可以采用在多个像素电路中
5 路中共用偏置电路的构成。进一步详细说明，具有有关第5特征的像素电路的电光学装置，包括：按面状排列配置的多个像素电路、和由上述多个像素电路共用并向该各像素电路提供偏置电压的偏置电路；上述多个像素电路的每一个包括：第1路径，其从电源到电流源；第2路径，其从上述电源到电光学元件；第1晶体管，其被插入到上述第1路径中；第1电压
10 保持元件，其保持与在上述第1路径中流过的数据电流对应的电压；驱动晶体管，其被插入到上述第2路径中，栅极与上述第1晶体管的栅极连接，根据与栅极连接的上述第1电压保持元件中所保持的电压控制在第2路径中流过的驱动电流；第2晶体管，其被插入到上述第1路径中漏极与上述第1晶体管的栅极连接；第2电压保持元件，其保持与在上述第1路径
15 中流过的数据电流对应的电压；和电流供给晶体管，其被插入到上述第2路径中，栅极与上述第2晶体管的栅极连接，根据与栅极连接的上述第2电压保持元件中所保持的电压控制在第2路径中流过的驱动电流。根据该构成，由于偏置电路共用于多个像素电路的驱动，与每个像素电路都设置偏置电路的构成相比较可实现构成的简化和制造成本的减少。

20 另一方面，具有有关第6特征的像素电路的电光学装置，包括：按面状排列配置的多个像素电路、和由上述多个像素电路共用并向该各像素电路提供偏置电压的偏置电路；上述多个像素电路的每一个包括：第1路径，其从电源到电流源；第2路径，其从上述电源到电光学元件；第1晶体管，其被插入到上述第1路径中并成二极管连接；第1电压保持元件，其保持
25 与在上述第1路径中流过的数据电流对应的电压；驱动晶体管，其被插入到上述第2路径中，栅极与上述第1晶体管的栅极连接，根据与栅极连接的上述第1电压保持元件中所保持的电压控制在第2路径中流过的驱动电流；第2晶体管，其被插入到上述第1路径中；第2电压保持元件，其保持与在上述第1路径中流过的数据电流对应的电压；和电流供给晶体
30 管，其被插入到上述第2路径中，栅极与上述第2晶体管的栅极连接，根

据与栅极连接的上述第2电压保持元件中所保持的电压控制在第2路径中流过的驱动电流。根据该构成,由于偏置电路共用于多个像素电路的驱动,所以与每个像素电路设置偏置电路的构成相比较可实现构成的简化和制造成本的减少。

5

附图说明

图1表示有关本发明的实施方式的电光学装置的总体构成框图。

图2表示在上述电光学装置中的各信号的波形的时序图。

图3表示有关本发明的第1实施方式的像素电路的构成的电路图。

10

图4表示有关第1实施方式的变形例的像素电路的构成的电路图。

图5表示有关本发明的第2实施方式的像素电路的构成的电路图。

图6表示有关第2实施方式的变形例的像素电路的构成的电路图。

图7表示有关第2实施方式的像素电路的其它例的电路图。

图8表示有关第2实施方式的像素电路的其它例的电路图。

15

图9表示有关本发明的第3实施方式的像素电路的构成的电路图。

图10表示有关第3实施方式的变形例的像素电路的构成的电路图。

图11表示有关第3实施方式的变形例的像素电路的构成的电路图。

图12表示有关第3实施方式的变形例的像素电路的构成的电路图。

图13表示有关第3实施方式的变形例的像素电路的构成的电路图。

20

图14表示电流供给晶体管的漏极电压和输入输出电流比的关系的曲线图。

图15表示作为有关本发明的电子设备的一例的移动电话机的构成的立体图。

图16表示以往的像素电路的构成的电路图。

25

图17表示在以往的像素电路中驱动晶体管的漏极电压和输入输出电流比的关系的曲线图。

其中:100…电光学装置;2…Y驱动器;201…选择线;203…点亮控制线;3…X驱动器;301…恒电流电路;303…数据线;41…电源线;43…恒电流源;5…像素电路;501、502、503…电流路径;51—OLED元件;
30 Tdr—驱动晶体管;Tc—电流供给晶体管;Ter…点亮控制晶体管;Tsw…

开关晶体管；T1…晶体管（第1晶体管）；T2…晶体管（第2晶体管）；
Tb…偏置用晶体管；511、512、521、522、523、524、531、532…晶体管；
C1…电容（第1电压保持元件）；C2…电容（第2电压保持元件）；Yi…
选择信号；ENB…使能信号；PRC…预充电控制信号；WRi…写入信号；
5 ERi…点亮控制信号；Idata—j…数据电流；Ic…驱动电流。

具体实施方式

下面，参照附图说明本发明的各实施方式。有关以下的实施方式的电
光学装置，是由作为电光学元件的 OLED 元件显示多个灰度构成的图像
10 的装置。

<A：电光学装置的构成>

首先，参照图 1，说明有关本发明的电光学装置的具体方式。如图所
示，电光学装置 100，包括在 X 轴方向延伸的 m 条选择线 201 和在 Y 轴
方向延伸的 n 条数据线 303。在选择线 201 和数据线 303 的各交差处配置
15 像素电路 5。因此，像素电路 5，延 X 方向以及 Y 方向排列为 m 行×n 列
的矩阵状。在这些像素电路 5 中，连接施加电源的高位侧电压 Vdd 的电
源线 41 和施加电源的低位侧电压 Gnd 的电源线（图中省略）。

电光学装置 100，包括和各选择线 201 并列的在 X 方向延伸的 m 条
点亮控制线 203。各选择线 201 和与此邻接的点亮控制线 203 的组，为属
20 于一行的 n 个像素电路 5 进行控制所共用。选择线 201 以及点亮控制线
203 连接在 Y 驱动器 2 上。该 Y 驱动器 2（扫描线驱动电路），向 m 条
选择线 201 的每一条供给的写入信号 WR1、WR2、…、WRm 在每个水平
扫描期间（1H）都顺次变为有效电平（H 电平）。进一步详细地说，如
图 2 所示，Y 驱动器 2，通过根据相当 1 水平扫描期间的周期的时钟信号
25 CLY，将在各垂直扫描期间（1V）的最初时供给的脉冲信号顺次移位，
生成选择信号 Y1、Y2、…、Ym，同时将这些选择信号 Y1、Y2、…、Ym
与使能信号 ENB 的“逻辑与”作为写入信号 WR1、WR2、…、WRm 输
出到各选择线 201 中。使能信号 ENB，是从各水平扫描期间的始点在经
过给定时间的时间点中上升，从其水平扫描期间的终点仅在给定时间之前
30 的时间点下降的信号。进一步，Y 驱动器 2，将对选择信号 Y1、Y2、…、

Y_m 的电平反相的信号分别作为点亮控制信号 ER1、ER2、…、ER_m 输出到各点亮控制线 203。

另一方面，如图 1 所示，各数据线 303 连接在 X 驱动器 3 上。该 X 驱动器 3（数据线驱动电路）包括每条数据线 303 上的恒电流电路 301。

5 各恒电流电路 301，在向各选择线 201 供给的写入信号 WR1、WR2、…、WR_m 变为有效电平期间（以下称作「写入期间」）时，让与指定各图像的灰度的图像数据所对应的数据电流 I_{data} 流到相应的数据线 303 中。例如，如图 2 所示，与第 j（j 是满足 $1 \leq j \leq n$ 的自然数）列的数据线 303 连接的恒电流电路 301，向第 i（i 是满足 $1 \leq i \leq m$ 的自然数）行的选择线 201
10 供给的写入信号 WR_i 变为有效电平期间时，让与对 i 行 j 列的像素电路 5 的图像数据所对应的数据电流 I_{data-j} 流过该数据线 303。

还有，如图 1 所示，在各数据线 303 上连接按每条数据线 303 设置的 n 沟道型晶体管 431 的漏极。这些晶体管 431 的每一个，其源极与电源线 41 共同连接，另一方面，其栅极与预充电控制线 43 共同连接。在该预充
15 电控制线 43 上，供给预充电控制信号 PRC。如图 2 所示，预充电控制信号 PRC 在各水平扫描期间中的写入期间紧接之前成为有效电平。根据该预充电控制信号 PRC，结果所有的晶体管 431 变为导通状态，所有的数据线 303 在写入期间之前一起预充电到电压 V_{dd}。

<B：像素电路的构成>

20 接着，说明如图 1 所示的电光学装置 100 中的像素电路 5 的具体电路构成。

<B-1a：第 1 实施方式>

首先，参照图 3，说明有关第 1 实施方式的像素电路 5 的构成。还有，在图中仅图示设置在 i 行 j 列的一个像素电路 5，其它的像素电路 5 也具有相同的构成。如图所示，像素电路 5 包括：作为电光学元件的 OLED
25 元件 51；晶体管 T_{dr}、T_c、T_{er}、T_{sw}、T₁、T₂、511 以及 512；和作为电压保持元件发挥作用的电容 C1 以及 C2。在像素电路 5 中所包括的各晶体管，是通过多晶硅处理（Polysilicon Process）形成的薄膜晶体管。其中晶体管 T_{dr}、T_c、T₁ 以及 T₂ 是 P 沟道型晶体管，晶体管 T_{er}、T_{sw}、511 以及
30 及 512 是 n 沟道型晶体管。不过，构成像素电路 5 的各晶体管的导电型可

以适当变更。另外，晶体管 Tdr、Tc、T1 以及 T2 的晶体管的大小（沟道宽度以及沟道长度）大致相同。

晶体管 Ter，是用于规定 OLED 元件 51 实际点亮时间的晶体管（以下称作「点亮控制晶体管」），并插入在从施加电源的高位侧电压 Vdd 的电源线 41 到 OLED 元件 51 的路径 502（在本发明中相当「第 2 路径」）中。更具体地说，点亮控制晶体管 Ter，其源极连接在 OLED 元件 51 的阳极上，同时栅极连接在点亮控制线 203 上。OLED 元件 51 的阴极接地在电源的低电位侧电源 Gnd 上。另外，在路径 502 中插入晶体管 Tdr（以下有时称作「驱动晶体管」）以及晶体管 Tc（以下有时称作「电流供给晶体管」）。驱动晶体管 Tdr 以及电流供给晶体管 Tc，是用于控制在 OLED 元件 51 中流过的驱动电流 Ic 的晶体管。其中电流供给晶体管 Tc，其漏极连接在点亮控制晶体管 Ter 的漏极上，同时源极连接在驱动晶体管 Tdr 的漏极上。驱动晶体管 Tdr 的源极连接在电源线 41 上。由此，在从电源线 41 到 OLED 元件 51 上的路径 502 中，从电源线 41 顺次插入驱动晶体管 Tdr 以及电流供给晶体管 Tc 和点亮控制晶体管 Ter。

另一方面，晶体管 Tsw 是插入在从电源线 41 到数据线 303 的路径 501（在本发明中相当于「第 1 路径」）中的晶体管（以下有时称作「开关晶体管」）。该开关晶体管 Tsw 的漏极连接在晶体管 T2 的漏极上。晶体管 T2，栅极连接在电流供给晶体管 Tc 的栅极上，同时源极连接在晶体管 T1 的漏极上。晶体管 T1，栅极连接在驱动晶体管 Tdr 的栅极上，同时源极连接在电源线 41 上。由此，在从电源线 41 到数据线 303（进一步是恒电流电路 301）的路径 501 上，从电源线 41 顺次插入晶体管 T1 以及 T2 和开关晶体管 Tsw。

电容 C1 以及 C2 的每一个，是用于保持与从电源线 41 通过路径 501 以及数据线 303 流到恒电流电路 301 的数据电流 Idata-j 对应的电压的元件。其中电容 C1，是保持晶体管 T1 的栅极电压的元件，一端连接在晶体管 T1 的栅极和驱动晶体管 Tdr 的栅极上，另一端连接在电源线 41 上。电容 C2，是保持晶体管 T2 的栅极电压的元件，一端连接在晶体管 T2 的栅极和电流供给晶体管 Tc 的栅极上，另一端连接在电流供给晶体管 Tc 的源极上。

晶体管 511, 是根据写入信号 WR_i 切换晶体管 T1 的栅极和漏极间的导通以及非导通的开关元件。同样, 晶体管 512 是根据写入信号 WR_i 切换晶体管 T2 的栅极和漏极间的导通以及非导通的开关元件。晶体管 511 以及 512 的栅极连接在选择线 201 上。如果这些晶体管 511 以及 512 变为导通状态那么晶体管 T1 以及 T2 成二极管连接。如上所述, 像素电路 5 的具有级联将晶体管 T2 以及电流供给晶体管 T_c 的栅极之间连接且晶体管 T2 通过晶体管 512 成二极管连接的电流反射镜电路、和将晶体管 T1 以及驱动晶体管 T_{dr} 的栅极之间连接且晶体管 T1 通过晶体管 511 成二极管连接的电流反射镜电路的构成(所谓级联电流反射镜电路)。其中由晶体管 T2 以及电流供给晶体管 T_c 构成的电流反射镜电路, 用于作为将输入输出电流比 M 大致维持为与电流供给晶体管 T_c 的漏极电压 V_d (进一步 OLED 元件 51 的两端间的电压) 无关的定值的装置而发挥作用。依据以上构成, 如果在选择第 i 行选择线 201 的水平扫描期间写入信号 WR_i 变为有效电平(H 电平), 那么开关晶体管 T_{sw} 变为导通状态, 且路径 501 与数据线 303 电导通, 同时晶体管 511 以及 512 变为导通状态且晶体管 T1 以及 T2 分别成二极管连接。因此, 由恒电流电路 301 生成的数据电流 I_{data-j} , 流过电源线 41→晶体管 T1→晶体管 T2→开关晶体管 T_{sw} →数据线 303 的路径 501。此时, 晶体管 T1 的栅极电压成为与数据电流 I_{data-j} 对应的电压并保持在电容 C1 中。同样, 晶体管 T2 的栅极电压成为与数据电流 I_{data-i} 对应的电压并保持在电容 C2 中。

接着, 如果写入信号 WR_i 变为非有效电平(L 电平), 开关晶体管 T_{sw} 变为截止状态且路径 501 和数据线 303 电绝缘。另一方面, 驱动晶体管 T_{dr} 以及电流供给晶体管 T_c 的栅极电压分别由电容 C1 以及 C2 维持为与电流 I_{data-j} 对应的电压。因此, 如果在该状态中点亮控制信号 ER_i 转移到有效电平(H 电平)且点亮控制晶体管 T_{er} 变为导通状态, 那么这次与数据电流 I_{data-j} 对应的驱动电流 I_c , 流过电源线 41→驱动晶体管 T_{dr} →电流供给晶体管 T_c →点亮控制晶体管 T_{er} →OLED 元件 51 的路径 502, 作为其结果 OLED 元件 51 发光。

在此, 图 14 表示在图 3 中所示的构成中电流供给晶体管 T_c 的漏极电压 V_d 和输入输出电流比 M ($=$ 驱动电流 I_c / 数据电流 I_{data}) 的关系曲线

图。在图中横轴表示电流供给晶体管 Tc 的漏极电压 Vd, 同时纵轴表示输入输出电流比 M, 进一步将在图 16 以及图 17 中所表示的以往的像素电路 8 的特性 P 作为比较对象并用虚线表示。如图 14 所示, 如果电流供给晶体管 Tc 的漏极电压 Vd 在给定值以上, 那么输入输出电流比 M 保持为与
5 电流供给晶体管 Tc 的漏极电压 Vd 无关的定值「1」。即, OLED 元件 51, 与电流供给晶体管 Tc 的漏极电压 Vd 无关, 由与数据电流 Idata 大致相同的驱动电流 Ic 驱动。因此, 根据本实施方式, 能够让由数据电流 Idata 指示的目标的亮度和实际的 OLED 元件 51 的发光亮度高精度一致。

<B-1b: 第 1 实施方式的变形例>

10 在第 1 实施方式中, 已例示了将晶体管 511 以及 512 分别插入在晶体管 T1 以及 T2 的栅极和漏极之间的构成, 也可以采用图 4 的构成代替上述构成。在该构成中, 晶体管 511 插入在晶体管 T1 和晶体管 T2 之间, 同时晶体管 T1 的栅极连接在晶体管 511 的漏极上。同样, 晶体管 512 插入在晶体管 T2 和开关晶体管 Tsw 之间, 同时晶体管 T2 的栅极连接在晶
15 体管 512 的漏极上。与上述实施方式相同晶体管 511 以及 512 的栅极连接在选择线 201 上。根据该构成也可以得到与上述实施方式相同的效果。在本实施方式中, 晶体管 511 以及 512 作为将驱动晶体管 Tdr 的栅极和电流供给晶体管 Tc 的栅极变为悬浮状态的装置而发挥作用。

<B-2a: 第 2 实施方式>

20 接着, 参照图 5, 说明有关第 2 实施方式的像素电路 5 的构成。另外, 在图中仅图示在 i 行 j 列设置的一个像素电路 5, 其它像素电路 5 也具有相同的构成。如图所示, 像素电路 5 包括在: 作为电光学元件的 OLED 元件 51; 晶体管 Tdr、Tc、Ter、Tsw、T1、521 以及 522, 和作为电压保持元件发挥作用的电容 C1 以及 C2。在像素电路 5 中所包括的各晶体管,
25 是通过多晶硅处理形成的薄膜晶体管。另外, 晶体管 Ter、Tc、以及 T1 是 p 沟道型晶体管, 晶体管 Ter、Tsw、521 以及 522 是 n 沟道型晶体管。不过, 构成像素电路 5 的各晶体管的导电型可以适当变更。另外, 晶体管 Tdr、Tc 以及 T1 的晶体管大小 (沟道宽度以及沟道长度) 大致相同。

与第 1 实施方式相同, 点亮控制晶体管 Ter 插入在从施加电源的高位
30 侧电压 Vdd 的电源线 41 到 OLED 元件 51 的路径 502 中。更具体地说,

点亮控制晶体管 T_{er} ，其源极连接在 OLED 元件 51 的阳极上，同时栅极连接在点亮控制线 203 上。OLED 元件 51 的阴极接地在电源的低电位侧电压 Gnd 上。另外，在路径 502 中插入驱动晶体管 T_{dr} 以及电流供给晶体管 T_c 。驱动晶体管 T_{dr} 以及电流供给晶体管 T_c 是用于控制在 OLED 元件 51 中流过的驱动电流 I_c 的晶体管。其中电流供给晶体管 T_c ，其漏极连接在点亮控制晶体管 T_{er} 的漏极上，同时源极连接在驱动晶体管 T_{dr} 的漏极上。驱动晶体管 T_{dr} 的源极连接在电源线 41 上。由此，从电源线 41 到 OLED 元件 51 的路径 502 中，从电源线 41 开始顺次插入驱动晶体管 T_{dr} 以及电流供给晶体管 T_c 和点亮控制晶体管 T_{er} 。

另一方面，开关晶体管 T_{sw} 插入到从电源线 41 到数据线 303 的路径 501 中，其源极连接在数据线 303 上，同时栅极连接在选择线 201 上。开关晶体管 T_{sw} 的漏极连接在晶体管 T1 的漏极上。晶体管 T1，栅极连接在驱动晶体管 T_{dr} 的栅极上，同时源极连接在电源线 41 上。由此，在从电源线 41 到数据线 303 的路径 501 中，插入晶体管 T1 和开关晶体管 T_{sw} 。

电容 C1 以及 C2，是用于保持与从电源线 41 通过数据线 303 流到恒电流电路 301 的数据电流 I_{data-j} 对应的电压的元件。其中电容 C1，一端共同连接在晶体管 T1 的栅极和驱动晶体管 T_{dr} 的栅极上，另一端连接在驱动晶体管 T_{dr} 的源极（即电源线 41）上。另一方面，电容 C2，一端连接在电流供给晶体管 T_c 的栅极上，另一端连接在电流供给晶体管 T_c 的源极上。

晶体管 521 是根据写入信号 WR_i 切换驱动晶体管 T_{dr} 的栅极和漏极间导通以及非导通的开关元件。另一方面，连接电容 C2 的一端的电流供给晶体管 T_c 的栅极通过晶体管 522 连接在路径 501 上。该晶体管 522 是根据写入信号 WR_i 切换电流供给晶体管 T_c 的栅极和路径 501 间的导通以及非导通的开关元件。晶体管 521 以及 522 的栅极连接在选择线 201 上。

依据以上的构成，如果在选择第 i 行选择线 201 的水平扫描期间写入信号 WR_i 转移为有效电平（H 电平），晶体管 521 以及 522 变为导通，那么驱动晶体管 T_{dr} 成二极管连接，同时电容 C2 的一端和电流供给晶体管 T_c 的栅极与路径 501 导通。此时，由恒电流电路 301 生成的数据电流 I_{data-j} 通过路径 501 流到数据线 303 中。因此，晶体管 T1 的栅极电压变

为与数据电流 I_{data-j} 对应的电压并保持在电容 C1 中。另一方面，电流供给晶体管 Tc 的栅极电压变为与数据电流 I_{data-j} 对应的电压并保持在电容 C2 中。

接着，如果写入信号 WRi 转移为非有效电平（L 电平），那么晶体管 521 以及 522 变为截止状态，驱动晶体管 Tdr 以及电流供给晶体管 Tc 的栅极电压分别由电容 C1 以及 C2 保持。在此之后，如果点亮控制信号 ERi 变为有效电平，那么点亮控制晶体管 Ter 变为导通状态。因此，这次与数据电流 I_{data-j} 对应的驱动电流 I_c 通过路径 502 流到 OLED 元件 51 中，作为其结果 OLED 元件 51 发光。

在本实施方式中，电流供给晶体管 Tc 的漏极电压 V_d 和输入输出电流比 M （=驱动电流 I_c / 数据电流 I_{data} ）的关系也是图 14 中用实线表示的特性。如图所示，如果电流供给晶体管 Tc 的漏极电压 V_d 在给定值以上，那么输入输出电流比 M 保持为与电流供给晶体管 Tc 的漏极电压 V_d 无关的定值「1」。即，OLED 元件 51，与电流供给晶体管 Tc 的漏极电压 V_d 无关，由与数据电流 I_{data} 大致相同的驱动电流驱动。因此，根据本实施方式，能够让由数据电流 I_{data} 指示的目标的亮度与实际的 OLED 元件 51 的发光亮度高精度一致。

<B-2b: 第 2 实施方式的变形例>

（1）第 1 变形例

图 6 所示的像素电路 5 包括 p 沟道型晶体管 T2 和 n 沟道型晶体管 523，以代替图 5 所示的像素电路 5 的晶体管 522。其中晶体管 T2 的晶体管大小（沟道宽度以及沟道长度）与驱动晶体管 Tdr 或电流供给晶体管 Tc 或晶体管 T1 的晶体管大小大致相同。该晶体管 T2 插入到路径 501 中，生成与在该路径 501 中流过的数据电流 I_{data-j} 对应的栅极电压。晶体管 T2 的栅极与连接了电容 C2 的一端的电流供给晶体管 Tc 的栅极连接。另一方面，晶体管 523 是根据写入信号 WRi 切换晶体管 T2 的栅极与漏极间的导通状态的开关元件，其栅极连接在选择线 201 上。因此，如果写入信号 WRi 转移到有效电平，晶体管 523 变为导通状态，那么晶体管 T2 成二极管连接。在该像素电路 5 中电流供给晶体管 Tc 的漏极电压 V_d 和输入输出电流比 M 的关系与图 14 的曲线图相同。

(2) 第2变形例

在图5所示的第2实施方式的像素电路5中,已例示在电流供给晶体管Tc的栅极和路径501之间插入晶体管522的构成,也可以采用图7的构成代替上述构成。如图所示的像素电路5中,电流供给晶体管Tc的栅极直接(即不通过晶体管)连接在路径501上。对此,在路径501中插入其栅极连接在选择线201上的晶体管524,并根据写入信号WRi切换路径501的导通以及非导通(换句话说有没有流过数据电流Idata)。根据该像素电路5也能够得到与第2实施方式相同的效果。

(3) 第3变形例

在图6所示的像素电路5中已例示了晶体管523插入晶体管T2的栅极和漏极间的构成,在该构成中也可以采用与图7相同的晶体管524的构成。即,在图8所示的像素电路5中,晶体管T2的栅极和电流供给晶体管Tc的栅极对路径501直接连接,在路径501中插入栅极连接在选择线201上的晶体管524,根据写入信号WRi切换路径501的导通以及非导通(换句话说晶体管T2是否成二极管连接)。根据该像素电路5也可以得到与第2实施方式相同的效果。

<B-3a: 第3实施方式>

接着,参照图9说明有关第3实施方式的像素电路5的构成。另外,在图中仅图示在i行j列设置的一个像素电路5,其它像素电路5也具有相同的构成。如图所示,像素电路5包括:作为电光学元件的OLED元件51;晶体管Ter、Tsw、Tdr、Tc、T1、T2、531、532以及Tb;和作为电压保持元件发挥作用的电容C1以及C2。在像素电路5中所包括的各晶体管,是由多晶硅处理形成的薄膜晶体管。其中晶体管Tdr、Tc、T1、T2以及Tb是p沟道型晶体管,晶体管Ter、Tsw、531以及532是n沟道型晶体管。不过构成像素电路5的各晶体管的导电型可以适当变更。另外,晶体管Tdr、Tc、T1以及T2的晶体管大小(沟道宽度以及沟道长度)大致相同。

点亮控制晶体管Ter,插入在从电源线41到OLED元件51的路径502中。更具体地说,点亮控制晶体管Ter,其源极连接在OLED元件51的阳极上,同时栅极连接在点亮控制线203上。OLED元件51的阴极接地

在电源的低位侧电压 Gnd 上。另外，在路径 502 中插入驱动晶体管 Tdr 以及电流供给晶体管 Tc。驱动晶体管 Tdr 以及电流供给晶体管 Tc 是用于控制在 OLED 元件 51 上流过的驱动电流 Ic 的晶体管。其中电流供给晶体管 Tc，其漏极连接在点亮控制晶体管 Ter 的漏极上，同时源极连接在驱动晶体管 Tdr 的漏极上。驱动晶体管 Tdr 的源极连接在电源的电源线 41 上。由此，从电源线 41 到 OLED 元件 51 的路径中，从电源线 41 开始顺次插入驱动晶体管 Tdr 以及电流供给晶体管 Tc 和点亮控制晶体管 Ter。

另一方面，开关晶体管 Tsw 插入到从电源线 41 到数据线 303 的路径 501 中，其源极连接在数据线 303 上，同时栅极连接在选择线 201 上。在路径 501 中插入晶体管 T1 以及 T2。其中晶体管 T2，漏极连接在开关晶体管 Tsw 的漏极上，源极连接在晶体管 T1 的漏极上。晶体管 T1 的源极连接在电源线 41 上。由此，在从电源线 41 到数据线 303 的路径 501 中，从电源线 41 开始顺次插入晶体管 T1 以及 T2 和开关晶体管 Tsw。

电流供给晶体管 Tc 的栅极连接在晶体管 T2 的栅极上。同样，驱动晶体管 Tdr 的栅极连接在驱动晶体管 T1 的栅极上。进一步，晶体管 T1 以及驱动晶体管 Tdr 的栅极通过晶体管 532 连接在路径 501 上。该晶体管 532，栅极连接在选择线 201 上，作为根据写入信号 WRi 切换晶体管 T1 的栅极和路径 501 间的导通以及非导通的开关元件发挥作用。

电容 C1 以及 C2 是保持与从电源线 41 通过路径 501 以及数据线 303 流到恒电流电路 301 中的数据电流 Idata-j 对应的电压的元件。其中电容 C1，一端连接在驱动晶体管 Tdr 以及晶体管 T1 的栅极上，另一端连接在驱动晶体管 Tdr 的源极（即电源线 41）上。另一方面，电容 C2，一端连接在电流供给晶体管 Tc 以及晶体管 T2 的栅极上，另一端连接在电流供给晶体管 Tc 的源极上。

依据以上构成，如果在选择第 i 行的选择线 201 的水平扫描期间写入信号 WRi 转移为有效电平，开关晶体管 Tsw 以及晶体管 532 变为导通状态，那么由恒电流电路 301 生成的数据电流 Idata-j 通过路径 501 流到数据线 303 中。此时，晶体管 T1 以及 T2 的栅极电压变为与数据电流 Idata-j 对应的电压，并分别保持在电容 C1 以及 C2 中。接着，如果写入信号 WRi 转移为非有效电平（L 电平），那么开关晶体管 Tsw 以及晶体管 532

变为截止状态且路径 501 与数据线 303 电绝缘。另一方面，驱动晶体管 Tdr 以及电流供给晶体管 Tc 的栅极电压分别由电容 C1 以及 C2 保持为与数据电流 I_{data-j} 对应的电压。因此，如果在该状态中点亮控制信号 ER_i 转移为有效电平，点亮控制晶体管 Ter 变为导通状态，那么这次与数据电
5 流 I_{data-j} 对应的驱动电流 I_c 通过路径 502 流到 OLED 元件 51 中，作为其结果 OLED 元件发光。在这种像素电路中 5 中，与路径 501 的数据电流 I_{data-j} 对应的驱动电流 I_c 流到路径 502 中。即，虽然流过数据电流 I_{data-j} 期间和流过驱动电流 I_c 期间不同，但是实质上能够得到将驱动晶体管 Tdr 以及电流供给晶体管 Tc 和晶体管 T1 以及 T2 作为级联 (cascode) 型的
10 电流反射镜电路发挥作用。

在本实施方式中，电流供给晶体管 Tc 的漏极电压 V_d 和输入输出电流比 $M (= \text{驱动电流 } I_c / \text{数据电流 } I_{data})$ 的关系也是图 14 中用实线表示的特性。如图所示，如果电流供给晶体管 Tc 的漏极电压 V_d 在给定值以上，那么输入输出电流比 M 保持为与电流供给晶体管 Tc 的漏极电压 V_d
15 无关的定值「1」。即，OLED 元件 51，与电流供给晶体管 Tc 的漏极电压 V_d 无关，由与数据电流 I_{data} 大致相同的驱动电流 I_c 驱动。因此，根据本实施方式，能够让根据数据电流 I_{data} 指示的目标的亮度与实际的 OLED 元件 51 的发光亮度高精度一致。

但是，为了将驱动晶体管 Tdr 以及电流供给晶体管 Tc、和晶体管 T1 以及 T2 作为电流反射镜电路发挥作用，需要让这些所有的晶体管在饱和区域动作。为此，在像素电路 5 中单纯采用级联型的电流反射镜电路时，需要将电源线 41 的电位（电源的高位侧电压 V_{dd} ）设定为较高电位，因此有可能成为妨碍减少电光学装置 100 的消费电力的一个原因。为了解决该问题，有关本实施方式的像素电路 5，如图 9 所示包括晶体管 531 以及
20 Tb。这些晶体管 531 以及 Tb 作为用于在电流供给晶体管 Tc 的栅极上施加偏置电压的电路（在本发明中相当「偏置电路」）发挥作用。详述如下。

晶体管 Tb 是插入到从电源线 41 到恒电流源 43 的路径 503（在本发明中相当「第 3 路径」）中的晶体管（以下有时称作「偏置用晶体管」）。即，偏置用晶体管 Tb，其漏极连接在恒电流源 43 的一方，源极连接在电
25 源线 41 上。恒电流源 43，是用于在路径 503 中流过预先给定的电流的电

路（在图 1 中省略图示）。该恒电流源 43，在 Y 方向上按成为一系列的每 m 个像素设置，各恒电流源 43 生成大致相同的电流。偏置用晶体管 Tb 栅极和漏极成极连接。进一步，偏置用晶体管 Tb 的栅极通过晶体管 531 连接在电流供给晶体管 Tc 的栅极（晶体管 T2 的栅极）上。晶体管 531，
5 是根据写入信号 WRi 切换偏置用晶体管 Tb 的栅极与电流供给晶体管 Tc 的栅极的导通以及非导通的开关元件，其栅极连接在选择线 201 上。

在该构成中，偏置用晶体管 Tb 的栅极电压成为与在路径 503 中流过的电流对应的电压。并且，如果写入信号 WRi 移动到有效电平，晶体管 531 变为导通状态，那么该偏置用晶体管 Tb 的栅极电压作为偏置电压施加在电流供给晶体管 Tc 的栅极上。根据该构成，与没有施加偏置电压的构成相比较，能够让电流供给晶体管 Tc 的漏极电压降低，与不设置恒电流源 43 和偏置用晶体管 Tb 以及晶体管 531 的构成相比较，能够减少需要的电源电压。因此，根据本实施能够减少电光学装置 100 的消费电力。

<B-3a: 第 3 实施方式的变形例>

15 (1) 第 1 变形例

在第 3 实施方式中已例示了让晶体管 531 置于偏置用晶体管 Tb 的栅极与电流供给晶体管的栅极之间的构成，也可以采用图 10 的构成代替该构成。在图 10 所示的像素电路 5 中，晶体管 531 插入晶体管 T2 的栅极与电流供给晶体管 Tc 的栅极之间，晶体管 T2 的栅极连接在偏置用晶体管 Tb 的栅极上。在该构成中，由于限于晶体管 531 根据写入信号 WRi 变为导通状态时（即限于写入期间），偏置用晶体管 Tb 的栅极和电流供给晶体管 Tc 的栅极导通，所以也能够得到与第 3 实施方式相同的效果。另外，也可以采用图 11 所示的在偏置用晶体管 Tb 的栅极和漏极之间插入晶体管 531 的构成代替图 9 的构成。根据图 11 所示的像素电路 5，由于限于晶体管 531 根据写入信号 WRi 变为导通状态时（即限于写入期间），偏置用晶体管 Tb 成二级管连接，所以与上述实施方式相同仅在写入期间将偏置电压施加在电流供给晶体管 Tc 的栅极上。根据这种构成也能够得到与第 3 实施方式相同的效果。进一步，不设置晶体管 531，也可以采用偏置用晶体管 Tb 的栅极对电流供给晶体管 Tc 的栅极直接连接的构成。

30 (2) 第 2 变形例

在图 9 中已例示了让晶体管 532 置于晶体管 T1 的栅极和晶体管 T2 的漏极之间的构成,也可以采用图 12 的构成代替该构成。在图 12 所示的像素电路 5 中,在晶体管 T1 的栅极和漏极之间插入晶体管 532,如果该晶体管变为导通状态,那么晶体管 T1 成二极管连接。根据该构成也能够
5 得到与第 3 实施方式相同的效果。

(3) 第 3 变形例

在第 3 实施方式中已例示了每个像素电路 5 都设置偏置用晶体管 Tb 的构成,也可以采用在多个像素电路 5 中共用一个用于供给偏置电压的偏置用晶体管 Tb 的构成。例如如图 13 所示,也可以通过在从电源线 41 到
10 恒电流源 43 的路径 503 中插入的偏置用晶体管 Tb 的栅极到多个像素电路 5 那样设置布线,将偏置用晶体管 Tb 的栅极电压作为共同偏置电压对这些像素电路 5 供给。另外,在图 13 中,图示省略有关选择线 201 或者数据线 303 等与偏置电压的施加无关的元件。还有,在第 3 实施方式或者图 13 中所示的构成中,已例示采用作为用于生成偏置电压的装置的恒电
15 源 43 和偏置用晶体管 Tb 的构成,用于生成偏置电压的构成是任意的。例如,也可以采用将根据恒电压源生成的电压作为偏置电压供给各像素电路 5 的构成。

<C: 其它方式>

以上例示的各实施方式中可进行各种变形。具体的变形方式例示如
20 下。

(1) 在各实施方式中,例示了电容 C1 以及 C2 的一端分别连接在驱动晶体管 Tdr 的源极(即电源线 41)以及电流供给晶体管 Tc 源极上的构成,这些电容的一端也可以连接在其它部位上。总之,在施加大致给定电压的部分连接电容 C1 以及 C2 的一端,作为其结果只要将晶体管 T1(或
25 者驱动晶体管 Tdr)以及晶体管 T2(或者电流供给晶体管 Tc)的栅极电压分别保持在电容 C1 以及 C2 中的构成即可。

(2) 在各实施方式中,例示了 OLED 元件 51 根据点亮控制信号 ERi 规定发光时间,点亮控制线 203 以及由此控制的点亮控制晶体管 Ter 不是必要的元件。例如,也可以采用电流供给晶体管 Tc 的漏极对 OLED 元件
30 的阳极直接连接的构成。在该构成中,在写入期间驱动电流 Ic 也流过

OLED 元件 51 并发光。

(3) 本发明也适用于采用 OLED 元件之外的电光学元件的电光学装置。例如,本发明也适用于采用将发光二极管(LED(Light Emitting Diode))作为电光学元件显示图像的电光学装置。根据本发明,由于能够将输入输出电流比 M 大致维持为与电光学元件的电压无关的定值,所以本发明特别适用于采用由电流驱动的电光学元件(所谓电流驱动型的电光学元件)的电光学装置。

<D: 电子设备>

接着,对包括将有关本发明的电光学装置作为显示部的电子设备进行说明。图 15 表示包括将有关本发明的电光学装置作为显示部的移动电话机的构成的立体图。如该图所示,移动电话机 1100,除了由使用者操作的多个操作键 1102、和输出从其它终端装置接收的音声的受话口 1104、以及输出发送到其它终端装置的音声的送话口 1106 之外,还包括有关上述实施方式的电光学装置 100。

还有,作为应用有关本发明的电光学装置的电子设备,除了图 15 所示的移动电话机之外,还可列举出笔记本型电脑、液晶电视机、取景器型(或者直视显示器型)的摄像机、数码相机、汽车导航装置、寻呼机、电子记事本、计算器、文字处理机、工作站、可视电话机、POS 终端、触摸屏等的设备。

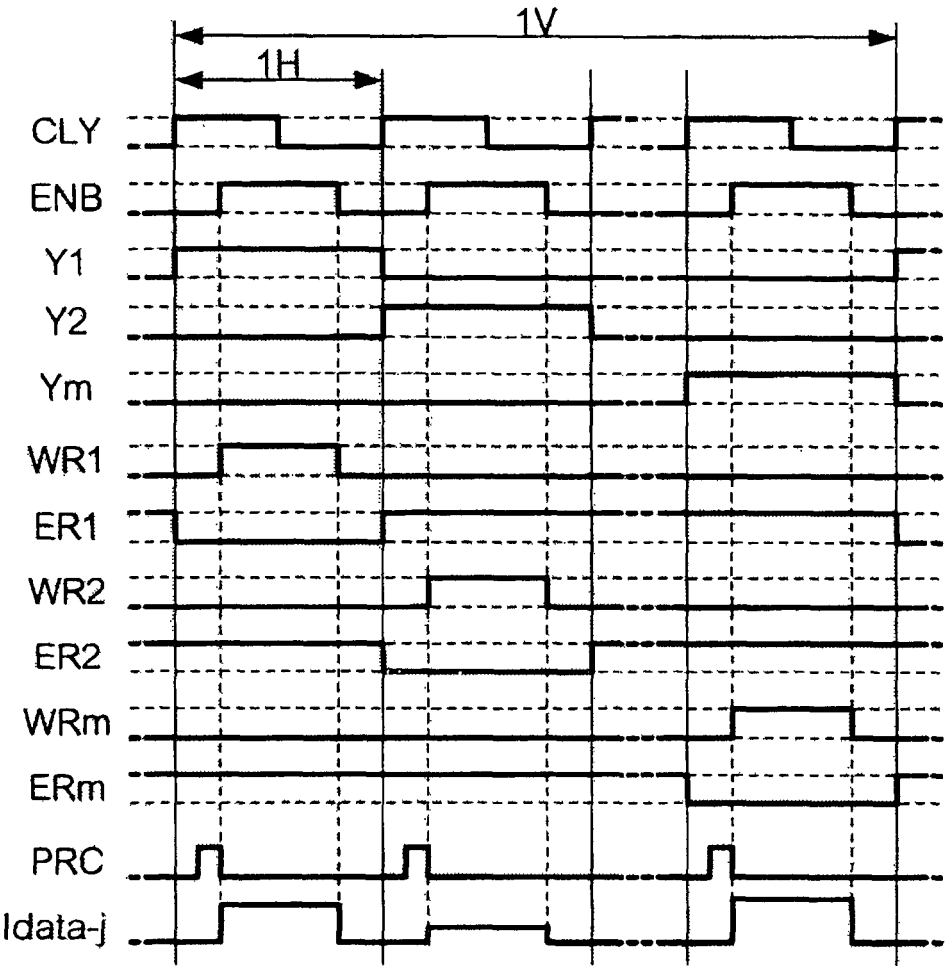


图 2

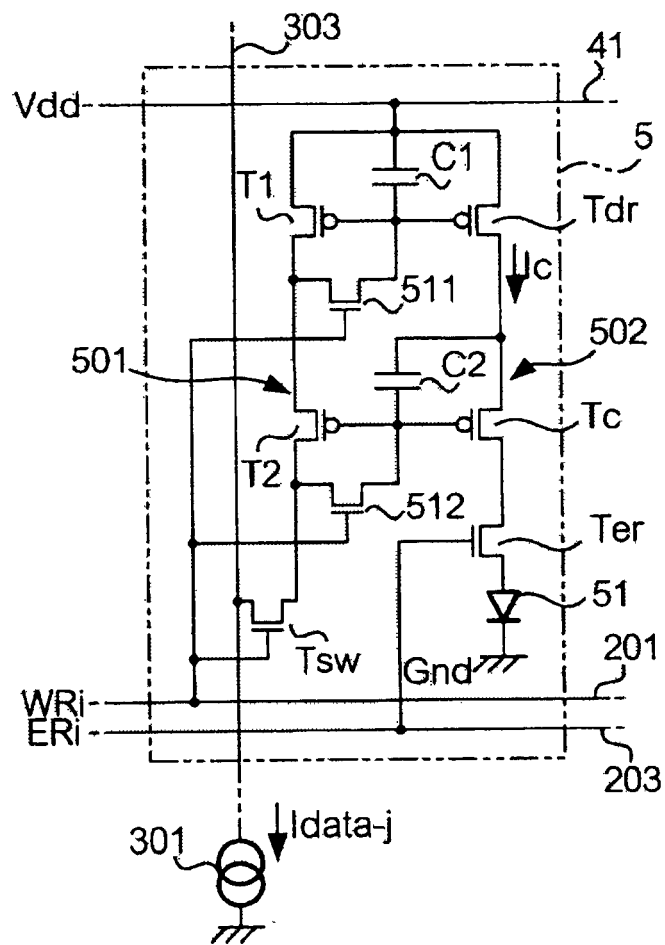


图 3

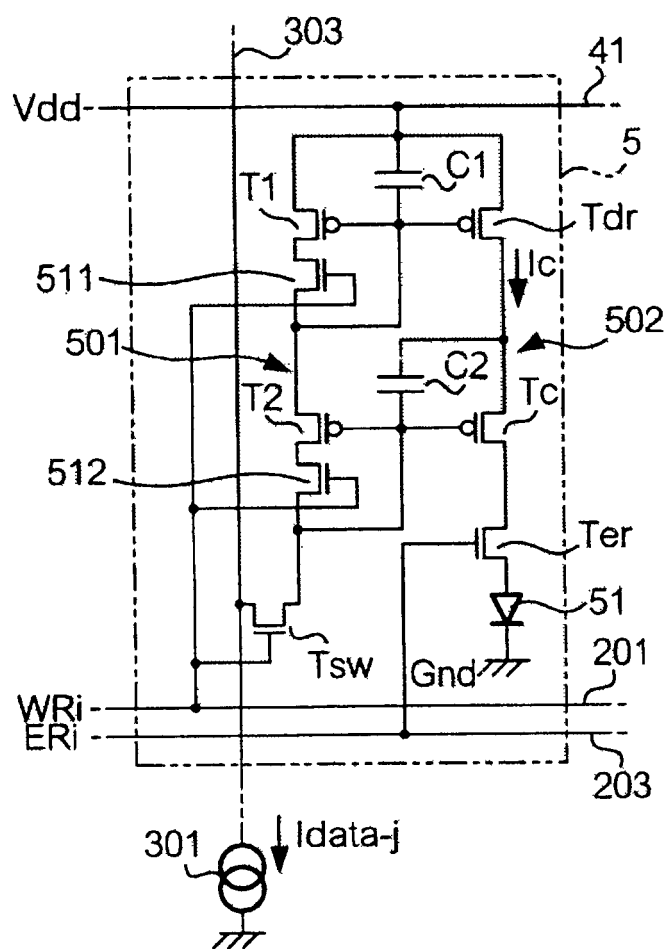


图 4

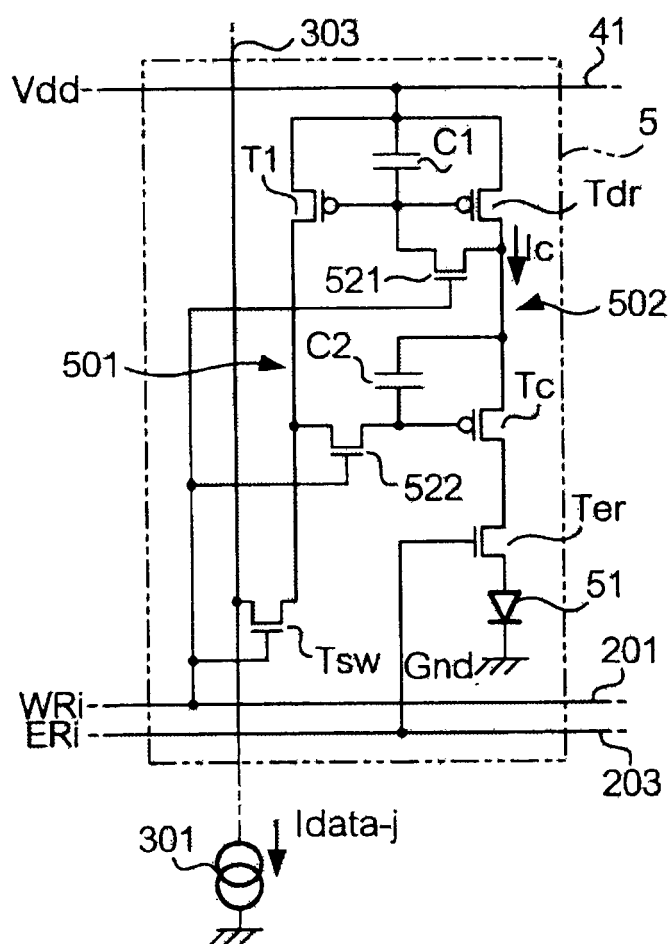


图 5

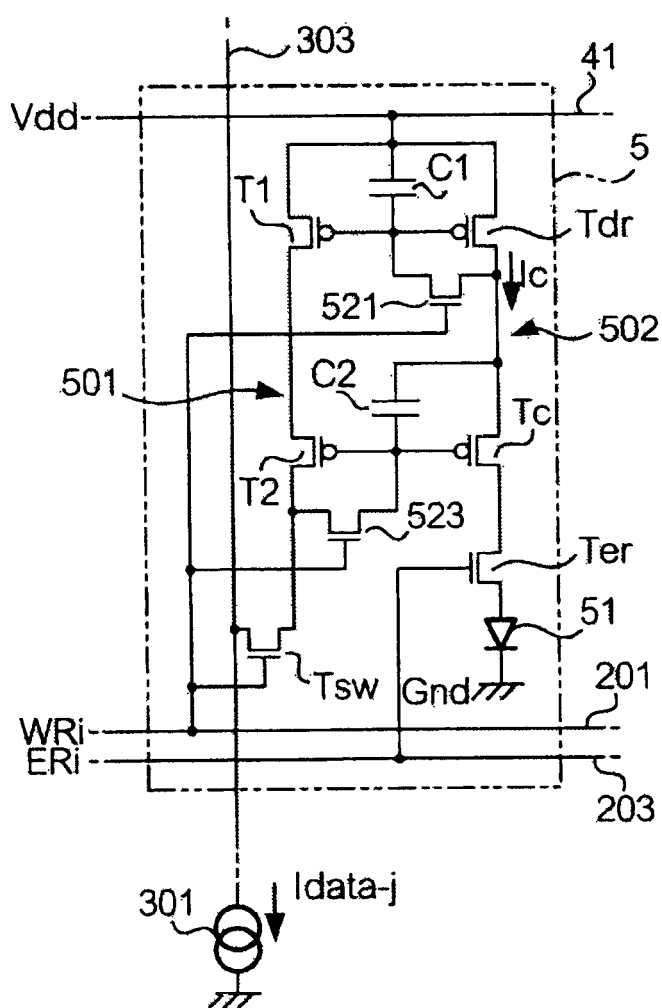


图 6

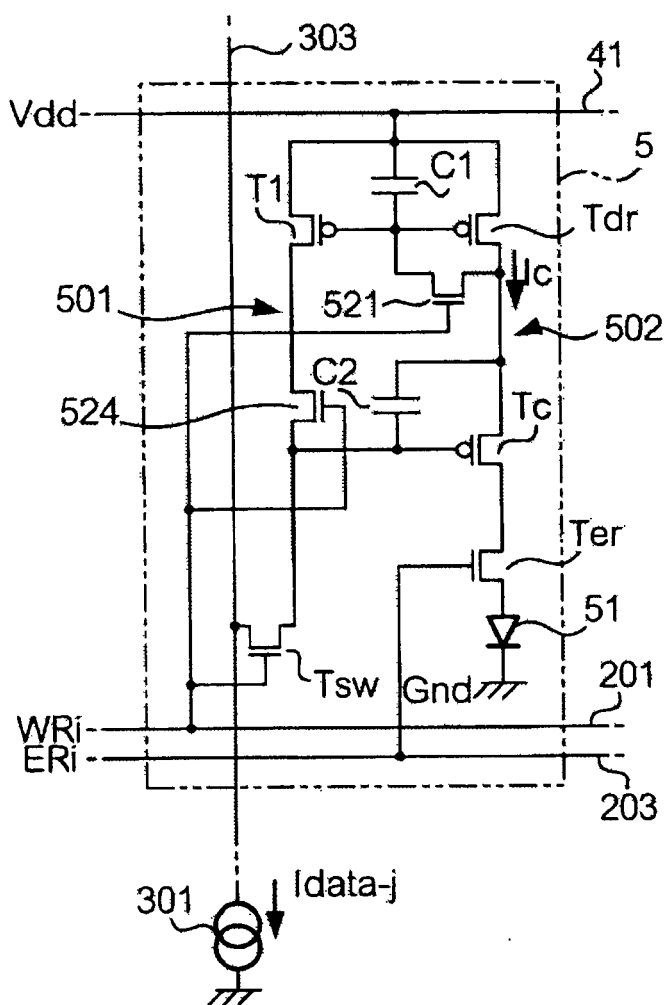


图 7

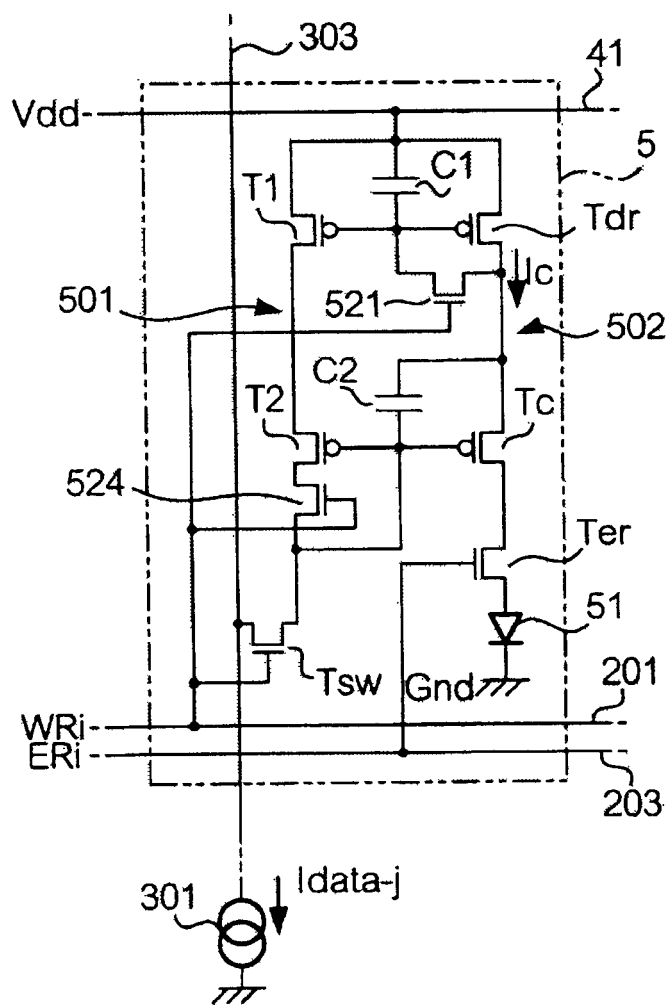


图 8

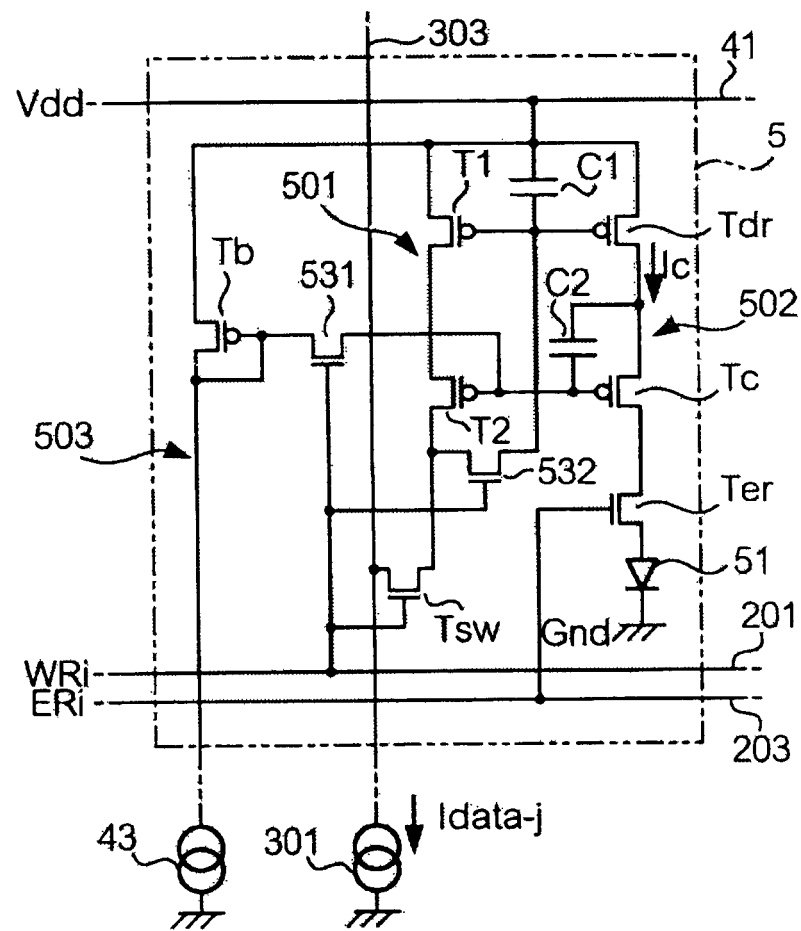


图 9

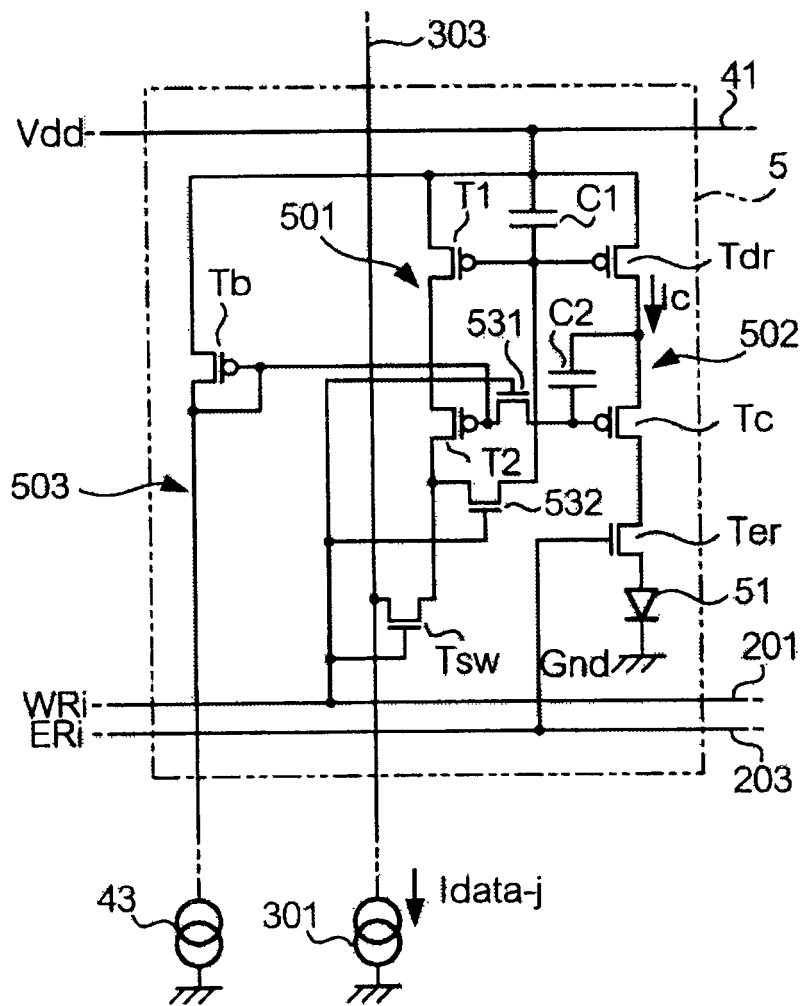


图 10

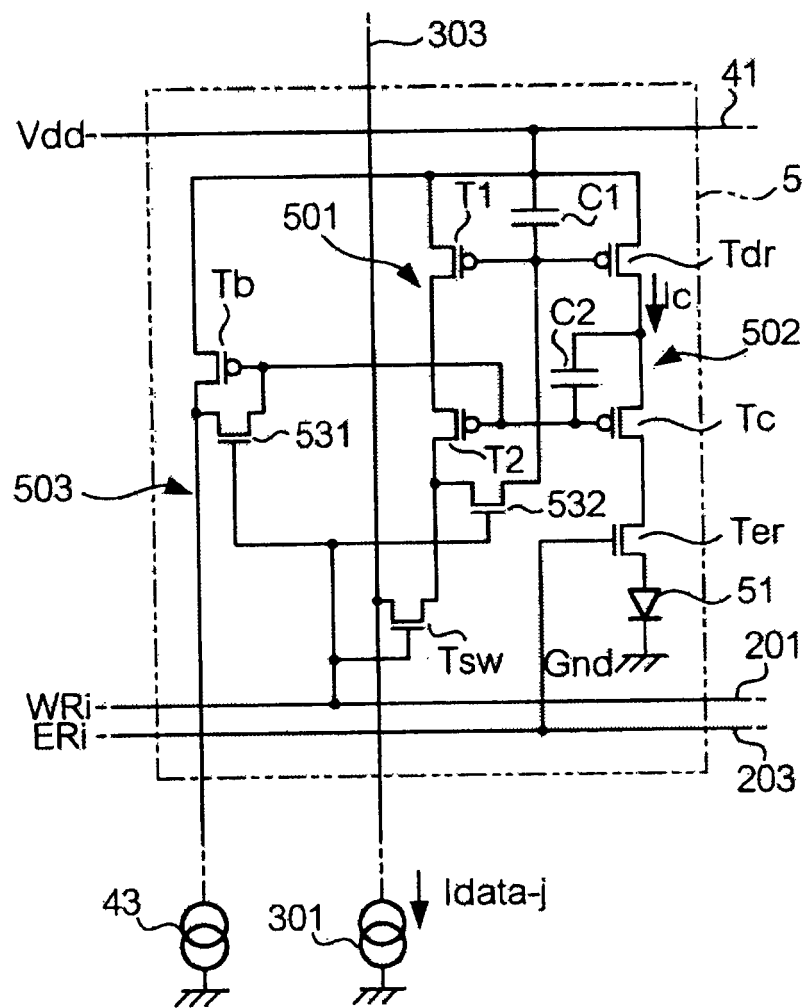


图 11

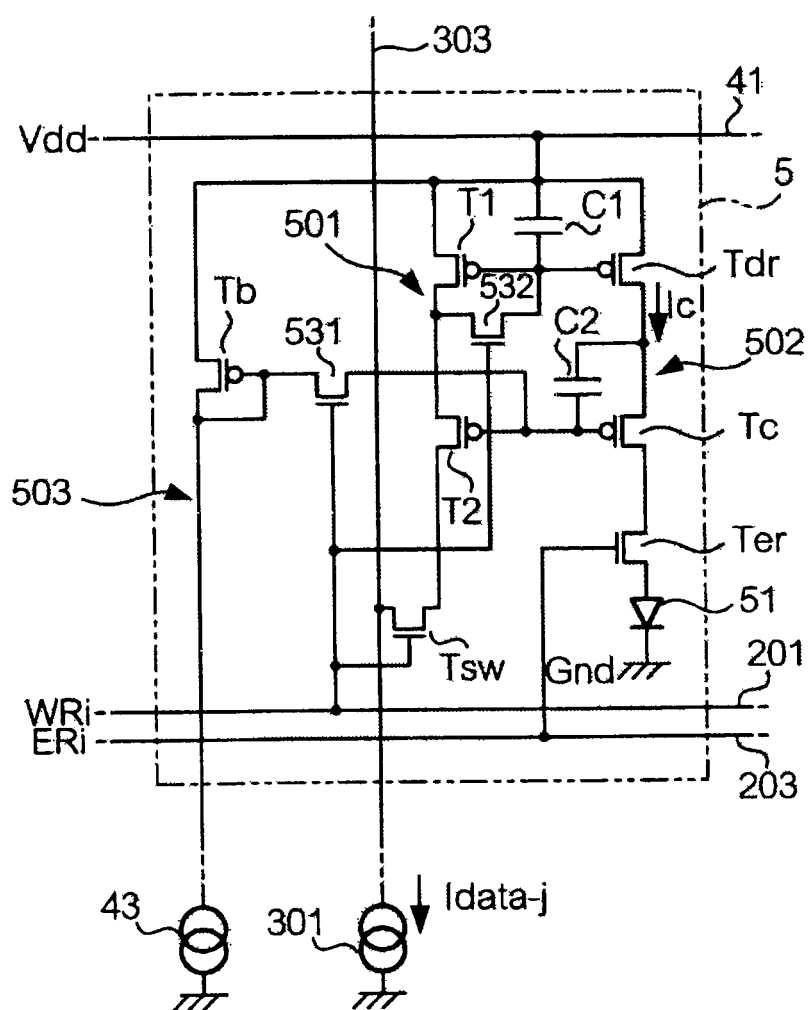


图 12

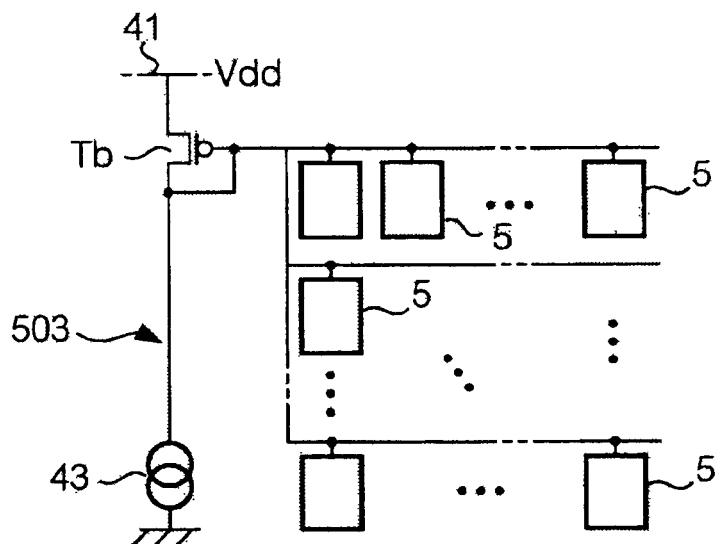


图 13

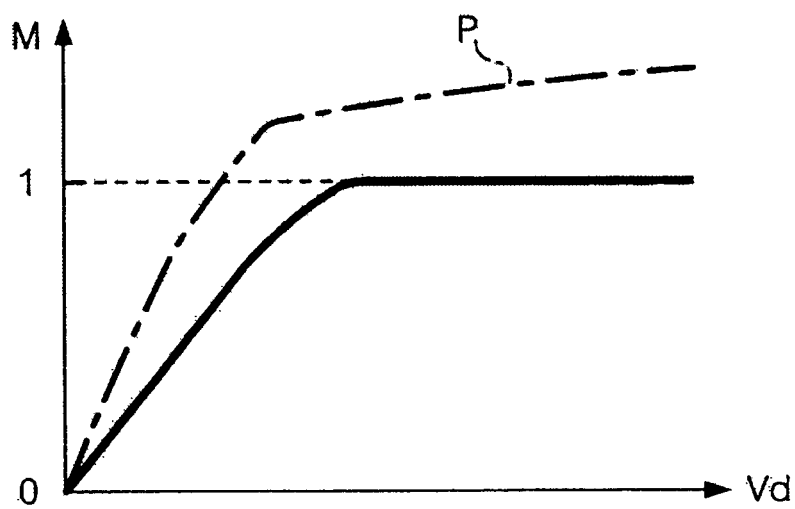


图 14

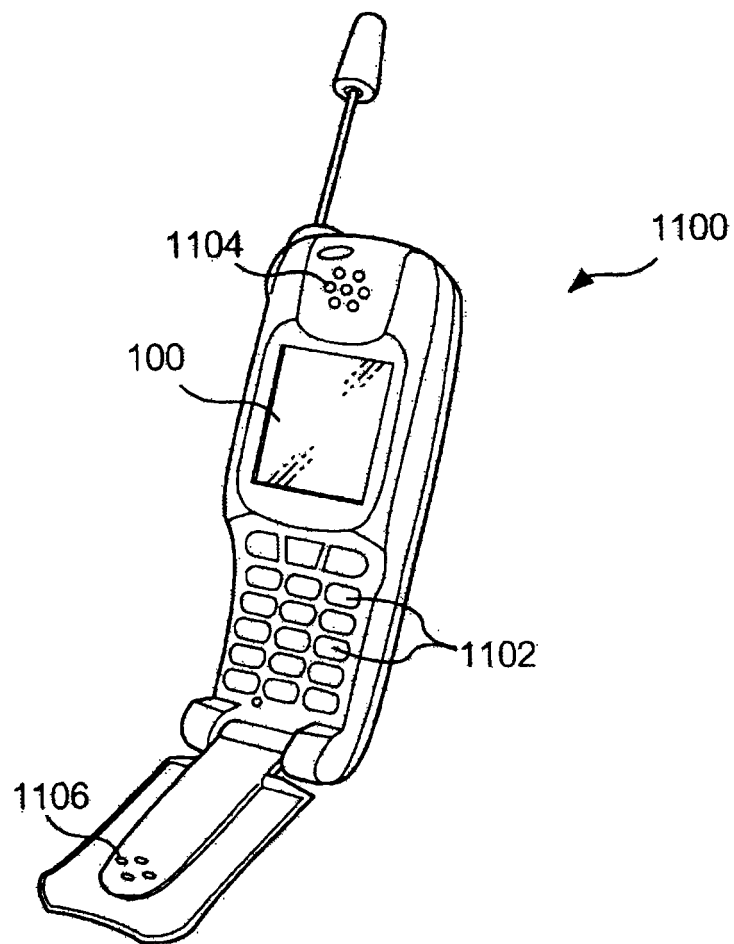


图 15

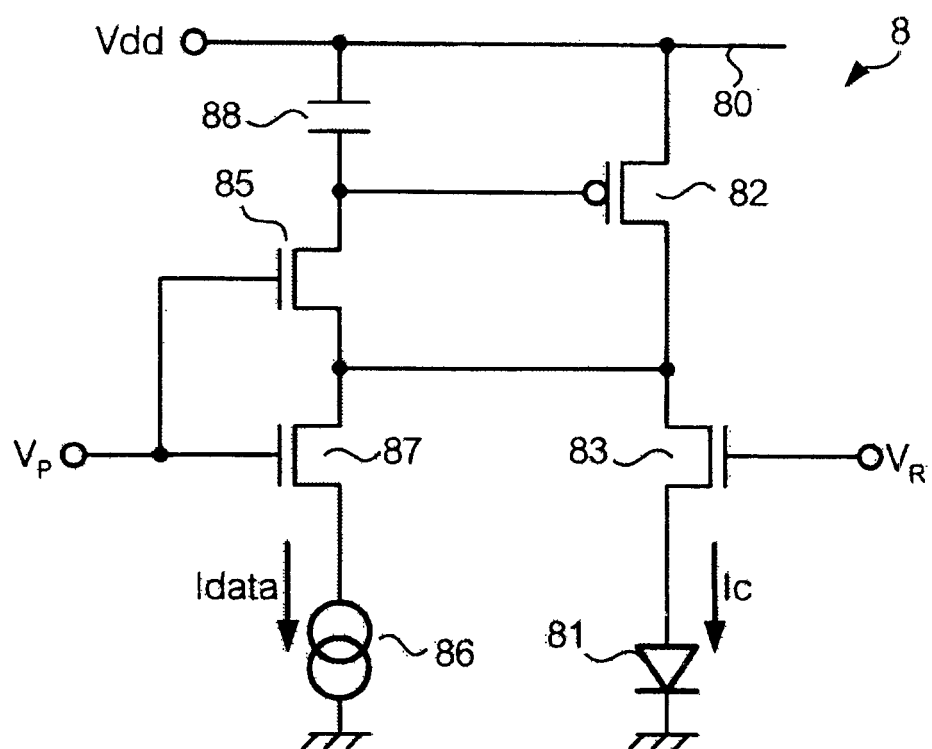


图 16

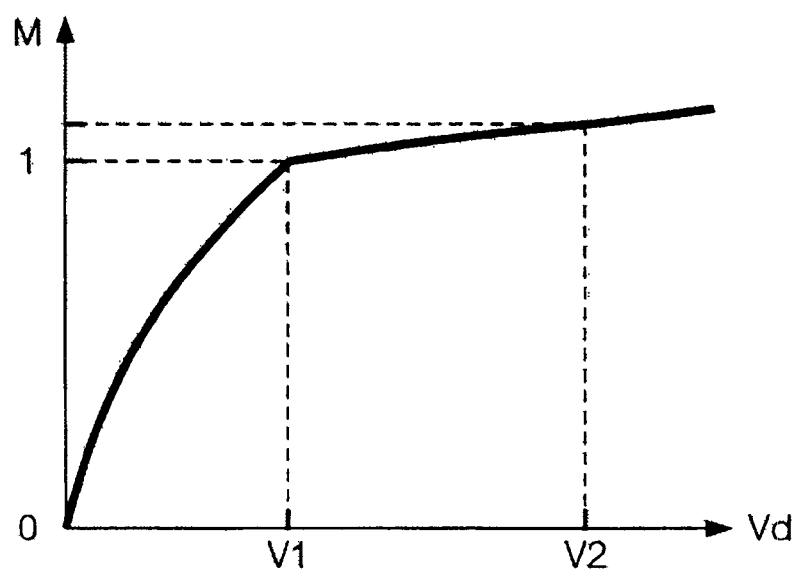


图 17

专利名称(译)	像素电路、电光学装置及其电子设备		
公开(公告)号	CN1619624A	公开(公告)日	2005-05-25
申请号	CN200410094978.5	申请日	2004-11-19
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生株式会社		
当前申请(专利权)人(译)	精工爱普生株式会社		
[标]发明人	堀内浩 城宏明		
发明人	堀内浩 城宏明		
IPC分类号	H01L51/50 G09G3/10 G09G3/20 G09G3/30 G09G3/32 H05B33/00 H05B33/14		
CPC分类号	G09G3/325 G09G2300/0852		
代理人(译)	李香兰		
优先权	2003395609 2003-11-26 JP 2003390678 2003-11-20 JP 2004226364 2004-08-03 JP 2003395610 2003-11-26 JP		
其他公开文献	CN100362555C		
外部链接	Espacenet SIPO		

摘要(译)

提供一种像素电路。在从电源线(41)到恒电流电路(301)的第1路径(501)中插入第1晶体管(T1)和第2晶体管(T2)。在从电源线(41)到OLED元件(51)的第2路径(502)中插入驱动晶体管(Tdr)和电流供给晶体管(Tc)。与驱动晶体管(Tdr)的栅极连接的电容(C1)以及与电流供给晶体管(Tc)的栅极连接的电容(C2)保持与流过第1路径(501)的数据电流(Idata - j)对应的电压。驱动晶体管根据电容(C1)所保持的电压控制流过第2路径(502)的驱动电流。电流供给晶体管根据电容(C2)所保持的电压控制流过第2路径(502)的驱动电流。这样，可以正确显示希望的灰度。

