



(12) 发明专利

(10) 授权公告号 CN 102388414 B

(45) 授权公告日 2014. 12. 31

(21) 申请号 201080011557. 5  
 (22) 申请日 2010. 04. 21  
 (30) 优先权数据  
 124735/2009 2009. 05. 22 JP  
 (85) PCT国际申请进入国家阶段日  
 2011. 09. 13  
 (86) PCT国际申请的申请数据  
 PCT/JP2010/002858 2010. 04. 21  
 (87) PCT国际申请的公布数据  
 W02010/134263 JA 2010. 11. 25  
 (73) 专利权人 松下电器产业株式会社  
 地址 日本大阪府  
 (72) 发明人 松井雅史  
 (74) 专利代理机构 北京市中咨律师事务所  
 11247  
 代理人 徐健 段承恩  
 (51) Int. Cl.  
 G09G 3/30 (2006. 01)

G09F 9/30 (2006. 01)  
 G09G 3/20 (2006. 01)  
 H01L 27/32 (2006. 01)  
 H01L 51/50 (2006. 01)

(56) 对比文件  
 CN 101310318 A, 2008. 11. 19, 说明书第 11 - 13 页, 附图 1 - 4.  
 CN 101310318 A, 2008. 11. 19, 说明书第 11 - 13 页, 附图 1 - 4.  
 JP 特开 2008-203655 A, 2008. 09. 04, 附图 12.  
 US 2002/0044140 A1, 2002. 04. 18, 全文.  
 CN 1791290 A, 2006. 06. 21, 全文.  
 US 7535444 B2, 2009. 05. 19, 全文.

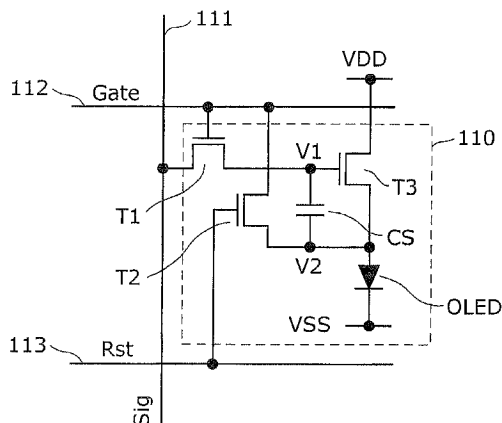
审查员 李玮

权利要求书3页 说明书18页 附图13页

(54) 发明名称  
 显示装置及其驱动方法

(57) 摘要

本发明提供一种显示装置及其驱动方法。本发明的显示装置具备配置成阵列状的多个发光像素 (110)、与每行对应的栅极线 (112) 和复位线 (113)、以及与每列对应的信号线 (111), 各发光像素 (110) 具备发光元件 (OLED)、向发光元件 (OLED) 供给电流的驱动晶体管 (T3)、行选择晶体管 (T1)、栅极端子与复位线 (113) 连接且源极端子和漏极端子的一方与驱动晶体管 (T3) 的源极端子连接的复位晶体管 (T2)、以及介于驱动晶体管 (T3) 的栅极端子和源极端子之间的电容元件 (CS), 复位晶体管 (T2) 的源极端子和漏极端子的另一方与对应于多个发光像素 (110) 的某一行的栅极线 (112) 连接。



CN 102388414 B

1. 一种显示装置,具备配置成阵列状的多个发光像素,

所述显示装置具备:

栅极线和复位线,其与所述多个发光像素的每行对应而设置;和

信号线,其与所述多个发光像素的每列对应而设置,

所述多个发光像素各自具备:

第1开关晶体管,其具备栅极端子、源极端子以及漏极端子,所述源极端子和所述漏极端子的一方与所述信号线连接,所述栅极端子与所述栅极线连接;

发光元件,其通过流动电流来进行发光;

驱动晶体管,其具备栅极端子、源极端子以及漏极端子,所述栅极端子与所述第1开关晶体管的源极端子和漏极端子的另一方连接,所述源极端子和所述漏极端子的一方与所述发光元件连接,向所述发光元件供给电流;

复位晶体管,其具备栅极端子、源极端子以及漏极端子,所述栅极端子与所述复位线连接,所述源极端子和所述漏极端子的一方与所述驱动晶体管的源极端子和漏极端子的所述一方连接;

电容元件,其一端与所述驱动晶体管的栅极端子连接,另一端与所述驱动晶体管的源极端子和漏极端子的所述一方连接;以及

驱动部,其对所述开关晶体管和所述复位晶体管分别供给导通信号或截止信号,控制所述开关晶体管和所述复位晶体管的导通和截止,

所述复位晶体管的源极端子和漏极端子的另一方与设置于相同行的栅极线连接,

所述驱动部,

在对所述复位线供给截止信号而使之处于使所述复位晶体管截止的非激活状态的期间,对连接了所述复位晶体管的源极端子和漏极端子的所述另一方的栅极线供给导通信号而使之处于使所述开关晶体管导通的激活状态,经由所述信号线在所述电容元件的所述一端设定预定的基准电压,

在所述电容元件的所述一端设定了所述预定的基准电压之后,在对所述复位线供给导通信号而使之处于使所述复位晶体管导通的激活状态的期间,对所述栅极线供给截止信号而使之处于使所述开关晶体管截止的非激活状态,经由所述栅极线在所述电容元件的所述另一端设定低电平电压,

各栅极线的非激活状态下的电压为比所述基准电压低所述驱动晶体管的阈值电压值以上的电压。

2. 根据权利要求1所述的显示装置,

所述驱动部还向多条所述信号线选择性地供给基准电压和比所述基准电压大的信号电压。

3. 根据权利要求1或2所述的显示装置,

所述复位晶体管的源极端子和漏极端子的所述一方、以及所述电容元件的所述另一端,经由预定的元件与所述驱动晶体管的源极端子和漏极端子的所述一方连接。

4. 根据权利要求3所述的显示装置,

所述多个发光像素各自还具备第2开关晶体管,所述第2开关晶体管具备栅极端子、源极端子以及漏极端子,所述源极端子和所述漏极端子的一方与所述复位晶体管的源极端子

和漏极端子的所述一方、以及所述电容元件的所述另一端连接,所述源极端子和所述漏极端子的另一方与所述驱动晶体管的源极端子和漏极端子的所述一方连接。

5. 根据权利要求 1 或 2 所述的显示装置,

所述驱动晶体管、所述第 1 开关晶体管以及所述复位晶体管各自为 n 型晶体管元件。

6. 根据权利要求 1 或 2 所述的显示装置,

所述发光元件为有机电致发光元件。

7. 一种显示装置的驱动方法,

所述显示装置具备:

多个发光像素,其配置成阵列状;

栅极线和复位线,其与所述多个发光像素的每行对应而设置;以及

信号线,其与所述多个发光像素的每列对应而设置,被选择性地供给基准电压和比所述基准电压大的信号电压,

所述多个发光像素各自具备:

第 1 开关晶体管,其具备栅极端子、源极端子以及漏极端子,所述源极端子和所述漏极端子的一方与所述信号线连接,所述栅极端子与所述栅极线连接;

发光元件,其通过流动电流来进行发光;

驱动晶体管,其具备栅极端子、源极端子以及漏极端子,所述栅极端子与所述第 1 开关晶体管的源极端子和漏极端子的另一方连接,所述源极端子和所述漏极端子的一方与所述发光元件连接,向所述发光元件供给电流;

复位晶体管,其具备栅极端子、源极端子以及漏极端子,所述栅极端子与所述复位线连接,所述源极端子和所述漏极端子的一方与所述驱动晶体管的源极端子和漏极端子的所述一方连接;

电容元件,其一端与所述驱动晶体管的所述栅极端子连接,另一端与所述驱动晶体管的源极端子和漏极端子的所述一方连接;以及

驱动部,其对所述开关晶体管和所述复位晶体管分别供给导通信号或截止信号,控制所述开关晶体管和所述复位晶体管的导通和截止,

所述复位晶体管的源极端子和漏极端子的另一方与设置于相同行的栅极线连接,

所述显示装置的驱动方法包括复位步骤,所述复位步骤中,

在对所述复位线供给截止信号而使之处于使所述复位晶体管截止的非激活状态的期间,对连接了所述复位晶体管的源极端子和漏极端子的所述另一方的栅极线供给导通信号而使之处于使所述开关晶体管导通的激活状态,经由所述信号线在所述电容元件的所述一端设定预定的基准电压,

在所述电容元件的所述一端设定了所述预定的基准电压之后,在对所述复位线供给导通信号而使之处于使所述复位晶体管导通的激活状态的期间,对所述栅极线供给截止信号而使之处于使所述开关晶体管截止的非激活状态,经由所述栅极线在所述电容元件的所述另一端设定低电平电压,

各栅极线的非激活状态下的电压为比所述基准电压低所述驱动晶体管的阈值电压值以上的电压。

8. 根据权利要求 7 所述的显示装置的驱动方法,还包括:

检测步骤,在所述复位步骤之后,通过使所述第 1 开关晶体管导通,对所述驱动晶体管的阈值电压进行检测;

保持步骤,使通过检测步骤检测出的所述阈值电压保持于所述电容元件;

写入步骤,在所述保持步骤之后,向所述驱动晶体管的栅极端子供给用于使所述发光元件发光的信号电压;以及

发光步骤,在所述写入步骤之后,通过使所述第 1 开关晶体管截止,使与所述驱动晶体管的栅极端子和源极端子之间的电位差对应的电流在所述发光元件中流动,使所述发光元件发光。

9. 根据权利要求 8 所述的显示装置的驱动方法,

所述检测步骤包括:

第 1 子步骤,使所述第 1 开关晶体管导通;和

第 2 子步骤,在所述第 1 子步骤之后,使所述第 1 开关晶体管截止,

在所述第 2 子步骤之后,使所述第 1 子步骤和所述第 2 子步骤至少反复一次。

10. 根据权利要求 9 所述的显示装置的驱动方法,

在所述第 1 子步骤中,向设置于与所述第 1 开关晶体管相同的列的所述信号线供给所述基准电压,

在所述第 2 子步骤中,向所述信号线供给所述信号电压或者所述基准电压。

11. 根据权利要求 8 ~ 10 中的任一项所述的显示装置的驱动方法,

所述多个发光像素各自还具备第 2 开关晶体管,所述第 2 开关晶体管具备栅极端子、源极端子以及漏极端子,所述源极端子和所述漏极端子的一方与所述复位晶体管的源极端子和漏极端子的所述一方、以及所述电容元件的所述另一端连接,所述源极端子和所述漏极端子的另一方与所述驱动晶体管的源极端子和漏极端子的所述一方连接,

在所述检测步骤中,

在使所述第 2 开关晶体管导通了的状态下,使所述第 1 开关晶体管导通,对所述驱动晶体管的阈值电压进行检测,

在所述保持步骤中,

通过将所述第 2 开关晶体管从导通切换成截止,使通过所述检测步骤检测出的所述阈值电压保持于所述电容元件,

在所述写入步骤中,

通过在所述第 1 开关晶体管导通的期间向所述信号线供给所述信号电压,在使所述第 2 开关晶体管截止了的状态下向所述驱动晶体管的栅极端子供给所述信号电压,

在所述发光步骤中,

在将所述第 1 开关晶体管从导通切换成了截止之后,通过将所述第 2 开关晶体管从截止切换成导通,使与所述驱动晶体管的栅极端子和源极端子之间的电位差对应的电流在所述发光元件中流动,使所述发光元件发光。

## 显示装置及其驱动方法

### 技术领域

[0001] 本发明涉及使用了有机电致发光 (EL :Electro Luminescence) 元件等的电流驱动型自发光元件的有源矩阵式图像显示装置。

### 背景技术

[0002] 有机 EL 元件通过电流控制来表现灰度等级,但是有源矩阵式有机 EL 显示装置存在如下问题:由于驱动各有机 EL 元件的驱动用晶体管的阈值电压的不匀,即使提供相同的信号电压也会产生辉度 (brightness) 不均。在消除辉度不均、制作均匀的画面的方面,需要对该有机 EL 元件的驱动用晶体管的阈值进行补偿。已有如下方法:通过作为用于抑制驱动用晶体管的阈值不匀的阈值补偿电路而每个像素使用 4 个晶体管,由此来检测驱动用晶体管的阈值(例如参照非专利文献 1)。另外,还有如下方法:每个像素使用 3 个晶体管,对电源线的电压进行扫描,由此来检测驱动用晶体管的阈值(例如参照文献 1)。

[0003] 在先技术文献

[0004] 专利文献 1:日本特开 2006-259374 号公报

[0005] 非专利文献 1:R. M. A. Dawson, et al, IEDM' 98, Technical Digest, 1998p. 875

### 发明内容

[0006] 但是,在非专利文献 1 记载的方法中是每个像素使用 4 个晶体管的结构,随着显示器的大型化,会担心由晶体管的集成数量增加导致材料利用率下降。

[0007] 另外,在专利文献 1 记载的方法中,晶体管的个数少,在用于显示器的情况下,能够期待较高的生产性,但需要对电源线进行扫描。为了扫描电源线,必须一维配置电源线。但是,一维配线存在如下问题:由于伴随着显示器的大画面化的电源线的电压下降,容易引起显示图像的周边变暗这样的串扰 (crosstalk),无法对应大画面化。

[0008] 本发明是为了解决上述问题而完成的发明,其目的在于提供一种以较少的原件数量不进行电源线的扫描而对驱动元件的阈值电压进行补偿的显示装置。另外,提供这样的显示装置的驱动方法也包含在本发明内。

[0009] 为了解决上述问题,本发明的显示装置为具备配置成阵列状的多个发光像素的显示装置,所述显示装置具备:栅极线和复位线,其与所述多个发光像素的每行对应而设置;和信号线,其与所述多个发光像素的每列对应而设置,所述多个发光像素各自具备:第 1 开关晶体管,其具备栅极端子、源极端子以及漏极端子,该源极端子和该漏极端子的一方与所述信号线连接,该栅极端子与所述栅极线连接;发光元件,其通过流动电流来进行发光;驱动晶体管,其具备栅极端子、源极端子以及漏极端子,该栅极端子与所述第 1 开关晶体管的源极端子和漏极端子的另一方连接,该源极端子和该漏极端子的一方与所述发光元件连接,向所述发光元件供给电流;复位晶体管,其具备栅极端子、源极端子以及漏极端子,该栅极端子与所述复位线连接,该源极端子和该漏极端子的一方与所述驱动晶体管的源极端子和漏极端子的所述一方连接;电容元件,其一端与所述驱动晶体管的栅极端子连接,另一端

与所述驱动晶体管的源极端子和漏极端子的所述一方连接；以及驱动部，其对所述开关晶体管和所述复位晶体管分别供给导通信号或截止信号，控制所述开关晶体管和所述复位晶体管的导通和截止，所述复位晶体管的源极端子和漏极端子的另一方与设置于相同行的栅极线连接，所述驱动部，在对所述复位线供给截止信号而使之处于使所述复位晶体管截止的非激活状态的期间，对连接了所述复位晶体管的源极端子和漏极端子的所述另一方的栅极线供给导通信号而使之处于使所述开关晶体管导通的激活状态，经由所述信号线在所述电容元件的所述一端设定预定

[0010] 的基准电压，在所述电容元件的所述一端设定了所述预定的基准电压之后，在对所述复位线供给导通信号而使之处于使所述复位晶体管导通的激活状态的期间，对所述栅极线供给截止信号而使之处于使所述开关晶体管截止的非激活状态，经由所述栅极线在所述电容元件的所述另一端设定低电平电压。

[0011] 由此，能够通过每个发光像素 3 个晶体管，不用对电源线进行扫描而检测驱动晶体管的阈值电压，对该阈值电压进行补偿而使发光元件发光。这样，因为对驱动晶体管的阈值电压的不匀进行补偿，因此能够消除辉度不均。

[0012] 另外，还可以具备驱动部，其在使连接了所述复位晶体管的源极端子和漏极端子的所述另一方的栅极线处于使所述第 1 开关晶体管截止的非激活状态的期间，使所述复位线处于使所述复位晶体管导通的激活状态。

[0013] 由此，能够使驱动晶体管的源极端子的电压与连接了复位晶体管的源极端子和漏极端子的另一方的栅极线的电压相同，因此能够利用栅极线的电压，设定驱动晶体管的源极端子的电压。

[0014] 另外，所述驱动部还可以向多条所述信号线选择性地供给基准电压和比所述基准电压大的信号电压，各栅极线的非激活状态下的电压为比所述基准电压低所述驱动晶体管的阈值电压值以上的电压。

[0015] 由此，能够在复位晶体管导通了的情况下，使驱动晶体管的源极端子的电压切实地成为比基准电压低驱动晶体管的阈值电压值以上的电压。因此，能够切实地进行驱动晶体管的阈值电压的检测。

[0016] 另外，所述复位晶体管的源极端子和漏极端子的所述另一方可以与设置于相同行的栅极线连接。

[0017] 另外，所述驱动部还可以在使所述设置于相同行的栅极线非激活之前，使该栅极线处于使所述第 1 开关晶体管导通的激活状态，并且使所述复位线处于使所述复位晶体管截止的非激活状态。

[0018] 由此，能够给切实地使发光元件进行光猝灭。具体而言，在不久前的驱动晶体管的栅极端子的电压是能够供给发光元件发光所需的电流的程度的电压的情况下，在使栅极线为非激活状态之后也通过施加该电压使发光元件发光。因此，通过这样地使栅极线为激活状态、使复位线为非激活状态，向驱动晶体管的栅极端子施加光猝灭时的电压，由此能够切实地使发光元件光猝灭。

[0019] 另外，所述复位晶体管的源极端子和漏极端子的所述另一方还可以与设置于下一行的栅极线连接。

[0020] 由此，即使在使同一行的栅极线为激活状态、且使复位线为激活状态的情况下，也

能够使驱动晶体管的源极端子的电压成为下一行的栅极线的电压。其结果,通过使下一行的栅极线的电压成为比基准电压低驱动晶体管的阈值电压值以上的电压,能够切实地进行驱动晶体管的阈值电压的检测。也即是,与使复位晶体管与相同行的栅极线连接的情况相比,由于能够同时进行发光元件的光猝灭、和驱动晶体管的源极端子的电压设定,因此在一帧期间内,能够将更多的时间分配给驱动晶体管的阈值电压的检测。

[0021] 另外,所述复位晶体管的源极端子和漏极端子的所述一方、以及所述电容元件的所述另一端可以经由预定的元件与所述驱动晶体管的源极端子和漏极端子的所述一方连接。

[0022] 由此,能够抑制由发光元件的寄生电容的不匀引起的作为驱动晶体管向发光元件供给的电流的像素电流的变动。例如,在驱动电路向多个发光像素供给了同一信号电压的情况下,能够抑制各发光像素的发光元件和驱动晶体管的连接点的电位的不匀。以下,对能够抑制不匀的理由进行叙述。

[0023] 当向发光像素供给了预定的信号电压时,发光元件和驱动晶体管的连接点的电位由发光元件的寄生电容和电容元件的电容的电容分配来规定。但是,发光元件的寄生电容在每个发光元件存在不匀,因此即使是向多个发光像素供给了同一信号电压的情况下,各发光像素的发光元件和驱动晶体管的连接点的电位也会不相同,存在不匀。因此,由于发光元件和驱动晶体管的连接点的电位的不匀,供给到发光元件的电流也存在不匀。

[0024] 与此相对,通过经由预定的元件将电容元件的另一端与发光元件和驱动晶体管的连接点连接,能够降低发光元件的寄生电容对于电容元件的另一端的电位的影响。因此,能够降低发光元件的寄生电容对于电容元件的一端和另一端的电位差、即电容元件的保持电压的影响。

[0025] 因此,能够降低发光元件的寄生电容的影响,能够根据信号电压高精度地使发光元件发光。

[0026] 另外,所述多个发光像素各自还可以具备第2开关晶体管,所述第2开关晶体管具备栅极端子、源极端子以及漏极端子,该源极端子和该漏极端子的一方与所述复位晶体管的源极端子和漏极端子的所述一方、以及所述电容元件的所述另一端连接,该源极端子和该漏极端子的另一方与所述驱动晶体管的源极端子和漏极端子的所述一方连接。

[0027] 由此,通过使第2开关晶体管导通或截止,能够切换复位晶体管的源极端子和漏极端子的一方、以及电容元件的另一端与发光元件和驱动晶体管的连接点的导通和非导通。因此,例如,若在使第2开关晶体管截止的期间向驱动晶体管的栅极端子供给用于使发光元件发光的信号电压时,则电容元件的另一端的电位不会受到发光元件的寄生电容的影响。也即是,能够切实地降低发光元件的寄生电容对于电容元件的保持电压的影响。换言之,能够防止发光元件的寄生电容的影响,能够以与信号电压对应的准确的发光辉度使发光元件发光。

[0028] 另外,所述驱动晶体管、所述第1开关晶体管、以及所述复位晶体管各自可以是n型晶体管元件。

[0029] 另外,所述发光元件可以是有机EL(Electro Luminescence)元件。

[0030] 另外,本发明的驱动方法为一种显示装置的驱动方法,所述显示装置具备:多个发光像素,其配置成阵列状;栅极线和复位线,其与所述多个发光像素的每行对应而设置;

以及信号线,其与所述多个发光像素的每列对应而设置,被选择性地供给基准电压和比所述基准电压大的信号电压,所述多个发光像素各自具备:第1开关晶体管,其具备栅极端子、源极端子以及漏极端子,该源极端子和该漏极端子的一方与所述信号线连接,该栅极端子与所述栅极线连接;发光元件,其通过流动电流来进行发光;驱动晶体管,其具备栅极端子、源极端子以及漏极端子,该栅极端子与所述第1开关晶体管的源极端子和漏极端子的另一方连接,该源极端子和该漏极端子的一方与所述发光元件连接,向所述发光元件供给电流;复位晶体管,其具备栅极端子、源极端子以及漏极端子,该栅极端子与所述复位线连接,该源极端子和该漏极端子的一方与所述驱动晶体管的源极端子和漏极端子的所述一方连接;电容元件,其一端与所述驱动晶体管的所述栅极端子连接,另一端与所述驱动晶体管的源极端子和漏极端子的所述一方连接;以及驱动部,其对所述开关晶体管和所述复位晶体管分别供给导通信号或截止信号,控制所述开关晶体管和所述复位晶体管的导通和截止,所述复位晶体管的源极端子和漏极端子的另一方与设置于相同行的栅极线连

[0031] 接,所述显示装置的驱动方法包括复位步骤,所述复位步骤中,在对所述复位线供给截止信号而使之处于使所述复位晶体管截止的非激活状态的期间,对连接了所述复位晶体管的源极端子和漏极端子的所述另一方的栅极线供给导通信号而使之处于使所述开关晶体管导通的激活状态,经由所述信号线在所述电容元件的所述一端设定预定的基准电压,在所述电容元件的所述一端设定了所述预定的基准电压之后,在对所述复位线供给导通信号而使之处于使所述复位晶体管导通的激活状态的期间,对所述栅极线供给截止信号而使之处于使所述开关晶体管截止的非激活状态,经由所述栅极线在所述电容元件的所述另一端设定低电平电压。

[0032] 另外,还可以包括:检测步骤,在所述复位步骤之后,通过使所述第1开关晶体管导通,对所述驱动晶体管的阈值电压进行检测;保持步骤,使通过检测步骤检测出的所述阈值电压保持于所述电容元件;写入步骤,在所述保持步骤之后,向所述驱动晶体管的栅极端子供给用于使所述发光元件发光的信号电压;以及发光步骤,在所述写入步骤之后,通过使所述第1开关晶体管截止,使与所述驱动晶体管的栅极端子和源极端子之间的电位差对应的电流在所述发光元件中流动,使所述发光元件发光。

[0033] 由此,在发光步骤中,驱动晶体管向发光元件供给与将信号电压和阈值电压相加而得到的电压对应的电流,因此发光元件能够不受阈值电压影响而以与信号电压对应的辉度进行发光。

[0034] 另外,所述检测步骤可以包括:第1子步骤,使所述第1开关晶体管导通;和第2子步骤,在所述第1子步骤之后,使所述第1开关晶体管截止,在所述第2子步骤之后,使所述第1子步骤和所述第2子步骤至少反复一次。

[0035] 由此,能够经多个水平期间内对驱动晶体管的阈值电压进行检测,从而能够进行高精度的阈值电压的检测。

[0036] 另外,在所述第1子步骤中,可以向设置于与所述第1开关晶体管相同的列的所述信号线供给所述基准电压,在所述第2子步骤中,向该信号线供给所述信号电压或者所述基准电压。

[0037] 由此,能够使第1子步骤中的信号线的电压成为用于检测与该信号线对应的列的驱动晶体管的阈值电压的电压,使第2子步骤中的信号线的电压成为对应的列的发光像素

的信号电压。因此,例如,通过在 1 个水平期间的前半前级使信号线的电压为基准电压,在 1 个水平期间的后半期间使信号线的电压为信号电压,从而能够对 1 个水平期间进行分割,使前半期间为用于阈值电压检测的期间、后半期间为信号电压的写入期间。

[0038] 另外,所述多个发光像素各自还具备第 2 开关晶体管,所述第 2 开关晶体管具备栅极端子、源极端子以及漏极端子,该源极端子和该漏极端子的一方与所述复位晶体管的源极端子和漏极端子的所述一方、以及所述电容元件的所述另一端连接,该源极端子和该漏极端子的另一方与所述驱动晶体管的源极端子和漏极端子的所述一方连接,在所述检测步骤中,在使所述第 2 开关晶体管导通了的状态下,使所述第 1 开关晶体管导通,对所述驱动晶体管的阈值电压进行检测,在所述保持步骤中,通过将所述第 2 开关晶体管从导通切换成截止,使通过所述检测步骤检测出的所述阈值电压保持于所述电容元件,在所述写入步骤中,通过在所述第 1 开关晶体管导通的期间向所述信号线供给所述信号电压,在使所述第 2 开关晶体管截止了的状态下向所述驱动晶体管的栅极端子供给所述信号电压,在所述发光步骤中,在将所述第 1 开关晶体管从导通切换成了截止之后,通过将所述第 2 开关晶体管从截止切换成导通,使与所述驱动晶体管的栅极端子和源极端子之间的电位差对应的电流在所述发光元件中流动,使所述发光元件发光。

[0039] 由此,在第 2 开关晶体管截止的期间,向驱动晶体管的栅极端子供给信号电压,因此电容元件的另一端的电位不会受到发光元件的寄生电容的影响。即,能够切实地降低发光元件的寄生电容对于电容元件的保持电压的影响。换言之,能够防止发光元件的寄生电容的影响,能够用与信号电压对应的准确的发光辉度使发光元件发光。

[0040] 另外,所述复位晶体管的源极端子和漏极端子的所述另一方可以与设置于相同行的栅极线连接,所述显示装置的驱动方法还包括光猝灭步骤,所述光猝灭步骤中,通在所述复位步骤之前,使所述第 1 开关晶体管导通,并且使所述复位晶体管截止,使所述发光元件光猝灭。

[0041] 如上所述,本发明的显示装置能够通过较少的元件数不进行电源线的扫描而对驱动元件的阈值电压进行补偿。

## 附图说明

[0042] 图 1 是表示实施方式 1 的显示装置的结构框图。

[0043] 图 2 是表示发光像素的详细结构的电路图。

[0044] 图 3 是表示显示装置的动作的定时图。

[0045] 图 4 是示意表示发光像素的电流流动的图。

[0046] 图 5 是表示在多个水平期间对阈值电压进行检测的情况下的显示装置的动作的定时图。

[0047] 图 6 是表示实施方式 2 的显示装置的结构框图。

[0048] 图 7 是表示发光像素的详细结构的电路图。

[0049] 图 8 是表示显示装置的动作的定时图。

[0050] 图 9 是表示经多个水平期间对阈值电压进行检测的情况下的显示装置的动作的定时图。

[0051] 图 10 是表示实施方式 3 的显示装置具有的发光像素的详细结构的电路图。

- [0052] 图 11 是表示显示装置的动作的定时图。
- [0053] 图 12 是示意表示发光像素的电流流动的图。
- [0054] 图 13 是内置了本发明的显示装置的薄膜平板 TV 的外观图。
- [0055] 标号说明
- [0056] 100、200 显示装置
- [0057] 110、210、310 发光像素
- [0058] 111 信号线
- [0059] 112、112(k)、112(k+1) 栅极线
- [0060] 113 复位线
- [0061] 120 行扫描部
- [0062] 121 栅极线驱动部
- [0063] 122 复位线驱动部
- [0064] 130 信号线驱动部
- [0065] 140 定时控制部
- [0066] 201 虚设栅极线
- [0067] 301 合并线
- [0068] CS 电容元件
- [0069] CSm 合并电容
- [0070] OLED 发光元件
- [0071] T1 行选择晶体管
- [0072] T2、T2' 复位晶体管
- [0073] T3 驱动晶体管
- [0074] Tm 合并晶体管

## 具体实施方式

### [0075] (实施方式 1)

[0076] 本发明的实施方式 1 的一种显示装置为具备配置成阵列状的多个发光像素的显示装置,所述显示装置具备:栅极线和复位线,其与所述多个发光像素的每行对应而设置;和信号线,其与所述多个发光像素的每列对应而设置,所述多个发光像素各自具备:第 1 开关晶体管,其具备栅极端子、源极端子以及漏极端子,该源极端子和该漏极端子的一方与所述信号线连接,该栅极端子与所述栅极线连接;发光元件,其通过流动电流来进行发光;驱动晶体管,其具备栅极端子、源极端子以及漏极端子,该栅极端子与所述第 1 开关晶体管的源极端子和漏极端子的另一方连接,该源极端子和该漏极端子的一方与所述发光元件连接,向所述发光元件供给电流;复位晶体管,其具备栅极端子、源极端子以及漏极端子,该栅极端子与所述复位线连接,该源极端子和该漏极端子的一方与所述驱动晶体管的源极端子和漏极端子的所述一方连接;以及电容元件,其一端与所述驱动晶体管的栅极端子连接,另一端与所述驱动晶体管的源极端子和漏极端子的所述一方连接,所述复位晶体管的源极端子和漏极端子的另一方与对应于所述多个发光像素的某一行而设置的栅极线连接。

[0077] 由此,能够通过每个发光像素 3 个晶体管,不对电源线进行扫描而对驱动晶体管

的阈值电压进行检测,对该阈值电压进行补偿而使发光元件发光。这样,因为对驱动晶体管的阈值电压的不匀进行补偿,因此能够消除辉度不匀。

[0078] 以下,参照附图对本发明的实施方式 1 的显示装置进行说明。

[0079] 图 1 是表示实施方式 1 的显示装置的结构框图。

[0080] 图 1 所示的显示装置 100 例如是使用了有机 EL 元件的有源矩阵型的有机 EL 显示装置,具备配置成阵列状的多个发光像素 110、行扫描部 120、信号线驱动部 130 以及定时控制部 140。

[0081] 发光像素 110 例如配置成  $n$  行  $\times$   $m$  列的阵列状,根据经由信号线 111、栅极线 112 以及复位线 113 从行扫描部 120 和信号线驱动部 130 输出的选通脉冲、复位脉冲以及信号电压对驱动晶体管的阈值电压进行补偿而进行发光。

[0082] 行扫描部 120 与对应多个发光像素 110 的每一行而设置的栅极线 112 和复位线 113 连接,向各栅极线 112 和各复位线 113 输出扫描信号,由此以行为单位对多个发光像素 110 依次进行扫描。具体而言,行扫描部 120 具有对各栅极线 112 进行扫描的栅极线驱动部 121、和对各复位线 113 进行扫描的复位线驱动部 122。栅极线驱动部 121 输出与各栅极线 112 对应的选通脉冲 Gate[k] ( $k$  为满足  $1 \leq k \leq m$  的整数),由此选择性地向对应的发光像素 110 供给与各栅极线 112 对应的向发光像素 110 供给的基准电压和比基准电压大的信号电压。复位线驱动部 122 输出与各复位线 113 对应的复位脉冲 Rst[k],由此来控制向与各复位线 113 对应的发光像素 110 施加栅极线 112 的电压、即选通脉冲 Gate[k] 的高电平电压或者低电平电压的定时。

[0083] 信号线驱动部 130 与各信号线 111 连接,将与各信号线 111 对应的信号电压 Vdata(例如 2 ~ 8V) 或者复位电压 Vreset(例如 0V) 作为信号线电压 Sig[j] ( $j$  为满足  $1 \leq j \leq n$  的整数) 进行供给。信号电压 Vdata 为与发光像素 110 的发光辉度对应的电压,复位电压 Vreset 为用于使发光像素 110 光猝灭或者用于对驱动晶体管的阈值电压进行检测的电压。

[0084] 定时控制部 140 对行扫描部 120 和信号线驱动部 130 指示驱动定时。行扫描部 120、信号线驱动部 130 以及定时控制部 140 为本发明的驱动部。

[0085] 接着,对发光像素 110 的详细结构进行说明。以下,对一个发光像素 110 的结构进行说明,图 1 示出的多个发光像素 110 各自具有相同的结构。另外,将从栅极线驱动部 121 对与该发光像素 110 对应的栅极线 112 输出的选通脉冲 Gate[k] 仅设为选通脉冲 Gate,将从复位线驱动部 122 对与该发光像素 110 对应的复位线 113 输出的复位脉冲 Rst[k] 仅设为复位脉冲 Rst,将对与该发光像素 110 对应的信号线 111 供给的信号线电压 Sig[j] 仅设为信号线电压 Sig。

[0086] 图 2 是表示图 1 示出的发光像素 110 的详细结构的电路图。在图 2 中,也示出了与发光像素 110 对应的信号线 111、栅极线 112 以及复位线 113。

[0087] 发光像素 110 具备发光元件 OLED、行选择晶体管 T1、复位晶体管 T2、驱动晶体管 T3 以及电容元件 CS。

[0088] 发光元件 OLED 为通过流动电流来进行发光的元件,为阳极与驱动晶体管的源极端子连接、阴极与电压 VSS(例如 0V) 的电源线连接的例如有机 EL 元件。该发光元件 OLED 利用通过经由信号线 111 和行选择晶体管 T1 对驱动晶体管 T3 的栅极端子施加信号电压

Vdata 而流动的电流进行发光。因此,发光元件 OLED 的辉度与施加于信号线 111 的信号电压 Vdata 的大小对应。

[0089] 行选择晶体管 T1、复位晶体管 T2 以及驱动晶体管 T3 例如是 n 型的 TFT(薄膜晶体管)。

[0090] 行选择晶体管 T1 为本发明的第 1 开关晶体管,根据栅极线 112 的电压,切换是否向作为驱动晶体管 T3 的控制端子的栅极端子施加信号电压。具体而言,行选择晶体管 T1 的栅极端子与栅极线 112 连接,源极端子和漏极端子的一方与信号线 111 连接,源极端子和漏极端子的另一方与驱动晶体管 T3 的栅极端子连接。由此,行选择晶体管 T1 根据施压于栅极线 112 的电压,切换信号线 111 与驱动晶体管 T3 的栅极端子的导通和非导通。也即是,行选择晶体管 T1 在选通脉冲 Gate 为高电平的期间,向驱动晶体管 T3 的栅极端子供给施加于信号线 111 的基准电压 Vreset 或者信号电压 Vdata。

[0091] 为了检测驱动晶体管 T3 的阈值电压,复位晶体管 T2 对驱动晶体管 T3 的源极端子的电压 V2 进行设定。具体而言,复位晶体管 T2 的栅极端子与复位线 113 连接,源极端子和漏极端子的一方与栅极线 112 连接,源极端子和漏极端子的另一方与驱动晶体管 T3 的源极端子连接。由此,复位晶体管 T2 在复位脉冲 Rst 为高电平的期间,使栅极线 112 和驱动晶体管 T3 的源极端子导通,由此将栅极线 112 的电压设定为 V2 的电压。

[0092] 驱动晶体管 T3 向发光元件 OLED 供给电流。具体而言,驱动晶体管 T3 的栅极端子经由行选择晶体管 T1 与信号线 111 连接,漏极端子与电压 VDD(例如 10V) 的电源线连接,源极端子与发光元件 OLED 的阳极连接。驱动晶体管 T3 将供给至栅极端子的电压变换成与该电压的大小对应的电流。由此,驱动晶体管 T3 在栅极线 112 的电压为高电平的期间向发光元件 OLED 供给与供给至信号线 111 的电压、即基准电压 Vreset 或者信号电压 Vdata 对应的电流。

[0093] 但是,与基准电压 Vreset 对应的电流不足以使发光元件 OLED 发光,在驱动晶体管 T3 的栅极端子的电压 V1 为基准电压 Vreset 的情况下,发光元件 OLED 不发光。另一方面,在 V1 为信号电压 Vdata 的情况下,有足够使发光元件 OLED 发光的电流流动,发光元件 OLED 以与信号电压 Vdata 对应的辉度进行发光。

[0094] 电容元件 CS 的一端与驱动晶体管 T3 的栅极端子连接,另一端与驱动晶体管 T3 的源极端子连接,由此保持驱动晶体管 T3 的栅极-源极之间的电压。也即是,该电容元件 CS 能够保持驱动晶体管 T3 的阈值电压。

[0095] 接着,使用图 3 和图 4 对上述的显示装置 100 的驱动方法进行说明。

[0096] 图 3 是表示实施方式 1 的显示装置 100 的动作的定时图。在图 3 中,横轴表示时间,在纵向上从上方开始依次示出选通脉冲 Gate、复位脉冲 Rst、驱动晶体管 T3 的栅极端子的电压 V1、驱动晶体管 T3 的源极端子的电压 V2、以及施加于信号线 111 的信号线电压 Sig 的波形。

[0097] 图 4 是示意表示实施方式 1 的显示装置 100 的发光像素 110 中的电流流动的图。在此,将选通脉冲 Gate 的高电平电压设为 VGate(H),将选通脉冲 Gate 的低电平电压设为 VGate(L),将复位脉冲 Rst 的高电平电压设为 VRst(H),将复位脉冲 Rst 的低电平电压设为 VRst(L)。

[0098] 在时刻 t0 以前,发光元件 OLED 根据前一垂直期间中的信号电压 Vdata 进行发光。

具体而言, V1 为前一垂直期间中的信号电压 Vdata, 根据该信号电压 Vdata, 驱动晶体管 T3 向发光元件 OLED 供给驱动电流。

[0099] 接着, 在时刻 t0 (复位 [1] 期间的开始时刻), 使选通脉冲 Gate 从低电平变成高电平, 由此使行选择晶体管 T1 导通。VGate(L) 例如为 -5V, VGate(H) 例如为 12V。

[0100] 通过行选择晶体管 T1 导通, 信号线 111 和驱动晶体管 T3 的栅极端子导通, V1 变成与供给至信号线 111 的电压相等。在时刻 t0, 由于信号线 111 的电压为基准电压 Vreset, 因此在复位 [1] 期间, V1 变成 Vreset。在此, Vreset 的电压设为满足以下的式 1 的条件的电压。其中, Vth(EL) 为发光元件 OLED 的发光开始电压, Vth(TFT) 为驱动晶体管 T3 的栅极端子 - 源极端子之间的阈值电压。

[0101]  $V_{reset} < V_{th}(EL) + V_{th}(TFT)$  (式 1)

[0102] 也即是, Vreset 为使发光元件 OLED 切实地光猝灭的电压。

[0103] 另外, 此时, 由于复位脉冲 Rst 为低电平, 因此复位晶体管 T2 截止。此时, 对于驱动晶体管 T3, 由于施加于栅极端子的电压为比前一帧的信号电压低的基准电压 Vreset, 因此能够供给至发光元件的电流减少。由此, V2 从前一帧期间中的发光电位变成发光元件 OLED 的发光开始电压 Vth(EL)。

[0104] 接着, 在时刻 t1 (复位 [2] 期间的开始时刻), 使选通脉冲 Gate 变为低电平, 使复位脉冲 Rst 变为高电平。通过使选通脉冲 Gate 变为低电平, 行选择晶体管 T1 截止, 信号线 111 和驱动晶体管 T3 的栅极端子变成非导通。另一方面, 通过使复位脉冲 Rst 变为高电平, 复位晶体管 T2 导通, 栅极线 112 和驱动晶体管 T3 的源极端子导通。由此, V2 变成选通脉冲 Gate 的低电平电压 VGate(L)。在此, VGate(L) 为满足以下的式 2 的电压。

[0105]  $V_{Gate}(L) < V_{reset} - V_{th}(TFT)$  (式 2)

[0106] 另外, 对于 V1 的电压, 由于介于驱动晶体管 T3 的栅极端子和发光元件 OLED 的阳极之间的电容元件 CS, 会与从复位 [1] 期间到复位 [2] 期间的 V2 的电压变动相同程度地发生变化。具体而言, 从复位 [1] 期间到复位 [2] 期间, V2 的电压变化了 VGate(L) - Vth(EL), 因此 V1 的电压变成对复位 [1] 期间的电压加上了该变动值而得到的 Vreset + VGate(L) - Vth(EL)。

[0107] 接着, 在时刻 t2 (复位 [2] 期间的结束时刻), 通过复位脉冲 Rst 变成低电平, 复位晶体管 T2 截止, 因此栅极线 112 和驱动晶体管 T3 的源极端子变成非导通。由此, 在电容元件 CS 保持此时的 V1 和 V2 的电位差。

[0108] 在图 3 的时刻 t0 ~ t2 示出的复位期间中, 需要在电容元件 CS 的一端从信号线 111 设定基准电压 Vreset, 在所述电容元件 CS 的另一端设定固定电压, 在电容元件 CS 设定预定的电位差的电压。将该复位期间划分成作为复位 [1] 期间的 T1 期间 (时刻 t0 ~ t1) 和作为复位 [2] 期间的 T2 期间 (时刻 t1 ~ t2) 这两个期间, 在期间 T1 中, 在电容元件 CS 的一端设定基准电压 Vreset, 另一方面, 在期间 T2 中, 在电容元件 CS 的另一端设定固定电压。

[0109] 在此, 在期间 T1 中, 为了在电容元件 CS 的一端从信号线 111 设定基准电压 Vreset, 需要对栅极线 112 供给高电平电压 VGate(H) 而使行选择晶体管 T1 导通。另一方面, 在期间 T2 中, 为了使在电容元件 CS 的一端设定的基准电压 Vreset 固定, 需要对栅极线 112 供给低电平电压 VGate(L) 而使行选择晶体管 T1 截止。在向栅极线 112 供给低电平

电压  $V_{Gate}(L)$  时,由于栅极线 112 以行为单位进行配置,因此以行为单位供给低电平电压  $V_{Gate}(L)$ 。这意味着在 T2 期间中为与以行为单位设定了固定电压  $V_{Gate}(L)$  相同的状态。

[0110] 因此,在复位期间中,在电容元件 CS 的另一端设定固定电压的期间 T2 中,将被供给所述低电平电压  $V_{Gate}(L)$  而变成了固定电位  $V_{Gate}(L)$  的状态的栅极线 112 当作预定的电源线,设为将所述电容元件 CS 的另一端连接于所述栅极线 112。

[0111] 由此,将栅极线 112 兼用作用于供给固定电位  $V_{Gate}(L)$  的电源线,经由所述栅极线 112 向所述电容元件 CS 的另一端供给固定电位  $V_{Gate}(L)$ ,因此能够消减用于向所述电容元件 CS 的另一端供给固定电位  $V_{Gate}(L)$  的电源线。其结果,能够用简单的结构在所述电容元件 CS 的另一端设定固定电位  $V_{Gate}(L)$ 。

[0112] 接着,在时刻  $t_3$  ( $V_{th}$  检测期间的开始时刻),选通脉冲 Gate 变成高电平,由此  $V_1$  再次变成  $V_{reset}$ 。此时,在  $V_2$  产生与电容元件 CS 和发光元件 OLED 的阳极-阴极之间的寄生电容的电容比对应的电位变动。其结果, $V_2$  变成如式 3 所示的值。

$$[0113] \quad V_2 = \alpha V_{Gate}(L) + (1 - \alpha) V_{th}(EL) \quad (\text{式 } 3)$$

[0114] 其中,  $\alpha = C_{el}/(C_s + C_{el})$ 。另外, $C_s$  为电容元件 CS 的电容, $C_{el}$  为发光元件 OLED 的阳极-阴极之间的寄生电容。

[0115] 另外,在此,各电压和电容满足下述的式 4 和式 5。

$$[0116] \quad V_{Gate}(L) - (V_{Gate}(L) - V_{th}(EL)) \cdot C_s / (C_s + C_{el}) < V_{th}(EL) \quad (\text{式 } 4)$$

$$[0117] \quad V_{reset} - V_{Gate}(L) + (V_{Gate}(L) - V_{th}(EL)) \cdot C_s / (C_s + C_{el}) > V_{th}(TFT) \quad (\text{式 } 5)$$

[0118] 式 4 示出能够无视在 OLED 中流动的电流的条件:在时刻  $t_3$ ,即使在  $V_2$  产生与电容比对应的电位变动, $V_2$  的电位也为 OLED 的阈值电压  $V_{th}(EL)$  以下,能够无视在 OLED 中流动的电流。另外,式 5 示出即使在时刻  $t_3$  产生  $V_2$  的电位变动,在驱动晶体管 T3 也将阈值电压  $V_{th}(TFT)$  以上的电位差保持在电容元件 CS 中的条件。在式 5 中,若  $V_1$  和  $V_2$  的电位差为驱动晶体管 T3 的阈值电压  $V_{th}(TFT)$  以上,则驱动晶体管 T3 变成导通状态,在驱动晶体管 T3 中流动电流。也即是,在复位 [2] 期间中  $V_2$  满足式 2,且在时刻  $t_3$  满足式 4 和式 5,由此在驱动晶体管 T3 中流动电流。该电流进行流动,直到  $V_1$  和  $V_2$  的电位差变成驱动晶体管 T3 的阈值电压  $V_{th}(TFT)$ 。

[0119] 在时刻  $t_4$ ,当  $V_1$  和  $V_2$  的电位差变成  $V_{th}(TFT)$  时,驱动晶体管 T3 截止,电流变成不流动。由此,在此,在电容元件 CS 中保持驱动晶体管 T3 的阈值电压  $V_{th}(TFT)$ 。

[0120] 之后,在时刻  $t_5 \sim t_6$  的写入期间中,对信号线 111 施加信号电压  $V_{data}$ 。由此, $V_1$  的电压变成  $V_{data}$ ,时刻  $t_5$  时的  $V_2$  变为式 6 的电压。

$$[0121] \quad V_2 = (1 - \alpha) \cdot (V_{data} - V_{reset}) + V_{reset} - V_{th}(TFT) \quad (\text{式 } 6)$$

[0122] 因此, $V_1$  和  $V_2$  的电位差、即驱动晶体管 T3 的栅极-源极端子之间的电压  $V_{gs}$  用式 7 表示。

$$[0123] \quad V_{gs} = \alpha (V_{data} - V_{reset}) + V_{th}(TFT) \quad (\text{式 } 7)$$

[0124] 也即是,在写入期间中,在  $V_{gs}$  写入了对信号电压  $V_{data}$  和基准电压  $V_{reset}$  的差加上了阈值电压  $V_{th}(TFT)$  而得到的电压、即补偿了阈值电压  $V_{th}(TFT)$  的电压。

[0125] 接着,在时刻  $t_6$ ,当选通脉冲 Gate 成为低电平时,与写入到  $V_{gs}$  的电压对应的电流流向发光元件 OLED。也即是,与补偿了阈值电压  $V_{th}(TFT)$  的电压对应的电流流向发光元件 OLED,因此能够消除以下问题:由于驱动晶体管 3 的特性不匀,尽管提供相同的信号电压

Vdata,也会产生辉度不均。

[0126] 如上所述,本实施方式的显示装置 100 使复位晶体管 2 介于栅极线 112 和驱动晶体管 T3 的源极端子之间,将供给至栅极线 112 的选通脉冲 Gate 的低电平的电压作为用于检测驱动晶体管 T3 的阈值电压的电压。

[0127] 由此,本实施方式的显示装置 100 能够通过每个发光像素 100 三个的晶体管,不扫描电源线而对驱动晶体管 T3 的阈值电压进行检测,对该阈值电压进行补偿而使发光元件 OLED 发光。这样,由于对驱动晶体管 T3 的阈值电压的不匀进行补偿,因此能够消除辉度不均。

[0128] 另外,选通脉冲 Gate 的低电平时的电压是比基准电压 Vreset 低驱动晶体管 T3 的阈值电压  $V_{th}(TFT)$  以上的电压,因此在复位 [2] 期间中,能够使驱动晶体管 T3 的源极端子的电压成为比基准电压 Vreset 低驱动晶体管 T3 的阈值电压  $V_{th}(TFT)$  以上的电压。也即是,能够使复位 [2] 期间的 V2 的电压即 VGate(L) 成为比  $V_{reset}-V_{th}(TFT)$  低的电压。因此,在之后的  $V_{th}$  检测期间中,能切实地进行驱动晶体管 T3 的阈值电压  $V_{th}(TFT)$  的检测。

[0129] 另外,在复位 [2] 期间选通脉冲 Gate 成为低电平之前,在复位 [1] 期间中,使选通脉冲 Gate 为高电平,且使复位脉冲 Rst 为低电平。由此,能够使发光元件 OLED 光猝灭。具体而言,在不设置复位 [1] 期间而进行了复位 [2] 期间的动作的情况下,由于在驱动晶体管 T3 的栅极端子上施加前一帧期间的信号电压 Vdata,因此,在复位期间 [2] 结束后,由于该信号电压 Vdata 的设定值,驱动晶体管 T3 的栅极和源极端子间电压会保持阈值电压  $V_{th}(TFT)$  以上,会流动与 Vdata 对应的电流。其结果,无法使发光元件 OLED 光猝灭。如以上说明的那样,通过设置复位 [1] 期间,使驱动晶体管 T3 的栅极端子的电压成为基准电压 Vreset,因此能够在复位 [2] 期间中使驱动晶体管 T3 的栅极和源极端子间电压变成阈值电压  $V_{th}(TFT)$  以下的截止状态、并且切实地使 V2 的电压变成选通脉冲 Gate 的低电平电压 VGate[L]。

[0130] 本实施方式的显示装置 100 也可以经多个水平期间进行阈值电压的检测。由此,能延长用于使阈值电压  $V_{th}(TFT)$  保持在电容元件 CS 的期间,因此保持于电容元件 CS 的电压稳定,能够实现高精度的阈值电压补偿。

[0131] (实施方式 1 的变形例)

[0132] 图 5 是表示经多个水平期间对阈值电压进行检测的情况下的显示装置 100 的动作的定时图。在图 5 中,横轴表示时间,从上方开始依次表示施加于与第 1 行的发光像素对应的栅极线 112 的选通脉冲 Gate[1]、施加于复位线 113 的复位脉冲 Rst[1]、第 1 行的像素的 V1[1] 的电压波形和第 1 行的像素的 V2[1] 的电压波形、第 2~6 行的发光像素的选通脉冲 Gate[2]~Gate[6]、第 2~6 行的发光像素的复位脉冲 Rst[2]~Rst[6]、以及信号线 111 的信号线电压 Sig。在图 5 中示出与多个发光像素 110 的一列对应的定时图。另外,在与每行对应的选通脉冲 Gate[1]~[m] 和复位脉冲 Rst[1]~[m] 中,只示出 6 行。

[0133] 信号线驱动部 130 对信号线 111,在各水平期间的后半期间供给基准电压 Vreset,在各水平期间的前半期间供给各信号线 111 所对应的列的显示像素的信号电压 Vdata。另外,栅极线驱动部 121 和复位线驱动部 122 每次挪 1 个水平期间,向各栅极线 112 和各复位线 113 供给各选通脉冲 Gate[1]~[6] 和各复位脉冲 Rst[1]~[6]。

[0134] 首先,在时刻  $t_0 \sim t_2$  的复位 [1] 期间和复位 [2] 期间中,栅极线驱动部 121 和复位线驱动部 122 如在上述实施方式 1 中说明了的那样,使选通脉冲 Gate[1] 成为了一次高

电平之后使之成为低电平,使复位脉冲 Rst[1] 成为高电平,由此使 V2[1] 的电压从基准电压 Vreset 变为比阈值电压 Vth(TFT) 低的电压。在栅极线驱动时刻 t0 的 1 个水平期间后的时刻 t1,第 2 行的选通脉冲 Gate[2] 变成高电平,开始第 2 行的复位 [1] 期间。

[0135] 接着,在时刻 t3,通过使选通脉冲 Gate[1] 成为高电平, V1 变成基准电压,在驱动晶体管 T3 中流动电流。因此, V2 开始上升。

[0136] 接着,在时刻 t4,第 2 行的复位线 113 的复位脉冲 Rst[2] 和第 3 行的栅极线 112 的选通脉冲 Gate[3] 下降。

[0137] 以后,仅在各水平期间的后半期间,选通脉冲 Gate[1] 变成高电平,从而 V2 变为 Vreset-Vth(TFT)。

[0138] 如上所述,对信号线 111,在各水平期间的后半期间供给基准电压 Vreset,在各水平期间的前半期间供给与对应的列的发光像素 110 的辉度对应的 Vdata。

[0139] 由此,在 Vth 检测期间中,各选通脉冲 Gate[1] ~ Gate[6] 在各水平期间的后半期间变成高电平,由此向 V1 供给基准电压 Vreset,因此能够确保为了检测驱动晶体管 T3 的阈值电压所需要的期间的一部分。这样,各选通脉冲 Gate[1] ~ Gate[6] 使在水平期间的后半期间变成高电平的动作在多个电平期间反复,由此能够充分确保阈值电压的检测所需要的时间。

[0140] 另一方面,各选通脉冲 Gate[1] ~ Gate[6] 在各水平期间的前半期间为低电平,由此在各水平期间的前半期间,使信号线 111 和驱动晶体管 T3 的栅极端子非导通,不供给信号电压 Vdata。

[0141] 如上所述,本变形例的显示装置将各水平期间的后半期间作为阈值电压 Vth(TFT) 的检测期间,在多个水平期间反复这样,由此确保阈值电压 Vth(TFT) 的检测所需要的期间。因此,保持于电容元件 CS 的电压稳定,其结果,能够进行高精度的阈值电压补偿。

[0142] 在图 5 中,将 Vth 检测期间设成了 4 个水平期间,但 Vth 检测期间所需要的水平期间不限于 4 个水平期间,只要能够确保检测驱动晶体管 T3 的阈值电压 Vth(TFT) 所需的足够的时间即可。

[0143] (实施方式 2)

[0144] 实施方式 2 的显示装置大致与实施方式 1 的显示装置 100 相同,不同点在于复位晶体管介于驱动晶体管的源极端子与设置在下一行的栅极线之间。由此,即使在将栅极线设成了激活(active,活跃)状态、并且将复位线设成了激活状态的情况下,也能够将驱动晶体管的源极端子的电压设成下一行的栅极线的电压,因此通过将下一行的栅极线的电压设成比基准电压低驱动晶体管的阈值电压值以上的电压,能够切实地进行驱动晶体管的阈值电压的检测。也即是,与使复位晶体管与相同行的栅极线连接的情况相比,能够同时进行发光元件的光猝灭、和驱动晶体管的源极端子的电压的设定,因此,能够在 1 帧期间中将更多的时间分配给驱动晶体管的阈值电压的检测。以下,以实施方式 2 的显示装置与实施方式 1 的显示装置 100 相比的不同点为中心进行叙述。

[0145] 以下,参照附图对本发明的实施方式 2 的显示装置进行说明。

[0146] 图 6 为表示实施方式 2 的显示装置的结构框图。

[0147] 图 6 示出的显示装置 200 与图 1 示出的显示装置 100 相比,不同点在于各光像素 210 还与下一行的栅极线 112 连接。另外,显示装置 200 还具备虚设(dummy)栅极线 201。

[0148] 虚设栅极线 201 与多个发光像素 210 的最终行的发光像素 210 连接,与栅极线 112 同样地通过栅极线驱动部 121 进行扫描。栅极线驱动部 121 对虚设栅极线 201 输出使选通脉冲 Gate[m] 延迟了 1 个水平期间的脉冲、即选通脉冲 Gate[d]。

[0149] 图 7 是表示图 6 示出的发光像素 210 的详细结构的电路图。图 7 示出的发光像素 210 为设置于第 k 行的发光像素 210。另外,在图 7 中还示出与发光像素 210 对应的信号线 111、作为第 k 行的栅极线的栅极线 112(k) 和作为第 k+1 行的栅极线的栅极线 112(k+1)、以及复位线 113。

[0150] 图 7 示出的发光像素 210 与图 2 示出的发光像素 110 相比,代替复位晶体管 T2 而具备复位晶体管 T2'。该复位晶体管 T2' 与实施方式 1 示出的发光像素 110 的复位晶体管 T2 相比,介于驱动晶体管 T3 的源极端子和下一行的栅极线 112(k+1) 之间。

[0151] 通过形成这样的结构,本实施方式的显示装置 200 的发光像素 210 能够利用下一行的栅极线 112(k+1) 的电压设定驱动晶体管 T3 的源极端子的电位 V2。

[0152] 图 8 是表示实施方式 2 的显示装置 200 的动作用的定时图。在图 8 的纵轴上,与图 3 的定时图相比,还示出了被供给到下一行的栅极线 112(k+1) 的选通脉冲 Gate[k+1]。选通脉冲 Gate[k+1] 的低电平电压是表示比  $V_{reset}-V_{th}(TFT)$  低的值的电压。

[0153] 首先,在时刻 t0,选通脉冲 Gate[k] 从低电平上升到高电平。另外,复位脉冲 Rst 也从低电平上升到高电平。由此,行选择晶体管 T1 导通,同时复位晶体管 T2' 也导通。

[0154] 此时,复位晶体管 T2' 使下一行的栅极线 112(k+1) 和驱动晶体管 T3 的源极端子导通,因此 V2 变成被供给到下一行的栅极线 112(k+1) 的选通脉冲 Gate[k+1] 的电压。在该时刻 t0,下一行的选通脉冲 Gate[k+1] 为低电平,V2 变成  $V_{Gate}(L)$ 。

[0155] 另外,通过行选择晶体管 T1 导通,V1 变成信号线 111 的电压。在时刻 t1,由于信号线的电压是基准电压  $V_{reset}$ ,因此 V1 变成  $V_{reset}$ 。

[0156] 这样,本实施方式的显示装置 200,即使在使发光像素的同一行的选通脉冲 Gate[k] 为高电平、且使复位脉冲 Rst 为高电平的情况下,也能够使驱动晶体管 T3 的源极端子的电压变成下一行的栅极线 112(k+1) 的电压。在此,下一行的选通脉冲 Gate[k+1] 为低电平,该低电平的电压是比  $V_{reset}-V_{th}(TFT)$  低的电压,由此能够切实地进行驱动晶体管 T3 的阈值电压  $V_{th}(TFT)$  的检测。

[0157] 因此,在实施方式 1 的显示装置 100 中,在  $V_{th}$  检测期间之前,需要复位 [1] 期间和复位 [2] 期间,但在本实施方式的显示装置 200 中,与显示装置 100 相比,能以一半的期间进行用于阈值电压检测的预备动作。

[0158] 具体而言,在图 8 的时刻 t0 ~ t1 示出的复位期间中,需要在电容元件 CS 的一端从信号线 111 设定基准电压  $V_{reset}$ ,在所述电容元件 CS 的另一端设定固定电压,在电容元件 CS 设定预定的电位差的电压。在实施方式 1 的显示装置 100 中,为了在电容元件 CS 设定预定的电位差的电压,划分为作为复位 [1] 期间的图 3 的时刻 t0 ~ t1、和作为复位 [2] 期间的图 3 的时刻 t1 ~ t2 这两个期间,分成了在电容元件 CS 的一端设定基准电压  $V_{reset}$  的期间、和在电容元件 CS 的另一端设定固定电压的期间。与此相对,在本实施方式中,能够同时形成在电容元件 CS 的一端设定基准电压  $V_{reset}$  的期间、和在电容元件 CS 的另一端设定固定电压的期间。

[0159] 在此,在图 8 的时刻 t0 ~ t1,当向电容元件 CS 的一端供给基准电压  $V_{reset}$  时,需

要使用行选择晶体管 T1 导通,选通脉冲 Gate[k] 需要设成高电平电压 VGate(H)。此时,与下一行对应的选通脉冲 Gate[k+1] 为低电平电压 VGate(L)。因此,通过使复位晶体管 T2' 导通,在电容元件 CS 的另一端设定选通脉冲 Gate[k+1] 的电压、即 VGate[L]。

[0160] 也即是,在实施方式 1,用于阈值电压检测的预备动作中,将与进行该动作的发光像素 110 所属于的行对应的栅极线 112 兼用作用于供给固定电位 VGate(L) 的电源线。与此相对,在本实施方式中,将与进行用于阈值电压检测的预备动作的发光像素 210 所属于的行的下一行对应的栅极线 112 兼用作用于供给固定电位 VGate(L) 的电源线。由此,本实施方式的显示装置 200 与实施方式 1 的显示装置 100 相比,能够以一半的期间在电容元件 CS 的另一端设定固定电位 VGate(L)。也即是,与显示装置 100 相比,能够以一半的期间进行用于阈值电压检测的预备动作。

[0161] 接着,在复位期间的结束时刻、即时刻 t1,复位脉冲 Rst 变成低电平,由此复位晶体管 T2' 截止,因此,栅极线 112(k+1) 和驱动晶体管 T3 的源极端子变为非导通。因此,在电容元件 CS 保持此时的 V1 和 V2 的电位差。

[0162] 以后的动作与图 3 中示出的实施方式 1 的显示装置 100 的定时图的时刻 t3 以后是同样的。下一行的选通脉冲 Gate[k+1] 在时刻 t4 从低电平变成高电平。也即是,从时刻 t4 开始下一行的复位期间。

[0163] 下一行的选通脉冲 Gate[k+1] 只要在复位脉冲 Rst 为高电平的期间、即至少复位期间为低电平即可,不限于图 8 的驱动定时。

[0164] 另外,本实施方式的显示装置 200 也可以与实施方式 1 的变形例同样地经多个水平期间进行阈值电压的检测。

[0165] (实施方式 2 的变形例)

[0166] 图 9 是表示经多个电平期间对阈值电压进行检测的情况下的显示装置 200 的动作的定时图

[0167] 图 9 示出的定时图与图 5 示出的定时图相比,复位需要的期间成为 1 个水平期间。这样,通过以一半的期间进行用于阈值电压检测的预备动作,与实施方式 1 相比,能够使 Vth 检测期间成为更长的期间,因此能够实现高精度的阈值电压补偿。在图 9 中,将 Vth 检测期间设成了 5 个水平期间,但 Vth 检测期间需要的水平期间不限于 5 个水平期间,只要能够确保检测驱动晶体管 T3 的阈值电压 Vth(TFT) 所需的足够的时间即可。

[0168] (实施方式 3)

[0169] 实施方式 3 的显示装置与实施方式 1 的显示装置 100 大致相同,不同点在于:复位晶体管的源极端子和漏极端子的一方、以及电容元件的另一端,经由预定的元件与驱动晶体管的源极端子和漏极端子的一方连接。

[0170] 具体而言,本实施方式的显示装置具备的多个发光像素各自与实施方式 1 的显示装置 100 具备的多个发光像素各自相比较,还具备第 2 开关晶体管,所述第 2 开关晶体管具备栅极端子、源极端子以及漏极端子,该源极端子和该漏极端子的一方与复位晶体管的源极端子和漏极端子的一方、以及电容元件的另一端连接,源极端子和漏极端子的另一方与驱动晶体管的源极端子和漏极端子的一方连接。

[0171] 以下,参照附图对实施方式 3 的显示装置进行说明。

[0172] 图 10 是表示实施方式 3 的显示装置具有的发光像素的详细结构的电路图。在图

10 中还示出与发光像素 310 对应的信号线 111、栅极线 112、复位线 113 以及合并 (merge) 线 301。另外,在图 10 中对本实施方式的显示装置具有的多个发光像素中的 1 个发光像素的结构进行说明,其他的发光像素也具有同样的结构。

[0173] 首先,对本实施方式的显示装置的结构进行说明。

[0174] 本实施方式的显示装置具有与图 1 示出的显示装置 100 大致相同的结构,与显示装置 100 相比,不同点在于:代替发光像素 110 而具有发光像素 310,还具有与多个发光像素 310 的每一行对应而设置的合并线 301。

[0175] 合并线 301 与多个发光像素 310 的每一行对应而设置,从行扫描部 120 输出合并脉冲 Merge。换言之,本实施方式的显示装置的行扫描部与实施方式 1 的显示装置 100 的行扫描部 120 相比,还通过向各合并线 301 输出合并脉冲 Merge,以行为单位对多个发光像素 310 依次进行扫描。

[0176] 接着,对图 10 示出的发光像素的结构进行说明。

[0177] 发光像素 310 与实施方式 1 的显示装置 100 具有的发光像素 110 相比,不同点在于:复位晶体管 T2 的源极端子和漏极端子的一方、以及电容元件 CS 的另一端,经由合并晶体管 Tm 与驱动晶体管 T3 的源极端子连接。具体而言,发光像素 310 与发光像素 110 相比,还具备合并晶体管 Tm 和合并电容 CSm。

[0178] 合并晶体管 Tm 是本发明的第 2 开关晶体管,例如是 n 型的 TFT,其具备栅极端子、源极端子、以及漏极端子,该源极端子和该漏极端子的一方与复位晶体管 T2 的源极端子和漏极端子的一方和电容元件 CS 的另一端连接,该源极端子和该漏极端子的另一方与驱动晶体管 T3 的源极端子连接。该合并晶体管 Tm 的栅极端子与合并线 301 连接。也即是,合并晶体管 Tm 根据供给至合并线 301 的合并脉冲 Merge 而导通和截止。

[0179] 合并电容 CSm 介于合并晶体管 Tm、电容元件 CS、以及复位晶体管 T2 的连接点与电压 VSS 的电源线之间。

[0180] 通过这样的结构,具有多个发光像素 310 的本实施方式的显示装置能够抑制由发光元件 OLED 的寄生电容的不匀引起的驱动晶体管 T3 供给至发光元件 OLED 的电流、即像素电流的变动。例如,能够在信号线驱动部 130 向多个发光像素 310 供给了相同的信号电压的情况下,抑制各发光像素 310 的发光元件 OLED 和驱动晶体管 T3 的连接点的电位的不匀。因此,能够降低发光元件 OLED 的寄生电容的影响,能够以与信号电压对应的准确的发光辉度使发光元件 OLED 发光。

[0181] 接着,使用图 11 和图 12 对本实施方式的显示装置的驱动方法进行说明。

[0182] 图 11 是表示实施方式 3 的显示装置的动作的定时图。在图 11 的纵轴上,与图 3 的定时图相比,还示出供给至合并线 301 的合并脉冲 Merge。在图 3 中,V2 为驱动晶体管 T3 的源极端子的电位,但在图 11 中,V2 为复位晶体管 T2 的源极端子和漏极端子的一方与电容元件 CS 的另一端的连接点的电位。

[0183] 图 11 示出的各波形中,选通脉冲 Gate、复位脉冲 Rst、以及信号线电压 Sig 的波形与图 3 示出的实施方式 1 的显示装置 100 的选通脉冲 Gate、复位脉冲 Rst、以及信号线电压 Sig 的波形相同。因此,以合并脉冲 Merge、V1 和 V2 的波形为中心进行说明。

[0184] 首先,在到时刻 t5 为止的期间中,通过使合并脉冲 Merge 为高电平,使合并晶体管 Tm 导通。通过合并晶体管 Tm 导通,驱动晶体管 T3 的源极端子和电容元件 CS 的另一端导

通。也即是,在到时刻  $t_5$  为止的期间中,发光像素 310 与发光像素 110 等价。

[0185] 图 12 是示意表示实施方式 3 的显示装置的发光像素 310 的电流流动的图。在此,将合并脉冲 Merge 的高电平电压设为  $V_{Merge}(H)$ ,将合并脉冲 Merge 的低电平电压设为  $V_{Merge}(L)$ 。

[0186] 如上所述,到时刻  $t_5$  为止的发光像素 310 的动作与图 3 示出的发光像素 110 的到时刻  $t_5$  为止的动作是同样的,因此图 12(a) ~ (c) 中的电流的流动与图 4(a) ~ (c) 示出的电流的流动是同样的。

[0187] 接着,在时刻  $t_5$ ,合并脉冲 Merge 从高电平下降成低电平。由此,合并晶体管  $T_m$  截止。合并脉冲 Merge 从高电平下降成低电平的定时,只要是  $V_1$  和  $V_2$  的电位差变成  $V_{th}(TFT)$ 、在驱动晶体管  $T_3$  中流动的电流停止后即可,不限于图 11 示出的定时。

[0188] 之后,在时刻  $t_6 \sim t_7$  (与图 3 的时刻  $t_5 \sim t_6$  对应) 的写入期间中,使合并脉冲 Merge 保持为低电平,在此情况下对信号线 111 施加信号电压。

[0189] 当这样对发光像素 310 施加了信号电压时,电容元件 CS 的另一端的电位  $V_2$ ,由施加于电容元件 CS 的一端的信号电压、与合并电容  $CS_m$  连接的电源线的电压  $V_{SS}$ 、电容元件 CS 的电容  $C_s$ 、以及合并电容  $CS_m$  的电容  $C_{sm}$  来确定。也即是, $V_2$  由电容元件 CS 的电容  $C_s$  和合并电容  $CS_m$  的电容  $C_{sm}$  的容量分配来规定。

[0190] 与此相对,当向实施方式 1 的显示装置 100 的发光像素 110 施加了信号电压时, $V_2$  的电位由施加于  $V_1$  的信号电压、与发光像素 OLED 的阴极连接的电源线的电压  $V_{SS}$ 、电容元件 CS 的电容  $C_s$ 、以及发光元件 OLED 的寄生电容决定。也即是, $V_2$  的电位由电容元件 CS 的电容  $C_s$ 、以及发光元件 OLED 的寄生电容规定。但是,发光元件 OLED 的阳极 - 阴极间的寄生电容在每个发光元件 OLED 存在不匀,因此即使在向多个发光像素 110 供给了相同的信号电压的情况下,发光像素 110 之间的、发光元件 OLED 和驱动晶体管  $T_3$  的连接点的电位也会不相同,会具有不匀。因此,由于发光元件 OLED 和驱动晶体管  $T_3$  的连接点的电位的不匀,供给至发光元件 OLED 的电流也不匀。

[0191] 本实施方式的显示装置的发光像素 310,经由合并晶体管  $T_m$  将电容元件 CS 的另一端和驱动晶体管  $T_3$  的源极端子连接,在使合并晶体管  $T_m$  截止的期间对发光像素 310 写入信号电压,由此能够降低发光元件 OLED 的寄生电容对于  $V_2$  的电位的影响。

[0192] 另外,在对发光元件 310 写入信号电压的期间中合并晶体管  $T_m$  截止,因此能够抑制电容元件 CS 的自放电电流。因此,与实施方式 1 的显示装置 100 中的发光像素相比,能够精度更高地检测驱动晶体管  $T_3$  的阈值,并进行修正。

[0193] 接着,在时刻  $t_7$ ,选通脉冲变成低电平、行选择晶体管  $T_1$  截止,由此与供给至驱动晶体管  $T_3$  的栅极端子的电压对应的电流开始流向发光元件 OLED。并且,在时刻  $t_8$ ,使合并脉冲 Merge 从低电平上升为高电平、使合并晶体管  $T_m$  导通,由此驱动晶体管  $T_3$  的源极端子和电容元件  $C_s$  连接。由此,在发光元件 OLED 中流动与驱动晶体管  $T_3$  的栅极 - 源极端子之间的电压  $V_{gs}$  对应的电流。换言之,在时刻  $t_6 \sim t_7$  的写入期间中,在发光元件 OLED 中流动与降低了发光元件 OLED 的寄生电容的影响的电位  $V_2$  和电位  $V_1$  的电位差对应的电流。其结果,能降低发光元件 OLED 的寄生电容的影响,在发光元件 OLED 中流动与信号电压准确对应的电流。由此,能够与信号电压对应而使发光元件高精度地发光。

[0194] 这样,合并晶体管  $T_m$  在作为检测驱动晶体管  $T_3$  的阈值的期间的时刻  $t_3 \sim t_4$  持

续导通,在阈值的检测后的时刻  $t_5$  从导通切换成截止,在作为写入期间的时刻  $t_6 \sim t_7$  持续截止,在写入期间后(时刻  $t_7$  以后)的时刻  $t_8$  从截止切换成导通。

[0195] 如上所述,本实施方式的显示装置具备的多个发光像素 310 各自与实施方式 1 的显示装置 100 具备的多个发光像素 110 各自相比,还具备合并晶体管  $T_m$ ,所述合并晶体管  $T_m$  具备栅极端子、源极端子、以及漏极端子,该源极端子和该漏极端子的一方与复位晶体管  $T_2$  的源极端子和漏极端子的一方、以及电容元件  $CS$  的另一端连接,该源极端子和该漏极端子的另一方与驱动晶体管  $T_3$  的源极端子连接。

[0196] 由此,能够抑制由发光元件 OLED 的寄生电容的不匀引起的驱动晶体管  $T_3$  供给至发光元件 OLED 的电流、即像素电流的变动。也即是,能够在信号线驱动部 130 向多个发光像素 310 供给了相同的信号电压的情况下,抑制各发光像素 310 的驱动晶体管  $T_3$  的栅极端子和源极端子的电位差的不匀。

[0197] 因此,能够防止发光元件 OLED 的寄生电容的影响,能够根据信号电压高精度地使发光元件 OLED 发光。

[0198] 在上述说明中,合并电容  $CS_m$  介于合并晶体管  $T_m$ 、电容元件  $CS$ 、以及复位晶体管  $T_2$  的连接点与电压  $VSS$  的电源线之间,但连接的电源线不限于  $VSS$ ,只要是固定电压即可。例如,合并电容  $CS$  也可以介于合并晶体管  $T_m$ 、电容元件  $CS$ 、以及复位晶体管  $T_2$  的连接点与电压  $VDD$  的电源线之间。

[0199] 另外,也可以代替实施方式 3 的显示装置的发光像素 310 的复位晶体管  $T_2$  而具备实施方式 2 的显示装置的发光像素 210 示出的复位晶体管  $T_2'$ 。也即是,也可以具备介于与该发光像素的下一行对应的栅极线 112 和电容元件  $CS$ 、合并电容  $CS_m$ 、以及合并晶体管  $T_m$  的连接点之间的复位晶体管  $T_2'$ 。

[0200] 另外,在本实施方式的显示装置中,以 1 个水平期间对阈值电压进行了检测,但与实施方式 2 的变形例同样地,也可以经多个水平期间对阈值电压进行检测。

[0201] 以上,基于本发明的实施方式以及变形例进行了说明,但本发明不限于这些实施方式以及变形例。在不脱离本发明的主旨的范围内,对本实施方式和变形例实施本领域的技术人员能够想到的各种变形而得到的方式、通过组合不同的实施方式和变形例中的构成要素而实现的方式也包括在本发明的范围内。

[0202] 例如,在实施方式 2 中,第 1 开关晶体管和复位晶体管分别采用了施加于栅极端子的脉冲为高电平时导通的 n 型晶体管,但它们也可以由 p 型晶体管构成,可以使栅极线和复位线的极性反转。

[0203] 另外,在实施方式 3 中,合并电容  $CS_m$  介于合并晶体管  $T_m$ 、电容元件  $CS$ 、以及复位晶体管  $T_2$  的连接点和电压  $VSS$  的电源线之间,但合并电容  $CS_m$  并不一定需要与电源线连接。例如也可以将复位线的低电平输出期间当作电源线,使合并电容  $CS_m$  与复位线连接。

[0204] 另外,例如,本发明的显示装置能内置在如图 13 所示的薄型平板 TV 中。通过内置本发明的显示装置,实现能够进行没有辉度不均的高精度的图像显示的薄型平板 TV。

[0205] 另外,上述各实施方式的显示装置作为典型的集成电路的一个 LSI(大规模集成电路)而得以实现。各实施方式的显示装置所包括的各处理部可以各自形成 1 个芯片,也可以形成 1 个芯片以使得包括各处理部的一部分或所有的处理部。

[0206] 在此,虽然采用了 LSI,但由于集成度的不同,有时也会被称为 IC、系统 LSI、超大

规模集成电路、特大规模集成电路。

[0207] 另外,集成电路化不限于 LSI,也可以将显示装置所包括的处理部的一部分集成在与发光像素相同的基板上。另外,也可以通过专用电路或者通用处理器来实现。也可以利用能够在 LSI 制造后进行编程的 FPGA(Field Programmable Gate Array,现场可编程门阵列)、或者能够使 LSI 内部的电路单元的连接和 / 或设定进行再构成的可重构处理器。

[0208] 另外,各实施方式的显示装置所包括的驱动部的功能的一部分可以通过 CPU 等的处理器执行程序来实现。另外,本发明也可以作为包括通过上述驱动部实现的特征性步骤的显示装置的驱动方法来实现。

[0209] 进一步,本发明可以是上述程序,也可以是记录上述程序的记录介质。另外,上述程序当然也可以经由互联网等的传递介质进行流通。

[0210] 另外,在上述说明中,以显示装置为有源矩阵型的有机 EL 显示装置的情况为例进行了叙述,但也可以将本发明应用于有源矩阵型以外的有机 EL 显示装置,可以应用于使用了电流驱动型的发光元件的有机 EL 显示装置以外的显示装置,可以应用于液晶显示装置等的使用了电压驱动型的发光元件的显示装置。

[0211] 另外,在上述实施方式 1 的变形例和实施方式 2 的变形例中,将各水平期间的后半期间设为了阈值电压的检测期间,将前半期间设为了信号电压的写入期间,但该检测期间和写入期间的占空比不限于 50%。例如,写入期间可以是 1 个水平期间的 10%,检测期间可以是 1 个水平期间的 90%。

[0212] 另外,在上述实施方式 2 中,第 m 行的发光像素 110 具有的复位晶体管 T2' 与虚设栅极线 201 连接,但也可以与第 1 行~第 m 行的栅极线 112 的任一条连接。

[0213] 另外,在驱动晶体管 T3 的源极端子和电源线之间可以具备电容元件。

[0214] 产业上的可利用性

[0215] 本发明的显示装置特别适于应用于组合了 TFT 的大画面有源矩阵型的有机 EL 显示面板。

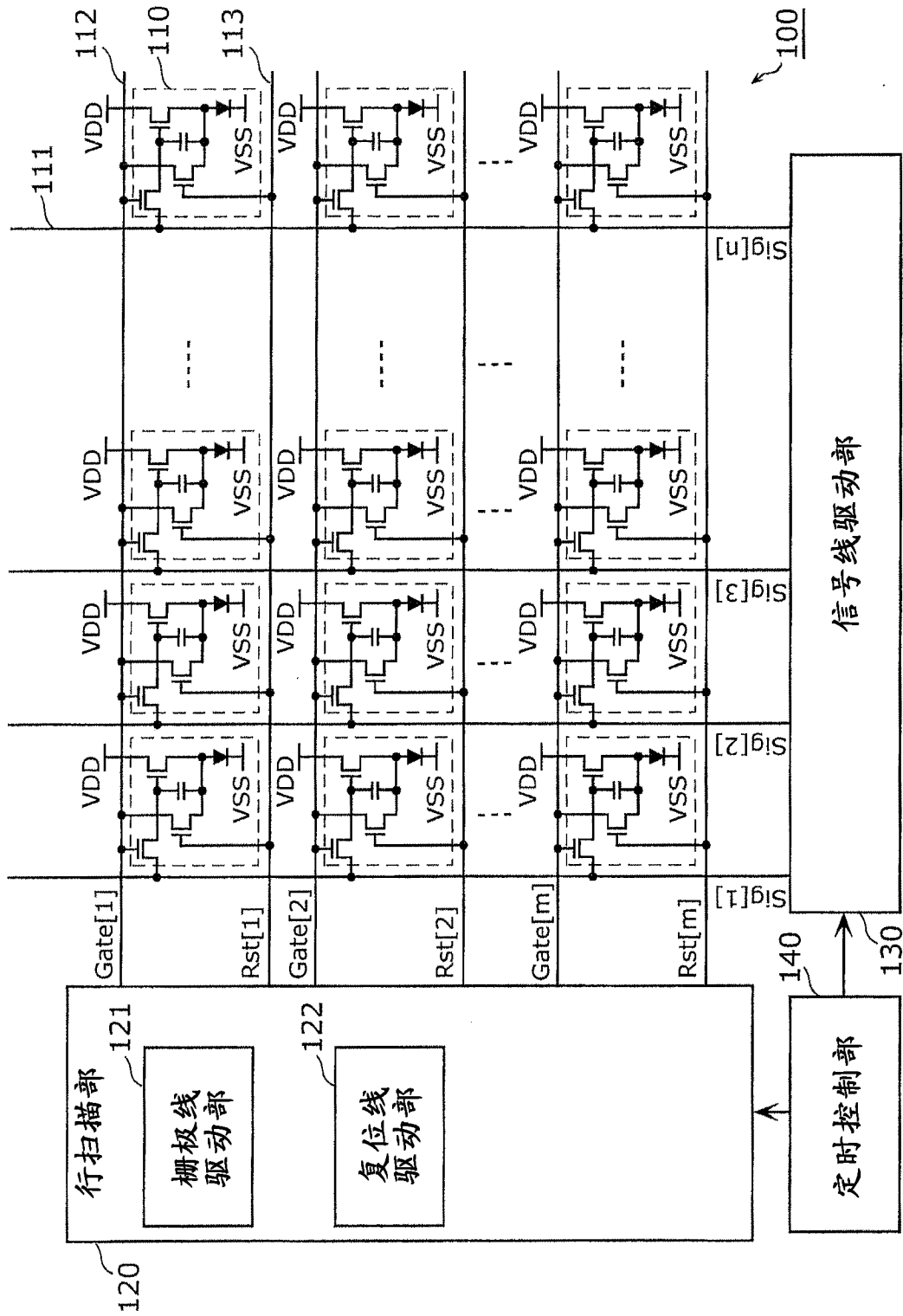


图 1

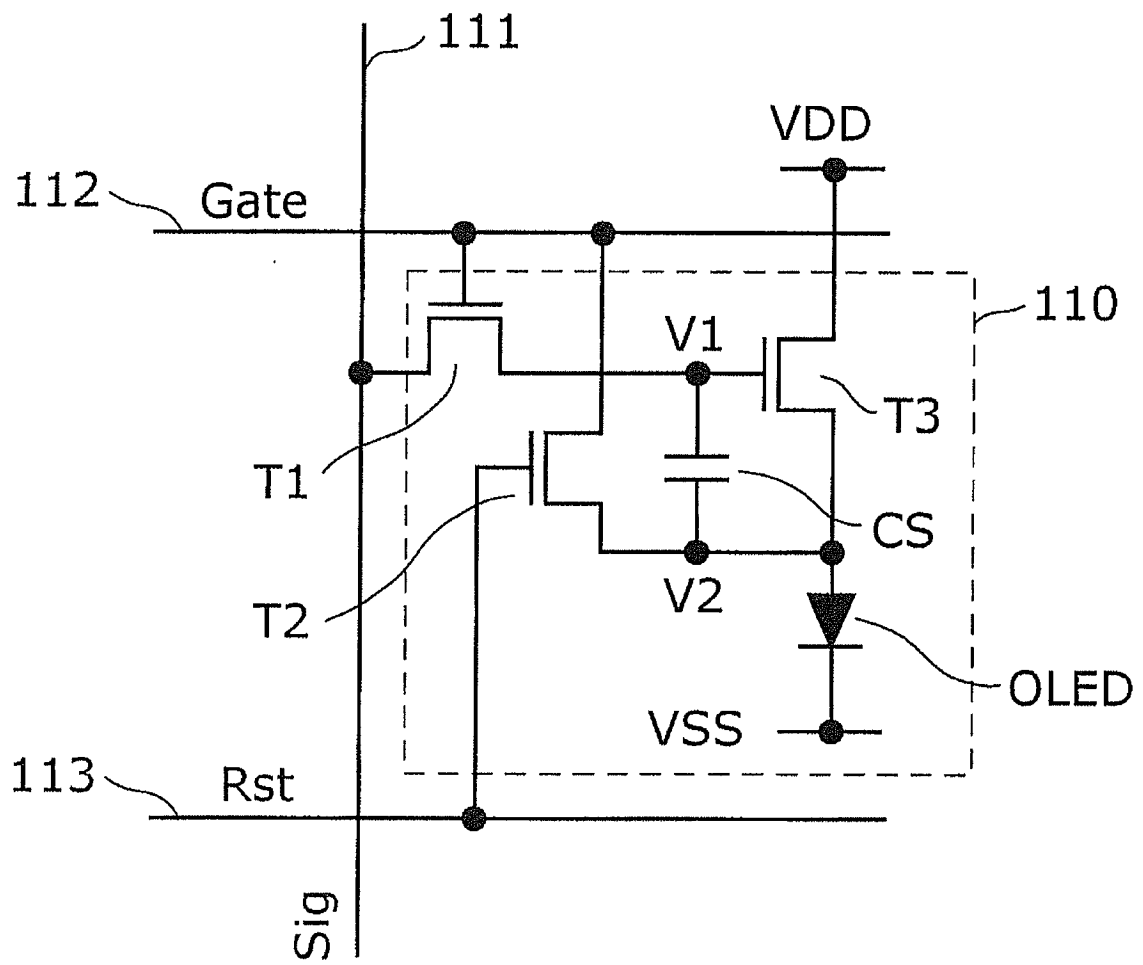


图 2

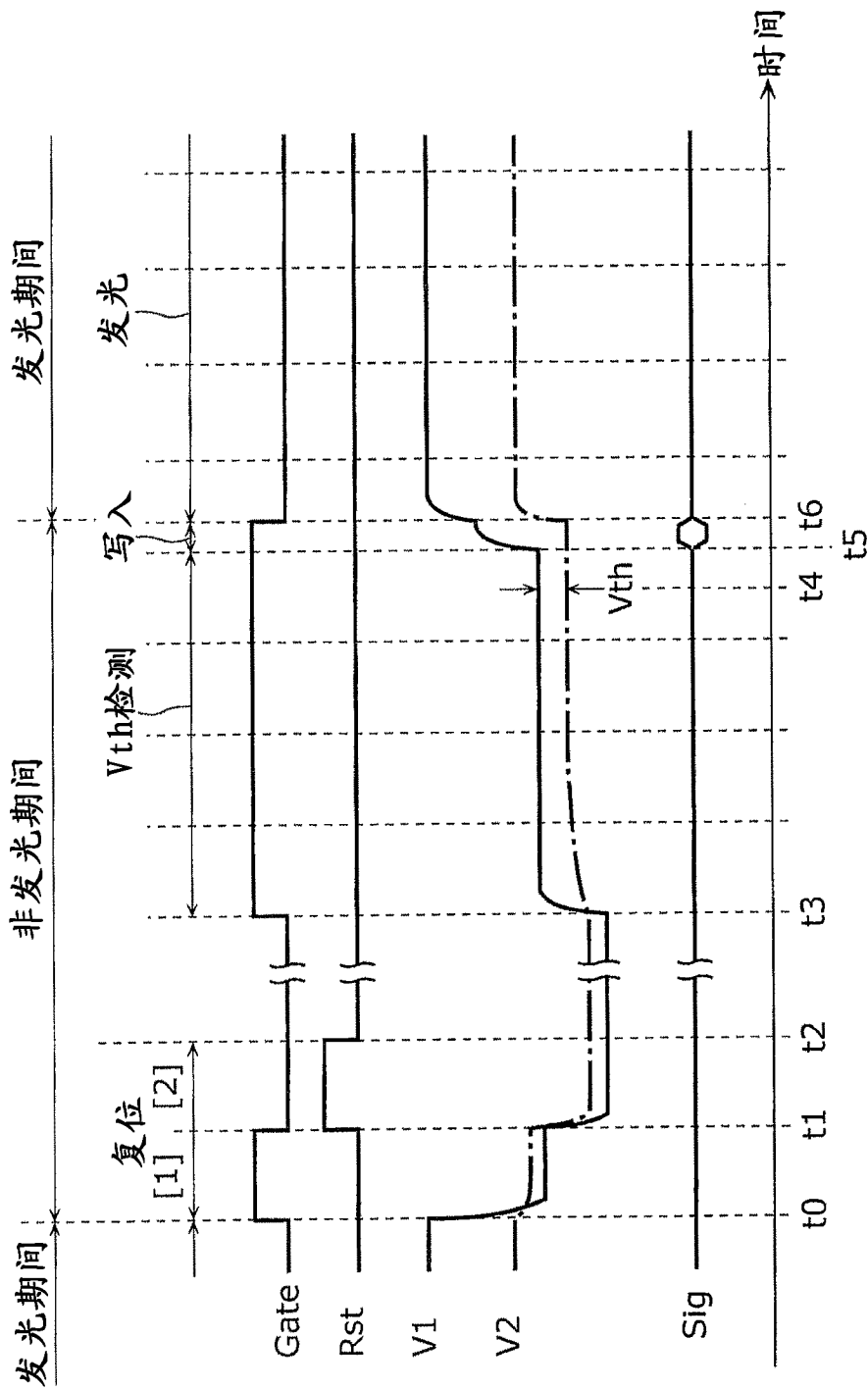


图 3

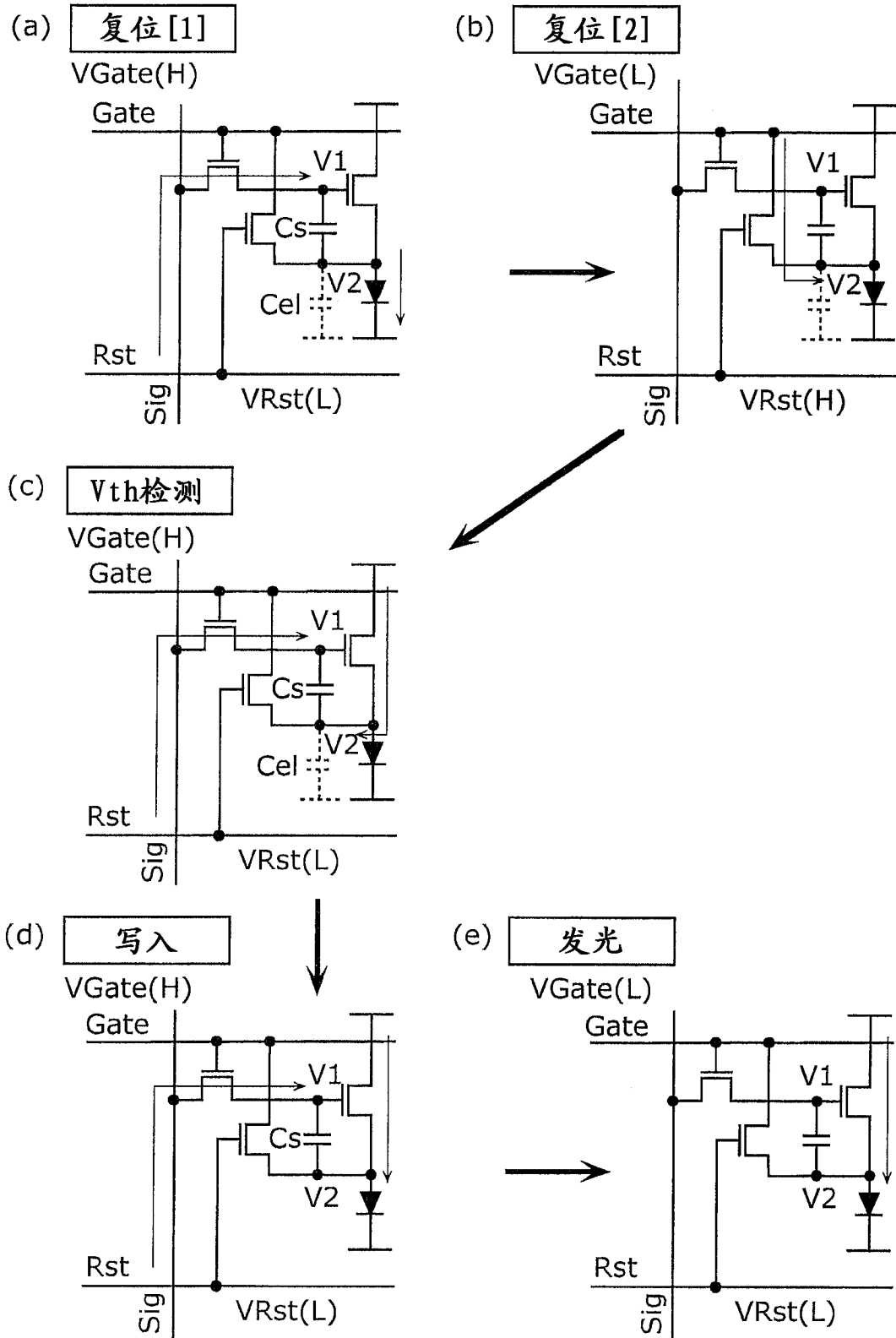


图 4

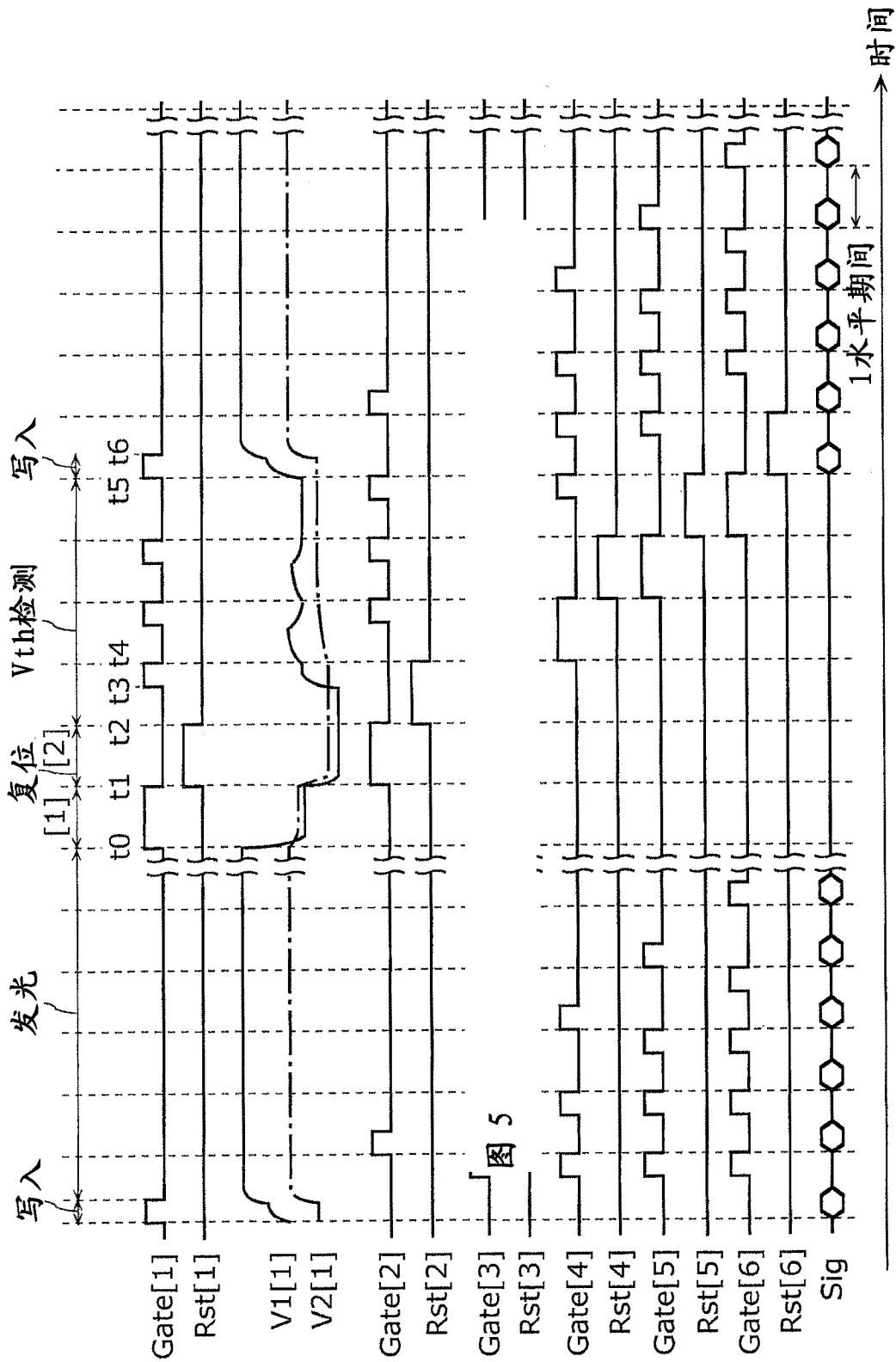


图 5

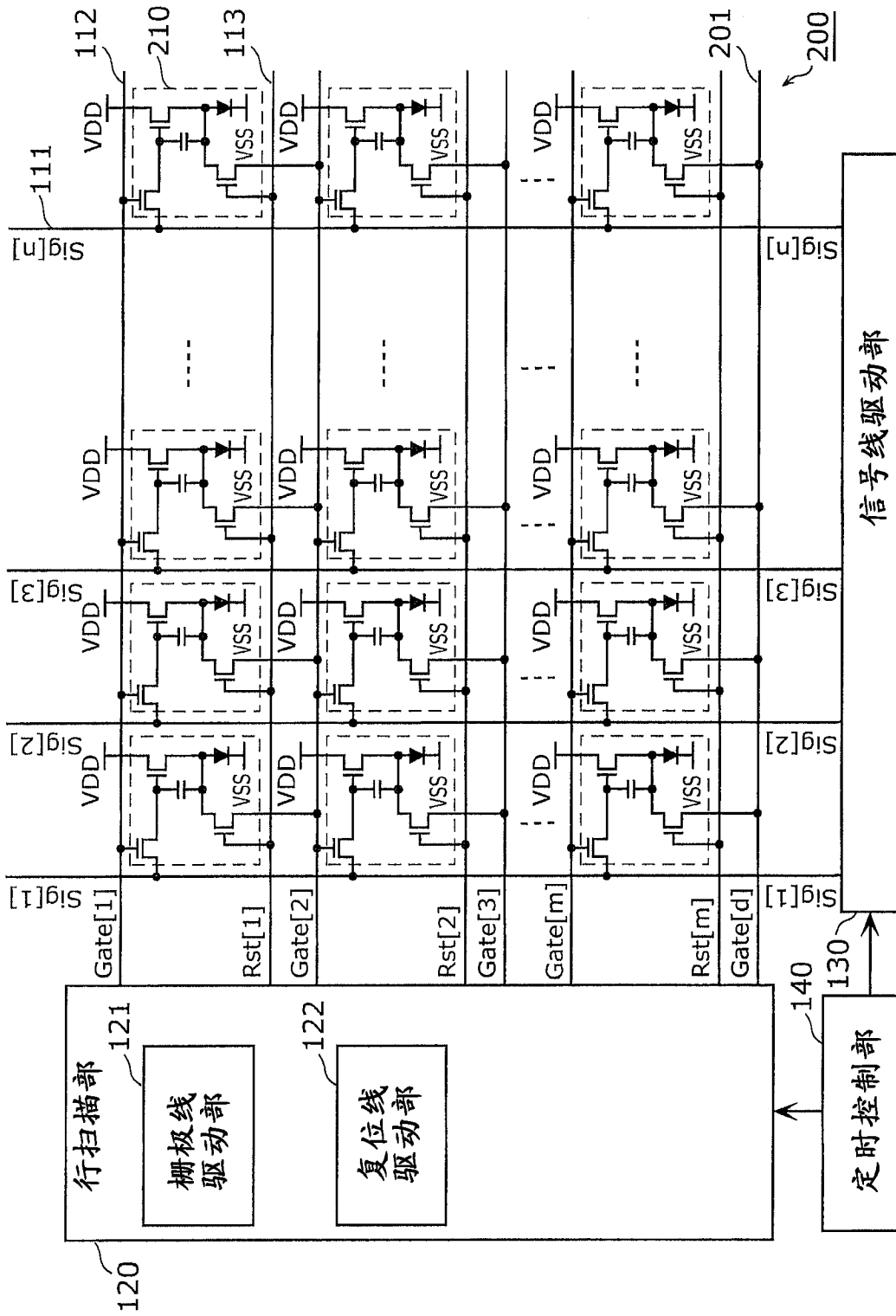


图 6

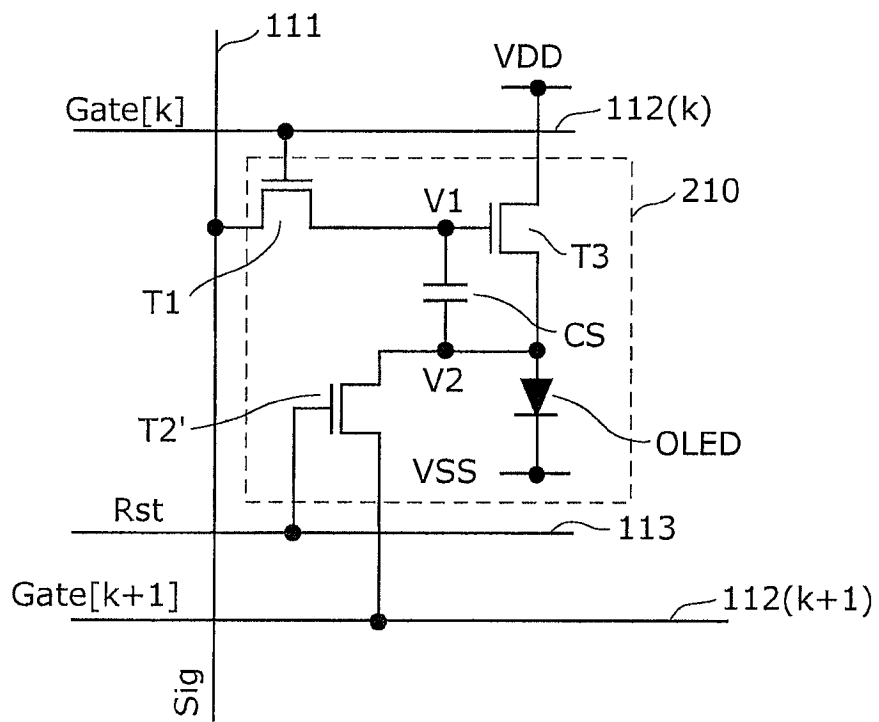


图 7

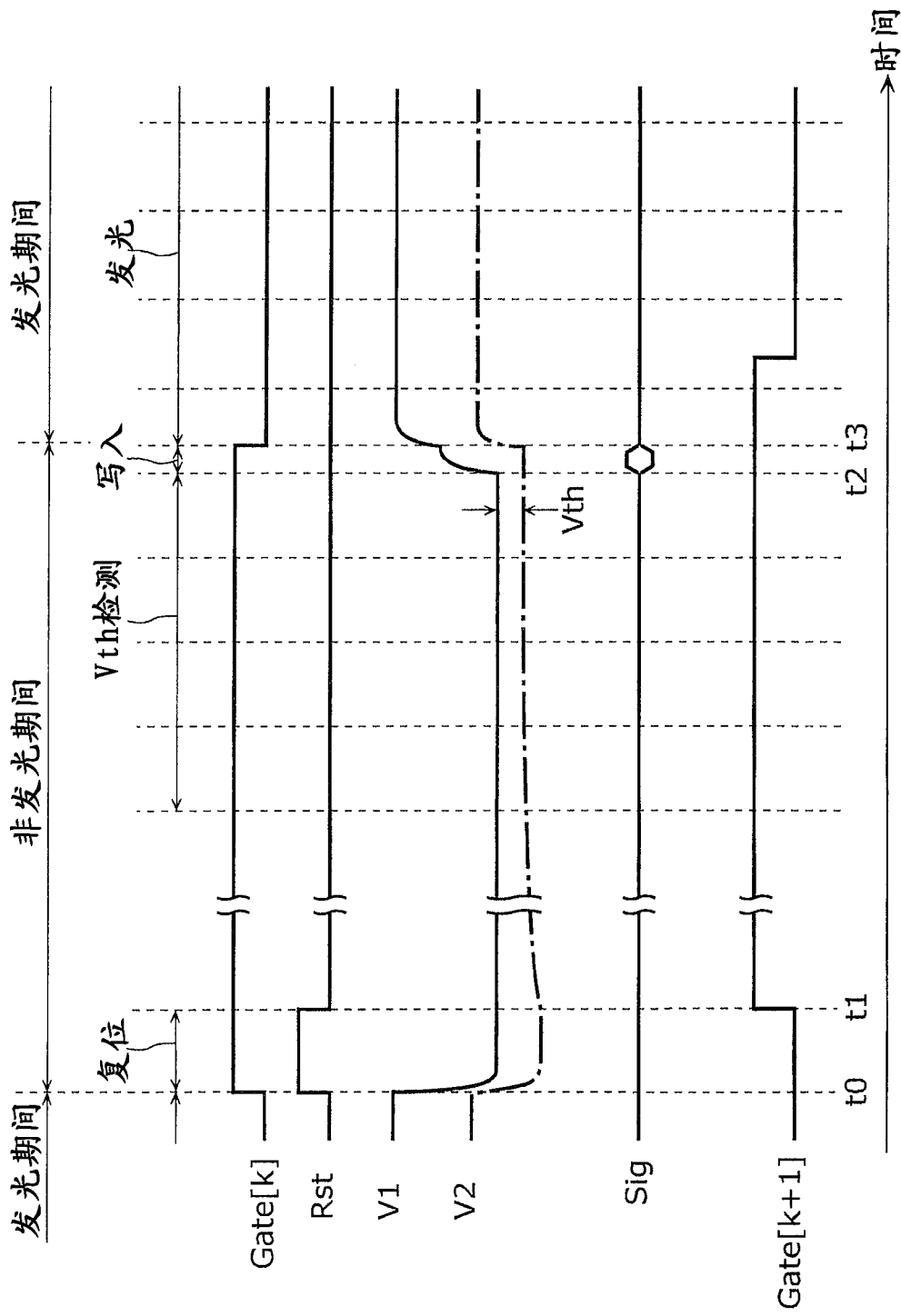


图 8

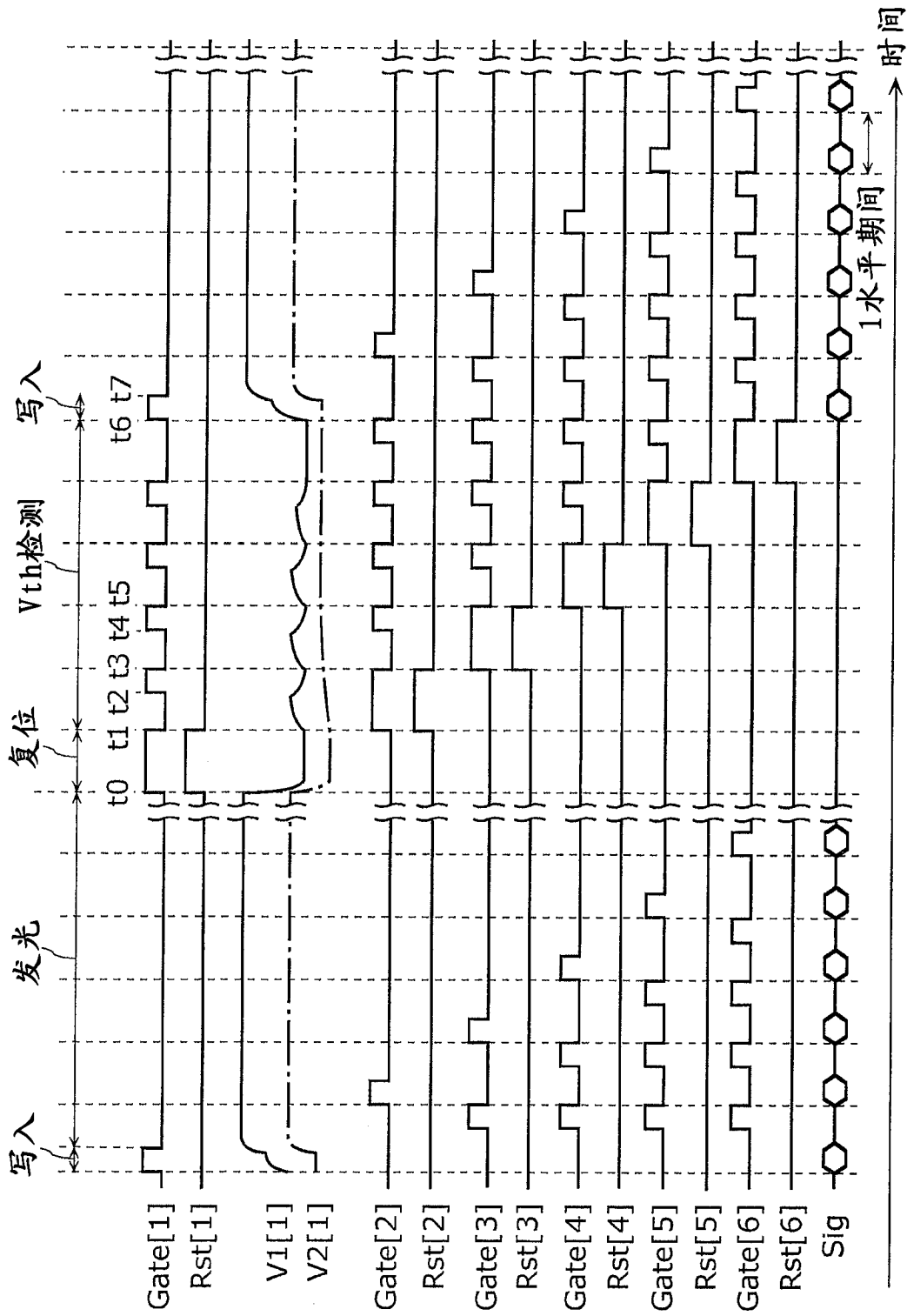


图 9

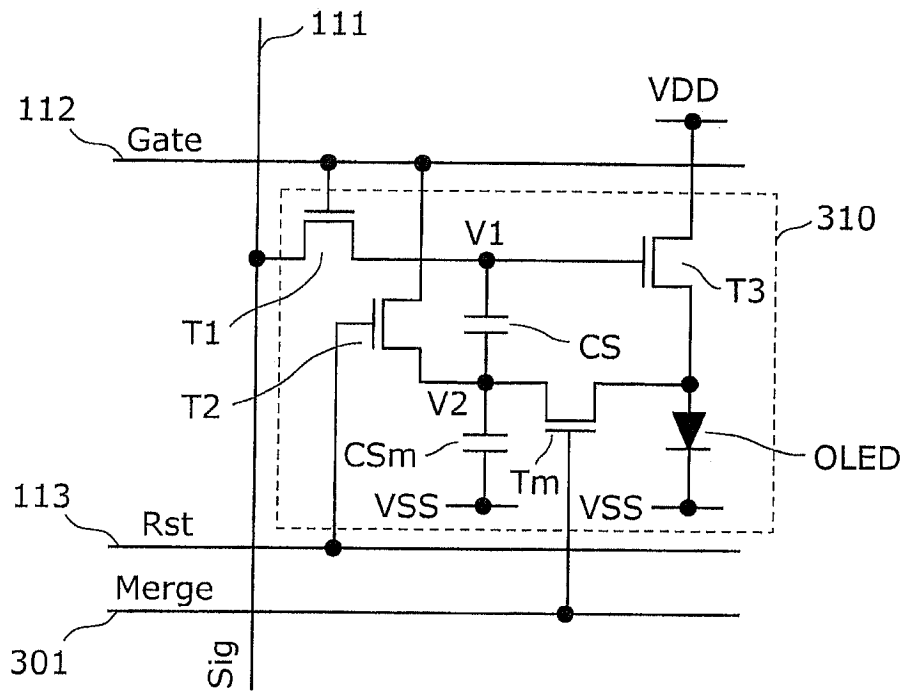


图 10

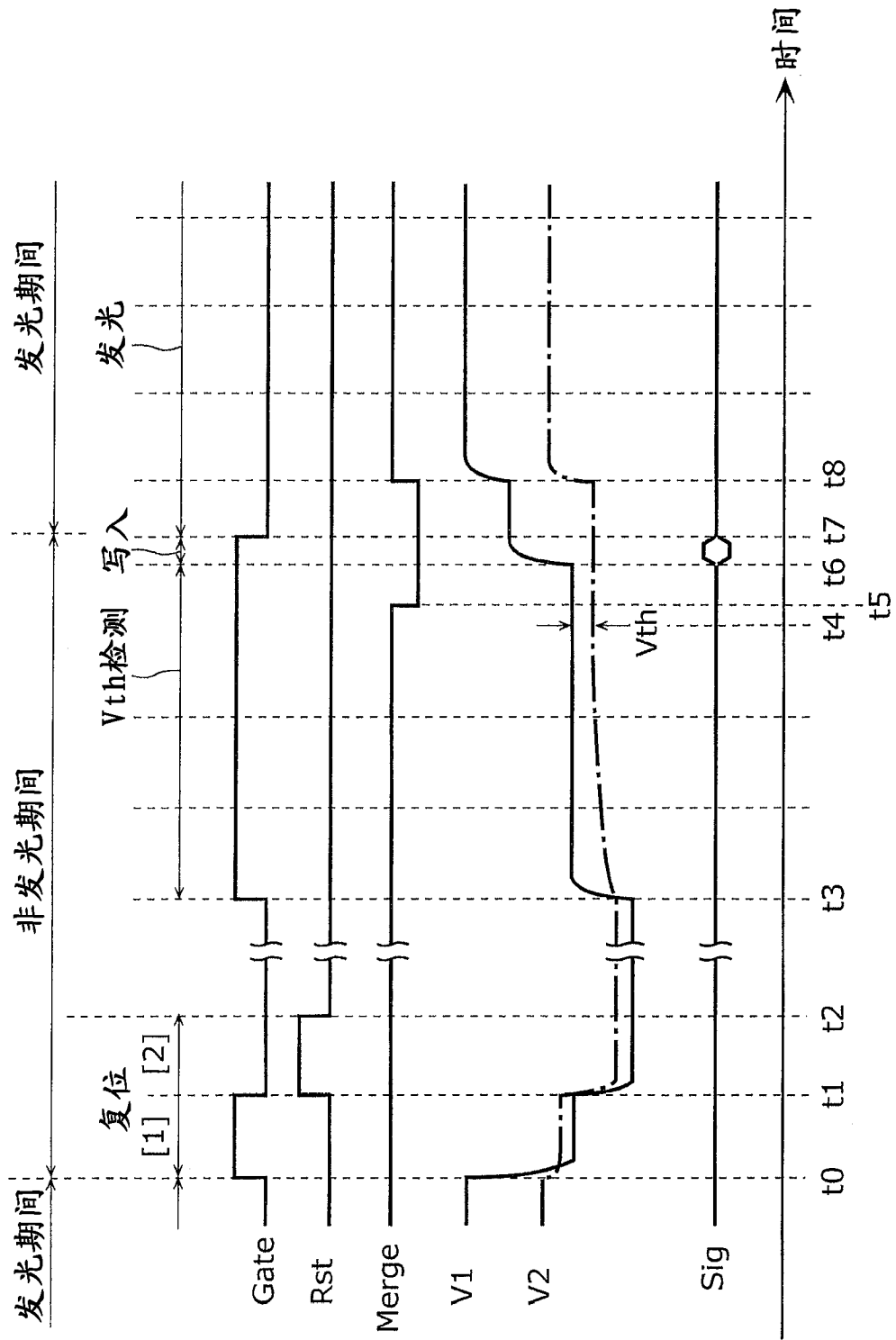


图 11

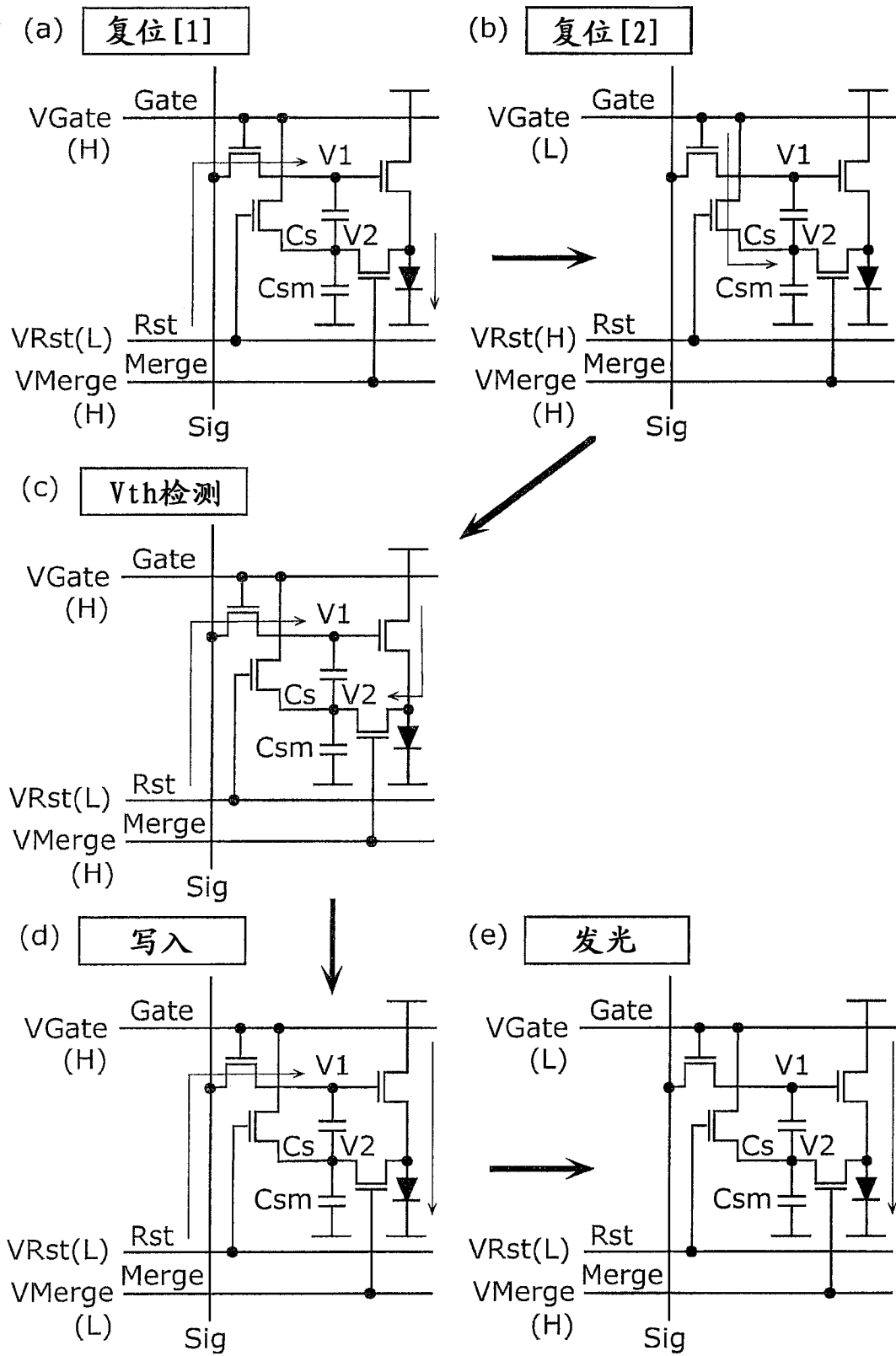


图 12

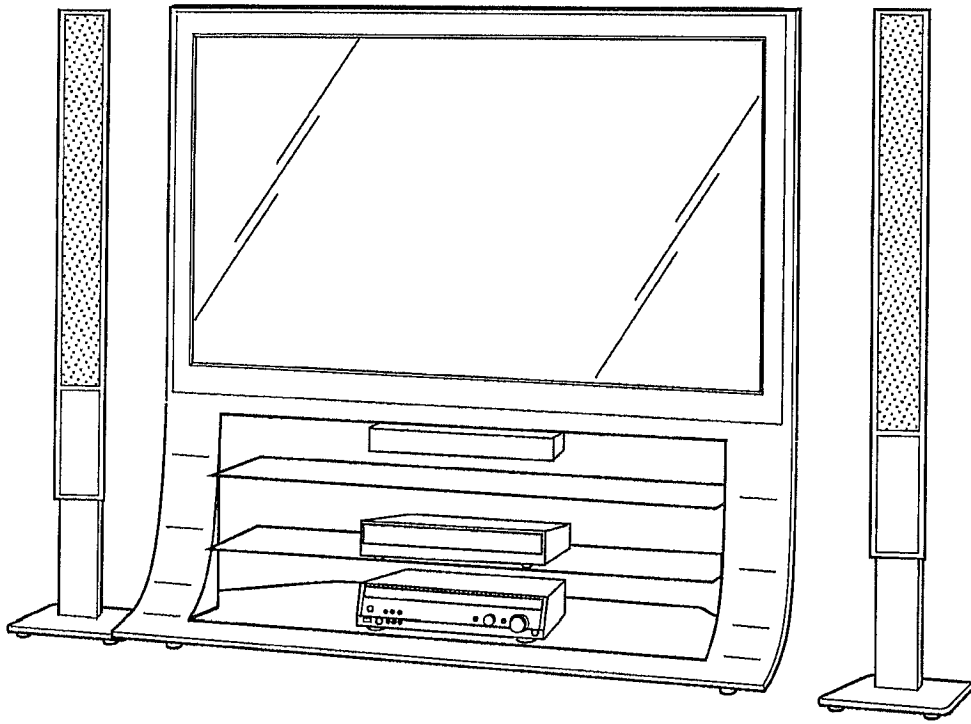


图 13

专利名称(译)	显示装置及其驱动方法		
公开(公告)号	<a href="#">CN102388414B</a>	公开(公告)日	2014-12-31
申请号	CN201080011557.5	申请日	2010-04-21
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业株式会社		
当前申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	松井雅史		
发明人	松井雅史		
IPC分类号	G09G3/30 G09F9/30 G09G3/20 H01L27/32 H01L51/50		
CPC分类号	G09G2300/0852 G09G2310/061 G09G2300/0842 G09G2310/0262 G09G2320/043 G09G2310/0251 G09G2320/0233 G09G3/3233 G09G3/3266 G09G2300/0819		
代理人(译)	徐健 段承恩		
审查员(译)	李玮		
优先权	2009124735 2009-05-22 JP		
其他公开文献	CN102388414A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明提供一种显示装置及其驱动方法。本发明的显示装置具备配置成阵列状的多个发光像素(110)、与每行对应的栅极线(112)和复位线(113)、以及与每列对应的信号线(111)，各发光像素(110)具备发光元件(OLED)、向发光元件(OLED)供给电流的驱动晶体管(T3)、行选择晶体管(T1)、栅极端子与复位线(113)连接且源极端子和漏极端子的一方与驱动晶体管(T3)的源极端子连接的复位晶体管(T2)、以及介于驱动晶体管(T3)的栅极端子和源极端子之间的电容元件(CS)，复位晶体管(T2)的源极端子和漏极端子的另一方与对应于多个发光像素(110)的某一行的栅极线(112)连接。

