



(12) 发明专利

(10) 授权公告号 CN 101276540 B

(45) 授权公告日 2010.09.01

(21) 申请号 200810088208.8

G11C 27/02(2006.01)

(22) 申请日 2003.06.27

(56) 对比文件

(30) 优先权数据

187803/2002 2002.06.27 JP

US 2002075208 A1, 2002.06.20, 全文.

US 6268842 B1, 2001.07.31, 全文.

US 6091203 A, 2000.07.18, 全文.

(62) 分案原申请数据

03801157.3 2003.06.27

US 2001050728 A1, 2001.12.13, 全文.

CN 1217806 A, 1999.05.26, 全文.

(73) 专利权人 卡西欧计算机株式会社

US 5166671 A, 1992.11.24, 全文.

地址 日本东京都

CN 1287656 A, 2001.03.14, 全文.

专利权人 服部励治

US 5754155 A, 1998.05.19, 全文.

(72) 发明人 服部励治

审查员 张景美

(74) 专利代理机构 永新专利商标代理有限公司

72002

代理人 刘炳胜

(51) Int. Cl.

G09G 3/30(2006.01)

G09G 3/32(2006.01)

G11C 19/00(2006.01)

G11C 5/14(2006.01)

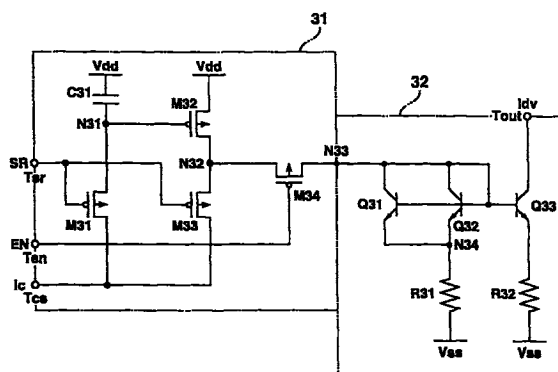
权利要求书 3 页 说明书 29 页 附图 20 页

(54) 发明名称

电流驱动装置及其驱动方法以及使用该装置的显示装置

(57) 摘要

本发明涉及一种电流驱动装置、电流驱动方法及使用该装置的显示装置,该电流驱动装置通过向多个负载施加电流来操作该多个负载,包括:分别与这些负载连接的多个输出端子(Tout);单电流产生电路(10),输出具有预定电流值的操作电流;多个电流存储电路(30A)按照各个输出端子设置,顺序读取和保存操作电流,并且根据该操作电流同时输出驱动电流给上述输出端子。所述操作电流具有对应输入信号的电流值。电流存储电路(30A)包括一个电压分量保存单元,读取从电流产生电路输出的操作电流并保存对应于操作电流的电流值的电压分量。



1. 一种电流驱动装置,通过向多个负载施加电流而操作这些负载,该电流驱动装置包括:

分别与上述多个负载连接的多个输出端子 (Tout);

单参考电流产生电路 (10),产生和输出具有彼此不同的电流值的多个参考电流;

至少一个参考电流存储电路 (90),读取和保存多个参考电流中的每一个,并根据各个参考电流输出多个灰度级参考电流;

至少一个灰度级电流产生电路 (SWB),根据输入信号选择各个灰度级参考电流中的任何一个并产生灰度级电流;和

多个电流存储电路 (30),包括用于保存与读取的电流的电流值对应的电压分量的电压分量保存单元,所述多个电流存储电路 (30) 顺序读取从所述至少一个灰度级电流产生电路 (SWB) 输出的各个灰度级电流,将与该灰度级电流的电流值对应的电压分量保存在所述电压分量保存单元中,并向各个输出端子同时输出基于这些灰度级电流的驱动电流。

2. 根据权利要求 1 的电流驱动装置,其中单参考电流产生电路 (10) 包括多个参考电流产生单元 (11),产生和输出各个参考电流且并联设置。

3. 根据权利要求 2 的电流驱动装置,其中所述输入信号是具有多个位的数字信号,和从各个参考电流产生单元 (11) 输出的各个参考电流的电流值具有对应所述数字信号的各个位的加权值。

4. 根据权利要求 1 的电流驱动装置,其中所述参考电流存储电路包括多个参考电流存储单元 (91),所述参考电流存储单元单独读取从所述单参考电流产生电路输出的各个参考电流,保存对应各个参考电流的电压分量,并根据各个电压分量输出灰度级参考电流。

5. 根据权利要求 4 的电流驱动装置,其中每个所述参考电流存储单元 (91) 具有电容元件,在该电容元件中写入对应所述参考电流的电荷做为电压分量。

6. 根据权利要求 5 的电流驱动装置,其中每个所述参考电流存储单元 (91) 具有使上述参考电流在其源极和漏极之间流动的场效应型晶体管,和

所述电容元件在所述场效应型晶体管的源极和栅极之间具有寄生电容。

7. 根据权利要求 1 的电流驱动装置,其中所述参考电流存储电路包括:

一对参考电流存储电路部分 (92),其并联设置并且每个包括多个参考电流存储单元;和

控制部分,该控制部分交替地执行以下两种操作:在一个参考电流存储电路部分中读取从所述单参考电流产生电路输出的参考电流并保存对应该参考电流的电流值的电压分量;和根据被保存在另一参考电流存储电路部分中的电压分量输出所述灰度级参考电流。

8. 根据权利要求 1 的电流驱动装置,其中所述输入信号是具有多个位的数字信号,和所述灰度级电流产生电路 (SWB),根据所述输入信号的位值选择各个灰度级参考电流中的任何一个,合并被选择的灰度级参考电流并产生灰度级电流。

9. 根据权利要求 1 的电流驱动装置,其中所述电压分量保存单元具有电容元件,在该电容元件中写入对应该灰度级电流的电荷做为电压分量。

10. 根据权利要求 9 的电流驱动装置,其中所述电压分量保存单元具有使灰度级电流在其源极和漏极之间流动的场效应型晶体管,和

所述电容元件在所述场效应型晶体管的源极和栅极之间具有寄生电容,并且基于所述

灰度级电流的源极和栅极之间的电压被写入该电容元件中。

11. 根据权利要求 10 的电流驱动装置,其中所述场效应型晶体管的迁移率的值为 $200\text{cm}^2/\text{Vs}$ 或更大。

12. 根据权利要求 1 的电流驱动装置,其中所述电流驱动装置中的至少所述参考电流存储电路、所述至少一个灰度级电流产生电路 (SWB)、所述电流存储电路以及所述输出端子形成在至少一个半导体芯片上。

13. 根据权利要求 12 的电流驱动装置,其中所述单参考电流产生电路形成在不同于上述半导体芯片的半导体芯片上。

14. 根据权利要求 12 的电流驱动装置,其中所述单参考电流产生电路形成在所述半导体芯片上。

15. 一种电流驱动装置的驱动方法,该电流驱动装置以预定的驱动状态操作连接到多个输出端子的多个负载,该驱动方法包括以下步骤:

由单参考电流产生电路产生和输送多个参考电流,这些参考电流是按照电流值具有彼此不同的加权值的方式设置的;

由参考电流存储电路读取和保存各个参考电流,并根据各个参考电流输出多个灰度级参考电流;

根据输入信号选择各个灰度级参考电流中的任何一个并产生灰度级电流;和

读取和保存所述灰度级电流并向各个输出端子同时输出基于所述灰度级电流的驱动电流。

16. 根据权利要求 15 所述的驱动方法,其中所述参考电流存储电路包括并联设置的一对参考电流存储电路部分,

输出灰度级参考电流的步骤包括:在一个参考电流存储电路部分中读取从所述单参考电流产生电路输出的参考电流并保存对应该参考电流的电流值的电压分量的步骤;和在另一参考电流存储电路部分中基于被保存在该另一参考电流存储电路部分中的电压分量输出该灰度级参考电流的步骤;

保存电压分量的步骤和输出灰度级参考电流的步骤是并行执行的。

17. 一种显示装置,该显示装置按照显示信号向显示面板的每个显示像素输送驱动电流并显示图像信息,该显示装置包括:

显示面板 (110),包括:沿行方向设置的多个扫描线 (SL);沿列方向设置的多个信号线 (DL);以及设置在各个扫描线和信号线的交叉部位附近并具有光学元件 (OEL) 的多个显示像素 (DC, OEL);

信号驱动电路 (130),包括:产生和输出具有彼此不同的电流值的多个参考电流的单参考电流产生电路 (10);至少一个参考电流存储电路 (90),该参考电流存储电路读取并保存各个参考电流并根据各个参考电流输出多个灰度级参考电流;至少一个灰度级电流产生电路 (SWB),根据所述显示信号选择各个灰度级参考电流中的任何一个并产生和输出灰度级电流;对应各信号线设置的多个输出端子;和根据各个信号线设置的多个电流存储电路 (30),包括用于保存与读取的电流的电流值对应的电压分量的电压分量保存单元,所述多个电流存储电路 (30) 顺序读取从所述至少一个灰度级电流产生电路 (SWB) 输出的灰度级电流,将与该灰度级电流的电流值对应的电压分量保存在所述电压分量保存单元中,并根

据该灰度级电流向各输出端子同时输出驱动电流 ;和

扫描驱动电路 (120), 给各个扫描线输出扫描信号, 该扫描信号用于顺序选择连接到该扫描线的显示像素。

18. 根据权利要求 17 的显示装置, 其中所述单参考电流产生电路 (10) 包括产生和输出各个参考电流并且并联设置的多个参考电流产生单元 (11)。

19. 根据权利要求 18 的显示装置, 其中所述显示信号是具有多个位的数字信号, 和从各个参考电流产生单元 (11) 输出的各个参考电流的电流值具有对应数字信号的各个位的加权值。

20. 根据权利要求 17 的显示装置, 其中所述显示信号是具有多个位的数字信号, 和所述至少一个灰度级电流产生电路 (SWB) 根据所述显示信号的位值选择各个灰度级参考电流中的任何一个, 合并被选择的灰度级参考电流并产生灰度级电流。

21. 根据权利要求 17 的显示装置, 其中所述参考电流存储电路 (90) 包括 : 一对参考电流存储电路部分 (92), 其并联设置并且每个包括多个参考电流存储单元 ; 和

控制部分, 交替执行以下操作 : 在上述参考电流存储电路部分之一中读取从所述单参考电流产生电路输出的参考电流并保存对应所述参考电流的电流值的电压分量 ; 和在另一参考电流存储电路部分中根据被保存在该另一参考电流存储电路部分中的电压分量输出灰度级参考电流。

22. 根据权利要求 20 的显示装置, 其中所述电压分量保存单元具有电容元件, 在该电容元件中写入对应所述灰度级电流的电荷。

23. 根据权利要求 22 的显示装置, 其中所述电压分量保存单元具有使所述灰度级电流在其源极和漏极之间流动的场效应型晶体管, 和

所述电容元件在所述场效应型晶体管的源极和栅极之间具有寄生电容, 并且将基于所述灰度级电流的在源极和栅极之间的电压写入该电容元件中。

24. 根据权利要求 23 所述的显示装置, 其中所述场效应型晶体管的迁移率的值为 $200\text{cm}^2/\text{Vs}$ 或更大。

25. 根据权利要求 17 所述的显示装置, 其中所述信号驱动电路中的至少所述参考电流存储电路、所述至少一个灰度级电流产生电路 (SWB)、所述多个电流存储电路和所述多个输出端子形成在至少一个半导体芯片上。

26. 根据权利要求 25 所述的显示装置, 其中所述信号驱动电路中的所述单参考电流产生电路形成在不同于上述半导体芯片的半导体芯片上。

27. 根据权利要求 26 所述的显示装置, 其中所述信号驱动电路中的所述单参考电流产生电路形成在所述半导体芯片上。

28. 根据权利要求 17 所述的显示装置, 其中所述信号驱动电路构成为包括多个半导体芯片, 该多个半导体芯片至少包括所述多个电流存储电路和所述多个输出端子, 和

所述信号驱动电路具有按照下述方式分层的结构 : 所述半导体芯片的多个输出端子顺序连接到定位在下一级上的多个半导体芯片的输入端子。

29. 根据权利要求 17 所述的显示装置, 其中所述显示像素中的所述光学元件包括发光元件。

30. 根据权利要求 29 所述的显示装置, 其中所述光学元件包括有机电致发光元件。

电流驱动装置及其驱动方法以及使用该装置的显示装置

[0001] 本申请是 2003 年 6 月 27 日提交的、申请号为 03801157.3、名称为“电流驱动装置及其驱动方法以及使用该装置的显示装置”的分案申请。

技术领域

[0002] 本发明涉及电流驱动装置、电流驱动装置的驱动方法以及使用该电流驱动装置的显示装置,特别涉及一种包括通过向多个负载施加预定电流而操作该多个负载的结构的电流驱动装置、其驱动方法、以及通过使用该电流驱动装置在显示面板上显示预定图像信息的显示装置。

背景技术

[0003] 通常,众所公知一种包括显示面板的发光元件型显示器,在显示面板中以矩阵形式设置多个有机电致发光元件(以下将称为“有机 EL 元件”)、无机电致发光元件(以下将称为“无机 EL 元件”)或自发光型发光元件(光学元件)如发光二极管。

[0004] 与近年来具有相当广泛应用的液晶显示器(LCD)相比,这种发光元件型显示器具有较高的显示响应速度和没有场角依赖性,对比度增加了,实现了显示图像品质的高清晰度和减少了功耗。此外,由于它与液晶显示器不同的是不需要背景光源,因此可以减小一层的厚度和重量。因此,具有非常优异的特性,以至于这种发光元件型显示器作为下一代显示器已经被充分地研究和开发了。

[0005] 这种显示器一般包括:显示面板,在该显示面板中,沿行方向设置的扫描线和沿列方向设置的数据线的各个交叉部位附近设置包括发光元件的显示像素;数据驱动器,根据显示数据产生预定驱动电流并通过数据线将其输送给每个显示元件;和扫描驱动器,通过在预定时间施加扫描信号,使预定行中的显示像素进入选择状态。在这种装置中,通过使用施加于每个显示像素的驱动电流,使每个发光元件根据显示数据以预定亮度灰度级进行发光操作,在显示面板上显示所需图像信息。下面将结合下述实施例详细介绍发光元件型显示器的具体例子。

[0006] 这里,在该显示器的显示驱动操作中,公知一种电流规范型驱动模式,其中根据每个屏幕的每行顺序重复进行以下操作:根据显示数据相对于多个显示像素产生具有单独电流值的驱动电流,同时将该电流输送给特定行的显示像素,并使每个显示像素的发光元件以预定亮度灰度级(gradation)发光;和一种脉宽调制(PWM)型驱动模式,其中对于一个屏幕顺序重复进行以下操作:根据相对于多个显示像素的显示数据以独立时间宽度(信号宽度)将具有固定电流值的驱动电流在相同的显示阶段中输送给特定行的显示像素,并使发光元件以预定亮度灰度级发光。

[0007] 在这些驱动操作中,必须将根据显示数据而具有预定电流值或固定电流值的驱动电流同时或在相同显示阶段内输送给每行的多个显示像素。为了适应近年来实现薄显示器件的高清晰度和大屏幕,公知一种显示器,该显示器具有施加给它的电路结构,该电路结构包括多个驱动器芯片(半导体芯片),每个驱动器芯片具有预定数量的输出端子作为上述

数据驱动器,该电路结构在各个驱动器芯片中独立地产生驱动电流并通过数据线同时将该驱动电流输送给各个发光元件。

[0008] 将包括多个驱动器芯片的上述数据驱动器施加给它的显示器具有以下问题。

[0009] 具有多个驱动器芯片的常规数据驱动器包括用于根据每个驱动器芯片而单独产生驱动电流的电路,并具有通过各个输出端子从各个驱动器芯片将驱动电流同时输送给各个发光元件的结构。因此,当在从多个驱动器芯片输出的驱动电流的电流值中产生不均匀性时,将在每个显示像素(发光元件的亮度灰度级)的发光状态中产生不均匀性,并且产生显示不均匀性。因此,必须尽可能地在各个驱动器芯片之间以及各个输出端子之间抑制驱动电流的不均匀性。

[0010] 然而,在半导体制造技术的领域中,都知道必须在功能元件如形成在同一半导体芯片上的晶体管元件、电阻元件或电容元件的元件特性中产生不均匀性。通过例如最优化制造工艺可以一定程度地抑制元件特性中的这种不均匀性,但是不能完全消除它们。此外,还报导了以下事实:随着施加于晶体管元件的设计最小尺寸的减小,沟道中的杂质原子的数量变得相对可行,由此在阈值或迁移性中产生不均匀性。

[0011] 因此,存在的问题是:通过只使用最优化制造工艺的技术,极难大大改善由于元件特性中的上述不均匀性产生的驱动器芯片的输出端子之间的驱动电流的不均匀性。

[0012] 此外,由于随着一个芯片中的元件数量增加而因信号延迟增加或产量减少的问题而对可以设置在一个半导体芯片的输出端子的数量有限制,其中该信号延迟是由于布线长度的增加造成的,因此数据驱动器必须使用多个驱动器芯片构成。如果半导体芯片彼此不同,则输出端子之间的驱动电流的不均匀性进一步变大,并且抑制相同驱动器芯片中的驱动电流的不均匀性同时抑制相同驱动器芯片之间的驱动电流的不均匀性是非常困难的。

[0013] 作为校正驱动器芯片中的驱动电流的不均匀性的技术,公知一种技术,其中根据每个驱动器芯片的输出端子附加地提供电流设置电阻,并单独地调整电流设置电阻的电阻值。在这种技术中,当提供给相同驱动器芯片的输出端子的数量增加时,每个电流设置电阻的调整变得很非常复杂,调整需要长时间和高成本,并且电路结构中的电阻设置面积变大。因此,作为抑制各个输出端子之间的驱动电流中的不均匀性的技术是不合适的。

[0014] 因此,为了抑制相同驱动器芯片中的输出端子之间的驱动电流中的不均匀性,同时还抑制驱动器芯片之间的不均匀性,必须在各个输出端子之间以及各个驱动器芯片之间添加复杂和大规模的电流结构。因此,增加了包括驱动器芯片的数据驱动器和显示器的装置尺寸,并且存在制造成本增加的问题。

[0015] 而且,如上所述,在近年来的显示器中,尽管随着显示图像品质的高清晰度的实现而需要实现灰度级显示的进一步清晰化,目前发展的发光元件型显示器具有以下问题:没有达到产生模拟输出信号的一种技术的确立,当由数字输入信号产生具有模拟信号的驱动电流时,这种技术可以实现足够的灰度级显示,其中数字输入信号通过数字-模拟转换可以变为显示数据。

发明内容

[0016] 根据本发明的电流驱动装置具有以下优点:抑制了通过给多个负载施加电流而工作的电流驱动装置的输出端子之间的电流不均匀性,还抑制了当该电流驱动装置由多个驱

动器芯片构成时芯片之间的不均匀性。此外,还具有的优点是,通过在包括该电流驱动装置的显示装置中抑制显示不均匀性而获得了优异的显示特性。

[0017] 为了实现这个目的,根据本发明的第一电流驱动装置,提供一种通过给其施加电流而操作多个负载的电流驱动装置,该电流驱动装置包括:分别与负载连接的多个输出端子;单电流产生电路,输出具有预定电流值的操作电流;和多个电流存储电路,根据每个输出端子而设置,顺序读取操作电流和保存操作电流并根据输入给各个输出端子的操作电流同时输出驱动电流。该操作电流具有根据输入信号的电流值,电流存储电路包括电压分量保存部分,读取从电流产生电路输出的操作电流并保存对应该操作电流的电流值的电压分量,并且电压分量保存部分具有电容元件,在该电容元件中写入对应操作电流的电荷。每个电流存储电路优选包括一对电流存储单元,们并联设置并在其中交替并行进行读取和保存操作电流的操作以及根据保存的操作电流输出驱动电流的操作,或者每个电流存储电路包括在前级和后级的电流存储单元,们串联设置,并在其中并行进行读取和保存操作电流及给后级上的电流存储单元输送保存电流的操作以及读取和保存输送的电流及根据保存电流输出驱动电流的操作。

[0018] 该电流驱动装置可包括在电流产生电路和多个电流存储电路之间的信号输入电流存储电路,该电路读取和保存操作电流并基于保存的操作电流给多个电流存储电路输送电流,以便驱动电流在各个输出端子具有相同的电流值,并且该电流驱动装置包括脉宽控制电路,根据输入信号控制每个驱动电流的脉宽。

[0019] 优选地,电流驱动装置中的至少多个电流存储电路和输出端子形成在至少一个半导体芯片上,并且电流操作电路形成在不同于前述半导体芯片的半导体芯片上或者形成在前述半导体芯片中。

[0020] 为了实现上述目的,根据本发明的第二电流驱动装置,提供一种通过给其施加电流而操作多个负载的电流驱动装置,包括:分别与负载连接的多个输出端子;单参考电流产生电路,产生和输出具有彼此不同的电流值的参考电流;至少一个参考电流存储电路,读取和保存多个参考电流的每个,并根据各个参考电流输出多个灰度级参考电流;多个灰度级电流产生电路,根据输入信号选择各个灰度级参考电流的任何一个并产生灰度级电流;和多个电流存储电路,顺序读取和保存各个灰度级电流并根据灰度级电流给各个输出端子同时输出驱动电流。参考电流产生电路可以包括多个参考电流产生单元,产生和输出各个参考电流并并联设置,输入信号是具有多位的数字信号,从每个参考电流产生单元输出的参考电流的电流值可具有对应数字信号的每位的加权值。参考电流存储电路优选包括多个参考电流存储单元,单独读取从参考电流产生电路输出的各个参考电流、保存对应各个参考电流的电压分量和基于各个电压分量输出灰度级参考电流,每个电流产生电路根据输入信号的位值选择从各个参考电流存储单元输出的任何灰度级参考电流,添加被选择的灰度级参考电流和产生灰度级电流。电流存储电路可包括电压分量保存部分,读取从电流产生电路输出的灰度级电流并保存对应灰度级电流的电流值的电压分量,并且该电压分量保存部分具有电容元件,在该电容元件中写入对应灰度级电流的电荷,并作为电压分量。

[0021] 根据本发明的显示装置,提供一种显示装置,该显示装置给包括多个显示像素的显示面板的每个显示像素输送对应显示信号的驱动电流,该显示装置包括:显示面板,包括具有光学元件的多个显示像素,光学元件设置在多个扫描线和多个数据线的交叉部位的附

近,其中扫描线设置沿行方向,数据线设置沿列方向;信号驱动电路,包括第一电流驱动装置的结构或第二电流驱动装置的结构任何一种,其中第一电流驱动装置包括根据显示信号产生和输出具有电流值的操作电流的单电流产生电路以及根据各个信号线设置的多个电流存储电路,该多个电流存储电路顺序读取从电流产生电路输出的操作电流和根据操作电流同时向多个信号线输出驱动电流,第二电流驱动装置包括产生和输出具有彼此不同的电流值的多个参考电流的单参考电流产生电路、读取和保存各个参考电流并基于各个参考电流输出多个灰度级参考电流的至少一个参考电流存储电路、选择任何各个参考电流并产生和输出灰度级电流的至少一个电流产生电路、以及根据各个信号线设置的多个电流存储电路,该多个电流存储电路顺序读取和保存从电流产生电路输出的灰度级电流,同时向多个信号线输出基于灰度级电流的驱动电流;和扫描驱动电路,输出扫描信号,用于顺序选择连接到扫描线、在具有发光元件的显示像素中的光学元件以及具有有机电致发光元件的光学元件的显示像素。

[0022] 本发明的其它目的和优点将在下面详细说明,其中部分可从说明中明显看出,或者可以通过本发明的实施而学到。本发明的目的和优点可以通过在下面特别指出的手段和组合而实现和获得。

附图说明

[0023] 附图被包含于说明书中并构成说明书的一部分,附图与上面给出的一般性说明以及下面给出的实施例的详细说明一起用于解释本发明的原理。

[0024] 图 1 表示根据本发明的电流驱动装置的第一实施例的基本结构图;

[0025] 图 2 表示可适用于该实施例的电流产生电路的具体例子的电流结构图;

[0026] 图 3 表示可适用于该实施例的由电流电路和开关电路构成的结构的具体例子的电路结构图;

[0027] 图 4A 和 4B 表示可适用于该实施例的电流存储电路中的基本操作的概念图;

[0028] 图 5A 表示当在晶体管的栅极和源极之间的电容中积累电荷时的结构的等效电路图;

[0029] 图 5B 表示当在晶体管的栅极和源极之间的电容中积累电荷时,该电容的电压的老化变化的曲线图;

[0030] 图 6 表示根据本发明的电流驱动装置的第二实施例的基本结构图;

[0031] 图 7 表示根据本发明的电流驱动装置的第三实施例的基本结构图;

[0032] 图 8 表示根据本发明的电流驱动装置的第四实施例的基本结构图;

[0033] 图 9 表示根据本发明的电流驱动装置的第五实施例的基本结构图;

[0034] 图 10 表示根据本发明的电流驱动装置的第六实施例的基本结构图;

[0035] 图 11 表示根据本发明的电流驱动装置的第七实施例的基本结构图;

[0036] 图 12 表示根据本发明的电流驱动装置的第八实施例的基本结构图;

[0037] 图 13 表示根据本发明的电流驱动装置的第九实施例的基本结构图;

[0038] 图 14 表示根据本发明的显示装置的整体结构的例子的示意结构图;

[0039] 图 15 表示适用于根据该实施例的显示装置的数据驱动器、扫描驱动器和显示面板的基本结构的方框图;

[0040] 图 16 表示可适用于根据本发明的显示装置的扫描驱动器的另一例子的示意结构图；

[0041] 图 17 表示可适用于根据本发明的显示装置的像素驱动电路的基本结构的例子的电路结构图；

[0042] 图 18A 和 18B 是分别表示可适用于该实施例的像素驱动电路中的基本操作的概念图；

[0043] 图 19 表示根据该实施例的显示装置中的图像信息的显示定时的时序图；和

[0044] 图 20 表示根据本发明显示装置的另一例子的基本结构的示意方框图。

具体实施方式

[0045] 现在在示意实施例的基础上介绍根据本发明的电流驱动装置、其驱动方法和可适用于该电流驱动装置的显示装置。

[0046] 首先，将参照附图介绍电流驱动装置和其驱动方法。

[0047] < 电流驱动装置的第一实施例 >

[0048] 图 1 表示根据本发明的电流驱动装置的第一实施例的基本结构图。

[0049] 根据第一实施例的电流驱动装置具有这样一种结构，顺序保存具有预定电流值的电流，该电流是从根据每个输出端子提供的电流存储电路中的单电流产生电路输送的，同时通过每个输出端子向负载（显示元件）输出电流。

[0050] 如图 1 所示，根据本实施例的电流驱动装置包括：单电流产生电路 10A，产生和输出具有预定电流值的操作电流 I_c ，该操作电流用于控制连接到多个输出端子 T_{out} 的每个的每个负载 LD（显示元件）的驱动级；移位寄存器 20A，当向每个后述电流存储电路 30A 输送由电流产生电路 10A 提供的操作电流 I_c 时，该移位寄存器设定时间；多个电流存储电路 30A，们是根据输出端子 T_{out} 提供的，根据移位寄存器 20A 以预定时间顺序读取和保存（存储）由电流产生电路 10A 提供的操作电流 I_c ；和多个开关电路 40A，们以预定定时根据由从移位寄存器 20A 输出的开关变换信号（移位输出）SR 设定的时间，控制从电流产生电路 10A 到每个电流存储电路 30A 的操作电流的输送状态。在图 1 中，尽管以负载 LD 适用于简单矩阵型显示面板中的情况示出了负载 LD（显示元件），但是它们不限于此，们可以适用于包括图 17 中所示的这种像素驱动电路的有源矩阵型显示面板。

[0051] 下面将具体介绍每个上述结构。

[0052] （电流产生电路）

[0053] 图 2 表示可适用于该实施例的电流产生电路的具体例子的电路结构图。

[0054] 电流产生电路 10A 实质上产生每个操作电流 I_c ，其中该操作电流具有在预定驱动状态中驱动多个负载的每个所需的电流值，并将该操作电流输出到对应多个负载的每个而设置的单独电流存储电路 30A。电流产生电路 10A 由例如在前级上的控制电流产生电路 11 和在后级上的输出电流产生电路 12 构成，如图 2 所示。

[0055] 由电流产生电路 10A 产生的操作电流 I_c 可根据每个负载的驱动级而具有彼此不同的电流值，或者可相对于所有负载具有相同的电流值。详细情况将在后面说明。

[0056] 在本实施例中所示的电流产生电路只是可适用于根据本发明的电流驱动装置的例子，并不限于这个电路结构。在本实施例中，作为电流产生电路，示出了包括控制电流产

生电路 11 和电流镜像电路部分 12 的结构。例如,还可以具有只由控制电流产生电路构成的电路结构。

[0057] 如图 2 所示,在控制电流产生电路 11 中,作为单元电路(位电流产生电路)CT1 具有一种电路结构,包括:电阻 R11,其一端连接到高电位电源 Vdd;pnp 型双极晶体管(以下将称为“pnp 晶体管”)Q11,其发射极连接到电阻 R11 的另一端,集电极连接到控制电流产生电路 11 的输出节点 N11,该控制电流产生电路 11 连接到后级的输出电流产生电路 12;p 沟道场效应型晶体管(以下将称为“PMOS 晶体管”)M11,其源极连接到 pnp 晶体管 Q11 的基极,漏极连接到输入信号 SET 的设置端 Tset,栅极连接到被输入数字输入信号 IN1 的输入端 Tin。该单元电路对于数字输入信号的大量位而并联连接(在本例中,将介绍提供对应数字输入信号 IN1-IN6 六个位的单元电路 CT1 到 CT6 的情况)。就是说,各个单元电路 CT1 到 CT6 的 pnp 晶体管 Q11 的发射极共同连接到输出接点 N11,并提供 PMOS 晶体管 M11-M16,们的源极连接到 pnp 晶体管 Q11-Q16 的基极,们的漏极连接到设置端 Tset,和栅极连接到被输入数字输入信号 IN1-IN6 的输入端 Tin。

[0058] 这里,输入信号 IN1-IN6 是由用于控制每个负载的驱动状态的多个位构成的数字信号(电压分量),设置信号 SET 是根据负载的驱动周期等以一定的定时从未示出的控制部分输送的信号电压。这种控制电流产生电路 11 通过设置设置信号 SET 为预定电压电平和设置具有各个位的输入信号 IN1-IN6 为高电平或低电平而产生控制电流,其中该控制电流的电流值对应输入信号 IN1-IN6 的电流值,并通过输出接点 N11 向后级上的输出电流产生电路 12 输出控制电流。

[0059] 例如,如图 2 所示,输出电流产生电路 12 由电流镜像电路构成,并包括:nnp 型双极晶体管(以下将称为“nnp 晶体管”)Q21,其集电极和基极连接到控制电流产生电路 11 的输出接点 N11;连接在 npn 晶体管 Q21 和低电位电源 Vss 之间的电阻 R21;nnp 晶体管 Q22,其集电极连接到输出端子 Tcs 并在那里输出具有预定电流分量的输出电流(操作电流)Ic,其基极连接到控制电流产生电路 11 的输出接点 N11;和连接在 npn 晶体管 Q22 和低电位电源 Vss 之间的电阻 R22。

[0060] 这里,输出电流 Ic 是由控制电流产生电路 11 产生的,并具有对应预定电流比的电流值,该预定电流比是相对于通过输出接点 N11 输入的控制电流的电流值而由电流镜像电路结构规定的。在本例中,通过给电流存储电路 30A 输送具有负极性的输出电流(即,通过设定输出电流 Ic 的电流流动方向从输出端子 Tcs 侧在低电位电源 Vss 的方向),电流分量向下流动,以便从电流存储电路 30A 一侧在电流产生电路 10A 的方向被引出(pull)。

[0061] 在本例中所示的电流产生电路 10A 中,由控制电流产生电路 11 产生的控制电流的电流值设定为大于由电流镜像电路部分 12 产生的输出电流的电流值。控制电流的电流值由电流镜像电路部分 12 以预定比例减小,以便限定输出电流的电流值(就是说,在控制信号产生电路 11 中被处理的电流值设定为大于输出电流 Ic 的电流值)。因此,可以提高与从电流产生电路 10A 的控制信号产生电路 11 中的输入信号 IN1-IN6 的转换和产生相关的处理速度。

[0062] 此外,在图 2 中所示的电路结构中,还可以采用以下电路结构:通过代替连接到构成电流镜像电路部分 12 的 npn 晶体管 Q21 和 Q22 的发射极的电阻 R21 和 R22,即通过消除电阻 R21 和 R22,而只用 npn 晶体管 Q21 和 Q22 的面积比规定电流比。结果是,可以抑制由

于电阻 R21 和 R22 而在电路内产生的电流分量的不均匀性,由此大大限制了对输出电流 I_c 的限制。

[0063] (移位寄存器)

[0064] 图 1 中所示的移位寄存器 20a 顺序施加根据从未示出的控制部分输送的控制信号(移位起动信号、移位时钟信号和其它信号)产生的移位输出,同时作为开关变换信号(开关导通信号)SR 而在一个方向向根据各个负载提供的每个开关电路 40A 偏移。

[0065] (开关电路)

[0066] 图 1 中所示的开关电路 40A 根据顺序从移位寄存器 20A 输送的开关变换信号 SR 以不同的定时执行导通操作,将来自电流产生电路 10A 的输出电流设置为写状态以便将其输送给根据各个负载而设置的电流存储电路 30A,并以可以在每个电流存储电路 30A 中读取和保存输出电流 I_c 的方式进行控制。这里,作为开关电路 40A,例如,可以采用场效应型晶体管。在这种情况下,可使用相同的制造工艺将开关电路 40A 形成在与适用于下述电流存储电路 30A 的电路元件相同的衬底上。下面参照图 3 进行说明。

[0067] 图 3 表示可适用于本实施例的电流存储电路和开关电路的结构的具体例子的电路结构图,图 4A 和 4B 表示可适用于本实施例的电流存储电路中的基本操作的概念图。

[0068] 电流存储电路 30A 根据移位寄存器 20A 以预定定时实质上顺序读取从电流产生电路 10A 输出的操作电流 I_c ,保存对应这个电流的电压分量,同时根据保存的电压分量,通过每个输出端子 T_{out} 向每个负载输出驱动电流。如图 3 所示,这个电流存储电路 30A 可包括例如在前级上的电压分量保存部分 31(包括开关电路 40A)和在后级上的由电流镜像电路构成的驱动电流产生部分 32。

[0069] 本例中所示的电流存储电路只是可适用于根据本发明的电流驱动装置的例子,并且不限于这种电路结构。此外,在本例中,作为电流存储电路,尽管示出了包括具有电压分量保存部分的驱动电流产生部分和电流镜像电路的结构,电流存储电路不限于此,可以具有例如只有电压分量保存部分的电路结构。

[0070] 例如,如图 3 所示,电压分量保存部分 31 包括:PMOS 晶体管 M31,其源极连接到接点 N31,漏极连接到电流产生电路 10A 的输出端子 T_{cs} ,栅极连接到移位寄存器的移位输出端子 T_{sr} ;PMOS 晶体管 M32,其源极和漏极分别连接到高电位电源 V_{dd} 和接点 N32,栅极连接到接点 N31;PMOS 晶体管 M33,其源极和漏极分别连接到接点 M32 和电流产生电路 10A 的输出端子 T_{cs} ,栅极连接到移位寄存器 20A 的移位输出端子 T_{sr} ;连接在高电位电源 V_{dd} 和接点 N31 之间的存储电容 C31;和 PMOS 晶体管 M34,其源极和漏极分别将接点 N32 和输出接点 N33 连接到后级上的驱动电流产生部分 32 上,栅极连接到输出控制端 T_{en} ,该输出控制端 T_{en} 被输入输出起动信号 EN,该输出起动信号 EN 是从未示出的控制部分输送的并控制控制电流到后级上的驱动电流产生部分 32 的输出状态。

[0071] 这里,根据来自移位寄存器 20A 的开关变换信号 SR 执行导通/关断操作的 PMOS 晶体管 M31 和 M33 构成上述开关电路 40A。

[0072] 设置在高电位电源 V_{dd} 和接点 N31 之间的存储电容 C31 可以是 PMOS 晶体管 M32 的栅极和源极之间的寄生电容。

[0073] 例如,如图 3 所示,上述驱动电流产生部分 32 包括:由电流镜像电路构成的 npn 晶体管 Q31 和 Q32,每个晶体管 Q31 和 Q32 的集电极和基极连接到电压分量保存部分 31 的输

出接点 N33,发射极连接到接点 N34 ;连接正在接点 N34 和低电位电源 V_{SS} 之间的电阻 R31 ; npn 晶体管 Q33,其集电极连接到从其输出输出电流 (驱动电流 I_{dv}) 的输出端子 Tout,基极连接到电压分量保存部分 31 的输出接点 N33 ;和连接在 npn 晶体管 Q33 的发射极和低电位电源 V_{SS} 之间的电阻 R32。

[0074] 这里,相对于从电压分量保存部分 31 输出并通过输出接点 N33 输入的控制电流的电流值,输出电流 (驱动电流 I_{dv}) 具有对应预定电流比的电流值,该预定电流比由电流镜像电路结构规定。在本例中,通过给输出端子 Tout (负载 LD) 输送具有负极性的输出电流 (即,通过设置驱动电流的电流流动方向为从输出端子 Tout 一侧到低电位电源 V_{SS} 的方向),电流分量向下流动,以便在从负载 LD 一侧在电流存储电路 30A 的方向被引出。

[0075] 在本实施例中所示的电流存储电路 30A 中,从电压分量保存部分 31 输出的控制电流的电流值设定为大于由驱动电流产生部分 32 的电流镜像电路产生的输出电流的电流值。控制电流的电流值被电流镜像电路以预定比例减小,以便限定输出电流的电流值。就是说,通过设定在电压分量保存部分 31 内部处理的电流值大于驱动电流 I_{dv} 的电流值,可以提高与操作电流 I_c 在电流存储电路 30A 的电压分量保存部分 31 中的读取、保存 (存储) 和输出操作相关的处理速度。

[0076] 在图 3 中所示的电路结构中,通过采用以下电路结构:其中通过只用代替电阻器 R31 和 R32 的 npn 晶体管 Q31-Q33 的面积比规定电流比,其中电阻器 R31 和 R32 连接到构成驱动电流产生电路 32 的电流镜像电路的 npn 晶体管 Q31-Q33 的发射极上并规定电流镜像电路结构中的电流比,即,通过消除电阻 R31 和 R23,可以抑制由于电阻 R31 和 R32 而在电路内产生的电流分量的不均匀性,并且可以大大限制输出电流 (驱动电流 I_{dv}) 中的不均匀性。

[0077] 关于具有这种结构的电流存储电路 (包括开关电路) 的基本操作,以预定定时相对于负载的驱动周期执行电流存储操作和电流输出操作,其中通过负载的驱动周期不产生时间上的重叠。下面将结合扫每个操作。

[0078] (电流存储操作)

[0079] 在电流存储操作中,如图 4A 所示,通过输出控制端 Ten 而从控制部分施加高电平输出起动信号 EN,使作为输出控制电路的 PMOS 晶体管 M34 执行截止操作。在这种状态下,通过输入端 Tcs (电流产生电路 10A 的输出端子 Tcs) 输送操作电流 I_c ,该操作电流 I_c 具有对应用于控制负载的驱动状态的输入信号 IN1-IN6 的负极性电流分量,通过移位输出端子 Tsr 以预定定时从移位寄存器 20A 施加低电平开关变换信号 SR。结果是,作为输入控制电路 (开关电路 40A) 的 PMOS 晶体管 M31 和 M33 执行导通操作。

[0080] 因而,作为对应负极性操作电流 I_c 的低电平的电压电平施加于接点 N31 (即,PMOS 晶体管 M32 的栅极端和存储电容 C31 的一端),并在高电位电源 Vdd 和接点 N31 之间 (PMOS 晶体管 M32 的栅极和源极之间) 产生电位差。结果是,PMOS 晶体管 M32 执行导通操作,等效于操作电流 I_c 的写电流 I_w 向下流动以便从高电位电源通过 PMOS 晶体管 M32 而在输入端 Tcs 的方向被引出。

[0081] 此时,与在高电位电源 Vdd 和接点 N31 之间,即 PMOS 晶体管 M32 的栅极和源极之间产生的电位差相对应的电荷被存储在存储电容 C31 中,并且该电荷作为对应操作电流 I_c 的电压分量而被保存。这里,通过完成执行截止操作的 PMOS 晶体管 M31 和 M33 的电流存储

操作,即使在通过移位输出端子 Tsr 从移位寄存器 20A 施加高电平开关变换信号 SR 而停止写电流 I_w 的引出操作之后,也可以保存被存储在存储电容 C31 中的电荷。

[0082] (电流输出操作)

[0083] 接着,在停止电流存储操作之后的负载驱动操作中,如图 4B 所示,通过从控制部分经过输出控制端 Ten 施加低电平的输出起动信号 EN 使 PMOS 晶体管 M34 执行导通操作。此时,由于通过被保存在存储电容 C31 中的电压分量而在 PMOS 晶体管 M32 的栅极和源极之间产生与电流存储操作中的电位差相等的电位差,具有与写电流 I_w 的电流值 (= 操作电流 I_c) 相等的电流值的驱动控制电流 I_{ac} 在输出接点 N33 (电流镜像电路部分 32) 的方向从高位电源经过 PMOS 晶体管 M32 和 M34 而向下流动。

[0084] 结果是,输入到电流镜像电路部分 32 的驱动控制电流 I_{ac} 被转换成驱动电流 I_{dv} ,该驱动电流 I_{dv} 的电流值对应由电流镜像电路结构限定的预定电流比,并经过每个输出端子 Tout 将该驱动控制电流 I_{ac} 输送到每个负载 LD。这里,完成电流输出操作之后,给从每个电流存储电路 30A 向每个负载 LD 输送的驱动电流 I_{dv} 施加高电平起动信号 EN,该高电平起动信号 EN 是经过输出控制端 Ten 而从控制部分施加的,并在 PMOS 晶体管 M34 执行截止操作时停止输送。

[0085] (电流驱动装置的驱动方法)

[0086] 在具有上述结构的电流驱动装置中,在电流写阶段,根据每个负载的驱动状态而具有预定电流值的操作电流 I_c 由单电流产生电路连续产生并输出,并且与操作电流 I_c 的输出定时同步地,从移位寄存器 20A 输出的开关变换信号 SR 顺序施加于根据各个输出端子 Tout 设置的开关电路 40A。结果是,与操作电流 I_c 的输出定时同步地,开关电路 40A 在不同的定时顺序执行导通操作。对应从电流产生电路 10A 输出的操作电流 I_c 的写电流 I_w 乙烯向下流并被写入电流存储电路 30A 中,作为电压分量被保存 (上述电流存储操作)。接着,在电流输出阶段,停止从移位寄存器 20A 输出开关变换信号 SR,所有开关电路 40A 执行截止操作,并且对应负载的驱动状态的操作电流 I_c 被保存在所有电流存储电路 30A 中。之后,在相同的定时将输出起动信号 EN 从控制部分共同地施加于各个电流存储电路 30A。结果是,根据保存在电流存储电路 30A 中的电压分量的电流作为驱动电流 I_{dv} 通过输出端子 Tout 同时输送给负载 (上述电流输出操作)。

[0087] 通过根据预定操作周期重复设置这种电流写阶段和电流输出阶段,可以使负载以预定驱动周期工作。

[0088] 因此,根据本实施例的电流驱动装置,电流存储电路单独提供给单电流产生电路,以便对应多个输出端子,具有涉及负载的驱动控制的预定电流值的电流由电流产生电路产生,并且这个电流在预定定时顺序被存储在每个电流存储电路中。然后,通过从各个电流存储电路经过各个输出端子同时向各个负载输出电流,从单电流产生电路输送的操作电流可以根据各个输出端子而被保存,并且可以根据操作电流设置用于每个输出端子的驱动电流。因此,可以输送在其中抑制了各个输出端子之间的不均匀性的驱动电流,由此以均匀操作特性驱动各个负载。

[0089] 适用于本实施例中所示的电流驱动装置的双极晶体管或 MOS 晶体管的元件结构不受限制,而是可以根据元件特性、制造技术、制造成本等而适当地进行设计改变。

[0090] 具体地说,通过根据每行而顺序重复操作以便输送发光驱动电流 (驱动电流),该

发光驱动电流具有均匀的电流特性并对应从单独电流存储电路道发光元件（负载）的每个显示数据，其中每个发光元件是根据构成下述显示面板（见图 15）的每个显示像素而提供的，可以将用于显示面板的一个屏幕的显示数据写入每个显示像素并进行预定亮度灰度级的发光操作，由此进行所希望的图像信息的优异显示，同时抑制显示不均匀性的产生。

[0091] 这里，对构成根据本例的电流存储电路的双极晶体管或 MOS 晶体管的元件结构不特别限制，可以根据元件特性、制造技术、制成成本等适当地进行设计改变。特别是，在构成电压分量保存元件的 MOS 晶体管中，为了获得必须的工作速度，优选地，如下所述，可以很好地施加具有约 $200\text{cm}^2/\text{Vs}$ 或更大值的 MOS 晶体管的迁移率 μ_e 。

[0092] 图 5A 表示当在晶体管的栅极和源极之间的电容中存储电荷时的结构的等效电路，图 5B 表示当在晶体管的栅极和源极之间的电容中存储电荷时，电容的电压的老化变化的曲线图。

[0093] 图 5A 对应当图 3 所示的电流存储电路的电压分量保存部分 31 中的存储电容 C31 中存储预定电荷时的等效电路，还对应 PMOS 晶体管 M32 和 M33 处于 ON 和导通状态以及 PMOS 晶体管 M34 处于 OFF 和打开状态时的情况。这里，晶体管 M 对应 PMOS 晶体管 M32，电容 C 对应布线电容、存储电容和晶体管 M 的栅极电容的总和的存储电容 C31。为了简要说明，确定晶体管 M 的源极 S 和电容 C 的一端设置为地电位。图 5B 对应相对于晶体管 M32 的漏极电压 $V(t)$ 即电容 C31 的电压的时间 t 的变化。

[0094] 这里，如图 5A 所示，当从恒定电流源给晶体管 M 的漏极输送 D 电流 I_{in} 时，假设 $V(t)$ 是晶体管 M 的漏极电压， I_d 是晶体管 M 的漏极电流，漏极电流 I_d 可以由下列等式 (1) 表示。

$$[0095] \quad I_d = A * V(t)^2 \quad \dots (1)$$

[0096] 其中 $A = (1/2) * C_{in} * \mu_e * (W/L)$ ， C_{in} 是晶体管 M 的每单位面积的栅极电容， μ_e 是晶体管 M 的迁移率， W 是晶体管 M 的沟道宽度， L 是沟道长度。在此基础上，可以建立下列等式 (2) 的差分等式。

$$[0097] \quad C * dV(t)/dt + A * V(t)^2 = I_{in} \quad \dots (2)$$

[0098] 其中电容 C 是布线电容、存储电容和上述晶体管 M 的栅极电容的总和。时间 t 相对于晶体管 M 的漏极电压 $V(t)$ 即通过解决上述等式获得的电容的电压的变化基本上示于图 5B 中。这里， τ 是时间常数，如果电容 C 中的栅极电容大于任何其他电容，则可由下列等式 (3) 表示。此外，在时间 $t = 3\tau$ 时，电压 $V(t)$ 达到饱和电压 $V(s)$ 的 99.5% 的值。

$$[0099] \quad \tau = C / \sqrt{A * I_{in}} \quad \dots (3)$$

[0100] 就是说，时间常数 τ 与电容的值成正比，与迁移率 μ_e 的第 1/2 幂成反比。

[0101] 这里，假设多晶硅 TFT 用作晶体管 M，则电容 C 是 6pF， W/L 为 $100\mu\text{m}/30\mu\text{m}$ ，迁移率 μ_e 是 $70\text{m}^2/\text{Vs}$ ，栅极绝缘膜的膜厚为 105nm，施加电流 I_{in} 为 $10\mu\text{A}$ ，施加常数 τ 为 $1.42\mu\text{sec}$ 。因此，当被驱动的显示面板中的扫描线的数量设定为 120 时，每个扫描线的选择周期约为 $139\mu\text{sec}$ ，在这个时间内在其中写入数据的数据线的数量约为 32。

[0102] 关于这一点，当在上述条件下晶体管 M 的迁移率 μ_e 为 $245\text{m}^2/\text{Vs}$ 时，时间常数 τ 约为 $0.096\mu\text{sec}$ 。结果是，在显示面板中在每个扫描线的选择周期内可以写入数据的数据线的数量约为 482，并且可以驱动具有 120 个扫描线和 160 (×RGB) 数据线的 1/4VGA 面板。

[0103] 作为选择，如果即使迁移率 μ_e 保持为 $70\text{m}^2/\text{Vs}$ 而电容 C 为 0.51pF，时间常数 τ

同样约为 $0.096 \mu \text{ sec}$, 并且可以像上面一样驱动 1/4VGA 面板。

[0104] 就是说, 为了驱动至少 1/4VGA 面板, 晶体管 M 的迁移率 μ_e 必须具有约 $200 \text{ cm}^2/\text{Vs}$ 或更大的值, 或者电容 C 必须具有小于约 0.5 pF 的值。

[0105] 如上所述, 由于时间常数 τ 与电容 C 成正比并与晶体管的迁移率 μ_e 的第 1/2 幂成反比, 因此在进一步减小电容 C 或进一步增加迁移率 μ_e 时, 可以进一步减小时间常数 τ , 由此驱动高清晰度显示面板。

[0106] 尽管不特别限制实现电容值的迁移率的晶体管的结构, 但是, 例如, 形成在绝缘衬底上并具有连续晶界的多晶硅 MOS 晶体管或者形成在单晶硅衬底上的 MOS 晶体管可以满足上述条件, 并且优选使用。

[0107] < 电流驱动装置的第二实施例 >

[0108] 图 6 表示根据本发明的驱动电流装置的第二实施例的基本结构图。这里, 相同或等效的参考标记表示与上述第一实施例相同的结构, 由此简化或消除了它的说明。

[0109] 根据第二实施例的电流驱动装置包括根据输出端子的一对电流存储单元, 其中负载与该输出端子连接, 该电流驱动装置用于并行执行以下操作: 由一侧上的电流存储单元顺序读取从单电流产生电路输送的具有预定电流值的电流, 并保存相应的电压分量的操作; 和在已经被保存根据另一侧上的电流存储单元中的电压分量经过输出端子同时输出电流的操作。

[0110] 如图 6 所示, 根据本实施例的电流驱动装置包括: 单电流产生电路 10B, 根据负载的驱动状态顺序产生和输出具有预定电流值的操作电流 I_c ; 多个电流存储电路 30B, 每个包括根据每个输出端子 T_{out} 而作为一对并联设置的一对电流存储单元 30a 和 30b, 并在单独的定时交替地 (选择地) 读取从电流产生电路 10B 输送的操作电流 I_c , 和保存相应的电压分量; 移位寄存器 20B (移位寄存器单元 21a 和 21b), 是根据构成电流存储电路 30B 的电流存储单元 31a 和 31b 而作为一对设置的, 并设置将从电流产生电路 10B 馈送的操作电流 I_c 输送给每个电流存储单元 31a 和 31b 的定时; 具有开关 41a 和 41b 的多个输入侧开关电路 40B, 开关 41a 和 41b 是根据构成电流存储电路 30B 的电流存储单元 31a 和 31b 而作为一对设置的, 并根据由各个移位寄存器单元 21a 和 21b 设置的单独定时控制从电流产生电路 10B 向每个电流存储电路 30B 的操作电流 I_c 的输送状态; 和多个输出侧开关电路 50B, 每个开关电路 50B 是根据输出端子 T_{out} 设置的, 根据预定输出选择信号 SEL 选择电流存储单元 31a 和 31b 的任何一个, 并控制被保存在电流存储单元 31a 和 31b 中的电流向每个输出端子 T_{out} 的输出级。

[0111] 确定电流产生电路 10B、移位寄存器 20B (移位寄存器单元 21a 和 21b)、电流存储电路 30B (电流存储单元 31a 和 31b) 和输入侧开关电路 40B (开关电路 41a 和 41b) 具有等效于上述第一实施例中的结构, 由此省略了它们的详细说明。

[0112] 这里, 第一移位寄存器单元 21a 向根据电流存储电路 30B 中的第一电流存储单元 31a 设置的第一开关 41a 以预定定时顺序输出作为开关变换信号 SR1 的移位输出, 其中电流存储电路 30B 是根据每个输出端子 T_{out} 设置的。另一方面, 第二移位寄存器 21b 向根据电流存储电路 30B 中的第一电流存储单元 31b 设置的第二开关 41b 以不与移位寄存器单元 21a 的定时重叠的定时顺序输出作为开关变换信号 SR2 的移位输出, 其中电流存储电路 30B 是根据每个输出端子 T_{out} 设置的。

[0113] 此外,输出侧开关电路 50B 与根据从未示出的控制部分输出的选择信号 SEL 从移位寄存器单元 21a 和 21b 输送的开关变换信号 SR1 和 SR2 的输出定时同步,并操作以便在输入侧开关电路 40B 中选择未进行导通操作的开关的电流存储单元(未选择的电流存储单元一侧)。

[0114] 在具有这种结构的电流驱动装置中,在第一操作周期(第一电流存储单元 31a 侧上的电流写周期/第二电流存储单元 31b 侧上的电流输出周期)中,当来自第一移位寄存器单元 21a 的开关变换信号 SR1 顺序输送到根据每个电流存储电路 30B 的电流存储单元 31a 设置的每个开关 41a 时,每个开关 41a 只在预定周期内顺序执行导通操作,并且将对应从电流产生电路 10B 输送的操作电流 I_c 的电荷作为电压分量顺序写在每个电流存储单元 31a 中。此时,不从第二移位寄存器 21b 输出开关变换信号 SR2,并且所有开关 41b 都处于截止状态。

[0115] 而且,此时,共同输出输出选择信号 SEL,该输出选择信号 SEL 变换和设置根据每个输出端子 Tout 设置的输出侧开关电路 50B 为电流存储单元 31b 侧,并且在预定定时内将输出起动信号 EN2 共同地输出到所有电流存储单元 31b。结果是,在相同的定时经过每个输出端子 Tout 向负载同时输出作为驱动电流 I_{dv} 的电流,该电流是以已经被保存在每个电流存储单元 31b 中的电荷为基础的。

[0116] 接下来,在停止第一操作周期之后设定的第二操作周期(第一电流存储单元 31a 侧上的电流输出周期/第二电流存储单元 31b 侧上的电流写周期)中,当来自第二移位寄存器单元 21b 的开关变换信号 SR2 顺序输出到根据每个电流存储电路 30B 的电流存储单元 31b 设置的每个开关 41b 时,每个开关 41b 只在预定周期内顺序执行导通操作,并且将对应从电流产生电路 10B 输送的操作电流 I_c 的电荷作为电压分量顺序写入每个电流存储单元 31b 中。此时,不从移位寄存器 21a 输出开关变换信号 SR1,并且所有开关 41a 都处于截止状态。

[0117] 此外,此时,从控制部分共同输出输出选择信号 SEL,该输出选择信号 SEL 用于转变和设置输出侧开关电路 50B 为电流存储单元 31a 侧,并且在预定定时共同地将输出起动信号 EN1 输出到所有电流存储单元 31a。结果是,在相同的定时经过每个输出端子 Tout 向每个负载同时输出作为驱动电流 I_{dv} 的电流,该电流以在第一操作周期被保存在每个电流存储单元 31a 中的电荷为基础。

[0118] 通过控制这种第一和第二操作周期以便根据预定工作循环而重复,交替地并行执行以下操作:在一对电流存储单元 31a 和 31b 之一中保存对应从电流产生电路 10B 输出的操作电流 I_c 的电荷;和根据被保存在另一电流存储单元中的电荷输出电流作为驱动电流 I_{dv} 。

[0119] 因此,根据本实施例的电流驱动装置,如上述第一实施例,在每个电流存储电路(电流存储单元)中顺序读取和保存从单电流产生电路输出的操作电流,并在预定定时同时输出。结果是,可以根据每个输出端子保存从单电流源输送的具有均匀电流特性的电流,并且可以抑制各个输出端子之间的驱动电流的不均匀性。此外,根据每个输出端子提供一对电流存储单元,并且并行执行以下操作:顺序写入对应从一个电流存储单元侧上的电流产生电路输出的电流的电荷;和根据被保存在另一电流存储单元侧上的电荷同时输出电流。结果是,可以减少或消除对于电流存储单元的电流等待操作的等待时间,可以延长给每个负载的驱动电流输送时间,并且可以精确地控制每个负载的驱动状态。此外,可以延长向

每个电流存储单元读取操作电流并保存它的时间,由此可以在电流存储单元中稳定地进行保存操作。

[0120] < 电流驱动装置的第三实施例 >

[0121] 图 7 表示根据本发明的电流驱动装置的第三实施例的基本结构图。这里,相同或等效的参考标记表示等效于第一和第二实施例中的结构,由此简化或省略了它们的说明。

[0122] 根据第三实施例的电流驱动装置具有根据与负载连接的输出端子串联设置的两级的电流存储单元,并且构成为以便执行以下操作:由前级的电流存储单元顺序保存具有预定电流值的电流,该电流是从单电流产生电路输送的;和由后级上的电流存储单元保存从前级的电流存储单元输送的电流,然后经过输出端子集中地输出它。

[0123] 如图 7 所示,根据本实施例的电流驱动装置包括:单电流产生电路 10C,根据负载的驱动状态顺序产生和输出具有预定电流值的操作电流;多个电流存储电路 30C,每个电流存储电路包括根据每个输出端子 Tout 而串联设置的在前级上的电流存储单元 32a 和在后级上的电流存储单元 32b;移位寄存器 20C,设定将从电流产生电路 10C 输送的操作电流 Ic 输送给前级上的电流存储单元 32a 的定时;和开关电路 40C,每个开关电路控制从电流产生电路 10C 到每个电流存储电路 30C 的操作电流 IC 的输送状态。应指出,适用于本实施例的电流产生电路 10C 移位寄存器 20C、电流存储电路 30C(电流存储单元 32a 和 32b) 和开关电路 40C 具有例如等效于上述第一实施例中的那些结构,由此省略了它们的详细说明。

[0124] 在每个电流存储电路 30C 中,从电流产生电路 10B 输送的操作电流 Ic 以预定定时被提取到电流存储单元 32a 中,保存相应的电压分量,并根据从未示出的控制部分或电路馈送的第一输出起动信号 EN1 以预定定时将基于该保存的电压分量的电流输送给后级上的电流存储单元 32b。此时,后级上的电流存储单元 32b 读取从前级上的电流存储单元 32a 馈送的电流,保存相应的电压分量,并根据从控制部分馈送的第二起动信号 EN2,经过输出端子 Tout 输出基于所保存的电压分量的电流。

[0125] 在具有这种结构的电流驱动装置中,在第一操作周期中,来自移位寄存器 20C 的开关变换信号 SR 顺序被输出到根据每个电流存储电路 30C 设置的开关电路 40C。结果是,开关电路 40C 只在预定周期顺序执行导通操作,并且在前级上的电流存储单元 32a 中顺序写入对应从电流产生电路 10C 输送的操作电流 Ic 的电荷(电压分量)。

[0126] 此外,此时,当在预定定时从控制部分向后级上的所有电流存储单元 32b 共同输出第二输出起动信号 EN2 时,以相同的定时经过每个输出端子 Tout 同时输出作为驱动电流 Idv 的基于已经被保存在每个电流存储单元 32b 中的电荷的电流。

[0127] 然后,在完成第一操作周期之后的预定定时,从控制部分向前级上的所有电流存储单元 32a 共同输出第一输出起动信号 EN1。结果是,在第一操作周期内被保存在每个电流存储单元 32a 中的电流被集中输送给后级上的电流存储单元 32b 并保存(输送操作周期)。

[0128] 接着,在完成电流向后级的电流存储电路 30C 的输送操作之后设定的第二操作周期中,像上述第一操作周期一样,来自移位寄存器 20C 的开关变换信号 SR 再次被顺序输出给每个开关电路 40C。因而,从电流产生电路 10C 输送的操作电流 Ic 顺序被写入前级上的电流存储单元 32a 中,此时,以预定定时将第二输出起动信号 EN2 共同地输出到后级上的电流存储单元 32b 上。结果是,从每个电流存储单元 32b 输送并保存在其中的电流作为驱动电流 Idv 同时被输出到每个负载。

[0129] 通过控制这种一串操作周期以便根据预定工作循环而重复,并行执行以下操作:在电流存储单元 32a 中保存对应从电流产生电路 10C 输出的操作电流 I_c 的电荷;和从后级上的电流存储单元 32b 输出作为驱动电流 I_{dv} 的电流,该电流是基于从前级上的电流存储单元 32a 馈送并从其输送的电流。

[0130] 因此,根据本实施例的电流驱动装置,像上述第一实施例一样,由于根据从单电流产生电路馈送的操作电流设置每个输出端子的驱动电流,因此可抑制各个输出端子之间的驱动电流的不均匀性。而且,像上述第二实施例一样,可以延长向每个负载的驱动电流输送时间,并且可以精确地控制每个负载的驱动状态。另外,可以延长将电流读取到每个电流存储单元中并保存它所需的时间,由此可以在电流存储单元中稳定地执行保存操作。

[0131] < 电流驱动装置的第四实施例 >

[0132] 图 8 表示根据本发明的电流驱动装置的第四实施例的基本结构图。这里,相同或等效的参考标记表示等效于上述第一到第三实施例中的那些结构,由此简化了或省略了它们的说明。

[0133] 在结合上述第一到第三实施例所述的结构中,根据第四实施例的电流驱动装置作为一组确定如下结构:该结构包括预定数量的输出端子、根据输出端子设置的电流存储电路、移位寄存器和开关电路,在单独的半导体芯片中形成每组,相对于每组(半导体芯片)提供单电流产生电路,并共同输送具有预定电流值的电流。应该指出,在下列具体例子中,尽管介绍了关于本发明适用于结合第二实施例所述的结构的情况,但是可同样适用于任何其它实施例。

[0134] 如图 8 所示,根据本实施例的电流驱动装置包括:预定数量的输出端子 T_{out} ,其等效于例如结合第二实施例所述的结构(见图 6);根据输出端子 T_{out} 设置的多个电流存储电路 30D(电流存储单元 33a 和 33b);移位寄存器 20D(移位寄存器单元 23a 和 23b);多个输入侧开关电路 40D(开关 43a 和 43b);多个半导体芯片 CP1、CP2、...、CPn,在其上分别形成具有多个输出侧开关电路 50D 的电路结构;和单电流产生电路 10D,相对于每个半导体芯片 CP1、CP2、...、CPn,根据连接到每个输出端子 T_{out} 的负载的驱动状态顺序产生具有预定电流值的操作电流 I_c ,并共同地输送该操作电流 I_c 。这里,电流产生电路 10D、移位寄存器 20D(移位寄存器单元 23a 和 23b)、电流存储电路 30D(电流存储单元 33a 和 33b)、输入侧开关电路 40D(开关 43a 和 43b) 和输出侧开关电路 50D 具有与上述第二实施例中相同的结构,由此省略了它们的说明。

[0135] 这里,电流产生电路 10D 可形成在多个半导体芯片 CP1、CP2、...、CPn 中的特定半导体芯片上,其中每个半导体芯片 CP1、CP2、...、CPn 具有包括给其形成的电流存储电路 30D 的电路结构。

[0136] 作为选择,相同的电路可以形成在每个半导体芯片 CP1、CP2、...、CPn 上,并且它们中的任何一个都可用于使每个半导体芯片进入非工作状态或被旁路。此外,电流产生电路 10D 可以形成在不同于多个半导体芯片 CP1、CP2、...、CPn 的半导体芯片上。

[0137] 每个半导体芯片 CP1、CP2、...、CPn 由半导体材料如单晶硅构成就足够了,并且对其材料不特别限制。

[0138] 在具有这种结构的电流驱动装置中,通过执行与上述第二实施例相同的操作,将从电流产生电路 10D 输出的操作电流 I_c 共同地输送给各个半导体芯片 CP1、CP2、...、CPn,

顺序被读取到电流存储电路 30D 中的一对电流存储单元 33a 和 33b 之一中,其中电流存储电路 30D 是根据每个半导体芯片 CP1、CP2、...、CPn 设置的,并保存相应的电压分量。此外,经过每个相应半导体芯片 CP1、CP2、...、CPn 的输出端子 Tout 同时向相应负载输出电流,该电流基于被保存在另一电流存储单元中的电压分量。交替和连续地执行这些操作。

[0139] 因此,根据本实施例的电流驱动装置,相对于半导体芯片只提供单电流产生电路,并且根据各个半导体芯片不提供单独的电流电路。相应地,可以减少端子的数量,由此实现装置尺寸的最小化或制成成本的降低。而且,即使根据连接到负载的输出端子的数量提供多个半导体芯片,由于从单电流源输送的具有均匀电流特性的电流可以被保存在每个半导体芯片的电流存储电路中,因此可以抑制各个输出端子之间以及各个半导体芯片之间的驱动电流的不均匀性,由此以均匀的操作特性驱动每个负载。

[0140] 具体而言,在下述显示面板(见图 15)中,即使为了实现显示图像品质的高清晰度和/或显示面板的大屏幕而增加显示像素的数量以及数据驱动器由多个驱动器芯片(半导体芯片)构成,通过对于每行顺序重复以下操作:向形成在每个驱动器芯片上的电流存储电路顺序输送根据从单电流产生电路输出的显示数据的预定电流,同时以预定定时向每个发光元件输送发光驱动电流(驱动电流),可以在每个显示像素中写入用于显示面板的一个屏幕的显示数据,并可以以预定亮度灰度级执行发光操作。因此,可以优异地显示高清晰和大屏幕尺寸的图像信息,同时抑制显示不均匀性的发生。

[0141] < 电流驱动装置的第五实施例 >

[0142] 图 9 表示根据本发明的电流驱动装置的第五实施例的基本结构图。这里,相同或等效的参考标记表示等效于上述第一到第四实施例中的那些结构,由此简化了或省略了它们的说明。

[0143] 根据本实施例的电流驱动装置可以优选适用于驱动例如简单矩阵型显示面板(见图 2),并且还可以适用于通过输送具有固定电流的电流而执行脉宽调制(PWM)驱动模式而显示所希望的图像的驱动模式,并根据从每个输出端子到每个显示元件(负载)设置输送时间(脉宽)。

[0144] 根据本实施例的电流驱动装置具有多个半导体芯片,并包括作为一组相同的电路结构,其例如包括:根据第四实施例所述的预定数量的输出端子、根据输入端设置的电流存储电路、移位寄存器和开关电路,并具有以下结构:每个单输入电流存储电路提供给整个电路结构的输入部分。结果是,可以在各个半导体芯片中并行执行以下操作:对于半导体芯片上的每个输出端子向电流存储电路中读取固定电流。在下列具体例子中,尽管介绍了关于本发明适用于结合第四实施例所述的结构的情况,但是同样可以适用于其它实施例。

[0145] 如图 9 所示,根据本实施例的电流驱动装置包括等效于结合第四实施例所述的结构的电路结构,并具有预定数量的输出端子 Tout;根据输出端子 Tout 设置的多个电流存储电路 30E(电流存储单元 34a 和 34b);移位寄存器 20E(移位寄存器单元 24a 和 24b);多个输入侧开关电路 40E(开关 44a 和 44b);和多个输出侧开关电路 50E。此外,这个装置包括:多个半导体芯片 CP1、CP2、...、CPn,每个半导体芯片具有输入开关电路 60E 和输入电流存储电路 70E,其中输入开关电路 60E 在电路结构的前级上即在向其输送从电流产生电路 10E 输出的操作电流 Ic 的输入部分上、根据来自形成在其上的未示出移位寄存器或控制部分的移位输出执行导通/截止操作,输入电流存储电路 70E 读取和保存从电流产生电路 10E

输出的操作电流 I_c ;和单电流产生电路 10E,向各个半导体芯片 CP1、CP2、...、CPn 共同输送预定的操作电流 I_c 。

[0146] 适用于本实施例的电流产生电路 10E、移位寄存器 20E(移位寄存器单元 24a 和 24b)、电流存储电路 30E(电流存储单元 34a 和 34b)、输入侧开关电路 40E(开关 44a 和 44b)和输出侧开关电路 50E 具有等效于上述第四实施例中的结构的结构,由此省略了详细说明。

[0147] 这里,根据每个半导体芯片 CP1、CP2、...、CPn 设置的输入开关电路 60E 根据从未示出的移位寄存器(或控制部分)顺序输出的移位输出(开关变换信号)执行导通操作,设置从电流产生电路 10E 输出的操作电流 I_c 为写状态以便将这个电流馈送给每个半导体芯片 CP1、CP2、...、CPn,并按照操作电流 I_c 被提取到输入电流存储电路 70E 中并保存在其中的方式进行控制。

[0148] 输入电流存储电路 70E 具有等效于上述第一实施例中的电流存储电路的结构,以输入开关电路 60E 进入导通状态的预定定时读取从电流产生电路 10E 输出的操作电流 I_c ,保存相应的电压分量,并根据从未示出的控制部分输出的输出起动信号,经过每个半导体芯片中的输入侧开关电路 40E(开关 44a 和 44b 中的任何一个)向电流存储电路 30E(电流存储电路 34a 和 34b 中的任何一个)输出基于保存的电压分量的操作电流 I_c 。

[0149] 在具有这种结构的电流驱动装置中,从电流产生电路 10E 输出的具有预定电流值的操作电流 I_c 共同输送给每个半导体芯片 CP1、CP2、...、CPn,以预定定时经过根据每个半导体芯片 CP1、CP2、...、CPn 设置的输入开关电路 60E 将其顺序被读取到输入电流存储电路 70E 中,并保存相应的电压分量。

[0150] 在第一操作周期中,基于被保存在输入电流存储电路 70E 中的电压分量的电流经过每个半导体芯片 CP1、CP2、...、CPn 的输入侧开关电路 40E 中的一个开关(例如第一开关 44a)共同地被输送给电流存储电路 30E 的一个存储单元(例如第一电流存储单元 34a),并保存相应的电压分量。此时,基于已经被保存在电流存储电路 30E 的另一个存储单元(例如第二电流存储单元 34b)中的电压分量的电流作为驱动电流 I_{dv} 被同时输出到各个输出端子 T_{out} 。

[0151] 接着,利用完成第一操作周期之后的预定定时,从电流产生电路 10E 输出的操作电流 I_c 以预定定时经过根据每个半导体芯片 CP1、CP2、...、CPn 设置的输入开关电路 60E 再次被连续读取到输入电流存储电路 70E 中并保存在其中。

[0152] 然后,完成第一操作周期之后,在停止向输入电流存储电路 70E 读取和保存操作电流 I_c 的操作之后设置的第二操作周期中,像上述第一操作周期一样,基于被保存在输入电流存储电路 70E 中的电压分量的电流经过每个半导体芯片 CP1、CP2、...、CPn 的输入侧开关电路 40E 中的另一开关(例如开关 44b)并行地被输送给电流存储电路 30E 中的另一个存储单元(例如电流存储单元 34b),并保存相应的电压分量。此外,此时,基于被保存在电流存储电路 30E 的一个存储单元(例如电流存储单元 34a)中的电压分量的电流作为驱动电流 I_{dv} 被同时输出到各个输出端子 T_{out} 。

[0153] 通过根据预定操作周期重复设置这种串行操作周期,交替和连续地执行以下操作:在输入部分的输入电流存储电路 70E 中顺序保存从电流产生电路 10C 输出的操作电流 I_c ,将其输送给后级上的电流存储电路 30E 并将其读取到电流存储电路 30E 的一个存储单

元中;和将保存在另一存储单元中的电流作为驱动电流同时输出到各个输出端子 Tout。

[0154] 因此,根据本实施例的电流驱动装置,从单电流产生电路输出的电流顺序被读取到根据每个半导体芯片设置的输入电流存储电路中,然后被并行地读取和保存在根据每个半导体芯片中的每个输出端子设置的后级上的电流存储电路中,并且以预定定时集中地输出它。结果是,可以抑制各个输出端子之间的驱动电流的不均匀性,并且可以在各个半导体芯片之间并行地执行向对应每个半导体芯片的输出端子的电流存储电路中读取电流的操作。因此,可以延长在每个电流存储电路中读取和保存电流所需的时间,由此可以稳定地执行电流存储单元中的保存操作。

[0155] 这里,在本实施例中,由根据每个半导体芯片 CP1、CP2、...、CPn 设置的输入电流存储电路 70E 读取和保存的操作电流 Ic 被顺序读取和保存到在各个半导体芯片 CP1、CP2、...、CPn 中设置的多个电流存储电路 30E 中,并且以预定定时同时从各个输出端子 Tout 输出它。经过每个输出端子 Tout 输送给每个负载的驱动电流 Idv 变为以每个定时具有相同电流值的恒定电流。此外,为了通过使用根据本实施例的电流驱动装置执行脉宽调制 (PWM) 的驱动,例如,如图 9 所示,通过添加 PWM 控制电路 65E,其中利用该 PWM 控制电路在每个输出端子 Tout 和显示元件(负载)之间输送显示数据 IN 以及根据每个显示数据控制将要施加于每个负载的施加时间,可以使每个负载通过脉宽调制 (PWM) 操作。这个 PWM 控制电路 65E 可以整体地形成在每个半导体芯片 CP1、CP2、...、CPn 中,或者它可以形成在不同于上述各个半导体芯片的半导体芯片中,以便与上述各个半导体芯片 CP1、CP2、...、CPn 电连接。

[0156] 就是说,在下述简单矩阵型显示面板(见图 20)中,通过对每个行顺序重复以下操作:在预定显示周期中,相对于发光元件(负载)输送具有均匀电流特性并由恒定电流构成的发光驱动电流(驱动电流),其中所述恒定电流根据来自构成数据驱动器的驱动芯片(半导体芯片)的所有各个输出端子的每个显示数据设定为输送时间(脉宽),对于显示面板的一个屏幕的显示数据可以被吸入每个显示像素中,并且可以以预定亮度灰度级执行发光操作。这样,可以优异地显示所希望的图像信息,同时抑制显示不均匀性的发生。

[0157] < 电流驱动装置的第六实施例 >

[0158] 图 10 表示根据本发明的电流驱动装置的第六实施例的基本结构图。这里,相同或等效的参考标记表示等效于上述第一到第五实施例中的那些结构,由此简化了或省略了它们的说明。

[0159] 在结合上述第五实施例所述的结构中,根据第六实施例的电流驱动装置具有如下结构:根据每个半导体芯片设置的输入电流存储电路具有并联设置的一对电流存储单元。在下列具体例子中,尽管将介绍关于本发明适用于结合上述第五实施例所述的结构的情况,但是同样也适用于任何其它实施例。

[0160] 具体而言,如图 10 所示,在第五实施例的结构(见图 9)中,根据本实施例的电流驱动装置具有如下结构:在每个半导体芯片 CP1、CP2、...、CPn 的输入部分设置的输入电流存储电路 70F 包括彼此并联设置的一对电流存储单元 71a 和 71b,用于选择地连接电流存储电路 71a 和 71b 之一的单独开关电路 60F 和 80F 设置在输入电流存储电路 70F 的输入侧和输出侧。适用于本实施例的任何其它结构具有等效于上述第五实施例中的结构,由此省略了详细的结构。

[0161] 在具有这种结构的电流驱动装置中,从电流产生电路 10F 输出的操作电流 Ic 被

共同地输送给各个半导体芯片 CP1、CP2、...、CPn,并且将其施加于在每个半导体芯片 CP1、CP2、...、CPn 的输入部分设置的开关电路 60F 和 80F。结果是,可以交替地和连续地并行执行以下操作:顺序将操作电流 I_c 读取到电流存储电路 70F 的一对电流存储单元 71a 和 72b 之一中并保存相应地电压分量;和向后级上的多个电流存储电路 30F 输送基于已经被保存在另一侧上的电压分量的操作电流 I_c 。

[0162] 在后级上的多个电流存储电路 30F 中,可以交替地和连续地并行执行以下操作:以预定定时将从输入电流存储电路 70F 馈送的操作电流 I_c 顺序读取到电流存储单元 35a 和 35b 之一中;和经过输出端子集中输出基于被保存在另一侧上的电压分量的电流。

[0163] 因此,根据本实施例的电流驱动装置,在从单电流产生电路输出的电流顺序被写入根据每个半导体芯片设置的输入电流存储电路的一个输入电流存储单元中的状态下,被保存在另一输入电流存储电路中的电流被输送、读取和保存在根据每个输出端子设置的电流存储单元中。因此,可以延长在每个输入电流存储单元中读取和保存电流所需的时间,并且可以稳定地进行输入电流存储单元中的保存操作。此外,由于可以减少或消除向每个半导体芯片写电流的操作的等待时间,因此可以延长向负载输送驱动电流的时间,由此可以精确地控制驱动状态。

[0164] 在本实施例中,像上述第五实施例一样,经过每个输出端子 Tout 输送给每个负载的驱动电流 I_{dv} 变为以每个定时具有相同电流值的恒定电流。此外,像第五实施例一样,通过提供 PWM 控制电路 60F、施加脉宽调制 (PWM) 驱动模式和调整向每个负载输送恒定电流的输送时间(脉宽),每个负载可以在所希望的状态下工作。

[0165] < 电流驱动装置的第七实施例 >

[0166] 图 11 表示根据本发明的电流驱动装置的第七实施例的基本结构图。这里,相同或等效的参考标记表示等效于上述第一到第六实施例中的那些结构,由此简化了或省略了它们的说明。

[0167] 根据第七实施例的电流驱动装置具有如下结构:在根据参考电流设置的多个参考电流存储单元中单独保存从单参考电流产生电路输送的多个参考电流,该单参考电流产生电路包括多个参考电流产生单元,该多个参考电流产生单元产生和输出具有设置成具有彼此不同的加权值的电流的参考电流,并且基于预定数量的数字输入信号顺序产生根据负载驱动状态的预定电流。

[0168] 如图 11 所示,根据本实施例的电流驱动装置包括:参考电流产生电路(参考电流产生电路)10G,包括单独产生和输出参考电流 I_1 、 I_2 、 I_4 和 I_8 的四个参考电流产生单元 11a-11d,这些参考电流 I_1 、 I_2 、 I_4 和 I_8 被设置了例如 1 : 2 : 4 : 8 的加权值;移位寄存器 SFR,设置向参考电流存储电路 90G 并行地集中地输送从参考电流产生电路 10G 馈送的各个参考电流 I_1 、 I_2 、 I_4 和 I_8 的定时;电流存储电路 90G,每个电流存储电路 90G 具有多个参考电流存储单元 91a-91d,这些参考电流存储单元 91a-91d 独立地读取和保存从参考电流产生电路 10G 输送的参考电流 I_1 、 I_2 、 I_4 和 I_8 ;输入侧开关电路 SWA,每个开关电路 SWA 根据开关变换信号(移位输出)SRs 设置的定时控制从参考电流产生电路 10G(参考电流产生单元 11a-11d)向参考电流存储电路 90G 输送参考电流 I_1 、 I_2 、 I_4 和 I_8 的输送状态,其中开关变换信号 SRs 是以预定定时从移位寄存器 SFR 输出的;输出侧开关电路(灰度级电流产生电路)SWB,每个输出侧开关电路在构成参考电流存储电路 90G 的参考电流存储单元

90a-90d 中选择任意参考电流存储单元, 合并 (相加) 被保存在被选参考电流存储单元中的参考电流并产生具有对应负载驱动状态的预定电流值的电流 I_s ; 多个电流存储电路 30G, 们是根据每个输出端子 Tout 设置的, 并且以单独的定时读取和保存由输出侧开关电路 SWB 产生的电流 I_s ; 和多个开关电路 40G, 们是根据电流存储电路 30G 设置的, 并根据由未示出的移位寄存器 (具体而言, 这等效于图 1 中所示的移位寄存器) 设置的定时控制从输出侧开关电路 SWB 到每个电流存储电路 30G 的电流 I_s 的输送状态。

[0169] 在这个实施例中, 具有参考电流产生电路 10G、参考电流存储电路 90G、输入侧开关电路 SWA 和输出侧开关电路 SWB 的结构具有作为电流产生电路的功能, 其中该电流产生电路根据每个负载的驱动状态产生和输出具有预定值的电流 I_s 。具有电流存储电路 30G 和开关电路 40G 的结构具有作为结合前述实施例所述的电流存储电路的功能。

[0170] 这里, 在根据本实施例的电流驱动装置中, 包括预定数量的输出端子 Tout、分别根据输出端子 Tout 设置的电流存储电路 30G、输入侧开关电路 40G、产生输送到电流存储电路 30G 的预定电流 I_s 的参考电流存储电路 90G、以及输入侧和输出侧开关电路 SWA 和 SWB 的结构定义为一组, 每个组形成在每个半导体芯片 CP1、CP2、...、CPn 上。此外, 单参考电流产生电路 10G 是相对于各个组按照以下方式设置的, 其中共同输出从参考电流产生电路 10G 输出的参考电流 I_1 、 I_2 、 I_4 和 I_8 。

[0171] 参考电流产生单元 11a-1d 具有等效于根据前述实施例所述的电流产生电路的电路结构 (见图 2), 并且它可以适用于通过以下方式适当地设计电路结构而获得结构: 其中由参考电流产生单元 11a-11d 产生的参考电流的电流值的比例如为 1 : 2 : 4 : 8。应该指出, 适用于本实施例的移位寄存器 SFR、参考电流存储电路 90G (参考电流存储单元 91a-91d) 和输入侧开关电路 SWA 具有等效于结合前述实施例所述的结构, 由此省略了详细说明。

[0172] 在具有这种结构的电流驱动装置中, 在参考电流产生周期中, 构成参考电流产生电路 10G 的参考电流产生单元 11a-11d 产生和输出参考电流 I_1 、 I_2 、 I_4 和 I_8 , 们的电流值被设置为具有 1 : 2 : 4 : 8 的加权值, 并且从移位寄存器顺序输出的开关变换信号 SRs 顺序施加于每个输入侧开关电路 SWA。结果是, 开关电路 SWA 只在预定周期的不同定时内顺序执行导通操作, 从参考电流产生电路 10G 输出的参考电流 I_1 、 I_2 、 I_4 和 I_8 同时输送给参考电流存储单元 91a-91d, 并且在各个参考电流存储单元中单独保存相应的电压分量。

[0173] 接着, 在电流输出周期中, 完成从移位寄存器 SFR 输出开关变换信号 SRs, 所有输入侧开关电路 SWA 执行截止操作, 并且在所有参考电流存储电路 90G 中保存对应参考电流 I_1 、 I_2 、 I_4 和 I_8 的电压分量。之后, 从未示出的控制部分将输出起动信号 ENs 共同地施加于参考电流存储单元 91a-91d, 并且数字输入信号 IN1-IN4 施加于单独提供给参考电流存储单元 91a-91d 的输出侧开关电路 SWB。结果是, 例如, 只有被施加了高电平数字输入信号 IN1-IN4 的输出侧开关电路 SWB 执行导通操作, 选择地输出基于保存电压分量的参考电流, 并合并 (相加) 这些参考电流。结果是, 产生具有根据数字输入信号 IN1-IN4 的信号大小的电流值的电流 I_s 。

[0174] 接着, 在电流写周期中, 来自未示出的移位寄存器的开关变换信号 SR 顺序输出到开关电路 40G。结果是, 开关电路 40G 只在预定周期中顺序执行导通操作, 经过输出侧开关电路 SWB 从参考电流存储电路 90G 输送的电流 I_s 顺序被输送和读取到电流存储电路 30G

中,并保存相应的电压分量。

[0175] 然后,在驱动电流输出周期,以预定定时从未示出的控制部分向所有电流存储单元 30G 共同地输出起动信号 EN,基于被保存在电流存储电路 30G 中的电压分量的电流经过各个输出端子 Tout 以相同的定时作为驱动电流 Idv 同时输出到各个负载。

[0176] 通过根据预定操作循环重复设置上述参考电流产生周期、电流输出周期、电流写周期和驱动电流输出周期,可以在预定驱动循环中使负载操作。

[0177] 因此,根据本实施例的电流驱动装置,根据预定数量的数字输入信号任意选择多个参考电流存储单元,其中参考电流的电流值被设置为具有彼此不同的加权值,并合并被保存在被选参考电流存储单元中的参考电流。通过这种方式,产生对应负载驱动状态的模拟信号的预定电流,顺序执行在提供在各个输出端子的电流存储电路中保存电流的操作,并且以预定定时将被保存的电流做额外驱动电流同时输送给各个负载。结果是,利用相对简单的装置结构可以使每个负载在对应输入信号的驱动状态下优异地操作。此外,从单电流产生电路输出的具有均匀电流特性的参考电流被共同地输送给根据每个半导体芯片设置的参考电流存储电路,并且基于参考电流产生驱动电流。结果是,可以很好地抑制半导体芯片之间以及提供给每个半导体芯片的输出端子之间的驱动电流的不均匀性。

[0178] 在本实施例中,尽管已经关于结合第一实施例所述的结构用作电流存储电路的情况进行了说明,但是还可以施加提供参考其它实施例所述的多个电流存储单元的结构,和交替地执行以下两种操作:顺序读取和保存从参考电流存储电路输送的电流 Is;和经过输出端子同时输出作为驱动电流的被保存电流。

[0179] 具体而言,在下述显示面板中(见图 15),即使为了实现显示图像品质的高清晰度和/或显示面板的大屏幕而增加显示像素的数量(发光元件;负载)和施加由多个驱动芯片(半导体芯片)构成的数据驱动器,从单参考电流产生电路输出的参考电流可以顺序输送给各个驱动器芯片,根据参考电流可以顺序产生具有很好地对应显示数据(数字输入信号)的电流值的发光驱动电流(模拟信号)并以预定定时同时输送给各个发光元件。因此,可以实现一种显示装置,该显示装置可以很好地抑制各个输出端子之间以及各个驱动器芯片之间的发光驱动电流中的不均匀性,并执行很好地对应显示数据的多灰度级显示,同时抑制显示不均匀性的发生。

[0180] < 电流驱动装置的第八实施例 >

[0181] 图 12 表示根据本发明的电流驱动装置的第八实施例。这里,相同或等效的参考标记表示等效于上述第七实施例中的那些结构,由此简化了或省略了它们的说明。

[0182] 在结合上述第七实施例所述的结构中,根据第八实施例的电流驱动装置构成为根据每个半导体芯片包括:一对参考电流存储电路部分,们包括多个参考电流存储单元,该多个参考电流存储单元读取和保存从参考电流产生电路输出的多个参考电流,并交替地执行以下两种操作:由一侧上的参考电流存储电路部分顺序保存从单参考电流产生电路输送的参考电流;和根据已经被保存的参考电流由另一侧上的参考电流存储电路部分并行地产生根据负载驱动状态的预定电流。

[0183] 如图 12 所示,在结合第七实施例所述的结构中(见图 11),根据本实施例的电流驱动装置具有如下结构:提供给每个半导体芯片 CP1、CP2、...、CPn 的参考电流存储电路 90H 包括彼此并联设置的一对四位参考电流存储电路部分 92a 和 92b(各个参考电流存储电路

部分对应图 11 中所示的参考电流存储电路单元 91a-91d), 以及用于选择地连接到一对四位参考电流存储电路部分 92a 和 92b 之一的独立开关电路 SWA 和 SWB 设置在参考电流存储电路 90H 的输入侧和输出侧。这里, 四位参考电流产生电路 10H 具有例如与图 11 中所示的参考电流产生单元 11a-11d 相同的结构以及具有四组参考电流产生单元的结构, 其中该四组参考电流产生单元产生和输出参考电流 I1、I2、I4 和 I8, 参考电流 I1、I2、I4 和 I8 的电流值设定为具有彼此不同的加权值。应该指出, 适用于本实施例的其它结构具有等效于上述第七实施例所述的结构, 由此省略了详细说明。

[0184] 在具有这种结构的电流驱动装置中, 电流值设置为具有彼此不同的加权值的参考电流 I1、I2、I4 和 I8 从四位电流产生电路 10H 共同地输送给半导体芯片 CP1、CP2、...、CPn, 并且从移位寄存器 SFR 顺序输出的开关变换信号 SRs 顺序施加于输入侧开关电路 SWA。结果是, 参考电流顺序被读取到参考电流存储电路 90H 的一对四位参考电流存储电路部分 92a 和 92b 之一中并单独地保存在其中。此时, 输出起动信号 ENa 和 ENb 从未示出的控制部分共同地施加于另一侧的四位参考电流存储电路, 并且数字输入信号 IN1-IN4 施加于输出侧开关电路 SWB。结果是, 交替地和连续地执行以下操作: 选择输出已经被保存的参考电流 I1、I2、I4 和 I8, 合并 (相加) 它们的电流分量, 电流 Is 具有根据数字输入信号 IN1-IN4 的信号大小的电流值。

[0185] 因此, 根据本实施例的电流驱动装置, 在从单参考电流产生电路输出的具有不同电流值的参考电流顺序被写入根据每个半导体芯片设置的参考电流存储电路的一个四位参考电流存储电路部分中的状态下, 根据被保存在另一个四位参考电流存储电路中的参考电流产生对应数字输入信号的电流, 并且它们被顺序输出到后级上的电流存储单元。结果是, 可以延长在各个参考电流存储电路部分中读取和保存电流所需的时间, 并可以稳定地执行参考电流存储电路部分和总的保存操作。此外, 由于可以减少或消除向各个半导体芯片写入参考电流的操作中的等待时间, 因此可以延长向负载输送驱动电流的输送时间, 由此可以精确地控制驱动状态。

[0186] < 电流驱动装置的第九实施例 >

[0187] 图 13 表示根据本发明的电流驱动装置的第九实施例的基本结构图。这里, 相同或等效的参考标记表示等效于前述实施例中的结构, 由此简化或省略了它们的说明。

[0188] 根据第九实施例的电流驱动装置具有如下结构: 适用于根据前述实施例的电流驱动装置并形成给半导体芯片的结构被分层, 并且提供给上部半导体芯片的多个输出端子连接到多个下部半导体芯片的输入部分。在下列具体例子中, 尽管关于本发明适用于结合上述第八实施例所述的结构的情况进行了说明, 但是同样适用于任何其它实施例。

[0189] 如图 13 所示, 在结合第八实施例所述的结构中 (见图 12), 根据本实施例的电流驱动装置包括: 上部半导体芯片 CP11、CP12、...CPy, 从四位参考电流产生电路 10J 给该上部半导体芯片共同地输送参考电流 I1、I2、I4 和 I8, 这些参考电流 I1、I2、I4 和 I8 的电流值设定为具有彼此不同的加权值; 和下部半导体芯片 CP21、CP22、...CPz, 其具有根据各个上部半导体芯片 CP11、CP12、...CPy 而连接到多个输出端子 T1out 的输入端 T2in 和单独连接到多个负载的输出端子 T2out。

[0190] 这里, 每个上部半导体芯片 CP11、CP12、...CPy 包括: 参考电流存储电路 90J, 其包括一对四位参考电流存储电路部分 93a 和 93b; 和独立开关电路 SWA 和 SWB, 们用于选择地

连接到四位参考电流存储电路部分 93a 和 93b 之一上。交替并行执行以下操作：根据来自移位寄存器 SFR 的移位输出（开关变换信号）Srs，以预定定时向四位参考电流存储电路部分之一（例如第一电路部分 93a）读取和保存从四位参考电流产生电路 10J 馈送的参考电流 I1、I2、I4 和 I8；和选择执行操作，向下部半导体芯片 CP21、CP22、...CPz 输送被保存在另一个四位参考电流存储电路部分（例如第二电路 93b）中的参考电流 I1、I2、I4 和 I8。就是说，半导体芯片 CP11、CP12、...CPy 不包括用于基于输入信号产生具有预定电流值的电流的电流产生电路或后级上的电流存储电路，如图 12 所示，并且半导体芯片 CP11、CP12、...CPy 构成输出被保存的参考电流 I1、I2、I4 和 I8 并经过输出端子 T1out 和输入端 T2out 将它们输送给下部半导体芯片 CP21、CP22、...CPz。

[0191] 例如，像上述第八实施例一样，每个下部半导体芯片 CP21、CP22、...CPz 包括：参考电流存储电路 90K，包括一对四位参考电流存储电路部分 94a 和 94b，该电路部分 94a 和 94b 根据来自未示出的移位寄存器的移位输出（开关变换信号）SRb 以预定定时读取和保存从上部半导体芯片 CP11、CP12、...CPy 馈送的参考电流 I1、I2、I4 和 I8；输入侧开关电路 SWC，用于选择地连接到四位参考电流存储电路部分 94a 和 94b 之一上；输出侧开关电路 SWD，选择被保存在四位参考电流存储电路部分 94a 和 94b 中的任意参考电流并产生具有预定电流值的电流；和电流存储电路 30J 和开关电路 40J，们顺序读取和保存基于数字输入信号 IN1-IN4 产生的预定电流并经过输出端子 T2out 将它们同时输送给各个负载。

[0192] 在具有这种结构的电流驱动装置中，从四位参考电流产生电路 10J 向上部半导体芯片 CP11、CP12、...CPy 共同输送参考电流 I1、I2、I4 和 I8，这些参考电流 I1、I2、I4 和 I8 具有其加权值彼此不同的电流值，并且输入侧开关电路 SWA 转换到构成参考电流存储电路 90J 的一对四位参考电流存储电路部分 93a 和 93b 之一。结果是，参考电流 I1、I2、I4 和 I8 单独地被读取和保存在四位参考电流存储电路部分中，并且根据输出起动信号 Ena 和 ENb 以及从未示出的控制部分输出的选择控制信号 SEL 使输出侧开关电路 SWB 转换到参考电流存储电路 90J 的另一电路部分中。结果是，随着参考电流 I1、I2、I4 和 I8 经过各个输出端子 T1out 到达下部半导体芯片 CP21、CP22、...CPz 的输入端 T2in 而输送已经被保存在另一侧上的参考电流 I1、I2、I4 和 I8。

[0193] 关于馈送给下部半导体芯片 CP21、CP22、...CPz 的参考电流流 I1、I2、I4 和 I8，基于从未示出的移位寄存器顺序输出的移位输出 SRb，输入侧开关电路 SWC 转换到构成参考电流存储电路 90K 的一对四位参考电流存储电路部分 94a 和 94b 之一。结果是，参考电流 I1、I2、I4 和 I8 被单独地读取和保存在四位参考电流存储电路部分中。同时，根据输出起动信号 Enc 和 End 以及数字输入信号 IN1-IN4，输出侧开关电路 SWD 转换到参考电流存储电路 90K 中的另一电路部分，并且选择任意参考电流存储单元。结果是，任意选择和合并已经被保存的参考电流 I1、I2、I4 和 I8，根据负载的驱动状态产生具有预定电流值的电流 Is 并将其输送给后级上的电流存储电路 30J。

[0194] 关于馈送给电流存储电路 30J 的电流 Is，根据来自移位寄存器的移位输出 SR，开关电路 40J 只在预定周期中顺序执行导通操作，经过输出侧开关电路 SWO 从参考电流存储电路 90K 馈送的电流 Is 顺序被写入和保存在各个电流存储单元 30J 中，并且以预定定时从控制部分施加输出起动信号 EN，以便驱动负载。结果是，在相同的定时，将被保存在各个电流存储单元 30J 中的电流作为驱动电流 Idv 经过各个输出端子 T2out 同时输出到各个负

载。

[0195] 因此,根据本实施例的电流驱动装置,各包括电流存储电路的半导体芯片彼此连接,以便具有分层结构,其中电流存储电路具有以预定定时读取预定电流和同时输出它们的功能。因此,通过只给少量的上部半导体芯片输送预定电流或参考电流,将电流或参考电流顺序输送给多个下部半导体芯片,并经过各个输出端子将预定驱动电流集中地输送给多个负载。因此,可以抑制各个半导体芯片之间以及提供给同一半导体芯片的输出端子之间的驱动电流的不均匀性。此外,可以延长在每个参考电流存储电路部分读取和保存预定电流所需的时间,由此可以在参考电流存储电路部分中稳定地进行保存操作。此外,由于可以进一步减少或基本上消除向每个半导体芯片写入参考电流的等待时间,并且可以延长向负载输送驱动电流的输送时间,因此可以精确地控制驱动状态。

[0196] 在本实施例中,由于已经介绍了通过将分层结构施加于上述第八实施例所获得的结构,因此形成在上部半导体芯片 CP11、CP12、...CPy 上的电路结构不同于形成在下部半导体芯片 CP21、CP22、...CPz 上的电路结构。然而,例如,当适用于结合第一实施例或第四实施例所述的结构时,可以采用具有相同电路结构的半导体芯片。

[0197] < 显示装置的实施例 >

[0198] 现在参照附图介绍上述电流驱动装置应用于显示装置的显示驱动电路的情况。

[0199] 图 14 表示根据本发明的显示装置的整体结构的例子的示意方框图,图 15 表示适用于根据本实施例的显示装置的数据驱动器和显示面板的基本结构的方框图,图 16 表示适用于根据本发明的显示装置的扫描驱动器的另一例子的示意结构图。

[0200] 如图 14 所示,根据本例的显示装置 100 包括:显示面板(像素阵列)110,在其中以矩阵形式在多个扫描线 SL 以及设置成彼此平行的电源线 V1 和多个数据线 DL 的交叉部位附近设置下述的像素驱动电路 DC 和由发光元件(光学元件:例如有机 EL 元件 OEL)构成的多个显示像素,如图 15 示意示出的;扫描驱动器(扫描驱动电路)120,连接到扫描线 SL 并以预定定时通过给扫描线 SL 顺序施加高电平扫描信号 Vse1 来控制每行的显示像素组进入被选择状态;数据驱动器(信号驱动电路)130,连接到数据线 DL 并根据显示数据控制向数据线 DL 输送信号电流(灰度级电流 I_{pix})的输送状态;电源驱动器(电源驱动电路)140,连接到与扫描线 SL 平行设置的电源线 VL,并通过给到显示像素组的电源线 Vsc 顺序施加高电平或低电平电源电压 Vsc,使预定信号电流(灰度级电流,驱动电流)根据显示数据流到显示像素组;系统控制器 150,根据从下述显示信号产生电路 160 馈送的定时信号产生和输出扫描控制信号、数据控制信号和电源控制信号,这些信号控制至少扫描驱动器 120、数据驱动器 130 和电源驱动器 140 的操作状态;和显示信号产生电路 160,根据从显示装置 100 外部馈送的视频信号产生显示数据并将其输送给数据驱动器 130,产生或提取用于在显示面板 110 上显示显示数据图像的定时信号并将其输送给系统控制器 150。

[0201] 下面将介绍每个上述结构。

[0202] (显示面板)

[0203] 如图 15 所示,以矩阵形式设置在显示面板上的每个显示像素具有:像素驱动电路 DC,其根据从扫描驱动器 120 向扫描线 SL 施加的扫描信号 Vse1、从数据驱动器 130 输送给数据线 DL 的信号电流以及从电源驱动器 140 施加于电源线 VL 的电源电压 Vsc,控制向显示像素的下述写操作和发光元件的发光操作;和发光元件(有机 EL 元件 OEL),根据输送给它

的驱动电流的电流值控制它的发光亮度。

[0204] 像素驱动电路 DC 一般具有以下功能：根据扫描信号控制显示像素的选择 / 非选择状态，根据在选择状态中的显示数据读取灰度级电流，和根据在非选择状态下的保存电压电平施加驱动电流和保持发光元件在预定周期内发光操作。

[0205] 下面将介绍像素驱动电路的具体电路例子或电路操作。而且，在根据本发明的显示装置中，作为由像素驱动电路进行发光控制的发光元件，不限于有机 EL 元件，还可以很好地适用于自发光型发光元件（光学元件），如无机 EL 元件或发光二极管。

[0206] （扫描驱动器）

[0207] 根据从系统控制器 150 输送的扫描控制信号通过给各个扫描线 S1 施加高电平扫描信号 Vsel，扫描驱动器 120 进行控制，以便根据从数据驱动器 130 经过数据线 DL 输送给显示像素的显示数据写入灰度级电流 I_{pix} ，其中该显示像素处于选择状态。

[0208] 具体而言，如图 15 所示，扫描驱动器 120 包括根据各个扫描线 S1 而在多级移位寄存器和缓冲器上的移位块 SB1、SB2、...SBn，基于从系统控制器馈送的（扫描起动信号 SSTR、扫描时钟信号 SCLK 等）扫描控制信号由移位寄存器产生的顺序从显示面板 110 的上部偏移到其下部而产生的移位输出经过缓冲器施加于各个扫描线 SL，并作为具有预定电压电平（高电平）的扫描信号 Vsel。

[0209] （数据驱动器）

[0210] 数据驱动器 130 根据从系统控制器 150 馈送的各种数据控制信号（数据起动信号 OE、数据锁存信号 STB、采样起动信号 STR、移位时钟信号 CLK 等），以预定定时读取和保存从显示信号产生电路 160 输送的显示数据，将对应显示数据的灰度级电压（数字输入信号）转换成电流分量，并将其作为灰度级电流 I_{pix} （模拟输出信号）以预定定时输送给各个数据线 DL。

[0211] 具体而言，结合第一到第四或者第七到第九实施例所述的电流驱动装置的任何结构都可适用于数据驱动器 130。

[0212] 具体地说，在采用结合第一到第四实施例所述的电流驱动装置的情况下，基于例如在视频信号由显示信号产生电路产生的数字信号的显示数据，根据发光元件的亮度灰度级在单电流产生电路中产生预定电流，并且这些电流顺序被读取和保存在各个电流存储电路中，该各个电流存储电路对应提供给各个驱动器芯片的多个输出端子。此后，以预定定时经过各个输出端子将保存的电流作为灰度级电流（驱动电流）同时输出到提供给显示面板的各个数据线。

[0213] 另外，在采用结合第七到第九实施例所述的电流驱动装置的情况下，由单参考电流产生电路产生的具有预先加权的电流值的多个参考电流单独地被读取和保存在提供给各个驱动器芯片的参考电流存储电路中，并且经过各个输出端子将通过根据由数字信号构成的显示数据选择和合并任意参考电流而获得的电流作为对应发光元件的亮度灰度级的灰度级电流（驱动电流）同时输出到提供给显示面板的各个数据线。

[0214] 在根据前述每个实施例的电流驱动装置中，由于向数据线输送作为灰度级电流的具有负极性的电流分量，因此对应灰度级电流的电流流动，以便从数据线（显示面板）一侧经过输出端子在数据驱动器（电流驱动装置）方向被引出。因此，根据本实施例的显示装置可以很好地适用于具有如下结构的显示面板：给设置了发光元件的每个显示像素提供下

述电流写型像素驱动电路。

[0215] (系统控制器)

[0216] 系统控制器 150 通过向扫描驱动器 120、数据驱动器 130 和电源驱动器 140 分别输出控制工作状态的扫描控制信号和数据控制信号(上述扫描移位起动信号 SSTR 或扫描时钟信号 SCLK、移位起动信号 STR 或移位时钟信号 CLK、锁存信号 STB、输出起动信号 OE 和其它信号)而以预定定时操作每个驱动器,使它产生和输出扫描信号 V_{sel} 、灰度级电流 I_{pix} 、电源电压 V_{sc} ,在下述驱动电路中执行驱动控制操作,并且根据预定视频信号控制显示面板 110 以显示图像信息。系统控制器 150 构成在涉及每个前述实施例的电流驱动装置中所述的控制部分。

[0217] (电源驱动器)

[0218] 与根据系统控制器 150 馈送的电源控制信号而由扫描驱动器 120 将每行的显示像素组设定为选择状态的定时同步,通过向电源线 VL 施加低电平电源电压 V_{sc1} (例如等于或低于地电位的电压电平),电源驱动器 140 从电源线 VL 经过显示像素(像素驱动电路)在数据驱动器 130 方向引出对应基于显示数据的灰度级电流 I_{pix} 的写电流(汲入电流)。此外,与由扫描驱动器 120 将每行的显示像素组设定为非选择状态的定时同步,通过给电源线 VL 施加高电平电源电压 V_{sch} ,电源驱动器 140 使对应基于显示数据的灰度级电流 I_{pix} 的驱动电流从电源线 VL 经过显示像素(像素驱动电路)流进有机 EL 元件 OEL 方向。

[0219] 如图 15 所示,电源驱动器 140 一般包括类似于上述驱动器 120 的移位块 SB1、SB2、...SBn 的多级电压移位块 VSB1、VSB2、...VSBn,们根据每个电源线 VL 而由移位寄存器和缓冲器构成。经过缓冲器向各个电源线 VL 施加作为具有预定电压电平(在由扫描驱动器设定的选择状态下的低电平和在由扫描驱动器设定的非选择状态下的高电平)的电源电压 V_{sc1} 和 V_{sch} 的移位输出,该移位输出是基于电源控制信号(电源起动信号 VSTR、电源时钟信号 VCLK 和其它信号)与从系统控制器馈送的扫描控制信号同步地产生的同时顺序从显示面板的上部向其下部偏移。

[0220] (显示信号产生电路)

[0221] 显示信号产生电路 160 从例如从显示装置外部输送的视频信号中提取亮度灰度级信号分量,并将其作为显示面板 110 的每行的显示数据输送给数据驱动器 130。在视频信号包括定时信号分量的情况下,其中该定时信号分量规定如 TV 无线电广播信号的图像信息的显示定时,显示信号产生电路 160 可具有提取定时信号分量并将其输送给系统控制器 150 的功能以及提取亮度灰度级信号分量的功能。在这种情况下,系统控制器 150 根据从显示信号产生电路 160 馈送的定时信号产生输送给扫描驱动器 120、数据驱动器 130 和电源驱动器 140 的扫描控制信号、数据控制信号和电源控制信号。

[0222] 在本实施例中,如图 14 和 15 所示,作为固定于显示面板 110 周围的驱动器组件,已经介绍了单独设置数据驱动器 130 和电源驱动器 140 的结构,但是本发明不限于此。如上所述,由于扫描驱动器 120 和电源驱动器 140 根据等效控制信号(扫描控制信号和电源控制信号)工作,其中对于这些控制信号定时是同步的,例如可以采用如下结构:扫描驱动器 120A 具有与扫描信号的产生和输出定时同步地输送电源电压 V_{sc} 的功能,如图 16 所示。根据这种结构,可以简化外围电路的结构。

[0223] (显示像素:像素驱动电路)

[0224] 现在结合附图介绍适用于上述显示面板的像素驱动电路的具体例子。

[0225] 首先,将介绍可适用于根据本实施例的显示装置的像素驱动电路的基本结构及其操作。

[0226] 图 17 表示可适用于根据本发明的显示装置的像素驱动电路的基本结构的例子的电路结构图,图 18A 和 18B 表示可适用于本实施例的像素驱动电路的基本操作的概念图。图 19 是表示根据本实施例的显示装置中的图像信息的显示定时的时序图。

[0227] 例如,如图 17 所示,像素驱动电路 DCx 包括:NMOS 薄膜晶体管 Tr1,其具有连接到扫描线 SL 的栅极端、连接到电源线 VL 的源极端以及连接到接点 N1 的漏极端;NMOS 薄膜晶体管 Tr2,其具有连接到扫描线 SL 的栅极端、以及分别连接到数据线 DL 和接点 N2 的源极端和漏极端;NMOS 晶体管 Tr3,其具有连接到接点 N1 的栅极端、以及分别连接到电源线 VL 和接点 N2 的源极端和漏极端;和电容器 Cs,连接在接点 N1 和接点 N2 之间并处于垂直于显示面板 110 设置的扫描线 SL 和数据线 DL 的每个交叉部位附近。发光元件(有机 EL 元件 OEL)具有连接到接点 N2 的阳极端和连接到地电位的阴极端。这里,电容器 Cs 可以在薄膜晶体管 Tr3 的栅极和源极之间形成的寄生电容。应该指出,该有机 EL 元件 OEL 用作本例中的发光元件,但是发光元件不限于上述元件。

[0228] 例如,如图 19 所示,通过设置写操作周期(或显示像素的选择周期)和发光操作周期(或显示像素的非选择周期),执行具有这种结构的像素驱动电路中的发光元件(有机 EL 元件)发光驱动控制,其中在上述写操作周期中,选择连接到特定扫描线的显示像素组和在定义为一个循环的一个扫描周期 Tsc 内写入对应显示数据的信号电流并作为信号电压保存这个电流信号;在上述发光操作周期中,根据在写操作周期中写入和保存的信号电压向有机 EL 元件输送根据显示数据的驱动电流,以预定亮度灰度级($T_{sc} = T_{se} + T_{nse}$)执行发光操作。这里,为各个线设置的写操作周期 Tse 设置成在时间上不重叠。

[0229] (写操作周期:选择周期)

[0230] 在用于显示像素的写操作(选择周期 Tse)中,如图 19 所示,高电平扫描信号 Vsel(Vslh)从扫描驱动器 120 施加于特定行(第 i 行)中的扫描线 SL,并且低电平电源电压 Vsc1 从电源驱动器 140 施加于这个行(第 i 行)上的电源线 VL。与这个定时同步地,将对应由数据驱动器 130 读取的行的显示数据的具有负极性的灰度级电流($-I_{pix}$)输送给每个数据线 DL。

[0231] 结果是,构成像素驱动电路 DCx 的薄膜晶体管 Tr1 和 Tr2 执行导通操作,低电平电源电压 Vsc1 施加于接点 N1(即,薄膜晶体管 Tr3 的栅极端和电容器 Cs 的一端),并且执行经过数据线 DL 在具有负极性的灰度级电流($-I_{pix}$)中引出的操作。结果是,具有低于低电平电源电压 Vsc1 的电位的电压电平施加于接点 N2(即,薄膜晶体管 Tr3 的源极端和电容器 Cs 的另一端)。

[0232] 如上所述,在接点 N1 和 N2 之间(在薄膜晶体管的栅极和源极之间)产生电位差使薄膜晶体管 Tr3 执行导通操作,并且,如图 18A 所示,对应灰度级电流 I_{pix} 的写电流 Ia 从电源线 VL 经过薄膜晶体管 Tr3、接点 N2、薄膜晶体管 Tr2 和数据线 DL 向下流到数据驱动器 130。

[0233] 此时,在电容器 Cs 中存储对应应在接点 N1 和 N2 之间(在薄膜晶体管 Tr3 的栅极和源极之间)产生的电位差的电荷,并作为电压分量而保存(充电)它。此外,由于具有等于

或小于地电位的电压电平的电源电压 V_{sc1} 施加于电源线 VL 和写电流 I_a 被控制为流向数据线方向,因此施加于有机 EL 元件 OEL 的阳极端 (接点 N2) 的电位变得低于阴极端 (地电位),反向偏置电压施加于该有机 EL 元件 OEL。因此,驱动电流不流过该有机 EL 元件,并且不执行发光操作。

[0234] (发光操作周期:非选择周期)

[0235] 接下来,在完成写操作周期 (选择周期 T_{se}) 之后的有机 EL 元件的发光操作 (非选择周期 T_{nse}) 中,如图 19 所示,从扫描驱动器 120 将低电平扫描信号 V_{se1} (V_{se11}) 施加于特定行 (第 i 行) 的扫描线 SL,并且从电源驱动器 140 将高电平电源电压 V_{sch} 施加于这个行 (第 i 行) 的电源线 VL。此外,与这个定时同步地,停止由数据驱动器 130 在灰度级电流中引出的操作。

[0236] 结果是,构成像素驱动电路 DCx 的薄膜晶体管 Tr1 和 Tr2 执行截止操作,中断给接点 N1 (即,薄膜晶体管 Tr3 的栅极端和电容器 Cs 的一端) 施加电源电压 V_{sc} ,并且中断由于由数据驱动器 130 在灰度级电流中的引出操作产生的给接点 N2 (薄膜晶体管 Tr3 的源极端和电容器 Cs 的另一端) 施加电压电平。结果是,电容器 Cs 将在上述写操作中存储的电荷保存下来。

[0237] 如上所述,电容器 Cs 在写操作中保存电荷电压,并由此保存接点 N1 和 N2 之间 (薄膜晶体管 Tr3 的栅极和源极之间) 的电位差,薄膜晶体管 Tr3 保持在导通状态。此外,由于具有高于地电位的电压电平的电源电压 V_{sch} 施加于电源线 VL,因此施加于有机 EL 元件 OEL 的阳极端 (接点 N2) 的电位变得高于阴极端 (地电位)。

[0238] 因此,如图 18B 所示,预定驱动电流 I_b 从电源线 VL 经过薄膜晶体管 Tr3 和接点 N2 在正向偏置方向流过有机 EL 元件 OEL,并且有机 EL 元件 OEL 发光。这里,由于由电容器 Cs 保存的电位差 (电荷电压) 对应使对应灰度级电流 I_{pix} 的写电流 I_a 流进薄膜晶体管 Tr3 时的电位差,因此流过有机 EL 元件 OEL 的驱动电流具有等于写电流 I_a 的电流值。结果是,在选择周期 T_{se} 之后的非选择周期 T_{nse} 中,根据与选择周期 T_{se} 中写入的显示数据 (灰度级电流) 相对应的电压分量通过薄膜晶体管 Tr3 连续输送驱动电流。有机 EL 元件 OEL 连续操作,以对应显示数据的亮度灰度级发光。

[0239] 如图 19 所示,通过对于构成显示面板的所有线相对于显示像素组顺序重复执行上述操作串,写入用于显示面板的一个屏幕的显示数据,以预定亮度灰度级发光,并且显示所希望的图像信息。

[0240] 尽管不特别限制适用于根据本实施例的像素驱动电路的薄膜晶体管 Tr1-Tr3,但是所有薄膜晶体管 Tr1-Tr3 可以由 n 沟道型晶体管构成,因此可以很好地采用 n 沟道型非晶硅 TFT。在这种情况下,可通过采用已经确立的制造技术来相对便宜地制造具有稳定驱动特性的像素驱动电路。

[0241] 此外,根据具有上述电路结构的像素驱动电路,即使薄膜晶体管 Tr3 或发光元件的特性由于老化变化而退化,被保存在电容器 Cs 中的电位差 (电荷电压) 变为使对应灰度级电流 I_{pix} 的写电流 I_a 通过薄膜晶体管 Tr3 所需的电位差。因此,向下流过有机 EL 元件 OEL 的驱动电流 I_b 保持在等效于写电流 I_a 的电流值。因此,可以抑制显示状态的退化例如由于老化变化产生显示不均匀性,由此保持优异的显示状态。

[0242] 图 20 表示根据本发明的显示装置的另一实施例的基本结构的示意方框图。

[0243] 在上述实施例中,尽管已经介绍了采用包括用于显示面板的每个显示像素的像素驱动电路的每个有源矩阵型驱动模式的显示装置(显示面板),本发明不限于此。如图 20 所示,无需说明,还可以很好地使用采用简单矩阵(无源矩阵)型显示面板的显示装置,例如有机 EL 元件 OEL 或发光二极管 LED,该发光二极管 LED 的阳极和阴极分别在从数据驱动器 130B 伸出的数据线 DL 和从扫描驱动器 120B 伸出的扫描线 SL 的交叉部位附近连接到扫描线和数据线。应该指出,在图 20 中,发光二极管 LED 用作发光元件。在这种情况下,由于可以通过给每个发光元件单独输送具有对应显示数据的预定电流值的发光驱动电流来执行灰度级控制,因此可以实现优异的多级灰度级显示,同时提高了图像信息的显示速度。

[0244] 此外,在采用图 20 中所示的简单矩阵型显示面板的显示装置中,可以采用结合第一到第九实施例所述的电流驱动装置的任何一种结构作为数据驱动器 130B。

[0245] 具体而言,在单电流产生电路中,产生具有预定固定电流值的电流,因此这些电流被读取和保存在根据各个驱动器芯片的多个输出端子设置的各个电流存储电路中,并且通过施加公知的脉宽调制(PWM)驱动模式,根据由数字信号构成的显示数据在单独的输送时间(脉宽)中、在预定显示周期中,经过各个输出端子将保存的电流同时输送给设置在显示面板中的各个数据线。结果是,由于可以使每个发光元件以对应显示数据的预定亮度灰度级进行发光操作,因此可以很好地在多个灰度级中显示图像信息。

[0246] 在该显示装置的前述实施例中,尽管已经关于包括作为被包含在显示面板的每个显示像素中的像素驱动电路的三个薄膜晶体管的电路结构进行了说明,但是本发明不限于这个实施例,可以采用包括例如四个薄膜晶体管的电路结构。

[0247] 而且,可以采用任何其它电路结构,只要它是包括图像驱动电路的显示装置即可,其中给该图像驱动电路施加了包括从数据线施加灰度级电流的结构,具有控制给发光元件输送驱动电流的发光控制晶体管和具有控制灰度级电流的写操作的写控制晶体管,在保存对应显示数据的写电流之后根据写电流通过使发光控制晶体管进行导通操作而输送驱动电流,并使发光元件以预定亮度灰度级发光。

[0248] 另外,设置在每个显示像素中的发光元件不特别限制,可以采用上述的有机 EL 元件 OEL 或发光二极管以外的任何其它发光元件,只要它能根据给其输送的发光驱动电流的电流值以预定亮度灰度级执行发光操作即可。

[0249] 尽管前面已经介绍了根据本发明的电流驱动装置适用于显示装置的显示驱动电路的情况,但是根据本发明的电流驱动装置不限于这种显示驱动装置。例如,可以采用包括通过施加电流而驱动的很多元件的电流驱动装置,这些元件例如为通过设置很多发光二极管而形成的印刷头的驱动电路。

[0250] 如上所述,根据本发明的电流驱动装置及其驱动方法,在通过给多个负载如多个设置的发光二极管的每个输送预定驱动电流而使每个负载在预定驱动状态工作,通过单电流产生电路可以产生和输出具有预定电流值的操作电流,们输送给在例如多个半导体芯片上独立形成的多个电流存储电路,并保存相应的电压分量。因此,在各个半导体芯片的各个电流存储电路中保存了从单电流源输送的具有均匀电流特性的电流。因此,可以使用相对简单的装置结构来限制各个半导体芯片之间以及提供给同一半导体芯片的各个输出端子之间的驱动电流的不均匀性。

[0251] 另外,通过给该显示装置的信号驱动电路(数据驱动器)施加根据本发明的电流驱动装置,可以抑制各个驱动器芯片(半导体芯片)之间以及提供给同一驱动器芯片的输出端子之间的驱动电流的不均匀性并限制了显示不均匀性的产生,由此提高了显示图像品质。

[0252] 附加的优点和改型对于本领域技术人员来说是显而易见的。因此,本发明就其广泛的方案而讲不限于这里所示和所述的具体细节和示意实施例。因而,在不脱离由所附权利要求书及其等效形式限定的一般发明概念的精神或范围的情况下可以做出各种改型。

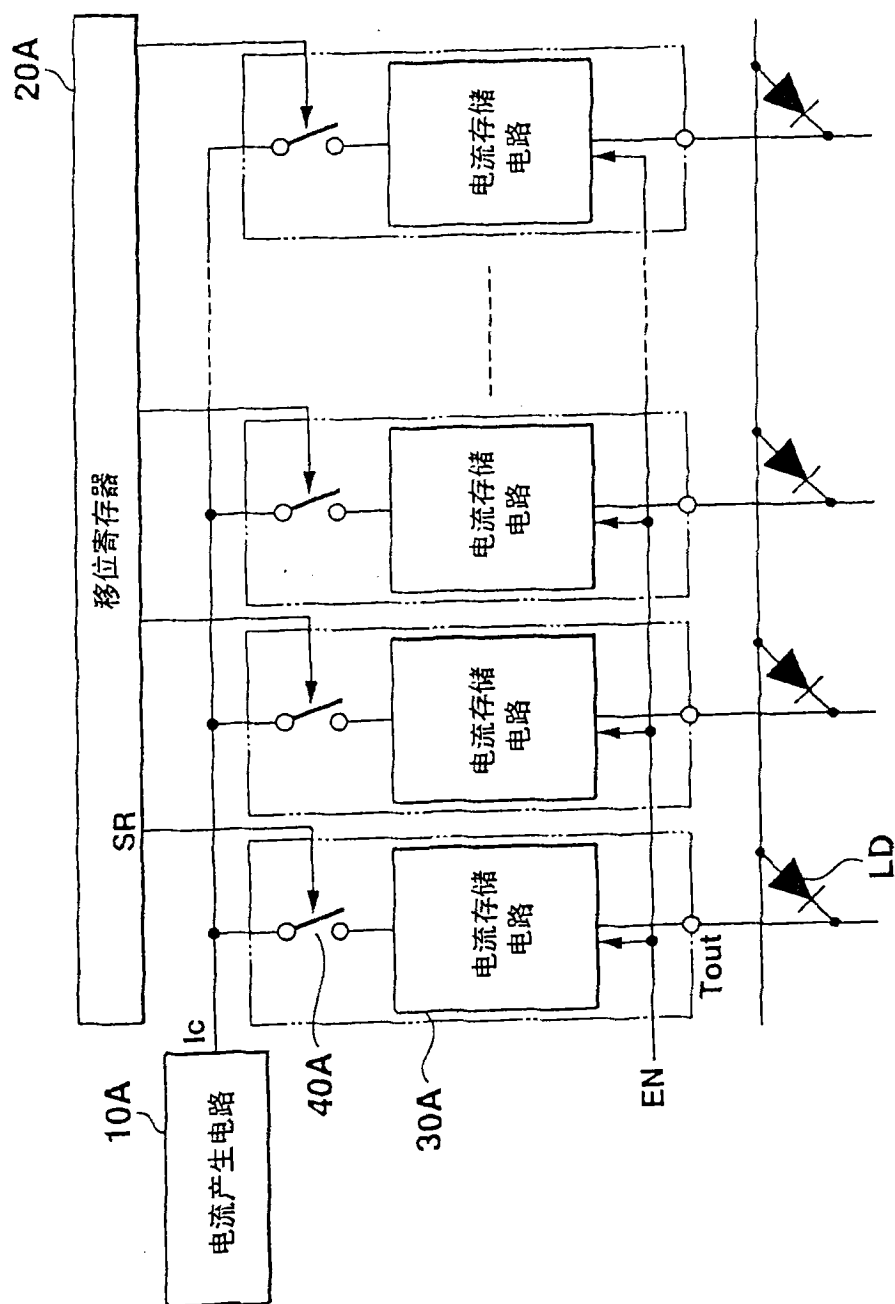


图1

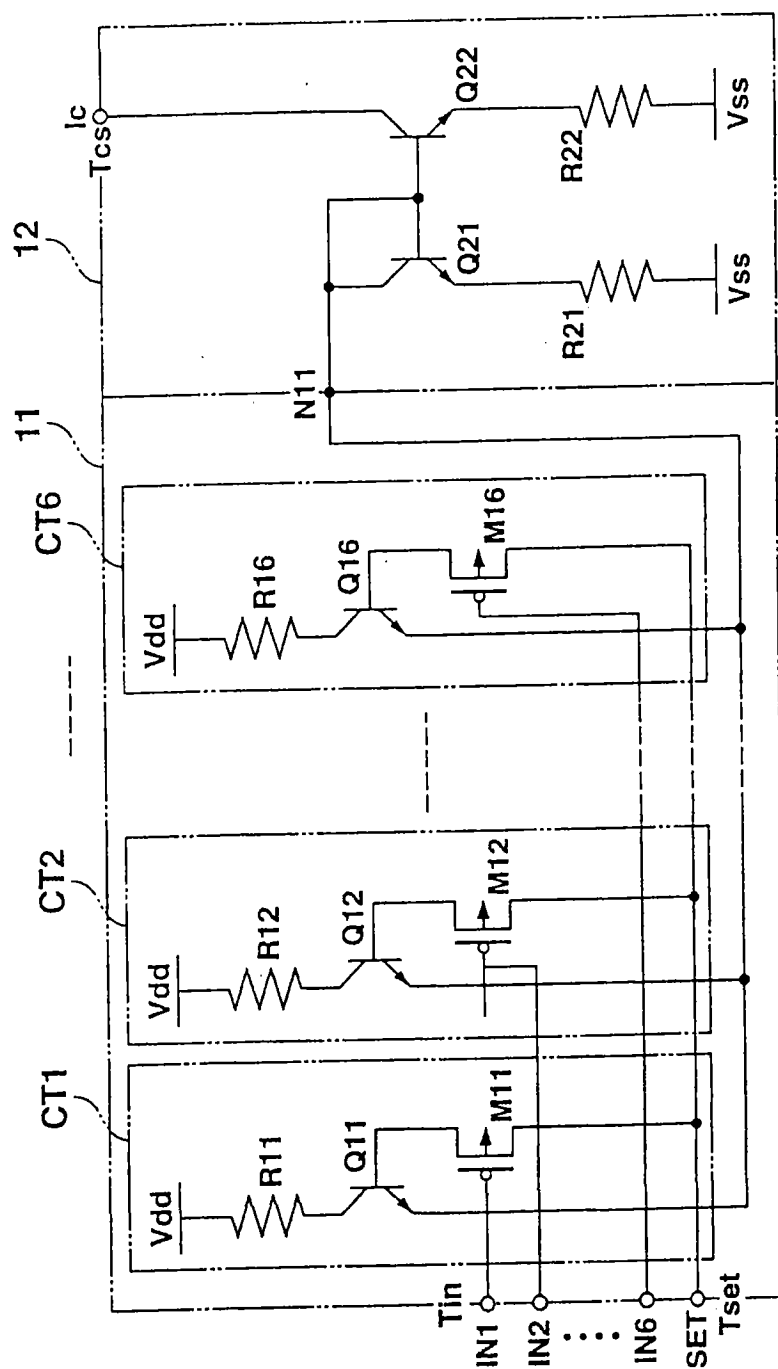


圖 2

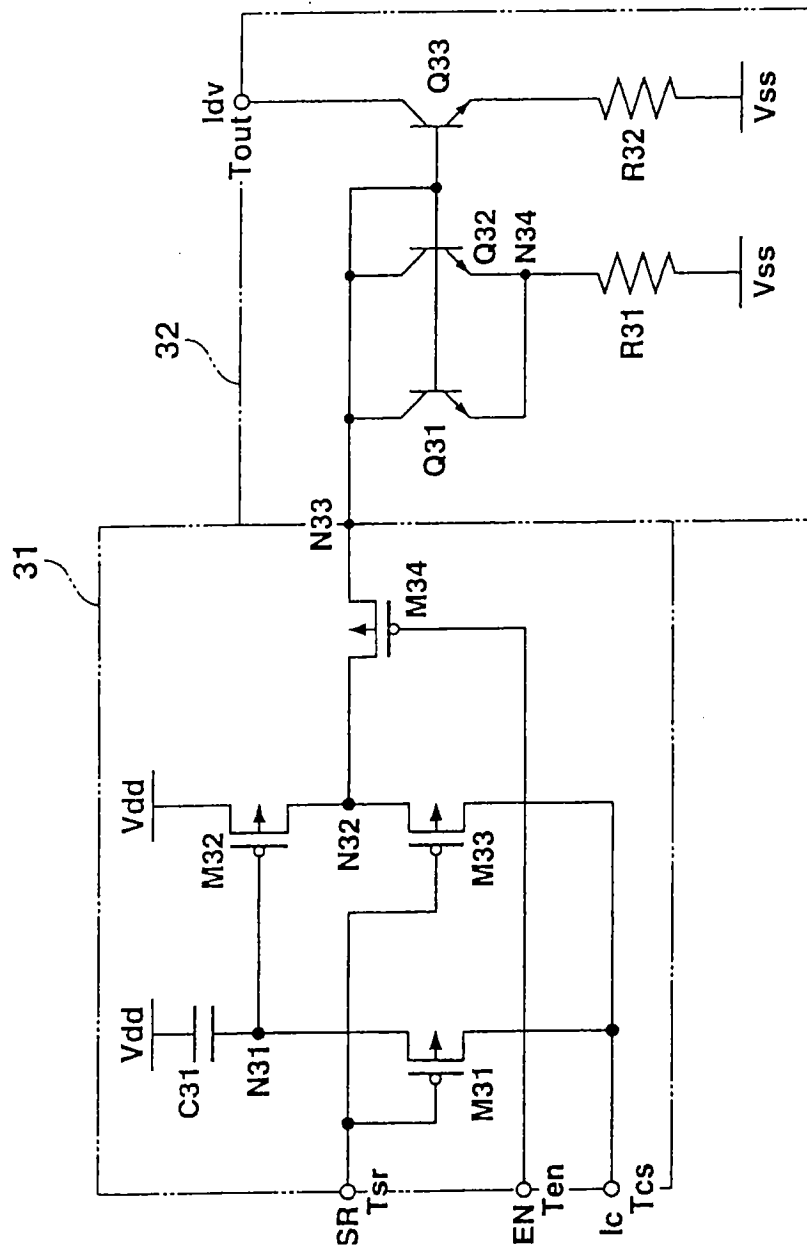


图3

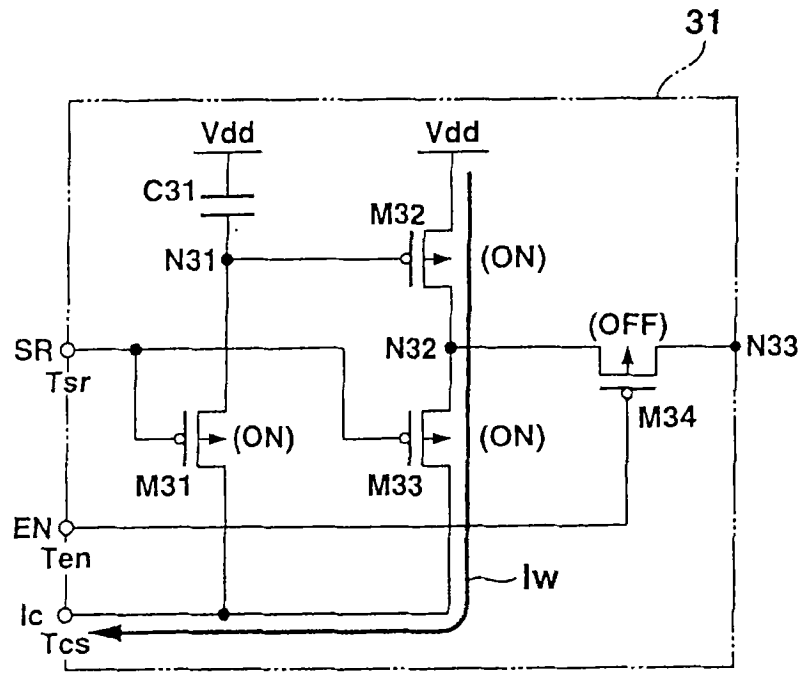


图 4A

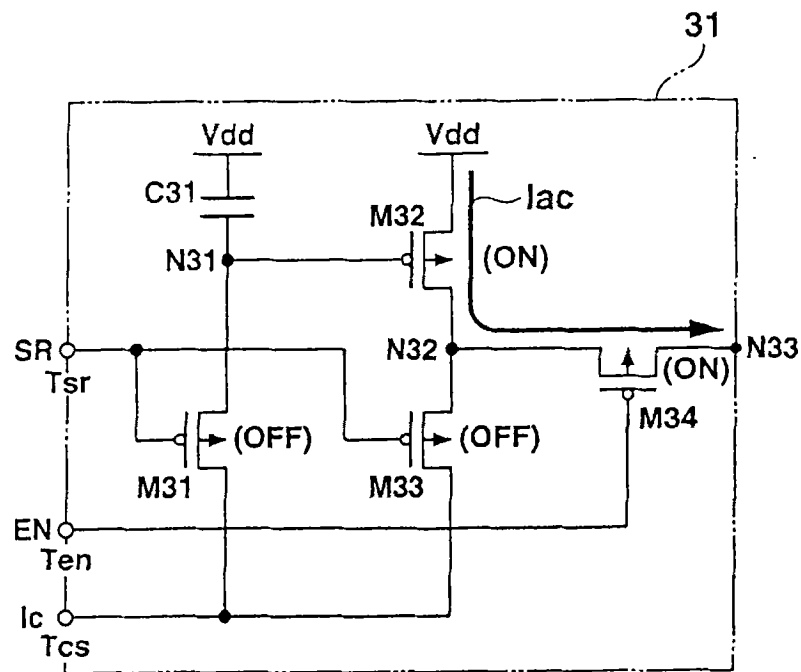


图 4B

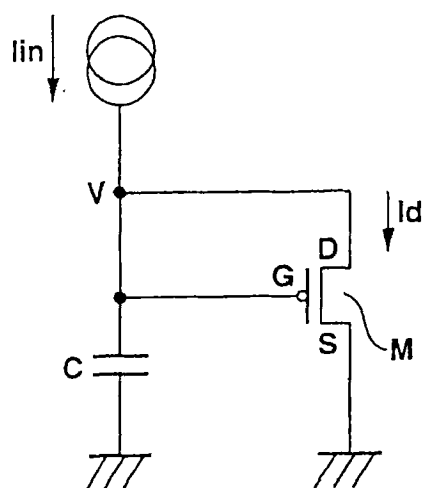


图 5A

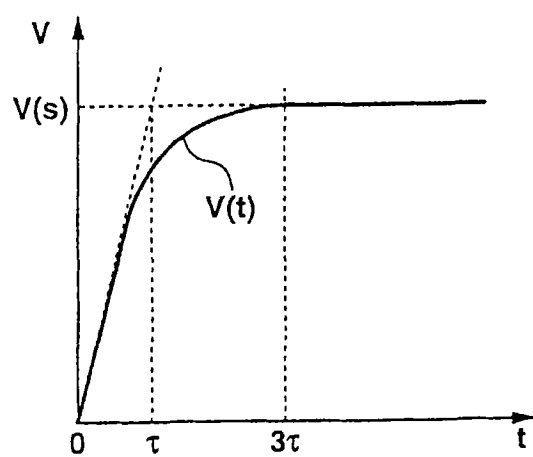
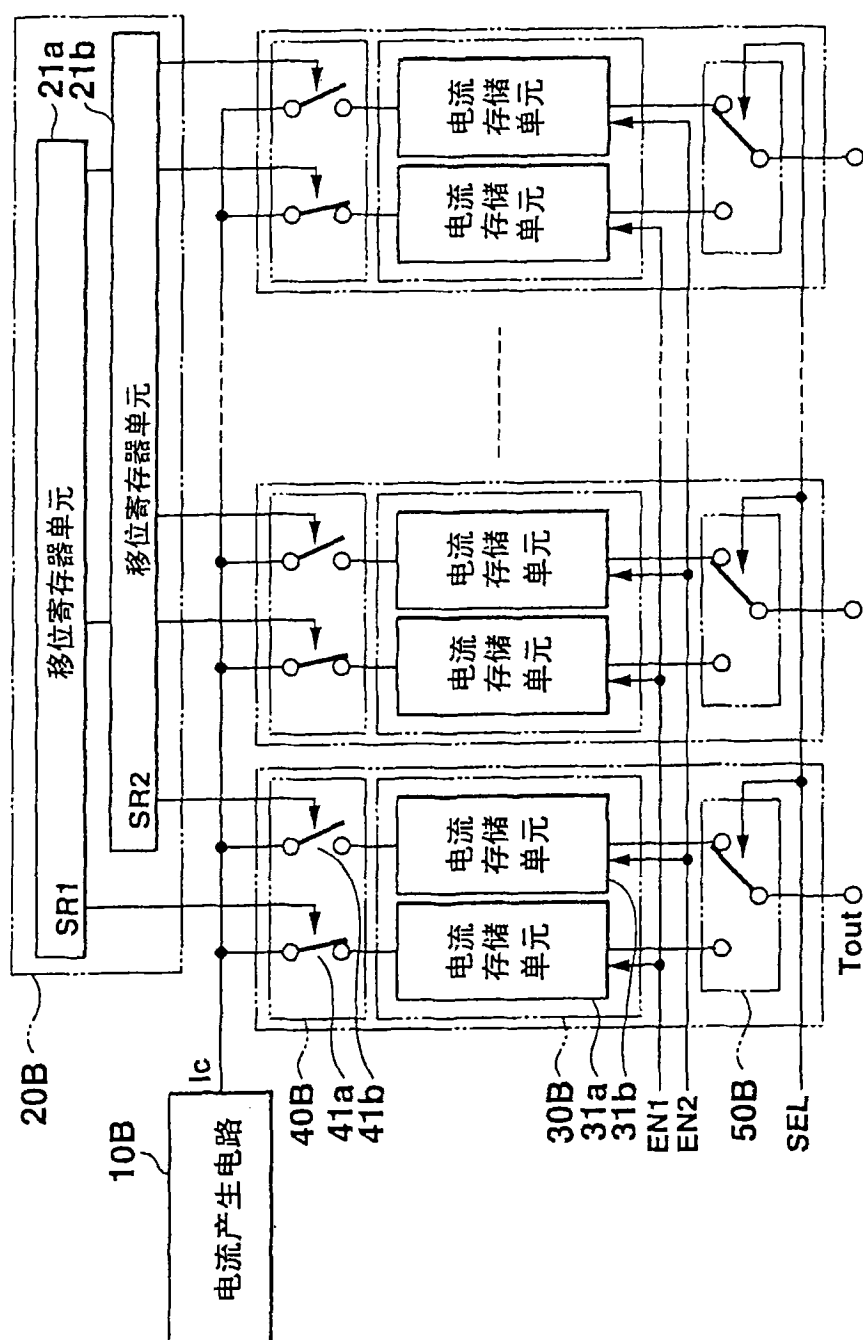


图 5B



九

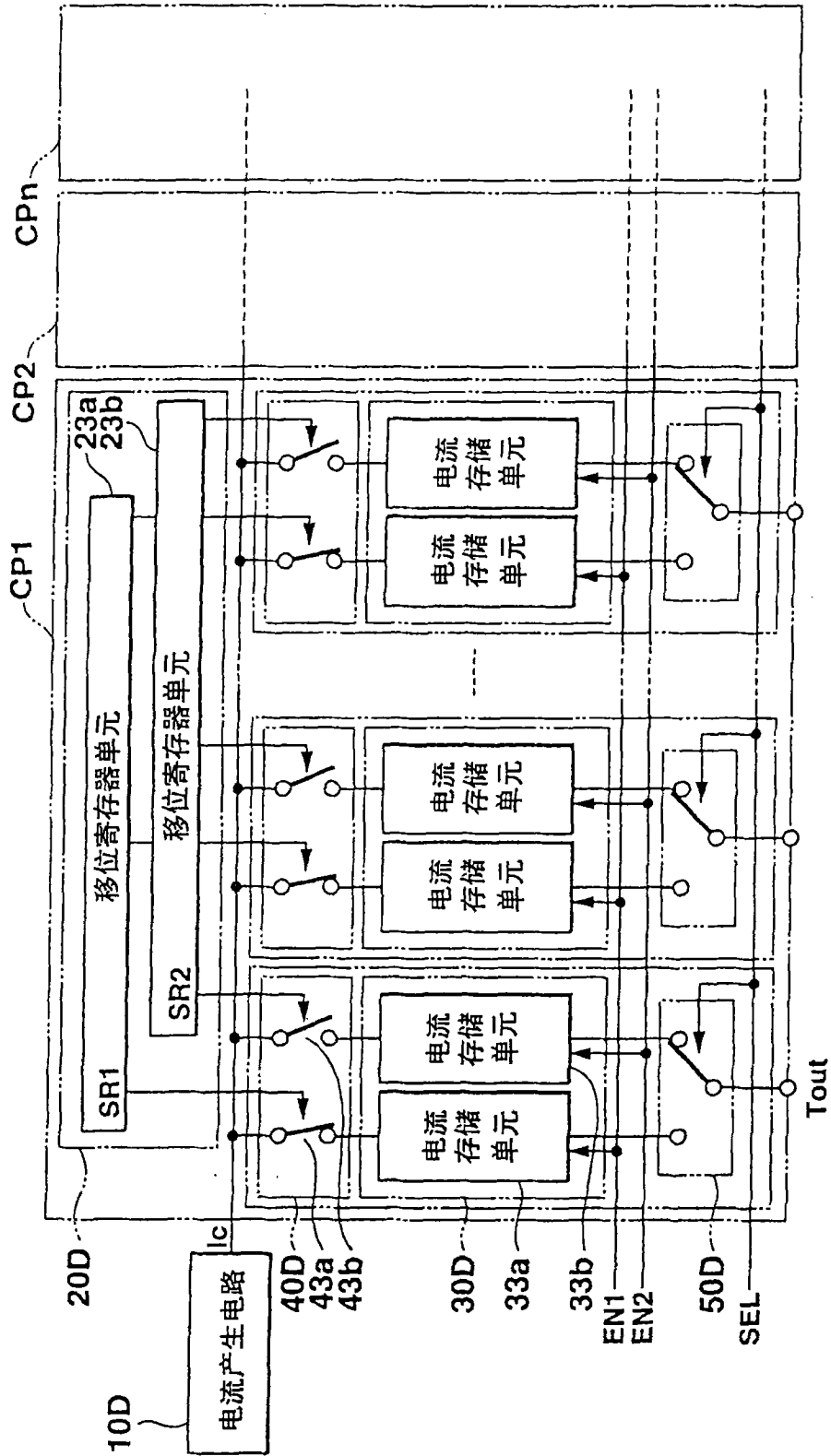


图8

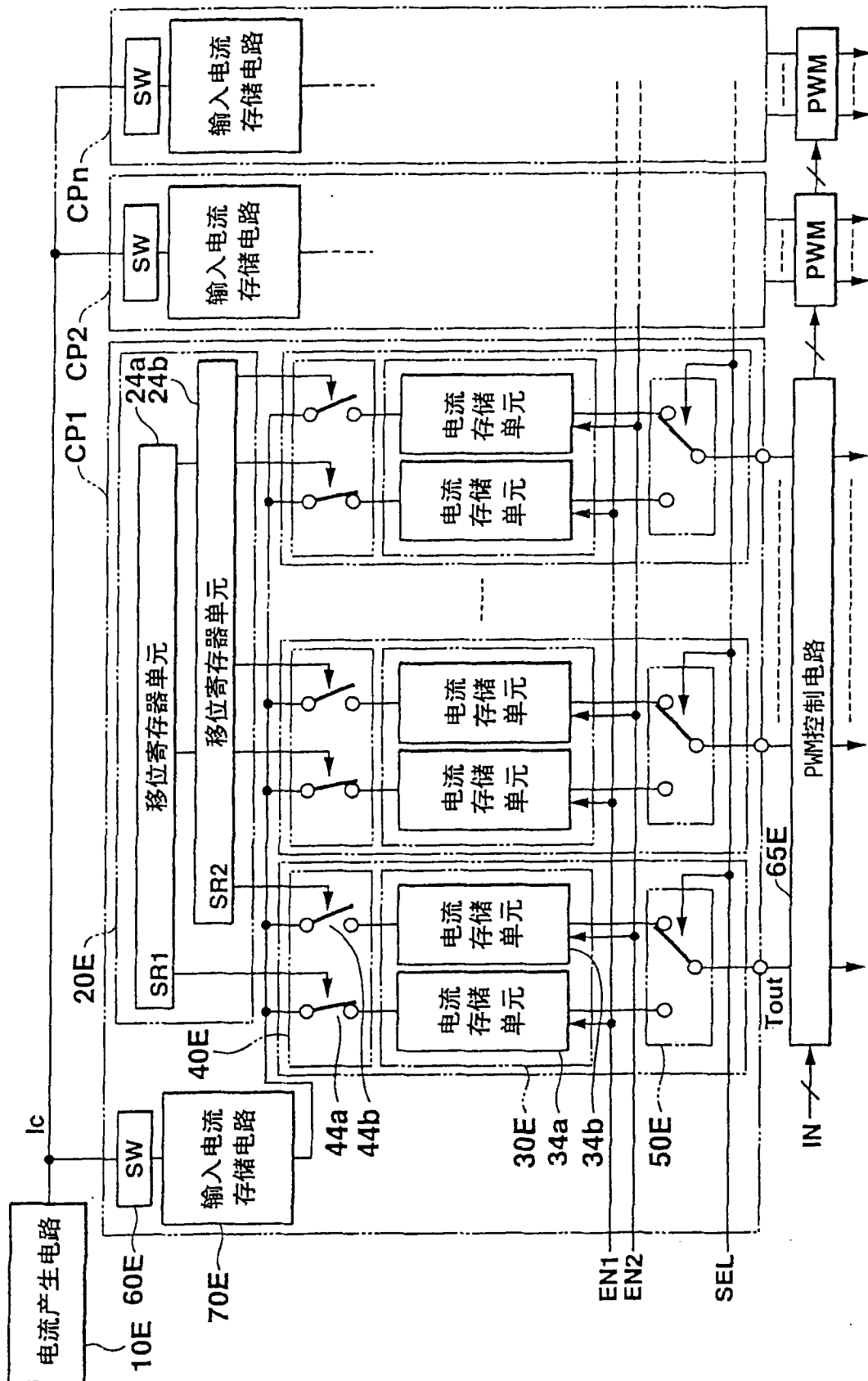


图9

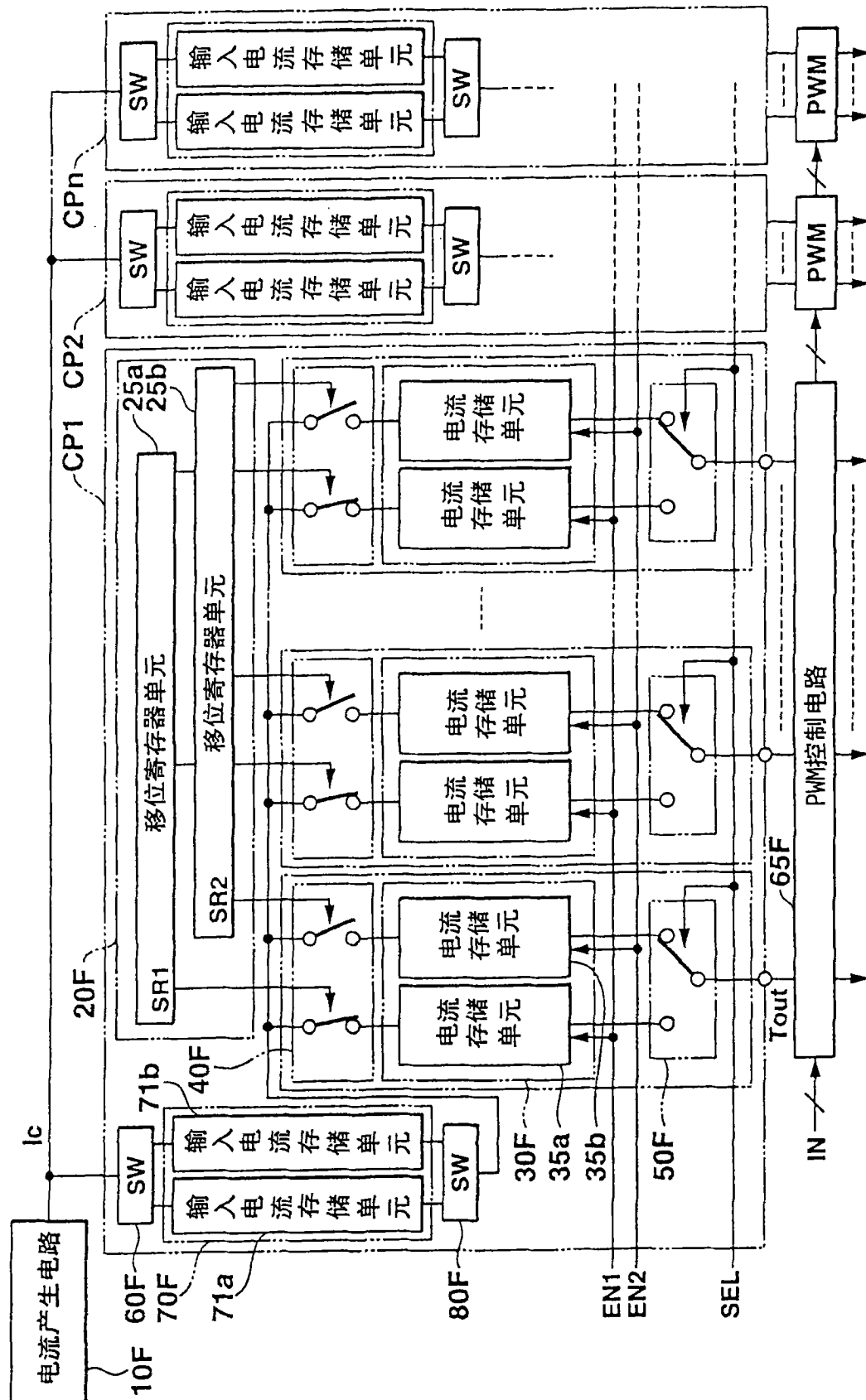


图10

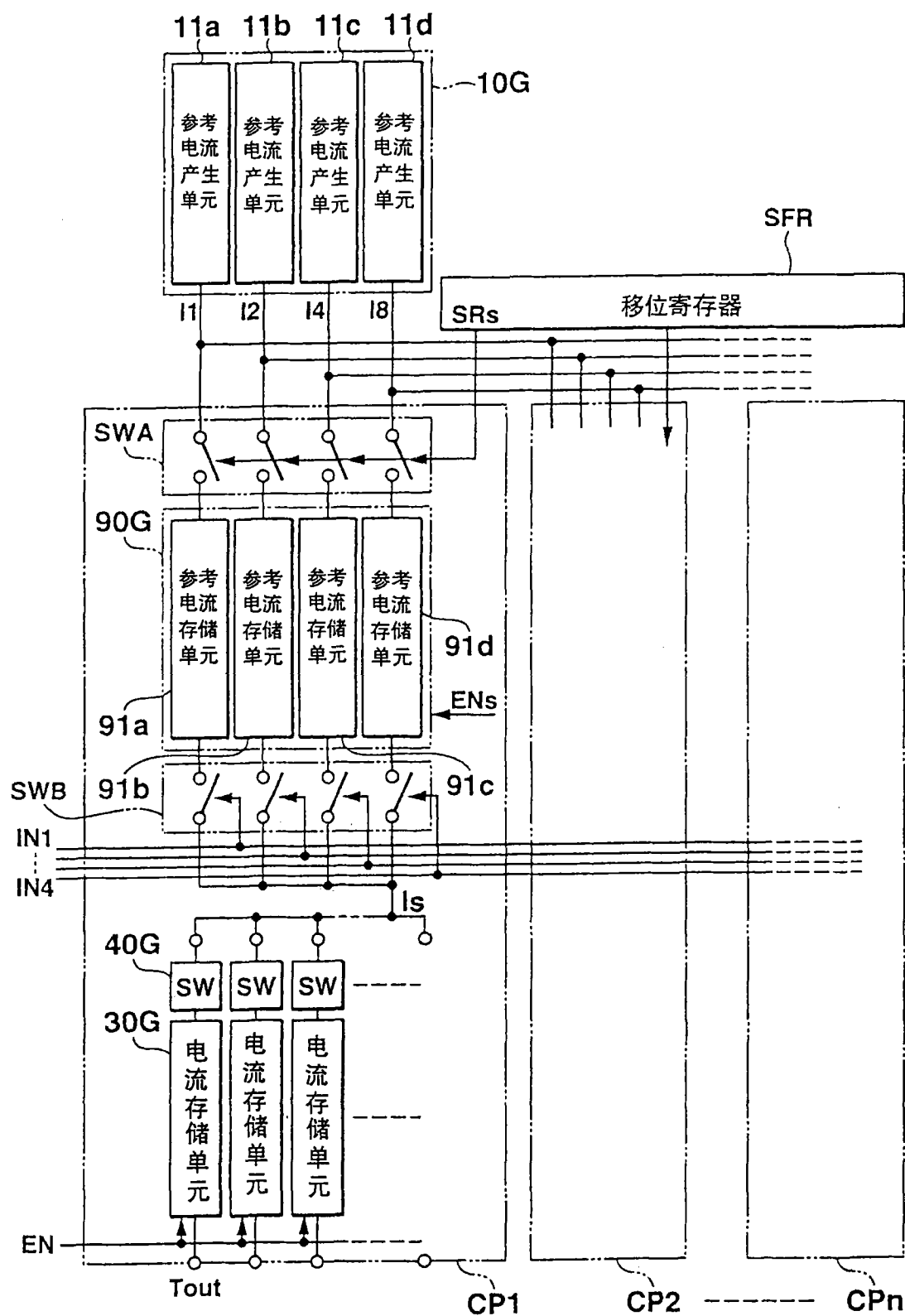


图 11

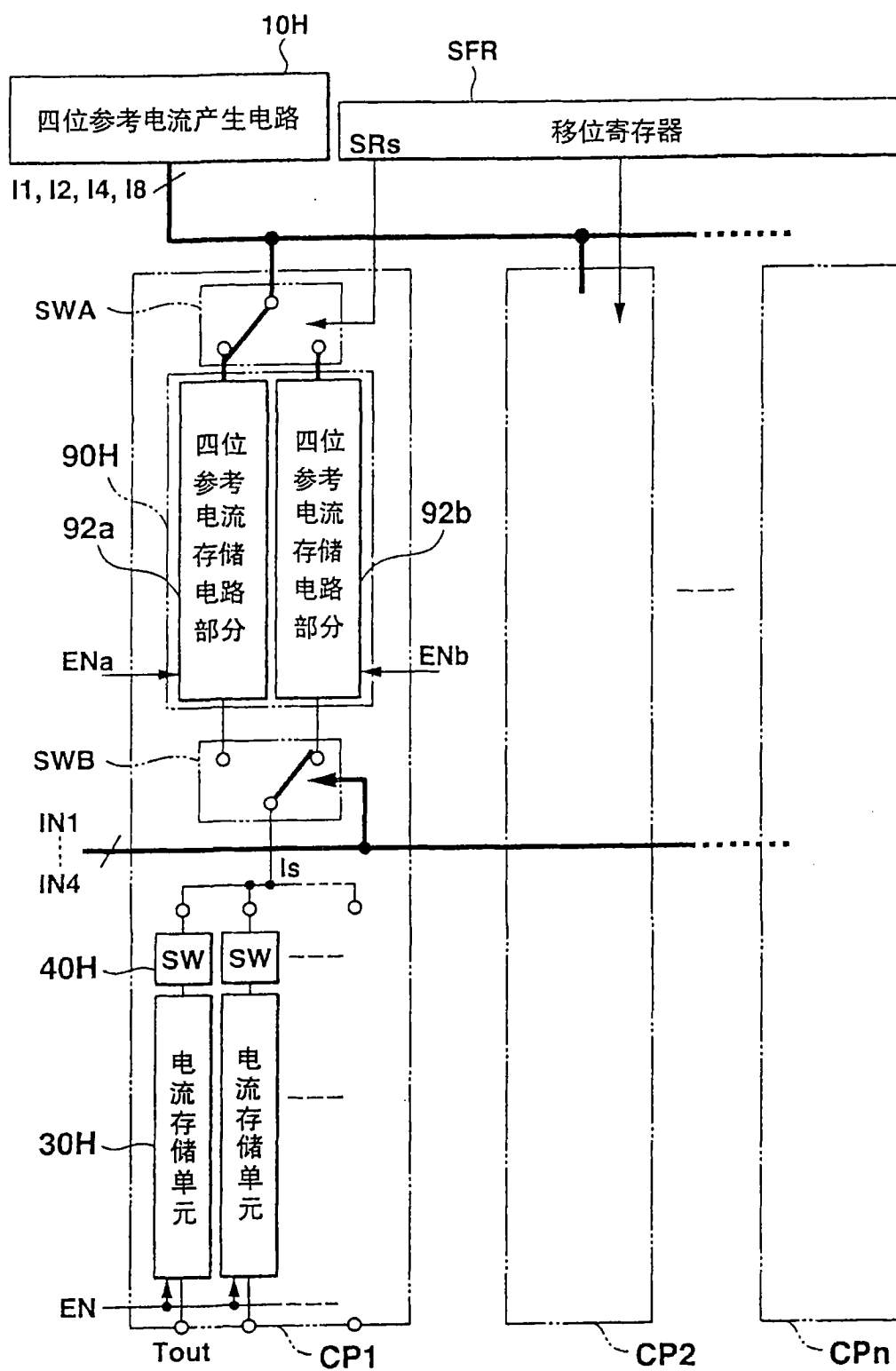


图 12

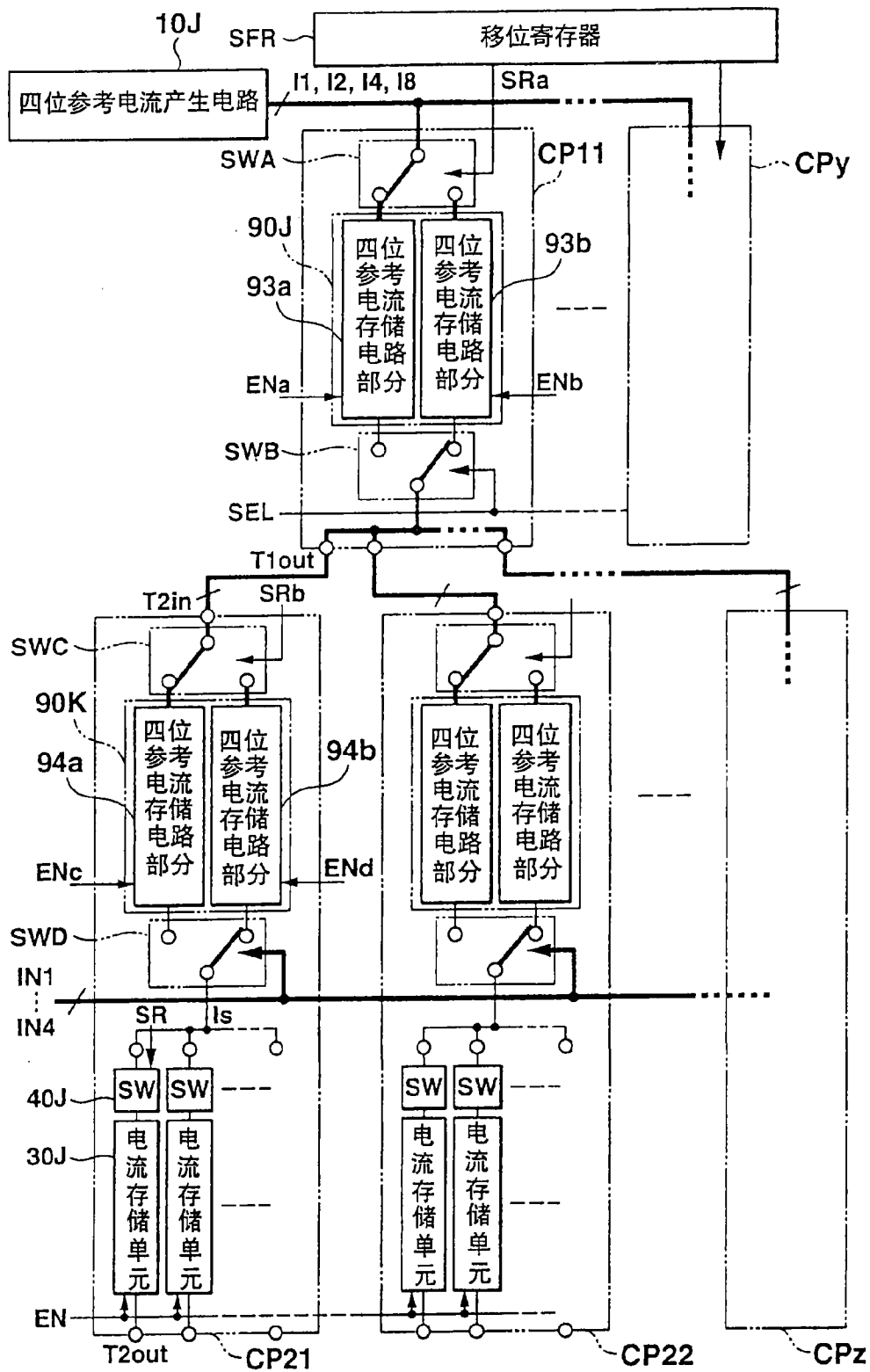


图 13

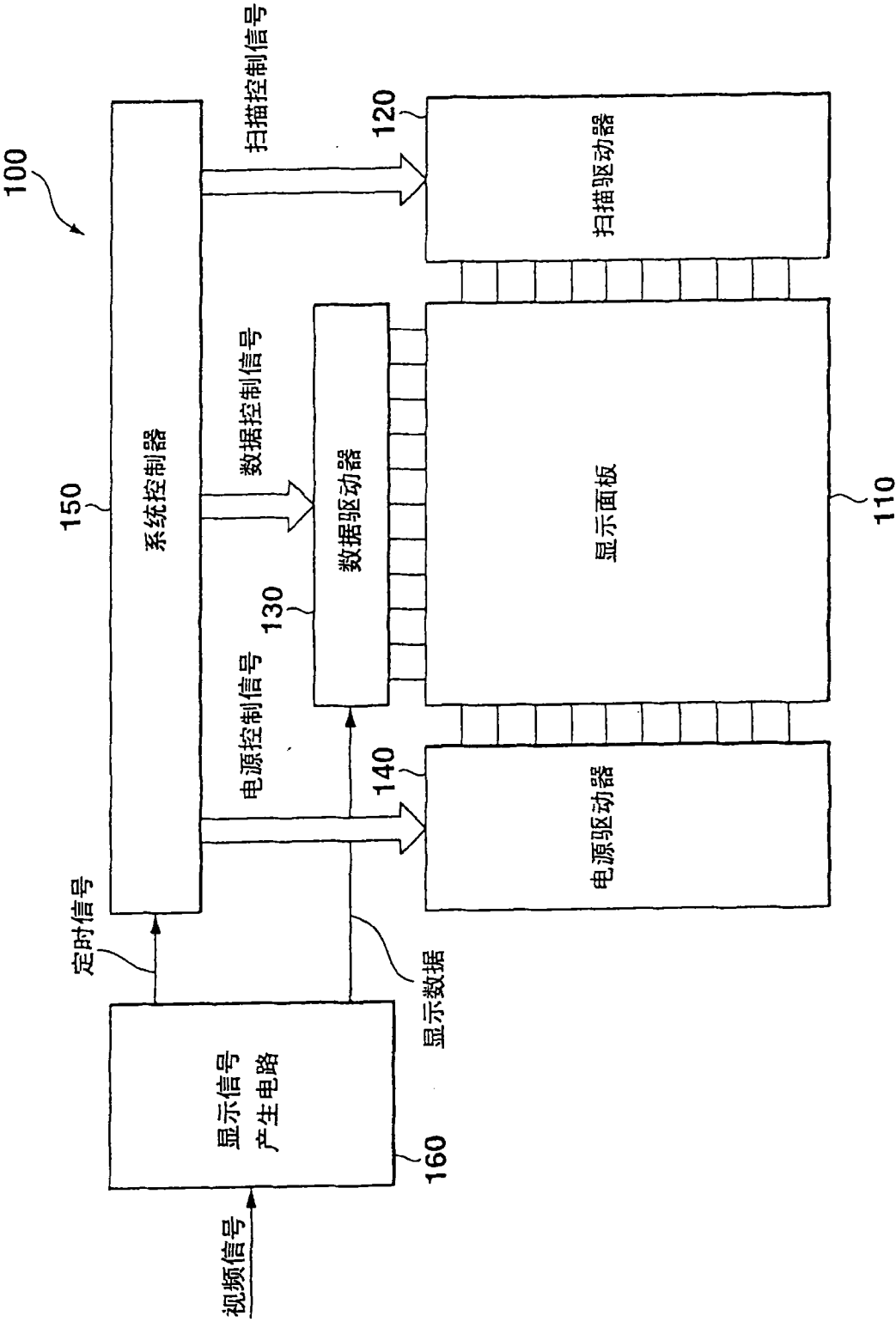


图14

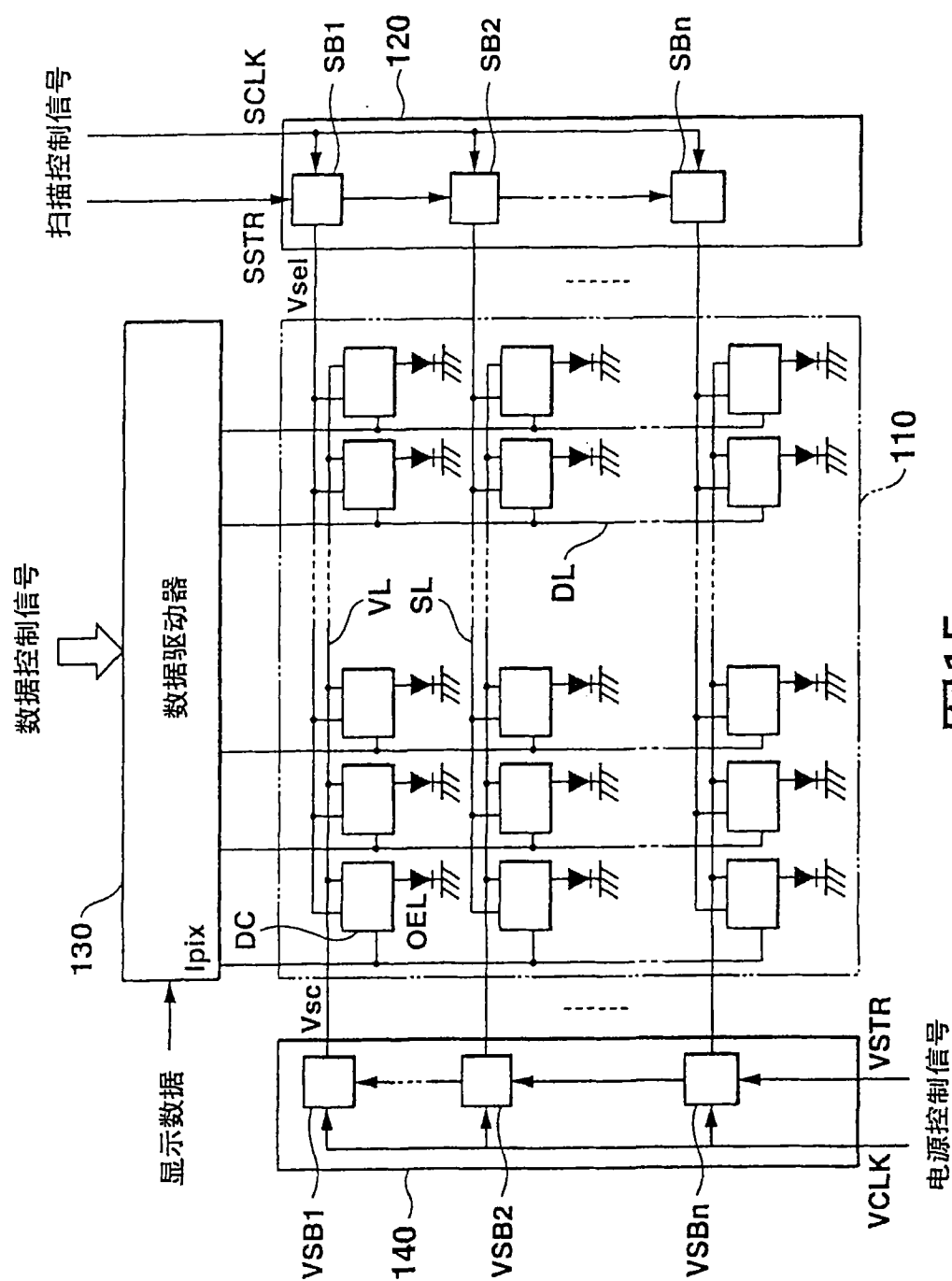


圖 15

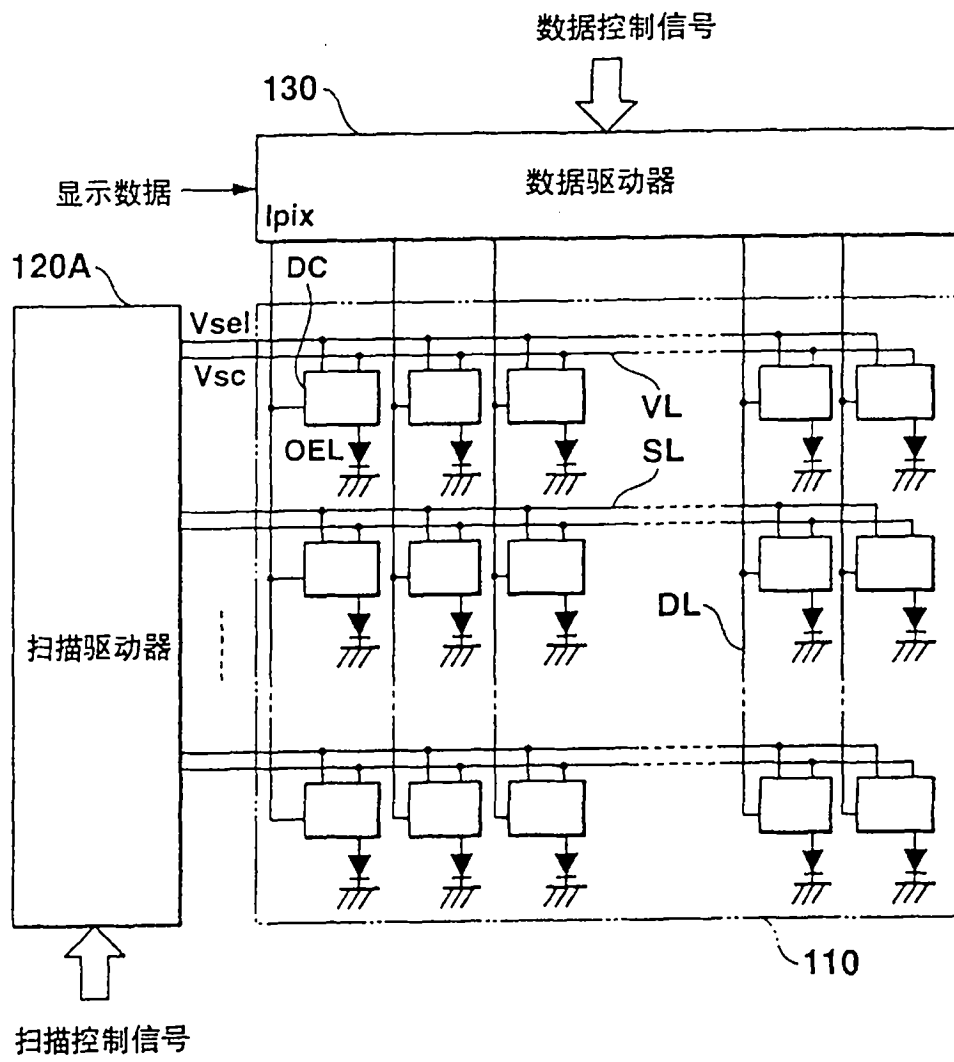


图 16

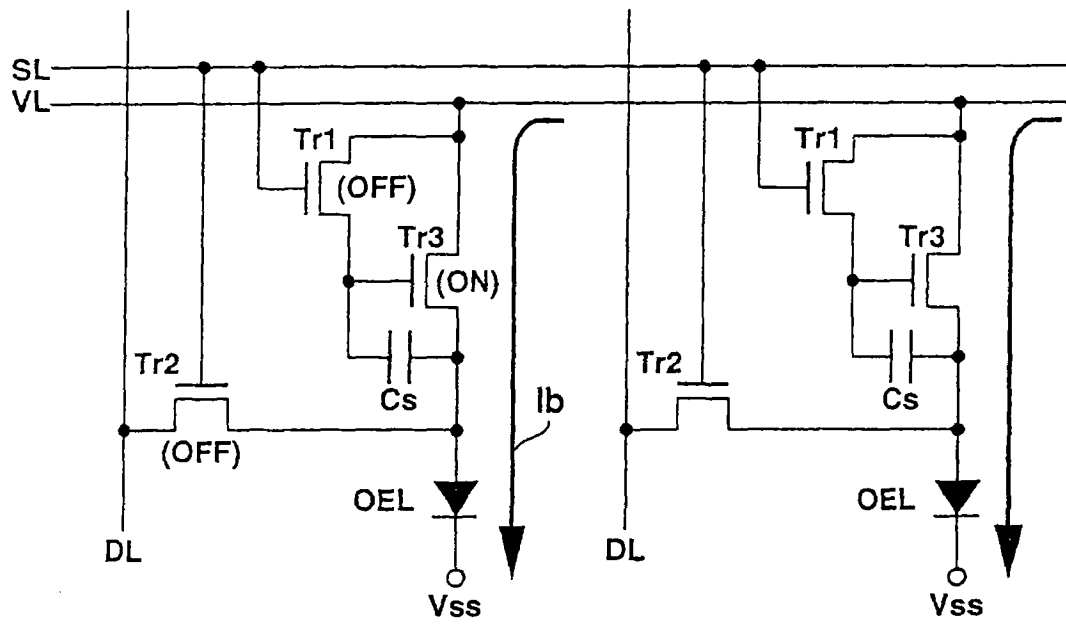


图 18B

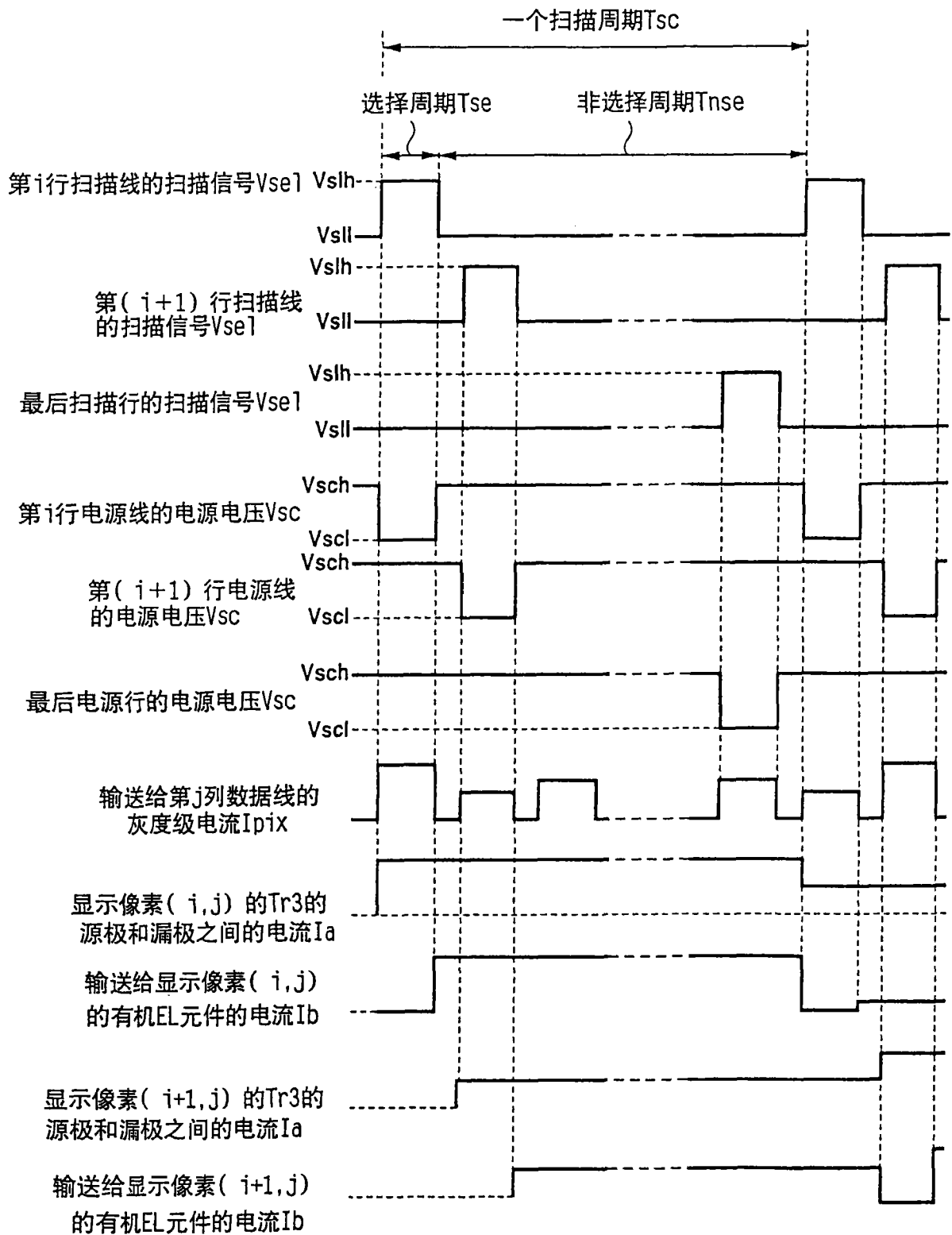


图 19

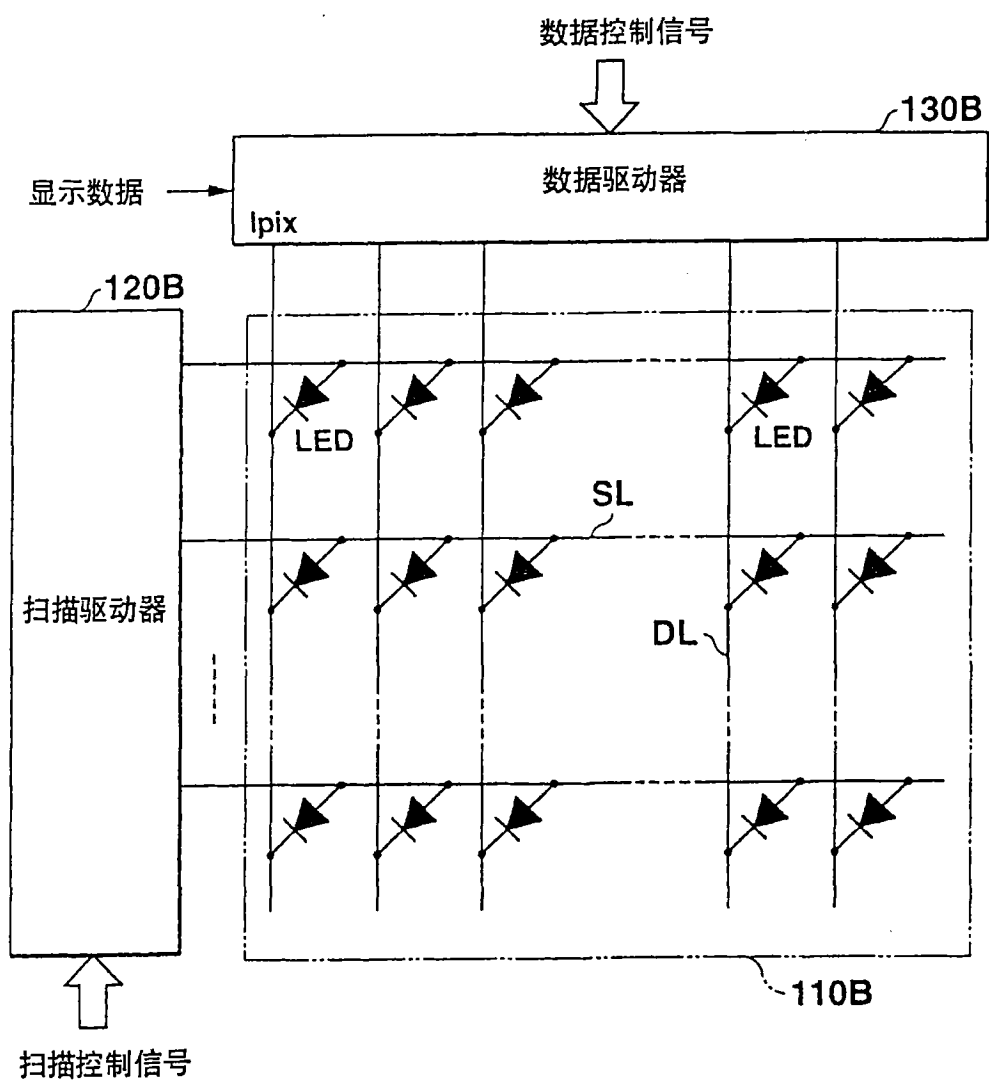


图 20

专利名称(译)	电流驱动装置及其驱动方法以及使用该装置的显示装置		
公开(公告)号	CN101276540B	公开(公告)日	2010-09-01
申请号	CN200810088208.8	申请日	2003-06-27
[标]申请(专利权)人(译)	卡西欧计算机株式会社 服部礼二		
申请(专利权)人(译)	卡西欧计算机株式会社 服部励治		
当前申请(专利权)人(译)	卡西欧计算机株式会社 服部励治		
[标]发明人	服部励治		
发明人	服部励治		
IPC分类号	G09G3/30 G09G3/32 G11C19/00 G11C5/14 G11C27/02 H01L51/50 G09G3/20		
CPC分类号	G09G3/32 G09G2300/0842 G09G3/2014 G09G2310/027 G11C5/14 G09G2300/0866 G09G3/2011 G09G3/3216 G09G2310/0221 G11C27/028 G09G3/3283 G09G3/325 G09G2310/0294 G11C19/00		
代理人(译)	刘炳胜		
优先权	2002187803 2002-06-27 JP		
其他公开文献	CN101276540A		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种电流驱动装置、电流驱动方法及使用该装置的显示装置，该电流驱动装置通过向多个负载施加电流来操作该多个负载，包括：分别与这些负载连接的多个输出端子(Tout)；单电流产生电路(10)，输出具有预定电流值的操作电流；多个电流存储电路(30A)按照各个输出端子设置，顺序读取和保存操作电流，并且根据该操作电流同时输出驱动电流给上述输出端子。所述操作电流具有对应输入信号的电流值。电流存储电路(30A)包括一个电压分量保存单元，读取从电流产生电路输出的操作电流并保存对应于操作电流的电流值的电压分量。

