

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G09G 3/00 (2006.01)

G09G 3/32 (2006.01)

H01L 27/32 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200710102434.2

[43] 公开日 2007 年 10 月 17 日

[11] 公开号 CN 101055685A

[22] 申请日 2003.3.6

[21] 申请号 200710102434.2

分案原申请号 03815038.7

[30] 优先权

[32] 2002. 4. 26 [33] JP [31] 2002 - 127532

[32] 2002. 4. 26 [33] JP [31] 2002 - 127637

[32] 2002. 9. 27 [33] JP [31] 2002 - 284393

[71] 申请人 东芝松下显示技术有限公司

地址 日本东京

[72] 发明人 高原博司 柘植仁志

[74] 专利代理机构 上海专利商标事务所有限公司

代理人 沈昭坤

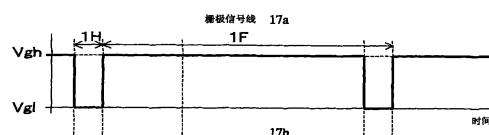
权利要求书 2 页 说明书 159 页 附图 189 页

[54] 发明名称

EL 显示装置

[57] 摘要

为了对源极信号线的寄生电容充分地充电和放电并且将预定的电流值编程到像素晶体管，必须从源极激励电路输出相对大的电流。然而，如果这样大的电流流过源极信号线，则这个电流值被编程到像素中，引起比所想要的电流大的电流流过 EL 元件 15。例如，如果使用 10 倍大的电流进行编程，则 10 倍大的电流流过 EL 元件 15，并因而 EL 元件 15 以 10 倍的亮度发光。为获得预定发射亮度，可以将电流流过 EL 元件的时间减少到一帧 (1F) 的 1/10。这样，可以对源极信号线的寄生电容充分地充电和放电，并且可以获得预定的发射亮度。



1. 一种 EL 显示装置, 具有: 配置成相互交叉的多条栅极信号线及多条源极信号线; 以及具有配置成矩阵状的像素的显示画面,

其特征在于,

所述像素具有:

EL 元件;

向所述 EL 元件供给电流的驱动用晶体管;

产生将施加到所述源极信号线的视频信号向所述驱动用晶体管供给的路径的第 1 开关用晶体管;

使所述驱动用晶体管的栅极端子和所述驱动用晶体管的另一端子之间短路
的第 2 开关用晶体管;

与所述驱动用晶体管的栅极端子连接、保持规定流通所述驱动用晶体管的电流的电压的第 1 电容器; 以及

与所述第 1 开关用晶体管的栅极端子和所述驱动用晶体管的栅极端子连接的第 2 电容器。

2. 如权利要求 1 所述的 EL 显示装置, 其特征在于,
所述驱动用晶体管和所述开关用晶体管是 P 沟道晶体管,
供给到所述 EL 元件的阳极电压的电位比断开所述开关用晶体管的断开电压的电位低。

3. 如权利要求 1 所述的 EL 显示装置, 其特征在于,
基于施加到所述第 1 开关用晶体管的栅极端子的电压变化, 所述驱动用晶体管的栅极端子电位变动。

4. 如权利要求 1 所述的 EL 显示装置, 其特征在于,
所述第 2 电容器的电容比所述第 1 电容器的电容小。

5. 如权利要求 1 所述的 EL 显示装置, 其特征在于,
所述第 2 开关用晶体管是双栅极以上的多栅极结构。

6. 如权利要求 1 所述的 EL 显示装置, 其特征在于,
用封装膜薄膜封装构成所述 EL 元件的 EL 膜。

7. 如权利要求 1 所述的 EL 显示装置, 其特征在于,
构成所述晶体管的半导体的膜是, 在激光退火工序中, 将带状的激光发射沿

与所述源极信号线的形成方向平行地顺序移动而形成的。

8. 如权利要求 1 所述的 EL 显示装置，其特征在于，
还具有选择所述栅极信号线的栅极驱动电路、以及向所述源极信号线施加视频信号的源极驱动电路，

向所述栅极驱动电路施加的控制信号是由所述源极驱动电路供给的。

9. 如权利要求 1 所述的 EL 显示装置，其特征在于，
还具有选择电路、选择所述栅极信号线的栅极驱动电路、以及向所述源极信号线施加视频信号的源极驱动电路，

所述源极驱动电路是由半导体构成的 IC 芯片，

在形成所述显示画面的基板上用多晶硅技术形成所述选择电路，

所述选择电路具有 1 各输入端子和多个输出端子，

所述源极驱动电路的输出端子与所述选择电路的输入端子连接，

所述选择电路的各输出端子与所述源极信号线连接。

10. 如权利要求 1 所述的 EL 显示装置，其特征在于，
在所述显示画面中，至少第 1 色像素和第 2 色像素配置成矩阵状，
所述第 1 色像素的所述第 2 电容器的电容与所述第 2 色的像素的所述第 2 电容器的电容不同。

EL 显示装置

本申请是发明名称为“EL 显示面板的激励方法”、申请日为 2003 年 3 月 6 日、申请号为 03815038.7 (PCT/JP 03/02597) 的母案的分案申请。

技术领域

本发明涉及一种自发光的显示面板，诸如使用有机或无机场效发光 (electroluminescent) (EL) 元件的 EL 显示面板。而且，它涉及信息显示器及类似物，它们使用 EL 显示面板、用于 EL 显示面板的激励方法和用于 EL 显示面板的激励电路。

背景技术

通常，有源矩阵显示器通过在矩阵内排列大量像素并相应于视频信号控制每个像素的光强度来显示图像。例如，如果液晶用作电化学物质，则每个像素的透射比按照写入该像素的电压而改变。即使在使用有机场效发光 (EL) 材料作为电化学物质的有源矩阵显示器的情况下，基本操作也与使用液晶的情况相同。

在液晶显示面板中，每个像素象快门一样工作，且如同由像素或快门挡住或展现背面光那样显示图像。有机 EL 显示面板是自发光类型，其中每个像素有发光元件。因而，诸如有机 EL 显示面板的自发光类型显示面板具有比液晶显示面板更看得见、不需要背面照明、具有高响应速度等优点。

有机 EL 显示面板中每个发光元件(像素)的亮度由电流量控制。也就是说，有机 EL 显示面板大大不同于液晶显示面板的地方是发光元件由电流激励或控制。

有机 EL 显示面板的构造可以是简单矩阵类型或有源矩阵类型。实现前一种类型的大分辨率显示面板很难，尽管前一种类型在结构上简单而且便宜。后一种类型使大分辨率显示面板能够实现，但涉及到的问题是，这是一种技术难度高的控制方法且相对昂贵。目前，正集中于开发有源矩阵类型显示面板。在有源矩阵类型显示面板中，流经在每个像素中提供的发光元件的电流是由安装在像素中的薄膜晶体管(晶体管)控制的。

这样一种有源矩阵类型的有机 EL 显示面板揭示于日本专利公开号

No. 8-234683。显示面板的一个像素的等效电路示于图 62。像素 16 由作为发光元件的 EL 元件 15、第一晶体管 11a、第二晶体管 11b 和储能电容 19 组成。发光元件 15 是有机场效发光(EL)元件。按照本发明,提供(控制)电流给 EL 元件 15 的晶体管 11a 称为激励晶体管 11。作为开关而工作的晶体管,诸如图 62 中所示的晶体管 11b,称为开关晶体管 11。

在许多情况下,由于有机 EL 元件 15 的整流作用而可称为 OLED(有机发光二极管)。在图 62 等中,二极管符号用于发光元件 OLED15。

附带地,按照本发明的发光元件 15 不限于 OLED。它可以是任何类型,只要它的亮度由流过元件 15 的电流量控制。例子包括无机 EL 元件、由半导体组成的白色发光二极管、典型发光二极管及发光晶体管。不必要求发光元件 15 整流。双向二极管也是可用的。尽管参考数字 15 描述为 EL 元件,但它有时可用于 EL 膜或 EL 结构的意思。

在图 62 的例子中,P 沟道晶体管 11a 的源极端子(S)标明为 Vdd(电源电位),而 EL 元件 15 的阴极连接到接地电位(Vk)。另一方面,阳极连接到晶体管 11a 的漏极端子(D)。此外,P 沟道晶体管 11b 的栅极端子连接到栅极信号线 17a,源极端子连接到源极信号线 18,以及漏极端子连接到储能电容 19 和 P 沟道晶体管 11b 的栅极端子(G)。

附带地,尽管这里陈述了提供用于激励 EL 元件 15 的电流的晶体管元件 11a 是 p 沟道晶体管,但这不是限制性的,它们可以是 n 沟道晶体管。当然,晶体管 11 可以是双极晶体管、FET 或 MOSFET。底板 71 不限于玻璃衬底,可以是硅衬底或金属衬底的。

为激励像素 16,表示亮度信息的视频信号首先施加于具有所选择的栅极信号线 17a 的源极信号线 18。然后,晶体管 11a 导通,储能电容 19,对充电或者放电并且晶体管 11b 的栅极电位匹配于视频信号的电位。当取消选择栅极信号线 17a 时,晶体管 11a 截止,且晶体管 11b 以电子方式与源极信号线 18 切断。晶体管 11a 的栅极电位由储能电容 19 保持稳定。通过晶体管 11a 传递到发光元件 15 的电流取决于晶体管 11a 的栅极-源极电压 V_{gs} ,且发光元件 15 在相应于通过晶体管 11a 提供的电流量的亮度上继续发光。

有机 EL 显示面板由低温多晶硅晶体管阵列组成。但是,由于有机 EL 元件使用电流来发光,因此存在晶体管特性变化将引起显示不规则的问题。

发明内容

考虑到上述常规 EL 元件的问题，本发明的一个目标是提供一种 EL 显示器的激励方法，即使存在像素晶体管特性的变化，它也可实现比常规方法更一致的显示，并且它引起比常规方法少的模糊活动图片。

为达到上述目标，本发明的第一发明是一种用于 EL 显示面板的激励方法，该 EL 显示面板包括：

以矩阵排列的 EL 元件；
提供要流过 EL 元件的电流的激励晶体管；
放置在 EL 元件的电流通路中的第一开关元件；
为控制而使第一开关元件导通或截止的栅极激励电路；以及
提供编程电流给激励晶体管的源极激励电路，
其中，激励晶体管是 p 沟道晶体管，
在源极激励电路中产生编程电流的单位晶体管是 n 沟道晶体管，以及
在一帧时段或一场时段期间栅极激励电路至少两次或多次关断第一开关元件。

本发明的第二发明是一种用于 EL 显示面板的激励方法，该 EL 显示面板包括：
以矩阵安排的 EL 元件；
提供要流过 EL 元件的电流的激励晶体管；
放置在 EL 元件的电流通路中的第一开关元件；
为控制而使第一开关元件导通和关断的栅极激励电路；以及
提供编程电流给激励晶体管的源极激励电路，
其中，激励晶体管是 p 沟道晶体管，
在源极激励电路中产生编程电流的单位晶体管是 n 沟道晶体管，
在一帧时段或一场时段期间在两个水平扫描周期内栅极激励电路保持第一开关元件关断。

本发明的第三发明是一种用于 EL 显示面板的激励方法，该 EL 显示面板包括：
以矩阵安排的 EL 元件；
提供要流过 EL 元件的电流的激励晶体管；
放置在 EL 元件的电流通路中的第一开关元件；
为控制而使第一开关元件导通和截止的栅极激励电路；以及
提供编程电流给激励晶体管的源极激励电路，

其中，激励晶体管是 p 沟道晶体管，
在源极激励电路中产生编程电流的单位晶体管是 n 沟道晶体管，
选择像素行和用电流编程的时段是由第一时段和第二时段构成的，
在第一时段期间施加第一电流，
在第二时段期间施加第二电流，
第一电流比第二电流大，以及
在第一时段期间源极激励电路输出第一电流，并且在第一时段之后来到的第二时段期间输出第二电流。

本发明的第四发明是用于依照本发明第一发明的 EL 显示面板的激励方法，其中，在一帧时段或一场时段期间周期性地关断第一开关元件。

本发明的第五发明是一种 EL 显示面板，包括：
输出编程电流的源极激励电路；
以矩阵排列的 EL 元件；
提供要流过 EL 元件的电流的激励晶体管；
放置在 EL 元件的电流通路中的第一开关元件；
构成用于将编程电流传送给激励晶体管的通路的第二开关元件；
使第一开关元件导通和截止用于控制的第一栅极激励电路；
使第二开关元件导通和截止用于控制的第二栅极激励电路；
提供编程电流给激励晶体管的源极激励电路；
其中，激励晶体管是 p 沟道晶体管，
在源极激励电路中产生编程电流的单位晶体管是 n 沟道晶体管，
在一帧时段或一场时段期间第一栅极激励电路多次关断第一开关元件，
在显示面板的一侧放置或形成第一栅极激励电路，以及
在显示面板的另一侧放置或形成第二栅极激励电路。

本发明的第六发明是依照本发明第五发明的 EL 显示面板，其中，在与激励晶体管和源极激励电路相同的生产过程中形成栅极激励电路而源极激励电路由半导体芯片构成。

本发明的第七发明是一种 EL 显示面板，包括：
栅极信号线；
源极信号线；
输出编程电流的源极激励电路；

栅极激励电路；
以矩阵排列的 EL 元件；
提供要流过 EL 元件的电流的激励晶体管；
在 EL 元件的电流通路中放置第一晶体管；
构成用于将编程电流传送给激励晶体管的通路的第二晶体管；以及
提供编程电流给激励晶体管的源极激励电路，
其中，激励晶体管是 p 沟道晶体管，
在源极激励电路中产生编程电流的单位晶体管是 n 沟道晶体管，
源极激励电路输出编程电流到源极信号线，
栅极激励电路连接到栅极信号线，
第二晶体管的栅极端子连接到栅极信号线，
第二晶体管的源极端子连接到源极信号线，
第二晶体管的漏极端子连接到激励晶体管的漏极端子，以及
栅极激励电路选择多个栅极信号线并且提供编程电流给多个像素的激励晶体管。

本发明的第八发明是一种 EL 显示面板，包括：
由 I 个像素行(I 是比 1 大的整数)和 J 个像素列(J 是比 1 大的整数)组成的显示区域；
将图象信号施加于显示区域内的源极信号线的源极激励电路；
将导通电压或截止电压施加于显示区域内的栅极信号线的栅极激励电路；以及
在显示区域外形成的虚拟像素行，
其中，在显示区域中以矩阵排列 EL 元件，并基于来自源极激励电路的图象信号发光，以及。

虚拟像素行或者不发光或者发眼睛不可见的光。
本发明的第九发明是依照本发明第七发明的 EL 显示面板，
其中，栅极激励电路一次选择多个像素行，并且将来自源极激励电路的图象信号施加于多个像素行；以及

当选择第一像素行或者第 I 像素行时，选择虚拟像素行。

本发明的第十发明是依照本发明第七发明的 EL 显示面板，其中，栅极激励电路是由 p 沟道晶体管构造的。

本发明的第十一发明是一种 EL 显示面板，包括：

以矩阵排列的 EL 元件；

提供要流过 EL 元件的电流的激励晶体管；

放置在 EL 元件的电流通路中的第一开关元件；

使第一开关元件导通和截止用于控制的栅极激励电路；以及

提供编程电流给激励晶体管的源极激励电路，

其中，激励晶体管和第一开关元件是 p 沟道晶体管，以及

在源极激励电路中产生编程电流的单位晶体管是 n 沟道晶体管。

本发明的第十二发明是一种用于 EL 显示面板的激励方法，包括下列步骤：为 EL 元件提供使 EL 元件发出比预定亮度更亮的光的电流；以及使 EL 元件在等于一帧时段或一场时段的 $1/N$ 的时段内发光 (N 大于 1)。

本发明的第十三发明是用于依照本发明第十二发明的 EL 显示面板的激励方法，其中，将等于一帧的 $1/N$ 的时段划分成多个时段。

本发明的第十四发明是一种使用用于编程要流过 EL 元件的电流的电流的激励方法，以对要流过 EL 元件的电流进行编程，包括下列步骤：使 EL 元件发出比预定亮度更亮的光；显示等于整个屏幕的 $1/N$ 的显示区域 ($N>1$)；以及顺序地偏移整个屏幕的 $1/N$ 显示区域以显示整个屏幕。

本发明的第十五发明是一种包括 EL 显示面板的 EL 显示器，具有 EL 显示面板依次包括以矩阵排列的 EL 元件；提供要流过 EL 元件的电流的激励晶体管；放置在 EL 元件的电流通路中的第一开关元件；以及使第一开关元件导通和截止的栅极激励电路，以及接收器。

在此描述的本发明的一个方面包括两个操作。第一操作包括为像素 16 的激励晶体管 11a 提供从电流激励电路 (IC) 14 的 (汲取的) 电流和用预定的电流对激励晶体管 11a 编程。第二操作包括使在激励晶体管 11a 中编程的电流流过 EL 元件 15。这样，通过用电流对激励晶体管 11a 编程并使电流流过 EL 元件 15，即使激励晶体管 11a 的特性存在变化，也有可能使已经编程的预定电流流过。这使得有可能实现一致的屏幕显示。在 EL 元件 15 和激励晶体管 11a 之间形成或放置的晶体管 11d 间歇地激励流过每个 EL 元件 15 的电流。

本发明的另一方面是通过一次选择多个像素行的激励晶体管 11a 来进行电流编程的方法。顺序地扫描所选择的像素行。例如，如果从电流激励器 14 中输出 $1\mu\text{A}$

电流，并且一次选择两个像素行，则把 $0.5\mu\text{A}(=1/2)$ 的电流被编程到每个像素行。

为做到这一点，至少沿着屏幕的顶或底边形成虚拟像素行。虚拟像素行设计为即使用电流编程也不发光。形成或布置的虚拟像素行数量等于同时选择的像素行数量减一。

寄生电容存在于源极信号线 18 中，电流从电流激励器 14 输出到该源极信号线 18。如果不能对寄生电容充分地充电和放电，就不可能将预定的电流写到像素 16 中。为改善充电和放电，应该增加来自电流激励器 14 的输出电流。然而，把从电流激励器 14 输出的电流写到像素 16 的激励晶体管 11a 中。这样，增加从电流激励器 14 输出的电流也增加了写到激励晶体管 11a 中的电流，导致成比例增加像素 15 发光亮度。因此，不能得到预定的亮度。

如果同时选择了多个像素行的激励晶体管 11a，则把从电流激励器 14 输出的电流编程到多个像素行中，在它们之间平分。这使得有可能增加从电流激励器 14 输出的电流和减小写到激励晶体管 11a 中的电流。

本发明的另一方面间歇地使像素 16 发光。也就是说，提供间歇的屏幕显示。间歇的屏幕显示消除模糊的活动图片。这实现了与 CRT 情况中一样的没有残余图像的适当的电影显示。间歇显示可通过控制在激励晶体管 11a 与 EL 元件 15 之间放置或形成的晶体管 11d 来完成。

附带地，用上面的配置，例如，如果用 10 倍大的电流 ($N=10$) 对像素晶体管编程，则 10 倍大的电流流过 EL 元件 15，且 EL 元件 15 发出 10 倍亮的光。为获得预定的发光亮度，可将电流流过 EL 元件的时间减少到一帧 (1F) 的 $1/10$ 。这样，源极信号线的寄生电容可充分地充电和放电，并且可以获得预定的发光亮度。由于用 N 倍大的电流对像素编程，因此源极信号线的寄生电容可以充分地充电和放电。这允许精确的电流编程，导致一致的屏幕显示。而且，电流只在 $1F/N$ 的时段内流过 EL 元件 15，而在剩余的 $(1F(N-1)/N)$ 时段期间不流过电流。在这种显示条件中，每 1F 重复图像数据显示和黑显示 (不发光)。这使得有可能实现无图像边缘模糊的适当的电影显示。

附图说明

图 1 是依照本发明的显示面板中的像素的方框图；

图 2 是依照本发明的显示面板中的像素的方框图；

图 3 是例示依照本发明的显示面板的操作的说明图；

图 4 是例示依照本发明的显示面板的操作的说明图；
图 5 是例示依照本发明的显示器的激励方法的说明图；
图 6 是依照本发明的显示器的方框图；
图 7 是例示依照本发明的显示面板的制造方法的说明图；
图 8 是依照本发明的显示器的方框图；
图 9 是依照本发明的显示器的方框图；
图 10 是依照本发明的显示面板的截面图；
图 11 是依照本发明的显示面板的截面图；
图 12 是例示依照本发明的显示面板的说明图；
图 13 是例示依照本发明的显示器的激励方法的说明图；
图 14 是例示依照本发明的显示器的激励方法的说明图；
图 15 是例示依照本发明的显示器的激励方法的说明图；
图 16 是例示依照本发明的显示器的激励方法的说明图；
图 17 是例示依照本发明的显示器的激励方法的说明图；
图 18 是例示依照本发明的显示器的激励方法的说明图；
图 19 是例示依照本发明的显示器的激励方法的说明图；
图 20 是例示依照本发明的显示器的激励方法的说明图；
图 21 是例示依照本发明的显示器的激励方法的说明图；
图 22 是例示依照本发明的显示器的激励方法的说明图；
图 23 是例示依照本发明的显示器的激励方法的说明图；
图 24 是例示依照本发明的显示器的激励方法的说明图；
图 25 是例示依照本发明的显示器的激励方法的说明图；
图 26 是例示依照本发明的显示器的激励方法的说明图；
图 27 是例示依照本发明的显示器的激励方法的说明图；
图 28 是例示依照本发明的显示器的激励方法的说明图；
图 29 是例示依照本发明的显示器的激励方法的说明图；
图 30 是例示依照本发明的显示器的激励方法的说明图；
图 31 是例示依照本发明的显示器的激励方法的说明图；
图 32 是例示依照本发明的显示器的激励方法的说明图；
图 33 是例示依照本发明的显示器的激励方法的说明图；
图 34 是依照本发明的显示器的方框图；

图 35 是例示依照本发明的显示器的激励方法的说明图；
图 36 是例示依照本发明的显示器的激励方法的说明图；
图 37 是依照本发明的显示器的方框图；
图 38 是依照本发明的显示器的方框图；
图 39 是例示依照本发明的显示器的激励方法的说明图；
图 40 是依照本发明的显示器的方框图；
图 41 是依照本发明的显示器的方框图；
图 42 是依照本发明的显示面板中的像素的方框图；
图 43 是依照本发明的显示面板中的像素的方框图；
图 44 是例示依照本发明的显示器的激励方法的说明图；
图 45 是例示依照本发明的显示器的激励方法的说明图；
图 46 是例示依照本发明的显示器的激励方法的说明图；
图 47 是依照本发明的显示面板中的像素的方框图；
图 48 是依照本发明的显示器的方框图；
图 49 是例示依照本发明的显示器的激励方法的说明图；
图 50 是依照本发明的显示面板中的像素的方框图；
图 51 是依照本发明的显示面板中的像素的方框图；
图 52 是例示依照本发明的显示器的激励方法的说明图；
图 53 是例示依照本发明的显示器的激励方法的说明图；
图 54 是依照本发明的显示面板中的像素的方框图；
图 55 是例示依照本发明的显示器的激励方法的说明图；
图 56 是例示依照本发明的显示器的激励方法的说明图；
图 57 是例示依照本发明的蜂窝电话的说明图；
图 58 是例示依照本发明的取景器的说明图；
图 59 是例示依照本发明的视频摄影机的说明图；
图 60 是例示依照本发明的数码照像机的说明图；
图 61 是例示依照本发明的 TV(监视器)的说明图；
图 62 是常规显示面板中的像素的方框图；
图 63 是依照本发明的显示面板中像素的方框图；
图 64 是依照本发明的显示面板中像素的方框图；
图 65 是依照本发明的显示面板中像素的方框图；

图 66 是例示依照本发明的显示器的激励方法的说明图；
图 67 是例示依照本发明的显示器的激励方法的说明图；
图 68 是例示依照本发明的显示面板的说明图；
图 69 是例示依照本发明的显示面板的说明图；
图 70 是例示依照本发明的显示面板的说明图；
图 71 是例示依照本发明的显示面板的说明图；
图 72 是例示依照本发明的显示面板的说明图；
图 73 是例示依照本发明的显示面板的说明图；
图 74 是例示依照本发明的显示面板的说明图；
图 75 是例示依照本发明的显示面板的说明图；
图 76 是例示依照本发明的显示面板的说明图；
图 77 是例示依照本发明的显示器的激励方法的说明图；
图 78 是例示依照本发明的显示器的激励方法的说明图；
图 79 是例示依照本发明的显示器的激励方法的说明图；
图 80 是例示依照本发明的显示器的激励方法的说明图；
图 81 是例示依照本发明的显示器的激励方法的说明图；
图 82 是例示依照本发明的显示面板的说明图；
图 83 是例示依照本发明的显示面板的说明图；
图 84 是例示依照本发明的显示面板的说明图；
图 85 是例示依照本发明的显示面板的说明图；
图 86 是例示依照本发明的显示面板的说明图；
图 87 是例示依照本发明的检查方法的说明图；
图 88 是例示依照本发明的检查方法的说明图；
图 89 是例示依照本发明的检查方法的说明图；
图 90 是例示依照本发明的检查方法的说明图；
图 91 是例示依照本发明的检查方法的说明图；
图 92 是例示依照本发明的检查方法的说明图；
图 93 是例示依照本发明的检查方法的说明图；
图 94 是例示依照本发明的显示器的电源电路的说明图；
图 95 是例示依照本发明的显示器的电源电路的说明图；
图 96 是例示依照本发明的显示器的电源电路的说明图；

图 97 是例示依照本发明的显示器的电源电路的说明图；
图 98 是例示依照本发明的显示面板的激励方法的说明图；
图 99 是例示依照本发明的显示器的示意截面图；
图 100 是例示依照本发明的显示器的说明图；
图 101 是例示依照本发明的显示器的说明图；
图 102 是例示依照本发明的显示器的说明图；
图 103 是例示依照本发明的显示器的说明图；
图 104 是例示依照本发明的显示器的说明图；
图 105 是例示依照本发明的显示器的说明图；
图 106 是例示依照本发明的显示器的说明图；
图 107 是例示依照本发明的显示器的说明图；
图 108 是例示依照本发明的显示器的说明图；
图 109 是例示依照本发明的显示器的说明图；
图 110 是例示依照本发明的显示器的说明图；
图 111 是例示依照本发明的显示器的说明图；
图 112 是例示依照本发明的显示器的说明图；
图 113 是例示依照本发明的显示器的说明图；
图 114 是例示依照本发明的显示器的说明图；
图 115 是例示依照本发明的显示面板的激励方法的说明图；
图 116 是例示依照本发明的显示面板的激励方法的说明图；
图 117 是例示依照本发明的显示面板的激励方法的说明图；
图 118 是例示依照本发明的显示面板的激励方法的说明图；
图 119 是例示依照本发明的显示面板的激励方法的说明图；
图 120 是例示依照本发明的显示面板的激励方法的说明图；
图 121 是例示依照本发明的显示面板的激励方法的说明图；
图 122 是例示依照本发明的显示面板的激励方法的说明图；
图 123 是例示依照本发明的显示面板的激励方法的说明图；
图 124 是例示依照本发明的显示面板的激励方法的说明图；
图 125 是例示依照本发明的显示面板的激励方法的说明图；
图 126 是例示依照本发明的显示面板的激励方法的说明图；
图 127 是例示依照本发明的显示面板的激励方法的说明图；

[illegible]

图 159 是例示依照本发明的显示面板的激励方法的说明图；
图 160 是例示依照本发明的显示面板的激励方法的说明图；
图 161 是例示依照本发明的显示面板的激励方法的说明图；
图 162 是例示依照本发明的显示面板的激励方法的说明图；
图 163 是例示依照本发明的显示面板的激励方法的说明图；
图 164 是例示依照本发明的显示面板的激励方法的说明图；
图 165 是例示依照本发明的显示器的激励方法的说明图；
图 166 是例示依照本发明的显示器的激励方法的说明图；
图 167 是例示依照本发明的显示器的激励方法的说明图；
图 168 是例示依照本发明的显示器的激励方法的说明图；
图 169 是例示依照本发明的显示器的激励方法的说明图；
图 170 是例示依照本发明的显示器的激励方法的说明图；
图 171 是例示依照本发明的显示器的激励方法的说明图；
图 172 是例示依照本发明的显示器的激励方法的说明图；
图 173 是例示依照本发明的显示器的激励方法的说明图；
图 174 是例示依照本发明的显示器的激励方法的说明图；
图 175 是例示依照本发明的显示器的激励方法的说明图；
图 176 是例示依照本发明的显示器的激励方法的说明图；
图 177 是例示依照本发明的显示器的激励方法的说明图；
图 178 是例示依照本发明的显示器的激励方法的说明图；
图 179 是例示依照本发明的显示器的激励方法的说明图；
图 180 是例示依照本发明的显示器的激励方法的说明图；
图 181 是例示依照本发明的显示器的激励方法的说明图；
图 182 是例示依照本发明的显示器的激励方法的说明图；
图 183 是例示依照本发明的显示器的激励方法的说明图；
图 184 是例示依照本发明的源极激励电路的说明图；
图 185 是例示依照本发明的源极激励电路的说明图；
图 186 是例示依照本发明的源极激励电路的说明图；
图 187 是例示依照本发明的源极激励电路的说明图；
图 188 是例示依照本发明的源极激励电路的说明图；
图 189 是例示依照本发明的源极激励电路的说明图。

(符号描述)

- 11 晶体管(薄膜晶体管)
- 12 栅极激励 IC(电路)
- 14 源极激励 IC(电路)
- 15 EL(元件)(发光元件)
- 16 像素
- 17 栅极信号线
- 18 源极信号线
- 19 储能电容(附加电容器, 附加电容)
- 50 显示屏幕
- 51 写像素(行)
- 52 非显示像素(非显示区域, 非发光区域)
- 53 显示像素(显示区域, 发光区域)
- 61 移位寄存器
- 62 反相器
- 63 输出缓冲器
- 71 阵列底板(显示面板)
- 72 激光照射范围(激光点)
- 73 位标器
- 74 玻璃衬底(阵列底板)
- 81 控制 IC(电路)
- 82 电源 IC(电路)
- 83 印刷电路板
- 84 柔性底板
- 85 密封盖
- 86 阴极线
- 87 阳极线(Vdd)
- 88 数据信号线
- 89 栅极控制信号线
- 101 库(bank)(肋(rib))

102 层间绝缘膜
104 触点连接器
105 像素电极
106 阴极电极
107 干燥剂
108 $\lambda/4$ 板
109 起偏振片
111 薄封装膜
281 虚拟像素(行)
341 输出级电路
371 OR(或)电路
401 发光控制线
471 反偏置线
472 栅极电位控制线
561 电子调整电路
562 晶体管的 SD(源极-漏极)短路
571 天线
572 键
573 外壳
574 显示面板
581 出射光瞳(Eye ring)
582 放大透镜
583 凸透镜
591 支持点(支点)
592 摄象透镜
593 存储部件
594 开关
601 机身
602 摄影部件
603 快门开关
611 安装框架

612 腿

613 安装

614 固定部分

631 转换开关

681 绝缘膜

691 衍射光栅

721 像素孔

341 输出级电路

9991 参考电压电路

992 PC(数据输入装置, 控制装置)

993 输入电路(运算放大器, 开关, A/D 转换器)

994 晶体管

995 运算放大器

996 连接端子

997 探针(连接装置)

941 线圈(变压器)

942 控制电路

943 二极管

944 电容器

945 电阻器

946 晶体管

951 开关

952 温度传感器

9991 液晶显示面板

1001 连接器树脂

1002 密封树脂

1003 分散剂

1004 起偏振片(起偏振膜, 圆形起偏振片, 圆形起偏振膜)

1011 玻璃环

1021 柔性底板

1022 控制器

1023 连接器端子
1031 串行数据
1032 并行视频数据
1033 栅极激励电路控制数据
1051 散热片(散热膜)
1052 孔(气孔, 冷却孔)
1061 安装的部分
1062 印刷电路板
1063 缓冲件(缓冲挡板)
1111 单位栅极输出电路
1381 寄生电容
1431 电容激励器
1433 电容信号线
1434 耦合电容器
1461 电流输出电路
1471 输出端子
1472 寄生电容
1481 反相器
1511 公共信号线
1512 公共激励电路
1841, 1842, 1843 电流源(晶体管)
1851 开关(通/断装置)
1854 电流源(单个单位)
1853 内部线
1861 电子调整器(电流调节装置)
1891 晶体管组

具体实施方式

为了方便理解和/或例示, 在此省略和/或放大/缩小附图的某些部分。例如, 在图 11 所示的显示面板的剖视图中, 所示的封装膜 111 相当厚。另一方面, 在图 10 中, 所示的密封盖 85 相当薄。某些部分被省略。例如, 尽管按照本发明的显

示面板需要具有相位膜的起偏振片(polarizing plate)(如圆形起偏振片)来防止反射,但这里在附图中省略了相位膜。这种情况也适用于下面的附图。另外,相同或相似的形状、材料、功能或操作由相同的参考数字或字符来表示。

附带地,即使没有明确地注明,也可以将参考附图等描述的内容与其它例子等结合起来。例如,在图8中,可以将触摸板等附加于显示面板,以构造在图57到61和102等中所示的信息显示器等。而且,可以安装放大透镜582,以配置用于视频摄影机(见图59等)等等的取景器(见图58)。而且,参考图4、15、18、21、23、27、31、35、39、44、52、53、55、63、67、77、78、79、80、114、116、120、122、125、129、130、131、132、133、136、139、140、144、145、152、164等等描述的任何激励方法都可以应用于按照本发明的任何显示器、显示面板或信息显示器。

此外,在此作为激励晶体管11和开关晶体管11等引用了薄膜晶体管,这不是限制性的。可使用薄膜二极管(TFD)或环形二极管来代替它们。而且,本发明不限于薄膜元件,还可使用在硅片上形成的晶体管。不用说,也可以使用FET、MOS-FET、MOS晶体管或双极晶体管。它们本质上是薄膜晶体管。不用说,本发明也可使用变阻器、可控硅、环形二极管、光敏二极管、光敏晶体管或PLZT元件。也就是说,可以通过使用任何上述元件来构造开关元件11和激励元件11。

下面参考附图描述按照本发明的EL面板。

如在图10中所示,有机EL显示面板是由玻璃衬底(阵列底板)71、作为像素电极形成的透明电极105、至少一个有机EL层15和金属电极(反射膜)(阴极)106组成的,它们一个堆叠在另一个的顶上,其中有机功能层是由电子传输层、发光层、正空穴传输层等组成的。当将正电压施加于阳极或透明电极(像素电极)105并且将负电压施加于阴极或金属电极(反射电极)106时,有机EL元件15发光。

大电流流过给阳极或阴极提供电流的线路(阳极线路86或阴极线路87)。例如,大约100A数量级的电流流过具有40英寸屏幕的EL显示器。因而,所制作(形成)的阳极线路和阴极线路的电阻值应当足够小。要解决这个问题,按照本发明,阳极线路等(给EL元件提供发光电流的线路)是由薄膜形成的。然后,通过使用化学镀层或电解电镀技术将它电镀多层,增加薄膜线路的厚度。

可用的电镀金属包括,例如,铬、镍、金、铜和铝以及它们的合金和混合物。此外,根据需要,将铜箔粘贴成线路本身或粘附于线路。可供替换地,铜粘贴等等是多层地丝网印刷在线路上以增加线路的厚度,并因此减少线路电阻。而且,可使

用焊接技术焊接组成线路的电线。而且，如果必要，可在线路上形成绝缘层，并且可在线路上堆叠导电层以形成接地图案(ground pattern)，因此在线路与接地图案之间形成电容器(电容)。

最好，金属电极 106 是用具有小逸出功(work function)的金属制成的，诸如锂、银、铝、镁、镭、铜或它们的合金。具体地，例如，最好使用 Al-Li 合金。透明电极 105 可由具有大逸出功的导电材料制成，诸如 ITO 或金等等。如果将金用作电极材料，则电极变成半透明的。附带地，可使用 IZO 或其它材料代替 ITO。这也适用于其它像素电极 105。

不用说，按照本发明的 EL 膜 15 不仅可通过气相沉积(vapor deposition)来形成，也可通过墨水喷射(ink jetting)来形成。即，按照本发明的 EL 元件 15 不仅可通过气相沉积过程由低分子重量的材料来形成，也可通过墨水喷射等由高分子重量的材料来形成。此外，它们可由丝网印刷或胶印来形成。

干燥剂 107 放在密封盖 85 与阵列底板 71 之间的空间中。这是因为有机 EL 膜 15 易受潮。在由密封盖 85 将 EL 膜 15 与露天空气切断的情况下，干燥剂 107 吸收渗透密封剂的水，并因此防止有机 EL 膜 15 的退化。

尽管在图 10 中使用玻璃密封盖 85 用于密封，但可使用膜 111(这可以是薄膜，即，薄封装膜)用于密封，如在图 11 中所示。封装膜(薄封装膜)111 可以是，例如，在其上气相沉积了 DLC(类金刚石碳)的电解电容器膜。这种膜具有极低的透湿性(高抗湿性)特征。使用它作为封装膜 111。最好，密封盖或封装膜 111 与阵列底板 71 之间的热膨胀系数的差为 10%或更少。热膨胀系数的较大的差将引起密封盖 111 或类似物脱离阵列底板 71。而且，不用说，可由直接气相沉积在电极 106 表面上的 DLC 膜或类似物来形成封装膜 111。此外，可通过层压薄树脂膜和金属膜来形成薄封装膜。

令人想要地，薄膜 111 的膜厚度是这样的，即 $n \cdot d$ 等于或小于 EL 元件 15 的主发射波长 λ (其中 n 是薄膜的折射系数且 d 是薄膜的膜厚度；如果层压了两层或多层薄膜，计算每层薄膜的 $n \cdot d$ 并合计这些结果)。通过满足这个条件，与当使用玻璃衬底用于密封时相比，有可能超过从 EL 元件 15 的光提取的效率的两倍。而且，可使用铝和银的合金、混合物或层压。

代替如上所述的密封盖 85，使用封装膜 111 用于密封的技术称为薄膜封装。在从底板 71 一侧提取光的“下侧提取(见图 10；在图 10 中箭头方向提取光)”的情况下，薄膜封装包括形成 EL 膜并随后形成将用作 EL 膜上的阴极的铝电极。然后，

在铝层上形成树脂层作为缓冲层。可使用有机材料诸如丙烯酸树脂(acrylic)或环氧树脂(epoxy)，用于缓冲层。合适的膜厚度是从 $1\mu\text{m}$ 到 $10\mu\text{m}$ (包括两者)。更可取地，膜厚度是从 $2\mu\text{m}$ 到 $6\mu\text{m}$ (包括两者)。在缓冲膜(膜层)上形成封装膜 111。在没有缓冲膜的情况下，EL 膜的结构在重压下会变形，导致不均匀缺陷。如上所述，例如可用 DLC(类金刚石碳)或分层结构(可替换地，由薄介质膜和气相沉积的铝膜组成的结构)的电解电容器来组成封装膜 111。

在光是从 EL 层 15 这一侧提取的“上侧提取(见图 11; 在图 11 中的箭头方向提取光”的情况下，其中，薄膜封装包括形成 EL 膜 15 并随后在 EL 膜 15 上形成 20 埃(包括在内)到 300 埃厚的 Ag-Mg 膜，用作阴极(阳极)。在膜上形成透明电极，诸如 ITO，以减少电阻。然后，在电极膜上形成作为缓冲层的树脂层。在缓冲膜上形成封装膜 111。

由有机 EL 层 15 产生的光的一半是由反射膜 106 反射的并通过阵列底板 71 发出的。然而，反射膜 106 反射外来的光，导致眩光，它降低显示对比度。要处理这种情况，在阵列底板 71 上放置 $\lambda/4$ 相位片 108 和起偏振片(偏振软片(polarizing film))109。这些一般称为圆形起偏振片(圆形偏振薄片(circular polarizing sheet))。

附带地，如果像素是反射电极，则由有机 EL 层 15 产生的光向上发出。因而，不用说，相位片 108 和起偏振片 109 被放在发光的一侧。反射像素可以通过由铝、铬、银或类似物制造像素电极 105 来获得。而且，通过在像素电极 105 的表面上提供凸出(projection)(或者凸出和凹陷(depression))，有可能增加与有机 EL 层 15 的界面，并因此增加发光面积，导致改进的发光效率。附带地，用作阴极 106(阳极 105)的反射膜被制成透明电极。如果反射率可以减少到 30%或更低，则不需要圆形起偏振片。这是因为大大减少了眩光。同样也减少了光干扰。

可以通过应用含碳的丙烯酸类树脂(黑底(BM))，保留像素孔不被覆盖来减少眩光。任何树脂都可以使用，只要它吸收光。光漫射材料也是可用的，包括黑色金属，诸如六价铬；涂料；薄膜，厚膜，或在表面上具有细密的不规则性的成分(member)；氧化钛；氧化铝；氧化镁；以及乳色玻璃。如果用与由光调制层 24 产生的颜色互补的染料或颜料对这些材料进行着色，则这些材料没必要必须是黑色或暗的。

像素电极 105 是由透明电极(ITO)形成的。有机 EL 膜 15 形成在像素电极 105 上。当将电场施加于阴极电极 106 与像素电极 105 之间所压紧的 EL 元件 15 时，EL

元件 15 发光。

问题是所有施加了电场的 EL 层 15 都发光。位于像素电极 105 之下且在其中形成晶体管 11 和栅极信号线 17 的区域是不透光的(它们称为非透明区域)。即使在不透明区域中 EL 层 15 发光,所发的光也被阻止。然而,如果发光就会消耗电能。因而,不透明区域中 EL 层越大,则电能效率越低。

要解决这个问题,按照本发明,在非发光区域内形成绝缘膜 681,如在图 68 中所示。在像素电极 105 上形成绝缘膜 681。而且,在非发光区域内形成绝缘膜 681。非发光区域存在于像素电极 105 与 EL 层 15 之间,也存在于阴极 106 与 EL 层 15 之间。图 68 示出一种配置,其中在像素电极 105 与 EL 层 15 之间形成绝缘膜 681。

图 71 示意性地示出作为从顶上观看的像素电极 105。在非发光区内形成绝缘膜 681。图 72 示出如何在不是像素孔 721 的区域形成绝缘膜 681。

例如,绝缘膜是无机材料,诸如 SiO_2 、 SiO 、 TiO 或 Al_2O_3 的薄膜。可供替换地,它可以是有机材料,诸如丙烯酸类树脂或保护层的薄或厚膜。附带地,在非透明区域内的像素电极可通过制作布线图案(patterning)而被除去。而且,不用说,形成阴极的薄金属膜等可通过制作布线图案而被除去。

因为形成了绝缘膜 681 或者通过制作布线图案而除去了 EL 元件 15 的电极,所以电荷不会被灌入 EL 层 15。因此,在非发光区域内的 EL 元件 15 不发光。这导致改进的功率效率。

附带地,不用说,可如图 73 中例示的在 R、G 和 B 之间改变像素尺寸。由于 EL 元件 15 的发光效率在 R、G 和 B 之间改变,因此可以通过在如图 73 中例示的在 R、G 和 B 之间改变像素孔径比(像素尺寸)来达到好的白平衡。

要增加从底板 71 向外面发出的光的数量,建议形成在图 69 中例示的衍射光栅。由 EL 层 15 产生的光通过衍射光栅被衍射,减少了在临界角反射的光的总量。这增加了从底板 71 发出的光的总量,实现高亮度显示。

图 69(a)示出一个例子,其中在像素电极 105 上形成衍射光栅 691。可以通过以某种图案排列像素电极 105 或在像素电极 105 之下或之上形成衍射光栅来获得衍射效果。

衍射光栅的形状可以是圆形的、三角形的、锯齿状的、矩形的或正弦曲线形的。然而,按照特性和效率,最好,衍射光栅是正弦曲线形的。最好,衍射光栅的间距在 $1\mu\text{m}$ 与 $20\mu\text{m}$ 之间(包括两者)。更可取地,在 $2\mu\text{m}$ 与 $10\mu\text{m}$ 之间(包括两者)。最好,衍射光栅的高度在 $2\mu\text{m}$ 与 $20\mu\text{m}$ 之间(包括两者)。更可取地,在 $3\mu\text{m}$ 与 $10\mu\text{m}$

之间(包括两者)。而且,最好,衍射光栅是三维的(点矩阵)而不是线性的(两维的)。这是因为线性形状将引起偏振相关。

图 69(b) 示出一个例子,其中在阴极电极 106 上形成衍射光栅 691。可以通过以某种图案排列阴极电极 106 或在阴极电极 106 之下或之上形成衍射光栅来获得衍射效果。

图 70 示出一个例子,其中在阴极电极 106 和像素电极上形成衍射光栅 691。可以形成两维的(线性的)衍射光栅 691a 和 691b,并且可以将衍射光栅 691a 和 691b 的形成方向配置成彼此正交。当然,不用说,衍射光栅 691a 和 691b 之一或两者可以是三维的。

最好,对于晶体管 11,使用 LDD(低掺杂漏极)结构。在此将取有机 EL 元件(由各种缩略词所知的,包括 OEL、PEL、PELD、OLED)15 为例子描述 EL 元件,但这不是限制性的,也可使用无机 EL 元件。

有源矩阵类型的有机 EL 显示面板必须满足下面的两个条件:

1. 能够选择特定的像素并给出必要的信息,以及
2. 能够通过 EL 元件在整个帧周期期间流通电流。

要满足这两个条件,在图 62 中所示的常规有机 EL 像素配置中,使用开关晶体管作为第一晶体管 11b 来选择像素,并使用激励晶体管作为第二晶体管 11a 来为 EL 元件(EL 膜)15 提供电流。

要使用这种配置显示灰度,必须将相应于灰度的电压施加于激励晶体管 11a 的栅极。因此,在激励晶体管 11a 的导通电流(turn-on current)中的变化直接在显示中出现。

如果晶体管是单晶体(例如,在硅衬底上形成的晶体管),则晶体管的导通电流非常一致。然而,在由低温多晶硅技术在不高于 450 的温度处在廉价的玻璃衬底上形成的低温多晶硅晶体管的情况下,其阈限在 $\pm 0.2V$ 到 $0.5V$ 的范围内变化。流过激励晶体管 11a 的导通电流相应地变化,引起显示不规则性。这种不规则性不仅是由阈限电压中的变化所引起的,而且也是由晶体管的迁移率和栅极绝缘膜的厚度所引起的。特性还因为晶体管 11 的降质而改变。

晶体管的特性的变化不限于低温多晶硅技术,并且可以在半导体膜上形成的晶体管中发生,所述半导体膜是由高温多晶硅技术在 450 度(摄氏度)或更高的处理温度处生成的。此外,这种现象可以发生在有机晶体管和非晶硅晶体管中。在此将给出主要由低温多晶硅技术产生的晶体管的描述。

在一种通过应用如在图 62 中所示的电压显示灰度的方法中,必须严格地控制设备特性以获得一致的显示。然而,目前的低温多晶硅晶体管或类似物不能满足规定在预定范围内保持变化的规范。

在按照本发明的 EL 显示面板中的每个像素结构包括如在图 1 中具体示出的四个晶体管 11 和一个 EL 元件。将像素电极配置为与源极信号线重叠。明确地说,在绝缘膜上形成像素电极 105,或者在源极信号线 18 上形成平面化(planarized)丙烯酸膜用于绝缘。已知的一种像素电极与至少部分源极信号线 18 重叠的结构是大孔径(high aperture) (HA) 结构。这减少不必要的光干涉并允许适当的光发射。

在这个电路中,单个像素包括四个晶体管 11。晶体管 11a 的栅极连接到晶体管 11b 的源极。晶体管 11b 和 11c 的栅极连接到栅极信号线 17a。晶体管 11b 的漏极连接到晶体管 11c 的源极和晶体管 11d 的源极。晶体管 11c 的漏极连接到源极信号线 18。晶体管 11d 的栅极连接到栅极信号线 17b,以及晶体管 11d 的漏极连接到 EL 元件 15 的阳极电极。

附带地,晶体管 11b 和 11c 是按照本发明的第二开关元件的例子。另一方面,晶体管 11d 是按照本发明的第一开关元件的例子。

在栅极信号线(第一扫描线)17a 是激活的(施加导通电压的)时候,使 EL 元件 15 的激励晶体管 11a 和开关晶体管 11c 导通。同时,由源极激励电路 14 输送要通过 EL 元件 15 的电流。而且,晶体管 11b 导通以短路晶体管 11a 的栅极和漏极,而由源极激励电路 14 输送的电流存储在连接于晶体管 11a 的栅极与源极之间的电容器(储能电容,附加电容)19 中(见图 3(a))。

接着,使栅极信号线 17a 无效(施加截止电压),激活栅极信号线 17b,而电流通路切换到包括第一晶体管 11a、连接到 EL 元件 15 的晶体管 11d 和 EL 元件 15 的通路,以向 EL 元件 15 输送所存储的电流(见图 3(b))。

如果单个像素所需要的电容器 19 的容量是 C_s (pF) 而由像素占据的面积(像素尺寸而非孔径比)是 S_p (平方 μm), 则应当满足条件 $500/S_p \leq C_s \leq 20000/S_p$, 且更可取地, 满足条件 $1000/S_p \leq C_s \leq 10000/S_p$ 。附带地, 由于晶体管的栅极容量小, 因此可以将在此引用的 C_s 视为仅仅是储能电容(电容器)19 的容量。

最好, 电容器 19 一般在像素的非显示区域中形成。通常, 对于全彩色有机 EL15, 是由使用金属掩模(metal mask)遮蔽的汽相沉积而形成的。如果掩模没有对齐, 则存在不同色彩的有机 EL 层 15(15R、15G 和 15B)可能重叠的危险。因而, 必须由非显示区域将不同色彩的像素分开 10μ 或更多。这些区域不起光发射的作用

(不发光区域)。因而，通过这些区域形成储能电容 19，有可能有效利用像素中的空间，提供增加孔径比的有效手段。

附带地，在图 1 中的所有晶体管是 P 沟道晶体管。与 N 沟道晶体管相比，P 沟道晶体管具有或多或少较低的迁移率，但它们是更可取的，因为它们更耐电压和抗退化。然而，按照本发明的 EL 元件不限于 P 沟道晶体管，且本发明可仅使用 N 沟道晶体管。而且，本发明可同时使用 N 沟道和 P 沟道晶体管两者。

在图 1 中，晶体管 11c 和 11b 最好是相同极性的 N 沟道晶体管，而晶体管 11a 和 11d 是 P 沟道晶体管。通常，p 沟道晶体管比 p 沟道晶体管更可靠。它们具有减少的转折电流(kink current)等特征。对于晶体管 11a，使用 p 沟道晶体管对 EL 元件 15 具有良好的效果，后者通过控制电流获得所想要的发光强度。

最适宜地，应当为所有组成像素的晶体管 11 和内建的栅极激励电路 12 使用 P 沟道晶体管。通过组成只有 P 沟道晶体管的阵列，有可能将掩模数量减少到 5 个，导致较低的成本和较高的产量。

在图 1 等中电流驱动的像素配置允许以电子方式检查像素缺陷。将在下面描述按照本发明的检查方法。图 87 和 88 是说明图，例示按照本发明的检查方法。在图 87 中的像素配置下(引证图中的像素配置作为一个例子)，编程电流 I_w 施加于源极信号线 18。编程电流 I_w 的范围从 $1\mu\text{A}$ 到 $10\mu\text{A}$ 。激励晶体管 11a 以使预定的编程电流 I_w 流通的方式而工作。也就是说，在激励晶体管 11a 的栅极(G)端子处的电位改变。在要求流通预定编程电流 I_w 的激励晶体管 11a 的栅极(G)端子处的电位由 V_t 表示。

例如，要通过一个像素的激励晶体管 11a 流通电流 I_w ，在其栅极(G)端子处的电位必须比 V_{dd} 电压低 V_{t2} (在图 88 中的实线)。要通过另一个像素的激励晶体管 11a 流通电流 I_w ，在其栅极端子处的电位必须比 V_{dd} 电压低 V_{t1} (在图 88 中的虚线)。相应于源极信号线 18 的电位的变化的这些 V_t 值，代表像素 16 的激励晶体管 11a 的特性。

也就是说，在所选择的像素 16 的激励晶体管 11a 的栅极端子处的电位变成源极信号线 18 的电位。由于由激励晶体管 11a 流过的电流是通过调整激励晶体管 11a 的栅极端子处的电位来决定的，因此有可能通过查看激励晶体管 11a 的栅极端子处的电位来测量激励晶体管 11a 的特性。而且，在像素 16 中发生的缺陷引起源极信号线 18 输出异常的电位。因而，可以检测到缺陷等。

通过控制栅极激励电路 12 将导通电压施加于一条栅极信号线 17a。也就是说，

顺序地一个一个地选择像素行(将截止电压施加于其它栅极信号线 17a)。而且,设置源极信号线 18 使电流 I_w 流通。在将导通电压施加于栅极信号线 17a 时,所选择的像素 16 的激励晶体管 11a 的栅极端子假设为要求流过预定电流 I_w 的 V_t 电压。

将截止电压施加于栅极信号线 17b。截止电压的施加使晶体管 11d 截止,将激励晶体管 11a 与 EL 元件 15 彼此切断。因而,可以应用按照本发明的检查方法,甚至可以应用于还要在其上形成 EL 元件 15 的阵列底板。

这样,在顺序地同步于水平扫描周期(1H)变换施加导通电压的栅极信号线 17a 的位置时,源极信号线 18 的电位如在图 89(也见图 88)中例示的那样改变。同步于 1H 而输出这些变化。附带地,1H 的使用不是严格地必需的,因为这里要进行的是检查而不是图象显示。因而,使用 1H 是为了便于说明想要顺序地选择一个像素行。可使用任何固定的时段代替 1H。也就是说,1H 是选择要检查的像素行的时段。

在按照本发明的检查系统(检查设备,检查方法)中,显然可同时选择两个或多个像素行。这是因为即使同时选择两个或多个像素行,如果发送异常输出到源极信号线 18,也可以检测像素缺陷等。从正在检查的像素 16 输出的电流是 μA 级的微小电流。如果是在像素 16 中发生的短路缺陷等,则至少 mA 级的输出送到源极信号线 18。因而,可以同时选择和检查两个或多个像素行。在极端情况下,可以一次选择和检查在显示区域 50 中的所有像素行。而且,可一次检查半个屏幕 50。

图 90 是检查电路的方框图,用于执行按照本发明的检查方法。探针 997 连接到每条源极信号线 18 的电极端子 996,并将编程电流 I_w 施加于源极信号线 18。可以用参考电压电路 991 改变或调整编程电流 I_w 。把来自参考电压发生器电路 991 的参考电压 V_a 输入运算放大器 995 的加号端子(正极端子)。运算放大器 995 与晶体管 994 和电阻器 R_m 一起组成恒流电路。

编程电流 I_w 设置在 $1\mu A$ 与 $10\mu A$ 之间。实质上,使用激励面板所需的最大电流。可供替换地,可使用不超过 100nA 的小电流用于测量以检查黑色写模式(在黑显示期间)。

由参考电压电路 991 输出的参考电压 V_a 施加于运算放大器 995 的加号端子(正极端子)。运算放大器的加号端子与减号端子处于相同的电位,因而流过源极信号线 18 的相同电流 $I_w(=V_a/R_m)$ 流过晶体管 994。因此,恒流 I_w 流过所有的源极信号线 18。可以通过改变参考电压 V_a 容易地改变电流 I_w 。

附带地,尽管在此陈述通过所有源极信号线 18 流通相同的电流 I_w ,但这不是限制性的。例如,可通过经由毗邻的源极信号线 18 流通不同的恒流来运行检查。

而且,将探针 997 连接到电极 996 的方法也不限于上述方法。例如,可通过 ACF 技术来接合它们。此外,可使用金凸缘(gold bump)或镍凸缘(nickel bump)进行连接。

而且,在按照本发明的检查方法中,尽管在此陈述通过源极信号线 18 流通恒流 I_w ,但这不是限制性的。例如,可使用具有矩形波的电流(交流)用于检查。也有可能结合使用下面的两种模式:在第一模式中,给源极信号线 18 施加电压以检测毗邻源极信号线 18 之间的短路,而在第二模式中,通过源极信号线 18 流通恒流以检测像素缺陷。也有可能通过给 EL 元件 15 的阴极电极和阳极电极施加信号(电压或电流)来执行检查,或者通过源极信号线 18 来检测或测量信号。

在图 90 中的配置下,由于恒流 I_w 流过源极信号线 18,因此可以通过顺序地变换栅极信号线 17a 来测量图 89 中的电压(电流)波形。由输入电路 993(它由高输入阻抗运算放大器、模拟输入选择开关、AD(模拟-数字)转换器电路等组成)将电压波形从模拟电压(电流)转换成数字信号,并将得到的信号捕捉到数据收集装置和控制装置如个人计算机(PC)992 中。

流过微小电流的源极信号线 18 处于高阻抗状态。要在此状态中正确地测量源极信号线 18 的电位变化(或它们的绝对值),将高阻抗电路(由 FET 电路组成的输入运算放大器的正极输入端子)连接到每条源极信号线 18。也就是说,这些探针 997 以电子方式与各自的输入电路 993 的输入运算放大器(未示出)的正极输入端子相连接。

一个 QCIF 面板具有 $176 \times \text{RGB}=528$ 条源极信号线 18。很难在所有源极信号线 18 上放置 AD 转换器。因而,将多路复用器类型模拟开关(未示出)放在每个输入电路 993 的输入运算放大器的输出侧。将 AD 转换器放在模拟开关的输出处,并将来自 AD 转换器的数据捕捉到 PC 992 中。在图 90 中,高阻抗电路,模拟开关等被描述为输入电路 993 的组件。

图 91 是测量源极信号线 18 的电位(电压或电流)的电路(检查电路)的时序图。图 91(a)示出源极信号线 18 的电位(电压或电流)的变化,其中这些变化与 1H 同步。图 91(b)示出栅极信号线 17b 的电位。可以看到施加了导通电压的栅极信号线的位置是以每个像素行变换的。在同步于像素行选择中,所选择的像素行的晶体管 11a 工作,且源极信号线 18 的电位(图 91(a))改变。

图 91(c)示出到数据输入装置 992 的数据捕捉信号(这个信号也可以视为输入电路 993 中的模拟开关转换信号)。数据在数据捕捉信号的上升沿被捕捉到数据输

入装置 992 中。

PC 992 评价/判断所捕捉数据的值。而且，它积累这些数据值。基于所获得的结果，检测或检查阵列或面板的缺陷状态、缺陷位置、缺陷模式、缺陷状态等。

在图 87 中的像素配置下，当导通电压施加于栅极信号线 17a 且截止电压施加于栅极信号线 17b 时，形成如下的电流通路：Vdd 端子→在晶体管 11a 的源极与漏极之间→晶体管 11c→源极信号线 18。

如果短路(称为 SD 短路或沟道短路)发生在晶体管 11a 的源极端子 S 与漏极端子 D 之间，则 Vdd 电压输出到源极信号线 18(在图 92(a)中 SD 短路)。因而，可以以电子方式来检测晶体管 11a 的 SD 短路(像素缺陷)。

此外，如果栅极信号线 17a 断掉，则不形成编程电流 I_w 的通路，因而源极信号线 18 的电位变成接近于接地电位(见图 92(b)中断掉的栅极信号线)。因而，可以检测(检查)诸如在栅极信号线 17a 中折断之类的线缺陷。当然，如果源极信号线断掉，则没有输出，因此，可以检测源极信号线 18 中的折断。

而且，在截止电压施加于所有栅极信号线 17a 的情况下，如果非同寻常的电压输出到源极信号线 18，则可以检测某个像素 16 的晶体管 11c 或 11b 是有缺陷的。而且，输出到源极信号线 18 的信号随着施加 Vdd 电压(阳极电压)或者 Vdd 端子开路而变化。这使得有可能详细地检查和检验像素 16 中的缺陷。关于阴极电极，由于输出到源极信号线 18 的信号再次随着信号施加而变化，因此有可能检测像素 16 中的缺陷。

不用说，相反，还有可能通过施加信号于源极信号线 18 并检测输出到阴极电极的信号来检测像素 16 中的缺陷。再一次，可以用导通电压通过一个一个地选择像素行来扫描像素行。

在顺序地偏移变换由栅极激励电路 12 选择的像素行的同时，顺序地同步于偏移操作测量源极信号线 18 的电位。在从屏幕 50 的顶到底重复上述操作(完成对一个像素列的检查)时，可以检查显示面板(阵列底板 71)。

如在图 93(a)中所例示的，通过测量像素列(连接到一条源极信号线 18 的像素 16)的源极信号线 18 的信号线电位，有可能检测最大电压 V_{tmax} (像素 16 的激励晶体管 11a 的 V_t 的最大值(见图 88))和最小电压 V_{tmin} (像素 16 的激励晶体管 11a 的 V_t 的最小值(见图 88))。如果最大电压与最小电压之间的差等于或者大于预定值，则判断所测量/检查的阵列或面板是不符合的(non-conforming)。

如在图 93(b)中所例示的，通过测量阵列或面板中 V_t 的分布，有可能确定晶

晶体管 11a 的特性分布。可以根据特性分布计算 V_t 的标准偏差和平均值。此外，当 V_t 的标准偏差和平均值落在预定范围之外时，判断所测量/检查的阵列或面板是不符合的。

按照本发明的检查方法通过控制栅极激励电路 12 检查像素 16，从而施加导通电压于至少一条栅极信号线 17a，并因此通过源极信号线 18 流通编程电流。

附带地，尽管已经在上述例子中陈述了通过一个一个地选择像素行来测量或检查输出到源极信号线 18 的 V_t ，但这不是限制性的。可同时选择两个或多个像素行。还有可能首先通过顺序地选择奇数像素行来顺序地检查奇数像素 16，接着通过顺序地选择偶数像素行来顺序地检查偶数像素 16。还可以在图 92 中所例示的方法来检测像素缺陷(断掉的栅极信号线，SD 短路等)。

要加快检查，可以选择多条栅极信号线 17a，可以检测大约的缺陷位置和缺陷模式，随后可以顺序地在具有缺陷的部分中对每条栅极信号线 17a 施加导通电压来识别缺陷位置和缺陷状态。

按照本发明的检查方法不要求应当一次探查所有的源极信号线 18。例如，可通过将探针 997 连接到奇数源极信号线 18b 的端子电极 996 而偶数源极信号线 18a 保持开路，随后通过将探针 997 连接到偶数源极信号线 18a 的端子电极 996 而奇数源极信号线 18b 保持开路，来完成按照本发明的检查方法。

当然，可通过顺序地偏移来探查每第四个像素列。

附带地，尽管图 90 中的栅极激励电路 12 等是内建类型的(而不是外部的半导体芯片)，但这不是限制性的。栅极激励器 IC 12 可由半导体芯片构成并使用 COG 过程安装在阵列底板 71 上。

尽管已经参考图 90 陈述了通过探针 997 将电压施加于源极信号线 18，但这不是限制性的。一旦源极激励器 IC 14 已经安装在底板 71 上，就可通过操作源极激励器 IC 14 将恒流施加于源极信号线 18。可在输入电路 993 中测量由恒流引起的电压变化。

已经在上述例子中描述了具有图 87 中像素配置的检查系统。然而，本发明不限于此，而且还可以用另一种像素配置(图 38 等)来实现按照本发明的检查系统。

如上所述，按照本发明的检查系统(检查设备，检查方法)与 EL 显示器和在 EL 显示器中使用的阵列底板 71 有关。检查系统通过施加选择电压于栅极信号线 17a 选择一个像素 16，从而将这个像素的激励晶体管 11a 连接到源极信号线 18 来完成检查。而且，通过施加诸如电压(或电流)之类的信号于诸如接收外部输入的阴极或

阳极电极之类的端子(信号线),检查系统检测是否从源极信号线 18 输出该信号。实质上,通过施加恒流于源极信号线 18 来完成检查。而且,顺序地选择和扫描栅极信号线 17a。

最好,在显示面板中,不直接在阵列底板 71 上形成源极激励电路 14。这将方便检查。最好,在阵列底板 71 上形成 EL 元件 15 之后安装密封玻璃(密封盖)之前完成检查。这将减少丢弃不符合的面板的成本。

为便于理解,下面将参考图 3 描述图 1 中 EL 元件的配置。按照本发明的 EL 元件是使用两个时序(timing)来控制的。第一个时序是在存储所要求的电流值时的时序。用这个时序使晶体管 11b 和晶体管 11c 导通,提供在图 3(a)中所示的等效电路。从信号线施加预定的电流 I_w 。这使晶体管 11a 的栅极和漏极相连接,允许电流 I_w 流过晶体管 11a 和晶体管 11c。因而,晶体管 11a 的栅极-源极电压是这样的,使得允许 I_1 流过。

第二个时序是在晶体管 11a 和晶体管 11c 闭路而晶体管 11d 开路时的时序。在图 3(b)中示出这时可得到的等效电路。保持晶体管 11a 的源极-栅极电压。在这种情况下,由于晶体管 11a 始终在饱和区内工作,因此电流 I_w 保持恒定。

在图 5 中示出这种操作的显示结果。明确地说,图 5(a)中的参考数字 51a 表示显示屏幕 50 中在某个时间点用电流编程的一个像素(行)(写像素行)。像素行 51a 是不发光的(非显示像素(行)),如在图 5(b)中例示的。其它像素(行)是显示像素(行)53(电流通过非像素(non-pixel)53 的 EL 元件 15 流通,使 EL 元件 15 发光)。

在图 1 的像素配置中,编程电流 I_w 在电流编程期间流过源极信号线 18,如在图 3(a)中所示。电流 I_w 流过晶体管 11a,并以保持电流 I_w 这样一种方式来设置(编程)电容器 19 中的电压。此时,晶体管 11d 开路(截止)。

在电流流过 EL 元件 15 的时段期间内,晶体管 11c 和 11b 截止而晶体管 11d 导通,如在图 3(b)中所示。明确地说,截止电压(V_{gh})施加于栅极信号线 17a,使晶体管 11b 和 11c 截止。另一方面,导通电压(V_{gl})施加于栅极信号线 17b,使晶体管 11d 导通。

在图 4 中示出一个时序图。图 4 括号内的索引(例如,(1))表示像素行号码。明确地说,栅极信号线 17a(1)表示像素行(1)中的栅极信号线 17a。此外,图 4 中第一行中的 *H(其中“*”是任意符号或数字,并表示水平扫描线号码)表示水平扫描周期。明确地说,1H 是第一个水平扫描周期。附带地,上述这些内容(1H 号码,1-H 循环,像素行号码的顺序等)的目的是便于说明,而不希望是限制性的。

如从图 4 可以看到, 在每个选择的像素行中(假设选择时段是 1H), 当导通电压施加于栅极信号线 17a 时, 截止电压施加于栅极信号线 17b。在此期间, 没有电流流过 EL 元件 15(不发光)。在非选择的像素行中, 截止电压施加于栅极信号线 17a 而导通电压施加于栅极信号线 17b。在此期间, 电流流过 EL 元件 15(发光)。

附带地, 晶体管 11a 的栅极和晶体管 11c 的栅极连接到同一栅极信号线 17a。然而, 晶体管 11a 的栅极和晶体管 11c 的栅极可连接到不同的栅极信号线 17(见图 32)。然后, 一个像素将具有三条栅极信号线(栅极信号线 17a, 17b 和 17c)(在图 1 的配置中为两条栅极信号线 17a 和 17b)。通过分别控制晶体管 11b 的栅极的通/断(ON/OFF)时序和晶体管 11c 的栅极的通/断(ON/OFF)时序, 有可能进一步减少 EL 元件 15 的电流值因晶体管 11a 的变化而引起的变化。

通过共享栅极信号线 17a 和栅极信号线 17b 并对于晶体管 11c 和 11d 使用不同的导电类型(N 沟道和 P 沟道), 有可能简化激励电路, 并提高像素的孔径比。

在这种配置下, 按照本发明的操作时序关断来自信号线的写通路。也就是说, 当存储预定的电流时, 如果电流通路是分支的, 则没有在晶体管 11a 的源极(S)和栅极(G)之间的电容(电容器)中存储精确的电流值。通过对于晶体管 11c 和 11d 使用不同导电类型, 并控制它们的阈限, 有可能保证在切换扫描线路时, 在关断晶体管 11c 截止之后使晶体管 11d 导通。

附带地, 尽管已经参考图 1 陈述了由栅极激励电路 12a(按照本发明的第二栅极激励电路的例子)控制栅极信号线 17a 和由栅极激励电路 12b(按照本发明的第一栅极激励电路的例子)控制栅极信号线 17b, 但这不是限制性的, 不用说, 可由单个栅极激励电路 12 来控制栅极信号线 17a 和 17b。这也应用于下面描述的例子。

然而, 在那种情况下, 由于必须准确地控制晶体管的阈限, 因此有必要注意处理的进行。可以最少使用四个晶体管来实现上述电路, 但即使超过四个晶体管, 即包括晶体管 11e。(它被串联起来用于更准确的时序控制或用于减少镜象效应(稍后描述)), 工作的原理还是相同的。通过增加晶体管 11e, 有可能更准确地通过晶体管 11c 输送编程电流到 EL 元件 15。

参考图 2, 将预定的电压施加于晶体管 11e 的栅极端子, 以将晶体管 11e 置于低激活状态中。

这种配置使得有可能从激励晶体管 11a 通过 EL 元件 15 准确地流通微小电流。此外, 通过控制施加于晶体管 11e 的栅极端子(施加于栅极信号线 17f)的电压, 有可能改变来自激励晶体管 11a 的电流输出的状态。附带地, 将与施加于栅极信号线

17f 的电压相同的电压施加于显示区域中的像素。当然，有可能形成栅极激励电路 12，它激励栅极信号线 17f，并通过操作栅极激励电路 12 施加交流信号于栅极信号线 17f。

附带地，栅极信号线 17a，栅极信号线 17b 和栅极信号线 17f 可由不同的栅极激励电路或者由单个栅极激励电路 12 来激励，如在图 2 中所示。这种配置的其它部分与在图 1 中所示的相同，并因而将省略其描述。

附带地，像素配置不限于在图 1 和 2 中所示的那些。例如，可如图 63 中所示而配置像素。图 63 不象图 1 中的配置，缺少开关元件 11d。取代它的是，形成或放置转换开关 631。图 1 中的开关 11d 的功能是接通或关断(通过或切断)从激励晶体管 11a 输送到 EL 元件 15 的电流。如还要在后面的例子中描述的，晶体管 11d 的通/断控制功能构成本发明的重要部分。图 63 中的配置在不使用晶体管 11d 的情况下完成通/断功能。

在图 63 中，转换开关 631 的端子 a 连接到阳极电压 Vdd。附带地，施加于端子 a 的电压不限于阳极电压 Vdd。它可以是能够关断流过 EL 元件 15 的电流的任何电压。

转换开关 631 的端子 b 连接到阴极电压(图 63 中表示为接地)。附带地，施加于端子 b 的电压不限于阴极电压。它可以是能够接通流过 EL 元件 15 的电流的任何电压。

转换开关 631 的端子 c 与 EL 元件 15 的阴极端子相连接。附带地，转换开关 631 可以是任何类型，只要它具有接通和关断流过 EL 元件 15 的电流的能力。因而，其安装位置不限于图 63 中所示的位置，并且该开关可以定位在将电流输送到 EL 元件 15 的通路上的任何地方。而且，该开关不受限于其功能，只要该开关能够接通和关断流过 EL 元件 15 的电流。

此外，这里的术语“截止(off)”不是指没有电流流通的状态，而是指流过 EL 元件 15 的电流减少到低于正常。上面提到的内容还应用于本发明的其它配置。

将不需要说明转换开关 631，因为它可以通过 P 沟道和 N 沟道晶体管的组合来实现。例如，它可以通过两个模拟开关的电路来实现。当然，开关 631 可以仅由 P 沟道或 N 沟道晶体管来构成，因为它仅关断流过 EL 元件 15 的电流。

当开关 631 连接到端子 a 时，Vdd 电压施加于 EL 元件 15 的阴极端子。因而，电流不流过 EL 元件 15，与由激励晶体管 11a 的栅极端子 G 保持的电压的电压状态无关。因此，EL 元件 15 是不发光的。

当开关 631 连接到端子 b 时, GND 电压施加于 EL 元件 15 的阴极端子。因而, 电流按照由激励晶体管 11a 的栅极端子 G 保持的电压状态流过 EL 元件 15。因此, EL 元件 15 发光。

因而, 在图 63 所示的像素配置中, 在激励晶体管 11a 与 EL 元件 15 之间没有形成开关晶体管 11d。然而, 有可能通过控制开关 631 来控制 EL 元件 15 的发光。

在图 1、2 等中所示的像素配置中, 一个像素包括一个激励晶体管 11a。然而, 本发明不限于此, 且一个像素可包含两个或多个激励晶体管 11a。一个例子示于图 64 中。在图 63 中, 一个像素包括两个激励晶体管 11a1 和 11a2, 其栅极端子连接到公共的电容器 19。通过使用多个激励晶体管 11a, 有可能减少编程电流的变化。这种配置的其它部分与在图 1 等中示出的那些相同, 并因而将省略其描述。

在图 1 和 2 中, 通过 EL 元件 15 流通由激励晶体管 11a 输出的电流, 并由在激励晶体管 11a 与 EL 元件 15 之间形成的开关元件 11d 接通和关断该电流。然而, 本发明不限于此。例如, 在图 65 中例示了另一种配置。

在图 65 所示的例子中, 输送到 EL 元件 15 的电流是由激励晶体管 11a 控制的。流过 EL 元件 15 的电流是由放置在 Vdd 端子与 EL 元件 15 之间的开关元件 11d 接通和关断的。因而, 按照本发明, 开关元件 11d 可放置在任何地方, 只要它可以控制流过 EL 元件 15 的电流。

晶体管 11a 的特性的变化与晶体管的尺寸相关。要减少特性的变化, 最好第一晶体管 11a 的沟道长度从 $5\mu\text{m}$ 到 $100\mu\text{m}$ (包括两者)。更可取地, 它从 $10\mu\text{m}$ 到 $50\mu\text{m}$ (包括两者)。这是可能的, 因为长的沟道长度增加包含在沟道内的晶界 (grain boundary), 减少电场, 并从而抑制转折效应 (kink effect)。

最好, 像素的晶体管 11 是由激光再结晶 (laser recrystallization) (激光退火) 形成的多晶硅晶体管, 且所有晶体管的沟道方向与激光发射方向一致。特别地, 最好是激光发射的方向与源极信号线 18 的形成方向一致。这将使激励晶体管 11a 的特性沿源极信号线 18 一致, 并在电流编程期间减少源极信号线 18 的振幅波动。减少振幅使其有可能准确地完成电流编程。

本发明的一个目的是提出一种电路配置, 其中晶体管特性中的变化不影响显示。为此需要四个或更多的晶体管。当使用晶体管特性确定电路常数时, 很难确定合适的电路常数, 除非四个晶体管的特性不一致。晶体管特性的阈限和晶体管的迁移率两者都根据沟道方向相对于激光辐射的纵轴是水平还是垂直而变化。

附带地, 在两种情况下许多变化是相同的。然而, 迁移率和平均阈限在水平

方向与垂直方向之间变化。因而，所想要的是在一个像素中所有晶体管都具有相同的沟道方向。

而且，如果储能电容 19 的电容值是 C_s (pF) 而第二晶体管 11b 的截止电流值是 I_{off} (pA)，则最好满足下面的方程式。

$$3 < C_s/I_{off} < 24$$

更可取地，满足下面的方程式。

$$6 < C_s/I_{off} < 18$$

通过设置晶体管 11b 的截止电流 I_{off} 为 5pA 或更小，有可能将流过 EL 的电流中的变化减少到 2%或更少。这是因为当漏电流增加时，不施加电压存储在栅极和源极(越过电容器)之间的电荷不能保持一个场。因而，电容器 19 的储能电容越大，截止电流的容许量就越大。通过满足上面的方程式，有可能将毗邻像素之间的电流值的波动减少到 2%或更低。

此外，最好构成有源矩阵的晶体管是 p 沟道多晶硅薄膜晶体管，且晶体管 11b 是双栅极或多栅极晶体管。更可取地，晶体管具有三个或更多的栅极。除非晶体管 11b 具有良好的截止特性，电容器 19 不能保持电荷。这将引起过亮，导致屏幕发白。

要求晶体管 11b 的通/断(ON/OFF)比尽可能高，晶体管 11b 用作晶体管 11a 的源极-漏极开关。通过对于晶体管 11b 使用双栅极或多栅极结构，有可能达到高的通/断(ON/OFF)比。

在像素 16 中组成晶体管 11 的半导体膜通常是以低温多晶硅技术通过激光退火形成的。激光退火条件的变化导致晶体管 11 特性的变化。然而，如果在像素 16 中的晶体管 11 的特性是一致的，则有可能使用电流编程(诸如在图 1 中所示)激励该像素，因此预定的电流将流过 EL 元件 15。这是电压编程所缺少的优点。最好所使用的激光器是准分子激光器。

附带地，按照本发明的晶体管 11 的半导体膜的形成不限于激光退火方法。本发明也可使用热退火(heat annealing)方法和涉及固相(CGS)生长的方法。此外，本发明不限于低温多晶硅技术，可使用高温多晶硅技术。而且，可通过对硅衬底进行掺杂和扩散来形成半导体膜。而且，可由有机材料来形成半导体膜。

本发明使激光点(激光辐射范围)72 平行于源极信号线 18 移动，如图 7 所示。而且，以与一个像素行对齐这样一种方式移动激光点 72。当然，像素行的数量不限于一。例如，可通过将图 72 中的 RGB(在本例中是三个像素列)作为单个像素 16

处理来发射激光。而且，可一次将激光对准两个或多个像素。不用说，移动激光辐射范围可重叠(对于移动激光辐射范围，重叠是很平常的)。

以 RGB 三个像素将形成一个正方形形状这样一种方式构造像素。因而，每个 R、G、B 像素具有长方形形状。因此，通过使用长方形激光点 72 进行退火，有可能消除每个像素内晶体管 11 的特性的变化。而且，可使连接到同一源极信号线 18 的晶体管 11 的特性(迁移率， V_t ，S 值等)一致(即，尽管连接到毗邻的源极信号线 18 的晶体管 11 在特性方面可不同，但可以使连接到同一源极信号线的晶体管 11 的特性几乎相等)。

通常，激光点 72 具有固定的长度，如 10 英寸。由于移动激光点 72，所以面板必须以这样一种方式放置，即它们可以符合可以移动激光点 72 的范围(即，以在面板的显示区域 50 的中心激光点 72 将不重叠的一种方式)。

在图 7 所示的配置中，在激光点 72 的长度内纵向放置三个面板。发射激光点 72 的退火装置识别在玻璃衬底 74 上的位标器 73a 和 73b(基于模式识别的自动定位)，并移动激光点 72。由模式识别装置识别位标器 73。退火装置(未示出)识别位标器 73，并确定像素列的位置(使激光辐射范围 72 平行于源极信号线 18)。它以这样一种方式发射激光点 72，为连续退火而与每个像素列的位置重叠。

最好，具体地，使用参考图 7 描述的激光退火方法(它涉及发射平行于源极信号线 18 的直线激光点)用于有机 EL 显示面板的电流编程。这是因为在平行于源极信号线方向上放置的晶体管 11 具有相同的特性(在纵向上毗邻的像素晶体管的特性彼此是相当相似的)。这在由电流激励像素时减少在源极信号线上的电压电平的变化，并因而减少写电流不足的可能性。

例如，在白光栅显示的情况下，由于几乎相同的电流通过毗邻像素中的晶体管 11a，因此从源极激励 IC 14 输出的电流不具有显著的幅度变化。如果图 1 中的晶体管 11a 具有相同的特性并且用于像素的电流编程的电流在像素列中具有相同的值，则在电流编程期间源极信号线 18 的电位是恒定的。因而，在源极信号线 18 中没有电位波动发生。如果连接到同一源极信号线 18 的晶体管 11a 具有几乎相同的特性，则在源极信号线 18 中不应有显著的电位波动。这对于其它可电流编程的像素配置，如在图 38 中所示的配置也是正确的(因而，最好使用在图 7 中所示的制造方法)。

一种涉及同时编程两个或多个像素行编程并且参考图 27、30 等描述的方法可以实现一致的图象显示(因为该方法没有显示主要由于晶体管特性的变化而引起的

不规则性的倾向)。在图 27 等的情况下,由于同时选择多个像素行,所以如果在毗邻像素行中的晶体管是一致的,则激励电路 14 可以吸收在以纵向放置的晶体管的特性中的不规则性。

附带地,尽管在图 7 中例示的 IC 芯片是堆叠在源极激励电路 14 上的 IC 芯片,但这不是限制性的,不用说,可在与像素 16 相同的过程中形成源极激励电路 14。

具体地说,本发明保证激励晶体管 11b 的电压阈限 V_{th2} 将不落到低于像素中相应的激励晶体管 11a 的电压阈限 V_{th1} 。例如,使晶体管 11b 的栅极长度 $L2$ 比晶体管 11a 栅极长度 $L1$ 更长,使得即使这些薄膜晶体管的过程参数改变, V_{th2} 也将不落到低于 V_{th1} 。这使得有可能抑制敏感的电漏。

附带地,上面提到的内容也应用于在图 38 中所示的电流镜像的像素配置。图 38 中的像素由激励晶体管 11a、激励晶体管 11b、晶体管 11c、开关晶体管 11d、电容 C19、EL 元件 15 等组成,通过激励晶体管 11a 流过信号电流,激励晶体管 11b 控制流过发光元件(如 EL 元件 15)的激励电流,晶体管 11c 通过控制栅极信号线 17a1 连接或者断开像素电路和数据线“数据”,开关晶体管 11d 在写时段内通过控制栅极信号线 17a2 使晶体管 11a 的栅极和漏极短路,电容 C19 在施加电压后保持栅极-源极电压,EL 元件 15 用作发光元件。

在图 38 中,晶体管 11c 和 11d 是 N 沟道晶体管而其它晶体管是 P 沟道晶体管,但这只是示例性而非限制性的。电容 C_s 具有连接到晶体管 11a 的一端,和连接到 V_{dd} (电源电位)的另一端,但它可连接到任何固定的电位,代替 V_{dd} 。EL 元件 15 的阴极(负极)连接到接地电位。

接着,将描述本发明的 EL 显示面板或 EL 显示器。图 6 是说明图,主要例示 EL 显示器的电路。在一个矩阵中排列或形成像素 16。每个像素 16 与源极激励电路 14 相连接,后者输出在像素的电流编程中使用的电流。在源极激励电路 14 的输出级中的是相应于视频信号的位计数的电流镜像电路(稍后描述)。例如,如果使用 64 个灰度,则在相应的源极信号线上形成 63 个电流镜像电路,以便在选择了合适数量的电流镜像电路时把想要的电流施加于源极信号线 18。

附带地,一个电流镜像电路的最小输出电流从 10nA 到 50nA(包括两者)。最好,电流镜像电路的最小输出电流应当从 15nA 到 35nA(包括两者),以保证组成激励 IC 14 中的电流镜像电路的晶体管的精确性。

此外,包括一个预充电或放电电路以对源极信号线 18 强制地充电或放电。最好,对源极信号线 18 强制地充电或放电的预充电或放电电路的电压(电流)输出值

可以对于 R、G 和 B 分别设置。这是因为 EL 元件 15 的阈限在 R、G 和 B 之间不同。

已知有机 EL 元件具有严重的温度相关性(温度特性)。要调整由温度特性引起的发射亮度变化,通过增加非线性元件(诸如热敏电阻或正温度系数的热敏电阻)到电流镜像电路,以改变输出电流并用热敏电阻等调整由温度特性引起的变化,以模拟方式产生参考电流。

按照本发明,由半导体硅芯片制造源极激励电路 14,并通过玻璃上的芯片(chip-on-glass) (COG)技术与底板 71 的源极信号线 18 上的端子相连接。使用金属(诸如铬、铜、铝和银),用于制成信号线(如源极信号线 18)。这些金属对于细的线路宽度提供低阻抗。如果像素是反射型的,则最好由与反射膜相同的材料同时与反射膜一起来形成线路。这简化了生产过程。

不仅可以通过 COG 技术安装源极激励电路 14。也有可能通过膜上芯片(chip-on-film) (COF)技术来安装源极激励电路 14,并将它连接到显示面板的信号线。关于激励 IC,可通过分别构造电源 IC 82 而由三个芯片来构成。

另一方面,通过低温多晶硅技术形成栅极激励电路 12。也就是说,在与像素中的晶体管相同的过程中形成。这是因为栅极激励电路 12 具有较简单的内部结构和比源极激励电路 14 更低的工作频率。因而,甚至可以方便地通过低温多晶硅技术来形成,并允许减少玻璃框宽度(bezel width)。当然,有可能由硅片构造栅极激励电路 12 并使用 COG 技术将它安装到底板 71 上。而且,开关元件(如像素晶体管以及栅极激励器)可通过高温多晶硅技术来形成,或者可由有机材料(有机晶体管)来形成。

栅极激励电路 12 包括用于栅极信号线 17a 的移位寄存电路 61a 和用于栅极信号线 17b 的移位寄存电路 61b。移位寄存电路 61 是由正相和负相时钟信号(CLKxP 和 CLKxN)和启动脉冲(STx)控制的。此外,最好添加使能(ENABL)信号和上-下(UPDWN)信号,使能信号控制栅极信号线的输出与不输出,上-下信号使改变移位方向颠倒。而且,最好安装一个输出端子以保证启动脉冲由移位寄存器移位并被输出。附带地,移位寄存器的移位时序是由来自控制 IC 81 的控制信号控制的。而且,栅极激励电路 12 包括电平移动电路(level shift circuit),它对外部数据进行电平移动。还包括检查电路。

由于移位寄存电路 61 具有小缓冲容量,因此它们不能直接激励栅极信号线 17。因此,在每个移位寄存电路 61 与激励栅极信号线 17 的输出门 63 之间至少形成两个或多个反相器电路 62。

这同样可应用于在底板 71 上通过多晶硅技术(如低温多晶硅技术)形成源极激励电路 14 的情况。在模拟开关门(如激励源极信号线 18 的传输门)与源极激励电路 14 的移位寄存器之间形成多个反相器电路。下面的内容(移位寄存器输出和激励信号线的输出级(放在输出级(如输出门或传输门)之间的反相器电路))对于栅极激励电路和源极激励电路是公共的。

例如, 尽管来自源极激励电路 14 的输出在图 6 中示为直接连接到源极信号线 18, 但实际上来自源极激励器的移位寄存器的输出与反相器电路的多个级相连接, 并且反相器输出连接到模拟开关门(如传输门)。

反相器电路 62 由 P 沟道 MOS 晶体管和 N 沟道 MOS 晶体管组成。如先前所述, 栅极激励电路 12 的移位寄存电路 61 具有与反相器电路 62 的多级相连接的输出端和连接到输出门 63 的末级输出。附带地, 反相器电路 62 可仅由 P 沟道 MOS 晶体管或者 N 沟道 MOS 晶体管组成。

栅极激励电路 12 的移位寄存电路 61a 控制用于栅极信号线 17a 的信号, 而移位寄存电路 61b 控制用于栅极信号线 17b 的信号。在反相器 62 的输出级中形成或放置输出缓冲器 63。附带地, 使用低温多晶硅处理技术在阵列底板 71 上形成缓冲器等。

如在图 74 中所例示的, 栅极信号线 17a 的输出缓冲器电路 341a 比栅极信号线 17b 的输出缓冲器电路 341b 大。最好, 栅极信号线 17a 的线路电阻比栅极信号线 17b 的线路电阻低。这是因为通过使栅极信号线 17a 的时间常数足够短, 有可能提高写电流的精确性。

图 111 是按照本发明的栅极激励电路 12 的方框图。附带地, 图 6 中的栅极激励电路 12 是 CMOS 类型的, 它使用 n 沟道和 p 沟道晶体管两者。图 111 中的栅极激励电路 12 只使用 p 沟道晶体管。尽管在图 111 中为了便于说明只示出四级, 实质上形成或布置了与存在的栅极信号线 17 一样多的单位门输出电路 1111。

如在图 111 中例示的, 按照本发明的栅极激励电路 12(12a 和 12b)包括信号端子: 四个时钟端子(SCK0, SCK1, SCK2 和 SCK3), 一个启动端子(数据信号 SSTA), 和两个反相端子(DIRA 和 DIRB, 它们施加彼此相位差 180 度的信号), 它使移位方向颠倒。它们还包括电源端子, 包括 L 电源端子(VBB)和 H 电源端子(Vd)。

由于在图 111 中的栅极激励电路 12 只使用 p 沟道晶体管, 因此在栅极激励电路 12 中可以不包括电平移动电路(用于将低电压逻辑信号转换成高电压逻辑信号的电路)。因而, 在图 8 等中所示的电源电路(IC)82 中放置或形成电平移动电路。

如果像素 16 是由 P 沟道晶体管构成的,则它们将良好地匹配栅极激励电路 12,后者使用在图 111 中所示的 P 沟道晶体管,等等。P 沟道晶体管(图 1 配置中的晶体管 11b 和 11c 和晶体管 11d)在电压变低时导通。另一方面,低电压也用作栅极激励电路 12 的选择电压。如果使用较低电平作为选择电平,则具有 P 沟道的栅极激励器实现良好的匹配,如可以从图 113 中的配置中看到的。这是因为较低电平不能保持长时间。另一方面,较高电平可以保持长时间。

而且,通过使用 P 沟道作为给 EL 元件 15 提供电流的激励晶体管(图 1 中的晶体管 11a),有可能使用由薄金属膜构成的固体电极作为 EL 元件 15 的阴极。而且,可以从阳极电位 Vdd 以正方向朝 EL 元件 15 流过电流。考虑到上述环境,最好像素 16 和栅极激励电路 12 中的晶体管是 P 沟道的。因而,按照本发明使用 P 沟道晶体管作为像素 16 和栅极激励电路 12 中晶体管(激励晶体管和开关晶体管)不仅仅是设计问题。

可直接在阵列底板 71 上形成电平移动器(LS)电路。也就是说,使用 N 沟道和 P 沟道晶体管用于电平移动器(LS)电路。来自控制器(未示出)的逻辑信号是由直接在阵列底板 71 上形成的电平移动器电路升压的,因此它将匹配由 P 沟道晶体管构造的栅极激励电路 12 的逻辑电平。经升压的逻辑电压施加于栅极激励电路 12。

为便于说明,在本发明的例子中使用图 1 中的像素配置。然而,涉及使用 P 沟道晶体管作为像素 16 的选择晶体管并用于栅极激励电路 12(图 1 中的晶体管 11c)的本发明的技术概念不限于图 1 中的像素配置。不用说,例如,在电流激励的像素配置情况下,也可应用于图 38 和 50 中例示的电流镜像像素配置。而且,在电压激励的像素配置情况下,也可应用于两个晶体管(选择晶体管是晶体管 11b,以及激励晶体管是晶体管 11a)诸如图 62 中例示的那些。而且,不用说,可应用于使用四个晶体管(选择晶体管 11c 和激励晶体管 11a)如在图 51 中例示的像素配置。参考图 111 和 113 描述的栅极激励电路 12 的配置也可应用于电流激励的像素配置。因而,上面或下面描述的内容不限于像素配置等。

而且,其中使用 p 沟道晶体管作为像素 16 的选择晶体管并用于栅极激励电路的配置不限于有机 EL 或其它自发光设备(显示面板或显示器)。例如,也可应用于液晶显示面板。

反相端子(DIRA 和 DIRB)将公共信号施加于所有单位门输出电路(unit gate output circuit)1111。如可以从图 113 中的等效电路图中看到的,将相反极性的信号馈送给反相端子(DIRA 和 DIRB)。要反转移位寄存器的扫描方向,反转施加于

反相端子(DIRA 和 DIRB)的信号极性。

附带地, 图 111 中的电路配置包括四条时钟信号线。按照本发明, 四是最佳的数字。然而, 这不是限制性的, 而本发明可使用少于或多于四条时钟信号线。

在毗邻的单位门输出电路 1111 之间不同地馈送时钟信号(SCK0, SCK1, SCK2 和 SCK3)。例如, 在单位门输出电路 1111a 中, 由时钟端子 SCK0 馈给 OC, 同时由时钟端子 SCK2 馈给 RST。单位门输出电路 1111c 也是这个情况。然而, 在毗邻于单位门输出电路 1111a 的单位门输出电路 1111b(在下一级中的单位门输出电路)中, 由时钟端子 SCK1 馈给 OC, 同时由时钟端子 SCK3 馈给 RST。这样, 以不同方式由时钟端子以不同方式馈给每隔一个单位门输出电路 1111: 由 SCK0 馈给 OC 并由 SCK2 馈给 RST, 在下一级中由 SCK1 馈给 OC 并由 SCK3 馈给 RST, 在再下一级中由 SCK0 馈给 OC 并由 SCK3 馈给 RST, 依此类推。

图 113 示出只使用 P 沟道晶体管的单位门输出电路 1111 的电路配置。图 114 是用于说明图 113 的电路配置的时序图。图 112 是图 113 中多级的时序图。因而, 通过理解图 113, 有可能理解整个工作。与其以文字说明, 倒不如参考图 114 中的时序图结合图 113 中等效的电路图来理解这个操作, 并因而将省略晶体管工作的详细描述。

当仅用 P 沟道晶体管构成激励电路时, 实质上难以将栅极信号线 17 的输出电压保持在 H 电平(图 113 中的 V_d 电压)。也难以将它们长时间保持在 L 电平(图 113 中 V_{BB} 电压), 但可以适当地在短时间, 诸如在选择一个像素行的期间, 将它们保持在 H 电平。馈送到 IN 端子的信号和馈送到 RST 端子的 SCK 时钟使 $n1$ 的状态相对于 $n2$ 反相。尽管 $n2$ 和 $n4$ 具有相同极性的电位, 但馈送到 OC 端子的 SCK 时钟进一步降低 $n4$ 的电位电平。相反, 在相同的时间内将 Q 端子保持在 L 电平(从栅极信号线 17 输出导通电压)。将输出到 SQ 端子或 Q 端子的信号传送到下一级中的单位门输出电路 1111。

在图 111 和 113 的电路配置中, 通过控制 IN(INA 和 INb)端子和施加于时钟端子的信号的时序, 有可能是两个使用相同电路配置的模式: 在一种模式中, 如图 165(a)中所示, 选择一条栅极信号线 17, 在另一种模式中, 如图 165(b)中所示, 选择两条栅极信号线 17。在选择侧栅极激励电路 12a 中, 图 165(a)示出一种激励模式, 其中在一行一行移位的基础上一次(正常激励)选择一个(51a)像素行。图 165(b)示出一种配置, 其中一次选择两个像素行。这种激励模式相应于参考图 24 等描述的同时选择多个像素行(51a 或 51b)的激励。(使用虚拟像素行的配置)。在

一行一行移位的基础上一次选择两个毗邻的行。

按照图 165(b) 的激励方法, 尽管像素行 (51a) 保持末级视频, 但对像素行 51b 预充电。这使像素 16 更易于写入。也就是说, 本发明可以通过操纵施加于端子的信号在两种激励模式之间切换。

附带地, 尽管 165(b) 示出一种选择毗邻的像素行的模式, 但也有可能选择不同于毗邻像素行的像素行, 如图 123 所示。在图 113 所示的配置中, 以四个为一组控制像素行。在四个像素行当中, 有可能确定选择一个像素行还是选择两个连续的像素行。在每个组中的像素行的数量受时钟 (SCK) 数量的限制, 在这个例子中为四。如果使用八个时钟 (SCK), 则可以以八个为一组控制像素行。因而, 如也可以从图 113 中的配置看到的, 可以如图 168 中例示的那样选择像素行。

在图 168(a) 中, 可以从四个像素行的组中选择一个像素行 (从四个像素行的组选择一个像素行还是不选择像素行, 取决于 IN 数据的输入状态和移位状态)。在图 168(b) 中, 可以从四个像素行的组中选择两个像素行 (从四个像素行的组中选择两个像素行还是不选择像素行, 取决于 IN 数据的输入状态和移位状态)。按照本发明, 数量上等于时钟计数的像素行构成一个组, 并选择一个像素行或数量上不大于每个组中一半像素行的像素行 (例如, 如果四个像素行构成一个组则选择两个像素行 ($=4/2$))。因而, 在每个像素行组中总是存在未选择的像素行。

当如图 165(a) 所示选择一个像素行时, 如图 167(a) 所例示的编程电流 I_w 流过一个像素 16。编程电流 I_w 被写入像素 16, 它被分成如图 167(b) 所例示的两个像素行。然而, 这不是限制性的。例如, 通过两次施加与如图 167(b) 所例示编程电流 I_w 相同大小的电流, 相同的电流可通过两个所选择的像素 (16a 和 16b)。

在图 165 中示出选择侧栅极激励电路 12a 的操作。在图 165(a) 中, 通过同步于水平同步信号一个一个地移位, 一次选择一个像素行。在图 165(b) 中, 通过同步于水平同步信号一个一个地移位, 一次选择两个像素行。

图 168 是说明图, 例示栅极激励电路 12b 的操作, 它控制使 EL 元件 15 导通和截止的栅极信号线 17b。图 168(a) 示出当将导通电压施加于每个由四个像素行构成的组 (在下文中这样的一组像素行将称为像素行组) 中的一个像素行的栅极信号线 17b 时所导致的状态。所显示的像素行 53 的位置同步于水平同步信号 (HD) 一个一个地移位。当然, 决定在 4 像素行组中选择一个像素行 (施加导通电压于其它三个像素行的栅极信号线 17b) 还是不选择像素行 (施加截止电压于四个像素行的栅极信号线 17b) 是随意的。由于把这配置到移位寄存器, 因此同步于水平同步信号

而偏移选择。

图 168(b) 示出当将导通电压施加于每个 4 像素行组中的两个像素行的栅极信号线 17b 时导致的状态。所显示的像素行 53 的位置同步于水平同步信号 (HD) 一个地移位。当然, 决定在 4 像素行组中选择两个像素行(施加截止电压于其它两个像素行的栅极信号线 17b) 还是不选择像素行(施加截止电压于四个像素行的栅极信号线 17b) 是随意的。由于这被配置到移位寄存器中, 因此同步于水平同步信号而偏移选择。

图 168(a) 示出当将导通电压施加于每个 4 像素行组中一个像素行的栅极信号线 17b 时导致的状态。图 168(b) 示出当将导通电压施加于每个 4 像素行组中两个像素行的栅极信号线 17b 时导致的状态。然而, 本发明不限于这种配置(系统)。例如, 可将导通电压施加于每个六像素行组中的一个像素行的栅极信号线 17b。可供替换地, 可将导通电压施加于每个八像素行组中两个像素行的栅极信号线 17b。也就是说, 本发明不限于图 168 中的激励方法。而且, 对于 R、G 和 B 可独立地改变通/断状态。

图 169 示出在图 168(a) 的激励模式中输出到栅极信号线 17b 的电压状态。如先前所述, 在栅极信号线 17b() 中的索引表示像素行。附带地, 为了便于说明, 像素行从(1)开始。而且, 在表中最顶上的行的数字表示水平扫描周期数。

如在图 169 中所例示的, 栅极信号线 17b(1) 到 17b(4) 具有与栅极信号线 17b(5) 到 17b(8) 的相同波形。也就是说, 对每个 4 像素行组执行相同的操作。

图 170 示出在图 168(b) 的激励模式中输出到栅极信号线 17b 的电压状态。如在图 170 中所例示的, 栅极信号线 17b(1) 到 17b(4) 具有与栅极信号线 17b(5) 到 17b(8) 相同的波形。也就是说, 对每个 4 像素行组执行相同的操作。

按照图 168 中的例子, 可以在任何时候通过增加和减少显示模式中的像素的数量来调整显示屏幕 50 的亮度。在 QCIF 面板中, 垂直像素的数量是 220 个点。因而, 在图 168(a) 中, 可以显示 $220/4=55$ 个像素行。也就是说, 在白光栅显示中, 当显示 55 个像素行时获得最大亮度。可以通过如下减少所显示的像素行的数量来使显示屏幕更暗: $55 \rightarrow 54 \rightarrow 53 \rightarrow 52 \rightarrow 51 \rightarrow \dots 5 \rightarrow 4 \rightarrow 3 \rightarrow 2 \rightarrow 1 \rightarrow 0$ 。相反, 可以通过如下增加所显示的像素行的数量使屏幕更亮: $0 \rightarrow 1 \rightarrow 2 \rightarrow 3 \rightarrow 4 \rightarrow 5 \rightarrow \dots 50 \rightarrow 51 \rightarrow 52 \rightarrow 53 \rightarrow 54 \rightarrow 55$ 。因而, 可以以多个步级来调节亮度。

在这个亮度调节过程中, 屏幕的亮度以与显示的像素行的数量成正比线性地改变。此外, 相应于亮度的伽马特性(gamma characteristic)不改变(灰度的数量

保持恒定，无论屏幕是亮还是暗）。

尽管在上面的例子中以为 1 的增量改变显示的像素以调节屏幕 50 的亮度，但这不是限制性的。可按如下改变：54→52→50→48→46→...6→4→2→0。可供替换地，可按如下改变：55→50→45→40→35→...15→10→5→0。

同样，在图 168(b)中，QCIF 面板可以显示 $220/2=110$ 个像素行。也就是说，在白光栅显示中，当显示 110 个像素行时获得最大亮度。通过按如下减少显示的像素行的数量可以使显示屏幕更暗：110→108→106→104→102→...10→8→6→4→2→0。相反，可以按如下通过增加显示的像素行的数量来使屏幕更亮：0→2→4→6→8→...100→102→104→106→108→110。因而，可以以多个步级来调节亮度。

尽管以为 2 的增量改变显示的像素行的数量以调节屏幕 50 的亮度，但这不是限制性的。可按为 4 或大于 4 的增量来改变。当缩减显示的像素行以调节亮度时，只要有可能最好，以分布式方式缩减像素行，而不是以集中式方式来缩减。这是为了减少闪烁。

也可以通过改变每水平扫描周期发光时间代替使用像素行的数量（像素行大约在整个水平扫描周期上是发光的或不发光的）来调节亮度。也就是说，通过使像素行在一个水平扫描周期的部分（例如 1H 的 1/8 或 1H 的 15/16）期间发光来调节显示屏幕的亮度。

使用显示面板的主时钟（MCLK）来进行这种调节（控制）。

在 QCIF 面板的情况下，MCLK 大约是 2.5MHz。这意味着在一个水平扫描周期（1H）中可以对 176 个时钟脉冲计数。因而，通过对 MCLK 脉冲计数并基于计数值控制将导通电压（Vg1）施加于栅极信号线 17b 的持续时间，有可能计数使每一个像素行中的 EL 元件 15 导通和截止。

明确地说，这可以通过在图 112 和 114 的时序图中控制将时钟（SCK）设置为低电平的位置和将时钟（SCK）设置为低电平的持续时间来完成。将时钟（SCK）设置成低电平的持续时间越短，将 Q 输出端子设置成低电平（Vg1）的持续时间就越短。

用图 168(a)中的激励方法，对称地在 1H 的时段内发生的 Vg1（导通电压）的持续时间越来越短，如在图 171 中例示的。在图 171 的(a)中，在整个 1H 的时段内输出 Vg1（导通电压）（然而，用图 113 中所示的 p 沟道栅极激励电路 12，不可能产生超过整个 1H 时段的低电平输出）。在 1H 和下一个 1H 之间发生 Vgh 电压（截止电压）的一个时段。然而，为了便于说明，这在图 171 的(a)中示出。

同样，在图 171 的(b)中，输出到栅极信号线 17b 的 Vg1 的持续时间比(a)中

的少两个 MCLK 脉冲。在图 171 的(c)中,输出到栅极信号线 17b 的 V_{gl} 持续时间比(b)中的短两个 MCLK 脉冲。其余的与上面相同,并因而将省略其描述。

用图 168(b)的激励方法,对称地在 2H 的时段内发生的 V_{gl} (导通电压)的持续时间越来越短,如在图 172 中例示的。在图 172 的(a)中,在整个 2H 的时段内输出 V_{gl} (导通电压)(然而,用图 113 中所示的 p 沟道栅极激励电路 12,不可能产生超过整个 2H 时段的低电平输出)。在 2H 和下一个 2H 之间发生的 V_{gh} 电压(截止电压)的一个时段。这与图 171 的情况相似。

同样,在图 172 的(b)中,输出到栅极信号线 17b 的 V_{gl} 的持续时间比(a)中的少两个 MCLK 脉冲。在图 172 的(c)中,输出到栅极信号线 17b 的 V_{gl} 的持续时间比(b)中的短两个 MCLK 脉冲。其余的与上面相同,并因而将省略其描述。

附带地,如果通过稍微改变栅极激励电路 12 的配置来调节时钟,则可以将电压连续 2H 施加于图 171 中的栅极信号线 17b,如在图 173 中例示的。

图 168 中的激励方法也可以实现适当的电影显示。然而,尽管显示区域 53 和非显示区域 52 两者在图 13 中是连续的,但图 168 中的显示区域 53 不是连续的。这是因为将导通电压施加于每个 4 像素行组中的一个像素行(图 168(a))或每个 4 像素行组中的二个连续像素行(图 168(b))。当然,通过改变和改进在图 113 和 111 中例示的电路配置,有可能相对于时钟(SCK)改变或者变化显示的像素行。例如,可以通过跳过一个像素行显示像素行。而且,可能通过跳过六个像素行使像素行发光。然而,在由 p 沟道构成或形成的激励电路(移位寄存器)的情况下,正在发光(on-illuminated)的像素行 52 至少放在显示的像素行 53 之间。

图 174 示出一种方法,在栅极激励电路 12 是由如图 113 所示的 p 沟道晶体管构成的情况下,该方法支持电影显示。如先前所述,要求间歇的显示以防止由于模糊的活动图片引起的图象显示的退化。也就是说,必须插入黑色(显示黑或低亮度显示屏幕)。必须如 CRT 显示一样提供间歇的屏幕显示。也就是说,显示一个图象的任意像素行在预定时段后进入黑(低亮度)显示模式。这个像素行闪烁(图象显示和非显示(黑显示或低亮度显示)交替)。黑显示时段应当是 4 毫秒或更长。可供替换地,黑显示(低亮度显示)应当持续一个帧(场)时段的 1/4 或更长。最好,黑显示(低亮度显示)应当持续一个帧(场)时段的 1/2 或更长。

这个条件取决于人类视觉暂留。也就是说,因为人的视觉,闪烁得比预定间隔时间快的图象显得连续地发光。这导致模糊的活动图片。然而,当图象闪烁得比预定时间间隔慢,尽管它们在视觉上显得是连续的,但所插入的非显示(黑显示)

区域变成可辨认的,且所显示的图象变成离散的(尽管在视觉上看来没有什么不寻常)。因此,在电影显示中,图象变成离散的而没有图象模糊发生。也就是说,消除了模糊的活动图片。

在图 174(a)的区域 A 中,显示四个像素行中的一个像素行(发光)。因而,每四个水平扫描周期一个像素行发光一次(每 4H 发光 1H)。这个时段(一个像素行导通、截止和再次导通所用的时间)是 4 毫秒或更少。因而,它在人的眼睛看来,好象这些图象是连续地显示的(任何像素行几乎显得一直在显示)。在图 174(a)的区域 B 中,插入黑色(低亮度显示),以致因一个像素行要在显示它一次之后再次显示所需要的时间将是 4 毫秒或更多,且最好是 8 毫秒或更多。这使图象离散,导致适当的电影显示。

附带地,上面使用术语“区域(area)A”或“区域 B”只是为了便于说明。在图 174 中,以箭头的方向(从屏幕的顶到底)顺序地扫描区域 A。这与 CRT 中电子束扫描相似。也就是说,顺序地重写图象(对于图 174(a),参考图 175)。如图 175(a)→(b)→(c)→(a)所示扫描(激励)像素行。对于图 174(b),参考图 176。如在图 176(a)→(b)→(c)→(a)所示扫描(激励)像素行。

如上所述,用按照本发明的激励方法,在图 174(a)中,对于在一个场(帧)时段中的 4 毫秒(最好 8 毫秒)或更多的一个时段,任意像素行在每 4H 中显示 1H,并且在(场(帧)时段内)的其余时段内保持不发光(黑显示(黑插入)或低亮度显示)。因而,尽管上面为了便于说明已经使用术语“区域 A”或“区域 B”,但从时间的观点更适合使用术语“时段(period)A”或“时段 B”。明确地说,在区域 A(时段 A)内连续地显示图象,同时在区域 B(时段 B)内间歇地显示像素行(屏幕 50)。上述内容也应用于图 174(b)中的例子,同样应用于本发明的其它例子。

在图 174(b)中,两个像素行连续地亮而下两个像素行不发光。也就是说,在区域 A(时段 A)中,像素行发光达 2H 的时段且不发光达 2H 的时段,并重复这个循环。在区域 B(时段 B)中,像素行保持不发光达预定的时段。用图 174(b)中的激励方法,连续的显示看上去发生在区域 A,而间歇的显示看上去发生在区域 B。

因而,当观察任意像素行(像素)的显示模式时,按照本发明的激励方法交替两个时段:在第一时段内,在少于 4 毫秒的时段(或少于一个帧(场)时段的 1/4)内,至少图象显示和非显示至少重复一次,而在第二时段内,像素行(像素)从显示模式改变成非显示模式(黑显示或比预定亮度低的低亮度显示),并在 4 毫秒或更多(或一个帧(场)时段的 1/4 或更多)之后进入显示模式。上面的激励使得有可能实现适

当的图象显示。而且它使用简单的控制电路配置(栅极激励电路 12 等), 导致成本降低。

在图 174 中, 再次有可能通过改变发光的像素行的数量(如在图 168 的情况下, 可以改变或调节显示的像素行 53 的数量)来调节(改变)屏幕 50 的亮度。而且, 通过改变黑插入区域(图 174 中的区域 B)的比例, 有可能实现按照图象显示条件的最佳状态。例如, 在静止图片的情况下, 必须避免增加区域 B。增加区域 B 将引起闪烁。在静止图象的情况下, 应当在屏幕 50 中分散显示区域 53。例如, QCIF 面板具有 220 个像素行。要使用 55 个像素行显示静止图片, 因为 $220/55=4$, 可以每四个像素行显示一个。要显示在 200 个像素行中的 10 个像素行, 可以在每 22 个像素行($220/10=22$)中显示一个。

附带地, 尽管在图 174 中示出一个区域 B(时段 B), 不用说, 这不是限制性的, 且可将区域 B(时段 B)划分成两个或多个部分。

然而, 在图 174(a)中, 只有是否使每四个像素行中的一个发光的一个选择。因而, 不可能使每 22 个像素行中的一个发光。因此, 在每五个 4 像素行组中显示一个像素行(即, 在每 20 个像素行中显示一个)。换言之, 四个 4 像素行组根本不发光, 只有一个 1 像素行组中的一个像素行是发光的。所有剩余的二十(20)个像素行不发光($220-4 \times 5=200$)。也就是说, 本发明把一组要操纵的像素行放在一个单元中, 将像素行组分成一个块, 并在一个块一个块的基础上控制包含要亮的像素行的像素行组的数量。上述内容也应用于图 174(b)中的例子, 同样也应用于本发明的其它例子。

相反, 在电影显示的情况下, 应当至少插入 4 毫秒的黑显示, 如参考图 174 所述的。而且, 通过改变黑插入的比例(黑显示的持续时间或黑显示与显示屏幕的面积比), 有可能改变电影显示条件(调节它至最佳状态)。对于非常快的电影显示(例如, 如果图象移动活跃), 建议增加黑插入区域。在这么做时, 由于减少像素数量而减少亮度, 通过增加每个像素行的发射亮度补偿显示图象。而且, 建议增加黑显示继续的时段。如果电影显示区域与整个屏幕的比例相对小或者如果活动图片移动得相对慢, 则建议减少黑插入的比例。在这么做时, 由于增加亮的像素行 53 的数量而增加的显示亮度可以容易地通过减少每个像素行的发射亮度来调节。这种调节可以通过改变编程电流 I_w 等来进行。可供替换地, 可以通过将黑插入时段分散成多个部分来进行调节。这使得有可能实现具有减少闪烁的适当的图象显示。

因而, 也是在电影显示的情况下, 有可能通过改变或调节黑插入的条件来实

现更优的图象显示。不用说，上述内容也应用于下面描述的例子。

对于活动图片检查输入图象信号(ID 检测)。如果信号表示活动图片或包含许多活动图片，则执行图 174 中的激励系统(通过黑插入的间歇的显示)。在静止图片的情况下，实现图 168 中的激励系统(将发光的像素行尽可能分散布置)。当然，可按照本发明的显示面板或显示器的应用改变激励系统。例如，对于静止图片(诸如在计算机监视器上的图片)使用图 168 中的激励系统。对于 AV 应用(诸如电视)使用图 174 中的激励系统。可使用栅极激励电路 12b 的 SSTA 数据樞容易地改变激励系统。这可以简单地控制流过在图 1 等中所示的 EL 元件 15 的电流的晶体管的导通和截止来完成。

在图 174 与 168 的激励系统之间的切换(对于活动图片或者静止图片，或者对于主要是活动图片或者主要是静止图片)，可以或者通过提供转换开关留给用户在进行时需要时进行或者可以由按照本发明的显示面板的制造商来完成。而且，可通过用光传感器等检测周边环境的条件来自动地完成切换。也有可能将控制信号(转换信号)与由本发明接收的视频信号结合起来，检测控制信号，并切换显示模式(激励系统)。

图 177 示出在使用图 174(a)中的激励系统的情况下栅极信号线 17b 的输出波形。在图 1 中的像素配置的情况下，施加于栅极信号线 17b 的通/断信号(V_{gh} 是截止电压和 V_{gl} 是导通电压)使晶体管 11d 导通和截止，因此使 EL 元件 15 导通和截止。在图 177 中，顶行包含水平扫描周期，其中符号 L 表示像素行的数量(在 QCIF 面板的情况下， $L=220$ 个像素行)。在图 168 和 174 中，再一次，按照本发明的激励系统不限于图 1 中的像素配置。不用说，也可将它们应用于其它像素配置(例如，图 38)。

如从图 177 可以看到，在时段 A(区域 A)中，在每 4H 中的 1H，导通电压(V_{gl})施加于栅极信号线 17b。在时段 B(区域 B)，连续地施加截止电压(V_{gh})。因而，在此时段内电流不流过 EL 元件 15。每个像素行对每个施加导通电压的栅极信号线 17b 的位置是进行扫描。

附带地，尽管已经在上面的例子中陈述了一个一个地扫描像素行，但本发明不限于此。例如，在隔行扫描的情况下，跳过一个像素行扫描像素行。也就是说，在第一场中扫描偶数像素行。在第二场中扫描奇数像素行。当正在重写第一场时，保持写到第二场的图象。然而，引起闪烁(或者可能不引起)。当正在重写第二场时，保持写到第一场的图象。当然，可能引起闪烁，如在图 174 中的例子。

在隔行扫描的情况下，一个帧由两个场组成，这在 CRT 是很普通的情况。然

而,本发明不限于此。例如,一个帧可由四个场组成。在那种情况下,在第一场中重写在第 $(4N+1)$ 个像素行中的图象(其中 n 是不小于1的整数)。在第二场中重写第 $(4N+2)$ 个像素行的图象。在第三场中重写第 $(4N+3)$ 个像素行的图象。在最后第四场中重写第 $(4N+4)$ 个像素行的图象。因而,按照本发明写到像素行不限于顺序扫描。上述内容也应用于其它例子。在此所称的隔行扫描是指一般的跳越扫描,并且不限于“2场=1帧”。也就是说,一个帧可由多个场组成。

不用说,可结合在图171、172、173等中描述的激励系统,使用在图177或178中的激励系统,它包括通过控制在一个水平扫描周期(1H)或者两个或多个水平扫描周期中流过EL元件15的电流调节屏幕50的亮度(控制ON(通)时段)。

如在图177的情况中一样,图178示出施加在图174(b)中栅极信号线17b的波形。图178与图177的不同在于在时段A(区域A,见图168(b))中,导通电压(V_{gl})施加于每条栅极信号线17b达两个水平扫描周期(2H),且随后施加截止电压(V_{gh})达2H。交替地施加导通电压和截止电压。在时段B(区域B)内连续地施加截止电压。每1H对每个施加导通电压的栅极信号线17b的位置进行扫描。

图177示出在使用图174(a)中的激励系统的情况下栅极信号线17b的波形。在图1的像素配置的情况下,施加于栅极信号线17b的通/断信号(V_{gh} 是截止电压和 V_{gl} 是导通电压)使晶体管11d导通和截止,从而使EL元件15导通和截止。在图1中,顶行包括水平扫描周期,其中符号L表示像素行L的数量(在QCIF面板的情况下, $L=220$ 个像素行)。在图168和174中,再一次,按照本发明的激励系统不限于图1中的像素配置。不用说,它们也应用于其它像素配置(例如,图38、43、51、62、63等)。

如在图177中的情况一样,图178示出施加于图174(b)中的栅极信号线17b的波形。图178与图177的不同,在于在时段A(区域A,见图168(b))中,导通电压(V_{gl})施加于栅极信号线17b达两个水平扫描周期(2H),且随后施加截止电压(V_{gh})达2H。交替地施加导通电压和截止电压。在时段B(区域B)中连续地施加截止电压。每1H对每个施加导通电压的栅极信号线17b的位置进行扫描。其它内容与图177相同或相似,并因而将省略其描述。

附带地,在上面的例子中,区域A和区域B共存于屏幕50中。也就是说,在屏幕显示模式中的任何时段内区域A和区域B始终存在(当然,区域A的位置变化)。这意味着时段A和时段B存在于一个场(一个帧,即,屏幕的刷新周期)中。然而,由于黑插入(黑显示或低亮度显示)可以用于改进电影显示,因此本发明不限于图

124 中的激励系统。例如,可使用图 179 中的激励系统。

在图 179 中,为了便于说明假定屏幕是由四个显示时段(a)、(b)、(c)和(d)构成的。还假定一个帧由四个场构成,图 179(a)相应于第一场,图 179(b)相应于第二场,图 179(c)相应于第三场和图 179(d)相应于第四场。在图 179 中,显示重复(a)→(b)→(c)→(d)的循环。

在第一场中,顺序地选择偶数像素行以重写图象,如在图 179(a)中例示的。当重写第一场时,屏幕 50 顺序地从顶开始用黑显示填充,如在图 179(b)例示的(图 179(b)示出填充了黑显示的屏幕 50)。接着,在第三场中,图象顺序地从屏幕 50 的顶开始写到奇数像素行,如在图 179(c)中例示的。换言之,顺序地从顶开始显示奇数图象。接着,在第四场中,图象顺序地从屏幕 50 的顶开始放入非发光模式(黑显示)(图 179(d)示出屏幕 50 完全在非发光模式中)。

附带地,在图 179(a)和(c)中使用词语“写图象”和“显示图象”,而实质上本发明特征在于显示图象(发光)。因而,写图象(运行程序)不必等同于显示图象。也就是说,人们可认为在图 179(a)和(c)中,通过控制栅极信号线 17b,本发明控制流过 EL 元件 15 的电流,并从而将图象置于发光或非发光模式。因而,有可能立刻在图 179(a)中的状态与图 179(b)中的状态之间切换(例如,在 1H 的时段内)。例如,这可以通过控制使能端子来完成(在栅极激励电路 12b 的移位寄存器中保持通-状态和断-状态(在图 179(a)中,偶数像素行的移位寄存器保持通-状态数据)并且在使能端子断时显示图 179(b)和(d)中的状态以及在使能端子通时显示图 179(a)的状态)。因而,可以使用栅极信号线 17b 的通-状态和断-状态可以完成图 179(a)和 179(c)中的显示(例如,在图 1 中的像素配置的情况下预先在电容器 19 中保持图象数据。已经陈述在图 179(a)、(b)、(c)和(d)中的每种模式发生一个场时段。

然而,本发明不限于这些显示模式。为了至少改进电影显示条件,黑插入模式(诸如在图 179(b)或(d)中所示的模式)可以运行 4 毫秒。因而,在本发明的例子中,图 179(a)和(c)中的显示模式不仅可以通过使用栅极激励电路 12b 的移位寄存器电路来产生对栅极信号线 17b 的扫描。可以通过相互连接奇数栅极信号线 17b(称为奇数栅极信号线组)、相互连接偶数栅极信号线 17b(称为偶数栅极信号线组)并交替地施加导通电压和截止电压于奇数栅极信号线组和偶数栅极信号线组来产生这些模式。如果导通电压施加于奇数栅极信号线组和截止电压施加于偶数栅极信号线组则产生图 179(c)中的显示模式。如果导通电压施加于偶数栅极信号线组和截止电压施加于奇数栅极信号线组则产生图 179(a)中的显示模式。图 179(b)和(d)

中的显示模式如果是在关断电压截止电压施加于奇数栅极信号线组和偶数栅极信号线组两者时则产生图 179(b)和(d)中的显示模式。应当产生在图 179(a)、(b)、(c)、(d)中的每种模式(尤其是图 179(b)和(d))达 4 毫秒或更长。图 179 中的激励系统在屏幕显示模式(图 179(a)和(c))和黑显示模式(黑插入, 图 179(b)和(d))之间交替。这使图象显示为间歇的, 改进了电影显示性能(不模糊活动图片)。

图 179 的例子中的激励系统包括在第一和第三场中在奇数像素行或偶数像素行中显示图象以及在两个屏幕之间插入黑屏幕(图 179(b)和(d))。然而, 本发明不限于此。在图 168 中的显示模式可在第一和第三场中引起并可在两个场之间插入黑显示。

在图 180 中所示的是下面描述的一个例子的时序图。图 180(a)相应于第一场, 而图 180(b)相应于第二场, 这是黑插入模式。图 180(c)相应于第三场。附带地, 已省略第四场, 它与图 180(b)中的相同。然而, 第四场不是严格必须的。一个帧场可由三个场组成。由于在第二场中插入黑屏幕, 因此大大地减少了模糊的活动图片。因而, 在图 180 中, 重复(a)→(b)→(c)的循环。

在图 180(a)中, 在图 168(a)中在每四个水平扫描周期(4H)中显示图象达 1H(在每 4H 中 V_{g1} 电压(导通电压)施加于每条栅极信号线 17b 达 1H)。接着, 在第二场中, 截止电压(V_{gh})施加于所有栅极信号线 17b。这可以通过控制使能端子立刻完成, 如前面的例子的情况一样。因而, 不是严格必须保持图 180(b)中的状态达一个场时段。要完成适当的电影显示, 保持状态 4 毫秒或更长就足够了。然而, 在图 180(a)中, 如果顺序地从屏幕的顶开始(不必从顶开始)重写图象, 则将跳过图象。在图 180(b)中的状态可以通过连接块中多条栅极信号线 17b 并如参考图 179 描述的那样控制使能端子来保持。

在图 180 中, 有规律地显示图象, 例如, 通过在每 4H 中使每个像素行发光 1H。然而, 如果每个像素行在单位时段内(例如一个帧, 一个场, 等等)发光(显示)相等的时间间隔, 则就足够了。也就是说, 没有必要有规则地发生发光模式和非发光模式。

图 181 示出不规则地发生发光模式的一个例子。在第 1H、第 5H、第 6H、第 9H、第 13H、第 14H 等等中导通电压施加于栅极信号线 17b(1)。在其它时段内施加截止电压。因而, 随机地而不是周期性地(尽管长期来看是周期性地)施加导通电压。如果在一个帧时段(单位时段)内在不同栅极信号线之间施加导通电压的总的持续时间大约相等, 则就足够了。这样, 当导通电压施加于栅极信号线 17b 时不同的像

素行发光大约相等的持续时间(像素行发光(显示))。

附带地,在图 181 中,每 1H 对施加于栅极信号线 17b 的信号波形进行扫描。这样,通过偏移栅极信号线 17b 1H(按照预定的时钟脉冲或都按照预定的单位)来扫描(施加)基本波形,有可能使整个屏幕上的亮度一致。在图 181 中,不用说,屏幕的亮度也可以通过调节施加导通电压(V_{g1})的持续时间来控制(调节)。

在上面的例子中,相同的导通/截止电压模式在每个帧(单位时段)中施加于栅极信号线 17b。然而,按照本发明,在预定的时段内,不同的像素行(像素)发光(显示)或者不发光(不显示)大约相等的持续时间。因而,在一个帧由两个场构成的激励系统中,施加于第一场和第二场的信号波形可在不同的栅极信号线 17b 之间改变。例如,在第一场中,导通电压可施加于任意像素行达 10H 的时段,而在第二场中,施加 20H 的时段(在两个场的单位时段中,施加导通电压达 10H+20H 的时段)。还将导通电压施加于其它像素行达 30H 的时段。

在图 182 中示出一个例子。在图 182(a)(第一场)中,对于每个像素行,在每四个水平扫描周期(4H)中导通电压施加于栅极信号线 17b 达一个水平扫描周期(1H)。在图 182(b)(第二场)中,对于每个像素行,在每 4H 中导通电压施加于栅极信号线 17 达 2H。因而,在两个场中,导通电压在每(4+4)H 中导通电压施加(1+2)H。然而,在单位时段(图 132 中的两个场)中,导通电压施加于每条栅极信号线 17b 达相同的时段。因而,每个像素行显示相同的亮度(假定白光栅显示)。

附带地,尽管已经参考图 180 陈述了在每 4H 中导通电压施加 1H,但这不是限制性的。例如,在每 8H 中,导通电压可施加 1H,如在图 183 中例示的。而且,在每一场中,信号波形可完全随机地而不是周期性地施加于栅极信号线 17b。如果在单位时段中施加导通电压的总持续时间在所有栅极信号线 17b 之间是相等的,则就足够了。

尽管已经在上面的例子中陈述了在单位时段内施加导通电压的总持续时间在所有栅极信号线 17b 之间是相等的,但这不应用于下列情况。

这样的一种情况是当屏幕 50(即,一个显示面板)包含多个亮度不同的屏幕 50 时。也就是说,例如,当屏幕 50 由不同亮度的第一屏幕 50a 和第二屏幕 50b 组成的时候。两个屏幕 50 可以通过调节编程电流 I_w 来改变亮度,但通过扫描栅极信号线 17b 并改变第一屏幕 50a 与第二屏幕 50b 之间的像素行的发光(显示)时段可以更容易地改变亮度。例如,关于第一屏幕 50a 中的每个像素行,在每 4H 中导通电压施加于栅极信号线 17b 达 1H。对于第二屏幕 50b 中的每个像素行,在每 8H 中导通

电压施加于栅极信号线 17b 达 1H。这样, 通过在不同屏幕之间改变施加导通电压的持续时间, 有可能调节屏幕亮度并屏幕的伽马曲线彼此相似。

电源电路(IC) 82(见图 8)产生从栅极激励电路 12 输出到栅极信号线 17 的导通电压(像素 16 晶体管的选择电压)和截止电压(像素 16 晶体管的非选择电压)所需电位的电压。因此, 用于电源 IC 82 的半导体过程具有足够的耐电压性。

因而, 逻辑信号可以由电源 IC 82 方便地电平移动(LS)。为此原因, 从控制器(未示出)输出的栅极激励电路 12 控制信号馈送到电源 IC 82, 并在那里在被馈送到按照本发明的栅极激励电路 12 之前被电平移动。从控制器(未示出)输出的源极激励电路 14 控制信号被馈送到按照本发明的源极激励电路 14 等(不需要电平移动)。

然而, 本发明不限制于在阵列底板 71 上形成的所有晶体管为 p 沟道晶体管。通过只把 p 沟道晶体管用于栅极激励电路 12, 如稍后参考图 111 和 113 描述的, 有可能使栅极激励电路 12 比 CMOS 结构的栅极激励电路 12 小。因此, 有可能减少玻璃框宽度。在 2.2 英寸的 QCIP 面板的情况下, 如果采取 $6\text{-}\mu\text{m}$ 规则, 则栅极激励电路 12 的宽度可以减少到 $600\mu\text{m}$ 。即使包括栅极激励电路 12 的电源线, 宽度也就 $700\mu\text{m}$ 。如果使用 CMOS(n 沟道和 p 沟道晶体管)作为相似的电路配置, 则宽度将增加到 1.2mm。因而, 通过只使用 p 沟道晶体管作为栅极激励电路 12, 有可能实现玻璃框宽度减少的特性效果。

而且, 如果像素 16 由 p 沟道晶体管构成, 则它们将与由 p 沟道晶体管组成的栅极激励电路 12 良好地匹配。当电压变低(V_{g1})时, p 沟道晶体管(图 1 的像素配置中晶体管 11b 和 11c 和晶体管 11d)导通。另一方面, 较低的电压也用作栅极激励电路 12 的选择电压。如果使用较低的电平作为选择电平, 则具有 p 沟道晶体管的栅极激励器实现良好的匹配, 如可以从图 113 中的配置看到的。这是因为不能将较低的电平保持长时间。另一方面, 可以长时间保持较高的电压(V_{gh})。

而且, 通过使用 p 沟道晶体管作为给 EL 元件 15 提供电流的激励晶体管(图 1 中的晶体管 11a), 有可能使用由薄金属膜制成的接地电极作为 EL 元件 15 的阴极。而且, 电流可以从阳极电位 V_{dd} 以正方向流到 EL 元件 15。由于上述情况, 最好像素 16 和栅极激励电路 12 中的晶体管是 p 沟道晶体管。因而, 使用 p 沟道晶体管作为像素 16 中的晶体管(激励晶体管 11a 和开关晶体管 11d、11b 和 11c)并作为按照本发明的栅极激励电路 12 中的晶体管不只是一个设计问题。

可直接在阵列底板 71 上形成电平移动器(LS)电路。也就是说, 使用 n 沟道和

p 沟道晶体管作为电平移动器(LS)电路。来自控制器(未示出)的逻辑信号由直接在底板 71 上形成的电平移动电路升压,因此它将与由 p 沟道晶体管构成的栅极激励电路 12 的逻辑电平匹配。经升压的逻辑电压施加于栅极激励电路 12。

附带地,电平移动电路可由半导体芯片构成并使用 COG 技术或类似技术安装在底板 71 上。而且,源极激励电路 14 实质上由半导体芯片构成并使用 COG 技术安装在底板 71 上。然而,源极激励电路 14 不限于由半导体芯片构成,而且可使用多晶硅技术直接在底板 71 上形成。如果使用 p 沟道晶体管作为像素 16 的晶体管 11a,则编程电流以从像素 16 到源极信号线 18 的方向流动。因而,应当使用 n 沟道晶体管作为源极激励电路中的恒流电路。也就是说,源极激励电路 14 应当以汲取编程电流 I_w 的方式配置。

因而,如果像素 16 的激励晶体管 11a(在图 1 的情况下)是 p 沟道晶体管,则在源极激励电路 14 中的恒流电路(输出灰度电流的电路)必须是 n 沟道晶体管,以保证源极激励电路 14 将汲取编程电流 I_w 。为了在阵列底板 71 上形成源极激励电路 14,必须使用用于 n 沟道晶体管的掩模(工艺)和用于 p 沟道晶体管的掩模(工艺)两者。从概念上讲,在本发明的显示面板(显示器)中,使用 p 沟道晶体管作为像素 16 和栅极激励电路 12,同时使用 n 沟道晶体管作为源极激励器的汲取电流源的晶体管。

图 8 是在按照本发明的显示器上提供的信号或电压的方框图和显示器的方框图。信号(电源线,数据线,等)通过可弯曲底板 84 从控制 IC 81 提供给源极激励电路 14a。

在图 8 中,用于栅极激励电路 12 的控制信号由控制 IC 产生,由源极激励电路 14 电平移动,并施加于栅极激励电路 12。由于源极激励电路 14 的激励电压是 4 至 8(V),从控制 IC 81 输出的幅度为 3.3(V)的控制信号可以转换成幅度为 5(V)的信号,它可以由栅极激励电路 12 接收。当然,信号电压可由控制器电平移动并提供给栅极激励电路 12。

最好,源极激励电路 14 包含图象存储器。图象数据可在被存储在图象存储器中之前经历错误扩散过程和抖动过程。

在图 8 等中,已经把由参考数字 14 表示的描述为源极激励器,但代替作为一个纯粹的激励器,它可包括电源电路、缓冲电路(包括诸如移位寄存器这样的电路)、数据转换电路、锁存电路、命令译码器、移位电路、地址转换电路、图象存储器等。不用说,参考图 9 等描述的三侧空配置(three-side free configuration)或其它

配置、激励系统等也可应用于参考图 8 等描述的配置。

当使用显示面板作为信息显示器(诸如蜂窝电话)时,最好在显示面板的一侧安装(形成)源极激励 IC(电路)14 和栅极激励 IC(电路)12,如在图 9 中所示(附带地,一种将激励 IC(电路)安装在显示面板的一侧的配置称为三侧空配置(结构)。按照惯例,栅极激励 IC 12 安装在显示区域的 X 侧,以及源极激励 IC 14 安装在 Y 侧。)。这使得在设计中容易将显示屏幕 50 的中心线放在中央和安装激励 IC。使用三侧空配置,可由高温多晶硅技术、低温多晶硅技术等产生栅极激励电路(即,可通过多晶硅技术直接在底板 71 上形成源极激励电路 14 和栅极激励电路 12 中至少一个)。

附带地,三侧空配置不仅包括 IC 直接放置或形成在底板 71 上的配置,而且还包括安装了源极激励 IC(电路)14 和栅极激励 IC(电路)12 的膜(TCP、TAB 或其它技术)被贴在底板 71 的一侧(或几乎一侧)的配置。也就是说,三侧空配置包括留下两侧无 IC 的配置与安排,以及所有相似的配置。

如果栅极激励电路 12 被放置在源极激励电路 14 的旁边,如在图 9 中所示,则栅极信号线 17 必须沿 c 侧形成。

附带地,在图 9 等中的粗实线表示平行地形成的栅极信号线 17。因而,平行地在部分 b(屏幕的底部)中形成与扫描信号线一样多的栅极信号线 17,而在部分 a(屏幕的顶部)中形成单一栅极信号线 17。

在 C 侧上形成的栅极信号线 17 之间的间距是从 $5\mu\text{m}$ 到 $12\mu\text{m}$ (包括两者)。如果小于 $5\mu\text{m}$,则寄生电容将在毗邻的栅极信号线上引起噪声。已经实验性地示出在间距为 $7\mu\text{m}$ 或更小时寄生电容具有显著的效果。而且,当间距小于 $5\mu\text{m}$ 时,差拍噪声(beatting noise)和其它图象噪声强烈地出现在显示屏幕上。具体地说,在屏幕的右和左侧之间噪声产生不同,且难以减少差拍噪声和其它图象噪声。当间距超过 $12\mu\text{m}$ 时,显示面板的玻璃框宽度变得太大而不实用。

要减少图象噪声,可以在栅极信号线 17 的之下或之上设置接地图案(已经固定于一个恒定的电压或通常设置在一个稳定的电位的导电图案)。可供替换地,一个独立的屏蔽板(屏蔽箔:已经固定于一个恒定的电压或通常设置在稳定的电位的导电图案)可放置在栅极信号线 17 上。

可使用 ITO 材料来形成在图 9 的 c 侧上的栅极信号线 17。然而,为了减少电阻,最好通过层压的 ITO 和薄金属膜来形成。而且最好由多层的金属膜来形成。当使用 ITO 层压时,在 ITO 上形成钛膜,并在其上形成薄铝膜或铝-钼合金膜。可供

替换地，在 ITO 上形成铬。对于金属膜，使用薄铝膜或铬膜。这也应用于本发明的其它例子。

附带地，尽管已经参考图 9 等陈述了将栅极信号线 17 放置在显示区域的一侧上，但这不是限制性的，并且可将它们放在两侧。例如，栅极信号线 17a 可放置在显示区域 50 的右侧，同时栅极信号线 17b 可放置(形成)在显示区域 50 的左侧。这也应用于其它例子。

而且，源极激励 IC 14 和栅极激励 IC 12 可集成在单个芯片中。然后，只安装一个 IC 芯片在显示面板上就足够了。这也减少实现成本。而且，这使得有可能同时产生在单芯片激励 IC 中使用的各种电压。

在图 1 等所示的配置中，EL 元件 15 通过晶体管 11a 连接到 Vdd 电位。然而，存在一个问题，构成不同色彩的有机 EL 元件在激励电压方面变化。例如，当每平方厘米输送 0.01A 的电流时，用于蓝色(B)的 EL 元件的端子电压是 5V，而用于绿色(G)和红色(R)的 EL 元件的端子电压是 9V。也就是说，用于 B 的端子电压不同于用于 G 和 R 的端子电压。因而，用于 B 的晶体管 11a 的源极-漏极电压(SD 电压)不同于 G 和 R 的源极-漏极电压。因此，漏极-源极截止-漏电流在不同色彩之间不同。如果截止-漏电流出现且截止-泄漏特性随色彩变化，则发生闪烁，且色彩平衡被扰乱，而伽马特性偏离发射的色彩，导致复杂的显示条件。

要处理这个问题，最好用于至少 RGB 色彩之一的阴极电极的电位不同于用于其它色彩的阴极电极的电位。可供替换地，最好用于 RGB 色彩之一的 Vdd 电位(阳极电位)不同于用于其它色彩的 Vdd 电位。

不用说，只要可能，用于 R、G 和 B 的 EL 元件 15 的端子电压相等。应当以这样一种方式选择材料和结构，即至少在白色峰值亮度和在 7000K 到 12000K(包括两者)的色彩温度范围内，用于 R、G 和 B 的 EL 元件的端子电压为 10V 或低于 10V。而且，在 R、G 和 B 之中，EL 元件的最大端子电压与最小端子电压之间的差应当是 2.5V 或更小。例如，如果在最大电流流过 EL 元件 15 时用于 R 的 EL 元件的端子电压是 7V，则最好在最大电流流过 EL 元件时，用于 R、G 和 B 的 EL 元件 15 的端子电压应当在 7-2.5V(最小值)与 7+2.5V(最大值)之间，包括两者。更可取地，这个差应当是 1.5V 或更小。

尽管已经陈述了像素由三原色 R、G 和 B 组成，但这不是限制性的。它们可以是青色、黄色和紫色三种色彩。它们可以是 B 和黄色两种色彩或类似色彩。当然，它们可以是单色的。可供替换地，它们可以是 R、G、B、青色、黄色和紫色六种色

彩, 或者是 R、G、B、青色和紫色五种色彩。这些是自然色彩, 它们提供支持良好显示的扩展的色彩再现范围。此外, 像素可以是 R、G、B 和白色四种色彩。可供替换地, 它们可以是 R、G、B、青色、黄色、紫色、黑色和白色七种色彩。也有可能在整个显示区域 50 上形成(构造)发白色光的像素并使用 RGB 滤色镜等产生三原色。而且, 单个像素可以是两色的, 诸如 B 和黄色。因而, 按照本发明的 EL 显示器不限于使用三原色 R、G 和 B 提供彩色显示的那些色彩。

主要有三种方法可用于使有机 EL 显示面板变成彩色。其中之一是色彩转换方法。只要形成单一蓝色层作为发光层就足够了。全彩色显示所需要的剩余的绿色和红色色彩可以从蓝色色彩通过色彩转换来产生。因而, 这种方法所具有的优点在于消除分别对 R、G 和 B 色彩着色和准备用于 R、G 和 B 色彩的有机 EL 材料的需求。色彩转换方法不降低输出, 不象多色彩着色方法那样。这三种方法的任何一种可以应用于本发明的 EL 显示面板。

而且, 除三原色之外, 可形成发白色光的像素。可以通过层压发 R、G 和 B 发光的结构来建立(形成和构造)发白色光的像素。一组像素由用于三原色 RGB 的像素和发白色光的像素 16 组成。形成发白色光的像素使得更容易表示白色的峰值亮度, 并因而有可能实现亮图象显示。

甚至在使用一组用于三原色 RGB 的像素时, 最好改变用于不同色彩的像素电极面积。当然, 如果很好地平衡了不同色彩的发光效率以及色彩纯度, 则可使用相等的面积。然而, 如果一种或多种色彩平衡得较差, 则最好调节像素电极(发光面积)。可以基于电流密度确定每种色彩的电极面积。也就是说, 当在 7000K(绝对温标)到 12000K(包括两者)的色彩温度范围内调节白平衡时, 在不同色彩的电流密度之间的差应当在 $\pm 30\%$ 之内。更可取地, 这个差应当在 $\pm 15\%$ 之内。例如, 如果电流密度大约是 100A/平方米, 所有三原色应当具有 70A/平方米到 130A/平方米的电流密度(包括两者)。更可取地, 所有三原色应当具有 85A/平方米到 115A/平方米的电流密度(包括两者)。

有机 EL 元件 15 是自发光元件。当来自这个自发光元件的光进入用作开关元件的晶体管时, 光电导现象发生。光电导现象是当开关元件(诸如晶体管)截止时因光激发而增加泄漏(截止-泄漏)的现象。

为处理这个问题, 本发明在栅极激励电路 12(在某些情况下为源极激励电路 14)下和在像素晶体管 11 下形成遮蔽膜。遮蔽膜由金属(诸如铬)的薄膜形成且厚度从 50nm 到 150nm(包括两者)。薄膜将提供不良的屏蔽效果而厚膜将引起不规则性,

使得难以在上层中制作晶体管 11A1 的布线图案。

由无机材料制成的平滑膜，20 至 200nm 厚(包括两者)，形成于光遮蔽膜上。储能电容 19 的电极之一可由光遮蔽膜的这个层来形成。在那种情况下，最好使平滑膜的厚度最小化以增加储能电容的电容值。也有可能形成铝的光遮蔽膜，在光遮蔽膜上使用阳极电镀技术形成氧化硅膜，并使用二氧化硅膜作为储能电容 19 的绝缘膜。在平滑膜上形成高孔径(HA)结构的像素电极。

在激励电路 12 等的情况下，必须不仅从上侧而且也要从下侧减少光的渗透。这是因为光电导现象将引起故障。如果阴极电极由金属膜制成，则本发明还在激励器 12 等的表面上形成阴极电极并使用它作为遮蔽膜。

在底板 71 的发光表面上形成防反射膜。防反射膜由氧化钛或氟化镁的薄多层膜形成。

如果在激励器 12 上形成阴极电极，则来自阴极电极的电场可引起激励器故障或将阴极电极和激励电路设置为电接触。为处理这个问题，本发明在激励电路 12 上形成至少一层有机 EL 膜，并最好形成两层或多层，同时在像素电极上形成有机 EL 膜。由于有机 EL 膜是绝缘材料，因此当在激励器上形成它时，它将阴极和激励器彼此隔绝。这解决了上面的问题。

如果在一个或多个晶体管 11 的端子之间或在像素中的晶体管 11 和信号线之间发生短路，则 EL 元件 15 可变成一个亮点，它一直保持发光。亮点在视觉上是明显的，且必须将它转成黑点(关断)。检测相应于亮点的像素 16，并用激光照射电容 19 以使这个电容短路。结果，电容 19 可以不再保持电荷，并因而可以使晶体管 11a 停止通过电流。因而，用激光照射的像素保持在黑显示模式中不发光。

附带地，所想要的是从将用激光照射那些部分去除阴极膜。在用激光照射像素时，这将防止电容器 19 的端子电极与阴极膜短路。因而，在要进行激光修复的地方，预先制作布线设计使阴极电极具有孔。

像素 16 的晶体管 11 中的缺点将影响激励 IC 14。例如，如果源极-漏极(SD)短路 562 发生在图 56 中的激励晶体管 11a 中，则面板的 Vdd 电压施加于源极激励 IC。因而，最好源极激励 IC 14 的电源电压保持与面板的电源电压 Vdd(阳极电压)相等或更高。最好，由源极激励 IC 14 使用的参考电压可以用电子稳压器 561 来调节。

如在图 56 中所示，如果 SD 短路 562 发生在晶体管 11a 中，则过量的电流流过 EL 元件 15。换言之，EL 元件 15 保持恒定地发光(变成亮点)。亮点是明显的缺

陷。例如，如果源极-漏极(SD)短路发生在图 56 的晶体管 11a 中，则电流恒定的从 Vdd 电压流到 EL 元件 15(当晶体管 11d 导通时)，与晶体管 11a 的栅极(G)端子电压的幅度无关。因而，亮点产生。

另一方面，如果 SD 短路发生在晶体管 11a 中并如果晶体管 11c 导通，则 Vdd 电压施加于源极信号线 18 和源极激励电路 14。如果源极激励电路 14 的电源电压不高于 Vdd，则可超过耐压，使源极激励电路 14 绝缘击穿。

晶体管 11a 的 SD 短路可超出点缺陷并导致面板的源极激励电路的绝缘击穿。而且，亮点是明显的，它使面板有缺陷。因而，必须通过切断连接在晶体管 11 与 EL 元件 15 之间的导线来将亮点转成黑点。为此，通过光学方法(诸如激光)切断晶体管 11a 的源极端子(S)或漏极端子(D)，或者破坏晶体管 11a 的沟道。

附带地，尽管已经在上面的例子中陈述了切断导线，但在黑显示的情况下这不是限制性。例如，如也可以在图 1 中看到的，晶体管 11a 的电源 Vdd 可始终施加于晶体管 11a 的栅极(G)端子。例如，如果电容器 19 的两个电极短路，则 Vdd 电压施加于晶体管 11a 的栅极(G)端子。因此，使晶体管 11a 完全被截止，使 EL 元件 15 停止通过电流。这可以容易地完成，因为可以通过用激光照射电容器 19 而使电容器电极短路。

而且，由于 Vdd 导线实际上布在像素电极之下，因此像素的显示条件可以通过用激光照射 Vdd 导线和像素电极来控制(改正)。

对于像素 16 的黑显示，可使 EL 元件 15 降级。例如，在物理上或化学上通过用激光照射来使 EL 层 15 降级，因此它将不发光(一直黑显示)。EL 层 15 可以通过激光照射容易地加热和降级。在化学上可以使用准分子激光器容易地改变 EL 层 15。

附带地，尽管在上面的例子中引证图 1 中的像素配置，但本发明不限于此。不用说，使用激光使导线或电极开路或短路的方法也可应用于其它电流激励的像素配置，如电流镜像，或者应用于电压激励的像素配置，如在图 62 和 51 中例示的那些。因而，本发明不受像素配置或结构的限制。

下面将描述与在图 1 中所示的像素结构有关的激励方法。如在图 1 中所示，栅极信号线 17a 在行保持被选择时导电(由于图 1 中的晶体管 11 是 P 沟道晶体管，所以在它是低状态时栅极信号线 17a 导电)，而在行保持不被选择时栅极信号线 17b 导电。

在源极信号线 18 中存在寄生电容(未示出)。由源极信号线 18 和栅极信号线

17 的汇合处的电容、晶体管 11b 和 11c 的沟道电容等引起寄生电容。

改变源极信号线 18 的电流值所需要的时间 t 由 $t=C \cdot V/I$ 给出, 其中 C 是杂散电容, V 是源极信号线的电压, 以及 I 是流过源极信号线的电流。因而, 如果电流值可以增加十倍, 则改变电流值所需要的时间可以减少近十倍。这也意味着即使源极信号线 18 的寄生电容增加十倍, 也可以将电流值改变成预定值。因而, 要在短的水平扫描周期中施加预定的电流值, 增加电流值是有用的。

例如, 来自源极激励 IC 14 的输出电流增加十倍, 导致编程到像素 16 的电流增加十倍。这同样导致 EL 元件 15 的发射亮度增加十倍。因而, 为了获得预定亮度, 通过减少图 1 中晶体管 11d 的导电时段(ON(通)时间)十倍(与常规的导电时段相比), 将发光时段减少十倍。

因而, 对源极信号线 18 的寄生电容为了充分地充电和放电并将预定的电流值编程到像素 16 的晶体管 11a 中, 必须从源极激励电路 14 输出相对大的电流。然而, 当这样的大电流流过源极信号线 18 时, 其大电流值被编程到像素中, 且比预定电流大的电流流过 EL 元件 15。例如, 如果对 10 倍大的电流编程, 当然 10 倍大的电流流过 EL 元件 15, 并且 EL 元件 15 发出 10 倍亮的光。为获得预定的发射亮度, 电流流过 EL 元件的时间可以减少十倍。这样, 可以充分地由源极信号线 18 对寄生电容充电/放电, 并且可以获得预定的发射亮度。

附带地, 尽管已经陈述了将 10 倍大的电流值写到像素晶体管 11a 中(更准确地, 设置电容器 19 的端子电压), 以及将 EL 元件 15 的导电时段减少到 $1/10$, 但这只是示例性的。如另一个例子, 可将十倍大的电流写到像素晶体管 11a 中, 并且可将 EL 元件 15 的 ON(通)时间减少到 $1/5$ 。相反, 可将 10 倍大的电流值写到像素晶体管 11a 中, 并且可将 EL 元件 15 的导电时段减少到 $1/2$ 。

对用于亮图象显示也有可能将 ON(通)时间设置为 $1/1$ (保持晶体管 11d 导通)以及对于黑图象显示将 ON(通)时间设置为 $1/10$ (使晶体管 11d 导通达帧时段的 $1/10$)。而且, 可基于图象显示数据实时改变显示。

本发明的特征在于, 将写到像素的电流设置为一个不同于预定值的值, 以及电流间歇地流过 EL 元件 15。为了便于说明, 已经在此陈述了将 N 倍大的电流写到像素晶体管 11 中并且将 EL 元件 15 的导电时段减少到 $1/N$ 。然而, 这不是限制性的。不用说, 可将 N_1 倍大的电流写到像素晶体管 11 中并且可将 EL 元件 15 的导电时段减少到 $1/N_2$ (N_1 和 N_2 彼此不同)。

附带地, 术语“间歇地(intermittently)”不是指按照本发明的面板激励方法

始终使用间歇显示。取决于图象显示条件可使用 1/1 显示(不同于间歇显示)。也就是说,用按照本发明的激励方法,图象显示有时包括间歇显示。间歇显示是一种显示模式,其中在一个帧时段内至少发生两个水平扫描周期(2H)。

附带地,关于间歇显示,间歇时段不必间距相等。例如,它们可随机出现(假定总体上显示时段或非显示时段构成预定值(恒定比例))。而且,显示时段可在 R、G 和 B 之间变化。例如,R 像素可在非显示模式中激励一个帧时段的 1/3,而 G 和 B 像素可在非显示模式中激励一个帧时段的 1/4。也就是说,在间歇时段内,R、G 和 B 的显示时段或非显示时段可以以获得最佳白平衡的方式调节到预定值(恒定比例)。

为了方便说明,假定“1/N”指将 1F(一场或一帧)减少到 1/N。然而,选择一个像素行以及对电流值编程要花时间(通常,一个水平扫描周期(1H)),并且根据扫描条件可产生错误。因而,上面已经描述的内容全然为了便于说明而不是限制性的。而且,N 不限于整数,可以是非整数如 3.5。为了便于说明,除非另有说明,在此假定 N 为整数。

可通过用 N=10 倍大的电流对像素 16 编程使 EL 元件 15 发光达一个时段的 1/5。EL 元件 15 发光 $10/5=2$ 倍的亮度。相反,也有可能将 N=2 倍大的电流编程到像素 16 中并使 EL 元件 15 发光达一个时段的 1/4。EL 元件 15 发光 $2/4=0.5$ 倍的亮度。简言之,本发明通过使用不同于 N=1 倍电流的电流进行电流编程来实现显示不同于恒定显示(1/1,即非间歇激励)的显示。而且,在广义上,激励系统在一帧(或一场)时段内至少使提供给 EL 元件 15 的电流截止一次。而且,激励系统至少通过用比预定值大的电流对像素 16 编程来完成间歇显示。

与有机(无机)EL 显示有关的一个问题是它使用实质上与 CRT 或其它显示器不同的显示方法,后者使用电子枪将图象作为一组显示的线来呈现。也就是说,EL 显示将写到像素的电流(电压)保持 1F(一场或一帧)时段。因而,一个问题是显示活动图片将导致模糊的边缘。

按照本发明,电流只流过 EL 元件 15 达 $1F/N$ 的时段,但在剩余的 $(1F(N-1)/N)$ 的时段内不流过电流。让我们考虑实现激励系统并观察屏幕中一个点的情况。

在这个显示条件中,每 1F 重复图象数据显示和黑显示(不发光)。也就是说,在时间意义上,间歇地显示图象数据(间歇显示)。当间歇地显示活动图片数据时,实现没有边缘模糊的良好的显示条件。简言之,可以实现接近于 CRT 的电影显示。尽管本发明实现间歇显示,但电路的主时钟与常规没有区别。因而,没有增加电路

的功耗。

在液晶显示面板的情况下，把要受到光调制的图象数据(电压)保持在液晶层中。因此，对于黑插入显示，必须重写施加于液晶层的数据。为此，源极激励 IC14 的工作时钟必须加快，而且图象数据和黑显示必须交替地施加于源极信号线 18。因而，为完成黑插入(间歇显示，如黑显示)，必须加速电路的主时钟。而且，需要图象存储器以便拉长时间轴。

在图 1、2、38 等示出的按照本发明的 EL 显示面板的像素配置中，图象数据保持在电容器 19 中。相应于电容器 19 的端子电压的电流流过 EL 元件 15。因而，图象数据没有保持在光调制层中，不象在液晶显示面板的情况下。

本发明通过简单地使开关晶体管 11d、晶体管 11e 等导通和截止来控制流过 EL 元件 15 的电流。也就是说，即使流过 EL 元件 15 的电流 I_w 关断，图象数据仍保持，因为它在电容器 19 中。因而，当开关元件 11d 下次导通时，流过 EL 元件 15 的电流具有与上次流过 EL 元件 15 的电流相同的值。甚至为完成黑插入(间歇显示诸如黑显示)，本发明也不必加速电路的主时钟。而且，不必拉长时间轴，并因而不需要图象存储器。此外，EL 元件 15 快速响应，从施加电流到发光需要很短时间。因而，本发明适合于电影显示，而且通过使用间歇显示，可以解决与常规的数据保持显示面板(液晶显示面板，EL 显示面板等)有关的在显示活动图片中的问题。

而且，在具有大源极电容的大显示器的情况下，源极电流可以增加超过十倍。通常，如果源极电流值增加 N 倍，则栅极信号线 17b(晶体管 11d)的导电时段可以设置为 $1F/N$ 。这使得有可能将本发明应用于电视机，以及应用于用于监控的显示器。

下面将参考附图更详细地描述按照本发明的激励方法。源极信号线 18 的寄生电容是由与毗邻源极信号线 18 的耦合电容、源极激励 IC(电路)14 的缓冲输出电容、源极信号线 18 与栅极信号线 17 之间的交叉电容等产生的。该寄生电容通常为 10pF 或更大。在电压激励的情况下，由于电压以低阻抗从源极激励 IC14 施加于源极信号线 18，所以或多或少的大寄生电容不干扰激励。

然而，在电流激励的情况下，尤其是在黑电平处的图象显示，像素电容器 19 需要用 20nA 或更小的微小电流来编程。因而，如果产生比预定值大的寄生电容，则寄生电容不能在对一个像素行编程的时间内(通常在 1H 内，但不限于 1H，因为可同时对两个像素行编程)充电和放电。如果寄生电容不能在 1H 的时段内充电和放电，则不能将足够的电流写到像素中，导致不足的分辨率。

在图 1 的像素配置中,编程电流 I_w 在电流编程期间流过源极信号线 18,如在图 3(a)中所示。电流 I_w 流过晶体管 11a,并以保持电流 I_w 的方式设置(编程)电容器 19 中的电压。此时,晶体管 11d 开路(截止)。

在电流流过 EL 元件 15 的时段内,晶体管 11c 和 11b 截止而晶体管 11d 导通,如在图 3(b)中所示。明确地说,把截止电压(V_{gh})施加于栅极信号线 17a,使晶体管 11b 和 11c 截止。另一方面,导通电压(V_{gl})施加于栅极信号线 17b,使晶体管 11d 导通。

假定电流 I_1 是应当正常流动的电流(预定值)的 N 倍,则图 3(b)中流过 EL 元件 15 的电流也是 I_w 。因而,EL 元件 15 发出 10 倍预定值亮度的光。换言之,如在图 12 中所示,放大倍数 N 越大,则显示面板的显示亮度 B 越高。因而,放大倍数 N 与亮度相互成正比。相反,如果电流减少到 $1/N$,则亮度与放大倍数成反比。

如果晶体管 11d 保持导通达它通常保持导通的时段(大约 $1F$)的 $1/N$ 时段,并在剩余的 $(N-1)/N$ 时段内保持截止,则在 $1F$ 上的平均亮度等于预定的亮度。该显示条件接近地类似于 CRT 用电子枪扫描屏幕下的显示条件。其不同在于显示图象的区域是发光的整个屏幕的 $1/N$ (其中取整个屏幕为 1)(在 CRT 中,发光的是一个像素行—更精确地,一个像素)。

按照本发明,图象显示区域 53 的 $1F/N$ 从屏幕 50 的顶到底移动,如在图 13(b)中所示。按照本发明,电流只流过 EL 元件 15 达 $1F/N$ 的时段,但在剩余的 $(1F(N-1)/N)$ 时段内不流过电流。因而,间歇地显示像素。然而,由于残留影象,对于人眼,整个屏幕显得一致地显示。

附带地,如在图 13 中所示,写像素行 51a 是不发光的 52a。然而,这只在图 1、2 等的像素配置中是正确的。在图 38 等所示的电流镜像的像素配置中,写像素行 51a 可发光。然而,为了便于说明,在此将给出主要引证图 1 中的像素配置的描述。把包括通过用大于在图 13、16 等所示的预定激励电流的电流对像素编程来间歇地激励像素的激励方法称为 N -倍脉冲激励。

在此显示条件中,每 $1F$ 重复图象数据显示和黑显示(不发光)。也就是说,在时间意义上相隔一定间隔(间歇地)显示图象数据。在像素中保持数据 $1F$ 时段的液晶显示面板(EL 显示面板,不同于发明的),不能在电影显示期间跟上图象数据中的变化,导致模糊的活动图片(图象的边缘模糊)。由于本发明间歇地显示图象,因此它可以实现没有图象的边缘模糊的良好的显示条件。简言之,可以实现接近于 CRT 的电影显示。

图 14 中例示一个时序图。在本发明中参考的像素配置等是图 1 所示的配置，除非另有说明。然而，不用说，由于图 38、63、64、65 等的像素配置也可以完成间歇显示，因此本发明不限于图 1。

如可以从图 14 中看到的，在每个选择的像素行中(选择时段指定为 1H)，当导通电压(Vgl)施加于栅极信号线 17a 时(见图 14(a))，截止电压(Vgh)施加于栅极信号线 17b(见图 14(b))。在此时段内，电流不流过 EL 元件 15(非发光模式)。在非选择的像素行中，导通电压(Vgl)施加于栅极信号线 17b，以及截止电压(Vgh)施加于栅极信号线 17a。在此时段内，电流流过 EL 元件 15(发光模式)。在发光模式中，EL 元件 15 以 N 倍预定亮度的亮度($N \cdot B$)发光且发光时段为 $1F/N$ 。因而，显示面板在 1F 上的平均显示亮度由 $(N \cdot B) \times (1/N) = B$ (预定亮度)给出。

附带地，尽管上面的描述好象涉及白显示，但在黑显示中的亮度也被减少到 $1/10$ 。因而，即使在图象显示中过量亮度显现出来，但也被减少到 $1/10$ ，导致适当的图象显示。

图 15 示出一个例子，其中图 14 的操作应用于每个像素行(它例示像素的栅极信号线 17a 和 17b 的信号波形)。栅极信号线的截止电压由 Vgh(高电平)表示，而导通电压的波形由 Vgl(低电平)表示。索引(如(1)和(2))表示选择的像素行编号。

在图 15 中，选择栅极信号线 17a(1)(Vgl 电压)，而且编程电流以从选择的像素行中的晶体管 11a 到源极激励电路 14 的方向流过源极信号线 18。附带地，编程电流的流向随像素配置而变化。如果像素 16 的激励晶体管 11a 是 p 沟道晶体管，则编程电流 I_w 从像素 16 流到源极激励电路 14。如果像素 16 的晶体管 11a 是 n 沟道晶体管，则编程电流 I_w 从源极激励电路 16 流到像素 14。

编程电流是预定值的 N 倍大(为了便于说明，假定 $N=10$ 。当然，由于预定值是用于显示图象的数据电流，因此在白光栅显示的情况下，它不是固定值)。编程到每个像素 16 的电流幅度随自然图象的显示条件变化。因此，对电容器 19 编程，使得 10 倍大的电流将流过晶体管 11a。当选择像素行(1)时，在图 1 所示的像素配置中，截止电压(Vgh)施加于栅极信号线 17b(1)，而且电流不流过 EL 元件 15。

在 1H 之后，选择栅极信号线 17a(2)(Vgl 电压)，而且编程电流以从选择的像素行中的晶体管 11a 到源极激励电路 14 的方向流过源极信号线 18。编程电流是预定值的 N 倍大(为了便于说明，假定 $N=10$)。因此，对电容器 19 编程，使得 10 倍大的电流将流过晶体管 11a。

当选择像素行(2)时，在图 1 所示的像素配置中，截止电压(Vgh)施加于栅极

信号线 17b(2) 并且电流不流过 EL 元件 15。然而，由于截止电压 (V_{gh}) 施加于栅极信号线 17a(1) 并且导通电压 (V_{gl}) 施加于像素行 (1) 的栅极信号线 17b(1)，因此 EL 元件 15 发光。

在下一个 1H 之后，选择栅极信号线 17a(3)，截止电压 (V_{gh}) 施加于栅极信号线 17b(3)，而且电流不流过像素行 (3) 中的 EL 元件 15。然而，由于截止电压 (V_{gh}) 施加于栅极信号线 17a(1) 和 (2) 并且导通电压 (V_{gl}) 施加于像素行 (1) 和 (2) 中的栅极信号线 17b(1) 和 (2)，所以 EL 元件 15 发光。

通过上述操作，同步于 1H 的同步信号显示图象。然而，用图 15 中的激励方法，10 倍大的电流流过 EL 元件 15。因而，显示屏幕 50 有 10 倍亮度。当然，不用说，对于在此状态中预定亮度的显示，可以将编程电流减少到 1/10 (通过控制编程电流而不是将间歇时段减少到 1/10)。然而，10 倍小的电流将因寄生电容等引起写电流的缺少。为解决这个问题，本发明的基本思想是使用 N 倍大的电流进行编程，插入黑屏幕 52 (间歇显示)，并从而获得预定亮度。

附带地，按照本发明的激励方法使比预定电流大的电流流过 EL 元件 15，并从而对源极信号线 18 的寄生电容充分地充电和放电。也就是说，不必使 N 倍大的电流流过 EL 元件 15。例如，可以想象形成平行于 EL 元件 15 的电流通路 (形成虚拟 EL 元件并使用遮蔽膜防止虚拟 EL 元件 15 发光) 并在 EL 元件 15 与虚拟 EL 元件之间划分电流。

例如，当信号电流为 $0.2\mu A$ ，编程电流设置为 $2.2\mu A$ 时， $2.2\mu A$ 的电流流过晶体管 11a。然后，例如， $0.2\mu A$ 的信号电流可流过 EL 元件 15，并且 $2\mu A$ 流过虚拟 EL 元件 (见图 136)。也就是说，一直保持选择图 27 中的虚拟像素行 281。附带地，或者阻止虚拟像素行发光或者即使它发光也由遮蔽膜隐藏起来不被看见等。

在上面的配置下，通过增加流过源极信号线 18 的电流 N 倍，有可能 N 倍大的电流流过激励晶体管 11a 并且比 N 倍大的电流足够小的电流流过 EL 元件 15。如在图 5 中所示的，这种方法允许使用整个显示区域 50 作为图象显示区域 53，没有非显示区域 52。

图 13(a) 示出写到显示图象 50 中。在图 13(a) 中，参考数字 51(a) 表示写像素行。编程电流从源极激励 IC 14 提供给源极信号线 18。在图 13 等中，在 1H 的时段内电流被写到一个像素行中，但这不是限制性的。时段可以是 0.5H 或 2H。

而且，尽管已经陈述了将编程电流写到源极信号线 18 中，但本发明不限于电编程。本发明还可使用电压编程 (图 62 等)，将电压写到源极信号线 18 中。例如，

一种可能的电压激励方法通过将比预定亮度亮所需的电压施加到源极信号线 18 对像素 16 编程, 并随后使用间歇显示获得预定亮度。

在图 13(a) 中, 当选择栅极信号线 17a 时, 将要流过源极信号线 18 的电流编程到晶体管 11a。此时, 截止电压施加于栅极信号线 17b, 并且电流不流过 EL 元件 15。这是因为当在 EL 元件 15 上晶体管 11d 导通时, 可从源极信号线 18 看见 EL 元件 15 的电容组件, 并且该电容阻止足够的电流被编程到电容器 19。因而, 采用图 1 中所示的配置作为例子, 写电流的像素行是不发光区域 52, 如在图 13(b) 中所示。

假定使用 N 倍大的电流进行编程(假定 $N=10$, 如上所述), 则屏幕变成 10 倍亮。因而, 90% 的显示区域 50 可以由非发光区域 52 构成。因而, 例如, 如果按照 QCIF, 在屏幕显示区域中的水平扫描线的数量为 220 ($S=220$), 则 22 条水平扫描线可以组成显示区域 53, 而 $220-22=198$ 条水平扫描线可以组成非显示区域 52。一般而言, 如果水平扫描线的数量(像素行的数量)由 S 表示, 则整个区域的 S/N 构成显示区域 53, 它发出 N 倍亮度的光。然后, 以屏幕的垂直方向扫描显示区域 53。因而, 整个区域的 $S(N-1)/N$ 是非发光区域 52。非发光区域提供黑显示(不发光)。而且, 非发光区域 52 是通过使晶体管 11d 截止产生的。附带地, 尽管已经陈述了使显示区域 53 发 N 倍亮度的光, 但必然通过亮度调节和伽马调节将显示区域 53 调节到 N 的值。

在上面的例子中, 如果使用 10 倍大的电流进行编程, 则屏幕变成 10 倍亮且 90% 的显示区域 50 可以由非发光区域 52 组成。然而, 这不必定意味着 R、G 和 B 像素以相同比例构成非发光区域 52。例如, $1/8$ 的 R 像素, $1/6$ 的 G 像素, 以及 $1/10$ 的 B 像素可构成非发光区域 52, 其中不同色彩构成不同比例。

有可能允许分别在 R、G 和 B 中调节非发光区域 52(或发光区域 53)。为此, 必须对于 R、G 和 B 提供独立的栅极信号线 17b。然而, 允许独立地调节 R、G 和 B 使它有可能调节白平衡, 使得容易调节每种灰度的色彩平衡(见图 41)。

如在图 13(b) 中所示, 包括写像素行 51a 的像素行构成非发光区域 52, 而在写像素行 51a 之上的 S/N (在时间意义上 $1F/N$) 的区域构成显示区域 53(当写扫描是从屏幕的顶到底进行的时候。当从底到顶扫描屏幕时, 区域改变位置)。关于屏幕的显示条件, 显示区域 53 的条带从屏幕的顶到底移动。

在图 13 中, 一个显示区域 53 从屏幕的顶到底移动。在低帧速率时, 显示区域 53 的移动可在视觉上识别出来。尤其是在用户使他/她的眼睛靠近或者上下移动

他/她的头时势必更容易识别。

为处理这个问题，显示区域 53 可以划分成多个部分，如在图 16 中所示。如果被划分的显示区域的总面积是 $S(N-1)/N$ ，则亮度等于图 13 中的亮度(其中， S 是显示面板的有效显示区域 50)。附带地，不必等分显示区域 53。例如，显示区域可划分成具有面积为 1 的显示区域 53a，具有面积为 2 的显示区域 53b，具有面积为 1 的显示区域 53c，和具有面积为 4 的显示区域 53d。而且，被划分的显示区域不必在尺寸上精确地等于被划分的非显示区域 52。

不用说，也有可能使显示区域 53 的平均尺寸在少量帧(场)上等于目标尺寸。例如，要使显示区域 53 的尺寸等于 $S/10$ ，一种可能的激励方法包括在第一帧(场)中将显示区域 53 的尺寸设置为 $S/10$ ，在第二帧(场)中将显示区域 53 的尺寸设置为 $S/20$ ，在第三帧(场)中将显示区域 53 的尺寸设置为 $S/20$ ，并在第四帧(场)中将显示区域 53 的尺寸设置为 $S/5$ ，以在四帧(场)上平均时获得所想要的 $S/10$ 的显示区域(显示亮度)。而且，对于 L 的时段，可使在少量帧(场)上的平均显示区域在 RGB 色彩中相等。然而，最好，如上面所指，少量帧(场)不超过四帧(场)。否则，闪烁可能取决于显示的图象而产生。

附带地，在此所指的一帧或一场可视为同步于像素 16 的图象刷新时段或者从顶到底(从底到顶)扫描屏幕 50 所需要的时段。

而且，在 RGB 色彩之间可使在少量帧(场)上的平均显示区域不同达 L 时段，以得到适当的白平衡。尤其当发射效率在 R、G 和 B 之间变化时，这种激励方法是有效的。而且，划分的数量 K 可在 R、G 和 B 之间变化。G 在视觉上特别显著，因而增加 G 的划分的数量使之超过 R 和 B 是有用的。

附带地，为了便于说明已经在上面的例子中陈述划分显示区域 53。然而，划分区域等价于划分时段(时间)。因而，在图 1 中，由于晶体管 11d 的 ON(通)时间被划分，所以划分区域等价于划分时段(时间)。

划分显示区域 53 减少屏幕的闪烁。因而，可以得到无闪烁的良好图象显示。附带地，可更精细地划分显示区域 53。然而，将显示区域 53 划分得越精细，则电影显示性能变得越差。而且，可以降低图象显示的帧速率，导致减少的功耗。例如，如果不划分非显示区域 52，则在帧速率落到低于 45Hz 时发生闪烁。然而，如果非显示区域 52 划分成六个或多个部分，则直到帧速率落到低于 20Hz 时才会发生闪烁。

图 17 示出栅极信号线 17 的电压波形和 EL 元件的发射亮度。如可以从图 17 看到的，将栅极信号线 17b 设置为 V_{g1} 的时段($1F/H$)划分成多个部分(K 个部分)。

也就是说,将栅极信号线 17b 设置成 V_{g1} 的 $1F/(K \cdot N)$ 时段重复 K 次。如果 $1F/(K \cdot N)$ 的时段重复 K 次,则总计的发光时段 53 是 $1F/N$ 。这减少闪烁并以低帧速率实现图象显示。

最好,划分的数量是可变的。例如,当用户按下亮度调节开关或者旋转亮度调节旋钮时,可以响应而改变 K 的值。而且,可允许用户调节亮度。可供替换地,根据要显示的图象或数据可手工地或者自动地调节 K 的值。

而且,划分的数量可按照图象数据的条件而改变。如果图象数据是活动图片,则通过保留非发光区域 52 不划分,有可能避免模糊的活动图片。在活动图片的情况下,由于图象一直在变化,因此即使降低帧速率也不发生闪烁。如果图象数据是静止图片,则通过将非显示区域 52 划分成多个部分,甚至在低帧速率时也有可能避免闪烁。因而,通过实时判断图象数据是活动图片还是静止图片并基于判断的结果控制非显示区域 52 的划分数量,有可能在低功耗下实现高质量显示,没有模糊的活动图片。

如果从导通电压(V_{g1})施加于栅极信号线 17a 的状态到施加截止电压(V_{gh})的状态的改变的时序与从截止电压(V_{gh})施加于栅极信号线 17b 的状态到施加导通电压(V_{g1})状态的改变的时序相符合,则势必在保持的图象中发生变化。相信这是由于在电容器 19 中编程的电压的放电和泄漏引起的,而这又是根据晶体管 11b 和 11d 特性而由它们的通/断时序的不同所引起的。

为处理这个问题,最好由非显示区域 52 把写像素行 51 夹在中间,如在图 66 中例示的。最好用电流(电压)对写像素行编程,在一个水平扫描周期之后将导通电压施加于像素行的栅极信号线 17b,从而电流流过 EL 元件 15。最好,在将导通电压施加于选择像素行的栅极信号线 17a 之后至少 3 微秒,将截止电压施加于每个像素行的栅极信号线 17b。最好,如果在电流流过 EL 元件 15 的时序上没有限制,则把在写像素行 51 之前和之后的像素行包括在非显示区域 52 中,如在图 66 中例示的。

图 67 是说明图,例示上面的激励方法。为了便于说明,图 67 假定图 1 中的像素配置。

在图 67(a)中,导通电压(V_{g1})施加于栅极信号线 17a 达一个水平扫描周期(1H)。在去除导通电压并将截止电压施加于栅极信号线 17a 的时刻,截止电压继续施加于栅极信号线 17b。在时间 A 过去之后,导通电压(V_{g1})施加于栅极信号线 17b,如在图 67(a)中例示的。最好,时段 A 是 1 微秒或更长。更可取地,时段 A 是 3 微

秒或更长。

通过继续将截止电压施加于栅极信号线 17b 而将导通电压施加于栅极信号线 17a 和在将截止电压代替导通电压施加于栅极信号线 17a 和将导通电压施加于栅极信号线 17b 和图 1 的像素 16 的晶体管 11b 与 11c 如在图 67(a) 中所示完全截止时, 编程到像素 16 中的电流的变化有可能减少, 并实现适当的图象显示。

在图 67(b) 中, 将导通电压 (V_{g1}) 施加于栅极信号线 17a 达比一个水平扫描周期 (1H) 短的时段。在去除导通电压并将截止电压施加于栅极信号线 17a 的时刻, 截止电压继续施加于栅极信号线 17b。在时间 C 过去之后, 将导通电压 (V_{g1}) 施加于栅极信号线 17b, 如在图 67(b) 中所示。最好, 时段 C 是 1 微秒或更长。更可取地, 时段 C 是 3 微秒或更长。

通过继续将截止电压施加于栅极信号线 17b 而将导通电压施加于栅极信号线 17a 和在将截止电压代替导通电压施加于栅极信号线 17a 和将导通电压施加于栅极信号线 17b 和图 1 的像素 16 的晶体管 11b 与 11c 如在图 67(b) 中所示完全截止时, 编程到像素 16 的电流的变化有可能减少, 并实现适当的图象显示。

在图 67(c) 中, 将导通电压 (V_{g1}) 施加于栅极信号线 17a 达一个水平扫描周期 (1H)。在去除导通电压并将截止电压施加于栅极信号线 17a 的时刻, 截止电压继续施加于栅极信号线 17b。

而且, 在将导通电压 (V_{g1}) 施加于栅极信号线 17a 之后, 将截止电压施加于栅极信号线 17b 达 1H。

通过继续将截止电压施加于栅极信号线 17b 而将导通电压施加于栅极信号线 17a 和在将截止电压代替导通电压施加于栅极信号线 17a 和将导通电压施加于栅极信号线 17b 和图 1 的像素 16 的晶体管 11b 与 11c 如在图 67(c) 中所示完全截止时, 编程到像素 16 的电流的变化有可能减少, 并实现适当的图象显示。

附带地, 尽管已经通过引证图 1 等的像素配置描述了上面的例子, 不用说, 上面的例子也可应用于在图 63、64、65 等中所示的像素配置。

而且, 尽管已经参考图 17 等陈述了把栅极信号线 17b 设置为 V_{g1} 的时段(在图 1 的情况下, 在 $1F/N$ 时段期间晶体管 11d 是导通的)划分成多个部分(划分数量为 K)和栅极信号线 17b 设置为 V_{g1} 的 $1F/(K \cdot N)$ 时段重复 K 次, 但这不是限制性的。 $1F/(K \cdot N)$ 的时段可重复 L ($L \neq K$) 次。换言之, 本发明通过控制电流流过 EL 元件 15 的时段(时间)来显示显示屏幕 50。因而, 重复 $1F/(K \cdot N)$ 时段 L ($L \neq K$) 次的思想包括在本发明的技术思想中。而且, 不是严格地必须将时段划分成相等的部分。

而且, L 的控制方法, L 的时段, 和 L 的循环可在 R、G 和 B 之间变化。

通过改变 L 的值, 可以以数字方式改变显示屏幕 50 的亮度。例如, 在 $L=2$ 和 $L=3$ 之间有 50% 的亮度(对比度)变化。通过顺序地改变 L 的时段, 有可能线性地与 L 的时段成比例地调节屏幕 50 的亮度。即使调节了亮度, 也可保持灰度的数量。附带地, L 的时段不限于一个水平扫描周期(1H)的整数倍。不用说, $5/2H$ 或者比 1H 短的时段(如 $1/2H$ 或 $1/8H$)可用于操作和控制。

在上述例子中, 随着输送到 EL 元件 15 的电流接通和断开, 开启和关闭显示屏幕 50(发光或不发光)。也就是说, 使用保持在电容器 19 中的电荷, 大约相等的电流流过晶体管 11a 多次。本发明不限于此。例如, 可通过使电容器 19 充电和放电来开启或关闭显示屏幕 50(见图 32、33、53、54 等所示的实施例)。

图 18 示出施加于栅极信号线 17 的电压波形, 以完成在图 16 中所示的图象显示条件。图 18 与图 15 的不同之处在于栅极信号线 17b 中的操作(在图 1、2、64 和 65 的晶体管 11d 的操作中; 或者在图 63 中的开关 631 的操作中。尽管开关 631 不是通过栅极信号线 17b 控制的, 本领域的熟练技术人员可容易地进行开关 631 的通/断控制, 因而将省略其描述)。有多少屏幕划分, 就使栅极信号线 17b 导通和截止(V_{gl} 和 V_{gh})多少次。图 18 在其它方面与图 15 相同, 因而将省略其描述。

由于 EL 显示器上的黑显示相应于完全不发光, 因此不象在液晶显示面板上的间歇显示的情况, 对比度不降低。而且, 在图 1 的配置下, 可以通过简单地使晶体管 11d 导通和截止来完成间歇显示。在图 38 和 51 的配置下, 可以通过简单地使晶体管元件 11e 导通和截止来完成间歇显示。这样, 因为在电容器 19 中存储了图象数据, 所以即使使像素 16 导通和截止一次或多次, 也可以再现相同的图象显示(灰度的数量是无限的, 因为使用模拟值)。也就是说, 在像素 16 中保持图象数据达 1F 的时段(直到在下一帧中重写图象数据为止)。是否输送相应于存储的图象数据的电流到 EL 元件 15 是通过控制晶体管 11d 和 11e 或开关 631 来控制的。

上述激励方法不限于电流激励类型并且同样可以应用于电压激励类型。也就是说, 在将流过 EL 元件 15 的电流存储在每个像素中的配置中, 通过接通或者切断激励晶体管 11 与 EL 元件 15 之间的电流通路来实现间歇激励。不用说, 可以实现间歇激励, 例如, 通过控制图 43 中的晶体管 11d 或者图 51 中的晶体管 11e。

保持用电流或电压编程的电容器 19 的端子电压是重要的。这是因为电容器 19 的端子电压在一场(帧)时段内的任何改变(充电/放电), 引起屏幕亮度的改变, 导致在较低帧速率时闪烁。由晶体管 11a 流过 EL 元件 15 的电流必须高于 65%。更明

确地说,如果写到像素 16 和流过 EL 元件 15 的初始电流取为 100%,则在下一帧(场)中刚好在把电流写入像素 16 中之前流过 EL 元件 15 的电流必须不落低于 65%。以满足上述条件的方式来确定电容器 19 的电容和电压保持晶体管 11b 的截止特性。

在图 1 等中显示的像素配置下,在建立间歇显示时与不建立间歇显示时之间,单个像素中的晶体管 11 的数量没有差别。也就是说,通过控制晶体管 11d,在余下的像素配置下完成适当的电流编程,如通过去除源极信号线 18 的寄生电容的效果。此外,得到与 CRT 显示接近的电影显示。

而且,由于栅极激励电路 12 的工作时钟比源极激励电路 14 的工作时钟明显慢,因此没有必要使电路的主时钟升级(相同的时钟可以应用于进行间歇显示或不进行间歇显示的任一情况)。此外,可以容易地改变 N 或 K 的值。这可以简单地通过晶体管 11b 等的通/断控制来完成。

附带地,图象显示方向(图象写方向)可在第一场(帧)中从屏幕的顶到底,并在第二场(帧)中从底到顶。也就是说,可交替地重复向上和向下方向。通过这样切换扫描方向,即使在低帧速率下也有可能减少闪烁。

可供替换地,有可能在第一场(帧)中使用向下方向,将整个屏幕转到黑显示(不显示)一次,并在第二场(帧)中使用向上方向。也有可能将整个屏幕转到黑显示(不显示)一次。也有可能将整个屏幕转到黑显示(不显示)一次,随后从屏幕的顶到底重写图象。也就是说,在重写和显示图象之后整个屏幕转到黑显示。这样将整个屏幕转到黑显示改进电影显示性能。

在按照本发明的激励方法的描述中,为了便于说明陈述了在屏幕上写方向是从顶到底或从底到顶的。然而,本发明不限于此。也有可能将屏幕上的写方向固定为顶到底方向或者底到顶方向,并在第一场(帧)中将非显示区域 52 从顶到底移动,以及在第二场(帧)中从底到顶。可供替换地,有可能将帧划分成三个场并将第一场分配给 R,第二场给 G,而第三场给 B,因此三个场构成单个帧。也有可能每个水平扫描周期(1H)通过在 R、G 和 B 之间切换依次显示 R、G 和 B(见图 75 到 82 等)。上面提到的内容也应用于本发明的其它例子。不用说,上面的内容相似地应用于本发明的其它例子。

非显示区域 52 不必全部不发光。在实际使用中弱光发射或暗图像显示不是问题。也就是说,非显示区域(非发光区域)52 应当视为具有比图象显示区域 53 低的显示亮度的区域。已经通过分析示出如果将非显示区域 52 的亮度设置在显示区域 53 的亮度或它的亮度的 $1/3$ 以下,则可以完成适当的图象显示,不降低电影显示

性能。在图 1 等的像素配置中, 可以通过增加晶体管 11d 的导通电压(V_{g1})使晶体管 11d 不完全导通这样的方式来实现 $1/3$ 或 $1/3$ 以下的亮度。而且, 非显示区域 52 可以是不显示 R、G 和 B 中的一种或两种色彩的区域。

如果显示区域 53 的亮度保持在预定值, 则显示区域 53 越大, 显示屏幕 50 越亮。例如, 当图象显示区域 53 的亮度为 100(nt)时, 如果显示屏幕 50 中由显示区域 53 占据的百分比从 10%变化到 20%, 则屏幕的亮度加倍。因而, 通过改变显示区域 53 在整个屏幕 50 中的比例, 有可能改变屏幕的显示亮度。本发明提供一种系统, 该系统通过控制显示区域 53 相对于显示 50 的尺寸来控制图象显示。

可以通过控制发送到移位寄存电路 61 的数据脉冲(ST2)来随意地指定显示区域 53 的尺寸(见图 6)。而且, 通过改变输入时序和数据脉冲的时段, 有可能在图 16 中所示的显示条件与图 13 中所示的显示条件之间切换(为了便于说明, 使非显示区域 52 的尺寸在图 13 和图 16 之间不同)。如果使非显示区域 52 的尺寸相等, 则可以获得相同的亮度(假定相同的参考电流施加于源极激励 IC(稍后描述))。在一个 1F 时段内增加数据脉冲的数量从而扩大显示区域 53 使屏幕 50 更亮, 而减少数量使屏幕 50 更暗。而且, 连续施加数据脉冲引起图 13 中所示的显示条件, 而数据脉冲的间歇输入引起图 16 中所示的显示条件。因而, 可以通过简单地控制施加于移位寄存器 61 的数据脉冲来容易地控制图象显示的亮度。

图 19(a)示出如在图 13 中显示区域 53 是连续的时候使用的亮度调节方案。图 19(a1)中的屏幕 50 的显示亮度是最亮的, 图 19(a2)中的屏幕 50 的显示亮度是第二最亮的, 而图 19(a3)中的屏幕 50 的显示亮度是最暗的。可以通过如上所述控制栅极激励电路 12 的移位寄存电路 61 等容易地完成从图 19(a1)到图 19(a3)的变化(或反之亦然)。在这种情况下, 不必改变图 1 中的 V_{dd} 电压(阳极电压或等等)。不必改变从源极激励电路 14 输出的编程电流或者编程电压的幅度。也就是说, 可以在不改变电源或视频信号的情况下, 改变屏幕 50 的亮度。

而且, 在从图 19(a1)改变到图 19(a3)的过程中, 屏幕的伽马特性根本不变化。因而, 不管屏幕 50 的亮度, 保持显示屏幕的对比度和灰度特性。这是本发明的有效特征。

在常规屏幕的亮度调节中, 屏幕 50 的低亮度导致不良的灰度性能。也就是说, 即使可以在高亮度显示中显示 64 个灰度, 但是在低亮度显示中可以显示少于一半的灰度。相反, 按照本发明的激励方法不依赖于屏幕的显示亮度, 并且可以显示多达 64 种灰度, 这是最高的。

图 19(b) 示出当如图 16 中将显示区域 53 分散时使用的亮度调节方案。图 19(b1) 中的屏幕 50 的显示亮度是最亮的, 图 19(b2) 中的屏幕 50 的显示亮度是第二最亮的, 而图 19(b3) 中的屏幕 50 的显示亮度是最暗的。可以通过如上所述控制栅极激励电路 12 等的移位寄存电路 61 容易地完成从图 19(b1) 到图 19(b3) 的改变。通过如图 19(b) 所示分散显示区域 53, 即使在低帧速率下也有可能消除闪烁。

甚至在较低的帧速率下为了消除闪烁, 可以如在图 19(c) 中所示更精细地分散显示区域 53。然而, 这降低电影显示性能。因而, 图 19(a) 中的激励方法适合于活动图片。当所想要的是通过显示静止图片减少功耗时图 19(c) 中的激励方法是合适的。可以通过控制移位寄存电路 61 容易地完成从图 19(a) 到图 19(c) 的切换。

尽管在图 19 中以相等的时间间隔形成非显示区域 52, 但这不是限制性。不用说, 也有可能在屏幕 50 的一半区域中形成连续的显示区域 53, 并在图 19(c1) 中所示的屏幕 50 的其余部分中以相等时间间隔交替显示区域 53 和非显示区域 52。

图 20 例示按照本发明的激励方法的另一个例子。图 20 示出一种系统, 它同时选择多个像素行, 使用激励多个像素行的编程电流对源极信号线 18 的寄生电容等充电和放电, 从而大大地减轻写电流的短缺。由于同时选择多个像素行, 因此可以减少每像素的激励电流。因而, 有可能减少流过 EL 元件 15 的电流。为了便于说明, 假定, 例如 $N=10$ 且同时选择的像素行的数量 M 为 5 (流过源极信号线 18 的电流增加十倍。由于同时选择五个像素行, 因此 $1/5$ 的编程电流流过每个像素)。

按照参考图 20 描述的本发明, 同时选择 M 个像素行。从源极激励 IC14 把为预定电流 N 倍大的电流施加于源极信号线 18。把为流过 EL 元件 15 的电流 N/M 倍大的电流编程到每个像素中。为以预定的发射亮度使 EL 元件 15 发光, 电流流过 EL 元件 15 的持续时间为一帧(一场)的 M/N 持续时间。这使得有可能对源极信号线 18 的寄生电容充分地充电和放电, 导致在预定发射亮度下的足够的分辨率。

附带地, 尽管在按照本发明的激励方法的描述中, 为了便于说明陈述了为预定电流 N 倍大的电流流过源极信号线, 但这不是限制性的。本发明特征在于, 把从源极激励电路 14 输出的信号(电流或电压)划分成多个部分, 将它们施加于同时选择的像素行(如果不是在确切的同时选择它们, 则是可以的)。如果像素 16 中同时选择和连接到同一源极信号线 18 的激励晶体管 11a 具有一致的特性, 从源极激励电路 14 输出并由同时选择的像素行的数量 M 划分的电流被编程到像素 16 中。

也就是说, 电流只流过 EL 元件 15 达等于一帧(一场)的 M/N 的时段, 但在剩余的 $(1F(N-1)M/N)$ 的时段内不流过电流。在这个显示条件中, 每 1F 重复图象数据

显示和黑显示(不发光)。也就是说,在时间意义上间歇地显示图象数据(间歇显示)。因而,实现良好的显示条件,没有边缘模糊。而且,由于源极信号线 18 是由 N 倍大的电流激励的,因此不受寄生电容影响。因而,这种方法可以适应高分辨率显示面板。

附带地,为了便于说明已经在上面的例子中陈述了同时选择 M 个像素行和从源极激励电路 14 输出 N 倍大的电流。然而,本发明不限于此。有可能同时选择 M 个像素行并且照从源极激励电路 14 输出的原样来输出原始电流。在那种情况下,用减少的显示屏幕 50 的亮度实现本发明。当然,如果从源极激励电路 14 输出 2 倍、2.5 倍或 5.25 倍大的电流,则可以增加屏幕 50 的亮度。

尽管已经为了便于说明在上面的例子中陈述了同时选择 M 个像素行和使每个像素 16 发光 M/N 的时段,但本发明不限于此。也有可能同时选择 M 个像素行并从源极激励电路 14 输出 $M/10$ 倍、 $M/5$ 倍或 $M/2.5$ 倍大的电流。也就是说,可以独立于 N 随意地设置显示时段。增加显示时段则增加屏幕 50 的亮度,而减少显示时段则减少屏幕 50 的亮度。也就是说,同时选择 M 个像素行的本发明也可以通过控制显示时段容易地控制或调节屏幕 50 的亮度。

图 21 是说明图,例示实现图 20 中所示的激励方法的激励波形。在栅极信号线 17 的电压波形中,截止电压是 V_{gh} (H 电平)和导通电压是 V_{gl} (L 电平)。信号线的索引(诸如(1)、(2)和(3))表示像素行编号。附带地,QCIF 面板具有 220 个像素行而 VGA 面板具有 480 个像素行。

在图 21 中,选择栅极信号线 17a(1) (V_{gl} 施加于像素行(1)的栅极信号线 17a),并且编程电流以从选择的像素行中的晶体管 11a 到源极激励电路 14 的方向流过源极信号线 18(在图 1 的情况下)。为了便于说明,这里假定写像素行 51a 是图 20 中的第(1)个像素行。

流过源极信号线 18 的编程电流为预定值的 N 倍大(为了便于说明,假定 $N=10$ 。当然由于预定值是用于显示图象的数据电流,它不是固定值,除非在白光栅显示等的情况下。要编程到每个像素 16 的电流值按图象数据变化。还假定同时选择五个像素行($M=5$)。因此,理想情况下对一个像素的电容器 19 编程,因此两倍($N/M=10/5=2$)大的电流将流过晶体管 11a。

当写像素行是第(1)个像素行时,选择像素行(1)、(2)、(3)、(4)和(5)的栅极信号线 17a,如在图 21 中所示。也就是说,在像素行(1)、(2)、(3)、(4)和(5)中的开关晶体管 11b 和晶体管 11c 是导通的。而且,编程电流流过像素行(1)、(2)、

(3)、(4)和(5)的激励晶体管 11a。如可以从图 21 中看到的,在第 5 个 H 中,导通电压施加于像素行(1)、(2)、(3)、(4)和(5)的栅极信号线 17a 而截止电压施加于像素行(1)、(2)、(3)、(4)和(5)的栅极信号线 17b。因而,像素行(1)、(2)、(3)、(4)和(5)中的开关晶体管 11d 是截止的,且电流不流过相应像素行中的 EL 元件 15。也就是说,EL 元件 15 处于非发光模式 52 中。

附带地,为了便于说明已经陈述了在选择电压施加于像素行(在上面描述中,像素行(1)、(2)、(3)、(4)和(5))的栅极信号线 17a,截止电压施加于栅极信号线 17b 以及使像素行(像素行(1)、(2)、(3)、(4)和(5))的晶体管 11d 截止。然而,如在图 20 中例示的,不用说,可使除选择的像素行之外的像素行的晶体管 11d 截止。在图 20 中,使在包括写像素行 51 的宽范围中的晶体管 11d 截止以形成非显示区域 52。不用说,可分散或不划分非显示区域,如参考图 19 所述。

按照本发明,在图 1、2 等的像素配置中,重要的是在最后将编程电流保持在至少正在用电流编程的像素行中的像素中时,切断 EL 元件 15 的电流通路。然而,在图 38 的电流镜像像素配置情况下,上述内容不是限制性的。

按照本发明,重要的是把同时选择用于写图象数据的一个或全部像素行(其中导通电压施加于栅极信号线 17a)放在非显示模式中。这是因为将一个或多个像素行放到显示模式中降低了所显示图象的分辨率。

在理想情况下,在五个像素中的晶体管 11a 各自输送 $I_w \times 2$ 的电流到源极信号线 18(即 $I_w \times 2 \times N = I_w \times 2 \times 5 = I_w \times 10$ 的电流流过源极信号线 18。因而,如果不使用按照本发明的 N 倍脉冲激励时预定电压 I_w 流过,则为 I_w 10 倍大的电流流过源极信号线 18)。

通过上面的操作(激励方法),用两倍大的编程电流对每个像素行(1)、(2)、(3)、(4)和(5)的电容器 19 编程。为了便于理解,这里假定晶体管 11a 具有相等的特性(V_t 和 S 值)。

由于同时选择五个像素行($K=5$),因此五个激励晶体管 11a 工作。也就是说, $10/5=2$ 倍大的电流流过每个像素的晶体管 11a。五个像素 16 的晶体管 11a 的总编程电流流过源极信号线 18。例如,如果写到写像素行 51a 中的电流是 I_w ,则等于 $I_w \times 10$ 的电流流过源极信号线 18。在写像素行(1)之后写入图象数据的写像素行 51b(当正在用电流对像素行(1)编程时的像素行(2)、(3)、(4)和(5))是用于增加输送到源极信号线 18 的电流量的辅助像素行。然而,没有问题,因为规则的图象数据稍后被写到写像素行 51b(见图 20。假定图 20 中的 51a 相应于像素行(1)而 51b

相应于像素行(2)、(3)、(4)和(5))。

因而,四个像素行 51b 在 1H 的时段内提供与像素行 51a 相同的显示。因此,至少为增加电流而选择的写像素行 51a 和写像素行 51b 被放在非显示模式 52 中(见图 20(b))。然而,然而,不用说,在图 38 的电流镜像像素配置或其它用于电压编程的像素配置中,像素行 51a 可以处在显示模式中。

在图 21 中,在 1H 之后,栅极信号线 17a(1)变成不被选择并且导通电压(V_{g1})施加于栅极信号线 17b。见第 6 个 H 中的栅极信号线的波形。同时,选择栅极信号线 17a(6) (施加 V_{g1} 电压)并且编程电流以从选择的像素行(6)中的晶体管 11a 到源极激励电路 14 的方向流过源极信号线 18。通过这个操作,规则的图象数据保持在像素行(1)中。也就是说,明确地确定用于像素行(1)的编程电流并且编程电流流过像素行(6)。

在下一个 1H 之后,栅极信号线 17a(2)变成不被选择并且导通电压(V_{g1})施加于像素行(2)的栅极信号线 17b(见图 21 中的第 7 个 H)。同时,选择栅极信号线 17a(7) (施加 V_{g1} 电压)并且编程电流以从选择的像素行(7)中的晶体管 11a 到源极激励电路 14 的方向流过源极信号线 18。通过这个操作,规则的图象数据保持在像素行(2)中。重画整个屏幕 50,好像通过上面的操作一个一个地变换像素行而进行扫描。

用图 20 中的激励方法,由于用两倍大的电流(电压)对每个像素编程,因此在理想情况下 EL 元件 15 的发射亮度是两倍高(然而,这里数字“两”只是按照一个例子)。因而,显示屏幕的亮度为预定值两倍大。为使此亮度与预定亮度相等,可以将包括写像素行 51 并且为显示屏幕 50 一半的区域转成非显示区域 52,如在图 16 中例示的。

如图 13 的情况,当一个显示区域 53 从屏幕的顶移动到底时,如图 20 中所示,如果使用低帧速率,则显示区域 53 的移动可在视觉上识别出来。尤其是在用户使他/她的眼睛靠近或者上下移动他/她的头部时势必更容易识别出来。为处理这个问题,显示区域 53 可以划分成多个部分,如在图 22 中例示的(划分的数量为 K)。

图 23 示出施加于栅极信号线 17 的电压波形。图 21 与图 23 的不同之处在于栅极信号线 17b 的操作。栅极信号线 17b 导通和截止(V_{g1} 和 V_{gh})的次数和屏幕划分数一样多。其余部分几乎与图 21 相同,或通过比拟可以知道,因此将省略其说明。

如上所述,划分显示区域 53 减少屏幕的闪烁。因而,可以得到无闪烁的良好

图象显示。附带地，可更精细地划分显示区域 53。显示区域 53 划分得越精细，则闪烁产生得越少。由于 EL 元件 15 是高度灵敏的，即使以短于 5 微秒的时间间隔使它导通和截止，也不降低显示亮度。

用按照本发明的激励方法，可以通过接通和关断施加于栅极信号线 17b 的信号来使 EL 元件 15 导通和截止。这样，使用 KHz 级的低频可以控制时钟频率。而且，不需要图象存储器等以便插入黑屏幕(插入非显示区域 52)。因而，按照本发明的激励电路或方法可以以低成本实现。

图 24 示出同时选择两个像素行的情况。发现在由低温多晶硅技术形成的显示面板上，同时选择两个像素行的方法提供实际上没有任何问题的图象显示。有可能这是因为在毗邻像素中的激励晶体管 11a 具有非常相似的特性。在激光退火中，当激光条带平行于源极信号线 18 照射时获得良好的结果(见图 7 及其说明)。

这是因为部分同时退火的半导体膜具有一致的特性。也就是说，在激光条带的照射范围内一致地产生半导体膜并且使用该半导体膜的晶体管的 V_t 、迁移率和 S 值几乎一致。因而，如果平行于源极信号线 18 移动条带化的激光发射(见图 7)，则沿源极信号线 18 的像素(像素列，即屏幕上垂直地排列的像素)取得几乎相同的特性。因此，如果同时使多个像素行导通进行电流编程，则通过按照选择的像素数量划分编程电流而获得的电流被几乎一致地编程到像素中。这使得有可能使电流的编程接近于目标值并得到一致的显示。因而，有可能使用沿激光发射方向建造的阵列底板 71 和参考图 24 等描述的激励方法来实现适当的图象显示。

如上所述，如果使激光发射方向大约与源极信号线 18 的方向相符，则垂直地排列的像素晶体管 11a 的特性变得几乎一致。这使得有可能精确地以目标电压对像素编程，并因而得到适当的图像显示(即使水平地排列的像素晶体管 11a 的特性不一致)。通过一个一个地变换选择的像素行或者通过一次变换两个或多个选择的像素行同步于 1H(一个水平扫描周期)进行上面的操作。

附带地，按照本发明，激光发射方向不总是必需平行于源极信号线 18 的方向。这是因为即使激光发射的方向与源极信号线 18 成角度，也可以使沿一条源极信号线 18 放置的像素晶体管取得几乎相等的特性。因而，使激光发射方向平行于源极信号线 18 意味着将垂直地毗邻于沿源极信号线 18 的任意像素的像素带到激光辐射范围内。此外，源极信号线 18 通常构成传输用作视频信号的编程电流或电压的导线。

附带地，在本发明的例子中，每 1H 变换写像素行，但这不是限制性的。可每

2H 变换像素行。而且，可一次变换多于两个像素行。而且，可以按要求的時間间隔变换像素行。可按照屏幕上的位置改变变换時間间隔。例如，在屏幕的中间可以减少变换的时间间隔，但在屏幕的顶部和底部增加变换的时间间隔。而且，可在一帧一帧的基础上改变变换的时间间隔。

而且，不是严格必须选择连续的像素行的。例如，可选择每第二个像素行。明确地说，可能的激励方法包括在第一水平扫描周期中选择第一和第三像素行，在第二水平扫描周期中选择第二和第四像素行，在第三水平扫描周期中选择第三和第五像素行，以及在第四水平扫描周期中选择第四和第六像素行。当然，包括在第一水平扫描周期中选择第一、第三和第五像素行的激励方法也属于本发明的技术类别。而且，可选择每几个像素行中的一个。

附带地，激光发射方向与多个像素行的选择的结合不限于图 1、2、32、63、64、65 等的像素配置，而是不用说，也可应用于其它电流激励配置，诸如图 38、42、50 等的电流镜像像素配置。而且，它可以应用于图 43、51、54、62 等中的电压激励的像素配置。这是因为只要在像素的上部和下部的晶体管具有相等的特性，就可以适当地使用施加于相同源极信号线 18 的电压值进行电压编程。

如上所述，图 21 中按照本发明的激励方法同时选择五个像素行。图 24 和 25 示出同时选择两个像素行的激励方法的例子。在图 24 中，当写像素行是第(1)个像素行时，选择栅极信号线 17a(1)和(2)(见图 25)。也就是说，在像素行(1)和(2)中的开关晶体管 11b 和晶体管 11c 是导通的。而且，当导通电压施加于栅极信号线 17a 时，截止电压施加于栅极信号线 17b。

因而，在第 1 和第 2 个 H 中，像素行(1)和(2)中的开关晶体管 11d 截止并且电流不流过相应像素行中的 EL 元件 15。也就是说，EL 元件 15 处于非发光模式 52 中。附带地，在图 24 中，显示区域 53 划分成五个部分以减少闪烁。

在理想情况下，在两个像素行中的晶体管 11a 各自输送 $I_w \times 2$ 的电流到源极信号线 18(当 $N=10$ 时。由于 $K=2$ ， $I_w \times K \times 5 = I_w \times 10$ 的电流流过源极信号线 18)。然后，5 倍大的电流被编程到每个像素 16 的电容器 19 并被保持。

由于同时选择两个像素行($K=2$)，因此两个激励晶体管 11a 工作。也就是说， $10/2=5$ 倍大的电流流过每个像素的晶体管 11a。两个晶体管 11a 的总编程电流流过源极信号线 18。

例如，如果写到写像素行 51a 中的电流是 I_d ， $I_w \times 10$ 的电流流过源极信号线 18。因为规则的图象数据稍后被写到写像素行 51b 中，因此没有问题。在 1H 的时

段中, 像素行 51b 提供与像素行 51a 相同的显示。因此, 为增加电流而选择的至少写像素行 51a 和像素行 51b 处在非显示模式 52 中。

在下一个 1H 之后, 栅极信号线 17a(1) 变成不被选择并且导通电压 (V_{g1}) 施加于栅极信号线 17b。同时, 选择栅极信号线 17a(3) (V_{g1} 电压) 并且编程电流以从选择的像素行(3)中的晶体管 11a 到源极激励电路 14 的方向流过源极信号线 18。通过此操作, 规则的图象数据保持在像素行(1)中。

在下一个 1H 之后, 栅极信号线 17a(2) 变成不被选择并且导通电压 (V_{g1}) 施加于栅极信号线 17b。同时, 选择栅极信号线 17a(4) (V_{g1} 电压) 并且编程电流以从选择的像素行(4)中的晶体管 11a 到源极激励电路 14 的方向流过源极信号线 18。通过此操作, 规则的图象数据保持在像素行(2)中。重画整个屏幕, 如通过上面的操作一个一个地变换像素行而进行扫描(当然, 可同时变换两个或多个像素行。例如, 在伪隔行激励的情况下, 一次将变换两个像素行。而且, 从图象显示的观点来看, 可将相同的图象写到两个或多个像素行)。

如在图 16 的情况下, 用图 24 中的激励方法, 由于用五倍大的电流(电压)对每个像素编程, 所以在理想情况下, EL 元件 15 的发射亮度为五倍亮。因而, 显示区域 53 的亮度为预定值的五倍高。为使这个亮度与预定亮度相等, 包括写像素行 51 且为显示屏幕 50 的 $1/5$ 的区域可以转成非显示区域 52。

如在图 27 中所示, 顺序地从屏幕 50 的上侧到下侧选择两个写像素行 51(51a 和 51b)(也见图 26。在图 26 中选择像素行 16a 和 16b)。然而, 在屏幕的底部, 尽管写像素行 51a 存在但不存在 51b。也就是说, 只有一个像素行要选择。因而, 施加于源极信号线 18 的电流全部被写到写像素行 51a。因此, 为通常两倍大的电流被写到写像素行 51a。

为处理这个问题, 本发明在屏幕 50 的底部形成(放置)虚拟像素行 281, 如在图 27(b)中所示。因而, 在选择屏幕 50 的底部的像素行之后, 选择屏幕 50 的最后像素行和虚拟像素行 281。因此, 指定的电流被写到图 27(b)中的写像素行。附带地, 尽管虚拟像素行 281 例示为毗邻于显示区域 50 的顶端或底端, 但这不是限制性。可在远离屏幕区域 50 的位置形成它。此外, 虚拟像素行 281 不必包括开关晶体管 11d 或 EL 元件 15, 诸如在图 1 中所示的那些。这减少虚拟像素行 281 的尺寸, 它导致缩短面板的帧长度。

图 28 示出图 27(b)所示的状态如何发生的机制。如可以从图 28 看到的, 在选择屏幕 50 底部的像素 16c 之后, 选择屏幕 50 的最后像素行 281。虚拟像素行 281

放在显示区域 50 的外面。也就是说，虚拟像素行 281 不发光，是不发光的，或者即使发光也被隐藏的。例如，消除像素电极和晶体管 11 之间的接触孔，在虚拟像素行上不形成 EL 元件 15，等等。EL 元件 15，晶体管 11d 和栅极信号线 17b 例示在图 28 中的虚拟像素行 281 中，但它们不需要激励。在实际按照本发明开发的显示面板的虚拟像素行 281 中不形成 EL 元件 15、晶体管 11d 或栅极信号线 17b。然而，最好形成像素电极。这是要预防虚拟像素与其它像素 16 之间的寄生电容中存在差异而导致保持的编程电流的差异的情况。

尽管已经参考图 27 陈述了在屏幕 50 的底部提供(形成或放置)虚拟像素(行)281，但这不是限制性的。例如，从底到顶扫描屏幕，如在图 29(a)中所示。在反向扫描的情况下，还应当在屏幕 50 的顶部形成虚拟像素行 281，如在图 29(b)中所示。也就是说，在屏幕 50 的顶部和底部都形成(放置)虚拟像素行 281。这种配置也适应屏幕的反向扫描。

在上述例子中同时选择两个像素行。本发明不限于此。例如，可同时选择五个像素行(见图 23)。当同时选择五个像素行时，应当形成四个虚拟像素行 281。图 134 是例示一个例子的说明图。图 134 是说明图，例示屏幕 50 的下部的配置。这个例子涉及同时写五个像素行。已经形成或放置了四个虚拟像素行 281。虚拟像素行 281 不包括 EL 元件 15 等。虚拟像素行 281 只包括像素晶体管(晶体管 11a, 11b 和 11c)、电容器 19 和其它流过编程电流的组件。当然，不用说，可形成栅极信号线 17b、EL 元件 15 等。

考虑到上面的情况，所要求的虚拟像素行 281 的数量等于同时选择的像素行的数量 M 减 1。例如，如果同时选择五个像素行，则所要求的虚拟像素行的数量为 $5-1=4$ 。如果同时选择 10 个像素行，则所要求的虚拟像素行的数量为 $10-1=9$ 。

图 135 是说明图，例示在形成虚拟像素行 281 的情况下虚拟像素行的放置位置。实质上，假定反向激励，在屏幕 50 的顶部和底部放置虚拟像素行 281。

图 135(a)示出用于同时选择两个像素行($M=2$)进行激励的虚拟像素行 281 的形成位置。图 135(b)示出用于同时选择三个像素行($M=3$)进行激励的虚拟像素行 281 的形成位置。图 135(c)示出用于同时选择四个像素行($M=4$)进行激励的虚拟像素行 281 的形成位置。图 135(d)示出用于同时选择五个像素行($M=5$)进行激励的虚拟像素行 281 的形成位置。附带地，如果如在图 135 中选择四个虚拟像素行 281，则同时选择两个到五个像素行进行激励是可行的。

在上面激励方法的例子中，对于每个像素行保持不同的图象数据。不用说，

如果在两个像素行中保持相同的图象数据,则加倍所要求的像素行的数量。也就是说,如果一次选择两个像素行进行扫描,则要求两倍数量的虚拟像素行。因而,所要求的虚拟像素行的数量是由同时选择的像素行的数量 M 减 1,全部乘以写入相同图象数据的像素行的数量。

在上面激励方法的例子中,同时选择毗邻的像素行。然而,按照本发明的激励系统不限于此。图 136 和 137 示出按照本发明的另一个激励方法(激励系统)的例子。图 136 示出包括同时选择两个像素行的激励方法的例子。在图 136 中,在屏幕 50 的底部形成虚拟像素行 281,如在图 135 的情况下。

在包括同时选择两个像素行的激励方法中,必须总是选择在底部形成的虚拟像素行 281。也就是说,选择虚拟像素行 281 的虚拟像素行 281 的晶体管 11b 和 11c 始终保持导通。

图 136(a)示出扫描屏幕 50 的顶部(用电流编程)的状态。图 136(b)示出扫描屏幕 50 的中央(用电流编程)的状态。图 136(c)示出扫描屏幕 50 的底部(用电流编程)的状态。在上面的任何一种情况中,一起选择虚拟像素行 281。因而,同时选择两个像素行—虚拟像素行 281 和要用电流编程的像素行—并将图象写到它们中。

用图 136 中的激励方法,一个一个地与在固定位置处的虚拟像素行 281 一起选择显示区域 50 中的像素行。然后,把来自虚拟像素行 281 和选择的像素行的电流提供给源极激励 IC(电路)14(见图 137)。如果图 137(a)示出在某个时间点的激励状态,则图 137(b)示出一个水平扫描周期之后的状态。

附带地,在图 136 中,虚拟像素行 281 把与一个接一个地选择的像素行 51 的电流相同的电流传送到源极信号线 18。然而,本发明不限于此。虚拟像素行 281 可输送比一个接一个选择的像素行 51 的电流大的电流。例如,它可输送 2.5 倍或 3.5 倍大的电流。

可以通过在设计中指定虚拟像素行 281 的激励晶体管 11a 的沟道宽度 W 和沟道长度 L 来设置由虚拟像素行 281 输送到源极信号线 18 的电流的放大倍数。增加 W 则增加流过源极信号线 18 的激励电流,而减少 W 则减少流过源极信号线 18 的激励电流。因而,如果使虚拟像素行 281 的激励晶体管 11a 的 W/L 大于显示区域 50 的像素 16 的激励晶体管 11a 的 W/L ,则可以使虚拟像素行 281 的激励电流比显示区域 50 的激励电流大。不用说,最好使虚拟像素行 281 的激励电流更大。

附带地,尽管用图 136 的激励方法,一个一个地选择要用电流编程的像素行,但本发明不限于此。例如,可同时选择两个或多个像素行,如在图 24 中例示的。

具有图 136 中的像素配置, 由于始终选择虚拟像素行 281, 因此可以减少虚拟像素行 281 中的变化, 导致一致的图象显示。附带地, 当图像扫描方向反向时, 最好在图 136 中的屏幕 50 的顶部形成虚拟像素行 281。

在上面的例子中, 在每个场或帧中, 扫描从的相同像素行编号开始。NTSC 等支持隔行激励。在隔行激励中, 一帧由两个场组成, 在第一场中扫描奇数像素行并且在第二场中扫描偶数像素行。

在图 133 的例子中, 图 133(a) 示出激励第一场的方法而图 133(b) 示出激励第二场的方法。这里的激励方法使用参考图 24 描述的同时选择两个像素行的激励。

在第一场中, 从第一像素行开始同时选择两个像素行, 并通过变换位置来选择后续的像素行。这个过程与参考图 24 等描述的相似, 因而其详细的描述将是不必要的。

在第二场中, 从第二像素行开始同时选择两个像素行, 并且通过变换位置选择后续的像素行。要点在于扫描从第二像素行而不是第一像素行开始。用隔行激励, 在第一场中扫描奇数像素行而在第二场中扫描偶数像素行。也就是说, 扫描的开始位置在第一场与第二场之间不同。不用说, 可形成虚拟像素行 281, 诸如参考图 134 等描述的。

按照本发明的激励方法不限于同时选择多个像素行。例如, 写到像素行的速率可加倍。也就是说, 一个一个地选择像素行并在选择的像素行上重写图象(见图 13)。将相同的图象数据写到毗邻的像素行。例如, 在第一场中, 将相同的图象写到第一和第二像素行中。同样, 将相同图象写到第三和第四像素行中和将相同图象写到第五和第六像素行中。重复上面的操作, 直到第 479 和第 480 像素行完成写图象到第一场中为止。

在第二场中, 将相同图象写到第二和第三像素行中。同样, 将相同图象写到第四和第五像素行中和将相同图象写到第六和第七像素行中。重复上面的操作, 直到第 478 和第 479 像素行或者第 480 和第 481 像素行完成写图象到第二场中。

多个像素行的同时选择不限于同时选择两个像素行。不用说, 例如, 可在第一场中扫描奇数像素行(1, 3, 5, 7, 9, ..., 479)并可在第二场中扫描偶数像素行(2, 4, 6, 8, 10, ..., 480)。在第一场中的偶数像素行或者可以是不发光的或者可顺序地作为非显示区域 52 而扫描, 如在图 24 中例示的。而且, 在第二场中的奇数像素行或者可以是不发光的或者可顺序地作为非显示区域 52 而扫描, 如在图 24 中例示的。

在图 15 和 21 等中, 一个一个地选择像素行, 同步于水平同步信号变换一个像素行。然而, 本发明不限于此, 并且不用说, 可变换两个或多个像素行来选择像素行。按照本发明的虚拟像素行配置或虚拟像素行激励使用一个或多个虚拟像素行。当然, 最好结合地使用虚拟像素行激励和 N 倍脉冲激励。

现在, 下面将更详细地描述按照本发明的隔行激励。图 127 示出按照本发明进行隔行激励的显示面板的配置。在图 127 中, 奇数像素行的栅极信号线 17a 连接到栅极激励电路 12a1。偶数像素行的栅极信号线 17a 连接到栅极激励电路 12a2。另一方面, 奇数像素行的栅极信号线 17b 连接到栅极激励电路 12b1。偶数像素行的栅极信号线 17b 连接到栅极激励电路 12b2。

因而, 通过栅极激励电路 12a1 的操作(控制), 顺序地重写在奇数像素行中的图象数据。在奇数像素行中, 通过栅极激励电路 12b1 的操作(控制)来控制 EL 元件的发光和不发光。而且, 通过栅极激励电路 12a2 的操作(控制), 顺序地重写偶数像素行中的图象数据。在偶数像素行中, 通过栅极激励电路 12b2 的操作(控制)来控制 EL 元件的发光和不发光。

图 128(a) 示出显示面板的第一场中的操作状态。图 128(b) 示出显示面板的第二场中的操作状态。在图 128 中, 标明栅极激励电路 12 的斜线阴影表示栅极激励电路 12 不参加数据扫描操作。明确地说, 在图 128(a) 的第一场中, 栅极激励电路 12a1 为编程电流的写控制而操作, 而栅极激励电路 12b2 为 EL 元件 15 的发光控制而操作。在图 128(b) 的第二场中, 栅极激励电路 12a2 为编程电流的写控制而操作, 而栅极激励电路 12b1 为 EL 元件 15 的发光控制而操作。在帧内重复上面的操作。

图 129 示出第一场中的图象显示状态。图 129(a) 例示写像素行(用电压编程的奇数像素行的位置)。顺序地变换写像素行的位置: 图 129(a1) → (a2) → (a3)。在第一场中, 顺序地重写奇数像素行(保持在偶数像素行中的图象数据)。图 129(b) 例示奇数像素行的显示状态。附带地, 图 129(b) 只例示奇数像素行。在图 129(c) 中例示偶数像素行。如可以从图 129(b) 中看到的, 奇数像素行中的像素的 EL 元件 15 是不发光的。另一方面, 在显示区域 53 和非显示区域 52 中都扫描偶数像素行, 如在图 129(c) 中所示(N 倍脉冲激励)。

图 130 示出在第二场中的图象显示状态。图 130(a) 例示写像素行(用电压编程的奇数像素行的位置)。顺序地变换写像素行的位置: 图 130(a1) → (a2) → (a3)。在第二场中, 顺序地重写偶数像素行(保持在奇数像素行中的图象数据)。图 130(b) 例示奇数像素行的显示状态。附带地, 图 130(b) 只例示奇数像素行。在图

130(c)中例示偶数像素行。如可以从图 130(b)中看到的,偶数像素行中的像素的 EL 元件 15 是不发光的。另一方面,在显示区域 53 和非显示区域 52 中都扫描奇数像素行,如在图 130(c)中所示(N 倍脉冲激励)。

这样,可以容易地在 EL 显示面板中实现隔行激励。而且,N 倍脉冲激励消除写电流的短缺和模糊的活动图片。此外,可以容易地控制电流(电压)编程和 EL 元件 15 的发光并可以容易地实现电路。

附带地,按照本发明的激励方法不限于图 129 和 130 中所示的那些。例如,图 131 中所示的激励方法也是可行的。在图 129 和 130 中,正在用电流(电压)编程的奇数像素行或偶数像素行属于非显示区域 52(不发光或黑显示)。图 131 中的例子包括同步控制 EL 元件 15 的发光的栅极激励电路 12b1 和 12b2。然而,不用说,正在用电流(电压)编程的写像素行 51 属于非显示区域(在图 38 的电流镜像像素配置的情况下不需要这个)。在图 131 中,由于发光控制对于奇数像素行和偶数像素行是共同的,不需要提供两个栅极激励电路 12b1 和 12b2。单独一个栅极激励电路 12b 就可以执行发光控制。

图 131 中的激励方法对于奇数像素行和偶数像素行两者使用相同的发光控制。然而,本发明不限于此。图 132 示出在奇数像素行与偶数像素行之间改变发光控制的例子。在图 132 中,具体地说,奇数像素行的发光模式(显示区域 53 和非显示区域 52)和偶数像素行的发光模式具有相反的型式。因而,显示区域 53 和非显示区域 52 具有相同的尺寸。当然,这不是限制性。

在上面的例子中,用电流(电压)对像素行一个一个地编程。然而,按照本发明的激励方法不限于此。不用说,可用电流(电压)同时对两个像素行(多个像素行)编程,如在图 133 中所示。而且,在图 130 和 129 中,不是严格必须所有在奇数像素行或偶数像素行中的像素行应当是不发光的。不用说,可如在图 66 等中所示那样激励像素行。

在一次选择两个或多个像素行的激励方法中,同时选择的像素行的数量越大,则它变得越难吸收晶体管 11a 的特性中的变化。然而,编程到一个像素的电流随所选择的像素行的数量的减少而增加,导致大电流流过 EL 元件 15,这接着使 EL 元件 15 易于降级。

图 30 示出如何解决这个问题。在图 30 背后的基本思想是在 $1/2H$ (水平扫描周期的 $1/2$)期间使用同时选择多个像素行的方法,如参考图 22 和 29 描述的,并在稍后的 $1/2H$ (水平扫描周期的 $1/2$)期间使用选择一个像素行的方法,如参考图 5

和 13 描述的。这种结合使得有可能吸收晶体管 11a 的特性的变化并实现高速和一致的表面。

参考图 30, 为了易于理解, 假定在第一时段中同时选择五个像素行并在第二时段中选择一个像素行。首先, 如在图 30(a1)中所示, 在第一时段(第一 $1/2H$)中, 同时选择五个像素行。已经参考图 22 描述这种操作, 因而将省略其描述。作为一个例子, 假定流过源极信号线 18 的电流是预定值的 25 倍。因而, 像素 16 中的晶体管 11a(在图 1 的像素配置中)是用五倍大的电流($25/5$ 个像素行=5)编程的。由于电流是 25 倍大, 因此在源极信号线 18 等中产生的寄生电容在极其短的时段中充电和放电。因此, 源极信号线 18 的电位在短时间的时段中达到目标电位并且对每个像素 16 的电容器 19 的端子电压编程以流过 25 倍大的电流。在第一 $1/2H$ (水平扫描周期的 $1/2$)中施加 25 倍大的电流。

自然, 由于将相同的图象数据写到五个写像素行中, 因此使五个写像素行中的晶体管 11d 截止以便不显示图象。因而, 显示条件如在图 30(a2)中所示那样。

在下一个 $1/2H$ 时段中, 选择一个像素进行电流(电压)编程。条件如图 30(b1)中所示的那样。进行电流(电压)编程以便如在第一时段中那样使五倍大的电流流过写像素行 51a。通过减少被编程的电容器 19 的端子电压的变化, 在图 30(a1)和图 30(b1)中使相等的电流流过, 以更快速地达到目标电流。

明确地说, 在图 30(a1)中, 电流流过多个像素, 快速接近近似目标值。在这第一阶段中, 由于对多个晶体管 11a 编程, 因此晶体管的变化引起与目标值有关的误差。在第二阶段中, 只选择一个将写和保持数据的像素行, 并通过改变来自近似目标值的电流值来进行完全编程到预定目标值。

附带地, 以与在图 13 等中相同的方式进行从屏幕的顶到底的非发光区域 52 的扫描和从屏幕的顶到底的写像素行 51a 的扫描, 并因而将省略其描述。

图 31 示出用于实现图 30 中所示的激励方法的激励波形。如可以从图 31 中看到的, $1H$ (一个水平扫描周期)由两个相位组成。使用 ISEL 信号在两个相位之间切换。在图 31 中例示 ISEL 信号。

首先, 将描述 ISEL 信号。执行在图 30 中所示的操作的激励电路 14 包括电流输出电路 A 和电流输出电路 B。每个电流输出电路包括将 8 位灰度数据从数字转换成模拟的 D/A 电路、运算放大器等。在图 30 的例子中, 电流输出电路 A 配置为输出 25 倍大的电流。另一方面, 电流输出电路 B 配置为输出 5 倍大的电流。通过 ISEL 信号并且被施加于源极信号线 18 由在电流输出部件中形成(放置)的开关电路来控

制来自电流输出电路 A 和电流输出电路 B 的输出, 并且被施加于源极信号线 18。把这样的电流输出电路放置在每条源极信号线 18 上。

当 ISEL 信号为低时, 选择输出 25 倍大的电流的电流输出电路 A, 并且由源极激励 IC 14 吸收来自源极信号线 18 的电流(更准确地说, 由在源极激励 IC 14 中形成的电流输出电路 A 吸收电流)。可以容易地使用多个电阻和模拟开关来调节来自电流输出电路的电流的放大倍数(诸如 $\times 25$ 或 $\times 5$)。

如在图 30 中所示, 当写像素行是第 1 像素行(见图 31 中的 1H 列)时, 选择栅极信号线 17a(1)、(2)、(3)、(4)和(5)(在图 1 中所示的配置的情况下)。也就是说, 像素行(1)、(2)、(3)、(4)和(5)中的开关晶体管 11b 和晶体管 11c 是导通的。此外, 由于 ISEL 为低, 选择输出 25 倍大电流的电流输出电路 A 并将它连接到源极信号线 18。而且, 截止电压(V_{gh})施加于栅极信号线 17b。因而, 像素行(1)、(2)、(3)、(4)和(5)中的开关晶体管 11d 是截止的, 并且电流不流过相应像素行中的 EL 元件 15。也就是说, EL 元件 15 处于非发光模式 52 中。

在理想情况下, 在五个像素中的晶体管 11a 各自输送 $I_w \times 2$ 的电流到源极信号线 18。然后, 用五倍大的电流对每个像素 16 的电容器 19 编程。为了便于理解, 这里假定晶体管具有相等的特性(V_t 和 S 值)。

由于同时选择五个像素行($K=5$), 因此五个激励晶体管 11a 工作。也就是说, $25/5=5$ 倍大的电流流过每个像素的晶体管 11a。五个晶体管 11a 的总编程电流流过源极信号线 18。例如, 如果通过常规激励方法写到写像素行 51a 的电流为 I_w , 则 $I_w \times 25$ 的电流流过源极信号线 18。在写像素行(1)之后写入图象数据的写像素行 51b 是用于增加输送给源极信号线 18 的电流量的辅助像素行。然而, 因为规则的图象数据稍后被写到写像素行 51b, 因此没有问题。

因而, 在 1H 的时段中像素行 51b 提供与像素行 51a 相同的电流。因此, 选择至少写像素行 51a 和像素行 51b 以增加电流是处于非显示模式 52 中的。

在下一 $1/2H$ 时段(水平扫描周期的 $1/2$)中, 只选择写像素行 51a。也就是说, 只选择第(1)像素行。如可以从图 31 看到的, 导通电压(V_{g1})只施加于栅极信号线 17a(1)并且截止电压(V_{gh})施加于栅极信号线 17a(2)、(3)、(4)和(5)。因而, 像素行(1)中的晶体管 11a 在工作(提供电流给源极信号线 18), 但像素行(2)、(3)、(4)和(5)中的开关晶体管 11b 和晶体管 11c 是截止的。也就是说, 没有选择它们。此外, 由于 ISEL 为高, 因此选择输出 5 倍大的电流的电流输出电路 B 并将它连接到源极信号线 18。而且, 截止电压(V_{gh})施加于栅极信号线 17b, 它处于与在第一

1/2H 期间相同的状态中。因而，像素行(1)、(2)、(3)、(4)和(5)中的开关晶体管 11d 是截止的，并且电流不流过在相应像素行中的 EL 元件 15。也就是说，EL 元件 15 处在非发光模式 52 中。

因而，像素行(1)中的每个晶体管 11a 输送 $I_w \times 5$ 的电流到源极信号线 18。然后，用 5 倍大的电流对像素行(1)中的电容器 19 编程。

在下一水平扫描周期中，使写像素行偏移一行。也就是说，像素行(2)变成当前的写像素行。在第一 1/2 时段期间，当写像素行是第(2)像素行时，选择栅极信号线 17a(2)、(3)、(4)和(5)和(6)。也就是说，像素行(2)、(3)、(4)、(5)和(6)中的开关晶体管 11b 和晶体管 11c 是导通的。此外，由于 ISEL 为低，因此选择输出 25 倍大电流的电流输出电路 A 并将它连接到源极信号线 18。而且，截止电压 (V_{gh}) 施加于栅极信号线 17b。因而，像素行(2)、(3)、(4)、(5)和(6)中的开关晶体管 11d 是截止的并且电流不流过在相应像素行中的 EL 元件 15。也就是说，EL 元件 15 处在非发光模式 52 中。另一方面，由于 V_{g1} 电压施加于像素行(1)的栅极信号线 17b(1)，因此晶体管 11d 导通和像素行(1)中的 EL 元件 15 发光。

由于同时选择五个像素行($K=5$)，因此五个激励晶体管 11a 工作。也就是说， $25/5=5$ 倍大的电流流过每个像素的晶体管 11a。五个晶体管 11a 的总编程电流流过源极信号线 18。

在下一 1/2H 时段(水平扫描周期的 1/2)中，只选择写像素行 51a。也就是说，只选择第(2)像素行。如可以从图 31 看到的，导通电压 (V_{g1}) 只施加于栅极信号线 17a(2)并且截止电压 (V_{gh}) 施加于栅极信号线 17a(3)、(4)、(5)和(6)。因而，像素行(1)和(2)中的晶体管 11a 在工作(像素行(1)提供电流给 EL 元件 15 并且像素行(2)提供电流给源极信号线 18)，但像素行(3)、(4)、(5)和(6)中的开关晶体管 11b 和晶体管 11c 是截止的。也就是说，没有选择它们。此外，由于 ISEL 为高，因此选择输出 5 倍大电流的电流输出电路 B 并将电流输出电路 B 连接到源极信号线 18。而且，截止电压 (V_{gh}) 施加于栅极信号线 17b，它处于与在第一 1/2H 中相同的状态中。因而，像素行(2)、(3)、(4)、(5)和(6)中的开关晶体管 11d 是截止的并且电流不流过相应像素行中的 EL 元件 15。也就是说，EL 元件 15 处在非发光模式 52 中。

因而，像素行(1)中的每个晶体管 11a 输送 $I_w \times 5$ 的电流到源极信号线 18。然后，以 5 倍大的电流对每个像素行(1)中的电容器 19 编程。当顺序进行上面的操作时画出整个屏幕。

参考图 30 描述的激励方法在第一时段中选择 G 个像素行(G 是 2 或更大)并且以使 N 倍大的电流流过每个像素行的方式进行编程。在第二时段中,激励方法选择 B 个像素行(B 比 G 小,但不小于 1)并且以使 N 倍大的电流流过像素的方式进行编程。

另一种方案也是可行的。在第一时段中选择 G 个像素行(G 是 2 或更大)并且以使在所有像素行中的总电流将是 N 倍大的电流的方式进行编程。在第二时段中,这种方案选择 B 个像素行(B 小于 G ,但不小于 1)并且以使选择的像素行中的总电流(如果选择一个像素行则一个像素行中的电流)将是 N 倍大的电流的方式进行编程。例如,在图 30(a1)中,同时选择五个像素行并且两倍大的电流流过每个像素中的晶体管 11a。因而, $5 \times 2 = 10$ 倍大的电流流过源极信号线 18。在第二时段中,在图 30(b1)中选择一个像素行。10 倍大的电流流过这个像素中的晶体管 11a。

附带地,在图 31 中,尽管在 $1/2H$ 的时段中同时选择多个像素行并且在 $1/2H$ 的时段中选择单一像素行,但这不是限制性的。可在 $1/4H$ 的时段中同时选择多个像素行并可在 $3/4H$ 的时段中选择单一像素行。而且,同时选择多个像素行的时段和选择单一像素行的时段的总和不限于 $1H$ 。例如,总时段可以是 $2H$ 或者 $1.5H$ 。

在图 30 中,在第一 $1/2H$ 中同时选择五个像素行之后,也有可能第二时段中同时选择两个像素行。这也可以实现实际可接受的图象显示。

在图 30 中,在两个阶段中选择像素行--在第一 $1/2H$ 时段中同时选择五个像素行并且在第二个 $1/2H$ 时段中选择单一像素行,但这不是限制性的。例如,也有可能第一阶段中同时选择五个像素行,在第二阶段中选择五个像素行中的两个,并且最后在第三阶段中选择一个像素行。简言之,可在两个或多个阶段中将图象数据写到像素行中。

在上述例子中,一个一个地选择像素行并用电流编程,或者一次选择两个或多个像素行并用电流编程。然而,本发明不限于此。也有可能按照图象数据使用两种方法的组合:一个一个地选择像素行并用电流编程的方法和一次选择两个或多个像素行并用电流对它们编程的方法。

图 126 将一个一个一个地选择像素行的激励系统和一个一个一个地选择多个像素行的激励方法结合起来。在一次选择多个像素行的情况下,为了便于理解假定同时如选择两个像素行,如图 126(a2)中例示的那样。因而,在屏幕的顶部和底部各形成一个虚拟像素行 281。一个一个地选择像素行的激励系统不必定使用虚拟像素行。

附带地,为了便于理解,假定图 126(a1)中的源极激励 IC 14(选择一个像素

行)和图 126(a2)中的源极激励 IC 14(选择两个像素行)输出相等的电流。因而,如在图 126(a2)中所示的那样一次选择两个像素行的激励系统提供与如在图 126(a1)中所示的那样一个一个地选择像素行的激励系统相比为一半的屏幕亮度。为提供相等的屏幕亮度,图 126(a2)中的占空比可以加倍(例如,如果图 126(a1)中的占空比为 $1/2$,则图 126(a2)中的占空比可以设置为 $1/1=1/2 \times 2$)。而且,在源极激励 IC 14 中输入的参考电流的幅度可以同样改变成两倍。可供替换地,编程电流可以加倍。

图 126(a1)示出按照本发明的典型激励方法。如果输入视频信号是非隔行(逐行)信号,则使用图 126(a1)中的激励系统。如果输入视频信号是隔行信号,则使用图 126(a2)中的激励系统。而且,如果视频信号具有低图象分辨率,则使用图 126(a2)中的激励系统。也有可能对于活动图片使用图 126(a2)中激励方法和对于静止图片使用图 126(a1)中的激励方法。通过控制提供给栅极激励电路 12 的启动脉冲可以容易地切换图 126(a1)中的激励方法和图 126(a2)中激励方法。

一个问题是如图 126(a2)所示那样一次选择两个像素行的激励系统提供与一个一个地选择像素行的激励系统(图 126(a1))相比为一半的屏幕亮度。为提供相等的屏幕亮度,图 126(a2)中的占空比可以加倍(例如,如果图 126(a1)中的占空比是 $1/2$,则图 126(a2)中的占空比可以设置为 $1/1=1/2 \times 2$)。也就是说,可以改变图 126(b)中非显示区域 52 和显示区域 53 中的比例。

通过提供给栅极激励电路 12 的启动脉冲可以容易地改变非显示区域 52 和显示区域 53 的比例。也就是说,可以按照图 126(a1)和 126(a2)中的显示模式来改变图 126(b)中的激励模式。

附带地,图 126(a2)示出顺序地一次激励两个像素的激励方法。然而,没有必要选择毗邻像素行,并且可如图 123 中所示那样为顺序扫描选择两个非毗邻的像素行。

上面提到的按照本发明的 N 倍脉冲激励方法对于不同像素行的栅极信号线 17b 使用相同的波形,并且通过以 $1H$ 的时间间隔变换像素行来施加电流。使用这样的扫描使得有可能顺序地变换发光的像素行,其中 EL 元件 15 的发光持续时间固定于 $1F/N$ 。以这种方式变换像素行同时对于像素行的栅极信号线 17b 使用相同的波形是容易做到的。可以通过简单地控制施加于图 6 中的移位寄存电路 61a 和 61b 的数据 ST1 和 ST2 来完成。例如,如果当输入 ST1 为低时输出 V_{gl} 到栅极信号线 17b 以及当输入 ST1 为高时输出 V_{gh} 到栅极信号线 17b,则可以在 $1F/N$ 的时段中将施加于移位寄存电路 61b 的 ST2 设置为低并在剩余的时段中设置为高。随后,可以

使用同步于 1H 的时钟 CLK2 使输入的 ST2 移位。

附带地，必须以 0.5 毫秒或更长的时间间隔使 EL 元件 15 导通和截止。短的时间间隔将导致视觉暂留引起的不足的黑显示，导致模糊的图象并使它看上去好象分辨率已经降低了。这也表示数据保持显示的显示状态。然而，通/断时间间隔的增加到 100 毫秒将引起闪烁。因而，EL 元件的通/断时间间隔必须不短于 0.5 毫秒并且不长于 100 毫秒。更可取地，通/断时间间隔应当从 2 毫秒到 30 毫秒(包括两者)。还更可取地，通/断时间间隔应当从 3 毫秒到 20 毫秒(包括两者)。

也如上所述，未划分的黑屏幕 152 实现良好电影显示，但使屏幕的闪烁更引人注意。因而，所想要的是将黑插入划分成多个部分。然而，太多的划分将引起活动图片模糊。划分的数量应当从 1 到 8(包括两者)。更可取地，它应当从 1 到 5(包括两者)。

附带地，最好黑屏幕的划分数量可以在静止图片与活动图片之间改变。当 $N=4$ 时，75%由黑屏幕(非显示区域 52)占据而 25%由图象显示(显示区域 53)占据。当划分数量为 1 时，则垂直地扫描构成 75%的黑显示的条带(非显示区域 52)。当划分数量为 3 时，扫描三个块，其中每个块由构成 25%的黑屏幕和构成 25/3 百分比的显示屏幕组成。为静止图片增加划分数量而为活动图片减少划分数量。可以或者按照输入图象(活动图片的检测)自动地或者由用户手工地完成切换。可供替换地，可以按照输入内容(诸如显示器的视频)来完成切换。

例如，在使用静止图片作为墙纸和输入屏幕的蜂窝电话上，划分数量应当是 10 或更多(在极端情况下，可每 1H 接通和关断显示)。当以 NTSC 格式显示活动图片时，划分数量应当从 1 到 5(包括两者)。最好，可以在三个或多个步骤中切换划分数量；例如，0, 2, 4, 8, 16 划分，等等。最好，可以从 0 到显示的扫描行的数量的一半来改变划分数量。最好，可以按照图象数据的内容以实时来改变划分数量。也有可能允许用户用转换开关等来改变划分数量。也有可能允许按照外部光的亮度实时地改变划分数量。

最好，在整个屏幕取为 1 时，黑屏幕与整个显示屏幕的比例应当从 0.2 到 0.9(按照 N 从 1.2 到 9)，包括两者。更可取地，比例应当从 0.25 到 0.6(按照 N 从 1.25 到 6)，包括两者。如果比例是 0.20 或更小，则电影显示改进不多。当比例为 0.9 更多时，显示部分变亮，并且其垂直移动变成易于在视觉上识别出来。

而且，最好，每秒的帧数量从 10 到 100(10Hz 到 100Hz)，包括两者。更可取地，它从 12 到 65(12Hz 到 65Hz)，包括两者。当帧的数量小时，屏幕的闪烁变得

显著,而太大的帧数量使得来自源极激励电路 14 等的写困难,导致分辨率的恶化。

在任何情况下,本发明通过控制栅极信号线 17 允许改变图象的亮度。然而,不用说,通过改变施加于源极信号线 18 的电流(电压)可改变图象的亮度。不用说,可结合地使用上述两种方法(图 33 和 35 等):控制栅极信号线 17 的方法和改变施加于源极信号线 18 的电流(电压)的方法。

不用说,上述内容也应用于图 38 等的电流编程的像素配置,也应用于图 43、51、54 等用于电压编程的像素配置。这可以通过图 38 中的晶体管 11d、图 43 中的端子 11d 和图 51 中的晶体管 11e 的通/断控制来完成。这也可以通过切换图 63 中的转换开关 631 的连接端子来完成。这样,通过接通和断开输送电流给 EL 元件 15 的线,可以容易地实现按照本发明的 N 倍脉冲激励。

而且,可在 1F 的时段的期间内(不限于 1F。任何单位时间都行)任何时候在 1F/N 的时段内将栅极信号线 17b 设置为 V_{gl} 。这是因为通过在单位时间中的的预定时段内关断 EL 元件 15 来获得预定的亮度。然而,最好设置栅极信号线 17b 为 V_{gl} 并使 EL 元件 15 在当前的编程时段(1H)之后立即发光。这将减少图 1 中电容器 19 的保持特性的影响。

而且,最好配置屏幕划分的数量为可变的。例如,当用户按下亮度调节开关或者旋转亮度调节旋钮时,可响应地改变划分数量 K 值。可供替换地,根据要显示的图象或数据可手工地或者自动地改变 K 值。

这样,可以容易地实现改变 K 值(图象显示部分 53 的划分数量)的机制。这可以通过简单地使改变 ST 的时间(当在 1F 期间设置 ST 低时)为可调节的或者可变的来实现。

附带地,尽管已经参考图 16 等陈述了将栅极信号线 17b 设置为 V_{gl} 的时段(1F/N)划分为多个部分(K 个部分)和将栅极信号线 17b 设置为 V_{gl} 的 1F/(K/N)的时段重复 K 次,但这不是限制性。可使 1F/(K/N)的时段重复 L 次($L \neq K$)。换言之,本发明通过控制电流流过 EL 元件 15 的的时段(时间)来显示图象 50。因而,重复 1F/(K/N)时段 L($L \neq K$)次的思想包括在本发明的技术思想中。而且,通过改变 L 的值,可以数字地改变图象 50 的亮度。例如,在 $L=2$ 与 $L=3$ 之间有 50%的亮度变化。这里描述的控制也可应用于本发明的其它例子(当然,可应用于稍后在此描述的内容)。这些也包括在按照本发明的 N 倍脉冲激励中。

上述例子包括放置(形成)用作 EL 元件 15 与激励晶体管 11a 之间的开关元件的晶体管 11d 并且通过控制晶体管 11d 来接通和关断屏幕 50。这种激励方法在电

流编程期间消除黑显示条件中的写电流的短缺,并且从而实现适当的分辨率或黑显示。也就是说,在电流编程中,重要的是实现适当的黑显示。接着描述的激励方法通过重置激励晶体管 11a 来实现黑显示。这个例子将在后面参考图 32 来描述。

图 32 中的像素配置实质上与图 1 中所示的相同。用图 32 的像素配置,编程的 I_w 电流流过 EL 元件 15,使 EL 元件 15 发光。通过编程,激励晶体管 11a 保持流过电流的能力。图 32 中所示的激励系统使用这种流过电流的能力来重置(关断)晶体管 11a。在下文中,将这种激励系统称为重置激励。

为使用图 1 所示的像素配置实现重置激励,晶体管 11b 和 11c 必须能够彼此独立而导通或截止。明确地说,如图 32 中例示的,必须能够独立地控制用于晶体管 11b 的通/断控制的栅极信号线 11a(栅极信号线 WR)和用于晶体管 11c 的通/断控制的栅极信号线 11c(栅极信号线 EL)。可使用如图 6 中例示那样的两个独立的移位寄存器 61 来控制栅极信号线 11a 和 11c。

最好,应当在栅极信号线 WR 与栅极信号线 EL 之间改变激励电压。栅极信号线 WR 的幅度值(在导通电压与截止电压之间的差值)应当比栅极信号线 EL 的幅度值小。实质上,栅极信号线的幅度值太大将增加栅极信号线与像素之间的穿透电压,导致不足的黑电平。可以通过控制不施加(或者施加(在选择期间))源极信号线 18 的电位于像素 16 的时间来控制栅极信号线 WR 的幅度。由于源极信号线 18 的电位的变化小,因此使栅极信号线 WR 的幅度值小。另一方面,栅极信号线 EL 用于 EL 的通/断控制。因而,其幅度值变大。为此,在移位寄存电路 61a 与 61b 之间改变输出电压。如果像素由 P 沟道晶体管构成,则对于移位寄存电路 61a 和 62b 使用近似相等的 V_{gh} (截止电压),同时使移位寄存电路 61a 的 V_{gl} (导通电压)低于移位寄存电路 61b 的 V_{gl} (导通电压)。

下面将参考图 33 描述重置激励。图 33 是例示重置激励原理的图。首先,如在图 33(a)中例示的,使晶体管 11c 和 11d 截止并使晶体管 11b 导通。结果,激励晶体管 11a 的漏极(D)端子和栅极(G)端子短路,允许电流 I_b 流过。通常,已经在先前的场(帧)中用电流对晶体管 11a 编程,并且能够流过电流。在此状态中,当使晶体管 11d 截止并且使晶体管 11b 导通时,激励电流 I_b 流过晶体管 11a 的栅极端子。因此,晶体管 11a 的栅极(G)端子和漏极(D)端子具有相同的电位,重置晶体管 11a(到没有电流流动的状态)。

晶体管 11a 的重置模式(其中没有电流流动)等价于在参考图 51 等描述的电压偏移取消模式中保持偏移电压的状态。也就是说,在图 33(a)的状态中,在电容器

19 的端子之间保持偏移电压。偏移电压随晶体管 11a 的特性而变化。因而, 在图 33(a) 中, 晶体管 11a 没有流过电流的状态保持在每个像素的电容器 19 中(即, 晶体管 11a 流过接近于零的黑显示电流)。

附带地, 在图 33(a) 中操作之前, 最好使晶体管 11b 和 11c 截止, 使晶体管 11d 导通, 并且使电流流过激励晶体管 11a。最好, 应当在最短的时间内完成这个操作。否则, 会为电流将流过 EL 元件 15, 使 EL 元件 15 发光, 并且从而降低显示对比度而担心。最好, 这里的操作时间从 1H(一个水平扫描周期)的 0.1%到 10%, 包括两者。更可取地, 它从 0.2%到 2%或者从 0.2 微秒到 5 微秒(包括两者)。而且, 可一次在屏幕的所有像素 16 上进行这个操作(在图 33(a)中的操作之前要进行的操作)。这个操作将降低激励晶体管 11a 的漏极(D)端子电压, 使得有可能使电流 I_b 平滑地在图 33(a)中所示的状态中流过。附带地, 上面的内容也应用于按照本发明的其它重置激励。

随着图 33(a)的操作时间变得越长, 则势必流过更大的 I_b 电流, 减少电容器 19 的端子电压。因而, 应当固定图 33(a)的操作时间。已经通过实验和分析示出, 在图 33(a)中的操作时间最好从 1H 到 5H(包括两者)。最好, 这个时段应当在 R、G 和 B 像素之间改变。这是因为 EL 材料在不同色彩之间变化并且上升电压在不同 EL 材料之间变化。应当分别为 R、G 和 B 像素指定适合于 EL 材料的最佳的时段。在本例中尽管已经陈述了时段应当从 1H 到 5H(包括两者), 但不用说, 在主要涉及黑播入(黑屏幕的写)的激励系统的情况下, 时段可以是 5H 或者更长。附带地, 时段越长, 则像素的黑显示条件越好。

在图 33(a)的状态之后, 图 33(b)中所示的状态在 1H 到 5H(包括两者)的时段中出现。图 33(b)示出晶体管 11c 和 11b 是导通的并且晶体管 11d 是截止的状态。这是如先前描述的正在进行电流编程的状态。明确地说, 从源极激励电路 14 输出(或吸收)编程电流 I_w 并且流过激励晶体管 11a。设置激励晶体管 11a 的栅极(G)端子的电位使得编程电流 I_w 流动(在电容器 19 中保持所设置电位)。

如果编程电流 I_w 为 0A, 则晶体管 11a 保持在图 33(a)的没有流过电流的状态中, 并且因此而实现适当的黑显示。而且, 当进行用于图 33(b)的白显示的电流编程时, 即使像素的激励晶体管的特性中存在变化, 也从完全黑显示的偏移电压开始电流编程。因而, 按照灰度达到目标电流值所要求的时间变得一致。这消除了因晶体管 11a 的特性的变化引起的灰度误差, 使得有可能实现适当的图象显示。

在图 33(b)中的编程之后, 顺序地使晶体管 11b 和 11c 截止和晶体管 11d 导

通, 以将编程电流 $I_w (=I_e)$ 从激励晶体管 11a 输送给 EL 元件 15, 并从而使 EL 元件 15 发光。已经参考图 1 等描述了在图 33(c) 中所示的内容, 并因而将省略其详细的描述。

参考图 33 描述的激励系统(重置激励)包括第一操作, 该第一操作将激励晶体管 11a 与 EL 元件 15 断开(因此没有电流流动)和使激励晶体管的漏极(D)端子与栅极(G)端子之间(或者在源极(S)端子与栅极(G)端子之间, 或者一般而言, 在包括激励晶体管栅极(G)端子的两个端子之间)短路; 以及在第一操作之后用电流(电压)对激励晶体管编程的第二操作。至少在第一操作之后进行第二操作。附带地, 对于重置激励, 晶体管 11b 和 11c 必须能够独立地受到如图 32 中所示的那样控制。

在图象显示模式中(如果观测到瞬时变化), 重置要用电流编程的像素行(黑显示模式), 并且在 1H 之后用电流编程(也在黑显示模式中, 因为晶体管 11d 是截止的)。接着, 将电流提供给 EL 元件 15 并且像素行以预定的亮度(按编程的电流)发光。也就是说, 黑显示的像素行从屏幕的顶到底移动并且它应当看上去好象在像素行通过的位置处重写图象。附带地, 尽管已经陈述了在重置之后 1H 进行电流编程, 但这个时段可以近似 5H 或更短。这是因为要完成图 33(a) 中的重置要用相对长的时间。如果这个时段是 5H, 则将按黑色显示五个像素行(包括经历电流编程的像素行的六个像素行)。

而且, 一次重置的像素行的数量不限于一, 可一次重置两个或多个像素行。也有可能通过重叠像素行中的一些像素行来重置和扫描两个或多个像素行。例如, 如果一次重置四个像素行, 则在第一水平扫描周期(1 单位)中重置像素行(1)、(2)、(3)和(4), 在第二水平扫描周期中重置像素行(3)、(4)、(5)和(6), 以及在第三水平扫描周期中重置像素行(5)、(6)、(7)和(8), 并在第四水平扫描周期中重置像素行(7)、(8)、(9)和(10)。附带地, 图 33(b) 和 33(c) 中的激励操作当然与图 33(a) 的激励操作同步地执行。

不用说, 可在同时重置屏幕中的所有像素之后或者在扫描期间进行图 33 的(b) 和(c) 中的激励操作。而且, 不用说可在隔行激励模式(以一个或多个像素行的时间间隔扫描)中重置像素行(以一个或多个像素行的时间间隔)。而且, 可随机地重置像素行。按照本发明的重置激励包括操作像素行(即, 控制屏幕的垂直方向)。然而, 重置激励的思想不把控制方向限于像素行的方向。例如, 不用说, 可在像素列的方向进行重置激励。

已经陈述了图 32 示出用于重置激励的像素配置。然而, 通过独立地控制栅极

信号线 17a 和栅极信号线 17c, 有可能减少用电流编程的图象数据的变化。将在下面描述用于这样的控制的激励方法。

首先, 将给出在图 1 的像素配置中为什么在用电流编程的图象数据中出现变化的描述。用图 1 的像素配置, 通过施加于栅极信号线 17a 的电压使晶体管 11b 和 11c 同时导通和截止。然而, 实际上, 可能在晶体管 11b 和晶体管 11c 之间存在特性的细微不同, 并且可能存在晶体管 11b 和晶体管 11c 不同时导通或截止的情况。例如, 如果导通电压和截止电压接连地施加于栅极信号线 17a, 则晶体管 11b 可在晶体管 11c 之后关断。

如果晶体管 11c 截止并且晶体管 11b 导通, 则图 33(a) 中例示的状态出现。也就是说, 重置模式出现。因此, 电流 I_b 流动, 使电容器 19 充电或放电。像素 16 晶体管的变化影响充电或放电的状态。如果晶体管 11b 比晶体管 11c 早截止, 则电容器 19 不充电或放电。如果晶体管 11b 比晶体管 11c 晚截止, 则电容器 19 充电或放电。电容器 19 保持的电压中出现的误差与充电或放电的持续时间有关。

为解决这个问题, 在导通电压之后将截止电压施加于栅极信号线 17a (通过施加截止电压, 晶体管 11b 截止), 并且随后在导通电压之后将截止电压施加于栅极信号线 17c (通过施加截止电压, 晶体管 11c 截止)。也就是说, 在用电流对像素 16 编程之后 (在编程期间, 将导通电压施加于栅极信号线 17a 和 17c, 保持晶体管 11b 和 11c 导通), 将截止电压施加于栅极信号线 17a, 并且在预定的时间时段之后, 将截止电压施加于栅极信号线 17c。通过上面的操作, 可以完成适当的电流编程, 消除图 33(a) 中的状态。晶体管 11d 的操作、控制等与图 1 等中的相同, 并且因而将省略其描述。

附带地, 这里预定的时间时段在 0.1 与 10 微秒之间 (包括两者)。可供替换地, 它在 1H 的 1/1000 与 1/10 之间 (包括两者)。如果这个时段太短, 则不可能完成适当的电流 (电压) 编程, 导致电容器 19 的保持电压变化。如果它太长, 则减少电流 (电压) 编程的持续时间, 导致不足的写。控制电压保持晶体管 11b 的通/断时序和将电流 (电压) 写到激励晶体管 11a 的晶体管 11c 的通/断时序的激励方法称为时间控制的激励方法。

时间控制的方法不限于图 32 中的像素配置, 但也可应用于图 38 等的像素配置。在图 32 中, 晶体管 11d 是电压保持晶体管。晶体管 11c 是将电流 (电压) 写到激励晶体管 11a 中的晶体管。晶体管 11d 可以通过施加于栅极信号线 17a2 的导通电压和截止电压来进行通/断控制。晶体管 11c 可以通过施加于栅极信号线 17a1

的导通电压和截止电压来进行通/断控制。在用电流对像素 16 编程之后(在编程期间,将导通电压施加于栅极信号线 17a1 和 17a2,保持晶体管 11b 和 11c 导通),将截止电压施加于栅极信号线 17a2,并且在预定的时间时段之后,将截止电压施加于栅极信号线 17a1。通过上面的操作,可以完成适当的电流(电压)编程。晶体管 11e 的操作、控制等与图 1 等中的相同,并因而将省略其描述。

附带地,图 33 中的重置激励和图 32 中的时间控制的激励方法如果结合按照本发明的 N 倍脉冲激励或者隔行激励,则可以实现更好的图象显示。具体地说,图 22 中的配置可以容易地实现间歇的 N/K 倍脉冲激励(这种激励方法在屏幕中提供两个或多个发光的区域并且可以容易地通过控制栅极信号线 17b 使晶体管 11d 导通和截止而实现:这已经在先前描述过了),并因而可以实现无闪烁的适当的图象显示。这是图 22 中的配置或其修改的优秀特征。

不用说,可以通过结合反偏置激励方法、预充电激励方法、穿透电压激励方法等稍后描述的激励方法来完成更优秀的图象显示。因而,不用说,可以结合按照本发明的其它例子来进行重置激励。涉及激励系统的结合的内容也应用于本发明的其它例子。

图 34 是实现重置激励的显示器的方框图。在图 32 中栅极激励电路 12a 控制栅极信号线 17a 和栅极信号线 17b。通过将通/断电压施加于栅极信号线 17a,使晶体管 11b 导通和截止。而且,通过将通/断电压施加于栅极信号线 17b,使晶体管 11d 导通和截止。在图 32 中栅极激励电路 12b 控制栅极信号线 17c。通过将通/断电压施加于栅极信号线 17c,使晶体管 11c 导通和截止。

因而,栅极信号线 17a 是由栅极激励电路 12a 控制的而栅极信号线 17c 是由栅极激励电路 12b 控制的。这使得有可能随意地指定使晶体管 11b 导通并重置激励晶体管 11a 的时间以及使晶体管 11c 导通并用电流对激励晶体管 11a 编程的时间。配置的其它部分与图 6 等中描述的那些相同或相似,并因而将省略其描述。附带地,使用多晶硅技术形成栅极激励电路 12。而且,不用说,可将栅极激励电路 12a 和 12b 集成到单一单元中。

图 35 是重置激励的时序图。在将导通电压施加于栅极信号线 17a 以使晶体管 11b 导通并重置激励晶体管 11a 的同时,将截止电压施加于栅极信号线 17b 以保持晶体管 11d 截止。这创建图 32(a)中所示的状态。电流 Ib 在此时段期间流动。

例如,看像素行(1),在第 1H 中,将截止电压施加于栅极信号线 17c,将导通电压施加于栅极信号线 17a,并将截止电压施加于栅极信号线 17b。因此,在第 1H

中, 像素行(1)处在重置模式中, 其中晶体管 11d 截止且没有电流流过 EL 元件 15。

在第 2H 中, 将导通电压施加于栅极信号线 17c, 将导通电压施加于栅极信号线 17a, 并且将截止电压施加于栅极信号线 17b。因此, 在第 2H 中, 像素行(1)处在电流编程模式中, 其中晶体管 11d 截止并且没有电流流过 EL 元件 15。

在第 3H 中, 将截止电压施加于栅极信号线 17c, 将截止电压施加于栅极信号线 17a, 并将导通电压施加于栅极信号线 17b。因此, 在第 3H 中, 像素行(1)处在图象显示模式中, 其中晶体管 11d 导通并且电流流过 EL 元件 15。

因而, 在 1H(一个水平扫描周期)内重置电容器 19。因此, 晶体管 11a 的栅极端子 G 具有接近于阳极电压 V_{dd} 的电压。因此, 晶体管 11a 截止(重置模式)。由于重置电容器 19 一次以对电流编程, 因此有可能实现准确的电流编程。在重置电容器 19 的同时, 像素处在非显示模式中(即使晶体管 11d 导通)。这种状态接近于插入黑屏幕的状态。因而, 通过继续重置状态达某个时段或更长, 有可能消除模糊的活动图片。

尽管在图 35 中所示的时序图中, 重置时间是 2H(当将导通电压施加于栅极信号线 17a 且晶体管 11b 导通时), 但这不是限制性的。(然而, 除 2H 外, 1H 是编程时段。)重置时间可以是 2H 或更长。如果可以非常快地进行重置, 则重置时间可以小于 1H。

可以容易地使用输入到栅极激励电路 12 的 DATA(ST)脉冲时段来改变重置时段的持续时间。例如, 如果在 2H 的时段内 ST 端子中输入的 DATA 设置为高, 则为每条栅极信号线 17a 输出的重置时段为 2H。同样, 如果在 5H 的时段内 ST 端子中输入的 DATA 设置为高, 则为每条栅极信号线 17a 输出的重置时段为 5H。

在 1H 的重置时段之后, 将导通电压施加于像素行(1)的栅极信号线 17c(1)。当晶体管 11c 导通时, 将施加于源极信号线 18 的编程电流 I_w 通过晶体管 11c 写到激励晶体管 11a 中。

在电流编程之后, 将截止电压施加于像素行(1)的栅极信号线 17c, 晶体管 11c 截止, 并且像素与源极信号线断开。同时, 也将截止电压施加于栅极信号线 17a 并且激励晶体管 11a 退出重置模式(附带地, 使用术语“电流编程模式”比术语“重置模式”更适合于指这个时段)。另一方面, 将导通电压施加于栅极信号线 17b, 晶体管 11d 导通, 并且编程到激励晶体管 11a 的电流流过 EL 元件 15。已经关于像素行(1)所说的内容同样施加于像素行(2)和后续的像素行。而且, 它们的操作从图 35 看是明显的。因而, (2)和后续像素行的描述将被省略。

在图 35 中, 重置时段已经是 1H。图 36 示出重置时段是 5H 的例子。可以容易地使用输入到栅极激励电路 12 的 DATA(ST) 脉冲时段来改变重置时段的持续时间。图 36 示出在 5H 的时段内栅极激励电路 12a 的 ST1 端子中输入的 DATA 设置为高并且为每条栅极信号线 17a 输出的重置时段为 5H 的例子。重置时段越长, 则进行重置更彻底, 导致适当的黑显示。而且, 可以减少模糊的活动图片。图 36 中其它操作等与图 35 中的相同, 并因而将省略其描述。

显示亮度随重置时段的长度成比例地减少。然而, 通过如在 N 倍脉冲激励的情况下使用预定值的 N 倍大的编程电流, 有可能防止屏幕亮度下降。因而, 重置激励是 N 倍脉冲激励的一个实施例。

在图 36 中, 重置时段已经是 5H。此外, 重置模式是连续的。然而, 重置模式没必要必须是连续的。例如, 每 1H 可接通和断开从每条栅极信号线 17a 输出的信号。这样的通/断操作可以容易地通过操作在移位寄存器的输出级中形成的使能电路(未示出)或者控制在栅极激励电路 12 中输入的 DATA(ST) 脉冲来完成。

在图 34 中所示的电路配置中, 栅极激励电路 12a 需要至少两个移位寄存电路(一个用于栅极信号线 17a, 另一个用于栅极信号线 17b)。这提出增加栅极激励电路 12a 的电路规模的问题。图 37 示出一个例子, 其中栅极激励电路 12a 只有一个移位寄存器。在图 35 中示出从图 37 中的电路的操作产生的输出信号的时序图。注意, 来自栅极激励电路 12a 和 12b 的栅极信号线 17 是由图 35 和 37 中的不同符号表示的。

如可以从已经增加了图 37 中的 OR(或) 电路 371 的事实看到的, 在逻辑上把来自每条栅极信号线 17a 的输出加到来自移位寄存电路 61a 的前级的输出, 并且根据这个结果将导通电压或截止电压输出到栅极信号线 17a。

附带地, 这里为了便于说明假定在图 32 中的像素配置, 并且假定在来自 OR(或) 电路 371 的输出为高(正逻辑)时将导通电压输出到栅极信号线 17a。

在图 37 中, 栅极信号线 17a 在 2H 的时段内输出导通电压。另一方面, 栅极信号线 17c 照原样输出移位寄存电路 61a 的输出。因而, 在 1H 的时段内施加导通电压。

例如, 如果移位寄存电路 61a 输出高电平信号第二, 则将导通电压输出到像素 16(1) 的栅极信号线 17c, 它现在处在正在用电流(电压)编程的状态。同时, 也将导通电压输出到像素 16(2) 的栅极信号线 17a, 使像素 16(2) 的晶体管 11b 导通, 并且重置像素 16(2) 的激励晶体管 11a。

同样, 如果移位寄存电路 61a 输出高电平信号第三, 则将导通电压输出到像素 16(2)的栅极信号线 17c, 它现在处在正在用电流(电压)编程的状态中。同时, 也将导通电压输出到像素 16(3)的栅极信号线 17a, 像素 16(3)的晶体管 11b 导通, 并且重置像素 16(3)激励晶体管 11a。因而, 栅极信号线 17a 在 2H 内输出导通电压, 并且栅极信号线 17c 在 1H 的时段内接收导通电压。

在编程模式中, 由于晶体管 11b 和 11c 同时导通(图 33(b)), 因此如果在转移到非编程模式(图 33(c))期间晶体管 11c 在晶体管 11b 之前截止, 则图 33(b)中的重置模式发生。为防止这种情况, 必须在晶体管 11b 之后使晶体管 11c 截止。为此, 需要在栅极信号线 17c 之前将导通电压施加于栅极信号线 17a。

上面的例子涉及图 32 中(实质上, 图 1 中)的像素配置。然而, 本发明不限于此。例如, 也可应用于电流镜像像素配置, 诸如图 38 中所示的配置。附带地, 在图 38 中, 通过使晶体管 11e 导通和截止, 可以实现在图 13、15 等中例示的 N 倍脉冲激励。图 39 是说明图, 例示使用图 38 中电流镜像像素配置的例子。下面参考图 39 描述电流镜像像素配置中的重置激励。

如在图 39(a)中所示, 晶体管 11c 和 11e 截止, 并且晶体管 11d 导通。然后, 电流编程的晶体管 11a 的漏极(D)端子和栅极(G)端子短路并且电流 I_b 在它们之间流过, 如图所示。通常, 已经用电流在先前的场(帧)中对晶体管 11b 编程, 并且它能够流过电流(这是当然的, 因为在电容器 19 中保持栅极电位达 1F 的时段并且显示图象。然而, 在完全黑显示期间电流不流动)。在这种状态中, 当晶体管 11e 截止并且晶体管 11d 导通时, 激励电流 I_b 流过晶体管 11a 的栅极(G)端子(栅极(G)端子和漏极(D)端子短路)。

因此, 晶体管 11a 的栅极(G)端子和漏极(D)端子具有相同的电位, 重置晶体管 11a(到没有电流流动的状态)。由于激励晶体管 11b 与电流编程的晶体管 11a 共享共同的栅极(G)端子, 因此也重置激励晶体管 11b。

晶体管 11a 和 11b 的重置模式(其中没有电流流动)等价于在参考图 51 等描述的电压偏移取消模式中保持偏移电压的状态。也就是说, 在图 39(a)的状态中, 在电容器 19 的端子之间保持偏移电压(偏移电压是电流开始流动时的起始电压: 当施加等于或者大于起始电压的电压时, 电流流过晶体管 11)。偏移电压随着晶体管 11a 和 11b 的特性而变化。因而, 在图 39(a)中, 每个像素的电容器 19 中保持晶体管 11a 和 11b 不流过电流的状态(晶体管 11a 和 11b 流过接近于零的黑显示电流, 即, 已经将它们重置为电流开始流动时的起始电压)。

在图 39(a)中,当重置时段变得更长时,势必会有更大的 I_b 电流流动,减少电容器 19 的端子电压,如在图 33(a)的情况中。因而,图 39(a)中的操作时间应当固定。已经通过实验和分析示出,最好图 39(a)中的操作时间从 1H 到 10H(10 个水平扫描周期),包括两者。更可取地,它应当从 1H 到 5H 或者从 20 微秒到 2 毫秒(包括两者)。这也应用于图 33 和 34 中的激励系统。

如在图 33(a)的情况中,如果图 39(a)中的重置模式同步于图 39(b)中的电流编程模式,则没有问题,因为从图 39(a)中的重置模式到图 39(b)中电流编程模式的时段是固定的(不变的)。也就是说,最好从图 33(a)或图 39(a)中的重置模式到图 33(b)或图 39(b)中电流编程模式的时段应当从 1H 到 10H(10 个水平扫描周期),包括两者。更可取地,它应当从 1H 到 5H 或者从 20 微秒到 2 毫秒(包括两者)。如果这个时段太短,则没有完全重置激励晶体管 11a。如果它太长,则激励晶体管 11 完全截止,这意味着电流编程需要更多的时间。而且,减少了屏幕 50 的亮度。如果进行图 13 中所示的黑插入(产生非显示区域 52)则这不必定是真的,因为对于 N 倍脉冲激励使用黑插入(非显示区域 52)。

在图 39(a)的状态之后,图 39(b)中所示的状态发生。图 39(b)示出晶体管 11c 和 11d 导通和晶体管 11e 截止的状态。这是正在进行电流编程的状态。明确地说,从源极激励电路 14 输出(吸收)编程电流 I_w 并流过电流编程的晶体管 11a。在电容器 19 中设置激励晶体管 11a 的栅极(G)端子的电位,使得编程电流 I_w 将流动。

如果编程电流 I_w 是 0A(黑显示),则晶体管 11b 保持在图 39(a)中它不流过电流的状态中,并且因而实现适当的黑显示。而且,当进行用于图 39(b)中的白显示电流编程时,电流编程是从完全黑显示的偏移电压开始的,即使像素中的激励晶体管的特性存在变化(偏移电压是按照每个激励晶体管的特性指定的电流开始流动时的起始电压)。因而,按照灰度达到目标电流值所需要的时间变成一致。这消除因晶体管 11a 或 11b 的特性的变化引起的灰度误差,使得有可能完成适当的图象显示。

在图 39(b)中的电流编程之后,晶体管 11c 和 11d 顺序地截止并且晶体管 11e 导通,以将编程电流 $I_w(=I_e)$ 从激励晶体管 11b 输送给 EL 元件 15,并从而使 EL 元件 15 发光。图 39(c)中所示的内容已经描述过了,并因而将省略其详细的描述。

参考图 33 和 39 描述的激励系统(重置激励)包括第一操作,该第一操作将激励晶体管 11a 或 11b 与 EL 元件 15 断开(使用晶体管 11e 或 11d 因此没有电流流动)并在激励晶体管的漏极(D)端子和栅极(G)端子之间(或者在源极(S)端子与栅极(G)端子之间,或者一般而言,在包括激励晶体管的栅极(G)端子的两个端子之间)短路;

和在第一操作之后用电流(电压)对激励晶体管编程的第二操作。至少在第一操作之后进行第二操作。

附带地,第一操作中将激励晶体管 11a 和 11b 与 EL 元件 15 断开的操作不是绝对必需的。激励晶体管的漏极(D)端子和栅极(G)端子在第一操作中短路,无需将激励晶体管 11a 或 11b 与 EL 元件 15 断开,在重置模式中可导致某些变化。应当通过考虑在构造的阵列中的晶体管的特性来确定是否省略断开。

图 39 中的电流镜像像素配置提供一种激励方法,它重置电流编程的晶体管 11a,并且因此重置激励晶体管 11b。

用图 39 的电流镜像像素配置,在重置模式中不总是必须将激励晶体管 11b 与 EL 元件 15 断开的。因而,进行下列操作:第一操作,该第一操作使电流编程的晶体管 a 的漏极(D)端子与栅极(G)端子之间(或者在源极(S)端子与栅极(G)端子之间,或者一般而言,在包括电流编程的晶体管的栅极(G)端子的两个端子之间或者在包括激励晶体管的栅极(G)端子的两个端子之间)短路,以及在第一操作之后用电流(电压)对电流编程的晶体管编程的第二操作。至少在第一操作之后进行第二操作。

在图象显示模式中(如果可以观测到瞬时变化),重置要用电流编程的像素行(黑显示模式),并且在预定的 H 之后用电流编程。黑显示的像素行从屏幕的顶到底移动并且它应当看上去好象在像素行通过的位置处重写图象。

尽管已经主要相对于用于电流编程的像素配置描述了上面的例子,但按照本发明的重置激励也可以应用于用于电压编程的像素配置。图 43 是说明图,例示按照本发明像素配置(面板配置),用于在用于电压编程的像素配置中进行重置激励。

在图 43 所示的配置中,已经形成重置激励晶体管 11a 的晶体管 11e。当将导通电压施加于栅极信号线 17e 时,晶体管 11e 导通,引起激励晶体管 11a 的栅极(G)端子与漏极(D)端子之间的短路。而且还已经形成切断 EL 元件 15 与激励晶体管 11a 之间电流通路的晶体管 11d。下面将参考图 44 描述按照本发明用于电压编程的像素配置(图 43 示出用于电压编程的像素配置)。

如在图 44(a)中例示的,晶体管 11b 截止和 11d 并且晶体管 11e 导通。激励晶体管 11a 的漏极(D)端子与栅极(G)端子短路并且电流 I_b 流动,如图中所示。因此,晶体管 11a 的栅极(G)端子与漏极(D)端子具有相同的电位,重置晶体管 11a(到没有电流流动的状态)。在重置晶体管 11a 之前,晶体管 11d 导通,晶体管 11e 截止,并且同步于如参考图 33 或 39 描述的 HD 同步信号而电流流过晶体管 11a。然

后进行图 44(a)中所示的操作。同步于 HD 信号进行重置不是严格必须的。

晶体管 11a 和 11b 的重置模式(其中没有电流流动)等价于在参考图 41 等描述的电压偏移取消模式中保持偏移电压的状态。也就是说,在图 44(a)的状态中,在电容器 19 的端子之间保持偏移电压(重置电压)。这个重置电压随激励晶体管 11a 的特性而变化。因而,在图 44(a)中,激励晶体管 11a 和 11b 不流过电流的状态保持在每个像素的电容器 19 中(晶体管 11a 和 11b 流过接近于零的黑显示电流,即,已经将它们重置到电流开始流动时的起始电压)。

附带地,在用于电压编程的像素配置中,当重置时段变得更长时,势必有更大的 Ib 电流流动,减少电容器 19 的端子电压,如在用于电流编程的像素配置的情况中一样。因而,图 44(a)中的操作时间应当是固定的。最好,操作时间应当从 0.2H 到 5H(五个水平扫描周期),包括两者。更可取地,它应当从 0.5H 到 4H 或从 2 微秒到 400 微秒(包括两者)。

此外,最好栅极信号线 17e 应当与前级中的栅极信号线 17a 共享。也就是说,栅极信号线 17e 应当与前级中的像素行的栅极信号线 17a 短路。这种配置称为前级栅极控制系统。附带地,级-级栅极控制系统使用在感兴趣的像素行之前一个或多个 H 选择的像素行的栅极信号线的波形。因而,这种系统不限于先前的像素行。例如,可使用在前的两个像素行的栅极信号线的波形来重置感兴趣的像素行的激励晶体管 11a。

将更具体地描述级-级栅极控制系统。假定,感兴趣的像素行是其栅极信号线为 17e(N)和 17a(N)的第(N)像素行。在之前 1H 选择的先前的像素行假定是其栅极信号线为 17e(N-1)和 17a(N-1)的第(N-1)像素行。在感兴趣的像素行之后 1H 选择的像素行假定是其栅极信号线为 17e(N+1)和 17a(N+1)的第(N+1)像素行。

在第(N-1)H 时段中,当将导通电压施加于第(N-1)像素行的栅极信号线 17a(N-1)时,也将导通电压施加于第(N)像素行的栅极信号线 17e(N)。这是因为栅极信号线 17e(N)和前级中的像素行的栅极信号线 17a(N-1)是短路的。因此,第(N-1)像素行中的像素晶体管 11b(N-1)导通,并且将施加于源极信号线 18 的电压写到激励晶体管 11a(N-1)的栅极(G)端子中。同时,第(N)像素行中的像素晶体管 11e(N)导通,激励晶体管 11a(N)的栅极(G)端子与漏极(D)端子短路,并且重置激励晶体管 11a(N)。

在跟随第(N-1)H 时段的第(N)H 时段中,当将导通电压施加于第(N)像素行的栅极信号线 17a(N)时,也将导通电压施加于第(N+1)像素行的栅极信号线

17e(N+1)。因此，第(N)像素行中像素晶体管 11b(N) 导通，并且将施加于源极信号线 18 的电压写到激励晶体管 11a(N)的栅极(G)端子中。同时，第(N+1)像素行的像素晶体管 11e(N+1) 导通，激励晶体管 11a(N+1)的栅极(G)端子和漏极(D)端子短路，并且重置激励晶体管 11a(N+1)。

同样，在跟随第(N)H 时段的第(N+1)时段中，当将导通电压施加于第(N+1)像素行的栅极信号线 17a(N+1)时，也将导通电压施加于第(N+2)像素行的栅极信号线 17e(N+2)。因此，第(N+1)像素行中的像素晶体管 11b(N+1) 导通，并且将施加于源极信号线 18 的电压写到激励晶体管 11a(N+1)的栅极(G)端子。同时，第(N+2)像素行中的像素晶体管 11e(N+2) 导通，激励晶体管 11a(N+2)的栅极(G)端子和漏极(D)端子短路，并且重置激励晶体管 11a(N+2)。

按照上述本发明的级-级栅极控制系统，在 1H 的时段内重置激励晶体管 11a，并且随后进行电压(电流)编程。

如在图 33(a)的情况中，如果图 44(a)中的重置模式同步于图 44(b)中的电压编程模式，则没有问题，因为从图 44(a)中的重置模式到图 44(b)中的电流编程模式的时段是固定的(不变的)。如果这个时段短，则没有完全重置激励晶体管 11。如果它太长，则激励晶体管 11 完全截止，这意味着电流编程需要更多时间。而且，减少屏幕 50 的亮度。

在图 44(a)的状态中，图 44(b)中所示状态发生。图 44(b)示出晶体管 11b 导通和晶体管 11e 和 11d 截止的状态。图 44(b)中的这个状态，是正在进行电压编程的状态。明确地说，从源极激励电路 14 输出编程电压并将它写到激励晶体管 11a 的栅极(G)端子中(在电容器 19 中设置激励晶体管 11a 的栅极(G)端子的电位)。附带地，在电压编程的情况中，不总是必须在电压编程期间使晶体管 11d 截止的。此外，如果不必结合图 13、15 等中所示的 N 倍激励或者进行间歇的 N/K 倍脉冲激励(这种激励方法在屏幕中提供两个或多个发光的区域并且可以容易地通过使晶体管 11e 导通和截止来实现)，则晶体管 11e 不是必要的。由于在先前已经描述了这个，因此将省略其描述。

当使用图 43 中所示的配置或者图 44 中所示的激励方法进行用于白显示的电压编程时，即使像素中的激励晶体管的特性存在变化，也从完全黑显示的偏移电压开始电压编程(偏移电压是按照每个激励晶体管的特性指定的电流开始流动时的起始电压)。因而，按照灰度，达到目标电流值所需要的时间变成一致。这消除因晶体管 11a 的特性的变化引起的灰度误差，使得有可能实现适当的图象显示。

在图 44(b) 的电压编程之后, 晶体管 11d 截止和晶体管 11d 导通以将编程电流从激励晶体管 11a 输送到 EL 元件 15, 并且从而使 EL 元件 15 发光, 如在图 44(c) 中所示。

如上所述, 按照本发明使用图 43 中所示的电压编程的重置激励由第一操作、第二操作和第三操作组成, 第一操作使晶体管 11d 导通, 晶体管 11e 截止, 并且同步于 HD 同步信号使电流流过晶体管 11a; 第二操作将晶体管 11a 与 EL 元件 15 断开并且使激励晶体管 11a 的漏极(D)端子与栅极(G)端子之间(或在源极(S)端子与栅极(G)端子之间, 或者一般而言, 在激励晶体管的栅极(G)端子的两个端子之间)短路; 以及第三操作在上面的操作之后用电压对激励晶体管 11a 编程。

在上面的例子中, 使晶体管 11d 导通和截止以控制电流从激励晶体管 11a(在图 1 所示的配置的情况中)输送到 EL 元件 15。为使晶体管 11d 导通和截止, 必须扫描栅极信号线 17b, 为此需要移位寄存电路 61(栅极激励电路 12)。然而, 移位寄存电路 61 在尺寸上很大并且为栅极信号线 17b 使用移位寄存电路 61 使得不可能减少玻璃框宽度。参考图 40 描述的系统解决这个问题。

附带地, 尽管在图 1 等例示电流编程的像素配置在此主要作为例子描述, 但本发明不限于此, 并且不用说, 本发明也可以应用于参考图 38 等描述的电流编程(电流镜像像素配置)的其它配置。

而且, 作为块使元件导通和截止的技术思想也可以应用于图 41 等中的用于电压编程的像素配置。按照本发明, 由于这种方法使电流间歇地流过 EL 元件 15, 因此可以结合施加反偏置电压的方法(参考图 50 描述)使用它。因而, 可以结合其它例子完成本发明。

图 40 示出块激励系统的例子。为了便于理解, 假定直接在阵列底板 71 形成栅极激励电路 12, 或者硅片、栅极激励 IC 12 安装在阵列底板 71 上。省略源极激励电路 14 和源极信号线 18, 以避免使该图变复杂。

在图 40 中, 栅极信号线 17a 连接到栅极激励电路 12。另一方面, 栅极信号线 17b 连接到发光控制线 401。在图 40 中, 四条栅极信号线 17b 连接到一条发光控制线 401。

附带地, 尽管这里将四条栅极信号线 17b 分组成一个块, 但这不是限制性的, 并且不用说, 可将超过四条栅极信号线 17b 组成一个块。通常, 最好将显示区域 50 划分成五个或多个部分。更可取地, 应当将屏幕 50 划分成十个或更多部分。还更可取地, 应当将屏幕 50 划分成二十个或更多的部分。小数量的划分将使闪烁显

著。太大数量的划分将增加发光控制线 401 的数量,使得难以进行发光控制线 401 的布线。因而,在具有 220 条垂直扫描线的 QCIF 显示面板的情况中,应当将至少 $220/5=44$ 条或更多的线分组成一个块。更可取地,应当将 $220/10=22$ 或更多的线分组成一个块。然而,如果将奇数行和偶数行分组到两个不同的块中,则即使在低帧速率时也没有太多的闪烁,因而两个块就足够了。

在图 40 所示的例子中,在一块一块基础上通过或者将导通电压(V_{gl})或者截止电压(V_{gh})顺序地施加于发光控制线 401a、401b、401c、401d, ..., 401n 来接通和断开流过 EL 元件 15 的电流。

附带地,在图 40 的例子中,栅极信号线 17b 不与发光控制线 401 相交。因而,可以没有栅极信号线 17b 变成与发光控制线 401 短路的缺陷。而且,由于在栅极信号线 17b 与发光控制线 401 之间没有电容耦合,因此在从发光控制线 401 来看栅极信号线 17b 时电容负载非常小。这使得易于激励发光控制线 401。

栅极激励电路 12 与栅极信号线 17a 相连接。当将导通电压施加于栅极信号线 17a 时,选择适当的像素行并使选择的像素行中的晶体管 11b 和 11c 导通。然后,将施加于源极信号线 18 的电流(电压)编程到像素中的电容器 19。另一方面,栅极信号线 17b 与像素中的晶体管 11d 的栅极(G)端子相连接。因而,当将导通电压(V_{gl})施加于发光控制线 401 时,在激励晶体管 11a 与 EL 元件 15 之间形成电流通路。当施加截止电压(V_{gh})时,EL 元件 15 的阳极端子开路。

最好,施加于发光控制线 401 的导通电压/截止电压和由栅极激励电路 12 输出到栅极信号线 17a 的像素行选择电压(V_{gl})的控制时序同步于一个水平扫描时钟(1H)。然而,这不限制性的。

施加于发光控制线 401 的信号简单地接通和断开输送到 EL 元件 15 的电流。它们不必与从源极激励电路 14 输出的图象数据同步。这是因为施加于发光控制线 401 的信号势必控制编程到像素 16 的电容器 19 中的电流。因而,不总是必须使它们与像素行选择信号同步。甚至在同步它们时,时钟不限于 1H 信号,可以是 1/2H 或 1/4H 信号。

甚至在图 38 所示的电流镜像像素配置的情况中,如果栅极信号线 17b 连接到发光控制线 401,则可以使晶体管 11e 导通和截止。因而,可以实现块激励。

附带地,在图 32 中,通过将栅极信号线 17a 连接到发光控制线 401 并进行重置,有可能实现块激励。换言之,按照本发明的块激励是一种激励方法,它使用一条控制线同时将多个像素行置于非发光(黑显示)模式中。

在上面的例子中，每个像素行放置(形成)一条选择栅极信号线。本发明不限于此，并且可为两个或多个像素行放置(形成)一条选择栅极信号线。

图 41 示出这样一个例子。附带地，为了便于说明，主要使用图 1 中的像素配置。在图 41 中，用于像素行选择的栅极信号线 17a 同时选择三个像素(16R, 16G 和 16B)。参考字符 R 是想要表示与红色像素有关，参考字符 G 表示与绿色像素有关，而参考字符 B 表示与蓝色像素有关。

因而，当选择栅极信号线 17a 时，选择像素 16R、16G 和 16B 并且准备好写数据。像素 16R 将数据通过源极信号线 18R 写到电容器 19R，像素 16G 将数据通过源极信号线 18G 写到电容器 19G，而像素 16B 将数据通过源极信号线 18B 写到电容器 19B。

像素 16R 的晶体管 11d 连接到栅极信号线 17bR，像素 16G 的晶体管 11d 连接到栅极信号线 17bG，并且像素 16B 的晶体管 11d 连接到栅极信号线 17bB。因而，可以分别使像素 16R 的 EL 元件 15R，像素 16G 的 EL 元件 15G 和像素 16B 的 EL 元件 15B 导通和截止。可以通过控制栅极信号线 17bR、栅极信号线 17bG 和栅极信号线 17bB 分别控制 EL 元件 15R、EL 元件 15G 和 EL 元件 15B 的发光时间和发光时段。

为实现这种操作，在图 6 的配置中，适当地形成(放置)四个移位寄存电路：扫描栅极信号线 17a 的移位寄存电路 61，扫描栅极信号线 17bR 的移位寄存电路 61，扫描栅极信号线 17bG 的移位寄存电路 61，以及扫描栅极信号线 17bB 的移位寄存电路 61。

附带地，尽管已经陈述了为预定电流 N 倍大的电流流过源极信号线 18 和在 $1/N$ 的时间内为预定电流 N 倍大的电流流过 EL 元件 15，但在实际上这不能实现。实际上，施加于栅极信号线 17 的信号脉冲穿透到电容器 19 中，使得不可能在电容器 19 上设置所想要的电压值(电流值)。通常，在电容器 19 上设置比所想要的电压值(电流值)低的电压值。例如，即使要设置 10 倍大的电流值，也只在电容器 19 上设置大约 5 倍大的电流值。例如，即使指定 $N=10$ ，实际上只有 $N=5$ 倍大的电流流过 EL 元件 15。因而，这种方法设置 N 倍大的电流值以使与通过 EL 元件 15 的 N 倍值成比例或者相应于它的电流流过。可供替换地，这种激励方法将比所想要的值大的电流以脉冲化的方式施加于 EL 元件 15。

这种方法进行电流(电压)编程以便通过使比所想要的值大的电流间歇地流过激励晶体管 11a(在图 1 的情况中)而获得所想要的 EL 元件的发射亮度(即，如果连续地流过 EL 元件 15 则将给出比所想要的亮度高的亮度的电流)。

附带地，在源极激励电路 14 中安装使用到电容器 19 的穿透的补偿电路。这将在稍后描述。

最好，使用 N 沟道晶体管作为图 1 等中的开关晶体管 11b 和 11c 等。这将减少到达电容器 19 的穿透电压。而且，由于减少了电容器 19 的截止-泄漏，因此这种方法可以应用于 10Hz 或更低的帧速率。

取决于像素配置，如果穿透电压倾向于增加流过 EL 元件 15 的电流，则白蜂值电压将增加，在图象显示中增加感觉到的对比度。这提供良好的图象显示。

相反，使用 P 沟道晶体管作为图 1 中的开关晶体管 11b 和 11c 以引起穿透，并从而获得适当的黑显示，这也是有用的。当 P 沟道晶体管 11b 截止时，电压变高 (V_{gh})，将电容器 19 的端子电压稍微移动到 V_{dd} 侧。因此，晶体管 11a 的栅极 (G) 端子的电压上升，导致更强烈的黑显示。而且，可以增加用于第一灰度显示的电流 (可以传输某个基本电流，直到灰度 1 为止)，因而可以在电流编程期间减轻写电流的短缺。

此外，通过有意地在晶体管 11a 的栅极信号线 17a 与栅极 (G) 端子之间形成电容器 19b 来增加穿透电压是有用的 (见图 42(a))。最好，电容器 19b 的电容在正常的电容器 19a 的电容的 $1/50$ 与 $1/10$ (包括两者) 之间。更可取地，它在 $1/40$ 与 $1/15$ (包括两者) 之间。可供替换地，它应当是从 1 到 10 倍 (包括两者) 的晶体管 11b 的源极-栅极 (或源极-漏极 (SD) 或栅极-漏极 (GD)) 电容。更可取地，它是从 2 到 6 倍 (包括两者) 的 SG 电容。附带地，可在电容器 19a 的一个端子 (晶体管 11a 的栅极 (G) 端子) 与晶体管 11d 的源极 (S) 端子之间形成或放置电容器 19b。在那种情况中，电容等具有与上述那些相同的值。

设 C_b (pF) 表示穿透电压产生电容器 19b 的电容，设 C_a (pF) 表示电容器 19a 的电容，设 V_w (V) 表示在白峰值电流 (在白栅显示期间最大显示亮度时) 情况中晶体管 11a 的栅极 (G) 端子电压，以及设 V_b (V) 表示在黑显示电流的情况中栅极 (G) 端子电压 (实质上当电流为 0 时，即，在黑显示期间)，最好满足下列关系。

$$C_a / (200C_b) \leq |V_w - V_b| \leq C_a / (8C_b)$$

附带地， $|V_w - V_b|$ 是白显示与黑显示之间的激励晶体管的端子电压 V 的差的绝对值 (即可变的电压范围)。

更可取地，满足下列关系。

$$C_a / (100C_b) \leq |V_w - V_b| \leq C_a / (10C_b)$$

晶体管 11b 应当是 p 沟道晶体管并且应当具有至少两个栅极。最好，它具有

三个或多个栅极。更可取地，它具有四个或多个栅极。串联地放置或形成具有 1 到 10 倍晶体管 11b 的源极-栅极(SD 或栅极-漏极(GD))电容的电容器。

附带地，上面的内容不仅可应用于图 1 中的像素配置，而且可应用于其它像素配置。例如，在图 42(b)的电流镜像像素配置中，在晶体管 11a 的栅极信号线 17a 或 17b 与晶体管 11a 的栅极(G)端子之间形成或放置穿透电压产生电容器。开关晶体管 11c 应当是 n 沟道晶体管并且应当具有两个或多个栅极。可供替换地，开关晶体管 11c 和 11d 应当是 p 沟道晶体管并且应当具有三个或多个栅极。

在图 51 的电压编程的像素配置中，在激励晶体管 11a 的栅极信号线 17c 与栅极(G)端子之间形成或放置穿透电压产生电容器 19c。开关晶体管 11c 应当具有三个或多个栅极。可在晶体管 11c 的漏极(D)端子(在电容器 19b 的一侧)与栅极信号线 17a 之间形成或放置穿透电压产生电容器 19c。而且，可在晶体管 11a 的栅极(G)端子与栅极信号线 17a 之间的形成或放置穿透电压产生电容器 19c。可在晶体管 11c 的漏极(D)端子(在电容器 19b 的一侧)与栅极信号线 17c 之间形成或放置穿透电压产生电容器 19c。

设 C_a (pF) 表示电荷保持电容器 19a 的电容，设 C_c (pF) 表示开关晶体管 11c 或 11d 的源极-栅极电容(增加任何穿透电压产生电容器的电容)，设 V_{gh} (V) 表示施加于栅极信号线的高电压信号，以及设 V_{gl} (V) 表示施加于栅极信号线的低电压信号，如果满足下面的关系则可以完成适当的黑显示。

$$0.05(V) \leq (V_{gh} - V_{gl}) \times (C_c / C_a) \leq 0.8(V)$$

更可取地，满足下列关系。

$$0.1(V) \leq (V_{gh} - V_{gl}) \times (C_c / C_a) \leq 0.5(V)$$

上面的内容也应用于图 43 等中的像素配置。在图 43 的电压编程的像素配置中，在晶体管 11a 的栅极(G)端子与栅极信号线 17a 之间形成或放置穿透电压产生电容器 19b。

附带地，由晶体管的源极线和栅极线形成穿透电压产生电容器 19b。然而，由于通过增加晶体管 11 的源极宽度并将源极线覆盖在栅极信号线 17 上形成电容器 19b，因此在实际意义上存在电容器 19b 与晶体管不能清楚地分开的情况。

表面上通过使开关晶体管 11b 和 11c(在图 1 的配置中)比需要的大来构造穿透电压产生电容器 19b 的方法也属于本发明。开关晶体管 11b 和 11c 经常以满足下面的关系的方式来形成：沟道宽度 W /沟道长度 $L = 6/6\mu m$ 。增加 W 量以构造穿透电压产生电容器 19b。例如，将 W 与 L 的比例设置在 2:1 与 20:1 之间(包括两者)。最

好, W 与 L 的比例在 3:1 与 10:1 之间(包括两者)。

最好, 在 R、G 和 B 之间改变穿透电压产生电容器 19b 的大小(电容), 这使像素被调制。这是因为激励电流在 R、G 和 B 的 EL 元件 15 之间变化而且因为截止电压随 EL 元件 15 变化, 改变编程到 EL 元件 15 中间的激励晶体管 11a 的栅极(G)端子的电压(电流)。例如, 如果用于 R 像素的电容器 19bR 是 0.02pF, 则用于其它色彩(G 和 B 像素)的电容器 19bG 和 19bB 应当是 0.025pF。而且, 例如, 如果用于 R 像素的电容器 19bR 是 0.02pF, 则用于 G 像素的电容器 19bG 应当是 0.03pF 和用于 B 像素的电容器 19bB 应当是 0.025pF。通过在 R、G 和 B 像素之间这样改变电容器 19b 的电容, 有可能分别调节用于 R、G 和 B 的偏移激励电流。这使得有可能优化用于 R、G 和 B 的黑显示电平。

已经描述了改变穿透电压产生电容器 19b 的电容, 但相对地根据电荷保持电容器 19a 的电容与穿透电压产生电容器 19b 的电容之间的关系确定穿透电压。因而, 在 R、G 和 B 像素之间改变电容器 19b 不是严格必须的。也就是说, 可改变电荷保持电容器 19a 的电容。例如, 如果用于 R 像素的电容器 11aR 是 1.0pF, 则用于 G 像素的电容器 11aG 可以是 1.2pF 和用于 B 像素的电容器 11bB 可以是 0.9pF。此时, 在 R、G 和 B 之间穿透电压产生电容器 19b 的电容应当是共同的。因而, 按照本发明, 至少为 RGB 色彩之一改变在电荷保持电容器 19a 和穿透电压产生电容器 19b 之间的电容比例。附带地, 可在 R、G 和 B 像素之间改变电荷保持电容器 19a 的电容和穿透电压产生电容器 19b 的电容两者。

而且, 可在屏幕 50 的左部与右部之间改变穿透电压产生电容器 19b 的电容。在像素 16 的位置接近栅极激励器 12 的情况中, 由于将它们放置在信号提供一侧上, 因此栅极信号快速上升(因为高通过率), 导致高穿透电压。放置(形成)在栅极信号线 17 的末端上的像素具有迟钝的波形(因为栅极信号线 17 具有电容)。这是因为栅极信号上升缓慢(因为低通过率), 导致低穿透电压。因而, 接近与栅极激励器 12 连接的一侧的像素 16 的穿透电压产生电容器 19b 应当是以较小尺寸设计的。而且, 在栅极信号线 17 的末端的电容器 19b 应当被放大。例如, 在屏幕的左部与右部之间电容器的电容大约改变 10%。

产生的穿透电压取决于电荷保持电容器 19a 与穿透电压产生电容器 19b 之间的电容比例。因而, 尽管已经陈述了在屏幕的左部与右部之间改变穿透电压产生电容器 19b 的电容, 但这不是限制性的。也有可能在屏幕的左部与右部之间保持穿透电压产生电容器 19b 不变并且在屏幕的左部与右部之间改变电荷保持电容器 19a

的电容。不用说，也有可能改变在屏幕的左部与右部之间的穿透电压产生电容器 19b 的电容和电荷保持电容器 19a 的电容两者。

与按照本发明的 N 倍脉冲激励有关的问题之一是施加于 EL 元件 15 的电流是常规然而瞬时地施加的电流的 N 倍大。大电流可缩短 EL 元件的寿命。为解决这个问题，施加反偏置电压 V_m 于 EL 元件 15 是有用的。

在上面的例子中，在一场(帧)内重写 RGB 图象数据。顺序地重写 RGB 数据。术语“顺序地”指在第一场中重写 R 图象数据，在第二场中重写 G 图象数据，以及在第三场中重写 B 图象数据，假定一帧由三个场组成。这种激励方法称为顺序激励。

不用说，可结合按照本发明的其它激励方法，诸如 N 倍脉冲激励或重置激励，来使用顺序激励。使用按照本发明的激励方法的结合的显示面板或者使用这样的显示面板的显示器也包括在本发明中。

图 75 是说明图，例示进行顺序激励的显示面板。源极激励电路 14 通过在 R、G 和 B 之间切换输出 R、G 和 B 数据到连接端子 996。因而，源极激励电路 14 只需要图 48 中输出端子的数量的 1/3。

从源极激励电路 14 输出到连接端子 996 的信号通过输出切换电路 751 分配给 18R、18G 和 18B。通过多晶硅技术直接在阵列底板 71 上形成输出切换电路 751。可供替换地，它可由硅片形成并通过 COG 技术安装在阵列底板 71 上。而且，可将输出切换电路 751 结合到源极激励电路 14 中作为源极激励电路 14 的子电路。

如果转换开关 752 连接到 R 端子，则来自源极激励电路 14 的输出信号施加于源极信号线 18R。如果转换开关 752 连接到 G 端子，则来自源极激励电路 14 的输出信号施加于源极信号线 18G。如果转换开关 752 连接到 B 端子，则来自源极激励电路 14 的输出信号施加于源极信号线 18B。

附带地，在图 76 的配置中，当转换开关 752 连接到 R 端子时，转换开关的 G 端子和 B 端子开路。因而，输入源极信号线 18G 和 18B 的电流是 0A。因此，连接到源极信号线 18G 和 18B 的像素 16 提供黑显示。

当转换开关 752 连接到 G 端子时，转换开关的 R 端子和 B 端子开路。因而，输入源极信号线 18R 和 18B 的电流是 0A。因此，连接到源极信号线 18R 和 18B 的像素 16 提供黑显示。

在图 76 的配置中，当转换开关 752 连接到 B 端子时，转换开关的 R 端子和 G 端子开路。因而，输入源极信号线 18R 和 18G 的电流是 0A。因此，连接到源极信号线 18R 和 18G 的像素 16 提供黑显示。

实质上,如果一帧由三个场组成,则在第一场中顺序地将 R 图象数据写到显示区域 50 中的像素 16 中。在第二场中,顺序地将 G 图象数据写到显示区域 50 中的像素 16 中。在第三场中,顺序地将 B 图象数据写到显示区域 50 的像素 16 中。

因而,在适当的场中顺序地重写 R 数据→G 数据→B 数据→R 数据→... 以实现顺序激励。已经参考图 5、13、16 等中给出如何通过使如图 1 中所示的开关晶体管 11d 导通和截止来进行 N 倍脉冲激励的描述。不用说,这样一种激励方法可以与顺序激励相结合。

在上面的例子中,已经陈述了当将图象数据写到 R 像素 16 中时,黑数据被写到 G 像素和 B 像素中,当将图象数据写到 G 像素 16 中时,黑数据被写到 R 像素和 B 像素中,以及当将图象数据写到 B 像素 16 中时,黑数据被写到 R 像素和 G 像素中。本发明不限于此。

例如,当将图象数据写到 R 像素 16 中时,G 像素和 B 像素可保持在先前的场中重写的图象数据。这可以使屏幕 50 更亮。当将图象数据写到 G 像素 16 时,R 像素和 B 像素可保持在先前的场中重写的图象数据。当将图象数据写到 B 像素 16 中时,G 像素和 B 像素可保持在先前的场中重写的图象数据。

为了保持像素中的图象数据而不是正在重写的色彩像素,可以为 R、G 和 B 像素分别控制栅极信号线 17a。例如,如在图 75 中例示的,栅极信号线 17aR 可以指定为导通和截止 R 像素的晶体管 11b 和 11c 的信号线,可以指定栅极信号线 17aG 为使 G 像素的晶体管 11b 和 11c 导通和截止的信号线,以及可以指定栅极信号线 17aB 为使 B 像素的晶体管 11b 和 11c 导通和截止的信号线。另一方面,可以指定栅极信号线 17b 为使 R、G 和 B 像素的晶体管 11d 共同导通和截止的信号线。

用上面的配置,当源极激励电路 14 输出 R 图象数据并将转换开关 752 设置到 R 触点时,导通电压可以施加于栅极信号线 17aR 并且截止电压可以施加于栅极信号线 aG 和 aB。因而,可以将 R 图象数据写到 R 像素 16 并且 G 像素 16 与 R 像素 16 可以保持先前场的图象数据。

当源极激励电路 14 在第二场中输出 G 图象数据并且将转换开关 752 设置到 G 触点时,导通电压可以施加于栅极信号线 17aG 并且截止电压可以施加于栅极信号线 aR 和 aB。因而,G 图象数据可以写到 G 像素 16 并且 R 像素 16 和 B 像素 16 可以保持先前场的图象数据。

当源极激励电路 14 在第三场中输出 B 图象数据并且将转换开关 752 设置到 B 触点时,导通电压可以施加于栅极信号线 17aB 并且截止电压可以施加于栅极信号

线 aR 和 aG。因而, B 图象数据可以写到 B 像素 16 并且 R 像素 16 和 G 像素 16 可以保持先前场的图象数据。

在图 75 所示的例子中, 以分别使 R、G 和 B 像素 16 的晶体管 11b 导通和截止的方式设置(形成)栅极信号线 17a。然而, 本发明不限于此。例如, 可如图 76 中例示的那样形成或放置 R、G 和 B 像素 16 共同的栅极信号线 17a。

相对于图 75 等的配置, 已经陈述了当通过转换开关 752 选择 R 源极信号线时, G 和 B 源极信号线开路。然而, 开路状态是以电子方式的浮动状态并且不是所想要的。

图 76 示出采取措施以消除这种浮动状态的配置。输出切换电路 751 的转换开关 752 的端子 a 连接到 Vaa 电压(用于黑显示的电压)。端子 b 连接到源极激励电路 14 的输出端子。为每个 R、G 和 B 像素安装转换开关 752。

在图 76 所示的状态中, 转换开关 752R 连接到 Vaa 端子。因而, Vaa 电压(用于黑显示的电压)施加于源极信号线 18R。转换开关 752G 连接到 Vaa 端子。因而, Vaa 电压(用于黑显示的电压)施加于源极信号线 18G。转换开关 752B 连接到源极激励电路 14 的输出端子。因而, B 图象信号施加到源极信号线 18B。

在上面的状态中, 正在重写 B 像素并且将黑显示电压施加于 R 像素和 G 像素。当以上面的方式控制转换开关 752 时, 重写由像素 16 构成的图象。附带地, 栅极信号线 17b 的控制与上述例子中的相同, 并因而将省略其详细的描述。

在上面的例子中, 在第一场中重写 R 像素 16, 在第二场中重写 G 像素 16, 以及在第三场中重写 B 像素 16。也就是说, 每个场改变重写的像素的色彩。本发明不限于此。可每水平扫描周期(1H)改变重写的像素的色彩。例如, 可能的激励方法包括在第一 H 中重写 R 像素, 在第二 H 中重写 G 像素, 在第三 H 中重写 B 像素, 在第四 H 中重写 R 像素, 等等。当然, 可每两个水平扫描周期或者每 1/3 场改变重写像素的色彩。

图 77 示出一个例子, 其中每 1H 改变重写的像素的色彩。附带地, 在图 77 到 79 中, 斜线阴影表示像素 16 或者不重写图象数据而保持来自先前场的图象数据或者在黑色显示。当然, 可交替地重复像素的黑显示和来自先前场的图象数据的保持。

不用说, 在图 75 到 79 的激励系统中, 也有可能使用在图 13 中的 N 倍脉冲激励或者同时的 M 行激励。图 75 到 79 等, 示出像素 16 的写。尽管不描述 EL 元件 15 的发光控制, 但不用说, 可以结合先前或稍后描述的例子来使用这个例子。

一个帧不必必须由三个场组成并且可由两个场或四个或更多的场组成。在这

里例示的一个例子中,一个帧由两个场组成并且在第一场中重写三原色 RGB 中的 R 和 G 像素以及在第二场中重写 B 像素。在这里例示的另一个例子中,一个帧由四个场组成并且在第一场中重写三原色 RGB 中的 R 像素,在第二场中重写 G 像素,以及在第三和第四场中重写 B 像素。在这些序列中,如果考虑 R、G 和 B EL 元件 15 的发光效率,则可以更有效地实现白平衡。

在上面的例子中,在第一场中重写 R 像素 16,在第二场中重写 G 像素 16,以及在第三场中重写 B 像素 16。也就是说,每场改变重写的像素的色彩。

按照图 77 中所示例子,在第一场中,在第一 H 中重写 R 像素,在第二 H 中重写 G 像素,在第三 H 中重写 B 像素,在第四 H 中重写 R 像素,等等。当然,可每两个或多个水平扫描周期或每 1/3 场改变重写的像素的色彩。

按照图 77 中所示的例子,在第一场中,在第一 H 中重写 R 像素,在第二 H 中重写 G 像素,在第三 H 中重写 B 像素,以及在第四 H 中重写 R 像素。在第二场中,在第一 H 中重写 G 像素,在第二 H 中重写 B 像素,在第三 H 中重写 R 像素,以及在第四 H 中重写 G 像素。在第三场中,在第一 H 中重写 B 像素,在第二 H 中重写 R 像素,在第三 H 中重写 G 像素,以及在第四 H 中重写 B 像素。

因而,通过在每个场中任意地或者具有某种规律性地重写 R、G 和 B 像素,有可能防止在 R、G 和 B 色彩之间的分色。而且,减少了闪烁。

在图 78 中,每 1H 重写多个像素 16 色彩。在图 77 中,在第一场中,在第一 H 中重写的像素 16 是 R 像素,在第二 H 中重写的像素 16 是 G 像素,在第三 H 中重写的像素 16 是 B 像素,在第四 H 中重写的像素 16 是 R 像素。

在图 78 中,每 1H 改变重写的不同色彩的像素的位置。通过将 R、G 和 B 像素分配给不同的场(不用说,这可以在具有某种规律性的情况下完成)并且顺序地重写它们,有可能防止在 R、G 和 B 色彩之间的分色并减少闪烁。

附带地,甚至在图 78 的例子中,在每个图片元件(这是一组 R、G 和 B 像素)中 R、G 和 B 像素应当具有相同的发光时间或发光强度。不用说,这也在图 76、77 等的例子中完成以避免色彩不规则性。

如在图 78 中所示,为了在每 H 中重写不同色彩的像素(三种色彩—R、G 和 B— 在图 78 的第一场的第一 H 中重写),在图 75 中,可以将源极激励电路 14 配置为将任意色彩(或者在某种规律性下确定的色彩)的图象信号输出到端子并且可以将转换开关 752 配置为任意地(或者具有某种规律性)连接到 R、G 和 B 触点。

图 79 的例子中的面板在三原色 RGB 之外具有 W(白色)像素 16W。通过形成或

放置像素 16W, 有可能适当地实现色彩的峰值亮度以及实现高亮度显示。图 79(a) 示出一个例子, 其中在每个像素行中形成 R、G、B 和 W 像素 16。图 79(b) 示出一个例子, 其中在不同的像素行中依次放置 R、G、B 和 W 像素。

不用说, 图 79 中的激励方法可以结合图 77、78 等中的激励方法。而且, 不用说可以结合 N 倍脉冲激励、同时的 M 行激励等。本领域的那些熟练技术人员基于本说明书可以容易地完成这些内容, 并因而将省略其描述。

附带地, 为了便于说明, 假定按照本发明的显示面板具有三原色 RGB, 但这不是限制性的。显示面板可在 R、G 和 B 之外具有青色、黄色和紫色, 或者它可具有 R、G 和 B 中任何一个或 R、G 和 B 中任何两个。

而且, 尽管已经陈述了顺序激励系统在每个场中处理 R、G 和 B, 但不用说本发明不限于此。此外, 图 75 到 79 中的例子例示如何将图象数据写到像素 16 中。不象在图 1 中, 它们没有例示(尽管, 当然, 它们涉及)通过操作晶体管 11d 并使电流流过 EL 元件 15 来显示图像的方法。在图 1 所示的配置中, 通过控制晶体管 11d 使电流流过 EL 元件 15。

而且, 图 77、78 等中的激励方法可以通过控制晶体管 11d(在图 1 的情况中)来顺序地显示 RGB 图象。例如, 在图 80(a)中, 在一帧(一场)时段期间, 从屏幕的顶到底(或者从底到顶)扫描 R 显示区域 53R、G 显示区域 53G 和 B 显示区域 53B。剩余的区域变成非显示区域 52。也就是说, 进行间歇的激励。

图 80(b) 示出一个例子, 其中在一场(一帧)时段期间产生多个 RGB 显示区域 53。这种激励方法与图 16 中所示的相似。因而, 它将不需要说明。在图 80(b)中, 通过划分显示区域 53, 甚至在较低的帧速率下也有可能消除闪烁。

图 81(a) 示出一种情况, 其中 R、G 和 B 显示区域 53 具有不同的尺寸(不用说, 显示区域 53 的尺寸与其发光时段成比例)。在图 81(a)中, R 显示区域 53R 和 G 显示区域 53G 具有相同的尺寸。B 显示区域 53B 具有比 G 显示区域 53G 大的尺寸。在有机 EL 显示面板中, B 经常具有低发光效率。通过使 B 显示区域 53B 大于其它色彩的显示区域 53, 如在图 81(a)中所示, 有可能有效地实现白平衡。

图 81(b) 示出一个例子, 其中在一场(一帧)时段期间有多个 B 显示时段 53B(53B1 和 53B2)。然而图 81(a) 示出改变一个 B 显示区域 53B 的尺寸以允许适当地调节白平衡的方法, 图 81(b) 示出显示多个具有相同的表面积以实现适当的白平衡的 B 显示区域 53B 的方法。

按照本发明的激励系统不限于图 81(a)或图 81(b)之一。所想要的是产生 R、G

和 B 显示区域 53 和产生间歇显示, 并从而纠正模糊的活动图片和不足的写到像素 16 中。用图 16 中的激励方法, 不产生用于 R、G 和 B 的独立的显示区域 53。同时显示 R、G 和 B(应当陈述提供 W 显示区域 53)。附带地, 不用说可结合图 81(a) 和图 81(b)。例如, 有可能将使用图 81(a) 中用于 R、G 和 B 的不同尺寸的显示区域 53 的激励方法与图 81(b) 中产生用于 R、G 和 B 的多个显示区域 53 的激励方法相结合。

附带地, 图 80 与 81 中的激励方法不限于按照本发明的图 75 到 79 中的激励方法。不用说, 用如图 41 中所示的分别对 R、G 和 B 控制流过 EL 元件 15(EL 元件 15R, EL 元件 15G 和 EL 元件 15B) 的电流的配置, 可以容易地实现图 80 和 81 中的激励方法。通过将导通电压/截止电压施加于栅极信号线 17bR, 有可能使 R 像素 16R 导通和截止。通过将导通电压/截止电压施加于栅极信号线 17bG, 有可能使 G 像素 16G 导通和截止。通过将导通电压/截止电压施加于栅极信号线 17bB, 有可能使 B 像素 16B 导通和截止。

可以通过如图 82 中所示的那样形成或放置控制栅极信号线 17bR 的栅极激励电路 12bR、控制栅极信号线 17bG 的栅极激励电路 12bG 和控制栅极信号线 17bB 的栅极激励电路 12bB 来实现上面的激励。通过由图 6 等中描述的方法激励图 82 中的栅极激励电路 12bR、12bG 和 12bB, 可以实现图 80 和 81 中的激励方法。当然, 不用说可以使用图 82 中的显示面板的配置来实现图 16 等中的激励方法。

而且, 用图 75 到 78 中所示的配置, 只要可以将黑图象数据写到不同与重写了图象数据的像素 16 的像素 16 中, 可以使用共同到 R、G 和 B 的栅极信号线 17b, 不使用控制 EL 元件 15R 的栅极信号线 17bR、控制 EL 元件 15G 的栅极信号线 17bG 和控制 EL 元件 15B 的栅极信号线 17bB 就可以实现图 80 和 81 中的激励方法。

在 EL 元件 15 中, 电子从负极(阴极)注入电子传输层而同时空穴从正极(阳极)被注入空穴传输层。注入的电子和空穴在施加的电场作用下移动到相反极。在这么做的过程中, 因发光层的边界上能级的差异, 电子和空穴被俘获在有机层中, 并且累积载流子。

已知在有机层中的空间电荷的累积引起分子被氧化或减少, 产生不稳定的基阴离子分子(radical anion molecule)或基阳离子分子(radical cation molecule), 它们接着使膜(membrane)质量降级, 导致降低亮度和增加恒流激励期间的激励电压。为防止这样, 例如, 改变装置结构和施加反向电压。

施加反偏置电压意味着施加反向电流, 并因而注入的电子和空穴分别被吸引

到负极和正极。这使得有可能取消有机层中空间电荷的形成并减少电化学降级，从而延长寿命。

图 45 示出反偏置电压 V_m 相对于 EL 元件 15 的端子电压变化。在额定的电流施加于 EL 元件 15 时产生端子电压。在图 45 中，流过 EL 元件 15 的电流的电流密度是每平方米 100A。图 45 中的趋势示出与在电流密度为 50 到每平方米 100A 时观测到的趋势的少许不同。因而，假定可以将这种方法应用于大范围的电流密度。

垂直轴表示在 2500 小时之后端子电压与 EL 元件 15 的初始端子电压的比例。例如，如果端子电压分别是 8V 和 10V，则当在时刻 0(零)施加具有每平方米 100A 的电流密度的电流并且在 2500 小时后，端子电压比例是 $10/8=1.25$ 。

水平轴表示在时段中反偏置电压 V_m 与其施加持续时间 t_1 的乘积与额定的端子电压 V_0 的比例。例如，如果以 60Hz (60Hz 没有特别的意义) 在 $1/2$ (半个) 时段内施加反偏置电压 V_m ，则 $t_1=0.5$ 。而且， t_2 是施加额定的端子电压的持续时间。而且，如果在时刻 0(零)施加具有每平方米 100A 的电流密度的电流时端子电压(额定的端子电压)是 8V 并且如果反偏置电压 V_m 为 -8V，则 $|反偏置电压 \times t_1| / (额定的端子电压 \times t_2) = |-8(V) \times 0.5| / (8(V) \times 0.5) = 1.0$ 。

在图 45 中，当 $|反偏置电压 \times t_1| / (额定的端子电压 \times t_2)$ 为 1.0 或更大(不改变初始的额定的端子电压)时，端子电压比例停止改变。因此，反偏置电压 V_m 的施加工作得很好。然而，当 $|反偏置电压 \times t_1| / (额定的端子电压 \times t_2)$ 为 1.75 或更大时，端子电压比例倾向于增加。因而，反偏置电压 V_m 和施加持续时间率(application duration rate) t_1 (或 t_2 或 t_1 与 t_2 之间的比例)应当以使 $|反偏置电压 \times t_1| / (额定的端子电压 \times t_2)$ 等于或者大于 1.0 的方式来确定。最好，反偏置电压 V_m 和施加持续时间率 t_1 应当以使 $|反偏置电压 \times t_1| / (额定的端子电压 \times t_2)$ 等于或者小于 1.75 的方式来确定。

然而，对于偏置激励，应当交替地施加反偏置 V_m 和额定电压。为通过施加反偏置电压 V_m 使样本 A 和 B 在单位时间上的平均亮度相等，如在图 46 中所示，必须使比不施加反偏置电压时瞬时较大的电流流过。因此，施加反偏置电压 V_m (图 46 中的样本 A) 还增加 EL 元件 15 的端子电压。

然而，在图 45 中，甚至用涉及施加反偏置电压的激励方法，额定的端子电压 V_0 应当满足平均亮度(即，使 EL 元件 15 发光)。(按照在此引证的例子，当施加具有每平方米 200A 的电流密度的电流时获得这样一个端子电压。然而，由于占空比为 $1/2$ ，因此在一个循环上的平均亮度等于在每平方米的 200A 的电流密度时的亮

度。)

上面的描述假定白光栅显示(最大电压施加于屏幕中所有 EL 元件 15)。然而,在 EL 显示器上提供视频显示作为自然图象的灰度显示。因而,白峰值电流(在最大白显示期间流动的电流,或者按照在此描述的例子,具有每平方米 100A 的平均电流密度的电流)不总是流过 EL 元件 15。

通常,在视频显示的情况中,施加于(流过)每个 EL 元件 15 的电流大约是白峰值电流(在额定的端子电压时流动的电流,或者按照在此引证的例子,具有每平方米 100A 的电流密度的电流)的 0.2。

因此,对于图 45 的例子中的视频显示,水平轴的值应当乘以 0.2。因而,应当以使 $|反偏置电压 \times t1| / (额定的端子电压 \times t2)$ 等于 0.2 或更大的方式来确定反偏置电压 V_m 和施加持续时间率 $t1$ (或 $t2$ 或者 $t1$ 与 $t2$ 之间的比率)。最好,应当以使 $|反偏置电压 \times t1| / (额定的端子电压 \times t2)$ 等于 0.35 ($=1.75 \times 0.2$) 或更小的方式来确定反偏置电压 V_m 和施加持续时间率 $t1$ 。

也就是说,在图 45 中的水平轴($|反偏置电压 \times t1| / (额定的端子电压 \times t2)$)上,1.0 的值应当改变为 0.2。因而,如果在显示面板(有可能这是正常的情况而且白光栅不可能一直被显示)上显示视频,反偏置电压 V_m 应当以使 $|反偏置电压 \times t1| / (额定的端子电压 \times t2)$ 等于 0.2 或更大的方式来施加预定的时间 $t1$ 。即使增加 $|反偏置电压 \times t1| / (额定的端子电压 \times t2)$ 的值,端子电压比值也不大大地增加,如图 45 中所示。因而,通过考虑白光栅显示,应当设置上限以使 $|反偏置电压 \times t1| / (额定的端子电压 \times t2)$ 等于 1.75 或更小。

实质上,按照本发明,在电流不流过 EL 元件 15 的时段期间施加反偏置电压 V_m (电流)。然而,这不是限制性的。例如,可在电流流过 EL 元件 15 时强制地施加反偏置电压 V_m (电流)。然而,在那种情况中,其结果是电流将停止流过 EL 元件 15,引起非发光模式(黑显示模式)。而且,尽管在此的描述聚焦于在电流编程的像素配置中施加反偏置电压 V_m ,但这不是限制性。

在用于反偏置激励的像素配置中,使用 N 沟道晶体管 11g,如图 47 中所示。当然,这可以是 P 沟道晶体管。

在图 47 中,当将施加于栅极电位控制线 473 的电压设置为比施加于反偏置线 471 的电压高时,晶体管 11g(N) 导通并且将反偏置电压 V_m 施加于 EL 元件 15 的阳极电极。

在图 47 等的像素配置中,可在固定的电位一直操作栅极电位控制线 473。例

如,在图 47 中,当电压 V_k 是 0(V) 时,将栅极电位控制线 473 的电位设置为 0(V) 或更高(最好, 2V 或更高)。附带地,这个电位由 V_{sg} 表示。在此状态中,当将反偏置线 471 的电位设置为反偏置电压 V_m (0V 或更低,并且最好 -5V 或低于 V_k) 时,晶体管 11g(N) 导通并且将反偏置电压 V_m 施加于 EL 元件 15 的阳极电极。当将反偏置线 471 的电压设置为比施加于栅极电位控制线 473 (即,晶体管 11g 的栅极(G) 端子电压) 的电压高时,晶体管 11g 保持截止并且不将反偏置电压 V_m 施加于 EL 元件 15 的阳极电极。当然,不用说,在此状态中,可将反偏置线 471 置于高阻抗状态(诸如开路状态)。

而且,可分别形成或放置栅极激励电路 12c 以控制反偏置线 471,如图 48 中例示的。通过如在栅极激励电路 12a 的情况中顺序地变换,栅极激励电路 12c 工作,并且同步于变换操作而变换施加反偏置电压的位置。

上述激励方法使得有可能通过只改变反偏置线 471 的电位且将晶体管 11g 的栅极(G) 端子设置在固定电位来将反偏置电压 V_m 施加于 EL 元件 15。这使得易于控制反偏置电压 V_m 的施加。而且,可以减少在晶体管 11g 的源极(S) 端子与栅极(G) 端子之间施加的电压。这可相似地应用于当晶体管 11g 是 p 沟道晶体管时。

当电流不流过 EL 元件 15 时施加反偏置电压 V_m 。这可以通过在晶体管 11d 截止的时候使晶体管 11g 导通来完成。也就是说,晶体管 11d 的通/断逻辑的反转可以施加于栅极电位控制线 473。例如,在图 47 中,晶体管 11d 和 11g 的栅极(G) 端子可以连接到栅极信号线 17b。由于晶体管 11d 是 P 沟道晶体管且晶体管 11g 是 N 沟道晶体管,因此它们以相反的方式导通和截止。

图 49 是反偏置激励的时序图。在图中,诸如(1)和(2)等索引表示像素行编号。为了便于说明,假定(1)表示第一像素行而(2)表示第二像素行,但这不是限制性的。也有可能考虑(1)表示第 N 像素行而(2)表示第(N+1)像素行。除了某些特殊情况外,相同地应用于其它例子。尽管通过引证图 1 等中的像素配置描述图 49 等中的例子,但这不是限制性的。例如,它们也是可应用于图 41、38 等中的像素配置。

当将导通电压(V_{g1})施加于第一像素行中的栅极信号线 17a(1)时,将截止电压(V_{gh})施加于第一像素行中的栅极信号线 17b(1)。因而,晶体管 11d 截止并且电流不流过 EL 元件 15。

将电压 V_{s1} (它使晶体管 11g 导通)施加于反偏置线 471(1)。因而,晶体管 11d 是导通的并且将反偏置电压施加于 EL 元件 15。在将截止电压(V_{gh})施加于栅极信号线 17b 之后,施加反偏置电压预定时段(1H 的 1/200 或更长;或者 0.5 微秒)。

在将导通电压(V_{gl})施加于栅极信号线 17b 之前, 关断反偏置电压预定的时段(1H 的 1/200 或更长; 或者 0.5 微秒)。这样做是为了防止晶体管 11d 和 11g 同时导通。

在下一个 1H(水平扫描周期)中, 将截止电压(V_{gh})施加于栅极信号线 17a, 并且选择第二像素行。也就是说, 将导通电压施加于栅极信号线 17b(2)。另一方面, 将导通电压(V_{gl})施加于栅极信号线 17b, 晶体管 11d 导通, 并且来自晶体管 11a 的电流流过 EL 元件 15, 使 EL 元件 15 发光。而且, 将截止电压(V_{gh})施加于反偏置线 471(1), 停止将反偏置电压施加于第一像素行(1)中的 EL 元件 15。将电压 V_{sl} (反偏置电压)施加于第二像素行中的反偏置线 471(2)。

在顺序地重复上面的操作时, 重写在整个屏幕上的图象。在上面的例子中, 在正在对像素编程的同时施加反偏置电压。然而, 图 48 中的电路配置不限于此。可将反偏置电压连续地施加于多个像素行是很明显的。可结合块激励(见图 40)、N 倍脉冲激励、重置激励或虚拟像素激励来使用反偏置激励也是明显的。

不仅在图象显示期间可以施加反偏置电压。可在关断 EL 显示器之后施加反偏置电压达预定的时段。

尽管已经参考图 1 中的像素配置描述了上面的例子, 但不用说, 反偏置电压的使用也可应用于图 38 和 41 等中的像素配置。例如, 图 50 示出用于电流编程的像素配置。

图 50 示出电流镜像的像素配置。晶体管 11c 是像素选择元件。当将导通电压施加于栅极信号线 17a1 时, 晶体管 11c 导通。晶体管 11d 是开关元件, 它具有重置功能以及晶体管 11a 的漏极(D)端子和栅极(G)端子短路的功能。在将导通电压施加于栅极信号线 17a2 时晶体管 11d 导通。

在选择给定的像素之前, 晶体管 11d 导通 1H(水平扫描周期, 即一个像素行)或者更长。最好, 之前它导通至少 3H。在那种情况中, 在选择像素之前晶体管 11d 导通 3H, 使晶体管 11a 的栅极(G)端子和漏极(D)端子短路。因此, 晶体管 11a 截止。因而, 电流停止流过晶体管 11b 并且关断 EL 元件 15。

当 EL 元件 15 不发光时, 晶体管 11g 导通, 将反偏置电压施加于 EL 元件 15。因而, 在晶体管 11d 截止的同时施加反偏置电压。因此, 在逻辑关系中晶体管 11d 和晶体管 11g 同时导通。

将电压 V_{sg} 连续地施加于晶体管 11g 的栅极(G)端子。当比电压 V_{sg} 足够小的反偏置电压施加于反偏置线 471 时晶体管 11g 导通。

随后, 当将视频信号施加于(写到)像素的水平扫描周期到来时, 将导通电压

施加于栅极信号线 17a1, 使晶体管 11c 导通。因而, 从源极激励电路 14 输出到源极信号线 18 的视频信号电压施加于电容器 19(晶体管 11d 保持导通)。

当晶体管 11d 导通时, 将像素置于黑显示模式中。在一场(一帧)时段中晶体管 11d 的导电时段越长, 则黑显示时段的比例就越大。因而, 需要增加在显示时段期间的亮度, 不管黑显示时段而获得一场(一帧)上想要的平均亮度。也就是说, 需要增加在显示时段期间要流过 EL 元件 15 的电流。这个操作基于按照本发明的 N 倍脉冲激励。因而, 本发明的操作特性是通过 N 倍脉冲激励与包括通过导通晶体管 11d 创建黑显示的激励的结合来实现的。而且, 本发明的配置(方法)特性包括在 EL 元件 15 不发光时将反偏置电压施加于 EL 元件 15。

尽管在上面的例子中, 在图象显示期间当像素不发光时施加反偏置电压, 但施加反偏置电压的配置不限于此。只要当不显示图象时施加反偏置电压, 就没必要在每个像素中形成反偏置晶体管 11g。词语“不发光(not illuminated)”指在使用显示面板之后或之前施加反偏置电压的配置。

例如, 在图 1 的像素配置中, 选择像素 16(晶体管 11b 和 11c 导通)和从源极激励 IC 输出可以从源极激励 IC(电路)14 输出的低电压 V_0 (例如 GND(接地)电压)并施加于激励晶体管 11a 的漏极(D)端子。如果晶体管 11d 也在此状态中导通, 则电压 V_0 施加于 EL 元件的阳极端子。同时, 如果比电压 V_0 低 5 到 15V 的电压 V_m 施加于 EL 元件 15 的阴极 V_k , 则反偏置电压施加于 EL 元件 15。而且, 如果将比电压 V_0 低 0 到 -5V 的电压作为 V_{dd} 电压施加, 则晶体管 11a 截止。因而, 通过从源极激励电路 14 输出电压并从而控制栅极信号线 17, 有可能将反偏置电压施加于 EL 元件 15。

甚至在创建黑显示一次之后, N 倍脉冲激励也允许在一场(一帧)时段期间内预定的电流(编程的电流(按保持在电容器 19 中的电压))再流过 EL 元件 15。然而, 用图 50 中的配置, 一旦晶体管 11d 导通, 由于使电容器 19 放电(或者减少它的电荷), 因此不可能使预定的电流(编程的电流)流过 EL 元件 15。然而, 这种配置特征易于电路操作。

附带地, 尽管上面的例子使用用于电流编程的像素配置, 但本发明不限于此, 并且可应用于其它基于电流的像素配置, 诸如图 38 和 50 中所示的配置。也可应用于用于电压编程的像素配置, 诸如图 51、54 和 62 中所示的配置。

图 51 示出用于电压编程的像素配置。晶体管 11b 用作选择开关元件而晶体管 11a 用作将电流施加于 EL 元件 15 的激励晶体管。这种配置包括将反偏置电压施加

于 EL 元件 15 的阳极的晶体管(开关元件)。

用图 51 中的像素配置,将要流过 EL 元件 15 的电流施加于源极信号线 18。然后,在选择晶体管 11b 时将它施加于晶体管 11a 的栅极(G)端子。

为描述图 51 中的配置,将首先参考图 52 描述基本操作。图 51 中的像素配置是电压偏移取消类型的并在四个阶段中操作:初始化操作,重置操作,编程操作和发光操作。

在提供水平同步信号(HD)之后进行初始化操作。导通电压施加于栅极信号线 17b,晶体管 11g 导通。此外,导通电压也施加于栅极信号线 17a,晶体管 11c 导通。此时,电压 Vdd 施加于源极信号线 18。因而,电压 Vdd 施加于电容器 19b 的端子。在此状态中,激励晶体管 11a 导通并且小电流流过 EL 元件 15。这个电流使得在激励晶体管 11a 的漏极(D)端子上的电压的绝对值至少比在激励晶体管 11a 的工作点处的电压高。

接着,进行重置操作。截止电压施加于栅极信号线 17b,使晶体管 11e 截止。另一方面,在 T1 的时段内将导通电压施加于栅极信号线 17c,晶体管 11b 导通。时段 T1 相应于重置时段。在 1H 的时段内导通电压连续地施加于栅极信号线 17a。最好,时段 T1 在 1H 的 20%与 90%之间(包括两者)或者在 20 微秒与 160 微秒之间(包括两者)。最好,在电容器 19b(Cb)与电容器 19a(Ca)之间的电容比在 1/6 与 2/1 之间(包括两者)。

在重置时段期间,晶体管 11b 导通,激励晶体管 11a 的栅极(G)端子与漏极(D)端子短路。因而,晶体管 11a 的栅极(G)端子与漏极(D)端子处的电压变得相等,将晶体管 11a 置于偏移模式(重置模式:没有电流流动的状态)。在重置模式中,晶体管 11a 的栅极(G)端子处的电压接近电流开始流动时的起始电压。把保持重置模式的栅极电压保持在电容器 19b 的端子 b 处。因而,电容器 19 保持偏移电压(重置电压)。

在下一编程模式中,截止电压施加于栅极信号线 17c,晶体管 11b 截止。另一方面,在 Td 的时段内 DATA 电压施加于源极信号线 18。因而,DATA 电压与偏移电压(重置电压)之和施加于激励晶体管 11a 的栅极(G)端子。这允许激励晶体管 11a 流过编程的电流。

在编程时段之后,截止电压施加于栅极信号线 17a,晶体管 11c 截止,并将激励晶体管 11a 与源极信号线 18 断开。此外,截止电压也施加于栅极信号线 17c,晶体管 11b 截止,它在 1F 的时段内保持截止。另一方面,在需要时,导通电压和

截止电压周期性地施加于栅极信号线 17b。因而，如果结合图 13、15 等中的 N 倍脉冲激励或者结合隔行激励，则这种方法甚至可以完成更好的图象显示。这种方法也可以结合反偏置激励。因而，按照本发明的激励系统不限于电流激励的像素配置，诸如图 1 中所示的配置，但也可应用于电压编程的像素配置。

用图 52 中的激励系统，在重置模式中，电容器 19 保持晶体管 11a 的起始电流电压(偏移电压，重置电压)。因而，当正在将重置电压施加于激励晶体管 11a 的栅极(G)端子时建立最暗的黑显示。然而，耦合在源极信号线 18 与像素 16 之间的，到电容器 19 的穿透电压，或者晶体管的击穿现象引起导致发白屏幕的过分亮度(减少的对比度)。因此，参考图 53 描述的激励方法不能实现高显示对比度。

为将反偏置电压 V_m 施加于 EL 元件 15，必须使晶体管 11a 截止。为使晶体管 11a 截止，可以使晶体管 11a 的漏极端子和栅极(G)端子短路。这种配置将稍后参考图 53 来描述。

可供替换地，有可能将 V_{dd} 电压或使晶体管 11a 截止的电压施加于源极信号线 18，使晶体管 11b 导通，并且将电压施加于晶体管 11a 的栅极(G)端子。这个电压使晶体管 11a 截止(或者使它几乎没有电流流过(几乎截止：晶体管 11a 处于高阻抗状态中))。随后，晶体管 11g 导通并将反偏置电压施加于 EL 元件 15。可将反偏置电压 V_m 同时施加于所有像素。明确地说，将使晶体管 11a 几乎截止的电压施加于源极信号线 18 并且使所有像素行中的晶体管 11b 导通。因此，晶体管 11a 截止。然后，晶体管 11g 导通，并将反偏置电压施加于 EL 元件 15。然后，将视频信号一个接一个地施加于像素行以在显示器显示图象。

接着，将描述图 51 的像素配置中的重置激励。图 53 示出一个例子。如在图 53 中所示，连接到像素 16a 中的晶体管 11c 的栅极(G)端子的栅极信号线 17a 也连接到下一级的像素 16b 中的重置晶体管 11b 的栅极(G)端子。同样，连接到像素 16b 中的晶体管 11c 的栅极(G)端子的栅极信号线 17a 也连接到下一级的像素 16c 中的重置晶体管 11b 的栅极(G)端子。

因而，当导通电压施加于连接到像素 16a 中晶体管 11c 的栅极(G)端子的栅极信号线 17a 时，像素 16a 进入电压编程模式，下一级的像素 16b 的重置晶体管 11b 导通，并且像素 16b 的激励晶体管 11a 被重置。同样，当导通电压施加于连接到像素 16b 中的晶体管 11c 的栅极(G)端子的栅极信号线 17a 时，像素 16b 进入电流编程模式，在下一级中的像素 16c 的重置晶体管 11b 导通，并且像素 16c 的激励晶体管 11a 被重置。因而，通过前级栅极控制系统可以容易地实现重置激励。而且，可

以减少每像素的、来自栅极信号线的引入线的数量。

将提供更详细的描述。假定如图 53(a)所示将电压施加于栅极信号线 17。明确地说，导通电压施加于像素 16a 的导通电压并且截止电压施加于其它像素 16 的栅极信号线 17a。而且，截止电压施加于像素 16a 和 16b 的栅极信号线 17b 同时导通电压施加于像素 16c 和 16d 的栅极信号线 17b。

在此状态中，像素 16a 处于电压编程模式中且不发光，像素 16b 处于重置模式中且不发光，像素 16c 等待电流编程且发光，像素 16d 等待电流编程且发光。

在 1H 之后，控制栅极激励电路 12 的移位寄存器 61 电路中的数据被移动一位以进入图 53(b)中所示的状态。在图 53(b)中，像素 16a 等待电流编程且发光，像素 16b 正在电流编程模式且不发光，像素 16c 处于重置模式且不发光，以及像素 16d 等待电流编程并发光。

因而，已经看到施加于每个像素的栅极信号线 17a 的电压重置下一级中的像素的激励晶体管 11a 以顺序地在下一水平扫描周期中进行电压编程。

图 43 中用于电压编程的像素配置也可以实现前级栅极控制。图 54 示出一个例子，其中对于图 43 中的像素配置使用前级栅极控制系统的连接方法。

在图 54 中，连接到像素 16a 中的晶体管 11b 的栅极(G)端子的栅极信号线 17a 连接到下一级的像素 16b 中的重置晶体管 11a 的栅极(G)端子。同样，连接到像素 16b 中的晶体管 11b 的栅极(G)端子的栅极信号线 17a 连接到下一级的像素 16c 中的重置晶体管 11a 的栅极(G)端子。

因而，当导通电压施加于连接到像素 16a 中的晶体管 11b 的栅极(G)端子的栅极信号线 17a 时，像素 16a 进入电压编程模式，下一级中的像素 16b 的重置晶体管 11e 导通，并且像素 16b 的激励晶体管 11a 被重置。同样，当导通电压施加于连接到像素 16b 中的晶体管 11b 的栅极(G)端子的栅极信号线 17a 时，像素 16b 进入电流编程模式，下一级中的像素 16c 的重置晶体管 11e 导通，并且像素 16c 的激励晶体管 11a 被重置。因而，通过前级栅极控制系统可以容易地实现重置激励。

将提供更详细的描述。假定如图 55(a)所示的那样将电压施加于栅极信号线 17。明确地说，导通电压施加于像素 16a 的栅极信号线 17a 并且截止电压施加于其它像素 16 的栅极信号线 17a。假定所有用于反偏置的晶体管 11g 是截止的。

在此状态中，像素 16a 处于电压编程模式中，像素 16b 处于重置模式中，像素 16c 等待电流编程，以及像素 16d 等待电流编程。

在 1H 之后，控制栅极激励电路 12 的移位寄存器 61 电路中的数据被移动一位

以进入图 55(b)中所示的状态。在图 55(b)中, 像素 16a 等待电流编程, 像素 16b 处于电流编程模式中, 像素 16c 处于重置模式中, 以及像素 16d 等待编程。

因而, 可以看到施加于每个像素的栅极信号线 17a 的前级的电压重置下一级中的像素的激励晶体管 11a 以顺序地在下一水平扫描周期中进行电压编程。

对于电流激励中的完全黑显示, 用 0 电流对像素的激励晶体管 11 编程。也就是说, 源极激励电路 14 不输送电流。当不输送电流时, 不能使在源极信号线 18 中引起的寄生电容放电并且不能改变源极信号线 18 的电位。因此, 激励晶体管的栅极电位也保持不变并且在先前帧(场)(1F)中的电位保持累积在电容器 19 中。例如, 如果先前帧包括白显示, 则即使当前帧包括完全黑显示也保持白显示。

为解决这个问题, 按照本发明, 在要编程的电流被输出到源极信号线 18 之前在一个水平扫描周期(1H)的开始处将黑电平电压写到源极信号线 18 中。例如, 如果图象数据由接近于黑电平的第 0 到第 7 灰度组成, 则只在一个水平扫描周期的开始处的某个时段期间写黑电平电压以减少电流编程的负载并补偿不足的写。附带地, 完全黑显示相应于第 0 灰度而白显示相应于第 63 灰度(在 64-灰度显示的情况中)。

最好, 为其进行预充电的灰度应当限于黑显示区域。明确地说, 通过从写图象数据选择在黑区域(低亮度区域, 其中在电流激励的情况中只有小(微弱)的写电流流动)中的灰度来进行预充电(选择性预充电)。如果在整个灰度范围上进行预充电, 则在白显示区域中亮度降低(没有达到目标亮度)。

还有, 在某些情况中可能显示拖影。

最好, 对从第 0 灰度开始的所有灰度的 $1/8$ 进行选择性的预充电(例如, 在 64 灰度的情况中, 在对第 0 到第 7 灰度预充电之后写图象数据)。更可取地, 对从第 0 灰度开始的所有灰度的 $1/16$ 进行选择性的预充电(例如, 在 64 灰度的情况中, 在对第 0 到第 3 灰度预充电之后写图象数据)。

通过只检测第 0 灰度来进行预充电的方法在增强对比度方面也是有效的, 尤其是在黑显示中。它实现极其良好的黑显示。问题是在整个屏幕显示第 1 和第二灰度时屏幕在色调中显得发白。因而, 在预定的范围内进行选择性的预充电: 从第 0 灰度开始的所有灰度的 $1/8$ 。

附带地, 在 R、G 和 B 之间改变预充电电压和灰度范围也是有用的, 因为 EL 显示元件 15 的发射起始电压和发射亮度在 R、G 和 B 之间变化。例如, 在 R 的情况中, 对从第 0 灰度开始的所有灰度的 $1/8$ 进行选择性的预充电(例如, 在 64 灰度的情

况中,在对第 0 到第 7 灰度预充电之后写图象数据)。在其它色彩(G 和 B)的情况中,对从第 0 灰度开始的所有灰度的 1/16 进行选择预充电(例如,在 64 灰度的情况中,在对第 0 到第 3 灰度预充电之后写图象数据)。关于预充电电压,如果将 7V 写到用于 R 的源极信号线 18 中,则将 7.5V 写到用于其它色彩(G 和 B)的源极信号线 18 中。最佳的预充电电压常常随 EL 显示面板的生产批量而变化。因而,最好预充电电压可由外部调整器等来调节。也可以使用电子调整器电路容易地实现这样的调整器电路。

已经在像素 16 中形成了电荷保持电容器 19。如果在电容器 19 中保持的电荷的 10%或更多在一场(一帧)时段期间被放电,则不能保持黑显示模式。关于图象显示条件,包括具有不良的截止特性的晶体管 11 的像素产生亮点(称为截止-泄漏亮点)。因而,必须使用具有良好的截止特性的晶体管,尤其在图 1 中的晶体管 11b 的情况中。

为解决这个问题,本发明通过操作栅极信号线 17b 在短的时间时段内使工作的晶体管 11d 截止。即使电压保持晶体管 11b 具有不良的截止特性,这种激励方法也可以减少截止-泄漏亮点,。而且,通过改变电压保持晶体管 11b 的 OFF(断)时段,有可能控制减少截止-泄漏亮点的程度。

如在图 115(a)中例示的,相信当保持在电容器 19 中的电荷通过晶体管 11b 泄漏时发生截止-泄漏亮点。这是因为在晶体管 11d 导通时实质上在 A 的电位是低的。因而,如果晶体管 11d 在长时间时段内保持导通,则电容器 19 快速地放电,引起截止-泄漏亮点。当如图 16 中所示的那样以短时间间隔重复显示区域 53 和非显示区域 52 时,如果如图 13 中所示的那样非显示区域 52 具有较大的比例,则没有截止-泄漏亮点出现。然而,如果如图 5 中所示的那样显示区域 53 继续达长时间,则截止-泄漏亮点出现。

而且,按照本发明用于显示面板的激励方法通过按照图象数据的内容在图 5、13 和 16 中的条件之间切换来显示图象。因而,可以根据于图象显示的内容而继续图 5 中的显示条件。如果图 5 中的条件出现,则下面描述的激励方法是有效的。也就是说,没必要总是执行在下面的例子中描述的方法。可以当晶体管 11d 保持导通达某个时段时执行它。

当晶体管 11d 截止时,在点 A 的电位至少上升一次。因此,如在图 115(b)中例示的,电流从点 A 流到点 B,重新对电容器 19 充电。因而,没有截止-泄漏亮点出现。也就是说,当晶体管 11d 导通和截止时,对电容器 19 充电。

附带地，上面的描述是从一种现象的理论思考中得到的。因而，可能存在错误的理解。然而，在实际的面板中使用按照本发明的激励方法在减少截止-泄漏亮点方面是有效的，这是确实的。

在图 1(图 115)的像素配置中，激励晶体管 11a 和开关晶体管 11d 是 P 沟道晶体管。因而，当晶体管 11d 导通时，晶体管 11b 泄漏。另一方面，当晶体管 11d 截止时，在点 A 的电位上升，减少电荷的泄漏，或者对电容器重新充电。因而，如果晶体管 11d 是 n 沟道晶体管，则在晶体管 11d 截止时电荷从电容器 19 泄漏并且在晶体管 11d 导通时重新对电容器 19 充电。附带地，如果激励晶体管 11d 是 n 沟道晶体管，则截止-泄漏亮点不出现，但在白显示中亮度进一步增加。不用说，本发明同样可以处理这种情况。

现在，为了便于说明，将引入“负载(duty)”的概念。按照本发明的术语“负载”不同于相对于 STN 液晶显示面板所使用的术语“负载”。按照本发明的 1/1 的占空比指电流在一场(一帧)的时段中流过 EL 元件 15 的激励模式。也就是说，1/1 的占空比指非显示区域 52 占显示屏幕 50 的 0%的状态。然而，实际上，由于正在用电流(电压)编程的像素行处于非显示模式中，所以在严格意义上，1/1 的占空比不能在图 1 中的像素配置中发生。然而，由于在显示面板中有 200 个或更多的像素行，因此大约一个像素行的非显示区域在容限内。另一方面，0/1 的占空比指在一场(一帧)的时段内没有电流流过 EL 元件 15 的状态。也就是说，0/1 的占空比指非显示区域 52 占显示屏幕 50 的 100%的状态。在下面的描述中，假定在 EL 显示面板中有 220 个像素行。

例如，将 220/220 的占空比减少到 1/1 的占空比。而且，将 55/220 的占空比减少到 1/4 的占空比。当占空比为 1/4 时，3/4 的屏幕由非显示区域 52 占据。因而，在 N 倍脉冲激励中，可以在 N=4 时获得目标(预定)显示亮度。将 110/220 的占空比减少到 1/2 的占空比。当占空比为 1/2 时，50%的屏幕由非显示区域 52 占据。因而，在 N 倍脉冲激励中，可以在 N=2 时获得预定的显示亮度。

在按照本发明的显示面板的描述中，假定要用电流编程的像素行是由栅极信号线 17a 选择的(在图 1 的情况中)。来自控制栅极信号线 17a 的栅极激励电路 12a 的输出称为 WR 侧选择信号线。而且，假定 EL 元件 15 是由栅极信号线 17b 选择的(在图 1 的情况中)。来自控制栅极信号线 17b 的栅极激励电路 12b 的输出称为栅极信号线 17B(EL 侧选择信号线)。

给栅极激励电路 12 馈送起动脉冲，在移位寄存器内顺序地作为保持的数据而

移位。基于栅极激励电路 12a 的移位寄存器中保持的数据,确定是输出导通电压(Vgl)还是输出截止电压(Vgh)到 WR 侧选择信号线。在栅极激励电路 12a 的输出级中形成或放置强制地使输出截止的 OEV1 电路(未示出)。当 OEV1 电路为低时,作为栅极激励电路 12a 的输出的 WR 侧选择信号照原样输出到栅极信号线 17a。在图 116(a)中在逻辑上例示上面的关系。附带地,导通电压设置为逻辑电平 L(0)而截止电压设置为逻辑电平 H(1)。

也就是说,当栅极激励电路 12a 输出截止电压时,截止电压施加于栅极信号线 17a。当栅极激励电路 12a 输出导通电压(逻辑低)时,由 OR(或)电路将它与 OEV1 电路的输出相或,并且将结果输出到栅极信号线 17a。也就是说,当 OEV1 电路为高时,将截止电压(Vgh)输出到栅极激励信号线 17a。

基于栅极激励电路 12b 的移位寄存器中保持的数据,确定是输出导通电压(Vgl)还是输出截止电压(Vgh)到栅极信号线 17B(EL 侧选择信号线)。在栅极激励电路 12b 的输出级中形成或放置强制地使输出截止的 OEV2 电路(未示出)。当 OEV2 电路为低时,作为栅极激励电路 12b 的输出照原样输出到栅极信号线 17b。在图 116(a)中在逻辑上例示上面的关系。附带地,导通电压设置为逻辑电平 L(0)而截止电压设置为逻辑电平 H(1)。

也就是说,当栅极激励电路 12b 输出截止电压(EL 侧选择信号是截止电压)时,截止电压施加于栅极信号线 17b。当栅极激励电路 12b 输出导通电压(逻辑低)时,由 OR(或)电路将它与 OEV2 电路的输出相或,并且将结果输出到栅极信号线 17b。也就是说,当输入信号为高时,OEV2 电路将截止电压(Vgh)输出到栅极激励信号线 17b。因而,即使来自 OEV2 电路的 EL 侧选择信号是导通电压,也强制地将截止电压(Vgh)输出到栅极信号线 17b。附带地,如果到 OEV2 电路的输入为低,则直接将 EL 侧选择信号输出到栅极信号线 17b。

在下面描述的例子中,为处理截止-泄漏亮点,通过操作 OEV2 电路建立图 115 中的状态。明确地说,即使栅极信号线 17B(EL 侧选择信号线)继续输出导通电压,在 OEV2 电路中周期性地输入逻辑高以使晶体管 11d 截止。通过以这种方式强制地使晶体管 11d 截止,有可能解决截止-泄漏亮点的问题。

图 116 示出按照本发明的激励方法的例子。由于 OEV1 电路为低,因此一个一个地选择像素行并基于来自栅极激励电路 12a 的输出用电流(电压)编程。因而,用于选择像素行的信号与像素侧选择信号相同。

如图 116 中例示,每个水平扫描周期(1H)栅极激励电路 12b(EL 侧选择信号线)

通过操作 OEV2 电路将逻辑高施加于 OEV2 电路,并从而将截止电压强制地施加于栅极信号线 17B(EL 侧选择信号线)。因而,即使栅极激励电路 12b 总是输出导通电压 (V_{g1}),由于来自 OEV2 电路的信号而每 1H 在某个时段内将截止电压输出到栅极信号线 17b。由 OEV2 电路施加截止电压的应用减少来自电容器 19 的放电(见图 115),并从而减少截止-泄漏亮点。

图 116 例示由 OEV1 引起的输出到栅极信号线 17a 的电压的变化和由 OEV2 引起的输出到栅极信号线 17b 的电压的变化。关于栅极信号线 17a,由于 OEV1 总是为低,所以 WR 侧选择信号线的波形直接变成栅极信号线 17a 的波形。关于栅极信号线 17b,由于 OEV2 在高与低之间交替,因此栅极信号线 17B(EL 侧选择信号线)的输出与 OEV2 电路的输出相或以产生要施加于栅极信号线 17b 的波形。因而,参考图 116,在等于和 (A+B) 的时段内将截止电压施加于栅极信号线 17b,其中在 (由 A 表示的) 时间间隔将较高的电压施加于 OEV2 电路,在 (由 B 表示的) 时间间隔期间将截止电压施加于 EL 选择信号线。而且,在将较高电压施加于 OEV2 电路的时段期间,截止电压施加于栅极信号线 17b。

通过操作 OEV2 电路,有可能控制 EL 元件 15 的发光时段。因而,可以通过控制 OEV2 电路来改变屏幕 50 的亮度。也就是说,OEV2 电路具有减少截止-泄漏亮点和控制屏幕亮度的效果。

在图 117 中,一直将导通电压施加于栅极信号线 17B(EL 侧选择信号线)(这相应于在常规激励方法中 1/1 的占空比)。然而,用图 1 中的像素配置,当导通电压施加于 WR 侧选择信号线时,必须将截止电压施加于栅极信号线 17B(EL 侧选择信号线)。因此,当导通电压施加于栅极信号线 17a 时,截止电压施加于栅极信号线 17b。

具有 1/1 占空比的激励引起截止-泄漏亮点。这是因为晶体管 11b 因晶体管 11b 的高沟道间(SD)电压而泄漏。如在图 117 中例示的,如果在 1H 期间在预定的时段内 OEV2 保持高,则截止电压施加于栅极信号线 17b。因此,晶体管 11d 导通和截止建立图 115 中的状态。当晶体管 11d 截止时,减少晶体管 11b 的沟道间(SD)电压并且建立图 115(b)中的状态。这减少来自晶体管 11b 的泄漏并且或者消除或者大大地减少截止-泄漏亮点。

附带地,尽管已经参考图 117 陈述了每 1H 操作 OEV2 电路,但这不是限制性的。不用说,例如,可每 2H 或更长使晶体管 11d 导通和截止,如在图 118 中例示的。当然,可每 3H 或更长通过控制 OEV2 电路在预定的时段内使晶体管 11d 导通和截止一次。不用说,本发明也可应用于通过将截止电压施加于覆盖两个像素行的栅

极信号线 17b 一次选择两个像素行的情况(见图 24 等)。

图 119 示出一种情况, 其中导通电压和截止电压周期性地施加于栅极信号线 17b。导通电压和截止电压周期性地施加于栅极信号线 17b 而不是连续地施加导通电压。甚至在导通电压和截止电压施加于栅极信号线 17b 时, 如果导通电压继续施加某个时段或更长则截止-泄漏亮点可能出现。再一次, 通过操作 OEV2 电路, 截止电压以预定的时间间隔施加于栅极信号线 17b。因此, 周期性地使晶体管 11d 截止。这减少来自晶体管 11b 的泄漏并且或者消除或者大大地减少截止-泄漏亮点。

已经参考图 117、118 等陈述了通过在 1H 的开始或结束处将 OEV2 设置为高周期性地截止电压施加于栅极信号线 17b。然而, 本发明不限于此。例如, 如在图 120 中例示的, 截止电压可在 1H 的中间施加于栅极信号线 17b。

因而, 通过将截止电压施加于栅极信号线 17b, 有可能减少截止-泄漏亮点。然而, 如果施加于栅极信号线 17b 的截止电压太短, 则在减少截止-泄漏亮点方面没有效果。图 121 例示在截止电压或导通电压施加于栅极信号线 17b 的持续时间与截止-泄漏亮点的减少效果之间的关系。

截止-泄漏亮点出现在黑显示中。截止-泄漏亮点增加黑照度(通过用照度计测量显示面板的显示屏幕获得的照度)(导致发白的屏幕的过度的亮度)。图 121(a)示出施加于栅极信号线 17b 的电压波形。截止电压的施加持续时间由 C 表示并且施加截止电压的一个循环由 S 表示。附带地, 尽管这里假定循环 S 相应于 1H 的时段, 但这不是限制性的。

在图 121 中, 当 C/S 为 0.02 或更小时, 黑照度为高(存在许多截止-泄漏亮点), 但当 C/S 接近 0.02 时, 黑照度接近 0(没有截止-泄漏亮点)。如果 $1H=S=100$ 微秒, 则 $C/S=0.02$, 也就是说, C/S 变成 0.02 微秒。因而, 当 $1H=100$ 微秒时, 可以在大约等于 1H 的 2%甚至 1/1 的占空比的时段内通过将截止电压施加于栅极信号线 17b 来消除截止-泄漏亮点。

参考图 122, 当不使用按照本发明的激励方法时获得栅极信号线 17b(A)的信号波形。当通过基于按照本发明的激励方法操作 OEV2 电路施加导通电压和截止电压时获得栅极信号线 17b(B)的信号波形。

在上面的例子中, 在整个场(帧)时段上控制 OEV2 电路, 不使用占空比控制。然而, 本发明不限于此。可基于图象数据只在占空比为 1/1 时进行 OEV2 电路控制。可供替换地, 当某种条件—例如 1/1 的占空比—继续达某个时段时可进行 OEV2 电路控制。

已经通过分析示出最好当占空比在 $1/1$ 与 $1/2$ 之间(包括两者)时,且更可取地当占空比在 $1/1$ 与 $3/4$ 之间(包括两者)时,操作 OEV2 电路。同样最好,在 10 帧(场)的时段内占空比保持在 $1/1$ 和 $1/2$ 之间(包括两者)时进行 OEV2 电路控制。

而且,可以通过操作 OEV2 调节屏幕亮度。增加 OEV2 为高的持续时间,则减少屏幕亮度。减少 OEV2 为高的持续时间,则增加屏幕亮度。通过 OEV2 的操作调节(改变)屏幕亮度的方法是按照本发明的激励方法的主要特征。

在上面的例子中,通过将截止电压施加于栅极信号线 17b 来减少截止-泄漏亮点。然而,这只有在如在图 1 中的像素配置情况下像素是由 p 沟道晶体管组成时是可应用的。如果像素是由 n 沟道晶体管组成的,则导通电压施加于栅极信号线 17b。如上所述,本发明通过提供如在图 115 中例示的那样将比施加于电容器 19(点 B)的电压高的电压施加于点 A 而不是通过将导通电压和截止电压施加于栅极信号线 17b 的时段来减少截止-泄漏亮点。而且,通过提供减少保持晶体管 11b 的沟道间电压(SD 电压)的时段来减少截止-泄漏。

图 116 到 122 中的方法通过周期性地通过 OEV2 的操作将截止电压施加于栅极信号线 17b 而减少截止-泄漏亮点。然而,按照本发明的激励方法不限于此。可以以预定的时间间隔通过操作栅极激励电路 12b 而在不操作 OEV2 电路的情况下将截止电压施加于栅极信号线 17b。图 123 示出一个例子。

在图 123 中,以预定的时间间隔产生并扫描由一个像素行组成的非显示区域 52。用图 1 中的像素配置,非显示区域 52 和栅极信号线 17 不限于单一像素行并且可在产生非显示区域 52 中覆盖两个或多个像素行。

在图 123 中,非显示区域 52 如图 123(a)→123(b)→123(c)所示的那样移动。最好,非显示区域 52 在一场(一帧)中重复四次或多次,如在图 124 中例示的。

附带地,在图 123 与 124 的例子中,将截止电压施加于栅极信号线 17b 的时段不限于 1H。这个时段可比 1H 短,如由图 125 中的时段 E 作为例示。

上面的例子通过当导通电压继续在某个时段内施加于栅极信号线 17b(图 1 中的栅极信号线 17b)时在预定的时段内通过操作 OEV2 电路施加截止电压来防止截止-泄漏亮点。

作为在像素 16 设计中针对截止-泄漏亮点的措施,可以改进晶体管 11b 的截止特性。例如,这可以通过串联地放置多个晶体管 11b 来完成,如在图 150 中例示的。已经通过分析示出了最好串联地放置或形成三个或多个晶体管 11b。更可取地,串联地放置或形成五个或多个晶体管,如在图 150 中例示的。

附带地, 尽管已经通过引证图 1 中的像素配置描述了图 115 到 126 中的例子, 但这不是限制性的。参考图 115 等描述的激励方法防止来自电容器 19 的电荷的泄漏。因而, 可应用于包括如在图 1 中的电容器 19 和保持晶体管 11b 的任何像素配置。

例如, 图 38 中的像素配置也包括电容器 19 和保持晶体管 11d。因而, 按照本发明的激励方法的效果也可以用图 38 中的像素配置通过控制晶体管 11e 来实现。同样, 图 43 中的像素配置也包括电容器 19 和保持晶体管 11e。因而, 本发明的效果可以通过操作激励晶体管 11d 来实现。

图 51 中的像素配置还包括电容器 19a 和保持晶体管 11b。因而, 本发明的效果可以通过操作晶体管 11e 来实现。这同样应用于图 50 等。而且, 这同样应用于图 63 中的像素配置。图 63 中的像素配置也包括电容器 19 和保持晶体管 11b。因此, 通过操作开关 631 和通过 EL 元件 15 影响晶体管元件 11b, 有可能增强作为结果的保持效果。因而, 可以实现本发明的效果。

与图 1、38 等中的像素配置有关的问题是栅极信号线 17a 的幅度引起电容器 19 中的电荷的改变, 使得不可能获得预定的灰度。为了便于说明将引证图 1 中的像素配置给出描述。图 138 例示用图 1 中的像素配置在常规的电流编程情况中像素 16 的电位的变化。

参考图 138, 栅极信号线 17a(1) 表示像素(1)的栅极信号线 17a 的信号波形。栅极信号线 17a(2) 表示次于像素(1)的像素(2)的栅极信号线 17a 的信号波形。栅极信号线 17a(3) 表示次于像素(2)的像素(3)的栅极信号线 17a 的信号波形。源极信号线 18 表示施加于源极信号线的电压(电流)波形。像素电位例示像素(2)的电容器电位(激励晶体管 11a 的栅极端子 G 的电压波形)。以下面的顺序扫描栅极信号线 17a: (1) → (2) → (3) → (4) → (5) → ... (1) → (2) → ...。

用图 1 中的像素配置(尽管不限于图 1 中的像素配置), 在晶体管 11b 的栅极 G 与源极 S 端子之间产生寄生电容 1381。当栅极信号线 17a 从 V_{gh} (截止电压)改变到 V_{gl} (导通电压)或者从 V_{gl} 改变到 V_{gh} 时, 电压变化通过寄生电容 1381 传送到晶体管 11a 的栅极 G 端子(电容器 19 端子)。在激励晶体管 11a 的栅极端子处的电位变化引起编程到激励晶体管 11a 的电流值(电压值)偏离预定值。与预定值的偏离程度

取决于寄生电容 1381 与电容器 19 之间的电容比。随着寄生电容 1381 的电容的减少或者随着电容器 19 的电容的增加,与预定值的偏离程度减少。

在点 A 和 B 处像素电位的变化是值得注意的。在点 A,栅极信号线 17a(2)从 V_{gh} 改变到 V_{gl} 。在点 B,栅极信号线 17a(2)从 V_{gl} 改变到 V_{gh} (见图 138 中的像素配置)。

在点 A,随着栅极信号线 17a 的电位从 V_{gh} (截止电压)到 V_{gl} (导通电压)的改变,激励晶体管 11a 的栅极端子 G 处的电位下降。然而,由于晶体管 11b 和 11c 导通,因此源极信号线 18 的电位(电流)被写到像素 16 中并且使电容器 19 充电(放电)。在电容器 19 充电(放电)时,对激励晶体管 11a 编程以使预定的电流流过(像素电位变成等于电压 V_b)。由于像素设计使得在 1H 的时段内完成编程,因此激励晶体管 11a 在点 C 流过预定的电流。

在点 B,栅极信号线 17a 的电位从 V_{gl} (导通电压)改变到 V_{gh} (截止电压)。随着这个电压变化,激励晶体管 11a 的栅极端子 G 处的电位上升(像素电位变成等于电压 V_c)。当栅极信号线 17a 的电位改变为 V_{gh} (截止电压)时,晶体管 11b 和 11c 截止,将电容器 19 端子与源极信号线 18 断开,并因此保持电压 V_c 。

因而,尽管使编程电流流动的像素电位等于电压 V_b ,但实际上保持的像素电位等于电压 V_c 。因此,流过 EL 元件 15 的编程电流具有与所想要的值不同的值。

将参考图 139 描述解决这个问题的激励方法。然而,图 138 中的激励方法不一定提出问题。首先,将描述为此的原因。

关于激励晶体管 11a,栅极信号线 17a 的电位从 V_{gl} (导通电压)改变成 V_{gh} (截止电压)并且在一帧(一场)时段内保持这个状态。在栅极信号线 17a 从 V_{gl} (导通电压)改变成 V_{gh} (截止电压)时,激励晶体管 11a 的电位转移到阳极电压 V_{dd} 。

由于激励晶体管 11a 是 p 沟道晶体管,因此转移到阳极电压 V_{dd} 工作以防止电流流动。电流编程方法在黑显示期间具有小编程电流的问题,如在此先前描述的。为处理这个问题,本发明使用 N 倍脉冲激励等。然而,在图 18 中,像素电位最后被转移到并且被保持在黑色侧,使得有可能实现适当的黑显示。

本发明可以通过下列内容的协同作用来实现上面的效果:每个像素激励晶体管 11a 是 p 沟道晶体管,阳极电压比阴极电压高,当 WR 侧选择信号线(栅极信号线 17a)为低(V_{gl})时施加于源极信号线 18 的电流流过像素 16 的激励晶体管 11a,以及当 WR 侧选择信号线(栅极信号线 17a)为高(V_{gh})时将像素 16 与源极信号线 18 断开。因而,使用 p 沟道晶体管作为晶体管 11b 和 11c(见图 1)是重要的。而且,如

参考图 111 所述, 如果使用 p 沟道晶体管作为栅极激励电路 12 则增强协同作用。

而且, 对于适当的电流编程, 使用 p 沟道晶体管作为切断到 EL 元件 15 的通路的晶体管 11d 是重要的。而且, 通过在某个时段(至少 2H)内由 N 倍脉冲激励将开关晶体管 11d 的栅极端子 G 保持高(V_{gh})的事实来进一步增强协同作用, 因为减少了来自晶体管 11b 的泄漏而以相对高的电压保持激励晶体管 11a 的漏极端子 D。因而, 图 1 中的配置与图 138 等中的系统的结合是本发明的配置特征。

接着, 将描述图 139 中的激励方法。附带地, 如在此先前描述的, 在栅极激励电路 12a 的输出级中形成 OEV1 电路(见图 116 等), 并且当高电平信号施加于 OEV1 电路时将 V_{gh} 电压施加于栅极信号线 17a。通过施加 V_{gh} 电压, 晶体管 11b 和 11c 截止(在图 1 等中的像素配置的情况中)。

每 1H 施加较高电压一次的 OEV1 电路, 将 V_{gh} (截止电压)输出到栅极信号线 17a。然而, 非选择的栅极信号线 17a 没有经历输出变化, 因为从开始起没有将截止电压(V_{gh})施加于它们 17a。在施加了导通电压(V_{gl})的选择的栅极信号线 17a 的情况中, 通过将较高电压施加于 OEV1 电路插入 V_{gh} (截止电压)时段。

在较高的电压施加于 OEV1 电路时, 截止电压(V_{gh})施加于所有栅极信号线 17a。源极激励电路 14 从源极信号线吸收编程电流(在图 1 中的像素配置的情况中)并通过选择的像素 16 的阳极端子 Vdd、激励晶体管 11a 和开关晶体管 11c 将编程电流提供给源极信号线 18。因而, 如果在源极激励电路 14 正在吸收编程电流的同时所有栅极信号线 17a 都截止, 则不再存在编程电流的供应线。因此, 源极激励电路 14 从源极信号线 18 的寄生电容吸收电荷并且源极信号线 18 的电位随着时间下降。

与图 138 中的激励方法有关的问题是, 当栅极信号线 17a 从通改变到断时, 其电压由于寄生电容 1381 而穿透到电容器 19(穿透电压), 并被保持在比预定电压高的电平上。

有可能通过控制 OEV1 电路降低源极信号线 18 的电位来在电容器 19 中保持大约等于预定电压的电压, 从而补偿因寄生电容 1381 引起的穿透电压。图 139 中的激励方法基于这个原理。

如可以从图 139 看到的, 通过控制 OEV1 电路, 在将选择电压(导通电压: V_{gl})施加于栅极信号线 17a 的时段(1H)内, 插入施加截止电压的时段 t_1 (t_1 相应于将较高的电压施加于 OEV1 电路的时段)。时段 t_1 称为栅极开路时段。栅极开路时段结束得比 1H 的结束早 t_2 的时段。而且, 栅极开路时段比 1H 的开始晚 t_3 的时段开始。

因而, 1H 的时段= $t_3+t_1+t_2$ 。

参考图 139, 栅极信号线 17a(1) 表示像素(1)的栅极信号线 17a 的电压波形。栅极信号线 17a(2) 表示次于像素(1)的像素(2)的栅极信号线 17a 的电压波形。栅极信号线 17a(3) 表示次于像素(2)的像素(3)的栅极信号线 17a 的电压波形。源极信号线 18 表示施加于源极信号线的电压(电流)波形。像素电位例示像素(3)的电容器电位(激励晶体管 11a 的栅极端子 G 的电压波形)。以下面的顺序扫描栅极信号线 17a: (1) → (2) → (3) → (4) → (5) → ... (1) → (2) → ...。

将假定像素电位是像素(3)的电位并引证图 1 中的像素配置来给出描述。在第 1H 和第 2H 中, 像素电位(3)保持来自先前场(帧)的电位。在第 3H 中, 导通电压(V_{gl})施加于栅极信号线 17a(3), 并且像素行(3)的晶体管 11b 和 11c 导通。

在图 139 中的点 A, 随着栅极信号线 17a 从 V_{gh} (截止电压)到 V_{gl} (导通电压)的变化, 激励晶体管 11a 的栅极端子的电位下降。然而, 由于晶体管 11b 和 11c 导通, 源极信号线 18 的电位被写到像素 16 中并且对电容器 19 充电(放电)。在对电容器 19 充电(放电)时, 对激励晶体管 11a 编程以流过预定的电流(像素电位变成等于电压 V_b)。由于像素设计使得在 1H 的时段内完成编程, 因此激励晶体管 11a 在点 C 流过预定的电流。

在点 B, 完成将编程电流写到像素并且像素电位变成等于电压 V_a (假定电压 V_a 是目标电压。见图 142(a))。在点 C, 栅极信号线 17a 的电位从 V_{gl} (导通电压)改变到 V_{gh} (截止电压)。随着这个电压的变化, 激励晶体管 11a 的栅极端子的电位上升(像素电位(3)因穿透电压而变成等于电压 V_d)。当栅极信号线 17a 的电位改变为 V_{gh} (截止电压)时, 晶体管 11b 和 11c 截止, 将电容器 19 与源极信号线 18 断开, 并且因此在栅极开路时段 t_1 内将像素电位保持在电压 V_d 。

在栅极开路时段 t_1 期间, 源极信号线 18 的电位下降, 因为源极激励电路 14 继续吸收编程电流并且在时段 t_1 过去之后, 它变成等于电压 V_c , 如在源极信号线电位之下所示(见图 142(b))。接着, 在时段 t_2 期间, 导通电压再次施加于栅极信号线 17a(3), 并且晶体管 11b 和 11c 导通。在晶体管 11b 和 11c 导通时, 源极信号线 18 的电位被写到像素的电容器 19 中。因此, 像素电位(3)变成等于电压 V_c 。在时段 t_2 中, 再次进入电流编程模式并且像素电位(3)改变为 V_b 。然而, 时段 t_2 短, 只够电压编程, 并因而从电压 V_c 到电压 V_b 的改变量是微小的(设置时段 t_2 使得改变量将是微小的。已经通过分析示出了时段 t_2 应当设置在 0.5 与 5 微秒之间(包括两者))。另一方面, 将时段 t_1 设置在 0.5 与 10 微秒之间(包括两者)是适

合的。

在点 E, 栅极信号线 17a(3) 的电位从 V_{gl} (导通电压) 改变到 V_{gh} (截止电压)。随着这个电压的变化, 激励晶体管 11a 的栅极端子的电位上升 (像素电位变成等于电压 V_a)。当栅极信号线 17a 的电位改变为 V_{gh} (截止电压) 时, 晶体管 11b 和 11c 截止, 将电容器 19 端子与源极信号线 18 断开, 并且因此保持电压 V_a 。因而, 使编程电流流动的像素电位 (3) 被保持在电压 V_a (这意味着已经补偿了穿透电压)。

图 139 中的激励方法特征在于, 它可以按照视频信号数据 (编程电流) 调节补偿穿透电压的量。穿透电压的幅度实质上取决于 V_{gh} 与 V_{gl} 之间的电位差、寄生电容 1381 和电容器 19 的电容 (尽管因激励晶体管 11a 的栅极端子电压而存在某些差异)。因此, 穿透电压的幅度是固定值。如果将较高的电压施加于 OEV1 电路的持续时间也是不变的, 则当编程电流是想要用于黑显示时, 由源极激励电路 14 吸收的电流小。因而, 当写到像素中的图象数据是想要用于黑显示时, 源极信号线 18 中的电位下降也小。当编程电流是想要用于白显示时, 由源极激励电路 14 吸收的电流大。因而, 当写到像素中的图象数据是想要用于白显示时, 源极信号线 18 中的电位下降大。

另一方面, 由栅极信号线 17a 引起的穿透电压是固定值。因而, 当写到像素中的编程电流携带黑显示数据时, 通过控制 OEV1 电路只为穿透电压进行小量的补偿。由栅极信号线 17a 引起的穿透电压变成主要的。这提供更完全的黑显示。即使穿透电压引起与预定值的大偏离, 在以低发光度系数为特性的黑显示中也没有问题。

当写到像素中的编程电流携带白显示数据时, 通过控制 OEV1 电路为穿透电压进行大量的补偿。这是因为当 OEV1 电路为高时源极信号线 18 的电位在短时间内下降。因而, 通过控制 OEV1 电路为高的持续时间使得通过控制 OEV1 电路引起的电压下降和由栅极信号线 17a 引起的穿透电压将在幅度上相等, 有可能完全消除穿透电压的作用作用。因此, 在白显示中, 可以完全补偿穿透电压。对于以高发光度系数为特性的白显示, 抵偿穿透电压的激励方法工作良好。

因而, 按照本发明的激励方法可以按照图象显示数据调节对穿透电压的补偿量。

附带地, 可以按照图象显示数据改变 OEV1 电路为高的持续时间。例如, 一种可能的方法包括, 总计图象显示数据, 根据总计确定屏幕亮度, 并基于所确定的屏幕亮度控制 OEV1 电路为高的持续时间。

附带地, 如果使栅极开路时段 t_1 和时段 t_2 为可调节的, 则可以改变对穿透电压的补偿量。这使得有可能按照面板的特性优化对穿透电压的补偿量。然而, 不必精确地确定时段 t_2 。

尽管已经在图 139 的例子中陈述了当通过控制 OEV1 电路选择栅极信号线 17a 时提供栅极开路时段 t_1 。然而, 本发明不限于此。也有可能对于每个水平扫描周期或每个像素行确定是否提供栅极开路时段 t_1 进行激励。

例如, 一种可能的激励方法包括当像素行的图象数据几乎完全由黑显示数据组成时不提供栅极开路时段, 当像素行的图象数据几乎完全由白显示数据组成时提供栅极开路时段, 并且当像素行的图象数据完全由白显示数据组成时提供比平常更长的栅极开路时段。

图 140 是说明图, 例示按照本发明的激励方法。在第 1H 和第 5H 中不提供栅极开路时段。在第 2H 和第 4H 中提供栅极开路时段, 并因此在源极信号线 18 中存在电位下降。

在栅极开路时段 t_1 (图 141(a) 中的 B) 与电流编程时段 (图 141(a) 中) 之间存在相关性。在图 141(b) 的曲线图中, 垂直轴表示与预定亮度的差 (%)。然而, 以绝对项表示数字。与预定亮度的差是目标亮度与在电流编程期间受穿透电压等影响的实际亮度之间的按百分比 (%) 的差。如可以从图 141(b) 中看到的, 当 B/A 为 0.02 或者更大 (其中 $B=t_1$, $A=1H$, 以及 $C=2$ 微秒) 时, 误差几乎达到最小值。因此, 最好, B/A 为 0.02 或更大。然而, 如果 B 太大, 则减少电流编程, 导致不足的写。因而, 最好 B/A 不大于 0.3。

通过在 B/A 的模式之间切换, 有可能调节面板穿透电压的作用 (其中 B 是 OEV1 电路为高的持续时间, 也就是说, 选择的栅极信号线 17a 为截止的持续时间而 A 为 $1H$ (一个水平扫描周期))。最好, 按照灰度改变 B/A (见图 145)。通常, 最好减少用于低灰度 (黑显示=灰度 1, 2, 3, ...) 的 B/A 并且增加用于高灰度 (白显示=灰度 62, 63, 64, ...) 的 B/A 。最好, 按照图象场景、内容等提供大约四个 B/A 模式以在它们之间切换。

图 145 示出 MODE1 (模式 1), MODE2 (模式 2), MODE3 (模式 3) 和 MODE4 (模式 4)。MODE1 (模式 1) 相应于 $B=0$ (即, OEV1 电路保持低并且选择的栅极信号线 17a 保持截止)。MODE2 (模式 2) 相应于在低灰度侧的 $B=0$ (即, OEV1 电路保持低并且选择的栅极信号线 17a 保持导通) 并且在高灰度侧 $B/A=0.05H$ 。MODE3 (模式 3) 相应于在所有灰度上 $B/A=0.05$ 。MODE4 (模式 4) 是按照灰度改变 B/A 值的模式。

而且,通过按照每个像素行中的图象数据的平均灰度电平选择 B 值可切换模式。而且,可在某个灰度之上改变 OEV1 控制。也有可能某个灰度电平以下停止使用 OEV1。

上面的例子包括控制栅极激励电路 12 的 OEV1 电路,从而改变源极信号线 18 的电位,并从而处理穿透电压等的效果。图 143 示出如何从外面将方波施加于源极信号线 18 以处理穿透电压等的效果。

在图 143 中,电容器激励器 1431 产生方波(称为源极耦合信号。见图 144。),通过耦合电容 1434 的耦合将它施加到源极信号线 18。每个耦合电容 1434 的一端连接到电容器信号线 1433。方波施加于电容器信号线 1433。源极耦合信号同步于水平同步信号而施加于源极信号线。

为了便于说明,将通过集中于像素电位(2)来给出描述。在第 3H 中,导通电压施加于栅极信号线 17a(2)。在施加导通电压时,像素(2)的晶体管 11b 和 11c 导通并且施加于源极信号线 18 的电流被施加于激励晶体管 11a(点 A)。在点 B,施加于电容器信号线 1433 的源极耦合信号从 V_{s1} 改变到 V_{sh} 。

因此,源极耦合信号耦合(穿透)到源极信号线 18,引起像素电位(2)跳到电压 V_a 。然而,通过在短时间时段中由编程电流抵偿这个跳跃并且像素电位(2)最后在点 C 达到目标电位 V_b 。

在点 C,施加于电容器信号线 1433 的源极耦合信号从 V_{sh} 改变到 V_{s1} 。因此,源极耦合信号耦合(穿透)到源极信号线 18,引起像素电位(2)下降到电压 V_c 。在点 C,由于导通电压施加于栅极信号线 17a(2),因此电压 V_c 是由编程电流改变的。然而,如果在点 C 与点 D 之间的时间短,则电压 V_c 改变很小。

在点 D,由于施加于栅极信号线 17a(2)的电压从导通电压改变到截止电压,因此像素(2)电位因穿透电压而转移到电压 V_b 。因此,在像素 16 中保持目标电压 V_b 。因而,通过将源极耦合信号耦合到源极信号线 18,有可能补偿穿透电压。不用说,通过改变源极耦合信号的幅度,有可能调节穿透电压的补偿比例。

上面图 139 示出如何通过 OEV1 改变源极信号线 18 的电位。然而,源极信号线 18 的电位也可以使用源极激励电路 14 侧来改变。如在图 147 中例示的,源极激励电路 14 具有在连接到源极信号线 18 的端子 1471 与电流输出电路 1461(见图 146)之间形成或放置的模拟开关 752。同样在源极激励电路 14 中产生寄生电容 1472。

在开关 752 闭合时,编程电流 I_w 流到电流输出电路 1461 中,如在图 147(a)中例示的。当开关 752 开路(见图 147(b))时,作为恒流电路的电流输出电路 1461

连续地吸收编程电流 I_w 。因此,吸收寄生电容 1472 中的电荷,降低内部线 1473 的电位。在此状态中,如果接通开关 752(见图 147(c)),则编程电流 I_w 分流到寄生电容 1472 以对它和电流输出电路充电。这降低源极信号线 18 的电位。如果在源极信号线 18 中电位下降的情况应用于图 139 中点 C 到点 D 处的情况,则源极信号线 18 的降低的电位可以被写到像素 16 中,如图 139 的情况。

上面图 143 示出通过电容器信号线 1433 将信号施加于源极信号线 18 以补偿穿透电压的配置。图 151 示出在每个像素行中补偿穿透电压的配置。

在图 151 中,电容器 19 的一端连接到激励晶体管 11a 并且另一端连接到公共信号线 1511。公共信号线 1511 是由一个像素行共享的信号线。公共信号线 1511 连接到公共激励电路 1512。如在图 152 中例示的,公共激励电路 1512 输出方波信号并且将它施加于每条公共信号线 1511。这种配置的其它部分与图 1 中所示的相同,并因而将省略其描述。

参考图 152,栅极信号线 17a(1)表示像素(1)的栅极信号线 17a 的电压波形。栅极信号线 17a(2)表示次于像素(1)的像素(2)的栅极信号线 17a 的电压波形。栅极信号线 17a(3)表示次于像素(2)的像素(3)的栅极信号线 17a 的电压波形。

公共信号线(1)表示像素(1)的公共信号线 1511 的电压波形。同样,公共信号线(2)表示像素(2)的公共信号线 1511 的电压波形,而公共信号线(3)表示像素(3)的公共信号线 1511 的电压波形。

源极信号线 18 表示施加于源极信号线的电压(电流)波形。像素电位(2)例示像素(2)的电容器电位(激励晶体管 11a 的栅极端子 G 的电压波形)。以下面的顺序扫描栅极信号线 17a: (1)→(2)→(3)→(4)→(5)→... (1)→(2)→...。还以下面的顺序扫描公共信号线 1511: (1)→(2)→(3)→(4)→(5)→... (1)→(2)→...。为了便于说明,将集中于像素(2)的像素电位(激励晶体管 11a 的栅极端子 G 的电位)给出描述。首先,在像素 16 中保持所有场的图象数据。

在点 A,随着栅极信号线 17a 的电位从 V_{gh} (截止电压)改变到 V_{gl} (导通电压),激励晶体管 11a 的栅极端子 G 处的电位下降($V_a \rightarrow V_c$)。由于晶体管 11b 和 11c 导通,源极信号线 18 的电位(电流)被写到像素 16 并且电容器 19 开始充电(放电)。附带地,公共信号线 1511 的电位假定在 1H 开始时为 V_{c1} ($V_{c1} < V_{ch}$)。

在从 1H 开始的 T_a 时段之后,公共信号线 1511 的电位从 V_{c1} 改变到 V_{ch} (见图 152 中的点 B)。然而,不用说,上面的操作可在 1H 开始时进行。公共信号线 1511 的电位的变化引起电容器 19 的电位(像素电位(2))转移到的电压 V_e 。由于晶体管

11b 和 11c 导通,源极信号线 18 的电位(电流)被写到像素 16 中,电容器 19 充电(放电),并且在 1H 结束时在点 C 处,目标电压 V_b 被写到像素 16 中。附带地,时间 T_a 可以是 0 秒。(在 1H 的开始时)。最好,将时间 T_a 设置在 0 与 1H 的 $1/5$ (包括两者)之间。这是因为延长时间 T_a 则减少电流编程时段本身。

在点 C,栅极信号线 17a 的电位从 V_{gl} (导通电压)改变到 V_{gh} (截止电压)。这个电压的变化用作穿透电压并且通过寄生电容 1381 改变像素电位(2)。随着电位中的这个变化,像素电位(2)变成等于电压 V_d 。在点 C,当栅极信号线 17a 的电位改变到 V_{gh} (截止电压)时,晶体管 11b 和 11c 截止,将电容器 19 端子与源极信号线 18 断开,并且因此保持电压 V_d 。

在从完成 1H(像素(2)的选择时段)起经过 T_b 之后,公共信号线 1511 的电位从 V_{ch} 改变到 V_{cl} (见图 152 中的点 D)。公共信号线 1511 的电位的改变引起电容器 19 的电位(像素电位(2))转移到目标电压 V_b 。通过上面的操作,电容器 19 保持电压 V_b 因此基于图象数据的预定电流流过激励晶体管 11a。

如可以从上面的操作看到的,由寄生电容 1318 等引起的穿透电压是通过将一个信号施加于公共信号线 1511 来补偿的。这种补偿允许像素 16 的准确电流编程。附带地,已经陈述了公共信号线 1511 的电位在从完成 1H 起经过 T_b 之后从 V_{ch} 改变到 V_{cl} 。然而, T_b 可以是 0 秒。(紧接在 1H 的结束之后)或 1H 或更长。

这样,按照本发明的激励方法在像素选择时段内将公共信号线的电位从 V_{cl} 改变到 V_{ch} (如果在该选择时段之前改变电位,则没有问题,因为在该选择时段内进行电流编程)。因而,可以在完成给定像素的电流编程之前,将公共信号线的电位从 V_{cl} 改变到 V_{ch} 。在像素选择时段之后(或者紧接着该选择时段的结束之后),激励方法将公共信号线的电位从 V_{ch} 改变到 V_{cl} 。

附带地,公共信号线 1511 的幅度(V_{ch} 和 V_{cl})配置为可由电压发生器电路(未示出)的调整器改变。公共激励电路 1512 的配置和操作与栅极激励电路 12 的配置和操作相同或相似,因而将省略其描述。而且,操作的其它部分与图 139 中所示的相同,并因而将省略其描述。

上面图 151 和 152 示出通过操作公共信号线补偿穿透电压的系统。图 153 示出通过操作像素的前级中的栅极信号线 17a 而不使用栅极激励电路 1512 来补偿穿透电压的配置。

在图 153 中,电容器 19 的一端连接到激励晶体管 11a 并且另一端连接到前级(上一次选择的像素)中的栅极信号线 17a。在电容器 19 的一端的电极是栅极信号

线 17a。配置的其它部分与图 1、151 等中所示的相同。

参考图 154, 栅极信号线 17a(1) 表示像素(1)的栅极信号线 17a 的电压波形。栅极信号线 17a(2) 表示次于像素(1)的像素(2)的栅极信号线 17a 的电压波形。栅极信号线 17a(3) 表示次于像素(2)的像素(3)的栅极信号线 17a 的电压波形。

源极信号线 18 表示施加于源极信号线的电压(电流)波形。像素电位(2)例示像素(2)的电容器电位(激励晶体管 11a 的栅极端子 G 的电压波形)。以下面的顺序扫描栅极信号线 17a: (1) → (2) → (3) → (4) → (5) → ... (1) → (2) → ...。

为了便于说明, 将集中于像素(2)的像素电位(激励晶体管 11a 的栅极端子 G 的电位)给出描述。首先, 在像素 16 中保持所有场的图象数据。在图 153 的例子中, 栅极激励电路 12a 施加一个导通电压(V_{gl})和两个截止电压(V_{gh2} 和 V_{gh1})于栅极信号线 17a。假定截止电压 $V_{gh2} >$ 截止电压 V_{gh1} , 满足下列条件: $0.02(V) < V_{gh2} - V_{gh1} < 0.4(V)$ 。

在点 A, 随着前级中的栅极信号线 17a(1) 的电位从 V_{gh1} (截止电压) 到 V_{gl} (导通电压) 的变化, 像素(2)的电容器 19 的电位改变(像素电位从 V_e 改变到 V_d)。因此, 激励晶体管 11a 的栅极端子 G 的电位下降。

在点 B, 随着像素(2)的栅极信号线 17a 的电位从 V_{gh1} (截止电压) 到 V_{gl} (导通电压) 的变化, 像素电位改变。由于晶体管 11b 和 11c 导通, 源极信号线 18 的电位(电流)被写到像素 16 中并且电容器 19 开始充电(放电)。在 1H 的选择时段内, 达到目标电压 V_b 。通过上面的操作, 设置电容器 19 使得基于图象数据的预定的电流流过激励晶体管 11a。

在点 C, 栅极信号线 17a(2) 的电位从 V_{gl} (导通电压) 改变到 V_{gh2} (截止电压)。这个电压的变化用作穿透电压并且通过寄生电容 1381 改变像素电位(2)。随着电位的这个变化, 像素电位(2)变成等于电压 V_c 。在点 C, 当栅极信号线 17a 的电位改变为 V_{gh} (截止电压) 时, 晶体管 11b 和 11c 截止, 将电容器 19 端子与源极信号线 18 断开, 并且因此保持电压 V_c 。

在从完成 1H(像素(2)的选择时段)起经过 1H 之后, 栅极信号线 17a2 的电位从 V_{gh2} 改变到 V_{gh1} (见图 152 中的点 D)。栅极信号线 17a(2) 的电位的变化引起电容器 19 的电位(像素电位(2))转移到目标电压 V_b 。通过上面的操作, 电容器 19 保持电压 V_b 因此基于图象数据的预定电流流过激励晶体管 11a。

如可以从上面的操作看到的, 由寄生电容 1381 等引起的穿透电压是通过将三个电压(V_{gh1} , V_{gh2} 和 V_{gl})施加于栅极信号线 17a 来补偿的。这种补偿允许像素

16 的准确电流编程。附带地, 尽管已经陈述了在 1H 过去之后(图 154 中的点 D)栅极信号线 17a2 的电位从 V_{gh2} 改变到 V_{gh1} , 但这不是限制性的。例如, 在 1H 内时间 T_a 过去之后可改变电位(见图 155 中的点 D)。可供替换地, 在 1H 或更长时间过去之后可改变它。

尽管在图 153 中, 使用前级中的栅极信号线 17a 作为后级中的电容器 19 的端子电极, 但本发明不限于此。如在图 156 中例示的, 可使用在前级之前一级中的栅极信号线 17a 作为电容器 19 的电极。在图 157 中示出这种情况的时序图。

在点 A, 随着在前级之前一级中的栅极信号线 17a(1) 的电位从 V_{gh1} (截止电压) 到 V_{gl} (导通电压) 的变化, 像素(3) 的电容器 19 的电位改变(像素电位从 V_a 改变到 V_e)。因此, 激励晶体管 11a 的栅极端子 G 处的电位下降。

在点 B, 随着在前级之前一级中的栅极信号线 17a(1) 的电位从 V_{gl} (导通电压) 到 V_{gh2} (截止电压) 的变化, 像素(3) 的电容器 19 的电位改变(像素电位从 V_e 改变到 V_a)。因此, 激励晶体管 11a 的栅极端子 G 处的电位上升。

在点 C, 随着栅极信号线 17a(3) 的电位从 V_{gh1} (截止电压) 到 V_{gl} (导通电压) 的变化, 像素(3) 的电容器 19 的电位改变。由于晶体管 11b 和 11c 导通, 因此源极信号线 18 的电位(电流)被写到像素 16 中并且电容器 19 开始充电(放电)。在 1H 的选择时段内, 达到目标电压 V_c 。

通过上面的操作, 设置电容器 19 使得基于图象数据的预定电流流过激励晶体管 11a。

在点 D, 栅极信号线 17a(3) 的电位从 V_{gl} (导通电压) 改变到 V_{gh2} (截止电压)。这个电压的变化用作穿透电压并且通过寄生电容 1381 改变像素电位(3)。随着电位的这个变化, 像素电位(3) 变成等于电压 V_b 。在点 C, 当栅极信号线 17a 的电位改变为 V_{gh} (截止电压) 时, 晶体管 11b 和 11c 截止, 将电容器 19 端子与源极信号线 18 断开, 并且因此保持电压 V_b 。

在从完成 1H(像素(3) 的选择时段)起的 1H 过去之后, 栅极信号线 17a(3) 的电位从 V_{gh2} 改变到 V_{gh1} (见图 157 中的点 D)。随着栅极信号线 17a(3) 的电位的变化, 电容器 19 的电位(像素电位(3)) 转移到目标电压 V_c 。通过上面的操作, 电容器 19 保持电压 V_c , 因此基于图象数据的预定电流流过激励晶体管 11a。

如可以从上面的操作看到的, 由寄生电容 1381 等引起的穿透电压是通过将三个电压(V_{gh1} , V_{gh2} 和 V_{gl}) 施加于栅极信号线 17a 来补偿的。这个补偿允许像素 16 的准确电流编程。

上面的例子通过激励系统的改进或发明而补偿穿透电压的作用。穿透电压也可以使用像素 16 配置来抑制。在图 148 中,使用 p 沟道晶体管 11bp 和 n 沟道晶体管 11bn 代替图 1 中的 p 沟道开关晶体管 11b。它们构成模拟开关。放置反相器 1481 以使 p 沟道晶体管 11bp 和 n 沟道晶体管 11bn 同时导通。

在晶体管 11b 是由 p 沟道晶体管和 n 沟道晶体管组成时,如在图 148 中例示的,由栅极信号线 17a 施加于两个晶体管的电压彼此抵消。这使得有可能大大减少因穿透电压引起的电位转移。不用说,如图 149 中例示的,如果晶体管 11bn 等用二极管来配置,也可以实现这种效果。

因而,通过使用图 148、149 等中所示的像素配置,有可能补偿穿透电压的作用。而且,当结合参考图 139 等描述的方法使用这种方法时,有可能因协同作用而补偿穿透电压并且实现一致的图象显示。

已经集中于栅极信号线 17a(WR 侧选择信号线)描述了上面的例子。现在,将另外描述栅极信号线 17b(EL 侧选择信号线)的激励方法。栅极信号线 17b(EL 侧选择信号线)是控制流过 EL 元件 15 的电流的信号线。然而,在图 63 中,流过 EL 元件 15 的电流是通过接通和断开开关 631 来控制的。因而,另外在下面描述的栅极信号线 17b(EL 侧选择信号线)的控制方法可以重新陈述为控制电流流过 EL 元件 15 的时序或时间的方法。为了便于说明,将在下面的描述中引证栅极信号线 17b(EL 侧选择信号线)作为一个例子。不用说,下面描述的内容应用于按照本发明的所有激励系统。

已经参考图 15、18、21 等陈述了每个水平扫描周期(1H)栅极信号线 17b(EL 侧选择信号线)施加导通电压(V_{gl})和截止电压(V_{gh})。然而,在恒定电流的情况下,EL 元件 15 的发光量与电流的持续时间成正比。因而,持续时间不限于 1H。

图 158 示出 1/4-负载激励。每 4H 将导通电压施加于栅极信号线 17a(EL 侧选择信号线)并且同步于水平同步信号(HD)扫描施加了导通电压的位置。因而,导电时段的单位长度是 1H。

然而,本发明不限于此。导电时段的持续时间可以小于 1H(图 161 中的 1/2H),如在图 161 中所示,或者它可以等于或小于 1H。简言之,导电时段的单位长度不限于 1H 并且可以容易地使用在栅极激励电路 12b(控制栅极信号线 17b 的电路)的输出级中形成的 OEV2 电路来产生 1H 以外的单位长度。OEV2 电路与先前描述的 OEV1 电路相似,并因而将省略其描述。

在图 159 中,栅极信号线 17b(EL 侧选择信号线)的栅极信号线 17b 的导电时

段不具有 1H 的单位长度。在奇数像素行中在比 1H 稍短的时间内将导通电压施加于栅极信号线 17b(EL 侧选择信号线)。在偶数像素行中在非常短的时段内将导通电压施加于栅极信号线 17b(EL 侧选择信号线)。在奇数像素行中将导通电压施加于栅极信号线 17b(EL 侧选择信号线)的持续时间 T1 加上在偶数像素行中将导通电压施加于栅极信号线 17b(EL 侧选择信号线)的持续时间 T2 被设计为 1H。图 159 示出第一场的状态。

在跟随着第一场的第二场中,在偶数像素行中在比 1H 稍短的时间内将导通电压施加于栅极信号线 17b(EL 侧选择信号线)。在奇数像素行中在非常短的时段内将导通电压施加于栅极信号线 17b(EL 侧选择信号线)。在偶数像素行中将导通电压施加于栅极信号线 17b(EL 侧选择信号线)的持续时间 T1 加上在奇数像素行中将导通电压施加于栅极信号线 17b(EL 侧选择信号线)的持续时间 T2 被设计为 1H。

在多个像素行中导通电压施加于栅极信号线 17b 的总计持续时间可设计为常数。可供替换地,每个场的每个像素行中的 EL 元件 15 的发光时间可设计为常数。

图 160 示出栅极信号线 17b(EL 侧选择信号线)的导电时段为 1.5H 的情况。在点 A 处栅极信号线 17b 的上升和下降被设计为重叠的。栅极信号线 17b(EL 侧选择信号线)和源极信号线 18 相耦合。因而,栅极信号线 17b(EL 侧选择信号线)的波形的任何变化穿透到源极信号线 18。因此,源极信号线 18 的任何电位波动降低电流(电压)编程的准确性,使激励晶体管 11a 的特性的不规则性出现在显示中。

参考图 160,在点 A,施加于栅极信号线 17B(EL 侧选择信号线)(1)的电压从导通电压(V_{gl})改变到截止电压(V_{gh})。施加于栅极信号线 17B(EL 侧选择信号线)(2)的电压从截止电压(V_{gh})改变到导通电压(V_{gl})。因而,在点 A,栅极信号线 17B(EL 侧选择信号线)的信号波形和栅极信号线 17B(EL 侧选择信号线)的信号波形彼此抵偿。因此,即使栅极信号线 17B(EL 侧选择信号线)和源极信号线 18 相耦合,栅极信号线 17b(EL 侧选择信号线)的波形也不穿透源极信号线 18。这提高电流(电压)编程的准确性,产生一致的图象显示。

附带地,在图 160 的例子中,导电时段是 1.5H。然而,本发明不限于此。不用说,施加导通电压的持续时间可以是 1H 或更少,如在图 162 中例示的。

通过调节将导通电压施加于栅极信号线 17B(EL 侧选择信号线)的持续时间,有可能线性地调节显示屏幕 50 的亮度。这可以通过控制 OEV2 电路而容易地完成。例如,参考图 163,在图 163(b)中的显示亮度比图 163(a)中的低。而且,图 163(c)中的显示亮度比图 163(b)中的低。

如在图 164 中所示,可在 1H 的时段中施加多组导通电压和截止电压。图 164(a) 示出施加六组的例子。图 164(b) 示出施加三组的例子。图 164(c) 示出施加一组的例子。在图 164 中,图 164(b) 中的显示亮度比图 164(a) 中的低。图 164(c) 中的显示亮度比图 164(b) 中的低。因而,通过控制导电时段的数量,可以容易地调节(控制)显示亮度。

而且,有可能允许从不同的激励方法中选择:如在图 98(a) 中例示的那样用于规则地控制非显示区域 52 和显示区域 53 的激励方法,如在图 98(c) 中例示的那样用于随机地控制非显示区域 52 和显示区域 53 的激励方法,以及如在图 98(b) 中例示的那样用于每隔一个帧(场)重复非显示区域 52 和显示区域 53 的激励方法。也有可能在用户控制下或者按照图象数据在图 98(a)、98(b) 和 98(c) 的模式之间切换。

图 184 是方框图,示出按照本发明的一个例子的电流激励的源极激励 IC(电路)14。图 184 示出包括三级电流源(1841, 1842, 1843)的多级电流镜像电路。

在图 184 中,第一级中的电流源 1841 的电流值由电流镜像电路复制到第二级中的 N 个电流源 1842(其中 N 是任意整数)。第二级中的电流源 1842 的电流值由电流镜像电路复制到第三级中的 M 个电流源 1843(其中 M 是任意整数)。因此,这种配置使第一级电流源 1841 的电流值被复制到 $N \times M$ 的第三级电流源 1843。

例如,当用一个源极激励 IC 14 激励源极信号线 18 时,存在 176 个输出(因为源极信号线要求总计用于 R、G 和 B 的 176 个输出)。这里假定 $N=16$ 和 $M=11$ 。因而, $16 \times 11=176$ 并且可以覆盖 176 个输出。这样,通过对于 N 或 M 使用 8 或 16 的倍数,布线和设计激励 IC 的电流源变得很容易。

使用按照本发明的多级电流镜像电路的电流激励的源极激励 IC(电路)14 可以吸收晶体管特性的变化,因为它在中间具有第二级电流源 1842,使用电流镜像电路代替直接将第一级电流源 1841 的电流值复制到 $N \times M$ 个第三级电流源 1843。

具体地说,本发明的特征在于,第一级电流镜像电路(电流源 1841)和第二级电流镜像电路(电流源 1842)彼此放置得很近。如果第一级电流源 1841 与第三级电流源 1843 相连接(即,在两级电流镜像电路的情况中),则连接到第一级电流源的第三级电流源 1843 数量很大,使得不可能将第一级电流源 1841 与第三级电流源 1843 彼此靠近地放置。

按照本发明的源极激励电路 14 将第一级电流镜像电路(电流源 1841)的电流值复制到第二级电流镜像电路(电流源 1842),并且将第二级电流镜像电路(电流源 1842)的电流值复制到第三级电流镜像电路(电流源 1842)。用这种配置,连接到第

一级电流镜像电路(电流源 1841)的第二级电流镜像电路(电流源 1842)数量较少。因而,第一级电流镜像电路(电流源 1841)和第二级电流镜像电路(电流源 1842)可以彼此接近地放置。

如果组成电流镜像电路的晶体管可以彼此接近地放置,则当然减少晶体管的变化,并且也减少电流值的变化。连接到第二级电流镜像电路(电流源 1842)的第三级电流镜像电路(电流源 1843)的数量也减少。因此,第二级电流镜像电路(电流源 1842)和第三级电流镜像电路(电流源 1843)可以彼此接近地放置。

也就是说,第一级电流镜像电路(电流源 1841)、第二级电流镜像电路(电流源 1842)和第三级电流镜像电路(电流源 1843)的电流接收部分中的晶体管,基本上可以彼此接近地放置。这样,构成电流镜像电路的晶体管可以彼此接近地放置,减少晶体管的变化并且大大地减少来自输出端子的电流信号的变化(高精度)。

在本发明中,可交换地使用术语“电流源 (current sources) 1841, 1842 和 1843”和“电流镜像电路(current mirror circuits)”。也就是说,电流源是本发明的基本结构并且将电流源具体化到电流镜像电路中。

图 185 是更具体的源极激励 IC(电路)14 的结构图。它例示第三电流源 1843 的部分。这是连接到一条源极信号线 18 的输出部分。它由与最后一级中的电流镜像配置相同尺寸的多个电流镜像电路(单位晶体管 484(1 单位))组成的。它们的数量是按照图象数据的数据尺寸以位加权的。

附带地,按照本发明的构成源极激励 IC(电路)14 的晶体管不限于 MOS 类型而且可以是双极类型的。而且,它们不限于硅半导体并且可以是砷化镓半导体的。而且,它们可以是锗半导体的。可供替换地,可以使用低温多晶硅技术或者无定形硅技术直接在基底上形成它们。

图 185 例示本发明的一个例子,它处理 6 位数字输入。六位是二的六次方,并因而提供 64 灰度显示。当这个源极激励 IC 14 安装在阵列底板上时,为红色(R)、绿色(G)和蓝色(B)各提供 64 个灰度,意味着 $64 \times 64 \times 64 =$ 大约 260,000 种色彩。

六十四(64)个灰度需要 1 个 D0 位单位晶体管 1854,两个 D1 位单位晶体管 1854,四个 D2 位单位晶体管 1854,八个 D3 位单位晶体管 1854,十六个 D4 位单位晶体管 1854,和三十二个 D5 位单位晶体管 1854,总共 63 个单位晶体管 1854。因而,本发明使用与灰度的数量(在本例中为 64 个灰度)减 1 相同的数量的单位晶体管 1854 来产生一个输出。附带地,即使一个单位晶体管被划分成多个子单位晶体管,这也简单地意味着单位晶体管被划分成子单位晶体管,并且与本发明使用与灰

度的数量减 1 相同的数量的单位晶体管的事实没有区别。

在图 185 中, D0 表示 LSB 输入而 D5 表示 MSB 输入。当 D0 输入端子为高(正逻辑)时, 闭合开关 1851a(开关 1851a 是通/断装置并且可由单个晶体管构成或者可以是由 P 沟道晶体管和 N 沟道晶体管组成的模拟开关)。然后, 电流流到构成电流镜像的电流源(单个单位)1854。电流流过 IC 14 中的内部线 1853。由于内部线 1853 通过 IC 14 的端子电极连接到源极信号线 18, 因此流过内部线 1853 的电流为像素 16 提供编程电流。

例如, 当 D1 输入端子为高(正逻辑)时, 闭合开关 1851b。然后, 电流流到构成电流镜像的电流源(单个单位)1854。电流流过 IC 14 中的内部线 1853。由于内部线 1853 通过 IC 14 的端子电极连接到源极信号线 18, 所以流过内部线 1853 的电流为像素 16 提供编程电流。

同样地应用于其它开关 1851。当 D2 输入端子为高(正逻辑)时, 闭合开关 1851c。然后, 电流流到构成电流镜像的四个电流源(单个单位)1854。当 D5 输入端子为高(正逻辑)时, 闭合开关 1851f。然后, 电流流到构成电流镜像的 32(三十二)个电流源(单个单位)1854。

这样, 基于外部数据(D0 到 D5), 电流流到相应的电流源(单个单位)。也就是说, 电流根据数据流到 0 到 63 个电流源(单个单位)。

附带地, 为了便于说明, 假定存在 63 个灰度用于 6 位配置, 但这不是限制性的。在 8 位配置的情况中, 可以形成(放置)255 个单位晶体管 1854。对于 4 位配置, 可以形成(放置)15 个单位晶体管 1854。组成单位电流源的晶体管 1854 具有沟道宽度 W 和沟道长度 L 。使用相等的晶体管使得有可能构造具有小变化的输出级。

此外, 不是所有单位晶体管 1854 需要流过相等的电流。例如, 可对各个单位晶体管 1854 加权。例如, 可使用单个单位的单位晶体管 1854、加倍尺寸的单位晶体管 1854、四倍尺寸的单位晶体管 1854 等的混合来构造电流输出电路。然而, 如果对单位晶体管 1854 加权, 则加权的电流源可能不提供正确的比例, 导致变化。因而, 即使在使用加权时, 最好由各自相应于单个单位的电流源的晶体管来构造每个电流源。

单位晶体管 1854 应当等于或者大于某个尺寸。晶体管尺寸越小, 则输出电流的变化越大。晶体管 1854 的尺寸由沟道长度 L 乘以沟道宽度 W 来给出。例如, 如果 $W=3\mu\text{m}$ 而 $L=4\mu\text{m}$, 则组成单位电流源的单位晶体管 1854 的尺寸是 $W \times L=12$ 平方 μm 。相信硅片的晶界条件就较小的晶体管尺寸导致较大的变化的事实有些事情要

做。因而，在越过多个晶界形成每个晶体管时晶体管的输出电流的变化小。

最好，单位晶体管 1854 是 n 沟道晶体管。P 沟道单位晶体管在输出电流中的变化有 n 沟道晶体管的 1.5 倍大。

由于最好源极激励 IC 14 的单位晶体管 1854 是 n 沟道晶体管，因此源极激励 IC 14 汲取来自像素 16 的编程电流。因而，像素 16 的激励晶体管 11a 是 p 沟道晶体管。图 1 中的开关晶体管 11d 也是 p 沟道晶体管。

因而，源极激励 IC(电路)14 的输出级中的单位晶体管 1854 为 n 沟道晶体管并且像素 16 的激励晶体管 11a 为 p 沟道晶体管的配置是本发明的特征。附带地，最好所有构成像素 16 的晶体管 11(晶体管 11a, 11b, 11c 和 11d)是 p 沟道晶体管。由于这可以消除形成 n 沟道晶体管的过程，因此有可能实现低成本和高产量。

附带地，尽管已经陈述了在 IC 14 中形成单位晶体管 1854，但这不是限制性的。可通过低温多晶硅技术形成源极激励电路 14。在那种情况中，再一次，最好在源极激励电路 14 中的单位晶体管 1854 是 n 沟道晶体管。

使用 P 沟道晶体管作为像素 16 的晶体管 11 并且用于栅极激励电路 12。这使得有可能减少底板 71 的成本。然而，在源极激励电路 14 中，单位晶体管 1854 必须是 n 沟道晶体管。因而，源极激励电路 14 可以不直接在底板 71 上形成。因而，源极激励电路 14 由硅片等独立地制成并安装在底板 71 上。简言之，配置本发明，把源极激励 IC 14(输入编程电流作为视频信号的装置)安装在外部。

如果栅极激励电路 12 由 p 沟道晶体管构成，则它变得易于保持(维持)截止电压(V_{gh})。当像素 16 的激励晶体管 11a、11b 和 11c 可以容易地保持在截止电位时，栅极激励电路 12 匹配良好，并且实现与按照本发明的由 p 沟道晶体管构成的像素配置的协同作用。

附带地，尽管已经陈述了源极激励电路 14 由硅片制成，但这不是限制性的。例如，可使用低温多晶硅技术等玻璃衬底上同时形成大量源极激励电路，切断成芯片，并安装在底板 71 上。附带地，尽管已经陈述了将源极激励电路安装在底板 71 上，但这不是限制性的。可采用任何形式，只要源极激励电路的输出端子连接到底板 71 上的源极信号线 18。例如，源极激励电路 14 可使用 TAB 技术连接到源极信号线 18。通过独立地在硅片上形成源极激励电路 14，有可能减少输出电流的变化并实现适当的图象显示以及减少成本。

使用 p 沟道晶体管作为像素 16 的选择晶体管并用于栅极激励电路的配置不限于有机 EL 或者其它自发光设备(显示面板或显示器)。例如，也可应用于液晶显示

设备和 FED(场致发光显示)。

如果像素 16 的开关晶体管 11b 和 11c 是 p 沟道晶体管,则像素 16 变成在 V_{gh} 时选择,并且变成在 V_{gl} 时不选择。如前面所述,当栅极信号线 17a 从通(V_{gl})改变到断(V_{gh})时,电压穿透(穿透电压)。如果像素 16 的激励晶体管 11a 是 p 沟道晶体管,则穿透电压更紧密地限制在黑显示模式中电流流过晶体管 11a。这使得有可能实现适当的黑显示。与电流激励系统有关的问题是难以实现黑显示。

按照本发明,如果使用 p 沟道晶体管作为栅极激励电路 12,则导通电压相应于 V_{gh} 。因而,栅极激励电路 12 与由 p 沟道晶体管构造的像素 16 匹配良好。而且,为改进黑显示,重要的是编程电流 I_w 通过激励晶体管 11a 和源极信号线 18 从阳极电压 V_{dd} 流到源极激励电路 14 的单位晶体管 1854,如图 1 和 2 中所示的像素 16 配置的情况。因而,如果使用 p 沟道晶体管作为栅极激励电路 12 和像素 16,源极激励电路 14 安装在基底上,并且使用 n 沟道晶体管作为源极激励电路 14 的单位晶体管 1854,则可以产生良好的协同作用效果。此外,由 n 沟道晶体管形成的单位晶体管 1854 的比由 p 沟道晶体管形成的单位晶体管 1854 的输出电流变化小。N 沟道单位晶体管 1854 具有 p 沟道单位晶体管 1854 的输出电流的变化的 $1/1.5$ 到 $1/2$,在它们具有相同面积($W \cdot L$)时。为此原因,最好使用 n 沟道晶体管作为源极激励 IC 14 的单位晶体管 1854。

图 186 是示例性电路图,示出三级电流镜像电路的 176 个输出($N \times M = 176$)。在图 186 中,由第一级电流镜像电路构成的电流源 1841 称为父电流源(parent current source),由第二级电流镜像电路构成的电流源 1842 称为子电流源(child current source),而由第三级电流镜像电路构成的电流源 1843 称为孙电流源(grandchild current source)。对于作为最后一级电流镜像电路的三级电流镜像电路使用整倍数,使得有可能使 176 个输出的变化最小,并且产生高准确性的电流输出。

附带地,密集的放置意味着至少在 8mm 的距离内放置第一电流源 1841 和第二电流源 1842(电流或电压输出和电流或电压输入)。更可取地,将它们放置在 5mm 内。已经通过分析示出当以此密度放置时,电流源可以适配到具有晶体管特性(V_t 和迁移率(μ))很少差异的硅片。同样,至少在 8mm 的距离内放置第二电流源 1842 和第三电流源 1843(电流输出和电流输入)。更可取地,将它们放置在 5mm 内。不用说,上面的内容也应用于本发明的其它例子。

电流或电压输出和电流或电压输入意味着下面的关系。在图 187 所示的基于

电压的输送的情况中,彼此接近地放置第(I)电流源的晶体管 1841(输出)与第(I+1)电流源的晶体管 1842a(输入)。在图 188 所示的基于电流的输送的情况中,彼此接近地放置第(I)电流源的晶体管 1841a(输出)与第(I+1)电流源的晶体管 1842b(输入)。

附带地,尽管假定在图 186、187 等中有一个晶体管 1841,但这不是限制的。例如,也有可能形成多个小的子晶体管 184 并将子晶体管的源极或漏极端子与寄存器 491 相连接以形成单位晶体管 1841。通过并联连接多个小的子晶体管,有可能减少单位晶体管 1854 的变化。

同样,尽管假定有一个晶体管 1842a,但这不是限制性的。例如,也有可能形成多个小的子晶体管 1842a 并且将晶体管 1842a 的栅极端子与晶体管 1841 的栅极端子连接。通过并联连接多个小的晶体管 1842a,有可能减少晶体管 1842a 的变化。

因而,按照本发明,可以例示下面的配置:将一个晶体管 1841 与多个晶体管 1842a 相连接的配置,将多个晶体管 1841 与一个晶体管 1842a 相连接的配置,以及将多个晶体管 1841 与多个晶体管 1842a 相连接的配置。将在下面更详细地描述这些例子。

上面的内容也应用于图 189 中的晶体管 1843a 和 1843b。可能的配置包括将一个晶体管 1843a 与多个晶体管 1843b 相连接的配置,将多个晶体管 1843a 与一个晶体管 1843b 相连接的配置,以及将多个晶体管 1843a 与多个晶体管 1843b 相连接的配置。通过并联连接多个小的晶体管 1843,有可能减少晶体管 1843 的变化。

上面的内容也应用于图 189 的晶体管 1842a 与 1842b 之间的关系。而且,最好在图 185 中使用多个晶体管 1843b。

尽管已经陈述了源极激励 IC 14 由硅片组成,但这不是限制性的。源极激励 IC 14 可由在镓基底或锗基底上形成的其它半导体芯片构造。而且,单位晶体管 1854 可以是双极晶体管、CMOS 晶体管、FET、Bi-CMOS 晶体管或 DMOS 晶体管。然而,按照减少单位晶体管 1854 的输出的变化,最好使用 CMOS 晶体管作为单位晶体管 1854。

最好,单位晶体管 1854 是 N 沟道晶体管。由 P 沟道晶体管组成的单位晶体管具有比由 N 沟道晶体管组成的单位晶体管大 1.5 倍的输出变化。

由于最好源极激励 IC 14 的单位晶体管 1854 是 N 沟道晶体管,因此源极激励 IC 14 的编程电流是从像素 16 汲取的电流。因而,像素 16 的激励晶体管 11a 是 P 沟道晶体管。图 1 中的开关晶体管 11d 也是 P 沟道晶体管。0657-d

因而，在源极激励 IC(电路)14 的输出级中的单位晶体管 1854 是 N 沟道晶体管并且像素 16 的激励晶体管 11a 是 P 沟道晶体管的配置是本发明的特征。附带地，最好组成像素 16 的所有晶体管(晶体管 11a, 11b, 11c 和 11d)是 P 沟道晶体管。这消除形成 N 沟道晶体管的过程，导致低成本和高产量。

附带地，尽管已经陈述了在 IC 14 中形成单位晶体管 1854，但这不是限制性的。可通过低温多晶硅技术形成源极激励电路 14。在那种情况中，再一次，最好在源极激励电路 14 中的单位晶体管 1854 是 N 沟道晶体管。

图 188 示出用于基于电流的输送的配置的例子。图 187 也示出用于基于电流的输送的配置的例子。图 187 和 188 按照电路图是相似的，而在布局配置，即线布局，方面不同。在图 187 中，参考数字 1841 表示第一级 n 沟道电流源晶体管，1842a 表示第二级 n 沟道电流源晶体管，而 1842b 表示第二级 p 沟道电流源晶体管。

在图 188 中，参考数字 1841a 表示第一级 N 沟道电流源晶体管，1842a 表示第二级 N 沟道电流源晶体管，而 1842b 表示第二级 P 沟道电流源晶体管。。

在图 187 中，由可变寄存器 491(用于改变电流)和 N 沟道晶体管 1841 组成的第一级电流源的栅极电压被输送到第二级电流源的 N 沟道晶体管 1842a 的栅极。因而，这是基于电压的输送类型的布局配置。

在图 188 中，由可变寄存器 491 和 N 沟道晶体管 1841a 组成的第一级电流源的栅极电压施加于毗邻的第二级电流源的 N 沟道晶体管 1842a 的栅极，并因此流过晶体管的电流值被输送到第二级电流源的 P 沟道晶体管 1842b。因而，这是基于电流的输送类型的布局配置。

附带地，尽管为了便于理解本发明的这个例子集中于第一电流源与第二电流源之间的关系，但这不是限制性的，并且不用说这个例子也应用(可以应用于)第二电流源与第三电流源之间的关系以及其它电流源之间的关系。

在图 187 所示的基于电压的输送类型的电流镜像电路的布局配置中，组成电流镜像电路的第一级电流源的 N 沟道晶体管 1841 和第二级电流源的 N 沟道晶体管 1842a 是分开的(更准确地，或者易于被分开)，并因而两个晶体管势必在特性方面是不同的。因此，没有准确地将第一级电流源的电流值传送到第二级电流源，并且可以存在变化。

相反，在图 188 所示的基于电流的输送类型的电流镜像电路的布局配置中，组成电流镜像电路的第一级电流源的 N 沟道晶体管 1841a 和第二级电流源的 N 沟道晶体管 1842a 位置彼此毗邻(易于放置得彼此毗邻)，并因而两个晶体管在特性方面

几乎没有不同。因此，第一级电流源的电流值准确地传送到第二级电流源，并且存在很少变化。

由于上面的情况，因此根据减少的变化，最好使用基于电流的输送类型代替基于电压的输送类型的布局配置，用于按照本发明的多级电流镜像电路的电路配置（按照本发明的基于电流的输送类型的源极激励 IC(电路)14）。不用说上面的例子可以应用于本发明的其它例子。

附带地，尽管已经为了说明的缘故引证了从第一级电流源到第二级电流源的输送，但这同样可应用于从第二级电流源到第三级电流源的输送，从第三级电流源到第四级电流源的输送，等等。而且，不用说本发明可采用单级电流源配置。

图 189 示出图 186(因此，它示出基于电压的输送类型的电路配置)所示的三级电流镜像电路(三级电流源)的基于电流的输送版本。

在图 189 中，首先由可变寄存器 491 和 N 沟道晶体管 1841 建立参考电流。附带地，尽管已经陈述了由可变寄存器 491 调节参考电流，但实际上由在源极激励 IC(电路)14 中形成(或放置)的电子调整器来设置和调整晶体管 1841 的源极电压。可供替换地，通过直接将从由大量单位晶体管(单个单位)1854 构成的电流类型的电子调整器输出的电流提供给晶体管 1841 的源极端子来调节参考电流，如在图 185 中所示。

由晶体管 1841 构成的第一级电流源的栅极电压施加于毗邻的第二级电流源的 N 沟道晶体管 1842a 的栅极，并且因此而流过晶体管的电流被输送到第二级电流源的 P 沟道晶体管 1842b。而且，第二级电流源的 P 沟道晶体管 1842b 的栅极电压施加于毗邻的第三级电流源的 N 沟道晶体管 1843a 的栅极，并且因此而流过晶体管的电流被输送到第三级电流源的 N 沟道晶体管 1843b。按照所要求的位数在第三级电流源的 N 沟道晶体管 1843b 的栅极处形成(放置)大量 N 沟道单位晶体管 1854，如在图 185 中例示的。

将在下面描述按照本发明的显示面板。在按照本发明的显示面板中，使用多晶硅技术形成像素和栅极激励电路 12。由用硅片制造的 IC 芯片构造源极激励电路 14。因而，源极激励电路 14 是源极激励 IC。源极激励 IC 14 使用 COG 技术安装在阵列底板 71 上。因而，在源极激励 IC 14 之间有一个空间。在这个空间中形成阳极线(在阵列底板的表面上)。

如在图 83 中例示的，阳极线 832 是来自阳极连接端子的布线，并且以电子方式通过在 IC 14 之下形成的阳极耦合线 835 连接在源极激励 IC 的两侧形成的阳极

线 832。

在 IC 14 的输出侧上形成或放置公共阳极线 833。阳极线 834 从公共阳极线 833 分叉。在 QCIF 面板中有 528($=176 \times \text{RGB}$)条阳极线 834。通过阳极线 834 提供在图 1 等中例示的电压 Vdd(阳极电压)。如果 EL 元件 15 由低分子重量材料制成,则大达 200 μA 的电流流过一条阳极线 834。因此,大约 100mA($200\mu\text{A} \times 528$)的电流流过公共阳极线 833。

为将公共阳极线 833 中的电压降减少到 0.2V 以内,必须将最大电流通路的电阻值减少到 2 Ω 或更少(假定 100mA 的电流流动)。

在 IC 芯片 14 下形成(放置)阳极耦合线 835。不用说,其线宽应当尽可能粗以减少电阻。此外,最好为阳极耦合线 835 提供光屏蔽功能。这是想要防止由源极激励 IC 14 中的光电导现象引起的故障,而这种现象是由 EL 元件 15 所发的光引起的。不用说,如果阳极耦合线 835 是由达到所要求的膜厚度的金属材料形成的,则它将具有光屏蔽功能。

如果不能将阳极耦合线 835 做得足够粗或者由透明材料,如 ITO,来制成,则在 IC 芯片 14 之下和阳极耦合线 835 上(实质上,在阵列底板 71 的表面上)以单或多层堆叠光吸收膜或光反射膜。阳极耦合线 835 不需要完全屏蔽光。它可以有空隙。而且,它可以有衍射效果或散射效果。而且,由多个光干涉膜构成的光屏蔽膜可通过在阳极耦合线 835 上堆叠来形成或放置。

当然,可在阵列底板 71 与 IC 芯片 14 之间的空间中放置、插入或形成由金属箔、板或片制成的反射板(片)或光吸收板(片)。不用说,也有可能放置、插入或形成由有机或无机材料而不金属箔制成的反射板(片)或光吸收板(片)。可供替换地,可在阵列底板 71 与 IC 芯片 14 之间的空间中插入或形成在凝胶体或液体状态中的光吸收材料或光反射材料。最好,通过加热或通过暴露于光中来固化在凝胶体或液体状态中的光吸收材料或光反射材料。附带地,为了便于说明假定阳极耦合线 835 是由光屏蔽膜(光反射膜)制成的。

在阵列底板 71 的表面上(不限于表面)形成阳极耦合线 835。如果光不到达 IC 芯片 14 的背面,则可以满足光屏蔽膜或光反射膜的思想。因而,不用说,可在阵列底板 71 的内表面或内层上形成阳极耦合线 835 等。可供替换地,可在阵列底板 71 的背面上形成阳极耦合线 835(作用为反射膜或光屏蔽膜的布置或结构),只要它可以防止或减少光进入 IC14。

尽管已经参考图 83 等陈述了在阵列底板 71 上形成的光屏蔽膜等,但这不是

限制性的并且可直接在 IC 芯片 14 的背面形成光屏蔽膜等。在那种情况下,在 IC 芯片 14 的背面上形成绝缘膜(未示出)并且在绝缘膜上形成光屏蔽膜、反射膜等。

当直接在阵列底板 71 上形成源极激励电路 14 时(通过低温多晶硅技术、高温多晶硅技术、固相生长技术或无定形硅技术的激励器结构),可以在阵列底板 71 上形成的光屏蔽膜、光吸收膜或反射膜上形成(放置)源极激励电路 14。

在 IC 芯片 14 上形成大量流过微小电流的晶体管元件诸如电流输出电路 1461(在图 146 中)。当光进入流过微小电流的晶体管元件时,光电导现象等发生,使输出电流值(编程电流 I_w)等异常(引起变化等)。具体地说,在有机 EL 或其它自发光元件的情况中,由 EL 元件 15 产生的光在阵列底板 71 内漫反射,使光从显示区域 50 之外的位置辐射出来。辐射的光,在进入 IC 芯片 14 的电路形成部件 1461 时,引起光电导现象。因而,针对光电导现象的措施是 EL 显示设备特有的措施。

为处理这个问题,本发明在阵列底板 71 上构造阳极耦合线 835 并且使用它作为光屏蔽膜。阳极耦合线 835 的形成区域覆盖电路形成部件 1461,如在图 83 中例示的。通过这样形成光屏蔽膜(阳极耦合线 835),有可能完全防止光电导现象。在刷新屏幕时,电流流过 EL 电源线,如阳极耦合线 835,具体地说,引起它们的电位的某些变化。然而,由于每个水平扫描周期电位渐渐改变,因此它可以视为接地电位(指事实上电位没有变化)。因而,阳极耦合线 835 不仅完成光屏蔽功能,而且还完成电屏蔽功能。

为减少公共阳极线 833 和阳极线 834 的电压下降,建议在显示屏幕 50 的上侧形成公共阳极线 833a,在显示屏幕 50 的下侧形成公共阳极线 833b,以及使在顶部和底部的阳极线 834 短路,如在图 84 中例示的。

同样最好的是,将源极激励电路 14 放在屏幕 50 的顶部和底部,如在图 85 中例示的。而且,如在图 86 中例示的,有可能将显示屏幕 50 划分成显示屏幕 50a 和显示屏幕 50b,并且用源极激励电路 14a 来激励显示屏幕 50a,以及用源极激励电路 14b 来激励显示屏幕 50b。

在有机 EL 或其它自发光元件的情况中,由 EL 元件 15 产生的光在阵列底板 71 内漫反射,使强烈的光从显示区域 50 以外的位置辐射出来。为防止或减少漫反射的光,最好在不通过对于图象显示有效的光的非有效区域中形成光吸收膜 1011。在密封盖 85 的外表面、密封盖 85 的内表面、阵列底板 71 的侧面、除图象显示区域之外的底板上的区域等上形成光吸收膜(光吸收膜 1011b)。附带地,可安装光吸收片或光吸收墙来代替光吸收膜。此外,光吸收的思想也包括通过散射光使光发散

的方案或结构。在广义上，它也包括通过反射限制光的方案和结构。

用于光吸收膜的可能材料包括，例如，有机材料诸如含碳的丙烯酸树脂、具有黑色颜料分散在其中的有机树脂和用黑色酸性颜料如用滤色器着色的明胶或干酪素。此外，它们还包括单独产生黑色的基于氟的颜料以及在混合时产生黑色的绿色和红色颜料。而且，它们还包括通过溅射形成的 PrMnO_3 膜，通过等离子聚合形成的酞化青膜等。

图 94 是按照本发明的电源电路的方框图。参考数字 942 表示控制电路，它控制电阻 945a 和 945b 的中点电位并输出晶体管 946 的栅极信号。电源 V_{pc} 施加于变压器 941 的初级侧并且在晶体管 946 的通/断控制下将初级电流传送到次级侧。参考数字 943 表示整流二极管而 944 表示滤波电容器。

阳极电压 V_{dd} 具有其调节到电阻 945b 的输出电压。 V_{ss} 表示阴极电压。可以选择性地输出两个电压之一作为阴极电压 V_{ss} ，如在图 95 中例示的。使用开关 951 用于选择。在图 95 中，由开关 951 选择 -9(V)。

按照来自温度传感器 952 的输出操作开关 951。当面板温度低时，选择 -9(V) 作为电压 V_{ss} 。当面板温度等于或者高于某个电平时，选择 -6(V)。这是因为 EL 元件 15 具有温度相关性并且 EL 元件 15 的端子电压在低温一侧变高。附带地，尽管已经参考图 95 陈述了选择两个电压之一作为 V_{ss} (阴极电压)，但这不是限制性的，并且可从三个电压中选择电压 V_{ss} 。上面的内容同样应用于 V_{dd} 。

通过允许基于面板温度从多个电压中选择电压，如在图 95 中所示，有可能减少面板的功耗。这是因为当温度等于或者低于某个水平时可以降低电压 V_{ss} 。正常情况下，可以使用较低的 V_{ss} ($=-6(V)$)。附带地，可如在图 96 中例示的那样配置开关 951。可以通过使用图 96 中的变压器 941 的中间抽头容易地产生多个电压 V_{ss} 。这同样应用于阳极电压 V_{dd} 。

图 97 是例示电位设置的说明图，源极激励 IC 14 基于 GND (接地)。用于源极激励 IC 14 的电源是 V_{cc} 。可使 V_{cc} 与阳极电压 (V_{dd}) 一致。按照本发明，从功耗的观点来看 $V_{cc} < V_{dd}$ 。

设置栅极激励电路 12 的截止电压 V_{gh} 等于或者高于电压 V_{dd} 。最好，满足 $V_{dd} + 0.5(V) < V_{gh} < V_{dd} + 2.5(V)$ 。可使导通电压 V_{gl} 与 V_{ss} 一致，但最好满足 $V_{ss}(V) < V_{gl} < -0.5(V)$ 。上面的电压设置在使用图 1 中的像素配置时是重要的。

尽管在此描述有机 EL 显示器，但用于有机 EL 显示器的显示面板不限于有机 EL 显示面板。例如，如在图 99 中例示的，显示器可由用作主显示面板的有机 EL

显示面板和用作副显示面板的液晶显示面板 9991 组成。

图 100 是使用用于主显示的阵列底板 71a 和用于副显示的阵列底板 71b 的 EL 显示面板的结构图。干燥剂 107 放置(密封)在阵列底板 71a 与阵列底板 71b 之间(见图 101)。

参考数字 1001 表示连接器树脂,如 ACF。来自源极激励电路 14 的信号通过在阵列底板 71a 上的源极信号线 18 和连接器树脂 1001 被传送到阵列底板 71b 上的源极信号线 18。

参考数字 1004 表示起偏振片或圆形起偏振片。在起偏振片 1004 与阵列底板 71 之间放置或形成分散剂 1003。分散剂 1003 也用作将起偏振片 1004 与阵列底板 71 结合在一起的粘合剂。分散剂 1003 可以是,例如,含细粉末化的氧化钛的丙烯酸粘合剂或者含细粉末化的碳酸钙的丙烯酸粘合剂。分散剂 1003 提高提取由 EL 元件 15 产生的光的效率。

图 101 示出在阵列底板 71a 与阵列底板 17b 之间放置玻璃环 1011 的配置。玻璃环 1011 的使用使得有可能设置阵列底板 71a 与阵列底板 17b 之间的距离。

图 102 是按照本发明的面板模块的结构图。柔性底板 1021 具有将在连接器端子 1023 中输入的信号传送到源极激励 IC 14 和栅极激励电路 12 的功能。参考数字 1022 表示控制 IC。

控制 IC 1022 将串行视频数据转换成并行数据并且在源极激励 IC 14 中输入得到的数据。而且,它具有对面板控制数据解码和控制源极激励电路 14 等的功能。

图 103 示意性地示出信号流。通过在柔性底板 1021 上的线在控制 IC 1022 中输入串行数据 1031。控制 IC 1022 进行串行/并行数据转换以产生并行视频数据 1032 和栅极激励电路控制数据 1033。

图 104 示出由控制 IC 1022 产生的数据。输入是串行视频数据 DATA, 串行控制数据 ID 和时钟 CLK。输出是并行视频数据(RDATA(红色数据), GDATA(绿色数据)和 BDATA(蓝色数据)), 预充电电压(RPV(红色的预充电电压), GPV(绿色的预充电电压), 和 BPV(蓝色的预充电电压)), 时钟(CLK), 反相信号(UD), EL 侧栅极电路控制信号(ELCNTL), WR 侧栅极电路控制信号(WRCNTL)等。

图 108 是输入数据信号的时序图。当 ID 为低时, DATA 是视频信号。当 ID 为高时, DATA 是控制数据。在 CLK 的上升沿检测数据。图 109 示出也是串行地输入的控制数据 ID 的例子。图 110 示出输入信号是 LVDS 信号的例子。

图 105 是按照本发明的显示面板的结构图。图 105(a)示出显示面板的背面而

图 105(b) 是沿线 A-A' 所取的截面图。散热片 1051 安装在显示面板的背后。而且, 提供参考图 11 描述的薄膜封装。用基于硅的粘合剂(未示出)将散热片 1051 结合到薄封装膜。粘合剂还用作由 EL 元件 15 产生的热的导体。在散热片中形成多个孔 1052。空气通过孔 1052 以从面板释放热。

如在图 106 中例示的, 在电路板(印刷电路板)1062 上有表面安装组件 1061。通过面板连接端子和柔性底板 1021 附上电路板 1062。因而, 来自电路板 1062 的信号通过柔性底板 1021 传送到面板底板 71。

在印刷电路板上形成缓冲件(缓冲凸缘)1063 以防止印刷电路板 1062 与底板 71 接触, 损坏薄封装膜 111(图 106(a))。缓冲件 1063 可由丙烯酸树脂、聚亚安脂树脂或聚酰亚胺树脂形成。附带地, 可在面板底板 71 上形成缓冲件 1063, 如在图 106(b)中例示的。当将面板底板 71 放置在外壳 573 上时, 建议在外壳 537 与面板底板 71 之间放置缓冲件 1063。

接着, 将给出按照本发明运行按照本发明的激励系统的显示设备的例子的描述。图 57 是作为信息终端的例子的蜂窝电话的平面图。天线 571、数字键 572 等安装在外壳 573 上。参考数字 572 等表示显示色彩切换键, 电源键和帧速率切换键。

可配置键 572 使之在下列色彩模式之间切换: 按它一次进入 8 种颜色显示模式, 再按它一次进入 256 种颜色显示模式, 而再按它一次进入 4,096 种颜色显示模式。这个键是拨动开关(toggle switch), 每次按下它时在彩色显示模式之间切换。附带地, 可单独地提供显示色彩改变键。在那种情况中, 需要三个(或更多个)键 572。

除按钮开关外, 键 572 可以是滑动开关或者其它机械开关。也可使用语音识别进行切换。例如, 可以配置开关使得显示面板的显示屏幕 50 的显示色彩将随用户通过讲话输入色彩改变命令(诸如“高清晰度显示”、“256 种颜色模式”或“低色彩显示模式”)而改变。这可以容易地使用语音识别技术来实现。

而且, 可用电子方式切换显示色彩。也有可能使用触摸面板, 它允许用户通过触摸在显示面板的显示部分 21 上呈现的菜单来进行选择。此外, 可基于按下开关的次数或者在点击球(click ball)的情况下基于旋转或方向切换显示色彩。

可使用改变帧速率的键和在活动图片与静止图片之间切换的键来代替显示色彩切换键 572。一个键可在同时切换两个或多个项目: 例如, 在帧速率之间和在活动图片与静止图片之间。而且, 可将键配置为当按下和按住时逐渐地(连续地)改变帧速率。为此, 在振荡器的电容器 C 与电阻 R 中, 可以使电阻 R 可变或者用电子调

整器代替。可供替换地，可使用微调电容器作为振荡器的电容器C。也可以通过在半导体芯片中形成多个电容器，选择一个或多个电容器，和并联连接电容器来实现这样的—个键。

附带地，按照显示色彩等改变帧速率的技术思想不限于蜂窝电话，而是广泛地应用于具有显示屏幕的设备，诸如掌上型计算机、笔记本电脑、台式个人计算机和便携式表。

按照本发明参考图57描述的蜂窝电话在外壳的背部装备CCD照相机，尽管在图中未示出。由CCD照相机拍摄的图象可以在显示面板的显示屏幕50上立即显示出来。由CCD照相机拾取的数据可以在显示屏幕50上显示。可以使用来自键572的输入在24位(16,700,000种颜色)、18位(260,000种颜色)、16位(65,000种颜色)、12位(4,096种颜色)和8位(256种颜色)之间切换CCD照相机的图象数据。

图58是按照本发明的实施例的取景器的截面图。为了便于说明示意性地例示它。此外，某些部分被放大、缩小和省略。例如，在图58中省略目镜盖。上面的内容也应用于其它附图。

机身573的内表面是暗色或黑色的。这是要防止从EL显示面板(EL显示器)574发出的杂散光在机身573内漫反射和降低显示对比度。相位片($\lambda/4$)108，起偏振片109等放置在显示面板的输出侧。这也已经参考图10和11描述过了。

用出射光瞳(eye ring)581装备放大透镜582。观察者通过调整机身573中出射光瞳581的位置来聚焦于显示面板574上的显示图象50。

如果按需要将凸透镜583放在显示面板574的输出侧，则可以使进入放大透镜582的主光线会聚。这使得有可能减少放大透镜582的直径，并因而减少取景器的尺寸。

图59是摄影机的透视图。摄影机具有拍摄(成像)透镜592和摄影机机身573。拍摄透镜592和取景器573彼此背靠背地安装。取景器573(也见图58)装备了目镜盖。观察者通过目镜盖观察在显示面板574上的图象50。

也使用按照本发明的EL显示面板作为显示监视器。显示部分50可以随意地在支持点591上转动。显示部分50在不使用时存放在存储室593中。

开关594是转换开关或者控制开关并完成下列功能。开关594是显示模式转换开关。开关594也适合于蜂窝电话等。现在将描述显示模式转换开关594。

按照本发明的激励方法包括使N倍大电流流过EL元件15以使它们在等于1F的1/M的时段内发光的激励方法。通过改变这个发光时段，有可能以数字方式改变

亮度。例如，指定 $N=4$ ，则四倍大的电流流过 EL 元件 15。如果发光时段是 $1/M$ ，则通过在 1, 2, 3 和 4 之间切换 M ，有可能从 1 到 4 倍改变亮度。附带地，可在 1, 1.5, 2, 3, 4, 5, 6 等之间切换 M 。

上述切换操作用于蜂窝电话，它在通电时非常亮地显示显示屏幕 50 并且在某个时段之后减少显示亮度以节约电能。也可以使用它以允许用户设置所想要的亮度。例如，在户外时大大地增加屏幕的亮度。这是因为在户外因明亮的环境根本不能看见屏幕。然而，在高亮度的连续显示的条件下 EL 元件 15 迅速恶化。因而，将屏幕 50 设计成如果非常明亮地显示它则在短时间的时段中返回正常的亮度。应当提供可以按下以增加显示亮度的按钮，万一用户想要再次以高亮度显示屏幕 50。

因而，最好用户可以用按钮开关 1594 来改变显示亮度，可以按照模式设置自动地改变显示亮度，或者可以通过检测外部光的亮度自动地改变显示亮度。最好，用户可用显示亮度设置，诸如 50%、60%、80%等。

最好，显示屏幕 50 使用高斯(Gaussian)显示。也就是说，显示屏幕 50 的中央是亮的，而周围相对暗。从观看上，如果中央是亮的，即使周围是暗的，显示屏幕 50 看上去也是亮的。按照主观评价，只要周围是中央亮度的 70%，则没有太大差别。即使周围的亮度减少到 50%，也几乎没有问题。按照本发明的自发光显示面板使用上述 N 倍脉冲激励(在等于 $1F$ 的 $1/M$ 的时段内使 N 倍大的电流流过 EL 元件 15 使之发光的方法)从屏幕的顶到底产生高斯分布。

明确地说，在屏幕的上部和下部增加 M 值，而在屏幕的中央减少 M 值。这是通过调制栅极激励电路 12 的移位寄存器的操作速度来完成的。通过将视频数据乘以表数据来调制屏幕的左右处的亮度。通过上述操作将周围的亮度(以 0.9 的视角)减少到 50%，有可能与 100%的亮度相比减少 20%的功耗。通过将周围的亮度(以 0.9 的视角)减少到 70%，有可能与 100%的亮度相比减少 15%的功耗。

最好提供转换开关以启动和禁止高斯显示。这是因为在户外如果使用高斯显示则不能看见屏幕的周围。因而，最好用户可以用按钮开关来改变显示亮度，可以自动地按照模式设置来改变显示亮度，或者可以自动地通过检测外部光的亮度来改变显示亮度。最好，用户可用显示亮度设置，诸如 50%、60%、80%等。

液晶显示面板使用后照光产生固定的高斯分布。因而，它们不能启动和禁止高斯分布。启动和禁止高斯分布的能力是自发光显示设备所特有的。

在户内荧光灯等的照明下固定的帧速率可引起干扰，导致闪烁。明确地说，如果 EL 元件 15 在 60Hz 交流电上工作，则在 60Hz 交流电上发光的荧光灯可引起细

微的干扰,使得看上去好象屏蔽在缓慢地闪烁。为避免这种情况,可以改变帧速率。本发明具有改变帧速率的能力。而且,它允许在 N 倍脉冲激励(在等于 $1F$ 的 $1/M$ 的时段内使 N 倍大的电流流过 EL 元件15的方法)中改变 N 或 M 的值。

通过开关594实现上面的能力。当按下开关594不止一次时,按照屏幕50上的菜单在上面的能力之间切换。

附带地,上面的内容不限于蜂窝电话。不用说,它们可应用于电视机、监视器等。而且,最好在显示屏幕上提供图标以允许用户看一眼就知道他/她处于什么显示模式中。上面的内容同样应用于下面。

按照这个实施例的 EL 显示器等不仅可应用摄影机,而且可应用于数码照相机,诸如图60中所示的照相机。使用显示器作为附在照相机机身601上的监视器50。照相机机身601装备开关594以及快门603。

上述显示面板具有相对小的显示面积。然而,在30英寸或更大的显示面积的情况下,显示屏幕50势必弯曲。为处理这种情况,本发明将显示面板置于框架611中并且附上配件,因此可以悬挂框架611,如在图61中所示。使用配件614将显示面板安装在墙上等。

大屏幕尺寸增加显示面板的重量。作为针对这种情况的措施,在架子613上安装显示面板,将附上多个腿612以支持显示面板的重量。

可以从一端到一端移动腿612,如由 A 表示的。而且,可以缩短它们,如由 B 表示的。因而,甚至可以将显示器安装在小空间中。

在图61中的电视机具有用保护膜(或者保护板)覆盖的表面。保护膜的一个目的是通过防止被物品击打来防止显示面板的表面被破坏。在保护膜的表面上形成空气层(AIR coat)。而且,在表面压上花纹以减少由外部光在显示面板上引起的眩光。

通过喷水珠(bead)等在保护膜与显示面板之间形成空间。在保护膜的背面上形成精细的凸出部分(projection)以保持保护膜与显示面板之间的空间。这个空间防止冲击从保护膜传送到显示面板。

而且,将光耦合剂注入保护膜与显示面板之间的空间中是有用的。光耦合剂可以是液体,诸如酒精或者乙二醇、凝胶体,诸如丙烯酸树脂或者固体树脂,诸如环氧树脂。光耦合剂可以防止界面反射并用作缓冲材料。

保护膜可以是,例如,聚碳酸酯膜(板),聚丙烯(板),丙烯酸膜(板),聚酯膜(板),PVA膜(板)等。此外,不用说可使用工程树脂膜(ABS等)。而且,它可由无机材料,诸如钢化玻璃来制成。可用环氧树脂、酚醛树脂和丙烯酸树脂在显示面

板的表面上涂 0.5mm 到 2.0mm(包括两者)厚代替使用保护膜而产生相似的效果。而且,在树脂的表面压花也是有用的。

用氟涂保护膜或者涂料的表面也是有用的。这使得容易用清洁剂擦去表面的污物。而且,可将保护膜制造得较厚,并用于前灯和用于屏幕表面。

可结合三侧空配置使用按照本发明的例子的显示面板。尤其在使用无定形硅技术构造像素时三侧空配置是有用的。而且,在使用无定形硅技术形成面板的情况下,由于在生产过程中难以控制晶体管元件的特性的变化,因此最好使用按照本发明的 N 脉冲激励、重置激励、虚拟像素激励等。也就是说,按照本发明的晶体管不限于通过多晶硅技术生产的那些,而且它们可由无定形硅技术来生产。

附带地,按照本发明的 N 倍脉冲激励(图 13、16、19、20、22、24、30 等)等对于包括由低温多晶硅技术形成的晶体管 11 的显示面板比包含由无定形硅技术形成的晶体管 11 的显示面板更有效。这是因为在由无定形硅技术形成时毗邻的晶体管具有几乎相等的特性。因而,各个晶体管的激励电流接近于目标电流,即使由通过增加获得的电流来激励晶体管(具体地说,在图 22、24 和 30 中的 N 倍脉冲激励对于包含无定形硅晶体管的像素配置是有效的)。

在本发明的例子中描述的技术思想可以应用于摄影机、投影机、3D 电视机、投影电视机等。它也可以应用于取景器、蜂窝电话监视器、PHS、个人数字助理及其监视器和数码照相机及其监视器。

而且,这个技术思想可应用于电子照相系统、头部安装的显示(head-mounted display)、直接观看监视器(direct view monitor)、笔记本个人计算机、摄影机、电子照相机。而且,它可应用于 ATM 监视器、公用电话、视频电话、个人计算机和手表及其显示器。

而且,不用说,这个技术思想可以应用于家用电器的显示监视器、袖珍型游戏机及其监视器、用于显示面板的后照光或者用于家用或商用的照明设备。最好,配置照明设备使得可以改变色温。可以通过在条带或在点矩阵中形成 RGB 像素并调节流过它们的电流来改变色温。而且,这个技术思想可以应用于用于广告或海报、RGB 交通灯、报警灯等的显示器。

而且,有机 EL 显示面板作为扫描器的光源是有用的。使用 RGB 点矩阵作为光源,用引导到物体的光读取图象。不用说,光可以是单色的。此外,矩阵不限于有源矩阵并且可以是简单的矩阵。使用可调节的色温将改变图象准确性。

而且,有机 EL 显示面板作为液晶显示面板的后照光是有用的。可以改变色温,

并且可以通过在条带或点阵中形成 EL 显示面板(后照光)的 RGB 像素并调节流过它们的电流来容易地调节亮度。此外,提供表面光源的有机 EL 显示面板,使得易于产生高斯分布,这使屏幕的中央更亮且屏幕的周围更暗。而且,有机 EL 显示面板作为依次用 R、G 和 B 光扫描的场连续的液晶显示面板的后照光是有用的。而且,可以使用它们作为即使开启和关闭后照光也插入黑色的、用于电影显示的液晶显示面板的后照光通过。

工业应用性

按照本发明,显示面板、显示器等按照它们各自的配置提供不同的效果,包括高质量、高电影显示性能、低功耗、低成本、高亮度等。

附带地,本发明不消耗太多电能,因为它可以提供节能信息显示器。而且,它不浪费资源,因为它可以减少尺寸和重量。而且,它可以充分地支持高分辨率显示面板。因而,本发明对于全球环境和空间环境都是友好的。

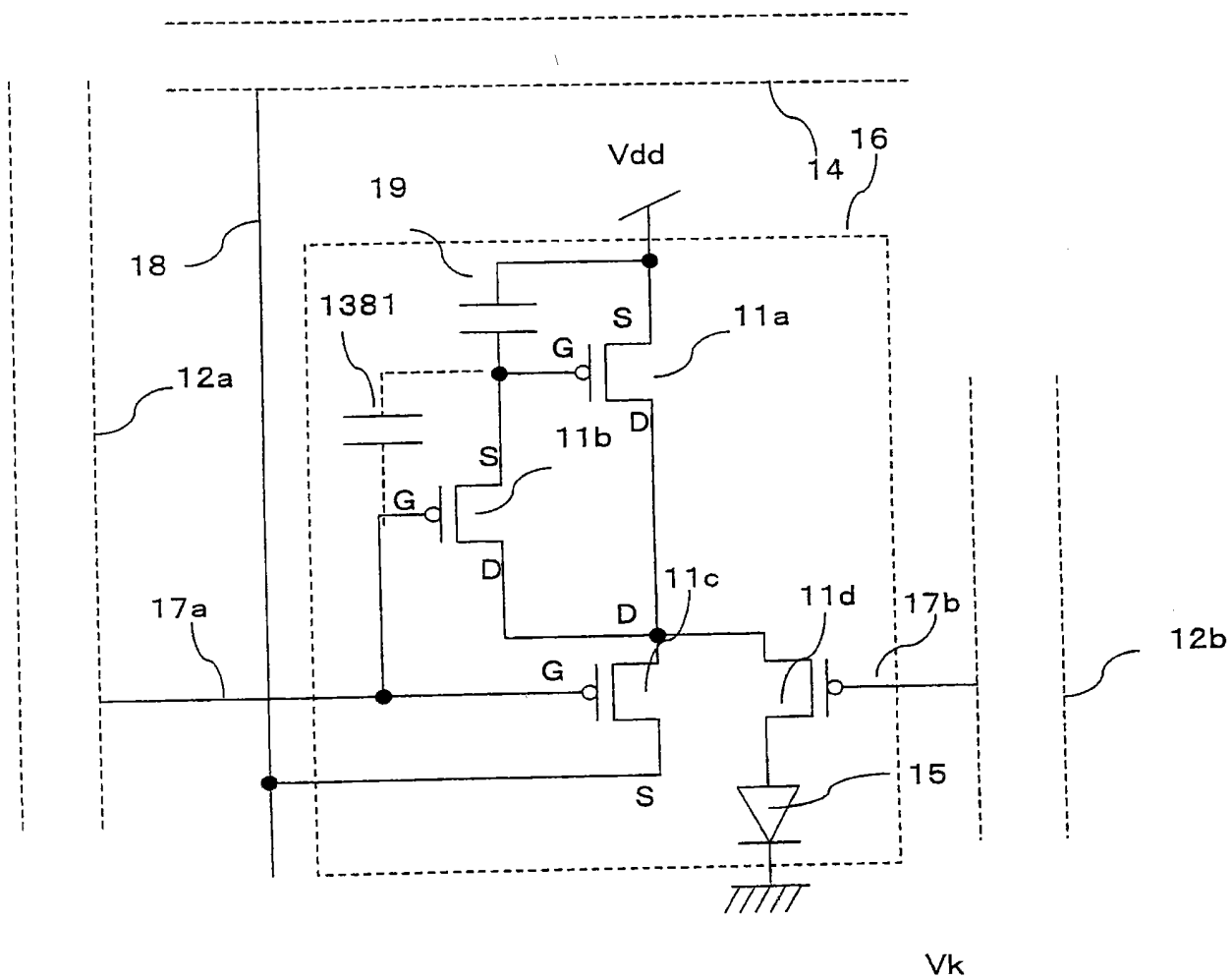


图 1

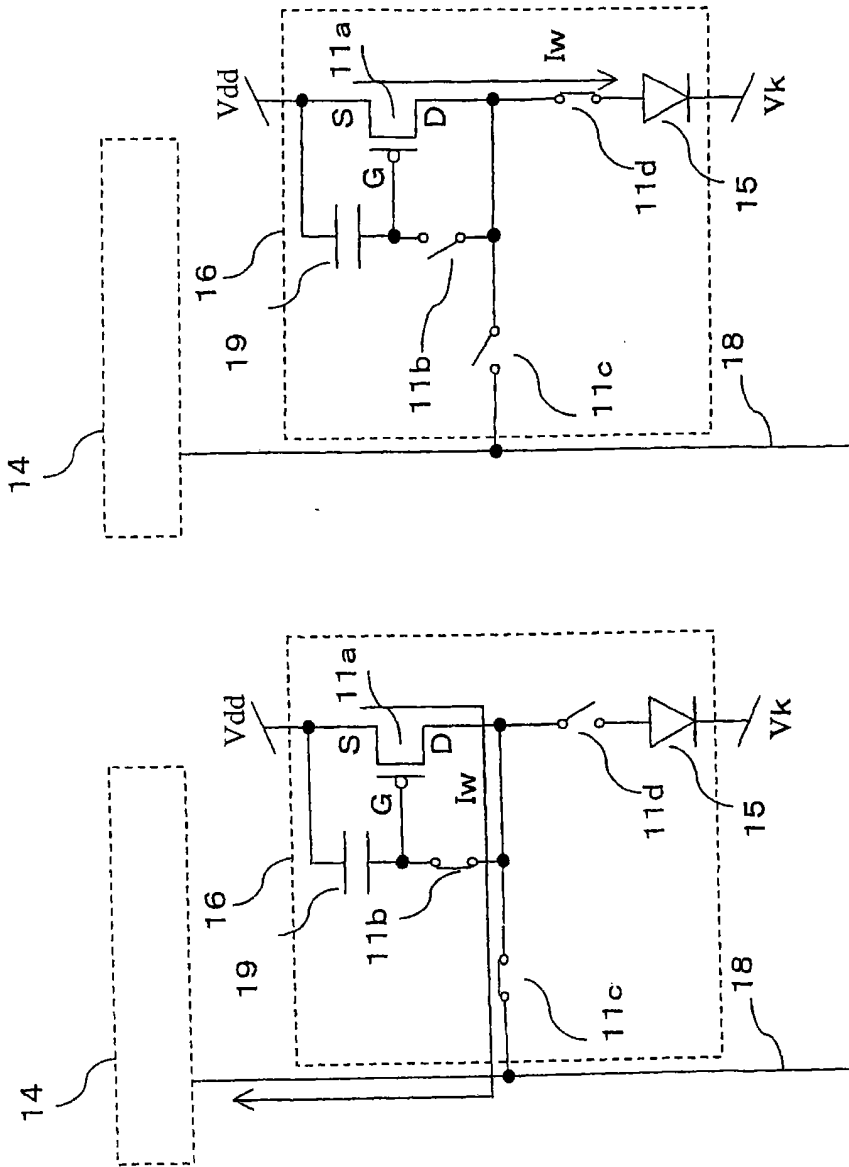
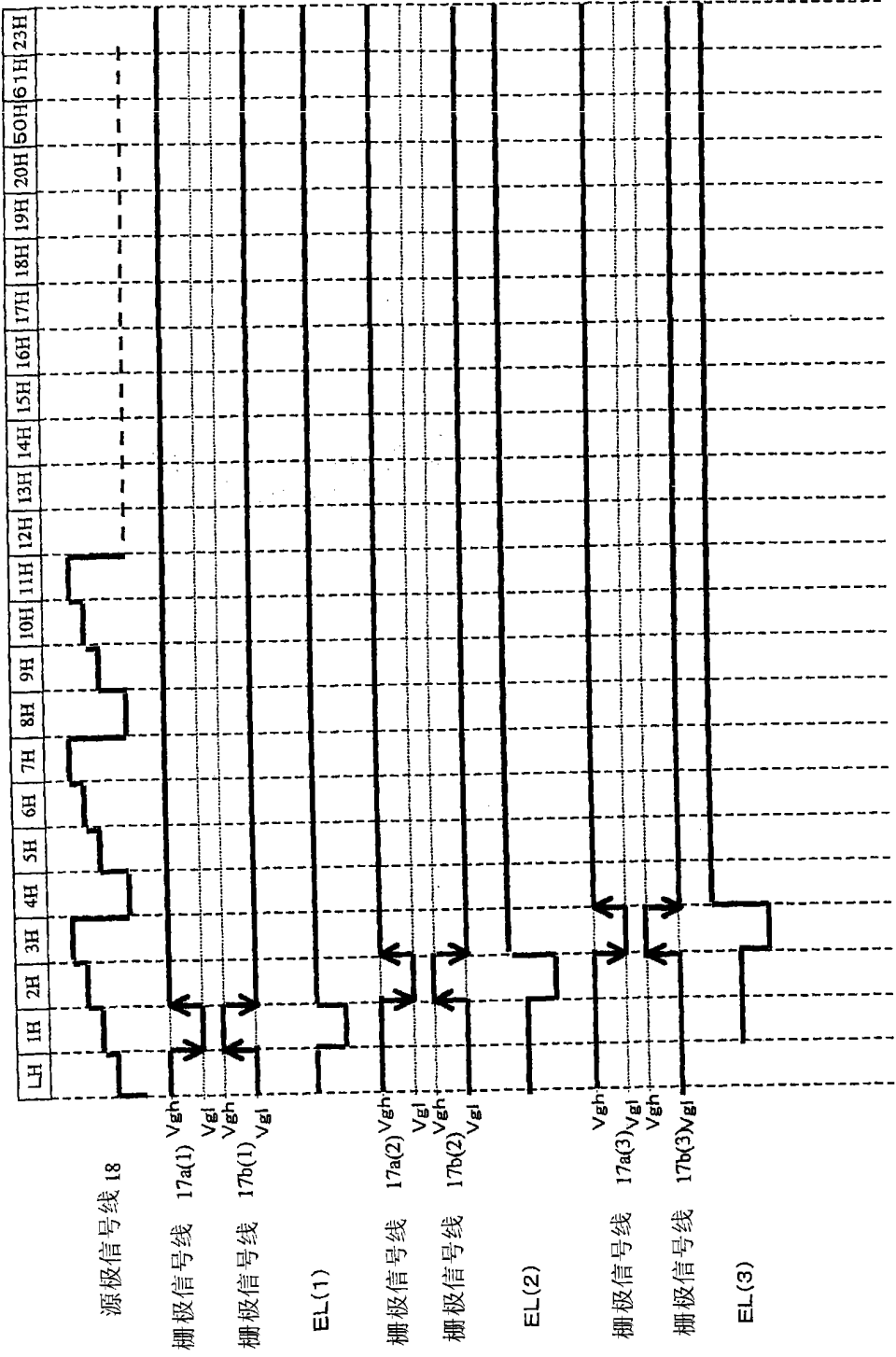


图 3(b)

图 3(a)



图

4

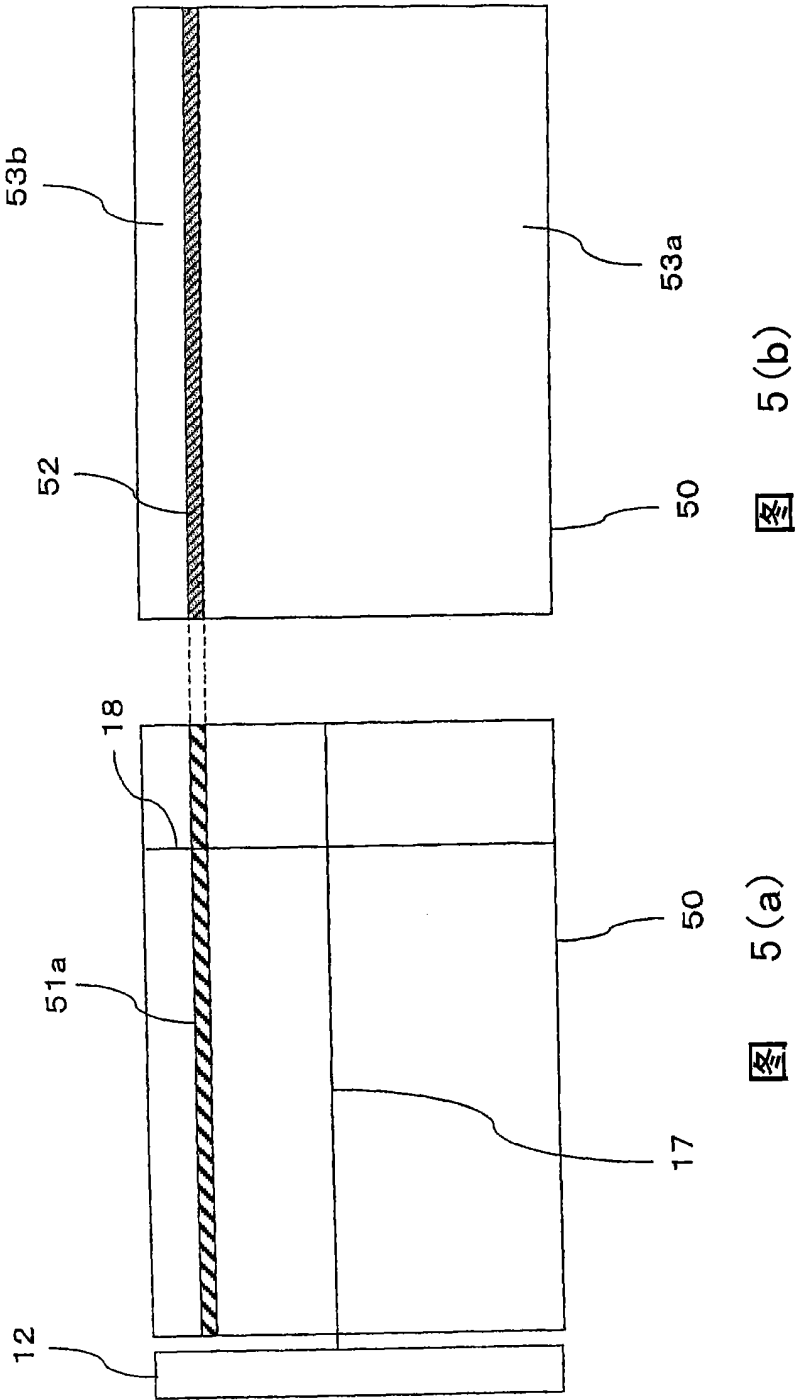
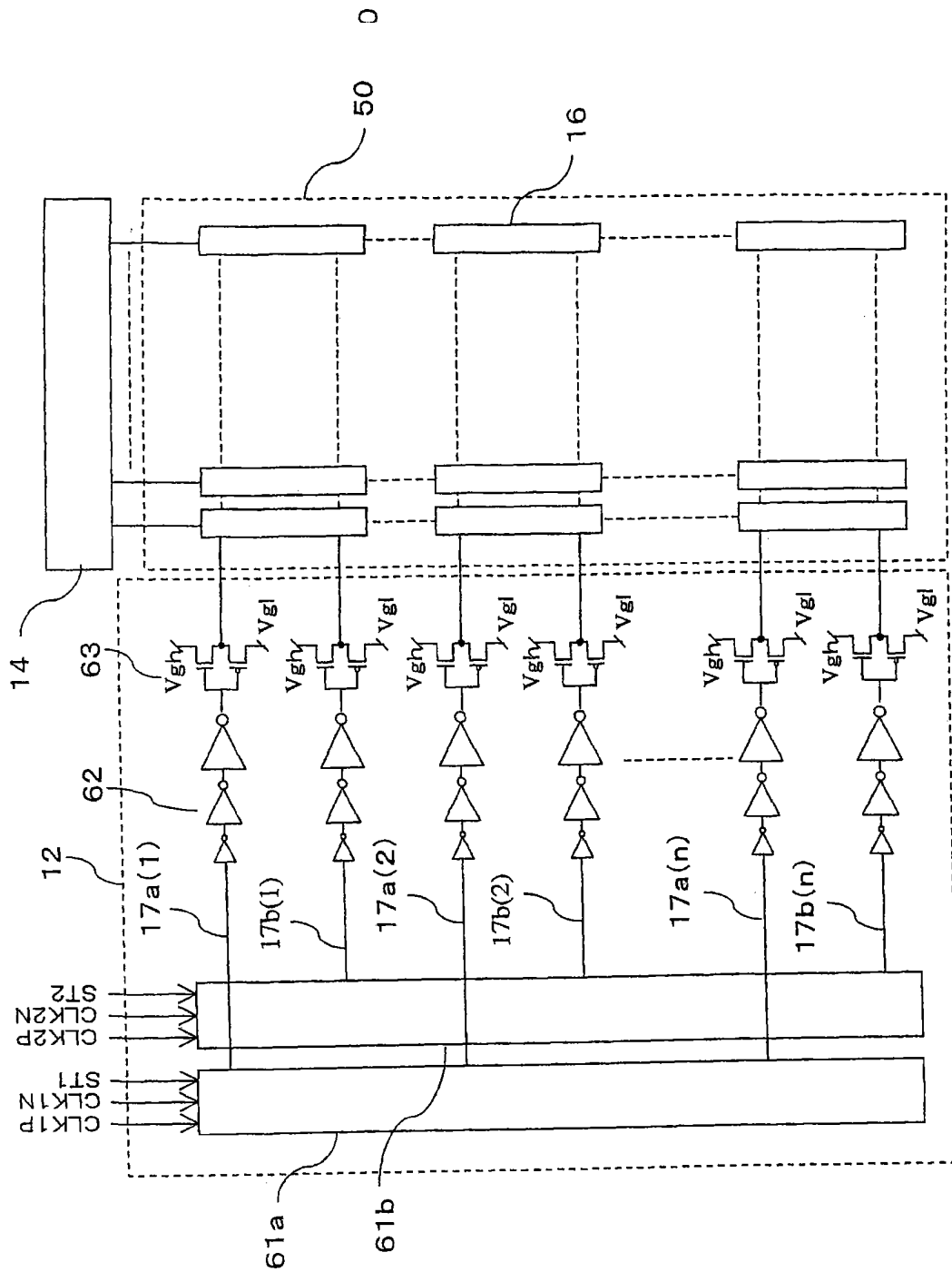


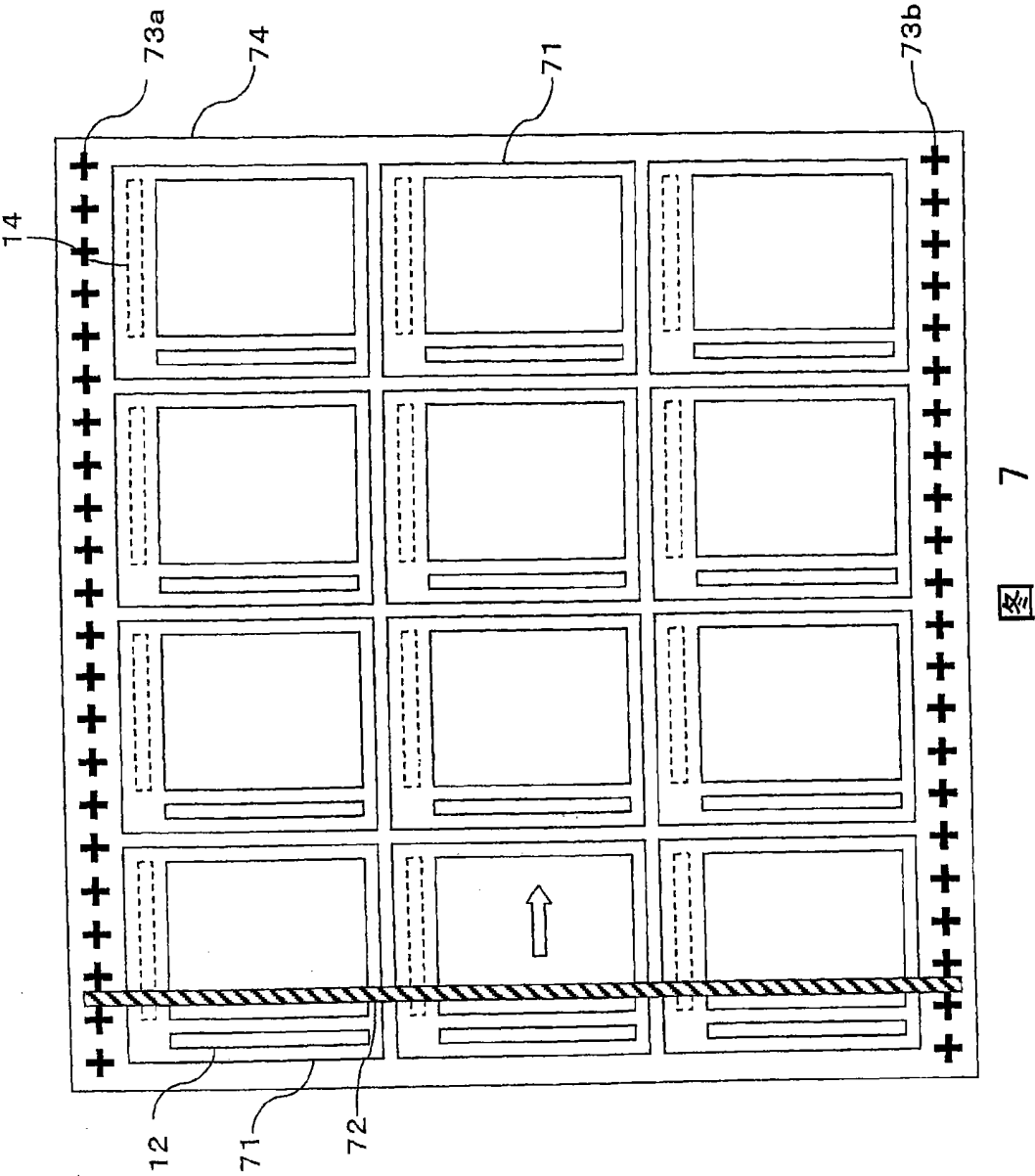
图 5(a)

图 5(b)



图

6



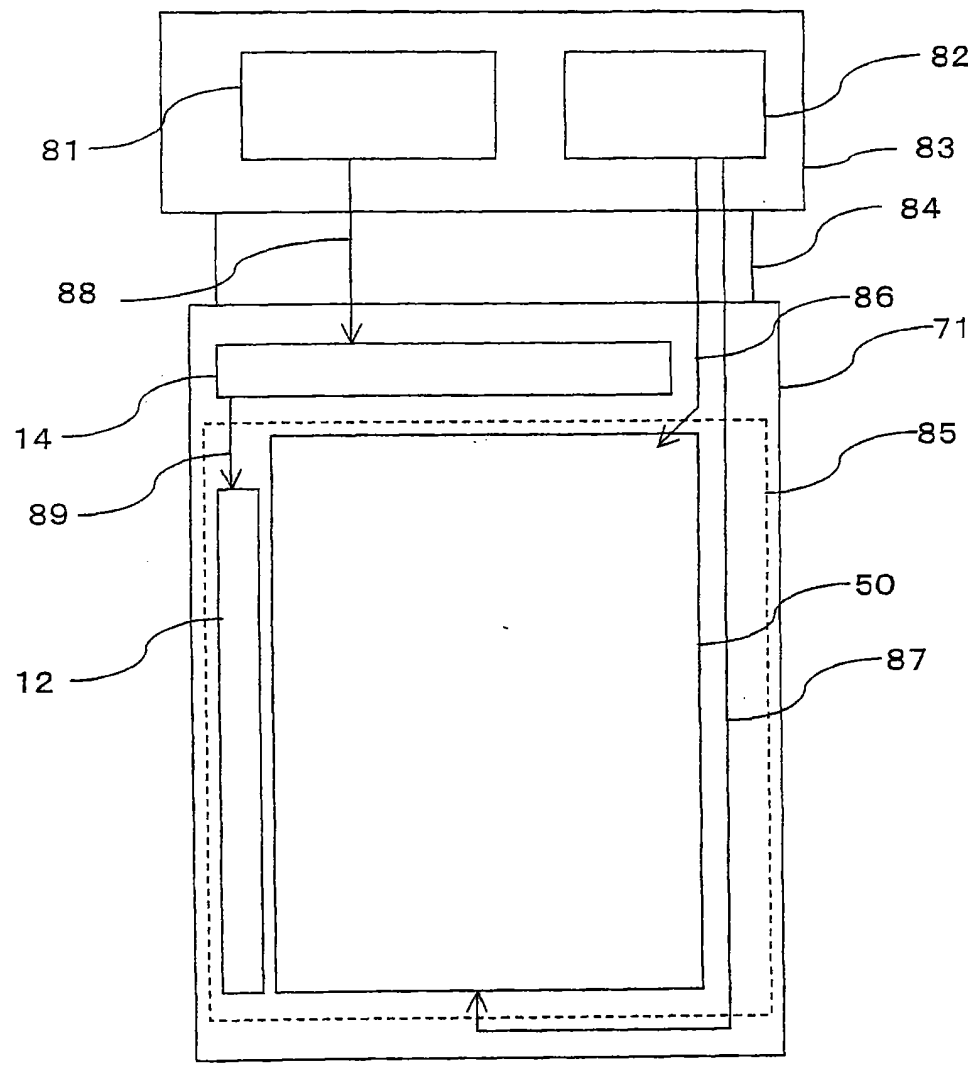


图 8

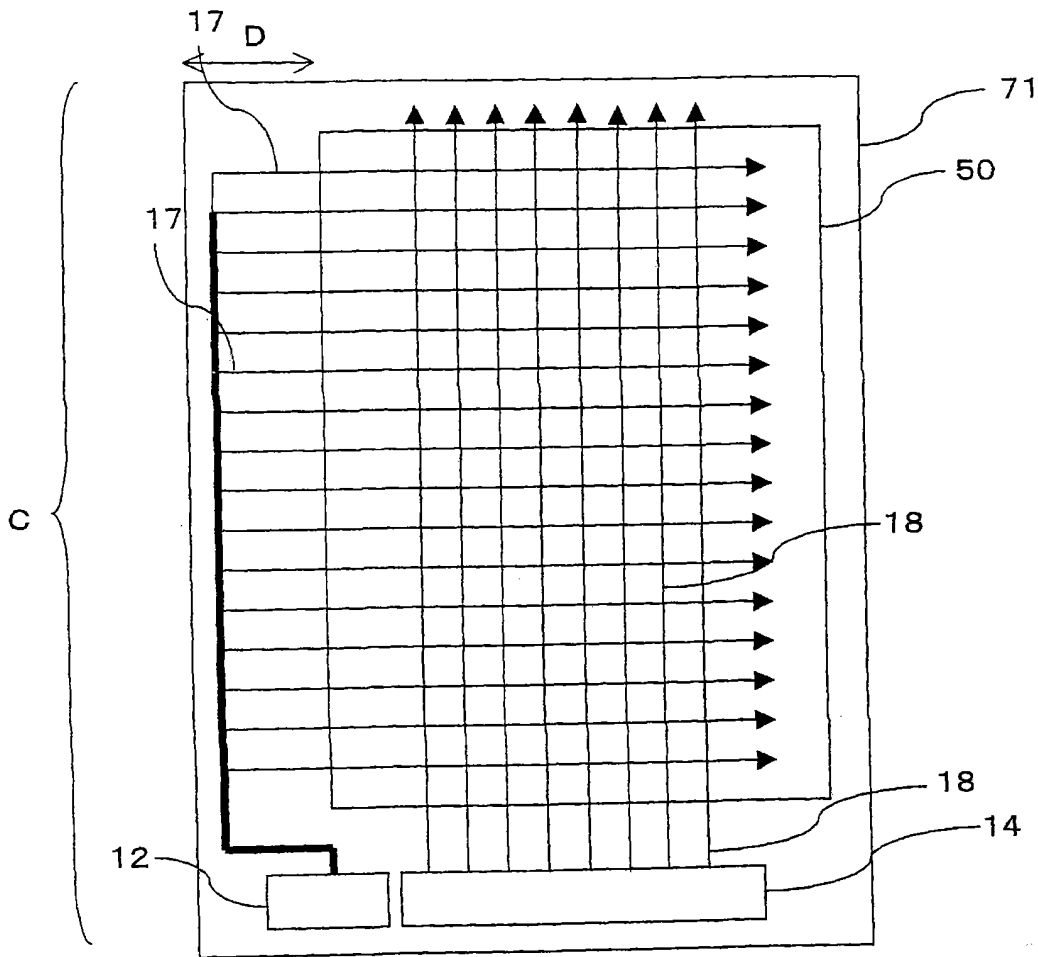
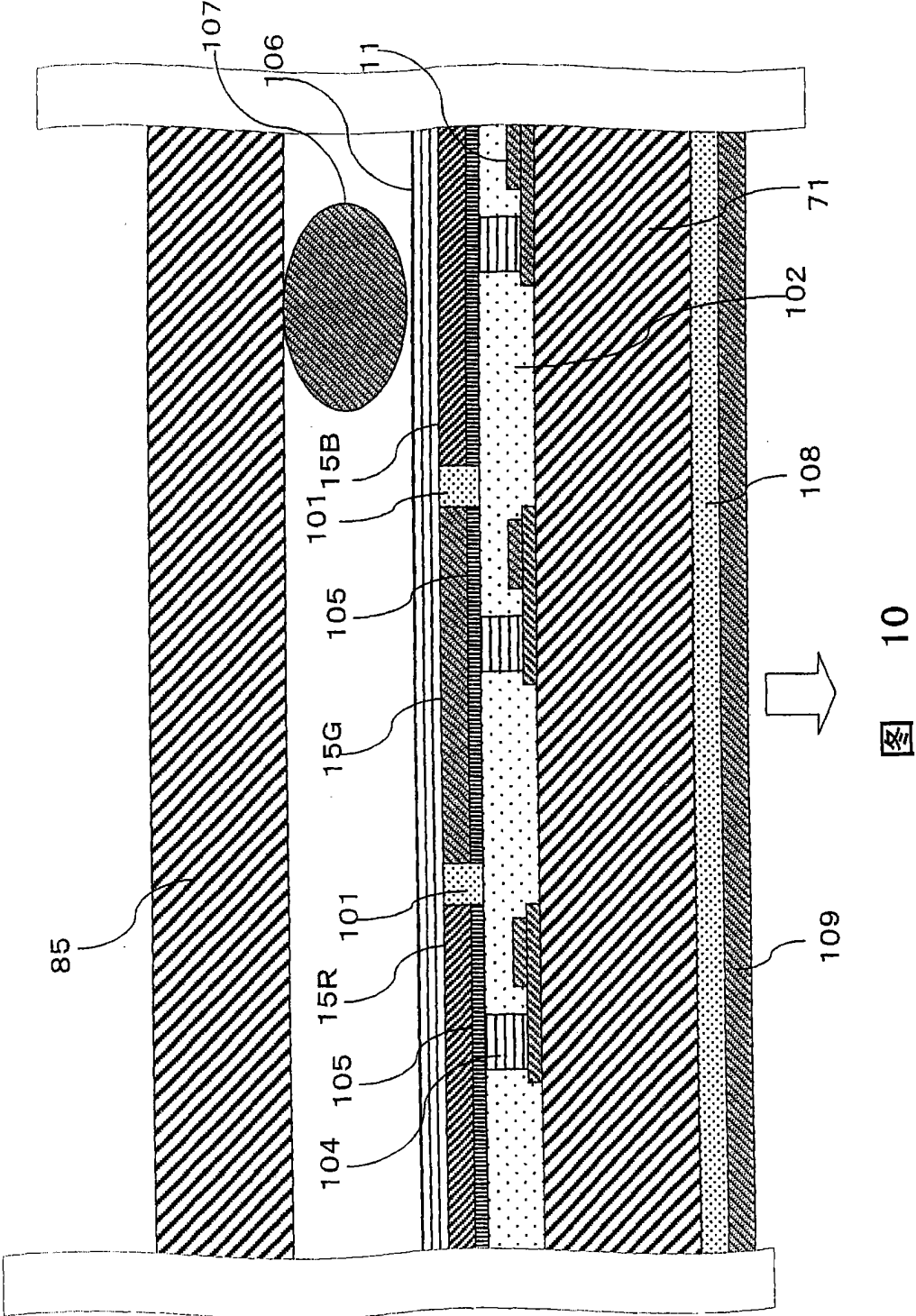


图 9



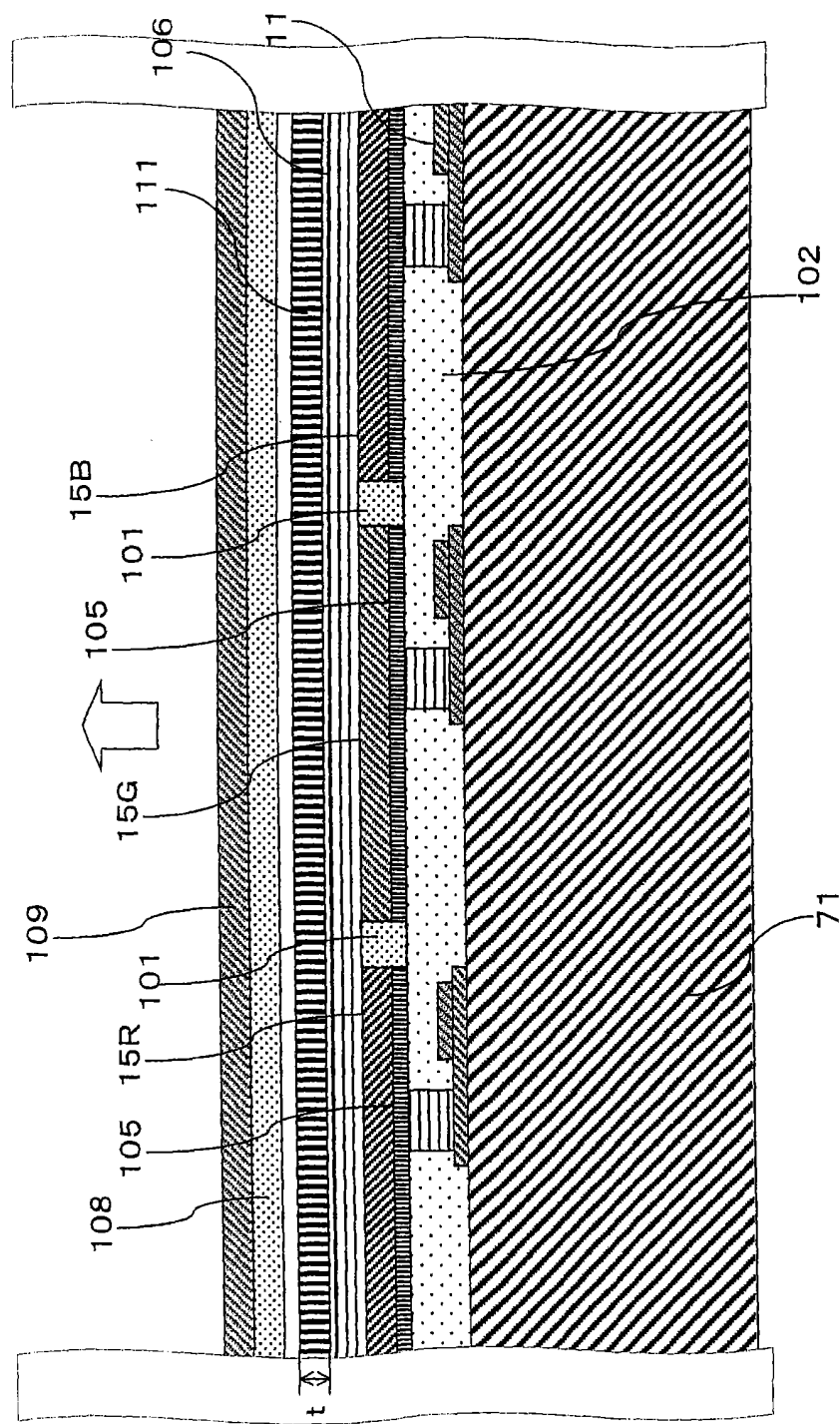
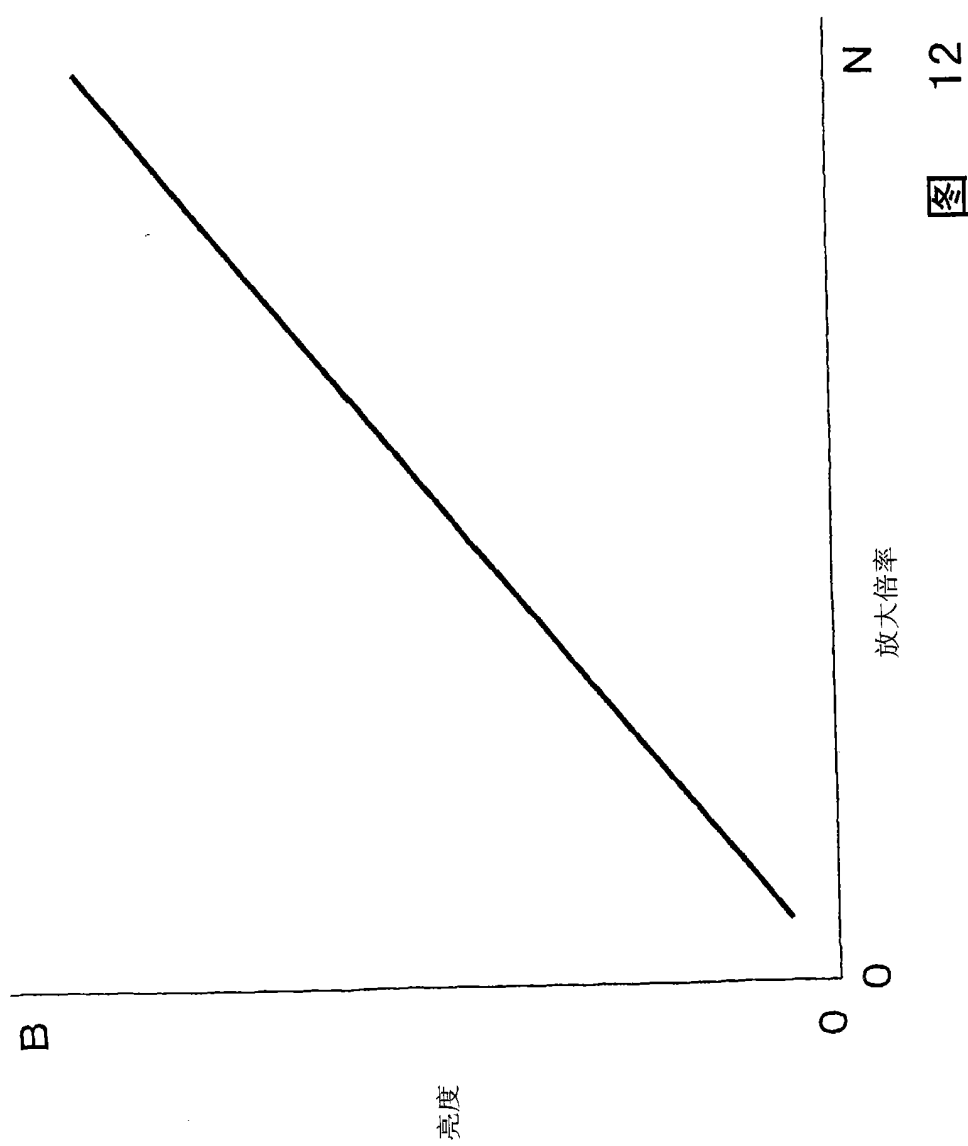


图 11



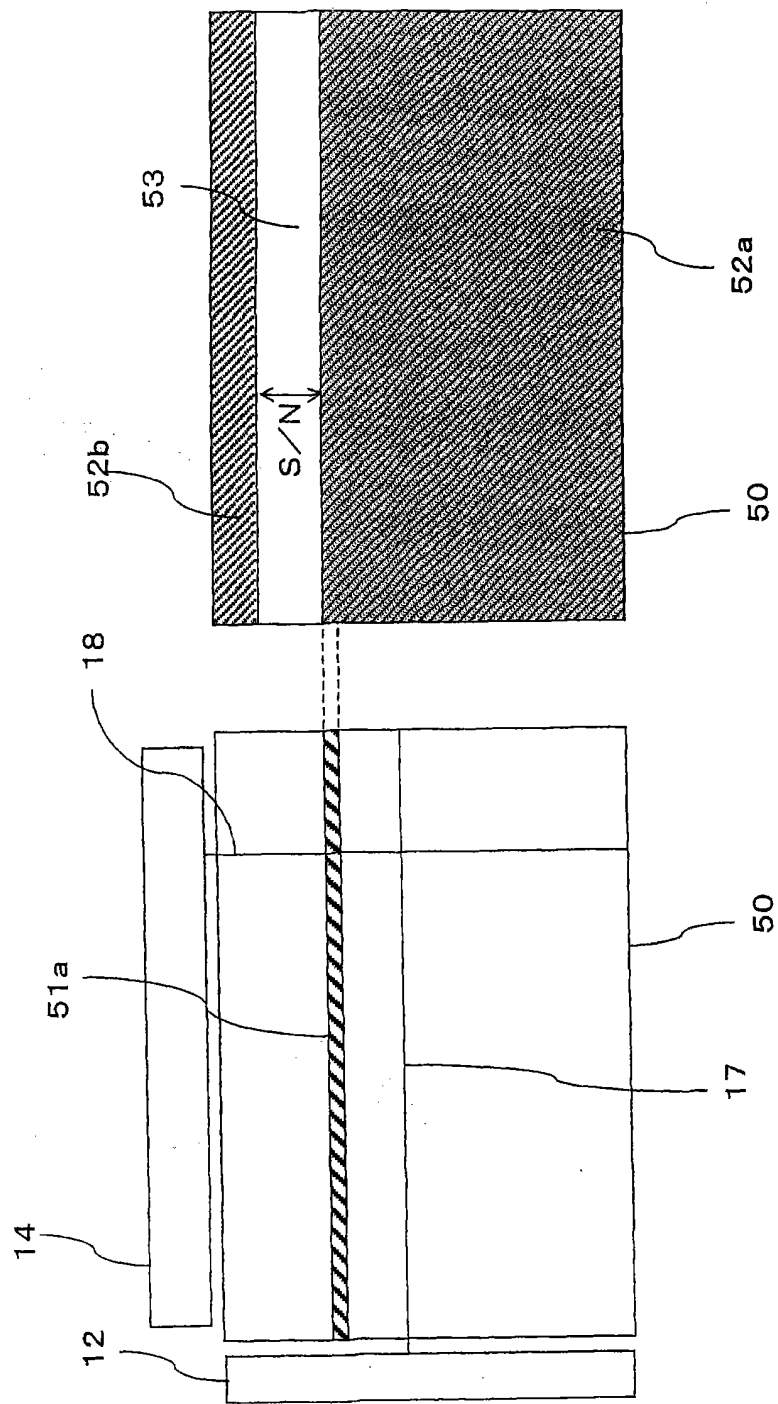


图 13(b)

图 13(a)

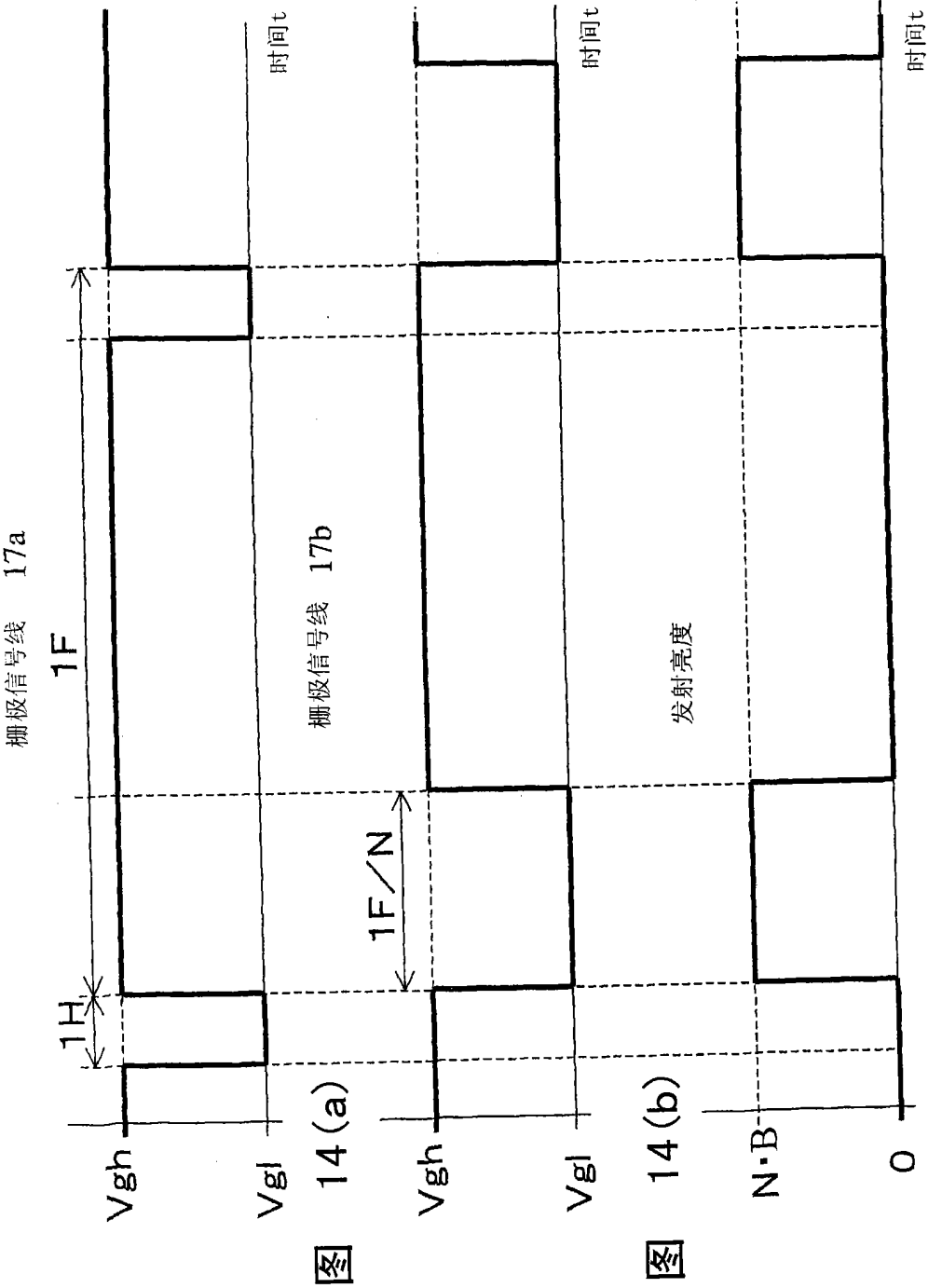


图 14(c)

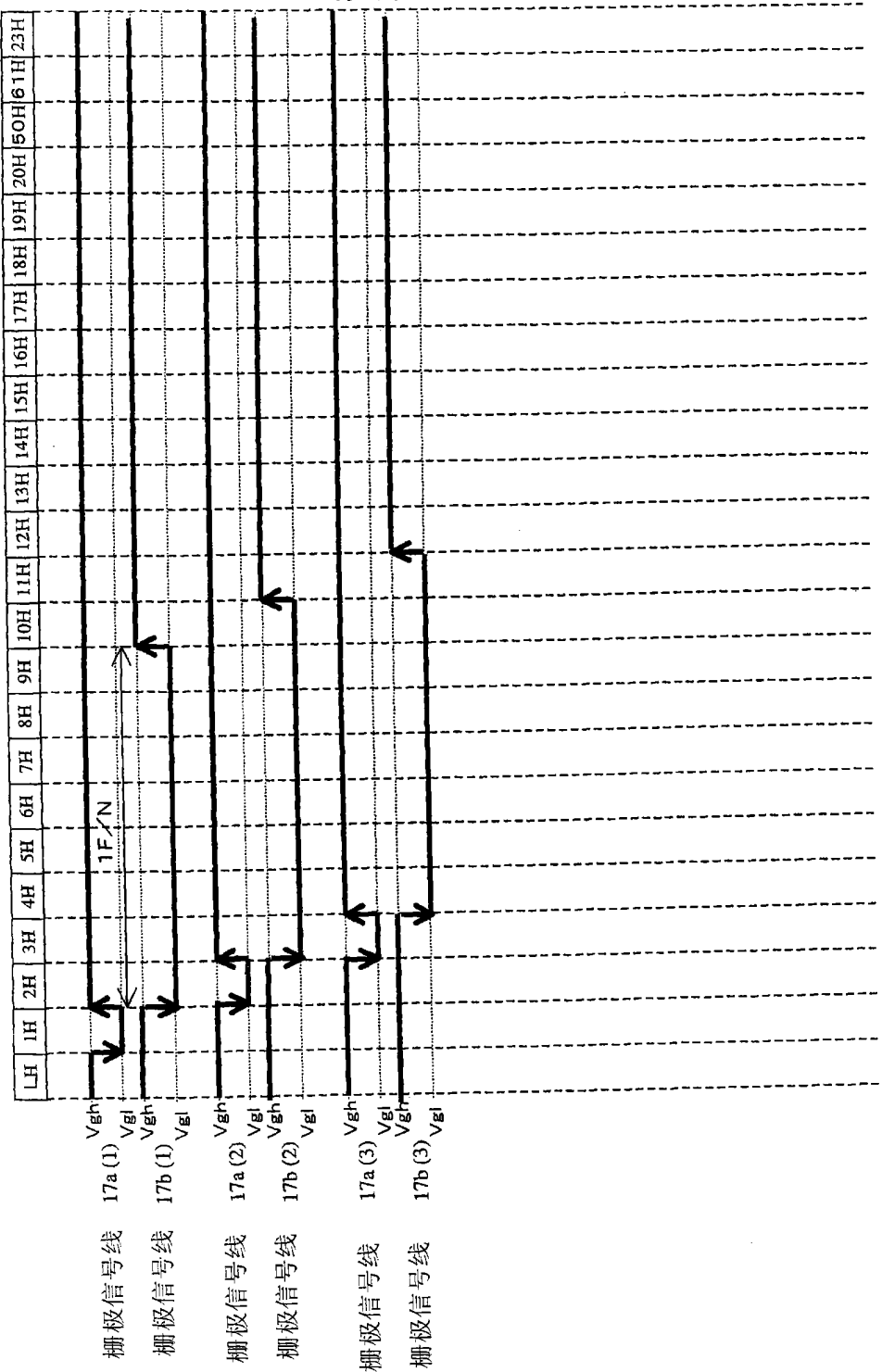
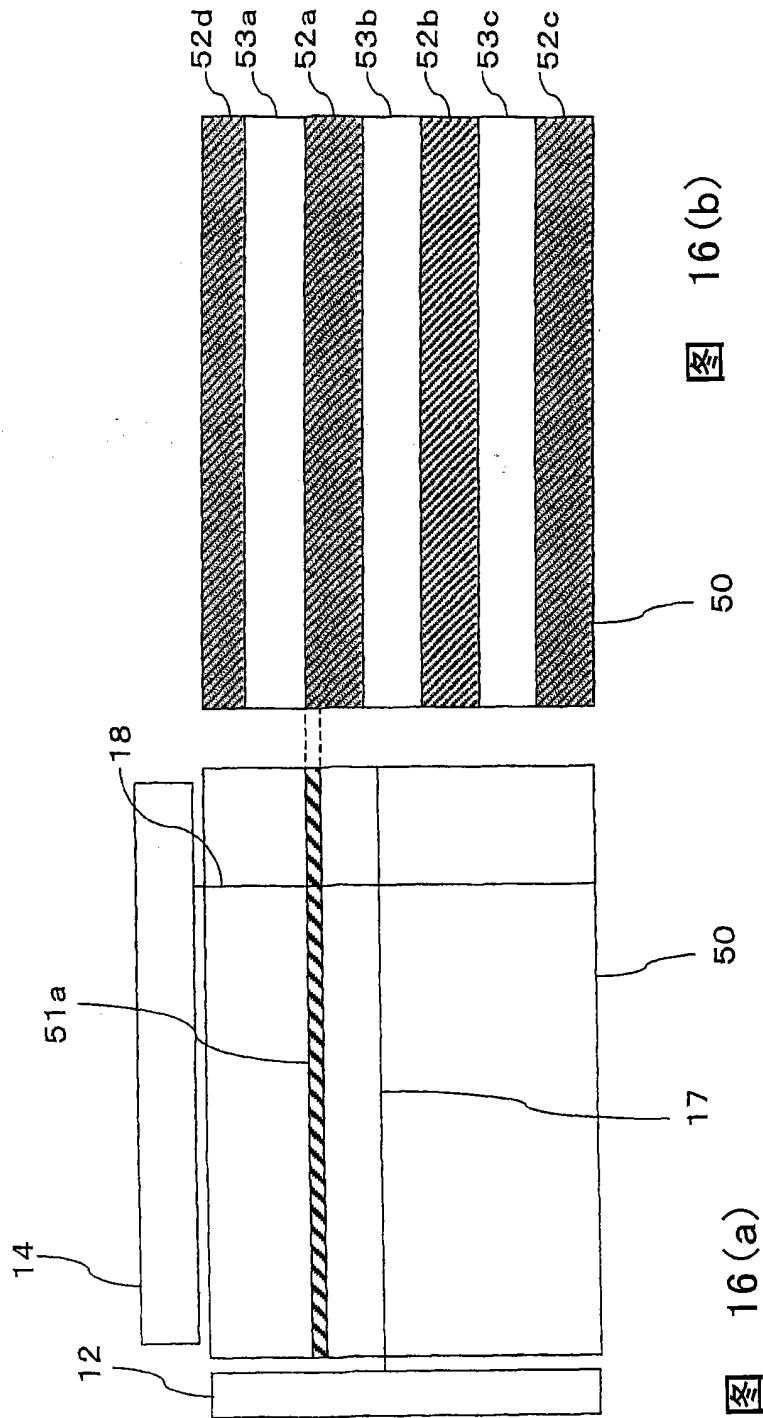
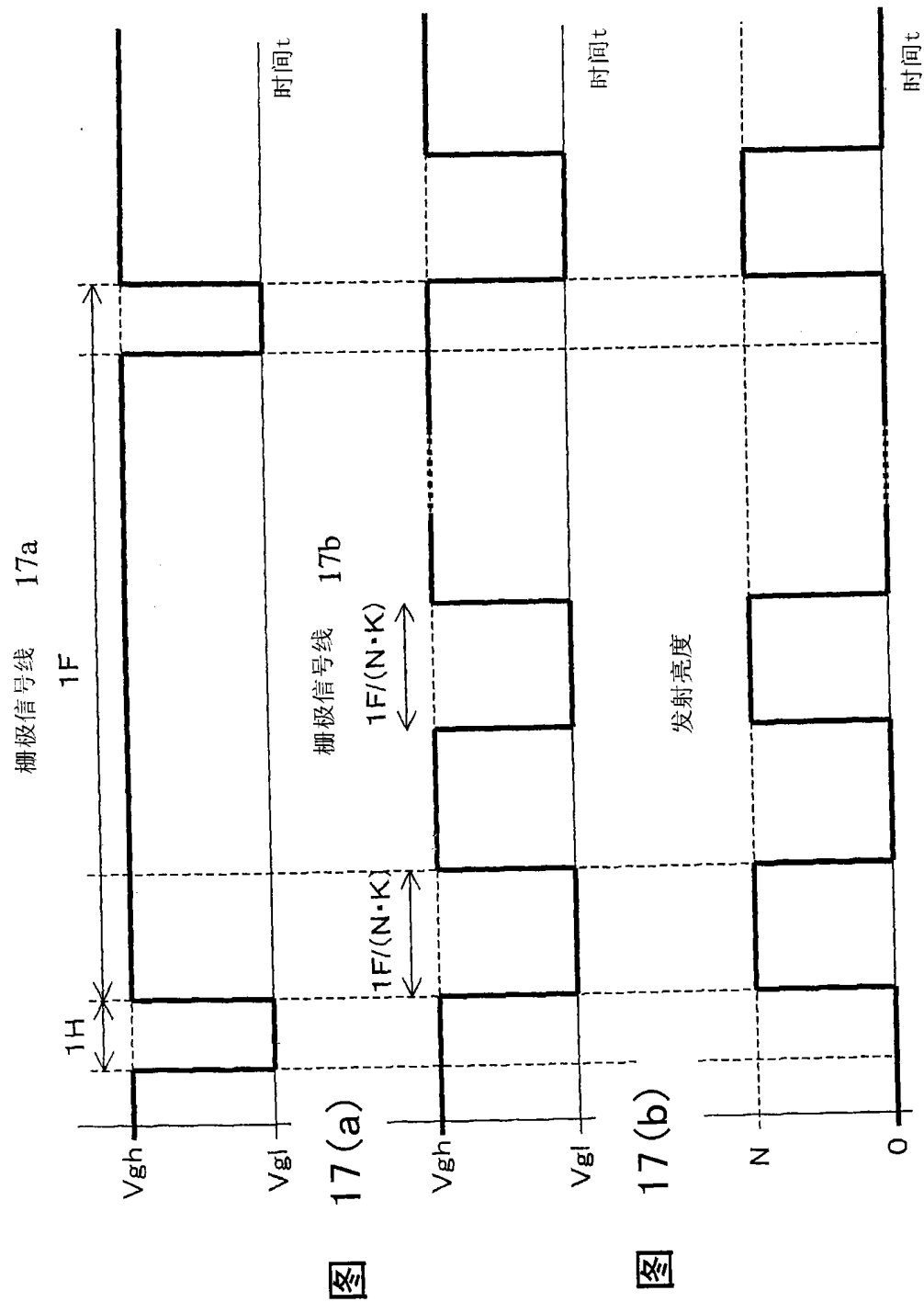


图 15





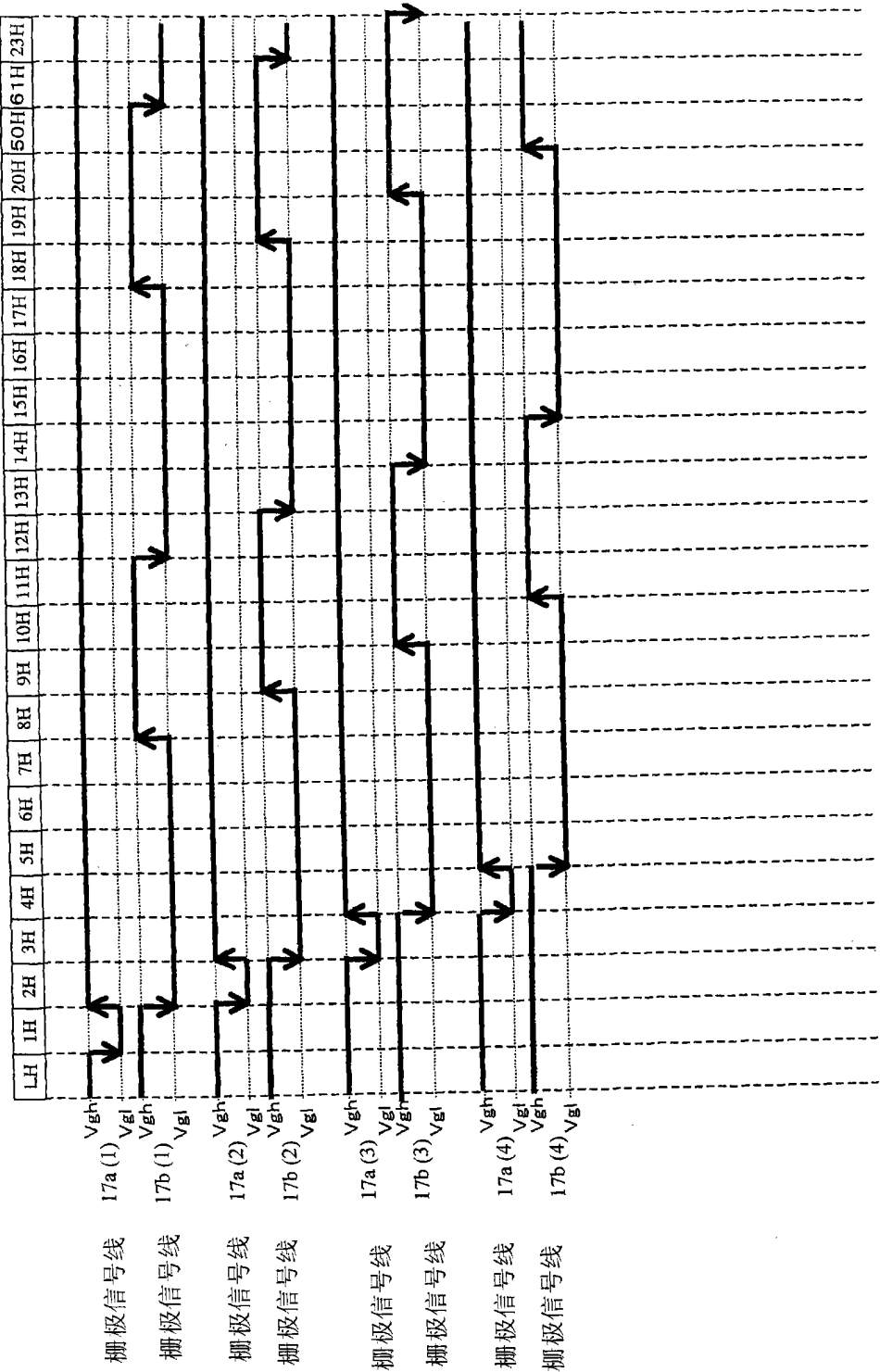
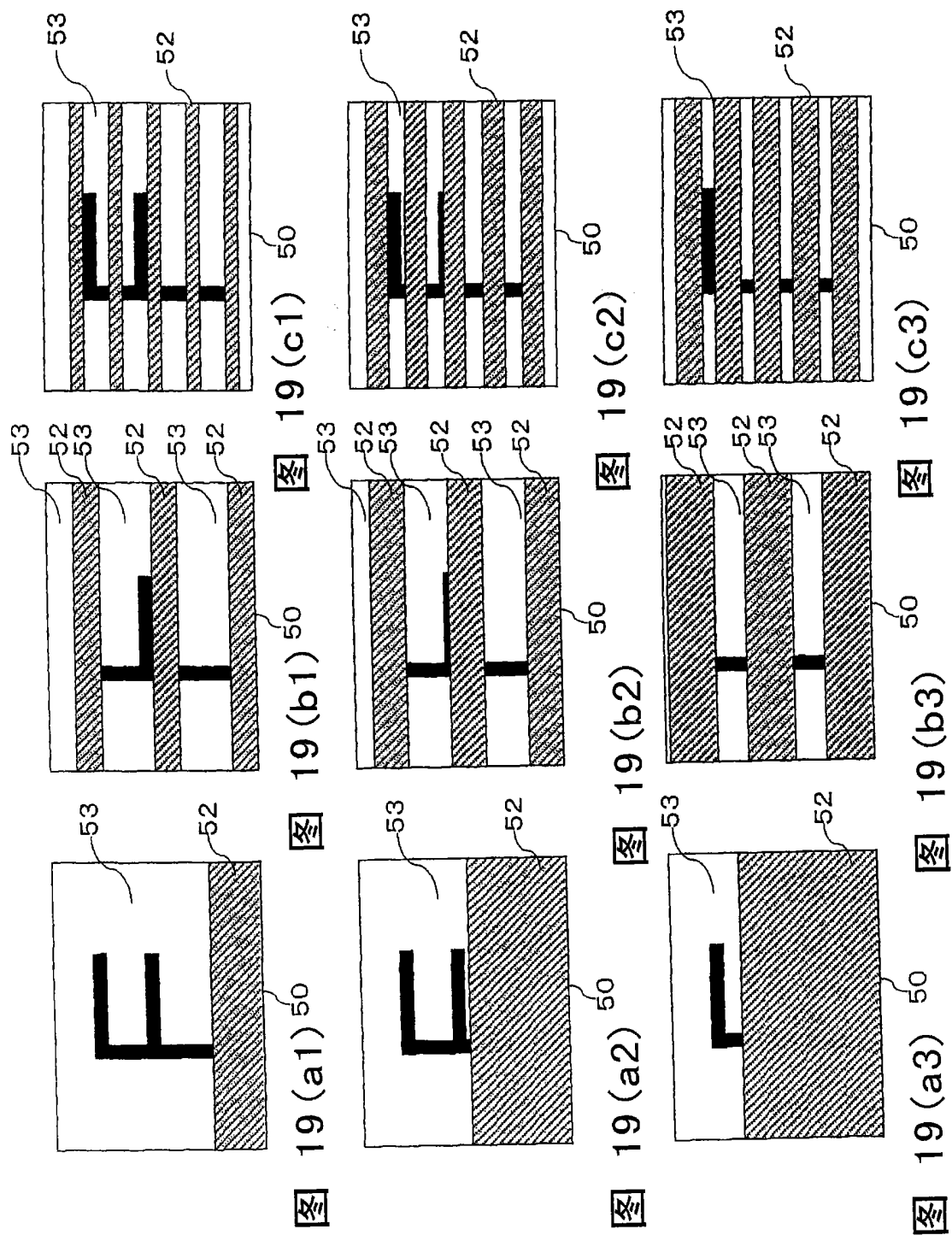


图 18



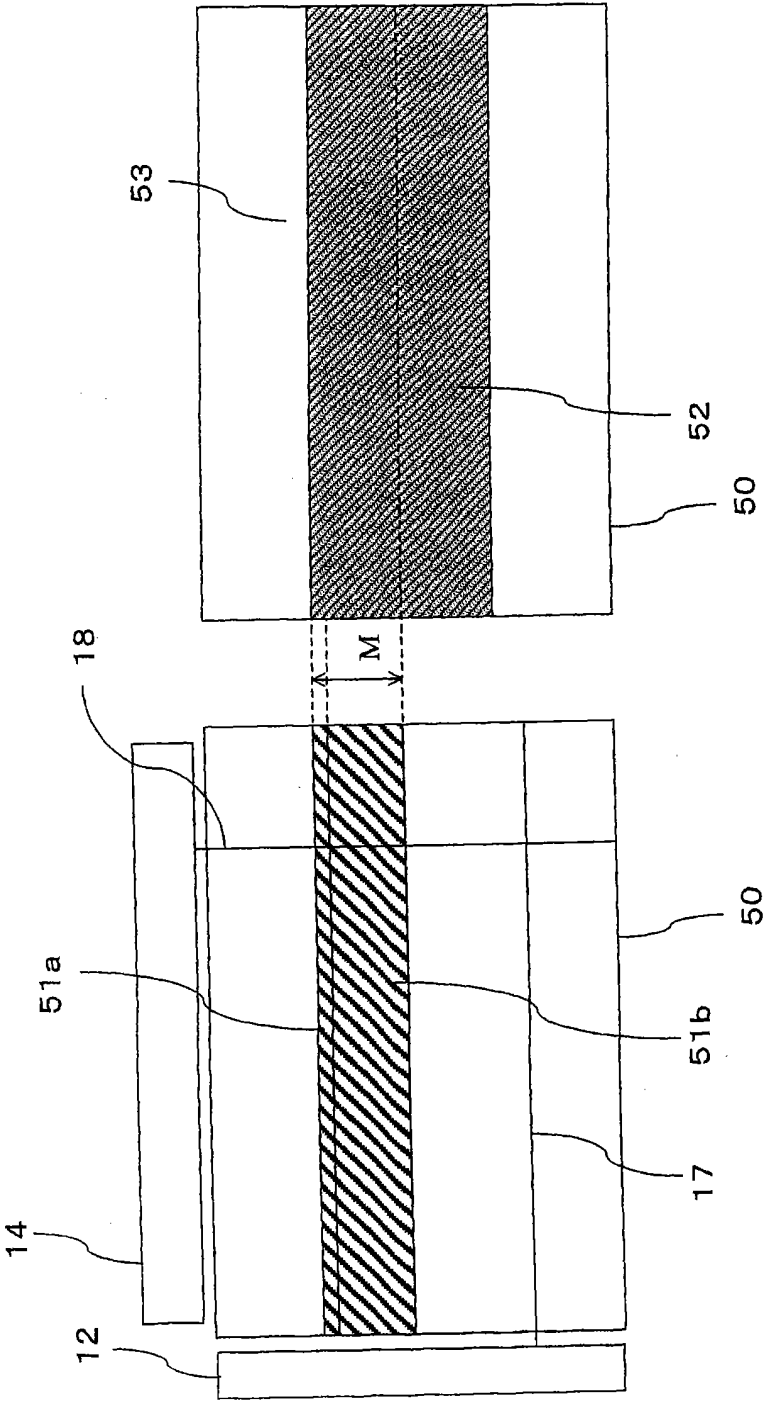


图 20(b)

图 20(a)

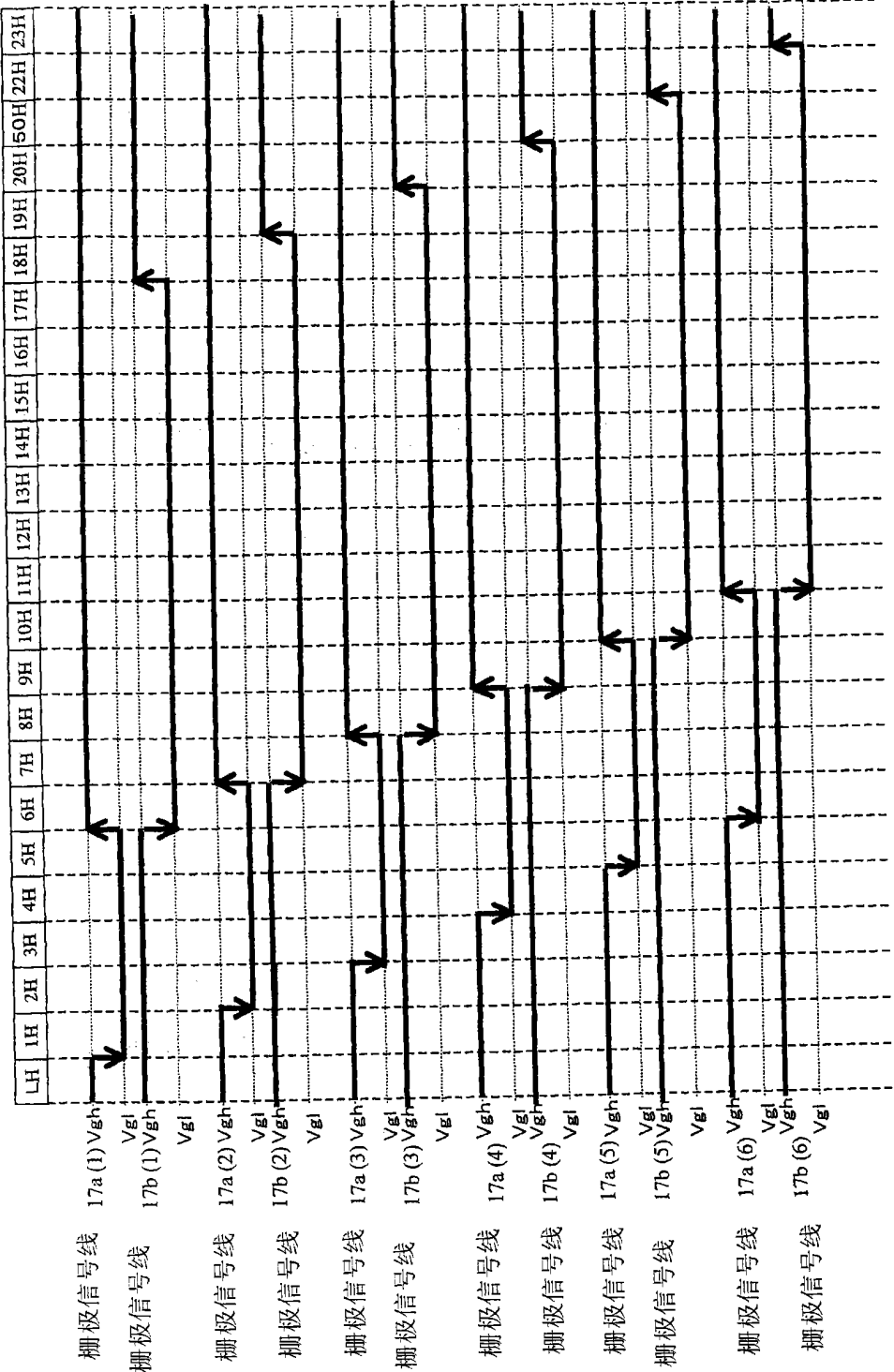


图 21

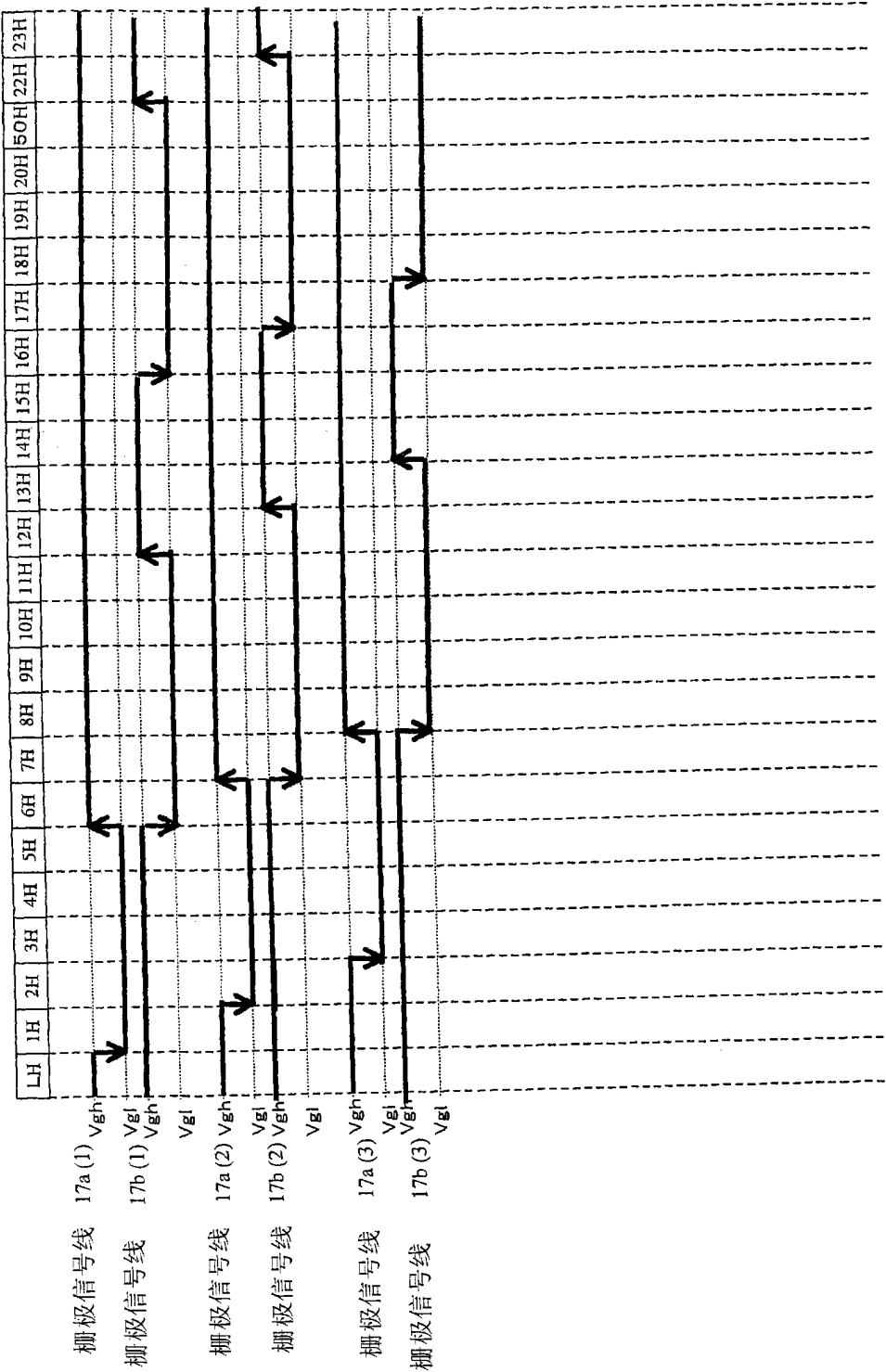


图 23

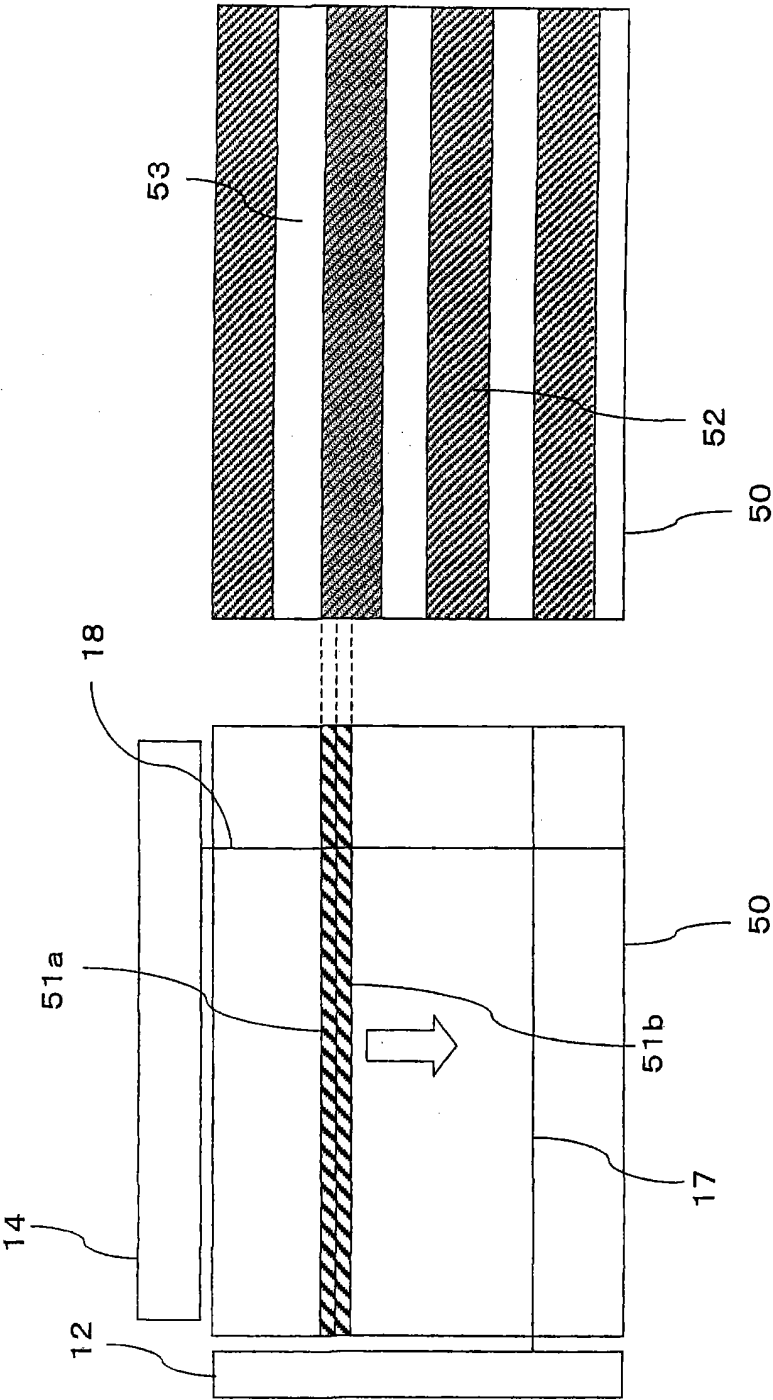


图 24(b)

图 24(a)

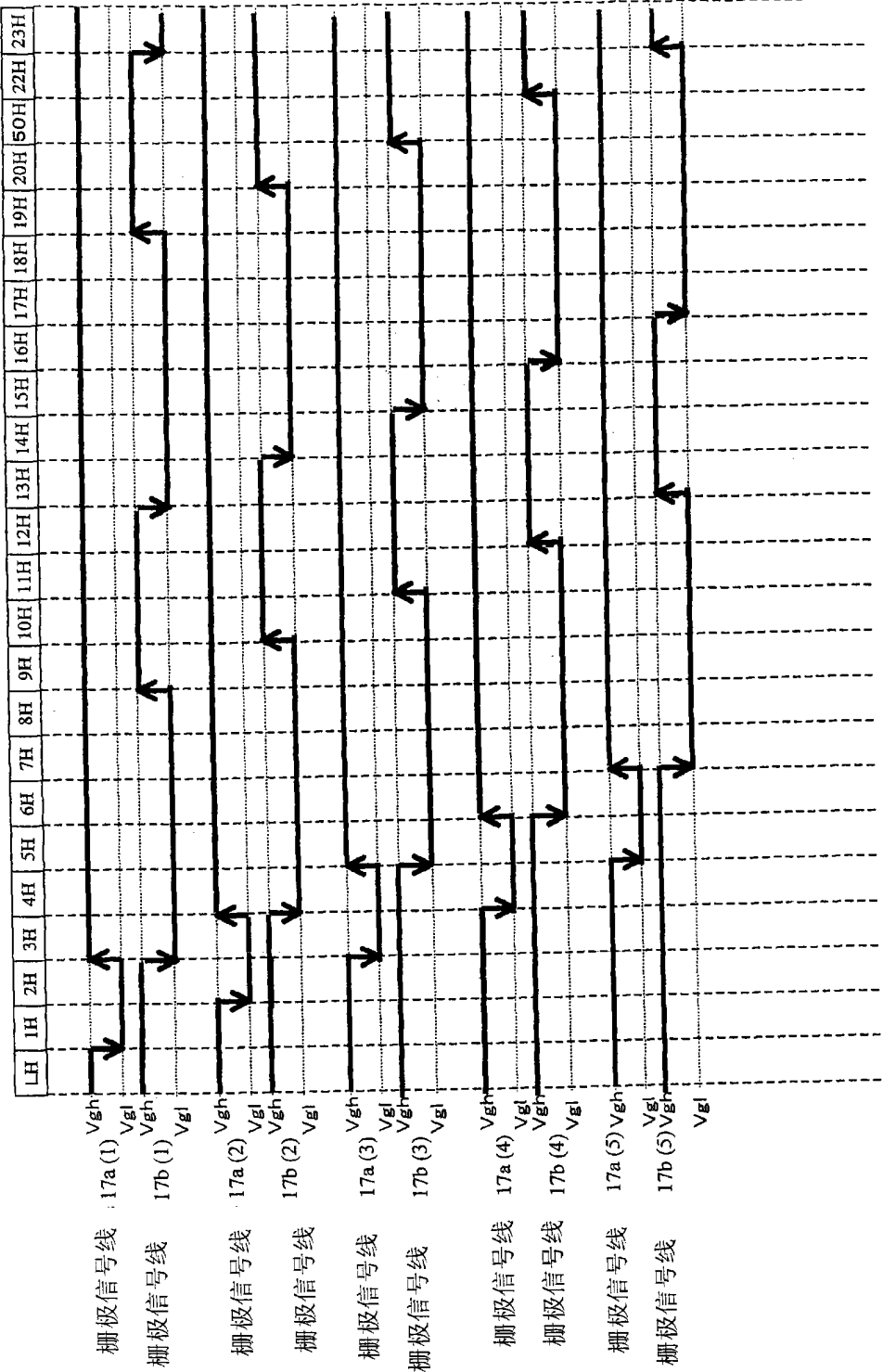


图 25

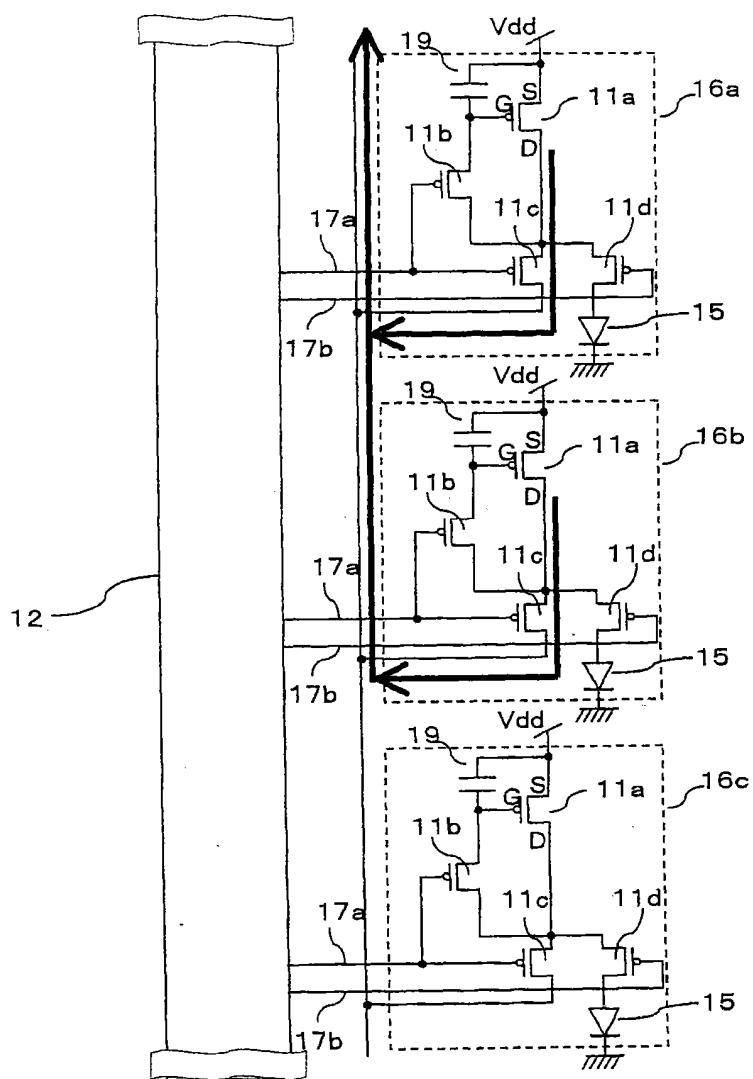


图 26

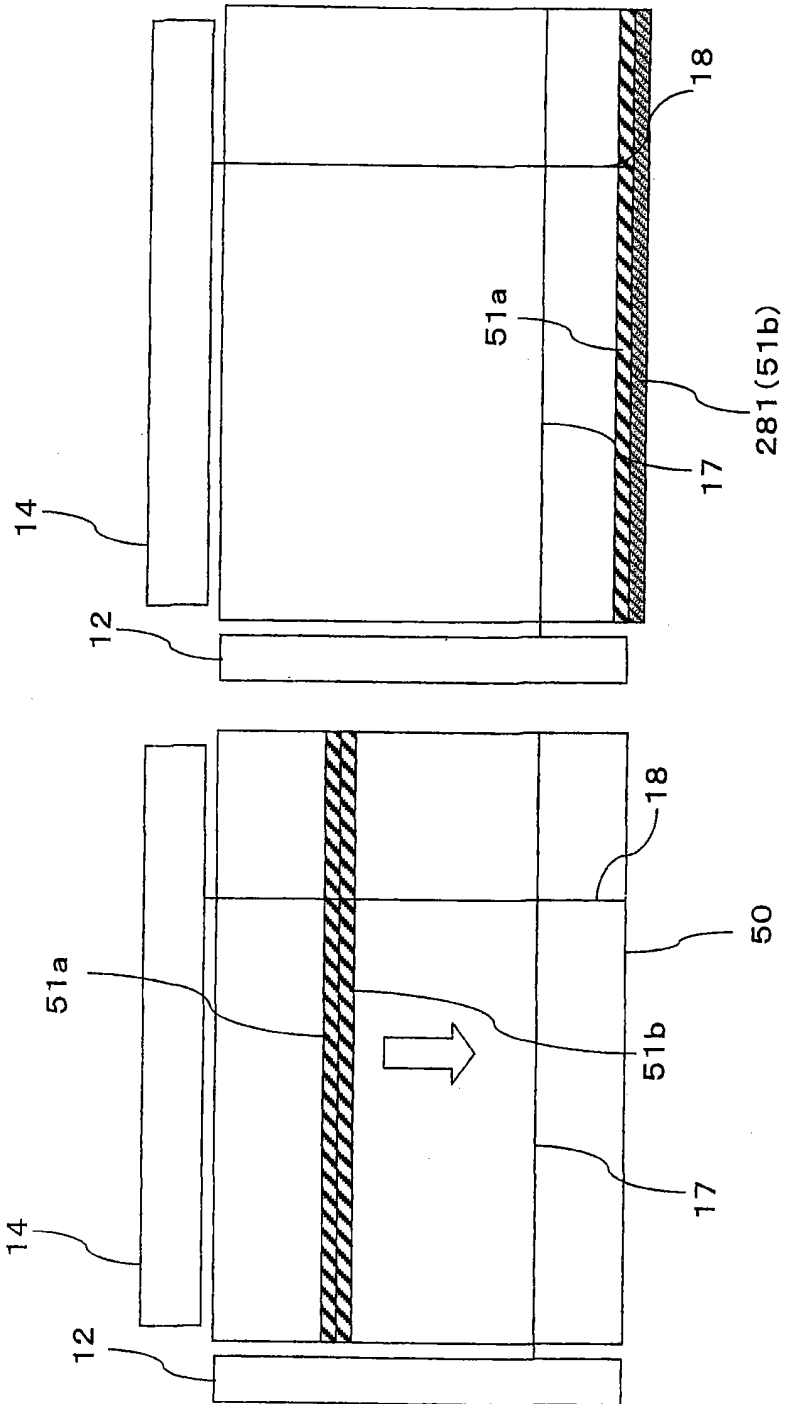


图 27(b)

图 27(a)

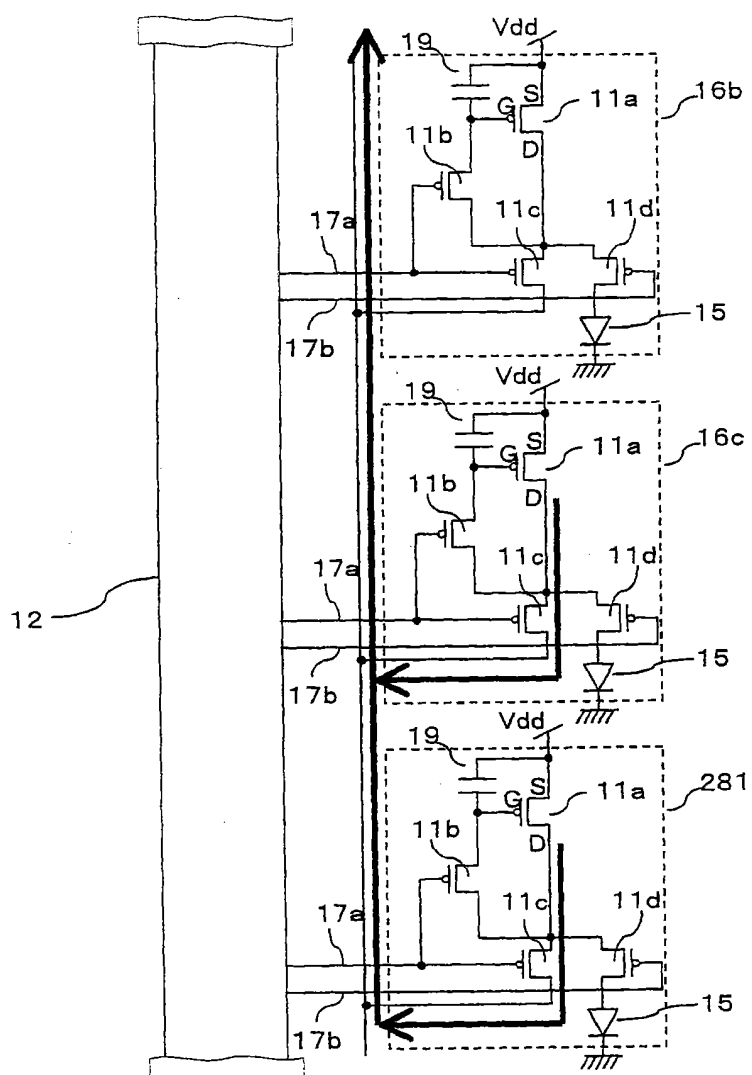


图 28

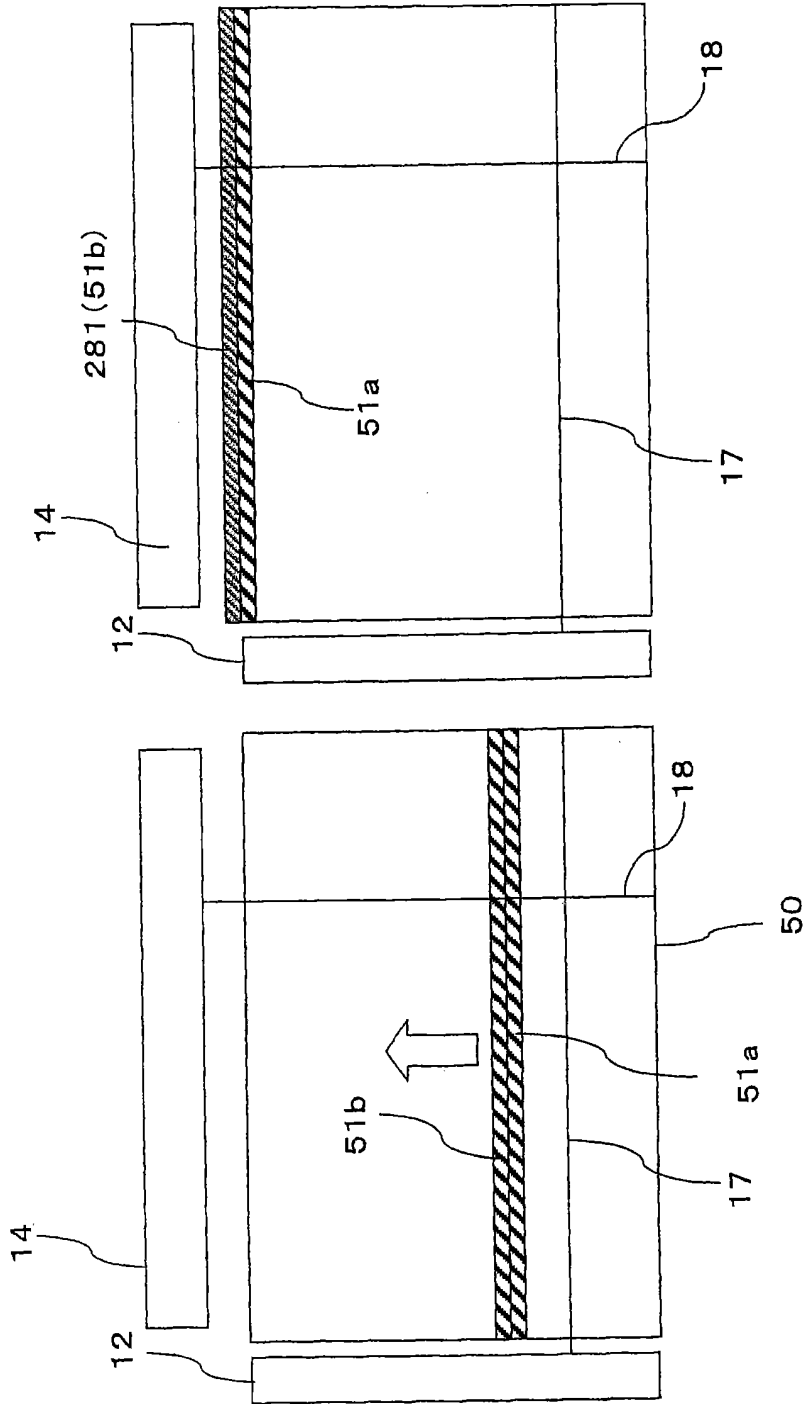
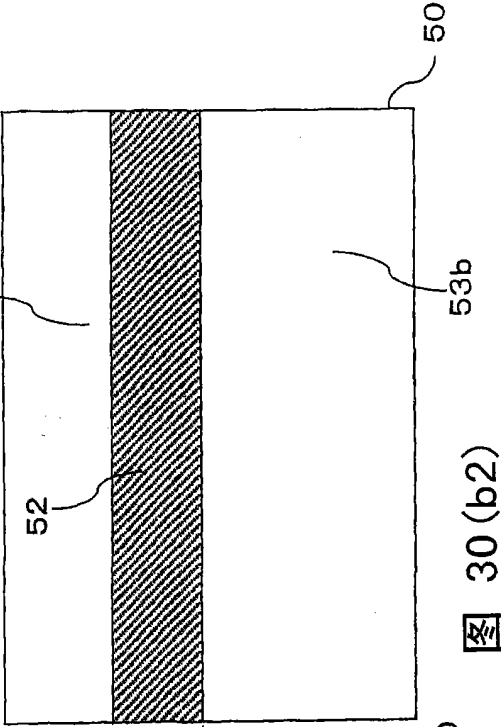
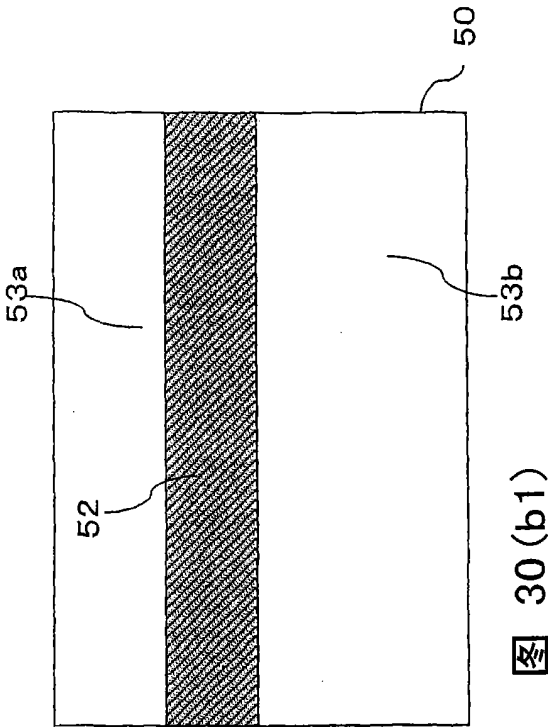
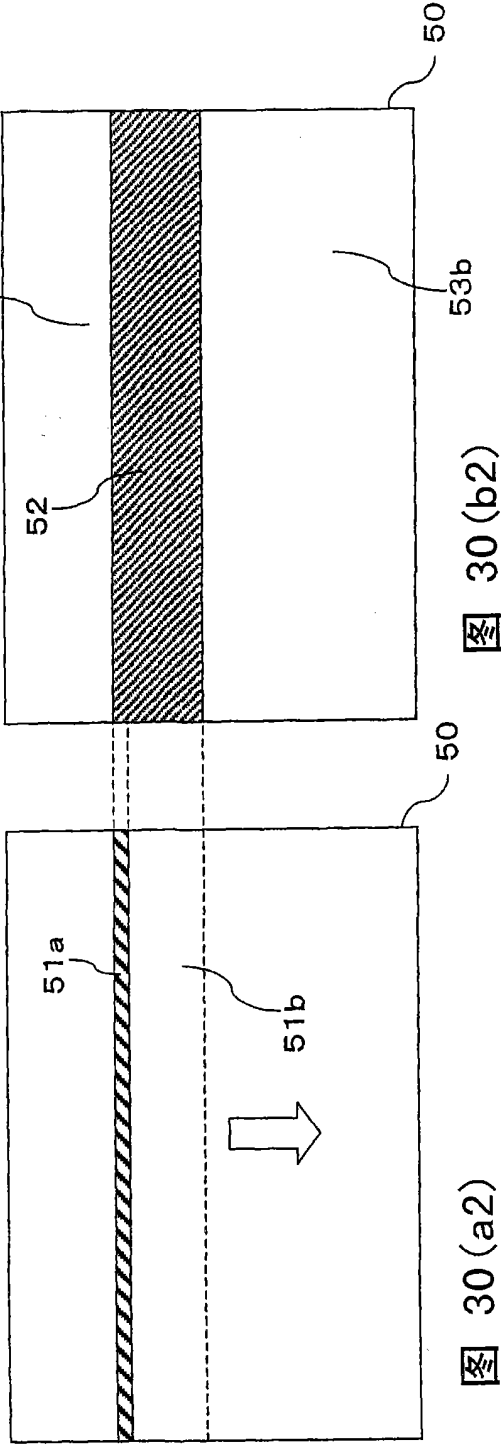
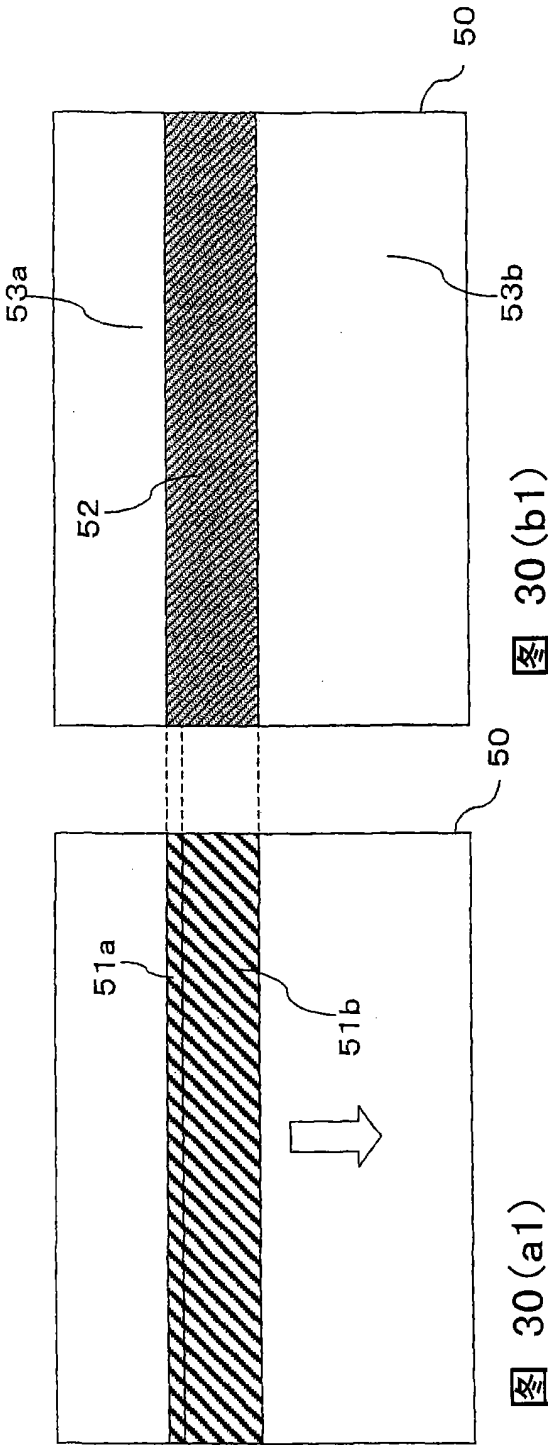


图 29(a) 图 29(b)



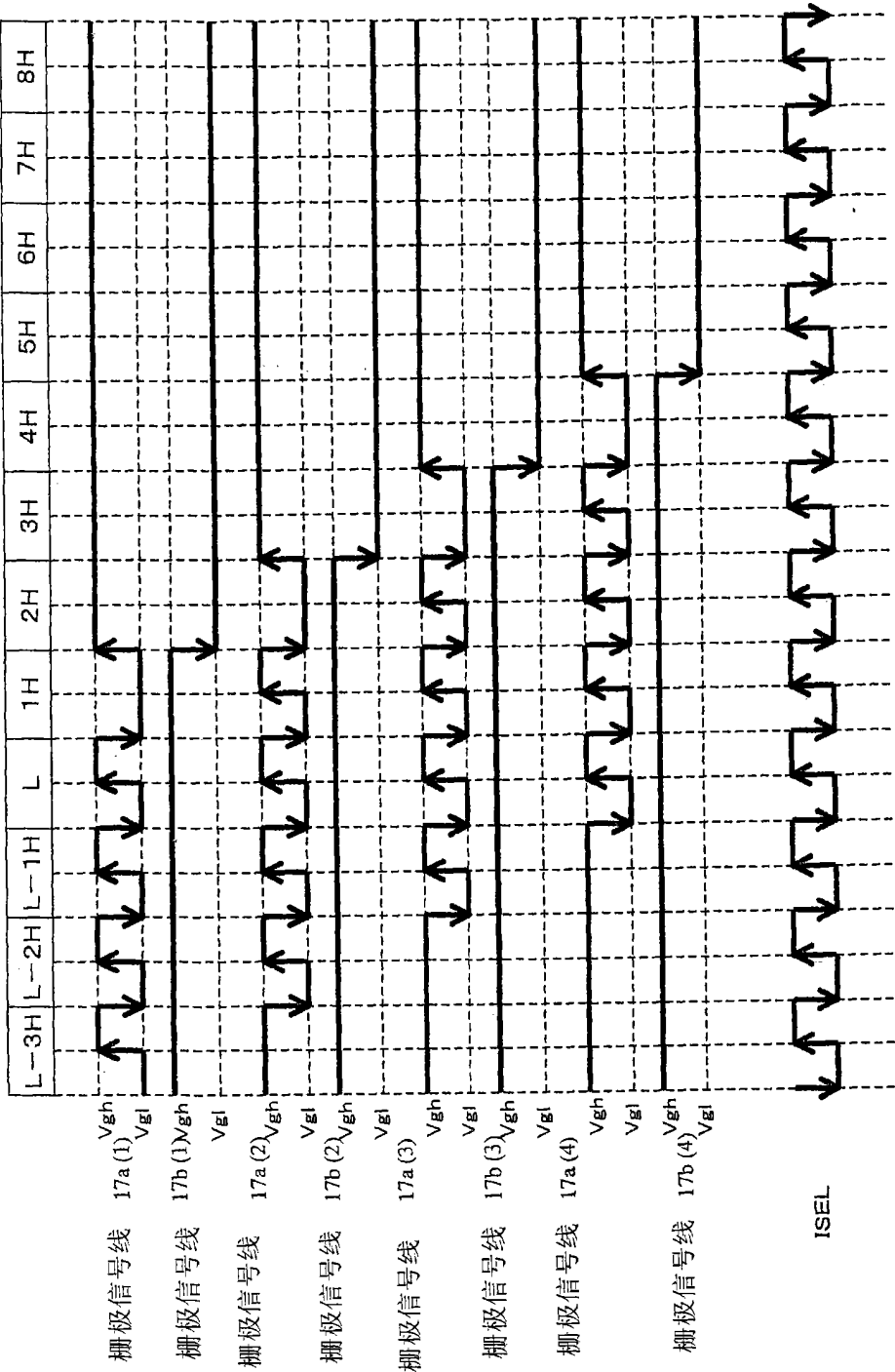


图 31

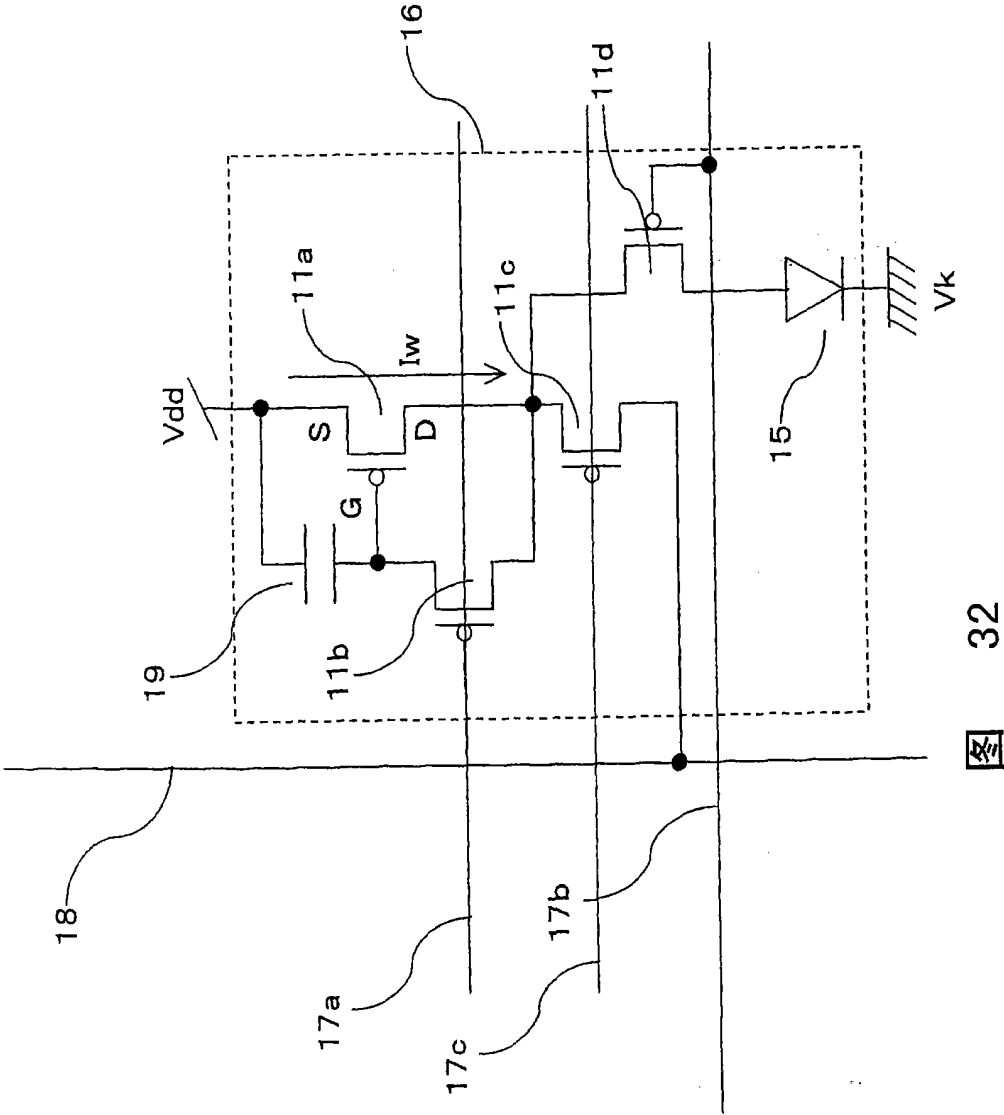


图 32

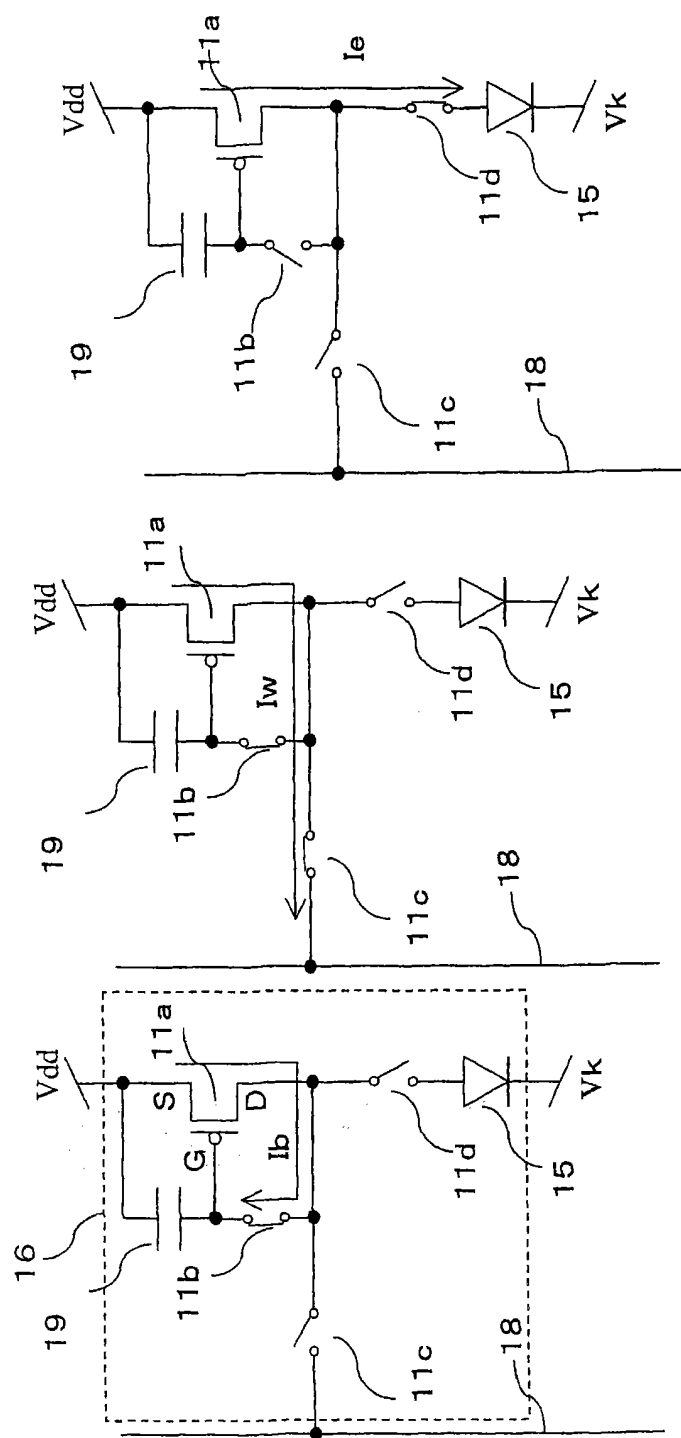


图 33(c)

图 33(b)

图 33(a)

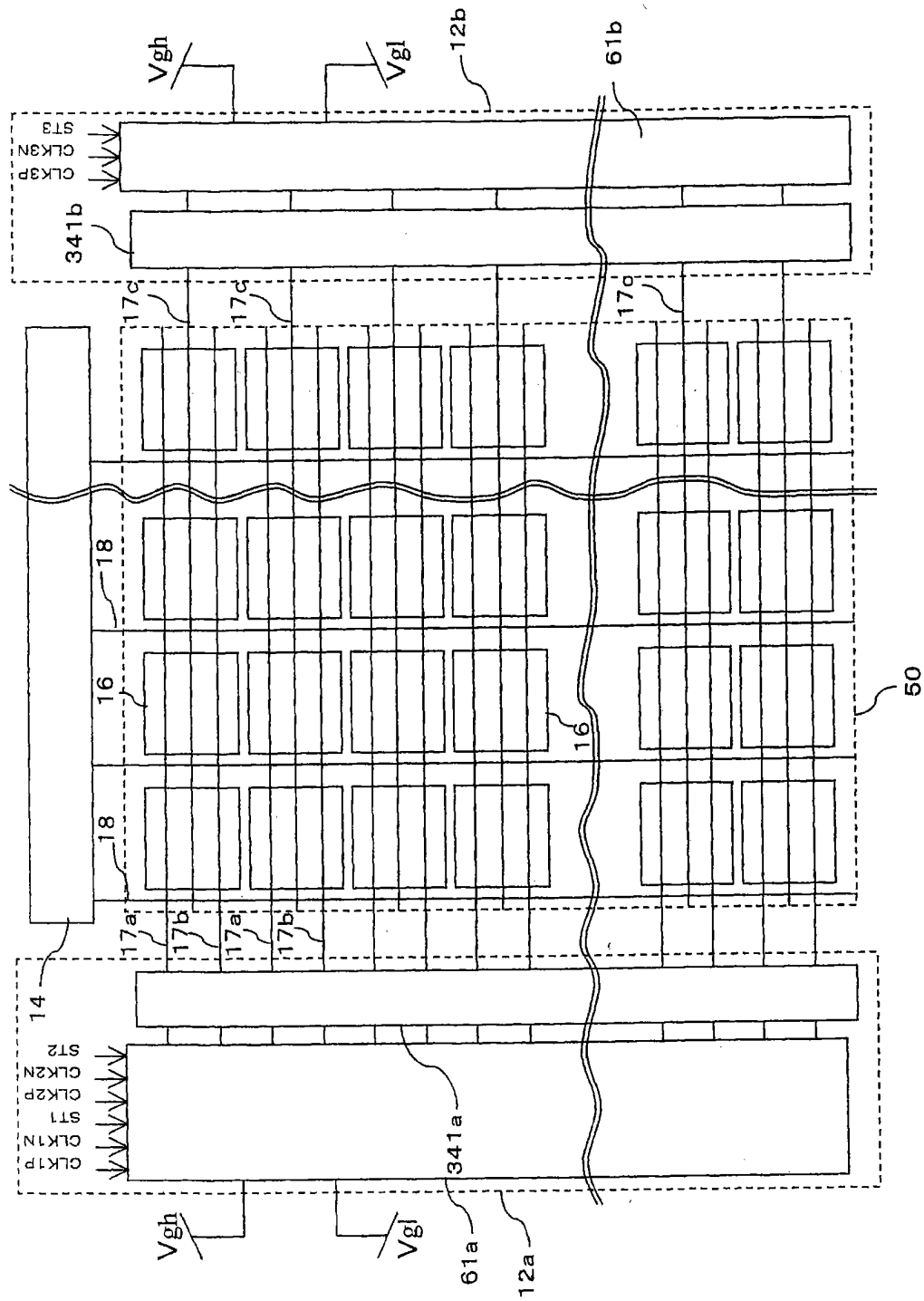


图 34

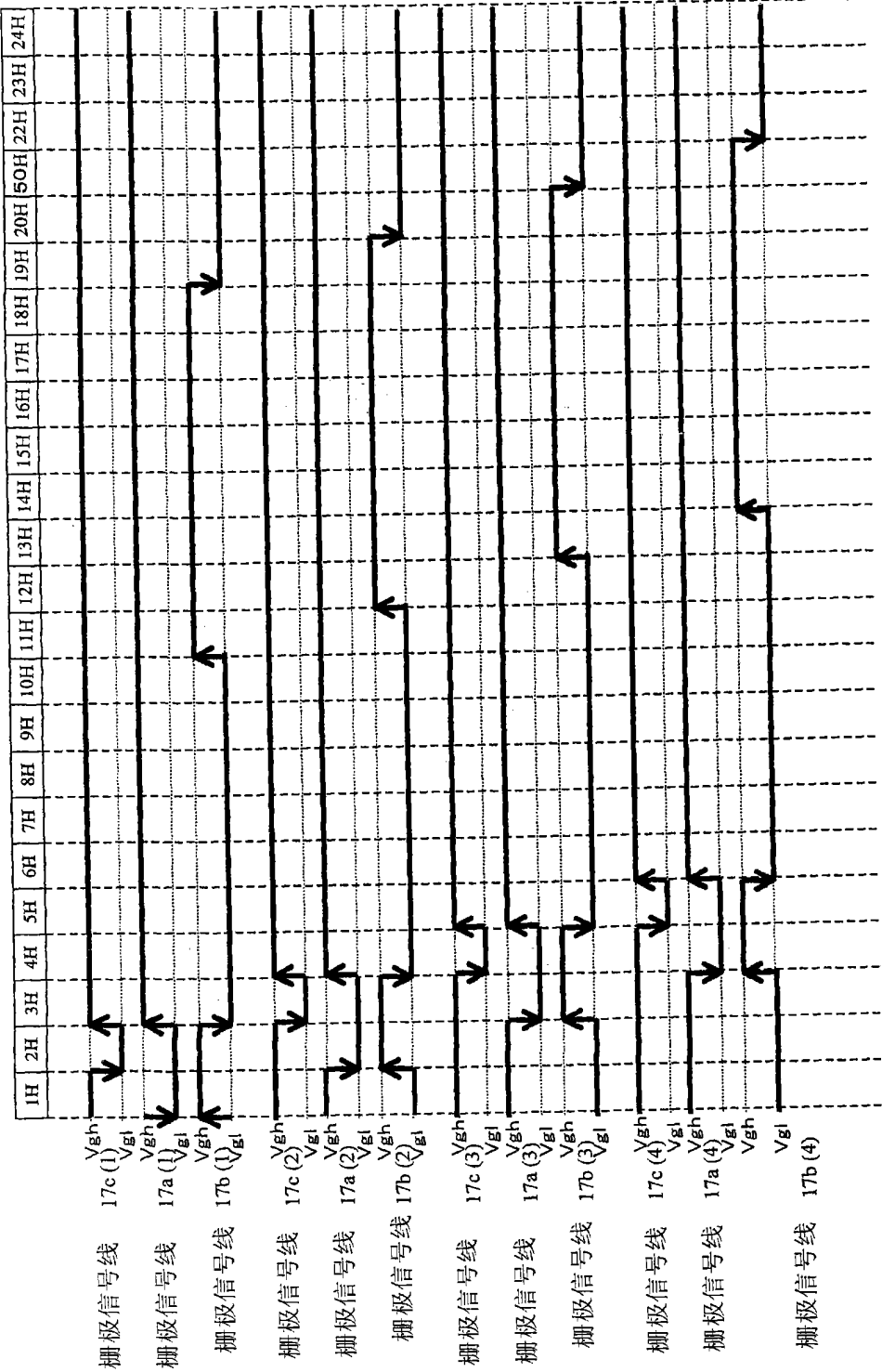


图 35

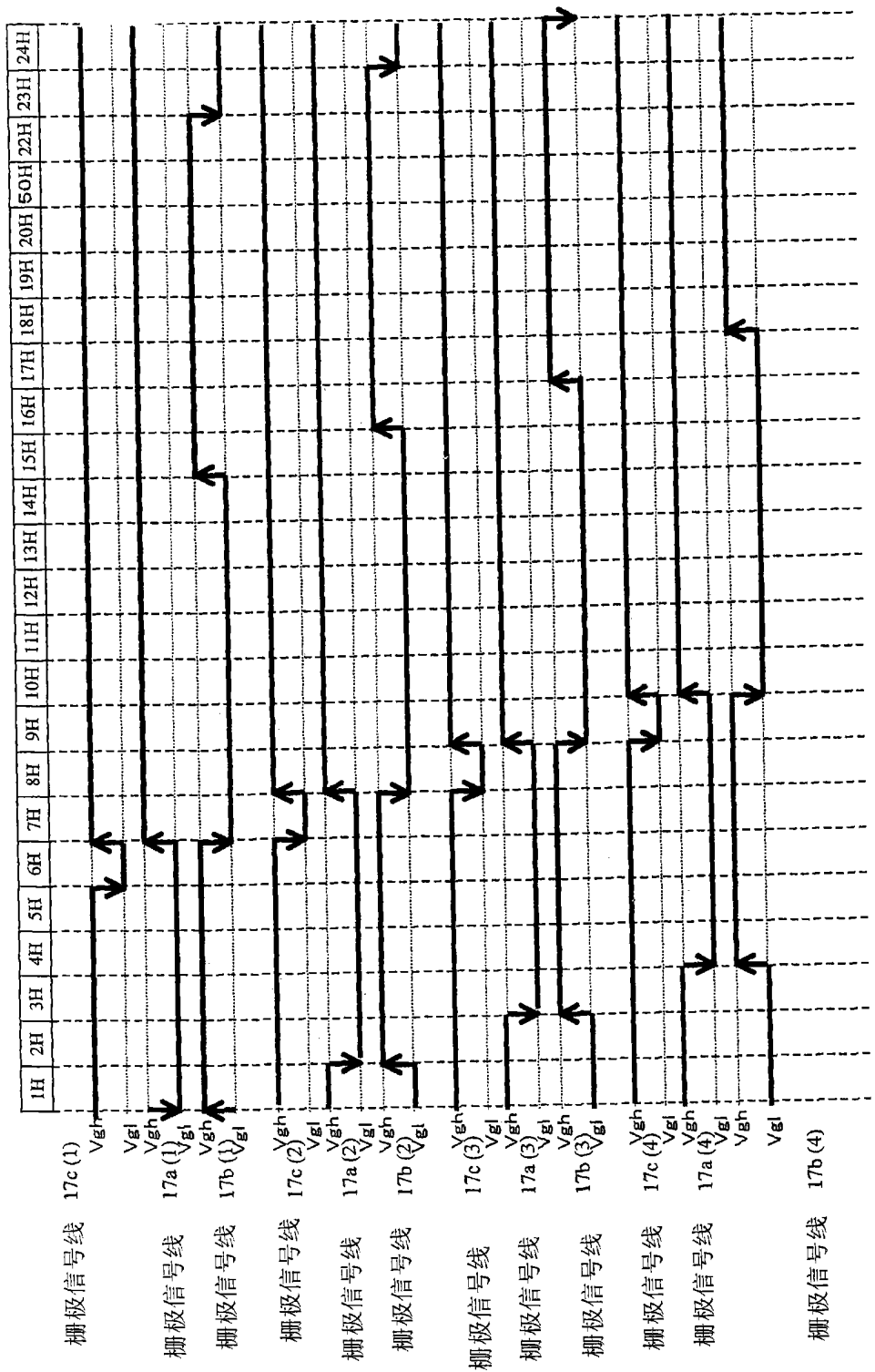


图 36

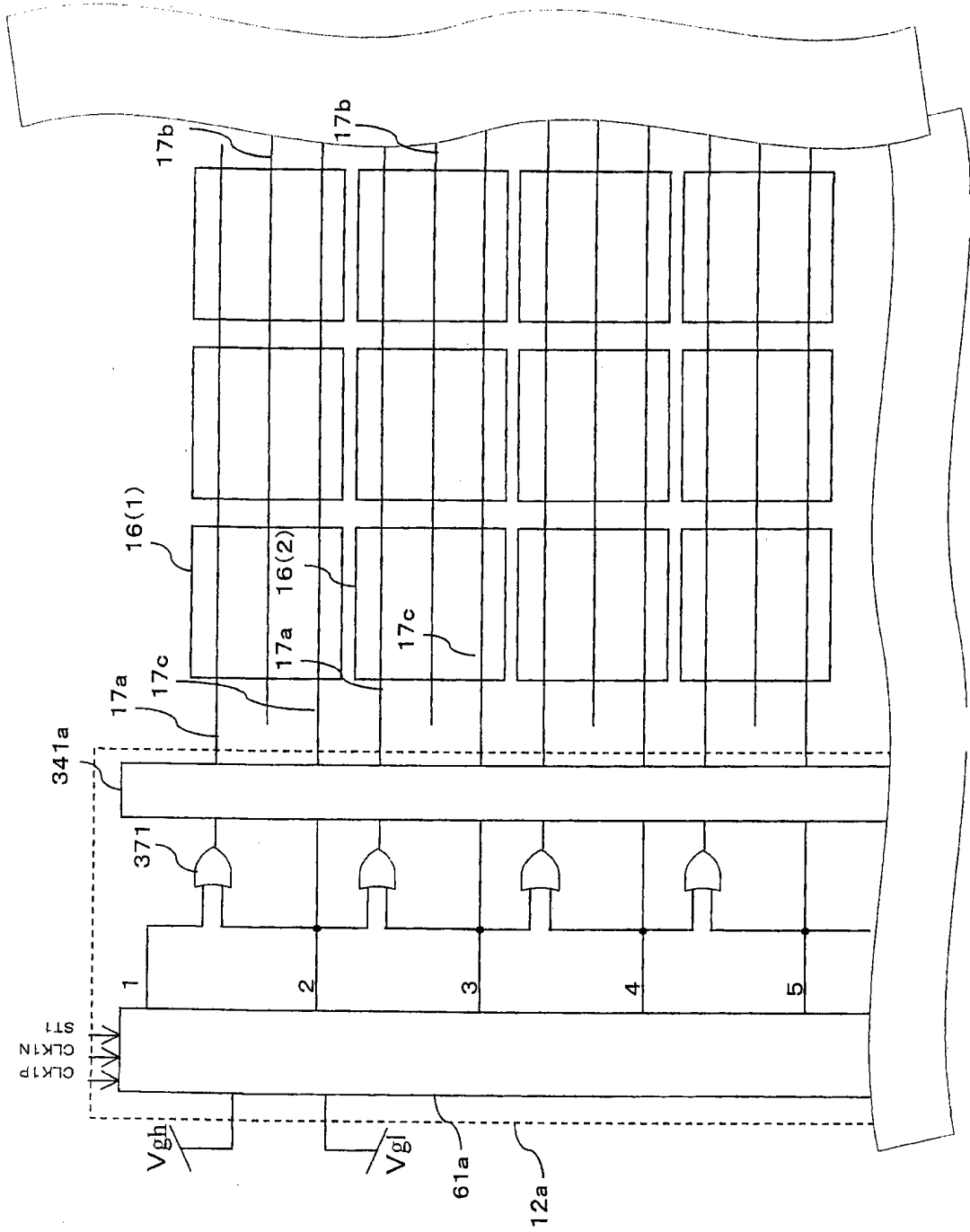
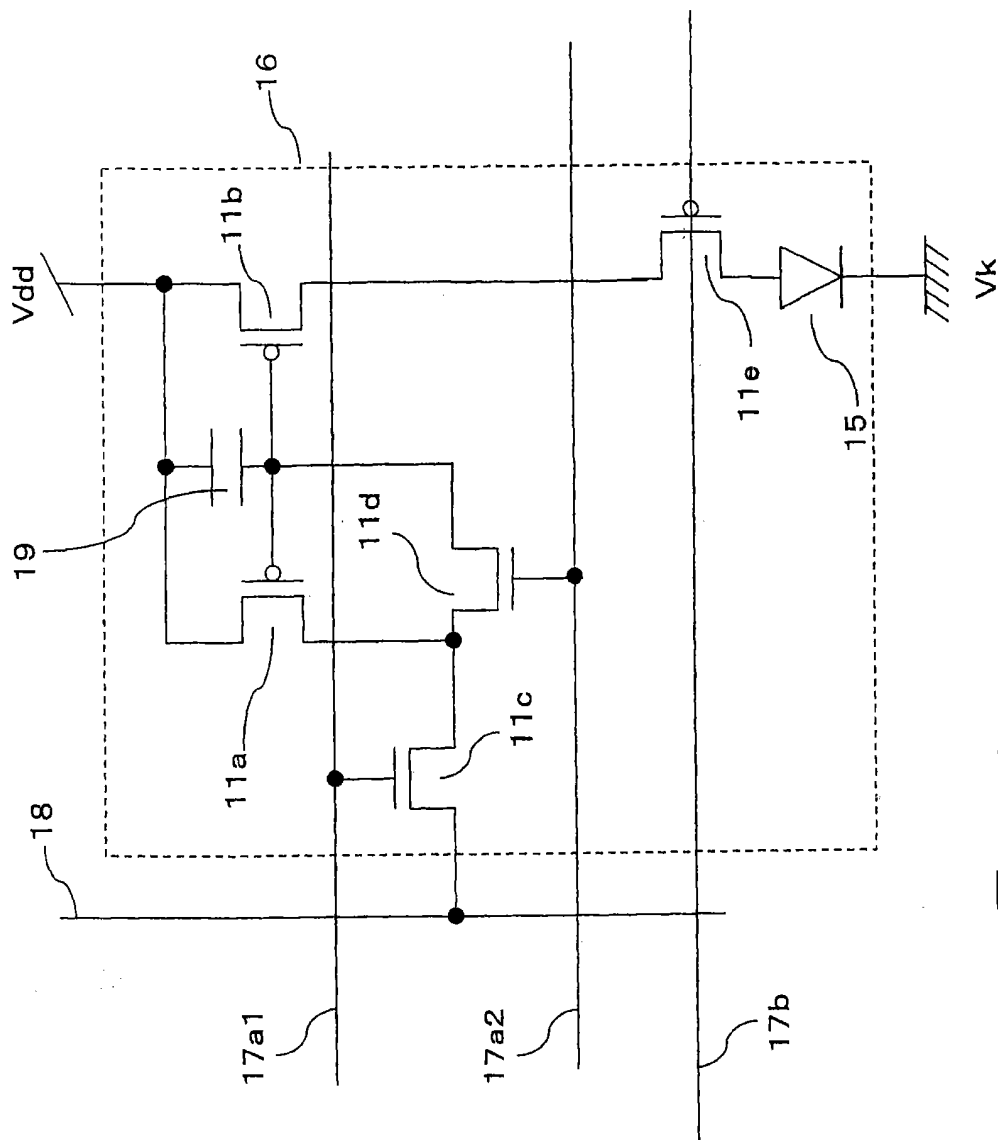


图 37



38

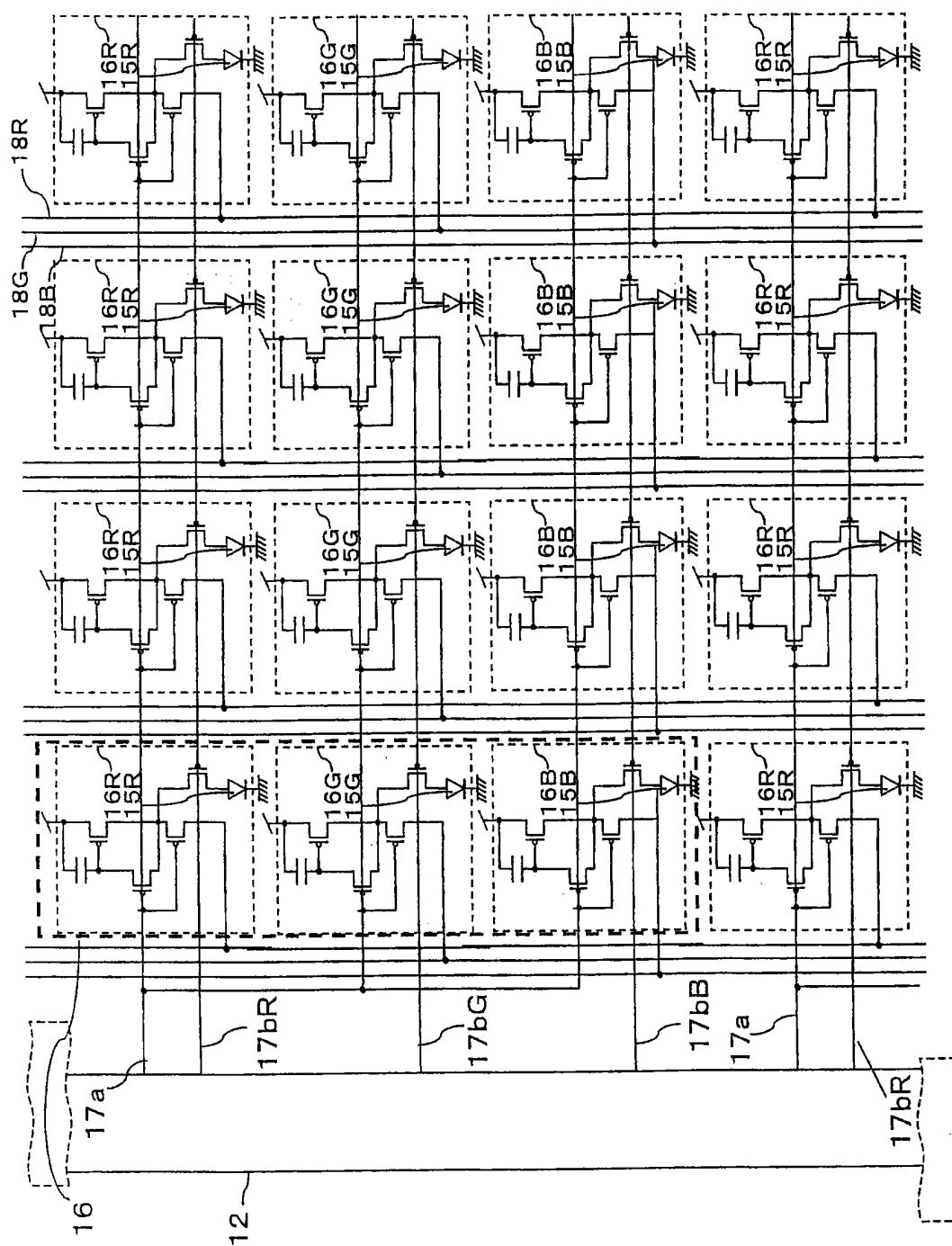


图 41

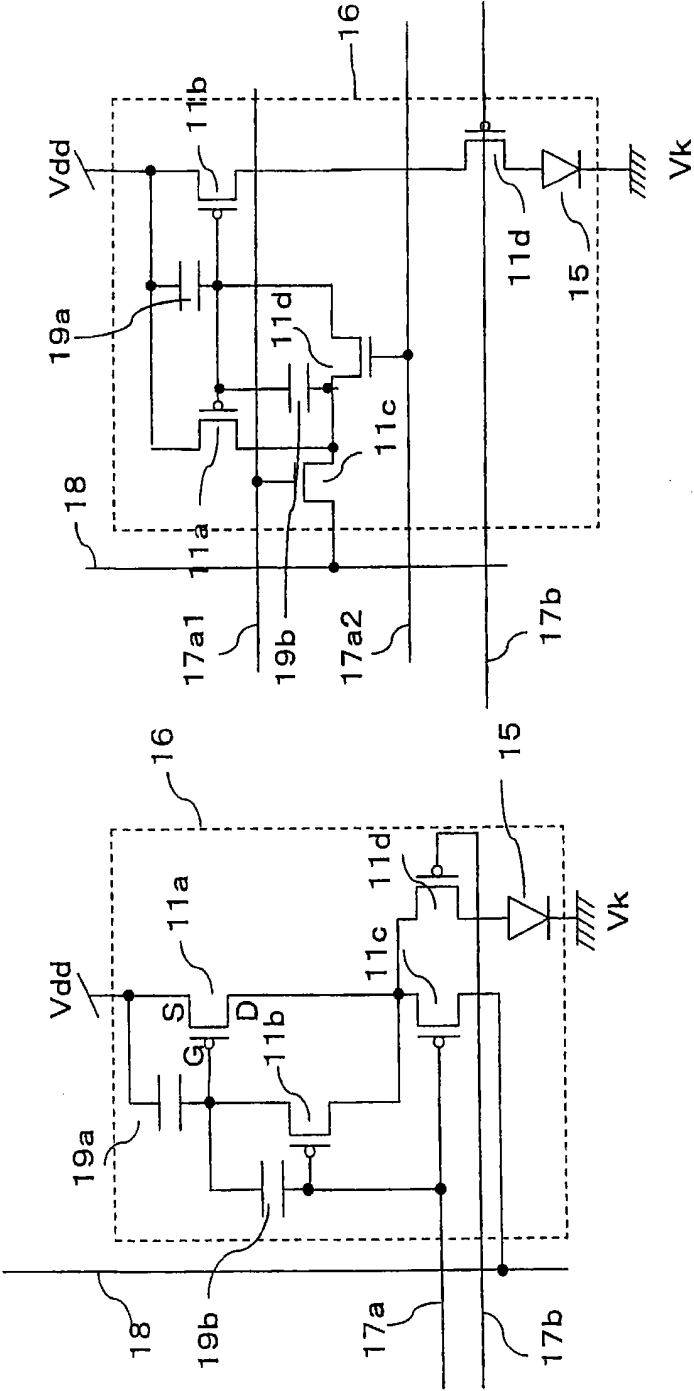


图 42(b)

图 42(a)

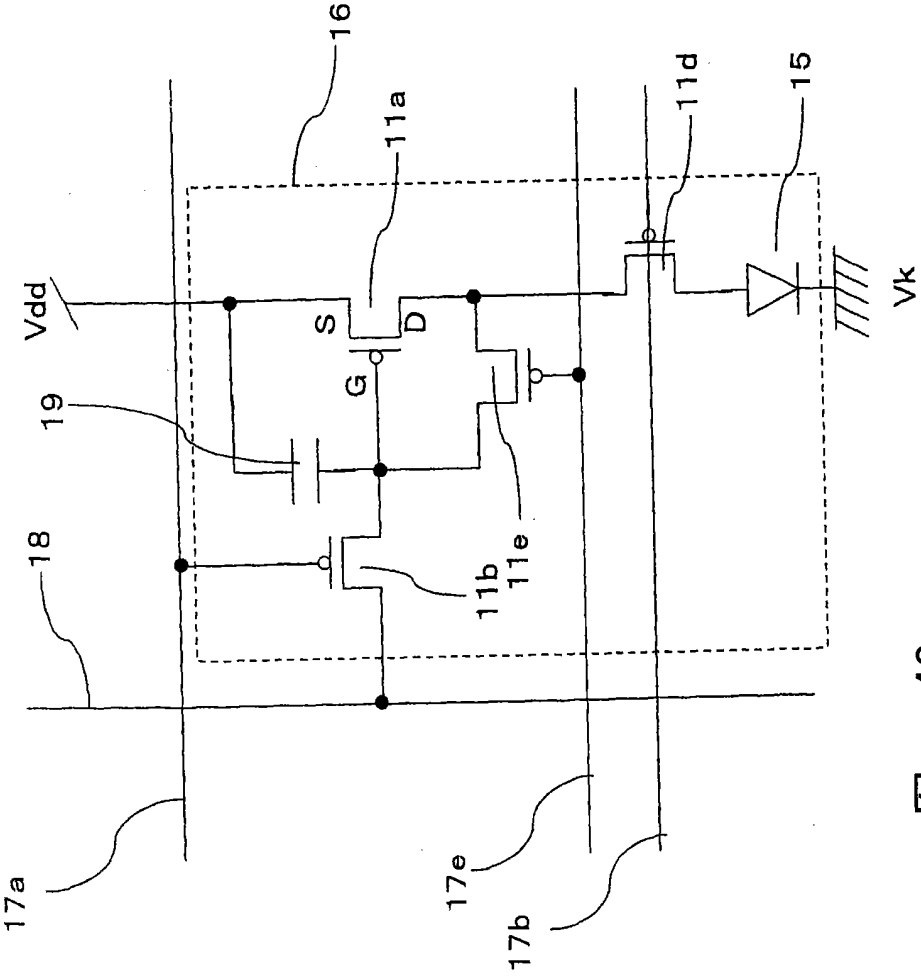


图 43

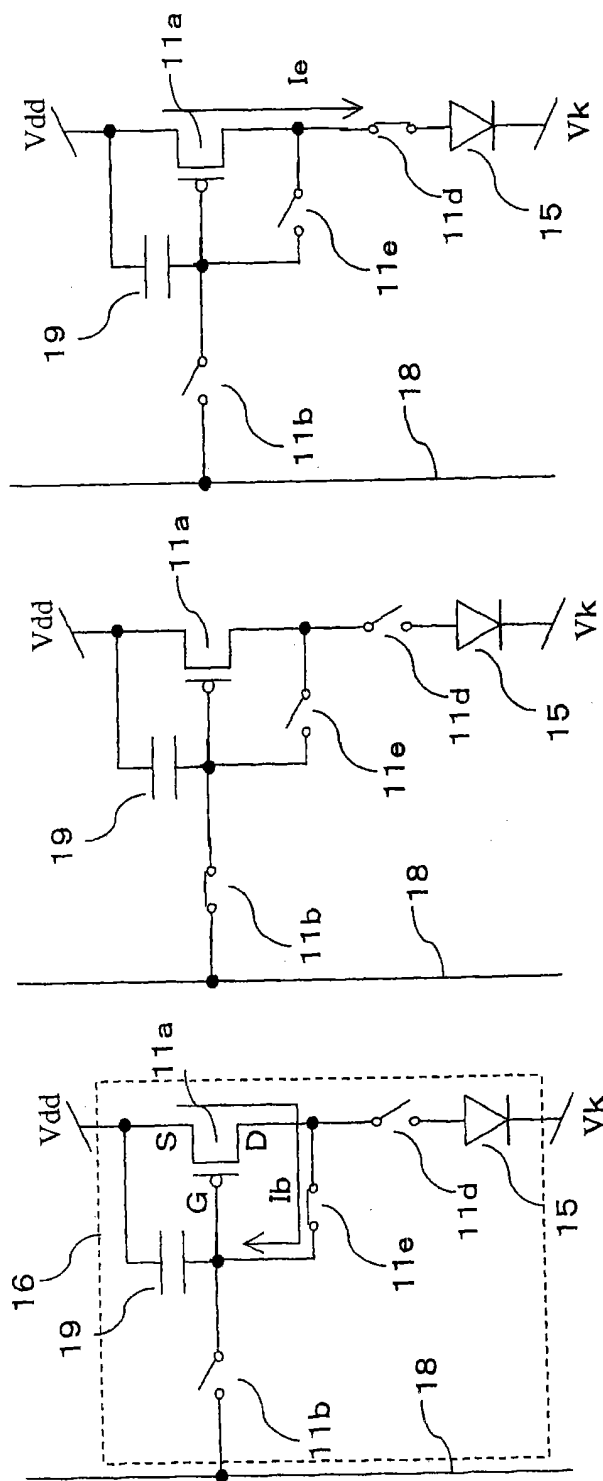


图 44(c)

图 44(b)

图 44(a)

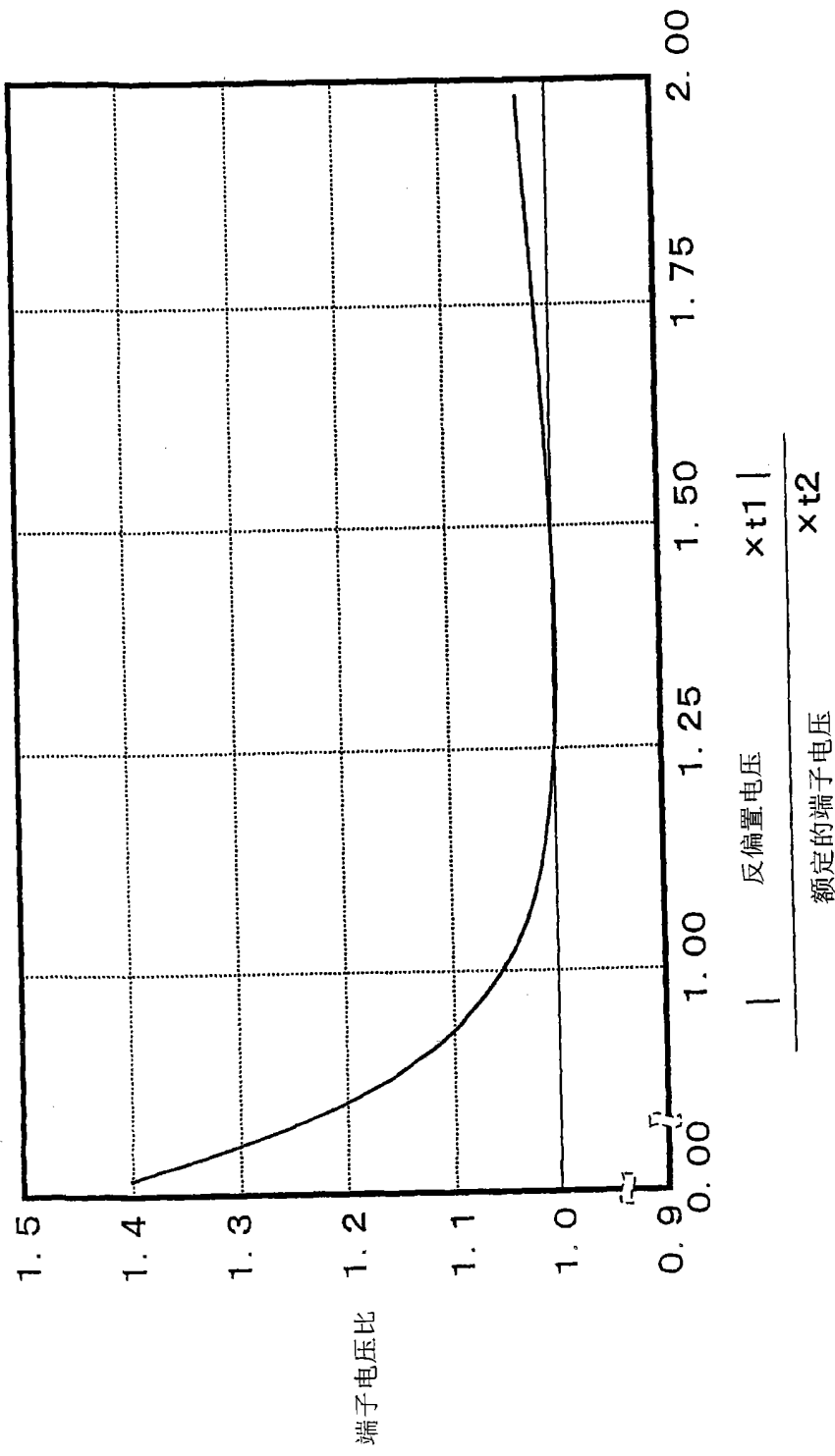


图 45

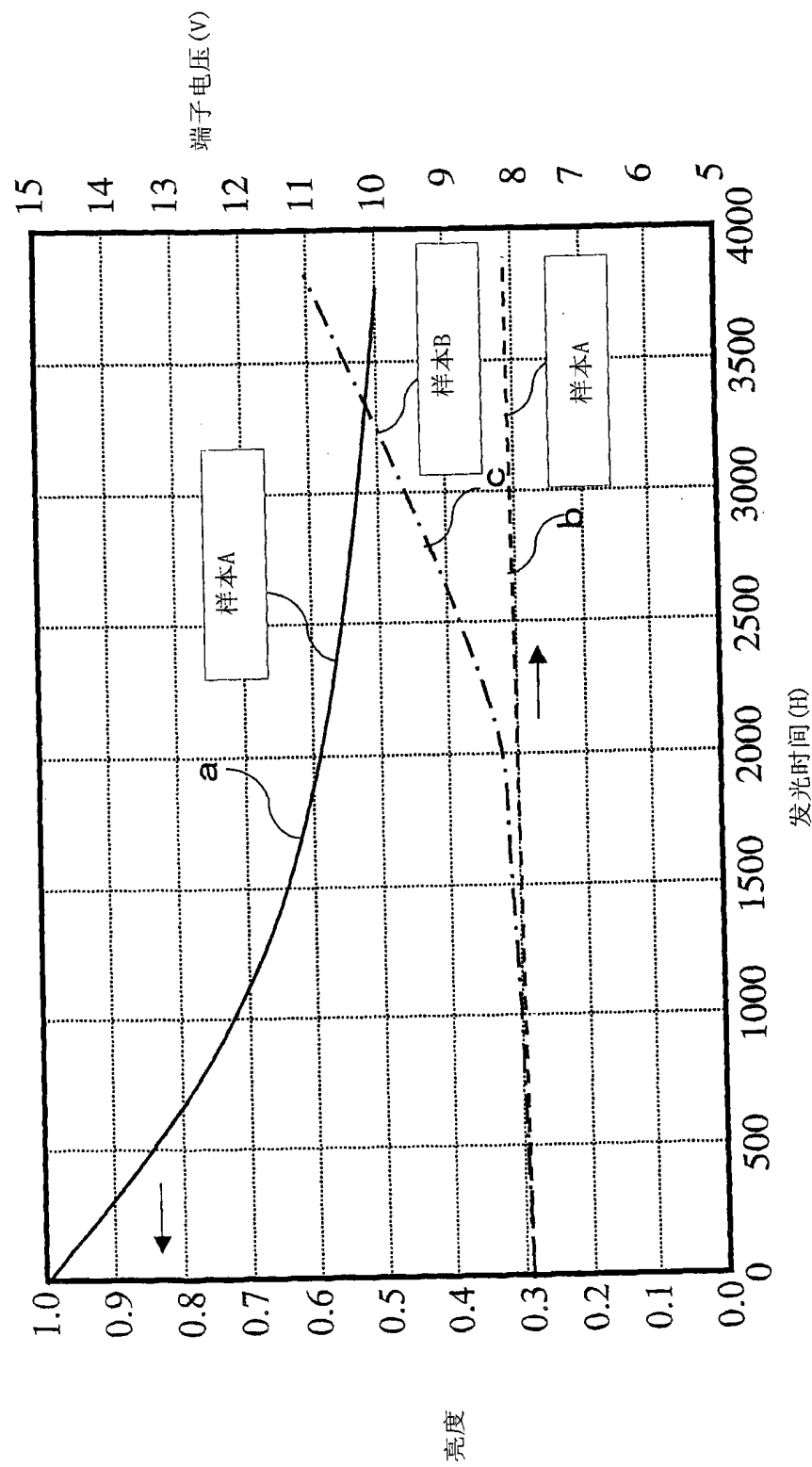


图 46

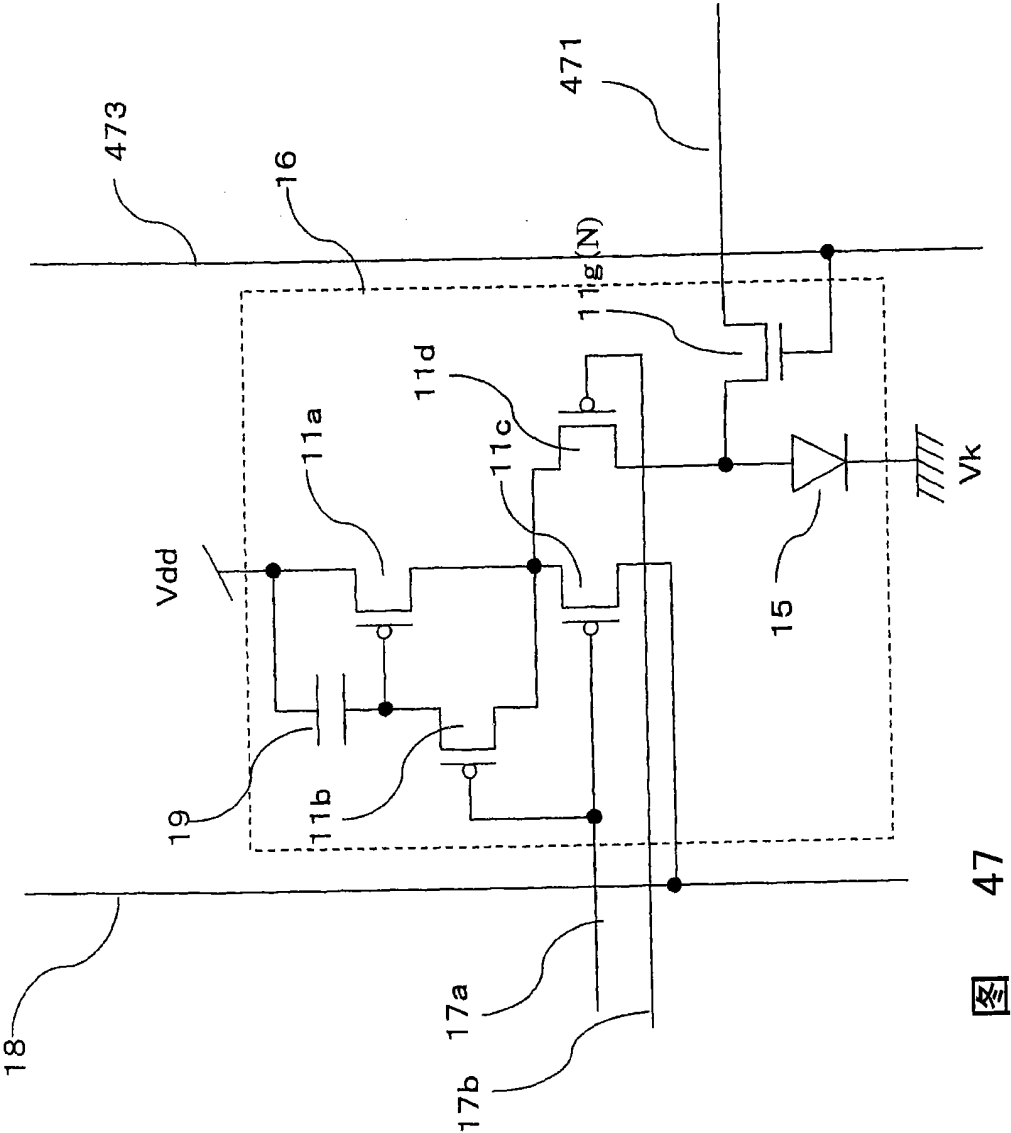


图 47

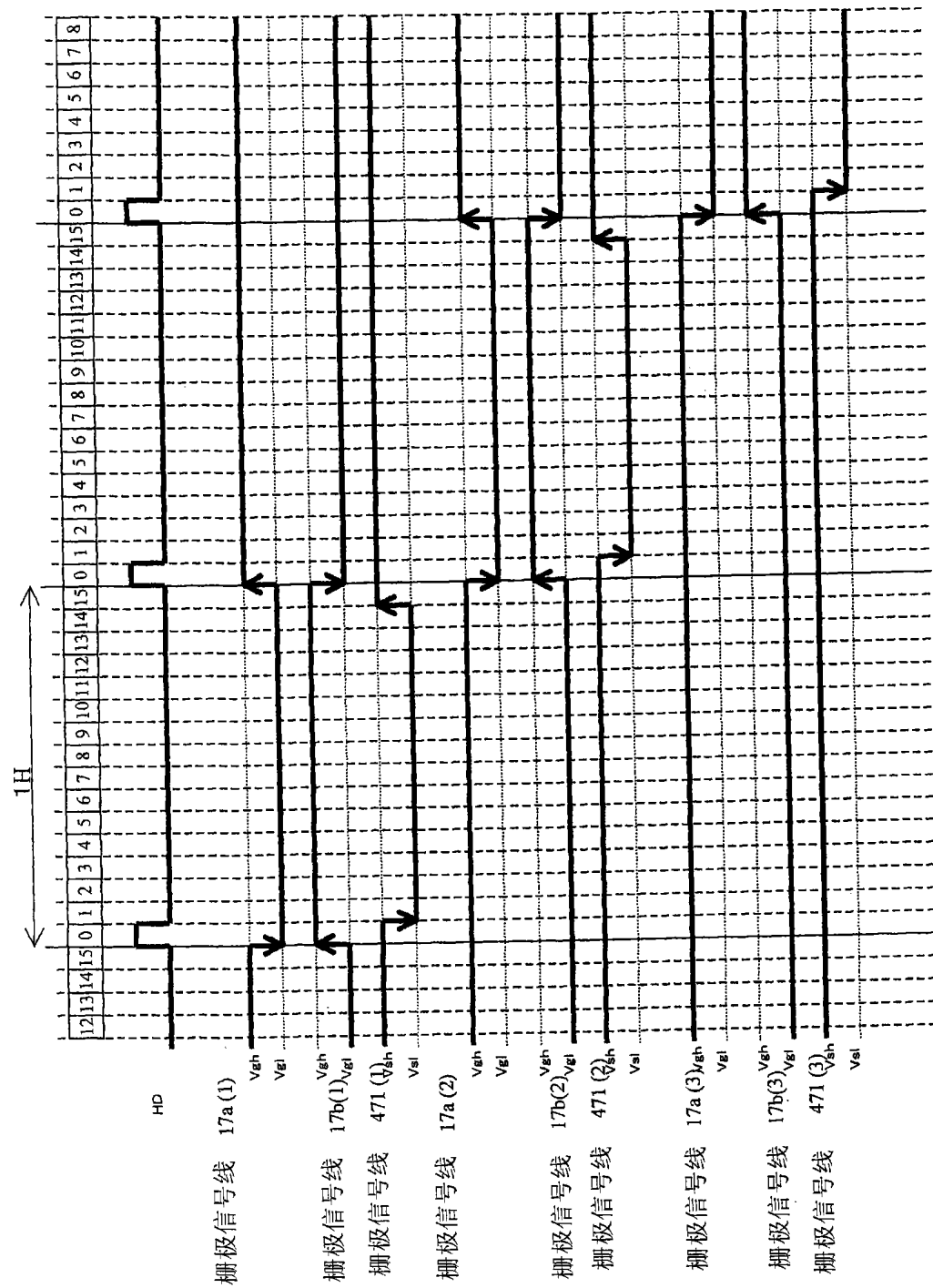


图 49

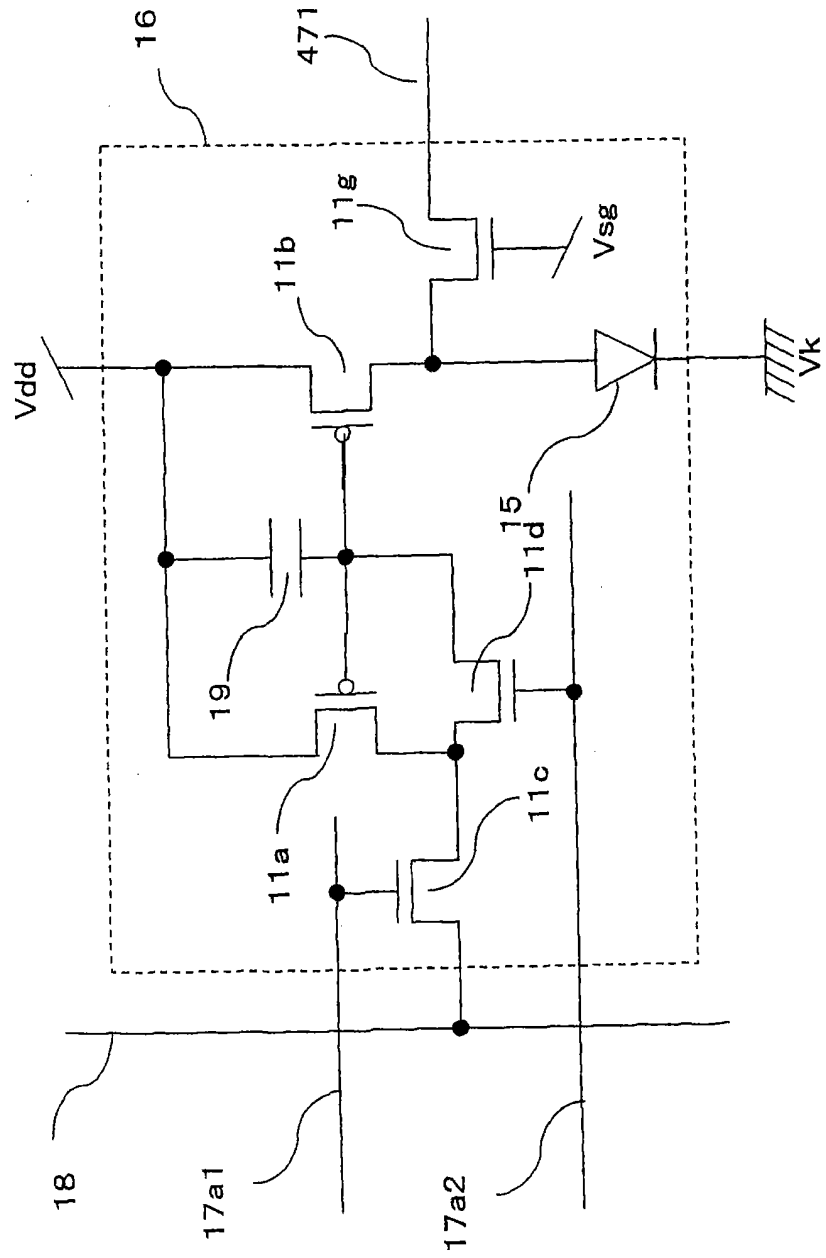


图 50

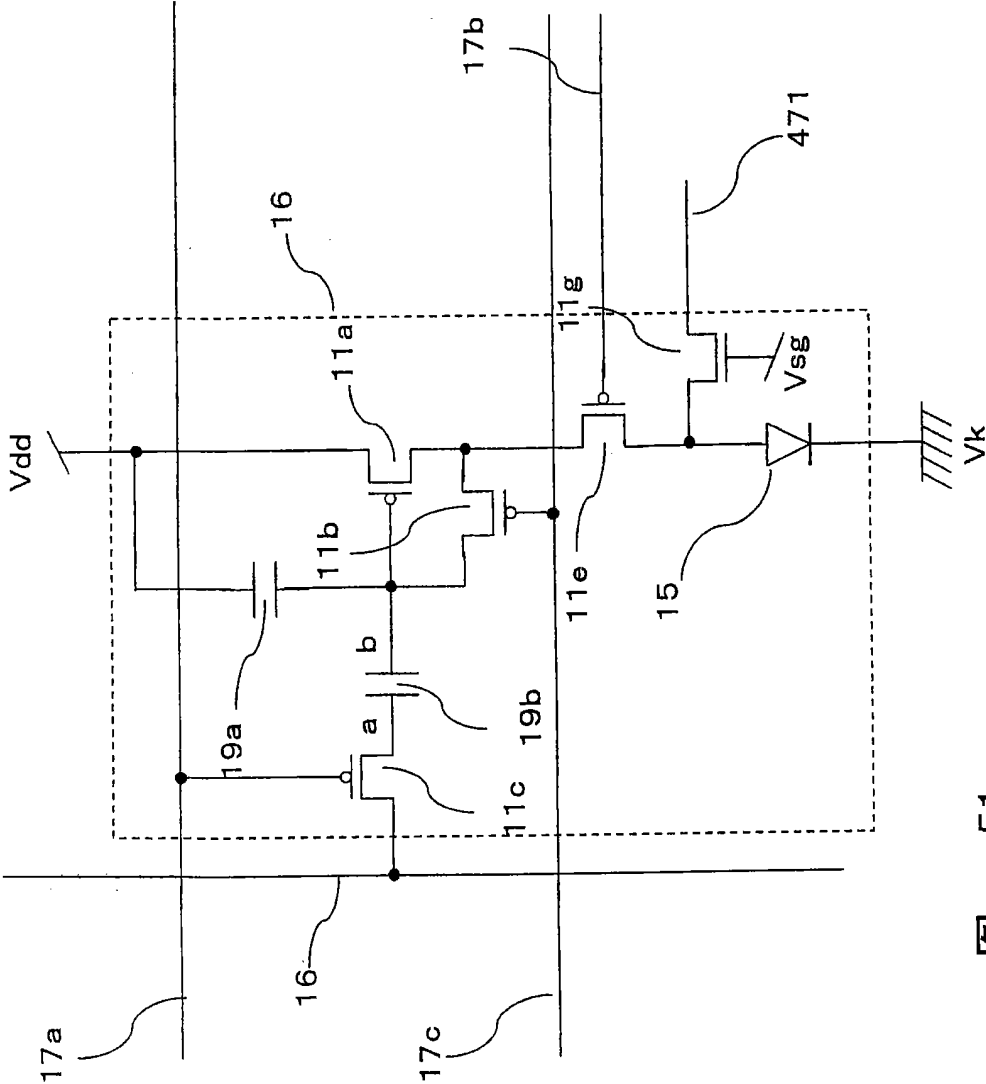


图 51

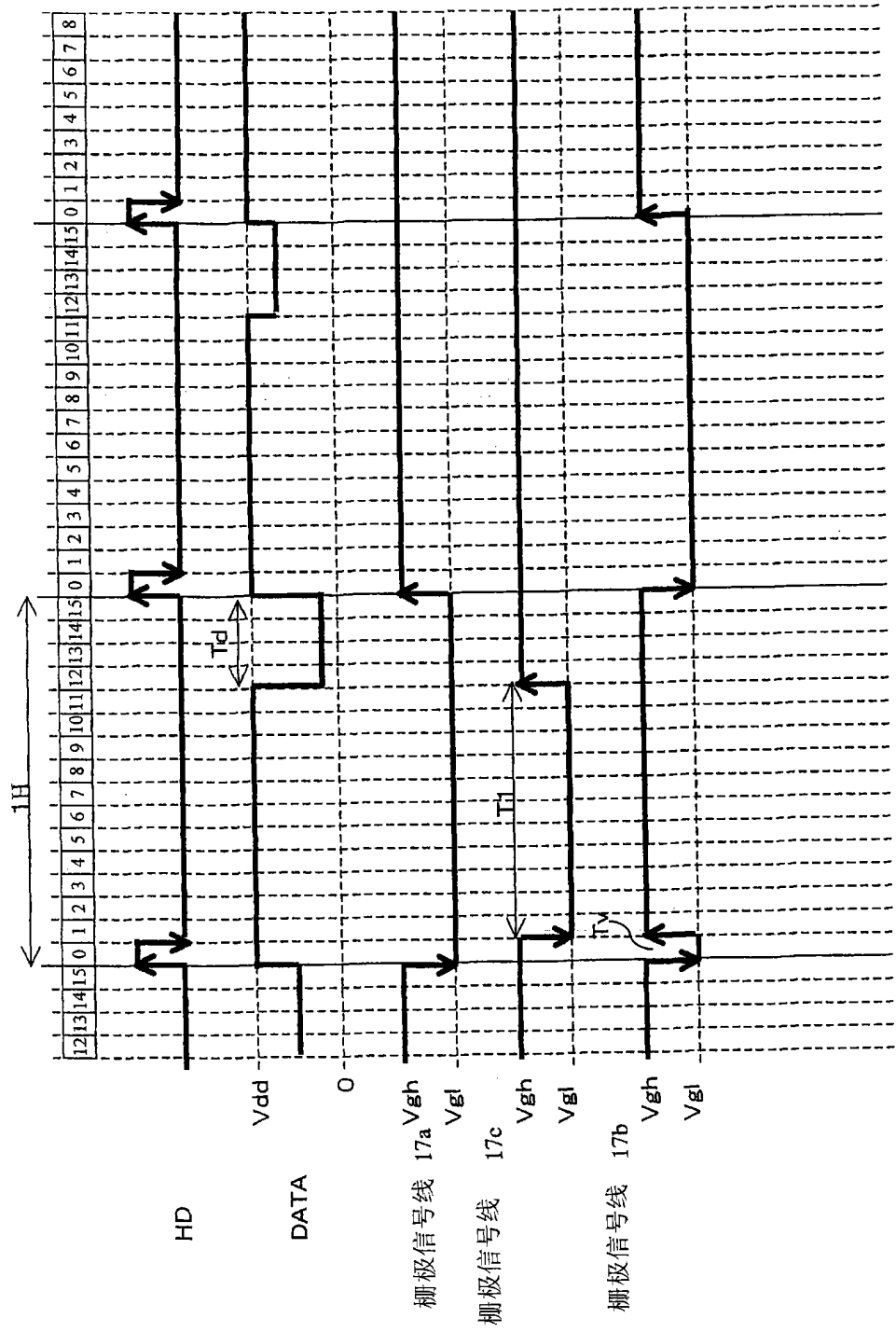


图 52

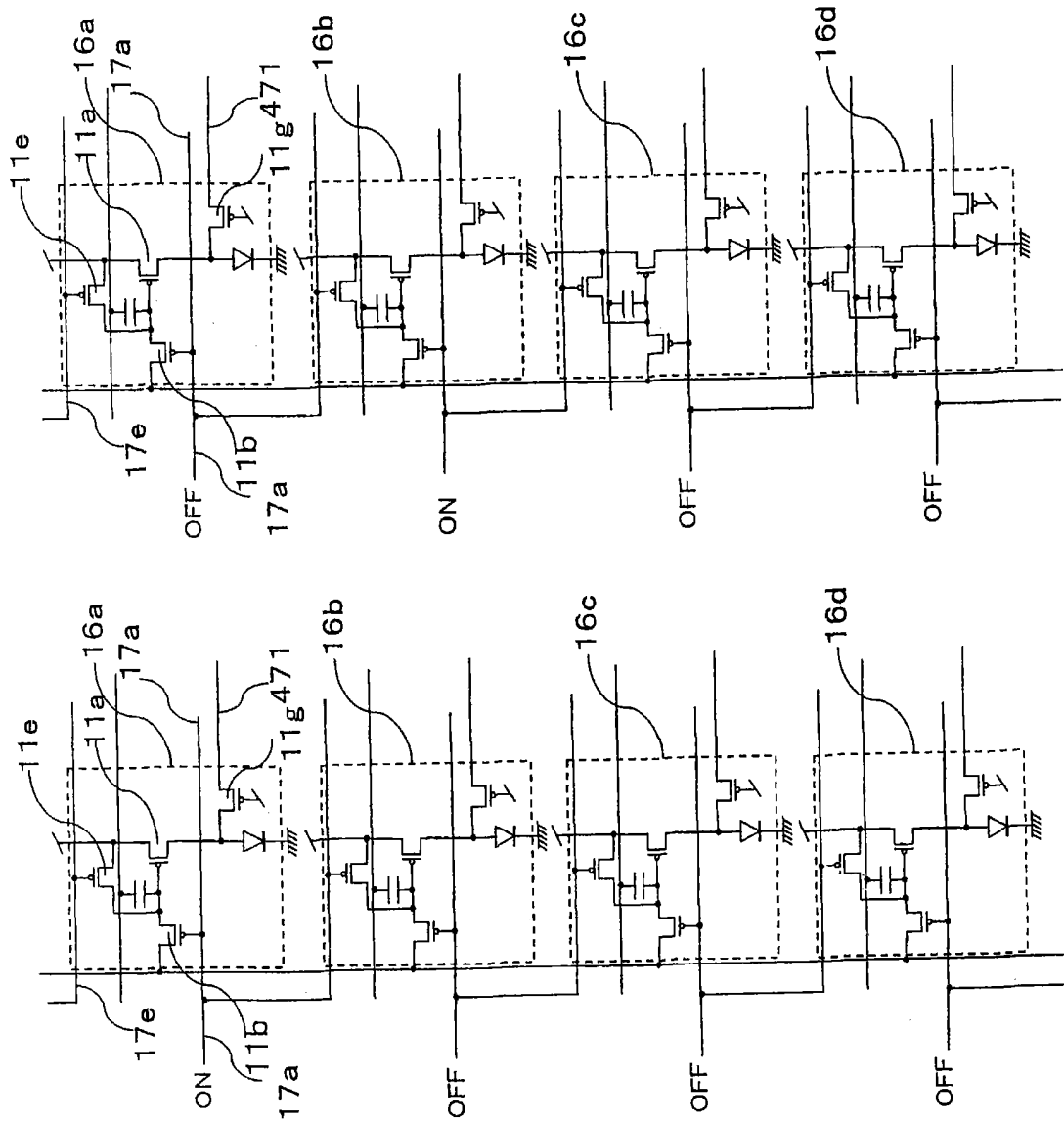


图 55 (b)

图 55 (a)

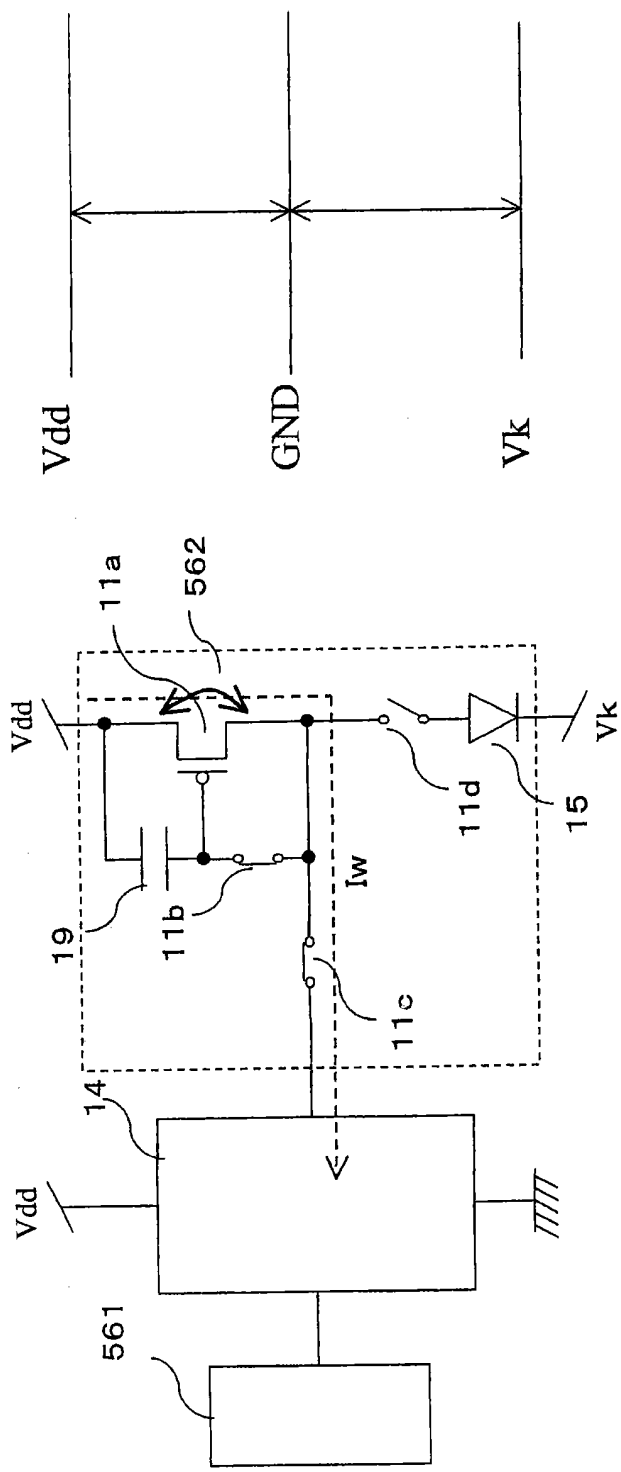


图 56(b)

图 56(a)

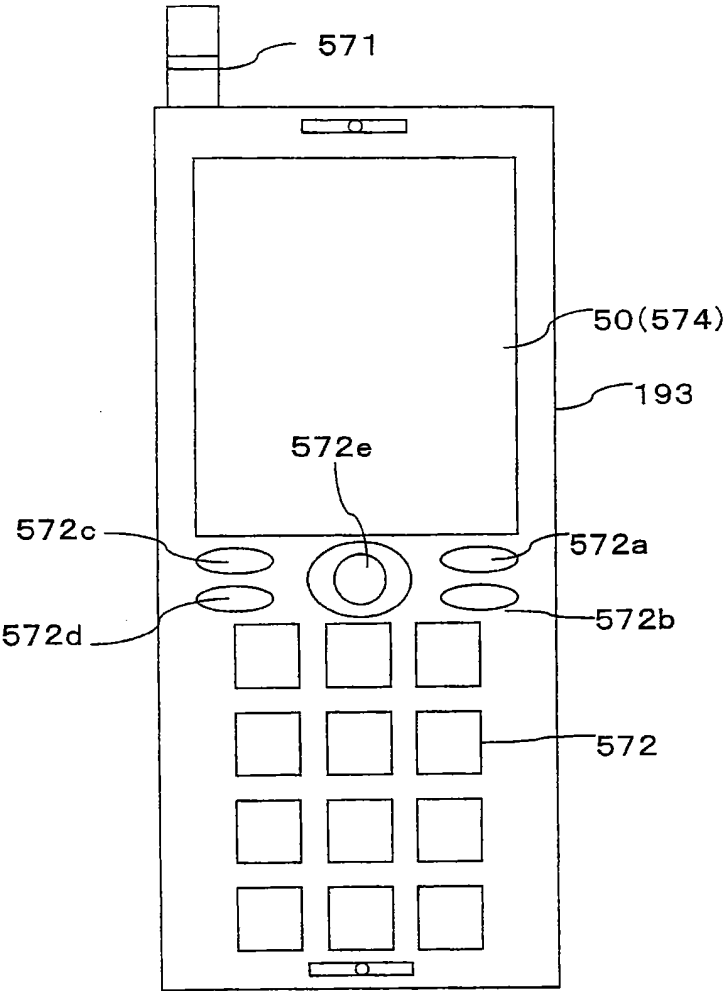


图 57

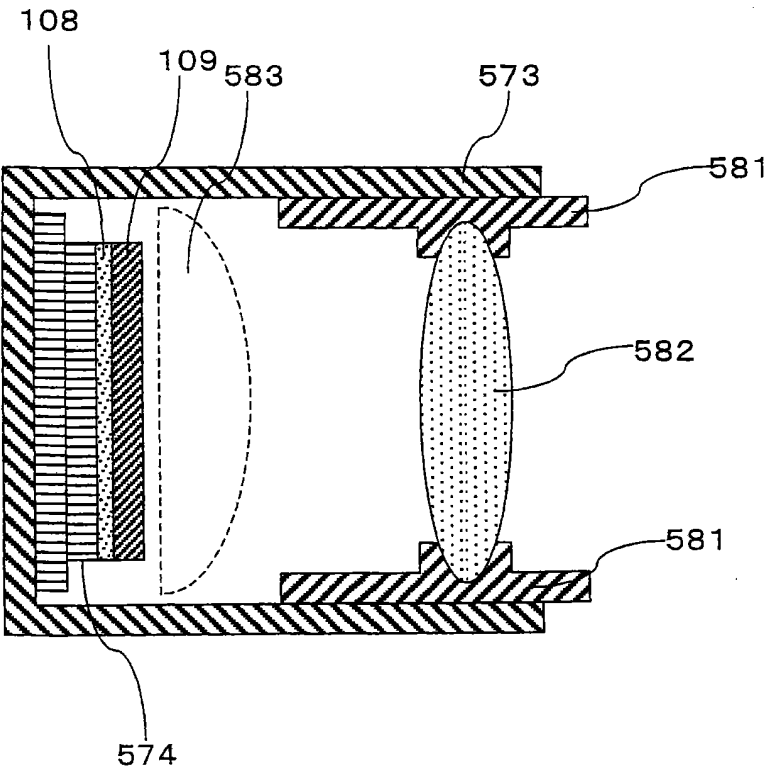


图 58

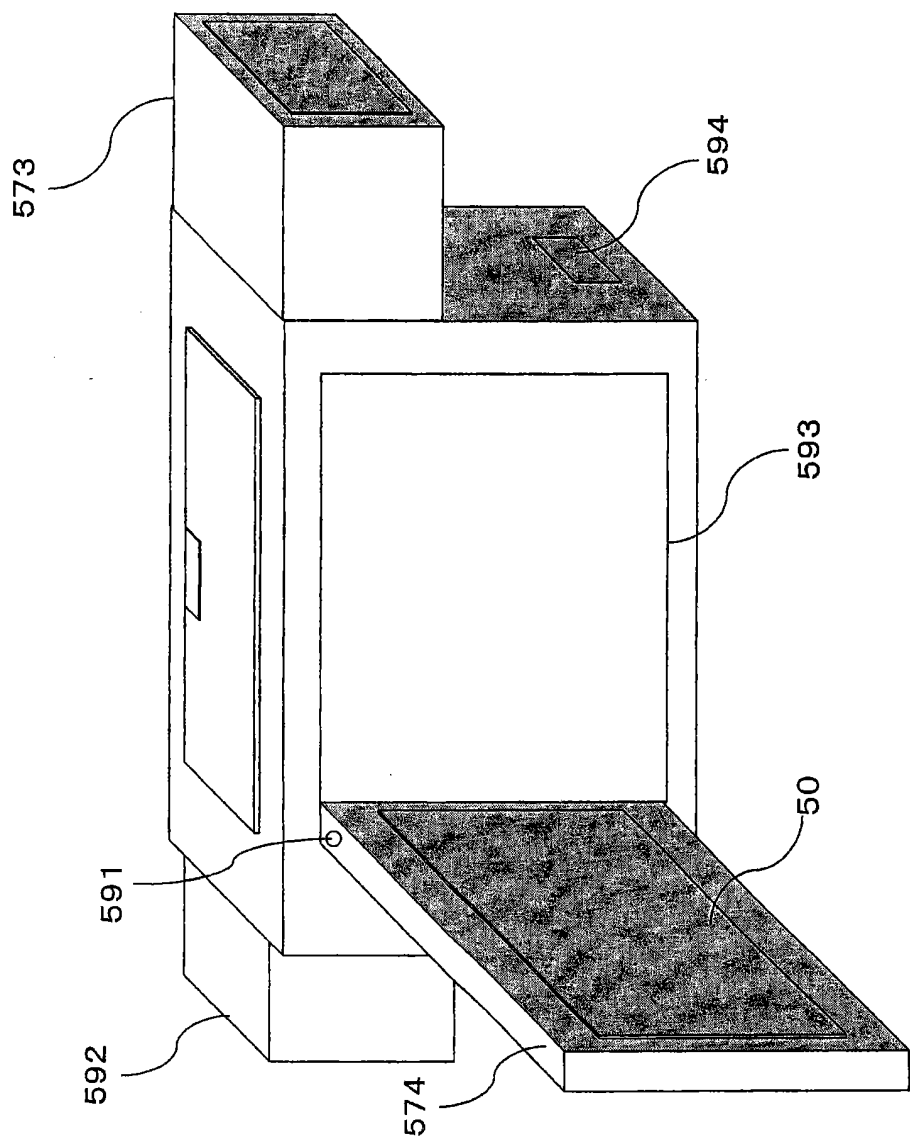


图 59

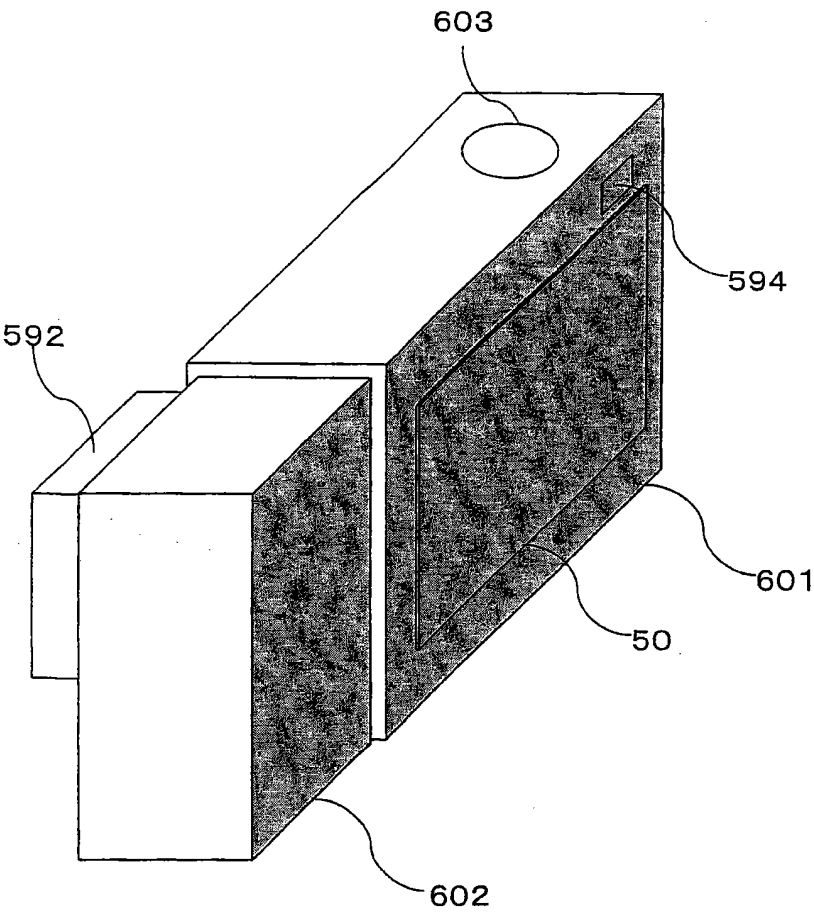
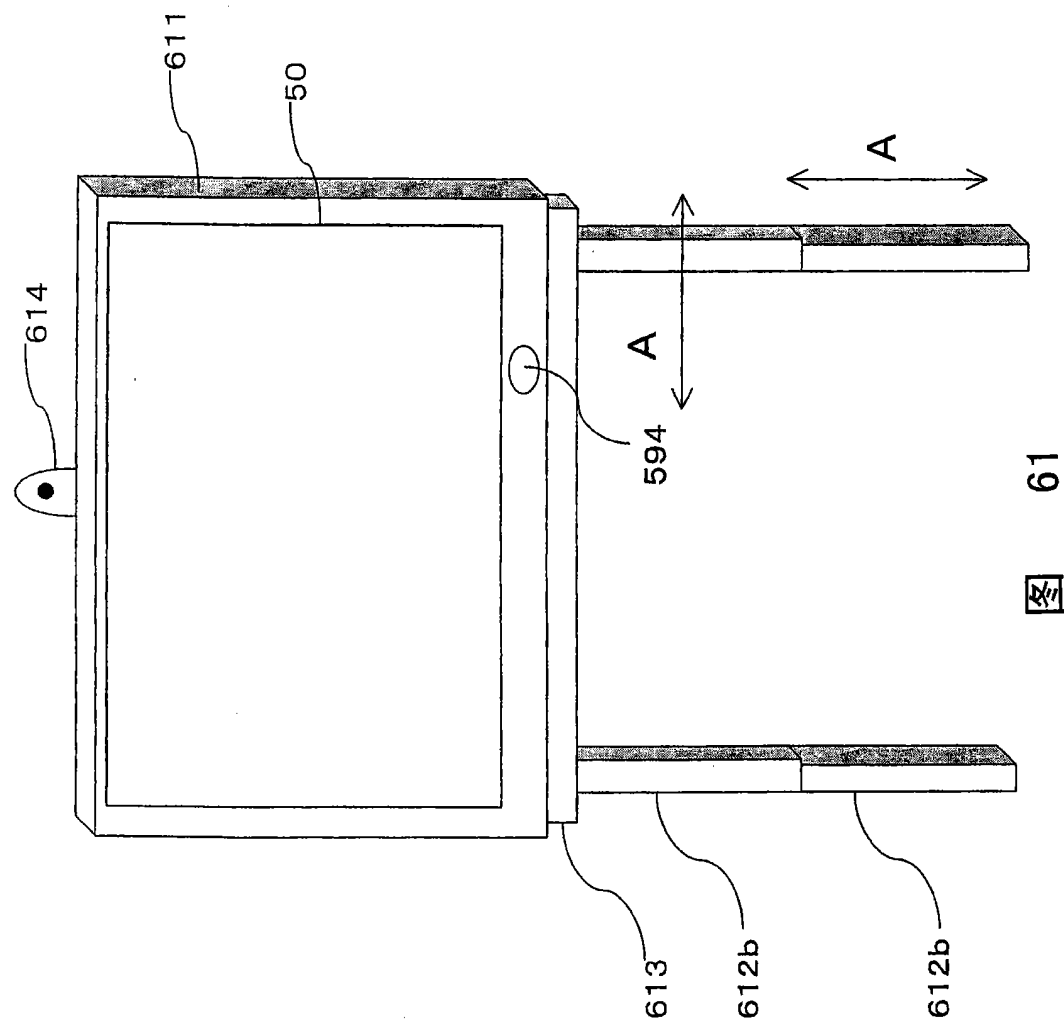


图 60



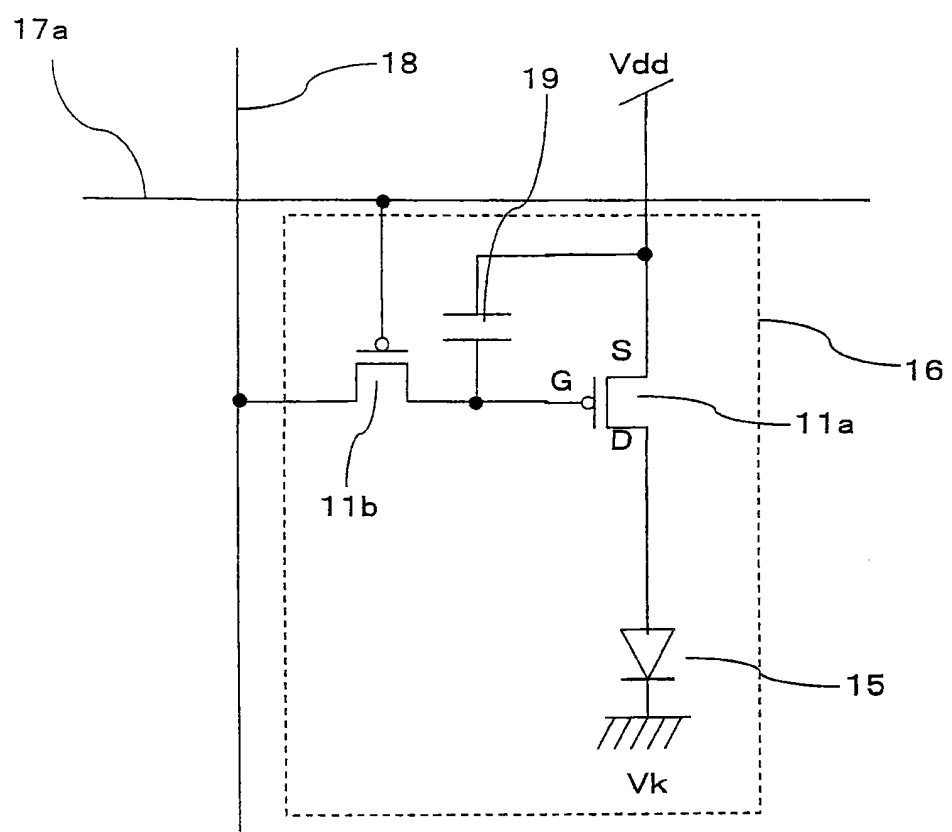


图 62

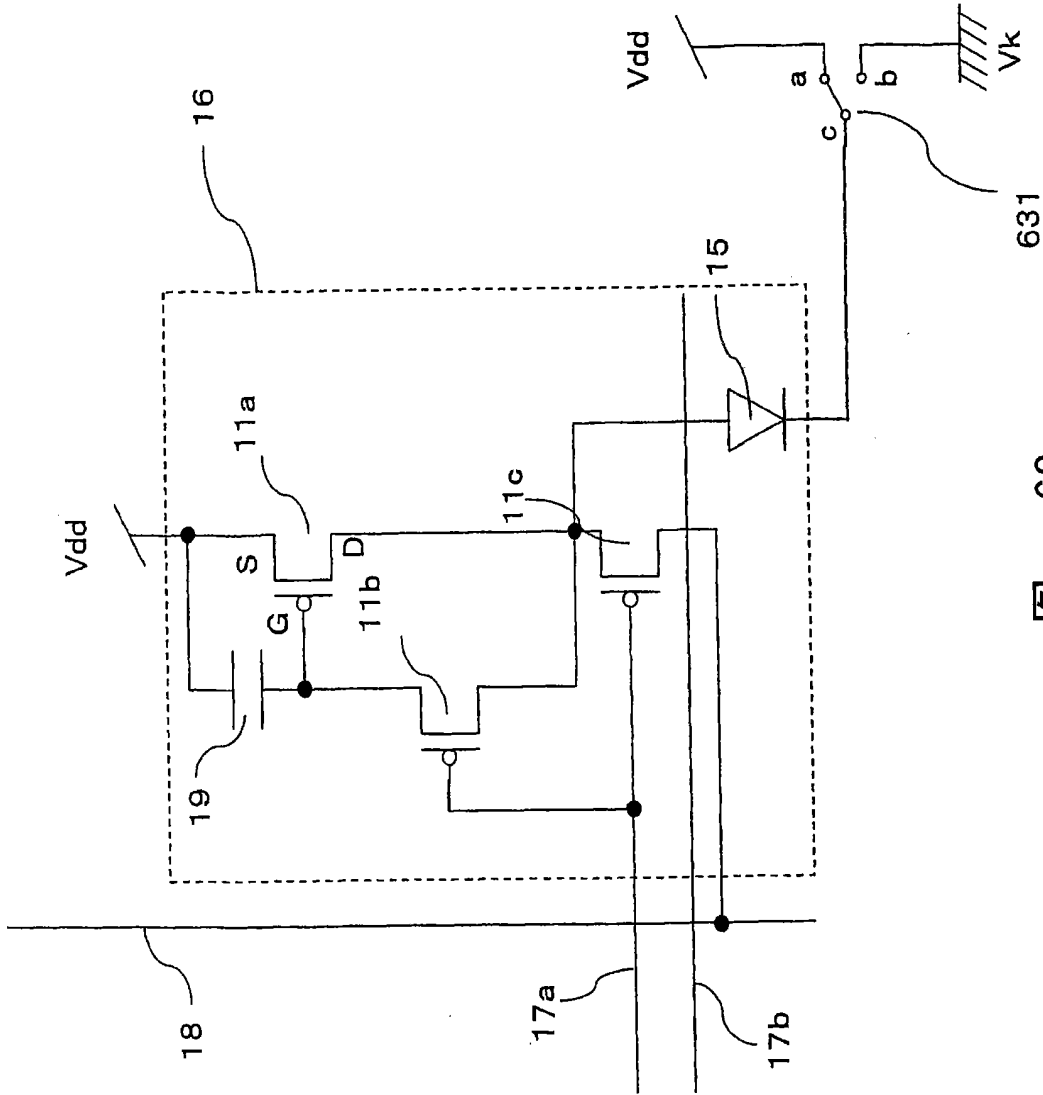
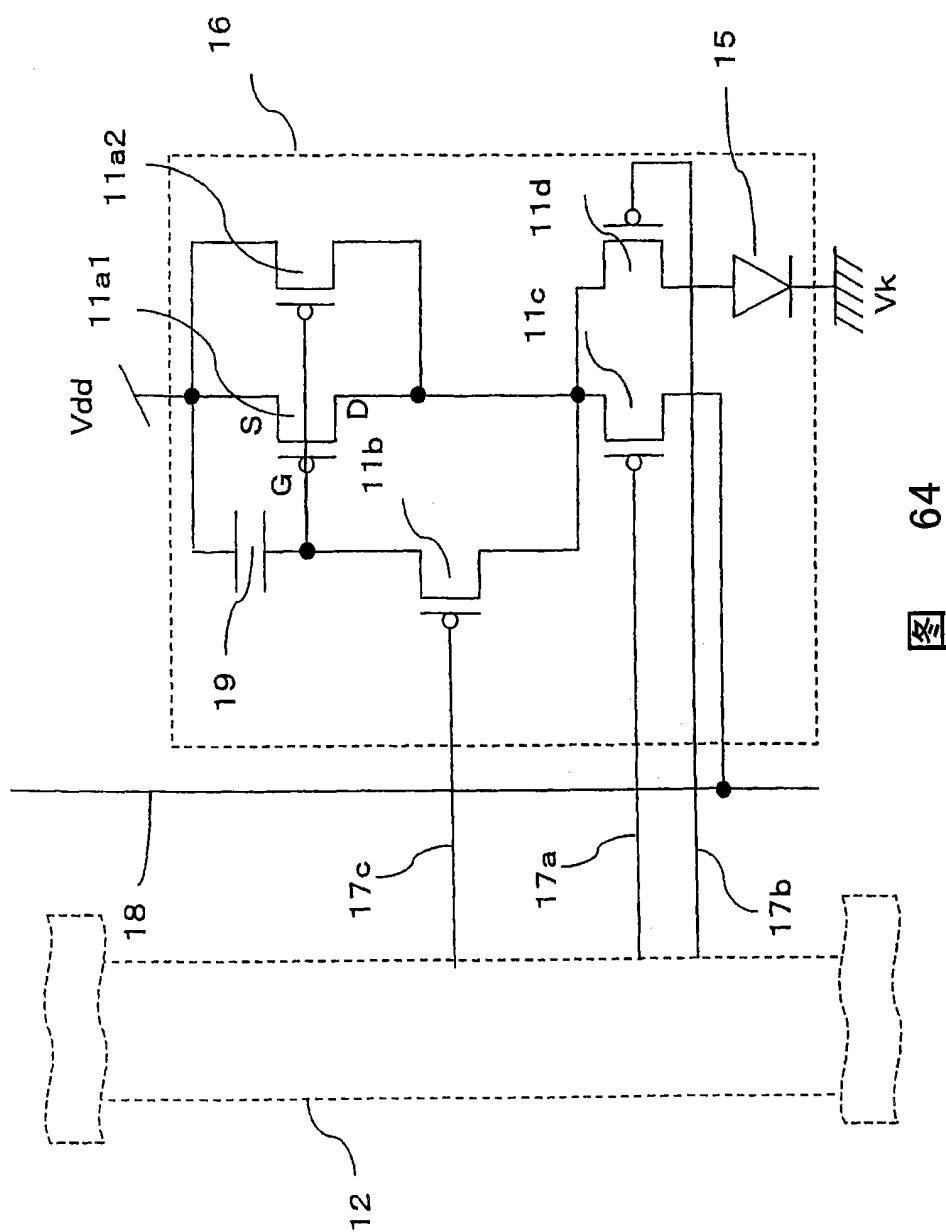


图 63



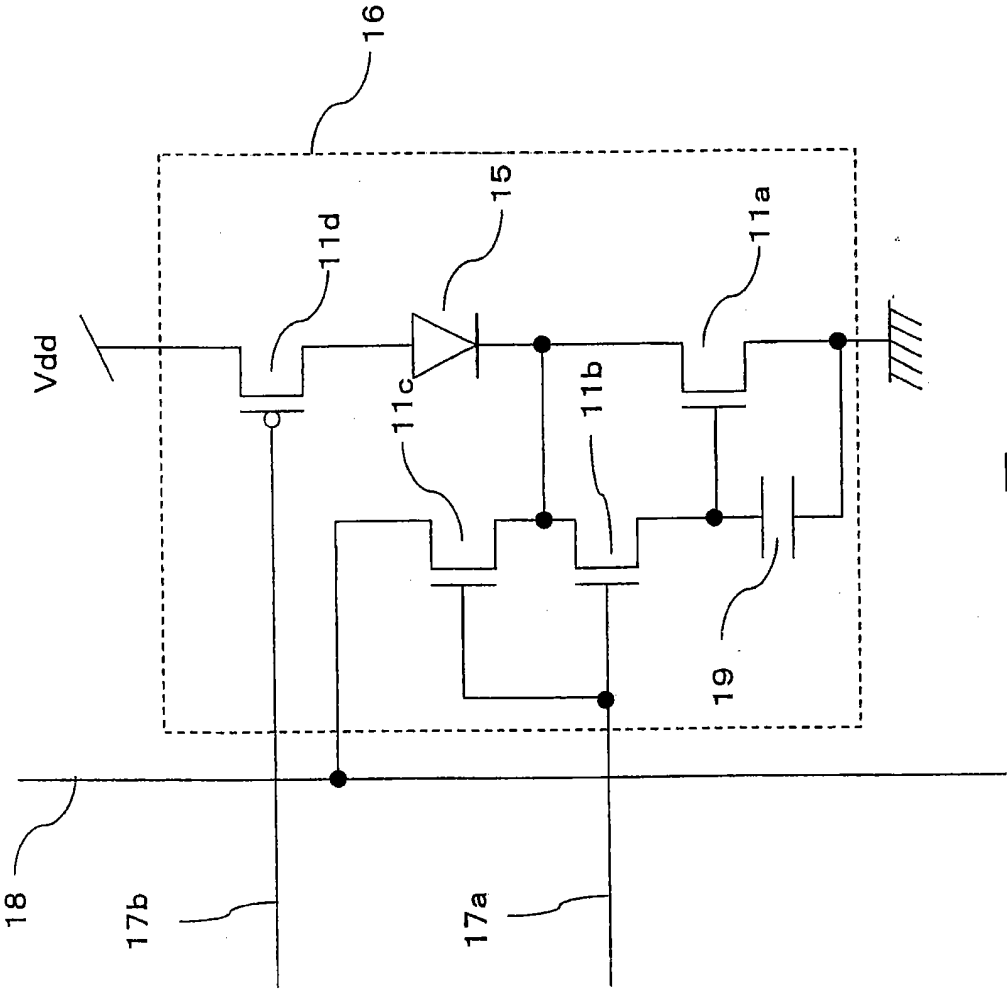


图 65

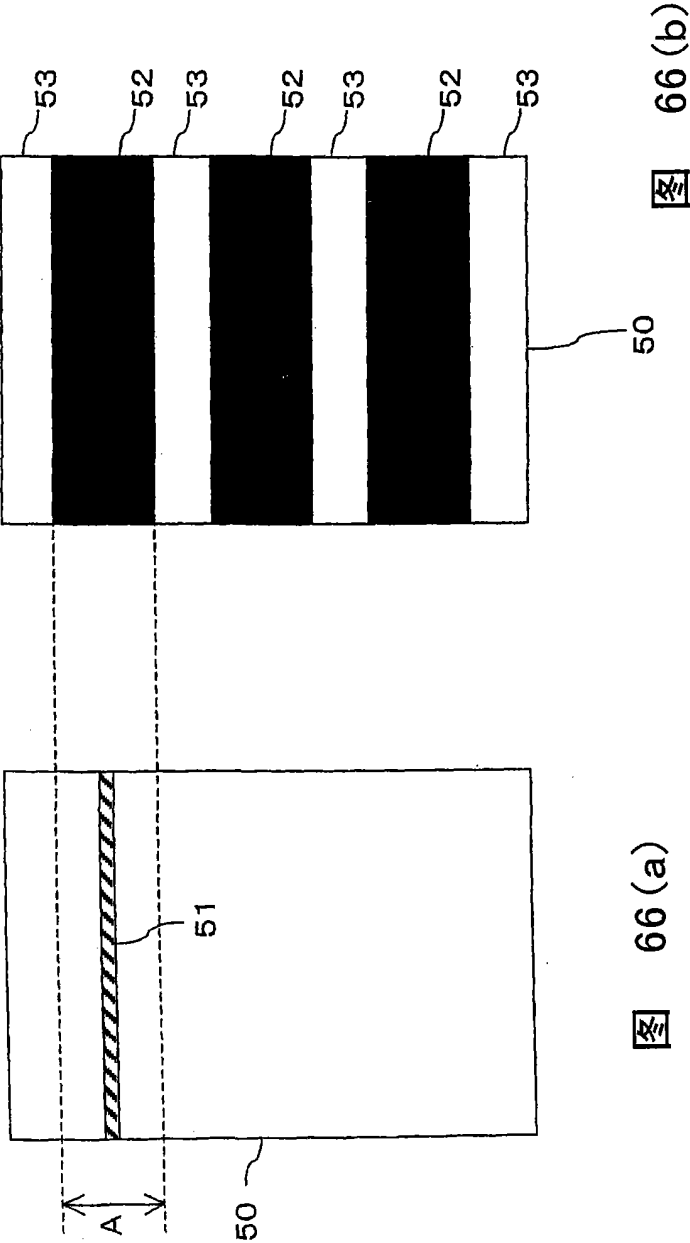
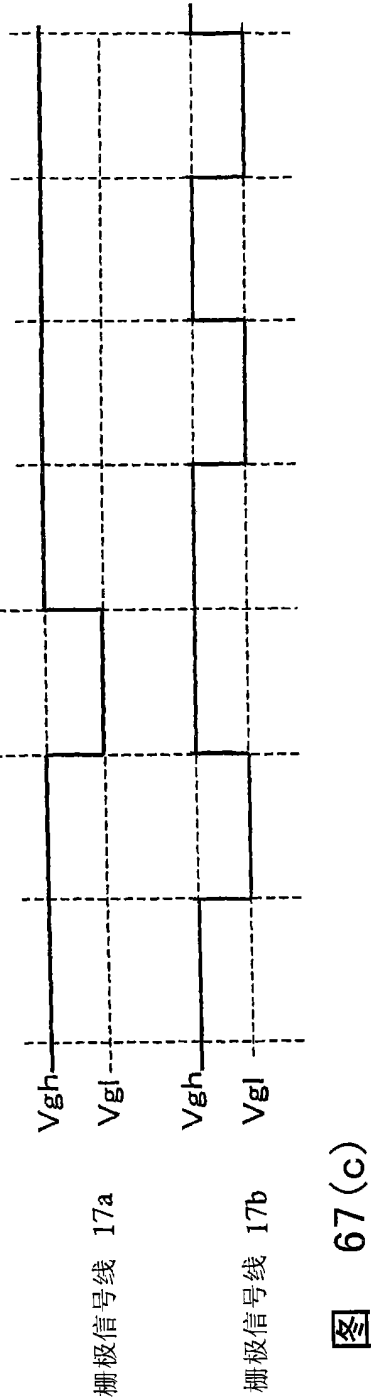
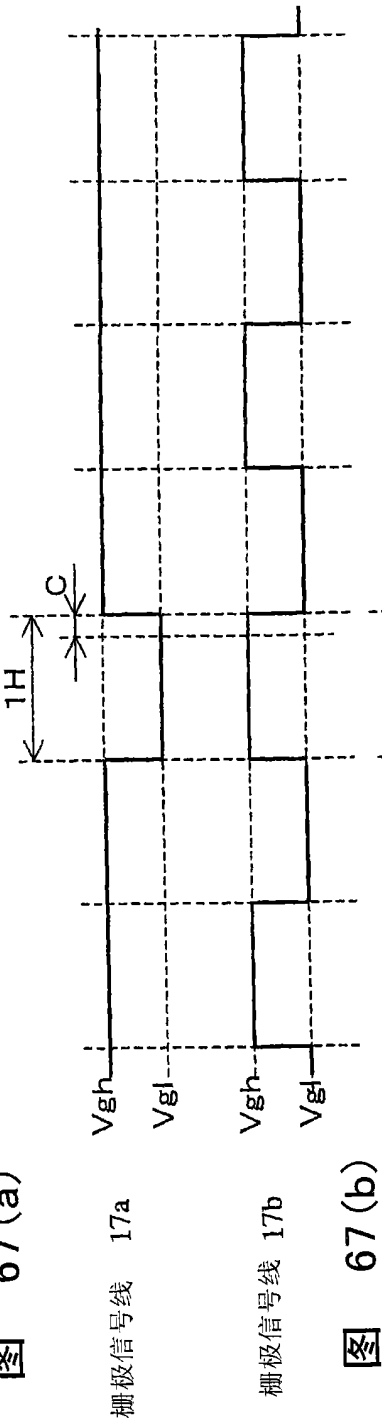
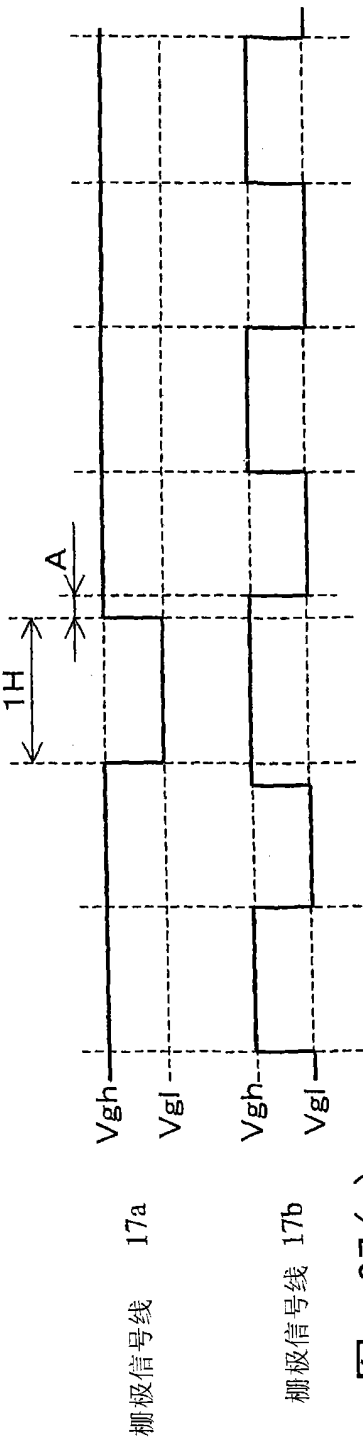


图 66(a)

图 66(b)



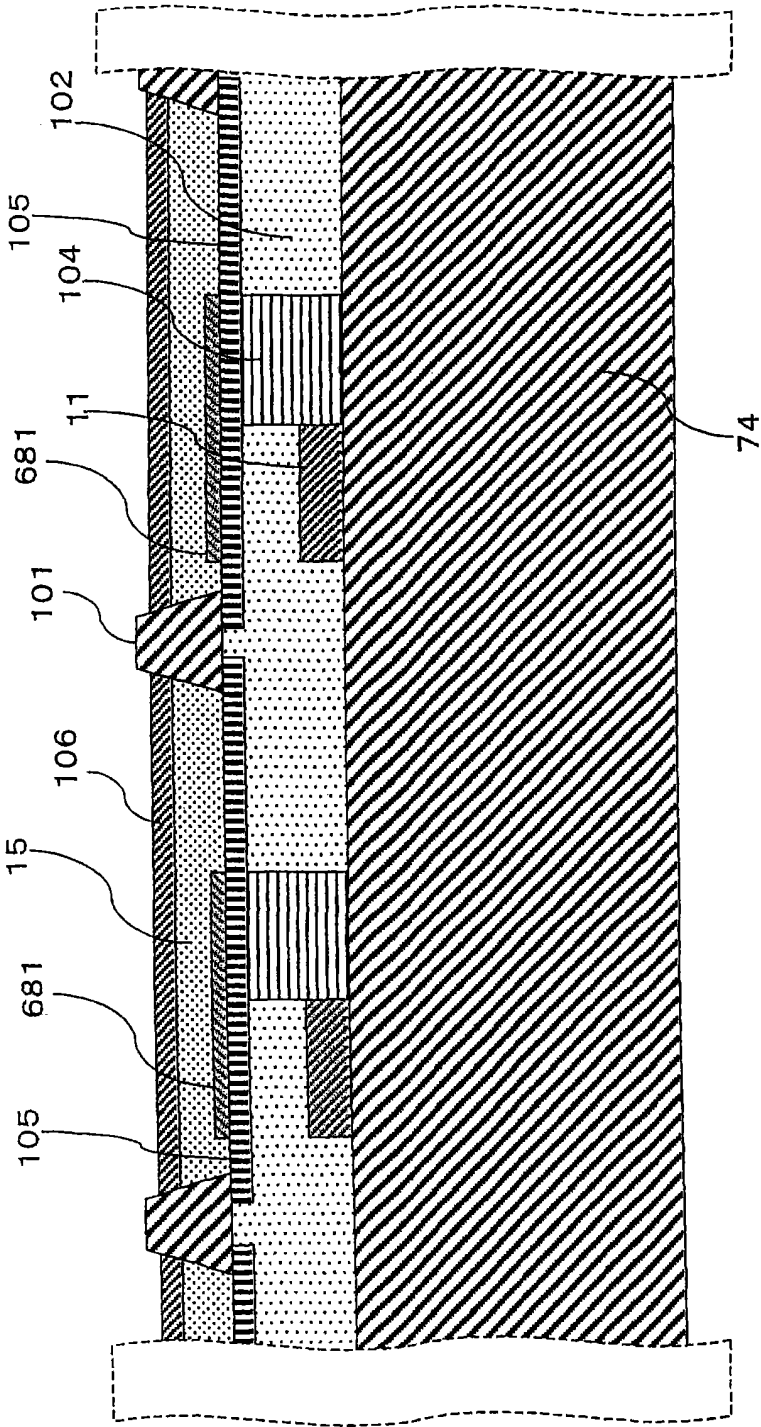


图 68

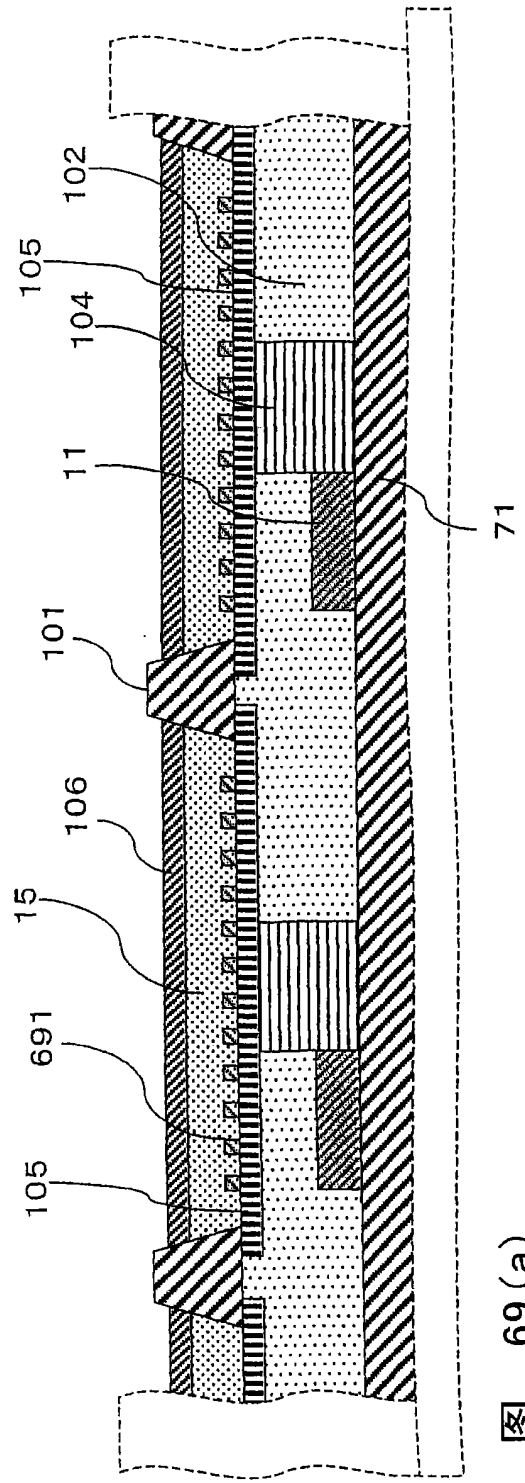


图 69 (a)

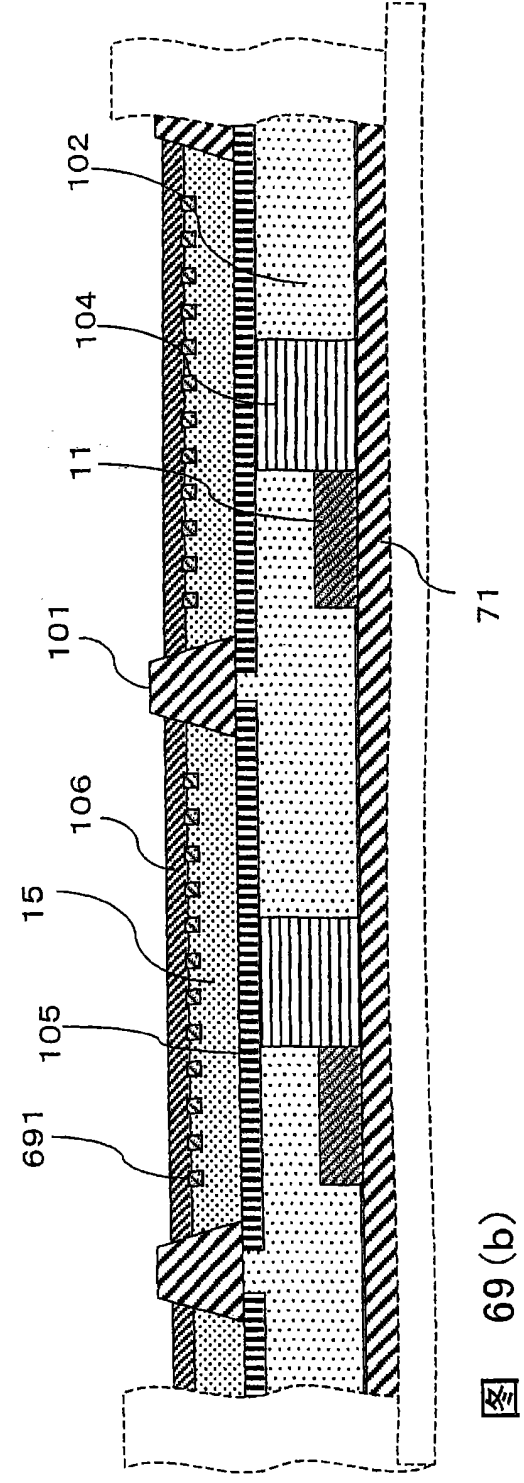


图 69 (b)

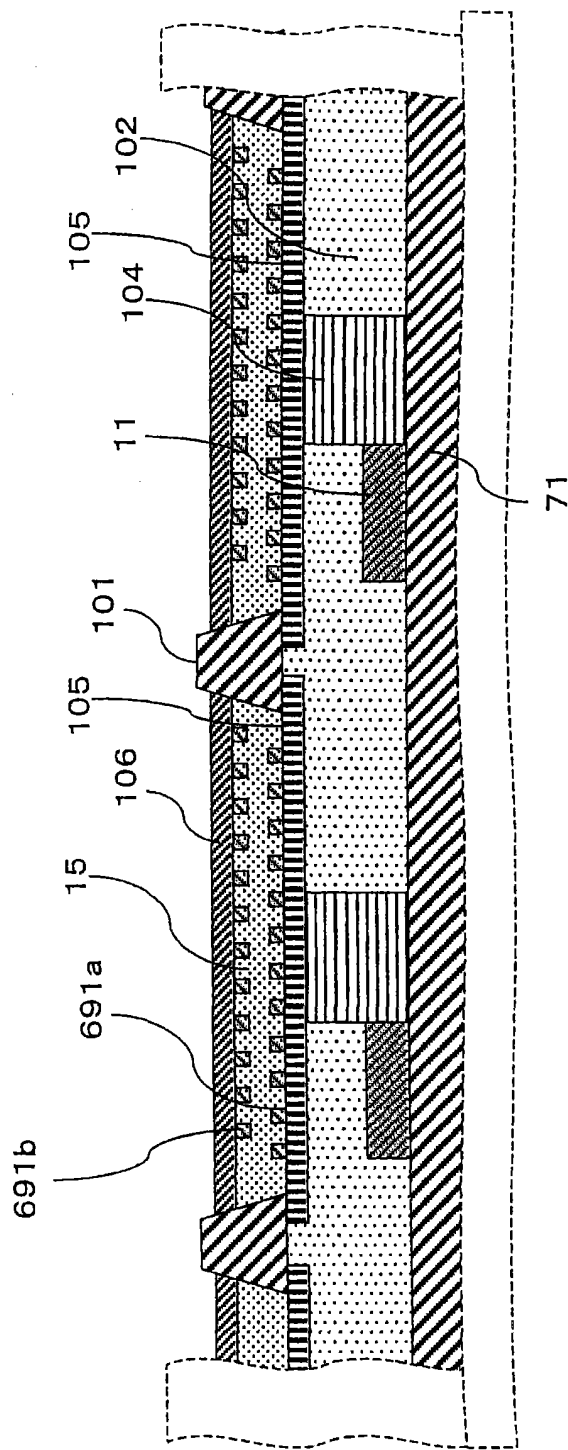


图 70

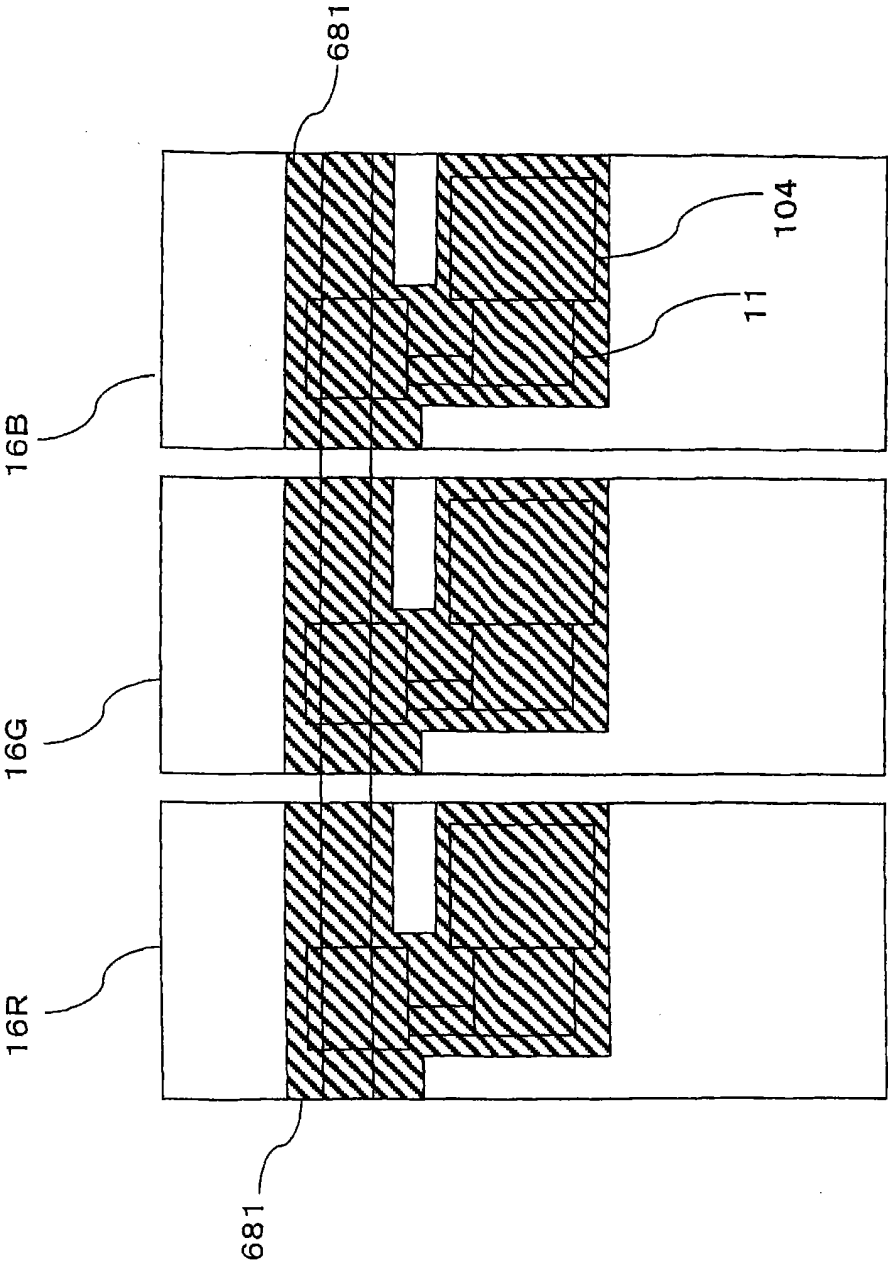


图 71

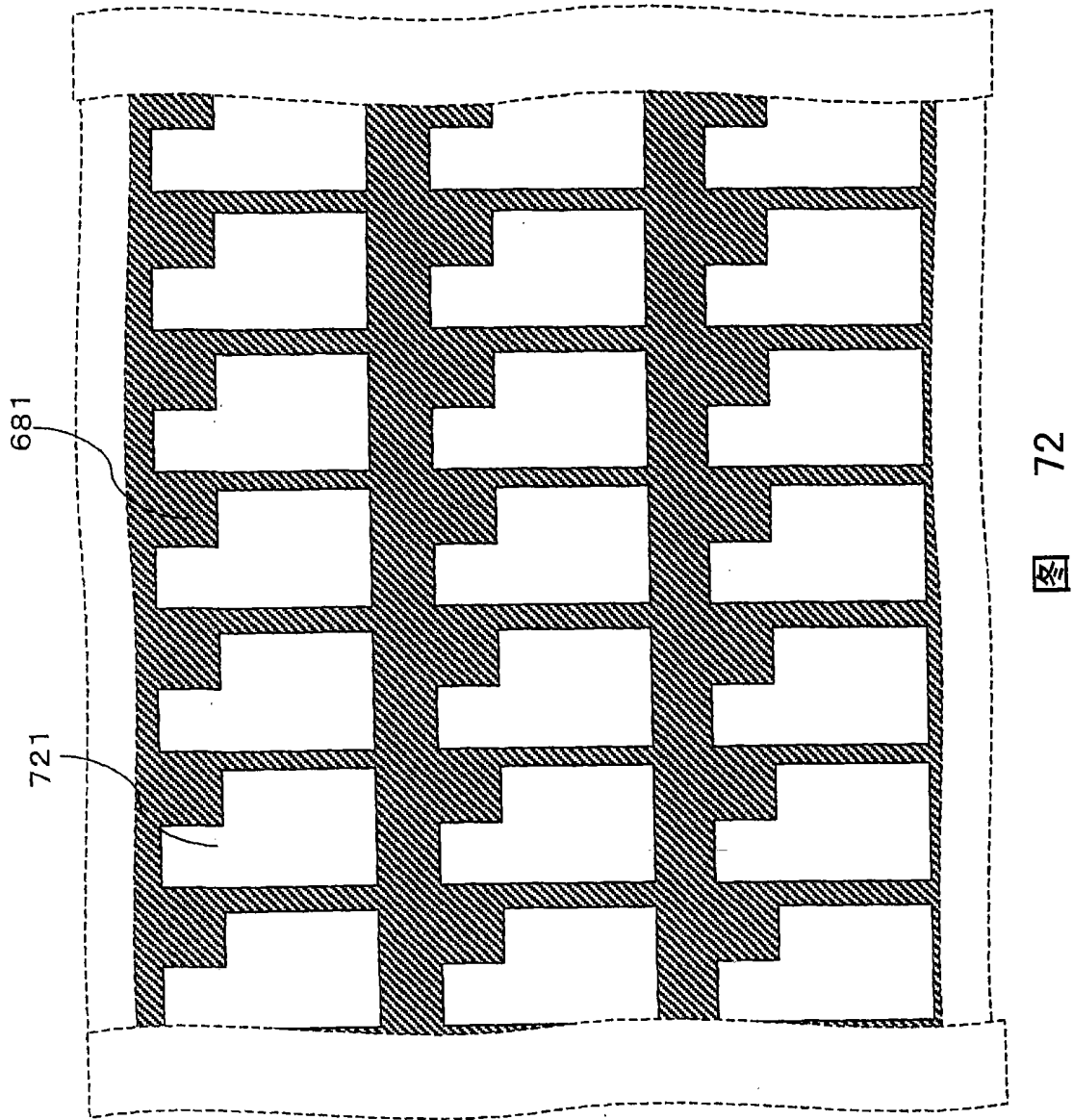


图 72

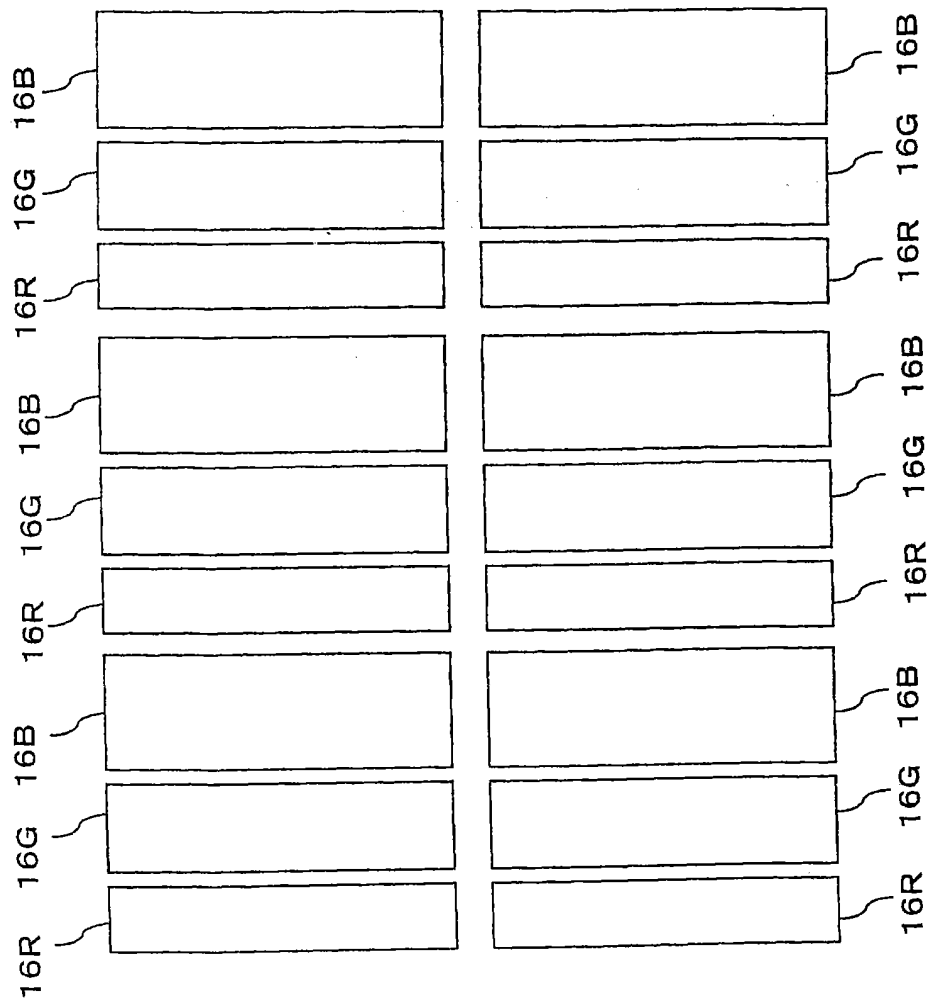


图 73

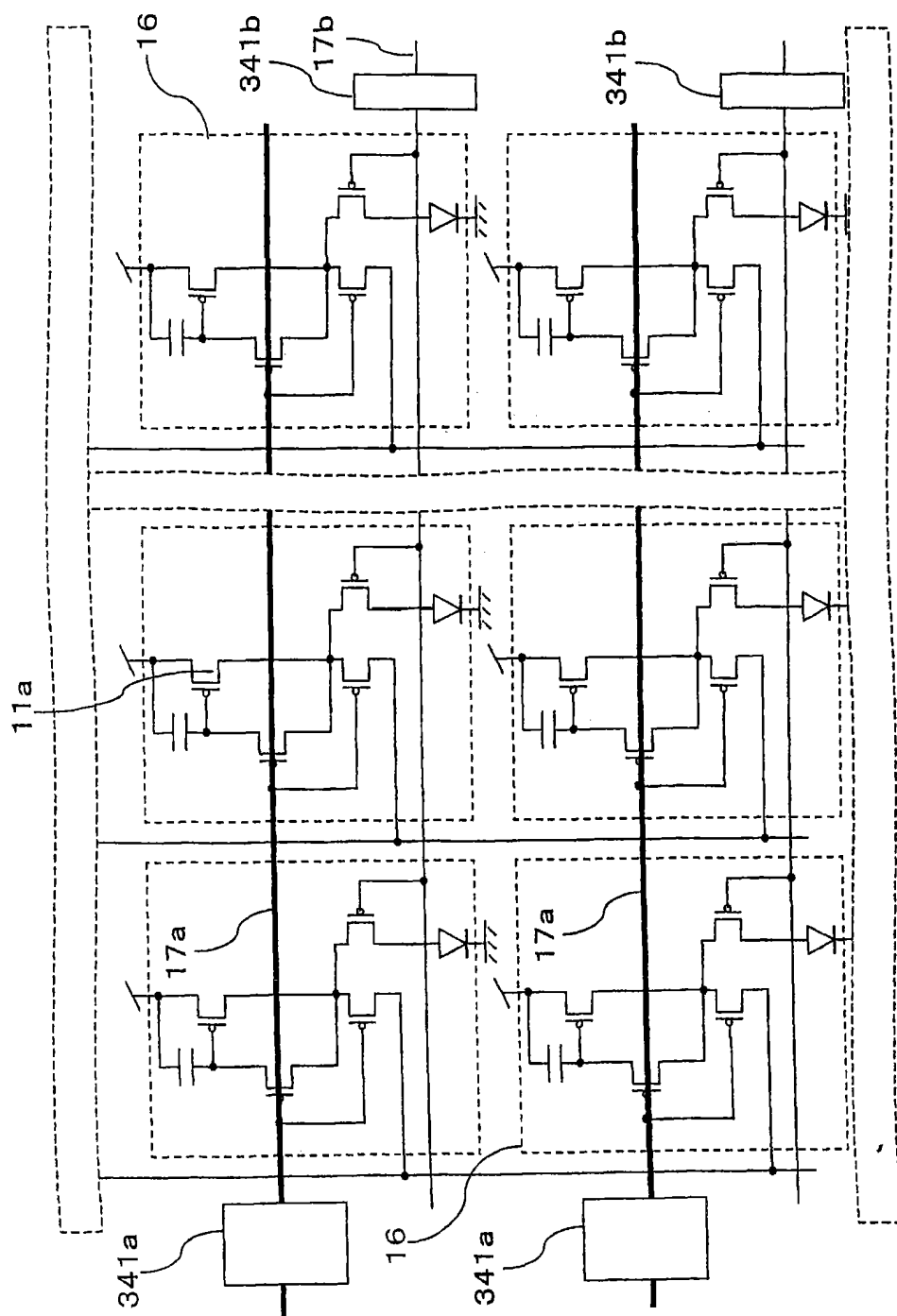
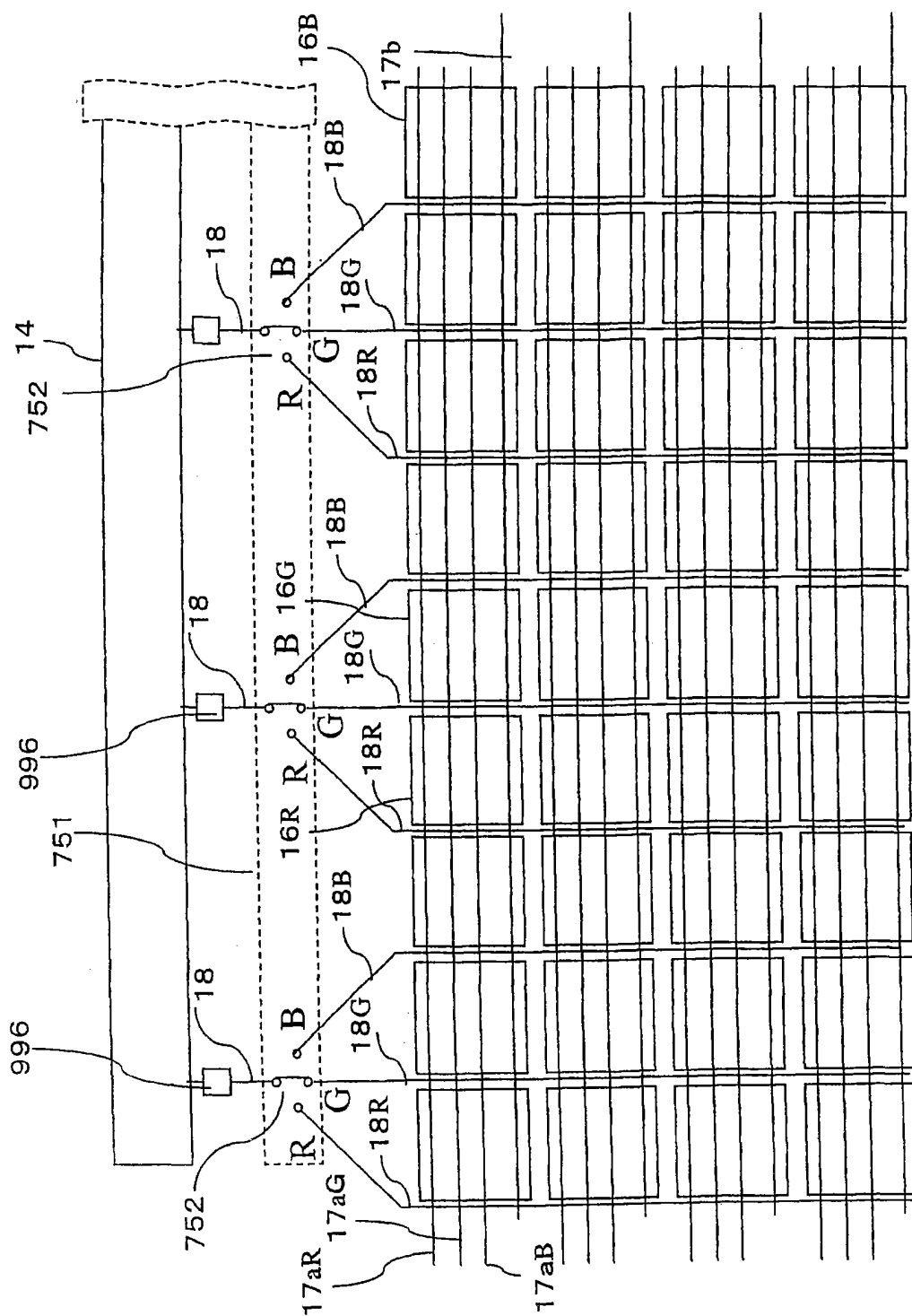


图 74



75

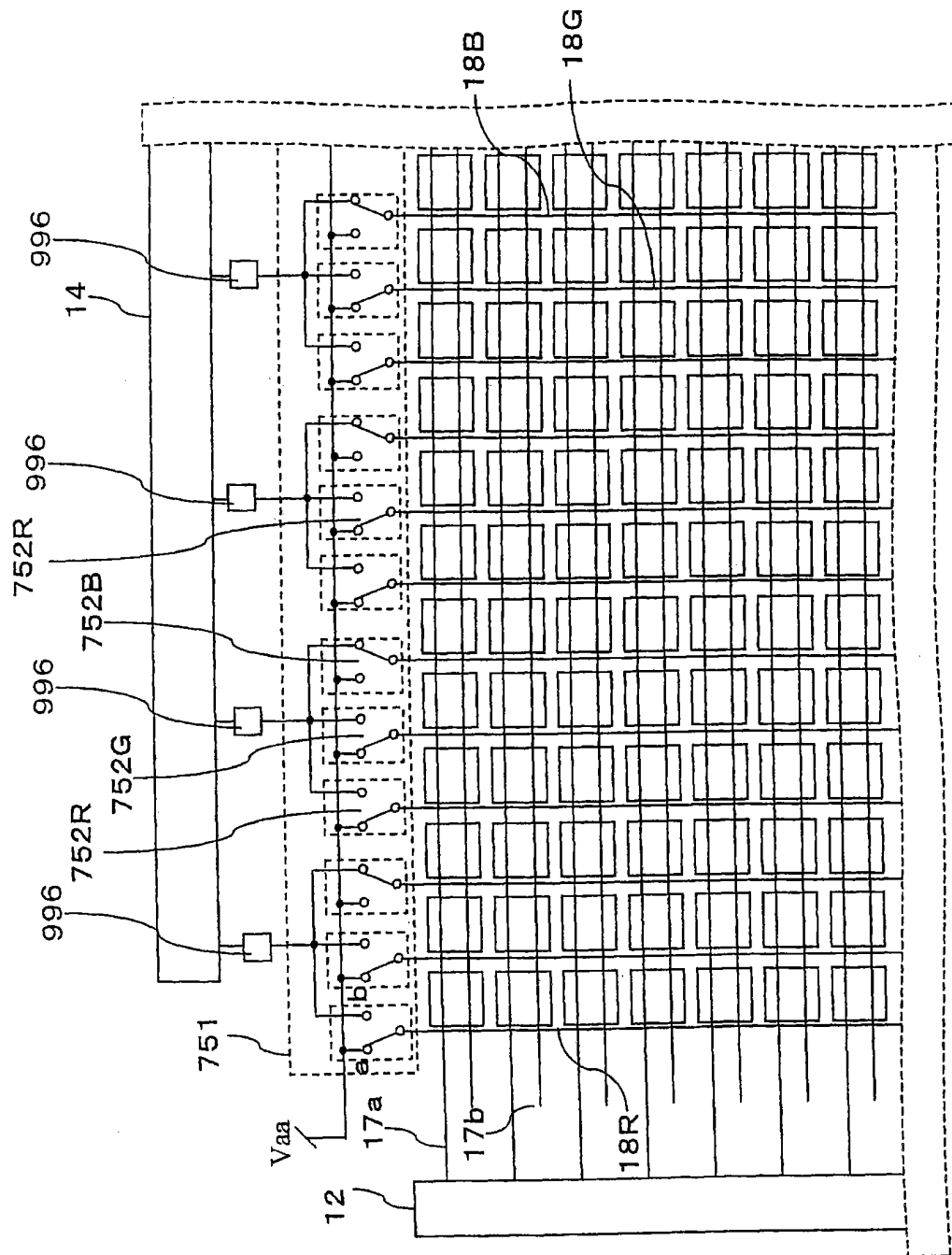


图 76

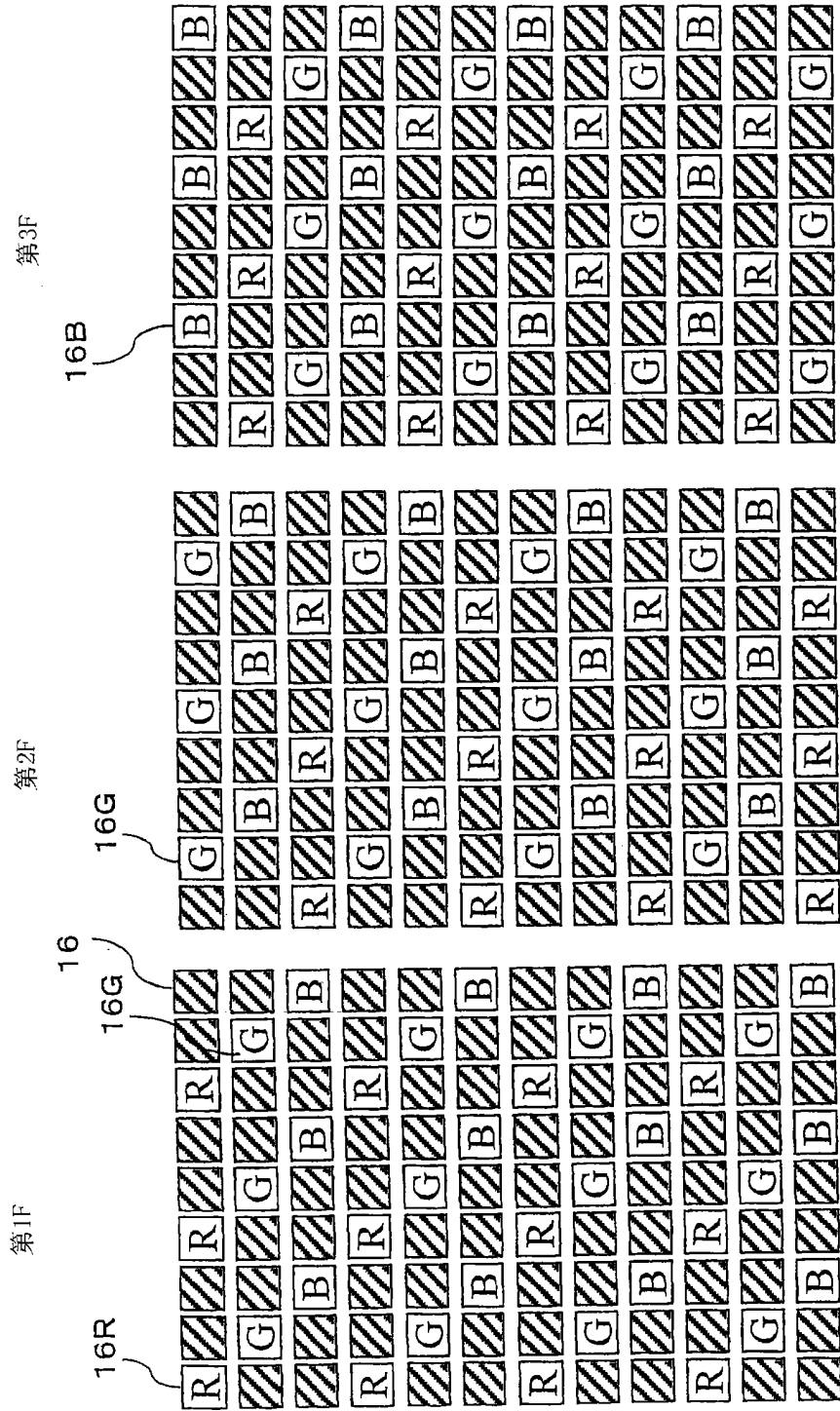


图 77(c)

图 77(b)

图 77(a)

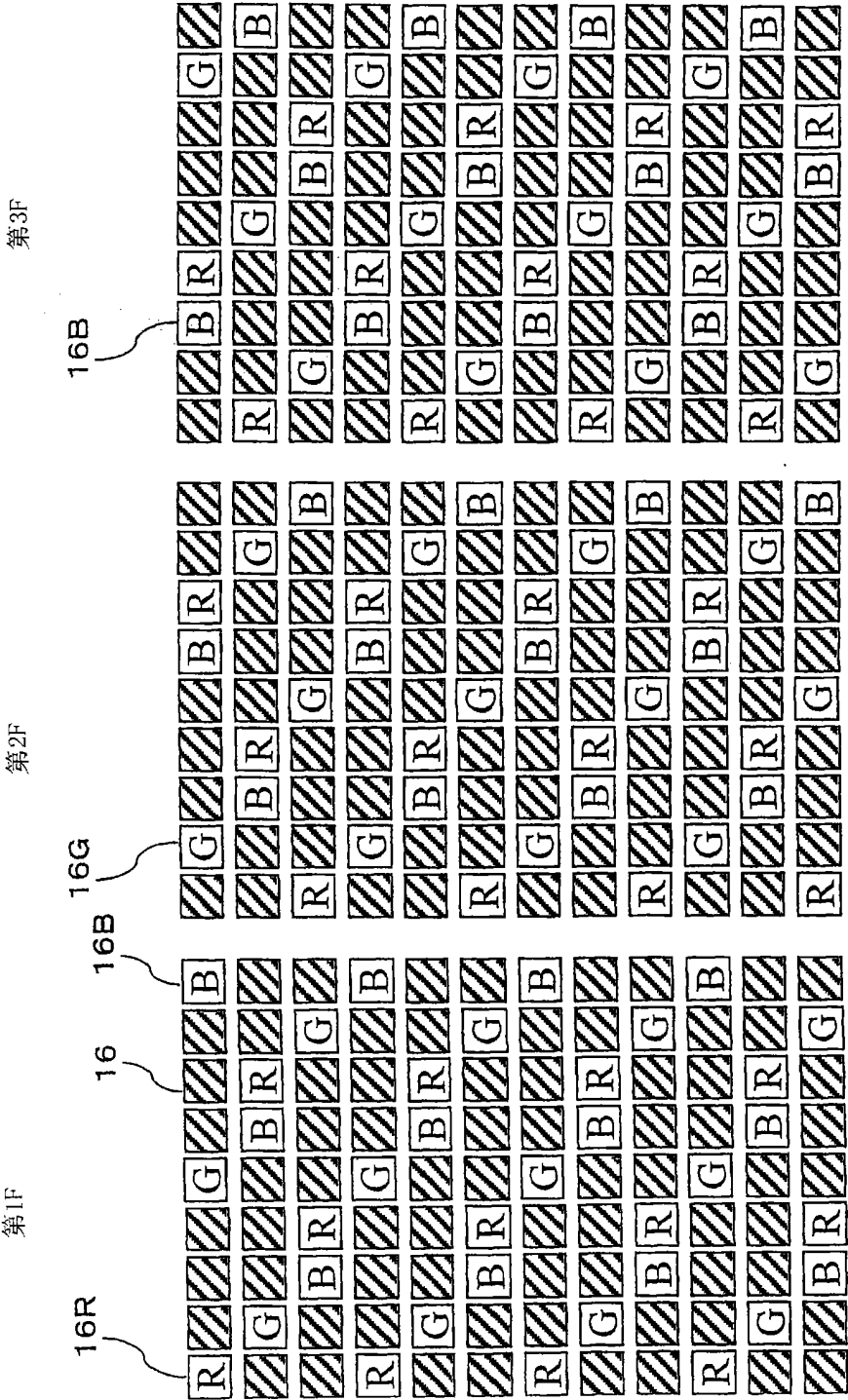


图 78(a)

图 78(b)

图 78(c)

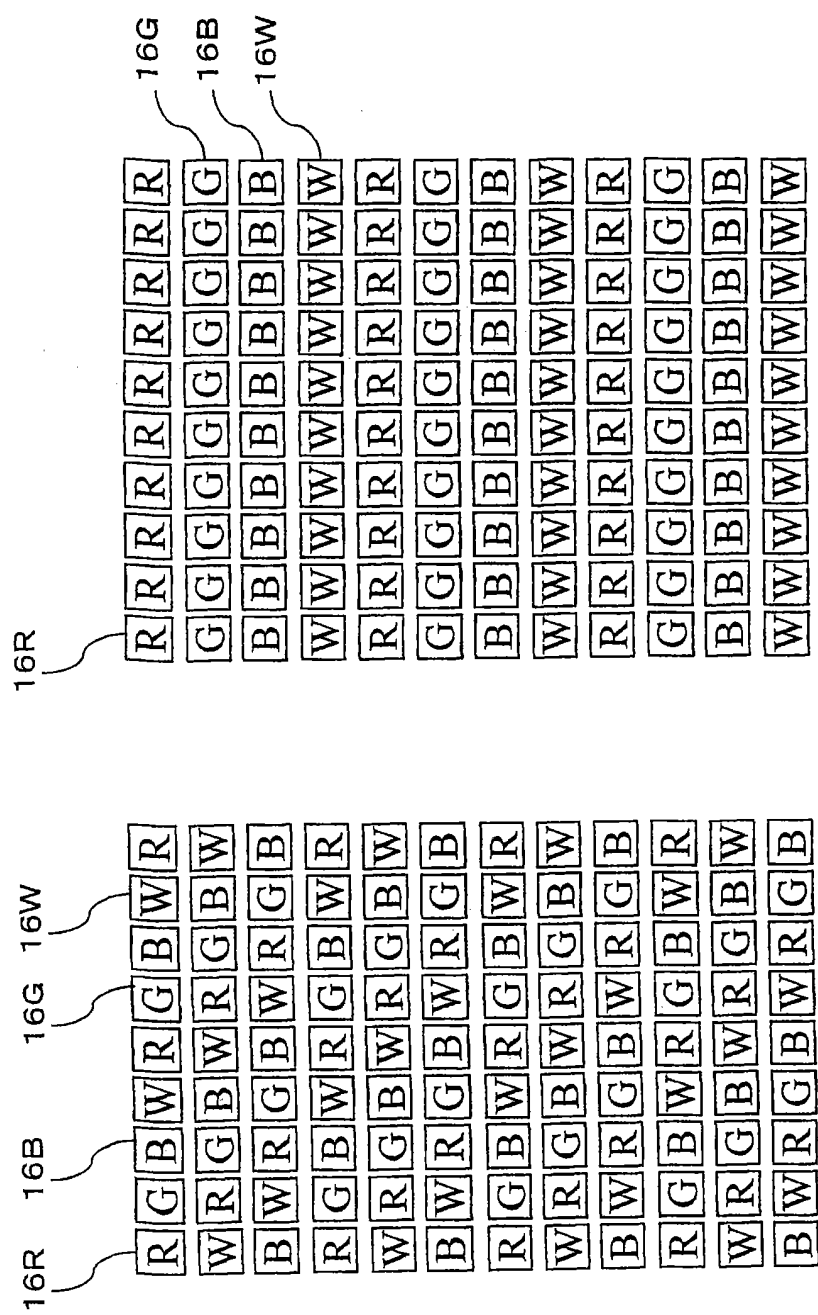


图 79(a)

图 79(b)

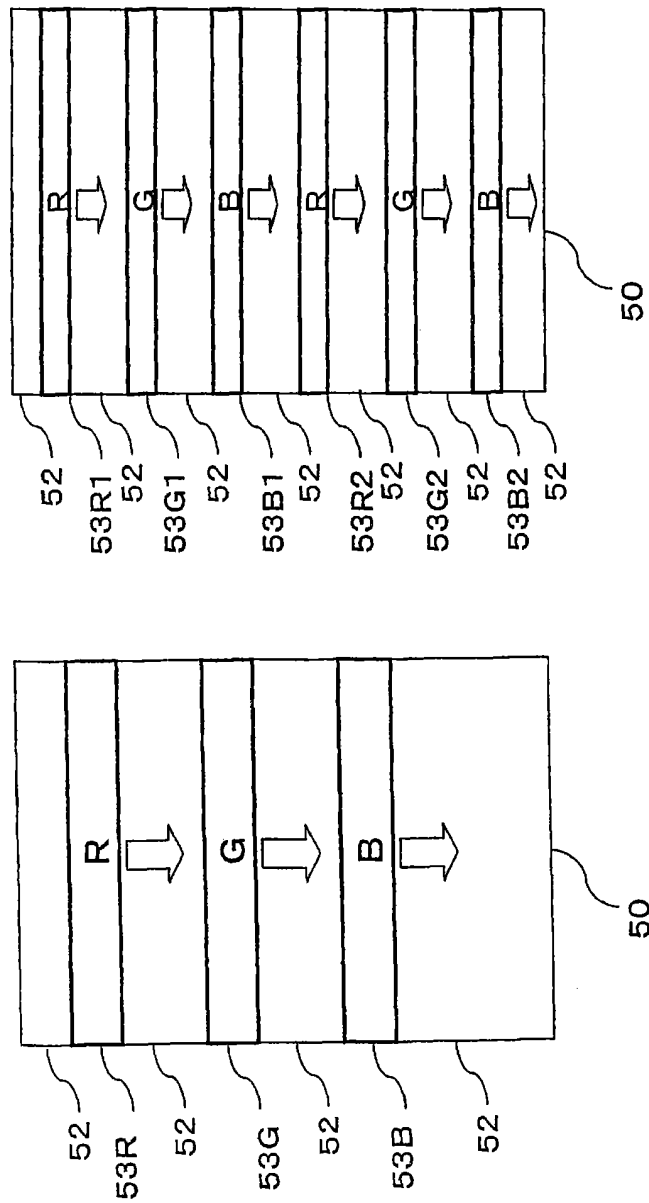


图 80(a)

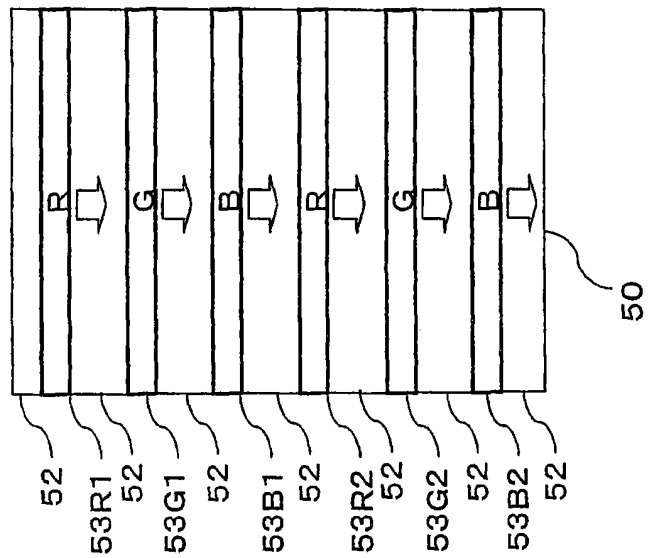


图 80(b)

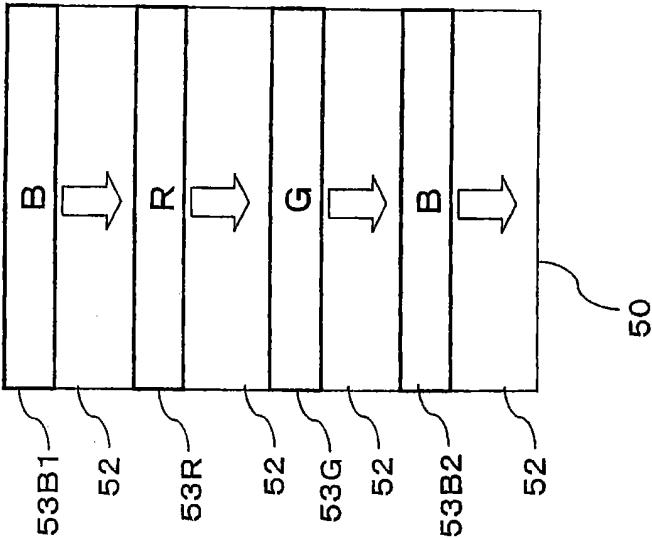


图 81 (b)

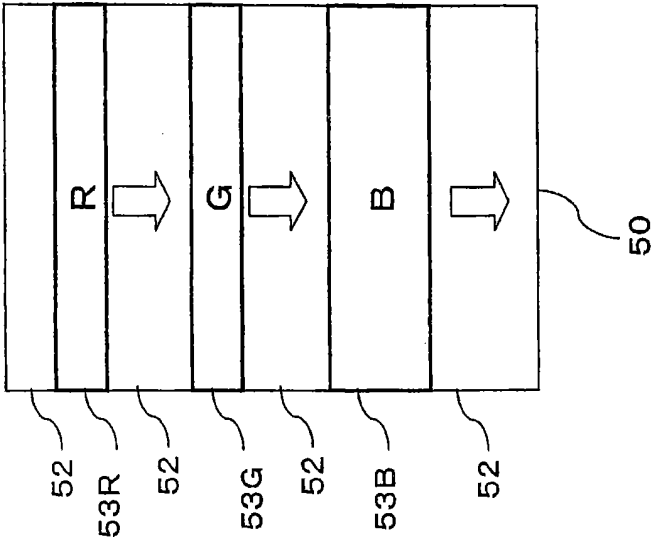


图 81 (a)

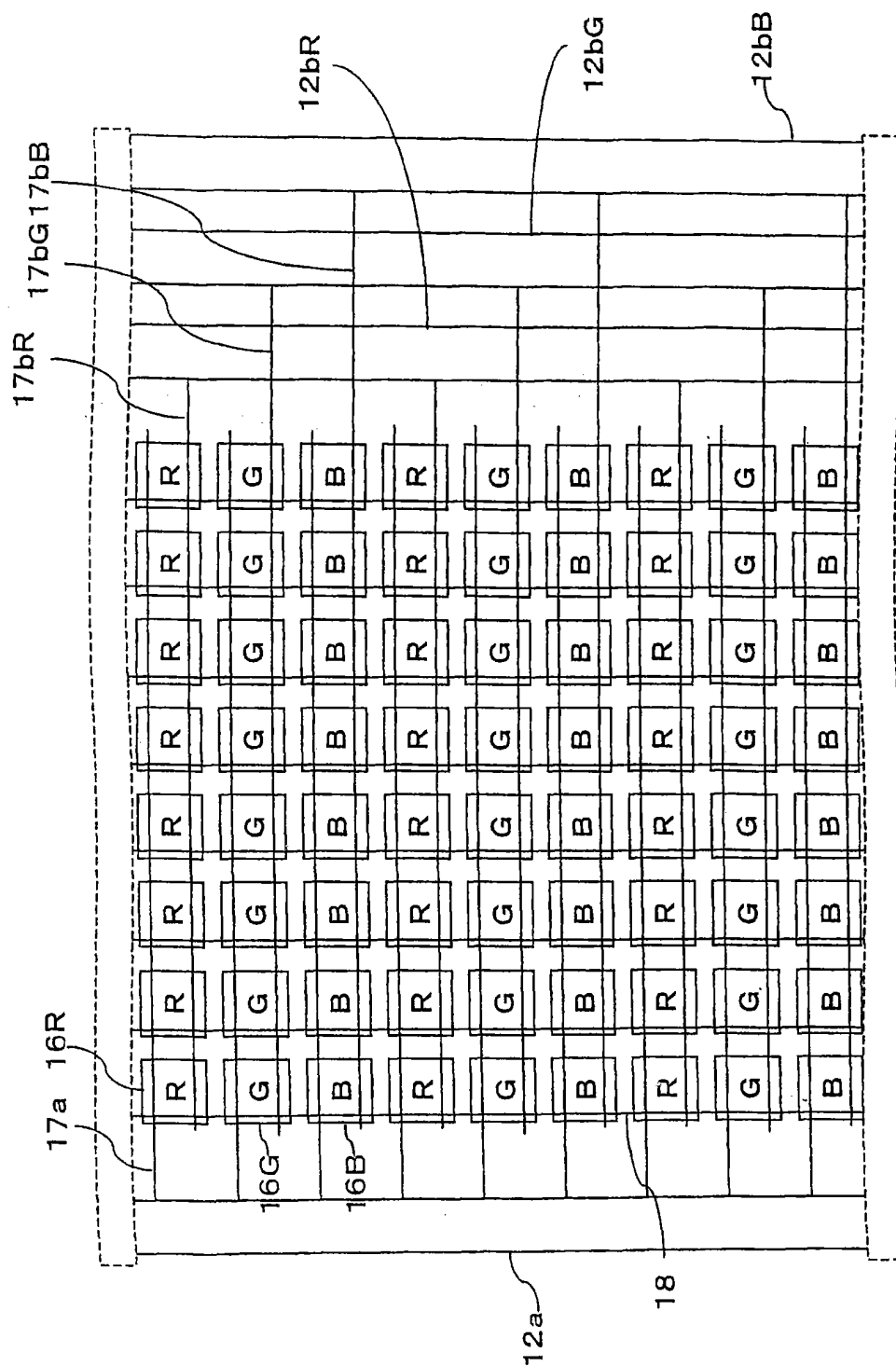
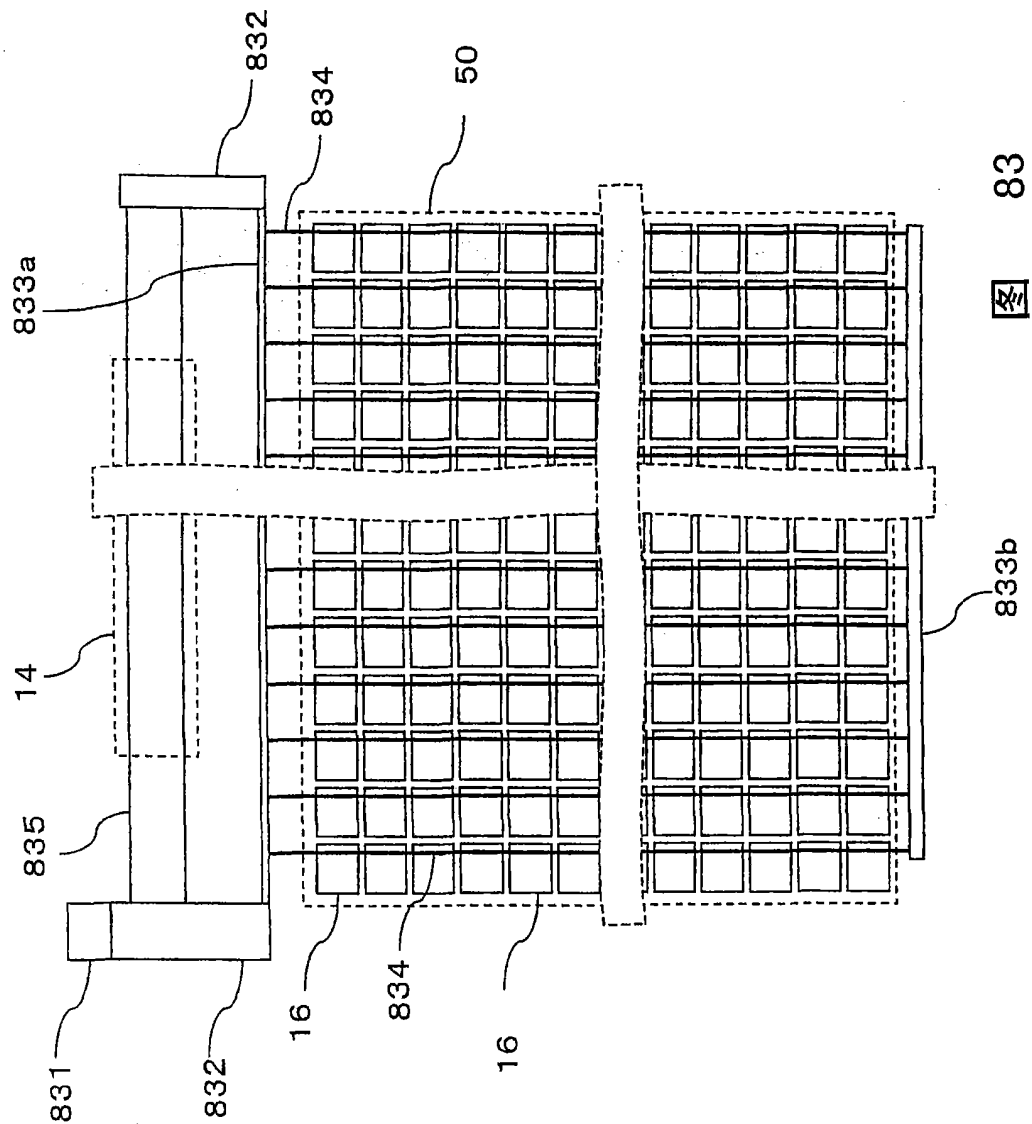


图 82



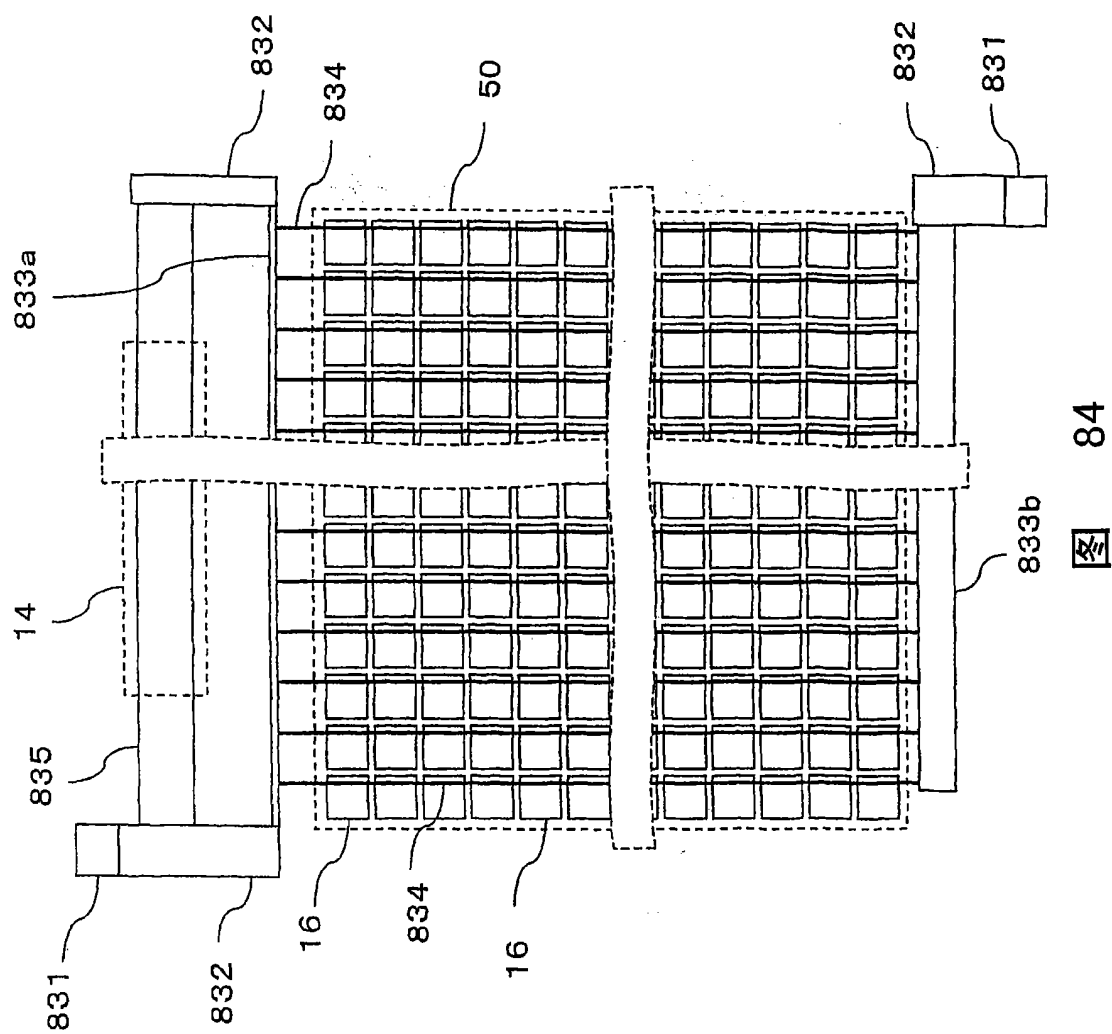


图 84

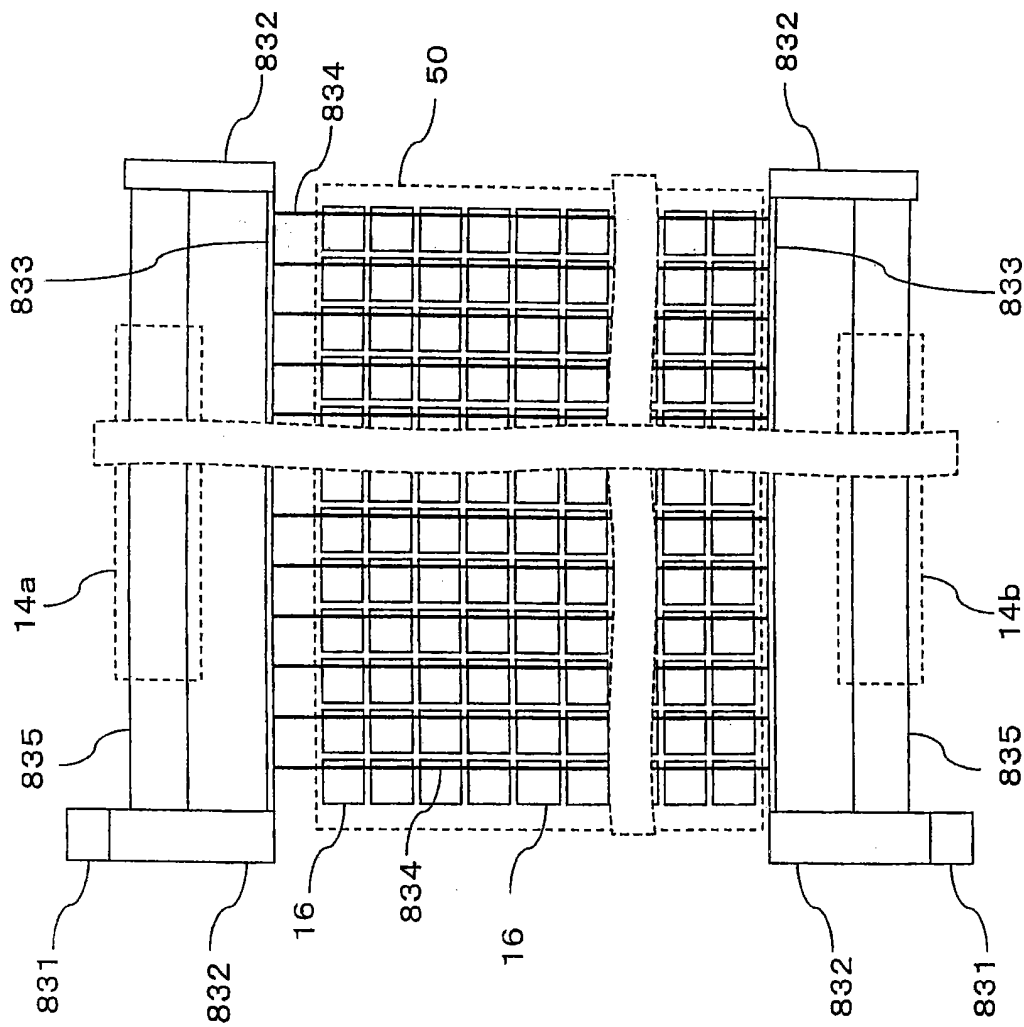


图 85

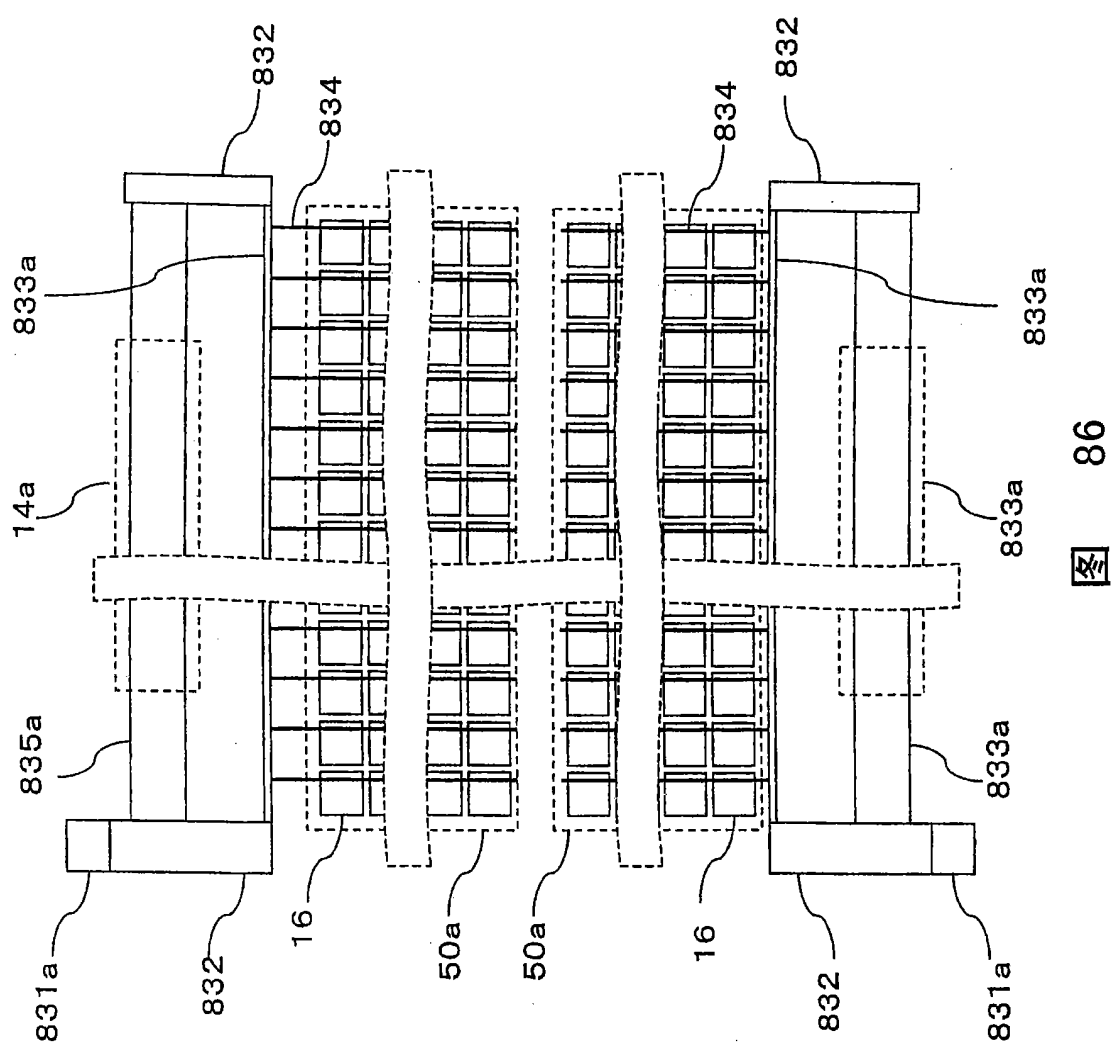


图 86

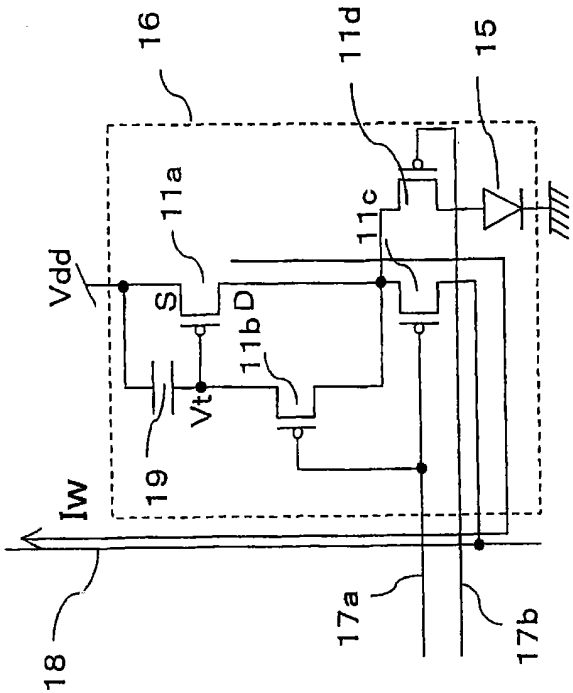


图 87

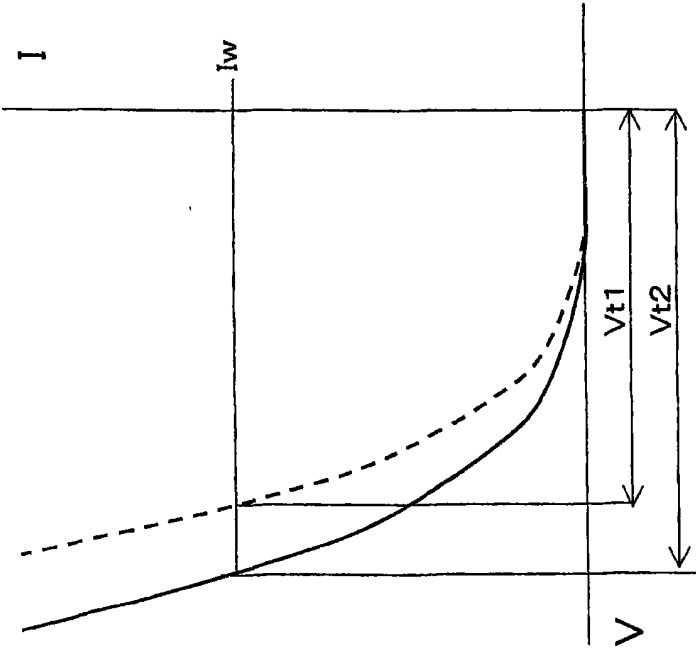


图 88

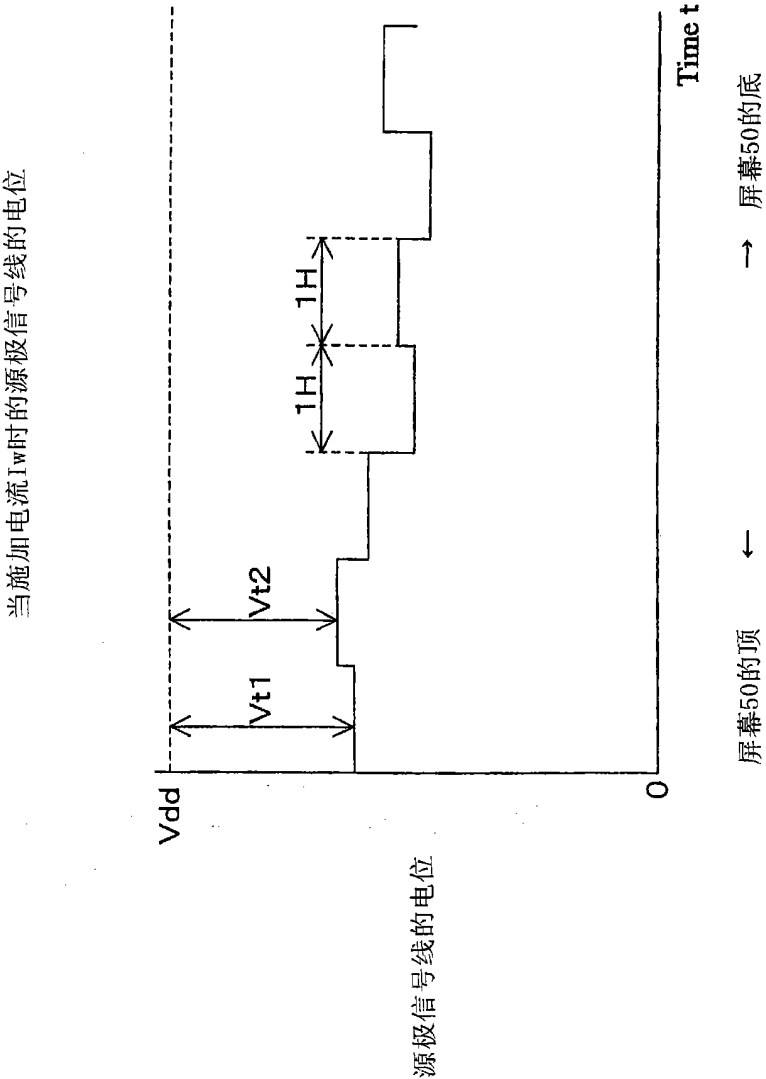


图 89

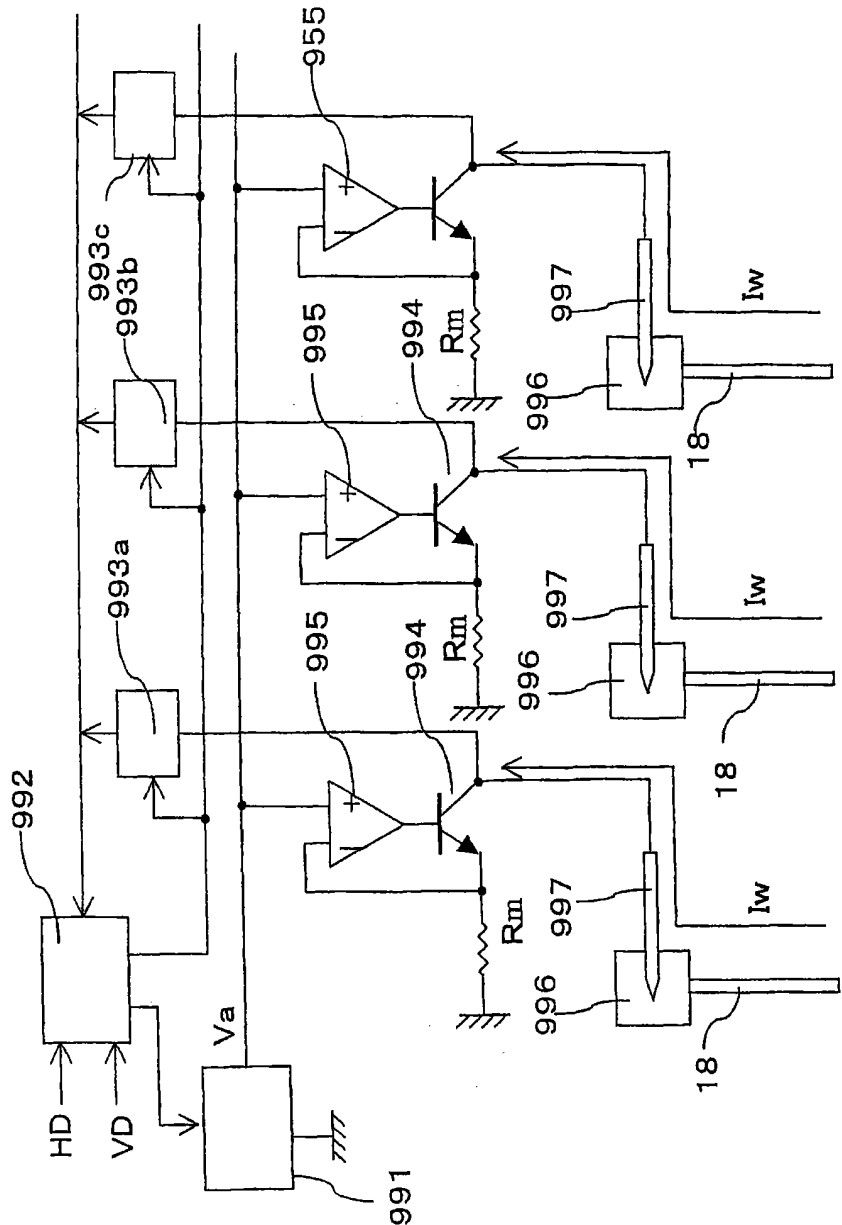


图 90

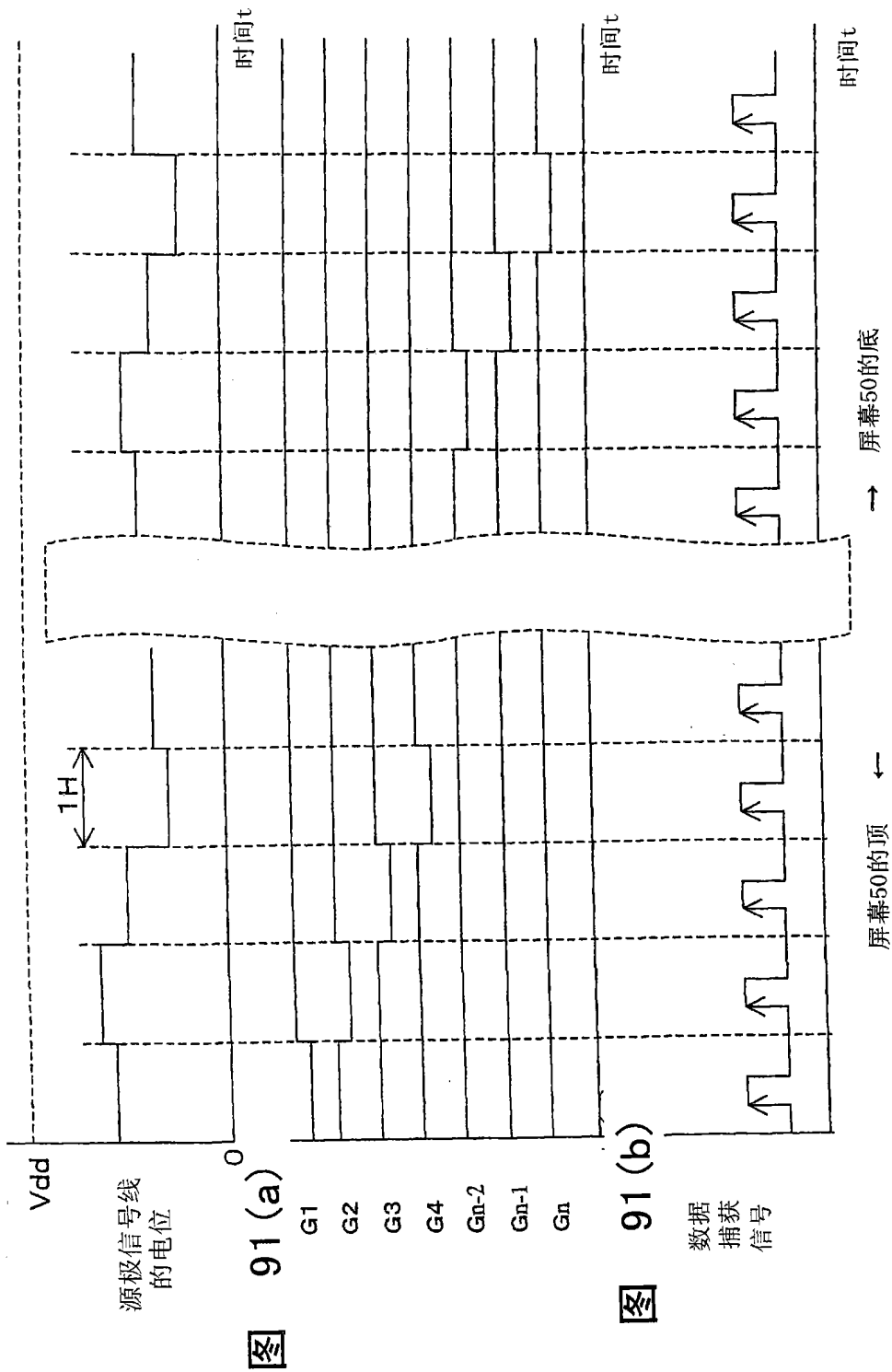


图 91(a)

图 91(b)

数据
捕获
信号

屏幕50的顶 ← → 屏幕50的底

图 91(c)

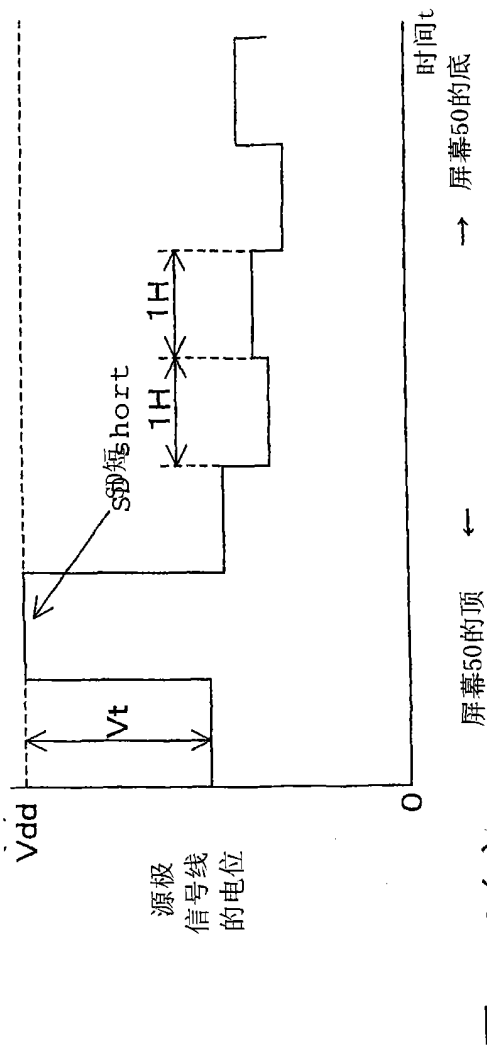


图 92(a)

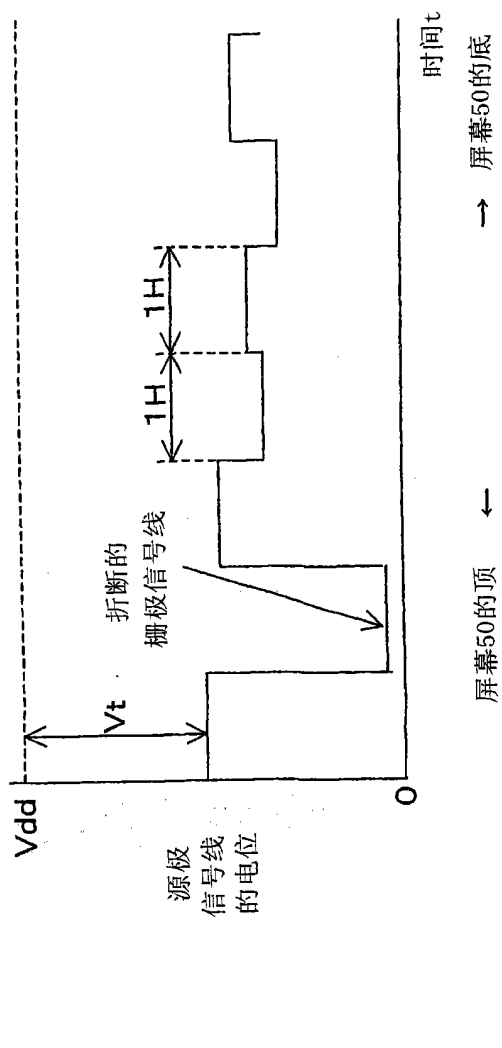


图 92(b)

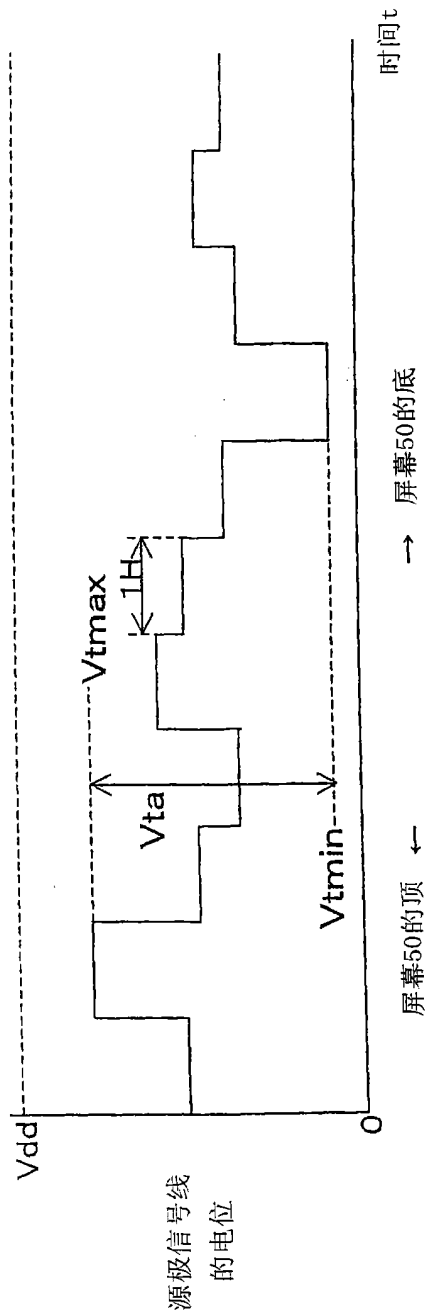


图 93(a)

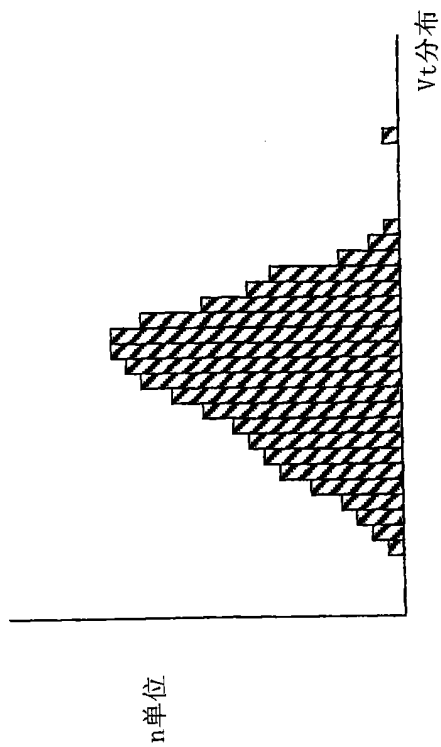


图 93(b)

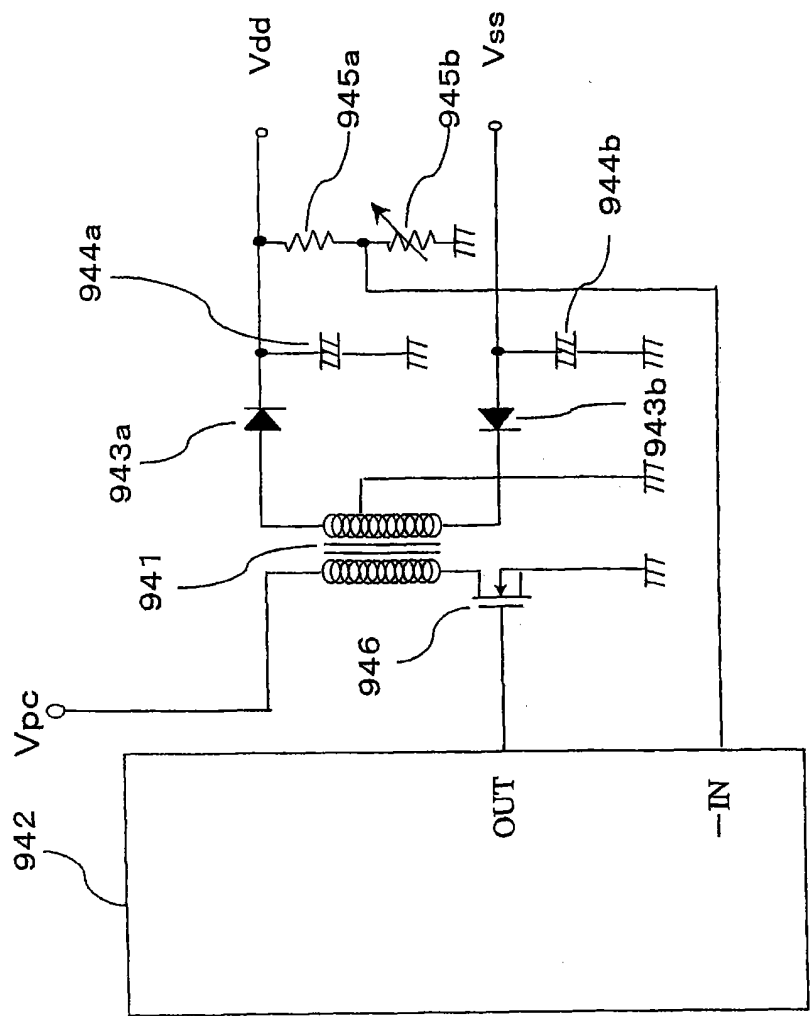


图 94

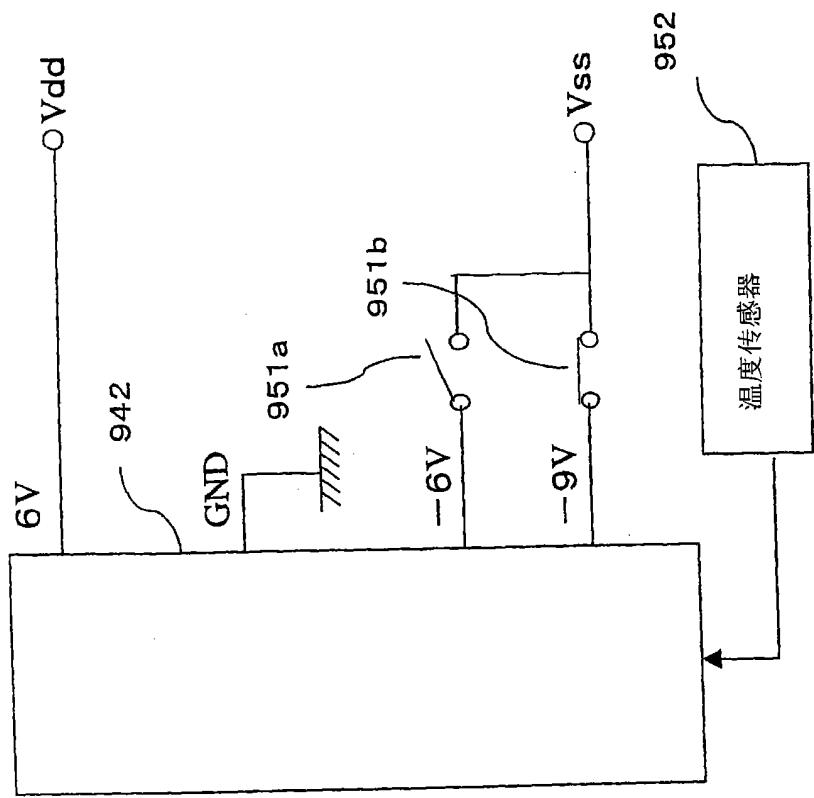


图 95

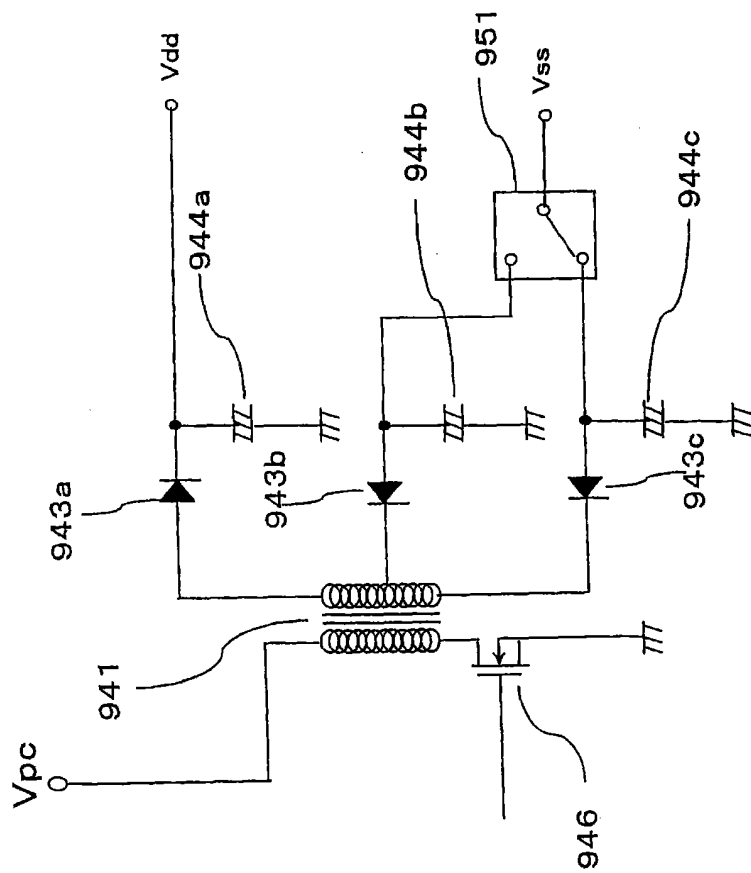


图 96

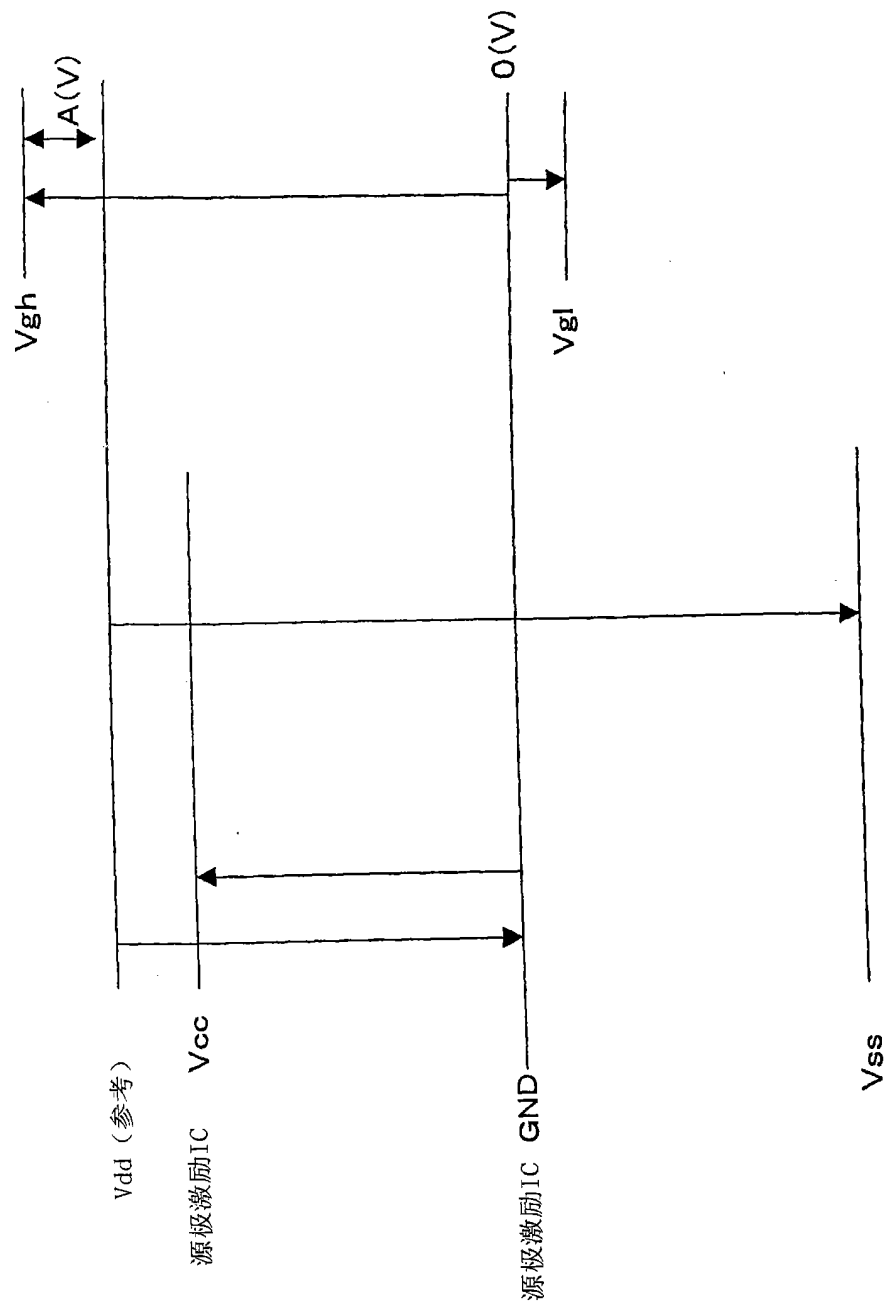


图 97

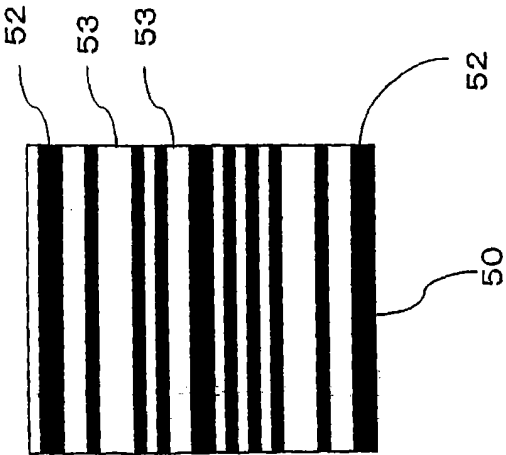


图 98(c)

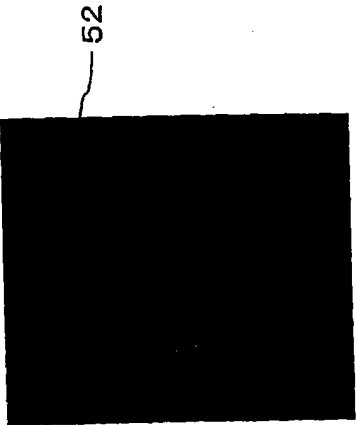
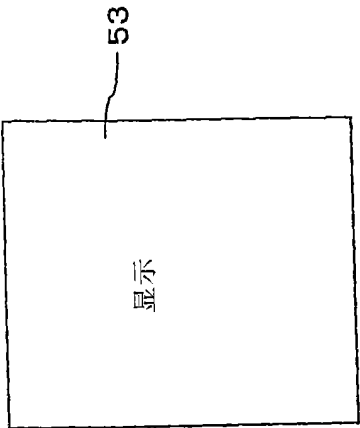


图 98(b)

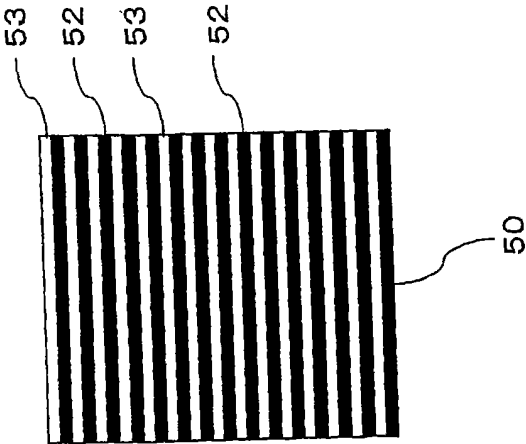
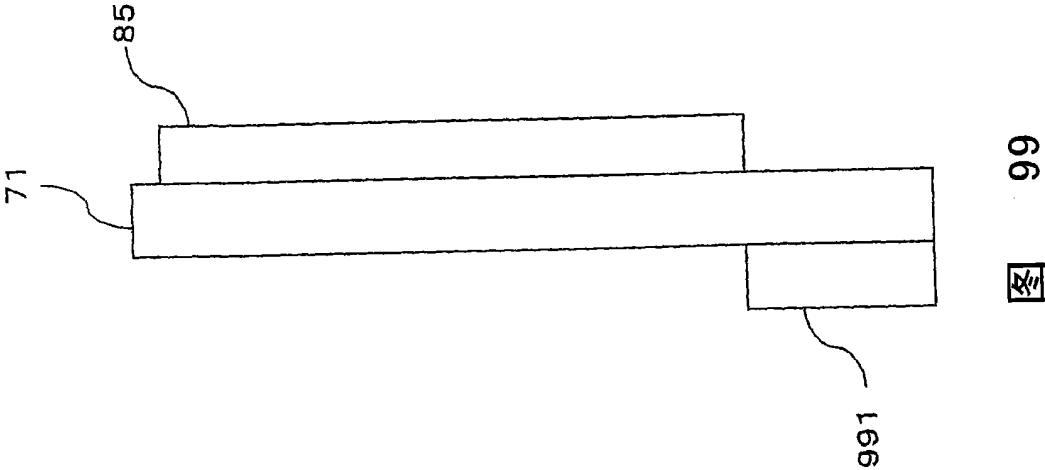


图 98(a)



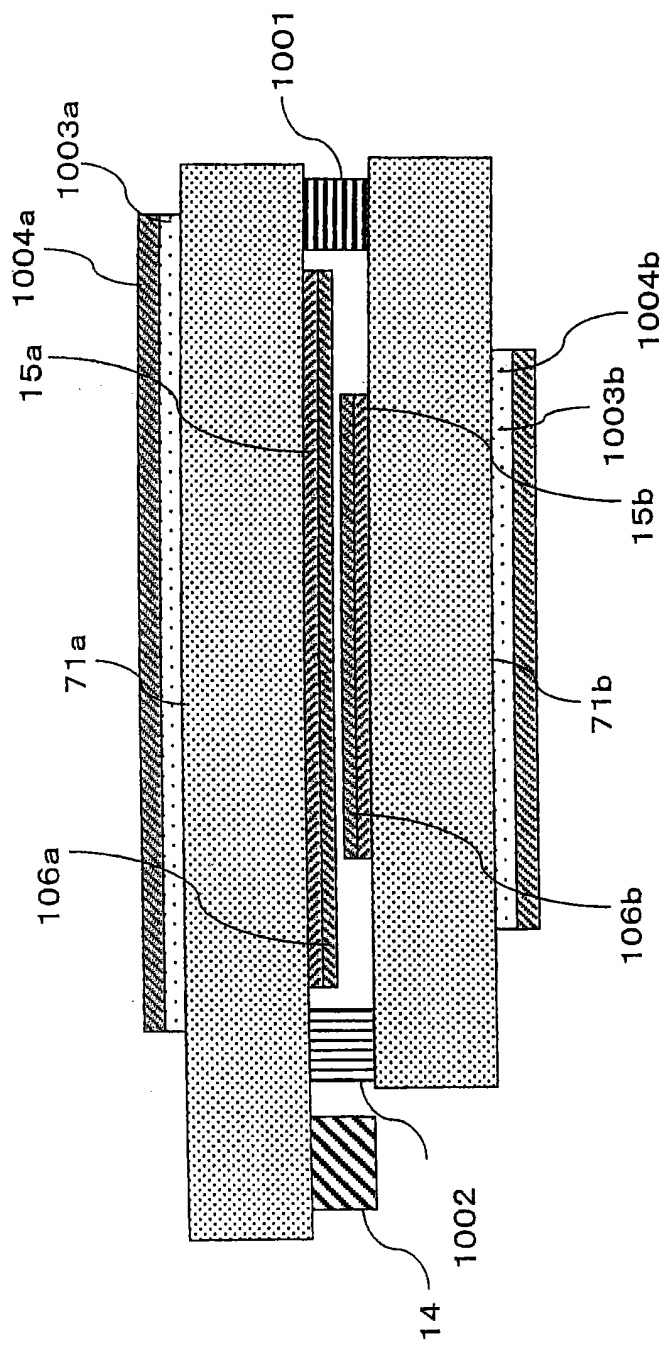


图 100

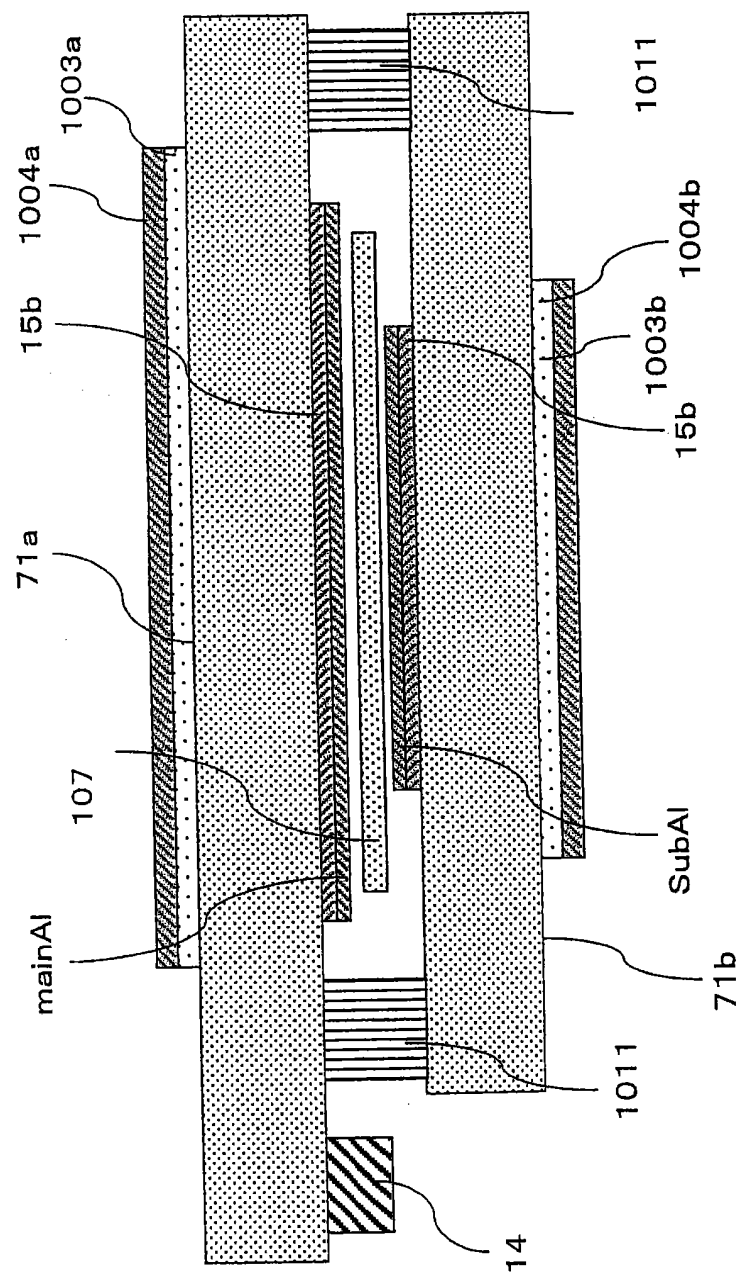
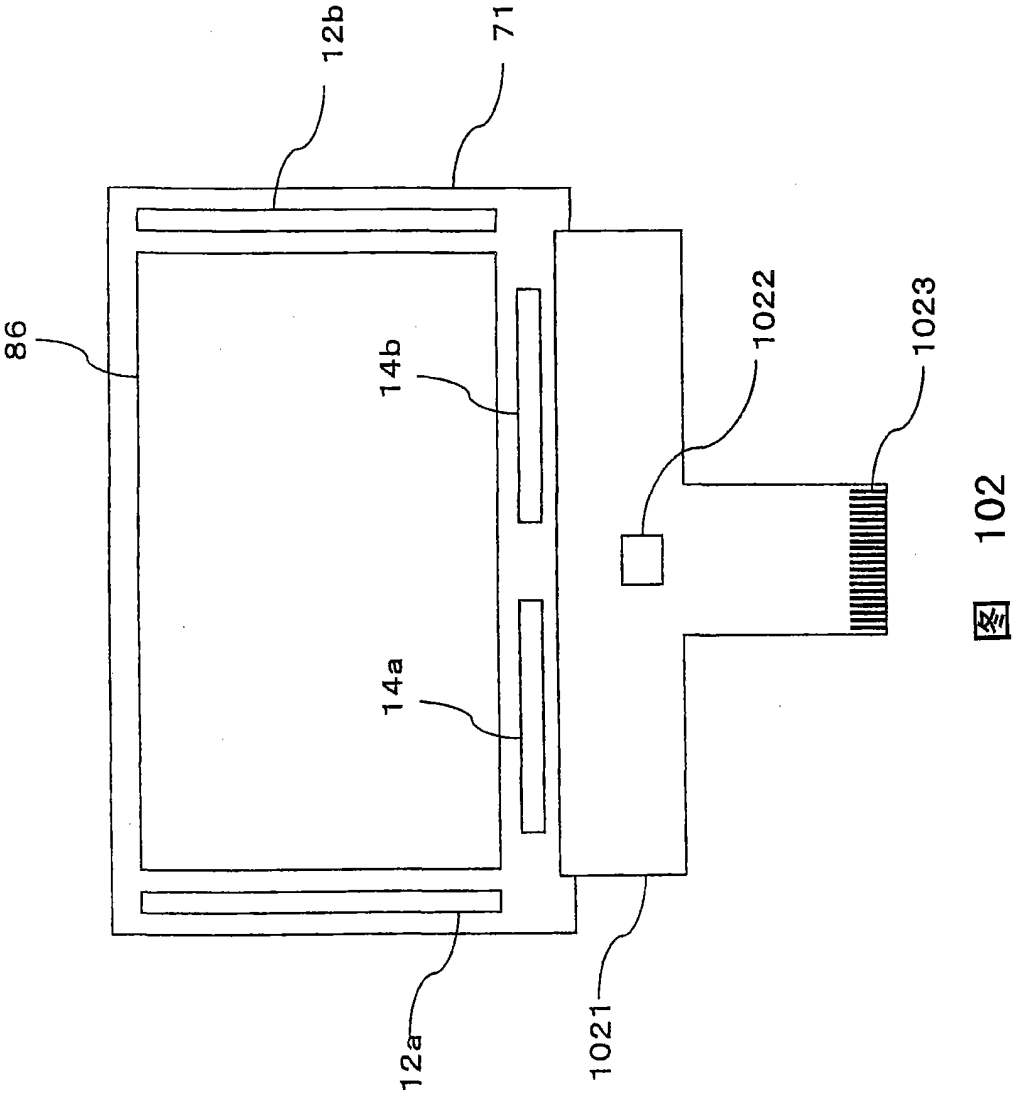


图 101



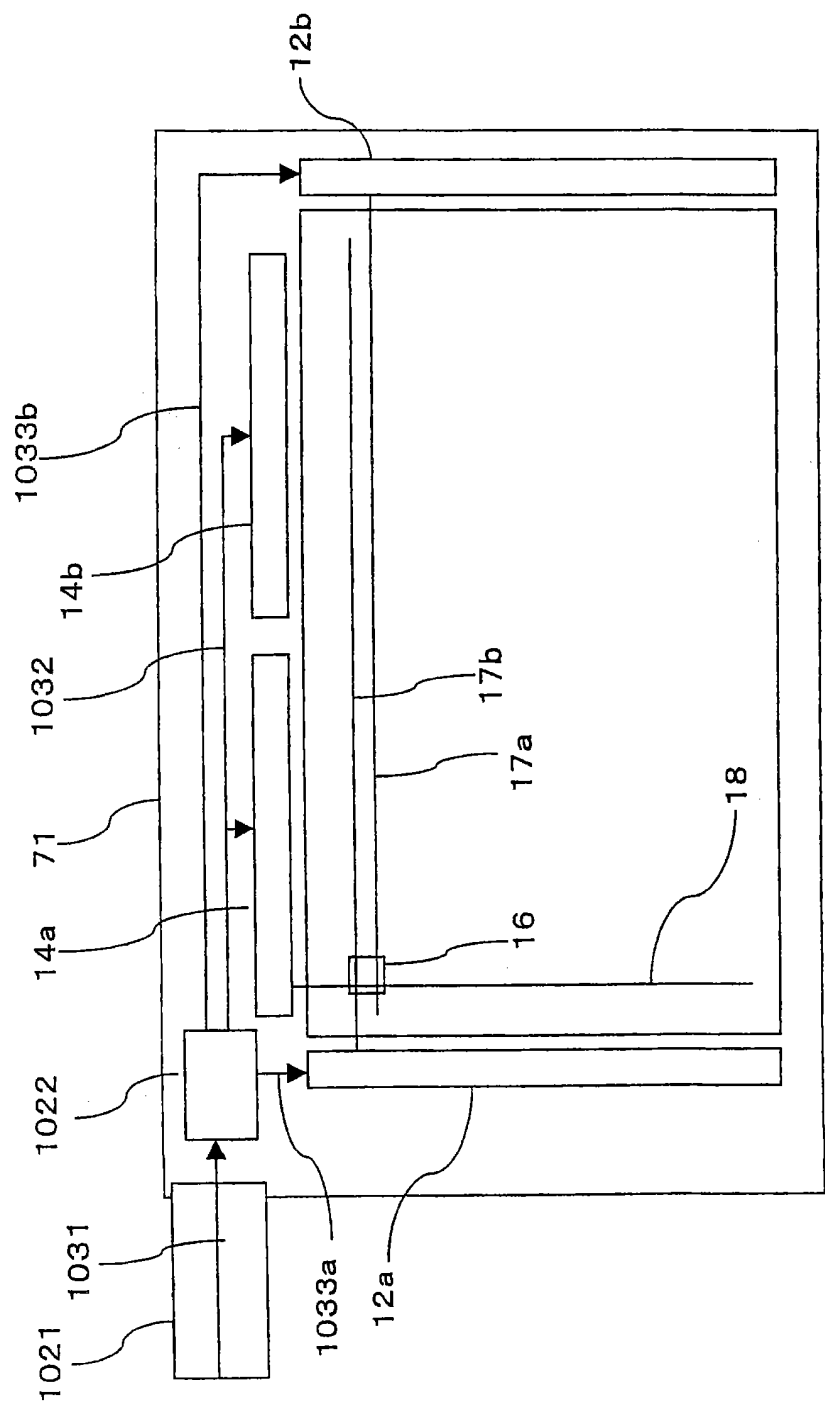


图 103

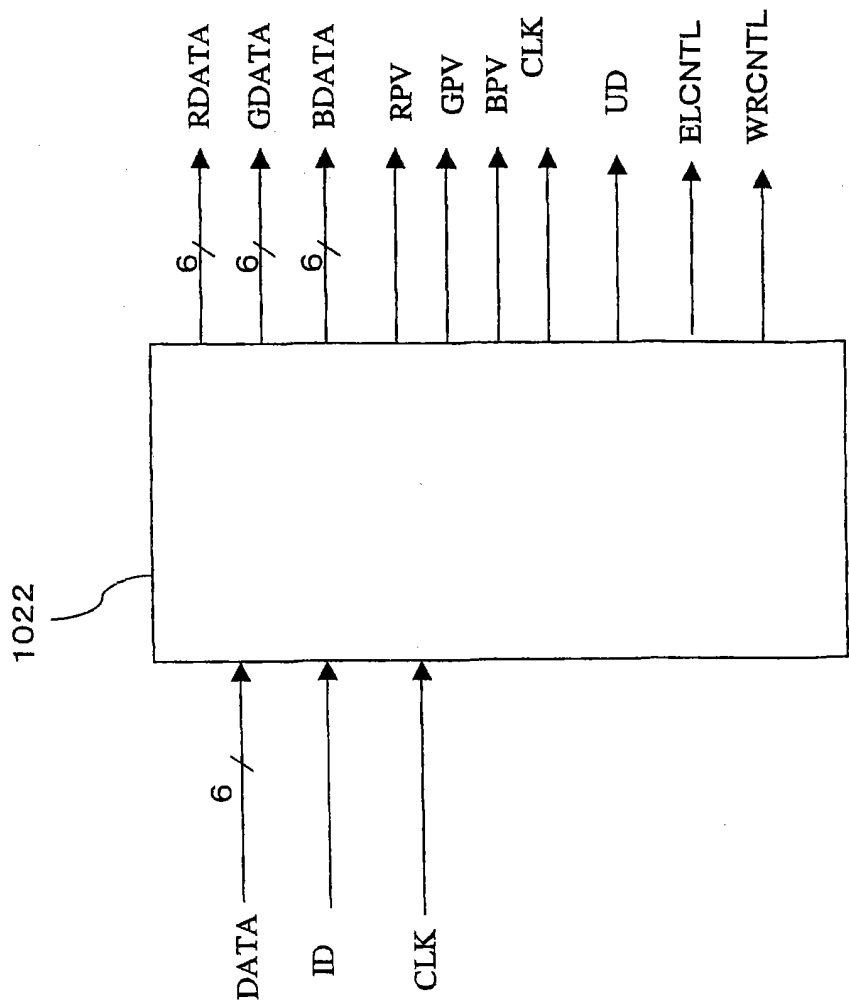


图 104

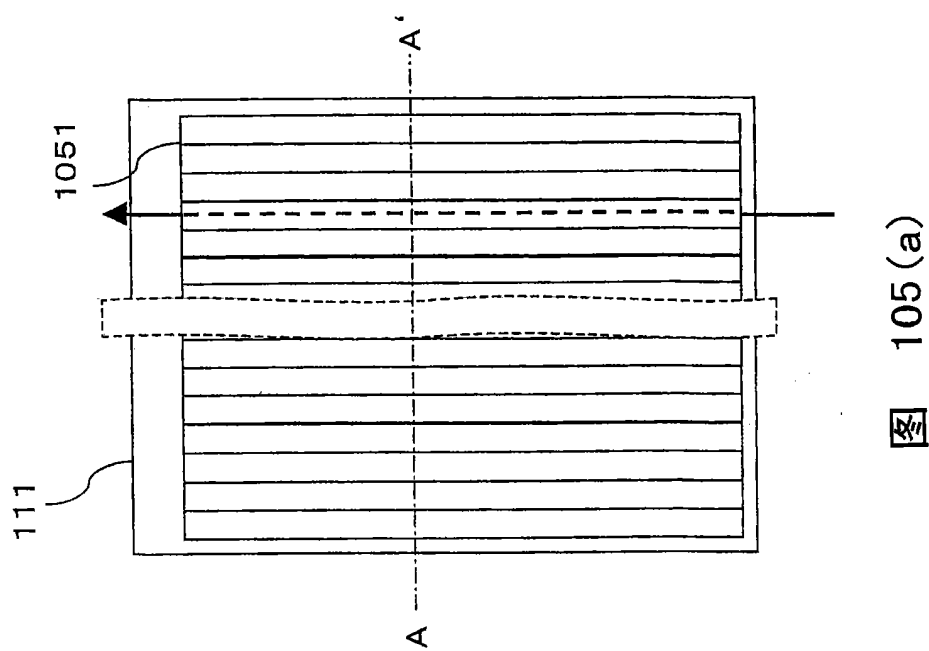


图 105(a)

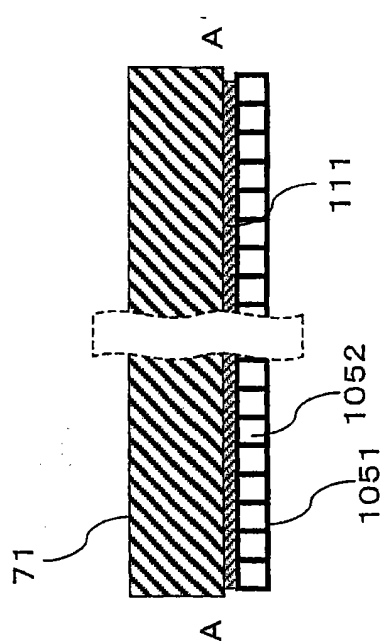


图 105(b)

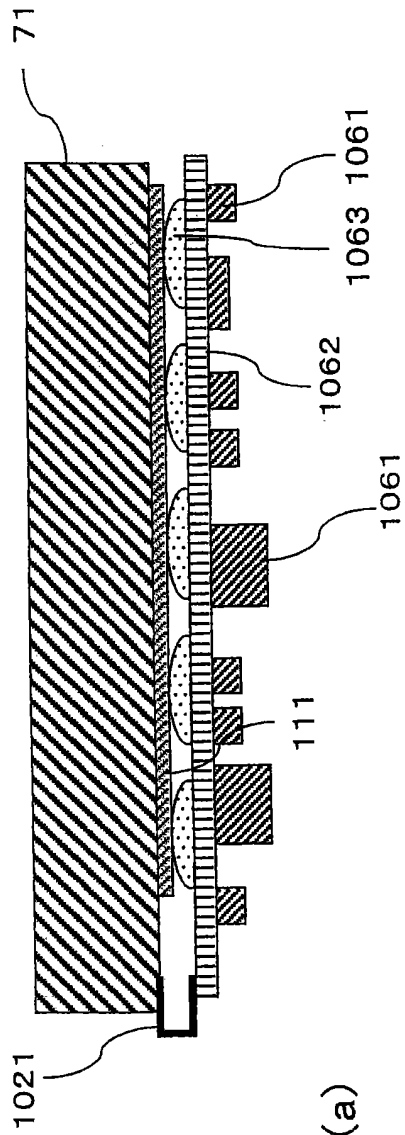


图 106(a)

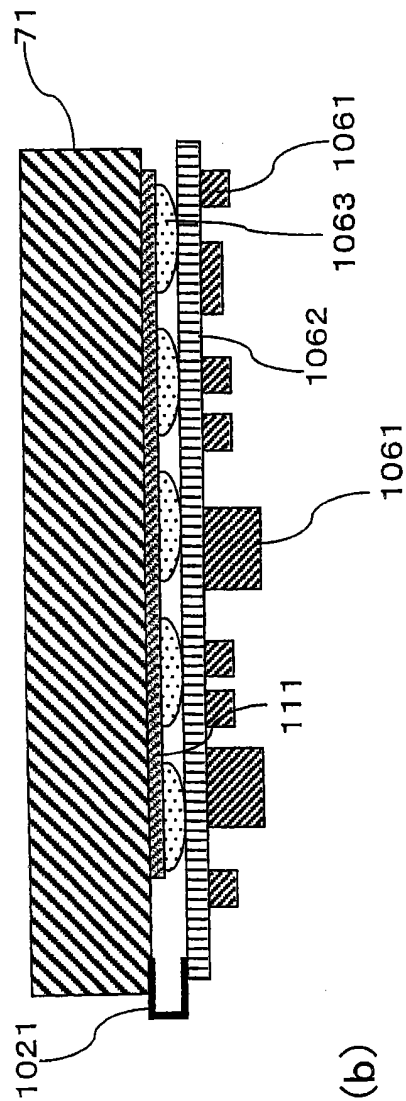
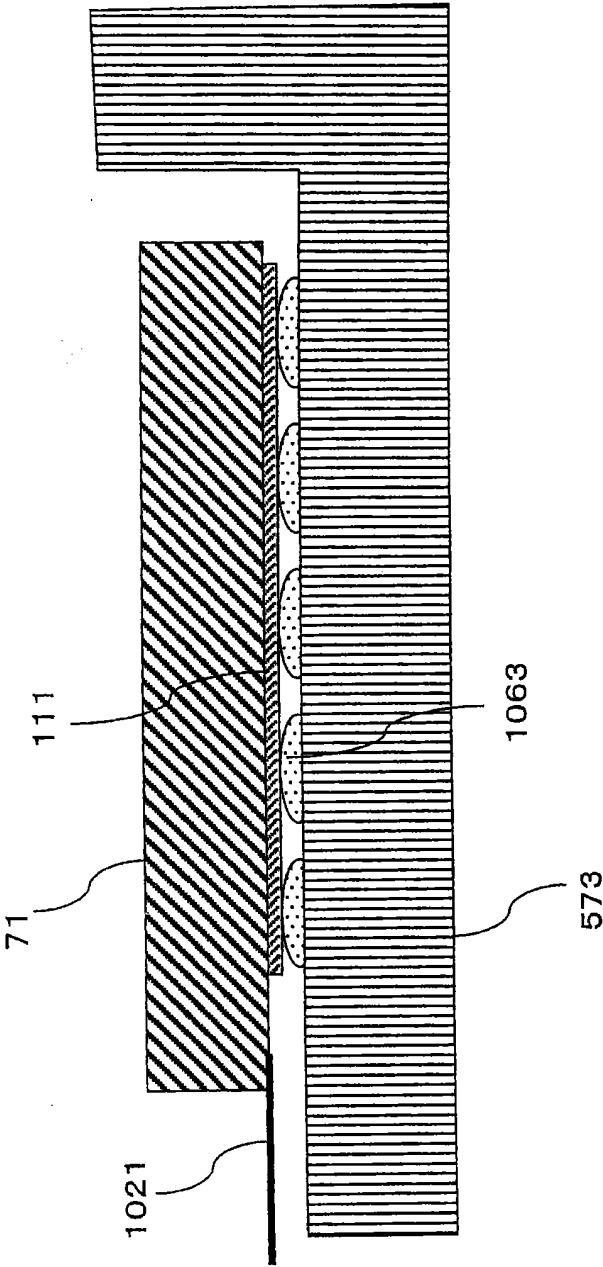


图 106(b)



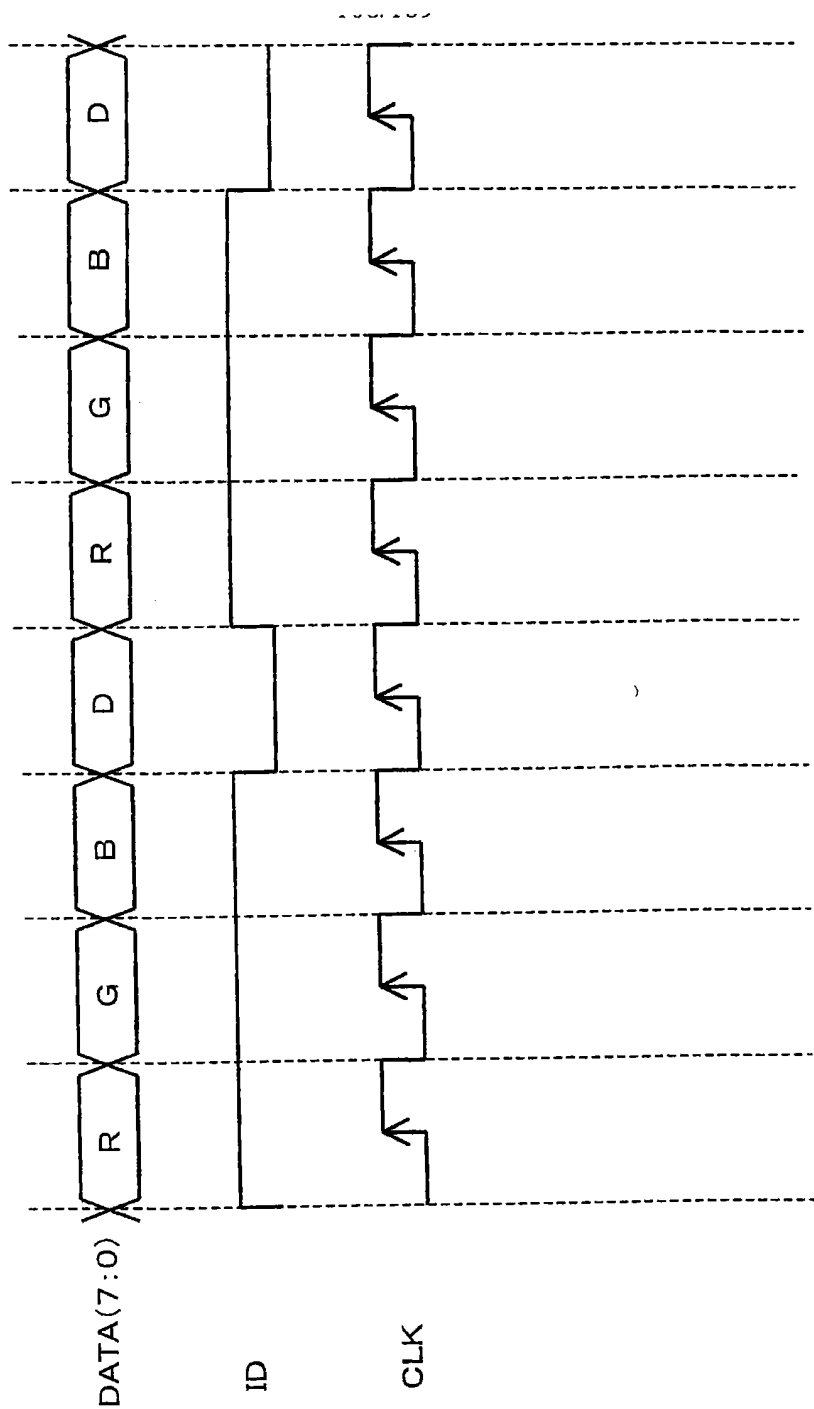


图 108

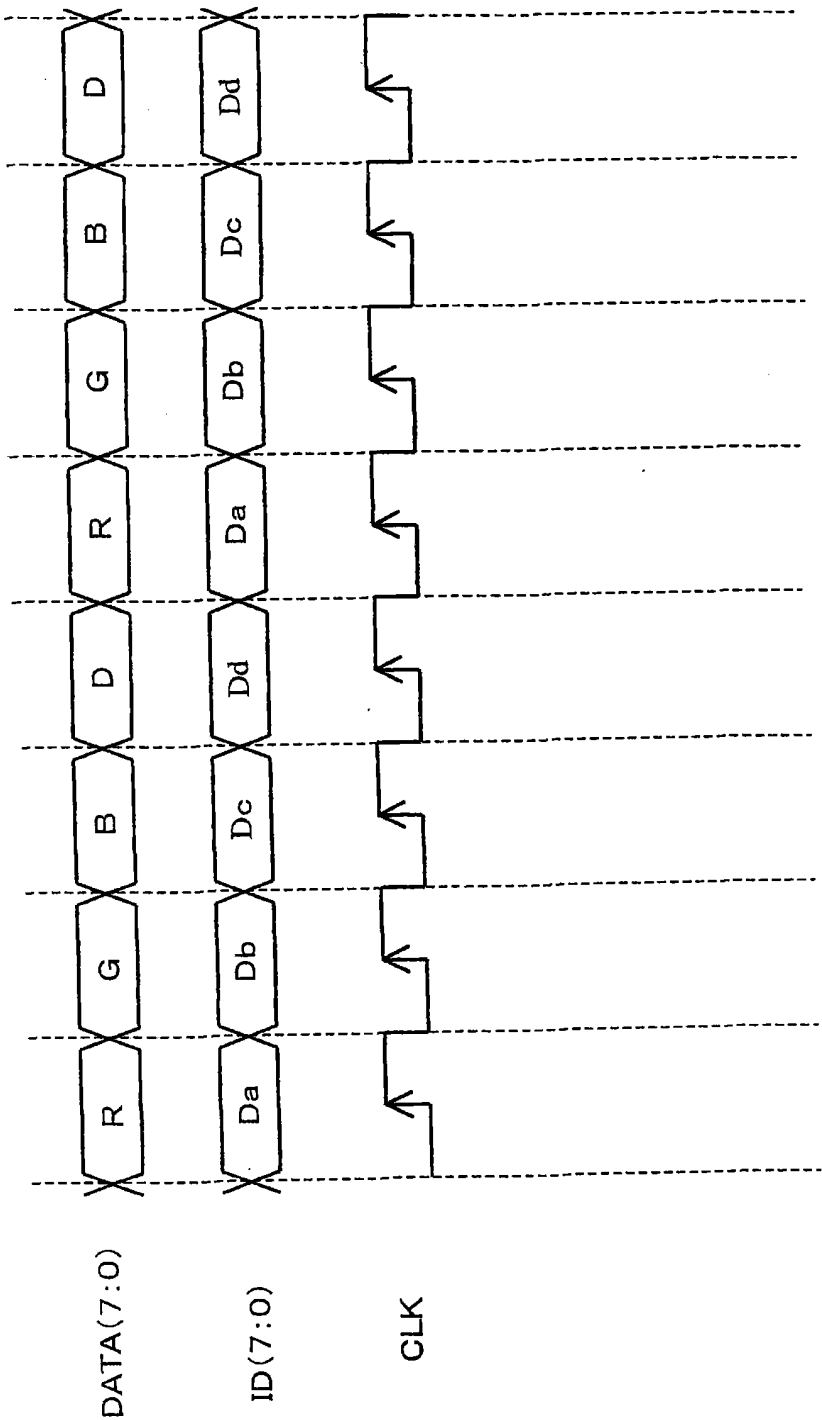


图 109

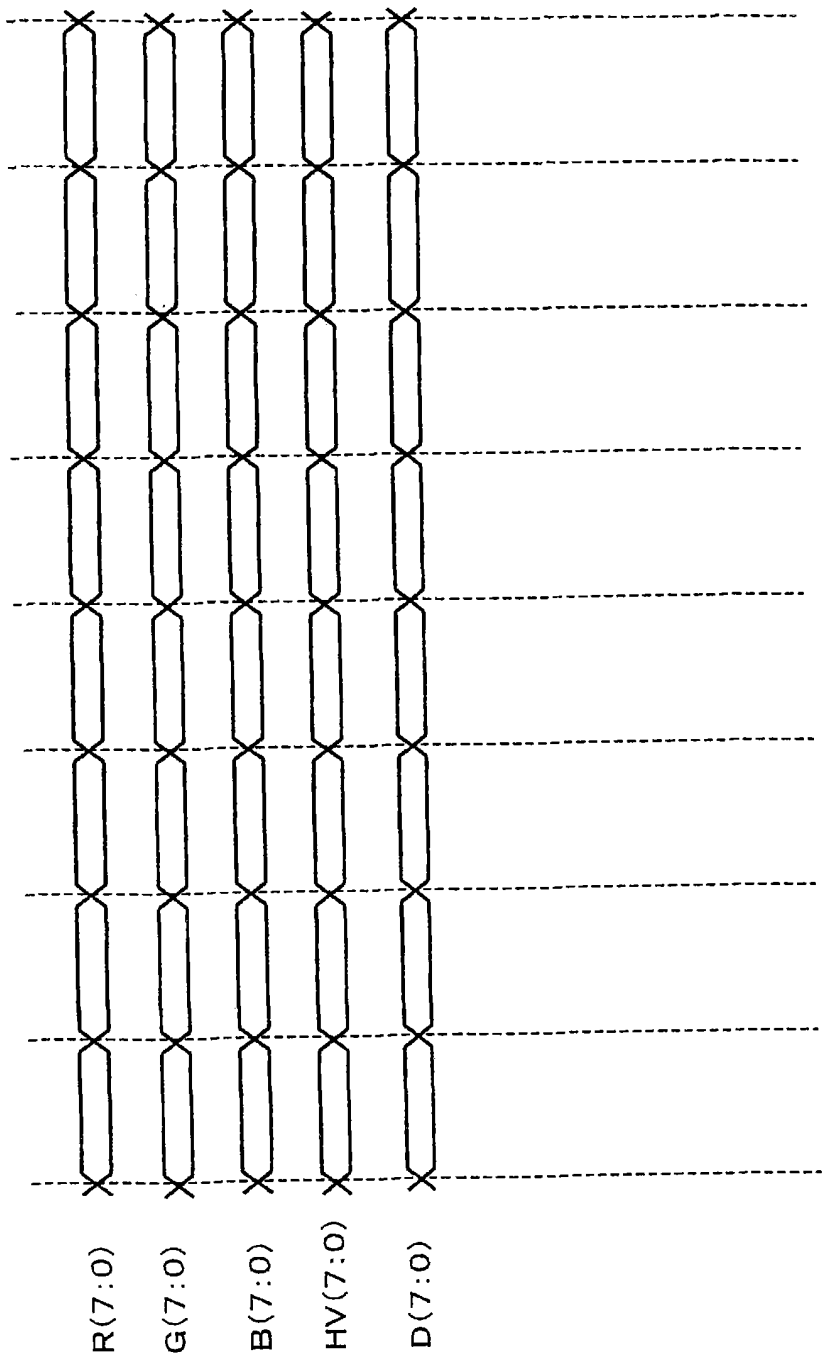


图 110

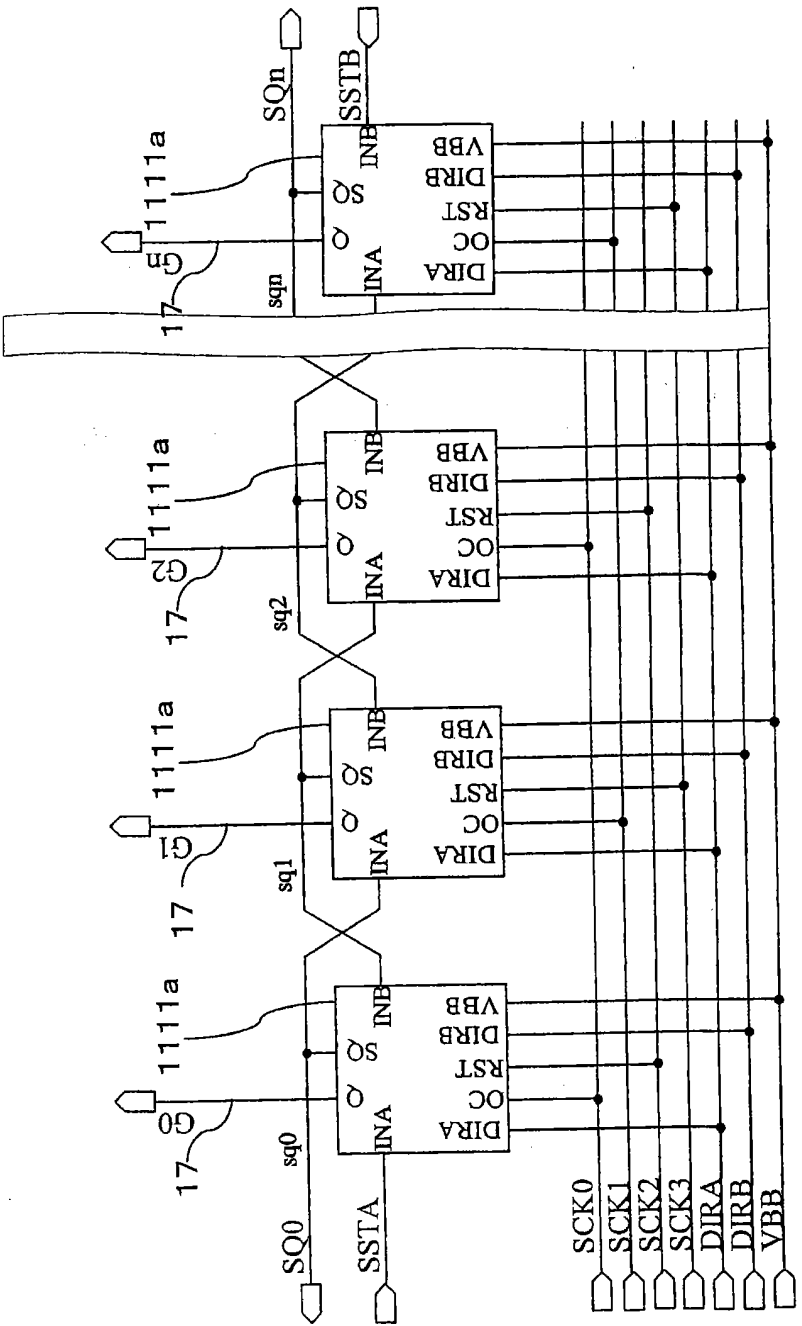


图 111

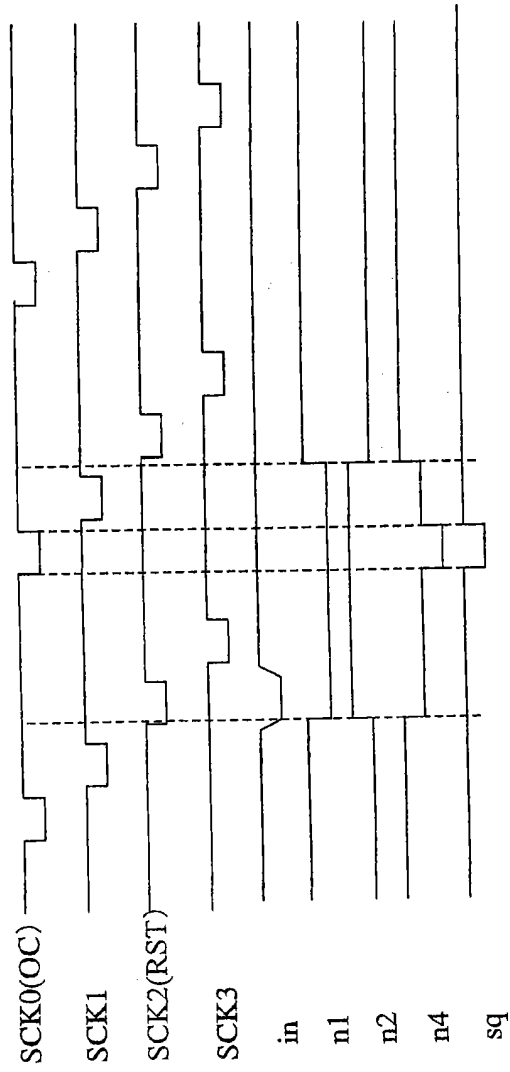


图 112

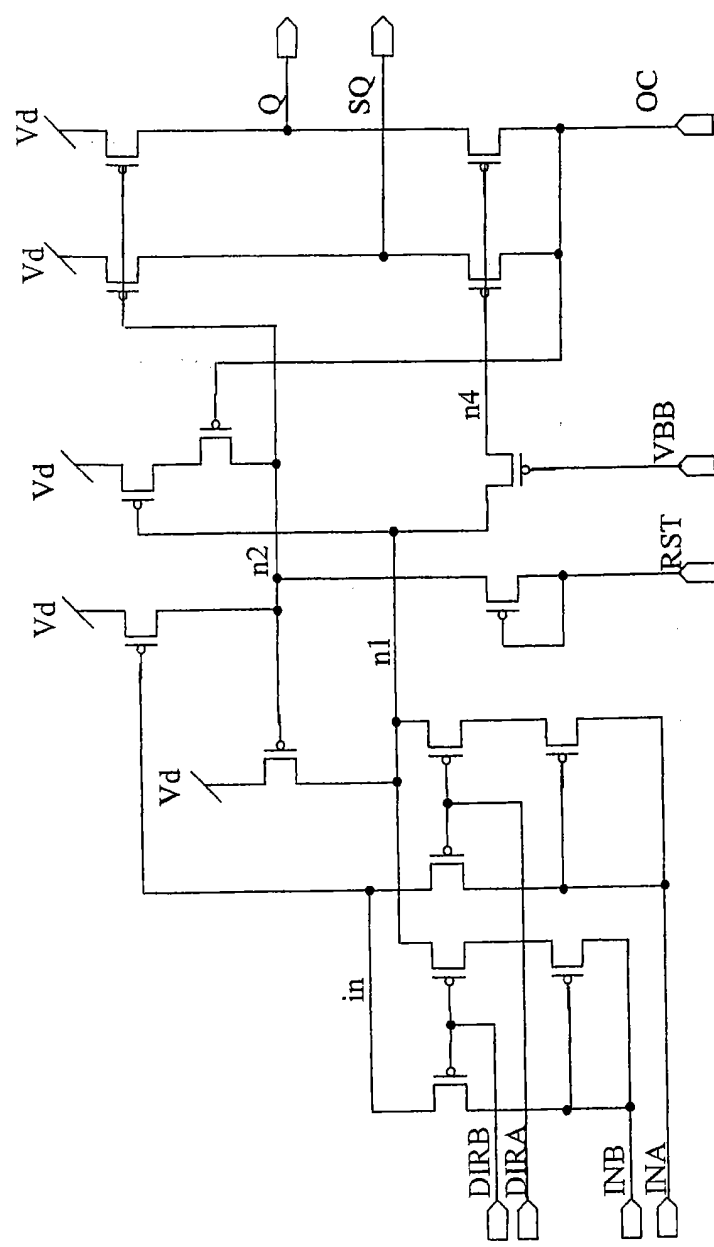


图 113

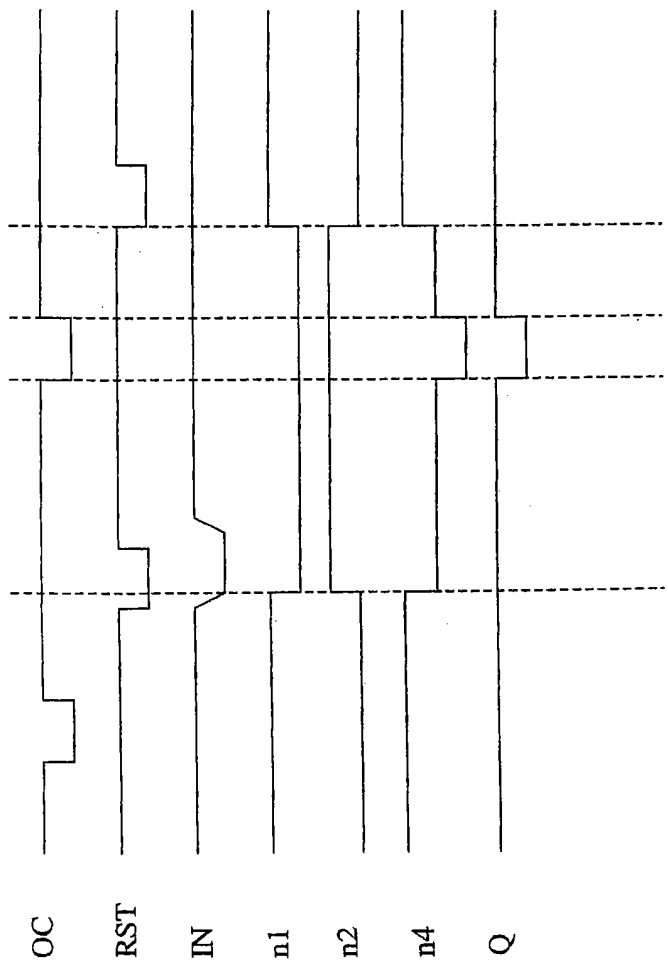


图 114

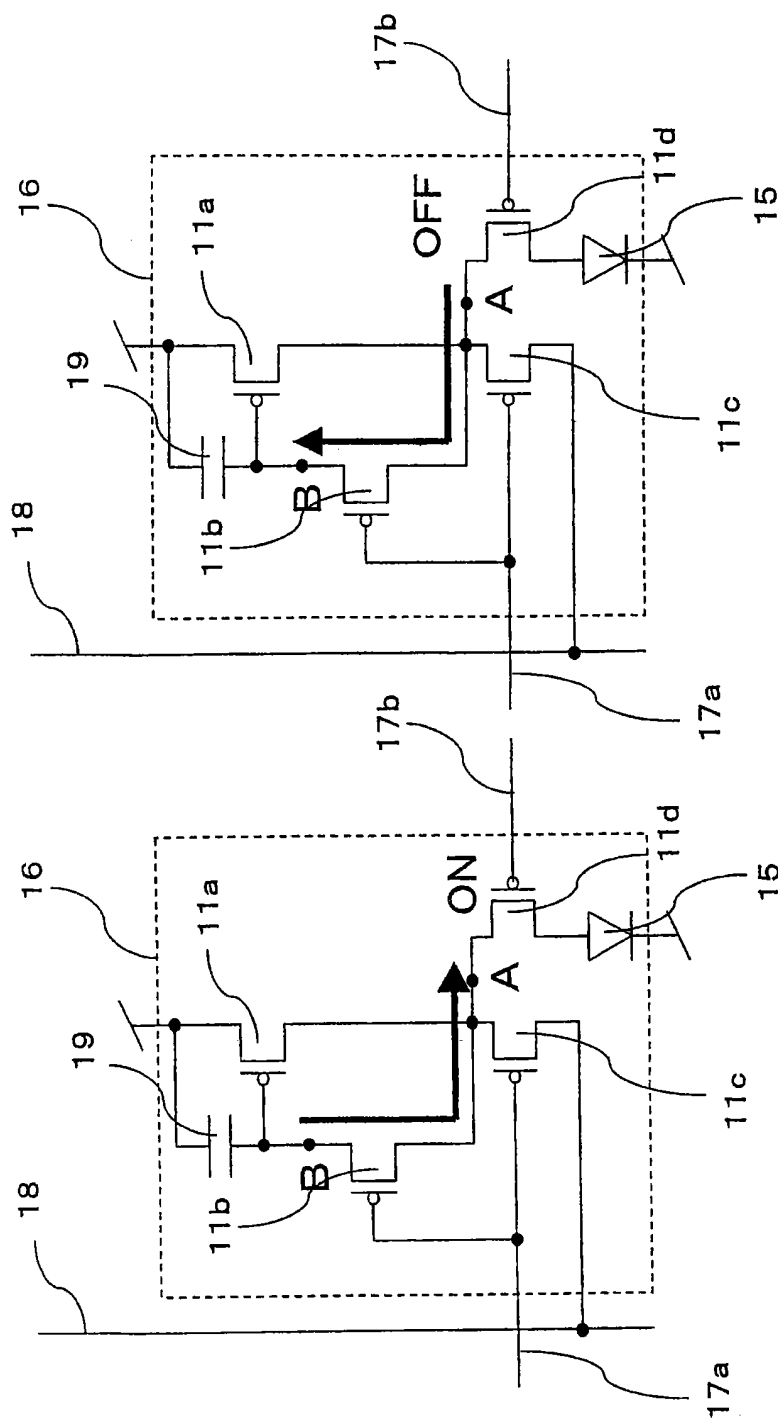
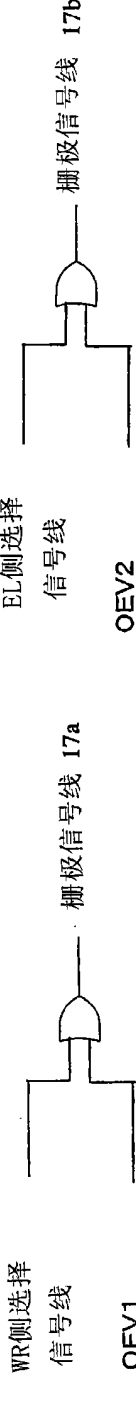
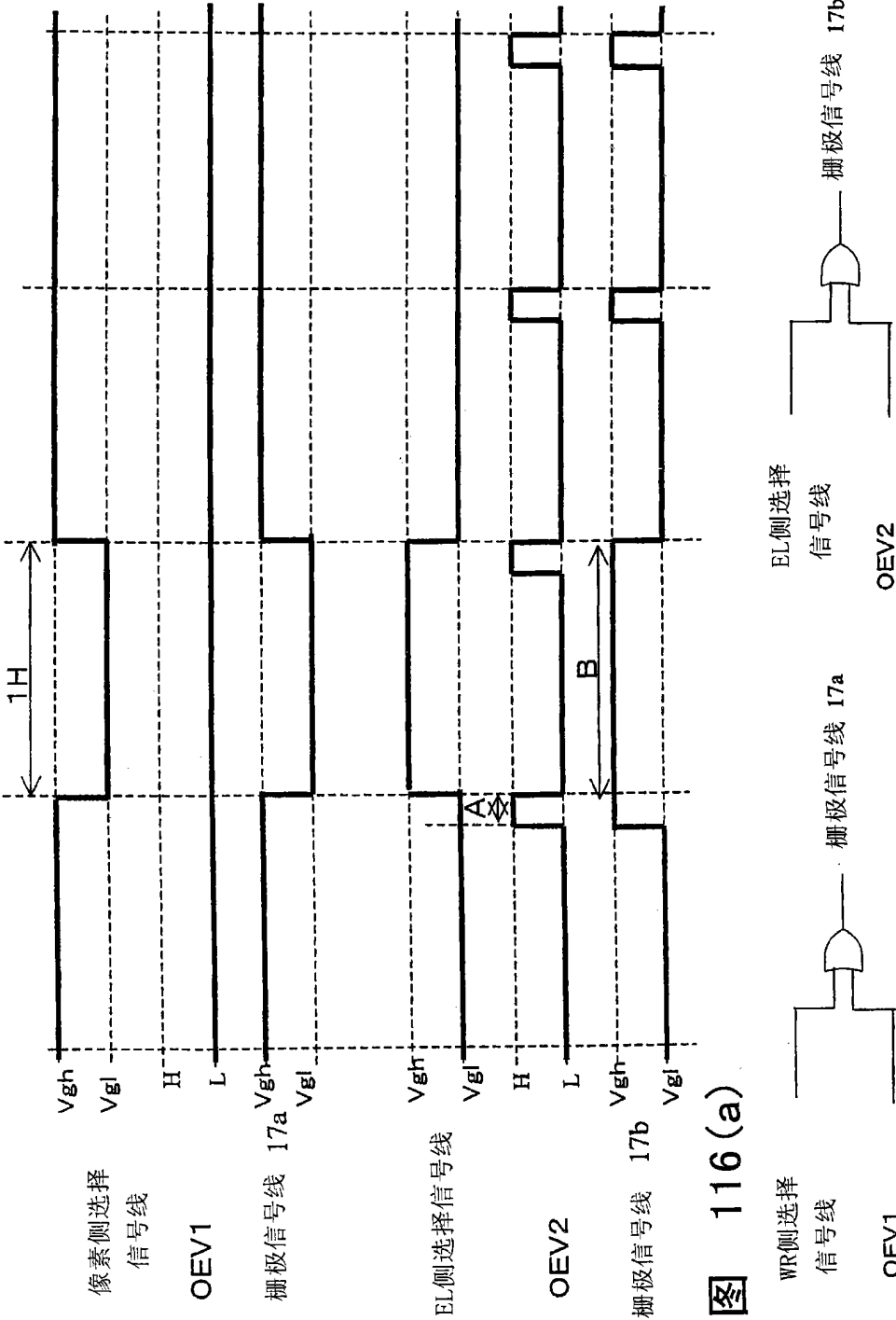


图 115(b)

图 115(a)



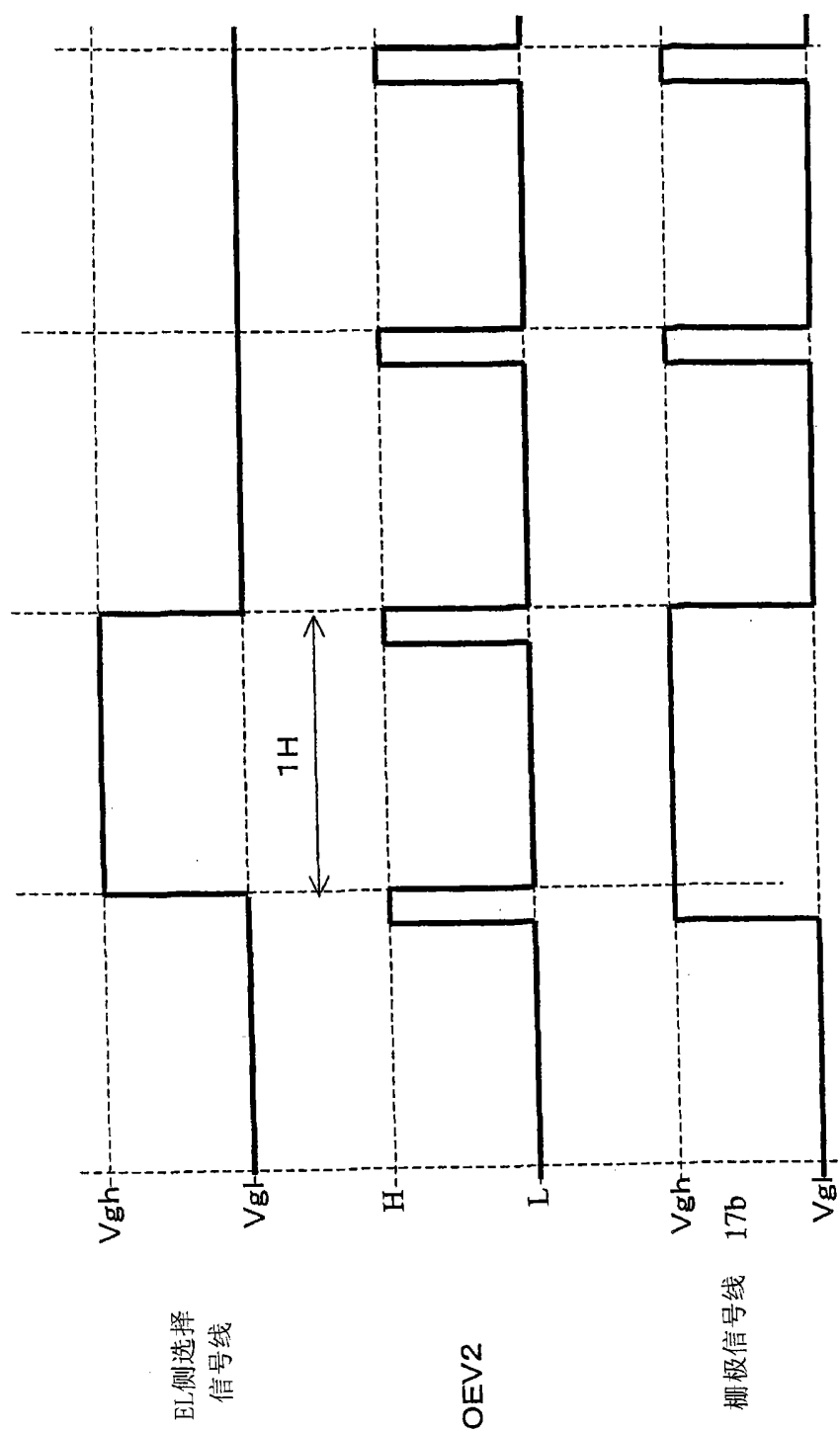


图 117

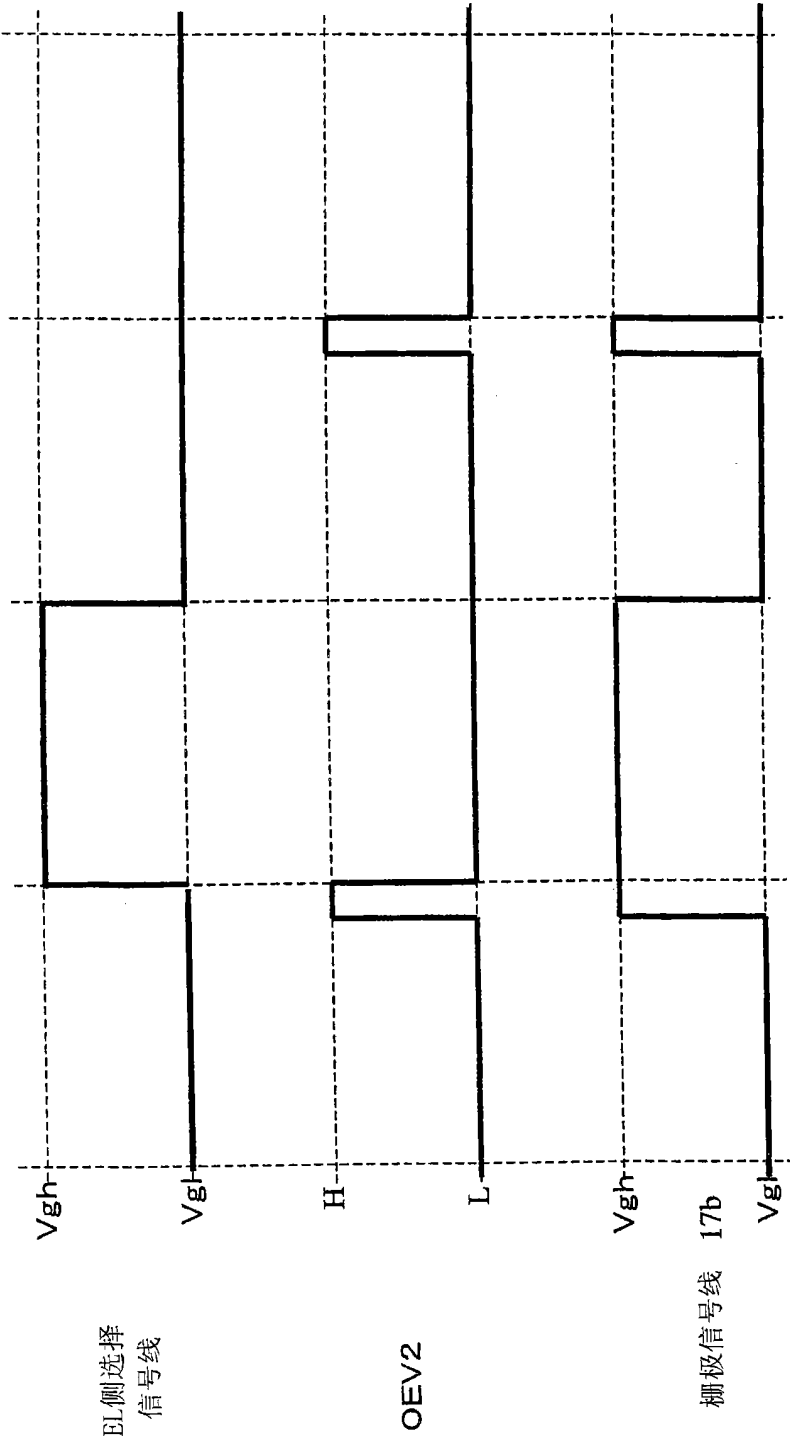


图 118

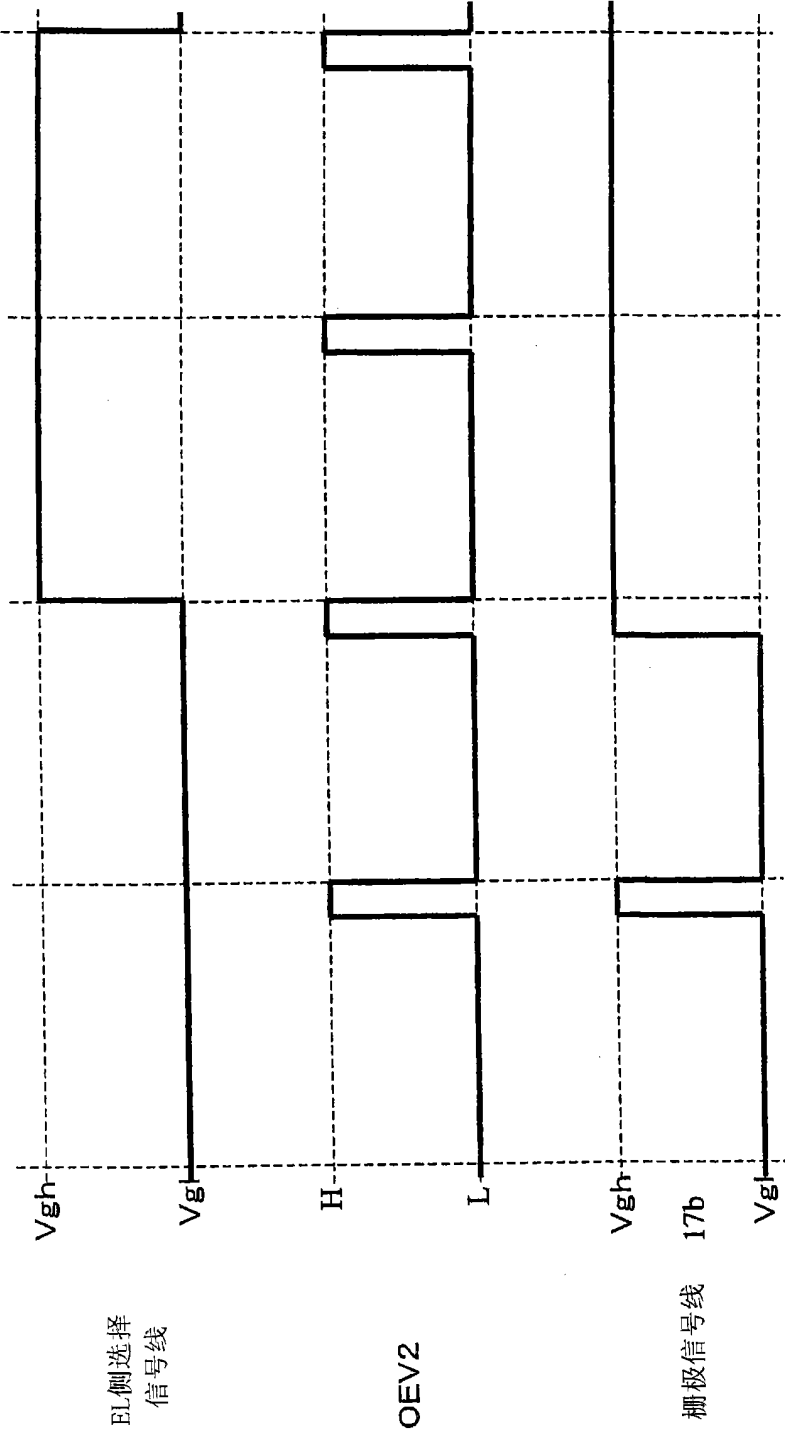


图 119

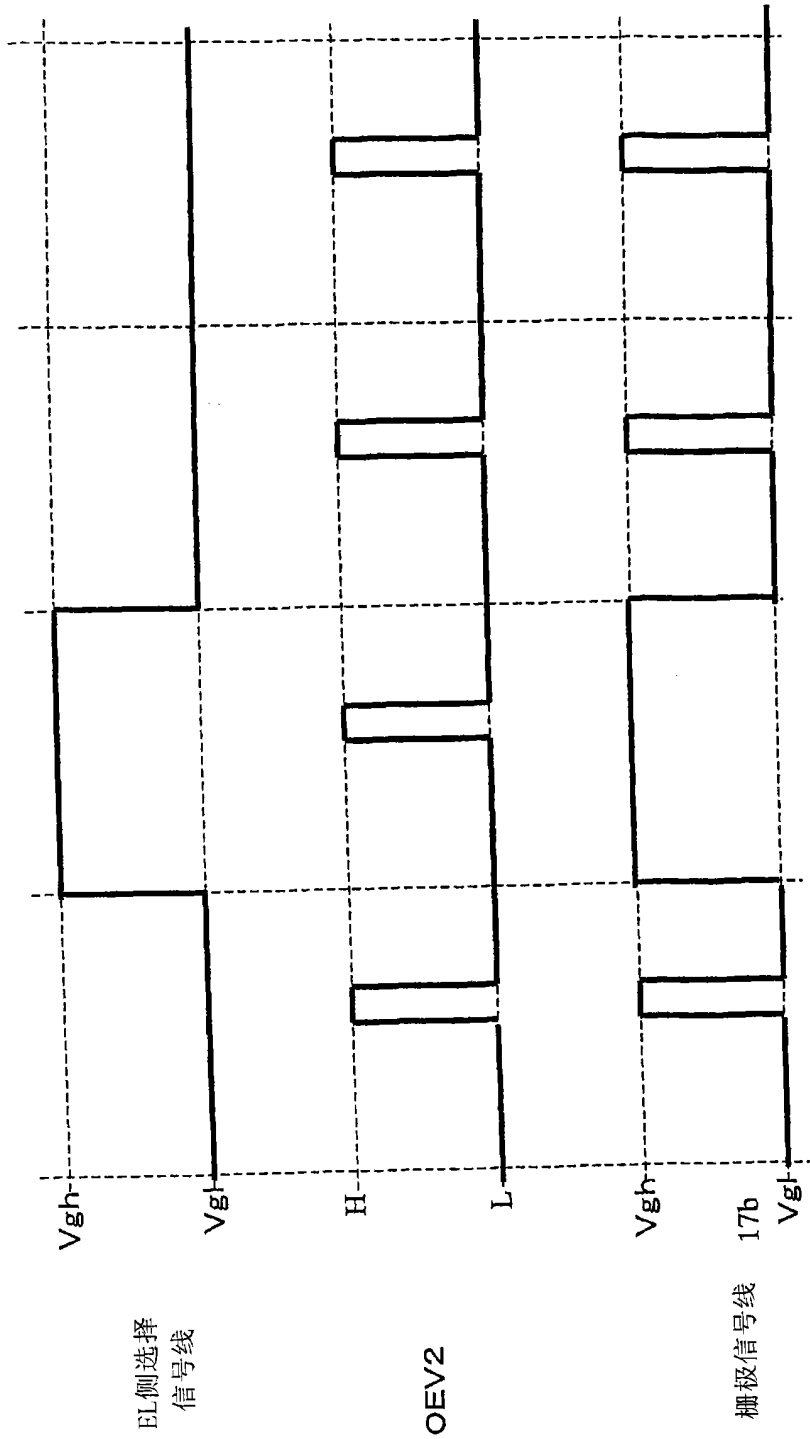


图 120

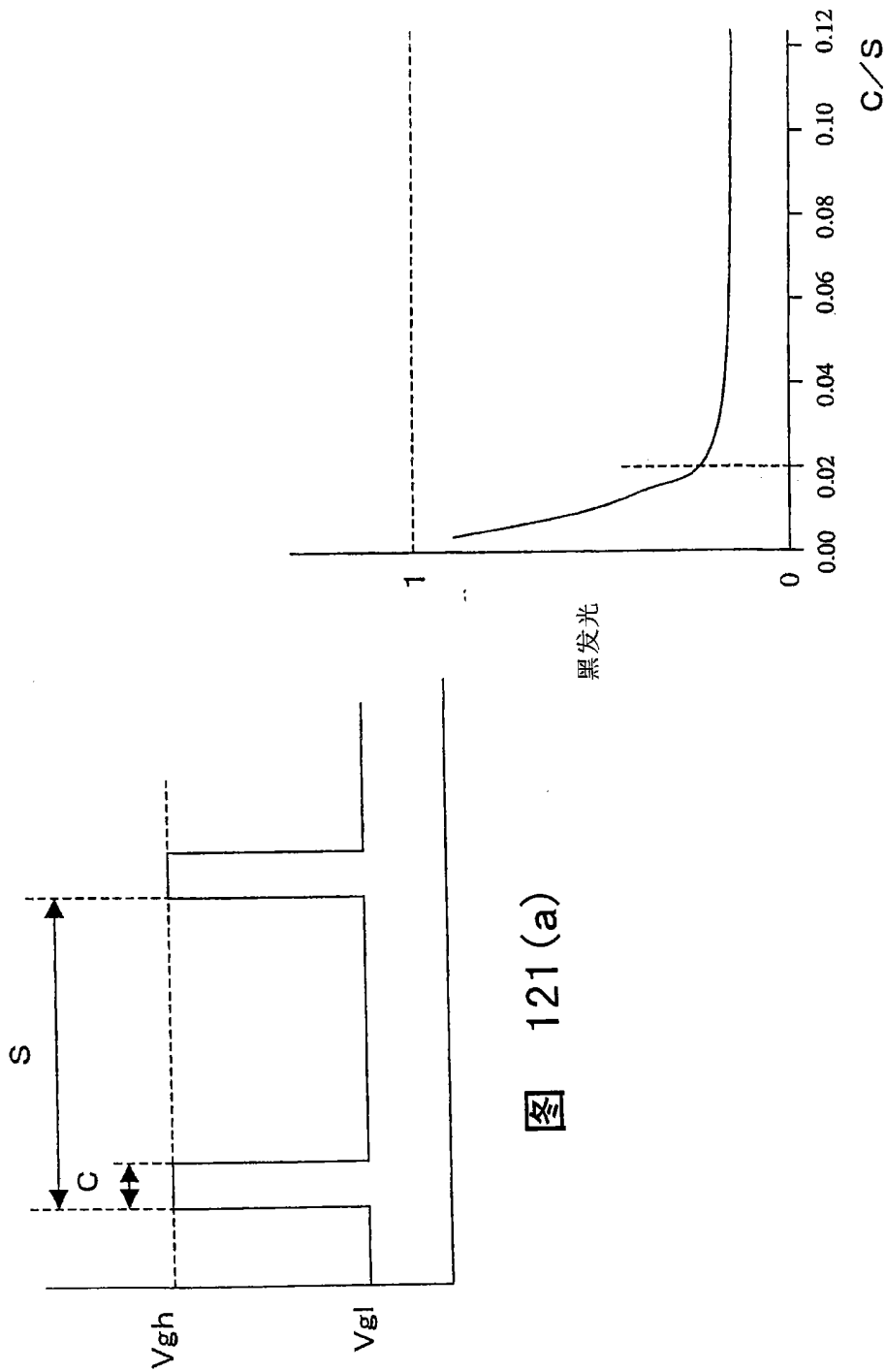


图 121(a)

图 121(b)

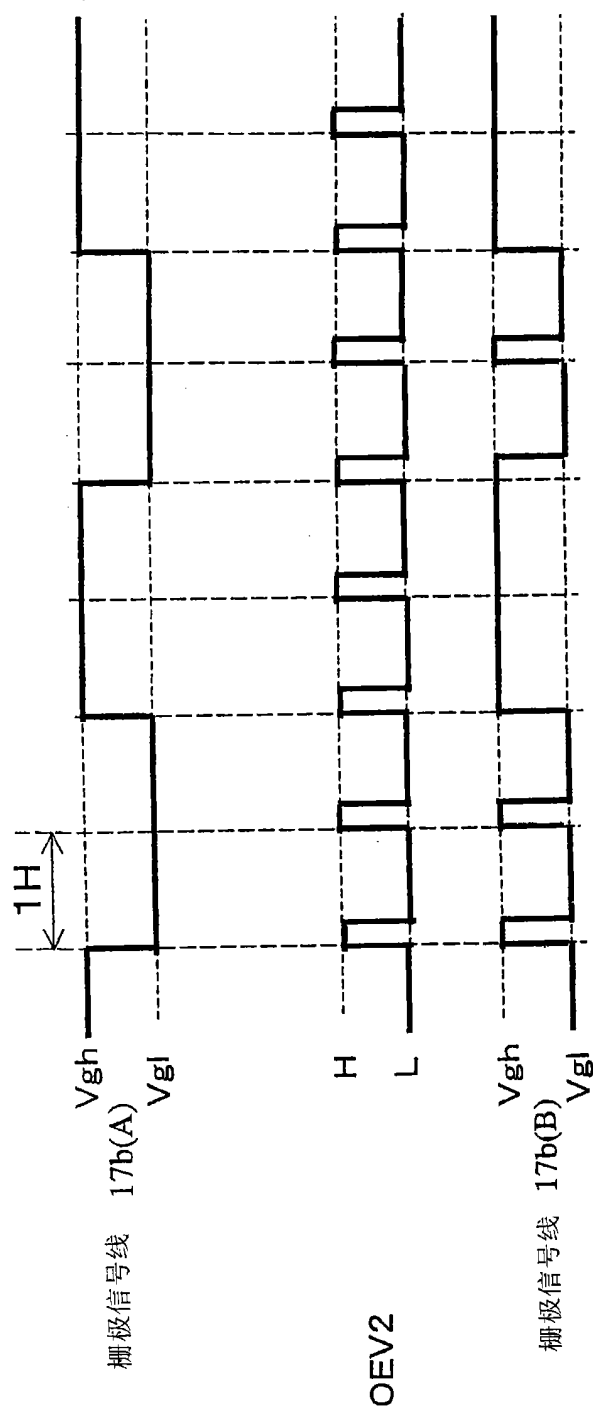


图 122

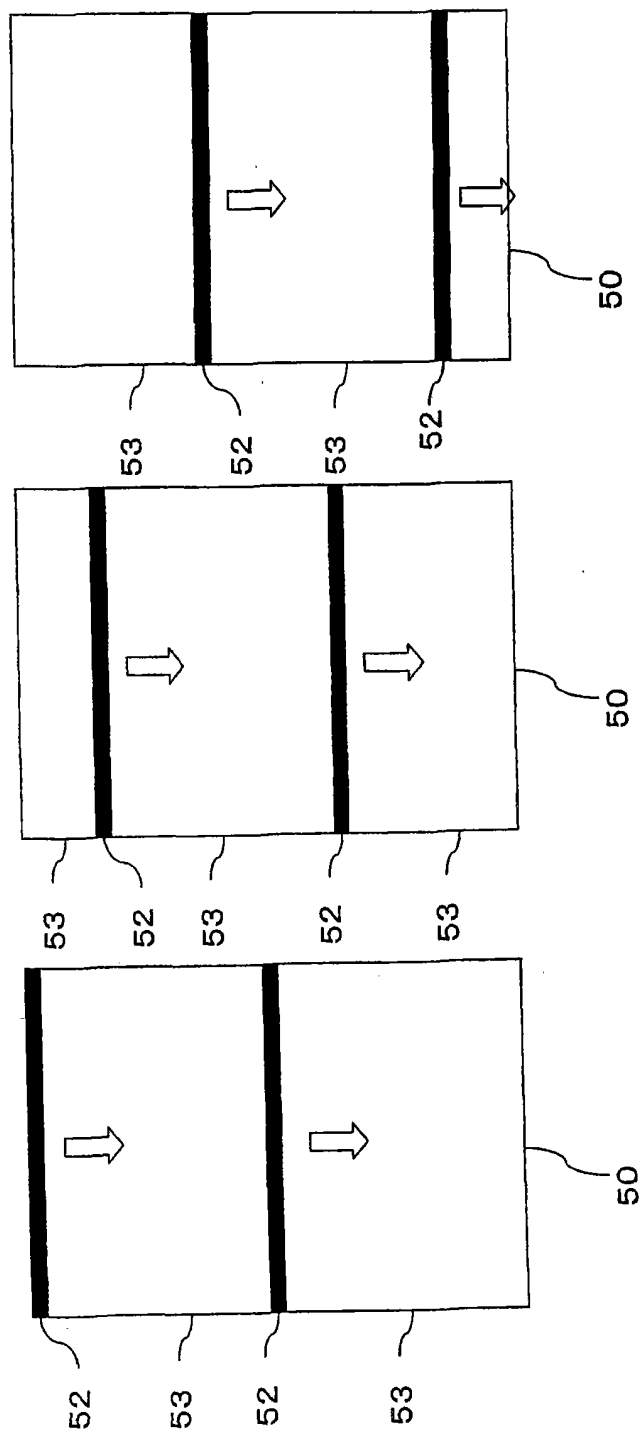


图 123

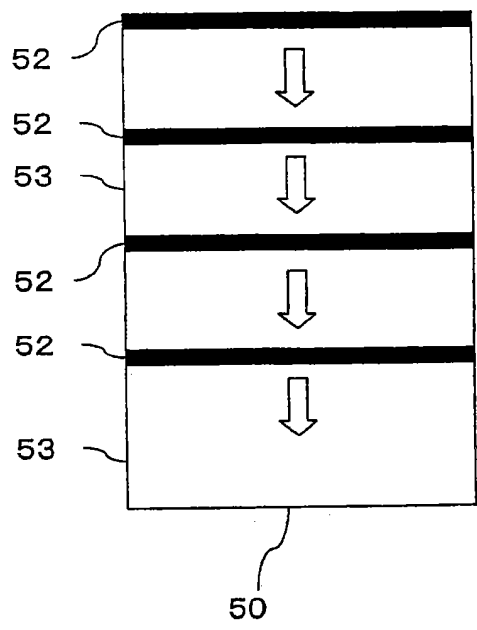


图 124

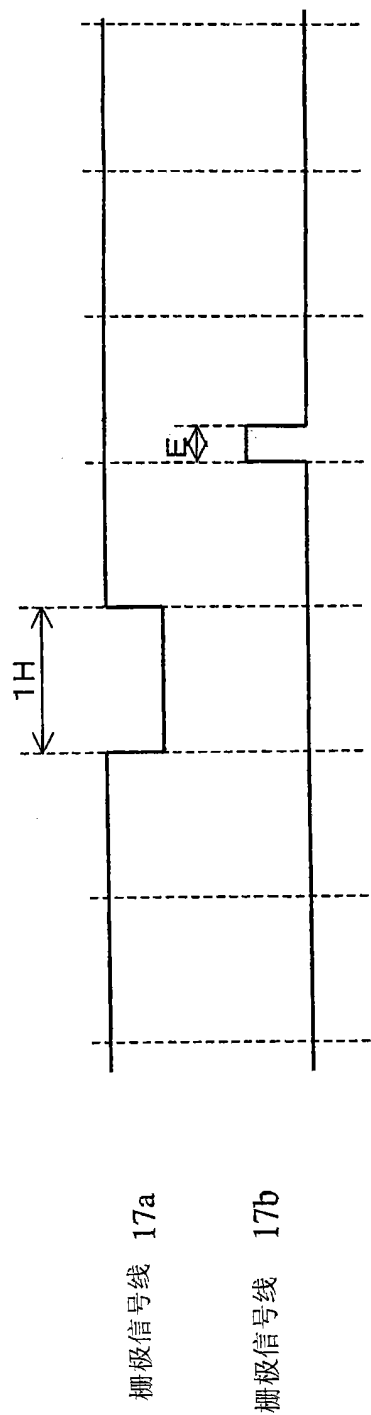


图 125

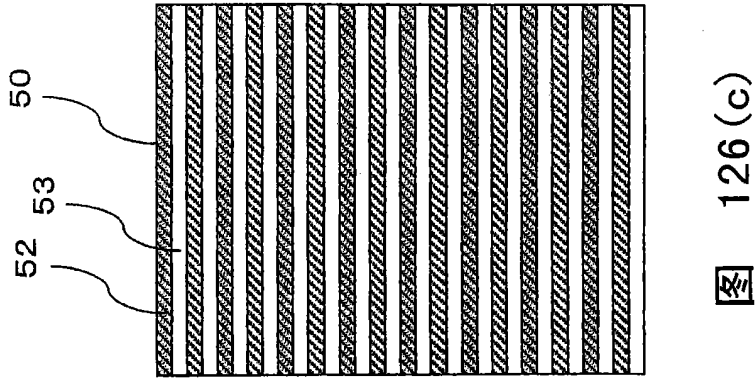


图 126(c)

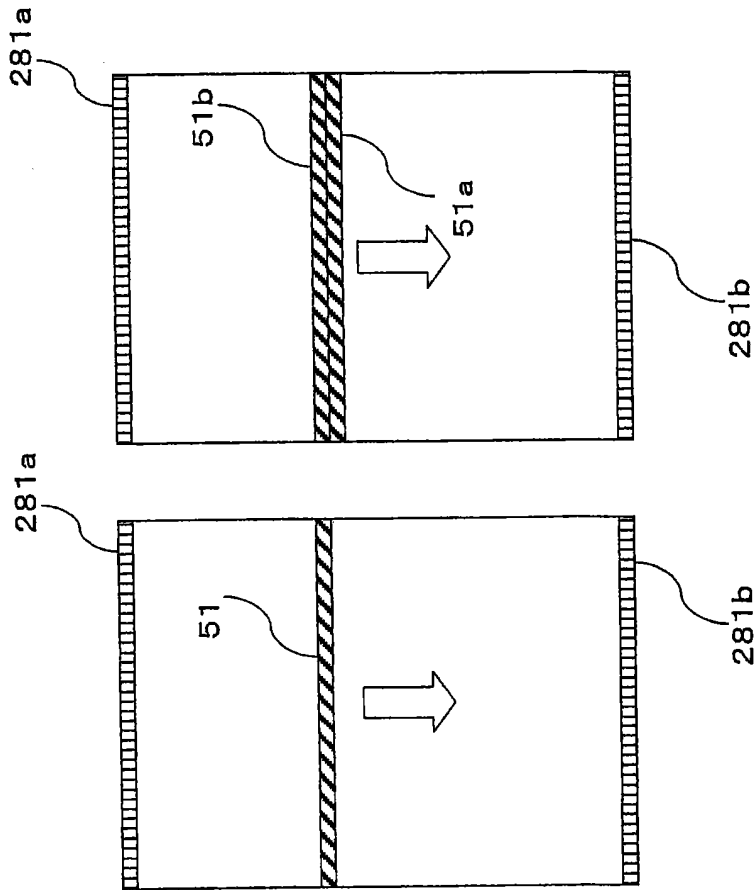


图 126(b)

图 126(a)

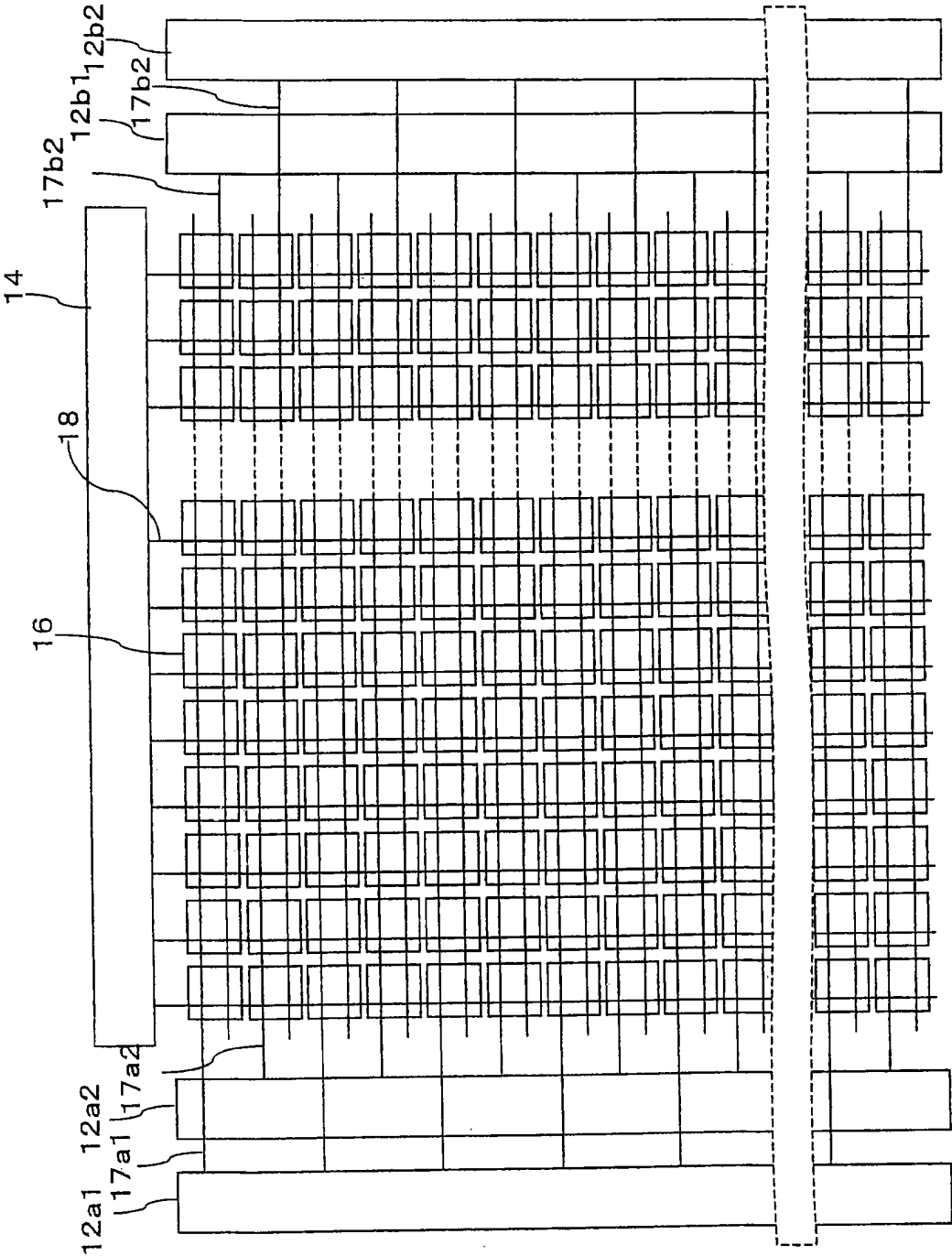


图 127

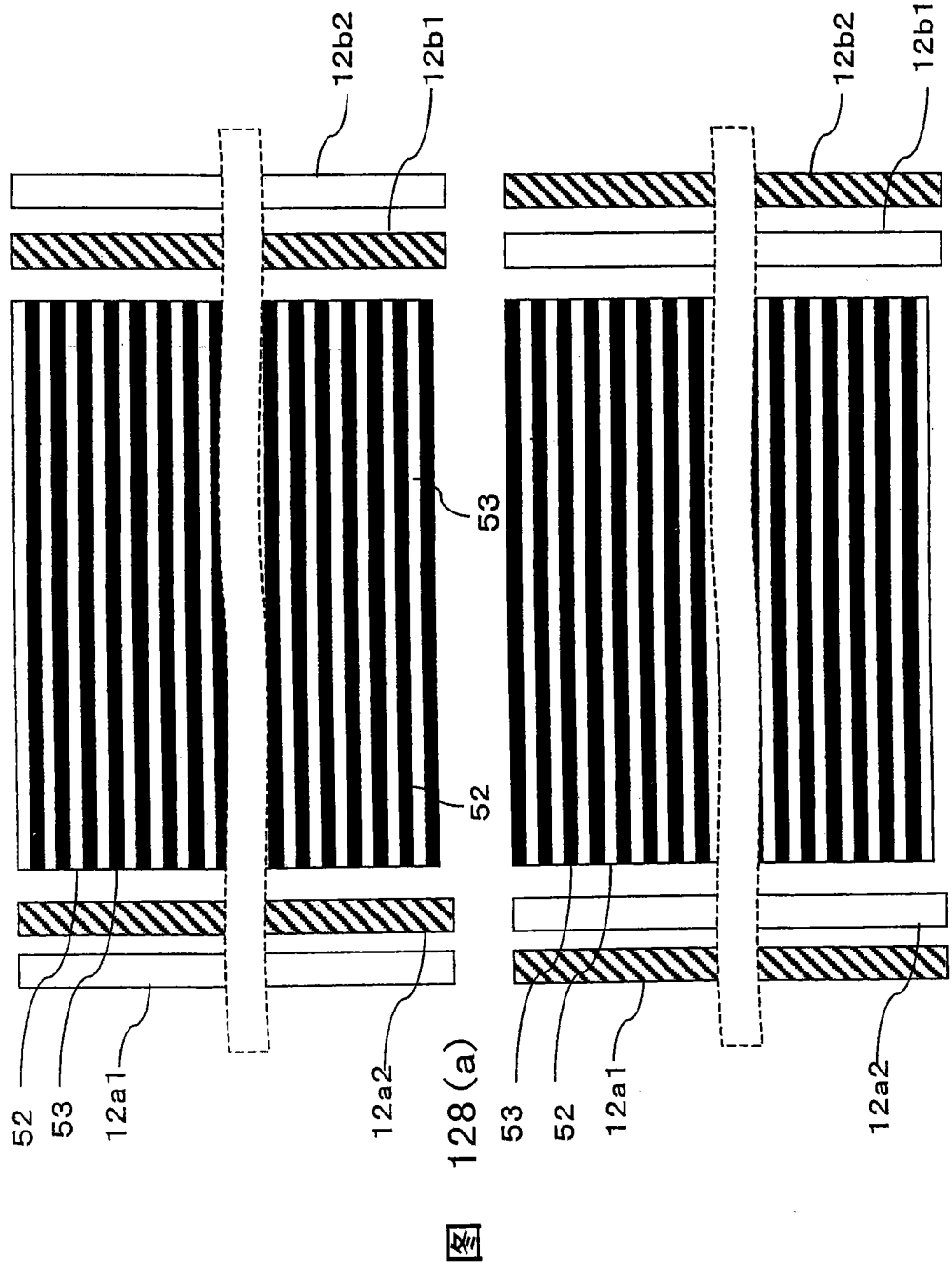
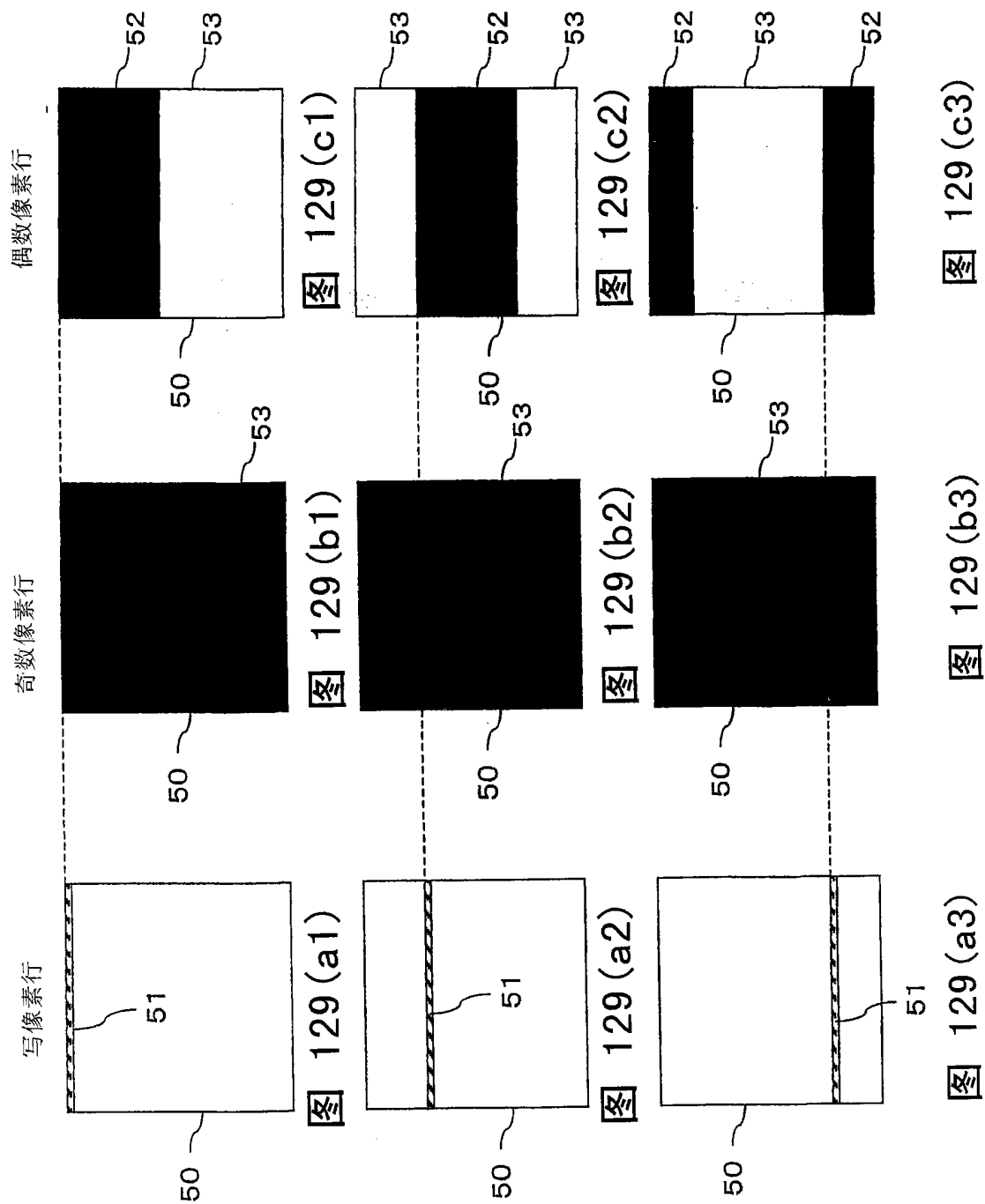
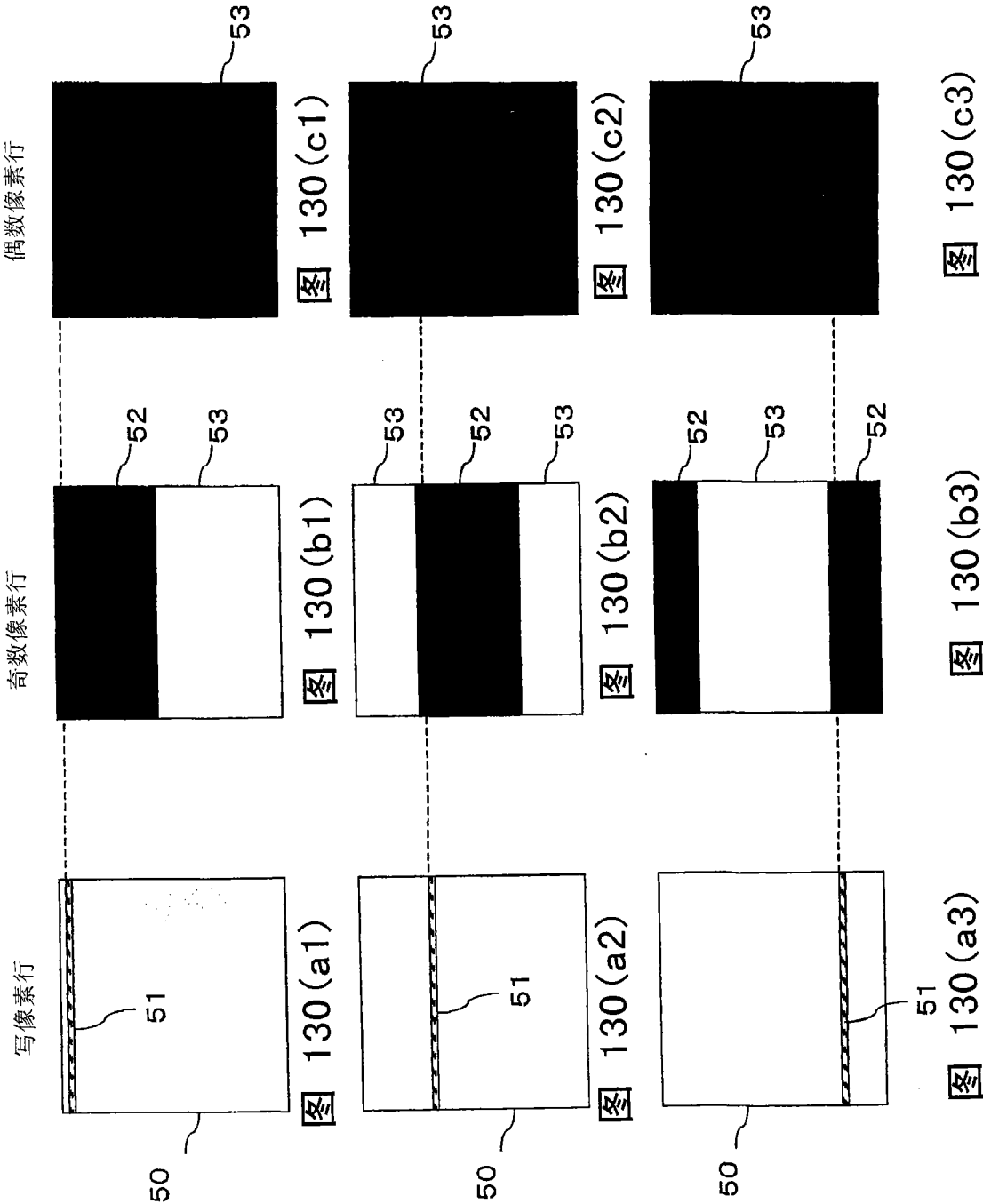


图 128 (b)





奇数像素行

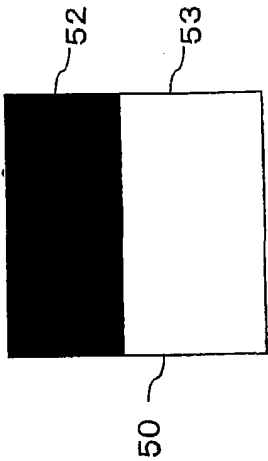


图 131 (b1)

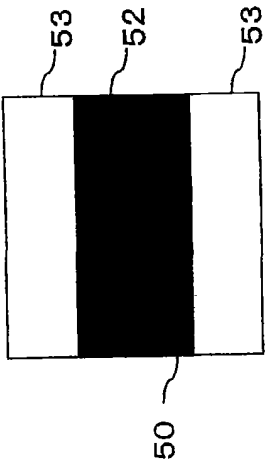


图 131 (b2)

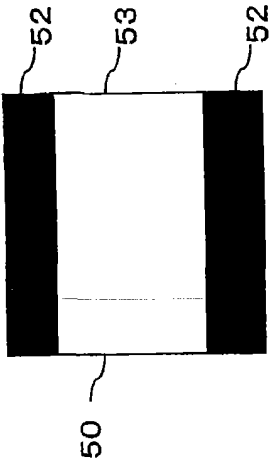


图 131 (b3)

偶数像素行

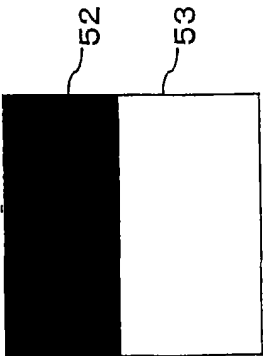


图 131 (c1)

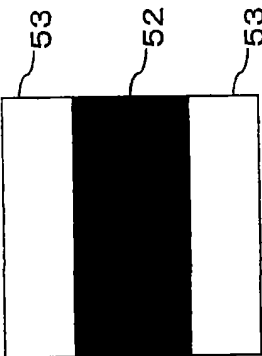


图 131 (c2)

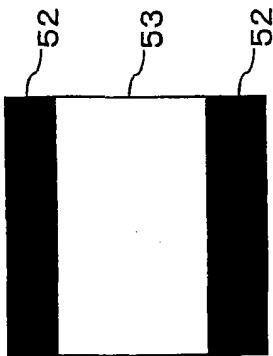
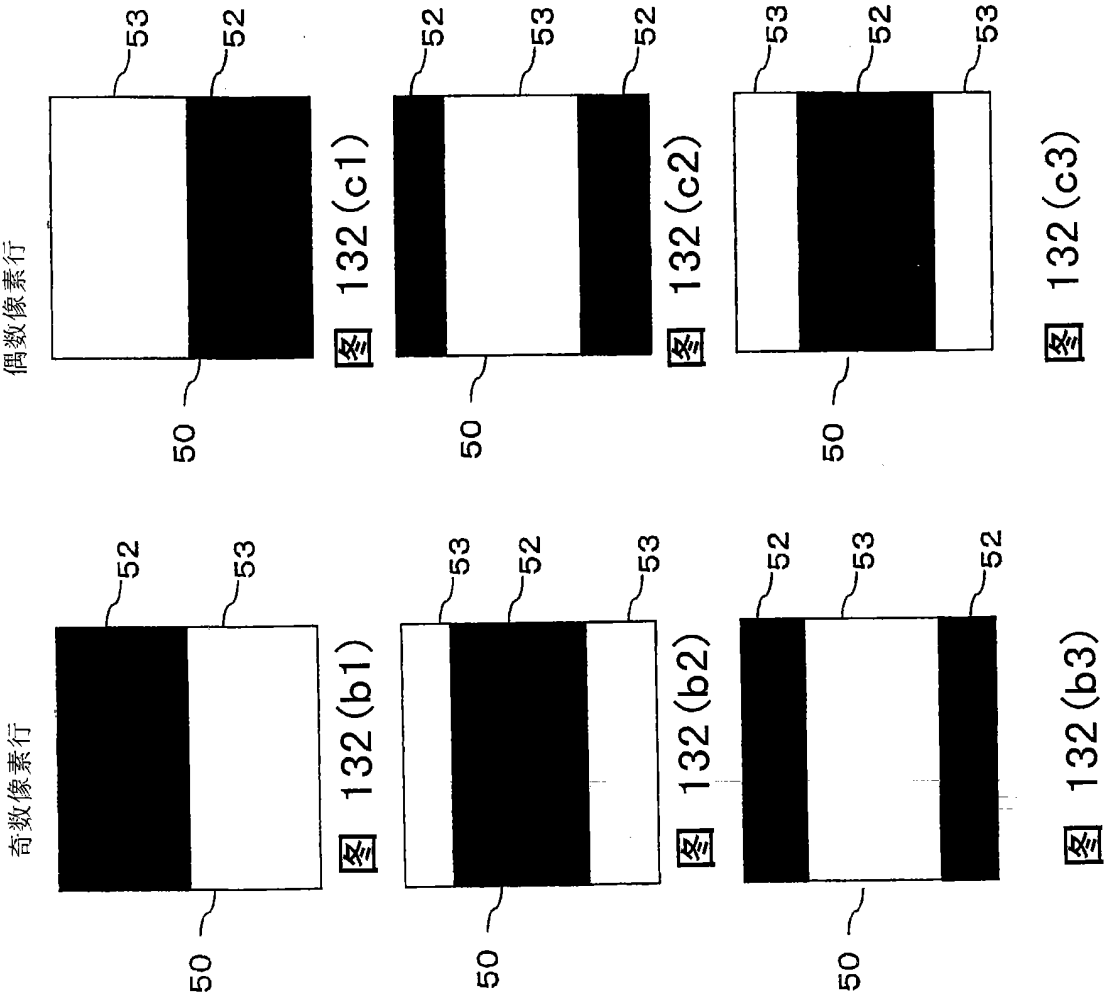


图 131 (c3)



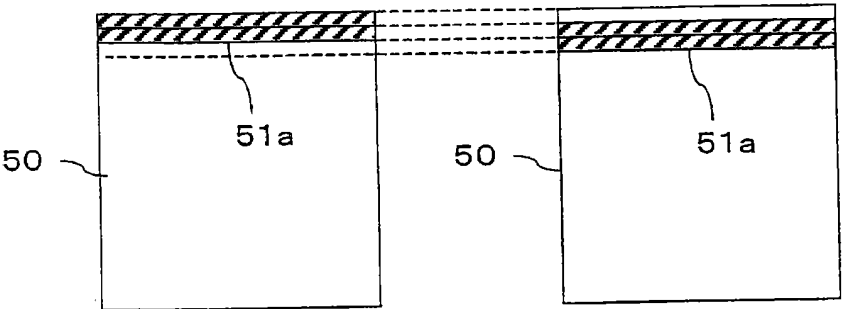


图 133(a1)

图 133(b1)

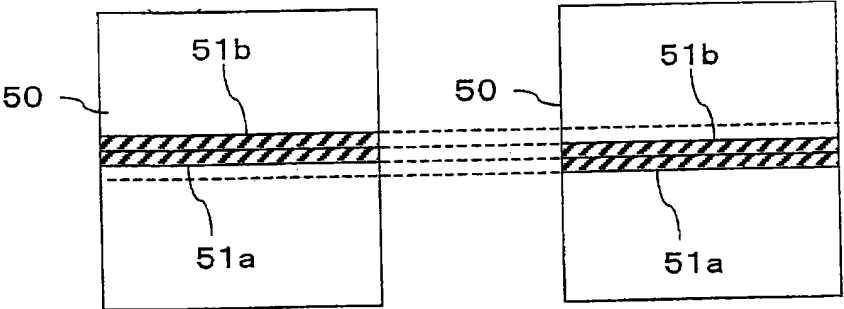


图 133(a2)

图 133(b2)

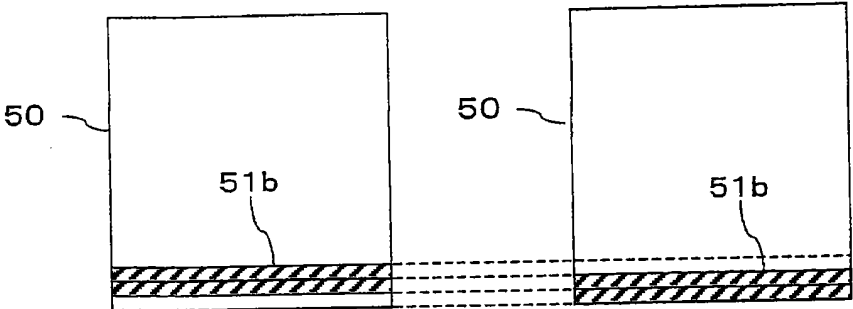


图 133(a3)

图 133(b3)

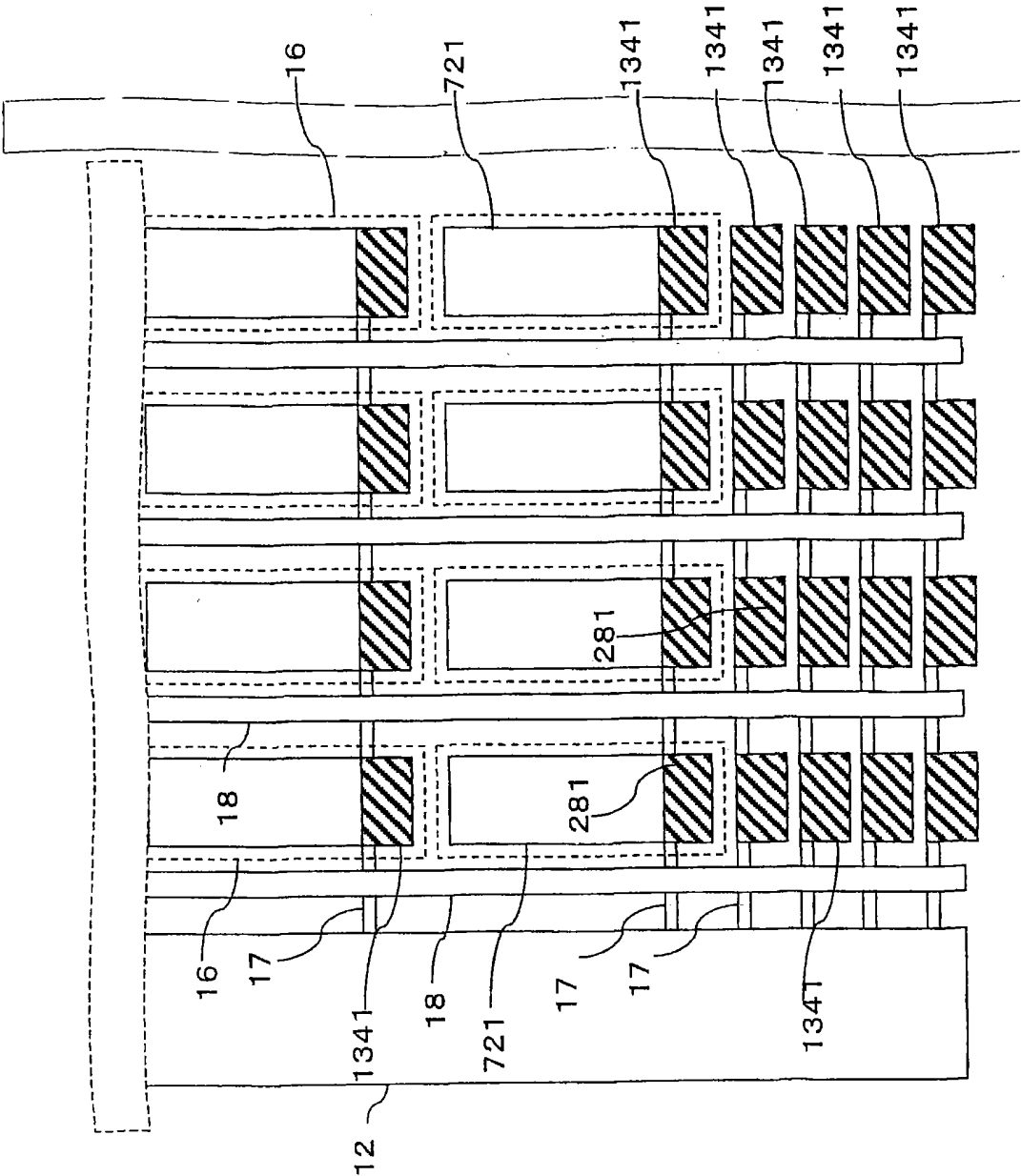


图 134

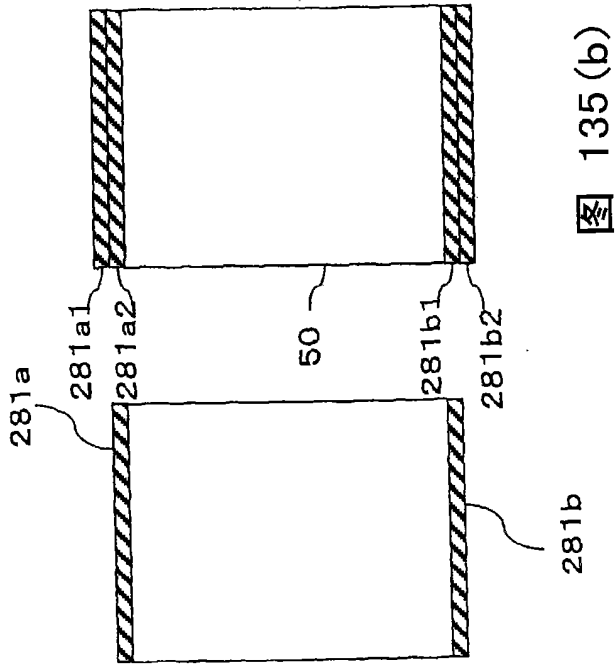


图 135(a)

图 135(b)

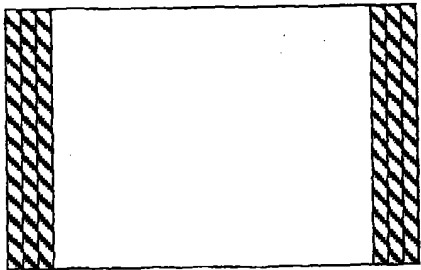


图 135(c)

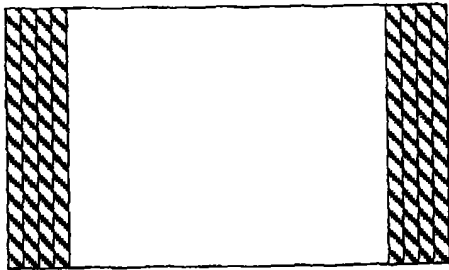


图 135(d)

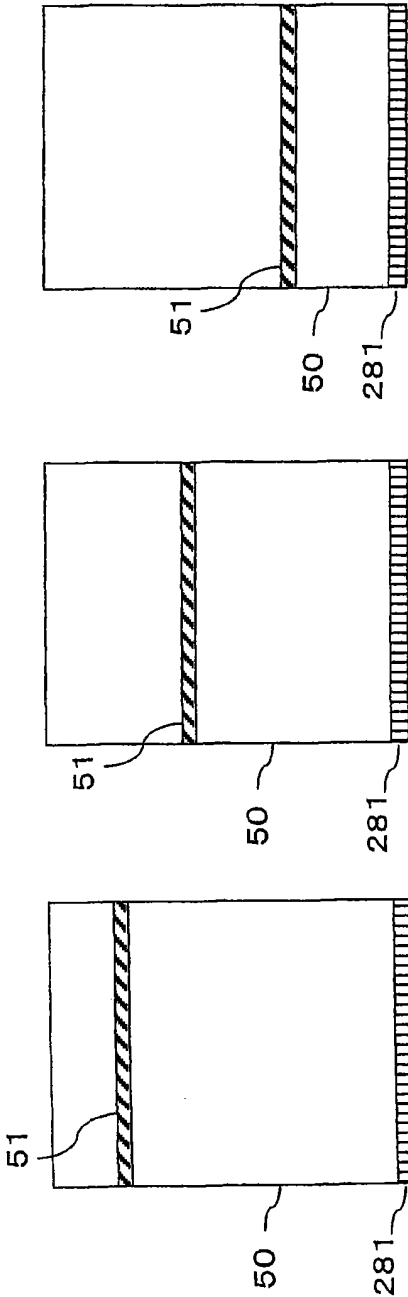


图 136 (c)

图 136 (b)

图 136 (a)

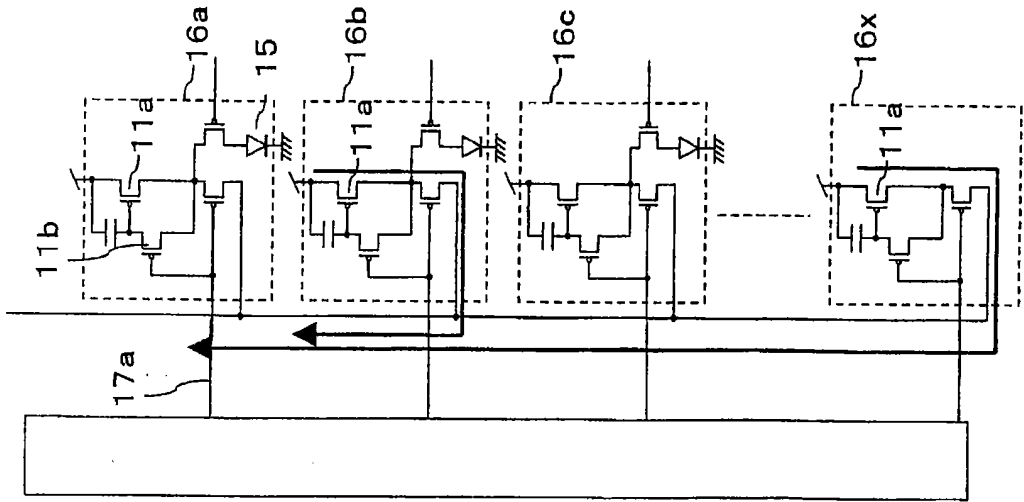


图 137(b)

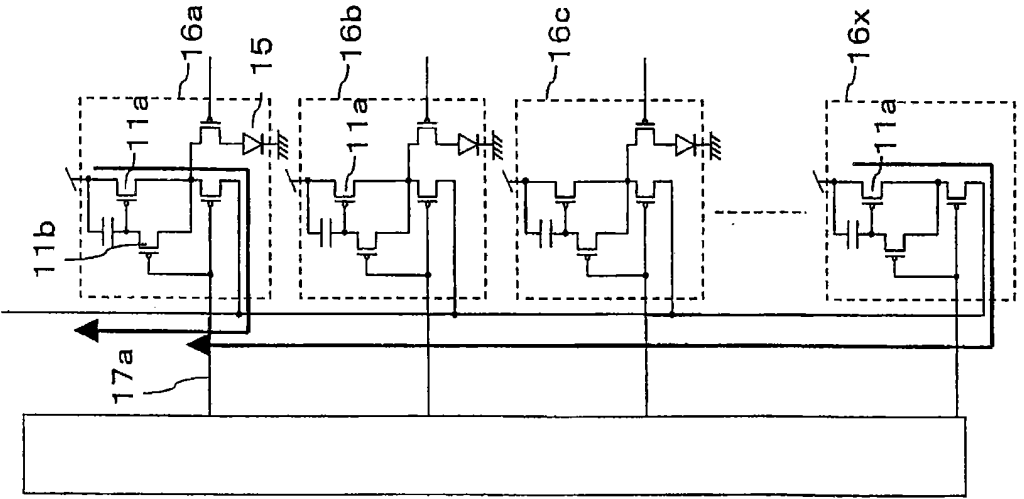


图 137(a)

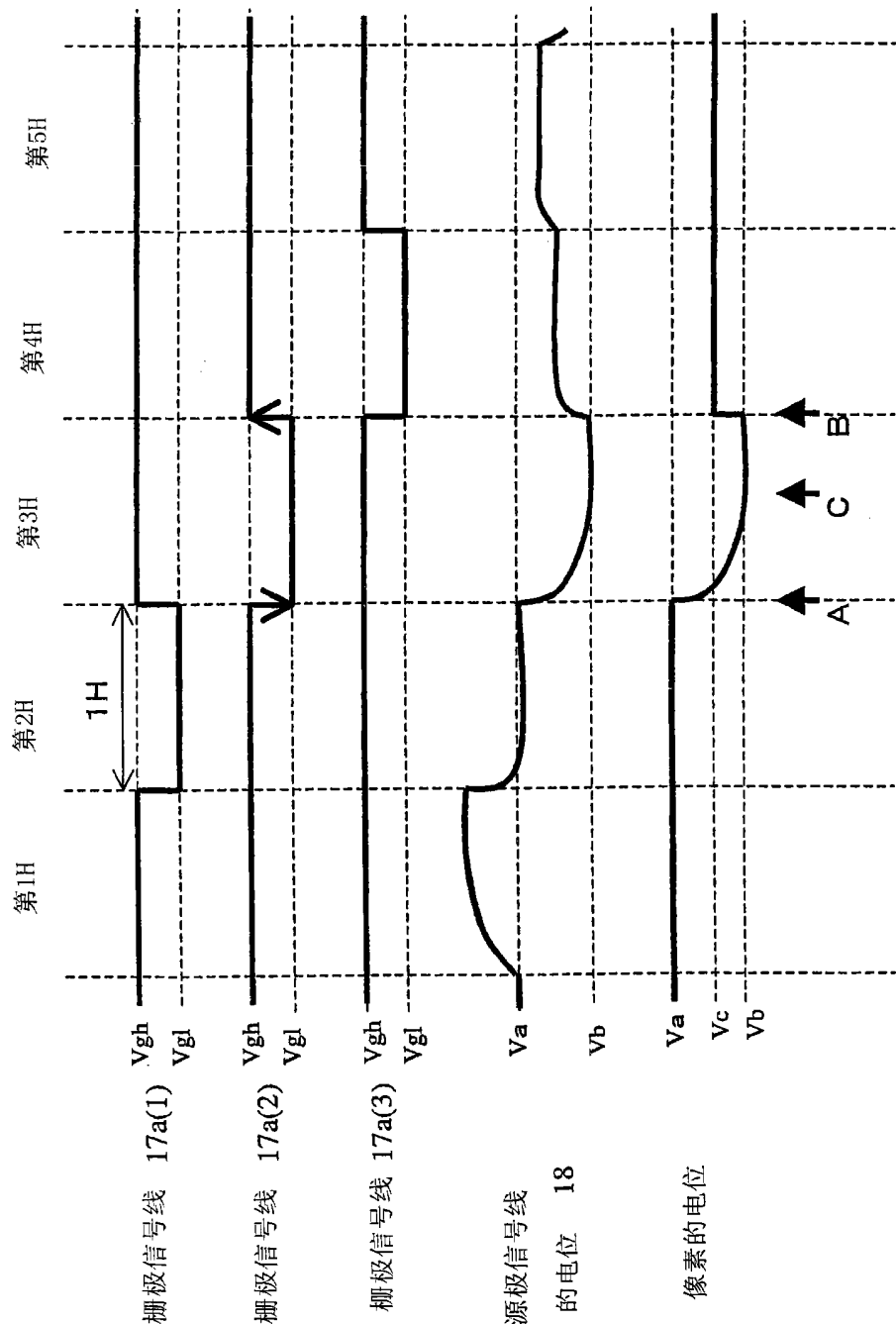


图 138

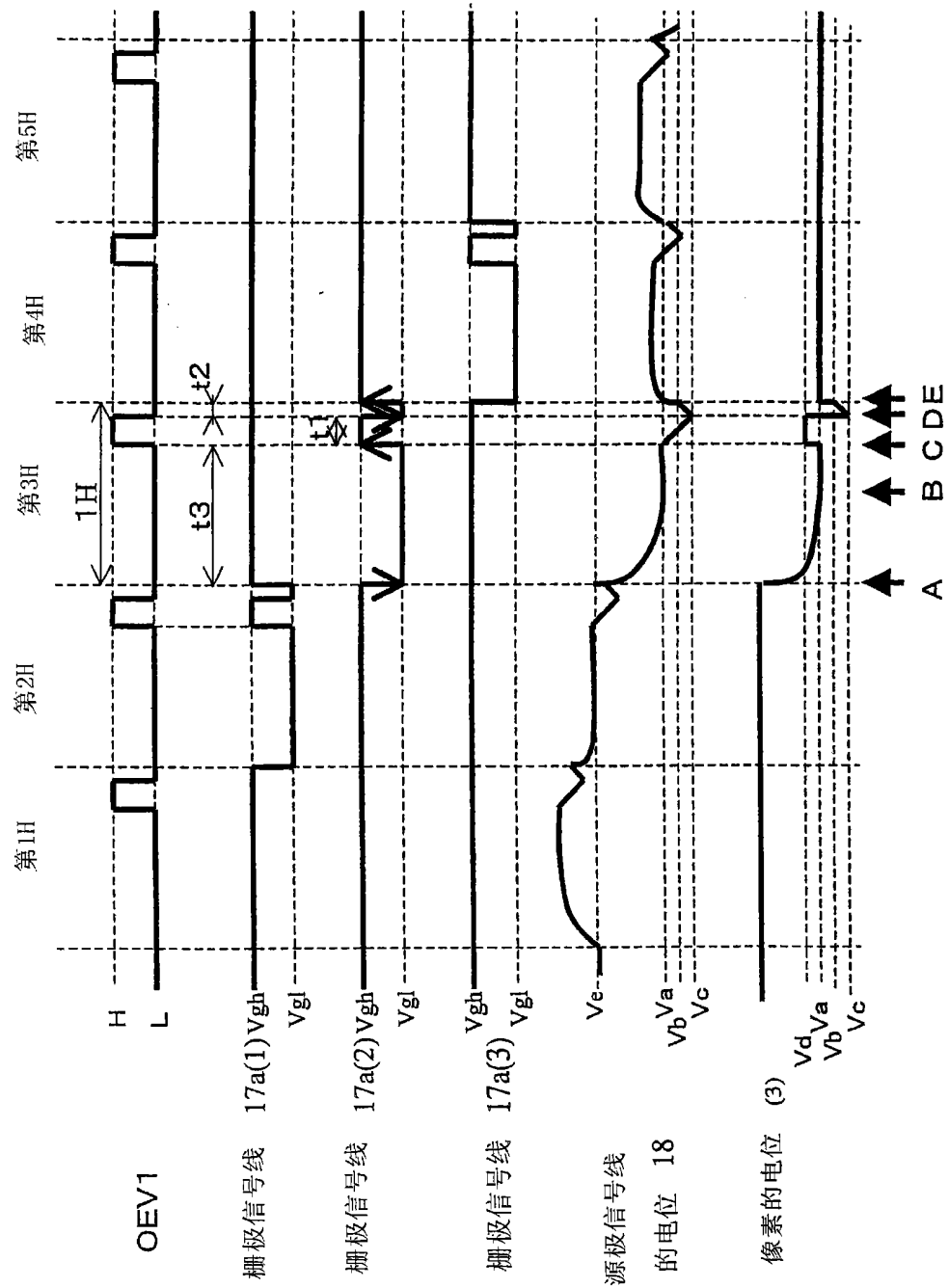


图 139

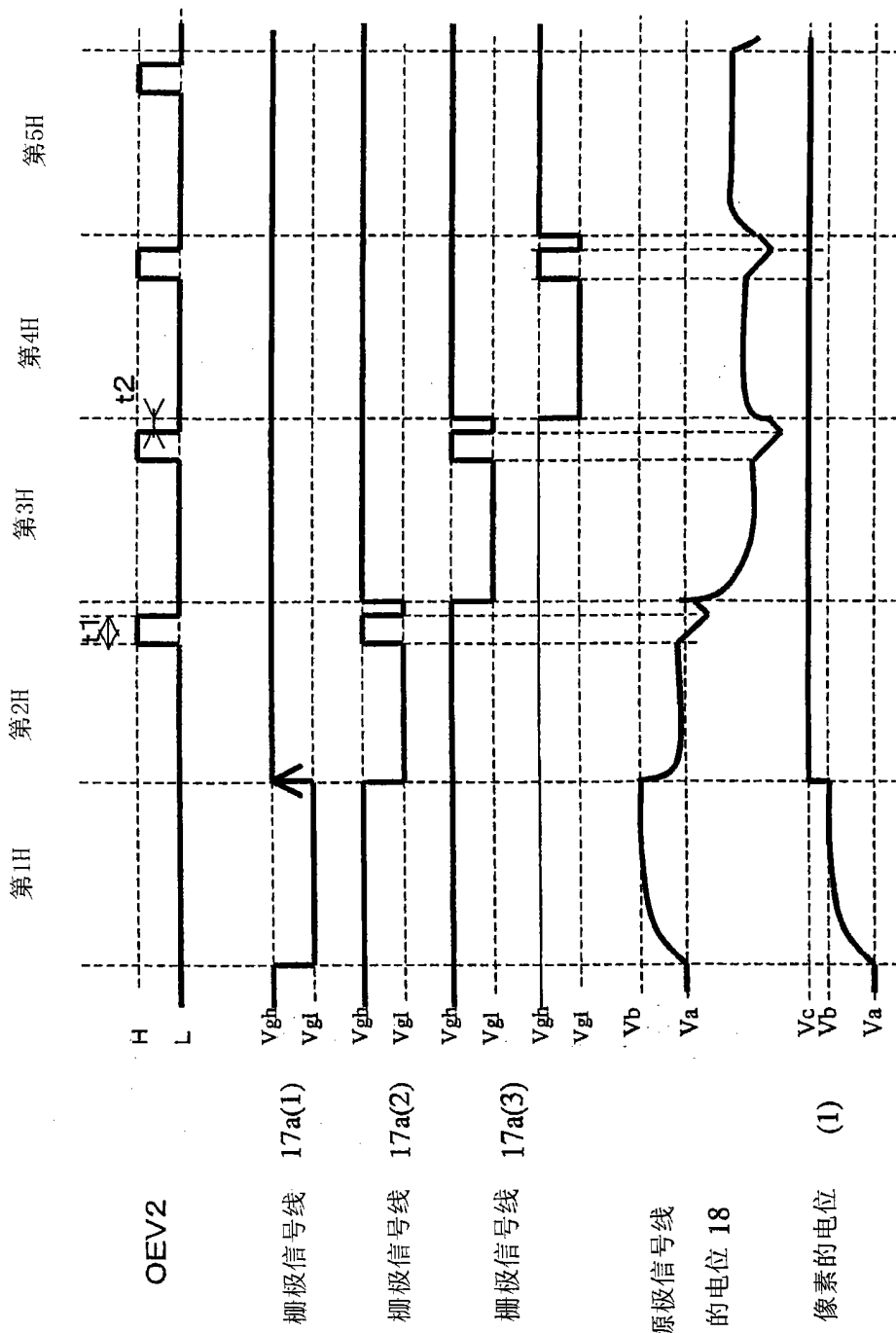


图 140

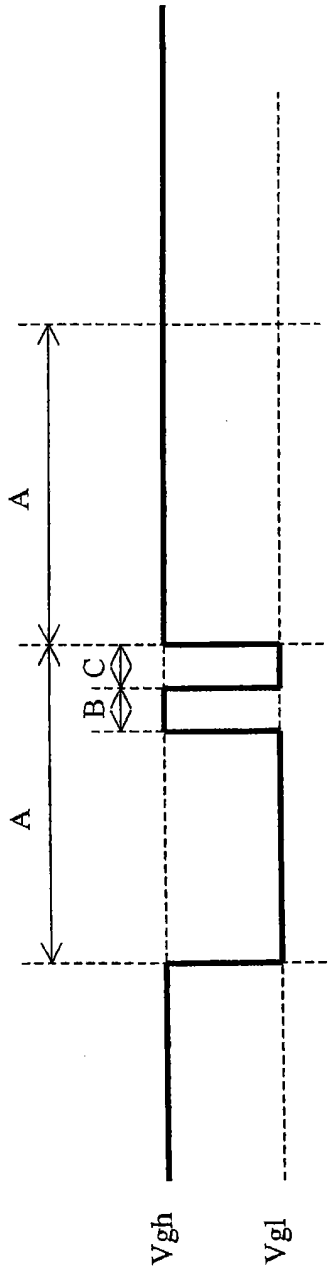


图 141(a)

$B=t1$
 $A=1H$
 $C=2\text{微秒}$

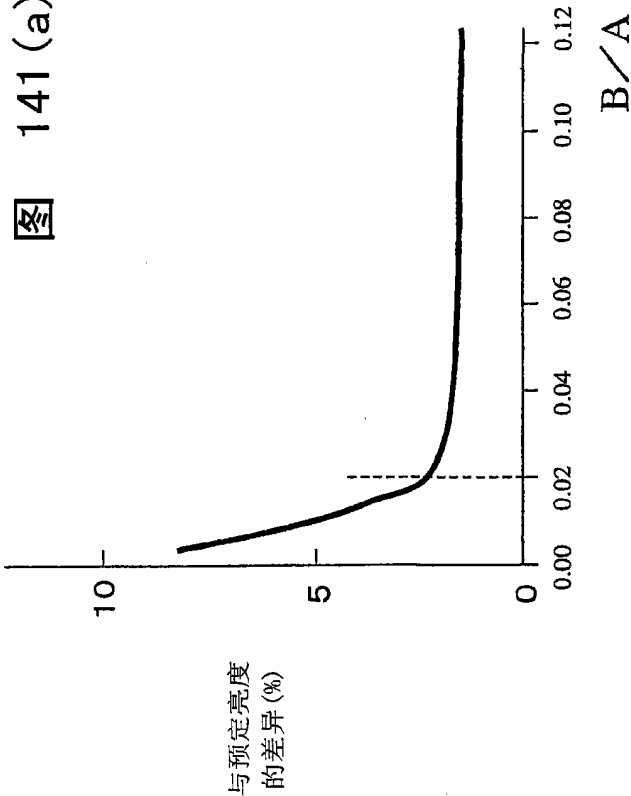


图 141(b)

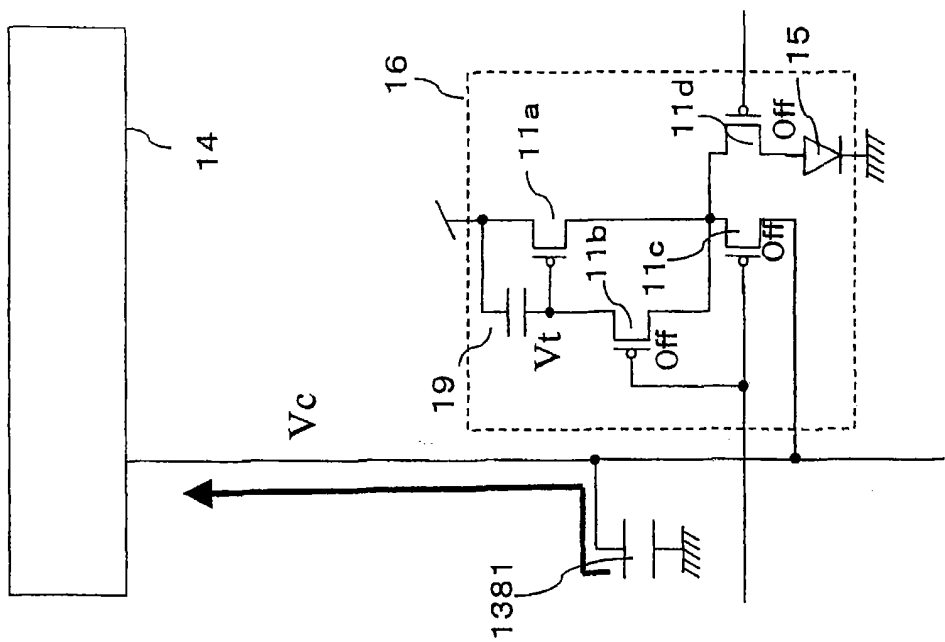


图 142(a)

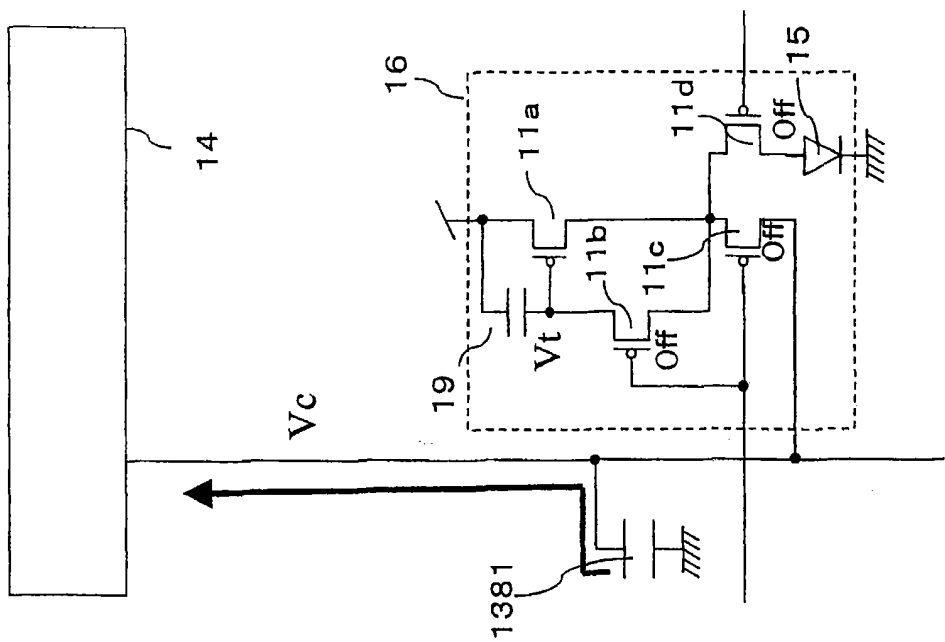


图 142(b)

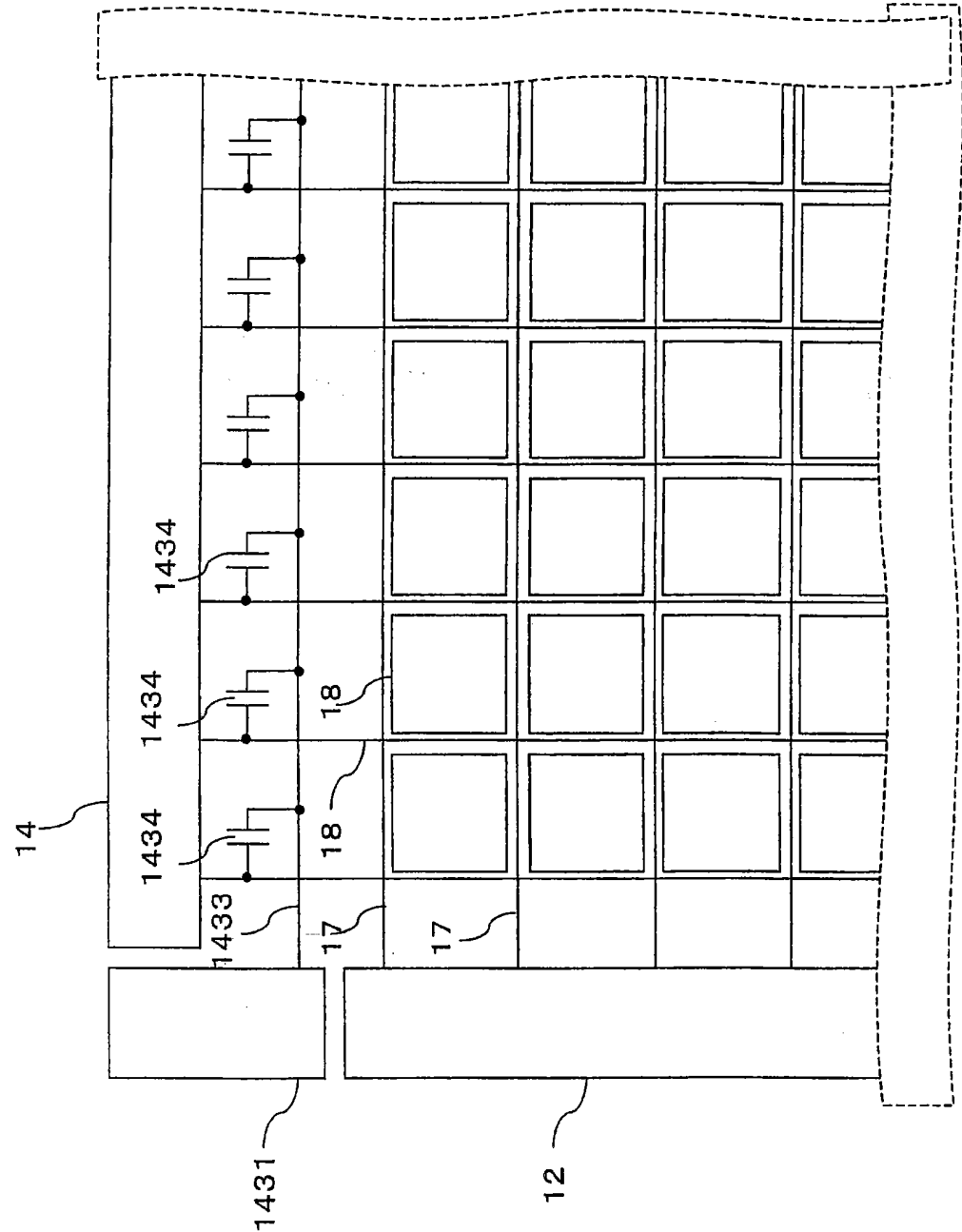


图 143

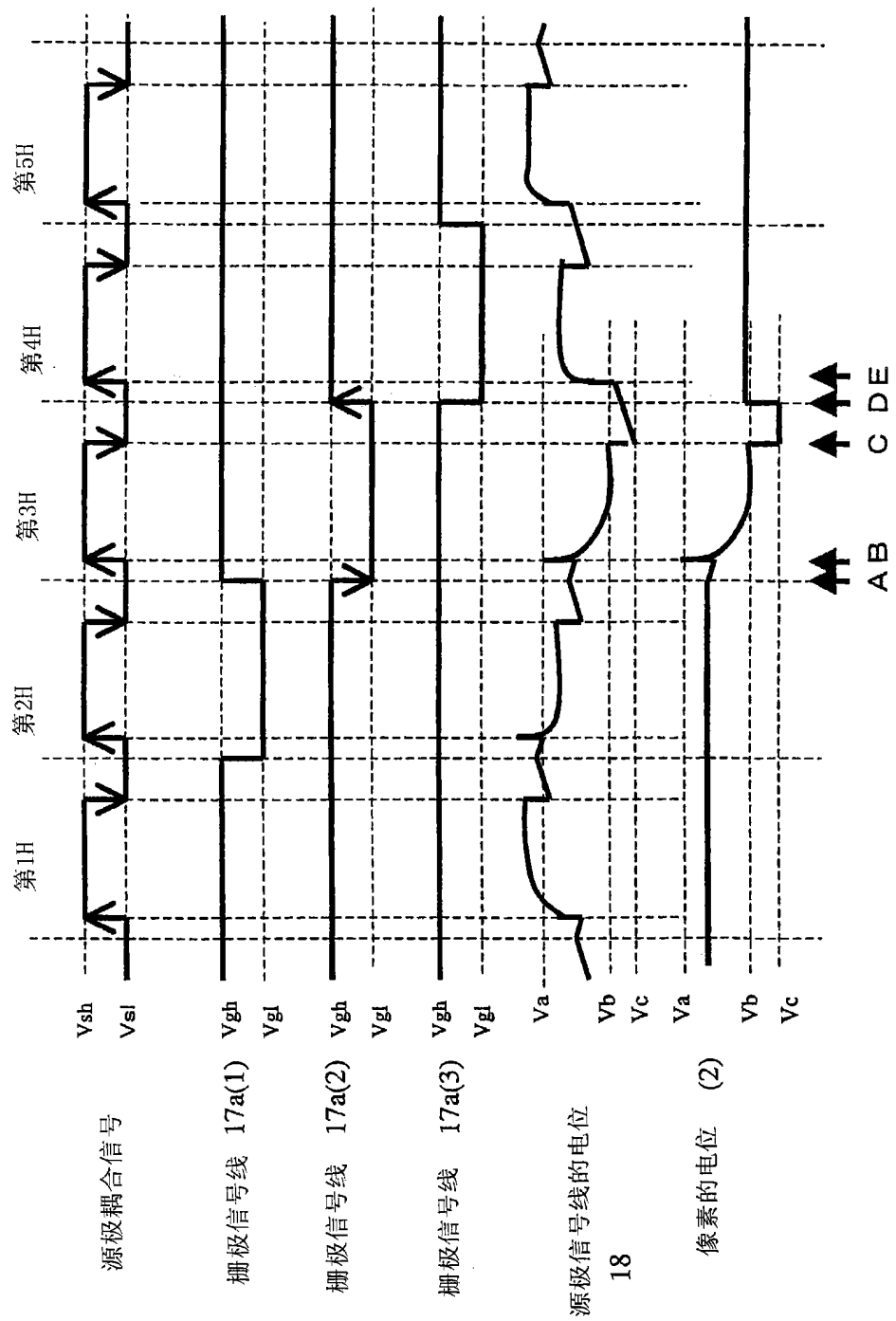


图 144

(平均) 灰度	B/A ((通)时段)			
	模式1	模式2	模式3	模式4
1	0	0	0.05	0
2	0	0	0.05	0
3	0	0	0.05	0
4	0	0	0.05	0
5	0	0	0.05	0
17	0	0.05	0.05	0.05H
18	0	0.05	0.05	0.05H
19	0	0.05	0.05	0.04H
20	0	0.05	0.05	0.04H
21	0	0.05	0.05	0.03H
22	0	0.05	0.05	0.03H
61	0	0.05	0.05	0.22H
62	0	0.05	0.05	0.23H
63	0	0.05	0.05	0.24H
64	0	0.05	0.05	0.25H

图 145

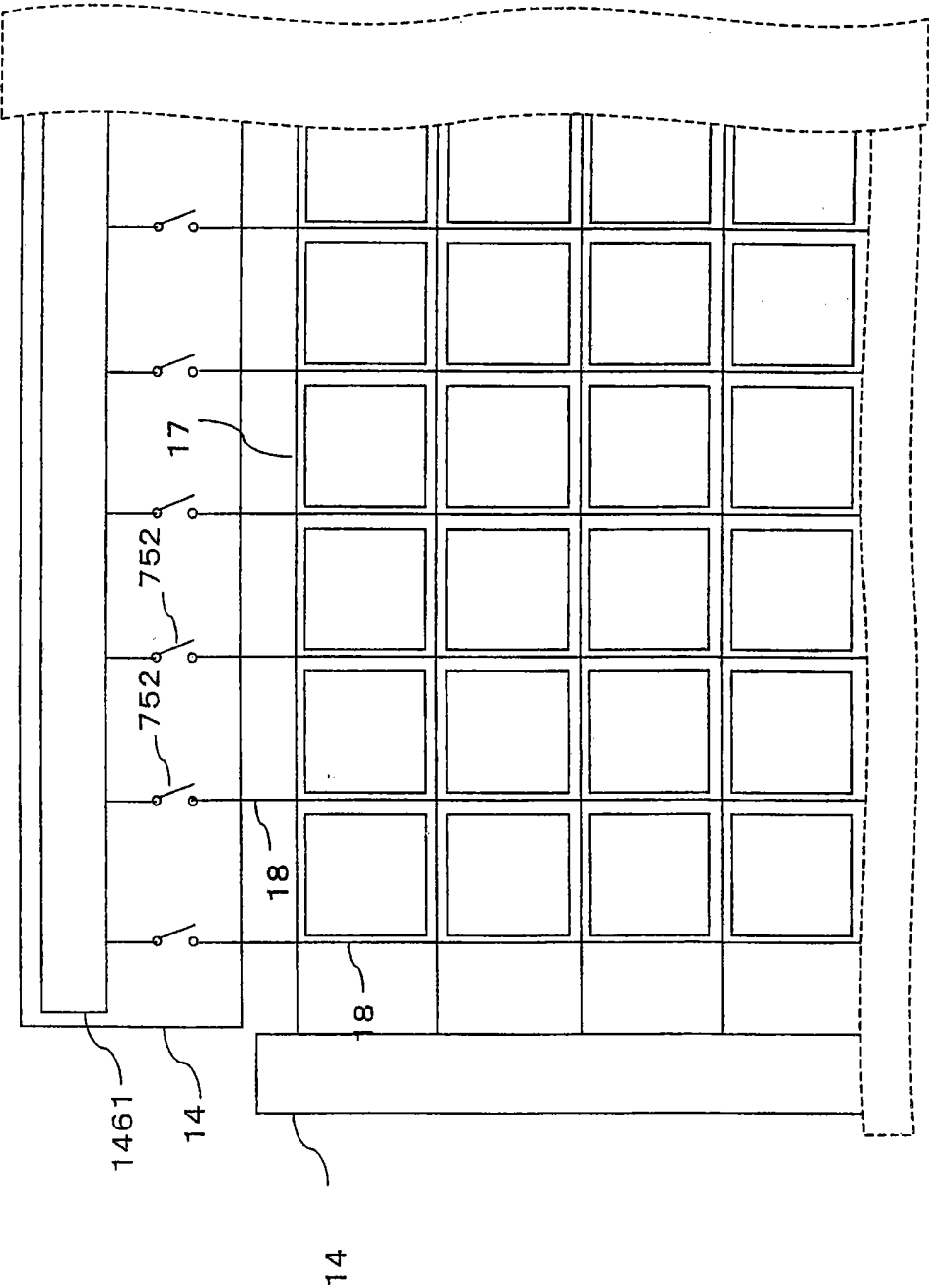


图 146

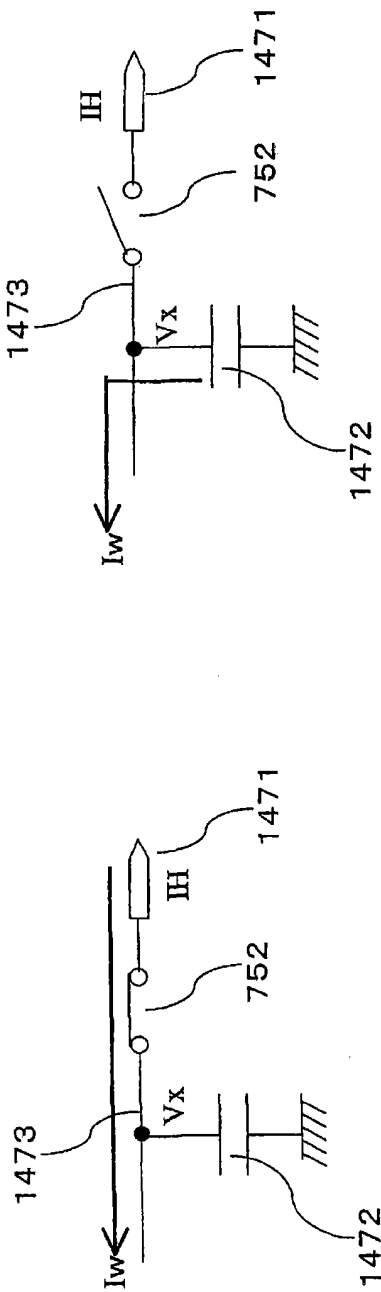


图 147(a)

图 147(b)

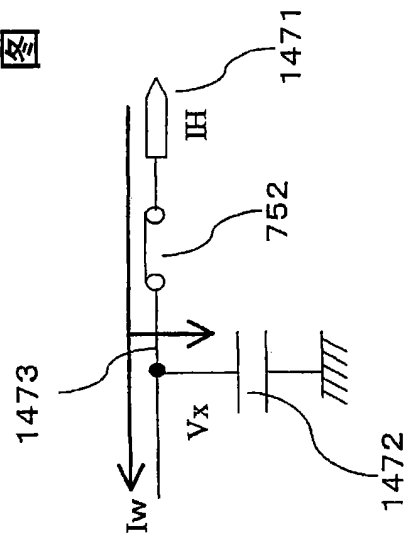


图 147(c)

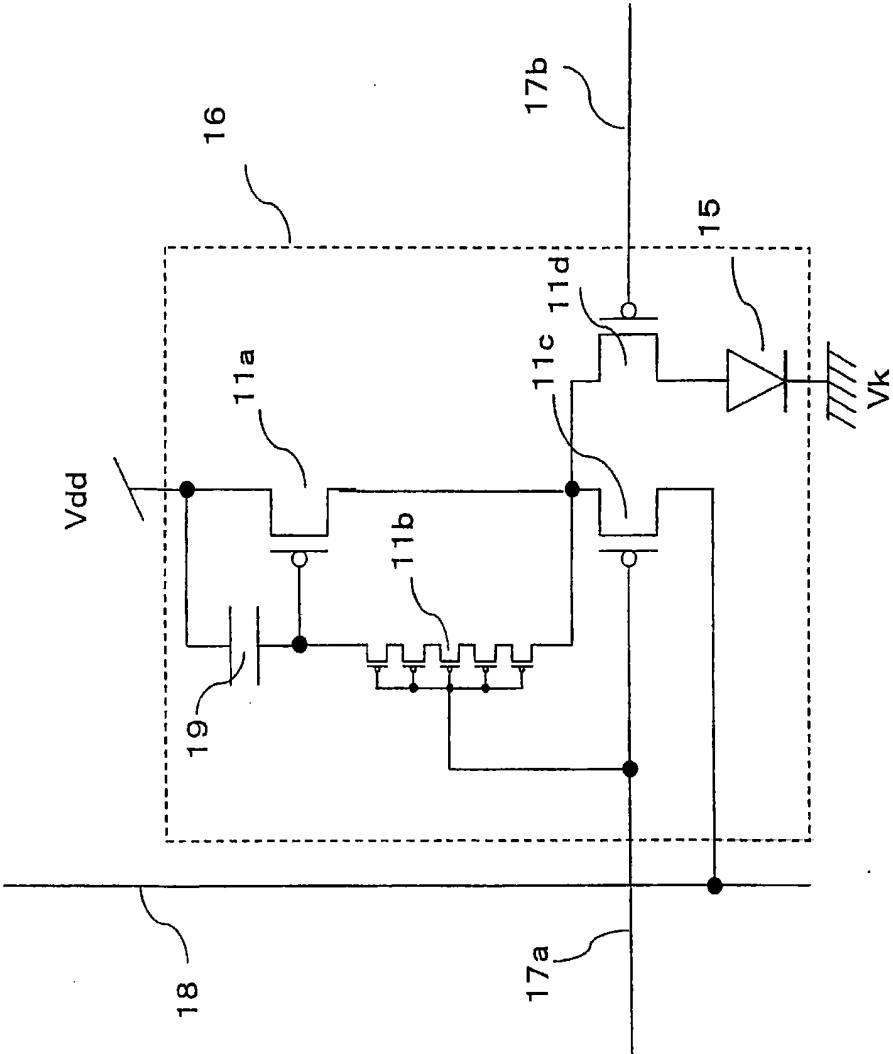


图 150

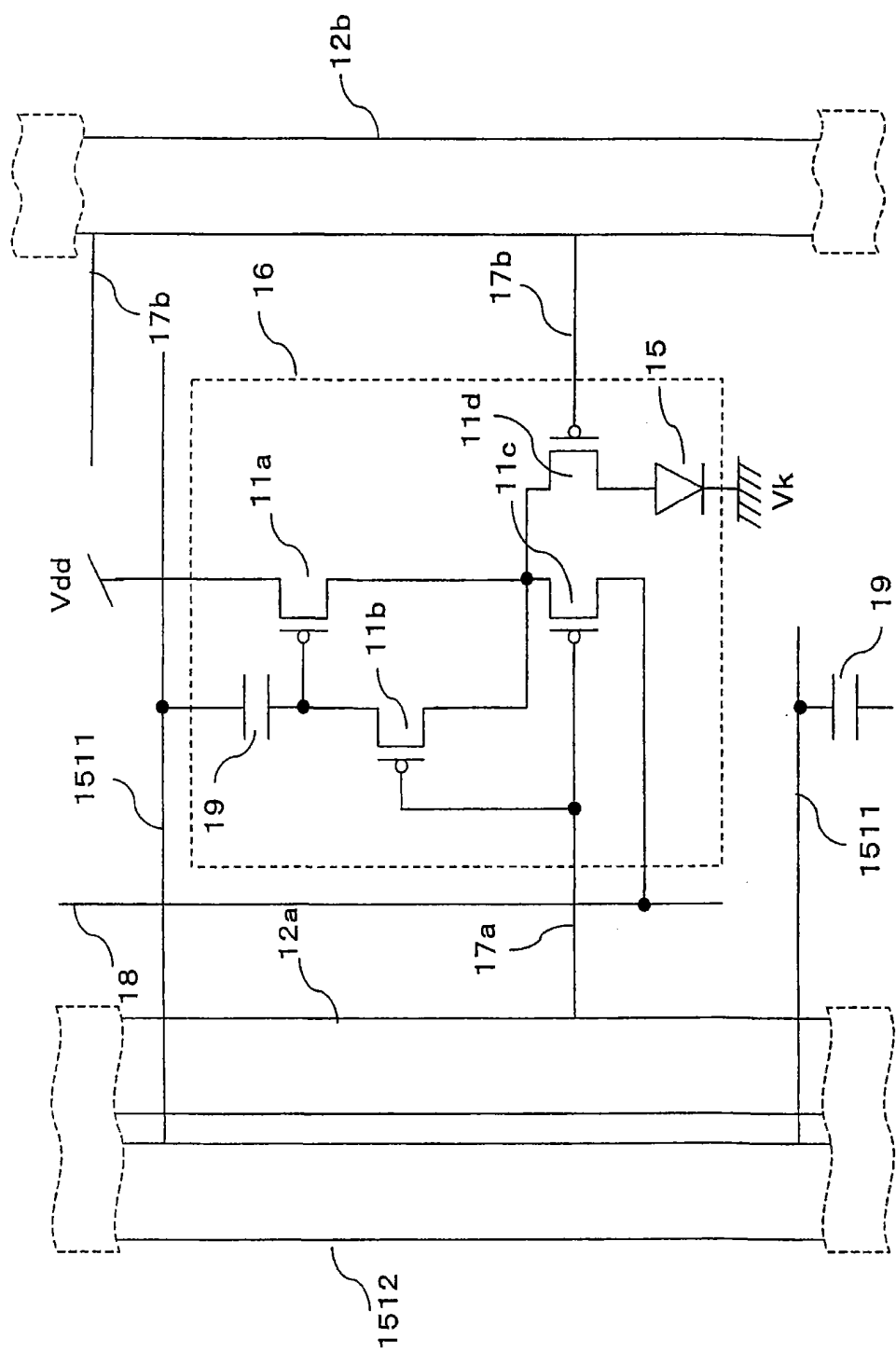


图 151

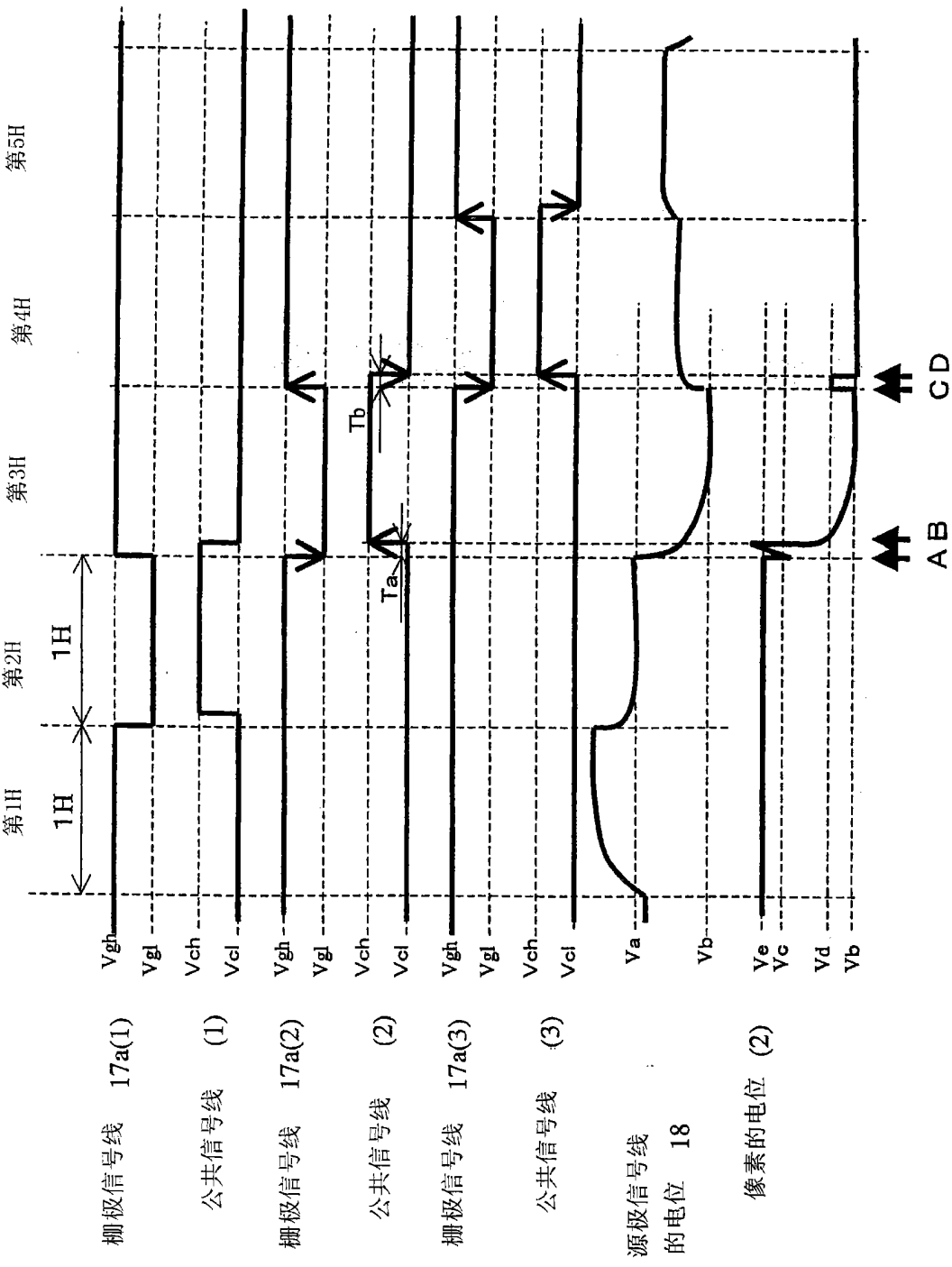


图 152

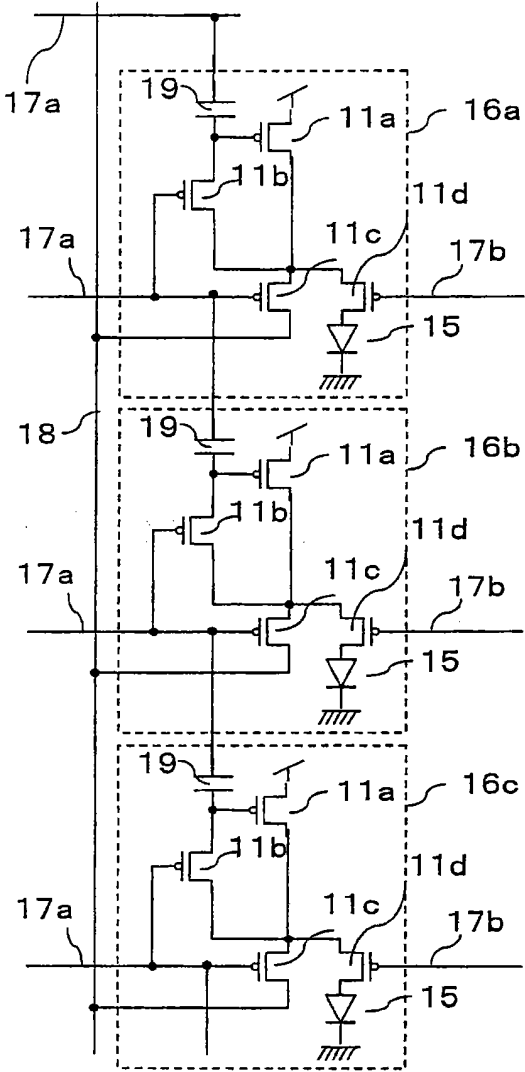


图 153

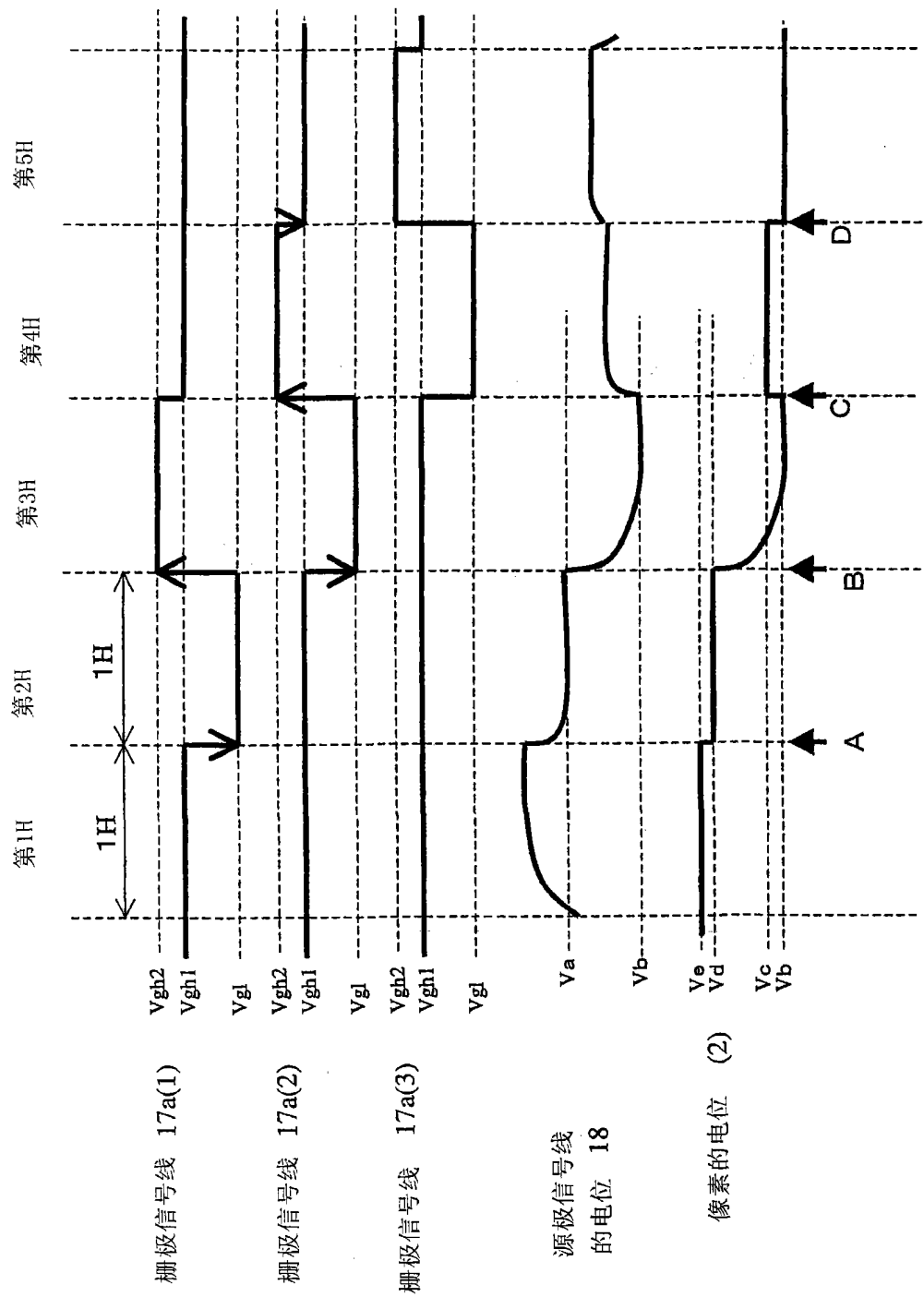


图 154

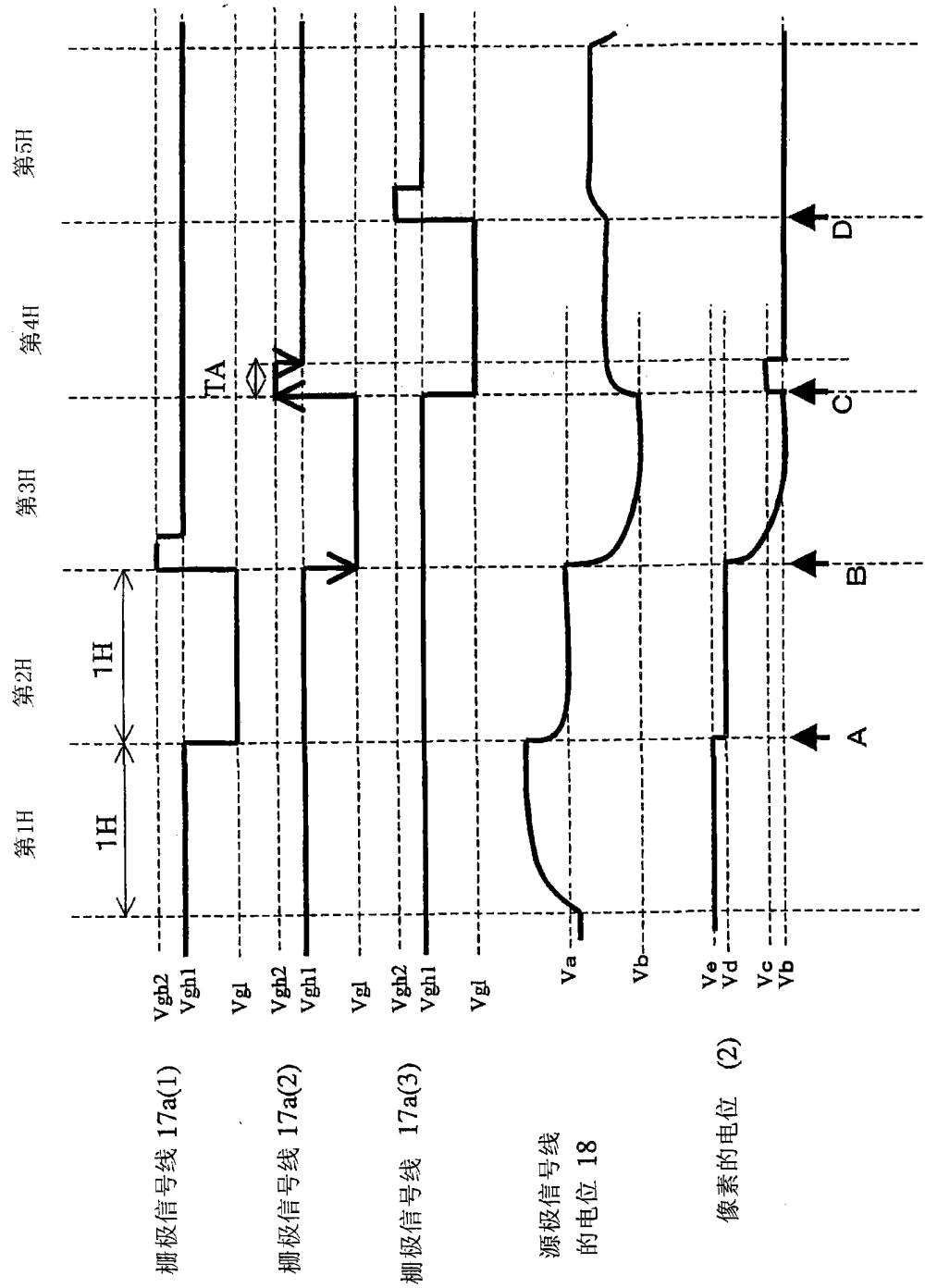


图 155

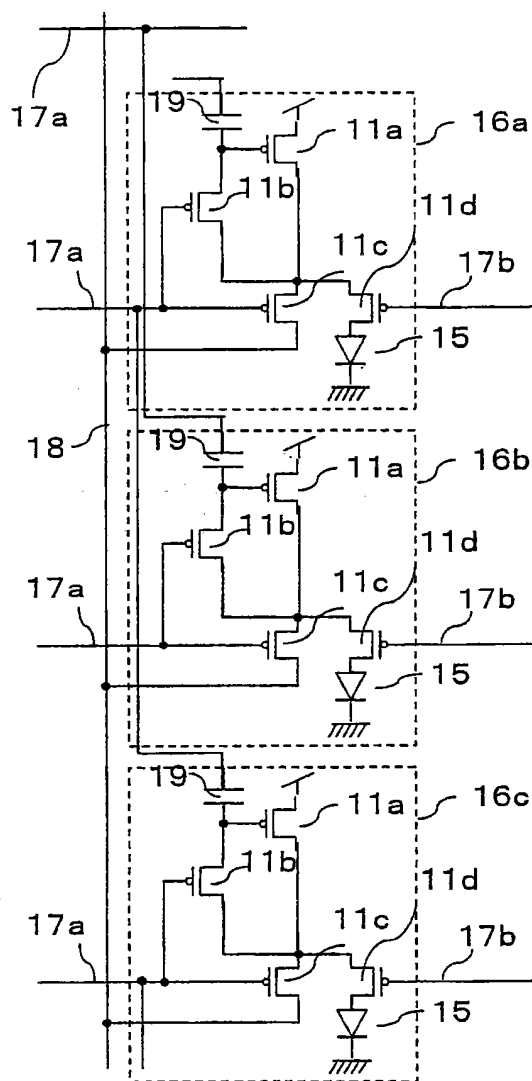


图 156

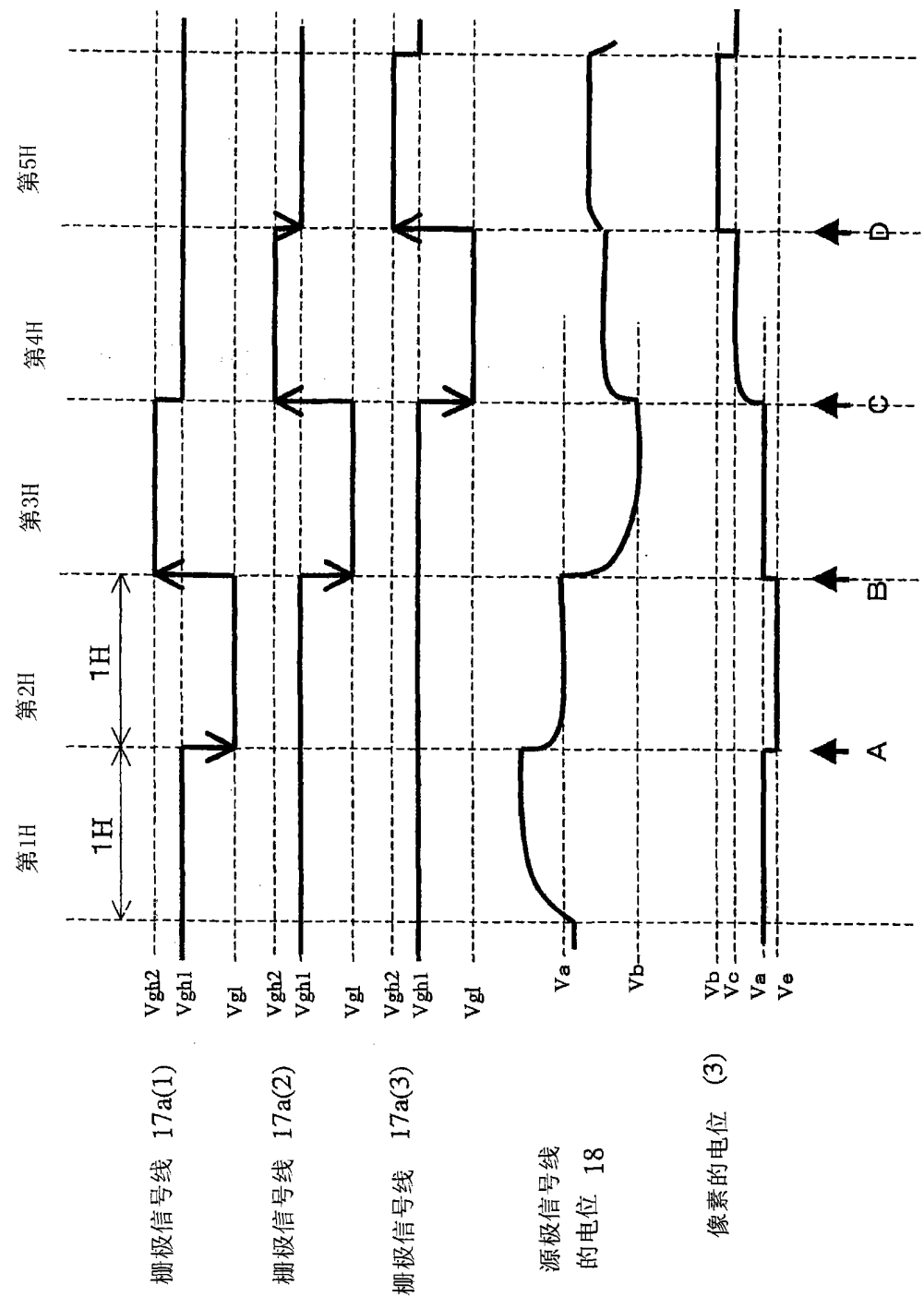


图 157

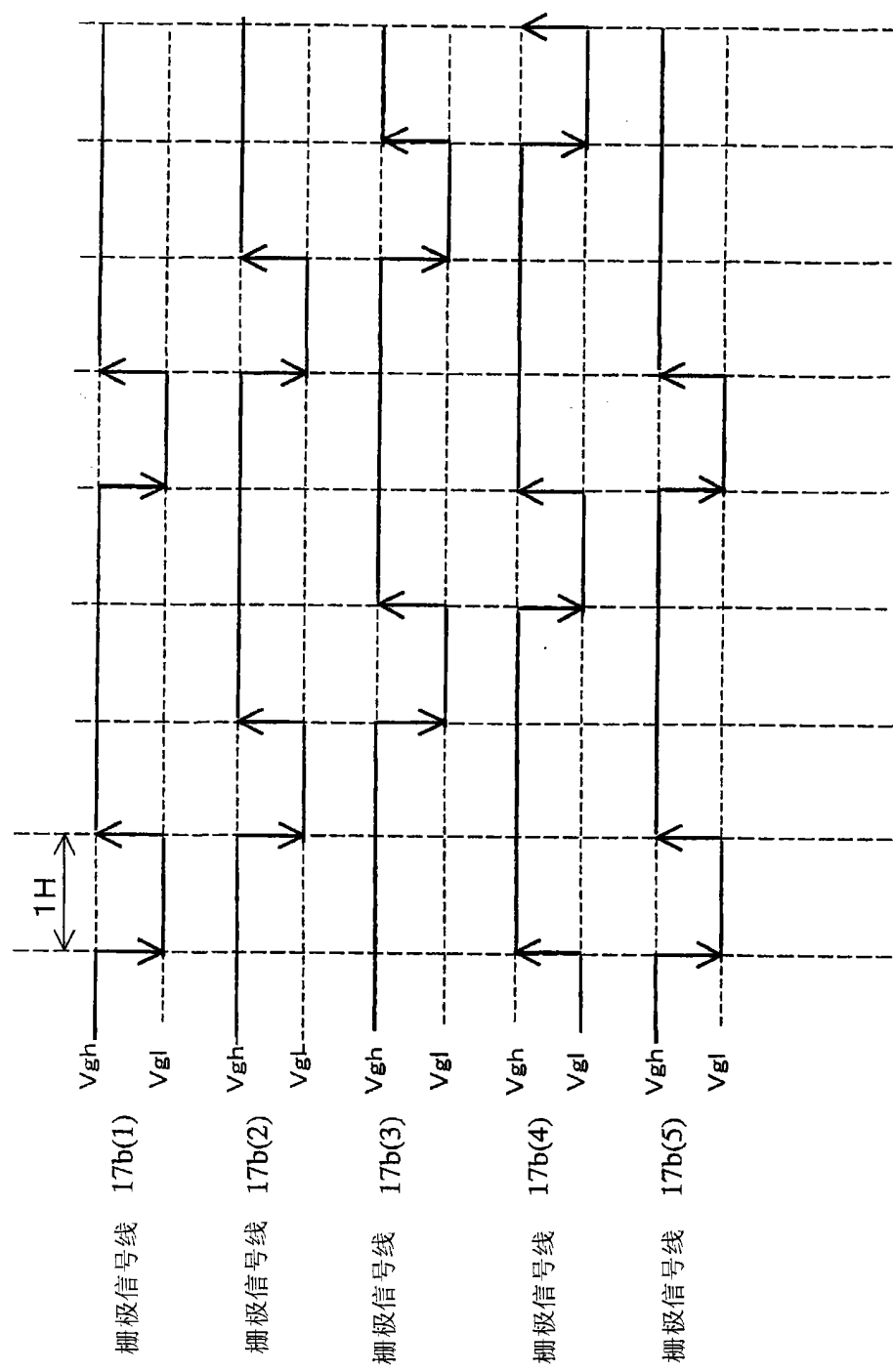


图 158

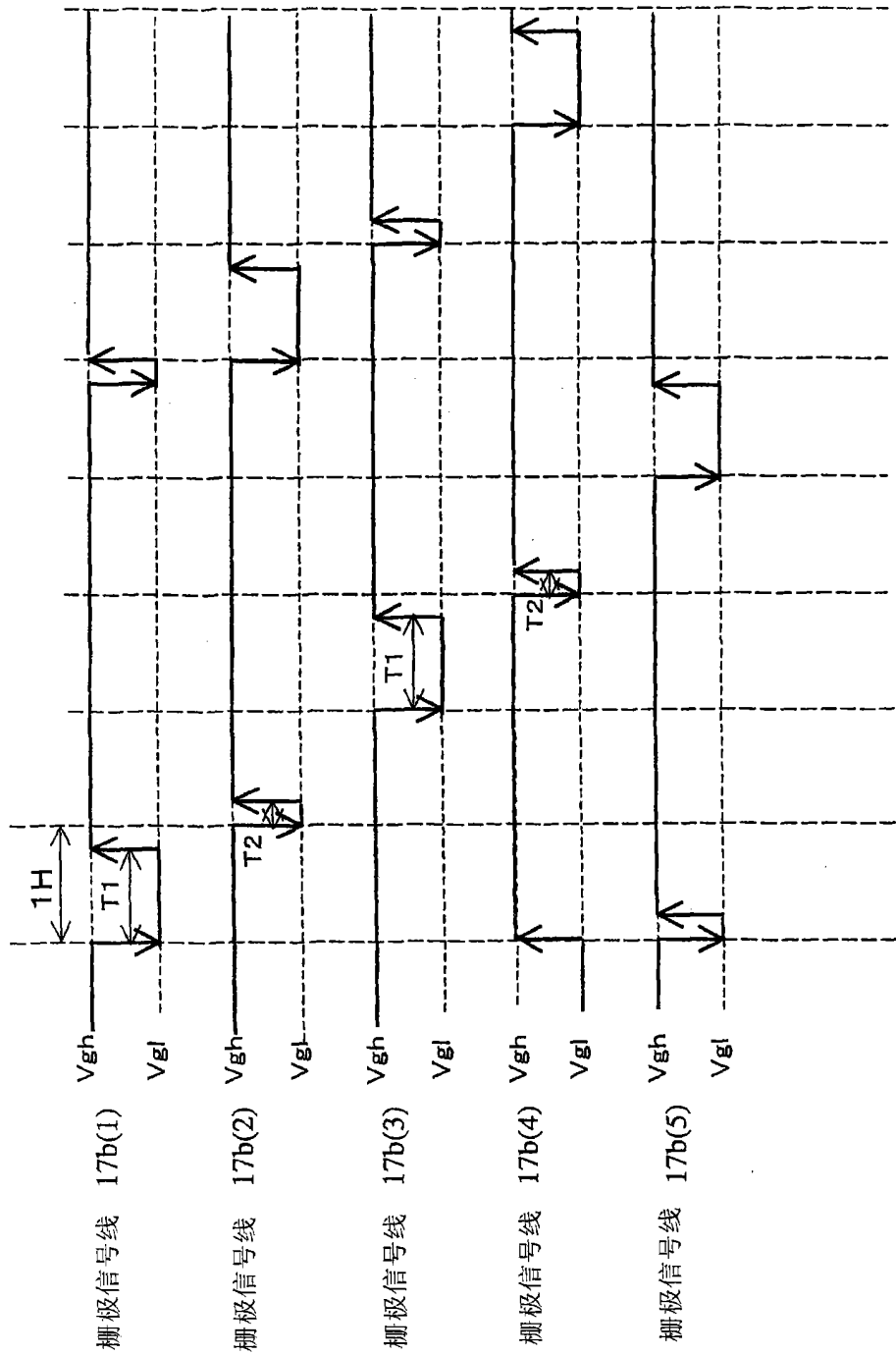


图 159

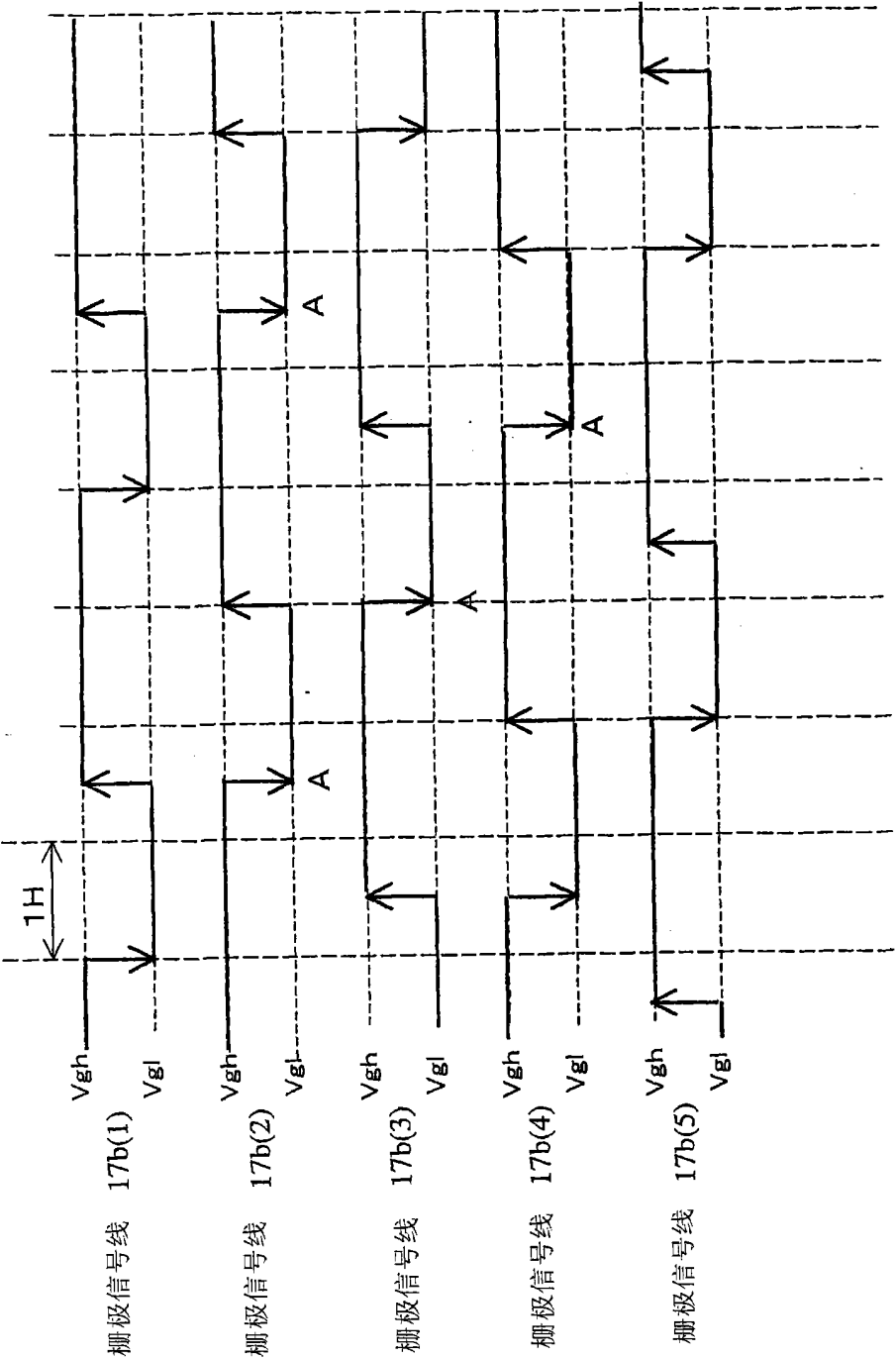


图 160

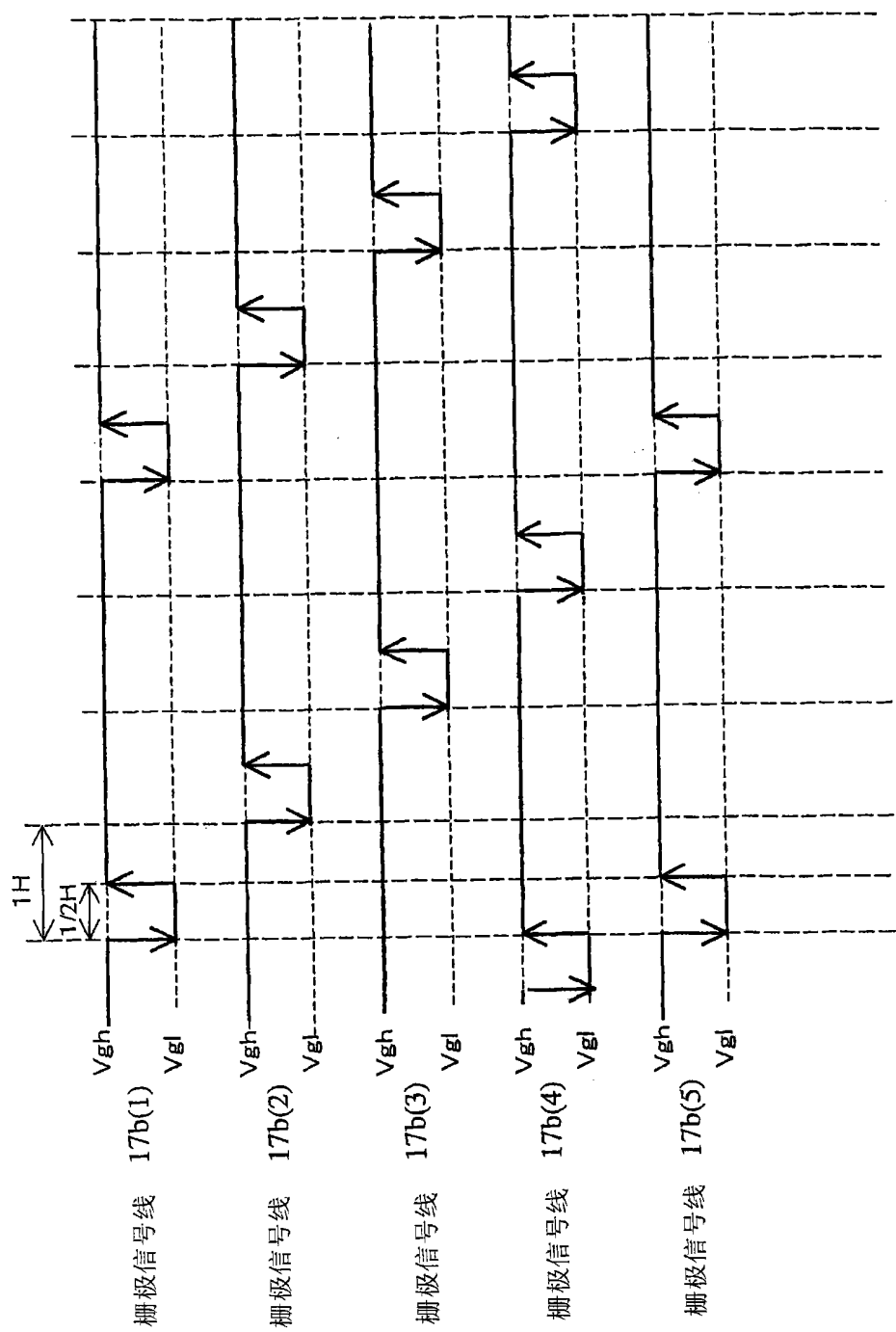


图 161

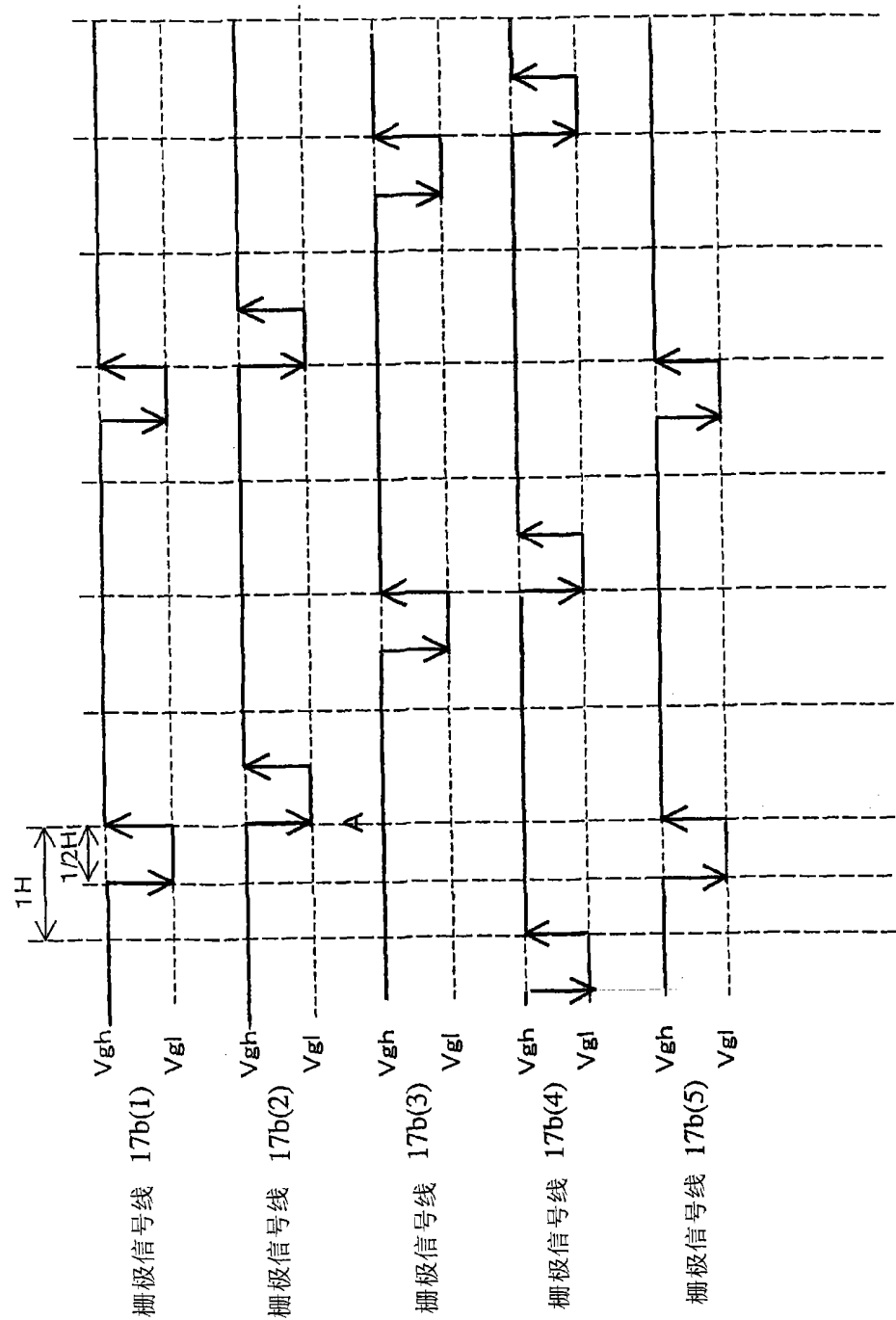
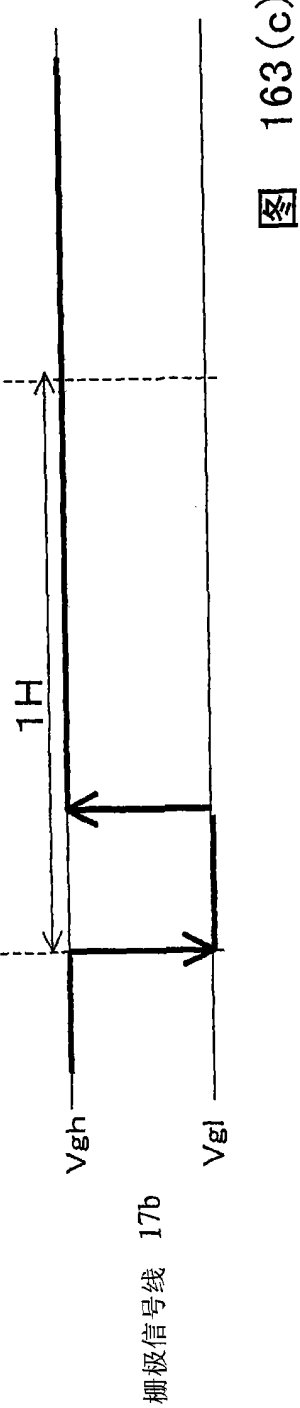
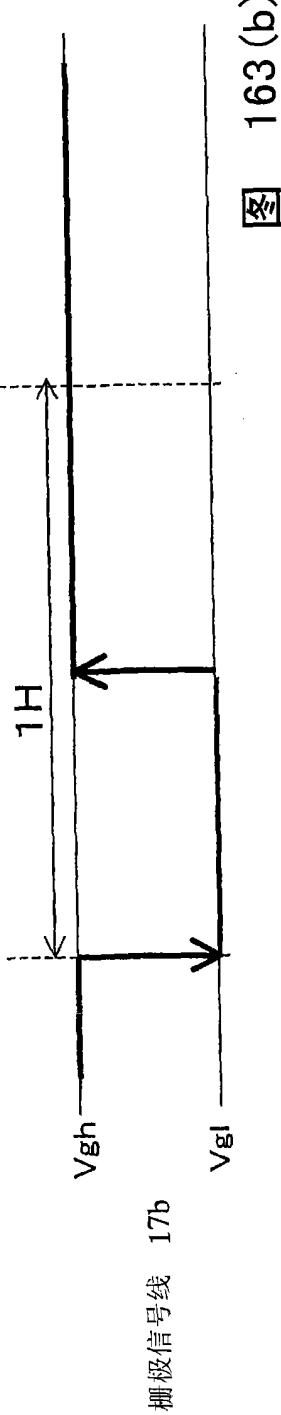
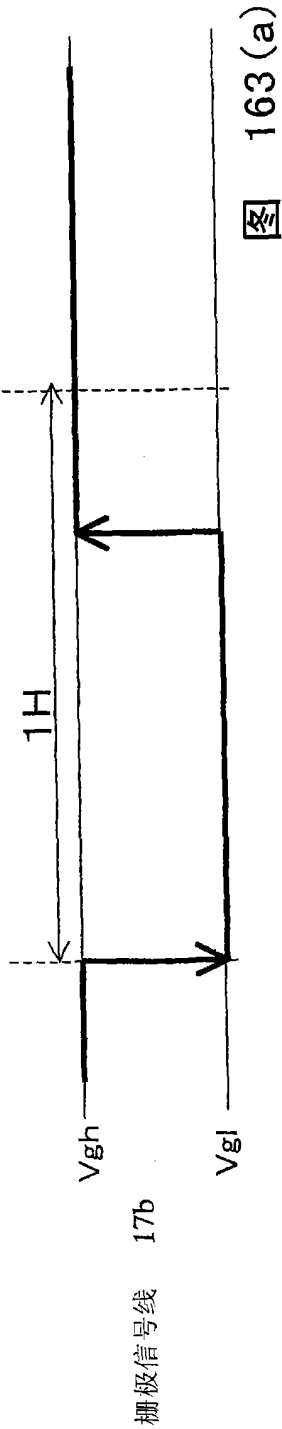


图 162



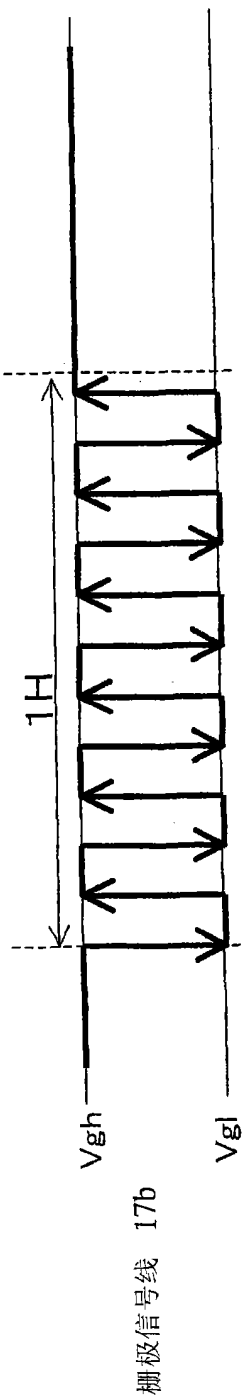


图 164(a)

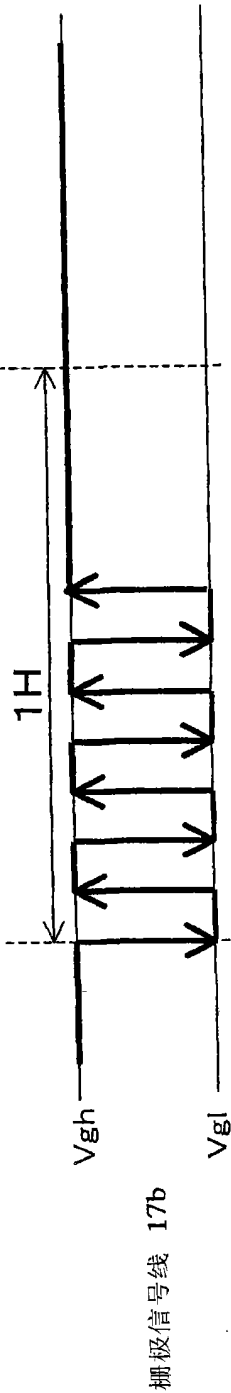


图 164(b)

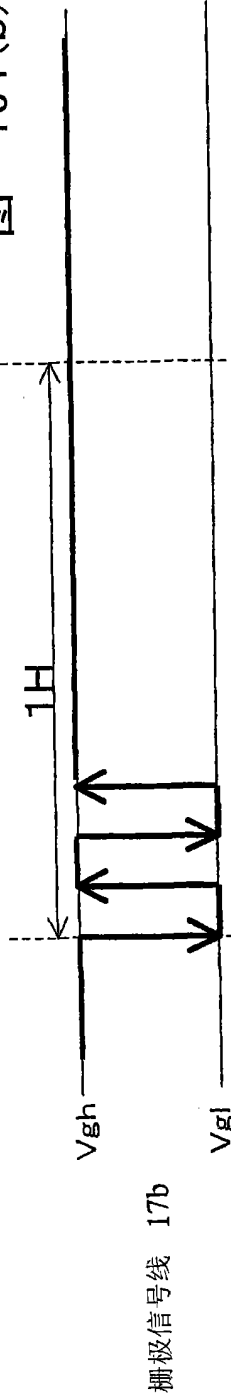


图 164(c)

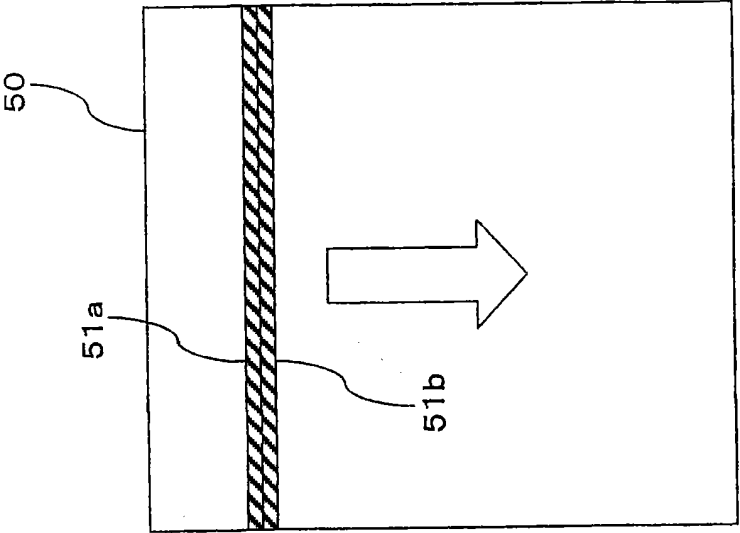


图 165(b)

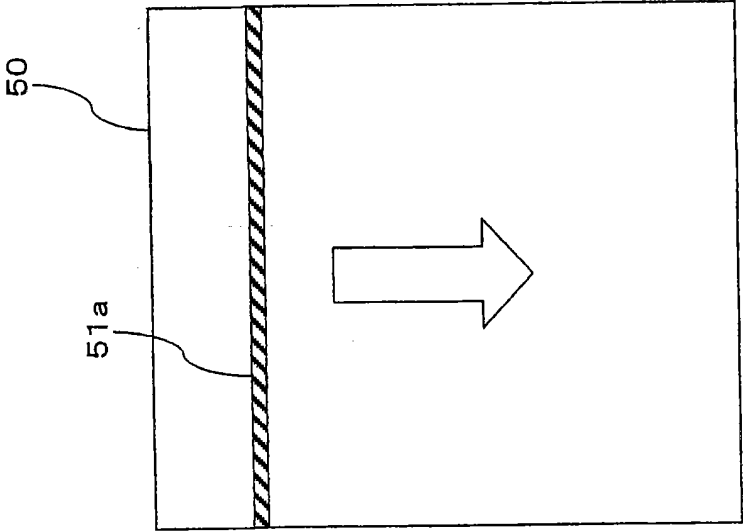


图 165(a)

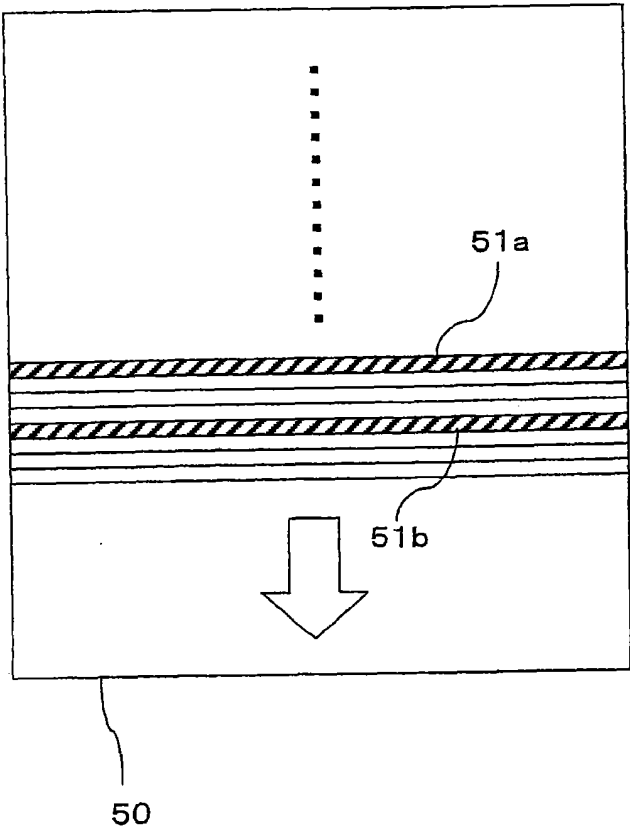


图 166

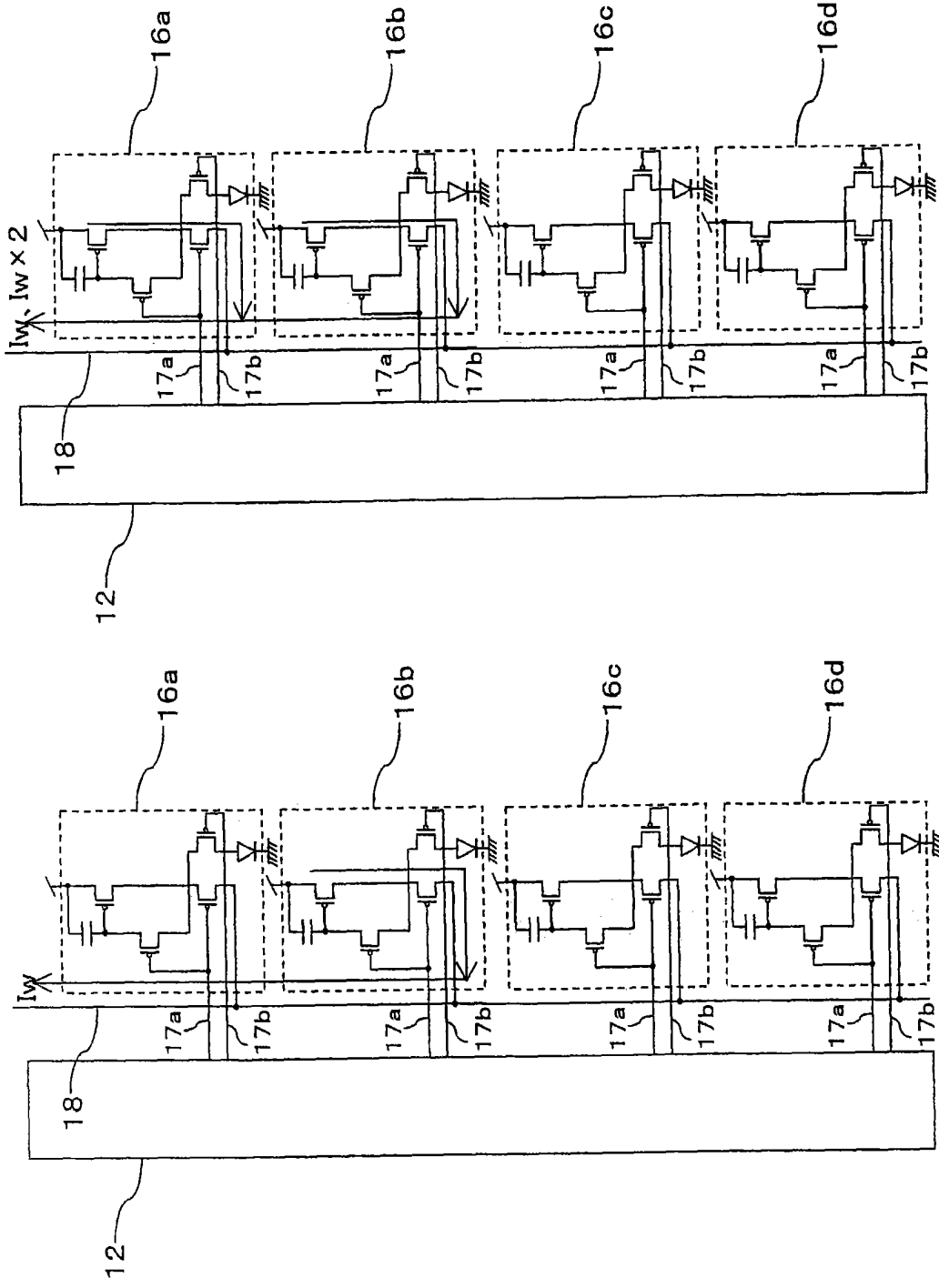


图 167(b)

图 167(a)

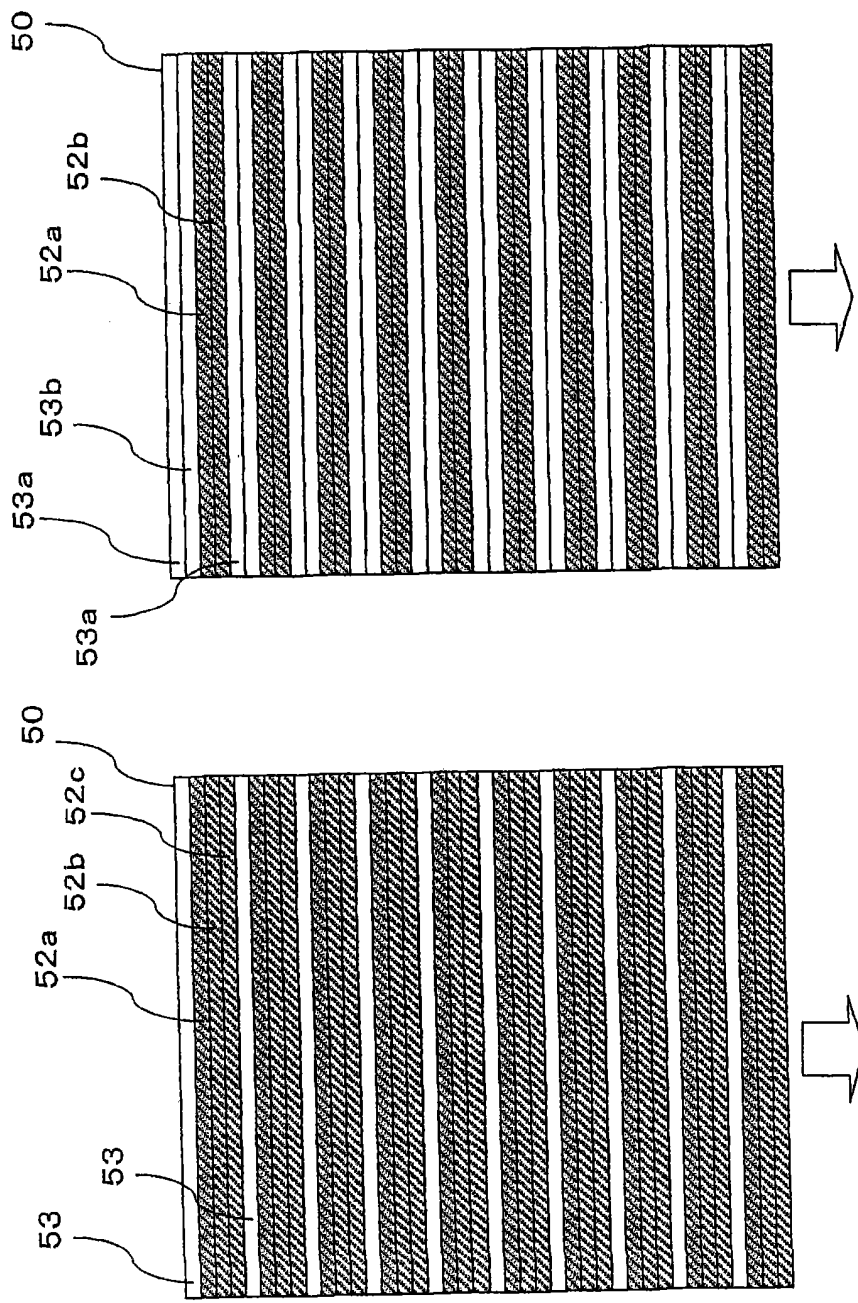


图 168 (b)

图 168 (a)

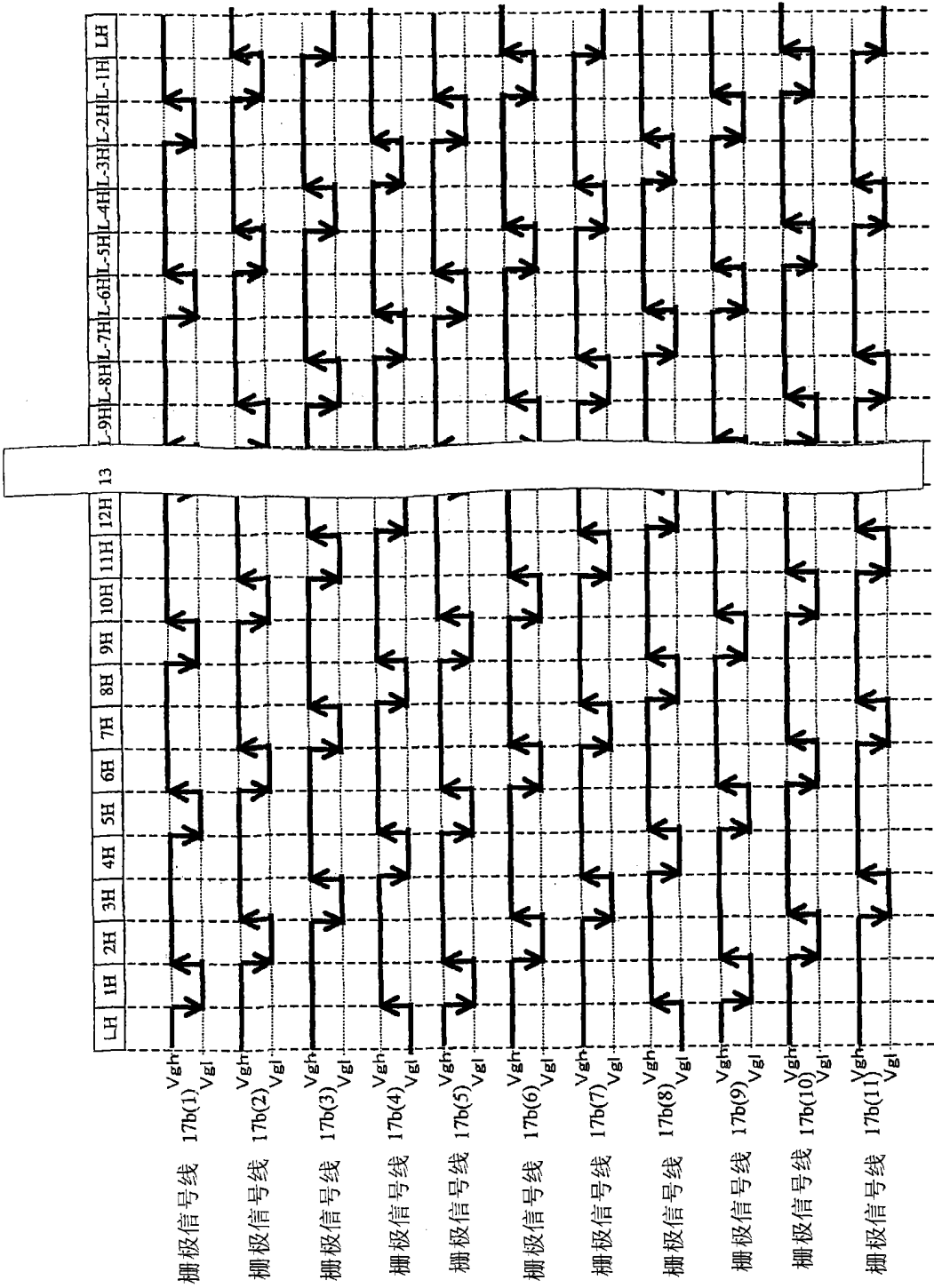


图 169

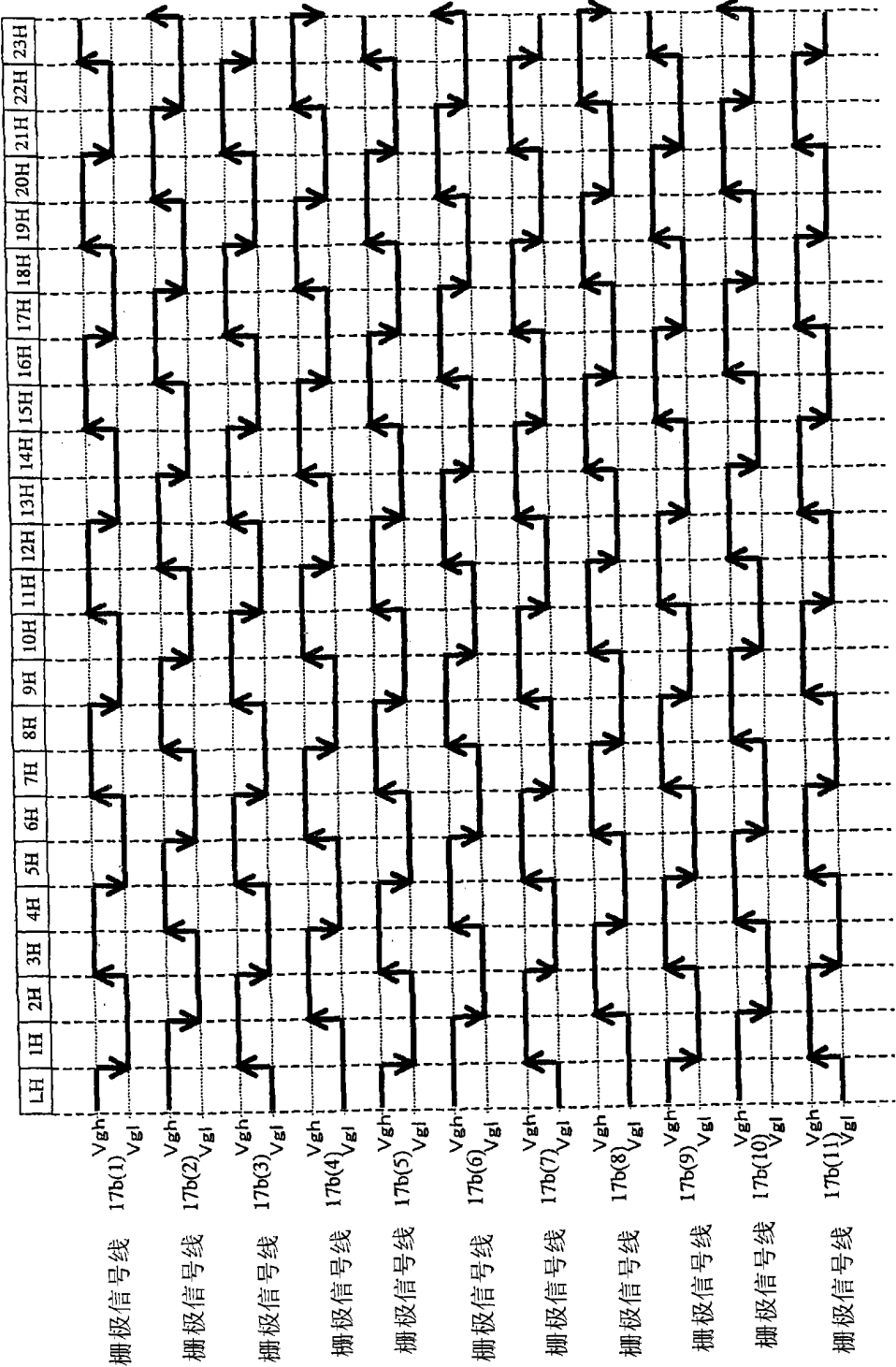


图 170

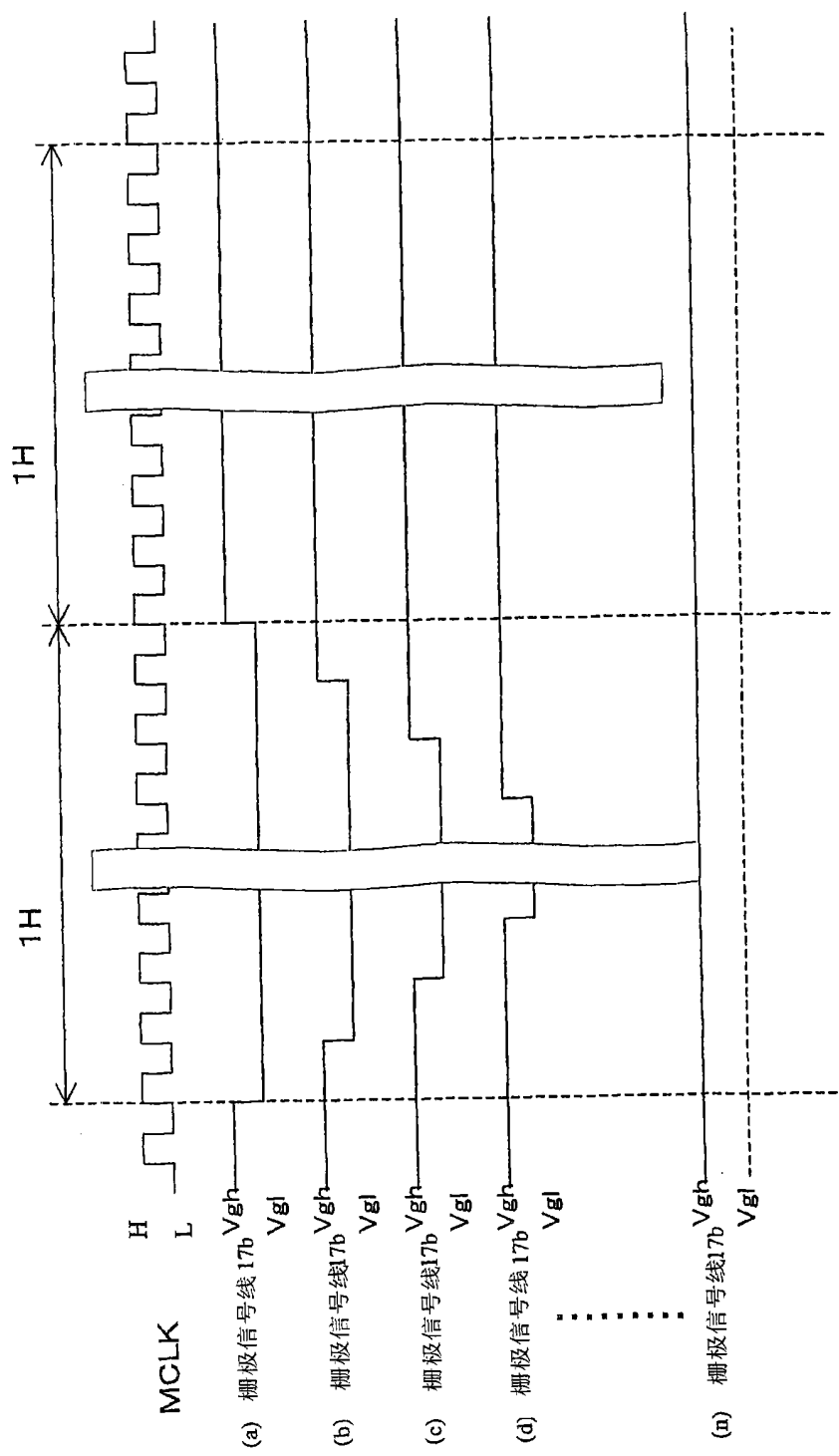


图 171

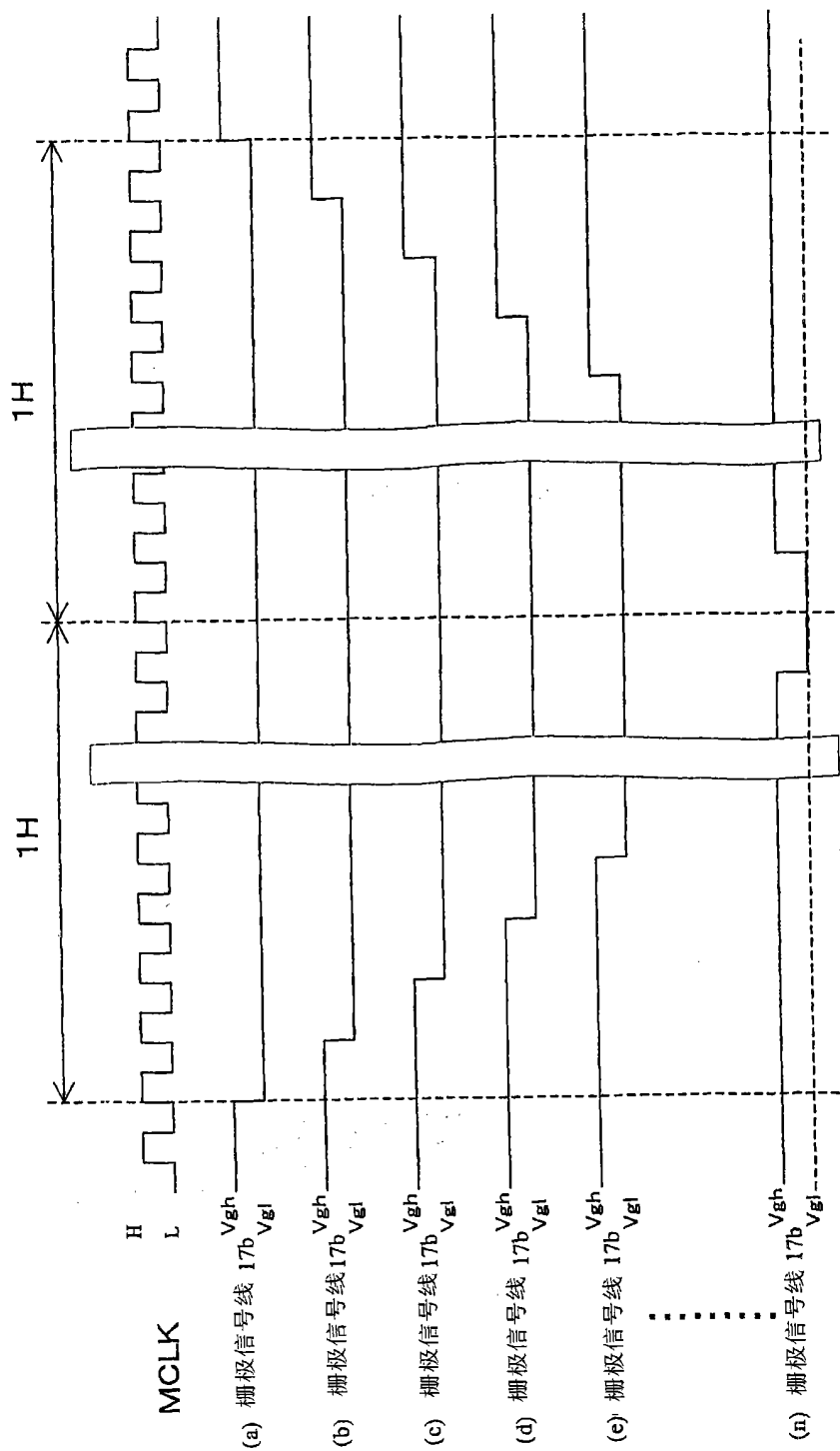


图 172

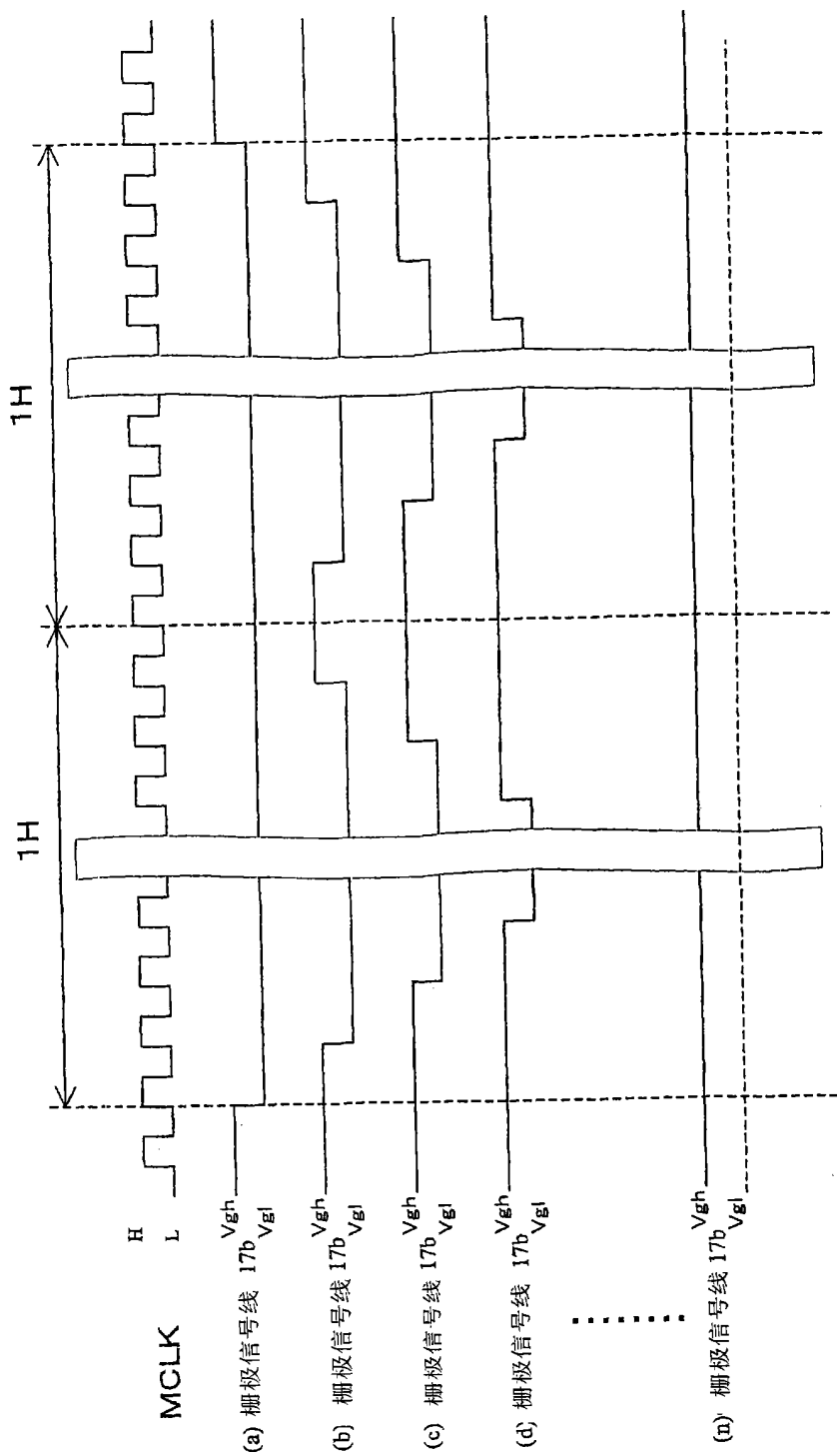


图 173

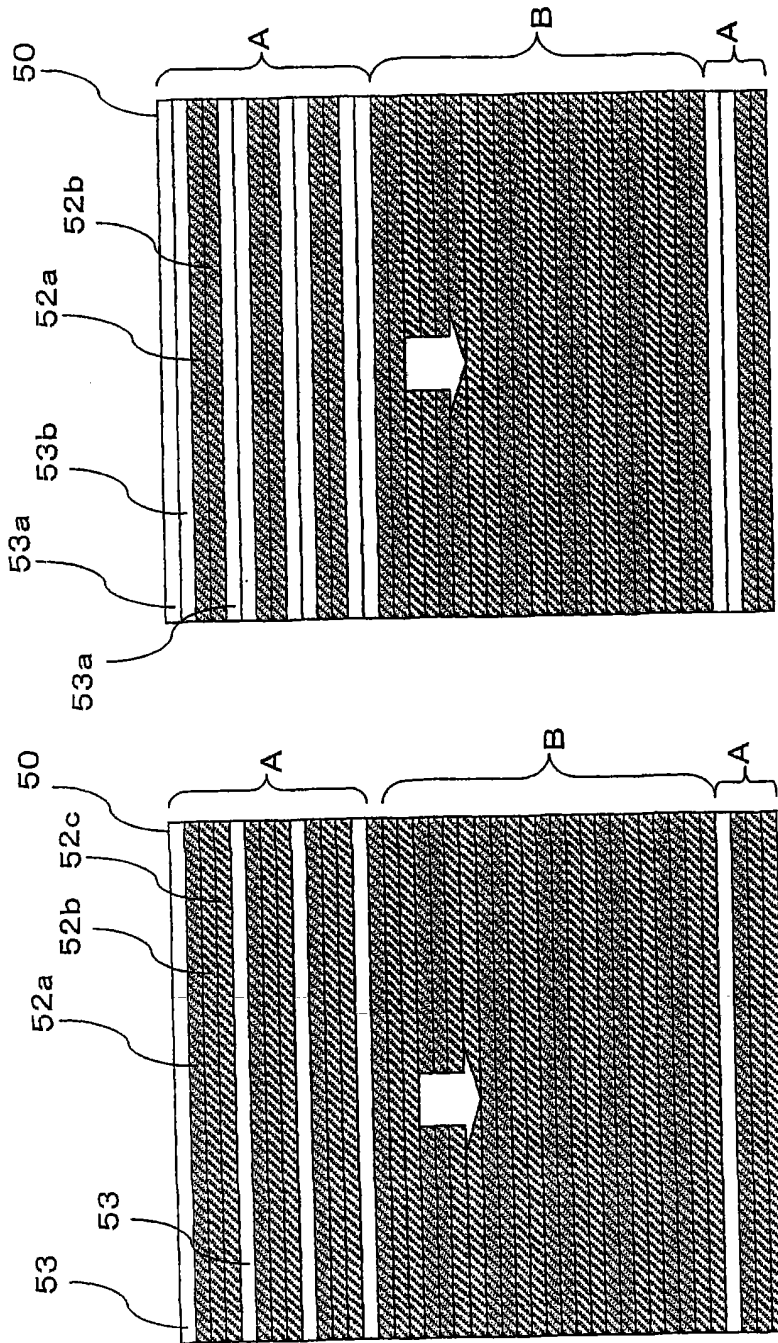
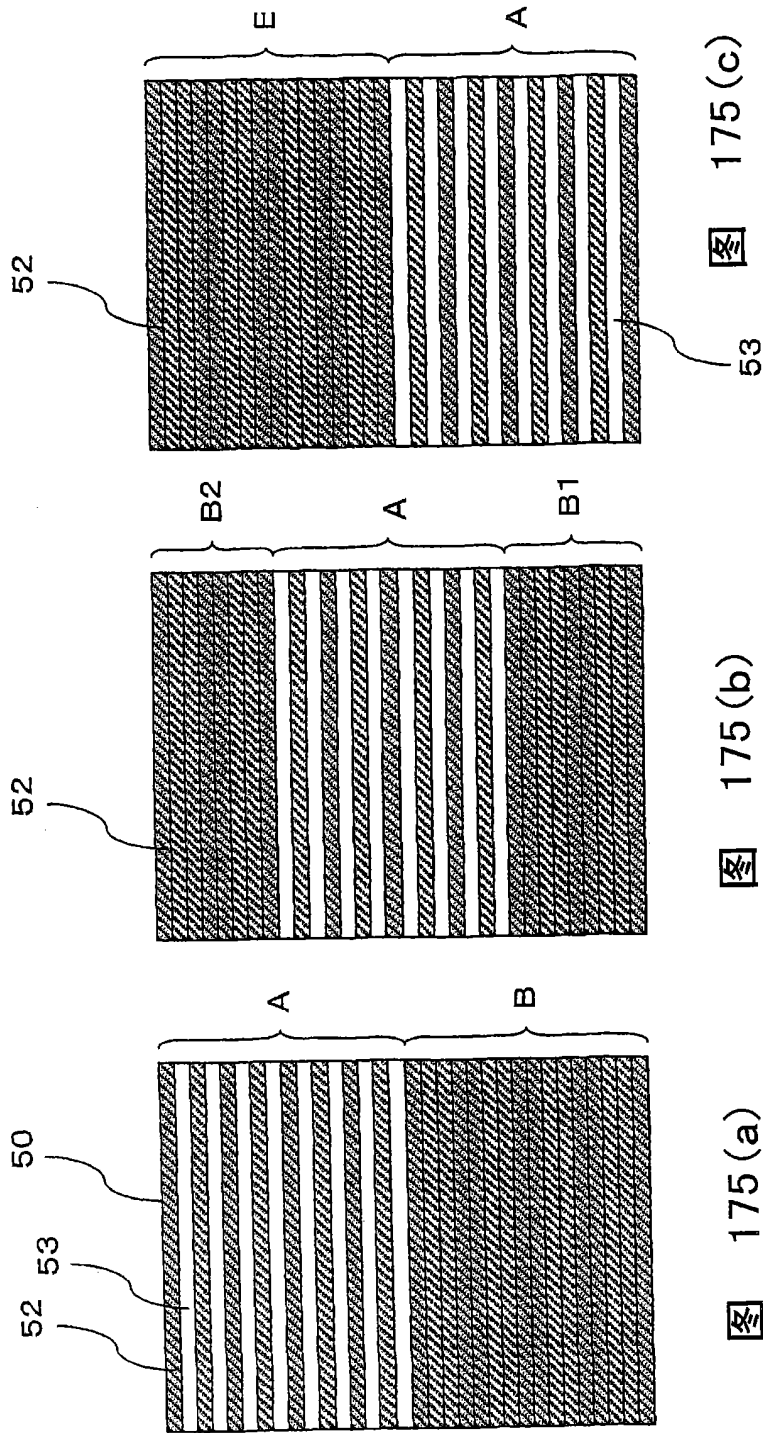
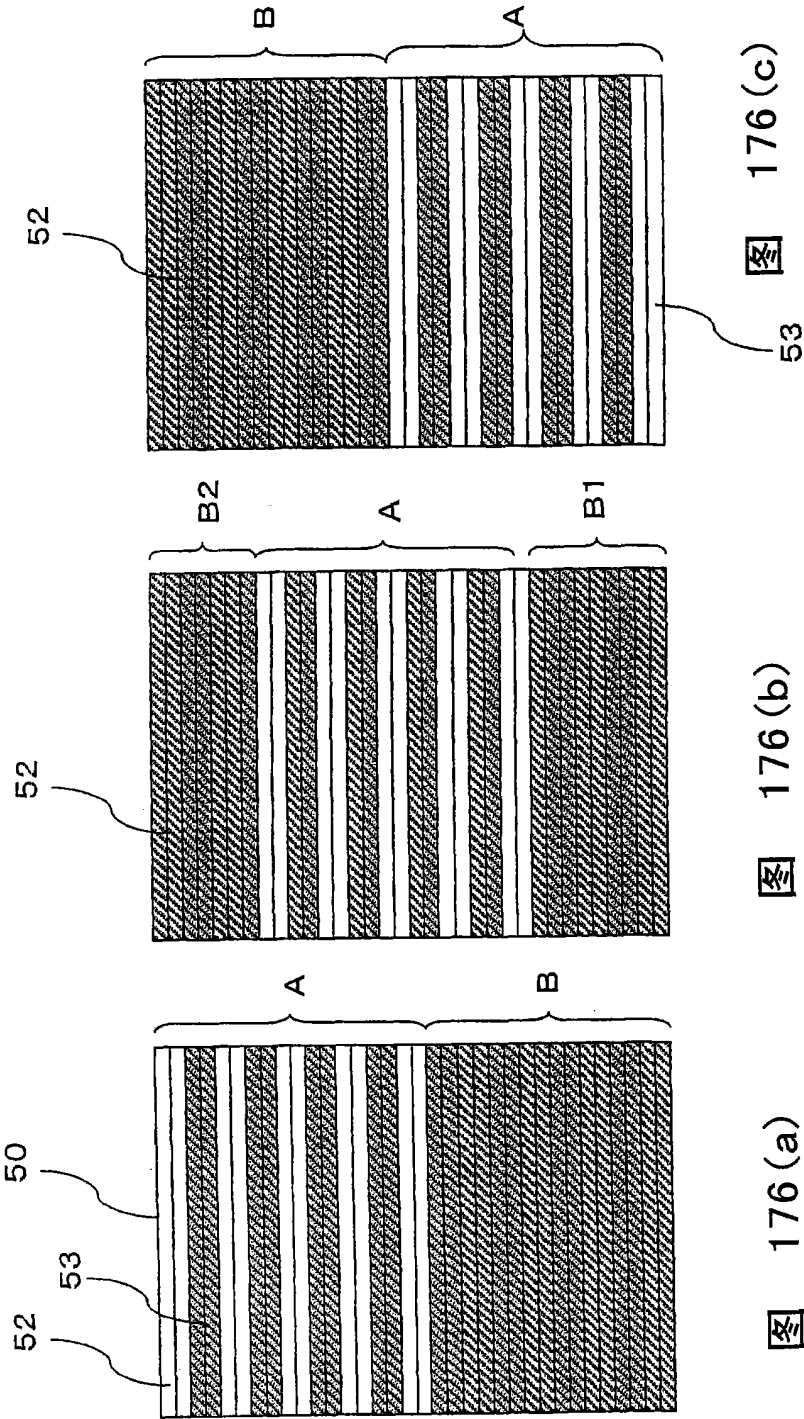


图 174(b)

图 174(a)





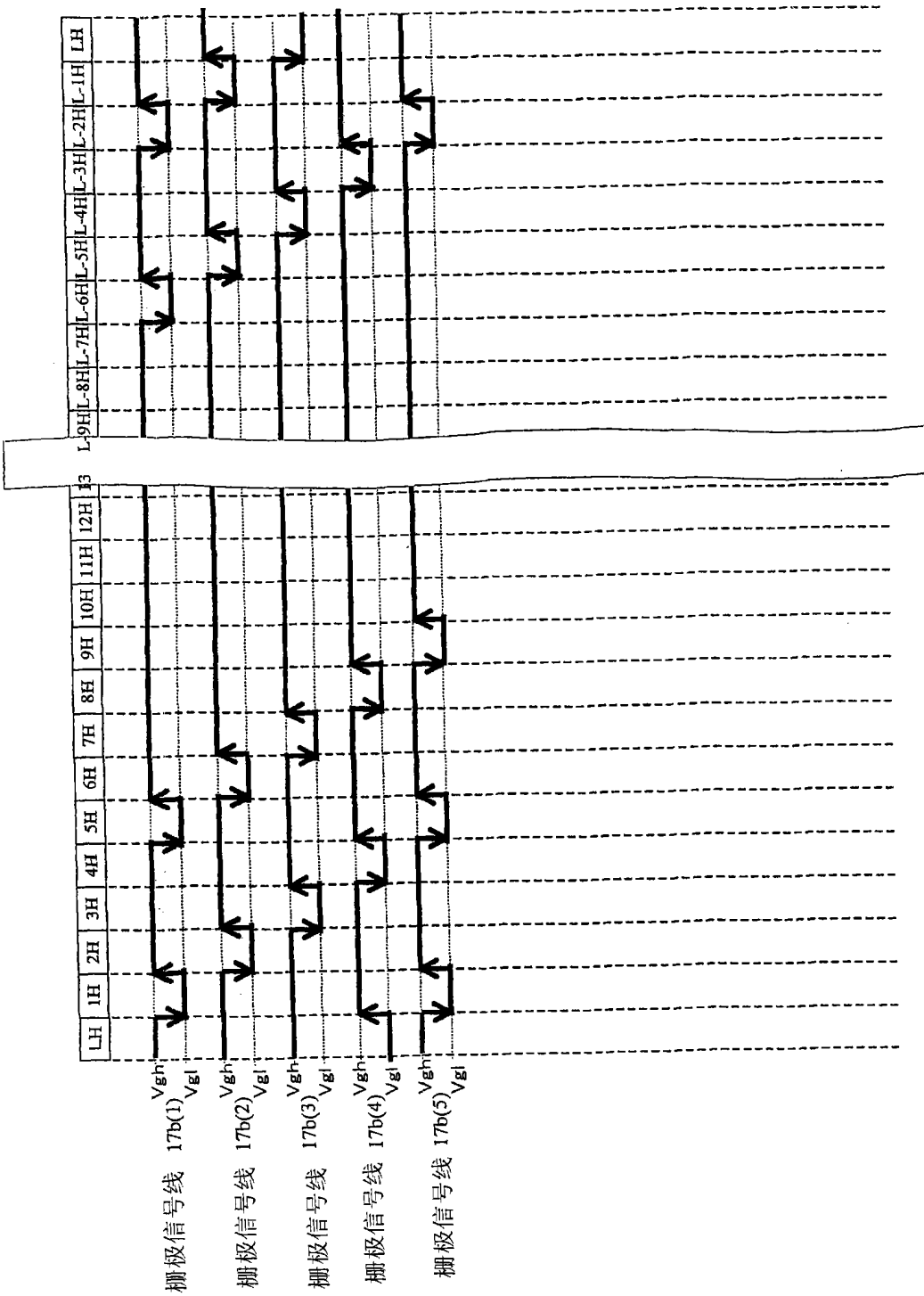


图 177

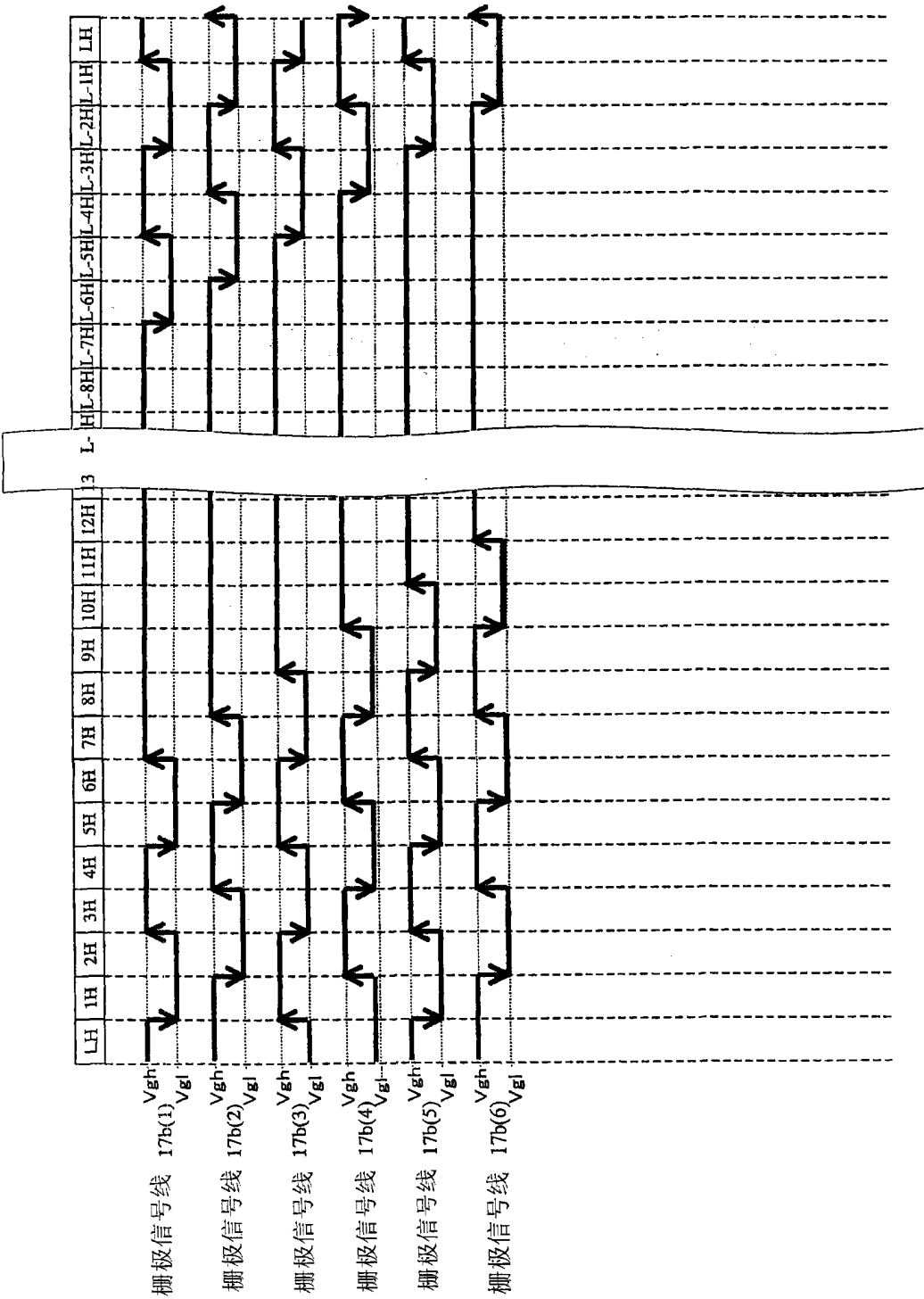


图 178

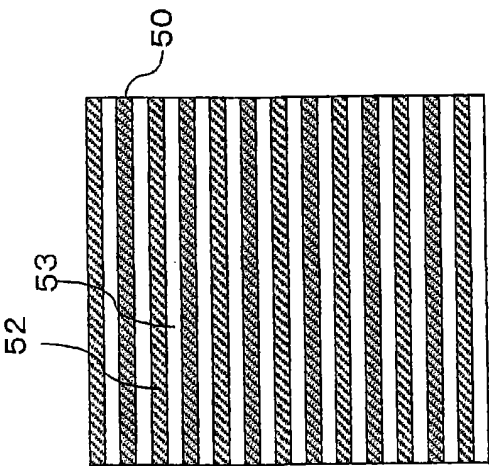


图 179(a)

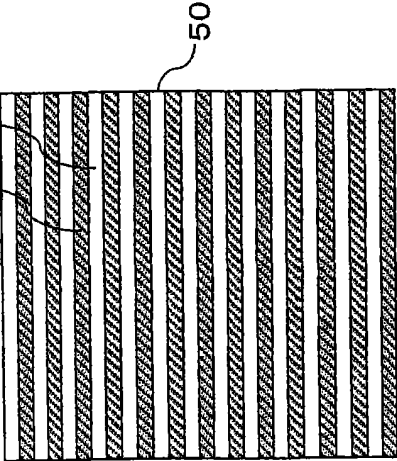


图 179(c)

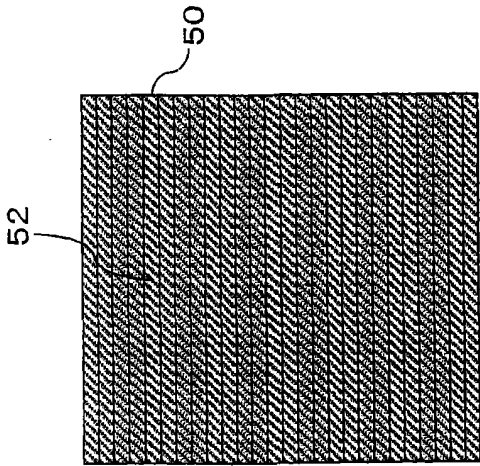


图 179(b)

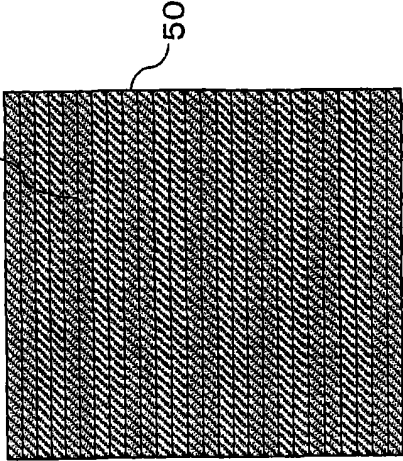


图 179(d)

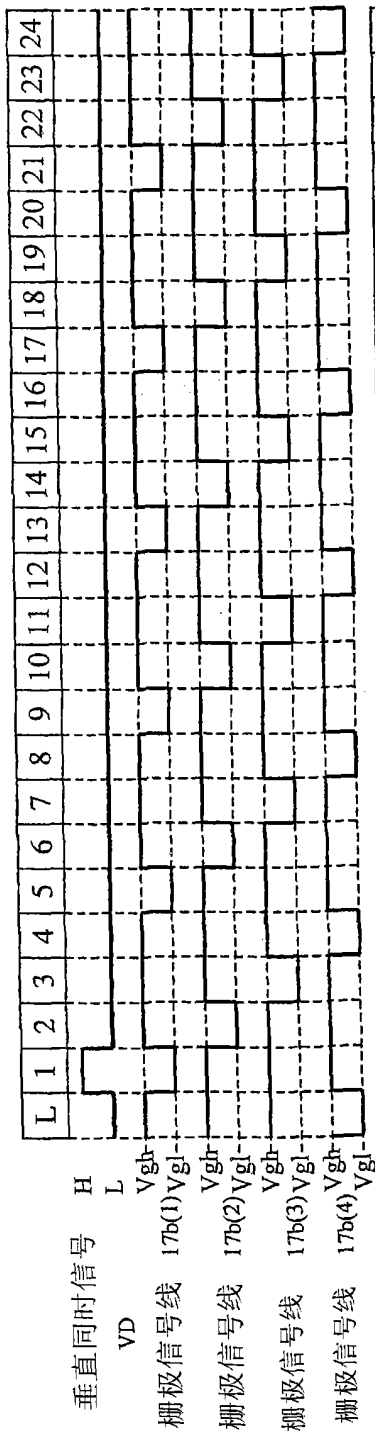


图 180(a)

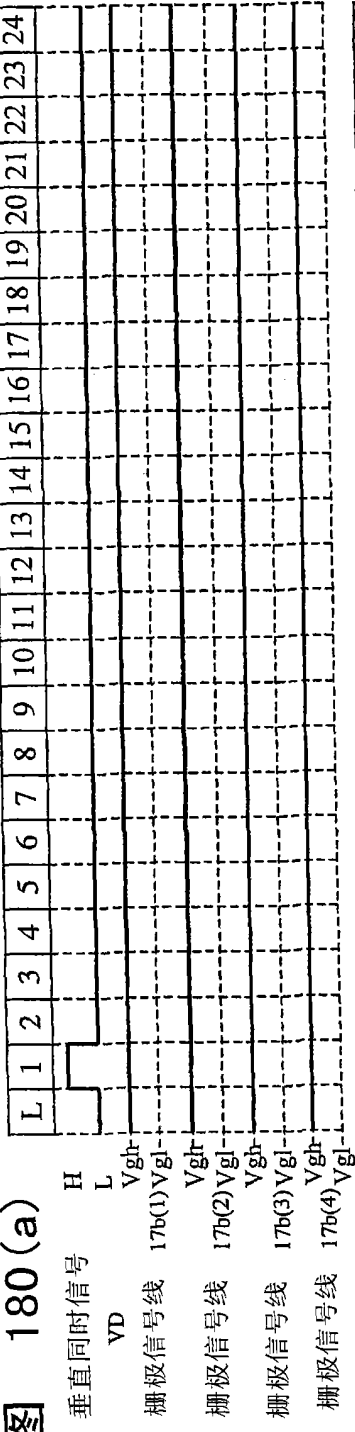


图 180(b)

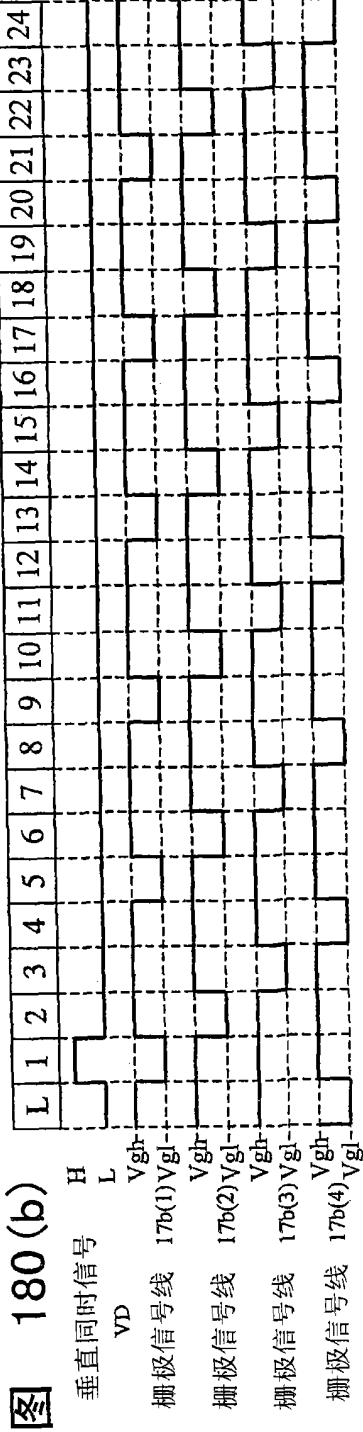


图 180(c)

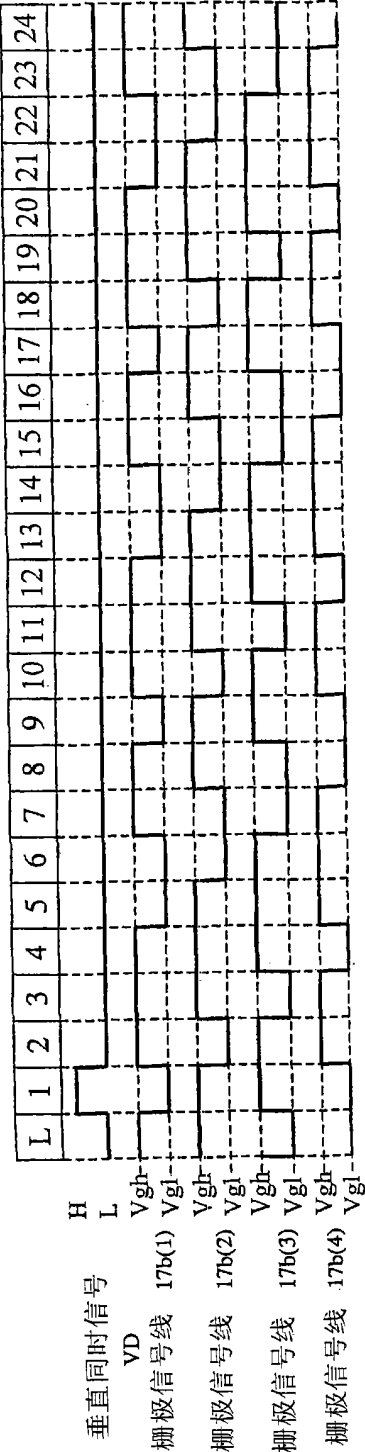


图 181

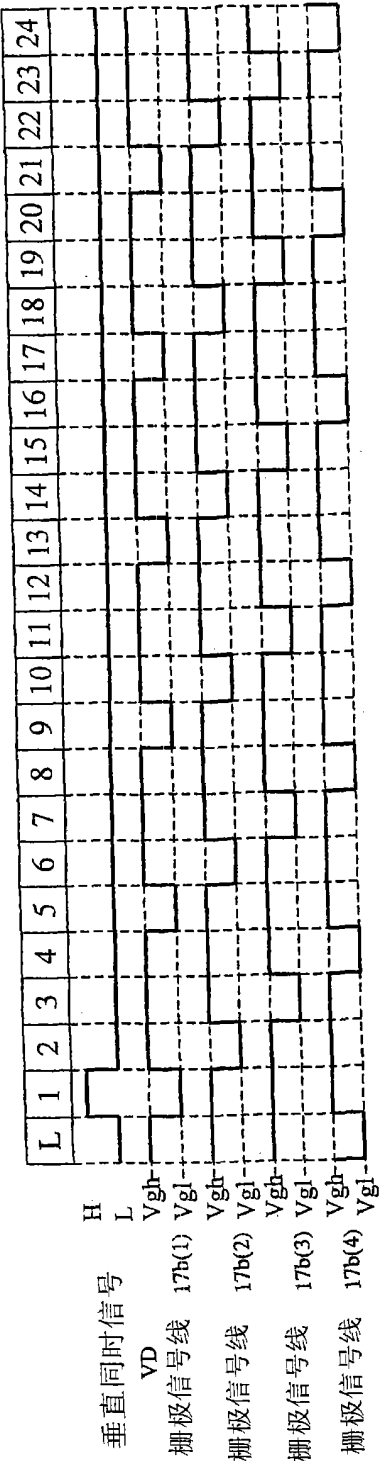


图 182(a)

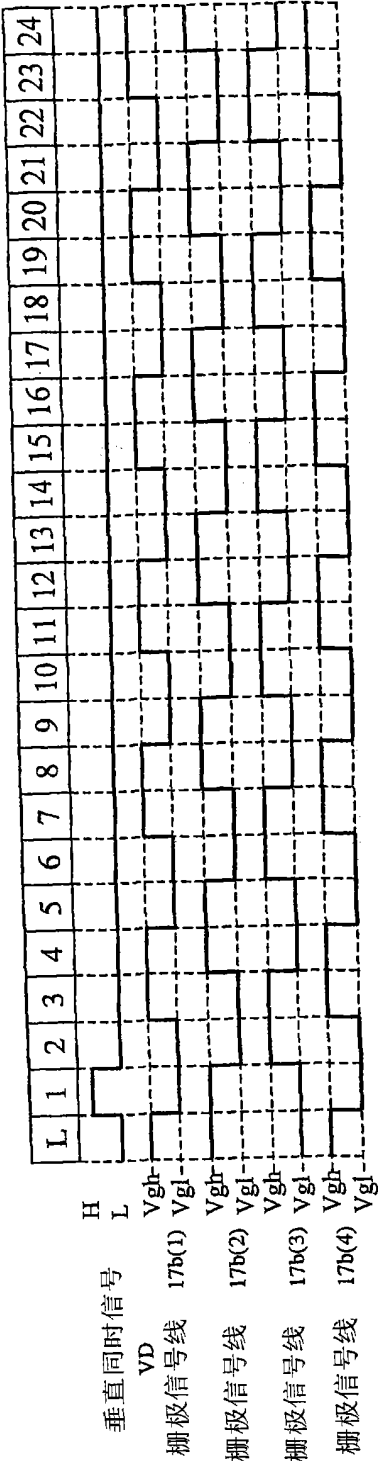


图 182(b)

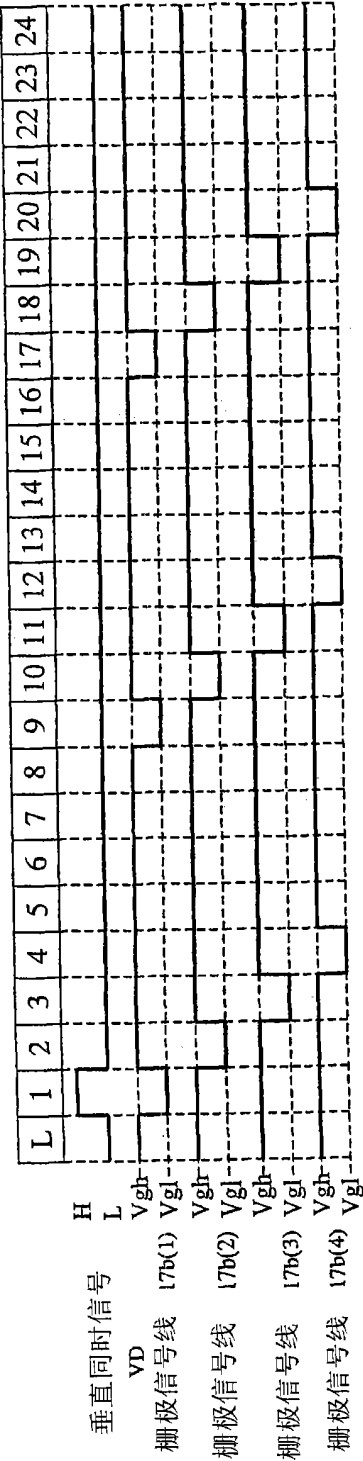


图 183

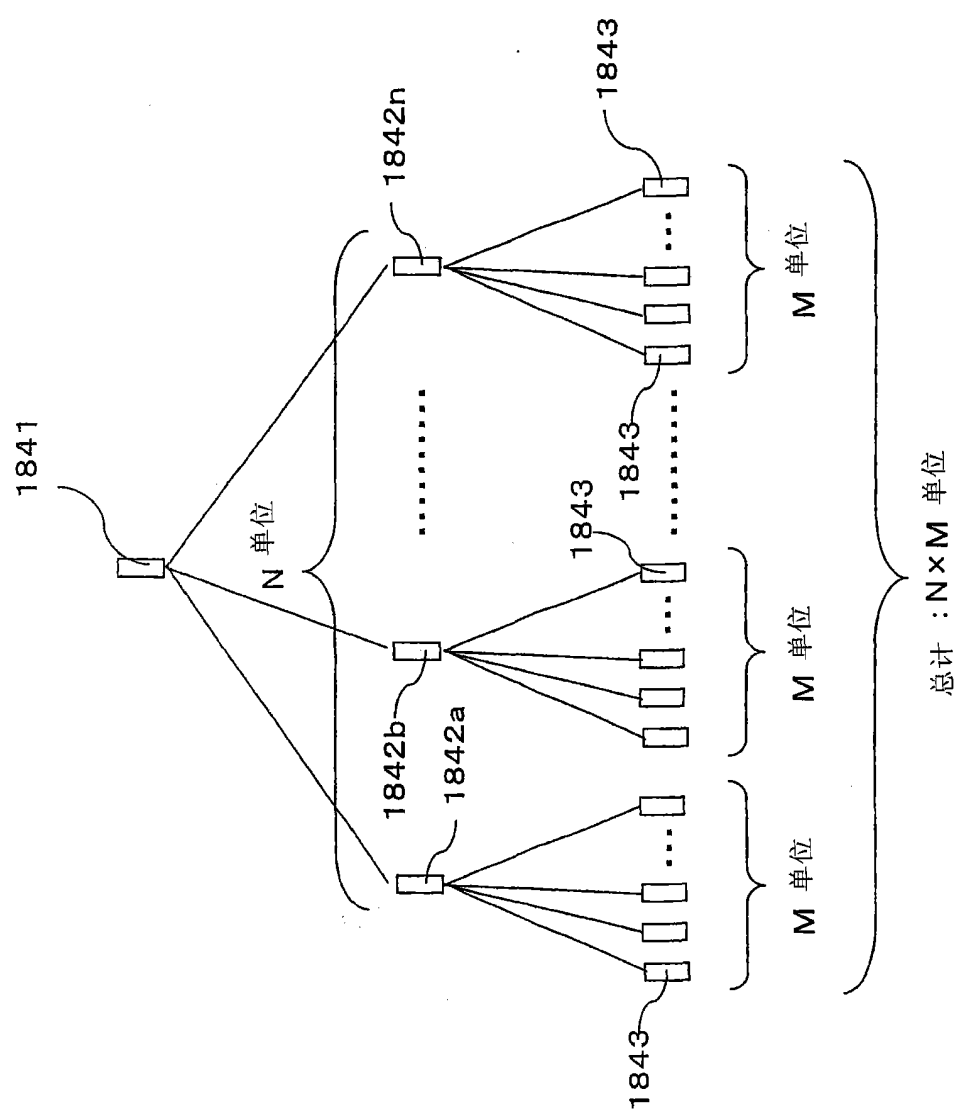


图 184

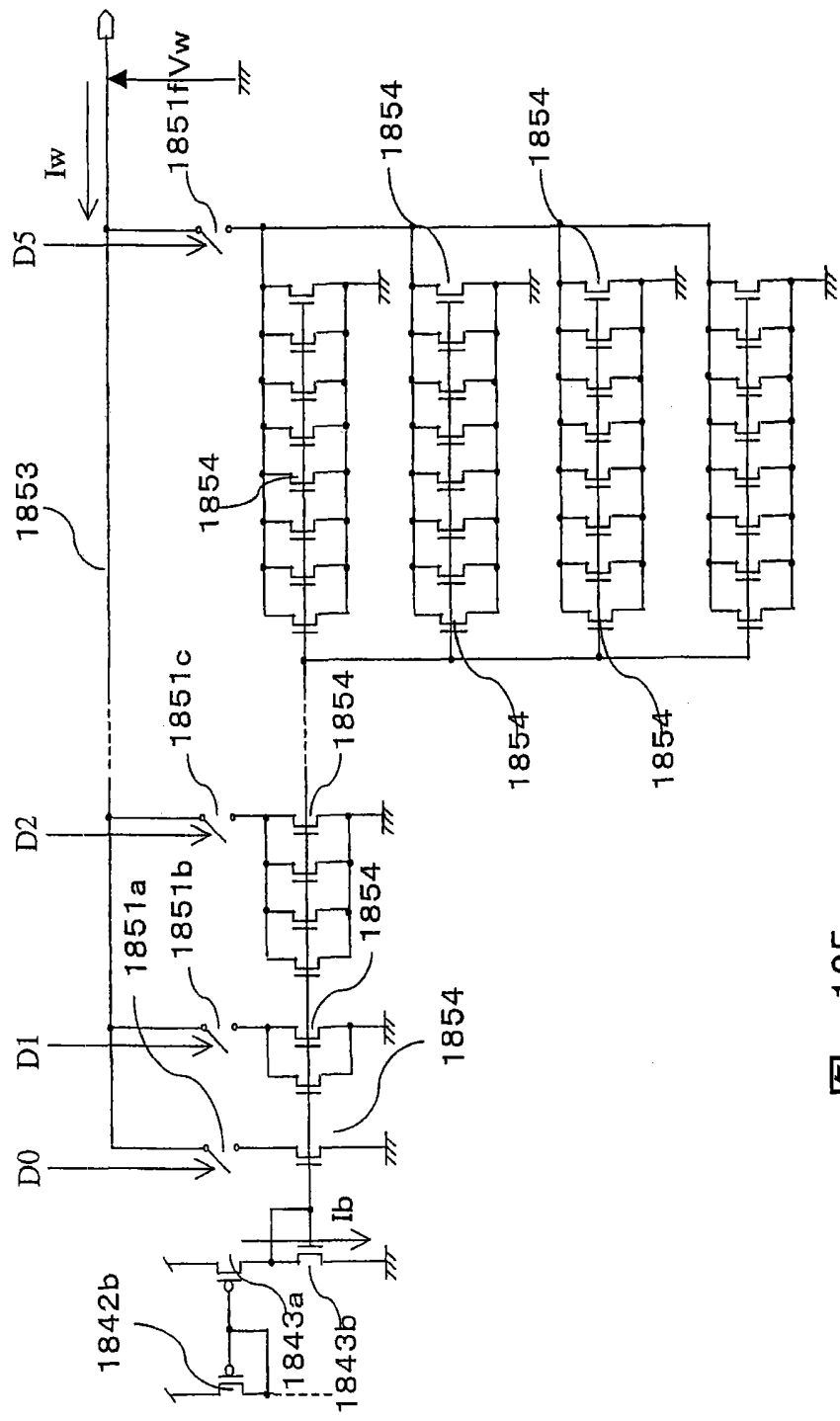


图 185

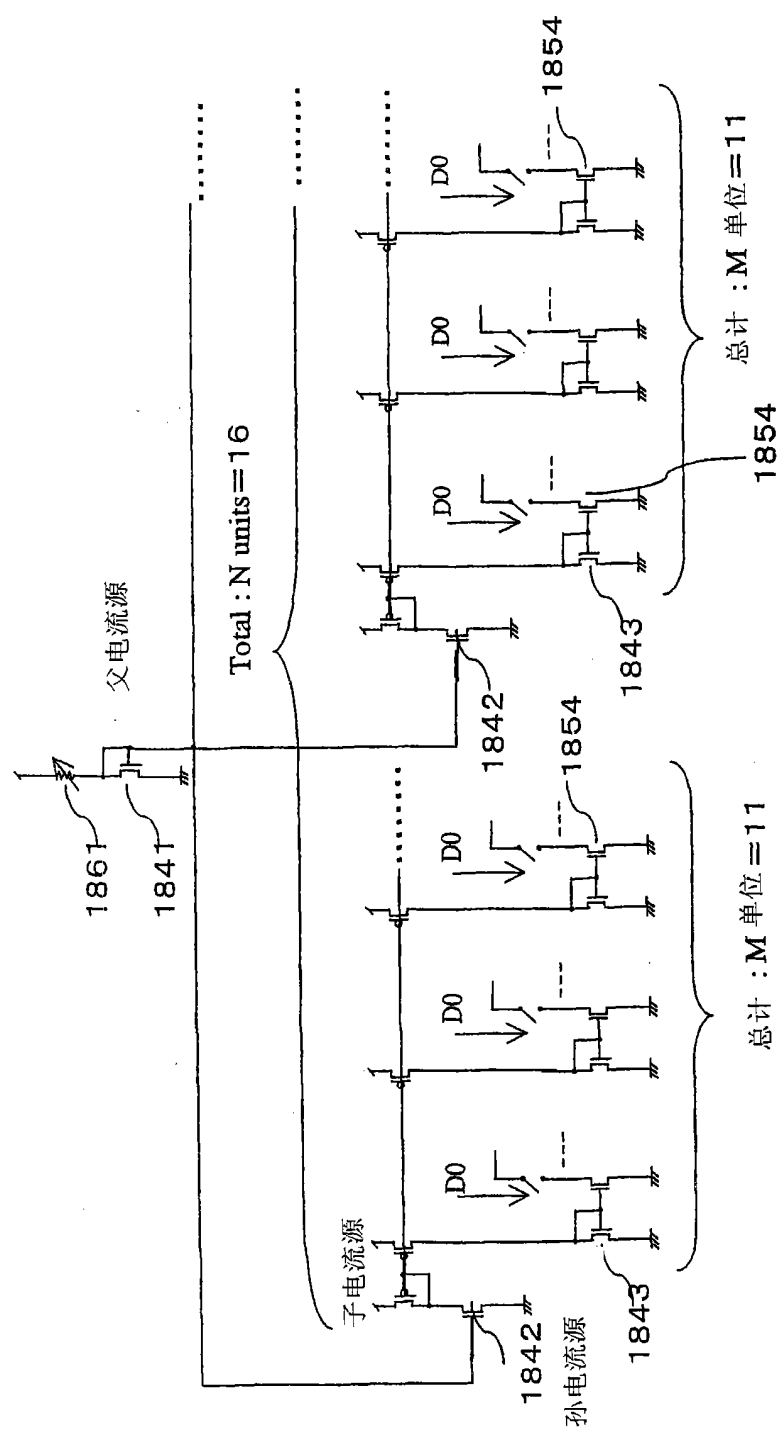


图 186

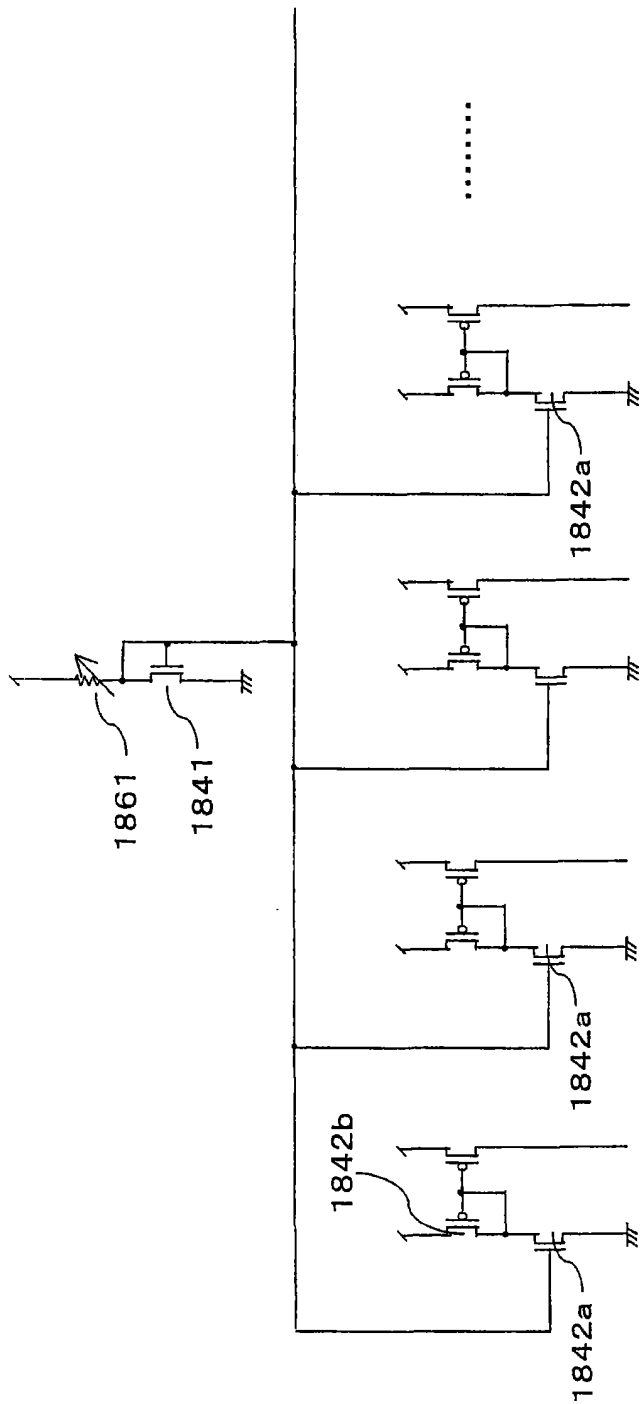


图 187

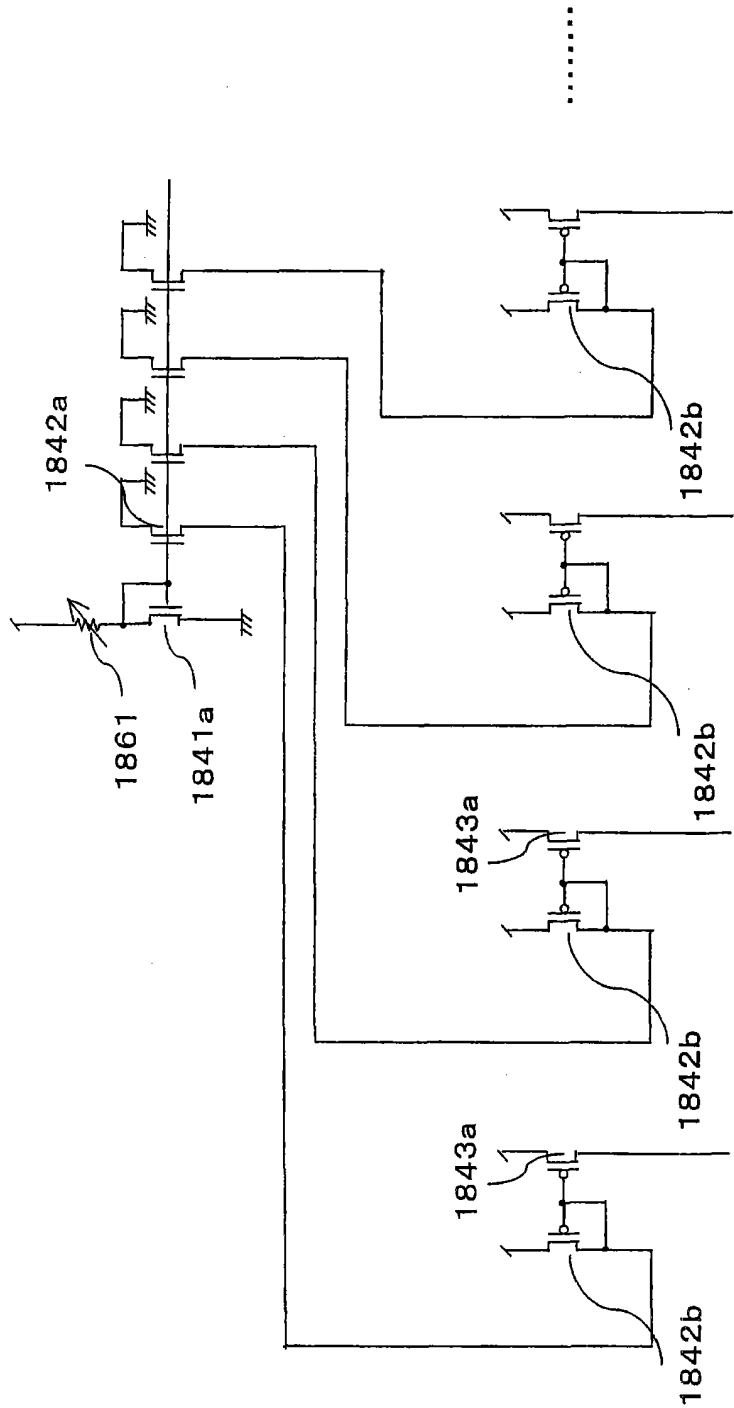


图 188

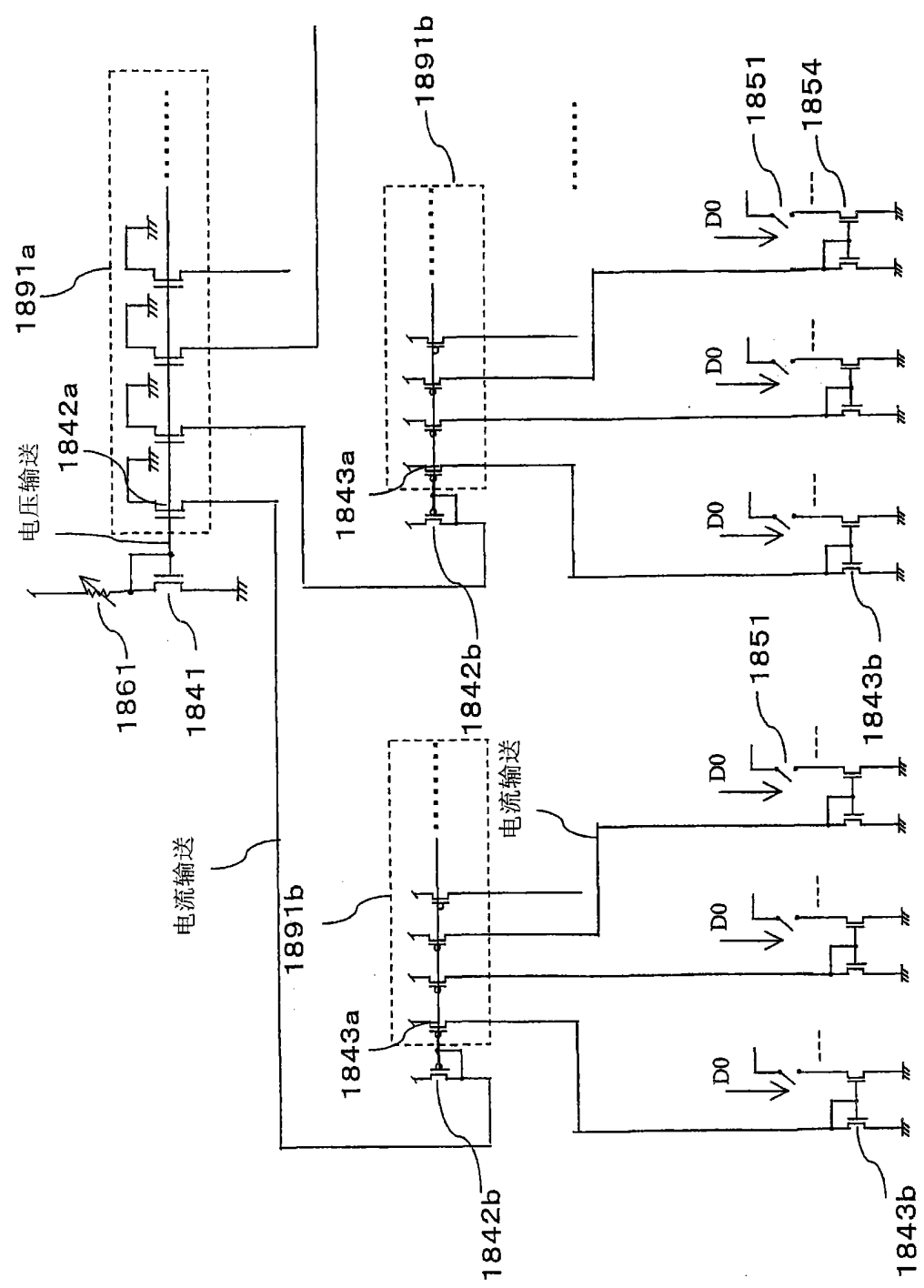


图 189

专利名称(译)	EL显示装置		
公开(公告)号	CN101055685A	公开(公告)日	2007-10-17
申请号	CN200710102434.2	申请日	2003-03-06
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司		
申请(专利权)人(译)	东芝松下显示技术有限公司		
当前申请(专利权)人(译)	东芝松下显示技术有限公司		
[标]发明人	高原博司 柘植仁志		
发明人	高原博司 柘植仁志		
IPC分类号	G09G3/00 G09G3/32 H01L27/32 G09G3/3225		
CPC分类号	Y02B20/325		
优先权	2002127637 2002-04-26 JP 2002127532 2002-04-26 JP 2002284393 2002-09-27 JP		
其他公开文献	CN101055685B		
外部链接	Espacenet SIPO		

摘要(译)

为了对源极信号线的寄生电容充分地充电和放电并且将预定的电流值编程到像素晶体管，必须从源极激励电路输出相对大的电流。然而，如果这样大的电流流过源极信号线，则这个电流值被编程到像素中，引起比所想要的电流大的电流流过EL元件15。例如，如果使用10倍大的电流进行编程，则10倍大的电流流过EL元件15，并因而EL元件15以10倍的亮度发光。为获得预定发射亮度，可以将电流流过EL元件的时间减少到一帧(1F)的1/10。这样，可以对源极信号线的寄生电容充分地充电和放电，并且可以获得预定的发射亮度。

