

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G09F 9/30

H05B 33/00

[12] 发明专利申请公开说明书

[21] 申请号 00134295.9

[43]公开日 2001年6月6日

[11]公开号 CN 1298168A

[22] 申请日 2000.11.29 [21] 申请号 00134295.9

[30] 优先权

[32]1999.11.29 [33]JP [31]338845/1999

[32]2000.10.2 [33]JP [31]302979/00

[71] 申请人 株式会社半导体能源研究所

地址 日本神奈川县

[72]发明人 犬饲和隆 小山润

[74] 专利代理机构 中国专利代理(香港)有限公司

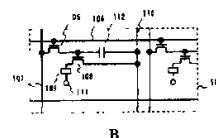
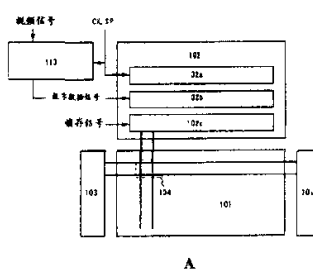
代理人 梁 永 陈景峻

权利要求书2页 说明书43页 附图页数35页

[54]发明名称 电致发光显示器件及电子装置

[57] 摘要

提供了一种具有清晰的多灰度级彩色显示能力的 EL 显示器件以及一种具有该 EL 显示器件的电子设备。灰度显示是按照一种时分驱动法来实现的,该方法控制形成于一个像素中的一个 EL 元件的发光时间和它不发光的时间。避免了电流控制 TFT 特性离散的影响。



ISSN 1008-4274

知识产权出版社出版

权 利 要 求 书

1. 一种 EL 显示器件, 具有一个位于一个衬底上的像素部分, 上述像素部分包括:

5 一个开关 TFT, 具有一个不与一个栅电极重叠的 LDD 区, 而且一个栅极绝缘膜插于其间; 和

一个电流控制 TFT, 具有与上述栅电极重叠的 LDD 区, 而上述栅极绝缘膜插于其间。

2. 一种 EL 显示器件, 具有位于一个衬底上的一个像素部分, 一个源极驱动电路和一个栅极驱动电路, 上述像素部分包括:

10 一个开关 TFT, 具有一个不与一个栅电极重叠的 LDD 区, 而且一个栅极绝缘膜插于其间; 和

一个电流控制 TFT, 具有与上述栅电极重叠的 LDD 区, 而上述栅极绝缘膜插于其间。

15 3. 一种 EL 显示器件, 具有一个位于一个衬底上的像素部分, 上述像素部分包括:

一个开关 TFT, 具有一个不与一个栅电极重叠的 LDD 区, 而且一个栅极绝缘膜插于其间; 和

一个电流控制 TFT, 具有与上述栅电极重叠的 LDD 区, 而上述栅极绝缘膜插于其间,

20 其中上述开关 TFT 包括一个 p-沟道 TFT 和一个 n-沟道 TFT 中的任一个,

其中上述电流控制 TFT 包括一个 p-沟道 TFT, 和

其中上述电流控制 TFT 的漏区与一个 EL 元件的阳极电连接。

25 4. 一种 EL 显示器件, 具有位于一个衬底上的一个像素部分, 一个源极驱动电路和一个栅极驱动电路, 上述像素部分包括:

一个开关 TFT, 具有一个不与一个栅电极重叠的 LDD 区, 而且一个栅极绝缘膜插于其间; 和

一个电流控制 TFT, 具有与上述栅电极重叠的 LDD 区, 而上述栅极绝缘膜插于其间,

30 其中上述开关 TFT 包括一个 p-沟道 TFT 和一个 n-沟道 TFT 中的任一个,

其中上述电流控制 TFT 包括一个 p-沟道 TFT, 和

其中上述电流控制 TFT 的漏区与一个 EL 元件的阳极电连接。

5. 一种 EL 显示器件，具有一个位于一个衬底上的像素部分，上述像素部分包括：

一个开关 TFT，具有一个不与一个栅电极重叠的 LDD 区，而且一个栅极绝缘膜插于其间；和

一个电流控制 TFT，具有与上述栅电极重叠的 LDD 区，而上述栅极绝缘膜插于其间，

其中上述开关 TFT 包括一个 p- 沟道 TFT 和一个 n- 沟道 TFT 中的任一个，

10 其中上述电流控制 TFT 包括一个 p- 沟道 TFT，和

其中上述电流控制 TFT 的漏区与一个 EL 元件的阴极电连接。

6. 一种 EL 显示器件，具有位于一个衬底上的一个像素部分，一个源极驱动电路和一个栅极驱动电路，上述像素部分包括：

15 一个开关 TFT，具有一个不与一个栅电极重叠的 LDD 区，而且一个栅极绝缘膜插于其间；和

一个电流控制 TFT，具有与上述栅电极重叠的 LDD 区，而上述栅极绝缘膜插于其间，

其中上述开关 TFT 包括一个 p- 沟道 TFT 和一个 n- 沟道 TFT 中的任一个，

20 其中上述电流控制 TFT 包括一个 p- 沟道 TFT，

其中上述电流控制 TFT 的漏区与一个 EL 元件的阴极电连接。

7. 权利要求 1-6 中任一项所述的 EL 显示器件，其特征在于上述 EL 显示器件包含在从由：摄像机、数码相机、墨镜式显示设备、导航系统、放音设备、笔记本式个人电脑、游戏装置、便携式信息终端和放像设备构成的组中选择出的一种电子装置中。

8. 权利要求 1-6 中任一项所述的 EL 显示器件，其特征在于上述 EL 显示器件是按照一种时分灰度法工作的。

说明书

电致发光显示器件及电子装置

5 本发明涉及到一种电致发光 (EL) 显示器件和一种电子装置, 该电致发光显示器件是由一个做在一个衬底上的半导体元件 (一种使用了一个半导体薄膜的元件) 构成的, 而该电子装置用该电致发光显示器件作显示 (显示部分)。

10 在衬底上形成薄膜晶体管 (TFT) 的技术近年来已有很大进展, 用于有源矩阵型显示器件也在不断发展。特别是, 使用了多晶硅膜的 TFT 具有比使用传统的非晶硅膜的 TFT 高的电场效应迁移率 (也称为迁移率), 因而能够高速工作。

15 图 3 所示是有源矩阵型电致发光显示器件的一般像素结构。图 3 中的参考数字 301 代表一个 TFT, 它起一个开关元件的作用 (此后称作开关 TFT), 参考数字 302 代表一个 TFT, 是一个用于控制供给 EL 元件 303 的电流的元件 (此后称作电流控制元件), 而 304 代表一个电容器 (储能电容器)。开关 TFT 301 与栅极线 305 和源极线 306 (数据线) 相连。电流控制 TFT 302 的漏极与 EL 元件 303 相连, 而电流控制 TFT 302 的源极与电流源线 307 相连。

20 在栅极线 305 被选时, 开关 TFT 301 的栅极开启, 源极线 306 的数据信号被储存在电容器 304 中, 电流控制 TFT 302 的栅极则开启。在开关 TFT 301 的栅极关闭后, 电流控制 TFT 302 的栅极依照电容 304 中储存的电荷而仍保持开启, 在此期间 EL 元件 303 发光。EL 元件 303 的发光量随电流的大小而改变。

25 换言之, 在电流控制 TFT 302 中流动的电流大小受控于自模拟驱动灰度显示中的源极线 306 输入的数据信号, 因而改变了 EL 元件的发光量。

图 4A 是电流控制 TFT 302 的晶体管特性的示意图, 参考数字 401 代表 $I_d - V_g$ 特性 (也称作 $I_d - V_g$ 曲线)。 I_d 是漏电流, V_g 是栅压。由此图可以得到在任一栅压下流过的电流大小。

30 虚线 402 所示的 $I_d - V_g$ 特性区域通常用来驱动 EL 元件。图 4B 是区域 402 所含区域的放大图。

图 4B 中的阴影区表示亚阈值区。实际上, 这表示一个栅压邻近或

低于阈值电压 (V_{th}) 的区域, 在此区域中, 漏电流的改变与栅压改变成指数关系。使用这一区域可根据栅压来实现电流控制。

在图 3 中的开关 TFT 301 导通时, 输入到像素内的数据信号首先储存在电容器 304 中, 然后该信号转变为电流控制 TFT 302 的栅压。这时按照图 4A 所示的 I_d-V_g 特性, 漏电流由它与栅压的一一对应关系确定。即, 按照数据信号, 一个预定的电流流过 EL 元件, 而 EL 元件 303 发光, 发光量对应于流过电流的大小。

这样 EL 元件的发光量受控于输入信号, 显示灰度则由控制发光量来实现。这个方法称为模拟灰度法。显示灰度由改变信号幅度来实现。

然而, 上述的模拟灰度法有个缺点, 即易受 TFT 特性离散的影响。例如, 设想一个开关 TFT 的 I_d-V_g 特性与显示相同灰度的相邻像素的开关 TFT 不同 (全部为正或负偏移的情形)。

在这种情况下, 每个开关 TFT 的漏电流离散程度是不一样的, 因此施加于每个像素的电流控制 TFT 上的栅压也是不同的。换言之, 流过每个 EL 元件的电流是不同的, 因此发光量也不同, 从而不能实现相同的灰度显示。

而且, 即使假定对每个像素的电流控制 TFT 施加了相同的栅压, 如果电流控制 TFT 的 I_d-V_g 特性有变化, 也不能输出相同的漏电流。此外, 即使施加同样的栅压, 从图 4A 可以清楚地看出, 当工作在漏电流随栅压改变指数变化的区域时, 即使 I_d-V_g 特性小有偏离, 输出的电流也会有很大的不同。相邻像素的发光量因此将大不相同。

实际上, 开关 TFT 和电流控制 TFT 二者的离散之间存在倍增效应, 这就使得实现这些条件更为困难。因此模拟灰度法对于 TFT 特性的变化是极度敏感的, 这就成为传统有源矩阵 EL 显示器件多色化的一个障碍。

考虑到上述问题, 本发明的一个目的是提供一种具有鲜明的多灰度彩色显示的有源矩阵型 EL 显示器件。此外, 本发明的一个目的是提供一种装配有这种有源矩阵 EL 显示器件作为其显示部分的高性能电子装置。

本发明的申请者考虑到, 为了制作一种不易受 TFT 特性离散影响的像素结构, 一种数字驱动灰度法要优于传统的模拟驱动灰度法, 因为前者的电流控制 TFT 只用作简单的电流供给开关元件, 而后者则根据电流

控制来控制 EL 元件的发光量。

应该考虑，在有源矩阵型 EL 显示器件中，用一个数字驱动器实现一种灰度显示的时间分割法（此后称为时分灰度）。

此外，在向源极驱动电路输入视频信号时，将视频线分割并一次输入多个数据，可做到高速显示板显示。注意，这里所说的视频信号就是本说明中所说的输入到源极驱动电路的数据信号。

图 5A 到 5F 显示了当实行时分灰度显示时，写入周期和显示周期的全部驱动器时序。这里说明按照一个 6 位数字驱动法实行 64 级灰度显示的情形。注意，写入周期是将一个信号写入构成一帧的所有像素中所需的时间，而显示周期则是像素完成写入信号的显示所用时间。

在写入期间，EL 驱动电源被切断（所有像素都关闭），像素中的 EL 元件处于不加电压的状态。而在显示期间，输入 EL 驱动电源，像素中的 EL 元件处于施加电压的状态。这时，当输入用于启动像素的数据信号时，像素启动。

一幅图像完全显示在一个图像区中的周期称为一帧周期。正常的 EL 显示的振荡频率为 60 赫，一秒钟有 60 帧，如图 5A 所示。例如，在第四帧中实现 6 位数字灰度显示（64 级灰度）时，如果一帧分成 16 份，写入周期与显示周期之比定为 6:10，则在一个写入周期内可完成 6 次写入（ ≈ 6.24 毫秒），如图 5B 所示。注意，6 次写入 1-6 是按 1 至 6 的顺序完成的。而与写入周期（由写入 1 至写入 6）对应的显示周期也分别设置为显示 1 至 6。

而且，显示周期的设置使得显示 1:显示 2:显示 3:显示 4:显示 5:显示 6 = 1:1/2:1/4:1/8:1/16:1/32。

图 5C 显示了这样一个状态：其中在一帧期间完成 6 次写入（写入 1 至写入 6）时，每个显示周期与写入都具有上述的比值。图 5C 下部所示的值给出了写入周期与显示周期二者长度间的关系。

具体地讲，当写入周期为 63 时，写入 1 的显示周期（显示 1）的值为 320。另外，而对于每个值为 63 的写入周期，显示 2 的显示周期为 160，显示 3 的显示周期为 80，显示 4 的显示周期为 40，显示 5 的显示周期为 20，而显示 6 的显示周期为 10。

一个写入周期（写入）和一个显示周期（显示）一起称作一场。即，在图 5C 中有 6 场，都具有固定的写入周期和不同的显示周期。为了完

成这里的一帧，开始时显示的第一场称作场 1 (F1)，下面接着显示的各场依次称作场 2 至场 6 (F2 至 F6)。

注意，场 1 至 6 的出现顺序可以是任意的。把显示周期组合起来，可在 64 级灰度实现所希望的灰度显示。

5 此外，时序实际上是具有不同显示周期的 6 个分散的场的一个组合，如图 5D 所示。

如果在图 5D 中显示 1 的周期内启动预定的像素，则进入写入 5，在数据信号输入至所有像素后，进入显示 5。下一步，在写入 4 中数据信号输入至所有像素后，进入显示 4。预定的像素也可由写入 2、写入 3
10 和写入 6 的各个场类似地启动。

图 5E 显示了数据写入的周期 (写入 5)，在图 5D 所示 6 个场的场 5 中，由栅极电路输入的数据信号与该数据一道选取某一栅极线。图 5E 也显示了显示周期 (显示 5)，此间信号由源极线输入至选取的栅极线，而且各像素实现显示。

15 图 5A 至 5E 是基于一个 VGA (640×480) 显示板显示的，因此有 480 个栅极线，而且用于选取所有栅极线、包含一定数目的空元的周期，就是图 5E 中的写入周期。

在写入周期中自源极线输入的信号称作点数据。在一次栅极选取周期内由源极驱动电路输入的点数据在图 5F 所示的周期内被采样。这表示在正在写入的写入周期内选取的栅极数据，同时也表示正在写入自源极线输入的信号。注意，用于一次采样数据的周期为 40 纳秒。

也要注意，同时以每 40 纳秒 16 位输入自源极电路输入的点数据，如图 5F 所示。

此外，在一次栅极选取周期内选取的点数据被储存在图 6 所示源极驱动电路的锁存器 1 (6001) 中，直到完成全部的数据采样。在全部采样完成后，从锁存线 6003 输入锁存数据，而且全部数据立即移至锁存器 2 (6002) 中。注意，移位寄存器 6004 按照来自时钟线 6005 的时钟脉冲选取由视频线 6006 输入的视频信号。

除了采样周期外，在图 5F 中形成的行数据 (line data) 锁存周期是在数据由锁存器 1 (6001) 移至锁存器 2 (6002) 时，输入一个锁存信号的时间，也是移动数据的时间。

本发明的有源矩阵型 EL 显示器件的像素结构示于图 7。图 7 中的参

考数字 701 代表一个 TFT，它起一个开关元件的作用（此后称作开关 TFT 或像素开关 TFT），参考数字 702 代表一个 TFT（此后称作电流控制 TFT 或 EL 驱动 TFT），起一个控制供给 EL 元件 703 的电流的元件（电流控制元件）的作用，参考数字 704 代表一个电容器（也称为储能电容器或补充电容器）。开关 TFT 701 与栅极线 705 和源极线（数据线）706 相连。而且，电流控制 TFT 702 的漏极与 EL 元件 703 相连，电流控制 TFT 702 的源极与电流源线（也称作 EL 驱动电源线）707 相连。

当栅极线 705 被选时，开关 TFT 701 的栅极断开，来自源极线 706 的数据信号储存在电容器 704 中，电流控制 TFT 702 的栅极开启。然后，在开关 TFT 701 的栅极关闭后，电流控制 TFT 702 的栅极依照储存在电容器 704 中的电荷仍保持开启，在此期间 EL 元件 703 发光。EL 元件的发光量随流过的电流量而变化。

换言之，在数字驱动灰度显示中，电流控制 TFT 702 的栅极依照由源极线 706 输入的数据信号而断开或闭合，而且如果 EL 驱动电源是接通的，就有电流流过，EL 元件发光。

像素的电流控制 TFT 的功能是在显示周期内控制对应的像素开启（显示）或关闭（不显示）。显示周期和写入周期之间的切换是由右侧显示板外的电源通过 FPC 端来实现的。

而且，外接到显示板（图 7 中的参考数字 709）的电源实现了在写入周期与显示周期之间切换的开关功能。在写入周期内，电源是关闭状态（没有施加电压的状态），数据信号则输入到每个像素。

在数据输入到所有像素，且写入周期结束后，电源（图 7 中的参考数字 709）接通，立即实现全部的显示。这段时间就成为显示周期。EL 元件发光和像素启动的周期就是由 6 场内从显示 1 至显示 6 的周期中的任何一个。

在 6 场都已出现后，就完成了一帧。像素的灰度由此时显示周期的累计来控制。例如，当选取显示 1 和显示 2 时，可表现出的亮度为全部 100%亮度的 76%，而当选取显示 3 和显示 5 时，则可表现出 16% 的亮度。

注意，虽然上面说明了 64 级灰度的情形，但也可以实现其他灰度显示。

假定实现了 N 位（其中 N 是一个大于或等于 2 的整数）灰度显示（ 2^N

级灰度), 则第一帧被分成对应于 N 位灰度的 N 场 (F1, F2, F3, ..., F (n-1), F (n)). 一帧分割的数目随灰度的增加而增加, 而驱动电路则必须是高频驱动。

此外, N 场中的每一场都被分成写入周期 (Ta) 和显示周期 (Ts)。

5 N 场的显示周期 (注意, 对应于 F1, F2, F3, ..., F (n-1), F (n) 的显示周期分别表示为 Ts1, Ts2, Ts3, ..., Ts (n-1), Ts (n)) 被处理为 Ts1: Ts2: Ts3: ... : Ts(n-1): Ts(n)= $2^0: 2^{-1}: 2^{-2}: \dots : 2^{-(n-2)}: 2^{-(n-1)}$ 。

10 在这种情况下, 在任一场中依次选取像素 (严格地讲, 选取每个像素的开关 TFT), 将预定的栅压 (对应于数据信号) 施加于电流控制 TFT 的栅极。在写入周期结束后接通电源时, 向 EL 元件输入一个数据信号, 该数据信号可使电流控制 TFT 处于连续状态, 以便在分配给那些场的显示周期内启动像素。

15 在所有 N 场中重复这个操作, 在一帧中由累计的显示周期控制每个像素的灰度。因此, 来看任意一个像素, 则一个像素的灰度是根据每一场中该像素点亮的时间长短 (经过多少个显示周期) 来控制的。

20 因此本发明最重要的一个方面是在有源矩阵型 EL 显示器件中使用了数字驱动时间分割灰度法。使用这种时分灰度驱动, 就能够实现灰度显示, 而且不受 TFT 特性的影响, 而在模拟驱动灰度显示中这是一个问题。

附图为:

图 1A 和 1B 是一个 EL 显示器件的结构示意图;

图 2 是一个 EL 显示器件的剖面结构示意图;

图 3 是一个传统的 EL 显示器件的像素部分的结构示意图;

25 图 4A 和 4B 是模拟灰度法所用的 TFT 特性图;

图 5A 至 5F 是时分灰度法的一个工作模式的示意图;

图 6 是一个 EL 显示器件源极驱动电路图;

图 7 是一个 EL 显示器件的像素部分的像素结构示意图;

图 8 是时分灰度法的一个工作模式的示意图;

30 图 9 是一个完整的 EL 显示板的顶视图;

图 10 是一个 FPC 输入部分的保护电路;

图 11 是一个 EL 显示器件的栅极驱动电路图;

图 12 是一个 EL 显示器件的源极驱动电路图;

图 13 是一个来自 EL 显示器件的源极驱动电路侧的输入信号的时序图;

图 14 是一个来自 EL 显示器件的源极驱动电路侧的输入信号的时序图;

图 15 是一个来自 EL 显示器件的栅极驱动电路侧的输入信号的时序图;

图 16 是一个来自 EL 显示器件的栅极驱动电路侧的输入信号的时序图;

图 17A 至 17E 是一个 EL 显示器件的制作过程示意图;

图 18A 至 18D 是一个 EL 显示器件的制作过程示意图;

图 19A 至 19D 是一个 EL 显示器件的制作过程示意图;

图 20A 至 20C 是一个 EL 显示器件的制作过程示意图;

图 21 是一个 EL 组件的外观图;

图 22A 和 22B 是一个 EL 组件的外观图;

图 23A 至 23C 是一个接触结构的制作过程示意图;

图 24A 和 24B 是一个 EL 显示器件的像素部分的顶部结构示意图;

图 25 是一个 EL 显示器件的剖面结构示意图;

图 26 是一个 EL 显示器件的源极驱动电路的部分示意图;

图 27A 和 27B 一个使用了本发明的 EL 显示器件的一幅图像的照片;

图 28A 和 28B 是一个 EL 元件的元件结构示意图;

图 29 是一个 EL 元件的特性图;

图 30A 至 30F 是电子设备的具体例子的示意图;

图 31A 至 31C 是电子设备的具体例子的示意图;

图 32 是一个 EL 元件的特性图;

图 33 是一个 EL 元件的特性图;

图 34 是一个 EL 元件的特性图; 和

图 35 是一个 EL 元件的特性图。

实施例模式

图 1A 是本发明的一个有源矩阵型 EL 显示器件的示意框图。图 1A 和 1B 的有源矩阵型 EL 显示器件是由像素部分 101, 和布置在由衬底上

形成的 TFT 组成的像素部分周围的源极驱动电路 102 和栅极驱动电路 103 构成的。而且，参考数字 113 代表时分灰度数据信号发生电路（SPC，串-并转换电路）。

源极驱动电路 102 有一移位寄存器 102a，和锁存器（1）102b，锁存器（2）102c。此外还有一缓冲器（图中未示出）。

注意，在本实施例的有源矩阵型 EL 显示器件中，只形成了一个源极驱动电路，但也可形成两个源极驱动电路，以便从上、下将像素部分夹在中间。

而且，栅极驱动电路 103 含有一些电路，如一个移位寄存器和一个缓冲器（图中均未示出）。

像素部分 101 有 640×480 （横向 $\times$ 纵向）个像素。每个像素中都安排有一个开关 TFT 和一个电流控制 TFT。开关 TFT 105 与栅极线 106 和源极线（数据线）107 相连。而电流控制 TFT 108 的漏极与 EL 元件 109 相连，电流控制 TFT 108 的源极与电流源线 110 相连。

当栅极线 106 被选时，开关 TFT 105 的栅极开启，源极线 107 的数据信号被储存在电容器 112 中，而电流控制 TFT 108 的栅极开启。换言之，因从源极线 107 输入的数据信号，在电流控制 TFT 中有电流流过，EL 元件发光。

下面将说明此实施例模式的有源矩阵型 EL 显示器件的工作和信号流。

首先说明源极驱动电路 102 的工作。源极驱动电路 102 基本上包含移位寄存器 102a，锁存器（1）102b 和锁存器（2）102c。一个时钟信号（CK）和一个起始脉冲（SP）输入至移位寄存器 102a。移位寄存器 102a 基于该时钟信号（CK）和该起始脉冲（SP）依次产生时序信号，在通过缓冲器（图中未示出）后，这些时序信号被依次提供给后续电路。

来自移位寄存器 102a 的时序信号由一些电路，如缓冲器，缓冲和放大。因为源极线连有许多电路和元件，因此源极线中负载电容（寄生电容）比较大，而时序信号提供给源极线的。由于大的负载电容，为防止产生的时序信号的升降变缓，因而形成了缓冲电路。

此后已经缓冲器缓冲和放大的时序信号（数字数据信号）被提供给锁存器（1）102b。锁存器（1）102b 中有一个用于处理 6 位数字信号的

锁存器。当输入上述时序信号时，锁存器（1）102b 接收由时分灰度数据信号发生电路 113 提供的 6 位数字数据信号，并储存之。

完成将数字数据信号写入锁存器（1）102b 的所有各级的总时间称作写入周期。换言之，从写入位于锁存器（1）102b 最左端的一级的寄存器中的数字数据信号之时起到写入位于最右端的一级的寄存器中的数字数据信号之时其间的的时间就是写入周期。而且，上述写入周期也称作行周期（line period）。

写入周期结束后，依照移位寄存器 102a 的工作时序将寄存信号提供给锁存器（2）102c。此时，写入和储存在锁存器（1）102b 中的数字数据信号立即全部输出至锁存器（2）102c，并储存在锁存器（2）102c 中。

然后，在数字数据信号已送至锁存器（2）102c 后，依照来自移位寄存器 102a 的时序信号，再次依次进行由时分灰度数据信号发生电路 113 提供的另一个数字数据信号的写入。

而且，一个锁存信号输入到锁存器（2）102c。

在栅极驱动电路 103 中，由一个移位寄存器（图中未示出）提供一个时序信号，和并将之提供给对应的栅极线（扫描线）。

参考数字 113 表示的是时分灰度数据信号发生电路（SPC，串 - 并转换电路）。时分灰度数据信号发生电路 113 是一个用于将外部输入的一个数字信号的频率降至 $1/m$ 的电路。通过分割外部输入的数字信号，可使驱动电路工作所需的信号频率也降至 $1/m$ 。

输入像素部分的数据信号是一个数字信号，而且不同于液晶显示器件，本发明不是电压灰度显示，因此输入像素部分的是具有“0”或“1”信息的数字数据信号。

在像素部分 101 中，多个像素 104 排列成矩阵状。图 1B 是像素 104 的放大图。在图 1B 中参考数字 105 代表开关 TFT，开关 TFT 105 与用于输入栅极信号的栅极线 106 和用于输入视频信号的源极线 107 相连。

而且，参考数字 108 为电流控制 TFT，其栅极连接到开关 TFT 105 的漏极。电流控制 TFT 108 的漏极与 EL 元件 109 相连，其源极连接到电流源线 110。EL 元件 109 由一个与电流控制 TFT 108 相连的阳极（像素电极）和一个与阳极对立形成的阴极（反向电极，opposing

electrode) 构成, 中间夹有一个 EL 层, 且阴极与预定的电源 111 相连。

注意, 开关 TFT 105 可以是一个 n- 沟道 TFT, 也可以是一个 p- 沟道 TFT。

5 电流控制 TFT 具有这样的结构: 当电流控制 TFT 108 为一个 n- 沟道 TFT 时, 电流控制 TFT 108 的漏极与 EL 元件 109 的阴极相连, 而当使用一个 p- 沟道 TFT 作电流控制 TFT 108 时, 电流控制 TFT 108 的漏极与 EL 元件 109 的阳极相连。

而且, 电容器 112 的形成是为了在开关 TFT 105 处于非选取状态时
10 (断开状态), 保存电流控制 TFT 108 的栅压。电容器 112 与开关 TFT 105 的漏极和电流源线 110 相连。

上述输入到像素部分的数字数据信号是由时分灰度数据信号发生电路 113 形成的。该电路是这样一个电路: 在其中由数字信号 (该信号包
15 含有图像信息) 构成的视频信号转变成一个数字数据信号, 以实现时分灰度, 而且在其中也产生实现时分灰度显示等所需的时序脉冲。

典型地, 用于将一帧分成对应于 N 位 (其中 N 为一个大于或等于 2 的整数) 灰度的多个场的设施, 用于在多个场中选择写入周期和显示周
20 期的设施, 以及用于将显示周期设置成 $Ts1 : Ts2 : Ts3 : \dots : Ts(n-1) : Ts(n) = 2^0 : 2^{-1} : 2^{-2} : \dots : 2^{-(n-2)} : 2^{-(n-1)}$ 的设施都包含在时分灰度数据信号发生电路 113 中。

时分灰度数据信号发生电路 113 可形成在本发明的 EL 显示器件之外, 也可集成地形成。当在 EL 显示器件之外形成该电路时, 则要有一种结构, 在其中将在外面形成的数字数据信号输入至本发明的 EL 显示
25 器件。

25 下一步, 本发明的有源矩阵 EL 显示器件的剖面结构示意图示于图 2。

在图 2 中, 参考数字 11 代表衬底, 参考数字 12 代表一个成为基底的绝缘膜 (以下称作基膜)。可用一个透光的衬底, 典型地为玻璃衬底、石英衬底、玻璃陶瓷衬底或晶化玻璃衬底均可用作衬底 11。注意, 所用
30 的衬底必须能耐受制作过程中最高的处理温度。

而且, 基膜 12 在使用含有可迁移的离子的衬底, 或是导电的衬底时特别有效, 但对于石英衬底则无需基膜。一个含硅的绝缘膜可用来形

成基膜 12。注意，在本说明中，术语“含硅的绝缘膜”特指含有预定比例的硅、氧和氮的绝缘膜，如氧化硅膜、氮化硅膜、或氧化的氮硅膜（由 SiO_xN_y 表示，其中的 x 和 y 为任意的整数）。

参考数字 201 代表一个开关 TFT，是由一个 n -沟道 TFT 构成的，
5 但该开关 TFT 也可由一个 p -沟道 TFT 构成。参考数字 202 代表一个电流控制 TFT，图 2 所示为电流控制 TFT 202 由一个 p -沟道 TFT 构成的情形。换言之，在此情况下，该电流控制 TFT 的漏电极与 EL 元件的阳极相连。不过，当该电流控制 TFT 由一个 n -沟道 TFT 构成时，该电流控制 TFT 与 EL 元件的阴极相连。

10 n -沟道 TFT 的场效应迁移率大于 p -沟道 TFT 的场效应迁移率，因此可高速流过大电流。而且，即使流过同样大小的电流， n -沟道 TFT 的 TFT 尺寸可做得小一些。

注意，在本发明中，没有必要将开关 TFT 和电流控制 TFT 限于 n -沟道 TFT，也可使用 p -沟道 TFT 作为开关 TFT，或电流控制 TFT，或者
15 二者都用 p -沟道 TFT。

形成的开关 TFT 201 包括：一个含源区 13、漏区 14、LDD 区 15a 至 15d、分隔区 16 和沟道形成区 17a 和 17b 的有源层；栅极绝缘膜 18；栅电极 19a 和 19b；第一夹层绝缘膜 20；源极线 21 和漏极线 22。注意，栅极绝缘膜 18 或第一夹层绝缘膜 20 可为做在衬底上的所有 TFT 共用，
20 也可依电路或元件做成不同的。

图 2A 所示的开关 TFT 201 具有电连接的栅电极 19a 和 19b，形成所谓的双栅结构。当然，不仅可使用双栅结构，而且也可使用多栅结构（一种含有一个具有两个或多个串联的沟道形成区的有源层的结构），如三栅结构。

25 多栅结构在降低关断电流方面是极有效的，充分地降低开关 TFT 的关断电流，就能减小图 1B 所示的电容器 112 所需的电容。即，电容器 112 独占的表面积可做得小一些，因此在增加 EL 元件 109 的有效发光表面积方面，多栅结构也是有效的。

此外，形成的开关 TFT 201 的 LDD 区 15a 至 15d 夹持栅极绝缘膜 18，
30 从而不与栅电极 17a 和 17b 重叠。这种结构对降低关断电流值是极有效的。而且，LDD 区 15a 至 15d 的长度（宽度）可设置为 0.5 至 3.5 微米，典型地为 2.0 至 2.5 微米之间。

注意，最好在沟道形成区与 LDD 区之间形成一个补偿区（一个与沟道形成区有同样的组分，而又不施加栅压的区域）来降低关断电流值。而且，在使用具有两个或多个栅电极的多栅结构时，在沟道形成区之间形成分隔区 16（与源区或漏区以相同的杂质浓度掺有相同的杂质元素区域）对降低关断电流值也是有效的。

接下来，形成的电流控制 TFT 202 包括：源区 26、漏区 27 和沟道形成区 29；栅极绝缘膜 18；栅电极 30；第一夹层绝缘膜 20；源极线 31；和漏极线 32。注意，栅电极 30 具有单栅结构，但也可使用多栅结构。

如图 1B 所示，开关 TFT 201 的漏极与电流控制 TFT 202 的栅极是电连接的。具体地讲，电流控制 TFT 202 的栅电极 30 与开关 TFT 201 的漏区 14 通过漏极线（也称作连线）22 电连接。而且在图 1B 中，源极线 31 与电流源线 110 相连。

再者，从增加可能流过的电流的角度来看，将电流控制 TFT 202 的有源层（特别是沟道形成区）的膜厚加厚（最好从 50 至 100 纳米，在 60 与 80 纳米之间更佳）也是有效的。反过来，从减小开关 TFT 201 的关断电流值的角度来看，将有源层（特别是沟道形成区）的膜厚减薄（最好从 20 至 50 纳米，在 25 与 40 纳米之间更佳）也是有效的。

上面说明了在像素内形成的 TFT 的结构，但同时也形成了一个驱动电路。图 2 表示一个 CMOS 电路，这是形成驱动电路的基本单元。

在图 2 中，用作 CMOS 电路的 n-沟道 TFT 204 的 TFT 具有的结构能够尽可能降低热载流子注入，而且没有降低工作速度。注意，这里所说的驱动电路是指图 1A 所示的源极驱动电路 102 和栅极信号驱动电路 103。当然也可形成其他的信号处理电路（如电平移相器、A/D 变换器、或信号分配电路）。

n-沟道 TFT 204 的有源层包含源区 35、漏区 36、LDD 区 37 和沟道形成区 38，且 LDD 区 37 与栅电极 39 重叠，把栅极绝缘膜 18 夹在中间。在本说明中 LDD 区 37 称作 Lov 区。

只在漏区侧形成 LDD 区是从不降低工作速度的角度考虑的。而且，不必十分关注 n-沟道 TFT 204 的关断电流值，而应更强调工作速度。因此最好使 LDD 区 37 与栅电极完全重叠来尽量减小电阻分量。换言之，最好消除所有的阻断。

几乎不考虑热载流子注入引起的 CMOS 电路的 p- 沟道 TFT 205 的退化，具体地，无需形成一个 LDD 区。因此有源层包含源区 40、漏区 41、和沟道形成区 42，在其上面形成栅极绝缘膜 18 和栅电极 43。当然，也可形成一个类似于 n- 沟道 TFT 204 的 LDD 区的 LDD 区来抑制热载流子。

而且，n- 沟道 TFT 204 和 p- 沟道 TFT 205 都被第一夹层绝缘膜 20 所覆盖，并形成源极线 44 和 45。此外，二者由漏极线 46 电连接。

接下来，参考数字 47 代表一个第一钝化膜，其膜厚可设置为 10 纳米至 1 微米（最好在 200 和 500 纳米之间）。含硅的绝缘膜（具体地，最好使用氧化的氮化硅膜或氮化硅膜）可用作钝化膜的材料。钝化膜 47 具有保护形成的 TFT 不受碱金属和潮湿影响的作用。最后在 TFT 的上部形成的 EL 层含碱金属，例如钠。换言之，第一钝化膜 47 也起一个保护层的作用，使得这些碱金属（可迁移离子）不会透入 TFT。不过，并非总是必须形成这个钝化膜，而是需要时才形成之。

而且，参考数字 48 代表一个第二夹层绝缘膜，它起一个校平膜的作用，用于校平因 TFT 而形成的台阶。最好用一个有机树脂膜作第二夹层绝缘膜 48，如可使用聚酰亚胺、聚酰胺、丙烯酸、或 BCB（苯并环丁烯）膜。这些有机树脂膜具有易于形成一个良好的平整表面和具有低的比介电常数的优点。EL 层对于不平整性是极敏感的，因此最好由第二夹层绝缘膜来几乎消除所有的 TFT 台阶。此外，最好形成厚的低比介电常数材料，以减小栅极线或数据线与 EL 元件阴极之间形成的寄生电容。因此，其厚度最好由 0.5 至 5 微米（在 1.5 和 2.5 微米之间更佳）。

接下来，参考数字 49 代表一个用透明导电膜制作的像素电极。在第二夹层绝缘膜 48 和第一钝化膜 47 中开了一个接触孔后，形成像素电极 49，以使之与电流控制 TFT 202 的漏极线 32 相连。注意，如果像素电极 49 如图 2 所示那样与漏区 27 直接相连，则可防止 EL 层的碱金属通过像素电极进入有源层。

在像素电极 49 上由厚度为 0.3 至 1 微米的一个氧化硅膜、一个氧化的氮化硅膜，或一个有机树脂膜形成第三夹层绝缘膜 50。在第三夹层绝缘膜 50 中、像素电极 49 的上面通过腐蚀形成一个开孔部分，开孔部分的边缘被腐蚀成锥形。其锥角可为 10 至 60°（最好在 30 与 50° 之

间)。

在第三夹层绝缘膜 50 上形成 EL 层 51。EL 层 51 可用单层或叠层结构，只是叠层结构有良好的发光效率。一般说来，在像素电极上要依次形成一个空穴注入层、一个空穴输运层、一个发光层和一个电子输运层，
5 但也可使用一个具有一个空穴输运层、一个发光层和一个电子输运层的结构，或者一个具有一个空穴注入层、一个空穴输运层、一个发光层、一个电子输运层和一个电子注入层的结构。任何已知的结构都可用于本发明中，也可在 EL 层中掺入荧光颜料之类的东西。

一些已知的材料可用作有机 EL 材料，作为例子，可使用下面的美国专利和日本专利中公开的材料：美国专利 No. 4, 356, 429；美国专利
10 No. 4, 539, 507；美国专利 No. 4, 720, 432；美国专利 No. 4, 769, 292；美国专利 No. 4, 885, 211；美国专利 No. 4, 950, 950；美国专利 No. 5, 059, 861；美国专利 No. 5, 047, 687；美国专利 No. 5, 073, 446；美国专利 No. 5, 059, 862；美国专利 No. 5, 061, 617；美国专利
15 No. 5, 151, 629；美国专利 No. 5, 294, 869；美国专利 No. 5, 294, 870；日本专利申请公开 No. Hei 10-189525；日本专利申请公开 No. Hei 8-241048；和日本专利申请公开 No. Hei 8-78159。

注意，EL 显示器件可粗略地分为四种彩色显示方法：一种方法是形成对应于红、绿和蓝色的三种 EL 元件；一种方法是将白色发光 EL
20 元件与彩色滤光片组合使用；一种方法是将蓝色或蓝-绿色发光 EL 元件与荧光物质（荧光变色层，CCM）组合使用；和一种方法是用一个透明电极作阴极（反向电极），而把对应于红、绿和蓝色的 EL 元件重叠起来。

图 2 的结构是一个形成对应于红、绿和蓝色的三种 EL 元件的情形的例子。注意，虽然在图 2 中只给出了一个像素，但可以形成分别对应
25 于红、绿和蓝色的、具有同样结构的多个像素，从而实现彩色显示。

可以不考虑发光方法而实现本发明，所有上述四种方法都可用于本发明。不过，与 EL 相比，荧光体有响应速度慢和余辉问题，因此最好不使用荧光体。而且最好也不使用任何彩色滤光片，因为会引起所发光的亮度的下降。
30

在 EL 层 51 上形成一个 EL 元件的阴极 52。含有一种低功系数材料，如镁（Mg）、锂（Li）或钙（Ca），的材料可用作阴极 52。最好用

由 MgAg (一种由 Mg 和 Ag 按 $Mg : Ag = 10 : 1$ 混合而成的材料) 做成的电极。此外, 作为另外的例子, 也可用 MgAgAl 电极、LiAl 电极和 LiFAI 电极。

在形成 EL 层 51 后, 最好不暴露在大气中而接着形成阴极 52。这是因为阴极 52 与 EL 层 51 之间的界面态会大大影响 EL 元件的发光效率。注意, 在本说明中, 由一个像素电极 (阳极)、一个 EL 层和一个阴极形成的发光元件称作一个 EL 元件。

需对每个像素分别形成由 EL 层 51 和阴极 52 组成的叠层体, 但 EL 层 51 特别不耐潮湿, 因此不能使用普通的光刻技术。所以最好使用一种物理掩模材料, 如一种金属掩模, 并用一种气相法, 如真空蒸发、溅射或等离子 CVD, 来选择性地形成这些层。

注意, 也可使用一种诸如喷墨印刷或丝网印刷的方法作为选择性地形成 EL 层的方法。然而, 目前用这些方法不能接着形成阴极, 因此看来最好使用上述的其他方法。

再者, 参考数字 53 代表一个保护电极, 它保护阴极 52 不受潮湿等的影响, 同时也是一个用于连接到每个像素的阴极 52 的电极。最好用一种含铝 (Al), 铜 (Cu), 或银 (Ag) 的低电阻材料做保护电极 53。也可预期保护电极 53 有热辐射效应, 它可释放 EL 层产生的热量。此外, 在形成上述 EL 层 51 和阴极 52 后, 不暴露在大气中而接着形成保护电极也是有效的。

而且, 参考数字 54 代表一个第二钝化膜, 膜厚可为 10 纳米至 1 微米 (最好在 200 和 500 纳米之间)。形成第二钝化膜的目的主要是为了保护 EL 层 51 不受潮湿的影响, 但如有热辐射效应, 它也是有效的。注意, 上述 EL 层不耐热, 因此淀积此膜时最好尽量降低温度 (最好在室温至 120°C 的温度范围内)。因此, 等离子 CVD、溅射、真空蒸发、离子镀 (ion plating) 和溶液应用 (旋涂) 是淀积此膜的优选方法。然而, 并非总要形成第二钝化膜 54, 而是在需要时才形成之。

本发明的要点是通过在有源矩阵型 EL 显示器件中, 由模拟驱动灰度显示改为数字驱动时分灰度显示, 以改善 TFT 特性离散的问题, 这在模拟驱动灰度中至今仍是一个问题。因此, 本发明不限于图 2 所示的 EL 显示器件结构, 而且图 2 的结构只是实现本发明的一种优选形式。

上述使用了一个多晶硅膜的 TFT 能够高速工作, 但因例如热载流

子注入等缘由而易于退化。因此，如图 2 所示，在像素内形成其结构依其功能（开关 TFT 要有足够低的关断电流，而电流控制 TFT 能承受热载流子注入）而不同的 TFT 可提供高可靠性。而且，它在制作具有良好图像显示功能（良好的运动功能）的 EL 显示器件中也是极其有效的。

5 实施例 1

使用图 9 到 16 和表 1 到 4 说明本发明的一个实施例。

这里说明了实现本发明所用的像素部分、在该像素部分周围形成的驱动电路结构和规格（如尺寸和电压值）、以及输入信号。

10 图 9 是从上面看下来的（从阴极膜淀积侧）整个显示板的平面图。对着底部实现显示。图 9 中的参考数字 901 代表一个像素部分，参考数字 902 代表一个源极驱动电路，903 代表一个栅极驱动电路，904 代表一个软性印刷电路（此后称作 FPC）的输入部分。注意，实施例 1 所用的 FPC 输入部分 904 有 50 个端子，其间距为 300 微米。

15 实施例 1 中图 9 的 FPC 输入部分 904 有一个用于保护 FPC 输入部分 904 的电路，如图 10 所示。注意，视频信号输入端（在图 9 中 FPC 输入部分 904 上部的端子 1 至 50 中的端子 5 至 20 和 27 至 42）没有电阻器（R1）。

也要注意，FPC 输入端子部分中具有保护电路的部分是在图 9 中 FPC 输入部分上部所附的数字 1 至 50 中除了数字 1、2、21、22、43、44、49 和 50 以外的所有数字。

此外，表 1 给出了实施例 1 中所用的 FPC 输入端子的规格。注意，表 1 中的术语“端子号”相当于图 9 中 FPC 输入部分 904 上部所附的数字 1 至 50。

25 表 1

端子号	端子符号	信号类型	电压范围 (V)	备注 (信号名称等)
		不连接		只有基板
1	EL_CATH	不平衡	约 4 (0.0~9.0) /9	EL 驱动器直流电源 (阴极)
2	EL_ANOD	电源	9	EL 驱动器直流电源 (阳极)
3	S_LATb	不平衡	0.0/9.0	源极驱动电路锁存反相信号

4	S_LAT	不平衡	0.0/9.0	源极驱动电路锁存信号
5	VD_16	不平衡	0.0/9.0	数字视频信号 16
6	VD_15	不平衡	0.0/9.0	数字视频信号 15
7	VD_14	不平衡	0.0/9.0	数字视频信号 14
8	VD_13	不平衡	0.0/9.0	数字视频信号 13
9	VD_12	不平衡	0.0/9.0	数字视频信号 12
10	VD_11	不平衡	0.0/9.0	数字视频信号 11
11	VD_10	不平衡	0.0/9.0	数字视频信号 10
12	VD_9	不平衡	0.0/9.0	数字视频信号 9
13	VD_8	不平衡	0.0/9.0	数字视频信号 8
14	VD_7	不平衡	0.0/9.0	数字视频信号 7
15	VD_6	不平衡	0.0/9.0	数字视频信号 6
16	VD_5	不平衡	0.0/9.0	数字视频信号 5
17	VD_4	不平衡	0.0/9.0	数字视频信号 4
18	VD_3	不平衡	0.0/9.0	数字视频信号 3
19	VD_2	不平衡	0.0/9.0	数字视频信号 2
20	VD_1	不平衡	0.0/9.0	数字视频信号 1
21	S_GND	电源	0	源极驱动电路负电源
22	S_VDD	电源	9	源极驱动电路正电源
23	S_LEFT	电源	0.0 或 9.0	源极驱动电路扫描方向选择器 (0.0: 向右扫描、9.0: 向左扫描)
24	S_SP	不平衡	0.0/9.0	源极驱动电路起始脉冲信号
25	S_CKb	平衡	0.0/9.0	源极驱动电路时钟反相信号
26	S_CK	平衡	0.0/9.0	源极驱动电路时钟信号
27	VD_01	不平衡	0.0/9.0	数字视频信号 1
28	VD_02	不平衡	0.0/9.0	数字视频信号 2
29	VD_03	不平衡	0.0/9.0	数字视频信号 3
30	VD_04	不平衡	0.0/9.0	数字视频信号 4
31	VD_05	不平衡	0.0/9.0	数字视频信号 5
32	VD_06	不平衡	0.0/9.0	数字视频信号 6
33	VD_07	不平衡	0.0/9.0	数字视频信号 7

34	VD_08	不平衡	0.0/9.0	数字视频信号 8
35	VD_09	不平衡	0.0/9.0	数字视频信号 9
36	VD_10	不平衡	0.0/9.0	数字视频信号 10
37	VD_11	不平衡	0.0/9.0	数字视频信号 11
38	VD_12	不平衡	0.0/9.0	数字视频信号 12
39	VD_13	不平衡	0.0/9.0	数字视频信号 13
40	VD_14	不平衡	0.0/9.0	数字视频信号 14
41	VD_15	不平衡	0.0/9.0	数字视频信号 15
42	VD_16	不平衡	0.0/9.0	数字视频信号 16
43	G_GND	电源	0	栅极驱动电路负电源
44	G_VDD	电源	10	栅极驱动电路正电源
45	G_UP	电源	0.0 或 10.0	栅极驱动电路扫描方向选择器 (0.0: 向下扫描、9.0: 向上扫描)
46	G_CKb	平衡	0.0/10.0	栅极驱动电路时钟反相信号
47	G_CK	平衡	0.0/10.0	栅极驱动电路时钟信号
48	G_SP	不平衡	0.0/10.0	栅极驱动电路起始脉冲信号
49	EL_ANOD	电源	9	EL 驱动器直流电源 (阳极)
50	EL_CATH	不平衡	约 4 (0.0~9.0) / 9	EL 驱动器直流电源 (阴极)
		不连接		只有基板

接下来, 图 11 是图 9 中的栅极驱动电路 903 的详细电路图。在该栅极驱动电路中, 正电源电压为 10V, 负电源电压为 0V。输入到该栅极驱动电路中的工作时钟频率为 232 千赫。该栅极驱动电路还有一个功能是切换扫描方向。

图 11 中的符号 g_chsw_a 为一个扫描方向开关, 符号 g_sftr_b, g_sftr_c 和 g_sftr_d 为一个移位寄存器的部分, 符号 g_nand_e 为一个 NAND 电路, 符号 g_buff_f 代表一个缓冲器。

在图 11 中被折线包围的部分, 即由 g_chsw_a、g_sftr_b、g_sftr_c 和 g_sftr_d 组成的部分, 在实施例 1 中称作移位寄存器 11001。

表 2 给出了构成实施例 1 的栅极驱动电路的移位寄存器、NAND 电路和缓冲器中所含的 TFT 的尺寸。

p-型 TFT 和 n-型 TFT 都可用于这些移位寄存器、NAND 电路和缓

冲器中，因此给出了每个 TFT 的数值。表 2 中的尺寸对应于图 10 中所示的符号。而且，该表中的符号 L（微米）代表 TFT 的沟道长度，符号 W（微米）代表 TFT 沟道宽度。注意，Lov 区包含在 n-型 TFT 的沟道长度中。

表 2

p - 沟道 TFT	L (微米)	W (微米)	n - 沟道 TFT	L (微米)	Lov (微米)	W (微米)
g_chsw_a	4.5	20	g_chsw_a	5	0.5	10
g_sftr_b	4.5	16	g_sftr_b	5	0.5	8
g_sftr_c	4.5	40	g_sftr_c	5	0.5	20
g_sftr_d	4.5	10	g_sftr_d	5	0.5	5
g_nand_c	4.5	22	g_nand_e	5	0.5	22
g_buff_f	4.5	50	g_buff_f	5	0.5	25

接下来，图 12 是图 9 的源极驱动电路 902 的详细电路图。在该源极驱动电路中，正电源电压为 9V，负电源电压为 0V。输入至该源极驱动电路的工作时钟频率为 12.5 兆赫，该源极驱动电路还具有切换扫描方向的功能。

在图 12 中，符号 s_chsw_a 为一个扫描方向开关，符号 s_sftr_b、s_sftr_c 和 s_sftr_d 为一个移位寄存器的部分，符号 s_nand_e 为一个 NAND 电路，符号 s_buff_f、s_buff_g、s_buff_h 和 s_buff_i 都代表缓冲器。而符号 s_lat1_j、s_lat1_k、s_lat1_m、s_lat1_n 是第一行中的寄存器（此后称作寄存器 1），而 s_lat2_p、s_lat2_r、s_lat2_s 是第二行中的寄存器（此后称作寄存器 2）。

图 12 中被折线所包围的部分，即由 s_chsw_a、s_sftr_b、s_sftr_c 和 s_sftr_d 组成的部分，在实施例 1 中称作移位寄存器 12001。

构成实施例 1 源极驱动电路的移位寄存器、NAND 电路和缓冲器所含的 TFT 的尺寸示于下面的表 3 中。p-型 TFT 和 n-型 TFT 都可用于这些移位寄存器、NAND 电路和缓冲器中，因此给出了每个 TFT 的数值。表 3 中的尺寸对应于图 12 中的每个符号。而且，该表中的符号 L（微米）代表 TFT 的沟道长度，符号 W（微米）代表 TFT 的沟道宽度。注意，Lov

区包含在 n - 型 TFT 的沟道长度中。

表 3

p - 沟道 TFT	L (微米)	W (微米)	n - 沟道 TFT	L (微米)	Lox (微米)	W (微米)
s_chsw_a	4.5	60	s_chsw_a	5	0.5	40
s_sftr_b	4.5	50	s_sftr_b	5	0.5	25
s_sftr_c	4.5	100	s_sftr_c	5	0.5	50
s_sftr_d	4.5	30	s_sftr_d	5	0.5	15
s_nand_e	4.5	50	s_nand_e	5	0.5	50
s_buf1_f	4.5	100	s_buf1_f	5	0.5	50
s_buf1_g	4.5	100	s_buf1_g	5	0.5	50
s_buf1_h	4.5	300	s_buf1_h	5	0.5	150
s_buf1_i	4.5	400	s_buf1_i	5	0.5	200
s_lat1_j	4.5	16	s_lat1_j	5	0.5	8
s_lat1_k	4.5	16	s_lat1_k	5	0.5	8
s_lat1_m	4.5	4	s_lat1_m	5	0.5	2
s_buf2_n	4.5	30	s_buf2_n	5	0.5	15
s_lat2_p	4.5	16	s_lat2_p	5	0.5	8
s_lat2_r	4.5	16	s_lat2_r	5	0.5	8
s_lat2_s	4.5	4	s_lat2_s	5	0.5	2
s_buf3_t	4.5	30	s_buf3_t	5	0.5	15

5

图 13 和 14 是由栅极驱动电路输入的信号的时序图。图 13 是向下扫描时选取栅极线的情形，而图 14 是向上扫描的情形。注意，这是以场为单位给出的。

图 13 和图 14 给出了一个由 FPC 输入的信号和一个由栅极驱动电路输入的信号。在由 FPC 输入的信号中，符号 EL_CATH 为一个用于驱动 EL 的直流电源，符号 G_UP 为一个用于切换栅极驱动电路扫描方向的信号，符号 G_CK 为一个输入至栅极驱动电路的时钟信号，符号 G_CKb 为一个输入至栅极驱动电路的反相时钟信号，符号 G_SP 代表一个输入至栅极

驱动电路的起始脉冲信号。

而且，在由栅极驱动电路输入的信号中，诸如 G_OSR_001 的符号代表一个自移位寄存器输出的信号，而诸如 G_LINE_001 的符号代表一个输入至栅极线的信号。

5 在图 13 和 14 中所示的符号与图 11 中所示的符号对应。

接下来，图 15 和 16 是由源极驱动电路输入的信号的时间图。二者都是横向扫描，图 15 是通过向右扫描写入 m 列像素的情形，而图 16 通过向左扫描写入 m 列像素的情形。

图 15 和 16 是一个由 FPC 输入的信号和一个由栅极驱动电路和源极驱动电路输入的信号。在由 FPC 输入的信号中，符号 S_LAT 为一个输入至源极驱动电路的锁存信号，符号 S_LATb 为一个输入至源极驱动电路的反相锁存信号，符号 S_LEFT 为一个用于切换源极驱动电路扫描方向的信号，符号 S_CK 为一个输入至源极信号电路的时钟信号，符号 S_CKb 为一个输入至源极驱动电路的反相时钟信号，符号 S_SP 10 为一个输入至源极驱动电路的起始脉冲信号，而诸如 VD_01 的符号代表一个由 16 条视频线中的第一条（01 号）输入至源极驱动电路的视频信号。

而且，在由源极驱动电路输入的信号中，诸如 S_ORs_001 的符号代表一个由移位寄存器输出至源极线的信号，而诸如 S_OL1_01 的符号代表一个由连接至第一条（001 号）源极线的锁存器 1 输出的信号。诸如 S_SMP_01 的符号代表一个由连接至第一条（01 号）源极线的采样电路输出的信号。诸如 G_LINE_m 的符号代表一个输入至第 m 号栅极线的信号。 20

图 15 和 16 中所示的符号与图 12 中所示的符号对应。

25 在实施例 1 的显示板中的每个像素的结构都类似于图 7 的参考数字 71 所代表的结构。EL 驱动 TFT 702 为 p-型（L=5 微米，W=2 微米），像素开关 TFT 701 为 n-型（L=2.5T（不包括 L_{off}=0.5×2×3），W=1 微米）。而且，补充电容器 704 的表面积 S 为 0.05 至 0.11 mm²。

实施例 1 显示板的规格示于表 4。

表 4

屏幕尺寸	0.7 英寸（对角线）
像素数目	640 × 480
像素间隔	22.5 微米
灰度级	64（6 位）
孔径比	38%
源极驱动电路的工作时钟频率	12.5 兆赫
栅极驱动电路的工作时钟频率	232 千赫
驱动电路电压	9V
显示部分电压	7V
占空比	62.5%
颜色	单色

5 在实施例 1 中显示板的尺寸为 50 毫米 × 50 毫米，屏幕尺寸为 14.4 毫米 × 10.8 毫米（对角线 0.7 英寸）。像素尺寸为 12.5 微米 × 12.5 微米，像素矩阵为条形，孔径比约为 38%。

而且，每屏的像素数可这样计算： $(d_2+640+d_2) \times (d_2+480+d_2)$ ，它等于 $307,200 + (d) 4496$ 个像素（其中 d 为空元）。

10 在实施例 1 中，显示板的规格为 640 × 480 VGA，单色彩显。而且有 64 级灰度（6 位），占空比为 62.5%。

图 26 为实施例 1 中源极驱动电路的一部分。图中参考数字 2601 代表一个移位寄存器，参考数字 2602 代表一个锁存器（1）。

15 此外，图 27 表示实现本发明得到的 EL 显示器件的一幅静态图像显示的照片。

实施例 2

20 在实施例 1 中，形成于显示板之外的、向 EL 元件提供电压的电源的开关（图 7 中的参考数字 709），在显示期间是断开的，而在写入期间该电源开关是闭合的。如果使用这个方法，它成为这样一个系统：在写入周期结束后，在进入显示周期的同时，电源开关闭合。在这种情况下，在进入显示周期的同时，电流会的一个大的突然增长，因此整个显

示板负载可能会超过可变电源的电荷充电容量。

这样就不能供给整个显示板以所需的电压，从而不能进行充分平板显示。

在实施例 2 中，使电源开关（图 7 中的参考数字 709）总保持闭合，
5 就可以避免在写入周期与显示周期之间电流的突然增长。

然而，在使用这个方法时，在写入期间也可进行显示，且当显示周期短于写入周期时，如图 4C 中的写入 4、写入 5 和写入 6，就不可能有效地实现显示 4、显示 5 和显示 6。

换言之，在实现实施例 2 时，需要考虑以下几点：1）减少像素数和缩短写入周期；2）提高驱动电路中的 TFT 的性能和工作速度；和 3）
10 使用这样一种结构：将驱动电路做在显示板外面来提高工作速度。

实施例 3

结合图 17 至 20 描述本发明的一个实施例。这里将描述一种同时制作一个像素部分及布置在该像素部分周围的驱动电路的 TFT 的方法。
15 关于驱动电路，为了简化描述，图中所示为作为基本单元的 CMOS 电路。

首先，如图 17（A）所示，制备衬底 501，其表面上淀积有一层基膜（未示出）。在此实施例中，在一个晶化玻璃上相继层积一个 100 纳米厚的氮氧化硅膜和另一个 200 纳米厚的氧氮化硅膜作为基膜。此时，
20 与晶化玻璃衬底接触的膜中，氮的浓度最好保持在 10 - 25wt%。当然，也可不用基膜而直接在石英衬底上形成元件。

然后，用一种熟知的膜形成方法在衬底 501 上形成 45 纳米厚的非晶硅膜 502。这一层不必限于非晶硅膜。在此实施例中可使用具有无定形结构的半导体膜（包括微晶半导体膜）。这里也可使用具有无定形结构的化合物半导体膜，如非晶硅锗膜。
25

关于由此至图 17（C）的步骤，可以完全引用由本申请人提交的日本公开专利申请 No. 10 - 247735 号。这个专利公开了有关一种使用一种元素，如镍，作为催化剂来晶化半导体膜的方法的技术。

首先，形成具有开孔 503a 和 503b 的保护膜 504。在此实施例中使用了一个 150 纳米厚的氧化硅膜。用旋涂法在保护膜 504 上形成含有镍的层（含 Ni 层）505。
30

关于含 Ni 层的形成，可参阅上述出版物。

然后,如图 17(B)所示,在惰性气氛中 570℃下热处理 14 小时,非晶硅膜 502 遂被晶化。此时,晶化从与 Ni 接触的区域 506a 和 506b 处(以下称为加 Ni 区)开始,大致沿与衬底平行的方向进行。所以,多晶硅膜 507 具有这种结构:在其中杆状晶体聚集起来成为线状。根据
5 电子束衍射照片,本发明的申请人发现可观察到出现了对应于{110}面的衍射点,如图 12(A)所示。

然后,如图 17(C)所示,向加 Ni 区 506a 和 506b 掺入一种属于 15-族的元素(最好是磷),同时留下保护膜 504 作为掩模。这样就形成了掺有高浓度磷的区域 508a 和 508b(以下称为加磷区)。

10 然后,在惰性气氛中 600℃下热处理 12 小时,如图 17(C)所示。这个热处理移动了多晶硅膜 507 中的 Ni,最终几乎所有的 Ni 都被加磷区 508a 和 508b 俘获,如箭头所示。想来这是一种由磷对金属元素(在此实施例中为 Ni)的收集效应引起的现象。

经过这一处理,依照 SIMS(二次离子质谱)的测量值,多晶硅膜 509
15 中残留的 Ni 浓度降至至少 2×10^{17} 原子/cm³。虽然 Ni 是半导体中一个寿命抑制因素,但在降低到这种程度时对 TFT 特性没有产生负面影响。此外,由于这个浓度是现有 SIMS 分析技术的测量极限,因此实际浓度可能更低(2×10^{17} 原子/cm³或更低)。

因此,可以这样得到多晶硅膜 509:用一种催化剂晶化之,并使催
20 化剂降至不会妨碍 TFT 工作的程度。然后,只用多晶硅膜 509,经过图形化处理来形成有源层 510-513。这时,应使用上述多晶硅膜为后面图形化过程中掩模的对准形成一个标记(图 17(D))。

然后,如图 17(E)所示,用等离子 CVD 法形成一个 50 纳米厚的氮氧化硅膜,接着在氧化气氛中在 950℃下热处理 1 小时,完成热氧化
25 过程。注意,氧化气氛可为氧气氛或另一种加有卤素的氧气氛。

在这个热氧化过程中,氧化是在有源层和氮氧化硅膜的界面进行的,多晶硅膜有约 15 纳米的厚度被氧化,这就形成了约 30 纳米厚的氧化硅膜。这意味着形成了其中层积了一个 30 纳米厚的氧化硅膜和一个 50 纳米厚的氮氧化硅膜的 80 纳米厚的栅极绝缘膜 514。有源层 510-513
30 的膜厚由热氧化过程做成 30 纳米。

其后,如图 18(A)所示,形成阻挡掩模 515a 和 515b,通过栅极绝缘膜 514 掺入可提供 p-型的一种杂质元素(以下称为 p-型杂

质元素)。代表性地属于 13- 族的元素, 典型地为硼或镓, 可用作 p- 型杂质元素。这是一个用于控制 TFT 阈值电压的过程 (称为沟道掺杂过程)。

在此实施例中, 用离子掺杂法掺入硼, 其中乙硼烷 (B_2H_6) 没有质量分离就进行等离子激发。当然, 也可使用进行了质量分离的离子注入法。按照这个过程, 形成的杂质区 516 至 518 所含的硼杂质浓度为 1×10^{15} 至 1×10^{18} 原子/ cm^3 (代表性地为 5×10^{16} 至 5×10^{17} 原子/ cm^3)。

然后, 如图 18 (B) 所示, 形成阻挡掩模 519a 和 519b, 通过栅极绝缘膜 514 掺入一种可提供 n- 型的杂质元素 (以下称为 n- 型杂质元素)。代表性地属于 15- 族的元素, 典型地为磷或砷, 可用作 n- 型杂质元素。在此实施例中, 使用离子掺杂法, 其中磷烷 (PH_3) 没有质量分离就进行了等离子激发。磷的掺杂浓度为 1×10^{18} 原子/ cm^3 。当然, 也可使用经过质量分离的离子注入法。

调节剂量, 使由这个过程形成的 n- 型杂质区 520 包含的 n- 型杂质元素浓度为 2×10^{16} 至 5×10^{19} 原子/ cm^3 (代表性地为 5×10^{17} 至 5×10^{18} 原子/ cm^3)。

然后, 进行一个用于激活掺入的 n- 型杂质元素和 p- 型杂质元素的过程, 如图 18 (C) 所示。不必限制激活的方法, 但是, 由于处理栅极绝缘膜 514, 希望用一个电热炉来完成炉内退火过程。此外, 最好在尽量高的温度下进行热处理, 因为在图 18 (A) 的过程中, 有可能在有源层与栅极绝缘层的界面处沟道形成区的那部分引入损伤。

由于在此实施例中使用了具有高热阻的晶化玻璃, 激活过程是通过 $800^\circ C$ 炉内退火 1 小时进行的。可将过程气氛保持为氧化气氛来进行热氧化, 也可在惰性气氛中进行热处理。

这个过程使 n- 型杂质区 520 的边缘, 即, n- 型杂质区 520 与 n- 型杂质区 520 周围未掺入 n- 型杂质元素的区域 (由图 18 (A) 中的过程形成的 p- 型杂质区) 之间的边界 (结), 变得清晰了。这意味着在以后完成 TFT 时, LDD 区与沟道形成区可形成一个良好的结。

然后, 形成一个 200 - 400 纳米厚的导电膜, 并进行图形化来形成栅电极 521 - 524。注意, 栅电极最好由一个单层的导电膜制成, 必要时也可使用一个叠层膜, 如两层或三层膜。已知的导电膜都可用作栅电极材料。

具体地讲，包含由下面一组元素中选择的一种元素的膜：钽（Ta）、钛（Ti）、钼（Mo）、钨（W）、铬（Cr）、铝（Al）、铜（Cu）、银（Ag）和具有导电性的硅（Si）；由上述元素的氮化物构成的膜（分别为氮化钽膜、氮化钨膜和氮化钛膜）；由上述元素的组合构成的合金膜（分别为 Mo-W 合金或 Mo-Ta 合金）；或上述元素的硅化物膜（分别为硅化钨膜或硅化钛膜）。当然，可使用单层结构，也可使用叠层结构。

在此实施例中，使用了由一个 50 纳米厚的氮化钨（WN）膜和一个 350 纳米厚的钨（W）膜构成的叠层膜。这可用溅射法来形成。加入一种惰性气体，如氙（Xe）或氖（Ne）作溅射气体，可防止因应力引起的膜的剥落。

此时，形成栅电极 522，以与 n-型杂质区 520 部分重叠，而栅极绝缘膜 514 插入其间。重叠的部分以后构成与栅电极重叠的 LDD 区。按照剖面图，栅电极 523a 和 523b 看上去是分开的，实际上是彼此电连接的。

然后，用栅电极 521-524 作掩模，以自对准的方式掺入一种 n-型杂质元素（在此实施例中为磷），如图 19（A）所示。这时，进行调节，使得如此形成的杂质区 525-532 的杂质浓度与 n-型杂质区 520 的杂质浓度相同。具体地讲，其浓度最好为 1×10^{16} 至 5×10^{18} 原子/cm³（典型地为 3×10^{17} 至 3×10^{18} 原子/cm³）。

其后，如图 19（B）所示，形成阻挡掩模 533a-533d，以覆盖栅电极，再掺入一种 n-型杂质元素（在此实施例中为磷），形成具有高浓度磷的杂质区 534-538。这里也可应用使用磷烷（PH₃）的离子掺杂法，进行调节，使这些区域的磷浓度为 1×10^{20} 至 1×10^{21} 原子/cm³（代表性地为 2×10^{20} 至 5×10^{20} 原子/cm³）。

通过这一过程形成了 n-沟道型 TFT 的源区或漏区，开关 TFT 剩下 n-型杂质区 528-530 的一部分，它是在图 19（A）的过程中形成的。左边的区域对应于图 2 中开关 TFT 的 LDD 区 15a-15d。

然后，如图 19（C）所示，除去阻挡掩模 533a-533d，重新形成阻挡掩模 539。再掺入一种 p-型杂质元素（在此实施例中为硼），形成高浓度硼的杂质区 540-543。这里依照使用了乙硼烷（B₂H₆）的离子掺杂法掺入硼，得到的硼浓度为 3×10^{20} 至 3×10^{21} 原子/cm³（代表性地为 5×10^{20} 至 1×10^{21} 原子/cm³）。

在杂质区 540 到 543 已掺有浓度为 1×10^{20} 至 1×10^{21} 原子/cm³ 的磷。这里掺入的硼浓度至少三倍于磷。因此，先前形成的 n-型杂质区完全转变为 p-型杂质区，并起 p-型杂质区的作用。

5 然后，如图 19 (D) 所示，除去阻挡掩模 539，再形成第一夹层绝缘膜 544。一个含硅的绝缘膜，可以是单层结构的形式或作为其组合的一个叠层结构的形式，用作第一夹层绝缘膜 544。其膜厚可为 400 纳米至 1.5 微米。在此实施例中，产生的结构是一层 800 纳米厚的氧化硅膜层积在一个 200 纳米厚的氮氧化硅膜上。

10 此后，激活以各个浓度掺入的 n-型或 p-型掺杂元素。希望用炉内退火法作为激活手段。在此实施例中，在电热炉中，氮气氛下，550℃ 热处理 4 小时。

还要在 300 - 450℃ 下，在含 3 - 100% 氢的气氛中热处理 1 - 12 小时进行氢化。这是一个通过热激发氢来氢终结 (hydrogen - terminate) 半导体膜中的悬键的过程。等离子氢化 (使用等离子激发的氢) 可用作
15 另一种氢化手段。

氢化也可在形成第一夹层绝缘膜 544 期间来完成。更详细地讲，在形成 200 纳米厚的氮氧化硅膜后，如上述那样完成氢化，再形成余下的 800 纳米厚的氧化硅膜。

20 然后，如图 20 (A) 所示，在第一夹层绝缘膜 544 和一个栅极中做接触孔，并形成源极线 545 - 548 和漏极线 549 - 551。在此实施例中，这个电极是用一个有三层结构的叠层膜构成的，该叠层膜包括一个 100 纳米厚的 Ti 膜、一个含 Ti 的 300 纳米厚的 Al 膜和一个 150 纳米厚的 Ti 膜，是用溅射法接连形成的。当然，也可使用其他的导电膜。

25 其后，形成 50 - 500 纳米厚 (代表性地为 200 - 300 纳米厚) 的第一钝化膜 552。在此实施例中，用一个 300 纳米厚的氮氧化硅膜作为第一钝化膜 552。也可用一个氮化硅膜来代替之。

这时，在形成氮氧化硅膜前，使用含氢的气体，如 H₂ 或 NH₃，可有效地进行等离子处理。将由此预处理激发的氢供给第一夹层绝缘膜 544，经热处理，使第一钝化膜 552 的膜质量得到改善。同时，由于加入第一
30 夹层绝缘膜 544 的氢扩散到下边，有源层也被有效地氢化。

然后，如图 20 (B) 所示，形成由有机树脂制成的第二夹层绝缘膜 553。聚酰亚胺、丙烯酸纤维或 BCB (苯并环丁烯) 可用作有机树脂。特

别是由于需用第二夹层绝缘膜 553 来填平 TFT 造成的高度差，所以平滑性良好的丙烯酸膜是所希望的。在此实施例中形成的丙烯酸膜为 2.5 微米厚。

此后，在第二夹层绝缘膜 553 和第一钝化膜 552 中做出延伸到漏极
5 线 551 的接触孔，并形成像素电极（阳极）554。在此实施例中，形成一个 110 纳米厚的氧化铟锡膜（ITO），然后进行图形化来形成一个像素电极。作为它的替代，可用一个氧化铟与 2 - 20% 的氧化锌混合而成的透明导电膜。该像素电极成为 EL 元件的阳极。

接着，形成一个 500 纳米厚的含硅绝缘膜（在此实施例中为一个氧
10 化硅膜），在对应于像素电极 554 的位置上形成一个开孔，再形成第三夹层绝缘膜 555。在形成此开孔时用湿法腐蚀可容易地形成一个有锥度的侧壁。如果此开孔的侧壁没有足够平缓的斜度，由高度差引起的 EL 层性能退化将会成为一个重大问题。

然后，用真空蒸发法连续形成 EL 层 556 和阴极 557（MgAg 电极），
15 而且不暴露在大气中。最好是，EL 层 556 的厚度为 800 - 200 纳米（典型地为 100 - 120 纳米），阴极 557 的厚度为 180 - 300 纳米（典型地为 200 - 250 纳米）。

在此过程中，依次为一个对应于红色的像素，一个对应于绿色的像素，
20 和一个对应于蓝色的像素形成 EL 层和阴极。然而，由于 EL 层耐受溶液的能力很差，必须为每种颜色分别形成这些层，而且不能使用光刻技术。因此，最好用金属掩模掩蔽这些像素，只留下一个希望的像素，从而选择性地为希望的像素形成 EL 层和阴极。

详细地讲，先用掩模掩蔽除了对应于红色的像素外的其他像素，
并用掩模选择性地形成发红光的 EL 层和阴极。接着，用掩模掩蔽除了
25 对应于绿色的像素外的其他像素，并用掩模选择性地形成发绿光的 EL 层和阴极。然后，如上所述，用掩模掩蔽除了对应于蓝色的像素外的其他像素，并用掩模选择性地形成发蓝光的 EL 层和阴极。在这种情况下，对于各个颜色使用不同的掩模。作为替代，也可用同样的掩模。最好是，在进行处理时不破坏真空，直到为所有像素形成了 EL 层和阴
30 极。

已知的材料都可用于 EL 层 556。考虑到驱动电压，最好用一种已知的有机材料。例如，EL 层可形成四层结构，即一个空穴注入层、一个

正空穴输运层、一个发光层和一个电子注入层。而且，使用 MgAg 电极作为 EL 元件的阴极。也可使用其他已知材料，如 Yb。

再者，可使用一个以铝为主要成分的导电膜作为保护电极 558。保护电极 558 可使用掩模由真空蒸发法来形成，这个掩模不同于形成 EL 层和阴极时所用的掩模。而且，最好在形成 EL 层和阴极后，不破坏真空而接着形成保护电极。

最后，形成由制成氮化硅膜的厚为 300 纳米的第二钝化膜 559。实际上，保护电极 558 的作用是保护 EL 层使之不受潮湿等的影响。此外，第二钝化膜 559 的形成改善了 EL 元件的可靠性。

10 用这种方法完成了具有如图 20 (C) 所示结构的有源矩阵型 EL 显示器件。实际上，最好将器件用一个高度气密的保护膜（叠层膜、紫外线固化的树脂膜等）或一种外壳材料，如陶瓷密封壳，封装起来，以便在完成图 20 (C) 所示的结构时不暴露在大气中。在这种情况下，在外壳材料里面充以惰性气体或加有吸湿材料（如氧化钡）可改善 EL 层的可靠性。

15 通过封装等改善了气密性后，装上一个连接器（软性印刷电路 FPC），用来连接从形成于衬底上的元件和电路延伸下来的端子与外部信号端子，这样就完成了一件产品。在本说明中，如此完全为市场准备的 EL 显示器件称作 EL 组件。

20 这里用图 21 的透视图来说明本实施例的有源矩阵型 EL 显示器件的构造。本实施例的有源矩阵型 EL 显示器件是在玻璃衬底 601 上形成的，并由像素部分 602、栅极侧驱动电路 603 和源极侧驱动电路 604 组成。像素部分的开关 TFT 605 为一个 n-沟道 TFT，置于与栅极侧驱动电路 603 相连的栅极线 606 和与源极侧驱动电路 604 相连的源极线 607 的交叉处。而且，开关 TFT 605 的漏极与电流控制 TFT 608 的栅极电连接。

25 此外，电流控制 TFT 608 的源极侧与电流源线 609 相连。按照本实施例的结构，为电流控制 TFT 609 提供一个地电位。而且，EL 元件 610 与电流控制 TFT 608 的漏极相连，并将一个预定的电压（在本实施例中为 10 至 12V）加在 EL 元件 610 的阴极上。

30 然后，在 FPC 611 中形成输入和输出线（连线）612 和 613 以及与电流源线 609 相连的输入和输出线 614，使之成为一个外部输入和输出

端子，以向驱动电路传递信号。

用图 22 (A) 和 22 (B) 说明本实施例中包括外壳材料的 EL 组件。
注意，必要时引用图 21 所用的标记。

在衬底 1200 上形成像素部分 1201、源极驱动电路 1202 和栅极驱动电路 1203。来自各驱动电路的各个引线通过输入和输出线 612 至 614，
5 经 FPC 611 与外部设备相连。

此时形成外壳材料 1204，将至少像素部分，最好驱动电路和像素部分，封装。注意，外壳材料 1204 或是具有不规则的形状，其内部尺寸大于 EL 元件的外形尺寸；或者为薄片状，用粘接剂 1205 固定在衬底 1200
10 上，以便与衬底共同形成一个气密空间。这时，EL 元件处于完全密封在上述的气密空间中的状态，与外部界空气完全隔绝。注意，可形成多种外壳材料 1204。

最好使用一种绝缘物质，如玻璃或聚合物，做外壳材料 1204。下面是一些例子：非晶玻璃（如光学玻璃或石英）；晶化玻璃；陶瓷玻璃；
15 有机树脂（例如丙烯酸树脂、苯乙烯树脂、聚碳酸酯树脂和环氧树脂）及硅有机树脂。此外，也可使用陶瓷。而且，倘若粘接剂 1205 是一种绝缘材料，也可使用一种金属材料，如一种不锈钢合金。

可使用一种粘接剂，如一种环氧树脂或一种丙烯酸酯树脂，作为粘接剂 1205 的材料。此外，也可用一种热固化树脂或一种光固化树脂作
20 粘接剂。注意，必须使用几乎不透氧或潮湿的材料。

此外，最好在外壳材料与衬底 1200 之间的开孔 1206 中充以一种惰性气体（如氩、氦或氮）。没有必要限制于气体，也可使用一种。惰性液体（如液态氟化的碳，典型地为全氟烷烃）。一些材料，如日本专利申请公开 No. Hei 8-78519 中所用的材料，可以认为是惰性液体。

在开孔 1206 中使用干燥剂是有效的。一些材料，如日本专利申请公开 No. Hei 9-148066 中所用的材料，可以用作干燥剂。典型地，
25 可以使用氧化钡。

在像素部分形成多个具有隔离的 EL 元件的像素，如图 22 (B) 所示，所有这些像素都有保护电极 1207 作为公共电极。在此实施例中，最好
30 不暴露在大气中而接连形成 EL 层、阴极（MgAg 电极）及保护电极。EL 层和阴极是用同样的掩模材料形成的，倘若只有保护电极是用单独的掩模形成的，则可实现图 22 (B) 的结构。

这时，EL 层和阴极可只形成在像素部分上，而不必在驱动电路上形成之。当然，将其形成在驱动电路上也没有问题，但考虑到 EL 层是含碱金属的事实，最好不要在驱动电路上形成之。

注意，保护电极 1207 通过连线 1209 与输入和输出线 1210 相连，而连线 1209 是用与参考数字 1208 所示的区域中的像素电极同样的材料制成的。输入和输出线 1210 是一个用于向保护电极 1207 提供一个预定电压（在本实施例中为地电位，具体为 0V）的连线，通过一种导电胶材料 1211 与 FPC 611 相连。

这里用图 23 说明在区域 1208 中实现一个接触结构的制作工艺。

首先，根据本实施例的处理得到如图 20（A）所示的状态。这时，从衬底边缘（图 22（B）中由参考数字 1208 所标记的区域）除去第一夹层绝缘膜 544 和栅极绝缘膜 514，并在此区域中形成输入和输出线 1210。当然也同时形成图 20（A）的源极线和漏极线（见图 23（A））。

接下来，在图 20（B）中，在腐蚀第二夹层绝缘膜 553 和第一钝化膜 552 时，除去参考数字 1301 所示的区域，并形成开孔部分 1302。然后形成连线 1209，以覆盖开孔部分 1302。当然，在图 20（B）中同时形成连线 1209 和像素电极 554（见图 23（B））。

在此状态下，进行在像素部分中形成 EL 元件的过程（第三夹层绝缘膜、EL 层和阴极的形成过程）。此时，在图 13 所示的区域使用一个掩模或类似物，以便不在这一区域形成第三夹层绝缘膜和 EL 元件。在形成阴极 557 后，用一种单独的掩模材料形成保护电极 558。由此将保护电极 558 与输入和输出线 1210 通过连线 1209 电连接。再形成第二钝化膜 559，就得到图 23（C）的状态。

由此通过上述步骤实现图 22（B）中参考数字 1208 所示区域的接触结构。然后输入和输出线 1210 通过外壳材料 1204 与衬底 1200 之间的开孔（注意，这填充有粘接剂 1205；换言之，粘接剂 1205 的厚度必须足以填平输入和输出线的台阶）与 FPC 611 相连。注意，这里对输入和输出线 1210 做了说明，但其他输出线 612 - 614 也类似地自外壳材料 1204 下面穿过而与 FPC 611 相连。

实施例 4

在实施例 4 中说明了一个按照实施例 3 制作的有源矩阵型 EL 显示器件像素结构的例子。在说明中使用图 24A 和 24B。注意，为了方便起

见，在图 24A 和 24B 中对应于图 1A 和 1B 以及图 2 的部分都用图 1A、1B 和 2 中所用的符号来代表。

而且，图 24A 是在淀积第二接线（源极线和电流源线）前的一个像素结构，而图 24B 是形成 EL 层前的结构。

5 在图 24 中，参考数字 201 代表开关 TFT，包含源区 13、漏区 14 和栅电极 106。而参考数字 202 代表电流控制 TFT，包含源区 26、漏区 27 和栅电极 30。此外，电流控制 TFT 202 和像素电极 49 通过漏极线 32 电连接。

这时接触部分 1601 将开关 TFT 201 的漏极线 22 与电流控制 TFT 202 的栅电极 30 电连接。而且，在栅电极 30 在其与电流源线 110 重叠的部分形成储能电容器 (A) 112a。安排电流源线的形状使之与栅电极 30 重叠可增加储能电容器 (A) 112a 的容量，且无需减小像素的孔径比。

而且，由接触部分 80 将之与电流源线 110 电连接的半导体膜 81 和栅电极 30 重叠，形成储能电容器 (B) 112b。此时的介电材料是与一个栅极绝缘膜为同一层的一个绝缘膜。

在图 24A 和 24B 的像素结构中，储能电容器 (A) 112a 和 (B) 112b 是并联的，共同起储能电容器 112 的作用。

注意，电流控制 TFT 202 的源区 26 和半导体膜 81 由单独的接触部分将之与电流源线 110 电连接。下面将对此加以说明。在半导体膜 81 中掺有磷，使之成为储能电容器 (B) 112b 的底侧电极，电流控制 TFT 202 的有源层掺硼，因为它是一个 p-沟道 TFT。换言之，掺磷的半导体区与掺硼的半导体区相邻，由于形成一个 p-n 结，因此可以想象会产生整流作用。考虑到这一点，电流控制 TFT 202 的源区 26 和半导体膜 81 都分别与电流源线 110 电连接。

注意，在实施例 4 中，图 24A 和 24B 所示的像素结构对本发明没有任何限制，它只是一个优选的例子。工作人员可以适当地设计在任何位置形成开关 TFT、电流控制 TFT 和储能电容器。可以任意地结合实施例 1-3 中任一个的结构来实现实施例 4 的结构。

30 实施例 4 的结构对于图像显示部分的表面积变大的情形是特别有效的。其原因在下面做解释。

本发明的 EL 显示器件将一帧分成多个场，然后进行驱动，因此加

在用于驱动像素部分的驱动电路上的负载很大。为减轻这一负担，最好尽量减小该像素部分的负载（如引线电阻、寄生电容或 TFT 写入电容）。

5 在 TFT 写入中，添加于数据线和栅极线的寄生电容主要是在形成于接线上的 EL 元件的阴极（或保护电极）之间产生的。这一点几乎可以忽略，因为使用了一个厚 1.5 至 2.5 微米的、具有低的介电常数的有机树脂膜作第二夹层绝缘膜。

10 因此在一个其像素部分具有大的表面积的有源 EL 显示器件中，实现本发明的最大障碍是数据线和栅极线的引线电阻。当然可把源极驱动电路分成多个电路实行并行处理，把像素部分夹在源极驱动电路和栅极驱动电路中间，从两个方向发送信号，并有效地降低驱动电路的工作频率。然而，在这种情况下又带来各自的问题，如增大了驱动电路的总表面积。

15 因此，在实现本发明时，按照一种结构，如实施例 4 的结构，来尽量降低栅极线的引线电阻是极有效的。注意，在实施例 4 中，图 24A 和 24B 所示的像素结构对本发明没有任何限制，它只是一个优选的例子。而且，可以任意地结合实施例 1-3 中任一个的结构来实现实施例 4 的结构。

实施例 5

20 在实施例 5 中用图 25 说明形成一个结构与图 2 所示的结构不同的像素部分的情形。注意，如图 25 所示的、覆盖有第二夹层绝缘膜 48 的电流控制 TFT 206 具有的。

25 而且，构成如图 25 所示的 EL 显示器件，它具有一个 LDD 区 28，形成在漏区 27 与沟道形成区 29 之间，并具有一个区域，在其中 LDD 区 28 夹持栅极绝缘膜 18，并与栅电极 30 重叠，和一个其中没有重叠的区域。

注意，在实施例 5 中，开关 TFT 可由一个 p-沟道 TFT 或一个 n-沟道 TFT 构成，但电流控制 TFT 最好用一个 n-沟道 TFT 构成。

30 为使 EL 元件 203 发光，电流控制 TFT 206 要流过一个相对大的电流，因此最好采取措施防范因热载流子注入引起的退化。而且，在显示黑色时，电流控制 TFT 206 处于关闭状态，但如果那时关断电流大，则不能显示纯净的黑色，从而引起对比度等的降低。因此，也必须抑制关

断电流。

关于由热载流子注入引起的退化，已经知道，使 LDD 区相对于栅电极重叠是极有效的。然而，如果整个 LDD 区都是重叠的，则关断电流增大，因此本发明的申请人使用一种新的结构同时解决了热载流子注入问题
5 和关断电流问题，在该新结构中，除了上述结构外，形成一个不与栅电极重叠的串联 LDD 区。

此时 LDD 区与栅电极重叠的长度可由 0.1 至 3 微米（最好在 0.3 和 1.5 微米之间）。而不与栅电极重叠的 LDD 区的长度可由 1.0 至 3.5 微米（最好在 1.5 和 2.0 微米之间）。如过长，将没有足够的电流流过；
10 如太短，则关断电流减小效应将减弱。注意，可以省略不与栅电极重叠的 LDD 区，只形成与栅电极重叠的 LDD 区。

而且在上述结构中，栅电极与 LDD 区重叠的区域形成一个寄生电容，因此最好不要在源区 26 与沟道形成区 29 之间形成之。对于电流控制 TFT，载流子（这里为电子）的流向总是一样的，因此，只在漏极侧形
15 成 LDD 区就足够了。

另一方面，可以特别利用由在漏极侧形成的 LDD 区和栅电极的重叠区域所产生的寄生电容，它可起到与图 1A 和 1B 的储能电容器 112 同样的作用。在这种情况下，它可与储能电容器 112 联用，也可作为储能电
20 容器 112 的替代而省略储能电容器 112。如省略储能电容器 112，则可大大提高孔径比。

在实施例 5 的情形中，在第二夹层绝缘膜 48 和第一钝化膜 47 中形成接触孔之后，形成像素电极 61，它成为阴极。在实施例 5 中形成了 200 纳米厚的铝合金膜（一个含 1wt% 钛的铝膜）作为像素电极 61。注意，
25 可以使用任何金属材料作像素电极材料，只要它是一种金属材料，但最好是一种具有高反射率的材料。

然后在像素电极 61 上，用一个 300 纳米厚的氧化硅膜形成第三夹层绝缘膜 62，接下来形成 EL 层 63，它的构成，从底部开始，有一个 20 纳米厚的电子输运层、一个 40 纳米厚的发光层和一个 30 纳米厚的空穴输运层。注意，必须使形成的 EL 层的图形稍大于像素电极 61 的图形。
30 这样做可避免在以后形成的像素电极 61 和阳极 65 之间的类似情况（short）。

注意，在电子输运层中，可使用一种诸如 BCP 或 Alq₃ 的材料作为这

里用于形成 EL 层的 EL 材料。

而且，在发光层中，可使用 CBP 和 $\text{Ir}(\text{ppy})_3$ 、喹啉醇化铝络合物 (Alq_3) 和苯并喹啉醇化铍 (BeBq)。此外，诸如香豆素 6 或喹吖啶酮 (quinacridon) 掺杂的喹啉醇化铝络合物 (Alq_3) 也可用作发光材料。

另外，除了 Eu 的络合物 ($\text{Eu}(\text{DCM})_3(\text{Phen})$) 外，一些材料，如 DCM-1 掺杂的喹啉醇化铝络合物 (Alq_3)，也可用作发光材料。除了 DPVBi，一种末稍介质 (distal dielectric)、一种配体上有偶氮次甲基的锌的化合物，或紫苏 (perillin) 掺杂的 DPVBi 也可用作发光层。

接下来，芳香胺 MTDATA，也称为刺苞菊属胺 (starburst amine)、 α -NPD、诸如 TPAC，PDA，和 TPD 的化合物、在主链或侧链中结合有聚乙烯吡唑 (PKV) 或 TPD 的聚合物化合物可用作空穴输运层。

注意，像素电极 61 和 EL 层 63 是用一种多室法真空蒸发装置 (也称为组合设备) 接连形成的，而且没有暴露在大气中。在实施例 5 中进入形成第三夹层绝缘膜 62 的过程，最好在通过图形化形成像素电极 61 和第三夹层绝缘膜 62 后，完全除去像素电极 61 上的氧化膜，再用金属掩模形成发红光的 EL 层。此后精确控制掩模，将它移动过去，依次形成发绿光的 EL 层和发蓝光的 EL 层。

注意，在上述方法中，对应 RGB 的像素排成一个条形图案，因此可简单地移动第二掩模。然而，为了实现一个具有 δ 分布的像素结构，可分别使用一个用于形成发绿光的 EL 层的金属掩模和一个用于形成发蓝光的 EL 层的金属掩模。

这样形成 EL 层 63 后，在 EL 层 63 上用一个透明导电膜 (在实施例 5 中为一个在 ITO 膜中含 10 wt% 氧化锌的薄膜) 形成 110 纳米厚的阳极 65。这样就形成了 EL 元件 206，如果用一个氮化硅膜形成第二钝化膜 66，就完成了—个结构类似于如图 25 所示结构的像素。

注意，在此情况下，阳极和阴极的位置与图 2 所示的位置相反。

在使用实施例 5 的结构时，其上形成有 TFT、相对于衬底的一侧 (即，在看剖面图时上表面—侧) 受到像素形成的红光、绿光和蓝光的照射。因此，几乎像素内的整个区域，即形成有 TFT 的区域，都可用作有效发光区。所以像素的有效发光表面积大大增加，图像的亮度和对比度也增大。

注意，可以任意地结合实施例 1 到 4 中任一个的结构来实现实施例 5。

实施例 6

在实施例 1 图 2 的结构中，用一种具有高热辐射效应的材料作为位于有源层与衬底 11 之间的基膜 12 是有效的。特别是，由于在电流控制 TFT 中有大电流流过，易产生热量，因此自身发热导致性能退化就成了一个问题。对于这种情形，使用实施例 6 的具有高热辐射效应的基膜就可防止 TFT 的热退化。

可用一个含有至少一种从 B (硼)、C (碳) 和 (N 氮) 中选择的元素和至少一种从 Al (铝)、Si (硅) 和 P (磷) 选择中的元素的绝缘膜作为一种具有热辐射效应的透光材料。

例如，可使用：一种氮化铝化合物，典型地为氮化铝 (Al_xN_y)；一种碳化硅化合物，典型地为碳化硅 (Si_xC_y)；一种氮化硅化合物，典型地为氮化硅 (Si_xN_y)；一种氮化硼化合物，典型地为氮化硼 (B_xN_y)；或一种磷酸硼化合物，典型地为磷酸硼 (B_xP_y)。还有，一种铝的氧化物化合物，典型地如氧化铝 (Al_xO_y)，具有优越的透光特性，且热导率为 $20Wm^{-1}K^{-1}$ ，可说是一种最适宜的材料。注意，对于上述透明材料，x 和 y 为任意整数。

上述化学化合物也可与另一种元素相结合。例如，可使用硝化的氧化铝，表示为 AlN_xO_y ，它是将氮加入氧化铝而形成的。这种材料不仅具有热辐射效应，而且也可有效地防止一些物质，如潮湿和碱金属，的穿透。注意，对于上述硝化的氧化铝，x 和 y 为任意整数。

而且，也可使用日本专利申请公开 No. Sho 62-90260 所记录的材料。即，可使用一个含 Si、Al、N、O 和 M (注意，M 是一种稀土元素，最好从下面一组元素中选择一种：Ce (铈)、Yb (镱)、Sm (钐)、Er (铒)、Y (钇)、La (镧)、Gd (钆)、Dy (镝) 和 Nd (钕)) 的绝缘膜。这些材料材料不仅具有热辐射效应，而且也可有效地防止一些物质，如潮湿和碱金属，的穿透。

而且，也可使用碳膜，如一个金刚石薄膜或无定形碳膜 (特别是那些特性接近于金刚石的，称作类金刚石碳)。这些材料具有非常高的热导率，作为辐射层是极其有效的。注意，如果膜厚增大，会出现褐色辉纹而降低透射率，因此最好使用一个尽量薄的薄膜 (最好在 5 至 100 纳

米之间)。

再者，不仅可以使使用一个由上述具有热辐射效应的材料构成的薄膜本身，把该薄膜与一个含硅的绝缘膜层积起来也是有效的。

注意，可以任意地结合实施例 1 到 5 中任一个的结构来实现实施例 6 的结构。

实施例 7

在实施例 3 中，最好使用一种有机 EL 材料作为 EL 层，但本发明也可通过使用一种无机 EL 材料来实现。然而，由于现在的无机 EL 材料具有极高的驱动电压，所以必须使用具有能够耐受驱动电压的耐压特性的 TFT。

作为一种替代方案，如果将来开发出具有较低驱动电压的无机 EL 材料，就可将之用于本发明。

注意，可以任意地结合实施例 1 到 6 中任一个的结构来实现实施例 7 的结构。

实施例 8

图 28A 和 28B 是实现本发明所用的 EL 元件的元件结构的一个例子。图 28A 是使用了低分子量 EL 材料的情形，在衬底上形成一个 ITO 电极（在图 28A 中由 ITO 表示）后，在阳极缓冲层使用了酞菁铜（CuPc），在空穴输运层使用了 a-NPD，而在发光层使用了 Alq。膜的淀积方法是蒸发法，这些膜被依次层积在位于衬底之上的 ITO 电极上。注意，蒸发期间的压强等于或小于 2×10^{-6} 托。

图 28B 是使用了一种高分子量（聚合物）EL 材料情形的元件结构。在衬底上形成一个 ITO 电极，旋涂一个聚合物层，再用蒸发法形成阴极（金属）。蒸发期间的压强等于或小于 4×10^{-6} 托。在实施例 8 中发光层是所有像素共用的，并制成了一个单色显示板。另外，在用蒸发法形成阴极时使用了一个金属掩模，只在需要的部分淀积金属。而且制成的元件随后用一种树脂密封起来。

而且，可以任意地结合实施例 1 到 7 中任一个的结构来实现实施例 8。

实施例 9

图 29 是实施例 8 中说明的 EL 元件的特性。这是对 EL 元件施加一个固定电压时电流密度和亮度的测量结果。结果表明，在 10 mA/cm^2 时，

低分子量和高分子量的 EL 元件都有几百个坎德拉的亮度，因此它们足以用作 EL 显示。

实施例 10

本发明的 EL 显示采用了一种自发光器件及其驱动方法，与液晶显示相比，由于它是自发光的，因此在一个明亮的地方具有更好的可视性，而且视角也宽。因此它可用作各种电子设备的显示部分。例如，本发明的自发光器件及其驱动方法可用作大屏幕电视转播等应用中

10 注意，所有用于显示信息的显示设备，如个人电脑的显示设备、用于接收电视转播的显示设备以及用于显示广告的显示设备都包括在 EL 显示中。而且，本发明的自发光器件及其驱动方法也可用于各种其他电子设备的显示部分。

下面是本发明的这种类型的电子设备：摄像机、数码相机、墨镜式显示设备（头戴显示）、导航系统、放音设备（如汽车音响系统或音响爵士系统）、笔记本型个人电脑、游戏装置、便携式信息终端（如可移动计算机、便携式电话、便携式游戏机或电子书籍）；和装配有一个可播放记录介质并放像的（具体地讲，配备有可播放记录介质，如数字视

20 盘（DVD）显示的设备）。特别是，对于常从一个斜角观看的便携式信息终端，宽视角是重要的，因此最好使用一种 EL 显示。这种电子设备的一些具体例子示于图 30A 到 30F 和 31A 到 31C。

图 30A 为一种 EL 显示设备，包括框架 3301、支架 3302 和显示部分 3303 等。本发明的自发光器件及其驱动方法可用于显示部分 3303。此 EL 显示是一种自发光型，因此不需要背景光，而且该显示部分可作

25 得比液晶显示装置的显示部分薄。

图 30B 是一个摄像机，包含主体 3311、显示部分 3312、声音输入部分 3313、工作开关 3314、电池 3315 和接收部分 3316。本发明的自发光器件及其驱动方法可用于显示部分 3312。

30 图 30C 是一个头戴 EL 显示的一部分（右侧），包含主体 3321、信号电缆 3322、头部固定夹 3323、放映部分 3324、光学系统 3325 和显示部分 3326 等。本发明的自发光器件及其驱动方法可用于显示部分 3326。

图 30D 是一个装配有记录介质的放像设备（具体地讲是一个 DVD 播放设备），包含主体 3331、录象介质（如 DVD）3332、工作开关 3333、显示部分（a）3334 和显示部分（b）3335 等。显示部分（a）3334 主要用于显示图像信息，显示部分（b）主要用于显示字符信息，而本发
5 明的自发光器件及其驱动方法可用于显示部分（a）3334 和显示部分（b）3335。注意，装有记录介质的放像设备包括诸如家用游戏机的设备。

图 30E 为一个墨镜式显示设备（头戴显示），包括主体 3341、显示部分 3342、镜腿部分 3343。本发明的自发光器件及其驱动方法可用于
10 显示部分 3342。

图 30F 为一台个人电脑，包括主体 3351、框架 3352、显示部分 3353 和键盘 3354。本发明的自发光器件及其驱动方法可用于显示部分 3353。

注意，如果将来 EL 材料的发光亮度增强，则有可能将其用于前投
15 式或背投式投影仪，借助于透镜等把含有图像信息的光放大和投射。

而且，上述电子设备越来越经常地显示通过一条电子通讯线路，如互联网（Internet）或 CATV（有线电视）发送的信息，尤其是显示动态信息的机会在增多。EL 材料的响应速度极高，因此最好使用 EL 显示作动态显示。

另外，由于 EL 显示在发光部分是节能的，为了使一个显示器件节
20 约更多的能量，最好用 EL 显示来显示信息，从而使发光部分尽量少。因此，当在一个主要显示字符信息的显示部分中，如在一个便携式信息终端中，特别是便携式电话或放音设备中，使用 EL 显示时，最好这样驱动：使发光部分形成字符信息，而不发光部分设置为背景。

图 31A 为一便携式电话，包括主体 3401、声音输出部分 3402、声音输入部分 3403、显示部分 3404、工作开关 3405 和天线 3406。本发
25 明的自发光器件及其驱动方法可用于显示部分 3404。注意，通过在一个黑色背景中显示白色字符，显示部分 3404 可抑制便携式电话的功耗。

图 31B 为一放音设备，具体地为一个汽车音响系统，包括主体 3411、显示部分 3412 及工作开关 3413 和 3414。本发明的自发光器件及其驱
30 动方法可用于显示部分 3412。而且，实施例 10 所示的是一个汽车音响

系统，但也可使用一个便携式或家用型放音系统。注意，通过在一个黑色背景中显示白色字符，显示部分 3414 可抑制功耗。这在便携式放音设备中是特别有效的。

图 31C 为一架数码相机，包含主体 3501、显示部分 (A) 3502、取景框 3503、工作开关 3504、显示部分 (B) 3505 和电池 3506。本发明的自发光器件及其驱动方法可用于显示部分 (A) 3502 和显示部分 (B) 3505。而且，当显示部分 (B) 3505 主要用作一个工作面板时，可通过在一个黑色背景中显示白色字符来抑制功耗。

而且，一种添加功能的方法，比如形成一个用于传感外界亮度的传感器部分，使在暗处使用时降低显示部分的亮度，可作为一种在实施例 10 所示的便携式电子设备中降低功耗的方法。

另外，如果将来 EL 材料的发光亮度增强，则有可能也将其用于前投式或背投式投影仪。

因此，本发明的应用范围是极宽的，并有可能将本发明用于所有领域的电子设备。而且，实施例 10 的电子设备也可用实施例 1 到 8 的任意组合实现。

实施例 11

实施例 11 是使用一个本发明的自发光器件，按照数字驱动时分灰度法进行显示板显示时对功耗的测量结果。注意，在本实施例中使用的显示板规格与表 4 所示实施例 1 的规格相同，表 5 是在一帧周期内，写入周期和显示周期的具体时间分布。

表 5

周期	时间 (毫秒)
1 帧	16.67
写入	1.04
显示 1	5.21
显示 2	2.60
显示 3	1.30
显示 4	0.65
显示 5	0.33
显示 6	0.16

而且，在实施例 11 中所用的自发光器件中所含的 EL 元件是一个通过在 ITO（阳极）上层积 20 纳米的 CuPc（空穴注入层）、20 纳米的 MTDATA（空穴输运层）、10 纳米的 $\bar{\alpha}$ -NPD（空穴输运层）、50 纳米的 Alq₃（发光层）和 400 纳米的 Yb（阴极），和通过在 ITO（阳极）上层积 20 纳米的 CuPc（空穴注入层）、40 纳米的 $\bar{\alpha}$ -NPD（空穴输运层）、20 纳米的 Ir（ppy）₃ + CBP（发光层）、10 纳米的 BCP（电子输运层）、40 纳米的 Alq₃（电子输运层）和 400 纳米的 Yb（阴极）形成的 EL 元件。

注意，在一个使用激发能、根据空穴和电子复合发光开发的 EL（电致发光）中，使用了单重激发能的发光材料 Alq₃ 这里称作单重化合物，而化合物 Ir（ppy）₃ 使用了三重激发能，称作三重化合物。

一个具有单重化合物和三重化合物的 EL 元件的亮度和功耗与驱动电压的关系示于表 6 中。

表 6

	驱动电压 (V)	亮度 (cd/m ²)	功耗 (mW)
单重辐射体	6	30	6
三重辐射体	6	117	5

注意，在同样亮度下比较（具体为 60cd/m²），三重化合物的功耗等于或小于单重化合物功耗的一半。

接下来测量了实施例 11 所示的具有三重化合物 EL 元件的响应时间与电压的关系。

测量是在由任一直流电源供给 DC（直流）电流下进行的，并用此直流电流实现 ON 和 OFF 之间的切换。注意，ON 代表一个选取的周期，即一个施加了电压的周期。而 OFF 代表一个非选取的周期，其电压为 0。而且这些周期全部为 250 微秒。

注意，具体地讲，在显微镜中设有一个光电倍增器，该评估是利用由光电倍增器输出、并从示波器读取的值进行的。

更进一步，从 OFF 到 ON 的切换定义作起始，而 ON 到 OFF 的切换定义作关闭。从电源电压由 OFF 切换到 ON 的瞬间开始，亮度增强到探测

光学响应的 100%亮度的 90%所需的时间为起始响应时间。而从电源电压由 ON 切换到 OFF 的瞬间开始，直到亮度减弱到 100%亮度的 10%所需的时间则为关闭响应时间。

由这些测量得到的结果示于图 32。

5 注意，由于在图 32 所示的电压范围内响应时间极高，因此 EL 元件既使用于普通数字驱动器，也不会有问题。

另外，在用这种 EL 元件进行 64 级灰度显示时，对每级灰度都测量了亮度，得到如图 33 所示的结果。可以理解，由得到的不同发光强度亮度可以进行充分的灰度显示。

10 实施例 12

在使用低分子量化合物作为一个形成 EL 元件 EL 层的叠层结构的空穴注入层的情形，以及使用高分子量化合物的情形，发光特性测量结果示于图 34 和 35。

15 注意，作为这里所用的 EL 层，EL 层 A 是通过在 ITO 上层积 40 纳米的 α -NPD（空穴输运层）、20 纳米的 $\text{Ir}(\text{ppy})_3 + \text{CBP}$ （发光层）、10 纳米的 BCP（电子输运层）、40 纳米的 Alq_3 （电子输运层）和 400 纳米的 Yb（阴极）形成的。也要注意，在 EL 层 A 的 ITO 与 40 纳米的 α -NPD（空穴输运层）之间形成的 20 纳米的 CuPc （空穴注入层）用作 EL 层 B，此外，在 EL 层 A 的 ITO 与 40 纳米的 α -NPD（空穴输运层）之间形成的
20 20 纳米的 PEDOT（空穴输运层）用作 EL 层 C。

图 34 给出了在对每个 EL 层所加的每个电压下测得的电流密度的比较结果。此外，在对每个 EL 层所加的每个电压下得到的亮度的比较结果示于图 35 中。由此可以理解，在其空穴注入层使用了高分子量化合物 PEDOT 的 EL 层 C 中得到了最高的电流密度，此外也可理解，也可得
25 到优越的亮度起始特性。

通过实现本发明，可以得到能够实现清晰、多灰度级的彩色显示且不受 TFT 特性离散的影响的有源矩阵型 EL 显示器件。具体地讲，在该有源矩阵型 EL 显示器件中，按照数字信号进行时分灰度显示，取代了传统的模拟灰度显示，从而可消除因电流控制 TFT 特性的离散而产生的
30 灰度缺陷，并能得到具有良好彩色重现性的高清晰度图像。

而且，通过布置具有与形成于衬底上的 TFT 自身的元件和电路所需功能相一致的优化结构的 TFT，就可实现高可靠性的有源矩阵型 EL 显示

器件。

然后通过制备这种类型的有源矩阵型 EL 显示器件作显示，就使得制作具有良好图像质量和高可靠性的高性能电子设备成为可能。

说明书附图

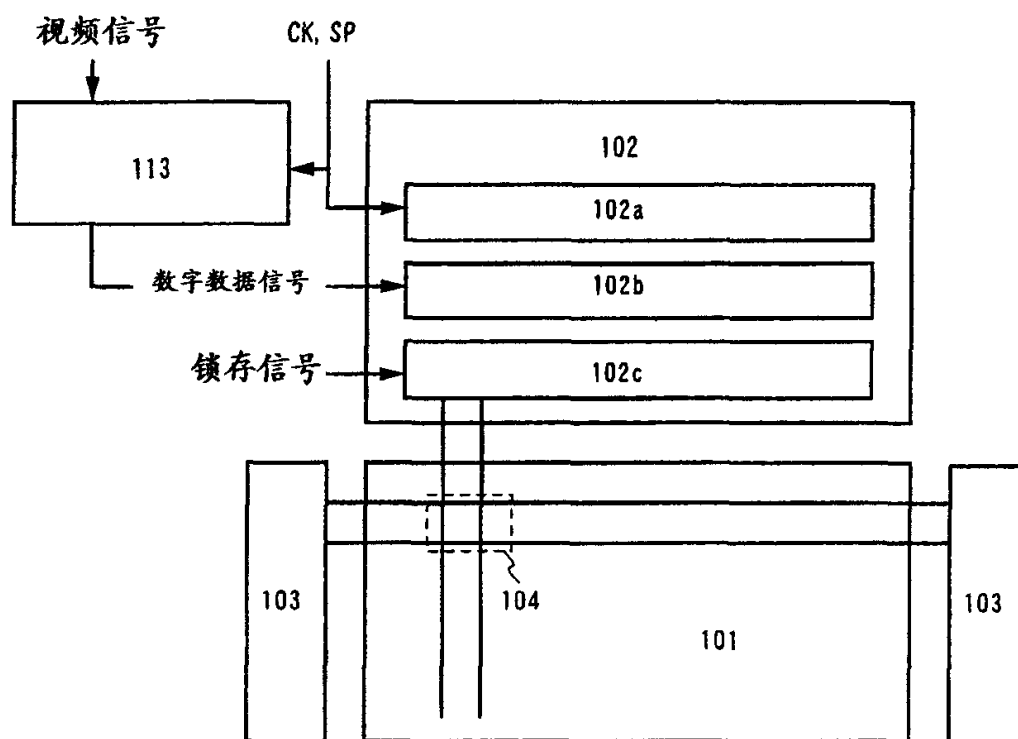


图 1A

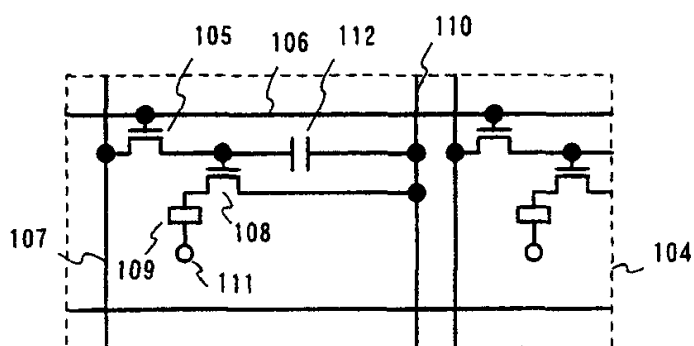


图 1B

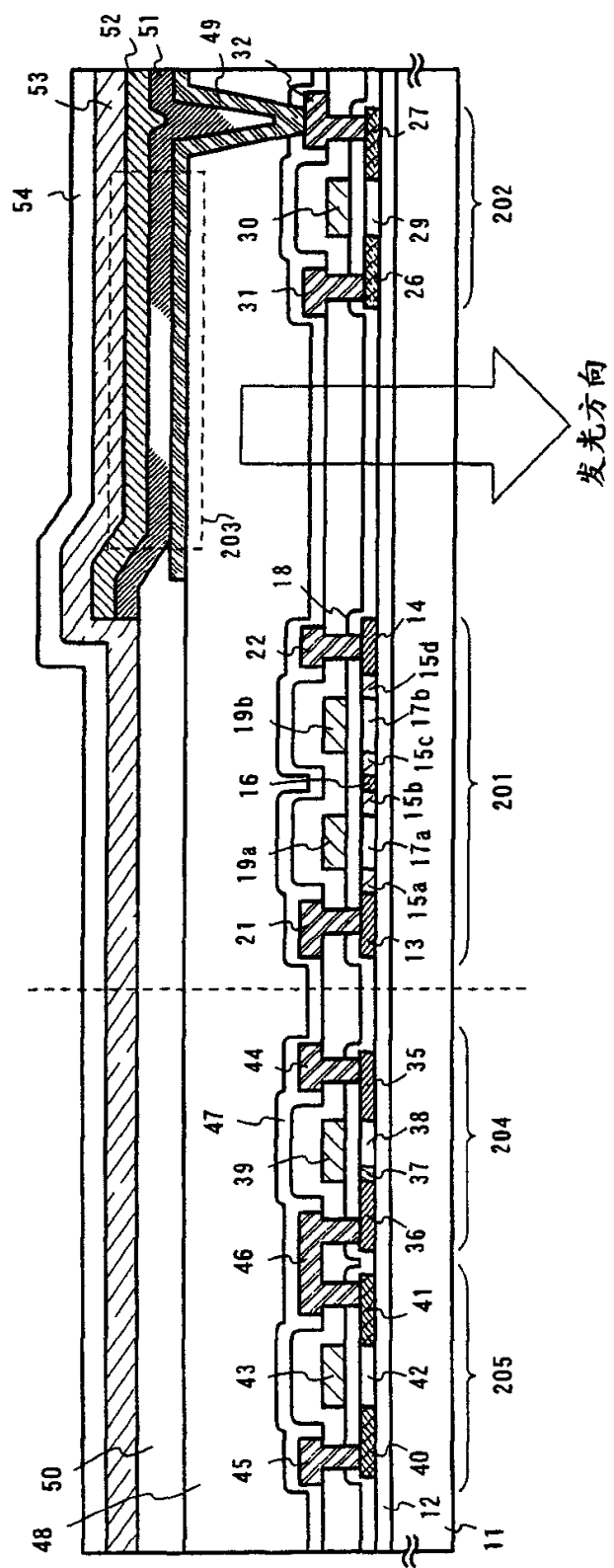


图 2

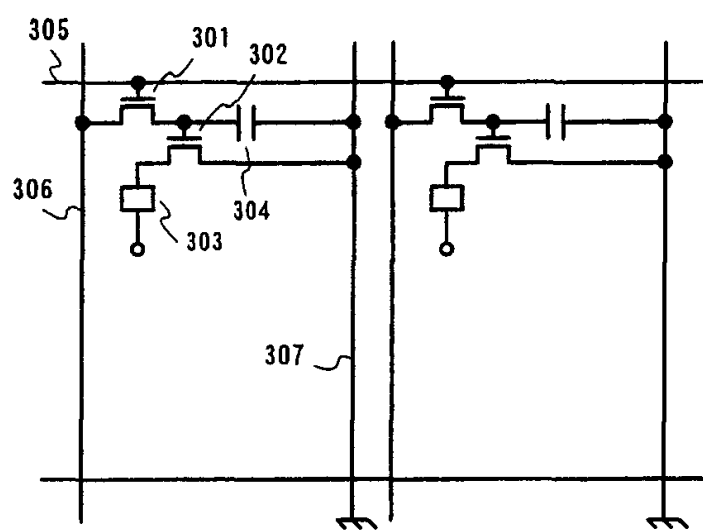


图 3
(现有技术)

图 4A

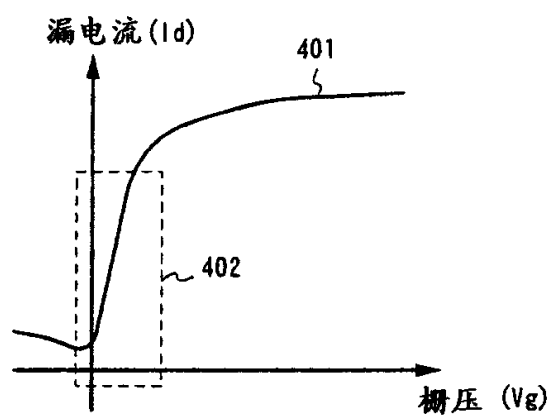


图 4B

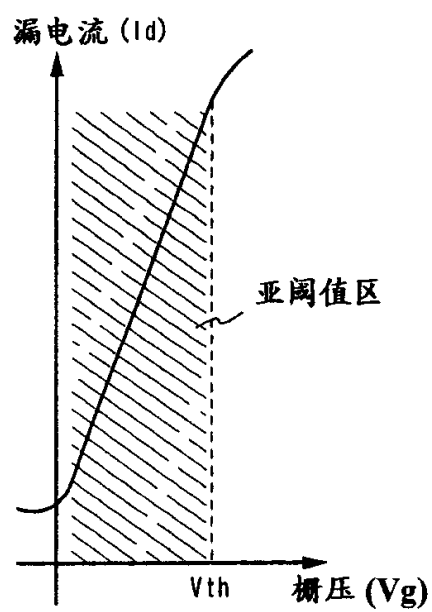


图5A

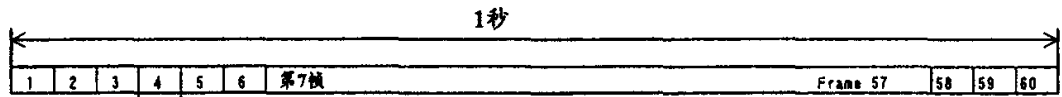


图5B

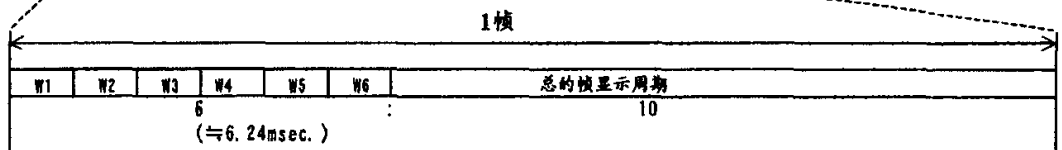


图5C

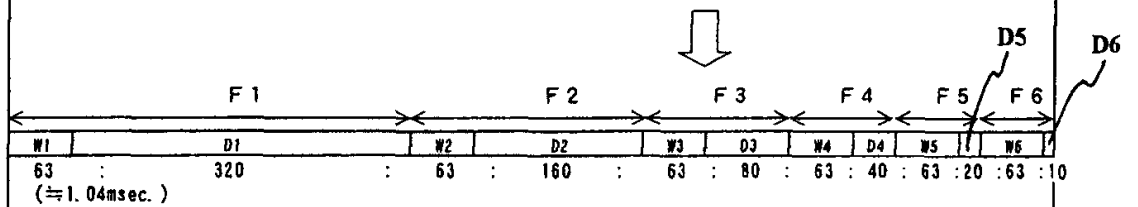


图5D

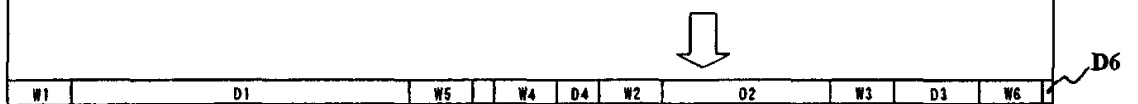


图5E

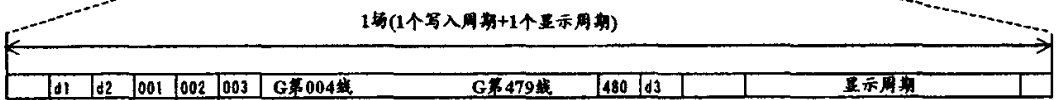
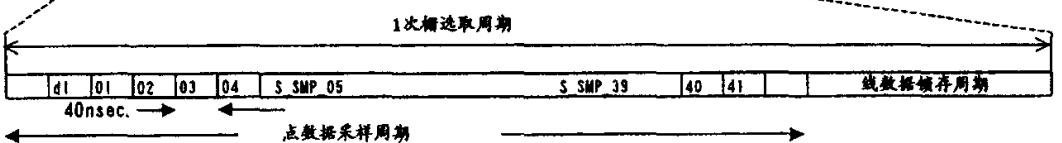


图5F



W (写入)
D (显示)

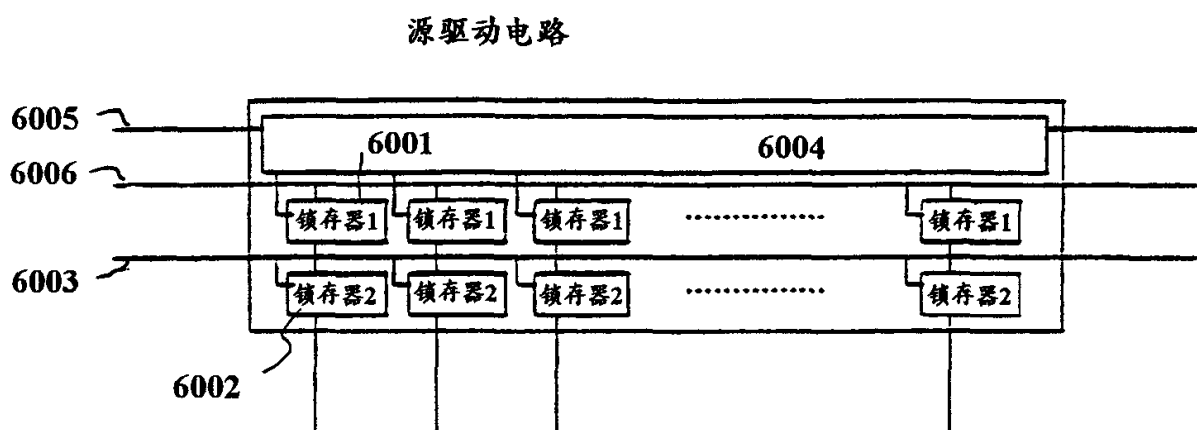


图 6

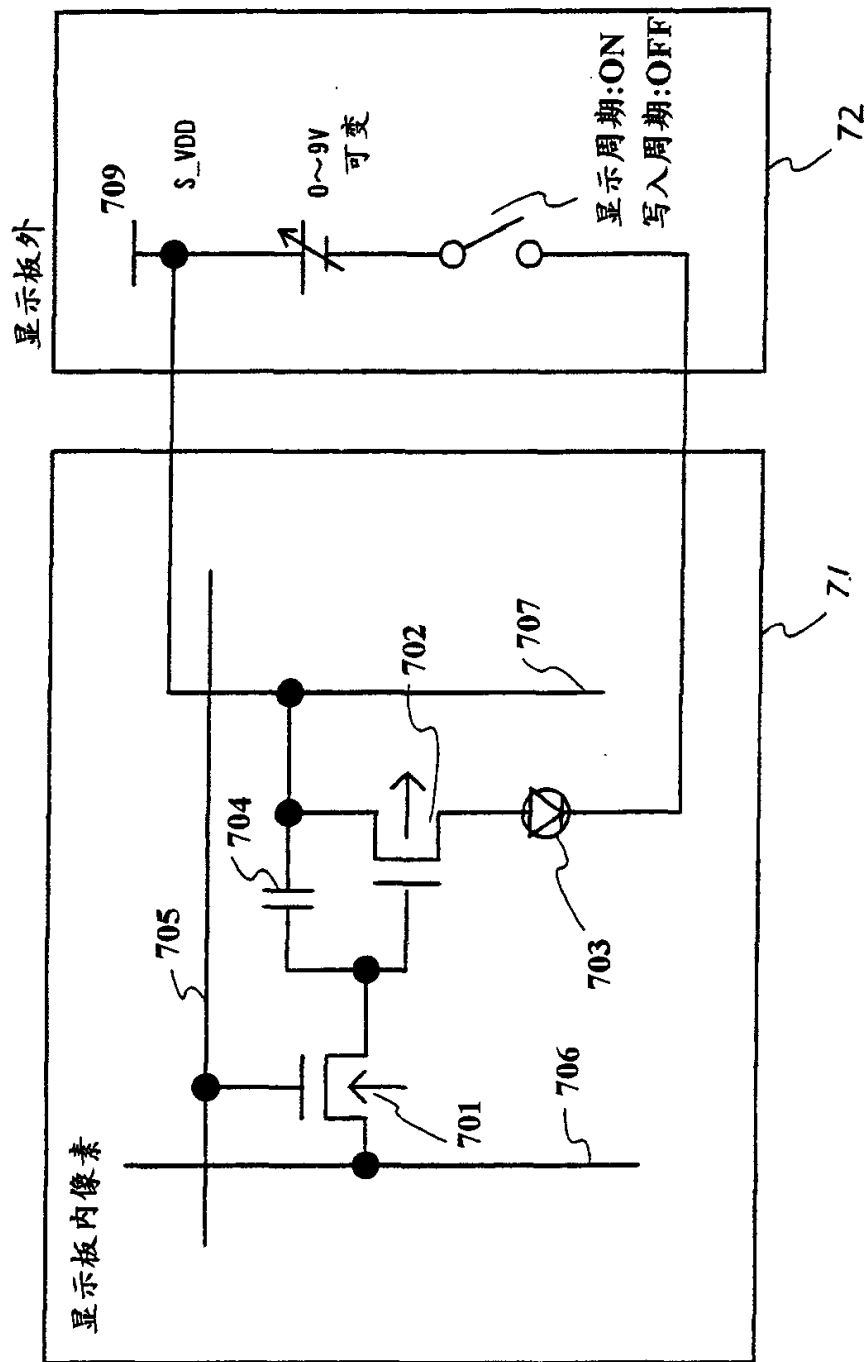


图 7

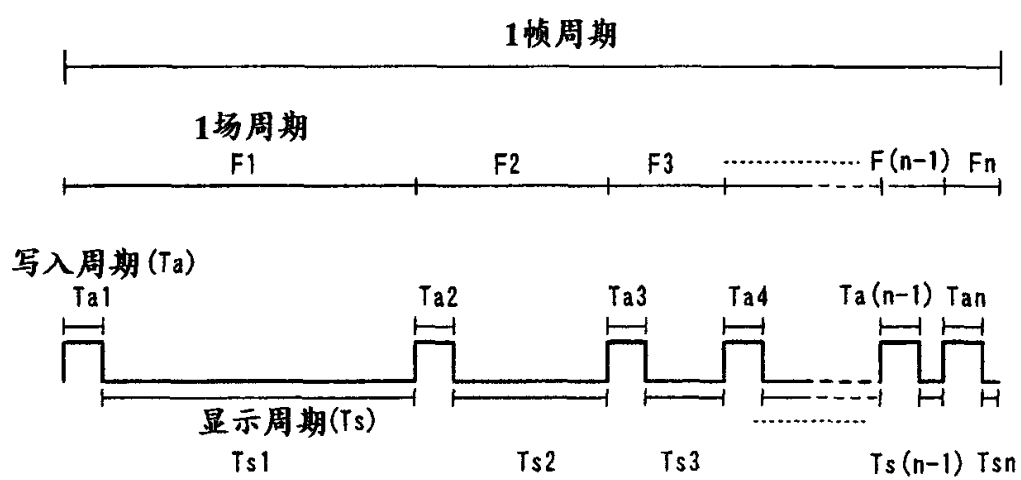


图 8

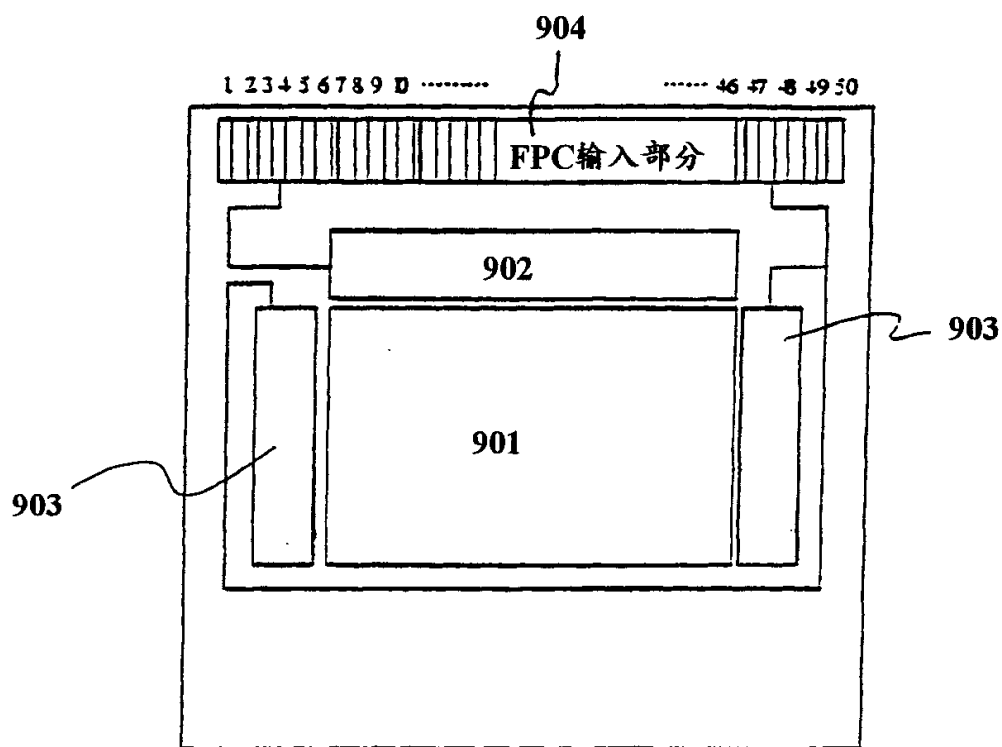


图 9

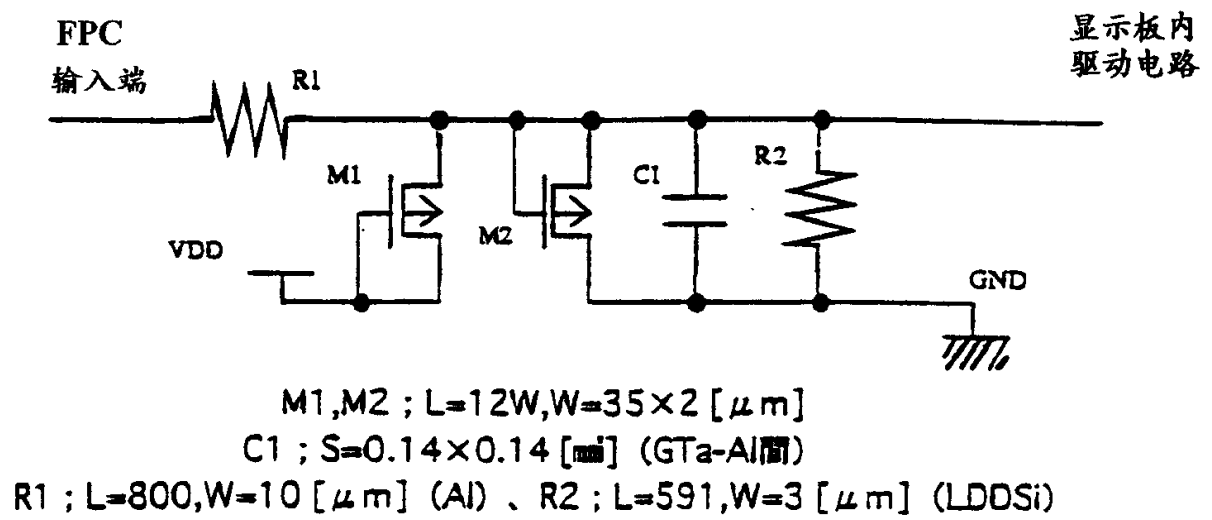


图 10

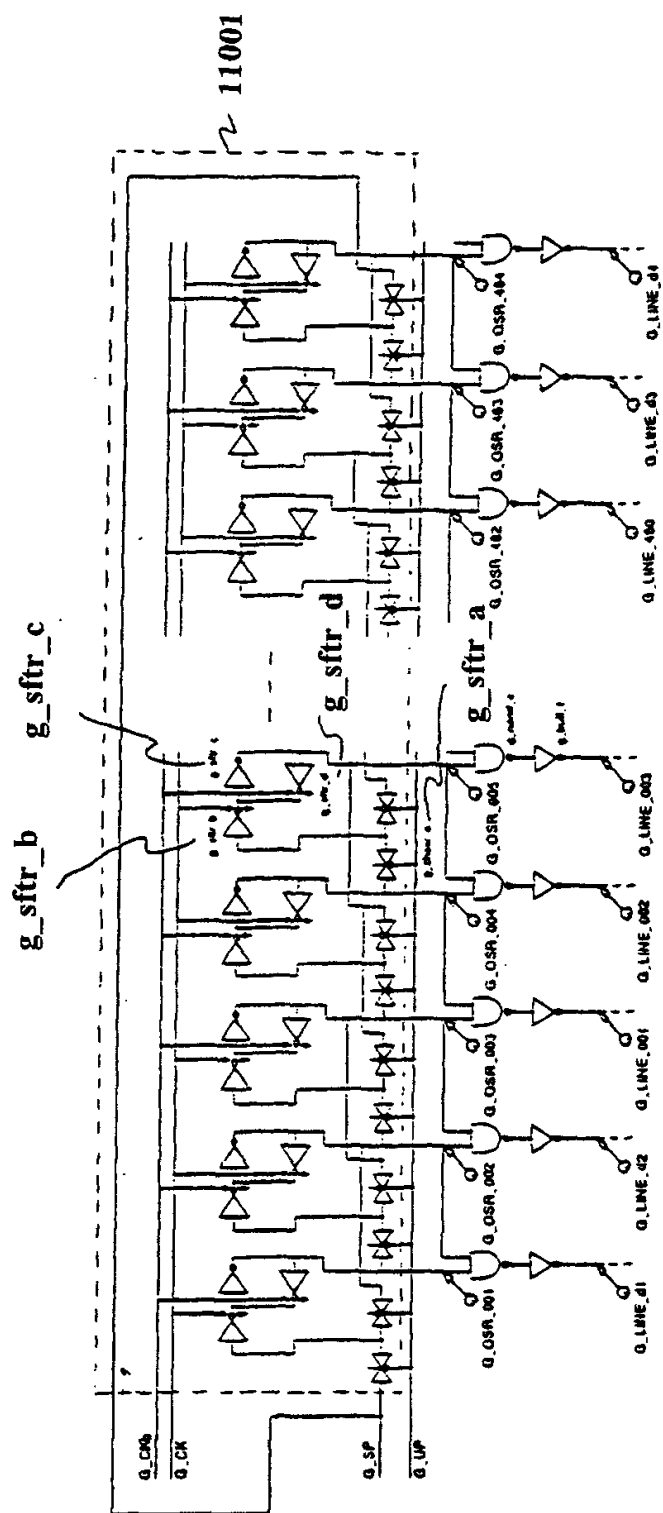
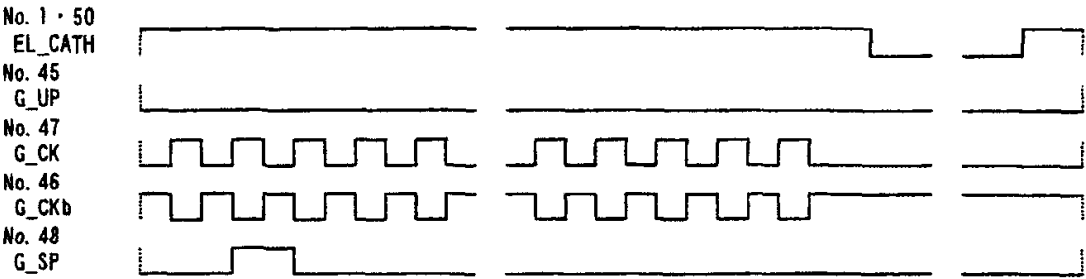


图 11

FPC输入信号



栅极驱动电路中的信号

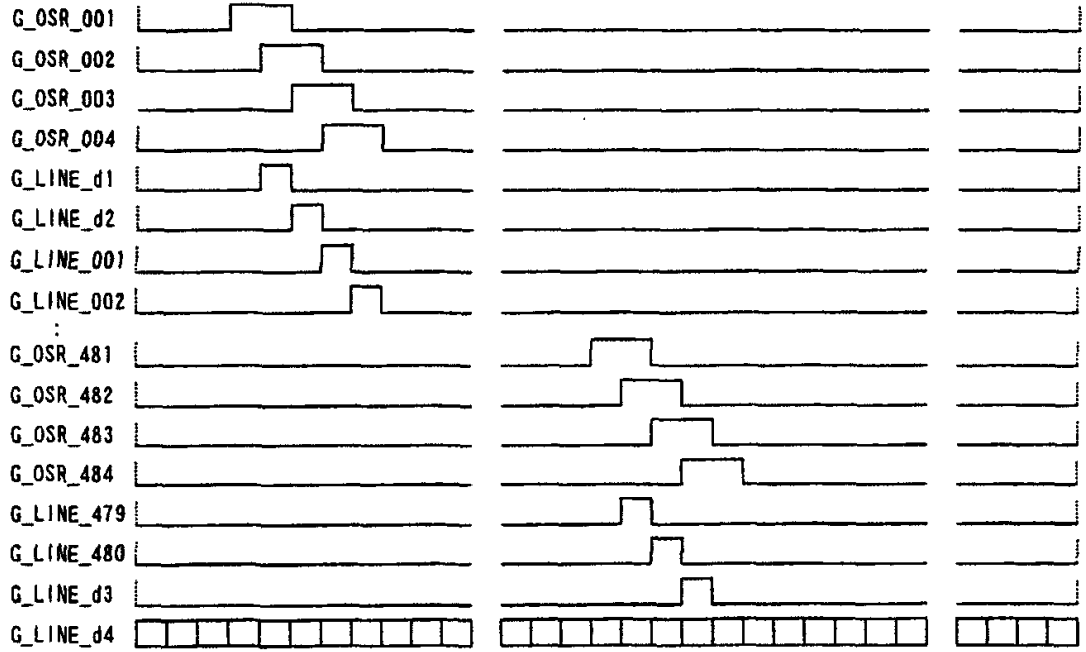
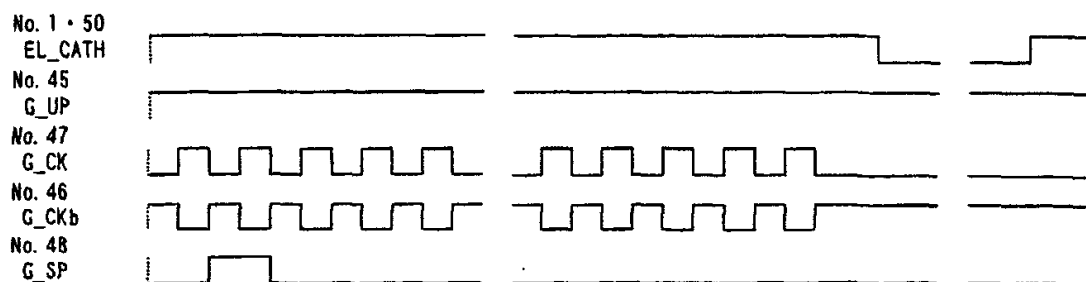


图 13

FPC输入信号



栅极驱动电路中的信号

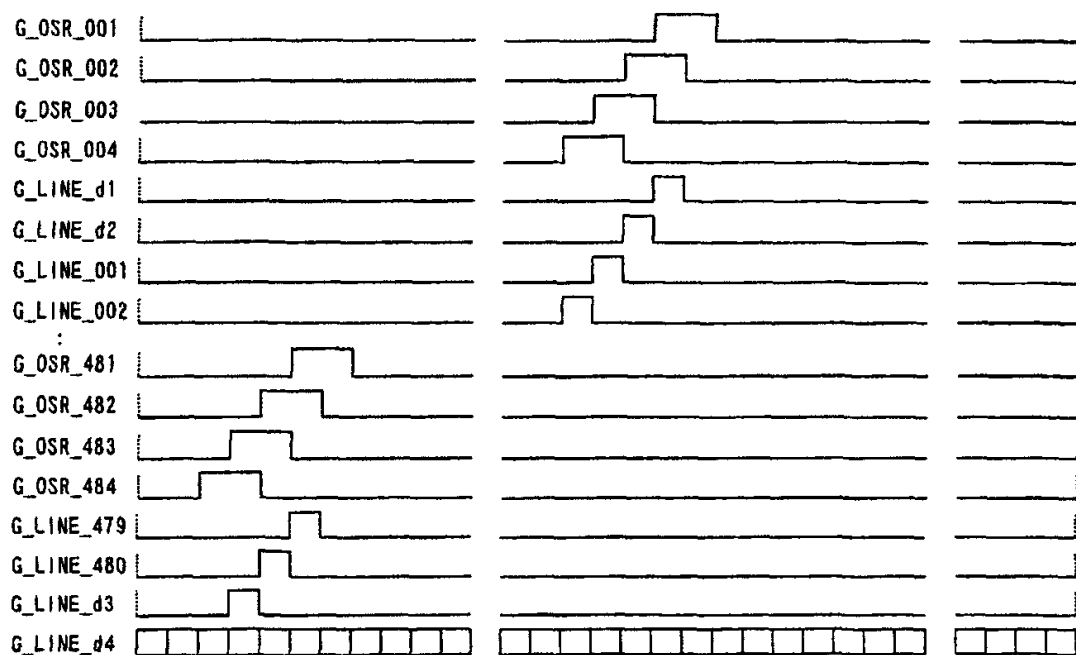
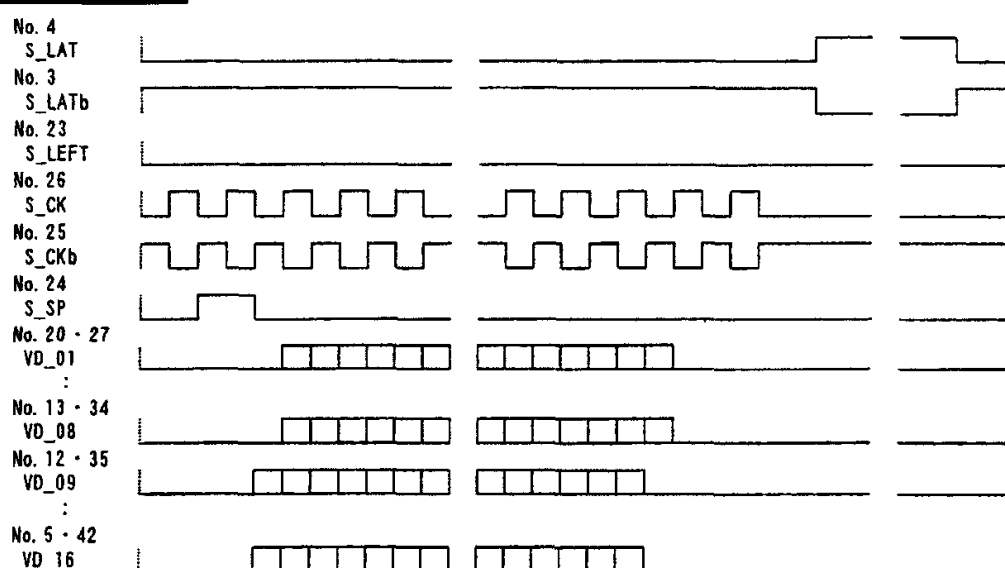


图 14

FPC输入信号



栅极驱动电路和源极驱动电路中的信号

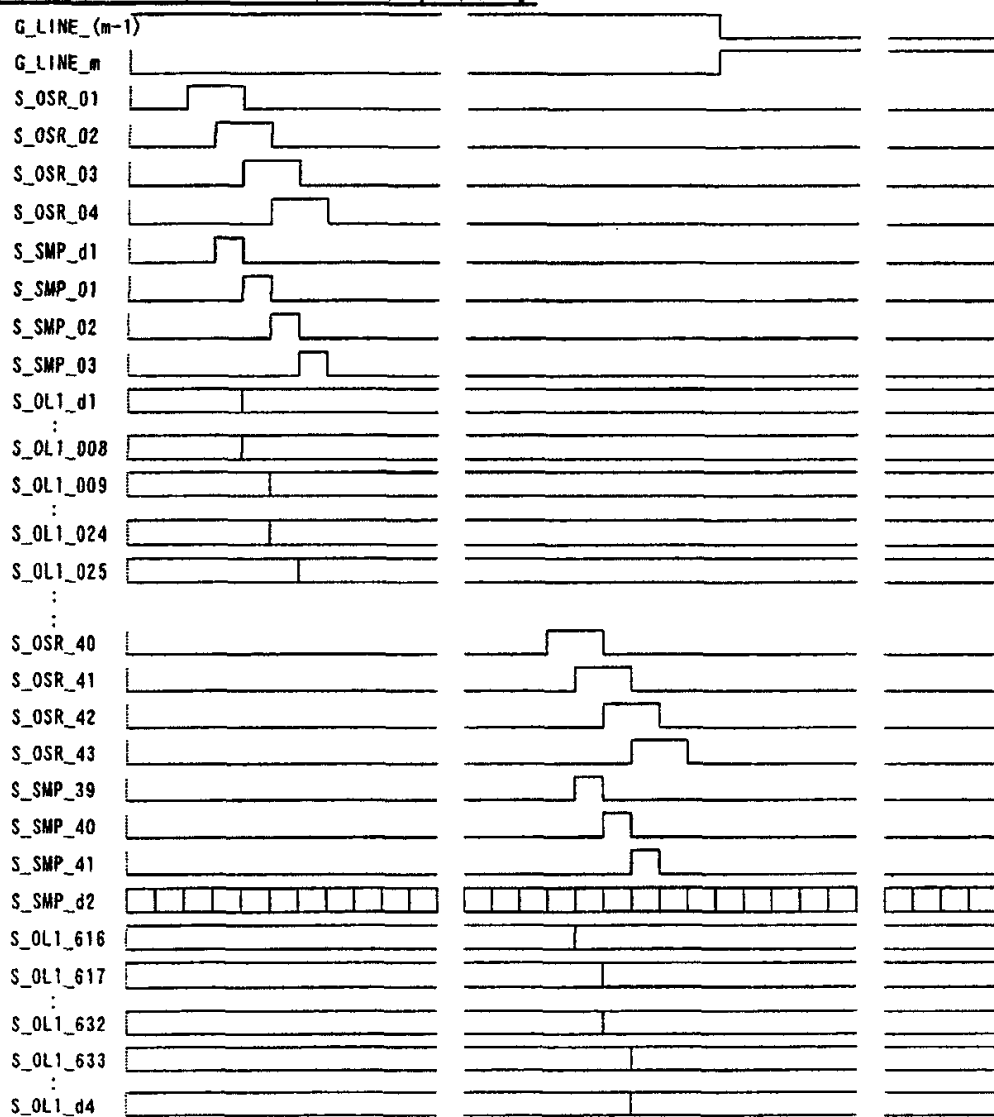
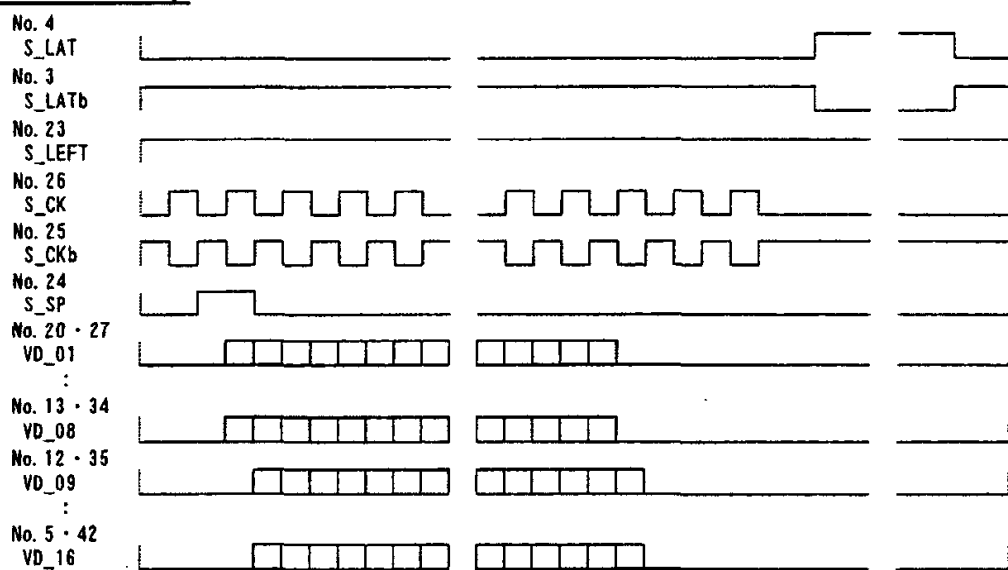


图 15

FPC输入信号



栅极驱动电路和源极驱动电路中的信号

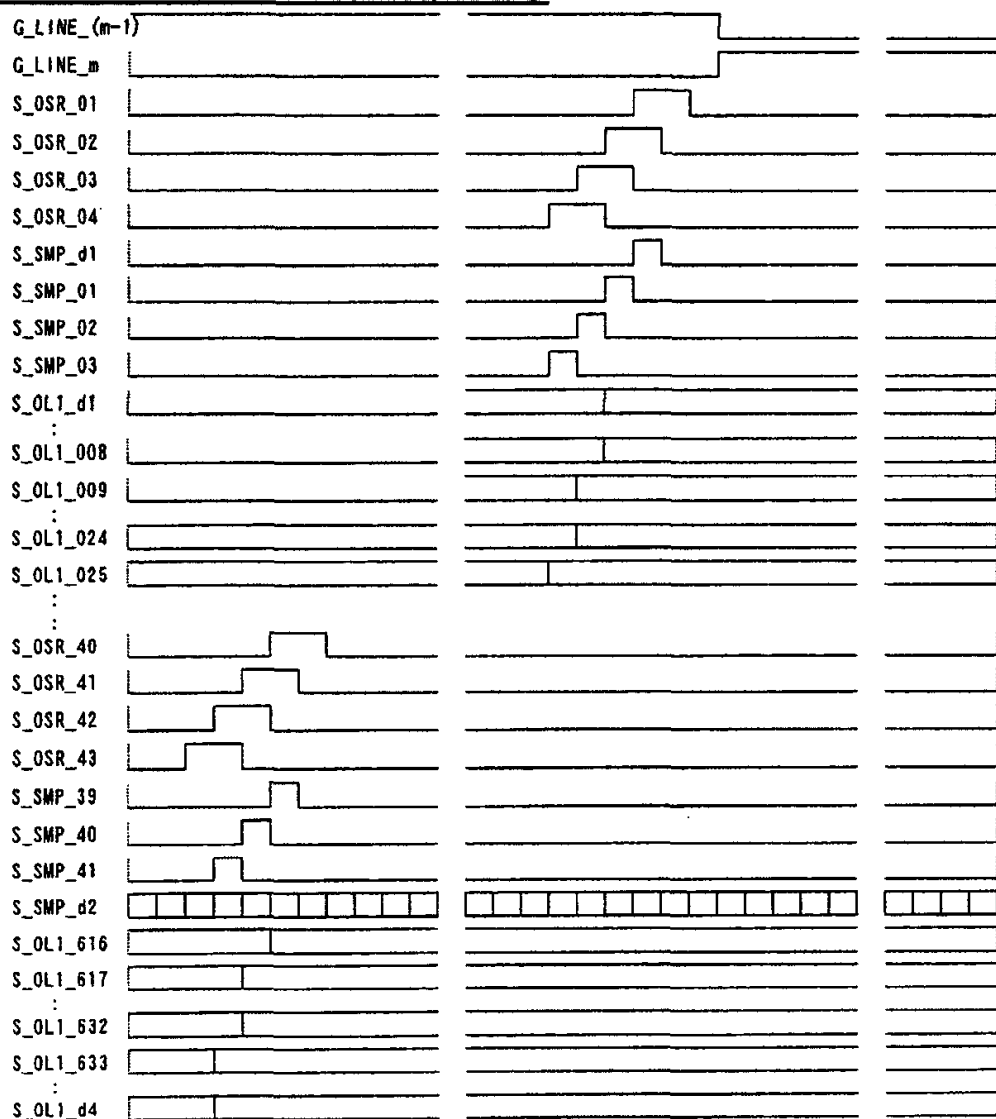


图 16

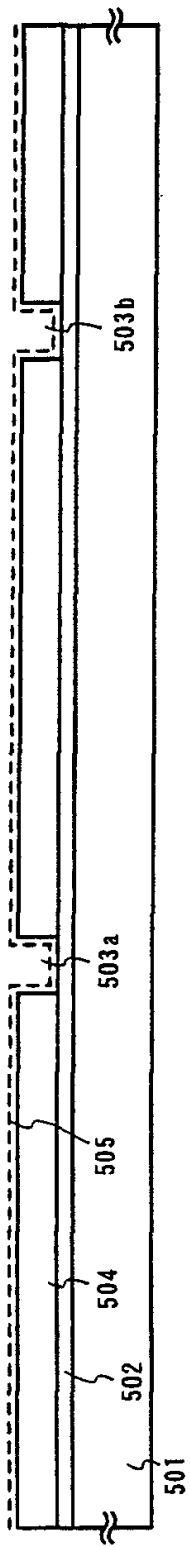


图 17A

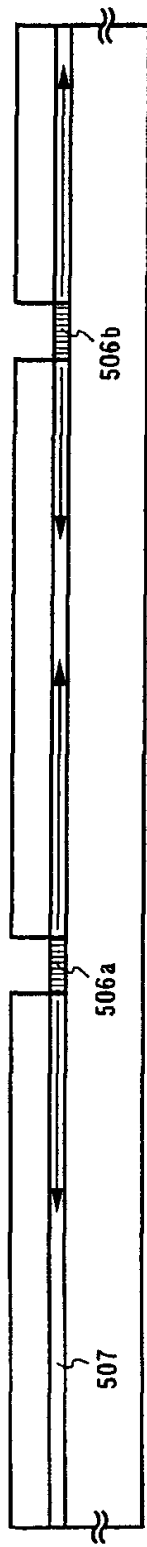


图 17B



图 17C

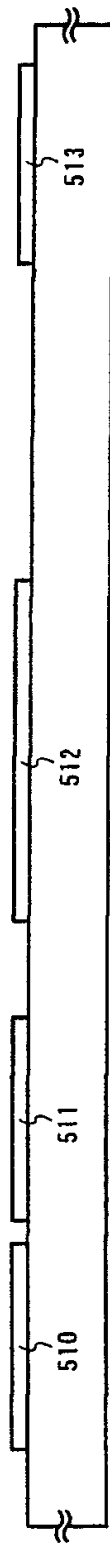


图 17D



图 17E

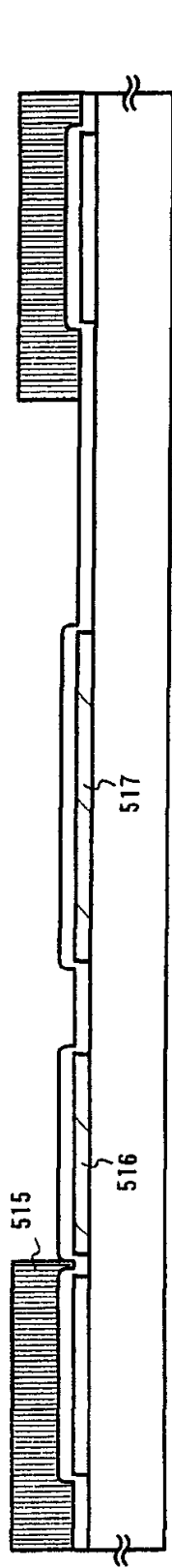


图 18A

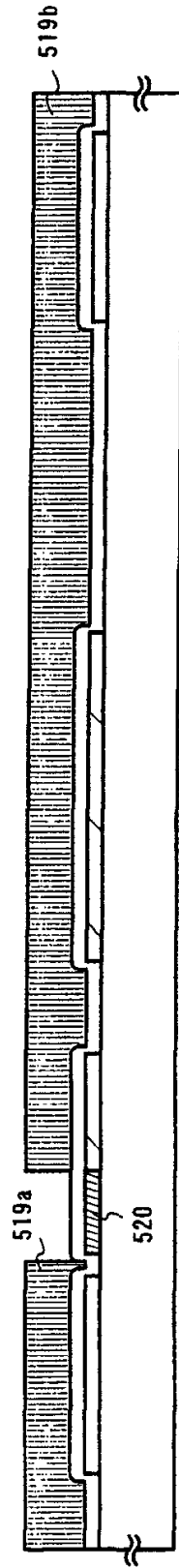


图 18B



图 18C

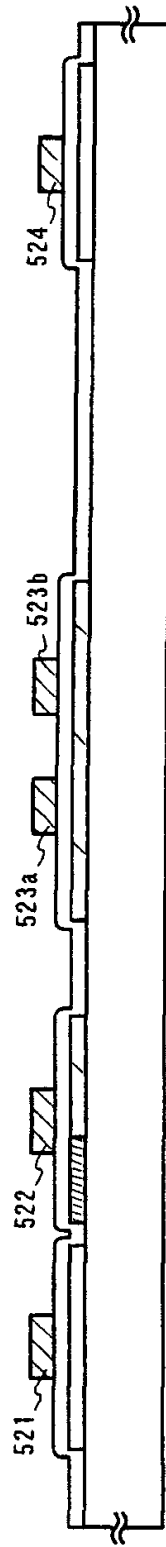


图 18D

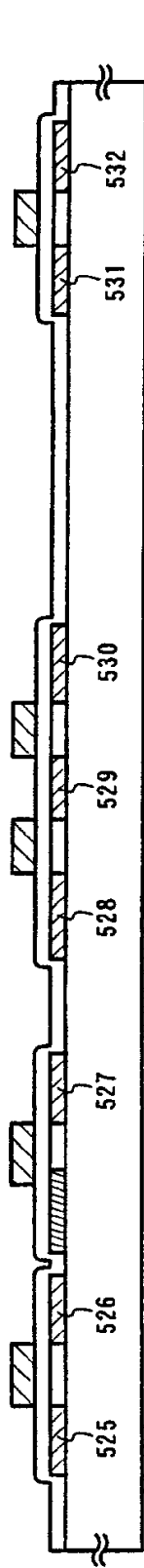


图 19A

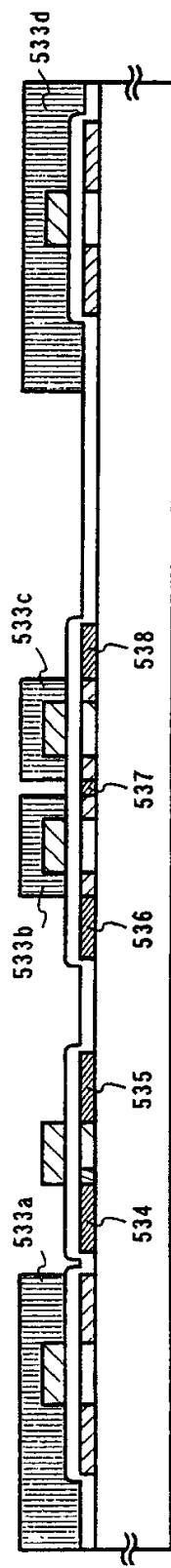


图 19B

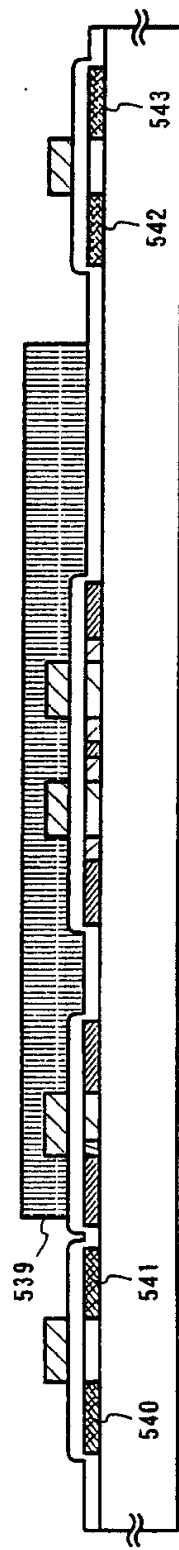


图 19C

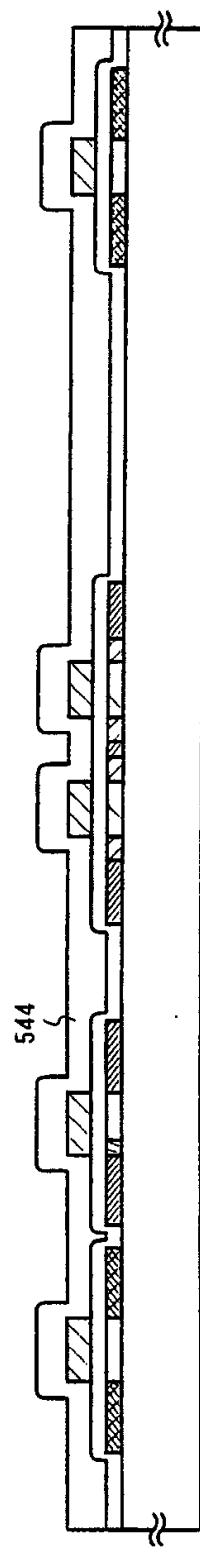
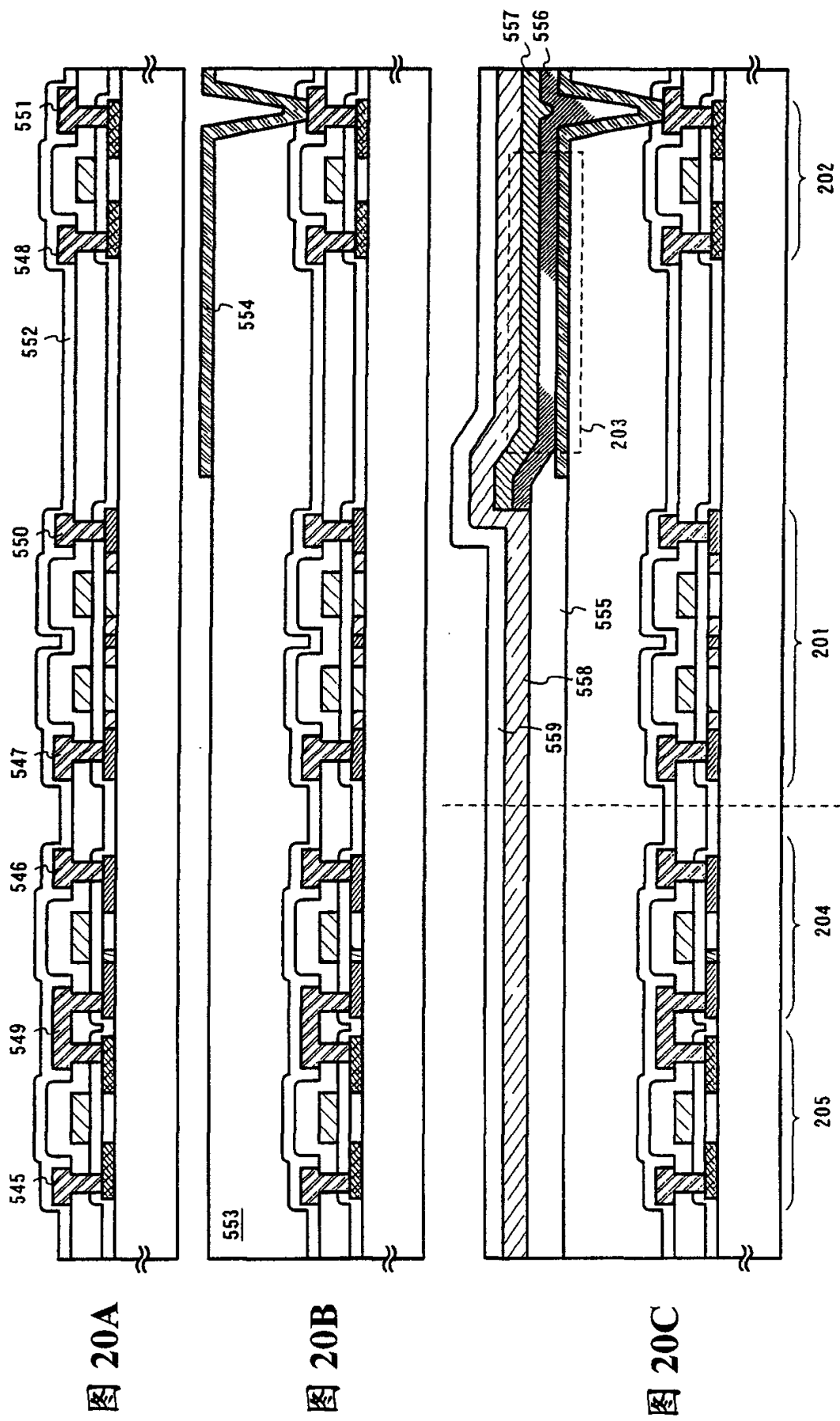


图 19D



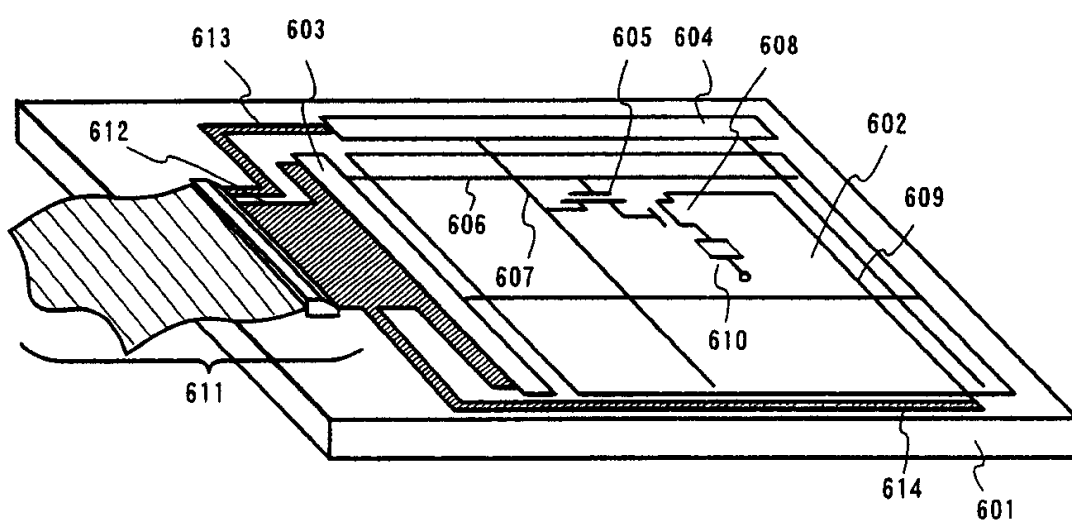


图 21

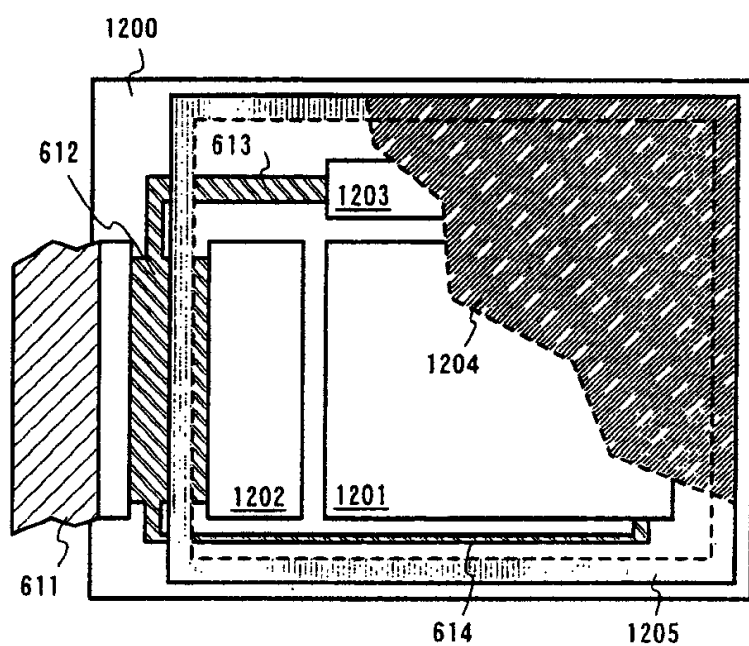


图 22A

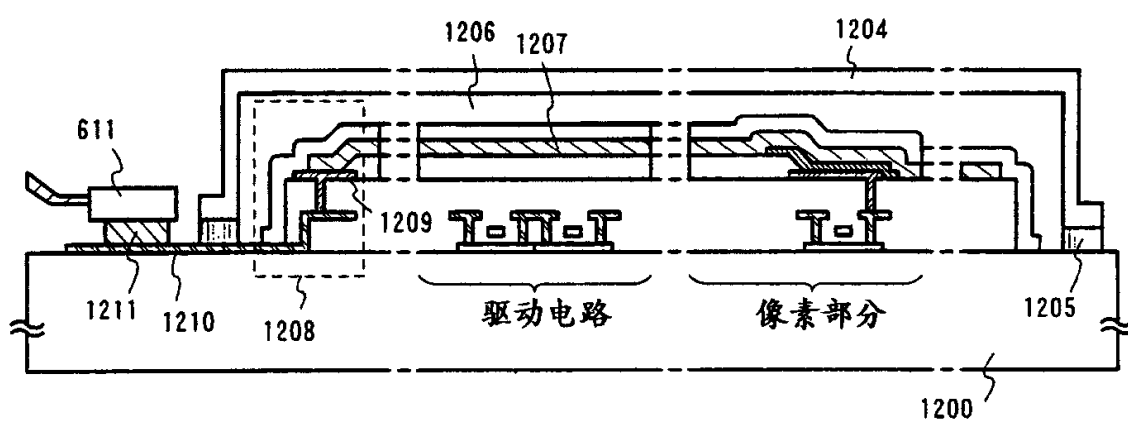


图 23A

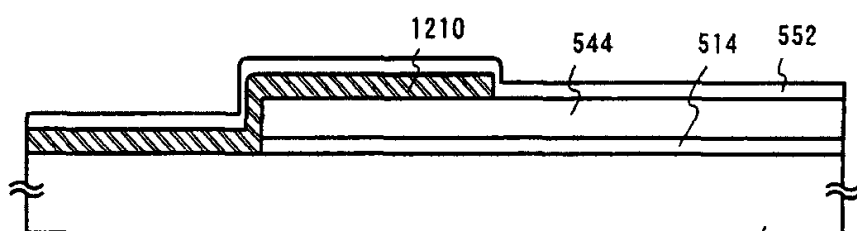


图 23B

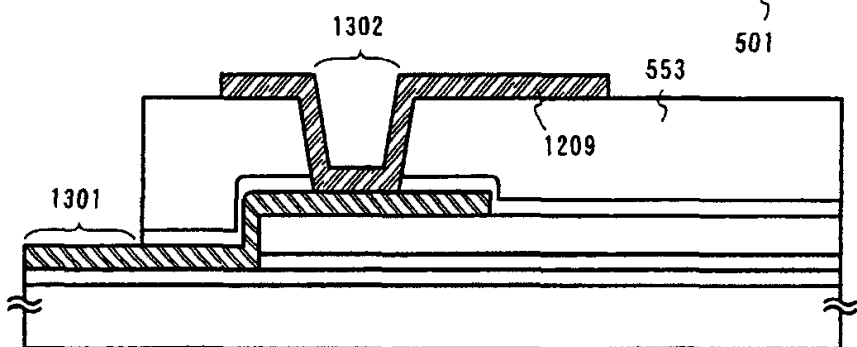


图 23C

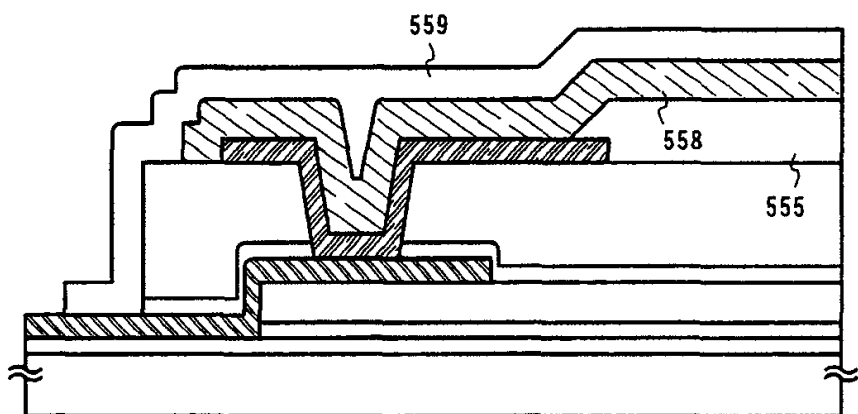


图 24A

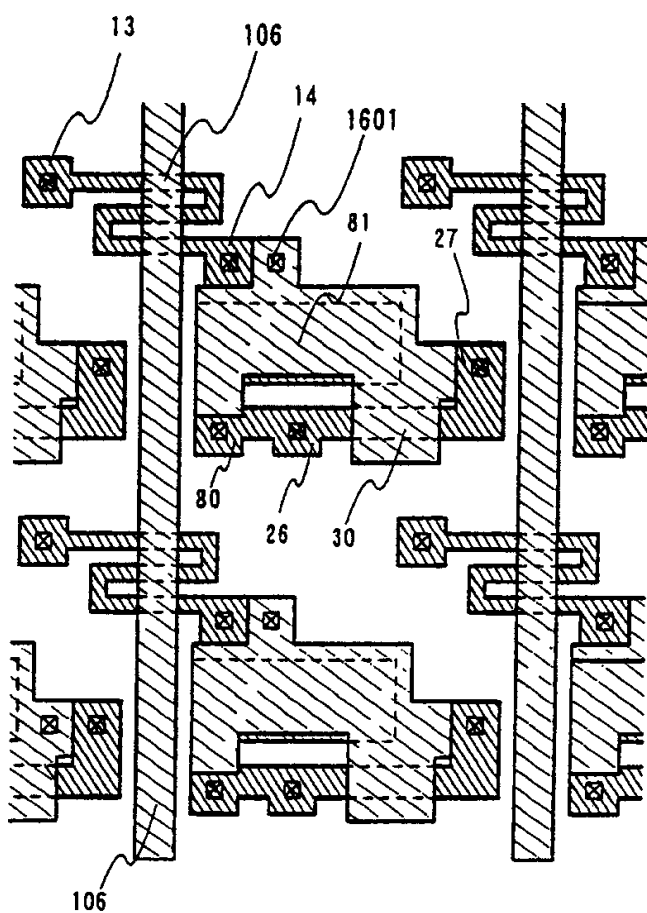
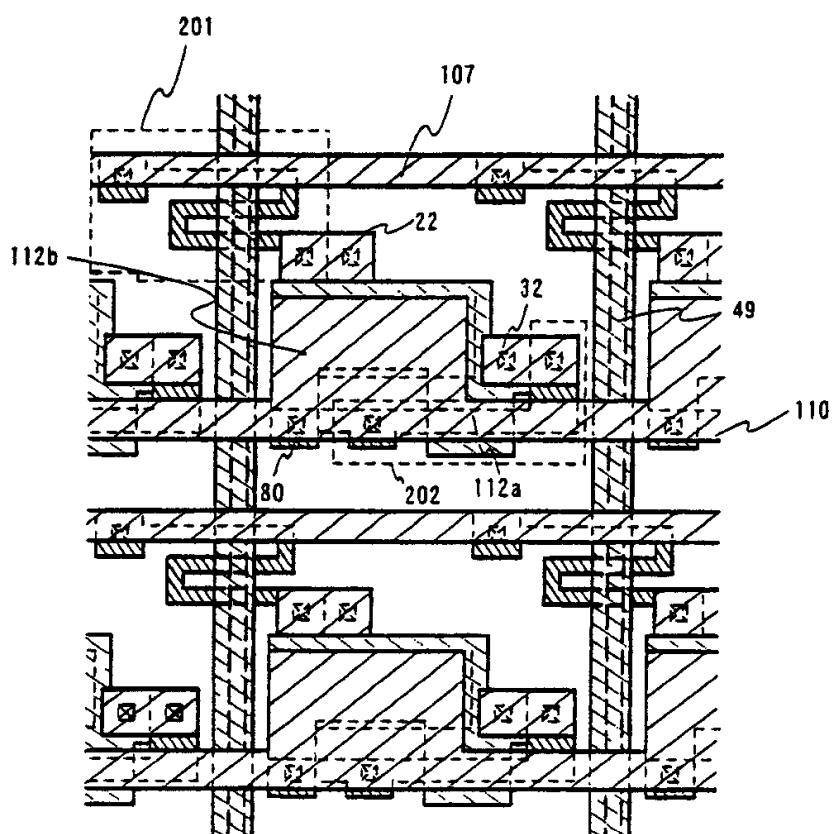


图 24B



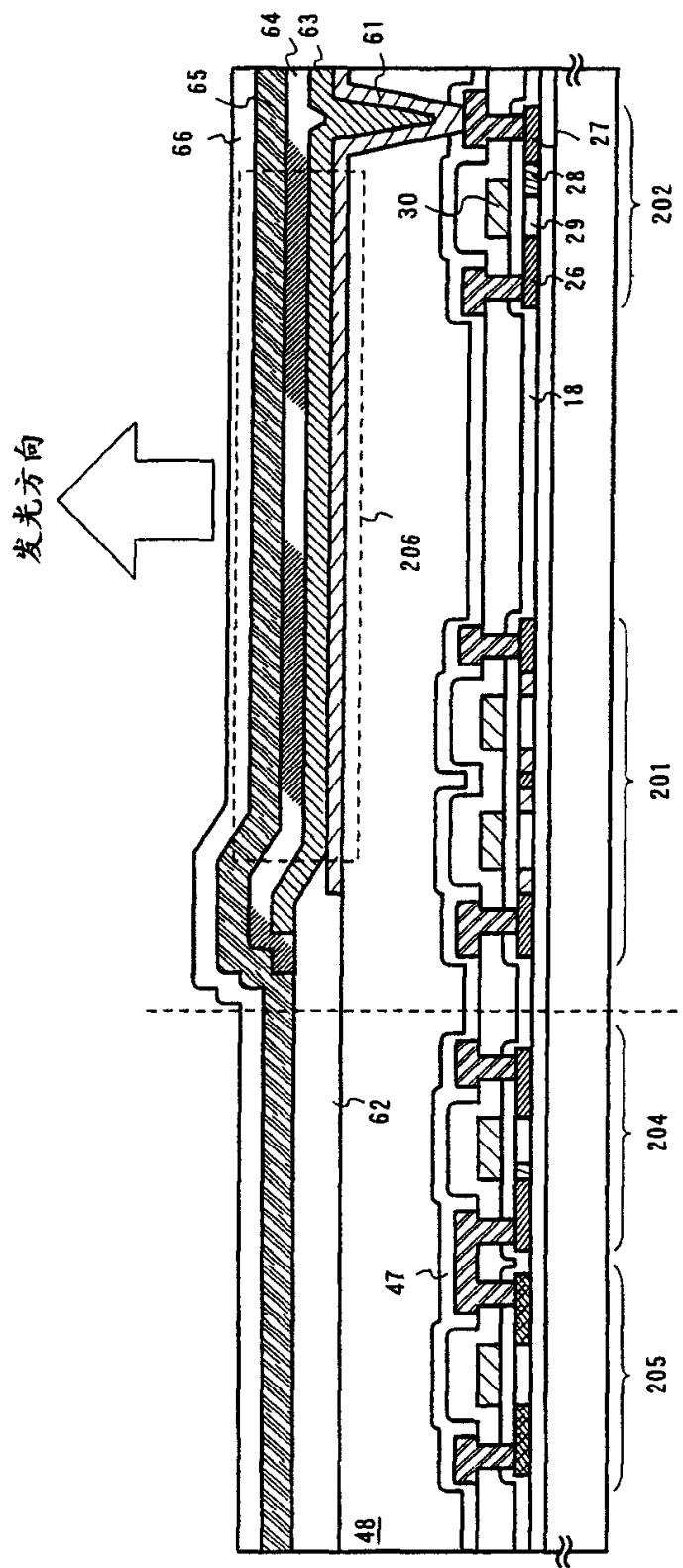


图 25

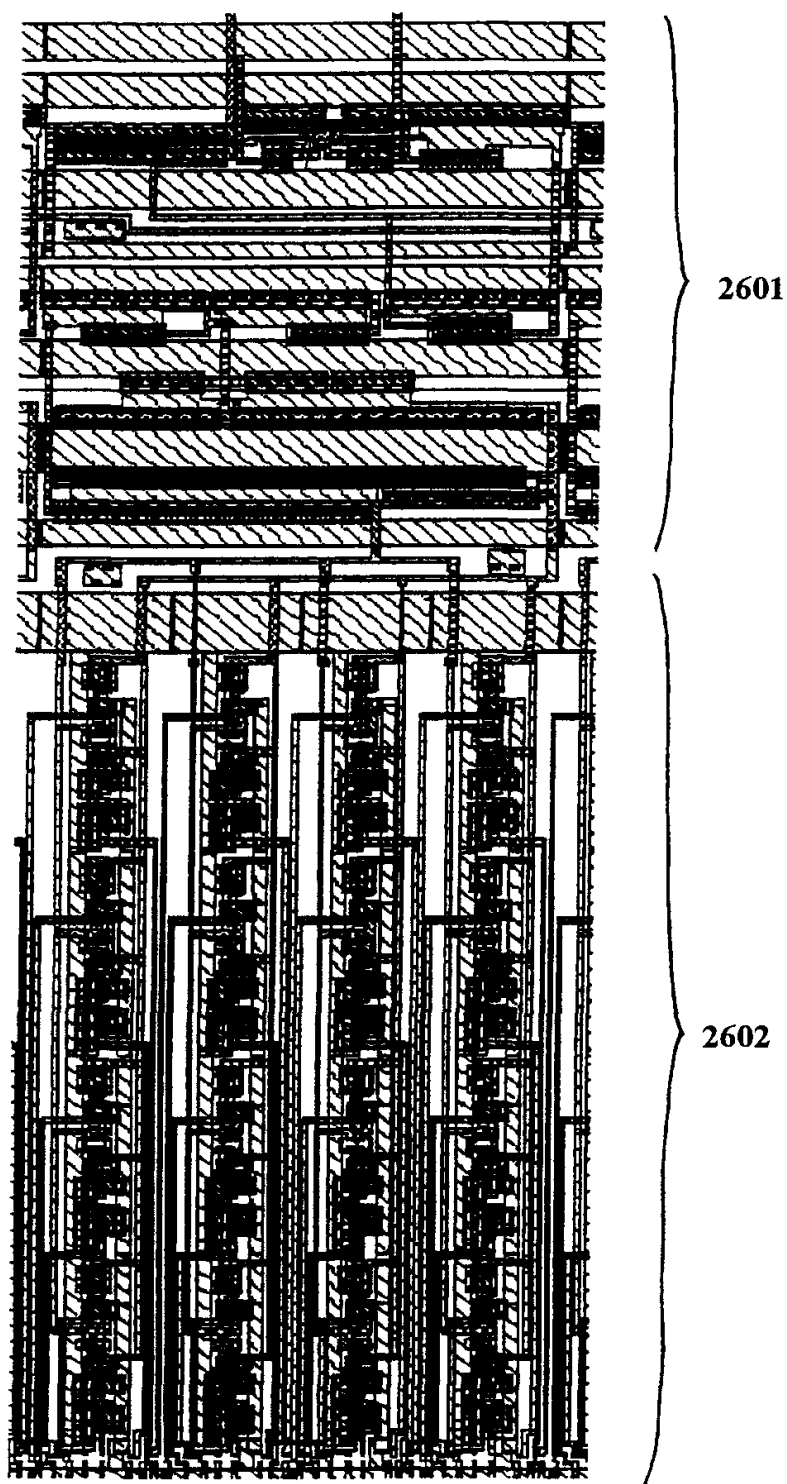


图 26

图 27A

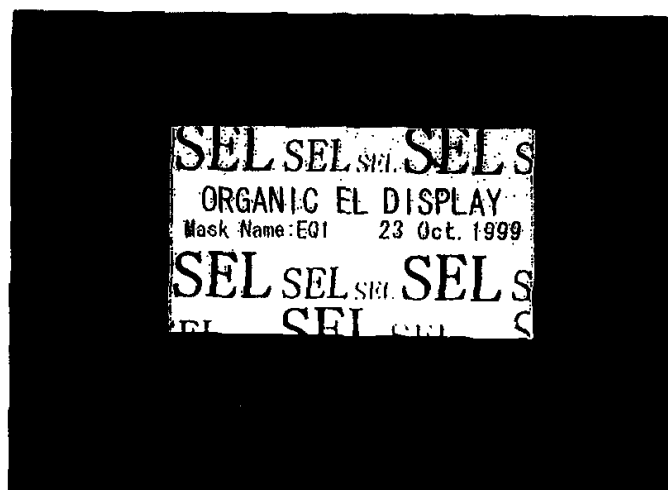
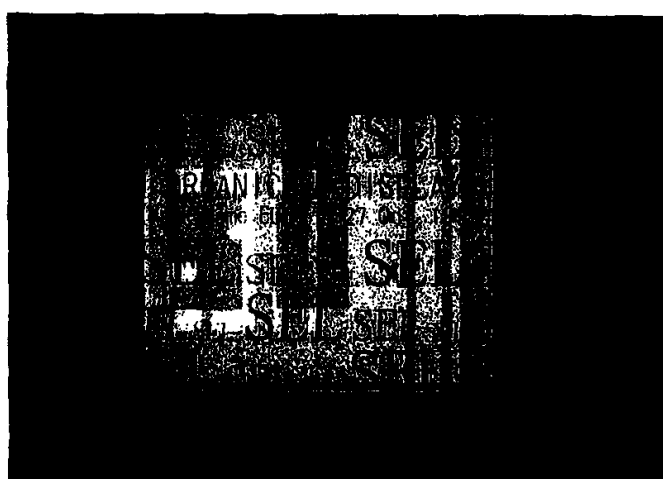


图 27B



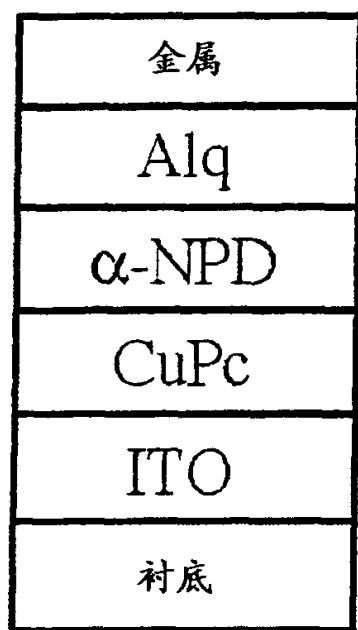


图 28A

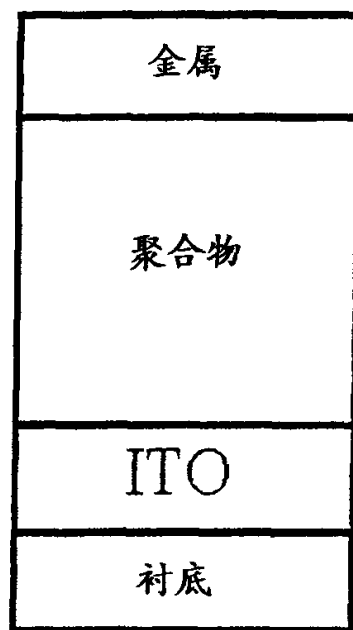


图 28B

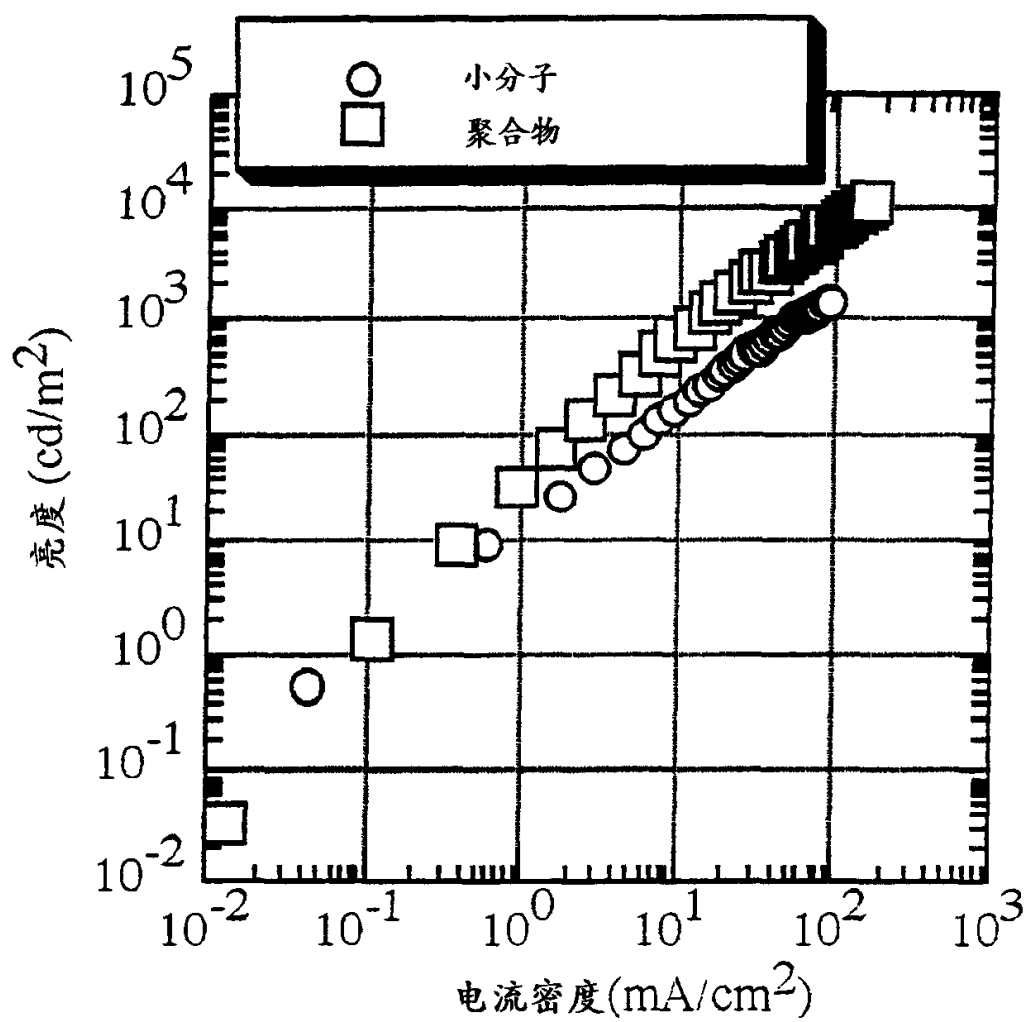


图 29

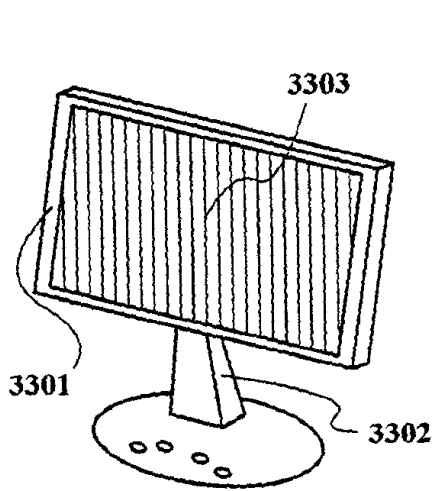


图 30A

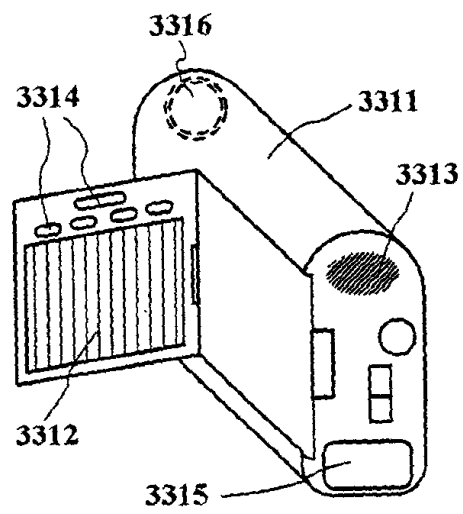


图 30B

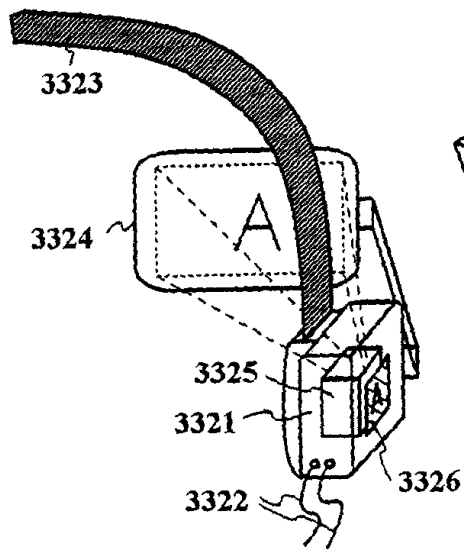


图 30C

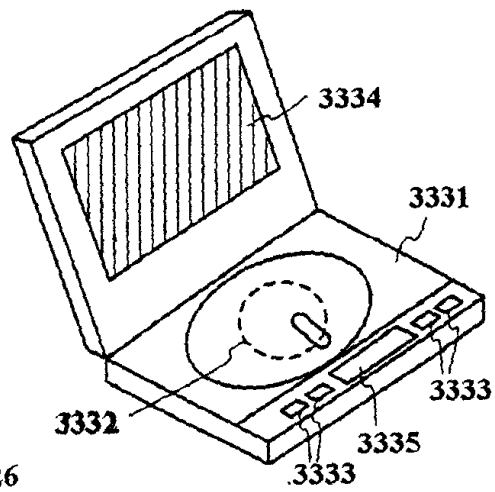


图 30D

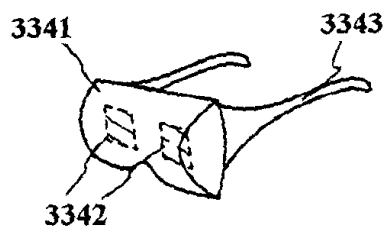


图 30E

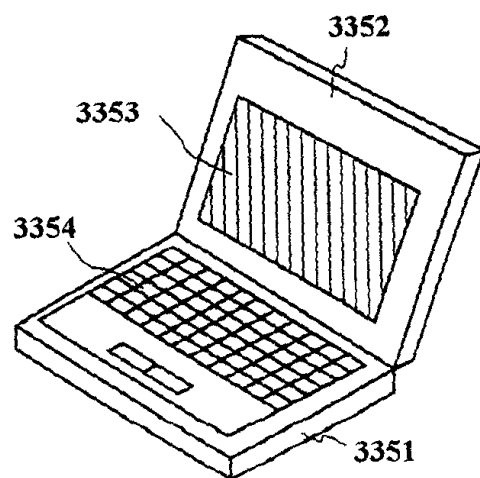


图 30F

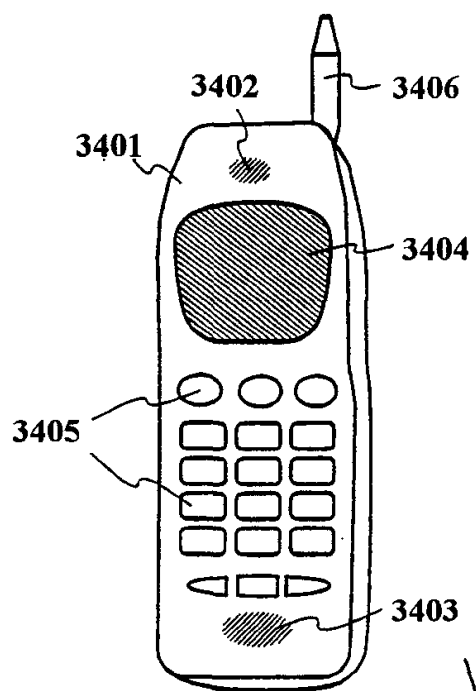


图 31A

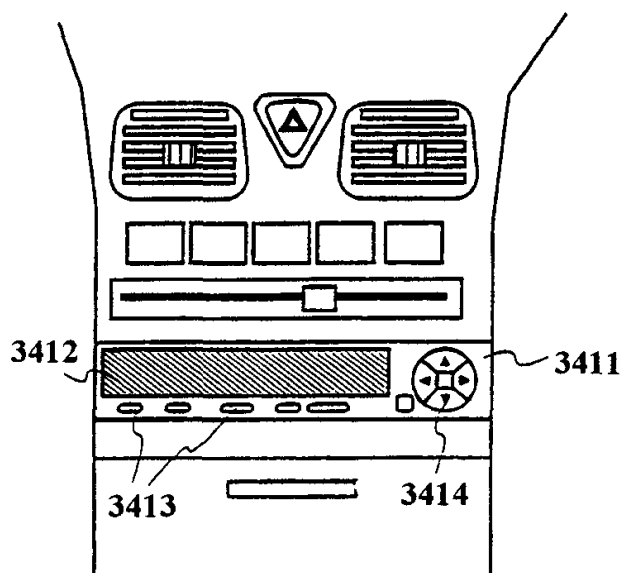


图 31B

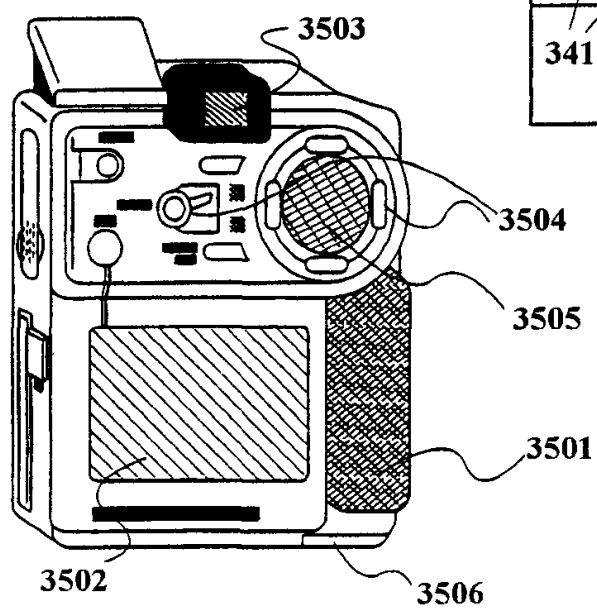


图 31C

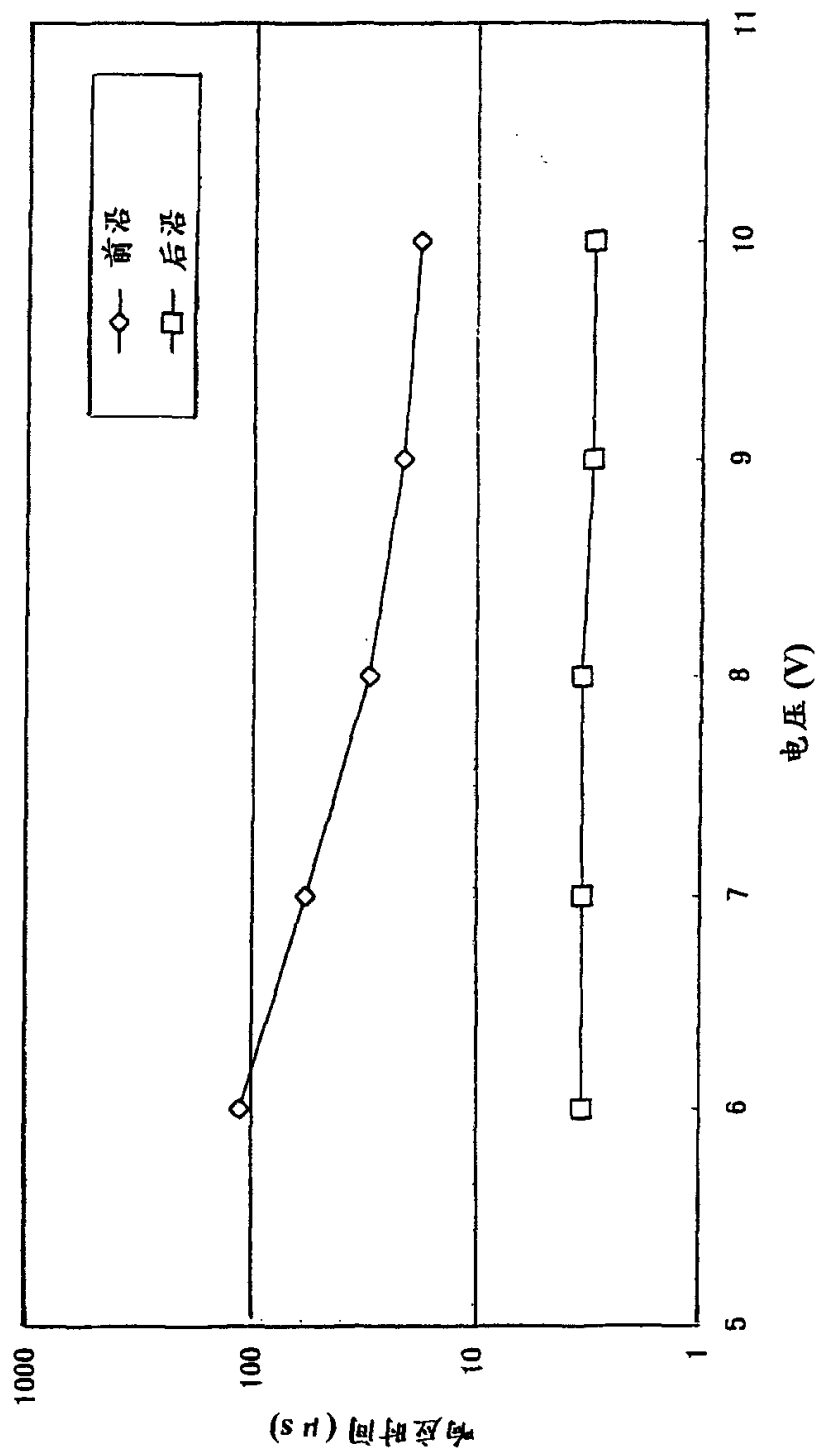


图 32

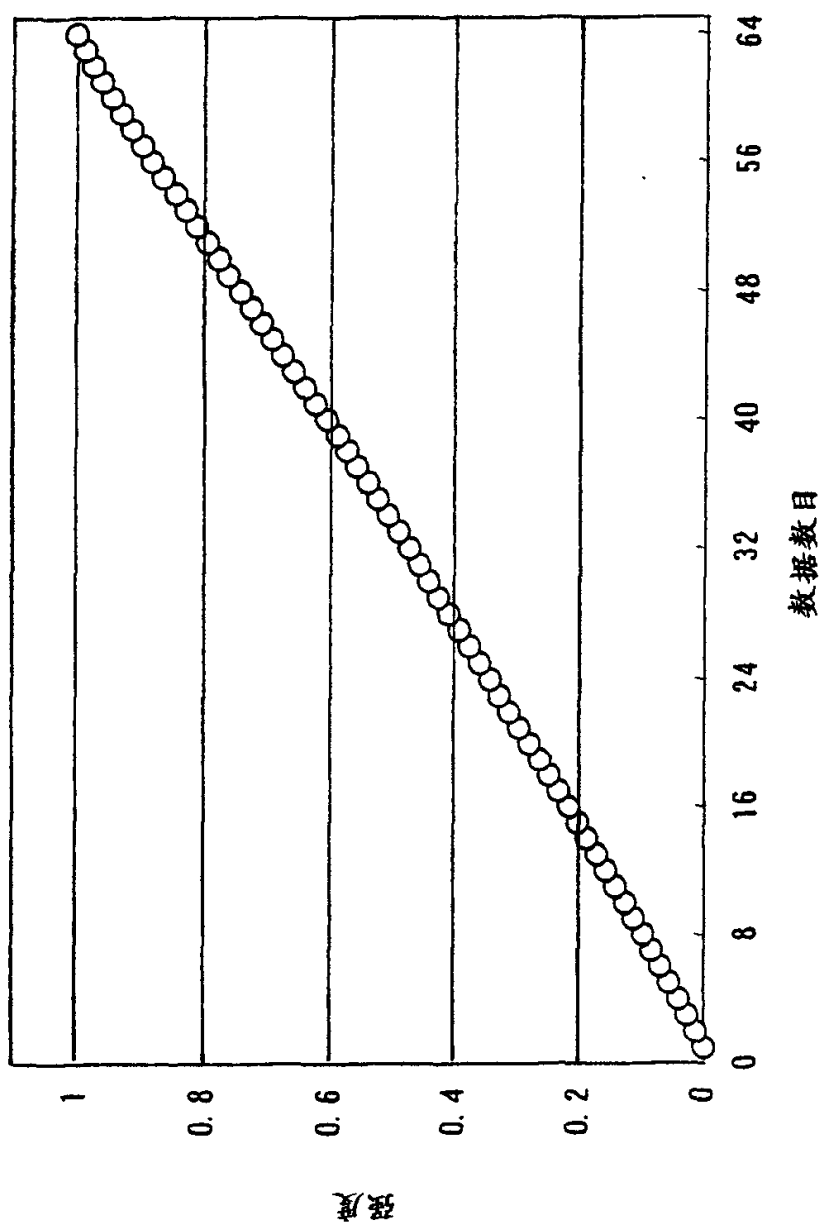


图 33

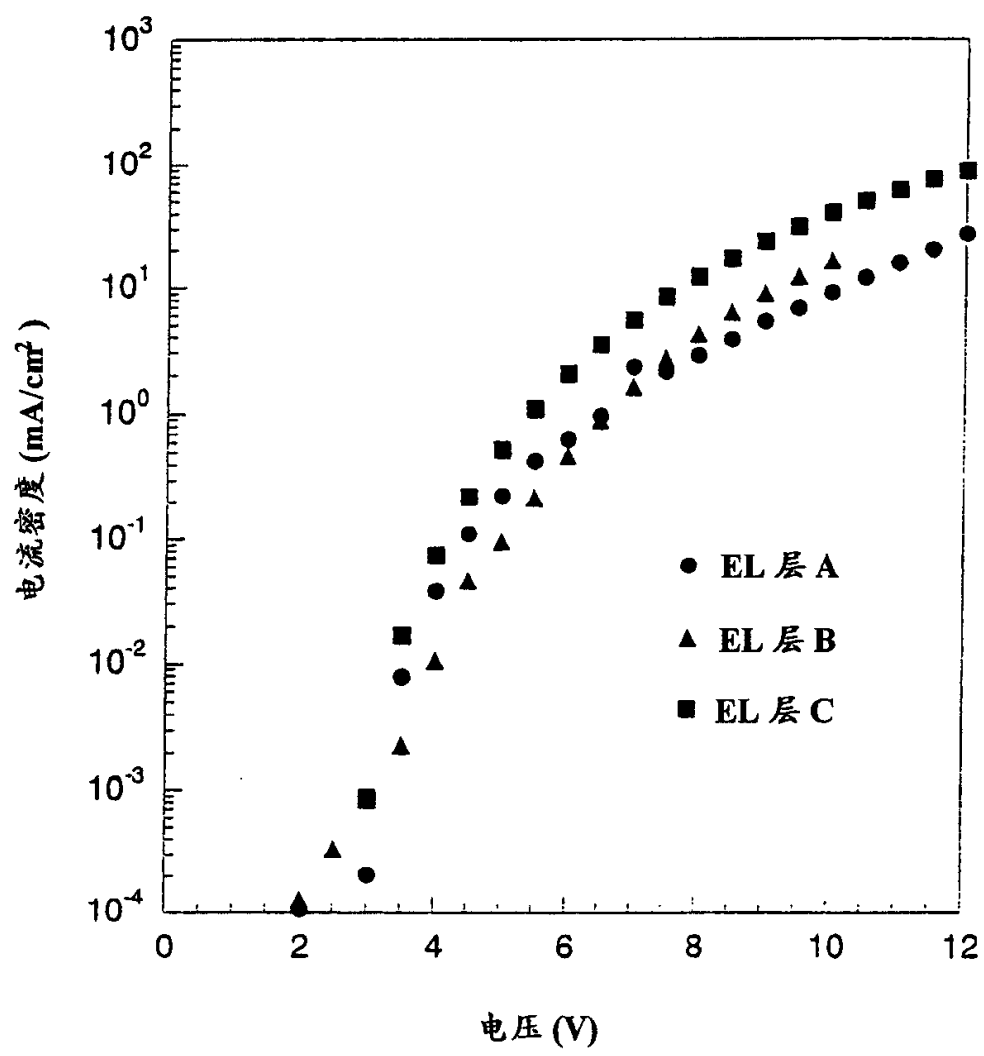


图 34

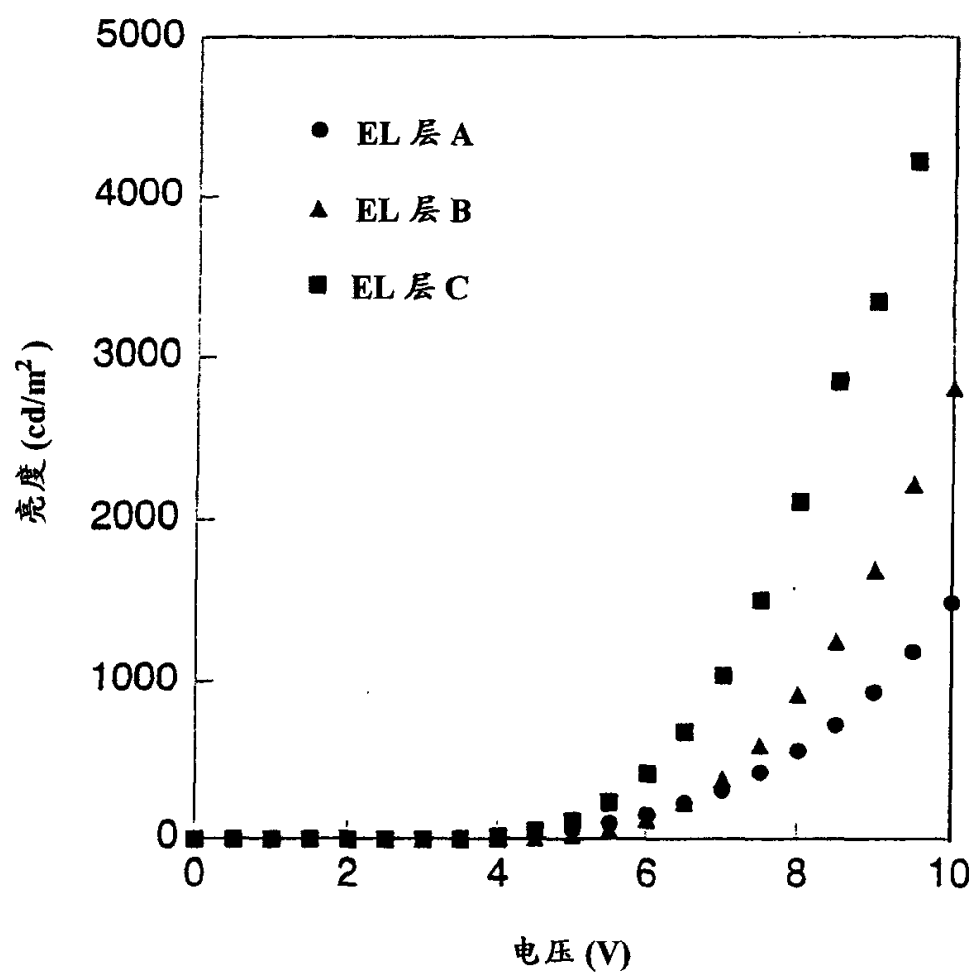


图 35

专利名称(译)	电致发光显示器件及电子装置		
公开(公告)号	CN1298168A	公开(公告)日	2001-06-06
申请号	CN00134295.9	申请日	2000-11-29
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	株式会社半导体能源研究所		
当前申请(专利权)人(译)	株式会社半导体能源研究所		
[标]发明人	犬饲和隆 小山润		
发明人	犬饲和隆 小山润		
IPC分类号	H01L51/50 G09F9/30 G09G3/20 G09G3/30 G09G3/32 H01L21/77 H01L27/32 H01L29/786 H04M1/22 H05B33/00		
CPC分类号	G09G2300/0842 H01L27/3244 G09G3/3275 H01L29/78645 G09G2300/0866 G09G3/2011 G09G2300/0847 G09G3/30 G09G3/3266 G09G2310/0283 G09G2300/0426 H04M1/22 H01L27/3262 G09G2300/0465 G09G2320/043 H01L27/1214 G09G3/2018 G09G2320/0233 G09G3/3258 G09G3/2022 G09G3/3291 H01L27/1222 H01L29/78621 H01L29/78624 H01L29/78627		
代理人(译)	梁永		
优先权	1999338845 1999-11-29 JP 2000302979 2000-10-02 JP		
其他公开文献	CN1252665C		
外部链接	Espacenet SIPO		

摘要(译)

提供了一种具有清晰的多灰度级彩色显示能力的EL显示器件以及一种具有该EL显示器件的电子设备。灰度显示是按照一种时分驱动法来实现的,该方法控制形成于一个像素中的一个EL元件的发光时间和它不发光的时间。避免了电流控制TFT特性离散的影响。

