

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 01802384.3

[51] Int. Cl.

H01L 27/00 (2006.01)

G09G 3/32 (2006.01)

H01L 31/14 (2006.01)

H01L 31/16 (2006.01)

[45] 授权公告日 2006 年 7 月 5 日

[11] 授权公告号 CN 1263128C

[22] 申请日 2001.6.7 [21] 申请号 01802384.3

[30] 优先权

[32] 2000.6.20 [33] GB [31] 0014962.5

[86] 国际申请 PCT/EP2001/006443 2001.6.7

[87] 国际公布 WO2001/099190 英 2001.12.27

[85] 进入国家阶段日期 2002.4.11

[71] 专利权人 皇家飞利浦电子有限公司

地址 荷兰艾恩德霍芬

[72] 发明人 N·D·杨 J·M·香农

审查员 曲宝壮

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 王 岳 张志醒

权利要求书 2 页 说明书 13 页 附图 4 页

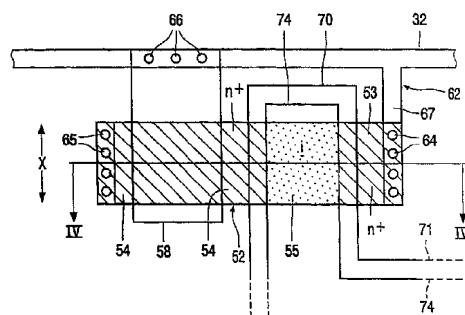
[54] 发明名称

带有光敏元的矩阵阵列显示装置

[57] 摘要

一种在基片(50)上有像素阵列(10)的矩阵阵列显示装置, 每个像素有一个, 诸如一个场致发光显示元的显示元(20), 以及相关的控制电路, 该控制电路包括一个存储电容器(36)和与其相连的光敏元件(40), 用于调节存储在电容器上的电荷并响应诸如由显示元发出的光, 调节显示元的工作。光敏元件(40)包含薄膜半导体装置, 每个薄膜半导体装置有一个带有横向隔开的、掺杂的接触区(53、54)的半导体材料条(52), 而相关联的存储电容器(36)是由一个在接触区上实质相对于该半导体材料条横向延伸的导体层(58), 并在接触区中间插入介电材料形成的。于是, 即使由于制造容差可能使各部件层的尺寸变化, 也能保证存储电容器和光敏装置特性之间具有预先确定的关系。该光敏装置最好包含一个栅控装置, 其栅极在接触区之间的半导体

条区上延伸。栅极介电层和电容器介电层可以包含一个共同层(56)的部分。另一种作法是, 可以在半导体条的与栅极相对一侧提供导电层, 并且还用作对环境光的屏蔽。



1. 一种矩阵显示装置，包含在基片上的可寻址像素矩阵，每个像素有显示元和控制该显示元工作的显示元控制电路，其中该显示元控制电路包括一个电荷存储电容器和一个薄膜光敏半导体装置，该薄膜光敏半导体装置与存储电容器耦合，用于根据落在该薄膜光敏半导体装置上的光来调节存储电容器上存储的电荷，其中该薄膜光敏半导体装置包含一个半导体条，带有在基片上彼此横向分开的掺杂接触区和一个介入区，且其中存储电容器包含实质上与半导体条横交延伸并置于接触区上方的一个导体层，以介电材料层置于该导体层和该接触区之间。
2. 根据权利要求1的矩阵显示装置，其特征在于该薄膜光敏半导体装置包含一个栅控光敏装置，它有一个在半导体条的介入区上方延伸并由介电材料将其分开的栅极。
3. 根据权利要求2的矩阵显示装置，其特征在于该薄膜光敏半导体装置的栅极介电层和存储电容器的介电材料中包含一个公共层的部分。
4. 权利要求2或3的矩阵显示装置，其特征在于该栅控光敏装置包括一个 TFT 结构，其具有在掺杂接触区之间延伸的固有半导体区并且掺杂接触区具有相同的导电类型。
5. 根据权利要求2或3的矩阵显示装置，其特征在于该栅控光敏装置包含一个横向栅控针状装置，其具有彼此相反掺杂的接触区和在接触区之间延伸的固有半导体区。
6. 根据权利要求1、2或3的矩阵显示装置，其特征在于所提供的存储电容器的导体层位于该光敏半导体装置半导体条的与该光敏半导体装置栅极相对的一侧并覆盖至少是该半导体条的一部分，从而屏蔽那一部分使其免受来自那一侧的光。
7. 根据权利要求1、2或3的矩阵显示装置，其特征在于该光敏半导体装置的栅极被设成加偏压，使得在介入区中的电流是由所产生的光电流造成的。
8. 根据权利要求1、2或3的矩阵显示装置，其特征在于该半导体条和在覆盖一个接触区的部分处的导体层分别具有基本上平行的侧边而且一般彼此成直角延伸。

9. 根据权利要求 1、2 或 3 的矩阵显示装置，其特征在于该显示元包含一个电流驱动的发光元，且该薄膜光敏半导体装置被设成能响应于由该显示元发出的光。

5 10. 根据权利要求 9 的矩阵显示装置，其特征在于该显示元控制电路包括一个驱动 TFT，用于在驱动周期内根据一个驱动信号来控制流过显示元的电流，该驱动信号是加到该像素上并作为电荷存储在存储电容器上的，该存储电容器与驱动 TFT 的栅极耦合，且该薄膜光敏半导体装置可调节存储电容器上的电荷，从而调节驱动 TFT 的工作。

10 11. 根据权利要求 9 的矩阵显示装置，其特征在于该显示元包含一个场致发光显示元。

带有光敏元的矩阵阵列显示装置

这一发明涉及带有光敏元的矩阵阵列显示装置。更具体地说，本
5 发明是关于具有可寻址像素的矩阵阵列显示装置，这些像素包括显示
元和光敏元。本发明特别是但不仅仅是关于使用场致发光显示元件，
尤其是有机场致发光显示元件 OLED，包括聚合物场致发光元件 PLED
的矩阵显示装置。

在英国专利申请 0005811.5 中描述了矩阵显示装置的一个实例，
10 该装置的像素包含场致发光 (EL) 显示元和光敏元。所描述的装置包
含一个有源矩阵显示装置，它有一个带在基片上的像素阵列，其中每
个像素包括由电流驱动的场致发光显示元，该显示元包括置于两个电
极之间的发光 EL 材料，这两个电极之一是透明的；所描述的装置还包
括一个开关装置，它根据前一个地址周期中加到像素上的驱动 (数据)
15 信号，在驱动周期中控制流过该显示元的电流，从而控制它的光输出。

如在其他有源矩阵 EL 显示装置中那样，显示元需要连续通过电流
以产生光输出，在各自的行地址周期中对像素寻址，以该地址周期中
存储于像素中的数据信号的电平确定这一驱动周期中像素的输出，在
此之后一个延续的时间段，可长达一帧时间，这些显示元件能被供给
20 能量。薄膜晶体管 (TFT) 形式的驱动装置负责控制流过显示元的电流，
而施加的数据信号作为电荷存储在与该驱动 TFT 的栅极耦合的电容器
中，于是 TFT 的操作依赖于所存储的电荷。

在英国专利申请 0005811.5 的装置中的像素进一步包括一个光敏
装置，它含有 (PIN) 光电二极管或光敏 (photo-responsive) TFT 并
25 与存储电容耦合，该光敏装置被安排成在像素工作期间被反偏并响应
于像素显示元在驱动周期发出的光，从而使电荷从电容器泄漏，其泄
漏速率取决于显示元件的光输出水平。这样，依靠光敏装置，提供了
光电子反馈，它逐步地调节驱动 TFT 的工作，控制在驱动周期对显示
元的激励，通过使电容器 (假定它在寻址时被充电) 逐步放电来减小
30 流过显示元的电流，进而减小其光输出。所以，显示元被激励的整个
可用的驱动周期比例依赖于和受制于根据光元输出做出的这一反馈安
排。以这种方式，使驱动 (帧) 周期中由显示元件输出的总光量受到

控制，从而，尤其是，能阻止显示元场致发光材料的老化或退化的影响，特别是阻止在一段操作时间之后可能发生的对于给定的驱动电流水平其光输出水平的降低，而且还能补偿向像素供给电流的线路中发生的电压下降的影响。

- 5 在保证像素的光输出总是能恒定和均一从而实现高质量显示方面，这种技术是有价值的。然而，这种像素电路的实现是会有问题的，如果要避免使用大容量电容器，则需要光敏装置产生的光电流很小才能在帧周期适当地控制 TFT 的栅极电位。需要小心地确定电容器和光敏器件有效面积之间的关系。使用薄膜技术在每个像素电路中提供光敏元理想情况下不应使制造过度复杂。

10 根据本发明，提供了一个矩阵显示装置，它包括放在基片上的可寻址像素矩阵，每个像素有显示元和控制该显示元操作的显示元控制电路，其中该显示元控制电路包括一个电荷存储电容器和一个相关联的薄膜光敏半导体装置，该薄膜光敏半导体装置与存储电容器耦合，
15 用于根据落在该光敏装置上的光来调节存储电容器上存储的电荷，其中该光敏装置包括一个半导体材料条，带有横向分布在基片上的掺杂接触区和一个介入区，而且这里的存储电容器包括基本上相对于半导体条横向延伸并放在一个接触区上方，以绝缘材料放在该导体层和接触区之间的一个导体层。

- 20 这样，存储电容器的一侧或者说一个极板是由光敏装置的一个接触区构成的，从而不需要提供单独的导体轨道使这两个部件互连，因而形成一个紧凑的结构。更重要的是，由于光敏装置的接触区形成电容器的一侧，因而能更可靠地保证像素中存储电容器和光敏装置之间，特别是存储电容器的电容值和光敏装置的操作光响应特性之间具
25 有所希望的关系。由于薄膜装置技术中制造容限带来的问题，特别是在光刻形成图案过程中使用的通常用于确定薄膜层的遮掩和蚀刻步骤所产生的问题，如在放置掩膜时的小位置误差，都能导致在确定的各层中的尺度变化。由于电容器和光敏装置二者共用同一个临界层，即半导体条，因而在使用这种工艺所确定的形成这一条带的层中任何线
30 宽尺度变化对于电容器和光敏装置二者都是共同的。这样光敏装置的有效面积和存储电容器的电容将一同按比例计算。于是，以存储电容器的电容量和光敏装置的有效面积来衡量变化而言，这种变化的影响

趋于彼此抵消其中电容量主要取决于接触区和导体层之间的重叠面积（因为其介电层的厚度能被更精确地控制），而有效面积通常取决于一个接触区处对应于半导体条宽度的结的尺寸。所以在电容和光敏装置工作特性之间能达到所希望的、预先确定的关系。

- 5 提供光敏装置和电容器部件完全与制造矩阵显示装置（特别是使用 TFT 的有源矩阵显示装置）所用的标准薄膜技术相兼容，并能以简单的方式实现。光敏装置的基本结构总体上类似于 TFT 的结构，因此能容易地使用公共薄膜层与阵列中的 TFT 同时制造出来。该光敏装置最好包含一个栅控装置，还可以包含一个有类似地掺杂的接触区以及
- 10 在接触区之间的固有半导体区，其上设置栅介电层和栅极的 TFT 结构。或者，该装置可以包含一个有类似结构的横向的栅控针状二极管装置，只是接触区为相对掺杂。

- 本发明特别适用于这样一类显示装置，其中的显示元是发光的，而光敏装置根据像素显示元发出的光并用于控制电路中，以控制显示元的工作，如英国专利申请 0005811.5 中描述的装置那样。这样，在
- 15 本发明的一个实施例中，显示元件包含一个发光元，例如 OLED 或 PLED 元之类的场致发光显示元，而控制电路包括一个驱动 TFT，其栅极接存储电容器，并根据加到像素上以电荷存储在存储电容器上的驱动信号在驱动周期控制流过显示元的电流，该光敏装置响应显示元件发出的
- 20 光从而控制电容器上存储的电荷。在像素工作中，光敏装置被安排成反偏，从而根据入射光产生的光电流作为泄漏装置工作。为此目的，在栅控光敏装置的情况中，栅极被加以适当的偏压以使装置保持在其“断”状态。为了适当地控制在驱动周期上驱动 TFT 栅极电位，如果希望存储电容器保持小尺寸的话，则光敏装置中产生的光电流需要很
- 25 小。利用上述结构安排，能容易地同时保持电容器电容值和光敏装置有效面积之间有所需要的关系，决定了根据给定输入光水平所产生的光电流的水平。

- 尽管本发明对实现上面讨论的一类像素电路特别有益，但可以预期它能用于使其他显示装置受益，在这些装置中像素包括存储电容器
- 30 和相关的光敏装置，但它们被安排成以不同的方式工作而且不一定作为驱动控制电路中光电反馈结构的一部分。例如，光敏装置可以是响应输入光的，而显示元可以是光调制的而不是发光的，例如液晶显示

元件。

现在将参考附图描述根据本发明的矩阵显示装置实施例，特别是有源矩阵 EL 显示装置，这些附图中：

5 图 1 是根据本发明的有源矩阵 EL 显示装置的一个实施例的简化示意图；

图 2 显示图 1 装置中几种典型像素的等效电路；

图 3 和图 4 分别是像素一部分的平面和截面示意图；

图 5 是在又一个实施例中贯穿像素另一种形式的一部分的示意图；以及

10 图 6 显示在这又一个实施例中一个典型像素的等效电路。

这些图只是示意性的。在所有这些图中相同的标号表示相同或类似的部分。

参考图 1，有源矩阵场致发光显示装置包含一个具有规则分布像素的行、列矩阵阵列的面板，用方框 10 表示，每个像素包含一个场致发
15 光显示元和相应的控制流过该显示元的电流的驱动装置，这些像素位于交叉的行（选择）和列（数据）地址导体组（或者说线 12 和 14）之间的交叉点上。为简单计，这里只显示了少量像素。像素 10 由外围驱动电路经由地址导体组寻址，该外围驱动电路包含连接到各自导体组端点的行扫描驱动器电路 16 和列数据驱动器电路 18。

20 利用由电路 16 加到相关行导体 12 上的选择信号使每行像素被寻址，从而以各数据信号加载该行像素，在跟随地址周期之后的帧周期中，根据由电路 18 并行加到列导体上的各数据信号，确定它们各自的显示输出。由于每行被寻址，电路 18 以适当的同步提供数据信号。

图 2 显示几种典型像素的电路。每个像素 10 包括一个发光有机场致发光显示元 20，这里由一个二极管元件（LED）代表，它包含一对电
25 极，其间夹有一个或多个有效的（active）有机场致发光材料层。在这个具体实施例中，该材料包含聚合物 LED 材料，当然也能使用其他有机场致发光材料，如低分子量材料。阵列显示元连同相关的有源矩阵电路一起置于绝缘基片的表面上。该基片是由诸如玻璃的透明材料制成的，而最靠近基片的单个显示元 20 由诸如 ITO 的透明导电材料
30 构成，从而使场致发光层产生的光能穿过这些电极和基片，于是可被基片另一侧的观看者看见。显示元件的阴极包含功函数低的金属，如

钙、镁银合金或钡/铝双金属层。在 W0 96/36959 中描述了能使用的合适的有机缓合聚合物材料实例。其他低分子量有机材料的实例在 EP - A - 0717446 中描述，它还描述了有源矩阵场致发光装置的典型已知形式的结构和操作，它在这些方面公开的内容在此引作参考。

5 每个像素 10 包括一个低温多晶硅 TFT 22 形式的驱动装置，这里是 P 型导电的，它负责根据加到像素上的数据信号电压来控制通过显示元 20 的电流，并因此控制显示元 20 的操作。经由一系列像素共用的列导体 14 提供像素的数据信号电压。列导体 14 通过地址 TFT26（也是 P 型的）与电流控制驱动 TFT 22 的栅极相连。一行像素的地址 TFT
10 26 的栅极都与共同的行导体 12 相连。

每行像素 10 也共用一个公共的电压供给线 30，它保持在预先确定的电位而且通常作为对所有像素公用的连续电极，还共用一个公共电流线 32。显示元 20 和驱动 TFT22 串联在电压供给线 30 和公共电流线 32 之间，公共电流线 32 的作用是流经显示元 20 的电流的电流源。例
15 如线 30 可处在地电位，而线 12 相对于供给线 30 为正电位（例如 12V 左右）。通过显示元 20 的电流由驱动 TFT 22 调节，并且是 TFT 22 上栅极电压的函数，该栅极电压取决于由数据信号确定的存储控制值。

由行驱动器电路 16 把选择脉冲加到它的相应行导体 12 上，从而选择和寻址单个一行像素，该选择脉冲使像素的地址 TFT 26 导通并定
20 义各行地址周期。从提供给驱动电路 18 的视频信息中导出并由驱动电路 18 提供给列导体 14 的电压电平形式的数据信号，它由地址 TFT 26 传送到驱动 TFT 22 的栅极节点 24。在行地址周期结尾，地址晶体管 26 截止，由连在 TFT 22 的栅极与公共电流线 32 之间的像素存储电容器 36 保持栅节点 24 上的电压，从而在其后的驱动周期期间维持显示
25 元件的操作。

TFT 22 的栅极与公共电流线 32 之间的电压决定通过显示元 20 的电流，流过显示元的电流是驱动 TFT 22 的栅 - 源极电压的函数（p 通道型 TFT 22 的源极与公共电流线 32 相连，而该 TFT 22 的漏极与显示元件 20 相连）。这一电流又控制像素的光输出水平（灰度）。TFT 22
30 被加偏压以做为电流源，并在饱和状态下操作，从而使流过该 TFT 的电流对漏极 - 源极电压不敏感，而是取决于栅 - 源极电压。于是，漏极电压的轻微变化不影响流过显示元 20 的电流。所以，在电压供给线

30 上的电压对于像素的正确操作不是关键性的。

在各行地址面板中以这种方式对每行像素寻址，从而以各自的驱动信号依次对每行像素加载，并在其后的驱动周期（近似地对应于帧周期）中让像素提供所希望的显示输出，直至它们下一次被寻址为止。

5 在每个像素中，利用光电子结构补偿显示元件退化的影响，这种影响会在给定驱动电流下产生的光输出水平方面降低其工作效率。由于这种退化，已被驱动很长时间且强度较大的显示元将呈现亮度降低的情况，造成显示不均一。光电子结构通过控制驱动周期中元件的集成总光输出而把这些影响压制到相应的程度。像素电路在这方面类似
10 于英国专利申请 0005811.5 中描述的电路，为得到对这种操作的更充分的描述，请参考该申请，该申请在这方面公开的内容在此引作参考。简要地说，在驱动周期使用光电反馈来调节存储电容器上的电荷，即在这一周期中以一定速率对电容器放电，该速率取决于显示元的瞬时光辐射量。于是，对于给定的数据信号值，根据显示元实在的驱动电
15 流/光辐射水平特征以及施加的数据信号电平，在地址周期之后的驱动周期中调节为产生光而对显示元加能的时间长度，从而能减小退化的影响，特别是关于显示不均一方面的影响，使单个像素的光输出能基本上与非退化的元件在需要时将会得到的光输出相同。

参考图 2，在一装置中的光电放电装置包括一个栅控光敏薄膜装置
20 40，这里它是以另一个 TFT 的形式构成，它的载流源极和漏极跨过存储电容器 36 与驱动晶体管 22 的栅节点 24 以及电流线 32 相连，而且它的栅极与驱动 TFT 22 及显示元 20 之间的节点 41 相连。在这一具体实施例中，驱动 TFT 22（以及地址 TFT 26）包括一个 P 型低温多晶硅 MOS TFT，于是装置 40 是一个反向导电型的，即 n 型多晶硅 MOS TFT。

25 如将要更详细描述的那样，像素的构成和安排方式使得栅控光敏装置 40 在像素操作中暴露于显示元 20 发出的光中。在寻址阶段的结尾，根据所加数据信号的电平，在驱动 TFT 22 的栅节点 22 上设置一个电压，而充电到这一电压水平的电容器 36 在其后的驱动阶段保持 TFT 22 的栅电压，至少是在初始时是如此。连到线 32 的光敏装置 40
30 的漏极结被加以反向偏压并对光有反应，于是在驱动周期由显示元发出的光使装置 40 中产生小的光电流，它与显示元的瞬时光输出水平近似成线性比例关系。这一光电流的作用是使存储电容器 36 缓慢放

电，其光电流量，以及放电速率，都依赖于显示元件的光输出水平。TFT 40 的栅极被加以正偏压，其电压对应于节点 41 处的电压，它相对于节点 24 总为零或负，相对于线 32 总为负，这保证 TFT 40 保持在其断（不导通）状态。于是，晶体管 40 只是作为一个泄漏装置，以反向偏压光二极管的方式使电容器 36 上的电荷泄漏。在驱动周期中造成的电容器 36 放电导致驱动 TFT 22 栅极上的电压逐渐降低，它与显示元光输出的逐渐降低相对应地逐步降低流过显示元 20 的电流，直至 TFT 22 达到它的阈值切断电平为止。流过显示元 20 的电流的减小导致节点 41 处（正）电压水平的逐渐增高，尽管这只是保证 TFT 40 连续保持断状态。当栅极节点 24 上的电压最终降低到 TFT 阈值电压以下时，光输出被终止。作为像素操作中存在的典型电压的实例，例如假定 TFT 22 有-5V 阈值，电压供给线 30 可以在 0 伏左右，公共电流线 32 可以在 12 伏，当晶体管 22 的栅极节点处电压从 4 伏变化到 12 伏时，在节点 41 处的电压能从 4 伏变化到 0 伏。

通过调节在驱动周期内由显示元发出的光的总集成量（观看者感觉为亮度），能阻止显示元退化的影响。集成光输出（亮度）取决于在驱动周期内显示元被激励的时间长度以及它的初始光水平。由于在驱动周期中放电装置对控制显示元件激励的持续时间所起的作用，所以在阵列中被加以相同数据信号值的不同像素将会产生类似的感觉到的亮度水平，不管由于退化使像素的单个显示元的特性有怎样的变化。换句话说，由施加相同数据信号值的单个显示元发出的光输出总量将是类似的，即使在驱动周期开始时由于退化作用它们各自的光输出水平可能不同。这样，便可能得到改善的均一的显示输出。

通常，对所加数据信号的电平进行适当的调整，以提供来自像素的不同灰度水平。如果数据信号增大，因而栅极节点 24 上的电荷增多，则在驱动周期，在使 TFT 22 切断之前，需要从显示单元发出更多的光子，从而达到更高的灰度水平，反之亦然。

这种操作方式还能有效地自动补偿阵列中不同像素的 TFT 22 操作特性的变化，这种变化是由于形成 TFT 所用薄膜制造工艺的性质造成它们的阈值电压、尺寸以及率移率（mobility）等的改变的结果。这样，整个阵列上由显示元输出的光输出的均匀性能进一步得到改善。

现在参考图 3 和图 4，图中显示典型像素包括光敏 TFT 40 的一部

分的示意性平面图和截面图，并说明在这一区域像素构成方式。图 4 对应于沿图 3 中线 IV-IV 的截面图。除了 TFT 40，所显示部分还包括显示元 20 和存储电容器部分，但不包括寻址和驱动 TFT 26 和 22。当然，将会理解，寻址和驱动 TFT 26 和 22 这些部件是与所示部件一起使用相同处理过程和由共同的沉积层制造的。

在透明绝缘基片 50 上提供了一个长条形半导体岛 52，它包含一个低温多晶硅层。这是使 CVD 沉积的非晶体硅层激光重结晶，并使用掩膜和光刻工艺对这一层适当地形成图案而得到的。该半导体条通常为长方形，主要侧边基本平行，因而沿其长度方向有基本上不变的宽度。这一岛区的相对端部被掺杂 (n^+)，以分别构成横向分开的漏和源接触电极区 53 和 54，它们由固有半导体材料的一个共平面区分开，这个共平面区形成 TFT 40 的栅极控通道区。与此同时，而且与寻址和驱动 TFT 26 和 22 的半导体岛一起，在基片上其他预期的像素位置形成相应的、类似形状的多晶硅岛，但这些寻址和驱动 TFT 26 和 24 的这些构成源和漏电极的区域是相反地掺杂 (p^+ 型)。诸如二氧化硅或氮化硅层的一个绝缘层 56 连续地沉积在基片上复盖这些岛区作为栅极介电层。

诸如铝或铝合金的一个金属层沉积在层 56 之上并形成图案，从而留下构成 TFT 26 和 22 的栅极 (未画出) 以及复盖在每个光敏 TFT 位置处的 (漏极) 区域 53 之上的区域 58。与此同时，由这一金属层形成所需要的互连线。如从图 3 和图 4 中显然可见，区域 58 限定为长方指形或条形，基本上与半导体岛 52 横交延伸。所以，在它们交叉的区域，岛 52 和指 58 侧边平行而且宽度基本不变。金属指条 58 和 n^+ 区 54 的重叠部分以及介电层 56 的插入部分总体构成像素的存储电容器 36，它的电容值决定于指条 58 和岛区 52 之间的交叉面积以及层 56 的厚度和介电常数。

诸如氧化硅或氮化硅层的另一个介电层 60 形成于这一基片上，特别是复盖金属层的限定区域 58 上。然后，沉积又一个金属化层并形成图案，留下区域 62 形成电流线 32 以及其他需要的互连。在沉积这一层之前，在源区 53 和漏区 54 之上通过蚀刻穿透介电层 56 和 60 形成接触开口 64 和 65，并在区域 58 的端部上穿过层 60 形成接触开口 66，从而在沉积这一金属层并形成图案之后，在电流线 32 (经由一个集成

延伸臂 67) 和漏极 53 之间, 在源区 54 和栅极节点 24 之间 (经由金属化层 62 的形成电流线的部分) (穿过未画出的又一些接触开口), 以及在电流线 32 和金属指条 58 之间提供互连。

5 然后沉积如 IT0 的透明导电材料并形成图案, 以留下区域构成显示元的下 (阳) 电极, 它们被适当地成形以限定显示元有所希望的形状。这一电极的一部分形成一个集成腿 70, 它从主显示元区 71 (图中只显示了它的一小部分) 向外延伸并且正是在栅控区 55 和漏结点之上的半导体岛 52 上方横向穿过。

10 诸如氮化硅层的又一个较厚的、连续的介电层 73, 或者甚至更厚 (1-2 μm) 的绝缘聚合物层, 完全地沉积在该结构上, 并在这一层中形成开口 74, 开口 74 在形成图案的 IT0 区之上, 处在腿 70 和主显示元区。

15 然后由诸如旋涂 (spin coating) 沉积聚合物发光材料, 作为一个连续层 80 在介电层 73 上延伸并进入在那里形成的开口 74, 从而与下层的 IT0 直接接触。在这一层 80 之上, 沉积钙、镁银合金或钡/铝连续层 82, 以形成构成显示元阴极以及供给线 30 的公共电极层。

20 每个显示元 20 包含各自的 IT0 区域 71 以及其上覆盖的层 80 和 82 部分, 将会理解, 集成 IT0 腿 70 与直接覆盖的层 80 和 82 部分构成显示单元的集成延伸, 当在底电极和顶电极之间加以适当的电位差时, 它以主显示元区发光。

直接覆盖在栅控区 55 上的 IT0 腿 70 部分与下层的提供栅极介电功能的组合层 56 和 60 一起作为光敏 TFT 40 的栅极。

25 在像素操作中, 当电极 71 和 82 之间通过电流时, 由层 80 发出的光通过 IT0 下电极和基片 50 传输, 产生显示输出。显示元件的腿类似地产生光, 这一束光穿过 IT0 延伸部分 70 及其下层的透明介电层 56 和 60, 从而入射到光敏 TFT 40 的栅控区 55 上。落在漏结点上的光产生光电流。这样, 显示元件腿延伸到区域 55 上, 而且发光聚合材料 80 直接处在 TFT40 的栅极上并把光直接发射到 TFT 基片中, 结果, 保证了在显示元件和光敏 TFT 40 之间有好的光耦合, 而且这是以简单而可靠的方式实现的。

30 再有, 由于 TFT 40 的栅极是由显示元件阳极的一部分构成的, 所以该栅极相对于源极和漏极总是处在所需要的 (负) 偏压, 从而保证

TFT 40 保持在“断”状态（即在其高电阻、不导通状态），于是只有由此产生的光电流造成的泄漏电流在其源极和漏极之间流过。

在根据典型的输入光水平而产生的光电流水平和存储在存储电容器 36 上的电荷方面，光敏 TFT 40 和存储电容器 36 之间的关系需要严密地控制，以便最有效地实现光电反馈控制。在这方面 TFT 40 的有效区域包含横向（n+i）漏结点的边缘，而且正是在漏结点处的这个比较窄的区域对光电流有贡献。这个有效区域基本上等效于一个光二极管，而且希望是很小的，以便保证所产生的典型的光电流水平足够低，从而以所希望的方式在驱动（帧）周期控制驱动 TFT 22 的栅极电位，并避免需要使用较大的存储电容器。因为存储电容器 36 在其结构中只使用层 56 作为电容器介电层，所以为使电容器结构提供给定电容值所需的面积要比使用层 56 和 60 两层的情况小得多。

当使用薄膜技术时，要形成具有精确尺寸值的部件会是困难的，这是因为用于确定部件的工艺过程的性质，例如在光刻形成图案过程中使用的遮掩和蚀刻步骤。将会理解，在上文描述的结构中，存储电容器 36 和光敏 TFT 40 二者共用同一个临界层，即半导体岛 52，而且二者在空间上靠近。于是，由于制造容差在这一部件中造成的任何线宽度变化对于二者是共同的。因为这一关键性几何结构，即在图 3 中由 X 表示的条形岛 52 的宽度对 TFT 40 和存储电容器二者而言都是常数，于是这一公用部件的这一物理尺寸相对于预期值的任何偏离都会以类似的、相对应的方式影响 TFT 的有效面积和存储电容器的电容值二者。更确切地说，TFT 的有效面积和电容值一起进行比例缩放。岛 52 的任何趋于增大尺寸的宽度变化，因而造成存储电容器电容的变化，其结果将是 TFT 有效面积的尺寸也增大，反之亦然，所以将维持这两个部件电特性之间的平衡。这样，便保证了这两个部件之间具有所希望的预先确定的相互关系。

能方便地使用栅控横向 p-i-n 二极管代替 TFT 40。这种装置的结构总体上类似于图 3 中所示结构，只是半导体岛 52 的区域 53 将与区域 54 相反地掺杂，即为 p+型。以反向偏压，使 p+区 53 比 n+区 54 更为正偏压。在这种情况下，穿过整个装置的入射光能产生光电流。这样，与先前的 TFT 结构的情况相比，这个光敏结点将穿过该装置扩展到更远。

在上述像素实施例中，光敏 TFT 40 对于地址 TFT 26 和驱动 TFT 22 是反向导电型的，借助对 TFT 40 的栅极加偏压的方式，能保证 TFT 40 在驱动周期保持“断”状态并且只是以反向偏压光二极管的方式起作用以泄漏电容器 26 上的电荷。

5 然而，在这个像素电路的另一种形式中，TFT 40 可以是与驱动 TFT 22 相同类型的，而且还可以作为开关装置进行工作而不仅仅是一个泄漏装置。在这个另一种电路的工作中，这时至少是在驱动周期开始阶段，与显示元件较低的电极/节点 41 电位相对应的栅极电位将是保证该 TFT 表现为一个简单的、反向偏压的泄漏装置的电位。然后，随着
10 这一放电过程的继续，所造成的流过显示元的电流的减小将导致节点 41（图 2）处（负）电压水平的逐渐升高。当电流水平达到某一较低限时，在节点 41 处相对于线 32 的电压将达到 TFT 40 的阈值电压，使它突然接通（导电）并使电容器 26 迅速放电，从而使驱动 TFT 22 截止，于是终止对显示元的激励。TFT 40 以这种方式进行的开关工作的好处
15 在于能以更精确的控制方式确定显示元件的光输出。如果没有这种开关，断掉显示元的控制将不够好，这是由于光敏 TFT 22 在响应比较低的光输入水平时的表现，如在接近显示元激励阶段结尾时发生的那样，会变得不那么好确定和不那么可预测。

 希望光敏 TFT 40 被屏蔽以免受周围光落在其上的影响，从而使任
20 何光电流都只是由于发自显示元件的光造成的。为此目的，金属电极 52 用作屏蔽该装置免受面板一侧的周围光的影响。对来自另一侧穿过透明基片 50 的光的屏蔽，可通过在半导体岛 52 和基片表面之间沉积光屏蔽层来实现。

 然而，在根据本发明的另一实施例中，最好是修改像素的结构，
25 从而使存储电容器结构的一部分还用作光屏蔽。图 5 示意性显示穿过修改后像素结构一部分的截面，以与图 4 比较。在这一结构中，在基片 50 的表面上沉积一个金属层并形成图案，以在每个像素处形成光屏蔽 90，它的总尺寸稍大于其后形成的用于 TFT 40（或者横向针状二极管）的半导体岛 52 的尺寸。一个绝缘层 92（例如氮化硅）作为一个连续层完全地沉积在基片表面以及那些金属层 90 上以形成一个平表面，
30 然后在它上面制造像素结构，总体上如前面描述的那样，但在这种情况中略去先前使用的金属指条 58，并安排用于接触半导体岛 52 的区域

53的金属层62也穿过介电层60和92与光屏蔽层90的一端接触,这是经由这些层中形成的与岛52离开的接触孔实现的。在这种实现方式中介电层56不是必需的。

5 在这一结构中,存储电容器36是由光屏蔽层90的一部分覆盖在岛52的接触区54上并以绝缘层92的一部分夹在其间作为介电层一起形成的。这个像素的等效电路示于图6。在这种情况下中光敏TFT40在效果上有一个双栅极,以光屏蔽层90构成一个底部栅极。这个第二栅极相对于沟道55为正的,于是需要绝缘层92足够厚,以保证不会达到TFT阈值水平而且使TFT免于被导通。

10 可以不象上述结构中那样完全地覆盖岛52,而代之以构成层90使其适当地覆盖TFT40的光有效区53以达到光屏蔽的目的,其作法是在漏接点区域上和源区54上完全地延伸以形成电容器,但在通道区上不延伸到任何显著的程度。为达到这一目的,层90可以有一个中开口覆盖在限定的沟道区55上,并以集成臂平行于该岛延伸到沟道区两侧,从而使覆盖在两个接触区上的层90的两个区域互连。以这种结构,15 因为该层不直接延伸到沟道区55之上,因而避免了它起第二栅极的作用的危险。

在另一个实施例中,TFT40和存储电容器36二者再次共用同一个临界层,即岛52,于是由于制造过程容差造成的任何空间变化对这两个部件都是共同的,因而它们一起成比例缩放。20

本发明还能用于以电流数据信号驱动的像素,而不是象上述实施例中那样以电压数据信号驱动,例如以W0 99/65012中描述的方式进行驱动。

25 总之,一个矩阵阵列显示装置在一基片上有一个像素阵列,每个像素有一个显示元,例如一个场致发光显示元件,以及相应的控制电路,该控制电路包括一个存储电容器和与其相连的光敏元件用于调节存储在电容器上的电荷并响应诸如由显示元发出的光,从而调节显示元的工作。该光敏元件包含薄膜半导体装置,每个薄膜半导体装置有带有横向分离的、掺杂的接触区的一个半导体材料条,而相关联的存储30 电容器是由一个基本上相对于该半导体材料条横向延伸的导体层放在一个接触区上,并在中间插入介电材料形成的。于是,即使由于制造容差可能引起各部件层的尺寸变化,也能保证存储电容器和光敏装置

特性之间具有预先确定的关系。最好是，该光敏装置包含一个栅控装置，它的栅极在接触区之间的半导体条区上延伸。栅极介电层和存储电容器介电层可以包含一个共同层的组成部分。另一种作法是，可以在半导体条的与栅极相对一侧提供导电层，并且还用作对环境光的屏蔽。

通过阅读这里公开的内容，对于本领域的技术人员而言，其他变型将是显然的。这些变型可能涉及有源矩阵场致发光显示装置领域已经知道的其他特征以及为实现这些特征所用的部件，它们可用来替代这里已经描述的特征或附加在这些特征之上。

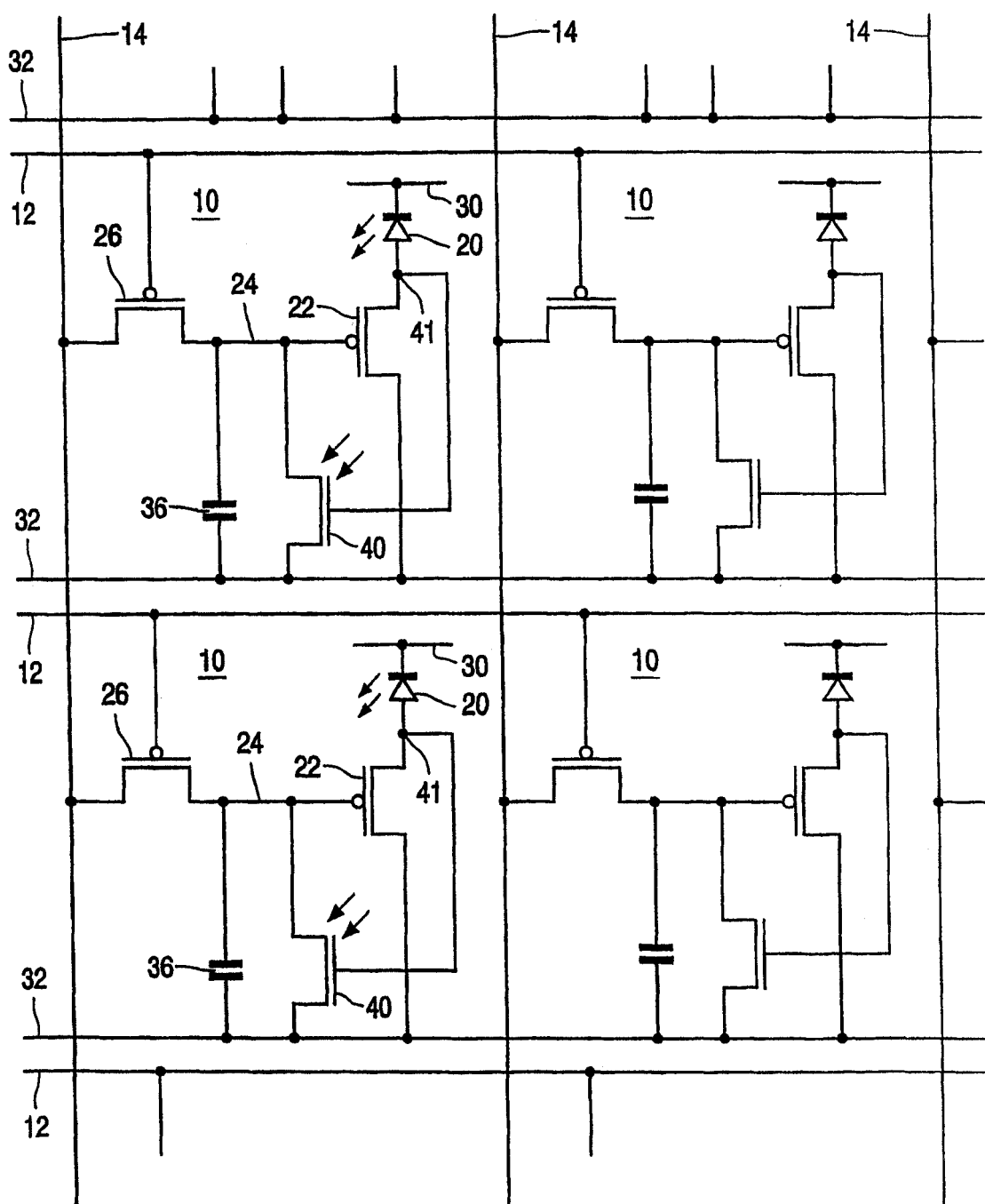


图 2

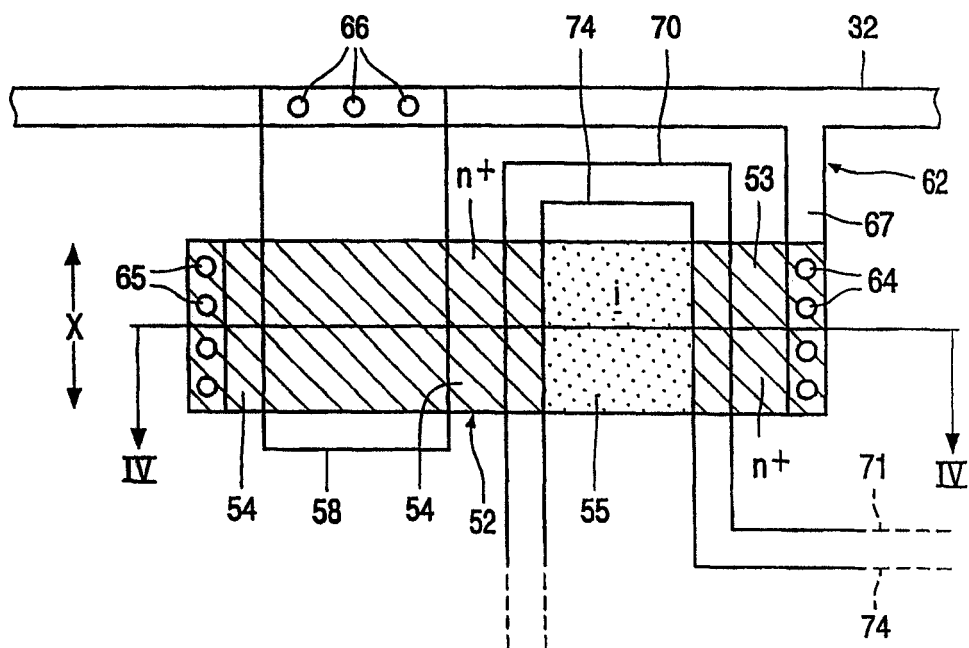


图 3

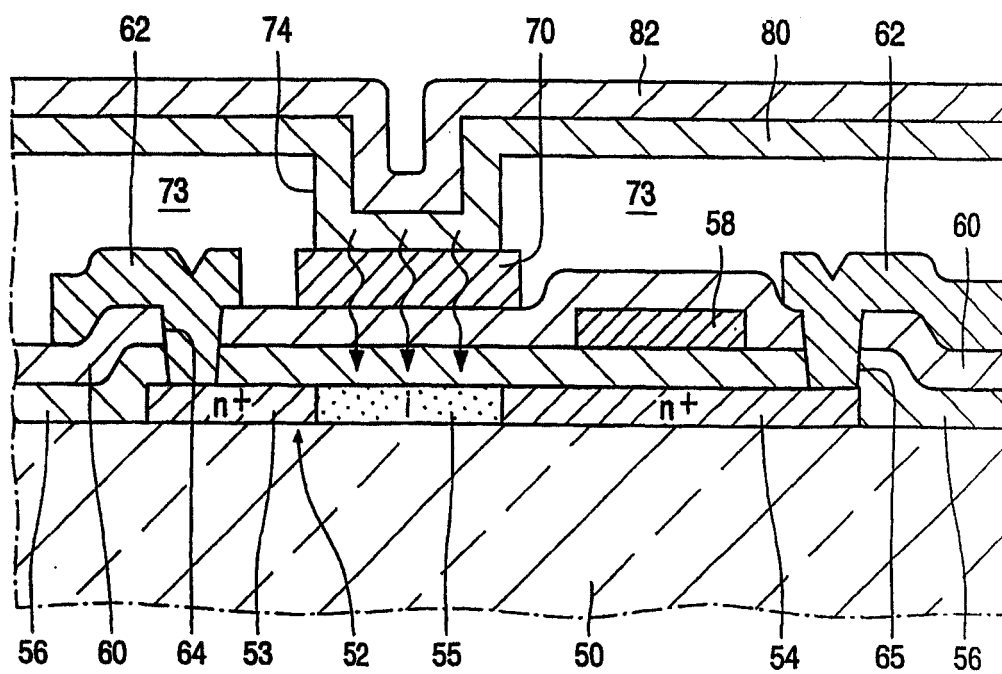


图 4

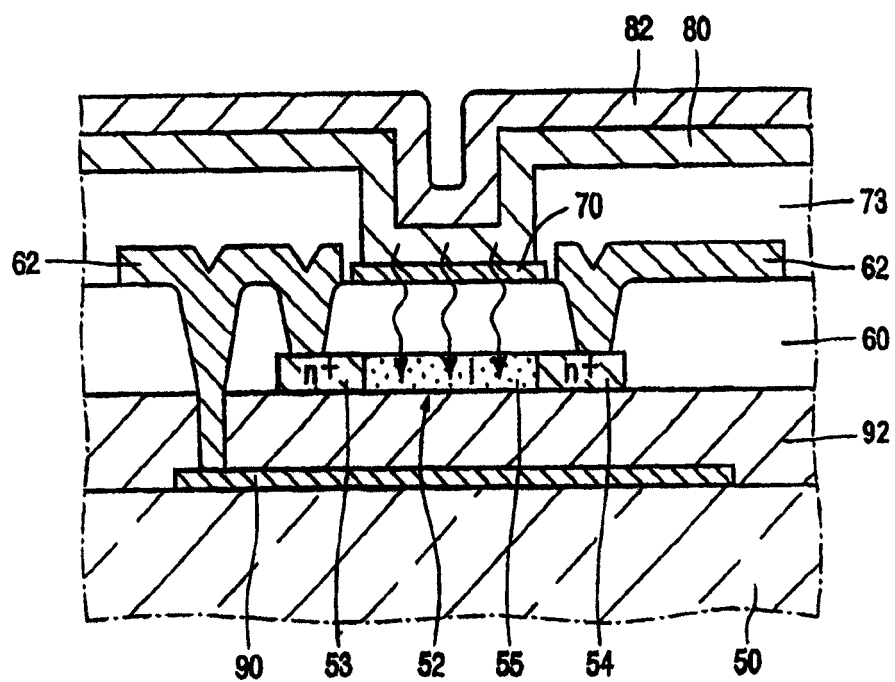


图 5

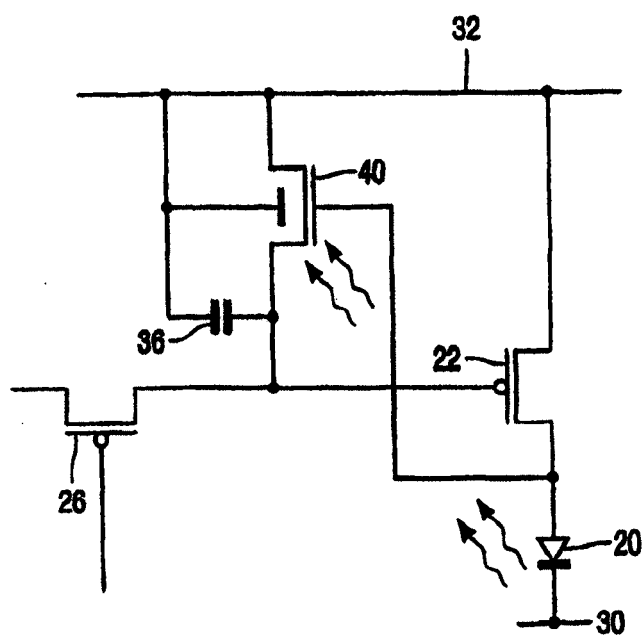


图 6

专利名称(译)	带有光敏元的矩阵阵列显示装置		
公开(公告)号	CN1263128C	公开(公告)日	2006-07-05
申请号	CN01802384.3	申请日	2001-06-07
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦电子有限公司		
当前申请(专利权)人(译)	皇家飞利浦电子有限公司		
[标]发明人	ND杨 JM香农		
发明人	N·D·杨 J·M·香农		
IPC分类号	H01L27/00 G09G3/32 H01L31/14 H01L31/16 H01L51/50 G09F9/30 G09G3/20 G09G3/30 H01L27/12 H01L27/32 H01L29/49 H01L29/786		
CPC分类号	H01L27/3269 G09G2320/045 G09G2360/148 G09G2320/043 H01L29/78633 G09G2300/0842 H01L27/12 G09G3/3233 G09G2300/0809 H01L29/4908 H01L27/13 G09G2300/0819 H01L27/3265 H01L27/1255		
代理人(译)	王岳		
优先权	2000014962 2000-06-20 GB		
其他公开文献	CN1411609A		
外部链接	Espacenet SIPO		

摘要(译)

一种在基片(50)上有像素阵列(10)的矩阵阵列显示装置，每个像素有一个，诸如一个场致发光显示元的显示元(20)，以及相关的控制电路，该控制电路包括一个存储电容器(36)和与其相连的光敏元件(40)，用于调节存储在电容器上的电荷并响应诸如由显示元发出的光，调节显示元的工作。光敏元件(40)包含薄膜半导体装置，每个薄膜半导体装置有一个带有横向隔开的、掺杂的接触区(53、54)的半导体材料条(52)，而相关联的存储电容器(36)是由一个在接触区上实质相对于该半导体材料条横向延伸的导体层(58)，并在接触区中间插入介电材料形成的。于是，即使由于制造容差可能使各部件层的尺寸变化，也能保证存储电容器和光敏装置特性之间具有预先确定的关系。该光敏装置最好包含一个栅控装置，其栅极在接触区之间的半导体条区上延伸。栅极介电层和电容器介电层可以包含一个共同层(56)的部分。另一种作法是，可以在半导体条的与栅极相对一侧提供导电层，并且还用作对环境光的屏蔽。

