

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200680003083.3

[51] Int. Cl.
G09G 3/20 (2006.01)
G09G 3/30 (2006.01)

[43] 公开日 2008 年 2 月 13 日

[11] 公开号 CN 101124618A

[22] 申请日 2006.1.16
[21] 申请号 200680003083.3
[30] 优先权
[32] 2005. 1. 24 [33] US [31] 60/646,326
[86] 国际申请 PCT/CA2006/000043 2006.1.16
[87] 国际公布 WO2006/076791 英 2006.7.27
[85] 进入国家阶段日期 2007.7.24
[71] 申请人 伊菲雷技术公司
地址 加拿大艾伯塔省
[72] 发明人 郑振辉

[74] 专利代理机构 中原信达知识产权代理有限责任
公司
代理人 穆德骏 黄启行

权利要求书 3 页 说明书 14 页 附图 11 页

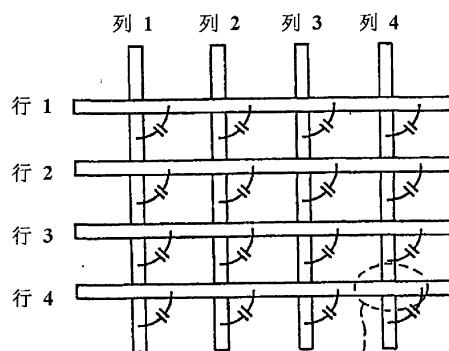
[54] 发明名称

用于电致发光显示器的能量有效列驱动器

[57] 摘要

一种驱动电路，用于驱动具有以行和列布置的像素的显示面板，其中所述驱动电路包括谐振电路，其能够有效地恢复存储在像素的行上的电容性能量，并当通过在每个行上顺序地施加电压从而进行寻址时，将该能量传递到像素的另一行。该谐振电路包括降压变压器、跨过初级绕组的电容器、跨过次级绕组连接的显示面板的行或列、以及输入电压和 FET 开关，用于以与控制显示器的寻址的定时脉冲同步地驱动谐振电路。对跨过变压器初级线圈连接的电容器的值进行选择，以与在变压器上的匝数比以及面板电容值的预期范围相称，以有效地限制与定时脉冲的频率相关的谐振频率的变化。本发明是对于谐振驱动电路的改建，其采用列驱动器，该列驱动器通过采用装置以限制流过 FET 的电流来使得在谐振电路重的能量恢复最大，该 FET 用于控

制列电压，以至于，在激活行的选择之间的时期期间，当从显示像素移除电荷时，基本上所有流动的电流被限制为通过变压器回流以对初级电容器进行充电。



1. 一种被动矩阵显示面板，包括：

多个行，适用于以所述显示器的预定扫描频率来进行扫描；

行驱动器，用于以所述预定的扫描频率来对所述多个行进行扫描；

多个列，其与所述行相交，从而形成特性表现为变化面板电容(C_p)的多个像素；

列驱动器，具有被配置为电压跟随器的输出缓冲器，用于将输出电压施加到各个所述列，以提供所述像素的灰度级控制；

谐振能量恢复电路，其包括降压变压器，以减小所述显示器的有效面板电容(C_p)，用于接收电能，以及作为响应产生正弦电压，从而以与所述显示器的扫描频率基本同步的谐振频率，对所述显示器进行供电；以及

电路，用于在所述面板电容(C_p)放电的同时将所述输出缓冲器切换到高输出阻抗，以至于基本上来自所述面板电容(C_p)的所有放电电流通过所述谐振能量恢复电路的所述降压变压器的次级绕组而流回。

2. 根据权利要求1所述的被动矩阵显示面板，其中所述用于切换的电路包括多个模拟开关，以在所述面板电容(C_p)放电的同时，将所述输出缓冲器的栅极端子和源极端子短路，从而使得每个所述缓冲器的栅源电势低于其接通阈值电压。

3. 根据权利要求2所述的被动矩阵显示面板，其中所述用于切换的电路包括模拟开关($S1, S2, \dots$)，用于在所述输出缓冲器的栅极端子和源极端子之间建立短路电流路径。

4. 根据权利要求3所述的被动矩阵显示面板，其中所述降压变压器具有初级绕组，另一电容(C_1)跨过该初级绕组连接，所述面板电容(C_p)跨过所述次级绕组连接，其中所述另一电容(C_1)的值相对于所

述面板电容 (C_p) 充分大, 以维持所述谐振频率与所述扫描频率的基本同步; 以及另一次级绕组, 其被连接到全波整流器, 跨过该全波整流器连接有存储电容器 (C_s) 并且该全波整流器与所述面板电容 (C_p) 串联, 其中所述存储电容器 (C_s) 的值相对于所述面板电容 (C_p) 充分大, 使得: (i) 对于面板电容 (C_p) 在或接近其最大值的重面板负载情况来说, 大部分所述电能流到次级绕组, 用于对面板充电, 以及剩余电能对存储电容器 (C_s) 充电, (ii) 对于面板电容具有平均值的平均负载情况来说, 大约一半电能流到面板以及一半能量流到存储电容器 (C_s), 以及(iii)对于面板电容器在或接近最小值的轻负载情况来说, 大部分能量流到存储电容器, 以及剩余能量流到面板。

5. 根据权利要求 4 所述的被动矩阵显示面板, 其中所述存储电容器 (C_s) 的电容与最大面板电容的比至少为大约 10:1。

6. 根据权利要求 5 所述的被动矩阵显示面板, 其中所述存储电容器 (C_s) 的电容与最大面板电容的比至少为大约 20:1。

7. 根据权利要求 6 所述的被动矩阵显示面板, 其中所述存储电容器 (C_s) 的电容与最大面板电容的比至少为大约 30:1。

8. 根据权利要求 4 所述的被动矩阵显示面板, 其中所述全波整流器包括肖特基二极管, 用于最小化正向二极管电压降。

9. 根据权利要求 4 所述的被动矩阵显示面板, 其中所述另一次级绕组的匝数与所述次级绕组的匝数的匝数比为至少 1.05:1。

10. 根据权利要求 4 所述的被动矩阵显示面板, 其中所述另一次级绕组的匝数与所述次级绕组的匝数的匝数比为至少 1.1:1。

11. 根据权利要求 10 所述的被动矩阵显示面板, 其中所述另一次

级绕组的匝数与所述次级绕组的匝数的匝数比在 1.1:1 到 1.2:1 的范围内。

12. 根据权利要求 4 所述的被动矩阵显示面板，其中所述初级绕组具有 n_1 匝，所述次级绕组具有 n_2 匝，并使得 $C_1 \gg (n_2/n_1)^2 \times C_P$ 。

13. 根据权利要求 4 所述的被动矩阵显示面板，进一步包括用于改变所述谐振频率的附加电容器。

14. 根据权利要求 1 所述的被动矩阵显示面板，进一步包括所述电能的源，所述源包括用于产生直流电压的电压装置；以及脉宽调制器，用于将所述直流电压斩波成为电能的脉冲。

15. 根据权利要求 1 所述的被动矩阵显示面板，进一步包括控制器，用于控制由所述谐振电路接收到的电能的速率，从而控制由所述显示面板的变化阻抗和由所述显示面板进行的能量使用而导致的所述正弦电压的波动。

16. 根据权利要求 15 所述的被动矩阵显示面板，其中所述控制器进一步包括反馈电路，用于使用来自所述谐振电路的输入，来感应所述正弦电压的波动，并作为响应提供反馈信号给所述控制器。

17. 根据权利要求 16 所述的被动矩阵显示面板，其中所述输入来自所述谐振电路的降压变压器的初级绕组。

18. 根据权利要求 17 所述的被动矩阵显示面板，其中，通过调节到所述控制器的所述反馈信号，来将所述正弦电压钳位在预定值。

用于电致发光显示器的能量有效列驱动器

技术领域

本发明大体涉及平板显示器，以及更具体地涉及在使用列驱动器的谐振驱动电路中的改进，该列驱动器通过限制流过用来控制列电压的列驱动器的输出缓冲器的电流来使得在谐振电路中的能量恢复最大。

背景技术

由于电致发光显示器相对于阴极射线管的低操作电压，优于液晶显示器的较高图像质量、宽视角以及快速响应时间，以及它们比等离子显示面板更高级的灰度级性能及更薄的外形，电致发光显示器是有利的。如下面更详细所述的，它们由于像素充电的低效率，而具有相对较高的功耗。即使像素中的电能到光的转化相对效率较高，情况也是如此。然而，如果效率较高地恢复存储在电致发光像素中的电容能量，则可以减轻与电致发光显示器相关联的高功耗的缺点。

美国专利 No.6,448,950 教导了正弦驱动和从具有广泛变化电容的电致发光显示面板的能量恢复的组合使用。谐振能量恢复电路包括第一电容器，该第一电容器连接到降压变压器，并将变压器的次级绕组通过行或列驱动器连接到电致发光显示面板。对于行和列，使用分开的谐振电路。通过行从显示面板放电的电荷被高效地捕捉到第一电容器中，并被回收以对要选择的下一行进行寻址，但是通过列放电的能量没有被这么高效地捕捉和回收。通过列的能量恢复低效的原因被发现为：面板电容通过不期望的分流路径而代替通过能量恢复路径到谐振驱动电源进行部分放电。

发明内容

因此，一方面是要提供对美国专利 No.6,448,950 的改进，该美国专利的内容通过参考包括在这里。更具体地，提供这样的电路，其使用美国专利 No. 6,448,950 中阐述的正弦谐振能量恢复原理，提高具有驱动电路的被动寻址的电致发光显示器中的列的能量效率。

另一方面可以通过无源矩阵显示器来获得，该无源矩阵显示器包括：多个行，适用于被以预定扫描频率进行扫描；行驱动器，用于以预定扫描频率对行进行扫描；多个列，其与行交叉以形成多个像素，该像素特征为变化的面板电容（ C_p ）；列驱动器，具有输出缓冲器，其被配置为跟随器，该跟随器用于将输出电压施加到各个列从而提供对于所述像素的灰度级控制的电压；电能源；谐振能量恢复电路，其包括降压变压器以减少有效面板电容（ C_p ），用于接收电能，并响应为产生正弦电压从而以谐振频率对显示器供电，该谐振频率基本上与显示器的扫描频率同步；以及电路，用于在面板电容（ C_p ）放电的同时，将输出缓冲器切换到高输出阻抗，以至于基本上来自面板电容（ C_p ）的放电电流都通过降压变压器的绕组回流。

这些以及随后将显而易见的其他方面和优点体现在如下文更全面描述和要求的构造和操作的细节中，对于附图的参考形成这些细节的部分，其中在所有附图中相同数字表示相同部件。

附图说明

图 1 是根据现有技术的在电致发光显示器上的像素的行和列的布置的平面图；

图 2 是通过图 1 的电致发光显示器的单个像素的截面图；

图 3 是图 2 的像素的等效电路；

图 4 是根据美国专利 No. 6,448,950 的显示驱动器中使用的谐振电路的简化电路示意图；

图 5A 到 5C 是显示不同情况下的图 4 的谐振电路的波形的示波器描述；

图 6 是如未决美国专利申请 No. 10/701,051 中所述的图 4 的显示驱动器的改进变压器第二侧部分的简化示意图，以及结合其执行实施例；

图 7 是根据美国专利 No. 6,448,950 的驱动电路的方块图；

图 8 是未决美国专利申请 No. 10/701,051 中阐明的列驱动器的电路图，以及结合其执行实施例；

图 9 是未决美国专利申请 No. 10/701,051 中阐明的行驱动器的电路图；

图 10 是在图 9 的行驱动器的输出处使用的极性反向电路的电路图；

图 11 和 12 是显示图 6 到 10 所示的显示器驱动器中使用的显示时序脉冲的时序图；以及

图 13 是集成的正弦能量恢复列驱动器和电致发光显示器的示意性表示。

具体实施方式

如在图 1 和图 2 中所示，电致发光显示面板具有两组交叉的并行导电寻址线，被称为行（ROW1、ROW2 等）和列（COL1、COL2 等），它们布置在两个介电薄膜之间封装的荧光体膜的任一侧上。在行和列之间的交叉点处限定像素。因此，图 2 是通过图 1 中的 ROW4 和 COL4 的交叉处的像素的截面图。每个像素通过跨过其相关的行和列的交叉施加电压，来进行照明。矩阵寻址需要对行施加低于阈值电压的电压，并且同时地对与该行交叉的每个列施加相反极性的电压。该相反极性电压根据各个像素上需要的照明，对行电压进行放大，导致产生图像的一行。可选择的一方案为，将最大像素电压施加到行，并将相同极性且大小达到最大电压和阈值电压之差的列电压施加到所有列，从而根据所期望的图像来减少像素电压。在任一情况下，只要对每个行进行寻址，以相似方式对另一行进行寻址，直到对所有行进行了寻址。没有被寻址的行保留为开路。所有行的顺序寻址构成了完整的帧。典型地，以每秒至少大约 50 次的速度对新帧进行寻址，以产生对于人眼

没有闪动的视频图像。

当对电致发光显示面板的每行进行照明时，随着电流通过像素荧光体层，提供到被照明像素的能量的部分被耗散，以产生光，但是一旦发光终止，则部分能量保留在像素上存储。该剩余能量在施加电压脉冲的持续时间内保留在像素上，以及典型地表示提供到像素的能量的显著部分。

图 3 是对像素的电特性进行建模的等效电路。该电路包括两个背对背的齐纳二极管，该电路具有标注为 C_d 的串联电容以及标注为 C_{pix} 的并联电容。物理上，荧光体和介电膜（图 2）在阈电压以下都是绝缘体。这在图 3 中表示这样的情况，其中一个齐纳二极管没有导通，所以像素电容是两个电容 C_d 和 C_{pix} 的串联组合。而在阈电压之上，荧光体膜变成导电，对应于这样的情况，其中两个齐纳二极管都导通，从而像素电容仅仅等于串联电容 C_d 的电容。因此，像素电容取决于电压是高于阈电压还是低于阈电压。此外，因为显示器上的所有像素通过行和列被彼此耦合，当照明单个行时，可以至少部分地对显示面板上的所有像素进行充电。很大程度上，在没照明行上的像素的部分充电的程度取决于同时列电压的可变性。在所有列电压相同的情况下，没有发生没照明行上的像素的部分充电。在约一半的列具有很小电压或未被施加电压并且剩余一半具有接近最大电压的电压的情况下，部分充电最严重。后一情况在视频图像的显示中频繁发生。与该部分充电相关联的能量典型地比存储在被照明行的能量大得多，尤其是如果具有大量的行，如高分辨率显示器中的那样。存储在未照明行中的所有能量都是潜在地可以恢复的，以及可能相当于存储在像素中的能量的 90% 以上，尤其对于具有大量行的显示面板来说。

构成能耗的另一因素是像素充电期间在驱动电路以及行和列的阻抗中耗散的能量。如果以恒定电压对像素进行充电，则该耗散的能量在大小上可以与存储在像素中的能量相比。在这样的情况下，当像素

开始充电时，具有初始高电流冲击。在该高电流期间，由于耗散功率与电流的平方成比例，所以大部分的能量被耗散。使得像素充电期间流动的电流更接近恒定电流，可以减少耗散的能量。

如上讨论，根据美国专利 No. 6,448,950，提供了电致发光显示器驱动方法和电路，它们同时地恢复和再使用显示面板中存储的电容性能量，并使得可归因于高瞬时电流的电阻损耗最小。这些特征改进了面板和驱动器电路的能量效率，从而减少它们组合的功耗。并且，通过减少在显示面板和驱动器电路中的热量耗散率，可以以较高电压和较高刷新速率来驱动面板像素，从而增加亮度。另外一个益处是，由于使用正弦驱动电压而不是脉冲驱动电压，减少了电磁干扰。正弦驱动电压的使用消除了与离散脉冲相关联的高频谐波。以上给出的优点不需要昂贵的高电压 DC/DC 转换器就可以获得。

美国专利 No. 6,448,950 的显示面板和驱动电路的能量效率通过使用两个谐振电路产生两个正弦电压来提高，该两个正弦电压中，一个用来对显示行供电，一个用来对显示列供电。显示面板的行引脚上的行电容，形成用于行驱动电路的谐振电路的一个元件。显示面板的列引脚上的列电容，形成用于列驱动电路的谐振电路的一个元件。

在电容性元件和电感性元件之间，周期性地来回传输每个谐振电路中的能量。对每个谐振电路的谐振频率进行调谐，以至于将振荡周期匹配为尽可能接近（也就是同步于）以显示面板的扫描频率进行的连续显示面板行的充电。

当电感性地存储能量时，激活将行谐振电路连接到特定行的开关，以至于当顺序地对行进行寻址时，将电感性地存储的能量引导到适当的行。用于行的行驱动电路还包括极性反向电路，其将交替帧上的行电压反向，从而延长显示面板的使用寿命。

以类似的方式，列驱动电路将列谐振电路同时地连接到所有列，以至于将电感性存储的能量引导到列。如在现有技术中指出的那样，列开关还起到控制馈给到每个列的能量的量从而实现灰度级控制的作用。典型地，将行开关和列开关组合为 32 或 64 组的集成电路，被分别称为行驱动器和列驱动器。

图 4 是根据美国专利 No. 6,448,950 的谐振电路的简化示意图。基本元件是形成谐振回路的谐振电压反向器，其包括降压变压器（T）、跨过变压器的次级绕组连接的对应于显示面板电容（ C_p ）的电容、以及跨过变压器的初级绕组连接的另一电容（ C_1 ）。该另一电容可以可选择地包括另一电容组（ C_f ），其可以被选择以使得谐振频率和不同的显示面板扫描频率同步。

谐振电路还包括两个开关（ S_1 和 S_2 ），它们当电流为零时交替地断开和闭合，从而将输入的正弦信号转化为单极谐振振动。在脉宽调制器（PWM）的控制下，利用开关（ S_3 ）对输入直流电压进行斩波，从而控制谐振振动的电压振幅。为了稳定振动的电压，从变压器的初级绕组将信号（FB）反馈到 PWM，从而响应次级绕组上的电压波动，来调节开关（ S_3 ）的闭合关断时间比。该反馈补偿了由于显示面板阻抗的变化所导致的电压变化，而该显示面板阻抗的变化源于显示图像中的变化。显示面板阻抗是行和列引脚上的阻抗。

为了有效地操作，必须不明显改变驱动电路的谐振频率，以至于谐振频率保持为与行寻址定时脉冲的频率紧密匹配。利用如下的公式 1 给出谐振频率 f ：

$$f = 1/(2\pi(LC)^{1/2}) \quad (1)$$

其中： L 是电感， C 是谐振电路中的谐振回路的电容。

谐振电路必须解决有助于全部谐振回路电容的显示面板电容的可变性。这通过使用降压变压器的使用来实现，该降压变压器减少显示面板电容（ C_P ）对于谐振回路电容的贡献，从而利用公式 2 给出有效谐振回路电容 C ：

$$C = (n_2/n_1)^2 C_P + C_I \quad (2)$$

其中： C_P 是面板电容， C_I 是跨过变压器的初级绕组的电容值；以及， n_1 和 n_2 是分别在变压器的初级绕组和次级绕组上的匝数。

选择匝数比 (n_2/n_1) 以及电容 C_I 的值，以至于公式 2 中的第一项小于第二项。公式 2 被用作用于确定特定显示面板的匝数比和初级电容的适当值的指导，然后通过检查在谐振电路的输出处测量到的电压波形，来获得这些值的相互优化（mutual optimization）。然后选择元件值来最小化与正弦信号的偏差。如果谐振频率太高，将观察到如图 5A 所示的例示的波形，其中，在在波形的交变极性部分之间具有零电压间隔。然后使用公式 1 和 2 作为指导，可以执行适当的调节。如果谐振频率太低时，将观察到如图 5B 所示的例示的波形，其中，具有连接波形的交变极性部分的跨过零伏特的垂直电压台阶。如果谐振频率良好地与行寻址频率匹配，将观察到接近完美的正弦波形，如图 5C 所示。然而，在实践中，负载中的波动将导致小的频率变化。因此，通常设置直流输入切换，以至于谐振频率中的波动导致该谐振频率等于或高于切换频率，以至于与理想谐振频率的偏离导致图 5A 所示的波形。这是为了避免与图 5B 所示的切换点处的突然电压变化相关联的大的瞬时电流。该大瞬时电流通过增加欧姆损耗而降低了电路的能量效率。

为了在存在如通过行和列看到的显示面板的电容的实际变化的情况下调节提供给行和列的正弦电压波形的最大值，当到行或列的电压超出预定值时，将该电压钳位到基本固定的值。

为此，如图 6 所示，将图 4 的降压变压器 T 上的次级绕组连接到全波整流器，跨过该全波整流器的输出连接有大容量电容器，如未决美国专利申请 No. 10/701,051 中所述，该申请的内容通过参考包括在这里。

在操作中，将施加到显示面板的电压钳位到某个值，该值可以通过调节到脉宽调节器（PWM）的反馈来任意地设置。对于面板电容 C_p 接近其最大值的重显示面板负载来说，大约 90% 的能量被布置为流动到连接显示面板的次级绕组，用于对显示面板进行充电，以及剩余 10% 对存储电容器 C_s 进行充电。对于面板电容具有平均值的平均负载来说，大约 50% 的能量被用于对显示面板充电，而大约 50% 被用于存储电容器 C_s 。对于面板电容 C_p 接近最小值的轻负载来说，大约 10% 的能量被用于显示面板，而大约 90% 的能量被用于存储电容器。典型地，如果在显示面板处的电压总是正的，并且最小值为大约 0.5 伏时，可以满足这些条件，从而确保连接到显示面板的行和列的切换 IC 的正确操作。因此，为了确保到显示面板的驱动电压总是正的，连接到全波整流器和存储电容 C_s 的次级绕组与连接到显示面板的第二次级绕组的匝数比应该为至少 1.05:1，优选地为至少 1.1:1，以及更优选地为在 1.1:1 到 1.2:1 的范围内。并且，存储电容器的电容与最大面板电容的比应该为至少约 10:1，以及优选地为至少约 20:1，以及最优选地为至少 30:1。

选择存储电容器 C_s 的内部串联电阻，使得其充分低，这样，由于电阻损耗和 RC 时间常数所导致的电容器上的电压波动不超出规定的调节容限。并且，两个次级绕组的匝数比需要考虑到驱动存储电容器的整流器中的二极管两端的正向电压降，以及在次级电路中的任何电阻损耗。可以通过选择用于该整流器的肖特基二极管来使得该正向电压降最小。

在根据图 6 的电路的操作期间，当将低于钳位电压的电压脉冲施加到行或列时，主要通过跨过显示面板连接的次级绕组，来传递来自

初级绕组的能量。同时，来自存储电容器 C_S 的能量流到显示面板。当电压超出钳位电压时，以这样的方式通过连接到整流器的次级绕组将能量从初级绕组传递到存储电容器和面板电容器，以至于存储电容器和面板电容器被并行地充电。由于利用存储电容器 C_S 的大电容来控制并联电容，电容器上的电压仅有最小的增加，获得了有效的电压调节。

由于在显示图像中的随机变化导致了在很多脉冲上的存储电容器 C_S 上的电压的长期漂移，可以通过感应在很多寻址周期上的平均电压以及提供反馈到初级电路，来消除上述长期漂移，如在美国专利申请 No. 6,448,950 中所阐述的。因此，在单个脉冲的时标上的短期电压波动和长期电压波动可以被最小化到维持灰度级保真性所需要的程度。

图 7 中示出了整个显示驱动器的方块图。在图中，HSync 表示定时脉冲，该定时脉冲启动单行的寻址。将 HSync 脉冲馈给到时间延迟控制电路 60，在这里设置延迟时间，以至于在谐振电路中的零电流时间将对应于行和列的切换时间。将电路 60 的输出施加到行和列谐振电路 62 和 64，以及将电路 62 的输出施加到极性切换电路 66。利用 VSync 脉冲来控制用于极性切换电路 66 的切换时间，从而控制用于启动每个完整帧的定时。如下更详细所述那样来对电路 64 和 66 的输出进行钳位，并分别地将这些输出施加到列和行驱动器 IC 68 和 70。

马上回到图 2，厚膜电致发光显示器与传统薄膜电致发光显示器的区别在于：两个介电层之一包括具有高介电常数的厚膜层。由于厚层提供了抵抗介质击穿的功能，所以第二介电层不需要抵抗介质击穿，并且可以将其制造得比薄膜电致发光显示器中采用的介电层实质上更薄。美国专利 No. 5,432,015 教导了构建用于这些显示器的厚膜介电层的方法。由于在厚膜电致发光显示器中的介电层的特性，图 3 所示的等效电路中的值基本不同于用于薄膜电致发光显示器的值。特别地，电容器 C_d 的值可以显著大于用于薄膜电致发光显示器的那些值。这使得作为施加的行和列电压的函数的面板电容的变化大于用于薄膜显示

器的面板电容的变化。超出阈值电压的像素电容和低于阈值电压的像素电容的比率典型地为大约 4:1 但是可以超出 10:1。作为对比,对于薄膜电致发光显示器来说,该比率在大约 2:1 到 3:1 的范围内。典型地,面板电容可以在从毫微法范围到微法的范围内,这取决于显示器的尺寸以及施加到行和列的电压。

图 8 和 9 是分别用于列和行的谐振电路的电路示意图,如美国专利申请 No. 10/701,051 所述。图 10 是连接到行谐振电路和行驱动器之间从而将交变极性电压提供到行驱动器高电压输入引脚的极性反向电路的电路示意图,也如美国专利申请 No. 10/701,051 中所阐述的。到谐振电路的输入直流电压为 330 伏特(从 120/240 伏特交流电进行离线(off-line)整流)。将极性反向电路的输出连接到行驱动器 IC 70 的高电压输入引脚(图 7),该行驱动器 IC 70 的输出引脚被连接到显示面板的行。如本领域中所知的,使用数字电路来将行驱动器的时钟和门输入引脚进行同步,该数字电路采用适用于电致发光显示器的矩阵寻址的现场可编程门阵列(FPGA)。

图 11 和 12 显示用于控制驱动器电路的定时信号波形,如图 7、8、9 和 10 所示。用于原型(prototype)显示器的行寻址频率为 32 kHz,允许对于显示面板的 120 Hz 的刷新速率。

参考图 8,利用在降压变压器 T2 的初级线圈处的有效电感以及利用在变压器 T2 的初级线圈处的与列电容并联的电容器 C42 的有效电容,来控制列驱动谐振电路的谐振频率。还有一个与电容器 C42 并联的小微调电容器 C11,用于谐振频率的微调。用于变压器的匝数比大于 5,以及参考公式 2 来选择电容器 C42 的值 C_I ,以至于值 C_I 实质上大于 $(n_2/n_1)^2 C_P$,从而使得面板电容的变化效果在谐振频率上最小。C9 是用于调谐振荡电路的电容器的组,其结合电容器 C42 的电容,来获得期望的谐振频率以与不同的显示器扫描频率匹配或同步。

进一步参考图 8，利用钳位电路的存储电容器 C_s 上的电压，来对变压器 T2 的次级线圈处的正弦输出进行直流移位，以至于瞬时输出电压决不为负。

使用两个 MOSFET Q2 和 Q3 来驱动谐振电路，利用 LC DRV 信号来控制该两个 MOSFET Q2 和 Q3 的切换，使用适当的延迟时间将该 LC DRV 信号与 HSync 信号进行同步，从而致使行驱动器 IC 来选择被寻址的行。调节该延迟，从而确保当驱动电流接近零时发生行驱动器 IC 的切换。利用显示器驱动器的低电压逻辑部分，产生 LC DRV 信号，该低电压逻辑部分典型地是现场可编程门阵列（FPGA），但是也可以是设计用于此目的的专用集成电路（ASIC）。LC DRV 信号是 50% 占空比的 TTL 电平方波。LC DRV 信号具有两种形式：LC DRV A 信号是 LC DRV B 信号的补（complementary）。

再一次参考图 8，使用脉宽调制器 U1 来获得谐振电路中的电压电平的控制，通过变压器 T6 将该脉宽调制器 U1 的输出发送到 MOSFET Q1 的栅极。这通过对 330 伏特的输入直流电压进行斩波，来控制谐振电路中的电压电平。电感器 L2 在被直流电压进行激励的时候限制到谐振电路的电流，以及，二极管 D12 限制由于在电感器中的电流变化所导致的 MOSFET Q1 的源极处的电压偏移。利用电压反馈电路来控制用于脉宽调制器的占空比，该电压反馈电路用于感应变压器 T2 的初级线圈处的电压，从而调节或调整谐振电路电压。使用来自显示器驱动器的低电压逻辑部分的 TTL 信号 PWM_SYNC，来将脉宽调制器的切换与 HSync 进行同步。

参考图 9，行驱动器电路的操作与列驱动器电路类似，除了变压器 T1 的匝数比与列驱动器电路中的变压器 T2 的匝数比相比较是不同的，以反映由于剩余行处于开路所导致的如通过行所见到的更高行电压和面板电容的更小值。在变压器 T1 上具有比变压器 T2 多了 4 个的次级绕组，从而产生极性反向电路的操作所需要的浮动电压，该极性

反向电路在连续的帧上交变行的极性。

行驱动器电路的输出馈给到图 10 所示的极性反向电路中。这提供了在交替帧上具有相反极性的行电压，从而提供所需要的电致发光显示器的交流操作。6 个 MOSFET Q4 到 Q9 形成一组模拟开关，该组模拟开关将产生的正或负正弦驱动波形连接到面板行。利用 FRAME POL 来控制极性的选择，该 FRAME POL 是在显示器系统中的系统逻辑电路所产生的 TTL。将 FRAME POL 信号与垂直同步信号 VSYNC 进行同步，该垂直同步信号 VSYNC 启动在显示器上的每帧的扫描。FRAME POL 信号，连同来自变压器 T1 的四个浮动电压，产生控制信号（FRAME_POL-1 到 FRAME_POL-4），这些控制信号操作极性反向电路。

从以上讨论将理解，提供了这样的电路，其在被动寻址电致发光显示器中，增加了用于列的谐振能量恢复电路（图 8）的能量效率。

当结合图 8 如上所述执行时，与驱动显示面板的列相关联的能量效率显著低于用于驱动显示行的能量效率。发现通过列的能量恢复的较低效率是由面板电容通过不期望的分流路径而不是通过能量恢复路径到谐振驱动电源的部分放电而引起的。

图 13 示出视频图像由垂直条组成的情况下的面板列驱动器的简化等效电路。由于每个列驱动器输出在两个固定电压之一，以至于可以利用仅仅两个驱动器输出来表示列，每个驱动器输出对应于在两个固定电压处的列驱动器的平行组，所以垂直条图案的选择简化了等效电路。“H”输出表示具有对应于垂直条的最大灰度级的该组驱动器输出，而“L”输出表示具有对应于所显示的条图案的背景的零灰度级的该组驱动器输出。该图案的显示需要使得列驱动器电路的功耗最大的列电压。

连接在“H”和“L”之间的电容器 (C_p) 表示全部面板电容。

驱动器输出是源跟随器结构中的推拉输出电路 (totem-pole) MOSFET 缓冲器 (Q14 到 Q17)。

在对显示面板的行进行寻址的扫描周期期间, 将面板电容 (C_p) 充电到对应于最大灰度级的电压 V 。存储在电容器中的能量为 $1/2 C_p V^2$ 。为了使得能量恢复的效率最大, 面板电容必须放电通过 MOSFET Q14 和 Q17 的体二极管并回到谐振驱动电路, 如图 8 中所示 (放电回路 3)。

然而, 在电容器的放电期间, 在电容器的端子处的电压电平连续地改变。由于用于驱动器的输出缓冲器是主动电压跟随器, 输出被维持在对应于所需灰度级的电平处, 该所需灰度级由包含在列驱动器芯片中的灰度级数模转换电路进行控制。只要在驱动器输出和编程的灰度级电压之间具有电压差, 则该电压跟随器缓冲器的特性为: 推拉输出电路输出 MOSFET 的任一个将接通, 从而恢复或维持在驱动器输出处的编程电压。

结果, 当接通 MOSFET 时, 建立不期望的分流放电路径 (放电回路 1 和 2), 这些分流放电路径导致不能恢复的来自面板电容器的能量的耗散。由于行驱动器类似在谐振驱动电源和被寻址的行面板电容器之间的串联接通/断开开关, 在行驱动电路中不存在这些放电分流路径 (图 9), 所以唯一放电路径通过该开关回到电源。

因此, 通过确保在面板电容器的放电期间使得输出 MOSFET 在“断开”状态 (或高阻抗状态), 防止了面板电容器通过驱动器输出 MOSFET 的放电, 所以面板电容器的唯一放电路径是通过输出 MOSFET 的体二极管回到有效能量恢复电路的谐振电源。

如图 13 所示，提供模拟开关（S1，S2），以短路用于在面板电容器放电期间对列驱动器的输出电压进行缓冲的输出 MOSFET 的栅极端子和源极端子，以至于将这些 MOSFET 切换到“断开”或“Hi-Z”状态。连接栅极端子和源极端子确保栅源电势（ V_{gs} ）低于 MOSFET 的接通阈值电压。

在列驱动器集成微电路内部的控制电路（未示出），激活模拟开关（图 13：S1，S2）。理想地，在面板电容器进行放电的所有时间，都闭合开关，但是如果在面板电容器放电的时间的大部分期间闭合开关，也可以获得一些效率的益处。参考图 5A、5B 和 5C，只要正弦电压波形的绝对值下降，则优选地闭合开关，因为在这样的条件下，面板电容器放电。

本领域技术人员可以想到其他实施例或变化。例如，可以将电路应用于能够提供基本上为正弦的输出电压波形的任何类型的列驱动器缓冲器，其中可以使得从面板所见的缓冲器的输出阻抗在面板电容器放电期间或者在面板电容器放电时间的大部分期间具有高阻抗。

根据详细说明，本发明的很多特征和优点都是很显然的，因此，意图用所附权利要求来覆盖落在本发明的真实精神和范围内的本发明的所有这样的特征和优点。此外，对于本领域技术人员来说，容易出现许多修改和改变，不期望将本发明限制为准确的构造以及示出和描述的操作，因此，可以采用落在本发明的范围内的所有适当的修改和等效。

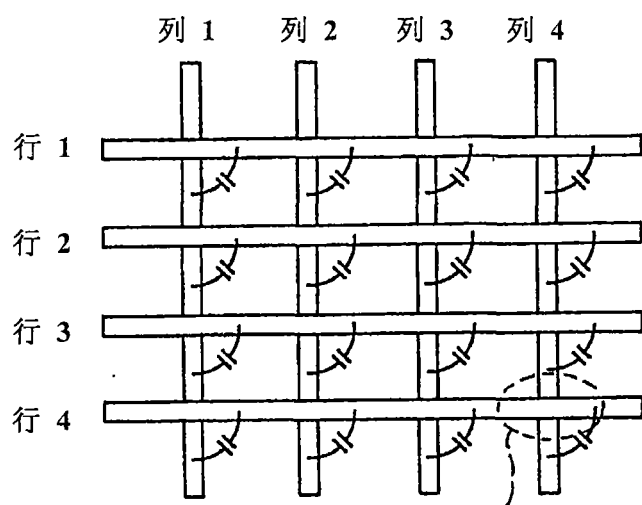


图2

图1

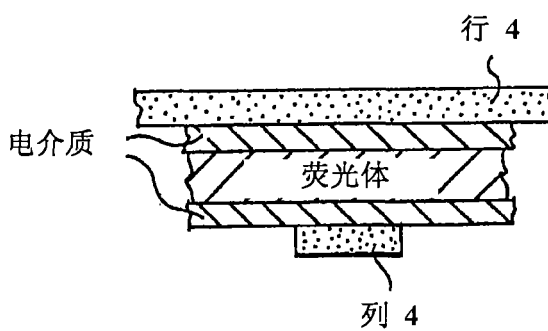


图2

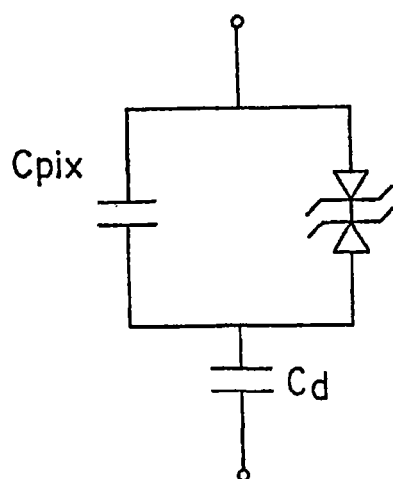


图3

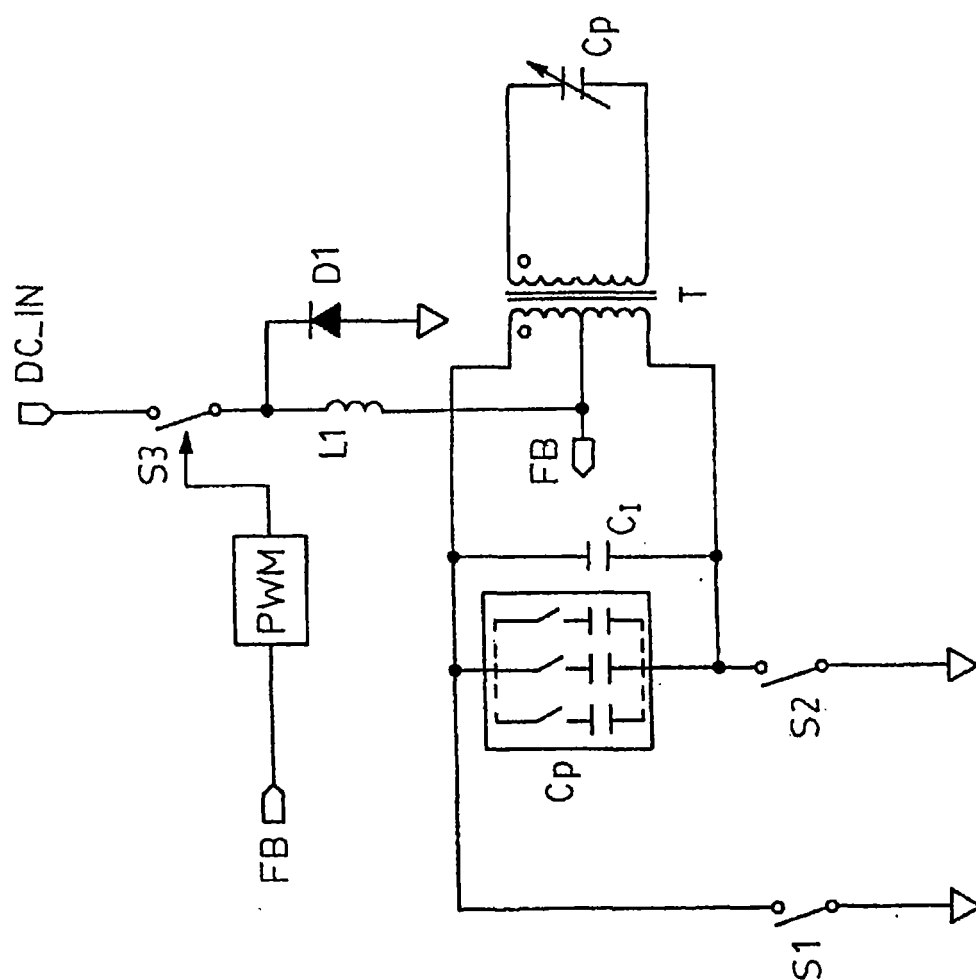


图4

由于谐振频率太高所引起的波形失真

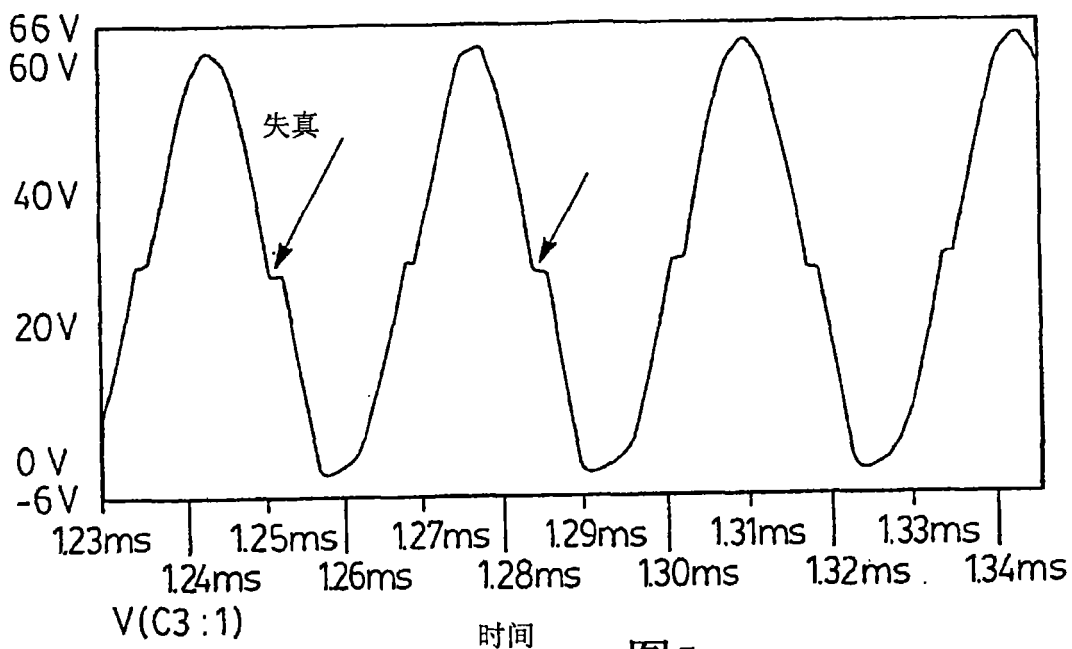


图5a

由于谐振频率太低所引起的波形失真

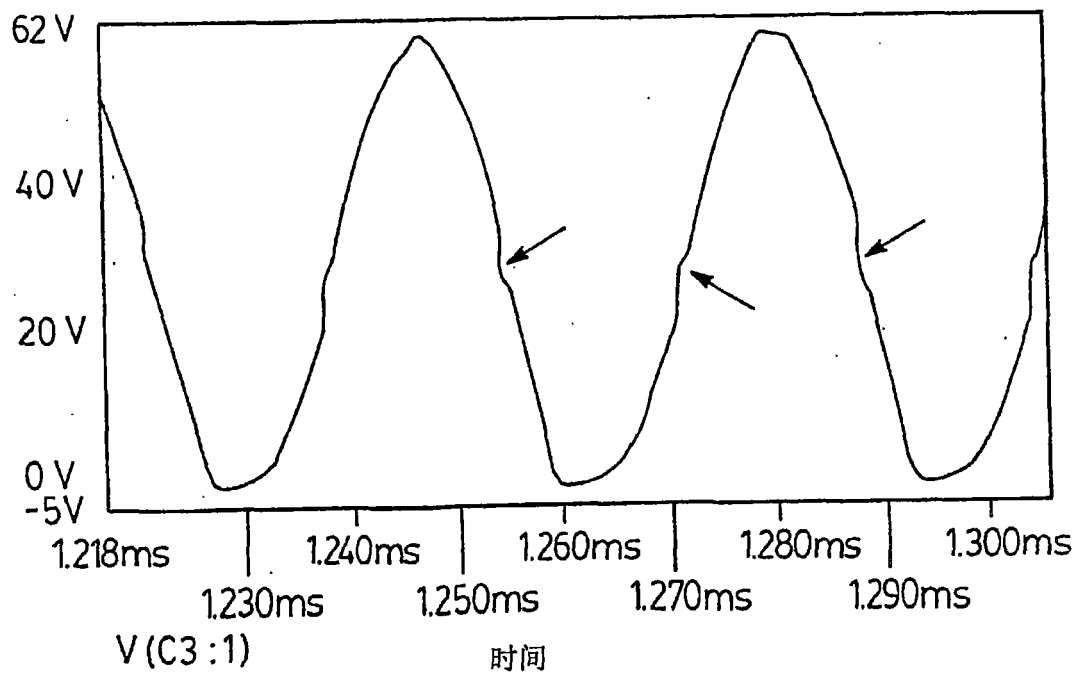


图5b

显示+ve和-ve显示周期的行驱动极性开关输出（示出每帧6条线）

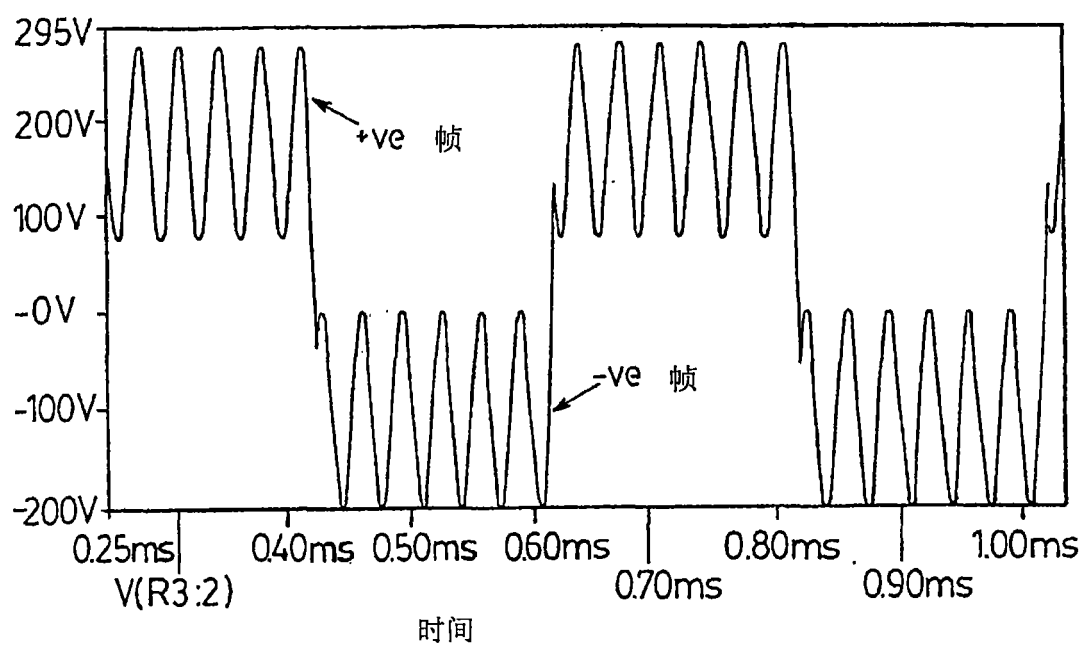


图5c

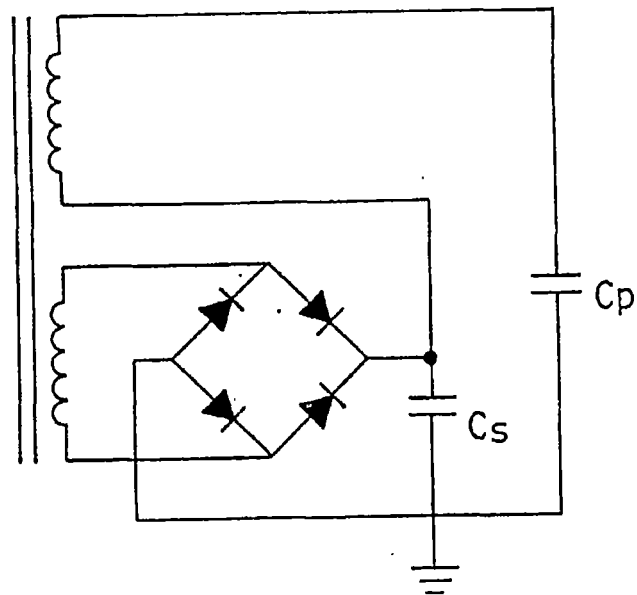


图6

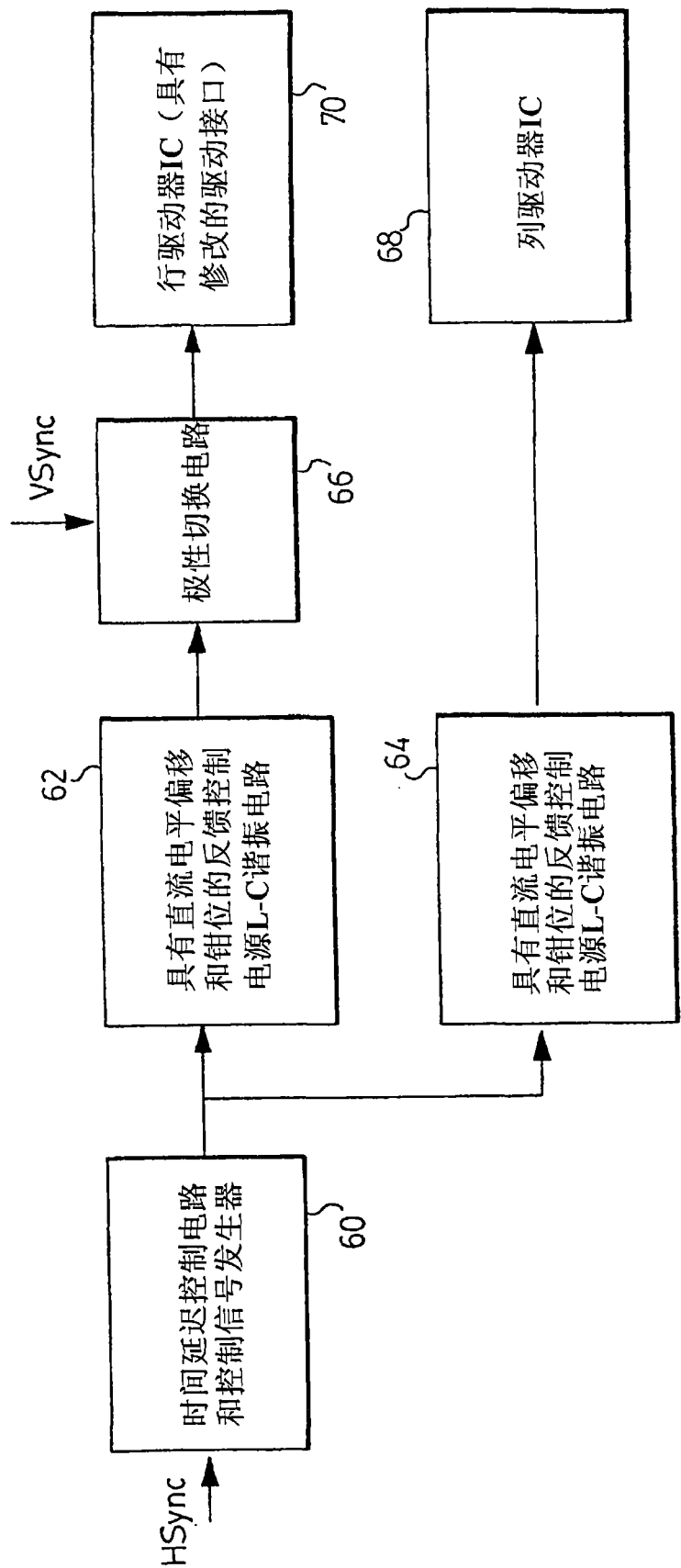
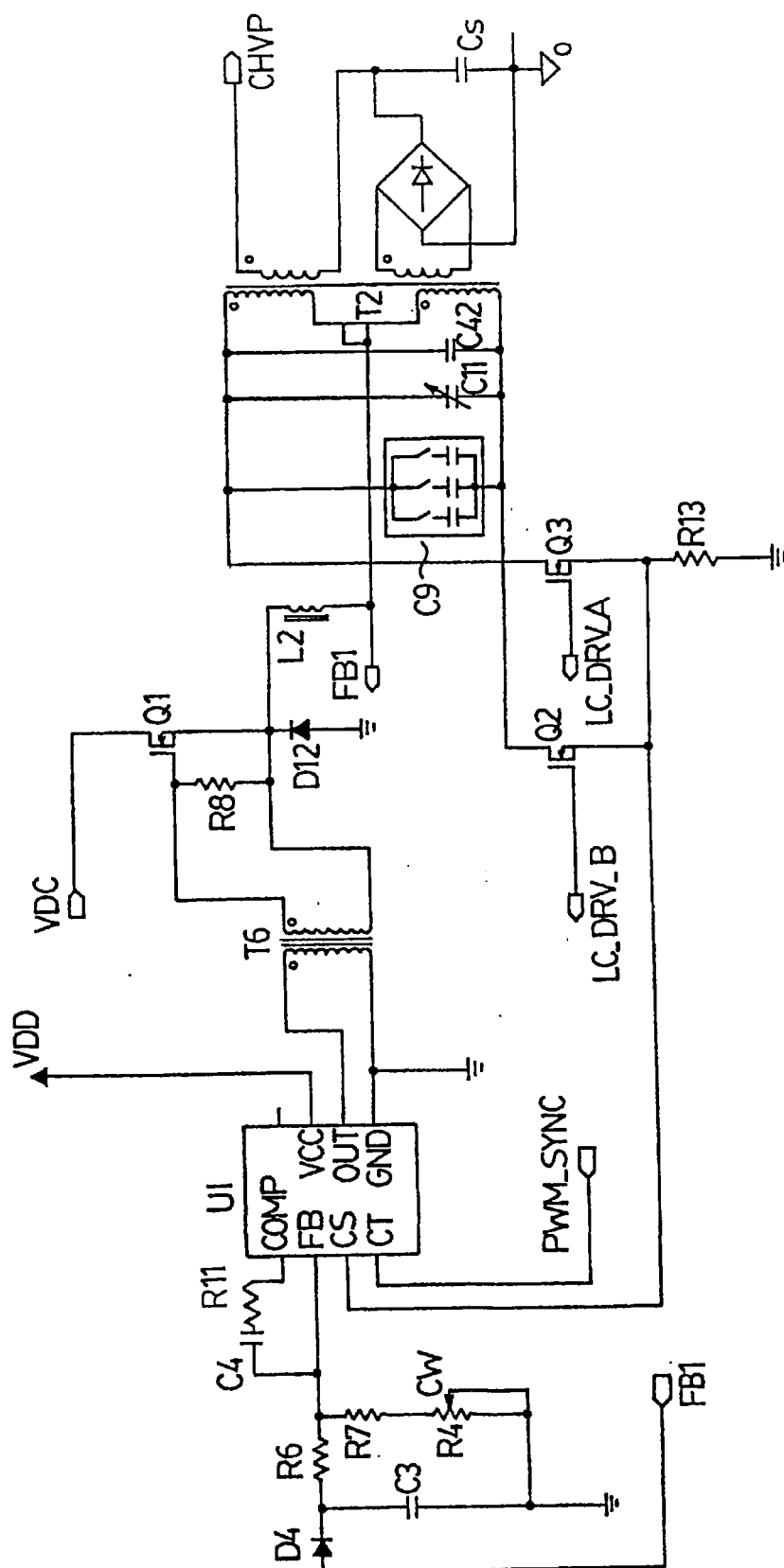


图7



8
X

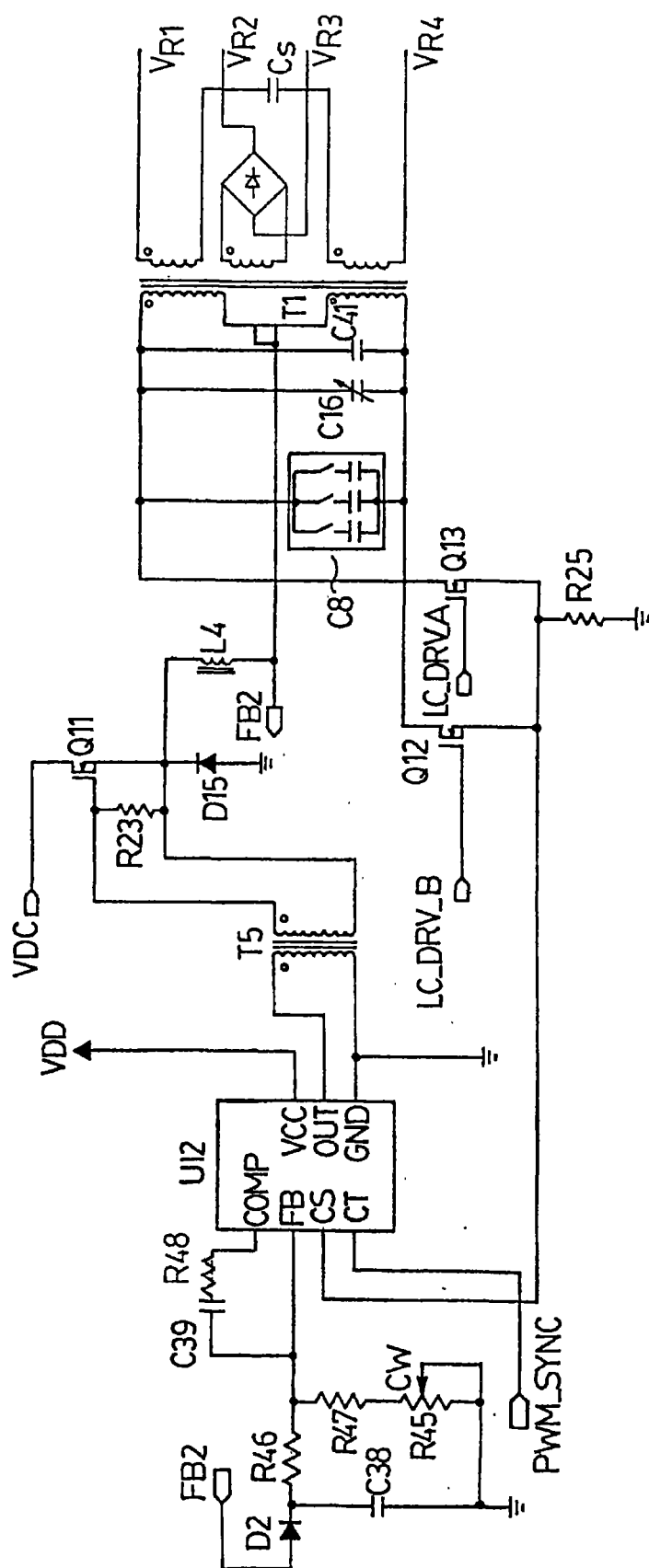


图9

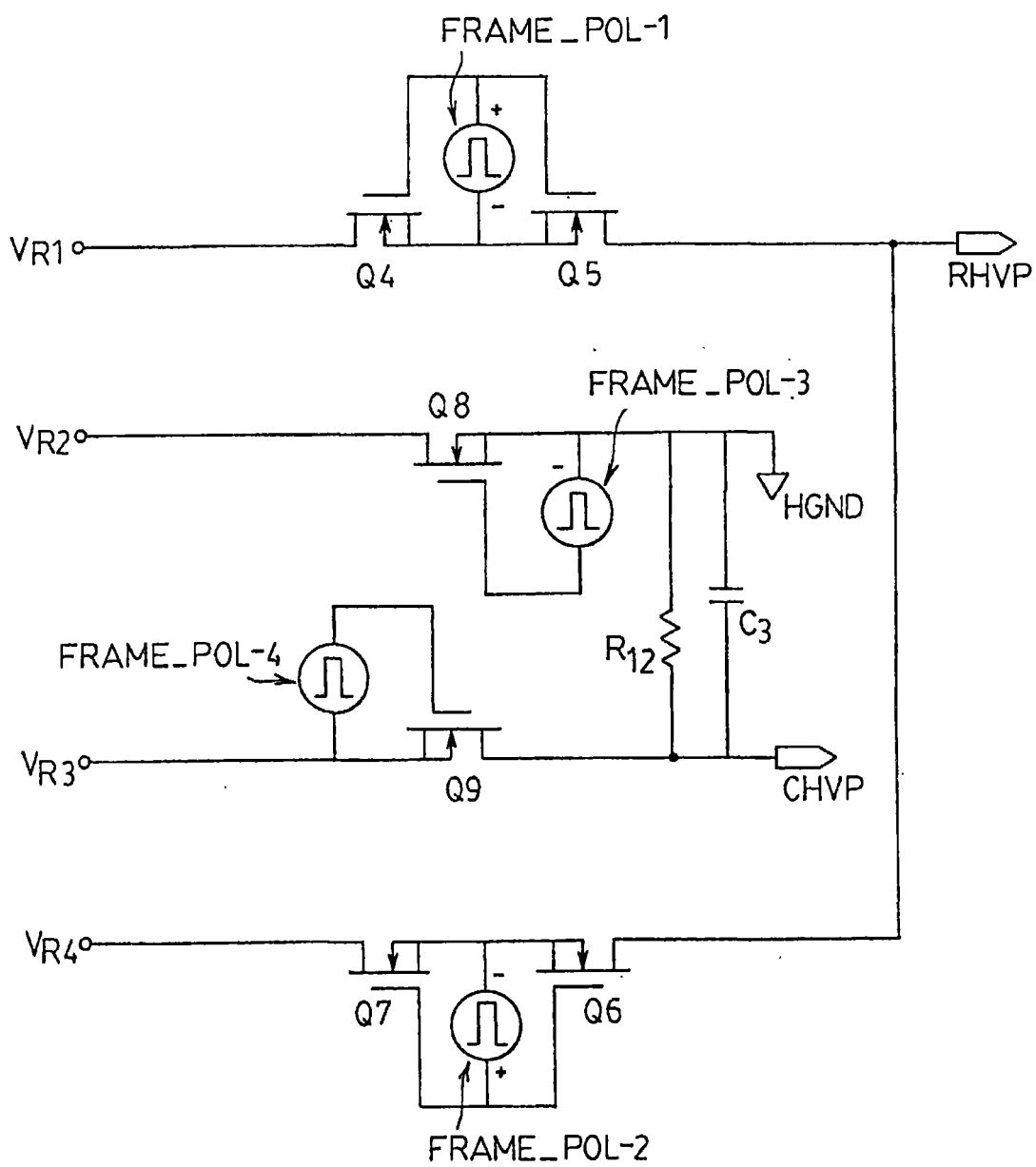


图10

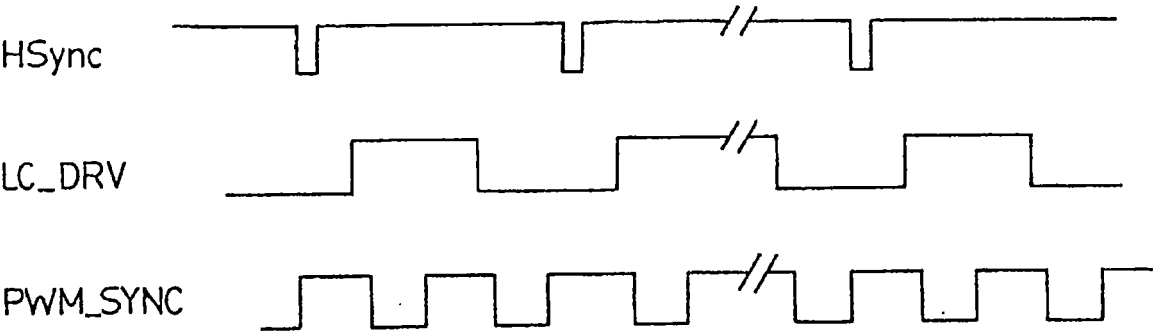


图11

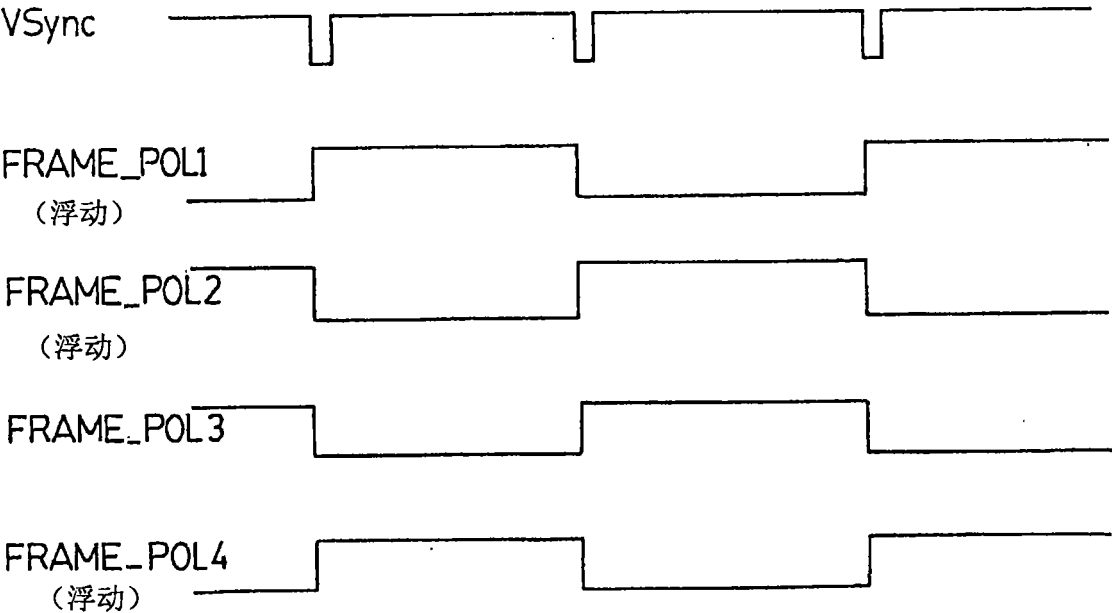


图12

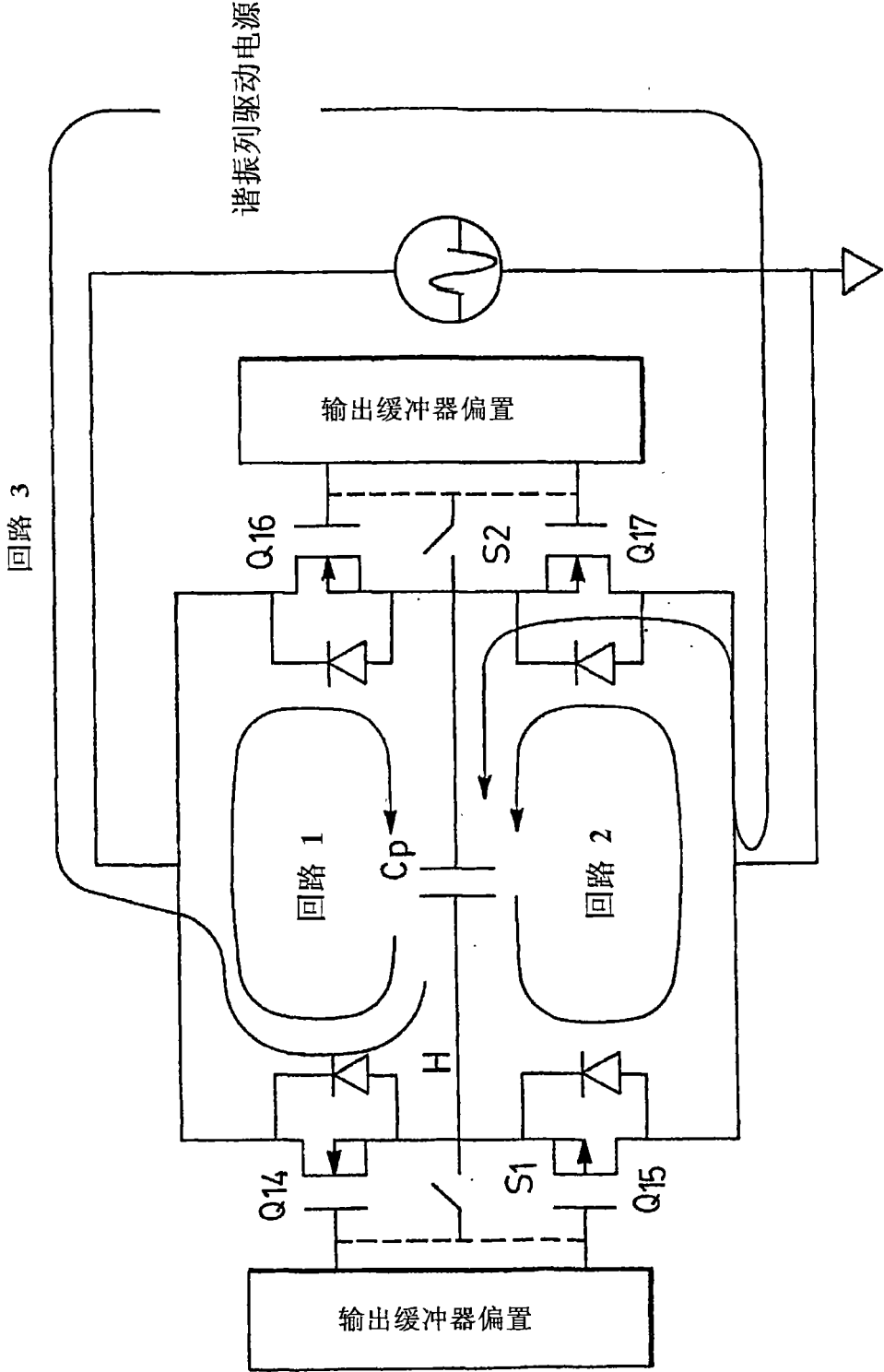


图13

专利名称(译)	用于电致发光显示器的能量有效列驱动器		
公开(公告)号	CN101124618A	公开(公告)日	2008-02-13
申请号	CN200680003083.3	申请日	2006-01-16
[标]申请(专利权)人(译)	伊菲雷技术公司		
申请(专利权)人(译)	伊菲雷技术公司		
当前申请(专利权)人(译)	伊菲雷技术公司		
[标]发明人	郑振辉		
发明人	郑振辉		
IPC分类号	G09G3/20 G09G3/30		
CPC分类号	G09G3/3614 G09G2310/0275 G09G2310/0254 G09G2330/024 G09G2330/028 G09G2310/0248 G09G3/3611 G09G2330/023 G09G2310/0267 G09G3/3622 G09G3/30		
优先权	60/646326 2005-01-24 US		
其他公开文献	CN101124618B		
外部链接	Espacenet SIPO		

摘要(译)

一种驱动电路，用于驱动具有以行和列布置的像素的显示面板，其中所述驱动电路包括谐振电路，其能够有效地恢复存储在像素的行上的电容性能量，并当通过在每个行上顺序地施加电压从而进行寻址时，将该能量传递到像素的另一行。该谐振电路包括降压变压器、跨过初级绕组的电容器、跨过次级绕组连接的显示面板的行或列、以及输入电压和FET开关，用于以与控制显示器的寻址的定时脉冲同步地驱动谐振电路。对跨过变压器初级线圈连接的电容器的值进行选择，以与在变压器上的匝数比以及面板电容值的预期范围相称，以有效地限制与定时脉冲的频率相关的谐振频率的变化。本发明是对于谐振驱动电路的改建，其采用列驱动器，该列驱动器通过采用装置以限制流过FET的电流来使得在谐振电路重的能量恢复最大，该FET用于控制列电压，以至于，在激活行的选择之间的时期期间，当从显示像素移除电荷时，基本上所有流动的电

