(19)中华人民共和国国家知识产权局

(12)实用新型专利

(10)授权公告号 CN 202058419 U
(45)授权公告日 2011.11.30

(21)申请号 201020698465.6

(22)申请日 2010.12.29

(73)专利权人 广东中显科技有限公司
地址 528225 广东省佛山市南海区狮山经济开发区北园中路 11 号

(72)发明人 郭海成 代永平 凌代年 邱成峰 彭华军 黄飚

(74)专利代理机构 北京瑞恒信达知识产权代理事务所（普通合伙）11382
代理人 王凤华

(51)Int.Cl.
G09G 3/32(2006.01)
H01L 27/32(2006.01)

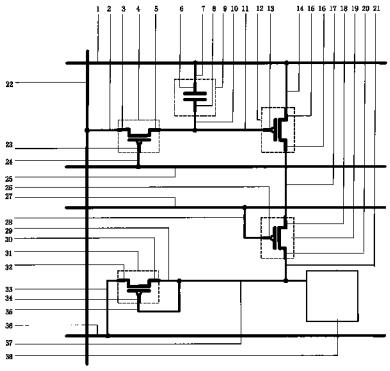
权利要求书 1 页 说明书 4 页 附图 1 页

(54)实用新型名称

一种硅基 OLED 显示芯片像素电路结构

(57)摘要

一种硅基 OLED 显示芯片像素电路结构。像素电路结构至少有读入 PMOS 管、PIP 电容器、驱动 PMOS 管、写出 PMOS 管、地线保护 PMOS 管、视频数据串行位线、同时连接 PIP 上电极连线和驱动 PMOS 管源极连线的电源线、通过地线保护 PMOS 管漏极连线与所述地线保护 PMOS 管漏极相连接的 0V 地线、通过读入 PMOS 管栅极连线与所述读入 PMOS 管栅极相连接的正相行选通线、通过写出 PMOS 管栅极连线与所述写出 PMOS 管栅极相连接的负相行选通线、与驱动电极连接线相连接的 OLED 发光层驱动电极。本实用新型降低了生产成本，降低了控制驱动电路的重量和空间体积。



CN 202058419 U

1. 一种硅基 OLED 显示芯片像素电路结构，其特征在于，包括：至少由读入 PMOS 管源极 (3) 以及读入 PMOS 管栅极以及读入 PMOS 管漏极 (5) 构成的读入 PMOS 管 (4)、至少由 PIP 电容器低阻多晶硅上电极 (6) 以及 PIP 电容器高阻多晶硅下电极 (8) 构成的 PIP 电容器、至少由驱动 PMOS 管源极 (15) 以及驱动 PMOS 管栅极 (13) 以及驱动 PMOS 管漏极 (16) 构成的驱动 PMOS 管 (12)、至少由写出 PMOS 管 (19) 源极 (18) 以及写出 PMOS 管 (19) 栅极以及写出 PMOS 管 (19) 漏极构成的写出 PMOS 管 (19)、至少由地线保护 PMOS 管源极 (30) 以及地线保护 PMOS 管栅极 (34) 以及地线保护 PMOS 管漏极 (32) 构成的地线保护 PMOS 管 (31)、通过读入 PMOS 管源极连线 (2) 与所述读入 PMOS 管源极 (3) 相连接的视频数据串行位线 (22)、同时连接 PIP 上电极连线 (7) 和驱动 PMOS 管源极连线 (14) 的电源线 (1)、通过地线保护 PMOS 管漏极连线 (33) 与所述地线保护 PMOS 管漏极 (32) 相连接的 OV 地线、通过读入 PMOS 管栅极连线与所述读入 PMOS 管栅极 (23) 相连接的正相行选通线 (25)、通过写出 PMOS 管 (19) 栅极连线与所述写出 PMOS 管 (19) 栅极相连接的负相行选通线 (27)、与驱动电极连接线 (37) 相连接的 OLED 发光层驱动电极 (38)。

2. 根据权利要求 1 所述的一种硅基 OLED 显示芯片像素电路结构，其特征在于，所述 PIP 上电极连线 (7) 连接到所述 PIP 电容器低阻多晶硅上电极 (6)，所述驱动 PMOS 管源极连线 (14) 连接到所述驱动 PMOS 管源极 (15)，所述 PIP 电容器高阻多晶硅下电极 (8) 通过 PIP 下电极连线 (10) 连接到把所述读入 PMOS 管漏极 (5) 与所述驱动 PMOS 管栅极 (13) 连通的漏栅极连接线 (11) 上，所述驱动 PMOS 管漏极 (16) 与所述写出 PMOS 管 (19) 源极 (18) 通过源漏极连接线 (17) 相连通，所述地线保护 PMOS 管栅极 (34)、所述地线保护 PMOS 管源极 (30)、所述写出 PMOS 管 (19) 漏极分别通过地线保护 PMOS 管栅极连线 (35)、地线保护 PMOS 管源极连线 (29)、写出 PMOS 管 (19) 漏极连线与所述驱动电极连接线 (37) 相连接。

3. 根据权利要求 1 所述的一种硅基 OLED 显示芯片像素电路结构，其特征在于，所述电源线 (1)、所述正相行选通线 (25)、所述负相行选通线 (27)、所述 OV 地线沿水平方向设置，且互不相交连通。

4. 根据权利要求 1 所述的一种硅基 OLED 显示芯片像素电路结构，其特征在于，所述视频数据串行位线 (22) 沿垂直方向设置，且与所述电源线 (1)、所述正相行选通线 (25)、所述负相行选通线 (27)、所述 OV 地线互不连通。

5. 根据权利要求 1 所述的一种硅基 OLED 显示芯片像素电路结构，其特征在于，所述 OLED 发光层驱动电极 (38) 由纯度超过 99％的铝金属制成，且所述 OLED 发光层驱动电极 (38) 覆盖的面积不超过所述硅基 OLED 显示芯片像素电路结构面积的 90％。

一种硅基 OLED 显示芯片像素电路结构

技术领域

[0001] 本实用新型属于信息科学技术学科的微电子应用技术领域，特别是涉及一种硅基 OLED 显示芯片像素电路结构的领域。

背景技术

[0002] OLED(Organic Light Emitting Diode，有机发光二极管）为电流驱动器件，要求背板电路能提供精确、稳定的电流控制。早期的有源背板采用的是 a-Si(amorphous silicon，非晶硅）TFT 技术，但是由于非晶硅的迁移率较低及阈值电压的不稳定等原因并没有获得成功，之后采用 LTPS(Low Temperature Poly-Silicon，低温多晶硅）TFT 技术替代。相比非晶硅而言，LTPS 的迁移率要高得多，但是阈值电压仍存在均匀性不一致问题，因而在像素电路的设计中要进行一定的电路补偿，目前已有的 OLED 显示器大部分采用的都是 LTPS TFT 背板技术。而在 LTPS-OLED 量产方面，LTPS 的制造技术尚不成熟，没有统一的标准生产线，要制备 LTPS TFT 背板必须投巨资建造专用生产线。

[0003] 而硅基 OLED 微型显示器件采用单晶硅 CMOS 基板技术，相比其他基板技术而言，单晶硅具有载流子迁移率高、阈值电压稳定等优点，可以将像素矩阵及周边驱动电路等都集成在显示屏上，大大减小整个显示系统的体积及成本，同时成熟的 CMOS 集成电路工艺也为硅基 OLED 微型显示器件的基板制作提供了便利，且单晶硅 CMOS 基板生产工艺流程标准化，仅需支付小额的加工费用就可以在任何一家标准的单晶硅 CMOS 基板生产线上制备基板；同时硅基 OLED 基板上的每个像素面积可以做得很小，利于显示分辨率的提高。在单晶硅 CMOS 基板芯片的设计上，主要考虑的是如何精确控制流过 OLED 的电流，从而实现良好的灰度图象显示。同时芯片功耗也非常重要，因为硅基 OLED 微型显示器件也就可以用于便携式近眼显示，由普通手机电池供电，低功耗电路可延长电池的使用寿命。

发明内容

[0004] 针对上述问题，本实用新型的目的在于克服现有 LTPS TFT 背板的像素电路存在的缺陷，提供一种基于单晶硅 CMOS 基板技术的硅基 OLED 显示芯片像素电路结构。

[0005] 一种硅基 OLED 显示芯片像素电路结构，所述硅基 OLED 显示芯片像素电路结构包括：至少由读入 PMOS 管源极以及读入 PMOS(P-channel Metal Oxide Semiconductor，P 型沟道金属氧化物半导体）管栅极以及读入 PMOS 管漏极构成的读入 PMOS 管、至少由 PIP 电容器低阻多晶硅上电极以及 PIP 电容器高阻多晶硅下电极构成的 PIP(PolySi-insulator-Poly Si，多晶硅－绝缘层－多晶硅）电容器、至少由驱动 PMOS 管源极以及驱动 PMOS 管栅极以及驱动 PMOS 管漏极构成的驱动 PMOS 管、至少由写出 PMOS 管源极以及写出 PMOS 管栅极以及写出 PMOS 管漏极构成的写出 PMOS 管、至少由地线保护 PMOS 管源极以及地线保护 PMOS 管栅极以及地线保护 PMOS 管漏极构成的地线保护 PMOS 管、通过读入 PMOS 管源极连线与所述读入 PMOS 管源极相连接的视频数据串行位线、同时连接 PIP 上电极连线和驱动 PMOS 管源极连线的电源线、通过地线保护 PMOS 管漏极连线与所述地线

保护 PMOS 管漏极相连接的 0V 地线、通过读入 PMOS 管栅极连线与所述读入 PMOS 管栅极相连接的正相行选通线、通过写出 PMOS 管栅极连线与所述写出 PMOS 管栅极相连接的负相行选通线、与驱动电极连接线相连接的 OLED 发光层驱动电极；

[0006] 所述 PIP 上电极连线连接到所述 PIP 电容器低阻多晶硅上电极；

[0007] 所述驱动 PMOS 管源极连线连接到所述驱动 PMOS 管源极；

[0008] 所述 PIP 电容器高阻多晶硅下电极通过 PIP 下电极连线连接到把所述读入 PMOS 管漏极与所述驱动 PMOS 管栅极连通的漏栅极连接线上；

[0009] 所述驱动 PMOS 管漏极与所述写出 PMOS 管源极通过源漏极连接线相连通；

[0010] 所述地线保护 PMOS 管栅极、所述地线保护 PMOS 管源极、所述写出 PMOS 管漏极分别通过地线保护 PMOS 管栅极连线、地线保护 PMOS 管源极连线、写出 PMOS 管漏极连线与所述驱动电极连接线相连接；

[0011] 所述电源线、所述正相行选通线、所述负相行选通线、所述 0V 地线沿水平方向设置，且互不相交连通；

[0012] 所述视频数据串行位线沿垂直方向设置，且与所述电源线、所述正相行选通线、所述负相行选通线、所述 0V 地线互不连通；

[0013] 所述 OLED 发光层驱动电极由纯度超过 99％的铝金属制成，且所述 OLED 发光层驱动电极覆盖的面积不超过所述硅基 OLED 显示芯片像素电路结构面积的 90％。

[0014] 所述电源线上承载不低于 3.3V 的恒定电位值；

[0015] 所述视频数据串行位线中交替承载高电位信号和低电位信号，且所述高电位信号数值不低于所述电源线上承载的不低于 3.3V 的恒定电位值，所述低电位信号数值不高于比所述高电位信号数值低 0.5V 的数值，

[0016] 所述正相选通线和所述负相选通线上承载的信号为互不交叠反相电压信号。

[0017] 所述一种硅基 OLED 显示芯片像素电路结构采用 PMOS 制程工艺在 N 型单晶硅衬底上生产实现；

[0018] 有益效果

[0019] (1) 单晶硅具有载流子迁移率高、阈值电压稳定等优点，可以将像素矩阵及周边驱动电路等都集成在显示屏上，大大减小整个显示系统的体积及成本；

[0020] (2) 单晶硅 CMOS 基板生产工艺流程标准化，仅需支付小额的加工费用就可以在任何一家标准的单晶硅 CMOS 基板生产线上制备基板；

[0021] (3) 硅基 OLED 微型显示芯片上每个像素尺寸可以制造到 10 微米以下，因而只有常规 OLED 显示器像素尺寸的十分之一到百分之一，有利于显示分辨率的大幅度提高；

[0022] (4) 采用 CMOS 集成电路技术制造的基板芯片属于低功耗器件，可以将硅基 OLED 微型显示器件的应用领域扩展到便携式显示产品中，从而延长电池的使用寿命。

附图说明

[0023] 图 1 是本实用新型的一种硅基 OLED 显示芯片像素电路结构，其中：

[0024] (1) 电源线 (2) 读入 PMOS 管源极连线

[0025] (3) 读入 PMOS 管源极 (4) 读入 PMOS 管

[0026] (5) 读入 PMOS 管漏极 (6)PIP 电容器低阻多晶硅上电极

[0027] (7)PIP 上电极连线 (8)PIP 电容器高阻多晶硅下电极

[0028] (9)PIP 电容器 (10)PIP 下电极连线

[0029] (11) 漏栅极连接线 (12) 驱动 PMOS 管

[0030] (13) 驱动 PMOS 管栅极 (14) 驱动 PMOS 管源极连线

[0031] (15) 驱动 PMOS 管源极 (16) 驱动 PMOS 管漏极

[0032] (17) 源漏极连接线 (18) 写出 PMOS 管源极

[0033] (19) 写出 PMOS 管 (20) 写出 PMOS 管漏极

[0034] (21) 写出 PMOS 管漏极连线 (22) 视频数据串行位线

[0035] (23) 读入 PMOS 管栅极 (24) 读入 PMOS 管栅极连接线

[0036] (25) 正相行选通线 (26) 写出 PMOS 管栅极

[0037] (27) 负相行选通线 (28) 写出 PMOS 管栅极连线

[0038] (29) 地线保护 PMOS 管源极连线 (30) 地线保护 PMOS 管源极

[0039] (31) 地线保护 PMOS 管 (32) 地线保护 PMOS 管漏极

[0040] (33) 地线保护 PMOS 管漏极连线 (34) 地线保护 PMOS 管栅极

[0041] (35) 地线保护 PMOS 管栅极连线 (36)0V 地线

[0042] (37) 驱动电极连接线 (38)OLED 发光层驱动电极

具体实施方式

[0043] 下面结合附图 1 对本实用新型的一种硅基 OLED 显示芯片像素电路结构作进一步具体说明：

[0044] 所述硅基 OLED 显示芯片像素电路结构包括：至少由读入 PMOS 管源极 (3) 以及读入 PMOS 管栅极以及读入 PMOS 管漏极 (5) 构成的读入 PMOS 管 (4)、至少由 PIP 电容器低阻多晶硅上电极 (6) 以及 PIP 电容器高阻多晶硅下电极 (8) 构成的 PIP 电容器 (9)、至少由驱动 PMOS 管源极 (15) 以及驱动 PMOS 管栅极 (13) 以及驱动 PMOS 管漏极 (16) 构成的驱动 PMOS 管 (12)、至少由写出 PMOS 管源极 (18) 以及写出 PMOS 管栅极 (26) 以及写出 PMOS 管漏极 (20) 构成的写出 PMOS 管 (19)、至少由地线保护 PMOS 管源极 (30) 以及地线保护 PMOS 管栅极 (34) 以及地线保护 PMOS 管漏极 (32) 构成的地线保护 PMOS 管 (31)、通过读入 PMOS 管源极连线 (2) 与所述读入 PMOS 管源极 (3) 相连接的视频数据串行位线 (22)、同时连接 PIP 上电极连线 (7) 和驱动 PMOS 管源极连线 (14) 的电源线 (1)、通过地线保护 PMOS 管漏极连线 (33) 与所述地线保护 PMOS 管漏极 (32) 相连接的 0V 地线 (36)、通过读入 PMOS 管栅极连线 (24) 与所述读入 PMOS 管栅极 (23) 相连接的正相行选通线 (25)、通过写出 PMOS 管栅极连线 (28) 与所述写出 PMOS 管栅极 (26) 相连接的负相行选通线 (27)、与驱动电极连接线 (37) 相连接的 OLED 发光层驱动电极 (38)；

[0045] 所述 PIP 上电极连线 (7) 连接到所述 PIP 电容器低阻多晶硅上电极 (6)；

[0046] 所述驱动 PMOS 管源极连线 (14) 连接到所述驱动 PMOS 管源极 (15)；

[0047] 所述 PIP 电容器高阻多晶硅下电极 (8) 通过 PIP 下电极连线 (10) 连接到把所述读 PMOS 管漏极 (5) 与所述驱动 PMOS 管栅极 (13) 连通的漏栅极连接线 (11) 上；

[0048] 所述驱动 PMOS 管漏极 (16) 与所述写出 PMOS 管源极 (18) 通过源漏极连接线 (17) 相连通；

[0049] 所述地线保护 PMOS 管栅极 (34)、所述地线保护 PMOS 管源极 (30)、所述写出 PMOS 管漏极 (20) 分别通过地线保护 PMOS 管栅极连线 (35)、地线保护 PMOS 管源极连线 (29)、写出 PMOS 管漏极连线 (21) 与所述驱动电极连接线 (37) 相连接；

[0050] 所述电源线 (1)、所述正相行选通线 (25)、所述负相行选通线 (27)、所述 0V 地线沿水平方向设置，且互不相交连通；

[0051] 所述视频数据串行位线 (22) 沿垂直方向设置，且与所述电源线 (1)、所述正相行选通线 (25)、所述负相行选通线 (27)、所述 0V 地线互不连通；

[0052] 所述 OLED 发光层驱动电极 (38) 由纯度超过 99％的铝金属制成，且所述 OLED 发光层驱动电极 (38) 覆盖的面积不超过所述硅基 OLED 显示芯片像素电路结构面积的 90％。

[0053] 所述电源线 (1) 上承载不低于 3.3V 的恒定电位值；

[0054] 所述视频数据串行位线 (22) 中交替承载高电位信号和低电位信号，且所述高电位信号数值不低于所述电源线 (1) 上承载的不低于 3.3V 的恒定电位值，所述低电位信号数值不高于比所述高电位信号数值低 0.5V 的数值，

[0055] 所述正相选通线和所述负相选通线上承载的信号为互不交叠反相电压信号。

[0056] 所述一种硅基 OLED 显示芯片像素电路结构采用 PMOS 制程工艺在 N 型单晶硅衬底上生产实现。

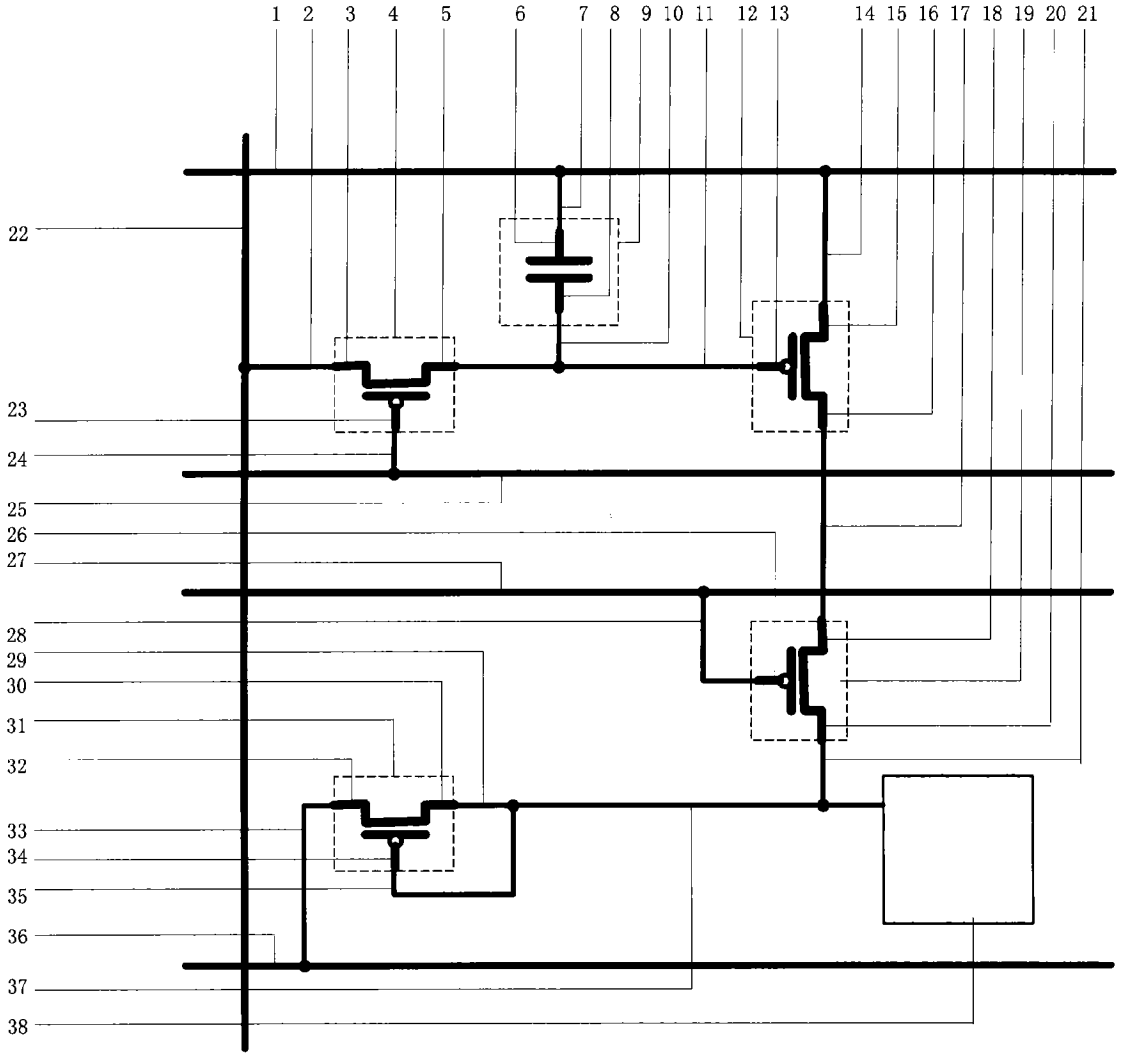
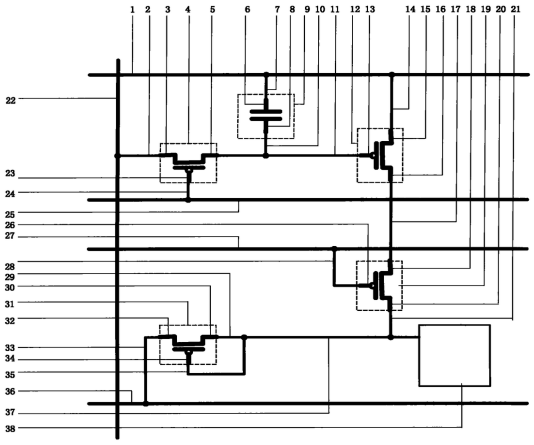

1
2
3
4
5
6
7
8
9
10
11
12
13
14
15
16
17
18
19
20
21
22
23
24
25
26
27
28
29
30
31
32
33
34
35
36
37
38

图 1

专利名称(译)	一种硅基OLED显示芯片像素电路结构		
公开(公告)号	CN202058419U	公开(公告)日	2011-11-30
申请号	CN201020698465.6	申请日	2010-12-29
[标]发明人	郭海成 代永平 凌代年 邱成峰 彭华军 黄飚		
发明人	郭海成 代永平 凌代年 邱成峰 彭华军 黄飚		
IPC分类号	G09G3/32 H01L27/32 G09G3/3225		
代理人(译)	王凤华		
外部链接	Espacenet SIPO		

摘要(译)

一种硅基OLED显示芯片像素电路结构。像素电路结构至少有读入PMOS管、PIP电容器、驱动PMOS管、写出PMOS管、地线保护PMOS管、视频数据串行位线、同时连接PIP上电极连线和驱动PMOS管源极连线的电源线、通过地线保护PMOS管漏极连线与所述地线保护PMOS管漏极相连接的OV地线、通过读入PMOS管栅极连线与所述读入PMOS管栅极相连接的正相行选通线、通过写出PMOS管栅极连线与所述写出PMOS管栅极相连接的负相行选通线、与驱动电极连接线相连接的OLED发光层驱动电极。本实用新型降低了生产成本，降低了控制驱动电路的重量和空间体积。