

# [12] 发明专利申请公开说明书

[21] 申请号 01137181.1

[43] 公开日 2002 年 11 月 6 日

[11] 公开号 CN 1378193A

[22] 申请日 2001. 8. 30 [21] 申请号 01137181.1

[30] 优先权

[32] 2001. 3. 30 [33] JP [31] 098864/2001

[71] 申请人 株式会社日立制作所

地址 日本东京

[72] 发明人 三上佳朗 大内贵之

金子好之 佐藤敏浩

[74] 专利代理机构 中国国际贸易促进委员会专利商标事  
务所

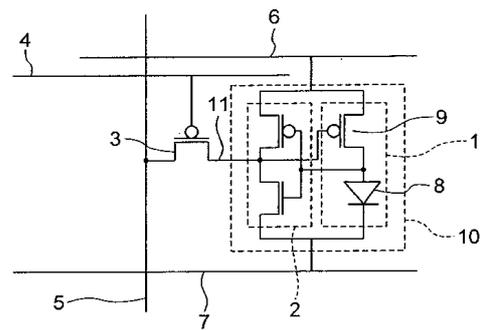
代理人 王以平

权利要求书 3 页 说明书 8 页 附图 11 页

[54] 发明名称 使用有机 EL 元件的发光型显示装置

[57] 摘要

提供一种使用有机 EL 的发光型显示装置,可简化发光型显示装置的像素电路、提高孔径比、高清晰化并降低电路消耗功率。其中,构成配置在像素内的存储器电路的两组反相器电路中,将 1 组反相器电路作为串联连接有机 EL 元件和晶体管的电路,省略存储器电路的晶体管。另外,两组反相器的相互连接中,在与有机 EL 元件串联连接的晶体管的栅极上连接的配线,以输入显示数据的方式进行连接。由此,降低写入负载,可高速写入,进行高清晰化。



1. 一种发光型显示装置，具有由多个扫描线和彼此交叉的多个信号线包围的像素，其中：

所述像素包括包含第一和第二反相器电路的存储器电路，所述第一反相器电路包括作为负载元件的由用电流驱动的有机多层膜构成的 EL 元件、和串联连接至少一个第一晶体管的主电路的显示控制电路，

所述存储器电路中，像素的显示信息对应于反相器的主电路导通、未导通状态来存储，并且对所述 EL 元件的点亮状态和非点亮状态进行 2 值控制。

2. 根据权利要求 1 的发光型显示装置，其特征在于：所述第二反相器电路中 10 使用 CMOS 晶体管。

3. 根据权利要求 1 或 2 的发光型显示装置，其特征在于：

所述存储器电路构成将所述第一和第二反相器电路的一个输入端子和另一个输出端子相互连接的双稳定电路，

在构成所述第一反相器电路的晶体管的栅极端子上经由第二晶体管的主电路连接所述信号线，设置将所述第二晶体管的栅极和扫描电极连接，以输入 15 存储在所述存储器电路中的数据的输入电路。

4. 一种发光型显示装置，具有由多个扫描线和彼此交叉的多个信号线包围的像素，其中：

所述像素包括包含第一和第二反相器电路的存储器电路，所述第一反相器电路包括作为负载元件的由用电流驱动的有机多层膜构成的 EL 元件、和串联连接至少一个第一晶体管的主电路的显示控制电路，所述存储器电路构成将所述第一和第二反相器电路的一个输入端子和另一个输出端子相互连接的双稳定电路，

所述存储器中，像素的显示信息对应于反相器的主电路导通、未导通状态 25 来存储，并且对所述 EL 元件的点亮状态和非点亮状态进行 2 值控制，

在排列所述像素的显示区域周围，设置使用移位寄存器电路的串联—并联变换电路，将所述移位寄存器的各级输出连接于信号线。

5. 一种发光型显示装置，具有由多个扫描线和彼此交叉的多个信号线包围的像素，包括：

30 第一反相器电路，其中串联连接电源线、基准电压线、二者之间的第三晶

晶体管主电路和有机 EL 元件;

采样电路, 对应于经由所述扫描线施加在所述第一反相器电路的输入端子上的扫描脉冲控制和所述信号线的连接;

5 设置电路, 通过该第一反相器电路的输出控制所述电源线和所述第一反相器电路的输入端子之间的连接; 以及

存储器电路, 包括通过由所述采样电路采样的信号电压控制基准电源线和所述第一反相器电路的输入端子之间的连接的复位电路以及所述第一反相器电路;

10 所述存储器电路中, 像素的显示信息对应于反相器的主电路导通、未导通状态来存储, 并且对有机 EL 元件的点亮状态和非点亮状态进行 2 值控制。

6. 根据权利要求 5 的发光型显示装置, 其特征在于:

在所述设置电路或所述复位电路中, 设置用于在超出电源或基准电源的电压时向晶体管的栅极端子施加输入信号的、使用电容和二极管或电阻构成的交流耦合电路,

15 用 P 型或 N 型构成所述像素的全部晶体管。

7. 根据权利要求 5 或 6 的发光型显示装置, 其特征在于:

在所述信号线上连接可输出 2 值的信号移位寄存器, 在所述扫描线上连接产生选择像素的扫描脉冲的扫描线驱动电路,

20 在所述信号移位寄存器上, 在扫描脉冲期间对于所述信号线, 设置施加使所述 EL 元件熄灭的逻辑信号的初始化期间。

8. 一种发光型显示装置, 具有由多个扫描线和彼此交叉的多个信号线包围的像素, 其中:

25 所述像素包括包含第一和第二反相器电路的存储器电路, 所述第一和第二反相器电路包括作为负载器件的由用电流驱动的有机多层膜构成的 EL 元件、和串联连接至少一个第一晶体管的主电路的显示控制电路,

所述存储器电路中, 所述像素的显示信息对应于反相器的主电路导通、未导通状态来存储, 具有遮住所述第二反相器电路的 EL 元件的发光的遮光装置, 并且对所述 EL 元件的点亮状态和非点亮状态进行 2 值控制。

30 9. 一种发光型显示装置, 具有由多个扫描线和彼此交叉的多个信号线包围的像素, 其中:

所述像素包括包含反相器电路的存储器电路,所述反相器电路包括作为负载器件的由用电流驱动的有机多层膜构成的 EL 元件、和串联连接至少一个第一晶体管的主电路的显示控制电路,

5 所述存储器电路中,像素的显示信息对应于反相器的主电路导通、未导通状态来存储,并且对所述 EL 元件的点亮状态和非点亮状态进行 2 值控制。

10. 根据权利要求 1 到 6 的任何一个的发光型显示装置,其特征在于:所述像素发光区域对像素面积的面积比即孔径比与平均亮度具有孔径比 $<$ 平均亮度/3000 的关系。

10 11. 根据权利要求 1 到 6 的任何一个的发光型显示装置,其特征在于:在像素的上下方向上配置所述反相器电路的电源和基准电源电压线,并且发光区域对像素面积的面积比即孔径比与平均亮度 ( $\text{cd}/\text{m}^2$ ) 具有孔径比 $<$ 平均亮度/3000 的关系。

## 使用有机 EL 元件的发光型显示装置

## 5 技术领域

本发明涉及显示装置，特别涉及使用有机 EL 的发光型显示装置。

## 背景技术

随着有机 EL 在平面显示装置中的应用的发展，提出了用于实现高亮度有源矩阵显示器显示的方案。使用低温多晶硅 TFT（薄膜晶体管）的驱动方式在  
10 SID99 技术文摘第 372-375 页有记载。

像素结构配置成扫描线、信号线、EL 电源线和电容基准电压线交叉，为驱动 EL，形成使用 n 型扫描 TFT 和存储电容器的信号电压的保持电路。保持的信号电压被施加在像素上设置的 P 沟道驱动用 TFT 栅极上，控制驱动 TFT 的主电路的电导。从 EL 电源线开始串联连接驱动 TFT 的主电路和有机 EL 元件，并  
15 连接于公共线。

驱动该像素时，从扫描线开始施加像素选择脉冲，经扫描 TFT 把信号电压写入保持在存储器电容器中。保持的信号电压作为驱动 TFT 的栅极电压来施加，根据从电源线供给的源极电压和从漏极电压确定的驱动 TFT 的电导控制漏极电流，控制 EL 元件的驱动电流，控制显示亮度。

20 但是，该系统中，为控制电流，即使施加相同的信号电压，也有驱动 EL 的驱动 TFT 的阈值、导通电阻变动和 EL 驱动电流的变化的性质，需要具有偏差小的特性的 TFT。

为实现这样的驱动电路，作为适当的晶体管，虽然有使用移动性高、可用于大型基板的激光退火处理的低温多晶硅 TFT，但已公知元件特性不均匀，用  
25 作有机 EL 驱动电路时，由于 TFT 特性彼此不同，即使施加相同信号电压，每个像素也产生彼此不同的亮度，所以不能充分显示高精度的灰度。

另外，日本专利 JP-A-10-232649 中，作为驱动方法，通过对像素作点亮/非点亮的数字的 2 值显示，不必要将明显显示地反映 TFT 特性偏差的阈值附近用作操作点，所以有降低亮度彼此不同的优点。为得到灰度显示，把 1 帧分  
30 割为显示时间不同的 8 个子帧，通过变化在 1 帧期间的发光时间，控制平均

亮度。

上述的数字驱动方法中，必须设置可在像素内保持帧时间以上的数据的存储器电路，为稳定存储器动作，需要7个左右的晶体管。但是，在面积有限的像素中，晶体管多时，孔径比降低，在进行高清晰化时，必须将电路的配置面积作成比模拟像素还大3倍的面积，因此不能高清晰化。

本发明的目的在于提供一种可克服上述已有技术的问题，简化内置在像素中的存储器电路，提高孔径比的、高清晰化的发光型显示装置。

本发明的另一目的是提供降低显示装置的电路的消耗功率的发光型显示装置。

10 为实现上述目的，在构成内置在像素中的存储器电路的两组反相器电路中把将有机EL元件和晶体管串联连接的电路用作1组反相器电路，可省略存储器电路的晶体管，简化电路，提高孔径比。

在两组反相器的相互连接中，通过与有机EL元件串联连接的晶体管的栅极上连接的配线来输入显示数据，可降低写入负载，可高速写入，并可高精度化。

另外，像素中全部使用P沟道晶体管，通过形成不流过直流电流地连接的电路结构，可降低存储器保持时的消耗功率。而且，通过在像素中全部使用N沟道晶体管，可降低存储时的泄漏电流，所以可降低电路的消耗功率。

20 说明本发明的作用。像素内配置的存储器电路中，由于将有机EL元件作为二极管动作，串联连接驱动用晶体管，作为反相器的负载元件动作。由此，构成反相器电路，通过组合仅用CMOS晶体管构成的又一组反相器电路而具有作为存储器电路的功能。

向像素存储器数据的写入，通过输入数据以写入到驱动用晶体管的栅极，由于栅极电容小，降低驱动负载，可高速写入。

25 附图简述

图1是本发明一实施例的有机EL显示装置的像素电路的构成电路图。

图2是EL反相器电路的构成电路图。

图3是表示反相器特性的说明图。

图4是一实施例的存储器单元电路的构成电路图。

30 图5是表示有机EL显示装置的构成的电路框图。

图 6 是一个实施例的像素电路的动作波形图。

图 7 是 PMOS 反相器的像素电路的构成电路图。

图 8 是 N 沟道晶体管的像素电路的构成电路图。

图 9 是晶体管的动作波形图。

5 图 10 是显示装置的概略构成图。

图 11 是两个 EL 反相器电路的像素电路的构成电路图。

图 12 是表示像素电路的掩模布图的图。

图 13 是显示像素发光部的概要图。

图 14 是表示像素内发光强度分布的说明图。

## 10 实施发明的具体方式

下面，使用附图详细说明本发明的多个实施例。图 1 表示第一实施例的显示装置的像素电路结构。对于像素，扫描线 4、数据线 5 彼此交叉地配置，线包围的区域是像素区域。并且，连接 EL 电源线 6、EL 公共线 7。

在像素内部配置 EL 元件 8、驱动晶体管 9 构成的 EL 反相器电路 1 和连接  
15 CMOS 的 CMOS 反相器电路 2 构成的存储器电路 10。存储器电路 10 经由扫描晶体管 3 的主电路连接数据线，扫描晶体管 3 的栅极连接于扫描线 4。

图 2 表示反相器电路的动作。驱动晶体管 9 是 P 沟道晶体管，源极端子和电源线 6 连接、漏极端子和 EL 元件的阳极连接，EL 元件的阴极连接于公共线 7。EL 电源和 EL 公共线在全部像素中一起连接。通过在 EL 电源线 6 上施加正  
20 电压、在 EL 公共线 7 上施加负电压，对于反相器的输入输出端子，驱动晶体管的栅极是输入端子 61，连接驱动晶体管和 EL 元件的端子是输出端子 62。

图 3 中表示该电路的输入输出特性。EL 元件表示与电流—电压特性有阈值的二极管类似的指数函数特性，输入电压有接近 EL 电源线的高电平时，由于驱动晶体管处于断开状态，输出端子表示出与 EL 公共线几乎相同的低电压。  
25 把输入端子的电压降低到下一级，超过阈值时，开始流过驱动晶体管的主电路的电流。因此，对应 EL 元件的电流—电压特性，输出电压上升。输入电压进一步升高时，电流增加，输出端子的电压再上升，接近 EL 电源电压。

由于这样动作，本电路作为包含逻辑反转电路，即以 EL 作为电路元件的反相器电路动作。以后，将该电路叫作 EL 反相器电路。

30 图 4 是组合 EL 反相器电路和 CMOS 反相器电路的存储器电路结构。存储器

的基本结构为将反相器的 2 个输入端子与另一侧的输出端子相互连接。在该连接点，通过作为数据的输入端子从外部输入逻辑状态，控制电路的稳定状态，作为输出端子不变化电路的状态而读出，使用存储器电路。

图 4 的 EL 反相器 1 的输入端子 61 和 CMOS 反相器 2 的输出端子 71 连接。  
5 CMOS 反相器的输入端子 73 和 EL 反相器的输出端子 62 连接，通过该连接，电路作为取得双稳定状态的存储器单元作用。

用作存储器单元时，数据的输入端子 71 通过使用 EL 存储器的输入端子 61，成为适合于负载轻的高速动作的存储器单元。由于其是在像素内形成大面积的薄膜结构来使 EL 元件 8 发光，所以端子间的电容 75 大。因此，EL 反相器  
10 的输出端子 62 用作数据输入端子时，电容变大。

与该值相比，EL 反相器的输入端子 61 的电容在电路的全部晶体管尺寸为栅极长、栅极宽为  $10\mu\text{m}$ 、栅极电容为  $0.3\text{fF}/\mu\text{m}^2$  时，一个晶体管的栅极电容大致是  $30\text{fF}$ 。另一侧的 EL 反相器输出端子用作数据输入端子时，EL 元件的电容在像素尺寸为  $100\mu\text{m}^2$ 、孔径比为 70%、EL 元件的厚度为  $0.1\mu\text{m}$ 、EL 元件的平均  
15 介电率  $\varepsilon$  为 3 时变为  $1.9\text{pF}$ ，电容增大 63 倍。

因此，经矩阵配线写入数据时，需要长时间，扫描时间短的高清晰面板、配线电阻增大的大型面板的驱动困难。因此，将 EL 反相器的输入端子 61 和 CMOS 反相器的输出端子 71 的连接点用作存储器单元的输入端子是高性能的关键。

对使用上述的存储器单元的像素结构的动作进行说明。图 1 的存储器电路  
20 中，存储器单元 10 的输入端子 11 经扫描线晶体管 3 的主电路连接于数据线 5，扫描晶体管的导通由扫描线 4 的电压控制。

图 5 中表示本发明的显示装置的实施例。排列内置有图 1 说明的存储器单元的像素 21，形成显示区域 22，为驱动矩阵，在数据线上连接移位寄存器 24，在扫描线上连接扫描驱动电路 23。控制这些电路动作的控制信号和显示数据经  
25 由输入线 25 提供。像素的 EL 电源线 6 和 EL 公共线 7 一并连接于像素电源 26。

根据本实施例，驱动电路装入可高速写入像素内的存储器，显示区域周围的驱动电路仅在数据侧有数字移位寄存器即可，优点是结构简单。

图 6 展示像素的显示动作。扫描线上在 1 帧期间施加顺序扫描矩阵的扫描脉冲。数据线上根据与扫描脉冲同步的矩阵行的像素的点亮、非点亮供给高低  
30 的 2 值数据。施加扫描脉冲的定时中，数据线的电压状态被读入存储器单元。

此时，若是L电平的数据，EL反相器的输出反转成为H状态。CMOS反相器输出相反成为L状态，存储器单元保持该状态。此时，EL反相器中晶体管变为导通状态，由于EL元件流过电流，有机EL变为发光状态。

5 施加扫描脉冲时，若数据线为H电平，EL反相器输出变化为L电平，CMOS反相器的输出变为H电平。该状态下由于电流不流过EL元件，变为不发光状态。如上所述，像素中根据扫描脉冲可进行将数据线的电压状态写入像素的存储器单元的动作。

接着，说明图7所示的第二实施例。本实施例仅用具有全部相同的阈值特性的P沟道型构成像素内的晶体管。由此，优点是简化晶体管制造过程，可廉  
10 价制造。

电路结构中EL元件8和驱动晶体管9与第一实施例相同。再一组反相器不是用CMOS而是全部用P沟道晶体管构成的PMOS反相器47。本电路的动作如下说明。

PMOS反相器47由作为2个P沟道晶体管的复位晶体管46、设置晶体管  
15 43、作为1个MOS二极管的偏置二极管44、偏置电容45构成。设置晶体管43在将反相器47的输出变为L电平时导通。作为P沟道的设置晶体管将输出变为L电平时，通过偏置二极管44和偏置电容45，把设置晶体管43的栅极电压降低到比EL公共线7的电位还低。复位晶体管46在输出变化到H电平时导通。

20 这样连接时，PMOS反相器47中输入端子49和EL反相器的输入端子48连接，输出端子50和复位晶体管46的栅极连接。输入端子49还连接于驱动晶体管9的栅极。设置晶体管的栅极端子49常常连接于二极管，所以通常变为EL公共线电压的电压值，设置晶体管为断开状态。

这里作为输入信号将数据信号从H电平变为L电平时，为了通过偏置电容  
25 45耦合电容，减低晶体管的栅极端子49。由此，导通设置晶体管，输出端子48变化到L电平。这样，E1反相器生成逻辑反转信号，从而输出端子变为H电平，EL元件导通，复位晶体管46的栅极电压为H电平，复位晶体管为断开状态。因此，PMOS反相器电路的输出48保持L电平。

接着，像素的输入49变为H电平时，设置晶体管通过电容耦合栅极变为  
30 断开状态。由于也连接于驱动晶体管9的栅极，EL反相器输出50变化为L电平，由此复位晶体管变为导通状态，PMOS反相器的输出变化为H电平。

这样，该像素电路是 EL 反相器电路输出端子可保持 H 或 L 电平的双稳定电路，具有作为存储器的功能。另外，PMOS 反相器由于仅在电路状态变化时流过电流，无论是否仅用 PMOS 构成的逻辑电路，都有消耗功率非常小的优点。也可把二极管替代成电阻，在电阻的情况下，设置晶体管的输入电路连接包含时间常数电路的交流耦合电路。电阻中可使用 i-Si(本征硅)等的高电阻层，与二极管相比，简化元件结构。由于可控制时间常数，可高速写入。

另外，作为消耗功率小的电路结构，全部的晶体管形成为 n 沟道型就构成第三实施例。如图 8 所示，全部晶体管用 N 型形成。即，扫描晶体管 143、设置晶体管 142、复位晶体管 144、偏置二极管 145。

10 该电路动作与第二实施例相同。用薄膜晶体管构成该电路时，通过采用用 N 沟道 TFT 的 LDD 结构、晶体管串联连接的结构等、泄漏电流降低结构，大大降低晶体管断开时的电流，所以相对第二实施例，可进一步降低电路消耗功率。对于降低泄漏电流的结构用一般方法即可。

第二实施例和第三实施例中，像素点亮状态继续时，设置晶体管、复位晶体管二者都为断开状态。由此，EL 反相器输入端子的电位从 L 常态开始，接着通过扫描晶体管的泄漏电流上升电位，变得不稳定，再接着降低驱动晶体管电流。因此，每次扫描数据信号时，通过施加 H 电压来回避。

图 9 表示移位晶体的动作。移位时钟在扫描脉冲 131 施加给扫描线期间的对数据移位的期间施加移位脉冲。扫描脉冲 131 期间，首先全部数据线输出端子一齐变为 H 电平。该期间中 1 行上的全部像素的 PMOS 反相器输入端子变为 H 电平。该期间必须至少保持数据线的延迟时间以上。之后，数据通过移位寄存器顺序排列 1 行数据。接着，数据线的延迟时间以上保持各数据输出的状态，像素中取入数据，扫描脉冲结束。

为实现以上动作，移位寄存器的各级锁存器上设置在复位状态下变为 H 电平的初始化装置，间歇地应用移动时钟即可。

图 10 表示第四实施例。作为便携电话等的面板结构例，TFT 驱动有机 EL 矩阵的图像显示区域 92 和周围驱动电路、有机 EL 指示部 93 形成在同一玻璃基板 91 上，经柔性印刷基板 95 供给数据控制信号和电源。

像素电路 96 连接于有机 EL 指示部的驱动，由于有存储功能、低功率驱动优点，不仅矩阵像素，通过用作个别有机 EL 指示部的显示驱动控制电路，消

除了图像显示,仅点亮指示器 94,仅在变化显示状态的情况下通过向像素电路 96 施加数据和扫描脉冲,也可更换控制信号,可降低待机时功率。

图 11 表示第五实施例。本实施例中,2 个逻辑 EL 反相器 81 和显示 EL 反相器 82 的输入彼此连接于输出端子,仅仅像素电路用 3 个晶体管构成。此时, 5 由于对应于存储器状态将 EL 元件交互地导通,负载元件 83 把面积减小到比用于显示的 EL 元件还小,并且通过不妨碍显示地来设置覆盖发光部的遮光层 84,可不降低显示对比度,降低晶体管数目。

图 12 是图 1 所示的像素电路的掩模布局图。配置了扫描线 4、数据线 5、EL 电源线 6、EL 公共线 7、CMOS 反相器 2、驱动晶体管 3、EL 显示电极 115。 10 虽然未图示出,在像素整个表面上层积有机 EL 层,与 EL 公共线 7 连接于相同电压的 EL 阴极层。如图所示,上下方向配置 EL 电源线 6、EL 公共线 7,通过配置成与扫描线平行,在线顺序驱动时,即使每一列一齐变动负载,由于电源线 6 的电流稳定而不变动,存储器内容也稳定,优点是得到良好的显示。

在上下排列多个配线时,EL 显示电极 115 狭窄,但像素上关闭的发光区域小的情况下的显示,如图 13 的像素发光状态图所示,矩阵配置的像素内仅一部分发光。

该像素的亮度状态如图 14 所示,是狭窄像素发光区域 122 和宽的发光像素 121 的发光亮度对场所的依赖性。按照像素整个面的平均亮度的情况下,由于狭窄像素亮度 124 中将比宽的像素的亮度 125 还高的亮度可看成点状,即使 20 环境光 123 高的情况下,由于发光部的亮度高,容易进行显示判断。这有一个优点是在便携电话等的有限功率下,即使在明亮的地方显示也良好地看到,在低功率下也能提供视觉上良好的显示。

环境光的强度在假设室外时是 10000lux,考虑在完全扩散面上照射时,反射光的亮度为 3000cd/m<sup>2</sup> 以上。此时,平均亮度和孔径比、发光部的亮度为 25 式(1)的关系。

$$\text{平均亮度} = \text{发光部亮度} \times \text{孔径比} \quad (1)$$

这里,将发光部的亮度作为室外环境光 >3000(cd/m<sup>2</sup>) 代入(1)式中时,孔径比 < 平均亮度/3000。例如,由于笔记本型个人计算机等中平均亮度为 100(cd/m<sup>2</sup>),发光部的孔径比为 3% 即可。这样,(1)式中通过确定孔径比,即 30 使在明亮环境中可辨认显示。

由于图 12 的像素中孔径比为 15%，若平均亮度为  $450(\text{cd}/\text{m}^2)$ ，则可得到希望的显示特性。尤其，通过与本发明的存储器内置像素的组合，显示特性均匀性优良的良好显示在室外环境光的基础上可辨认出来，所以可适用于便携电话等的便携信息机器、便携电视机等。

- 5 根据本发明，由于可简化发光型显示装置的像素中内置的存储器电路，从而具有提高孔径比、可实现高清晰化的图像的效果。另外，降低显示装置的电路的消耗功率。还可提供环境光下显示特性的均匀性优良的显示。

图 1

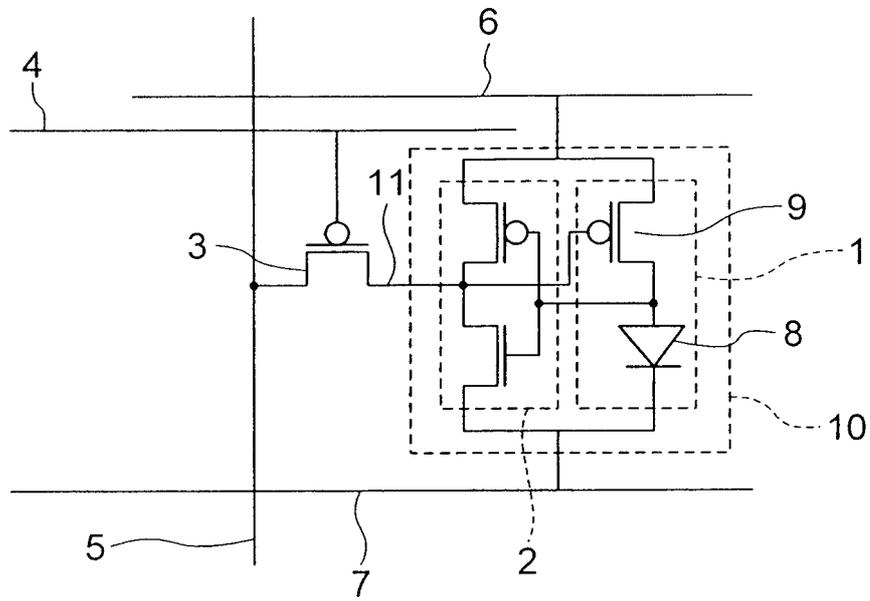


图 2

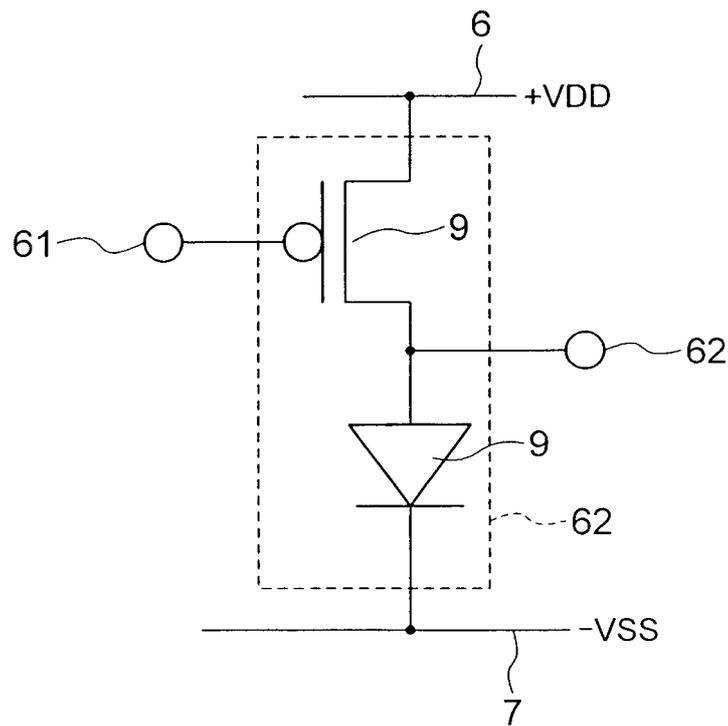


图 3

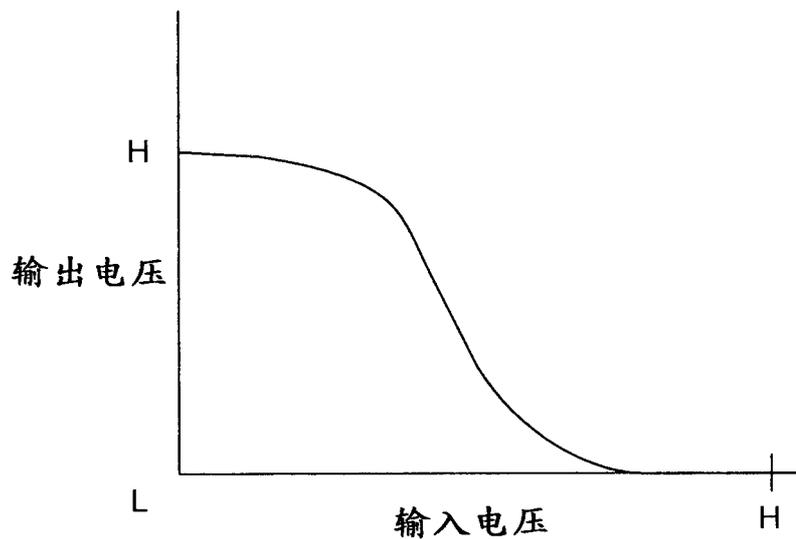


图 4

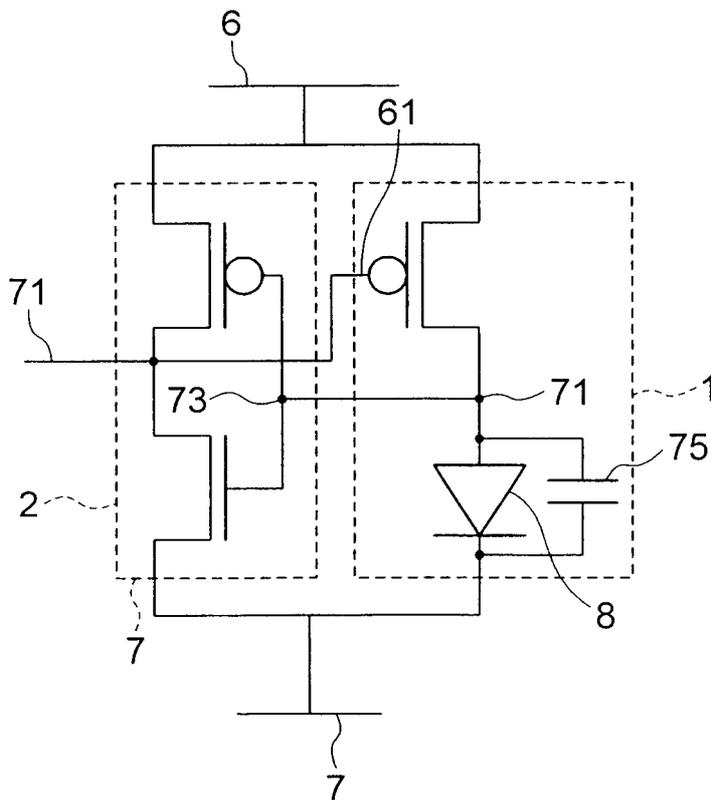


图 5

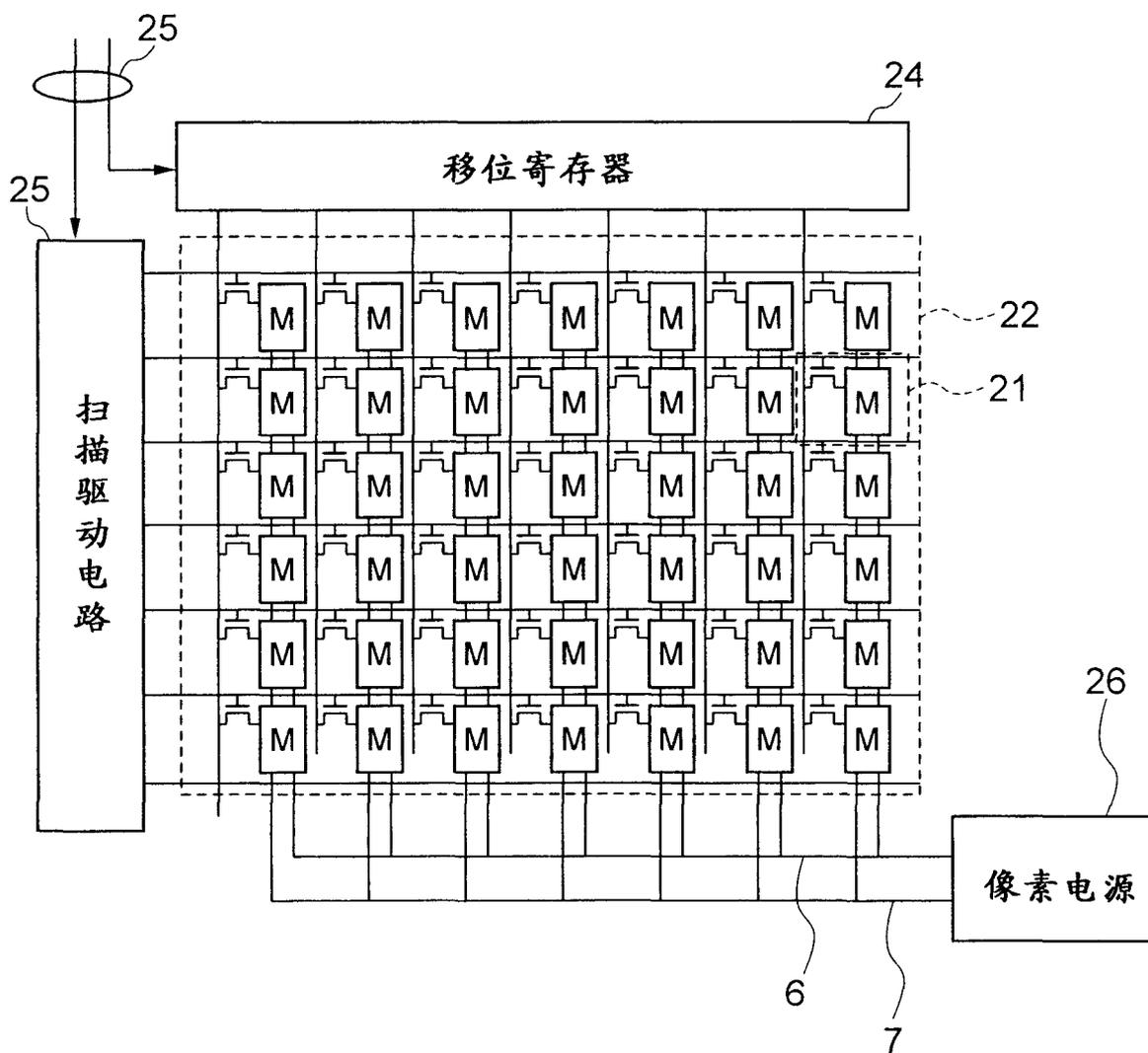


图 6

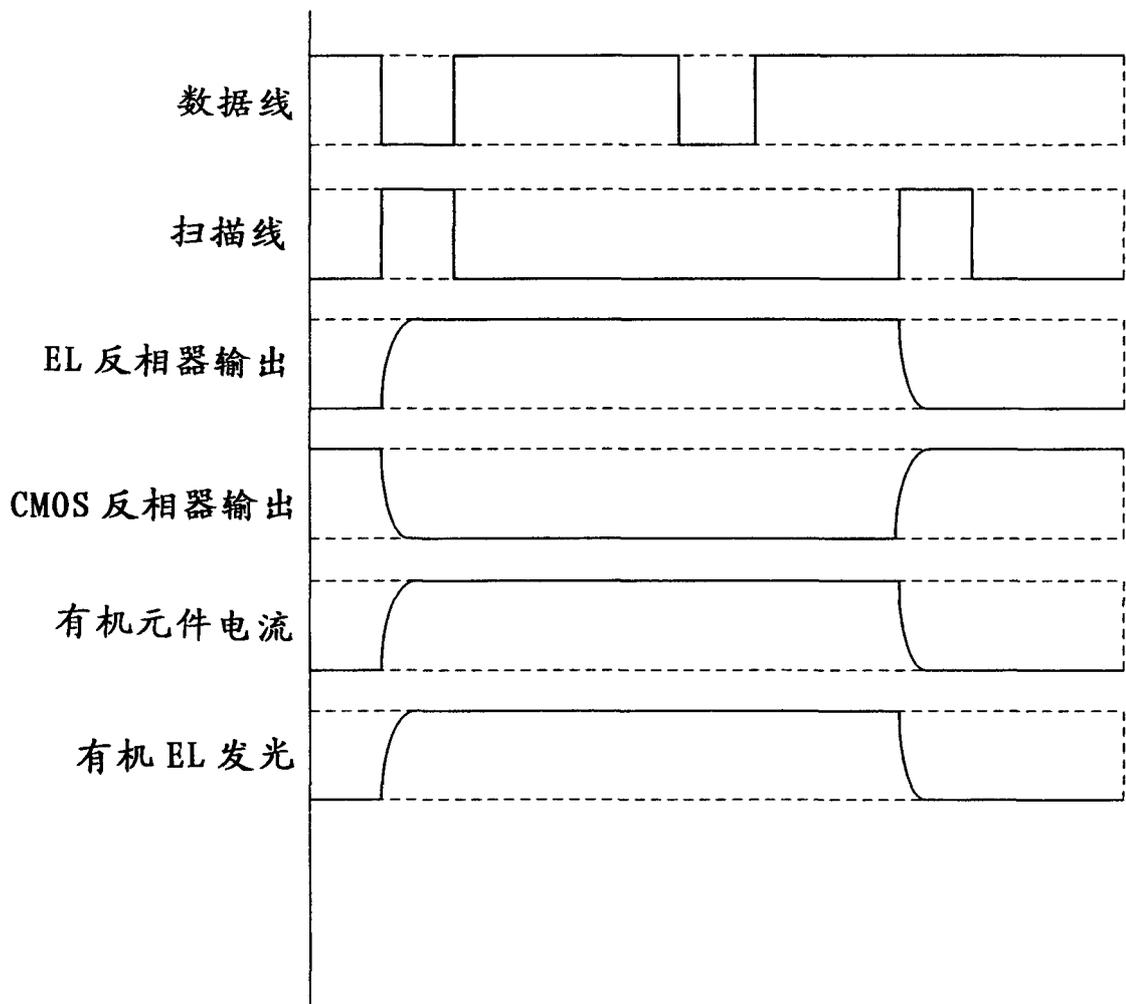


图 7

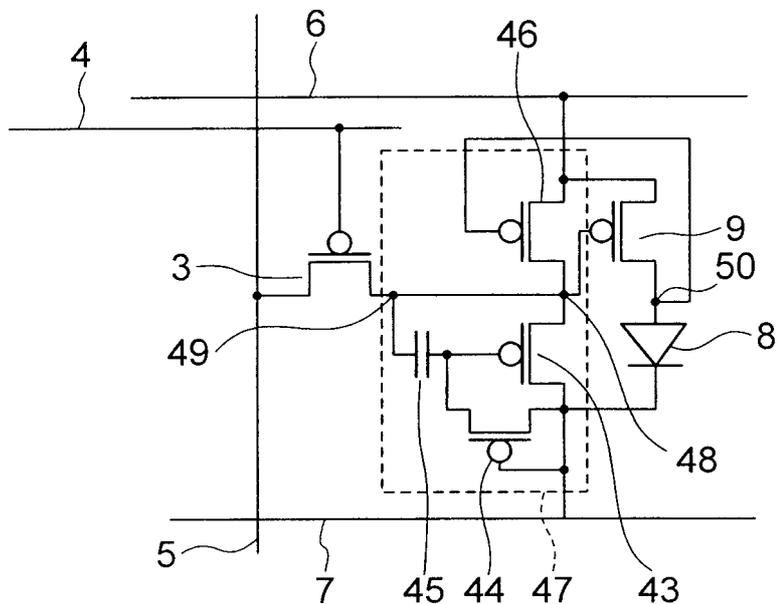


图 8

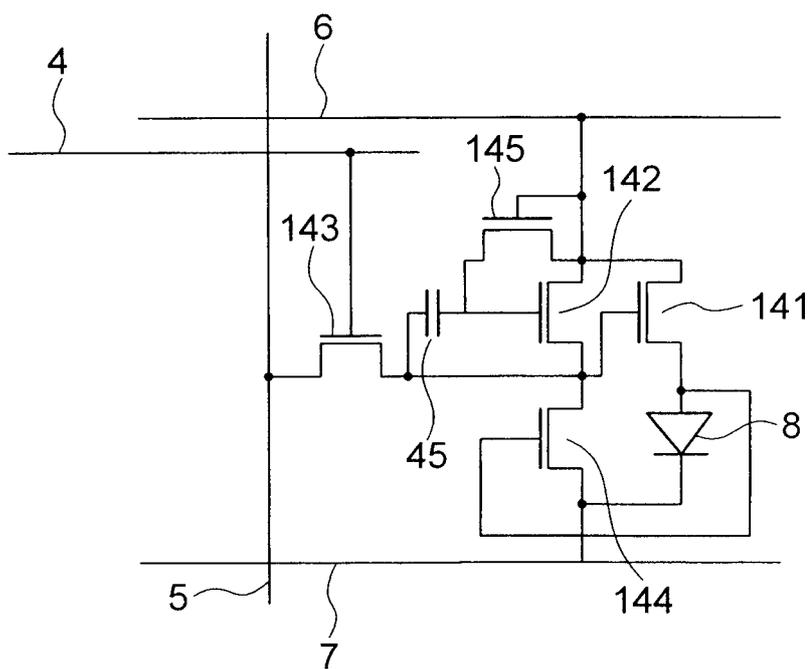


图 9

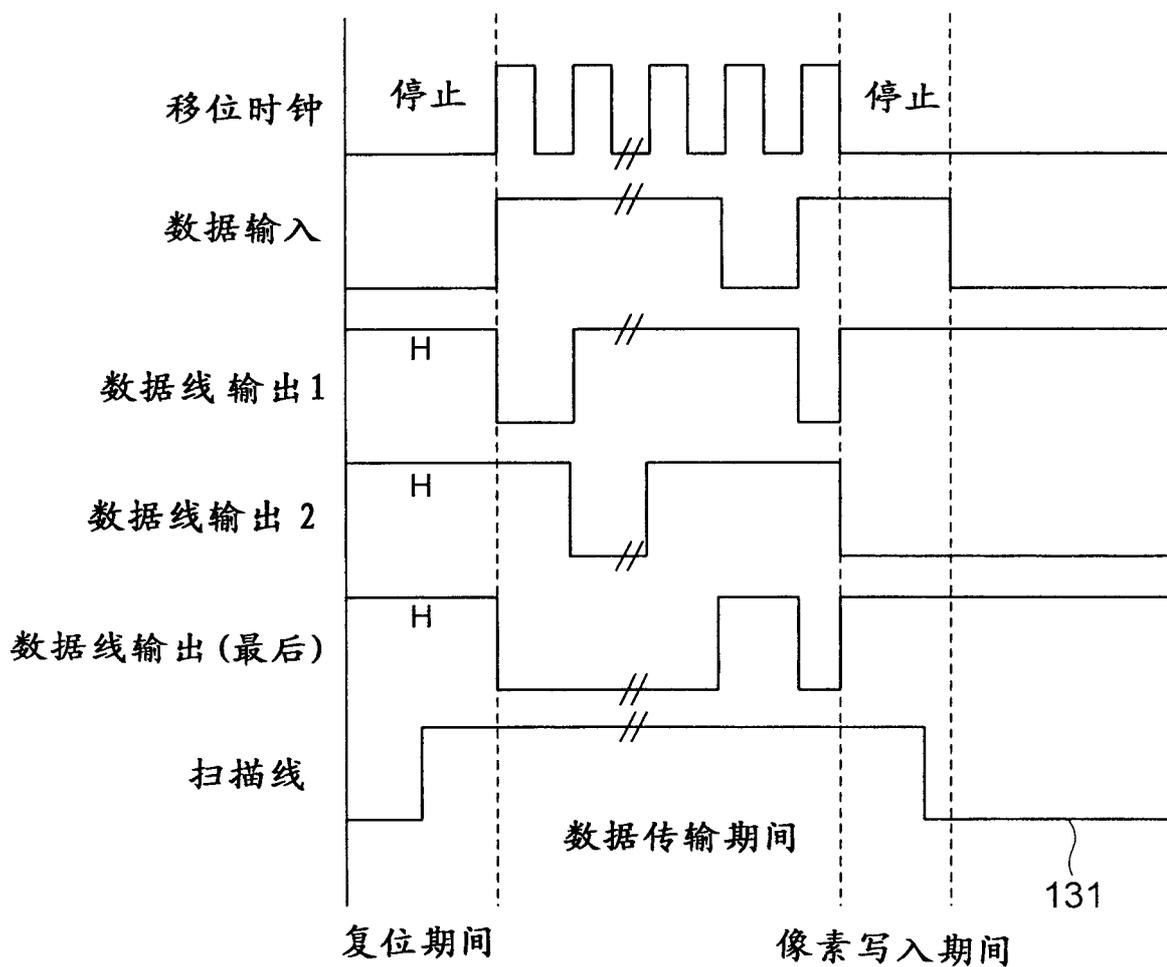


图 10

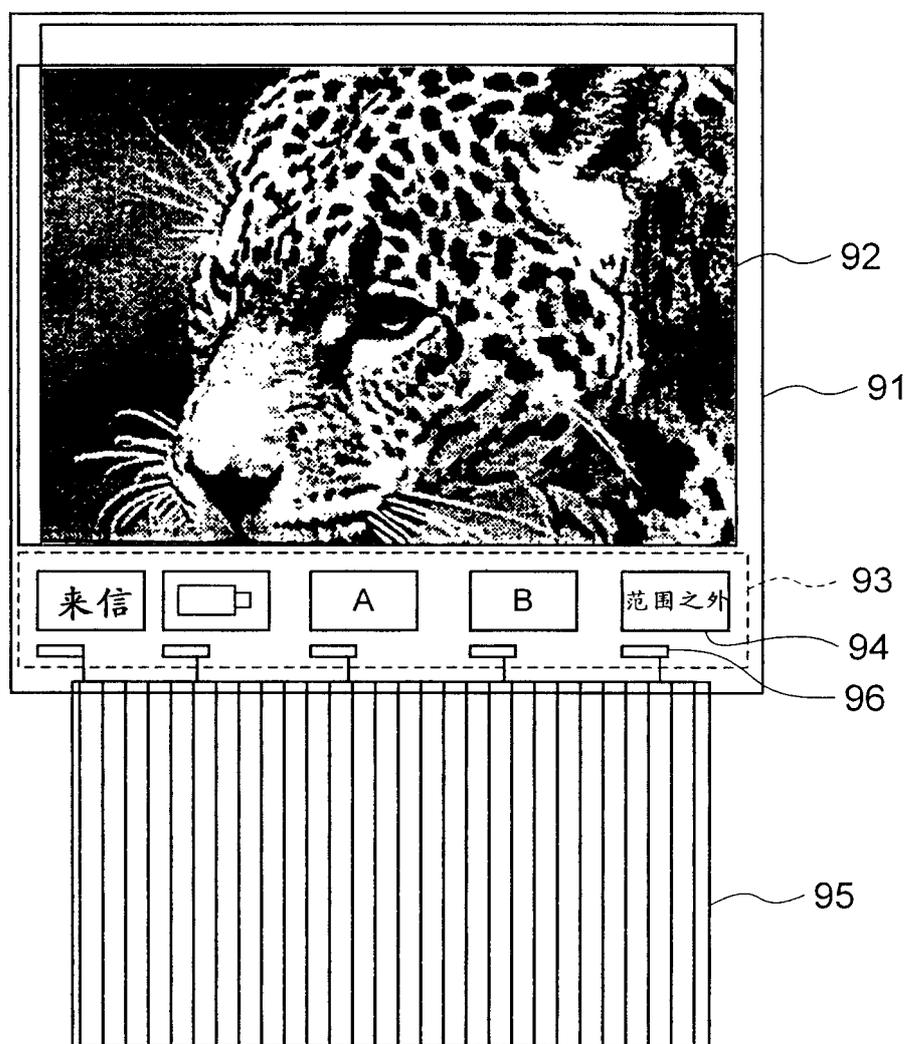


图 11

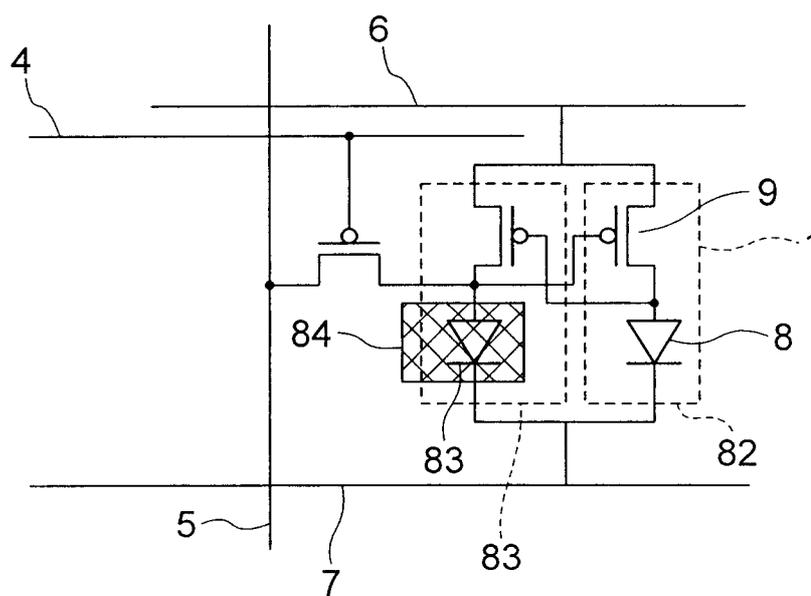


图 12

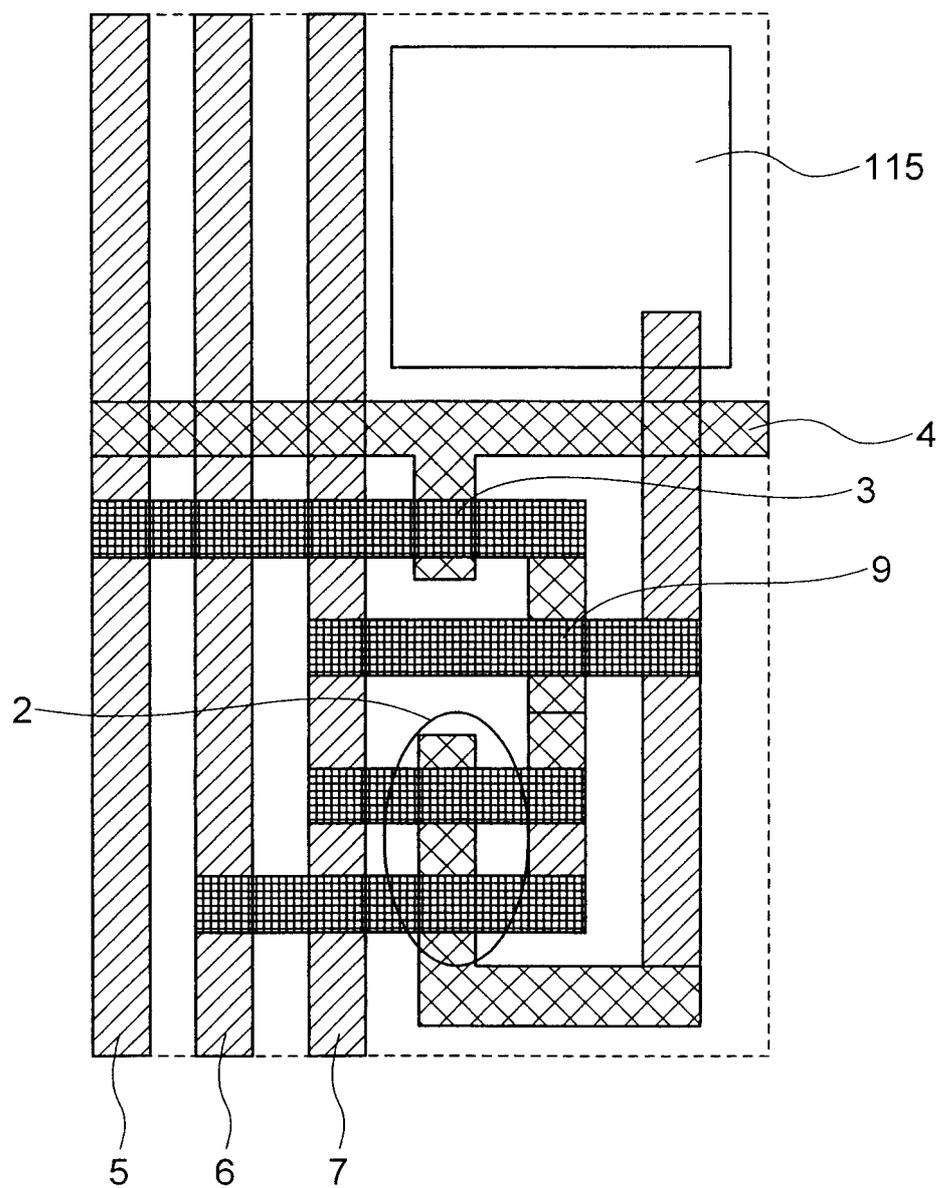


图 13

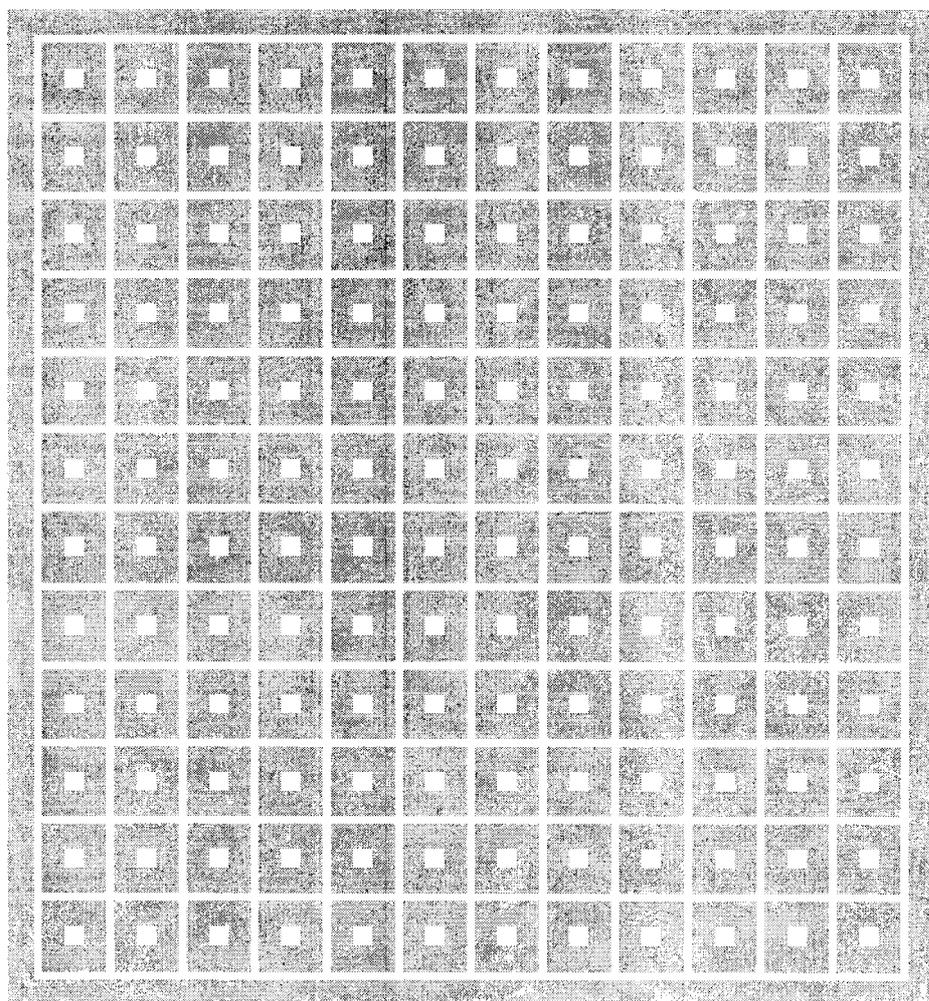
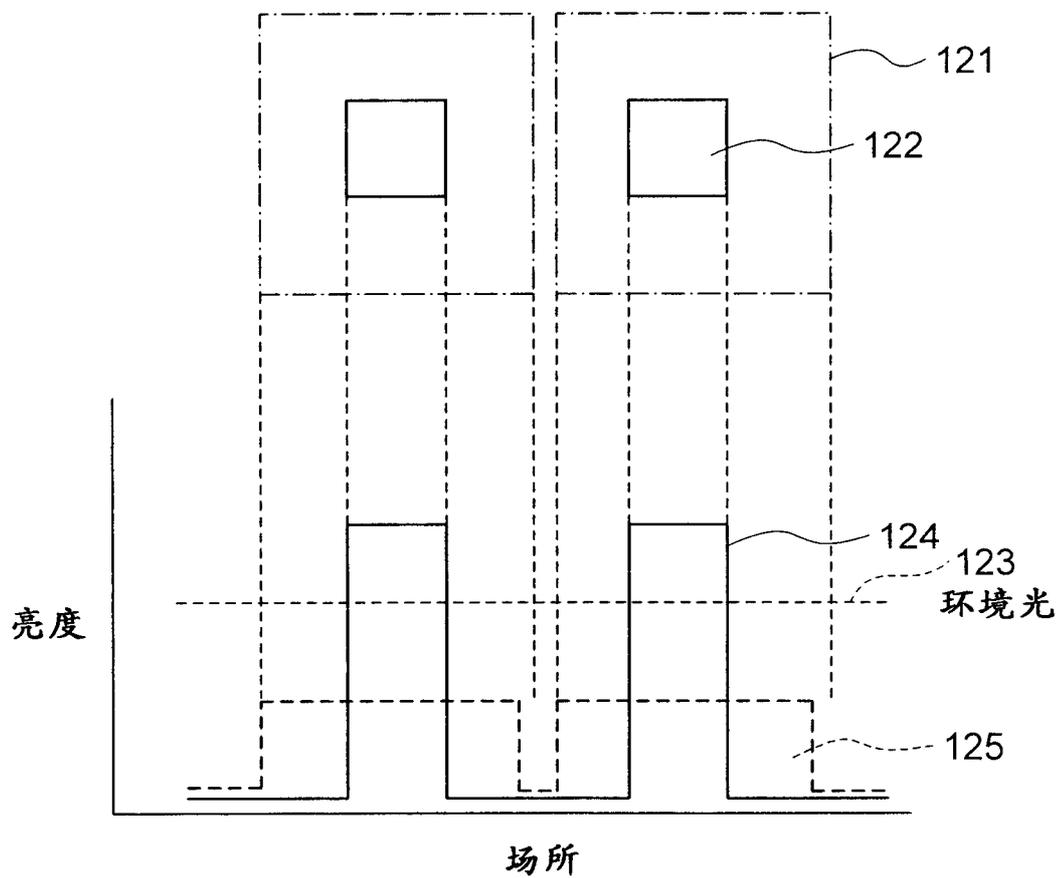


图 14



专利名称(译)	使用有机EL元件的发光型显示装置		
公开(公告)号	<a href="#">CN1378193A</a>	公开(公告)日	2002-11-06
申请号	CN01137181.1	申请日	2001-08-30
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	三上佳朗 大内贵之 金子好之 佐藤敏浩		
发明人	三上佳朗 大内贵之 金子好之 佐藤敏浩		
IPC分类号	H05B33/08 G09G3/20 G09G3/30 G09G3/32 H01L51/50		
CPC分类号	G09G3/3258 G09G3/3291 G09G2300/0439 G09G2300/0465 G09G2300/0842 G09G2300/0857 G09G2300/0861 G09G2320/0252 G09G2330/021		
优先权	2001098864 2001-03-30 JP		
其他公开文献	CN1170261C		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

提供一种使用有机EL的发光型显示装置,可简化发光型显示装置的像素电路、提高孔径比、高清晰化并降低电路消耗功率。其中,构成配置在像素内的存储器电路的两组反相器电路中,将1组反相器电路作为串联连接有机EL元件和晶体管的电路,省略存储器电路的晶体管。另外,两组反相器的相互连接中,在与有机EL元件串联连接的晶体管的栅极上连接的配线,以输入显示数据的方式进行连接。由此,降低写入负载,可高速写入,进行高清晰化。

