

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200810182394.1

[51] Int. Cl.

H01L 27/32 (2006.01)

H01L 23/522 (2006.01)

G09G 3/30 (2006.01)

[43] 公开日 2009 年 6 月 3 日

[11] 公开号 CN 101447504A

[22] 申请日 2008.11.28

[21] 申请号 200810182394.1

[30] 优先权

[32] 2007.11.28 [33] JP [31] 307042/07

[71] 申请人 索尼株式会社

地址 日本东京都

[72] 发明人 种田贵之 内野胜秀 饭田幸人
浅野慎

[74] 专利代理机构 北京市柳沈律师事务所
代理人 周少杰

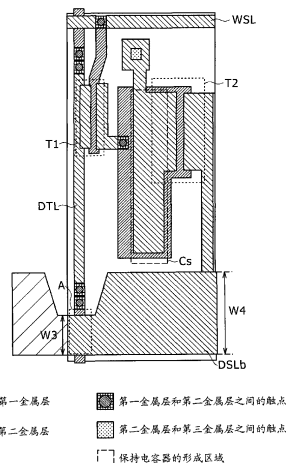
权利要求书 1 页 说明书 20 页 附图 39 页

[54] 发明名称

电致发光显示面板和电子装置

[57] 摘要

一种电致发光显示面板和电子装置。该电致发光显示面板具有对应于有源驱动系统的像素结构，该 EL 显示面板包括：电流提供线，被配置来共同连接到多个像素电路，所述电流提供线与信号线的交叉部分的线宽小于所述电流提供线的其它部分的线宽。



1. 一种电致发光 (EL) 显示面板, 具有对应于有源矩阵驱动系统的像素结构, 该 EL 显示面板包括:

电流提供线, 被配置来共同连接到多个像素电路, 所述电流提供线与信号线的交叉部分的线宽小于所述电流提供线的其它部分的线宽。

2. 如权利要求 1 所述的 EL 显示面板, 其中所述像素结构具有顶部发光结构。

3. 如权利要求 1 所述的 EL 显示面板, 其中利用双重值或更多值的电势来控制所述电流驱动线的驱动。

4. 如权利要求 3 所述的 EL 显示面板, 其中所述像素结构具有顶部发光结构。

5. 如权利要求 1 所述的 EL 显示面板, 其中对应于特定行的电流提供线的电势改变的时序存在于另一行的信号线电势的写入时段中。

6. 如权利要求 5 所述的 EL 显示面板, 其中在信号线电势的写入时段中执行迁移率校正。

7. 如权利要求 5 所述的 EL 显示面板, 其中对应于特定行的电流提供线的电势改变的时序存在于对另一行的阈值校正时段中。

8. 一种电子装置, 包括:

电致发光 (EL) 显示面板, 被配置为具有对应于有源驱动系统的像素结构, 并且包括共同连接到多个像素电路的电流提供线, 所述电流提供线与信号线的交叉部分的线宽小于所述电流提供线的其它部分的线宽;

系统控制器, 被配置为控制整个系统的操作; 以及
操作输入单元, 被配置为接收对系统控制器的操作输入。

电致发光显示面板和电子装置

技术领域

本说明书中描述的本发明涉及电致发光 (EL) 显示面板的结构, 该显示面板的驱动基于有源矩阵驱动系统来控制。由本说明书提出的本发明还具有关于 EL 显示面板和电子装置的方面。

背景技术

图 1 示出了有源矩阵驱动的有机 EL 面板的一般电路块配置。如图 1 所示, 有机 EL 面板包括像素阵列部分 3、以及作为像素阵列部分 3 的驱动电路的写控制线驱动器 5 和水平选择器 7。在像素阵列部分 3 中, 像素电路 9 放置在信号线 DTL 和写控制线 WSL 的各个交叉处。

有机 EL 元件是电流驱动的发光元件。因此, 在有机 EL 面板中, 颜色表示的灰度级 (grayscale) 通过控制流过对应于各个像素的有机 EL 元件的电流来控制。

图 2 示出了这种像素电路 9 的最简单的电路配置之一。该像素电路 9 包括写晶体管 T1、驱动晶体管 T2 以及保持电容器 Cs。

写晶体管 T1 是基于对应像素的灰度级控制将信号电势 Vsig 写入保持电容器 Cs 的薄膜晶体管。驱动晶体管 T2 是基于栅极-源极电压 Vgs 将驱动电流 Ids 提供给有机 EL 元件 OLED 的薄膜晶体管, 该栅极-源极电压 Vgs 依赖于保持在保持电容器 Cs 的信号电势 Vsig。在图 2 的配置中, 写晶体管 T1 由 N 沟道薄膜晶体管形成, 而驱动晶体管 T2 由 P 沟道薄膜晶体管形成。

在图 2 的配置中, 驱动晶体管 T2 的源极电极连接到对其固定地施加电源电势 Vcc 的电流提供线 (电源线)。因此, 驱动晶体管 T2 总是工作在饱和区。具体地, 驱动晶体管 T2 工作为恒流源, 其将依赖于信号电势 Vsig 的驱动电流提供给有机 EL 元件 OLED。由驱动晶体管 T2 提供的驱动电流 Ids 由以下等式表示:

$$I_{ds} = k \cdot \mu \cdot (V_{gs} - V_{th})^2 / 2$$

在该等式中, μ 表示驱动晶体管 T2 中的主要载流子的迁移率。Vth 表示

驱动晶体管 T2 的阈值电压。 k 是表示为 $(W/L) \cdot C_{ox}$ 的系数。 W 表示沟道宽度， L 表示沟道长度，而 C_{ox} 表示每个单元区域的栅极电容。

在具有该配置的像素电路中，如图 3 所示，驱动晶体管 T2 的漏极电压随着有机 EL 元件的 I-V 特性的老化改变而改变。

然而，因为栅极-源极电压 V_{gs} 保持恒定，所以在提供给有机 EL 元件的电流中不出现改变，因此发光亮度可以保持恒定。

关于采用有源矩阵驱动系统的有机 EL 面板显示器的文献的示例包括日本专利公开 No. 2003-255856、2003-271095、2004-133240、2004-029791 和 2004-093682。

发明内容

依赖于薄膜工艺的种类，在一些情况下不能采用图 2 所示的电路配置。具体地，现有的薄膜工艺包括不能采用 P 沟道薄膜晶体管的情况。在这种情况下，作为驱动晶体管 T2 的 P 沟道晶体管由 N 沟道薄膜晶体管替代。

图 4 示出了这种像素电路的配置。在该配置中，驱动晶体管 T2 的源极电极连接到有机 EL 元件 OLED 的阳极端子。因此，该像素电路 9 包括这样的问题：随着时间过去，驱动晶体管 T2 的漏极-源极电压 V_{gs} 随着有机 EL 元件的 I-V 特性的改变而变化。该漏极-源极电压 V_{gs} 的改变导致驱动电流的改变，导致发光亮度的改变。

此外，每个像素电路中包括的驱动晶体管 T2 的阈值电压和迁移率逐个像素不同。驱动晶体管 T2 的阈值电压和迁移率中的差异表现为驱动电流值的变化，这导致各像素的发光亮度的变化。

因此，如果采用了图 4 所示的像素电路，则要求建立允许稳定的发光特性而不管老化改变的驱动方法。同时，要求实现提供高显示质量的面板结构。

发明人提出了一种共同连接到多个像素电路的电流提供线的 EL 显示面板，作为具有对应于有源矩阵驱动系统的像素结构的 EL 显示面板。在该 EL 显示面板中，电流提供线与信号线的交叉部分的线宽小于该电流提供线的其它部分的线宽。

根据该面板结构，不用增加电流提供线与信号线的交叉部分的面积，可以增加除了交叉部分外的电流提供线的线宽。这意味着可以整体上降低电流提供线的互连电阻的优点。结果，可以降低依赖于显示的图像和像素位置的

电流提供线的电势改变。

当利用双重 (binary) 值或更多值的电势控制电流提供线的驱动时, 通过该面板结构可以期望更大的效果。在固定的电势不施加到电流提供线的情况下, 如果与信号线的交叉部分大, 则电流提供线的电势改变容易经由在与信号线的交叉部分处形成的耦合电容传送到信号线。

然而, 根据上述面板结构, 可以相对于电流驱动能力降低电流提供线和信号线之间的交叉部分的面积。因此, 可以降低电流提供线的电势改变对信号线的影响。结果, 传送到信号线的电势改变小, 因此, 可以最小化对被写入的电势的影响。结果, 可以抑制显示质量的降低。

当像素结构具有顶部发光结构时, 提出的面板结构更有效。在顶部发光结构中, 电流提供线的形成层不与光线的输出路径交叉。因此, 可以增加除了与信号线的交叉部分外的电流提供线的线宽, 而对孔径比没有影响。

当对应于特定行的电流提供线的电势改变的时序存在于另一行上的信号线电势的写入时段中时, 通过该提出的面板结构可以期望更大的效果。如上所述, 尽管电流提供线的电势改变经由与信号线的交叉部分传输, 但是与信号线的交叉部分的面积小。因此, 可以最小化对另一行上像素电路中的信号线电势的写入的影响。

具体地说, 如果在信号线的写入时段中执行迁移率校正, 则可以增强驱动晶体管的迁移率校正的精度。此外, 如果执行了阈值校正, 则可以增强晶体管的阈值校正的精度。因此, 上述面板结构对抑制显示质量的降低有效。

发明人还提出了包括具有上述面板结构的 EL 显示面板的电子装置。

该电子装置包括 EL 显示面板、控制整个系统的操作的系统控制器、以及接收到系统控制器的操作输入的操作输入单元。

采用由发明人提出的本发明的各实施例使得可以增加除了与信号线的交叉部分以外的电流提供线的线宽, 而不增加交叉部分的面积。该线宽的增加允许电流提供线的互连电阻整体地减少。结果, 通过抑制依赖于显示的图像和像素位置的电流提供线的电势降, 可以改进图像质量。

此外, 可以减少电流提供线和信号线之间的交叉部分的面积。这可以抑制从电流提供线到信号线的电势改变的传输量。因此, 可以防止由于信号线电势的改变导致的对像素电路的错误写入。

附图说明

- 图 1 是用于说明有机 EL 面板的功能块配置的图；
- 图 2 是用于说明像素电路和驱动电路之间的连接关系的图；
- 图 3 是用于说明有机 EL 元件的 I-V 特性的老化改变的图；
- 图 4 是示出另一像素电路示例的图；
- 图 5 是示出有机 EL 面板的外观配置示例的图；
- 图 6 是示出有机 EL 面板的系统配置示例的图；
- 图 7 是用于说明像素电路和驱动电路之间的连接关系的图；
- 图 8 是示出根据第一形式示例的像素电路的配置示例的图；
- 图 9A 到 9E 是示出根据第一形式示例的驱动操作示例的图；
- 图 10 是用于说明像素电路的操作状态的图；
- 图 11 是用于说明像素电路的操作状态的图；
- 图 12 是用于说明像素电路的操作状态的图；
- 图 13 是用于说明像素电路的操作状态的图；
- 图 14 是示出源极电势的上升的图；
- 图 15 是用于说明像素电路的操作状态的图；
- 图 16 是示出由于迁移率的差异导致的源极电势的上升程度的差异；
- 图 17 是用于说明像素电路的操作状态的图；
- 图 18 是用于说明阴影现象的图；
- 图 19 是用于说明发生阴影现象的原因的图；
- 图 20A 到 20B 是用于说明串扰现象的图；
- 图 21 是用于说明发生串扰现象的原因的图；
- 图 22 是示出对应于第一形式示例的像素电路的布局的图；
- 图 23 是示出像素电路的改进的布局示例的图；
- 图 24A 到 24F 是用于说明电流提供线的电势改变对迁移率校正的影响的图；
- 图 25A 到 25G 是用于说明电流提供线的电势改变对阈值校正的影响的图；
- 图 26A 到 26D 是用于说明发生对阈值校正的影响的原理的图；
- 图 27 是示出作为第二形式示例提出的像素电路的布局的图；
- 图 28A 到 28F 是用于说明迁移率校正的改进的图；

图 29A 到 29G 是用于说明阈值校正的改进的图;

图 30 是用于说明顶部发光结构示例的图;

图 31 是示出根据第二形式示例的有机 EL 面板的配置示例;

图 32 是示出根据第二形式示例的像素电路和驱动电路之间的连接关系的图;

图 33 是示出根据第二形式示例的像素电路的配置示例的图;

图 34 是示出电子装置的概念配置示例;

图 35 是示出电子装置的商业产品示例的图;

图 36A 和 36B 是示出电子装置的商业产品示例的图;

图 37 是示出电子装置的商业产品示例的图;

图 38A 和 38B 是示出电子装置的商业产品示例的图; 以及

图 39 是示出电子装置的商业产品示例的图。

具体实施方式

以下描述将涉及将本发明的实施例应用到有源矩阵驱动的有机 EL 面板的示例。

相关技术领域中的众所周知的或公知的技术适用于本说明书中没有具体图示或描述的部分。要注意的是, 本发明的以下各形式示例仅仅是本发明的实施例示例, 而本发明不限于此。

(A) 外观配置

在本说明书中, 不仅将通过使用相同的半导体工艺将像素阵列部分和驱动电路形成在相同基底上获得的显示面板, 而且将例如通过将作为专用 IC 制造的驱动电路安装在像素阵列部分形成在其上的基底上获得的显示面板称为有机 EL 面板。

图 5 示出了有机 EL 面板的外观配置示例。有机 EL 面板 11 具有通过将计数器单元 15 连接到支持基底 13 的像素阵列部分的形成区域而获得的结构。

支持基底 13 包括玻璃、塑料、或其它材料, 以及形成在其表面的有机 EL 层、保护模等。计数器单元 15 的底座包括玻璃、塑料和其它透明材料。在有机 EL 面板 11 中, 放置了柔性印刷电路 (FPC) 17, 用于将信号等从外部输入到支持基底 13 或从支持基底 13 输出到外部。

(B) 第一形式示例

(B-1) 系统配置

以下描述将涉及有机 EL 面板 11 的系统配置示例, 其中防止了由 N 沟道薄膜晶体管形成的驱动晶体管 T2 的特性的变化, 并且像素电路中包括的元件数量小。

图 6 示出了有机 EL 面板 11 的系统配置示例。图 6 所示的有机 EL 面板 11 包括像素阵列部分 21、以及作为像素阵列部分 21 的驱动电路的写控制线驱动器 23、电流提供线驱动器 25、水平选择器 27、以及时序生成器 29。

像素阵列部分 21 具有矩阵结构, 其中子像素放置在信号线 DTL 和写控制线 WSL 的各个交叉处。子像素是一个像素的像素结构的最小单位。例如, 作为白单元的一个像素包括有机 EL 材料中相互不同的 3 个子像素 (R、G、B)。

图 7 示出了对应于子像素的像素电路和各个驱动电路之间的连接关系。图 8 示出了要提出作为第一形式示例的像素电路的内部配置。图 8 所示的像素电路包括两个 N 沟道薄膜晶体管 T1 和 T2 以及一个保持电容器 Cs。

还是在该电路配置中, 写控制线驱动器 23 经由写控制线 WSL 控制写晶体管 T1 的开/关, 从而控制将信号线电势写入到保持电容器 Cs。写控制线驱动器 23 包括移位寄存器, 其具有与垂直解决方案相同数量的输出级。

电流提供线驱动器 25 以双重方式, 控制连接到驱动晶体管 T2 的一个主电极的电流提供线 DSLa, 并且通过与其它驱动电路的共同操作控制像素电路中的操作。像素电路中的操作不仅包括有机 EL 元件的发光/不发光操作, 而且包括用于校正特性变化的操作。在该形式示例中, 特性变化的校正意味着由于驱动晶体管 T2 的阈值电压和迁移率的变化导致的一致性的劣化的校正。

水平选择器 27 将依赖于像素数据 Din 的信号电势 Vsig 或用于阈值电压校正的偏置电势 Vofs 施加到信号线 DTL。水平选择器 27 包括具有与水平解决方案相同数量的输出级的移位寄存器、对应于各个输出级的锁存电路、D/A 转换电路、缓冲器电路以及选择器。

时序生成器 29 产生驱动写控制线 WSL、电流提供线 DSLa、以及信号 DTL 所需的时序脉冲。

(B-2) 驱动操作示例

图 9A 到 9E 示出了图 8 中的像素电路的驱动操作示例。在图 9A 到 9E 中, 在两种电源电压施加到电流提供线 DSLa 中, 高电势 (发光电势) 表示

为 V_{cc} ，而低电势（不发光电势）表示为 V_{ss} 。

图 10 示出了处于发光状态的像素电路中的操作状态。在该状态中，写晶体管 T1 处于截止状态。另一方面，驱动晶体管 T2 工作在饱和区域，并且将依赖于栅极-源极电压 V_{gs} 的电流 I_{ds} 提供给有机 EL 元件 OLED（图 9A 到 9E（t1））。

接着，以下将描述不发光状态的操作状态。在不发光状态的开始，电流提供线 DSLa 的电势从高电势 V_{cc} 切换到低电势 V_{ss} （图 9A 到 9E（t2））。此时，如果有机 EL 元件的阈值电压 V_{thel} 满足关系 $V_{ss}-V_{cath}$ （阴极电势） $< V_{thel}$ ，则停止有机 EL 元件的发光。

驱动晶体管 T2 的源极电势 V_s 变为与电流提供线 DSLa 的电势相同。也就是说，有机 EL 元件的阳极电极充电为低电势 V_{ss} 。图 11 示出了处于时段 t2 的像素电路的操作状态。如图 11 的虚线所示，此时保持在保持电容器 C_s 中的电荷放电到电流提供线 DSLa。

此后，响应于在信号线 DTL 的电势转换到用于阈值校正的偏置电势 V_{ofs} 后、写控制线 WSL 切换到高电势，驱动晶体管 T2 的栅极电势经由导通的写晶体管 T1 改变到偏置电势 V_{ofs} （图 9A 到 9E（t3））。

图 12 示出处于时段 t3 的像素电路中的操作状态。在时段 t3，驱动晶体管 T2 的栅极-源极电压 V_{gs} 表示为 $V_{ofs}-V_{ss}$ 。将该电压设置为高于驱动晶体管 T2 的阈值电压 V_{th} 。这是因为阈值校正操作不能执行，除非满足关系 $V_{ofs}-V_{ss} > V_{th}$ 。

随后，电流提供线 DSLa 的电势再次切换到高电势 V_{cc} （图 9A 到 9E（t4））。由于电流提供线 DSLa 的电势切换到高电势 V_{cc} ，有机 EL 元件 OLED 的阳极电势 V_{el} 变为驱动晶体管 T2 的源极电势 V_s 。

图 13 示出处于时段 t4 的像素电路中的操作状态。在图 13 中，有机 EL 元件 OLED 由等效电路表示。具体地，由二极管和寄生电容器 C_{el} 表示。在时段 t4 中，流过驱动晶体管 T2 的驱动电流 I_{ds} 被用于改变保持电容器 C_s 和寄生电容器 C_{el} ，只要满足关系 $V_{el} \leq V_{cat} + V_{thel}$ （基于有机 EL 元件的漏电流远远小于流过驱动晶体管 T2 的驱动电流 I_{ds} 的假设）。

结果，如图 14 所示，有机 EL 元件 OLED 的阳极电势 V_{el} 随着时间经过而上升。具体地，驱动晶体管 T2 的源极电势 V_s 开始上升，其栅极电势 V_g 固定在偏置电势 V_{ofs} 。该操作是阈值校正操作。

在适当的时候,驱动晶体管 T2 的栅极-源极电压 V_{gs} 汇聚到阈值电压 V_{th} 。此时,满足关系 $V_{el} = V_{ofs} - V_{th} \leq V_{cat} + V_{thel}$ 。

在阈值校正时段结束时,写晶体管 T1 再次截止(图 9A 到 9E (t_5))。

由于该截止,驱动晶体管 T2 的栅极电势 V_g 进入浮置状态。然而,因为栅极-源极电压 V_{gs} 已经汇聚到阈值电压 V_{th} ,所以驱动晶体管 T2 处于截止状态,并且因此驱动电流 I_{ds} 不流动。

此后,在信号线 DTL 的电势转换到信号电势 V_{sig} 所必需的时序后,控制写晶体管 T1 再次到导通状态(图 9A 到 9E (t_6))。图 15 示出处于时段 t_6 的像素电路中的操作状态。信号电势 V_{sig} 是依赖于对应像素的灰度级提供的电势。

在时段 t_6 中,驱动晶体管 T2 的栅极电势 V_g 转移到信号电势 V_{sig} 。也就是说,栅极-源极电压 V_{gs} 变为高于阈值电压 V_{th} 。因此,驱动晶体管 T2 进入导通状态,使得驱动电流 I_{ds} 开始流动,以便充电保持电容器 C_s 和寄生电容器 C_{el} 。

响应于开始提供驱动电流 I_{ds} ,驱动晶体管 T2 的源极电势 V_s 上升。由驱动晶体管 T2 提供的驱动电流 I_{ds} 用于充电保持电容器 C_s 和寄生电容器 C_{el} ,只要驱动晶体管 T2 的源极电势 V_s 低于有机 EL 元件的阈值电压 V_{thel} 和阴极电压 V_{cat} 的和(基于流入有机 EL 元件的漏电流远远小于驱动电流 I_{ds} 的假设)。

在该操作的开始时刻,驱动晶体管 T2 的阈值校正操作已经完成。因此,从驱动晶体管 T2 提供的驱动电流 I_{ds} 具有反映驱动晶体管 T2 的迁移率 μ 的值。具体地,当驱动晶体管的迁移率 μ 越高时,流过的驱动电流 I_{ds} 越大,并且源极电势 V_s 也上升越快。

相反,当驱动晶体管的迁移率 μ 越低时,流过的驱动电流 I_{ds} 越小,并且源极电势 V_s 也上升越慢(图 16)。

结果,依赖于驱动晶体管 T2 的迁移率 μ 校正了保持在保持电容器 C_s 中的电压。也就是说,驱动晶体管 T2 的栅极-源极电压 V_{gs} 改变为从迁移率 μ 的校正得到的电压。

最后,写晶体管 T1 截止,使得信号电势 V_{sig} 的写入结束。此时,驱动晶体管 T2 的栅极-源极电压 $V_{gs} (= V_{sig} - V_{ofs} + V_{th} - \Delta V)$ 高于阈值电压 V_{th} 。因此,继续提供驱动电流 I_{ds}' ,并且开始有机 EL 元件 OLED 的发光。

由于驱动电流 I_{ds} 流动到有机 EL 元件 OLED，所以驱动晶体管 T2 的源极电势 V_s 上升到电势 V_x 。图 17 示出处于发光时段的像素电路的操作状态。

在发光时段，驱动晶体管 T2 的栅极电势 V_g 处于浮置状态。因此，由于保持电容器 C_s 的自举操作，驱动晶体管 T2 的栅极电势 V_g 上升，而栅极源极电压 V_{gs} 保持恒定（图 9A 到 9E (t_7)）。

还在提出为本形式示例的驱动电路中，随着总的发光时间变长，有机 EL 元件 OLED 的 I-V 特性改变。也就是说，驱动晶体管 T2 的源极电势 V_s 也改变。

然而，因为驱动晶体管 T2 的栅极-源极电压 V_{gs} 由于保持电容器 C_s 而保持恒定，所以流过有机 EL 元件 OLED 的电流中没有出现改变。

如果采用了提出为本形式示例的像素电路和驱动系统，则可以总是提供依赖于信号电势 V_{sig} 的驱动电流 I_{ds} ，而不管有机 EL 元件 OLED 的 I-V 特性改变。

也就是说，可以将发光亮度连续保持在依赖于信号电势 V_{sig} 的亮度，而不管有机 EL 元件 OLED 的老化改变。

（B-3）总结

如上所述，通过采用对于本形式示例描述的像素电路和驱动系统，即使当驱动晶体管 T2 由 N 沟道薄膜晶体管形成时，也能够实现不受逐个像素的亮度变化影响的有机 EL 面板。此外，可以通过仅使用 N 沟道薄膜晶体管形成像素电路，这使得可以采用用于制造有机 EL 面板的无定形硅工艺。

（C）第二形式示例

（C-1）其它技术问题的讨论

如上所述，有机 EL 元件 OLED 是电流驱动元件。因此，各个像素电路所需的驱动电流 I_{ds} 累积地流过电流提供线 DSLa。图 18 示出当电流提供线 DSLa 平行延伸到水平线时像素位置和电压降之间的关系。在图 18 中，清楚地示出了电流提供线 DSLa 的电阻组件。

由于图 18 所示的电阻组件的影响，随着像素位置变得离电流提供线驱动器 25 越远，电流提供线 DSLa 中的电压降量逐渐变得越大。这是因为每一个像素的电压降表示为对应于像素电路的驱动电流 I_{ds} 和每一个像素的互连电阻的积。自然地，在屏幕右端的像素电路的提供电势 V_y 低于在屏幕左端的像素电路的提供电势 V_x 。

该提供电势降低用于降低像素电路中包括的驱动晶体管 T2 的漏极-源极电压 V_{ds} 。

图 19 示出了由于屏幕的右端和左端之间的提供电势差导致的对驱动电流 I_{ds} 的影响。如图 19 所示，即使灰度级相同，如果驱动电流不同，则也出现发光亮度的差。该现象感知为阴影（shading）现象。

这种称为阴影的现象归因于如上所述的电流提供线 DSLa 的互连结构。因此，对于上述第一形式示例，各功能不可能校正驱动晶体管 T2 的特性以避免阴影现象的出现。

此外，阴影现象还涉及串扰的出现。

串扰指这样的现象：当显示如图 20A 所示的图像（如其中黑显示的窗口放置在全白背景图像的部分区域中的图像）时，如图 20B 所示，感知到各水平线中的亮度差。具体地，在与黑显示的窗口相同水平线上的白背景部分和黑显示的窗口的上侧和下侧水平线上的白背景部分之间出现亮度差。

该亮度差归因于在对应于如图 21 所示的黑显示的窗口部分的像素电路中没有驱动电流 I_{ds} 流过。具体地，该亮度差归因于黑显示的窗口部分中的电流提供线 DSL 中的电压降非常小的状态。结果，靠近与黑显示的窗口部分相同行上的屏幕右端的电流提供线 DSL 中的电压降非常小，因此获得了高的发光亮度。

另一方面，靠近不同于黑显示的窗口的水平线上的屏幕右端，如图 21 所示，由于电压降的累积导致电压降量大。也就是说，对应于提供电势的下降降低了发光亮度。结果，即使在相同的右端列，在黑显示的窗口的水平线和其它水平线之间出现亮度差，并且大于一定量的亮度差可视觉识别。

作为驱动电流和电流提供线的互连电阻的乘积的和获得电压降量。

例如，在图 21 的面板结构的情况下，当水平线上的像素（包括全部 R 像素、G 像素和 B 像素）数量定义为 N ，各个像素所需的驱动电流 I_{ds} 的最大值定义为 I ，并且每一个像素的互连电阻定义为 r 时，在离电流提供线驱动器 25 最远位置处（在本形式示例中，在屏幕右端）的电流提供线 DSL 的电压降量 V_y 由下面的等式表示：

$$V_y = \{N(N+1)/2\} \times I \times r \quad (\text{等式 1})$$

因此，如果 N 、 I 和 r 的至少一个减少，则电压降量可以减少。

在以下，将进行关于减少互连电阻 r 的方案进行讨论。为了减少互连电阻 r ，

必需增加电流提供线 DSL 的互连宽度或增加电流提供线 DSL 的金属膜（例如，铝膜）的厚度。

这些方法中，增加厚度的方法包括工艺的改变，其可能导致降低生产指标和产量等。因此，应当选择其它方法。具体地，应当选择增加电流提供线 DSL 的线宽度的方法。

图 22 示出了对应于第一形式示例的像素电路 31 的布局示例。图 22 中与图 8 中相同的符号的指示相同的组件。在图 22 中，电流提供线 DSLa 的线宽表示为 $W1$ 。

图 23 示出了电流提供线 DSLa 的线宽增加到 $W2 (>W1)$ 的布局示例。如果采用了图 23 的布局，则电流提供线 DSLa 的互连电阻可以降低。结果，可以期望抑制阴影和串扰。

然而，由于电流提供线 DSLa 的线宽增加，电流提供线 DSLa 和信号线 DTL 之间的交叉部分（由虚线围绕的部分，并且在图 23 中给予符号 A）的面积增加。

该面积增加导致电流提供线 DSLa 和信号线 DTL 之间形成的行间电容（耦合电容）增加。也就是说，该面积增加导致另一个技术问题：电流提供线 DSLa 的电势改变容易传输到信号线 DTL。

例如，在对应于特定水平线的像素电路中的信号电势 V_{sig} 的写入时刻，对应于另一水平线的电流提供线 DSLa 的电势可能改变。在这种情况下，将不正确地执行驱动晶体管 T2 的迁移率校正，除非在迁移率校正时段内抵销了由于电流提供线 DSLa 的电势改变导致的驱动晶体管 T2 的栅极和源极的电势改变。

图 24A 到 24F 示出了对应于特定水平线的像素电路 31 的驱动操作示例。感兴趣的水平线的位置由后缀“i”表示。后缀“i”指示从屏幕的最上行开始的第 i 行上的水平线。

图 24A 示出了对应于第 i 条水平线的像素电路 31 的写控制线 WSL (i) 的信号波形示例。图 24B 示出了对应于第 i 条水平线的电流提供线 DSLa (i) 的信号波形示例。图 24C 示出了对应于第 i+1 条水平线的电流提供线 DSLa (i+1) 的信号波形示例。

图 24D 示出了与电流提供线交叉的信号线 DTL 的信号波形。图 24E 示出了对应于第 i 条水平线的像素电路 31 中包括的驱动晶体管 T2 的栅极电势

V_g 的信号波形。图 24F 示出了对应于第 i 条水平线的像素电路 31 中包括的驱动晶体管 T2 的源极电势 V_s 的信号波形。

如图 24D 所示, 电流提供线 DSLa 的电势改变经由交叉部分的互连电容传输到信号线 DTL (i), 而不管该电势改变是否发生在与作为迁移率校正目标的像素电路相同的行上或在另一行上。从图 24A 到 24F, 可以发现一个现象: 在信号电势 V_{sig} 的写入和迁移率校正的时段 (t_6) 中的提供电势的改变 (从高电势 V_{cc} 到低电势 V_{ss} 的改变) 影响驱动晶体管 T2 的栅极电势 V_g 和源极电势 V_s 。

无论如何, 如果在迁移率校正时段中栅极电势 V_g 和源极电势 V_s 返回到原始电势, 则可以完成迁移率校正操作而没有任何问题。然而, 除非这些电势返回到原始电势, 否则迁移率校正操作不能正确完成。

这是因为由于保持电容器 C_s 的中间, 导致源极电势 V_s 的电势改变量小于栅极电势 V_g 的改变量。

具体地, 除非在迁移率校正时段中抵销了栅极电势 V_g 的改变, 驱动晶体管 T2 的栅极-源极电压 V_{gs} 变为低于通过正常迁移率校正获得的电压。这意味着屏幕亮度变为低于原始亮度水平。

此外, 由于耦合的影响导致电势改变量恒定, 而不管信号电势 V_{sig} 。

因此, 当信号电势 V_{sig} 具有低亮度的值时, 亮度水平的降低具有严重的影响。这导致图像质量降低为低侧灰度级的错误表示为 100% 黑以及伽马校正的不足。

此外, 当在多个水平扫描时段中阈值校正时段被分割为多个时段时, 电势改变传输到信号线 DTL 通常影响像素电路驱动。

例如, 在对应于特定水平线的像素电路的阈值校正时段中, 对应于另一水平线的电流提供线 DSLa 的电势可能改变。在这种情况下, 驱动晶体管 T2 的阈值校正将不正确地执行, 除非在阈值校正时段内抵销了由于电流提供线 DSLa 的电势改变导致的驱动晶体管 T2 的栅极和源极的电势改变。

图 25A 到 25G 示出了对应于特定水平线的像素电路 31 的驱动操作示例。具体地, 图 25A 到 25G 示出了以分割的方式在三个水平扫描时段中执行阈值校正操作的操作示例。还在图 25A 到 25G 中, 感兴趣的水平线的位置由后缀 “ i ” 表示。后缀 “ i ” 指示从屏幕的最上行开始的第 i 行上的水平线。

图 25A 示出了对应于第 i 条水平线的像素电路 31 的写控制线 WSL (i)

的信号波形示例。图 25B 示出了对应于第 i 条水平线的电流提供线 DSLa (i) 的信号波形示例。图 25C 示出了对应于第 $i+1$ 条水平线的电流提供线 DSLa ($i+1$) 的信号波形示例。

图 25D 示出了对应于第 $i+2$ 条水平线的电流提供线 DSLa ($i+2$) 的信号波形示例。

图 25E 示出了与电流提供线交叉的信号线 DTL 的信号波形。图 25F 示出了对应于第 i 条水平线的像素电路 31 中包括的驱动晶体管 T2 的栅极电势 V_g 的信号波形。图 25G 示出了对应于第 i 条水平线的像素电路 31 中包括的驱动晶体管 T2 的源极电势 V_s 的信号波形。

如图 25E 所示, 电流提供线 DSLa 的电势改变经由交叉部分的互连电容传输到信号线 DTL, 而不管该电势改变是发生在与作为阈值校正目标的像素电路相同的行上或在另一行上。在图 25A 到 25G 的情况下, 在时段 t_3 、 t_4 、 t_6 和 t_8 (在这些时段期间写晶体管 T1 处于导通状态) 中的提供电势的改变 (从高电势 V_{cc} 到低电势的改变), 被传输到驱动晶体管 T2 的栅极电势 V_g 和源极电势 V_s 。

同样在该情况下, 如果在阈值校正时段内抵销了栅极电势 V_g 和源极电势 V_s 的改变, 则可以完成阈值校正而没有任何问题。然而, 如果不同行上的电流提供线 DSLa 的电势改变紧接在阈值校正操作结束之前传输, 因此栅极电势 V_g 和源极电势 V_s 被改变而没有返回到原始电势, 则阈值校正操作也不能正确地完成。

图 26A 到 26D 示出了其原因。图 26A 示出了电流提供线 DSLa 的电势改变出现前像素电路中的电势关系。在图 26A 的情况下, 驱动晶体管 T2 的栅极-源极电压 V_{gs} 已经会聚到阈值电压 V_{th} 。图 26B 示出了电流提供线 DSLa 的电势紧接在阈值校正时段结束之前改变后的状态。

此时的栅极电势 V_g 比偏置电势 V_{ofs} 高对应于电势改变的 ΔV 。另一方面, 源极电势 V_s 的改变量 ΔV_s 小于栅极电势 V_g 的改变量 ΔV , 因为电势改变经由保持电容器 C_s 传输到源极。因此, 驱动晶体管 T2 的栅极-源极电压 V_{gs} 变得高于阈值电压 V_{th} , 因此驱动晶体管 T2 再次导通。

结果, 如图 26C 所示, 驱动晶体管 T2 的迁移率校正操作继续, 使得源极电势 V_s 进一步上升 $\Delta V_s'$ 。

在适当的时候, 如图 26D 所示, 当电流提供线 DSLa 的电势改变的影响

消失时,驱动晶体管 T2 的栅极电势 V_g 会聚到偏置电势 V_{ofs} ,而源极电势 V_s 会聚到比电势改变前的电势高 $\Delta V_s'$ 的电势。

这意味着在阈值校正时段的结束时刻,驱动晶体管 T2 的栅极-源极电压 V_{gs} 已经改变到低于阈值电压 V_{th} 的电压 V_{gs}' 。

也就是说,阈值校正操作没有正常执行。结果,发光亮度不对应原始亮度。

此外,电流提供线 DSLa 和信号线 DTL 之间的交叉面积的增加意味着各金属层之间的重叠面积的增加。因此,交叉面积的增加还导致各层的短路的可能性的增加。

此外,如图 23 所示,如果电流提供线 DSLa 形成为信号线 DTL 上的层(第二层),则电流提供线 DSLa 下的信号线 DTL 的层部分(第一层)的互连长度大。在这种情况下,如果下层(第一层)部分的互连电阻高于上层(第二层)的互连电阻,则作为整体的信号线 DTL 的互连电阻高。

(C-2) 建议的布局

为了处理这些问题,本发明人提出了图 27 所示的布局。具体地,在该布局的互连结构中,只有电流提供线 DSLb 与信号线 DTL 的交叉部分具有小的线宽 $W3 (< W1)$,而电流提供线 DSLb 的其它部分具有大的线宽 $W4 (> W1)$ 。

因此,电流提供线 DSLb 的小宽度部分和大宽度部分以像素间距的周期,沿着水平线交替存在。

在图 27 的情况下,电流提供线 DSLb 的线宽沿着水平方向从线宽 $W3$ 逐渐增加到线宽 $W4$,并且沿着水平方向从线宽 $W4$ 逐渐减少到线宽 $W3$ 。

可替代地,电流提供线 DSLb 的线宽可以步进方式(具有直角顶角)在线宽 $W3$ 和 $W4$ 之间改变。

使用该互连结构可以整体地减少电流提供线 DSLb 的互连电阻,因此可以有效地抑制阴影和串扰的出现。

这样设计线宽 $W3$ 和 $W4$ (尤其是 $W4$),使得由等式 1 表示的电压降 V_y 小于涉及串扰的视觉识别的极限值。依赖于使用环境、水平扫描周期等,该涉及串扰的视觉识别的极限值不同。作为极限值的量度,例如对应于最高灰度级的亮度的 1% 是可用的。

此外,图 27 所示的互连结构可以解决上述其它问题。

首先,在图 27 所示的互连结构中,在电流提供线 DSLb 和信号线 DTL

之间形成的线间电容低。这是因为交叉部分的线宽减少到 W_3 。因此，可以减少电流提供线 DSLb 的电势改变传输到信号线 DTL。

因此，即使在对应于特定水平线的像素电路中的信号电势 V_{sig} 的写入时刻、对应于另一水平线的电流提供线 DSLb 的电势改变，因此在正写入的信号电势 V_{sig} 中出现电势改变，在迁移率校正时段中也可以抵销该电势改变，因为该改变自身小。也就是说，可以确保正常的迁移率校正。

图 28A 到 28F 示出了对应于特定水平线的像素电路 31 的驱动操作示例。图 28A 到 28F 是对应于图 24A 到 24F 的图，并且感兴趣的水平线的位置由后缀“i”表示。因此，图 28A 到 28F 的信号波形分别对应于图 24A 到 24F 的信号波形。

自然地，同样在由本发明人提出的互连结构中，电流提供线 DSLb 的电势改变经由在图 28D 所示的与信号线 DTL 的交叉部分形成的线间电容传输到信号线 DTL。然而，该传输量小于图 24A 到 24F 中的传输量。

因此，尽管在信号电势 V_{sig} 的写入和迁移率校正的时段 (t_6) 中，提供电势从高电势 V_{cc} 改变到低电势 V_{ss} ，在驱动晶体管 T2 的栅极电势 V_g 和源极电势 V_s 中出现的改变量小。

因此，栅极电势 V_g 和源极电势 V_s 在迁移率校正时段中可以确保返回到原始电势，因此在该时段内可以完成迁移率校正操作。因此，不仅在信号电势 V_{sig} 具有高亮度的值、而且当其具有低亮度的值时，都可以实现对应于灰度级的原始发光亮度。

此外，抑制传输到信号线 DTL 的电势改变量还在多个水平扫描时段中、阈值校正时段被分割为多个时段时提供了有利效果。

以下将参照图 29A 到 29G 描述该特征。图 29A 到 29G 是对应于图 25A 到 25G 的图，并且感兴趣的水平线的位置由后缀“i”表示。因此，图 29A 到 29G 的信号波形分别对应于图 25A 到 25G 的信号波形。

同样在图 29A 到 29G 的情况下，在时段 t_3 、 t_4 、 t_6 和 t_8 （在这些时段期间晶体管 T1 处于导通状态）中的电流提供线 DSLb 的电势改变（从低电势 V_{ss} 到高电势 V_{cc} 的改变）被传输到驱动晶体管 T2 的栅极电势 V_g 和源极电势 V_s 。

然而，电势改变的传输量非常小，因为基于本发明人提出的互连结构、在电流提供线 DSLb 和信号线 DTL 之间形成的线间电容（耦合电容）小。

结果,即使栅极电势 V_g 和源极电势 V_s 的电势改变紧接在阈值校正时段结束之前出现,该改变也可以在剩余的校正时段内抵销,使得可以完成阈值校正而没有任何问题。此外,即使在阈值校正操作结束后传输电势改变并且阈值校正操作重新开始,此时出现的源极电势 V_s 的增加量 $\Delta V_s'$ 非常小,以致于可以忽略。因此,不需要考虑对阈值校正操作的影响。

此外,在图 27 所示的互连结构中,电流提供线 DSLb 和信号线 DTL 的互连面积小,因此各金属层的重叠面积也小。因此,还可以期望减少各层的短路的可能性的效果。

此外,如图 27 所示,如果电流提供线 DSLb 形成为信号线 DTL 上的层(第二层),则可以减少电流提供线 DSLb 下的信号线 DTL 的层部分(第一层)的互连长度。

因此,即使下层(第一层)部分的互连电阻高于上层(第二层)的互连电阻,也可以整体地减少信号线的互连电阻。

当有机 EL 面板具有顶部发光像素结构时,上述各种有利效果尤其大。

图 30 示出了具有顶部发光结构的有机 EL 面板的剖面结构示例。在该结构中,各个元件(如写晶体管 T1、驱动晶体管 T2 和保持电容器 Cs)形成在作为支持基底的玻璃基底 33 上,并且有机 EL 元件 OLED 形成在这些元件上。

在有机 EL 元件 OLED 上,依次放置密封材料 35、滤色镜 37 以及玻璃基底 39。

在该层结构中,从有机层输出的光依次经过由半透明膜形成的阴极电极和滤色镜 37,以便从密封这些组件的玻璃基底 39 的表面输出到外部。

在顶部发光结构中,如电流提供线 DSLb 和信号线 DTL 的互连层不布置在光学路径上。具体地,电流提供线 DSLb 布置在低于有机 EL 元件 OLED 的层级的层级上。

因此,在确保高孔径率方面,在除了与信号线 DTL 的交叉部分外的部分增加电流提供线 DSLb 的线宽 W4 没有限制,因此线宽 W4 可以增加到需要的宽度。

(C-3) 系统配置

图 31 示出具有上述互连结构的有机 EL 面板 11 的系统配置示例。图 31 中与图 6 中相同的单元给予相同的标号。

图 31 所示的有机 EL 面板 11 包括像素阵列部分 41,以及作为像素阵列

部分 41 的驱动电路的写控制线驱动器 23、电流提供线驱动器 25、水平选择器 27、以及时序发生器 29。

这些单元中，除了电流提供线 DSLb 外（图 27），像素阵列部分 41 具有与上述第一形式示例的像素阵列部分 21 相同的结构。具体地，像素阵列部分 41 具有与有源矩阵驱动系统兼容的像素结构，该有源矩阵驱动系统用于利用双重值的电势，控制基于电流提供线 DSLb 的驱动的像素电路的操作。

因此，像素电路 31 和各个驱动电路之间的连接关系（图 32）以及像素电路 31 的内部配置（图 33）与第一形式示例中的那些相同。

（D）其它形式示例

（D-1）驱动系统 1

在上述形式示例中，利用双重值的电势（高电势 V_{cc} 和低电势 V_{ss} ）控制电流提供线 DSLb 的驱动。

然而，上述互连结构明显还可以应用到这样的配置，其中用三重值或更多值的电势控制电流提供线 DSLb 的驱动。如果使用基于上述互连结构的电流提供线 DSLb，那么当用三重值或更多值的电势控制电流提供线 DSLb 的驱动时，也可以有效地抑制传输到信号线 DTL 的电势改变。

（D-2）驱动系统 2

在上述各形式配置中，利用双重值的电势（高电势 V_{cc} 和低电势 V_{ss} ）控制电流提供线 DSLb 的驱动。

然而，电流提供线 DSLb 还可用于例如图 2 和 4 所示的像素结构。具体地，上述互连结构还可用于将电流提供线 DSLb 控制为固定电势的结构。

同样在这种情况下，电流提供线 DSLb 的互连电阻可以减小，因此可以减少阴影和串扰的影响。

此外，可以减小与信号线 DTL 的交叉部分的面积，这可以减少线间电容（耦合电容）、信号线 DTL 的电阻等。

（D-3）驱动系统 3

在上述形式示例中，对应于另一水平线的电流提供线 DSLb 的电势改变的时刻与特定水平线上的信号线电势（信号电势 V_{sig} 或偏置电势 V_{ofs} ）的写入时段重叠。

然而，这不是基本驱动状况，但是上述互连结构对抑制阴影和串扰有效，即使对应于另一水平线的电流提供线 DSLb 的电势改变的时刻与特定水平线

上的信号电势 V_{sig} 或偏置电势 V_{ofs} 的写入时段不重叠。

(D-4) 驱动系统 4

在上述形式示例中，在信号电势 V_{sig} 的写入时段中，同时执行迁移率校正。

然而，电流提供线 DSLb 还可应用于信号电势 V_{sig} 的写入和迁移率校正相互分开执行的情况。

(D-5) 驱动系统 5

在上述形式示例中，电流提供线驱动器 25 从像素阵列部分 41 的一侧驱动电流提供线 DSLb。

然而，上述互连结构还可应用于其中从像素阵列部分 41 的两侧驱动电流提供线 DSLb 的情况。

在该情况下，由一个电流提供线驱动器 25 驱动的像素数目是从一侧驱动电流提供线 DSLb 时的数目的一半。

因此，通过将等式 1 中的像素数目 N 用 $N/2$ 替代获得的等式的计算，可以获得靠近屏幕中心的电压降量。

在该情况下，设计线宽 $W3$ 和 $W4$ 以便提供这样的每一个像素的电阻 r ，使得获得的电压降量不被察觉为亮度差异。

(D-6) 像素结构 1

在上述形式示例中，电流提供线 DSLb 应用于顶部发光像素结构，并且因为对互连宽度没有限制所以尤其有用。

然而，像素结构不必限于顶部发光结构，而是电流提供线 DSLb 还可以应用于底部发光结构。

(D-7) 像素结构 2

在上述形式示例中，像素电路包括 2 个薄膜晶体管和保持电容器 C_s 。

然而，电流提供线 DSLb 还可以应用于包括 3 个或更多薄膜晶体管的像素电路。例如，信号线 DTL 可专门用于信号电势 V_{sig} 的施加，并且可以分开提供额外的薄膜晶体管用于偏置电势 V_{ofs} 的施加。

(D-8) 产品示例

(a) 电子装置

上述描述已经将有机 EL 面板处理为本发明的实施例的示例。然而，上述有机 EL 面板还以安装到各种电子装置的商业产品形式发布。以下将描述

通过将有机 EL 面板安装到电子装置获得的产品的示例。

图 34 示出了电子装置 51 的概念配置示例。电子装置 51 包括有机 EL 面板 53、系统控制器 55 和操作输入单元 57。作为有机 EL 面板 53，例如使用了描述为第二形式示例的有机 EL 面板 11。

由系统控制器 55 执行的处理的细节依赖于电子装置 55 的商业产品形式而不同。操作输入单元 57 是接收到系统控制器 55 的操作输入的设备。作为操作输入单元 57，例如使用了如开关或按钮或图形接口的机械接口。

电子装置 51 不限于专门领域的装置，只要其具有显示在此产生的或从外部输入的图形和视频的功能。

图 35 是作为应用了有机 EL 面板的电子装置的电视接收机的外观示例。

在电视接收机 61 的外壳的前面，放置了包括前面板 63、滤色镜 65 等的显示屏 67。显示屏 67 对应于为形式示例描述的有机 EL 面板。

此外，例如数字相机可用作这种电子装置 51。图 36A 和 36B 示出了数字相机 71 的外观示例。图 36A 示出了前面侧（成像被摄体侧）的外观示例，而图 36B 示出了背面侧（照相者侧）的外观示例。

数字相机 71 包括保护盖 73、成像镜头单元 75、显示屏 77、控制开关 79、以及快门按钮 81。显示屏 77 对应于描述为形式示例的有机 EL 面板。

此外，例如摄像机可用作这种电子装置 51。图 37 示出了摄像机 91 的外观示例。

摄像机 91 包括放置在主体 93 的前侧并用于捕获被摄体的图像的成像镜头 95、用于成像的开始/停止开关 97 以及显示屏 99。显示屏 99 对应于描述为形式示例的有机 EL 面板。

此外，例如便携式终端设备可用作这种电子装置 51。图 38 是作为便携式终端设备的蜂窝式电话 101 的外观示例。图 38A 和 38B 所示的蜂窝式电话 101 是折叠式的。图 38A 示出了外壳打开状态的外观示例，而图 38B 示出了外壳合上状态的外观示例。

蜂窝式电话 101 包括上外壳 103、下外壳 105、连接（在该示例中为铰链）107、显示屏 109、附件显示屏 111、画面等 113 和成像镜头 115。显示屏 109 和附件显示屏 111 对应于描述为形式示例的有机 EL 面板。

此外，例如计算机可用作这种电子装置 51。图 39 示出了笔记本电脑 121 的外观示例。

笔记本电脑 121 包括下外壳 123、上外壳 125、键盘 127 以及显示屏 129。显示屏 129 对应于描述为形式示例的有机 EL 面板。

除了上述设备之外，音频重现设备、游戏机、电子书、电子词典等可用作这种电子装置 51。

(D-9) 其它显示设备示例

上面的描述已经处理了应用于有机 EL 面板的形式示例。

然而，上述驱动技术还可以应用于其它 EL 显示设备。例如，该驱动技术还可以应用于包括安排的 LED 的显示设备和其中具有二极管结构的发光元件安排在屏幕上的其它显示设备。此外，该驱动技术还可以应用于其中无机 EL 元件安排在屏幕上的显示设备。

(D-10) 其它注意

各种修改可以并入上述形式示例中而不偏离本发明的范围。此外，基于本说明书的描述创建或组合的各种修改和应用也是可用的。

相关申请的交叉引用

本发明包含涉及于 2007 年 11 月 28 日向日本专利局提交的日本专利申请 JP 2007-307042 的主题，在此通过引用并入其全部内容。

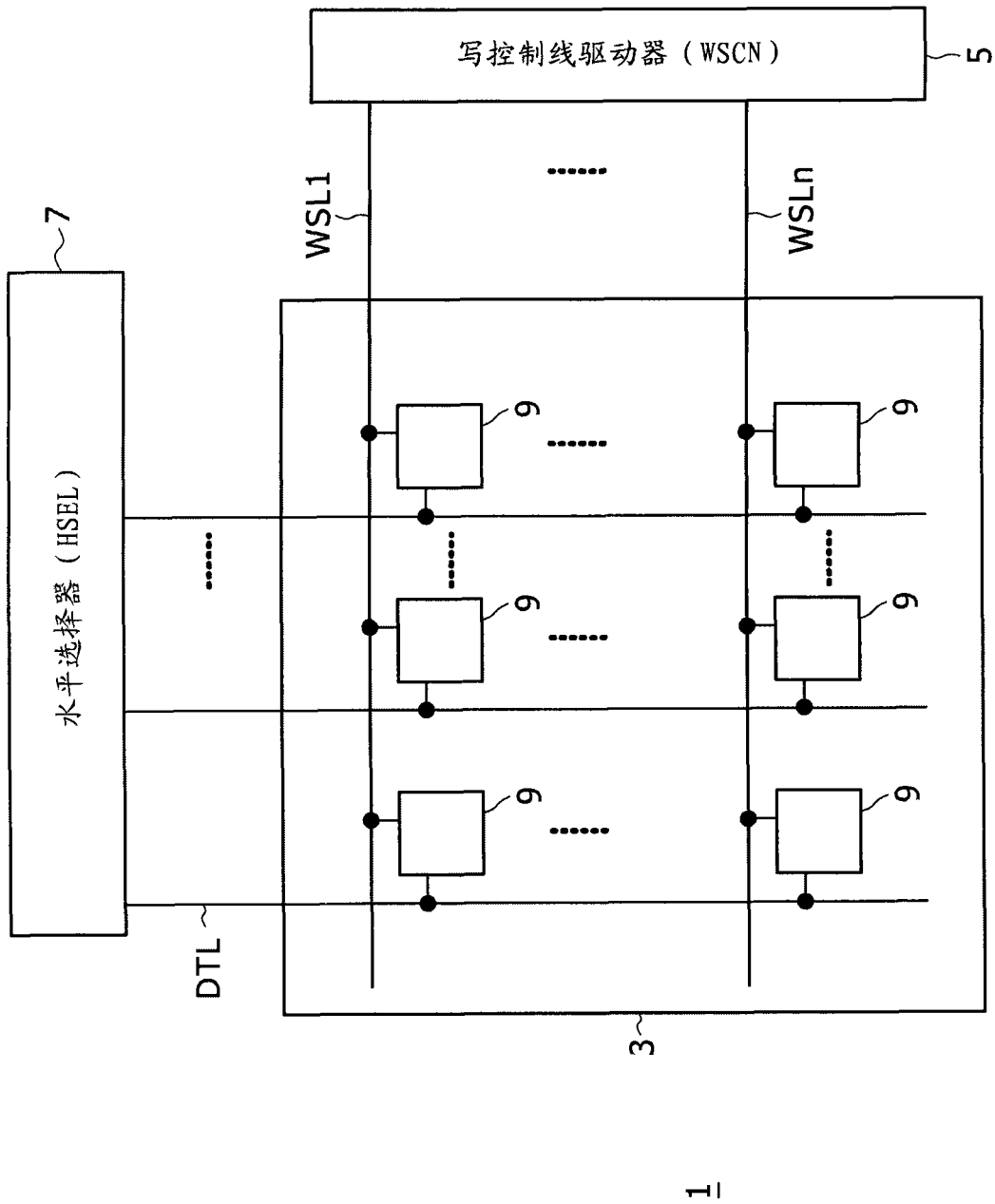


图 1

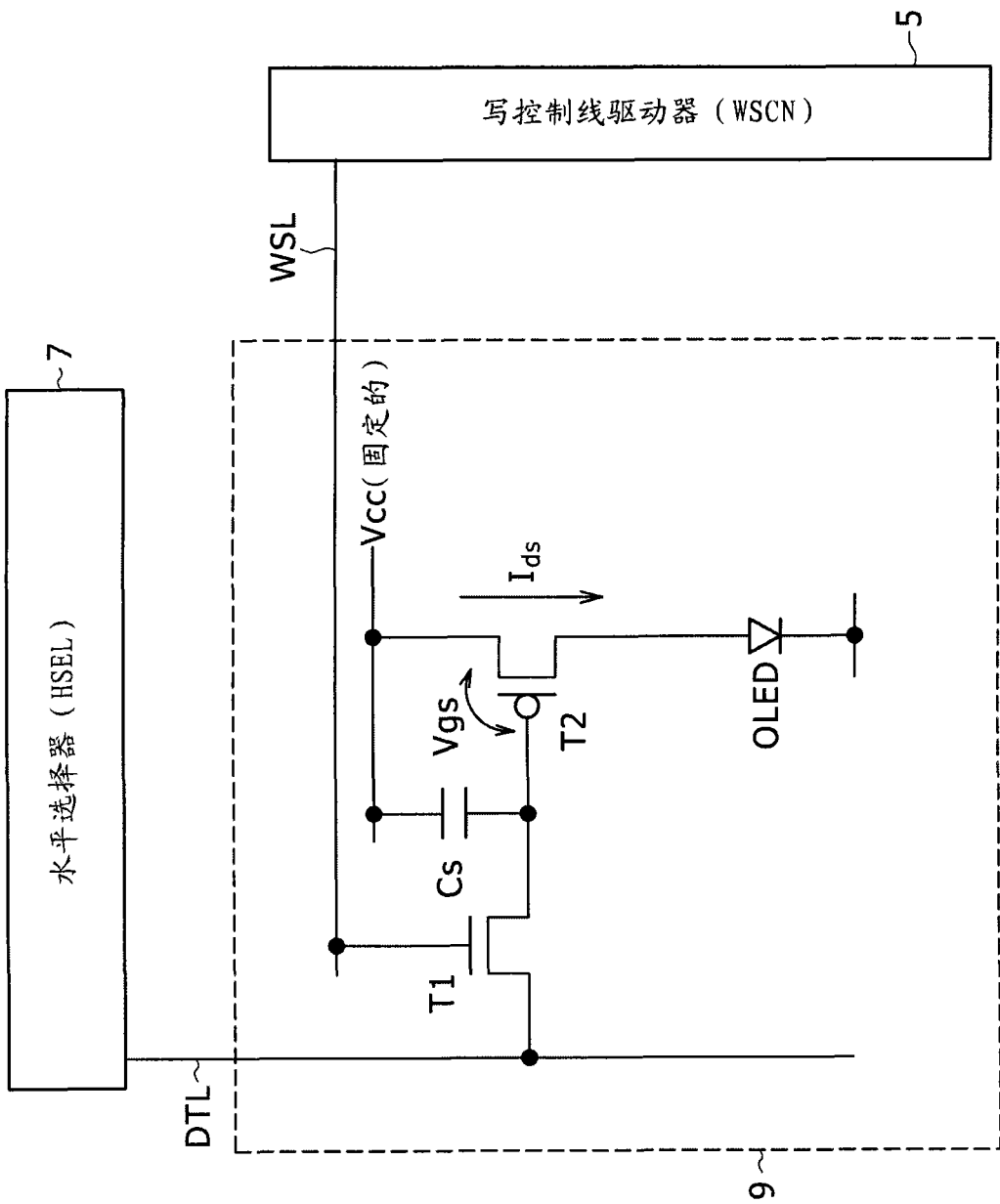


图 2

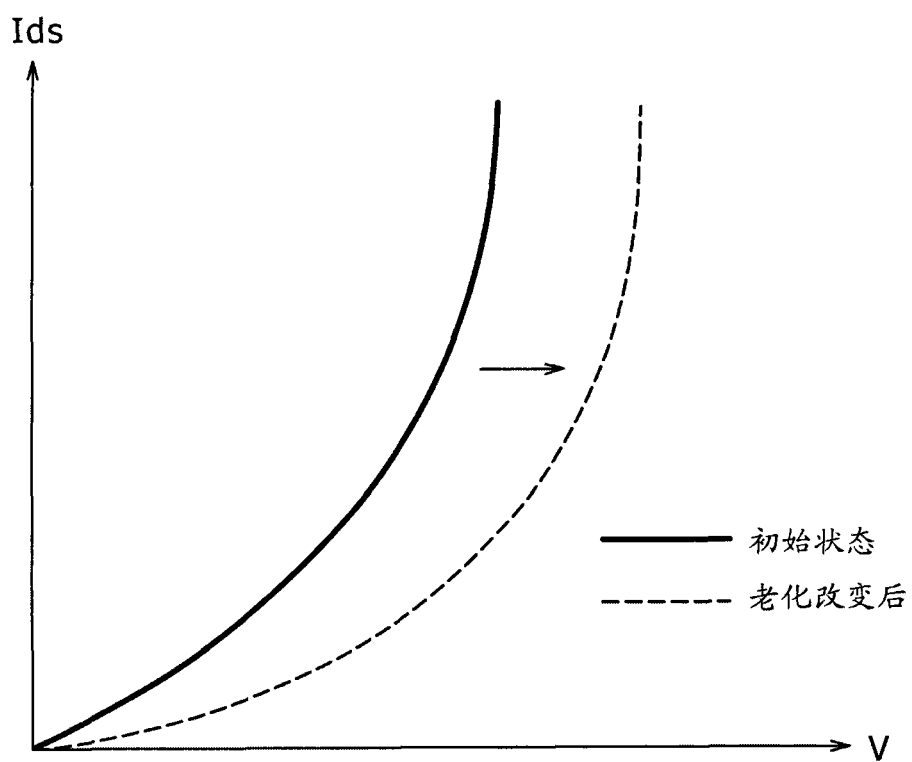


图 3

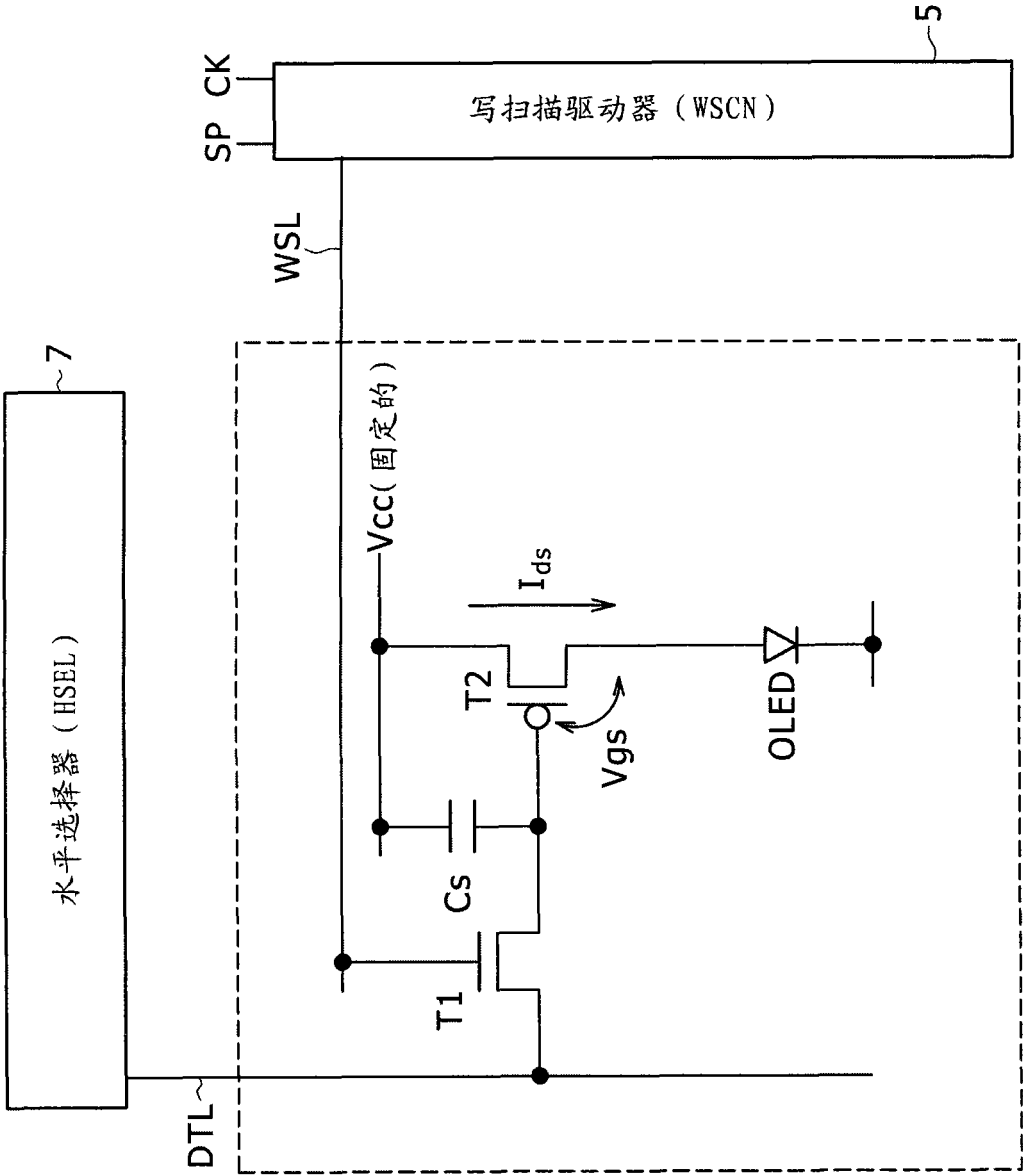
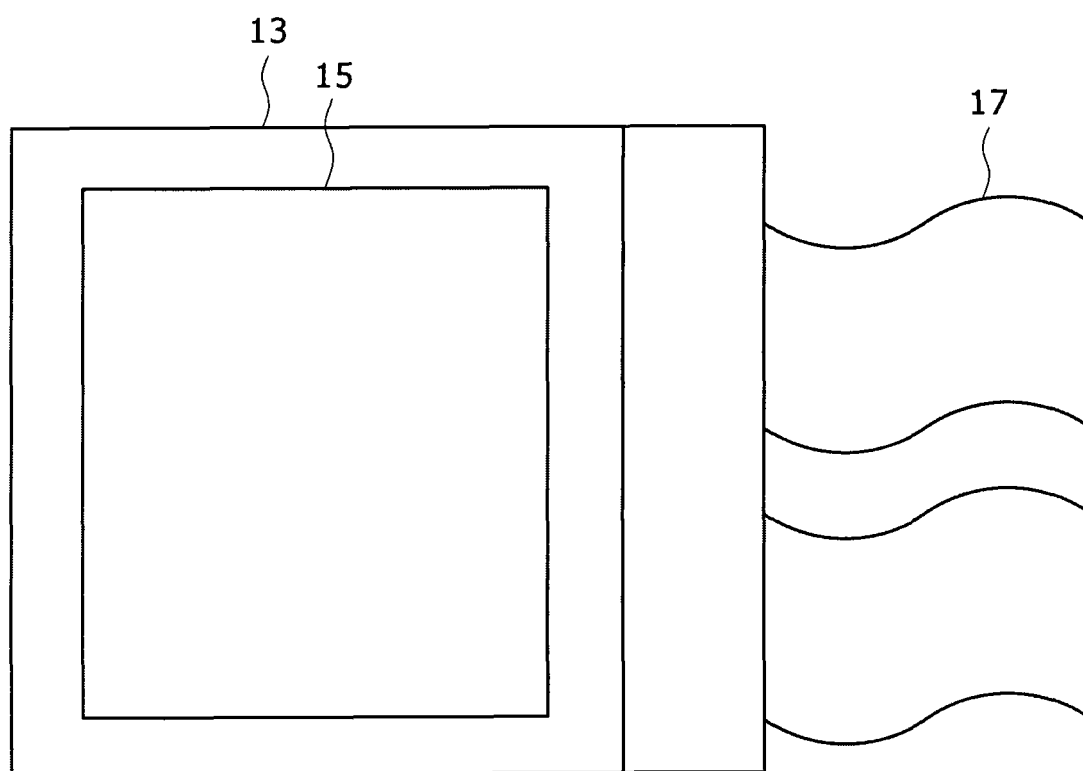


图 4



11

图 5

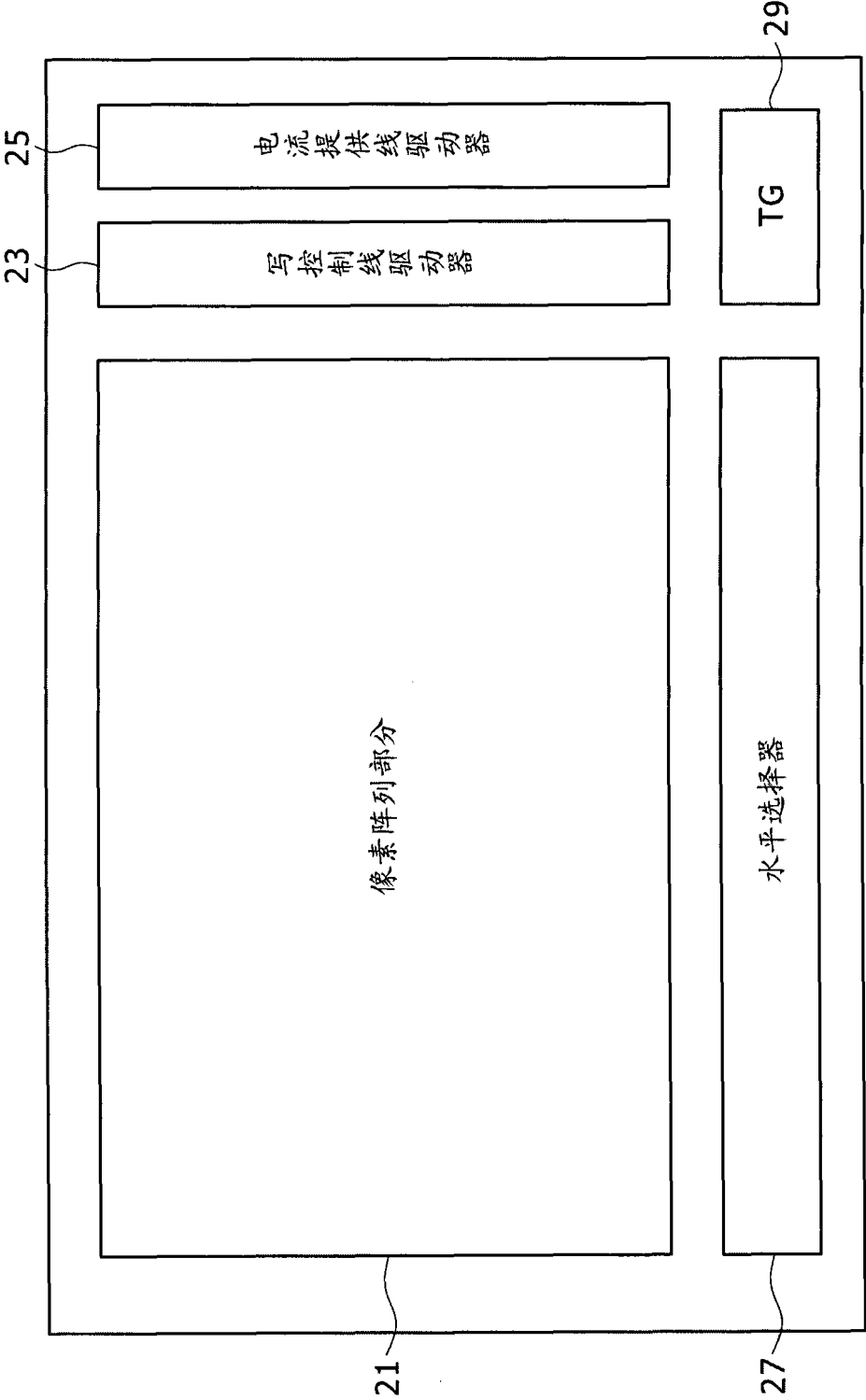


图 6

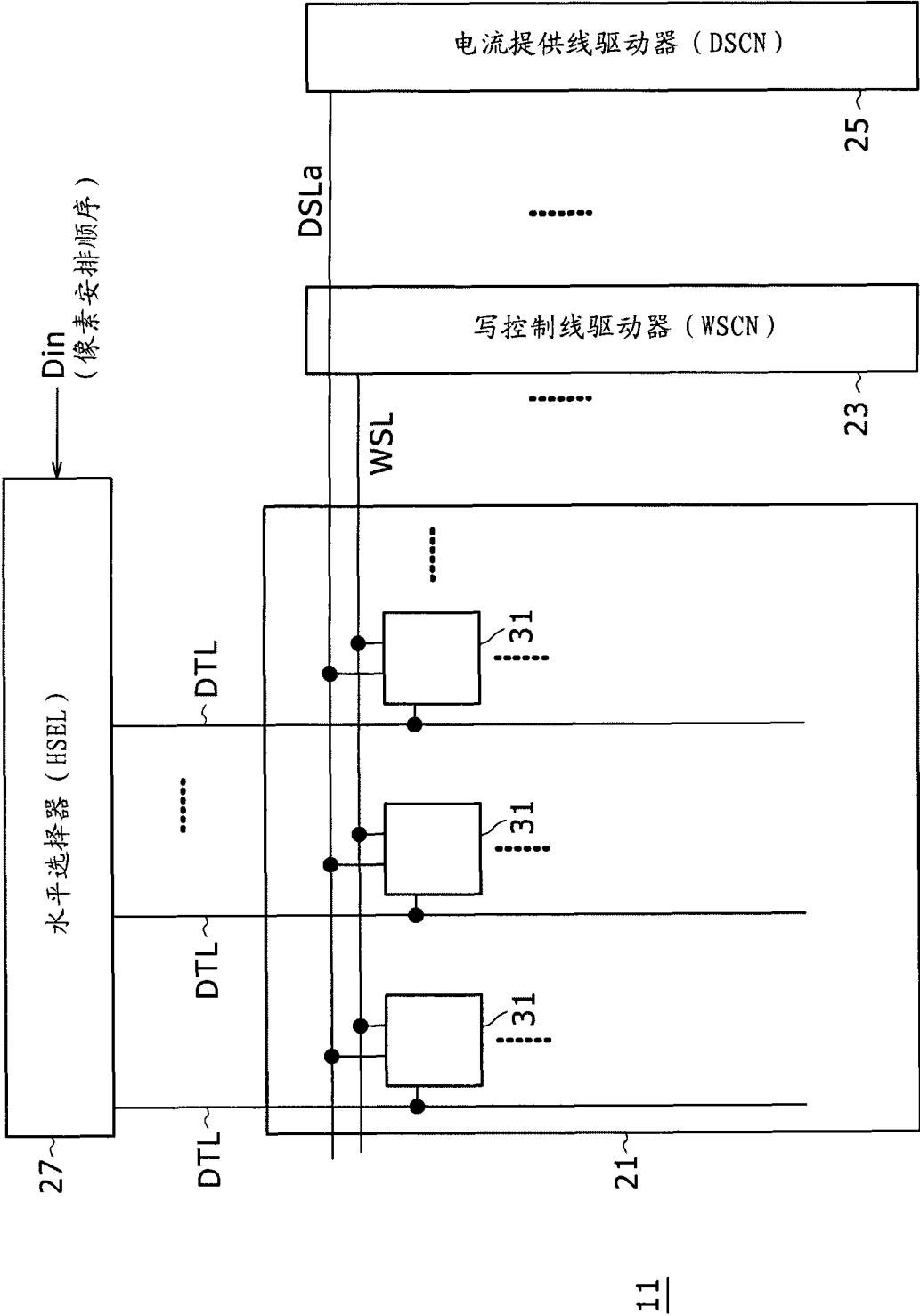


图 7

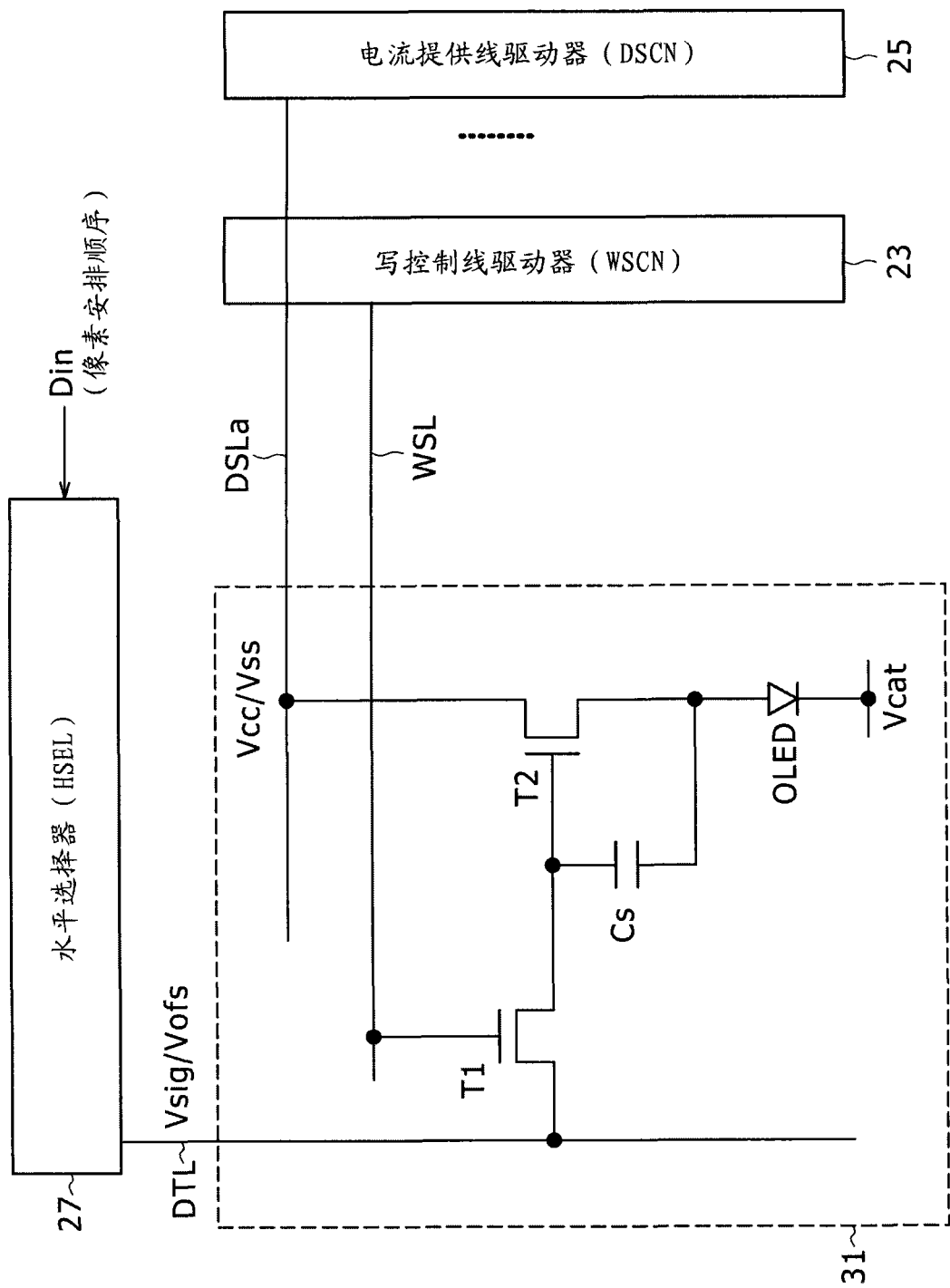
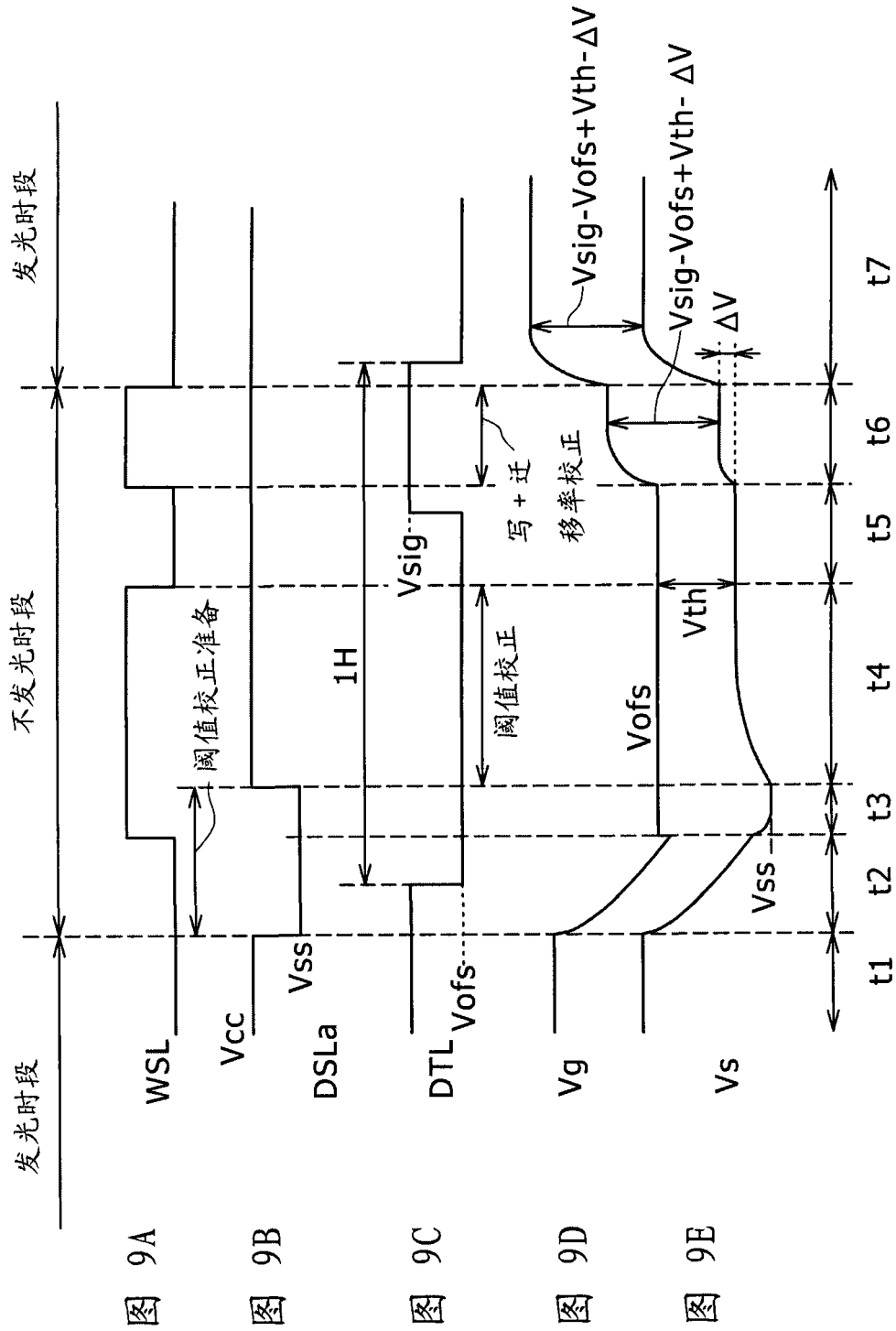


图 8



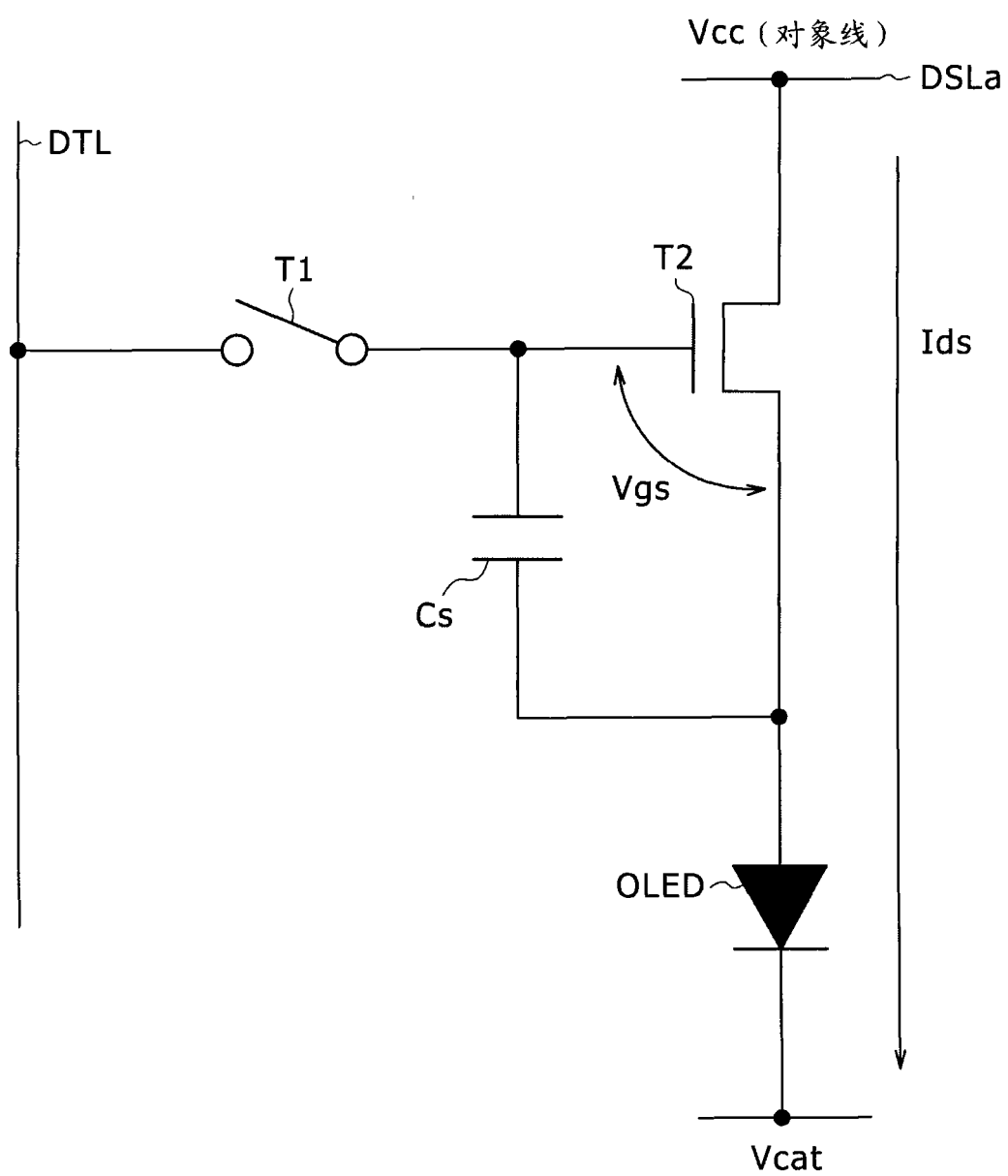


图 10

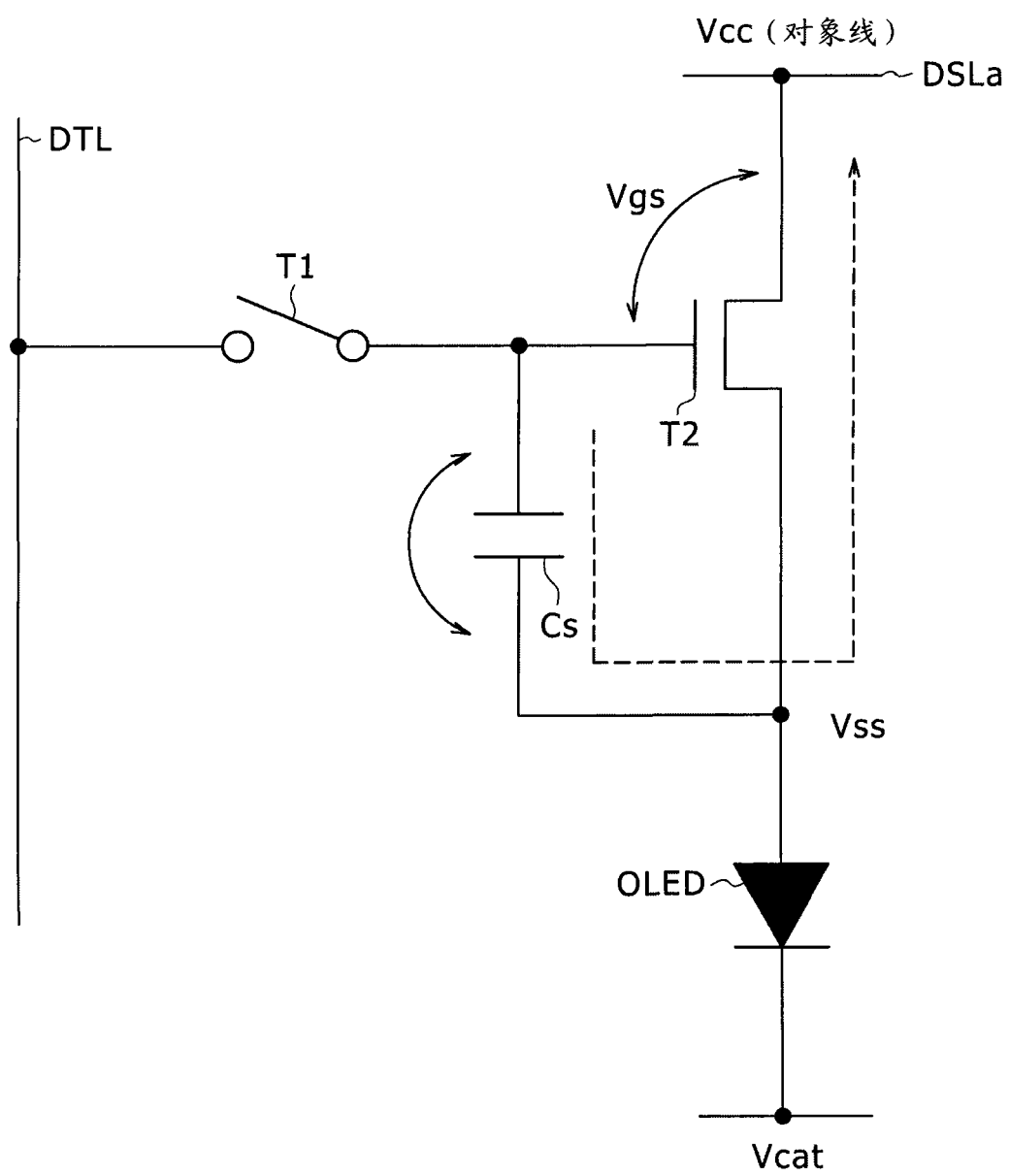


图 11

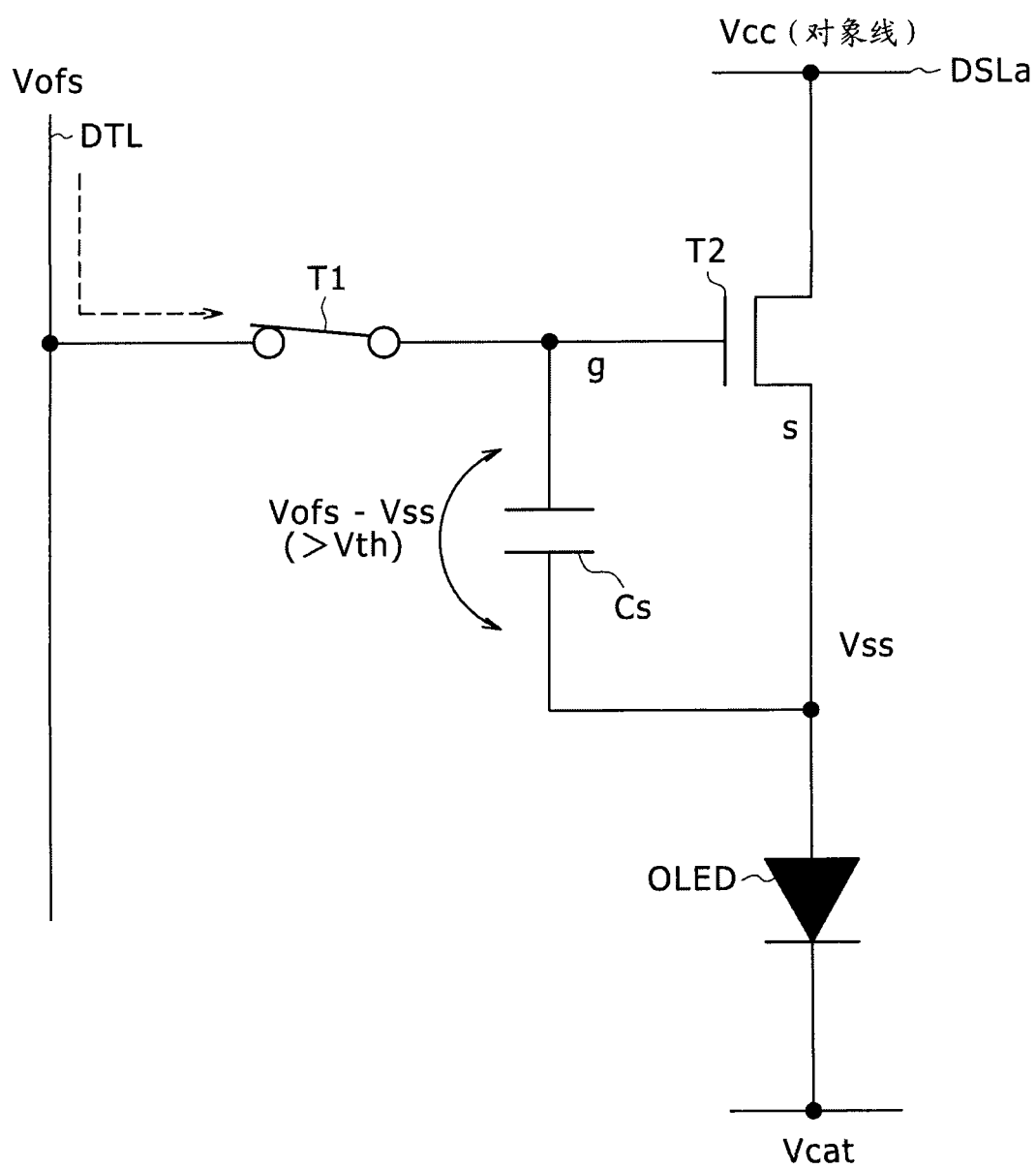


图 12

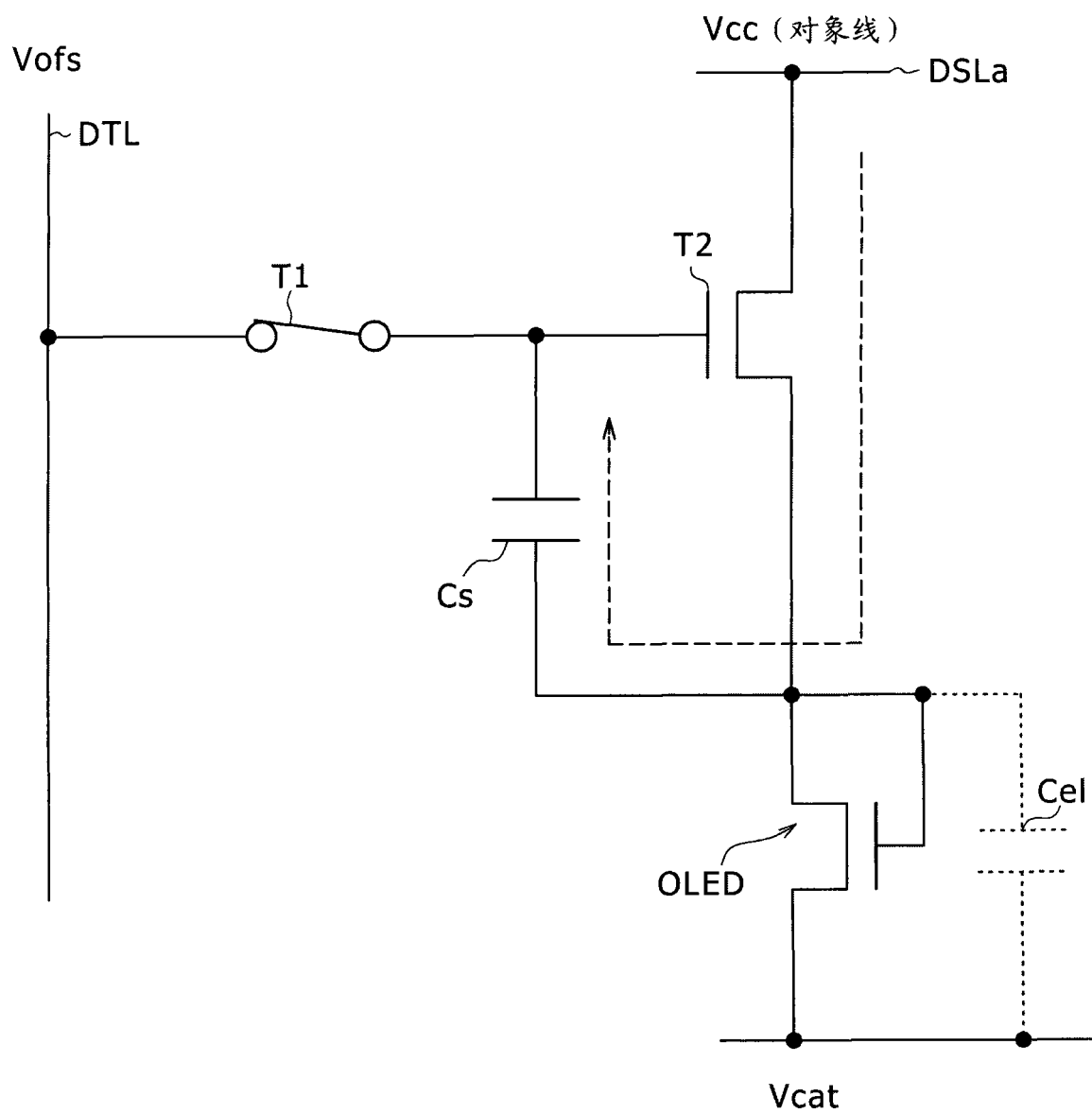


图 13

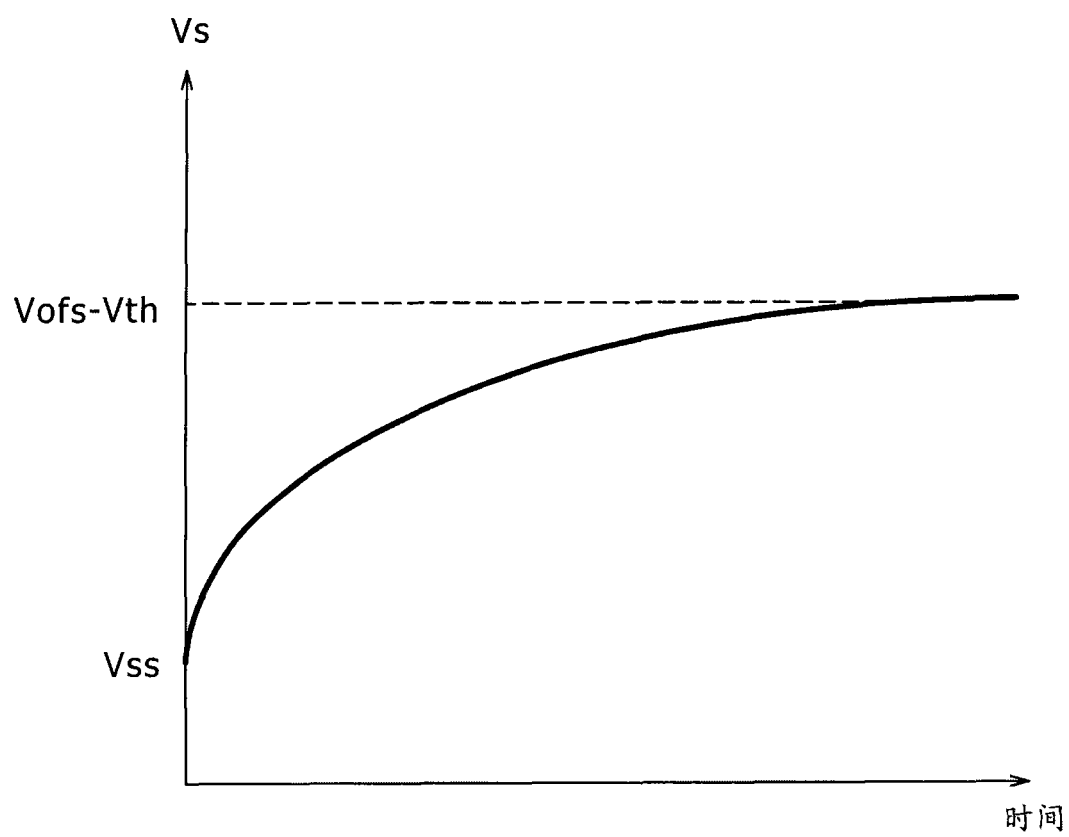


图 14

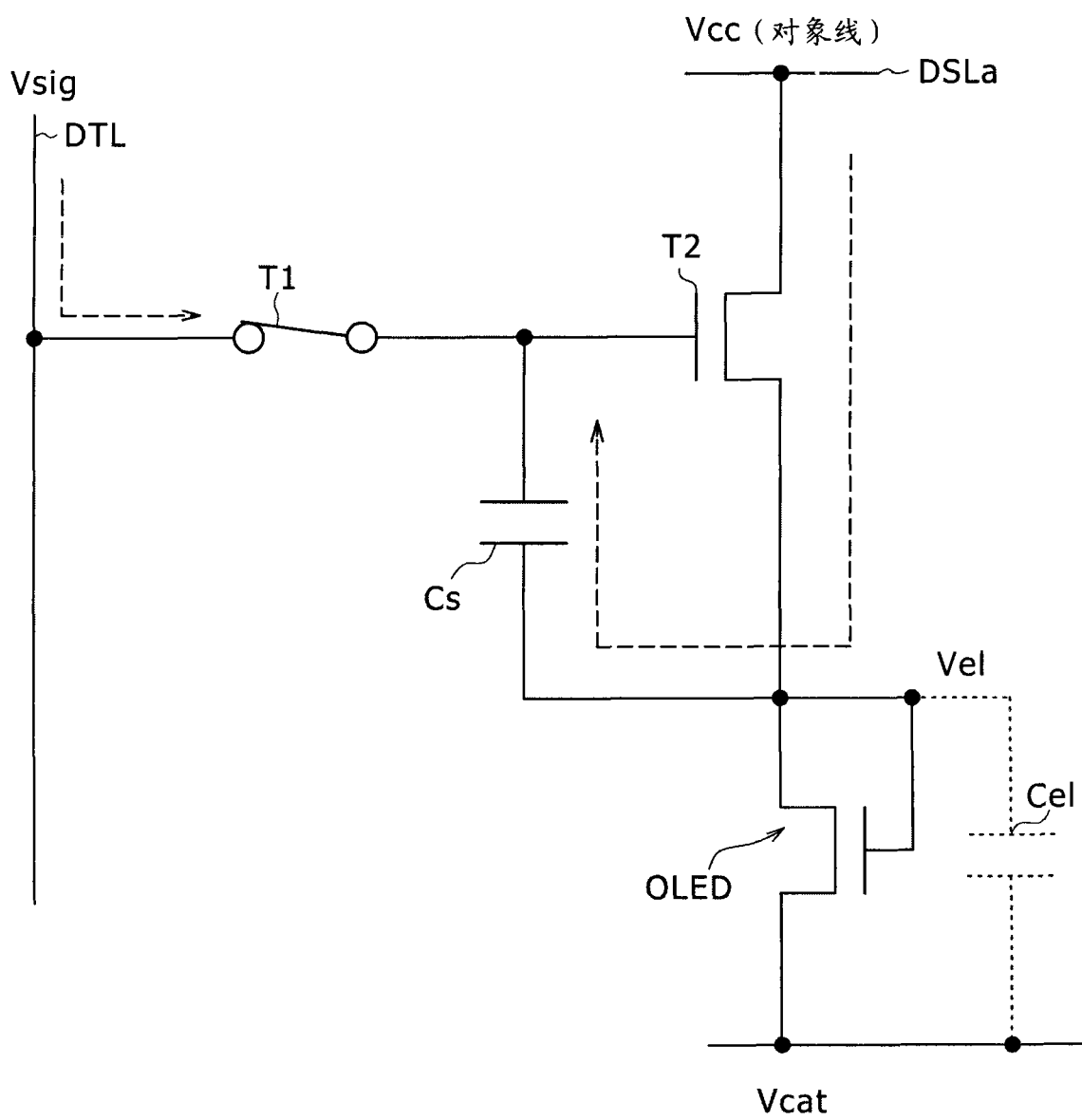


图 15

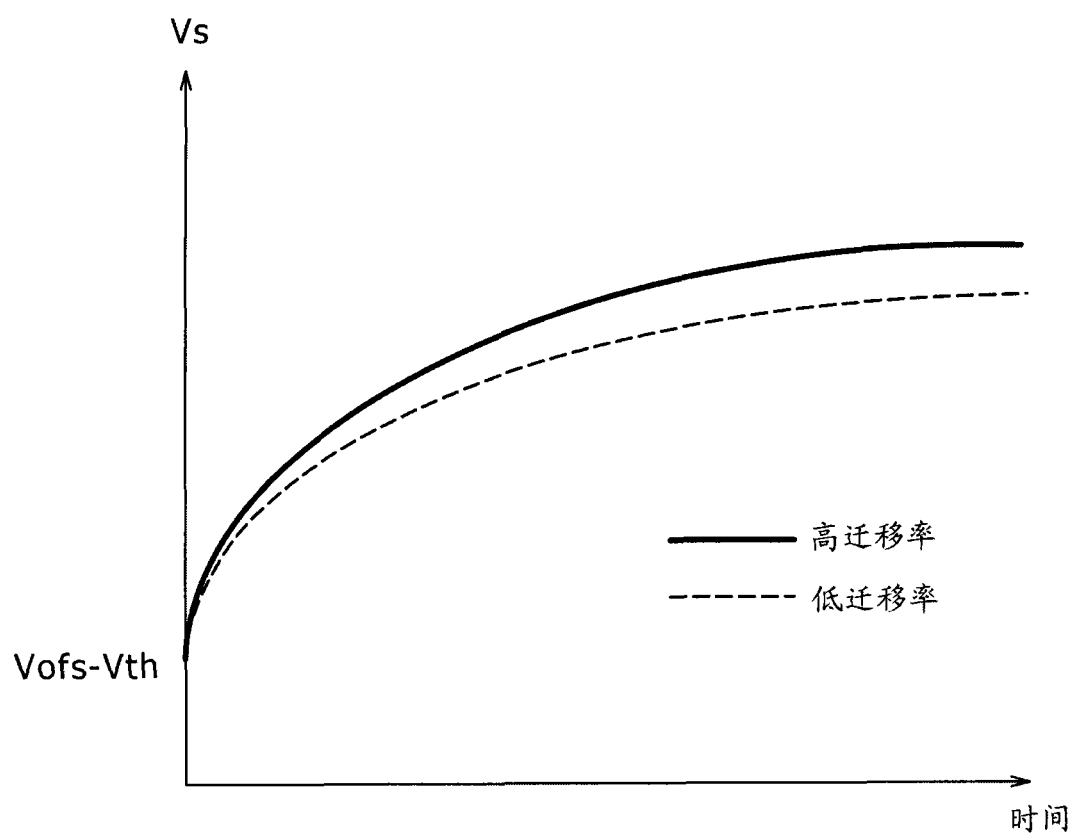


图 16

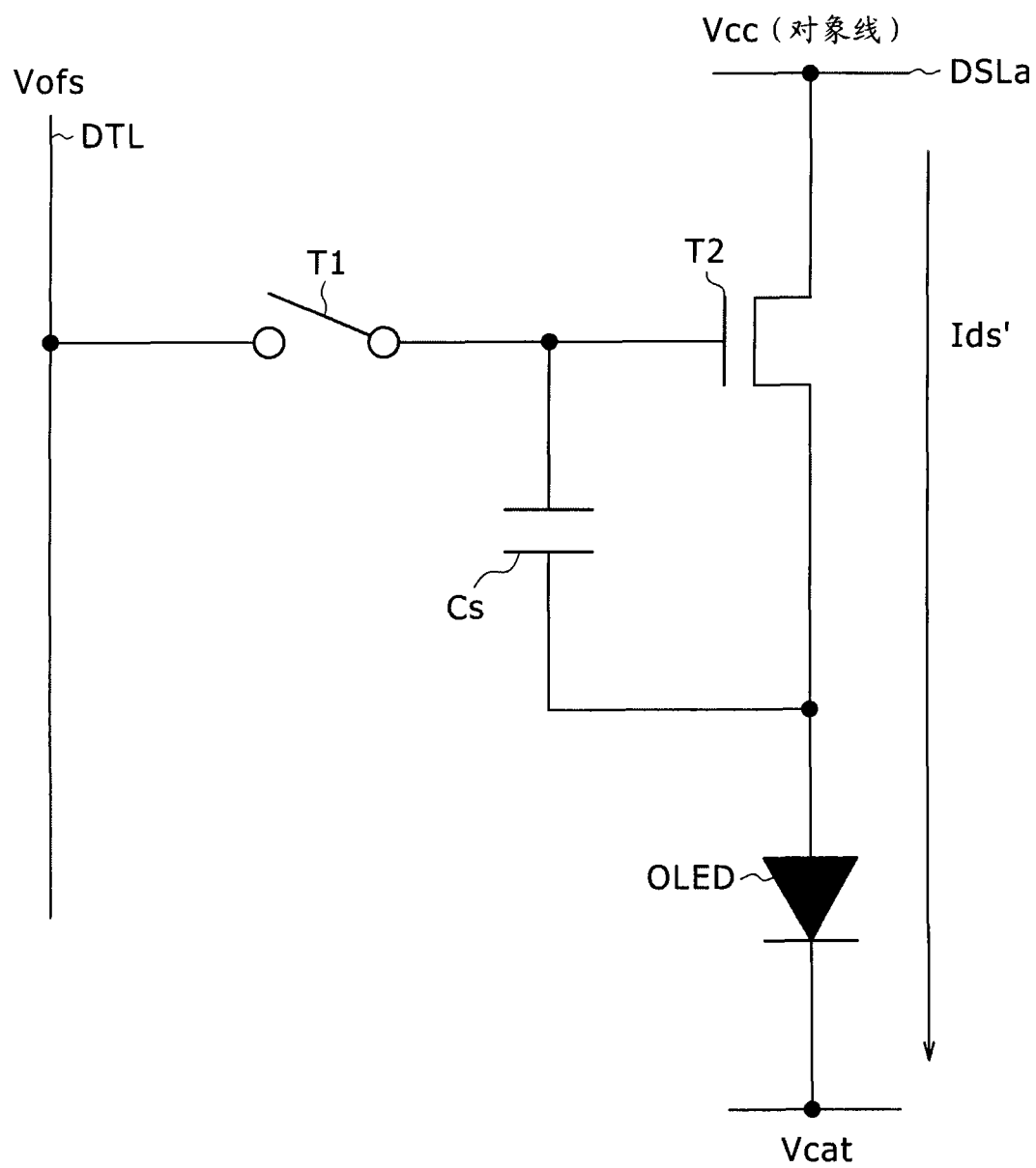


图 17

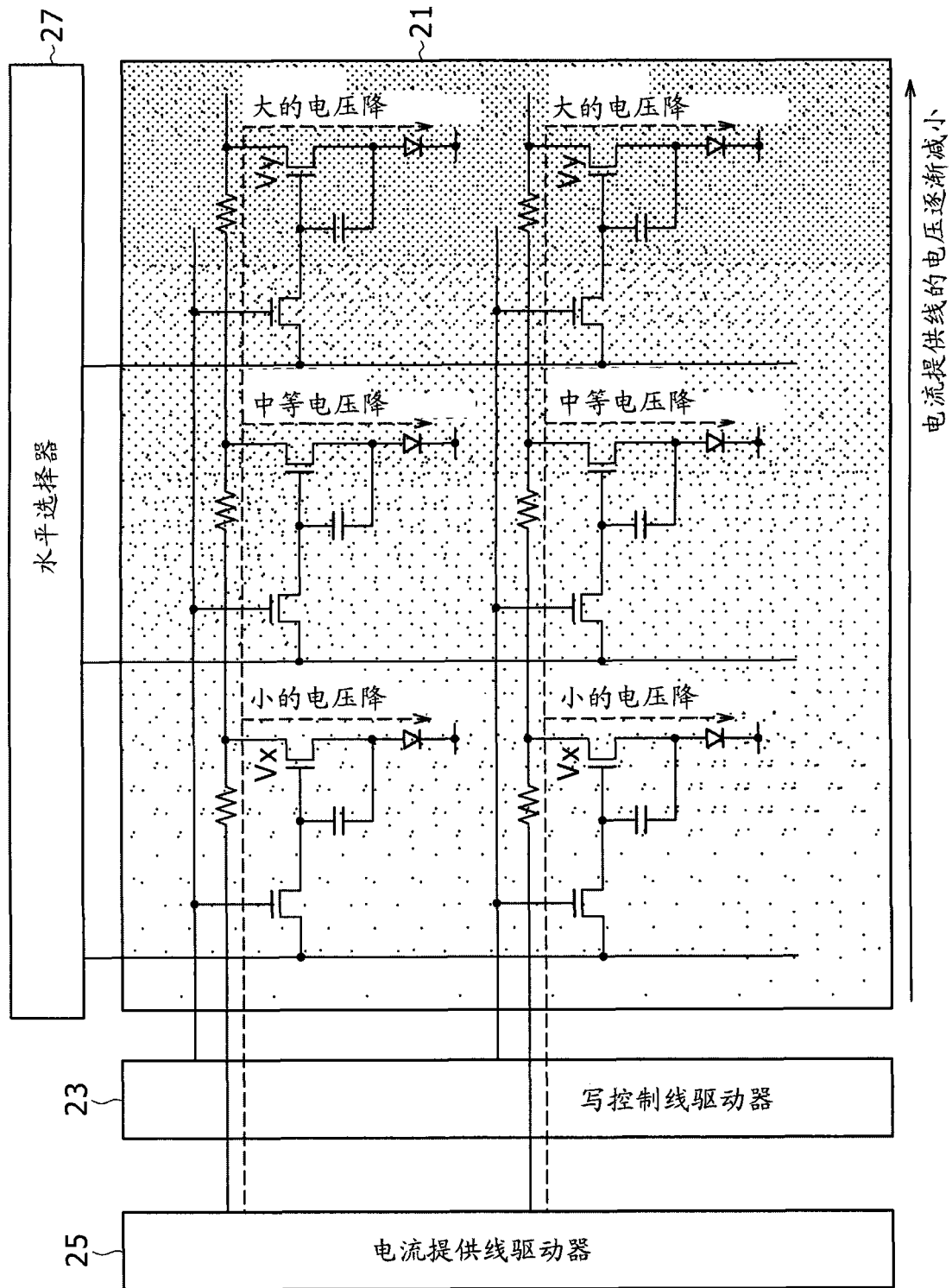


图 18

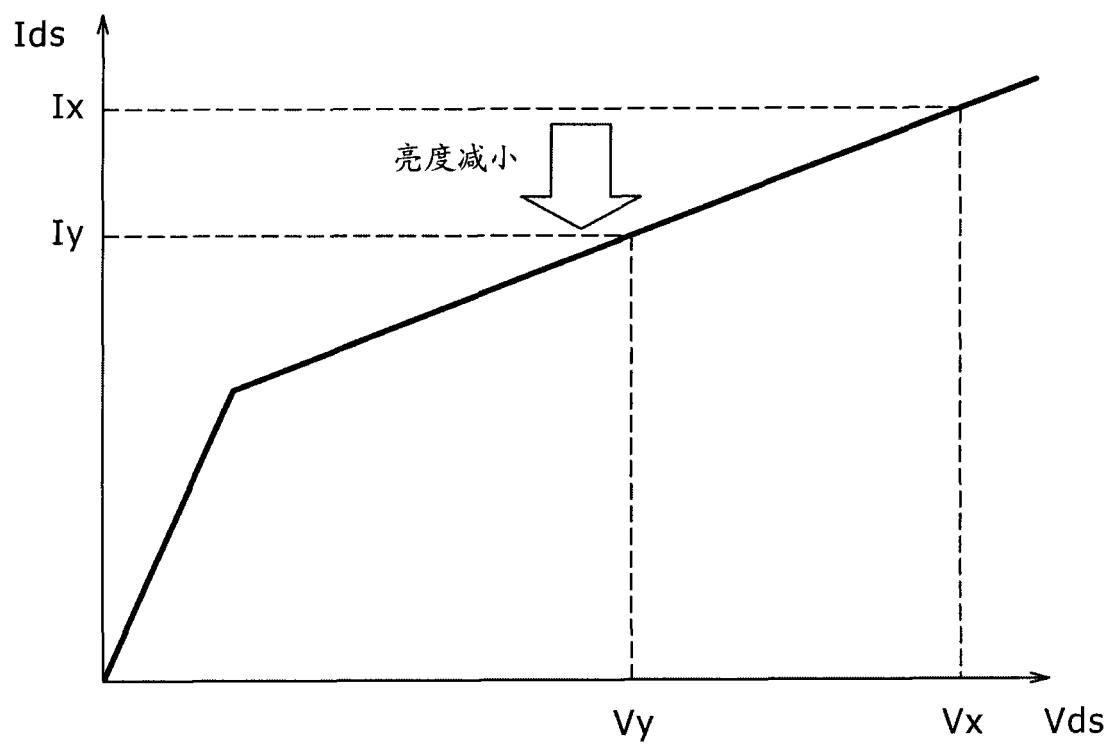


图 19

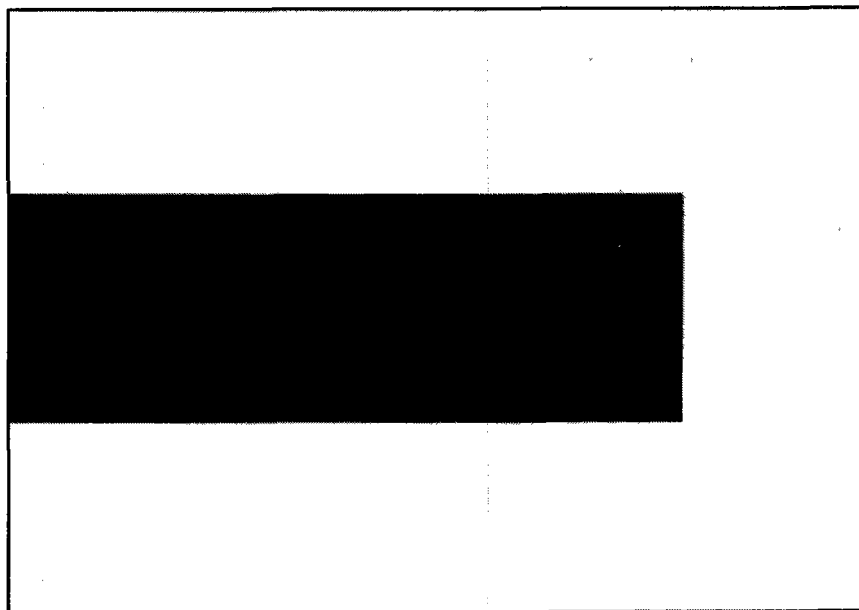


图 20A

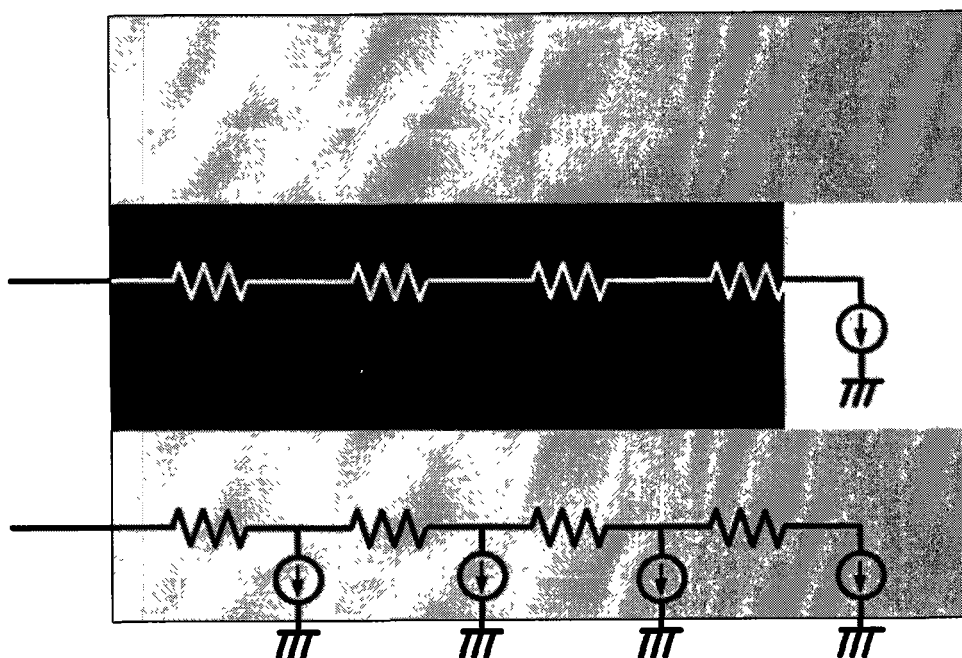


图 20B

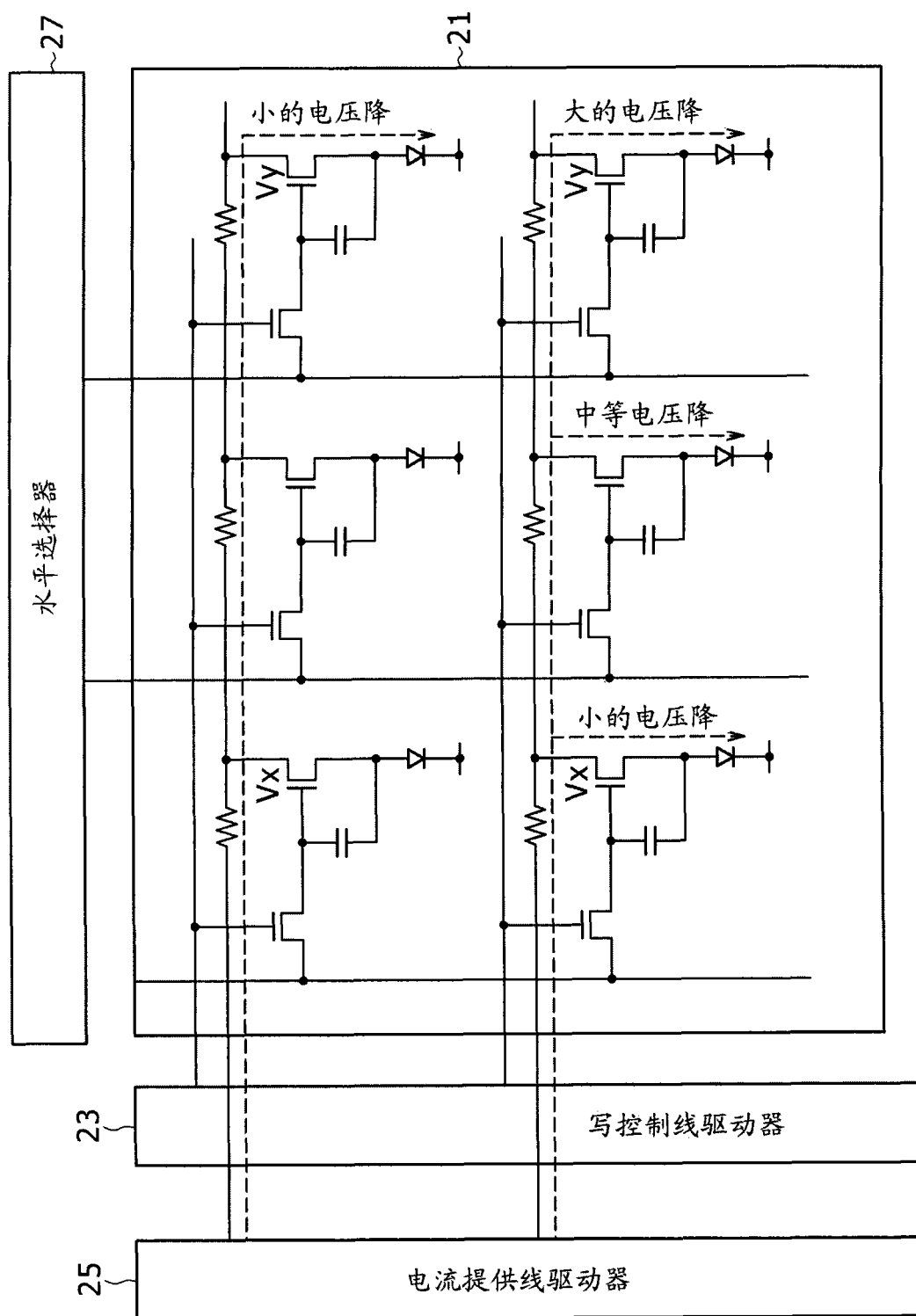
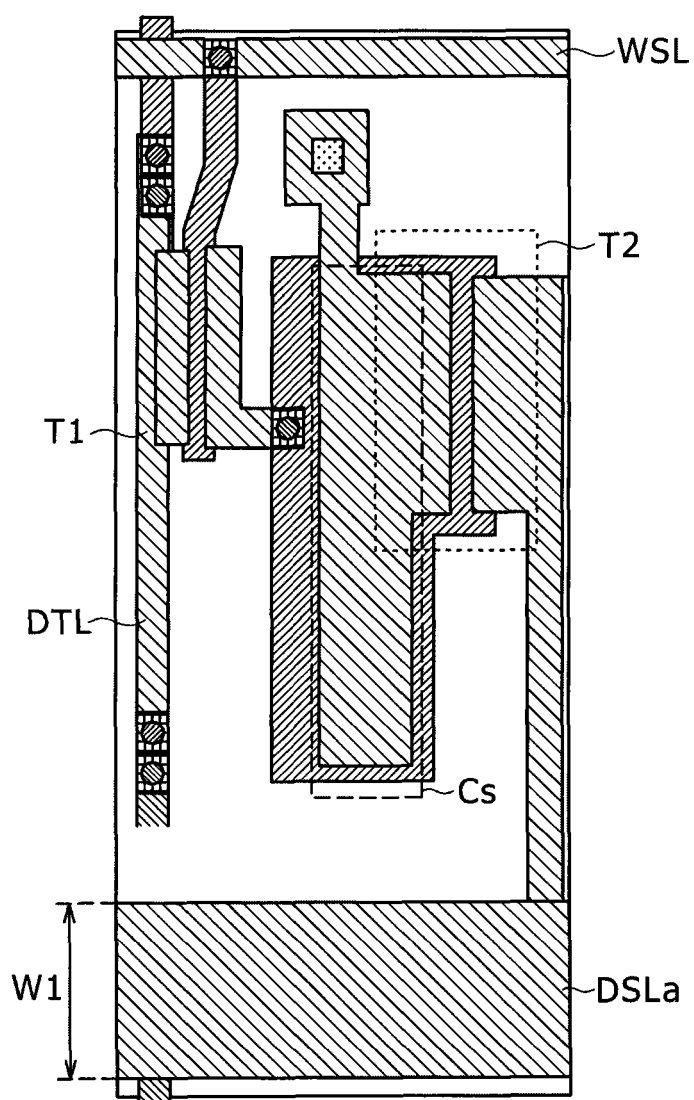


图 21



- | | |
|---|--|
|  第一金属层 |  第一金属层和第二金属层之间的触点 |
|  第二金属层 |  第二金属层和第三金属层之间的触点 |
| |  保持电容器的形成区域 |

图 22

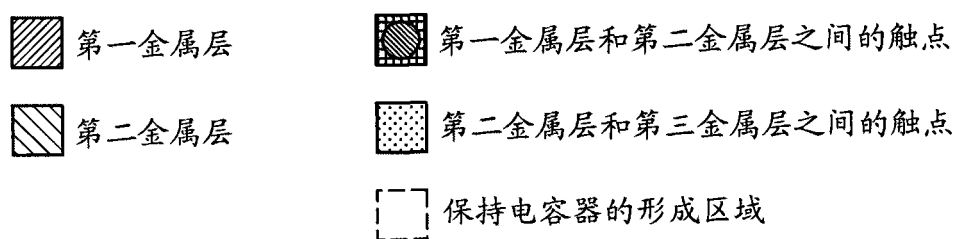
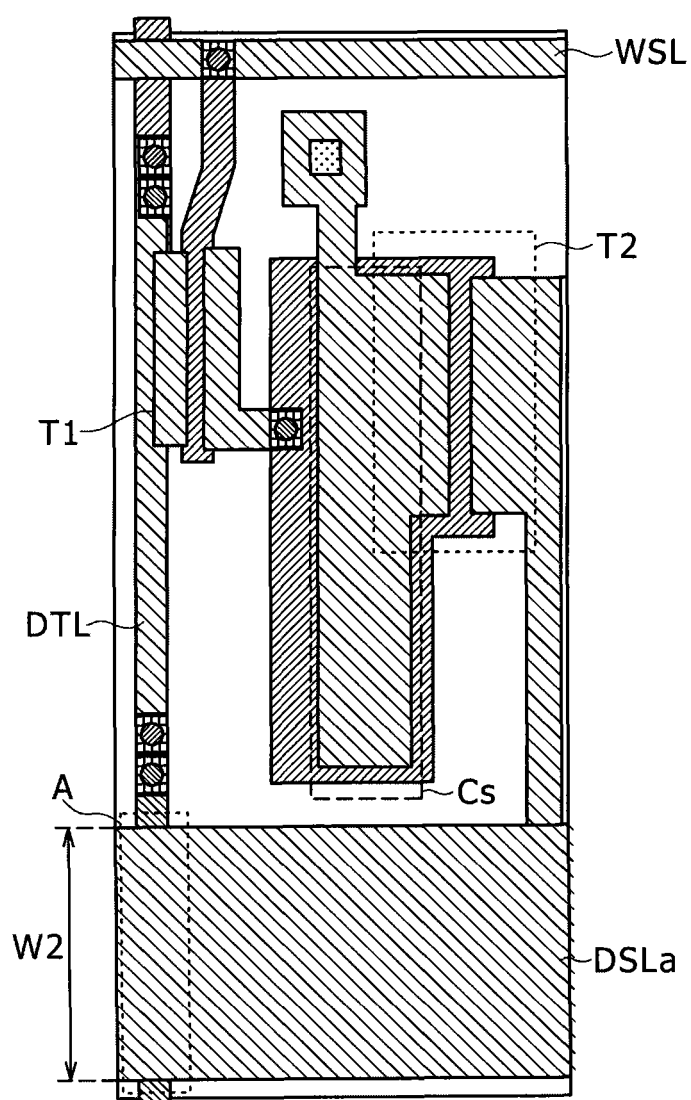
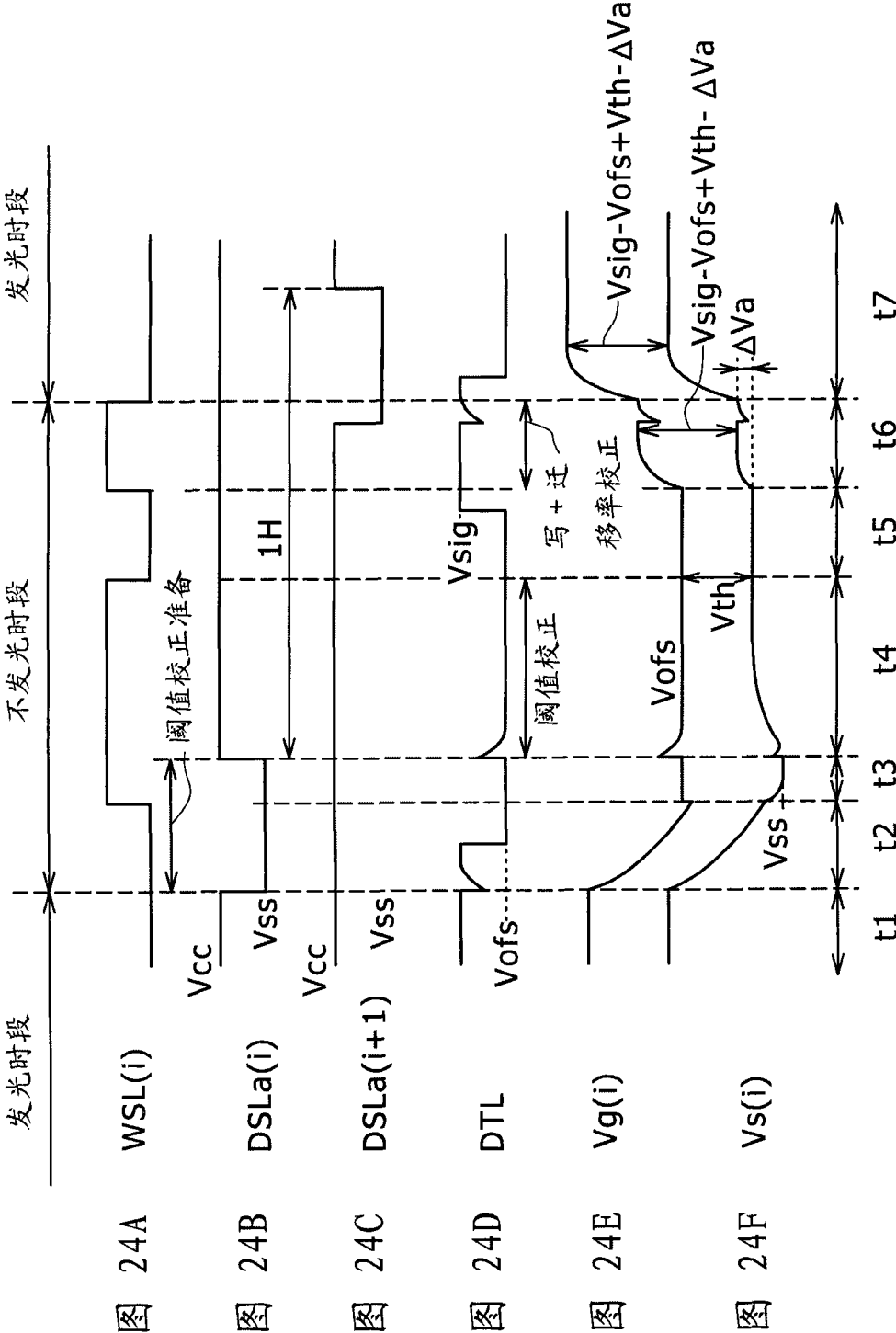
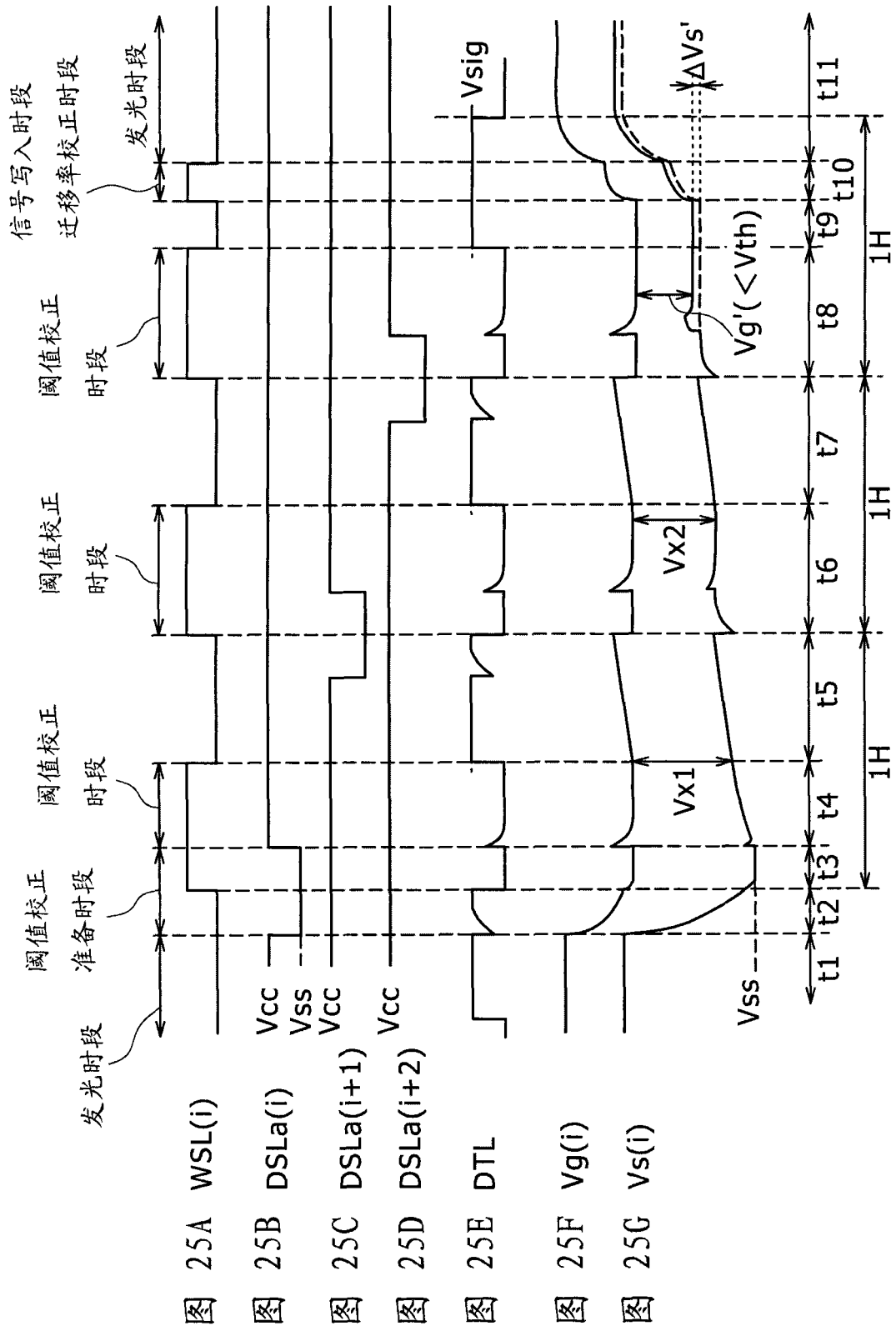
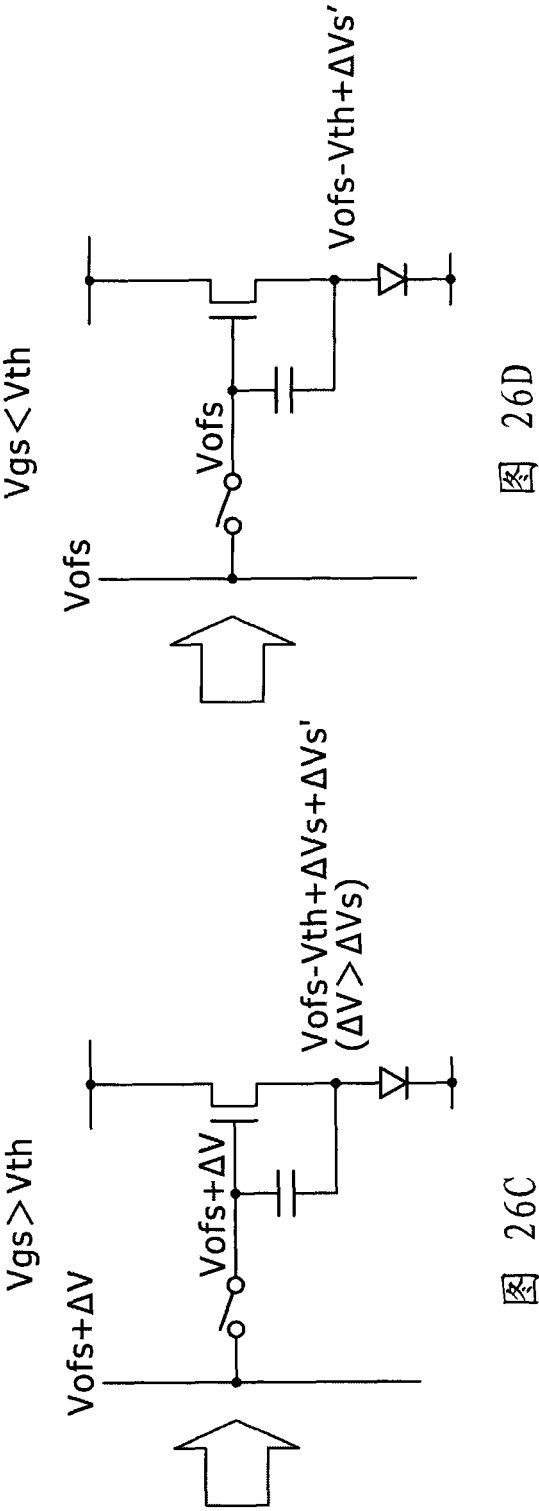
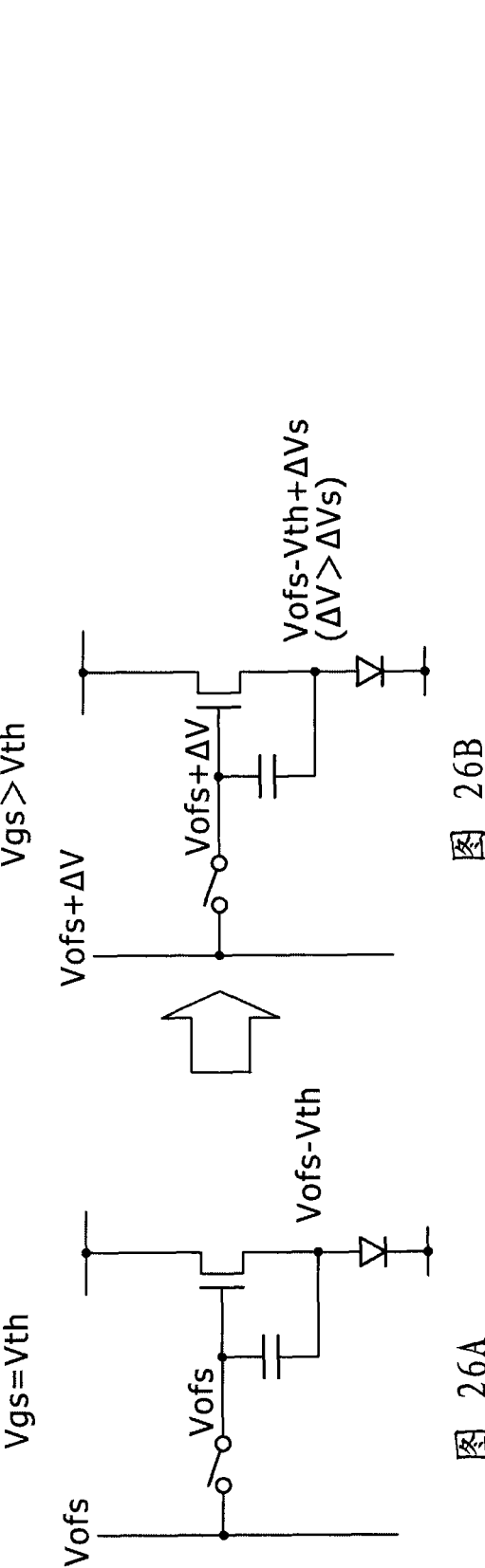
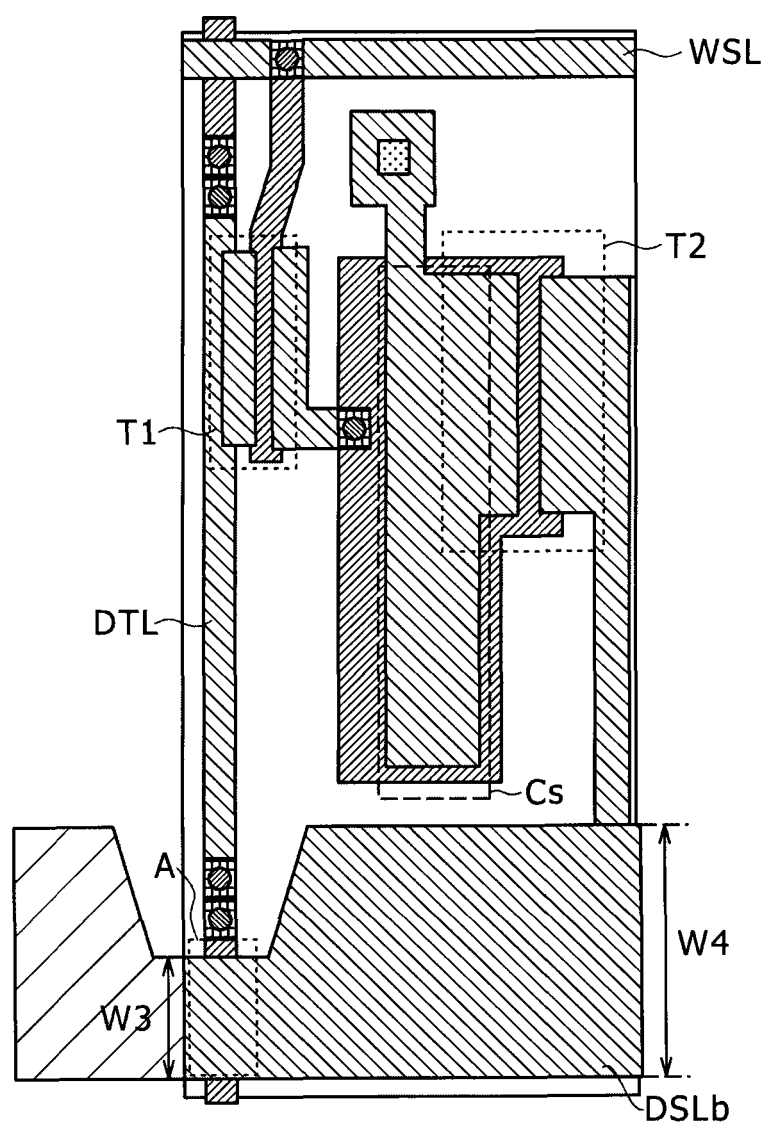


图 23



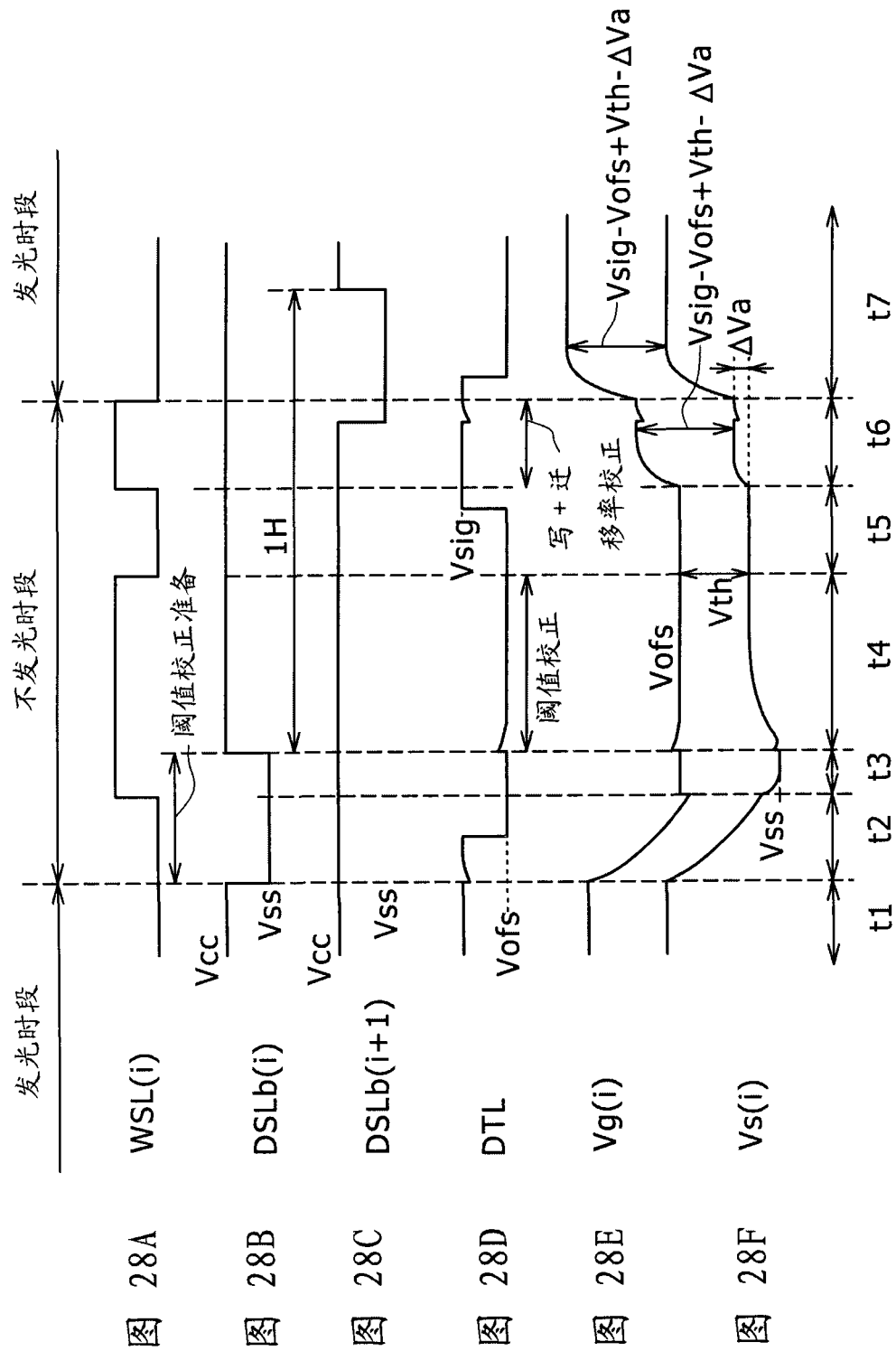


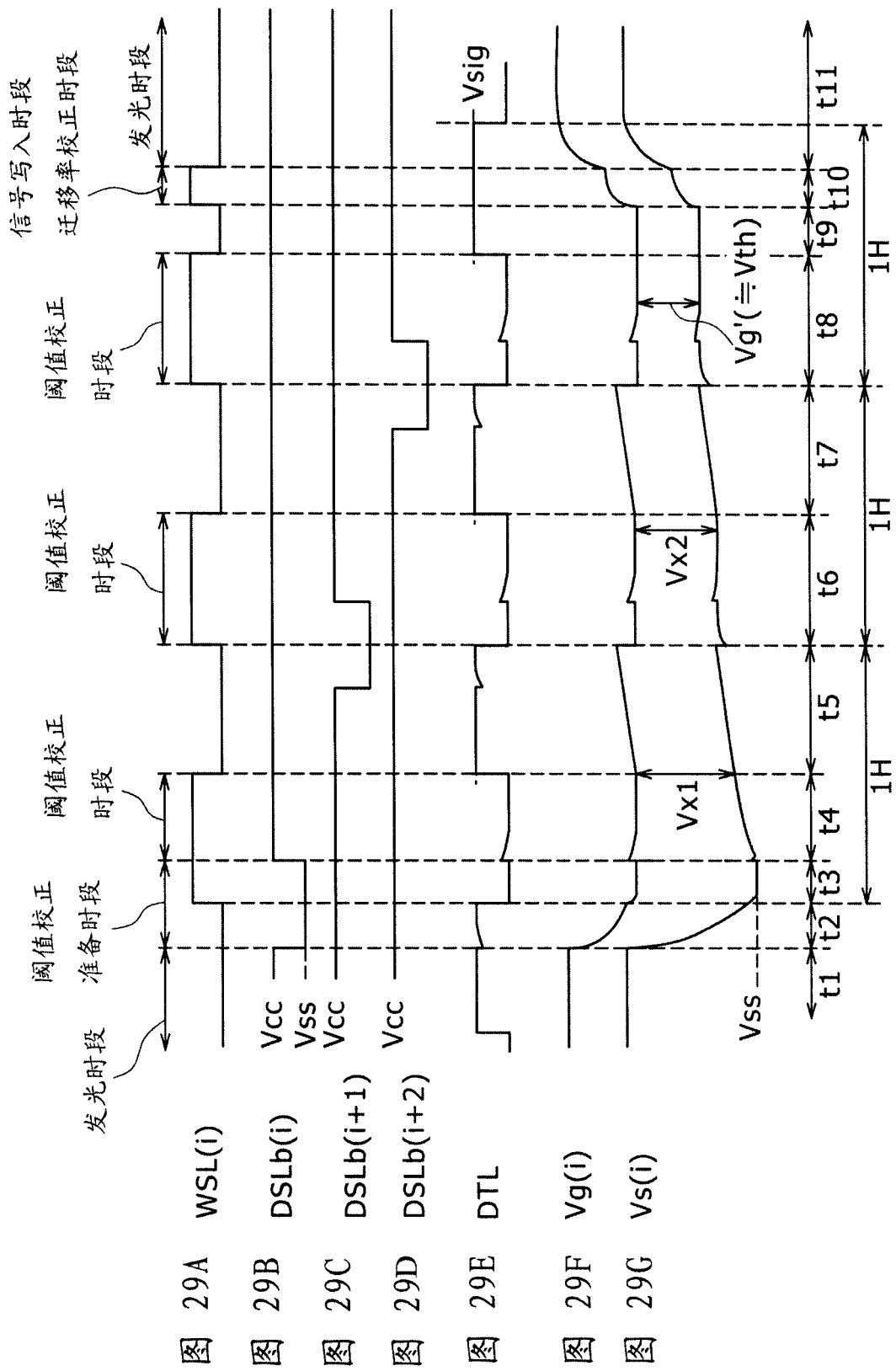




- | | |
|--|--|
|  第一金属层 |  第一金属层和第二金属层之间的触点 |
|  第二金属层 |  第二金属层和第三金属层之间的触点 |
|  保持电容器的形成区域 | |

图 27





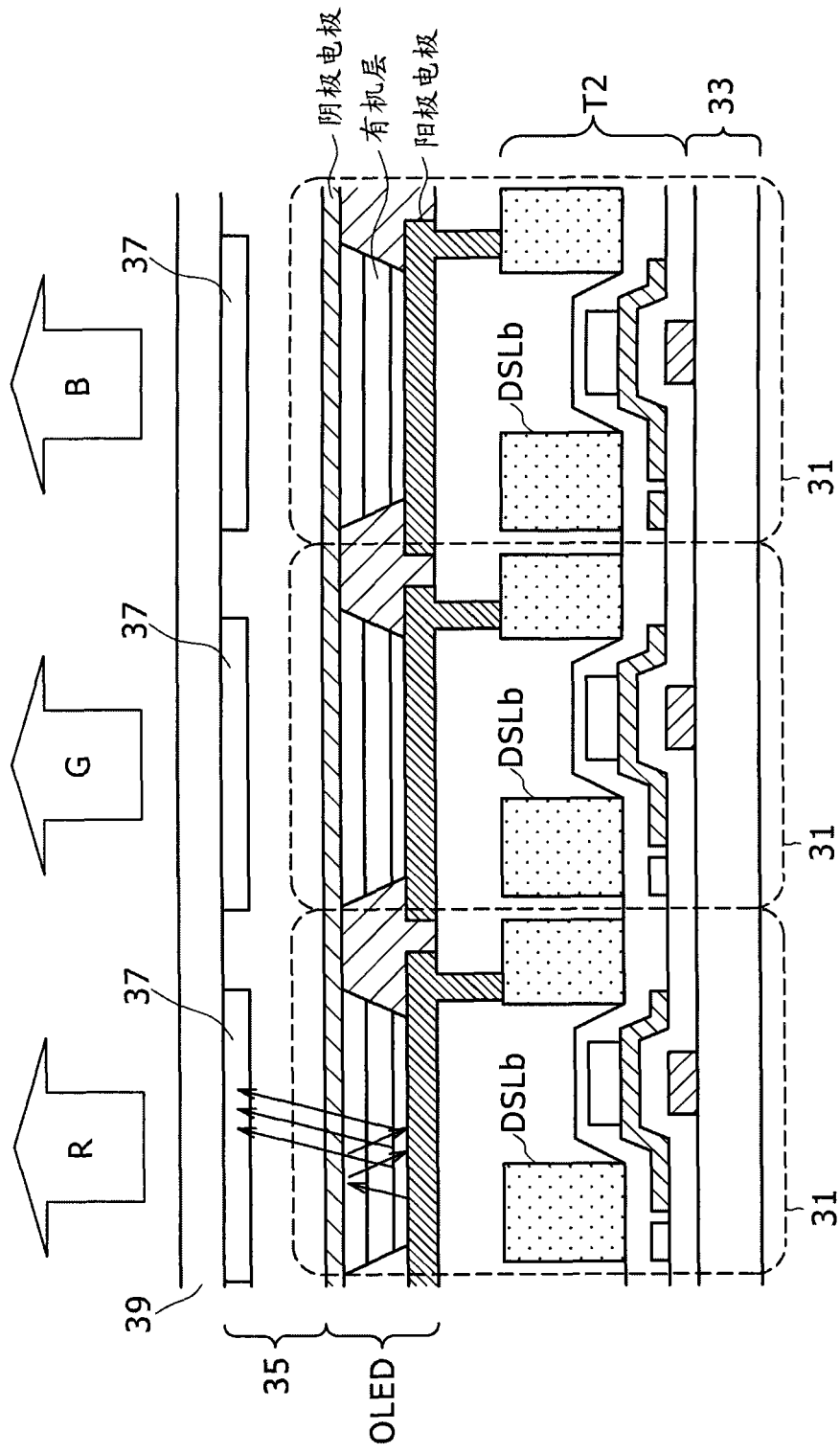


图 30

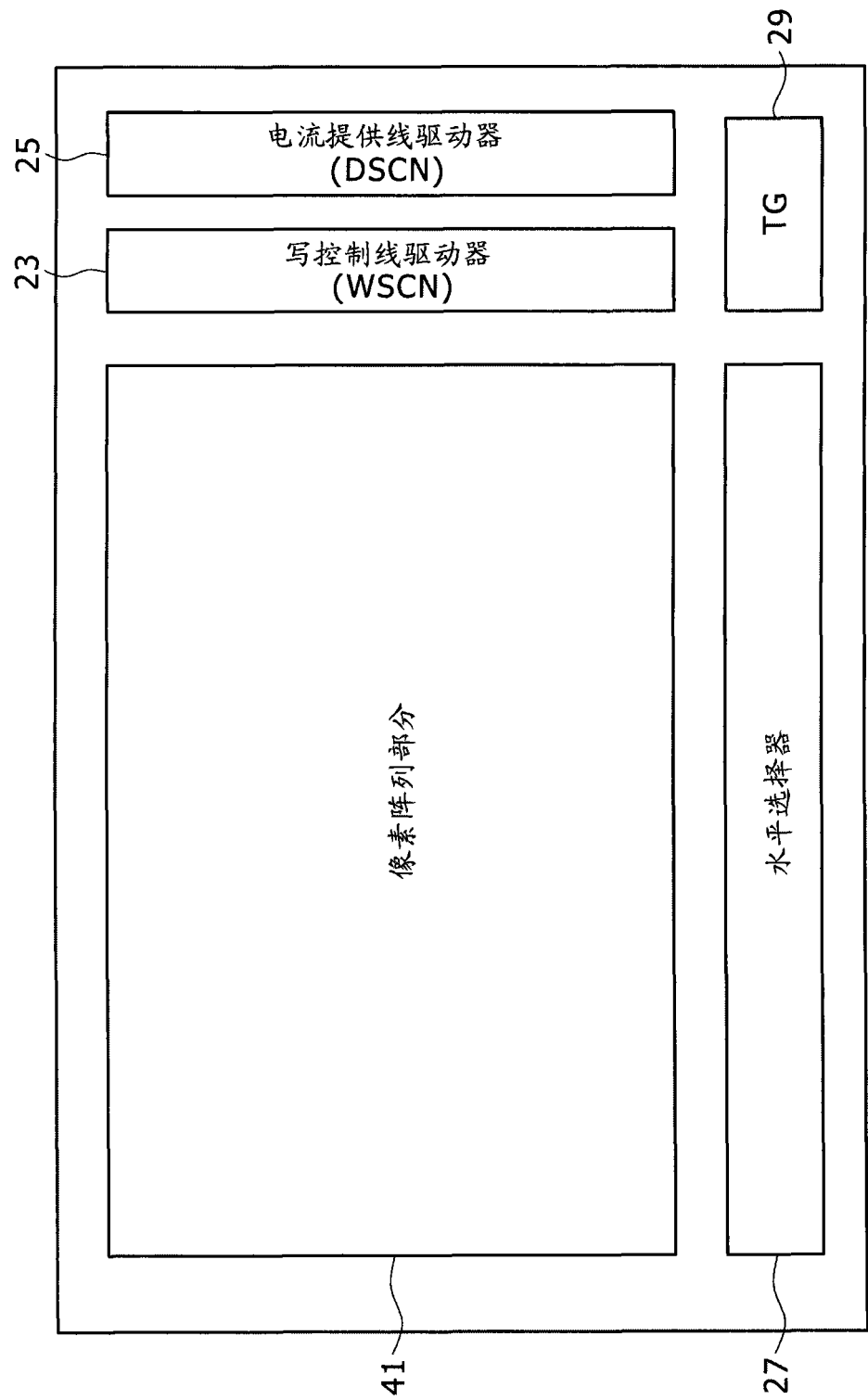


图 31

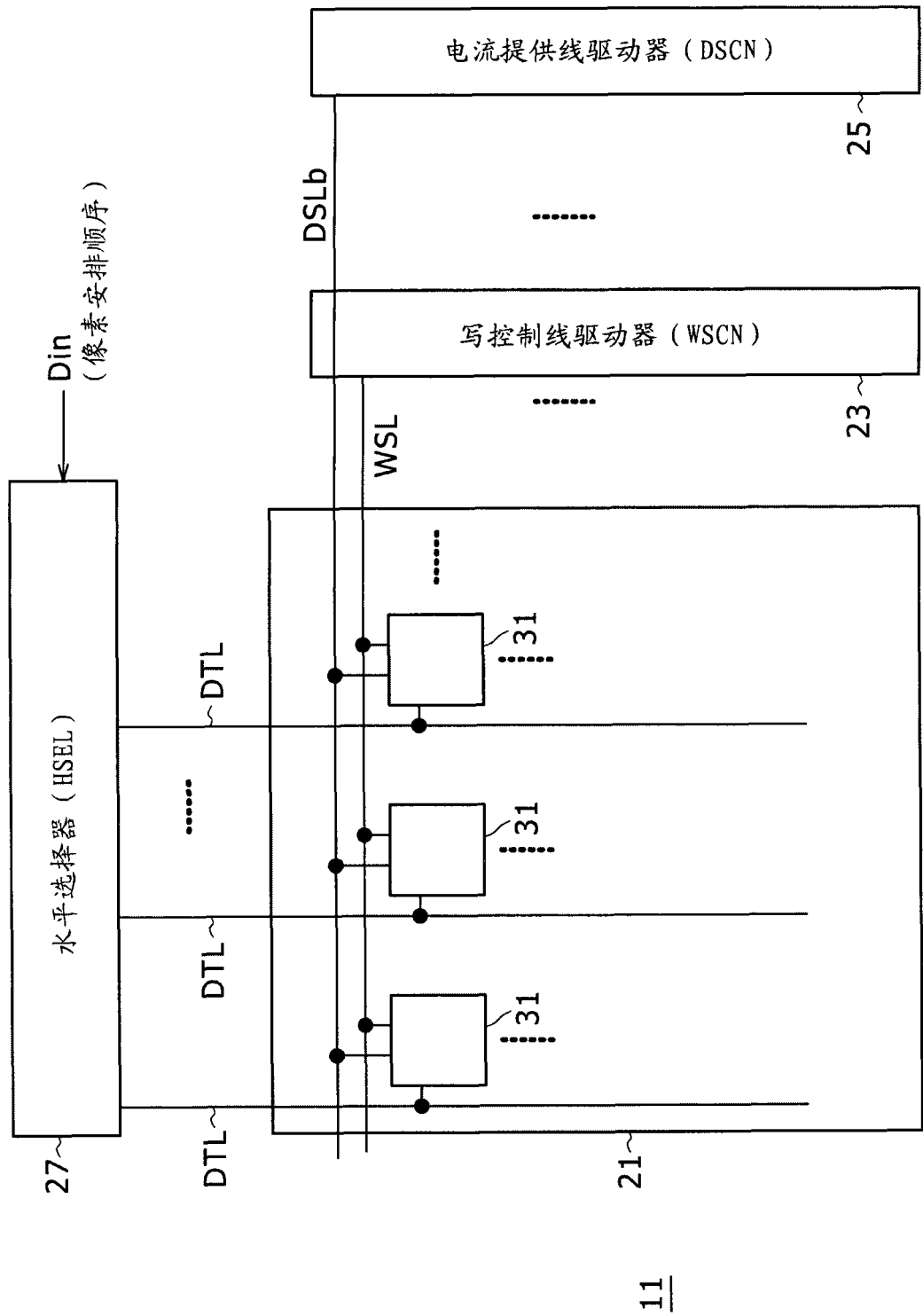


图 32

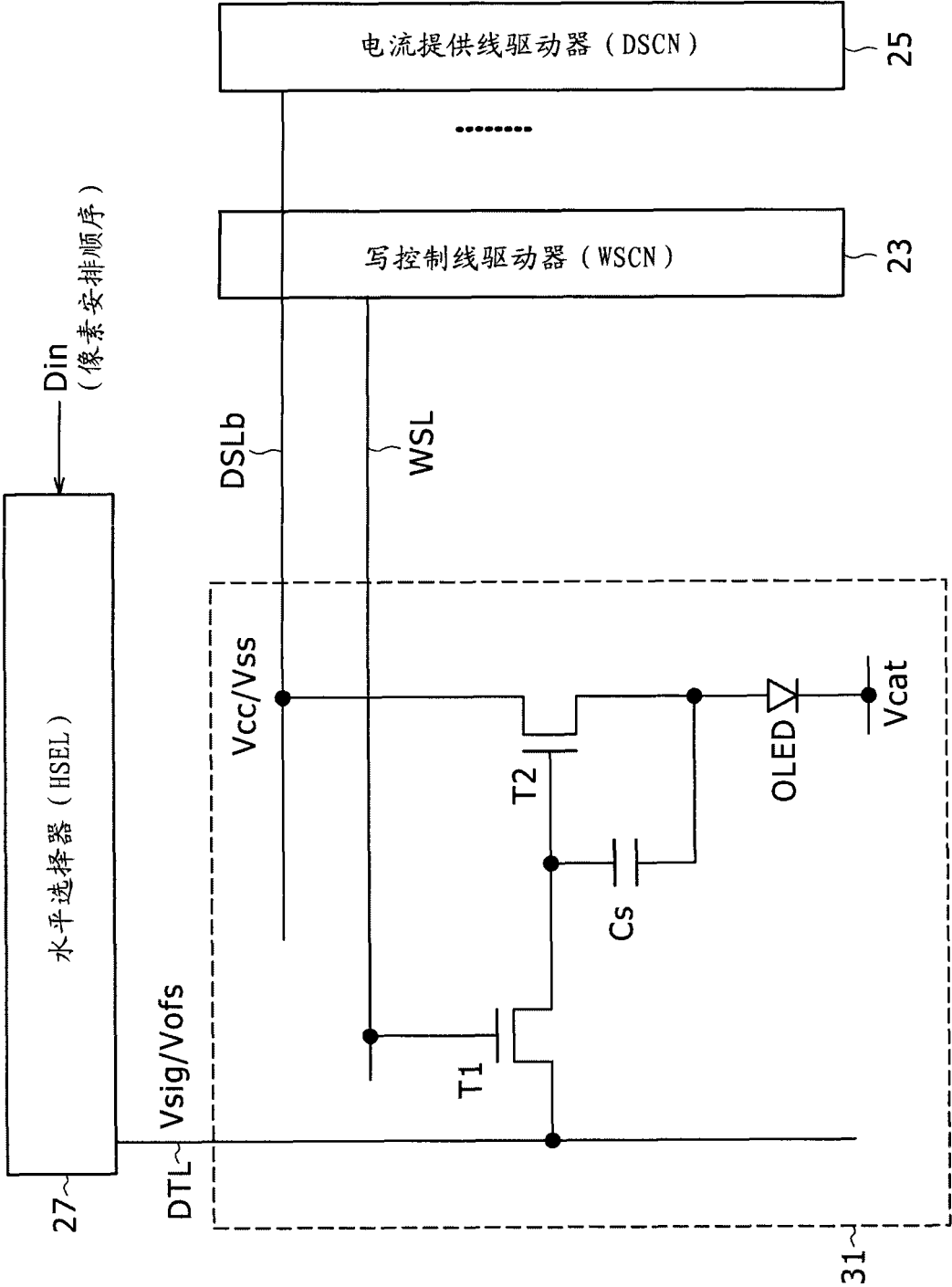


图 33

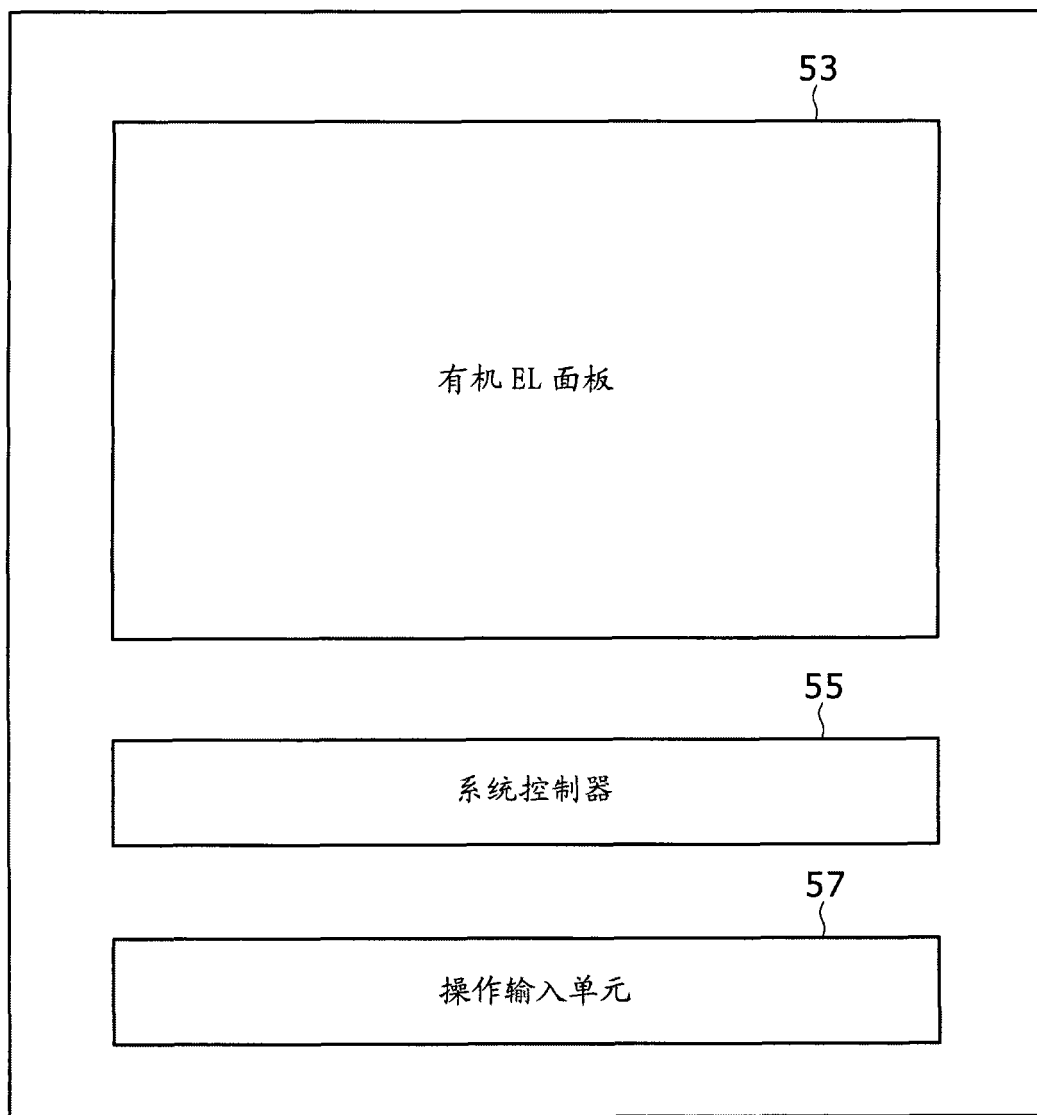
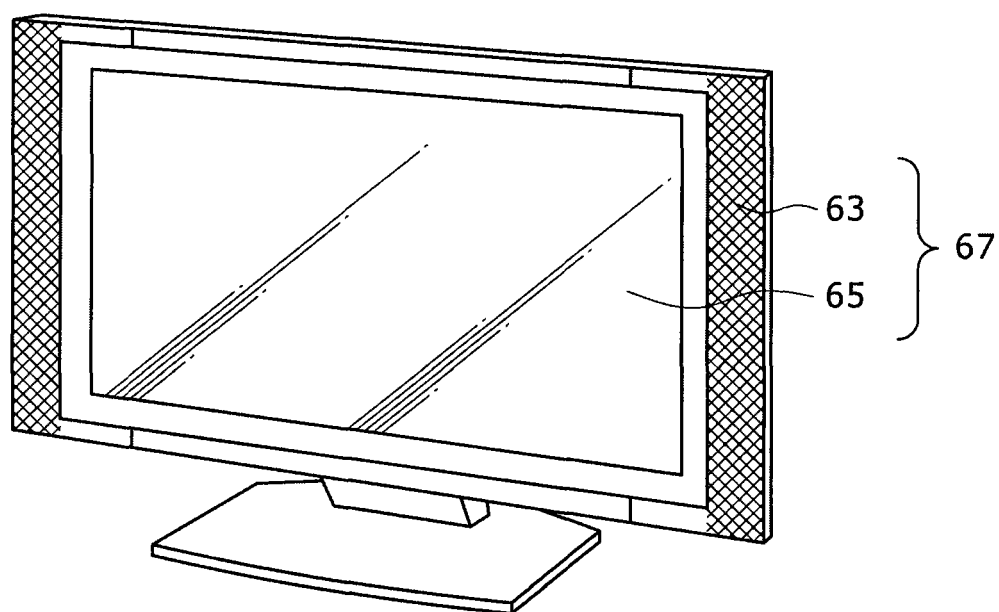
51

图 34



61

图 35

图 36A

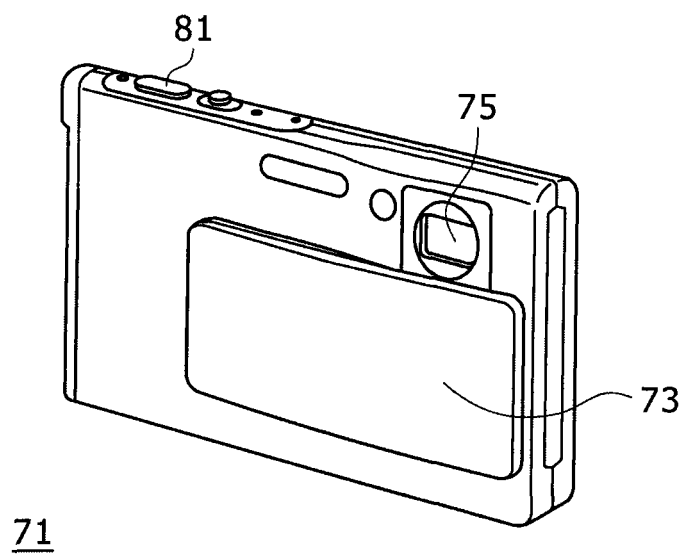
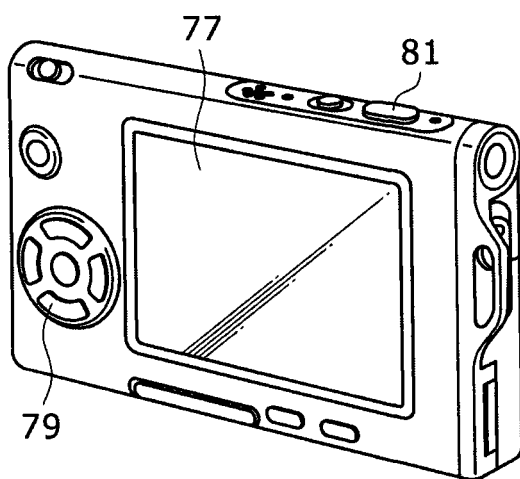
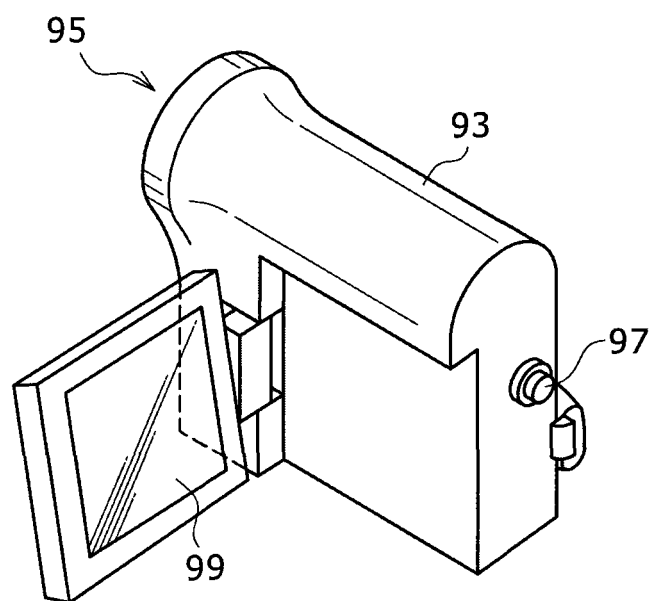


图 36B





91

图 37

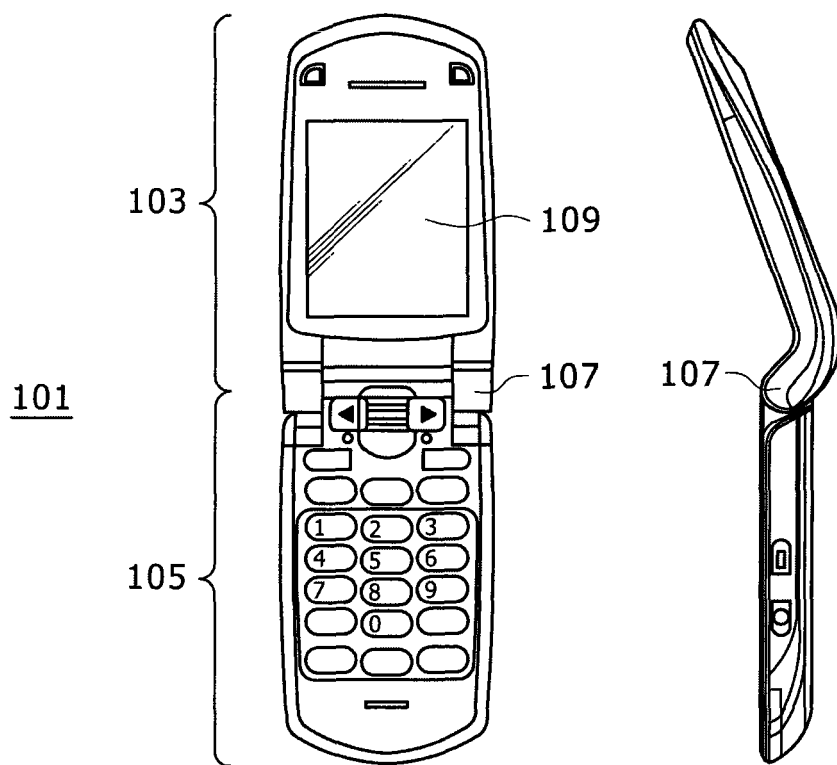


图 38A

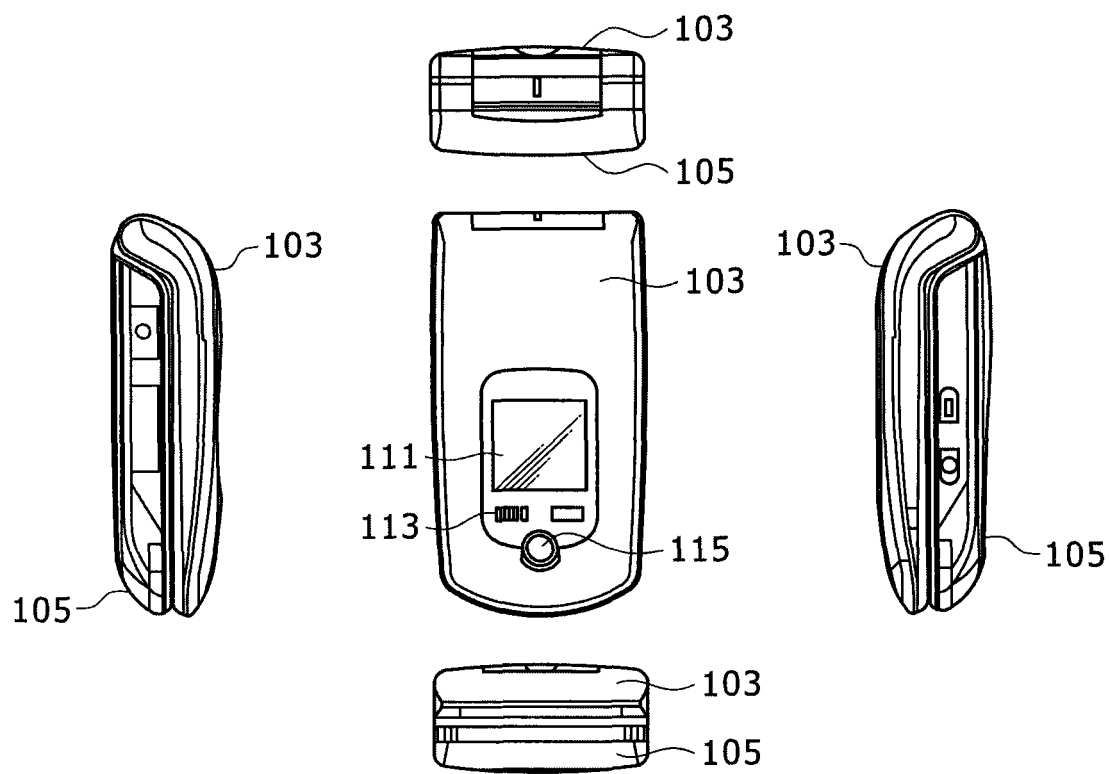
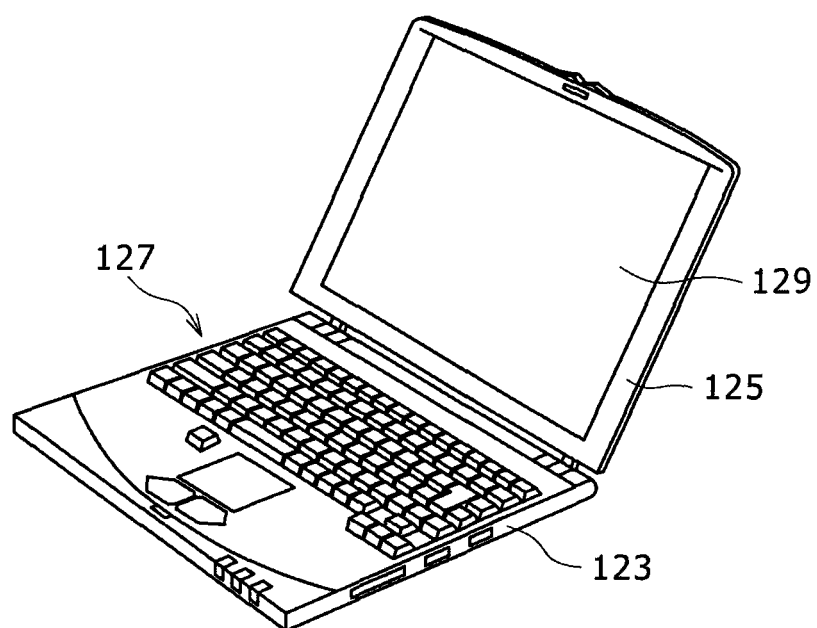


图 38B



121

图 39

专利名称(译)	电致发光显示面板和电子装置		
公开(公告)号	CN101447504A	公开(公告)日	2009-06-03
申请号	CN200810182394.1	申请日	2008-11-28
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼株式会社		
当前申请(专利权)人(译)	索尼株式会社		
[标]发明人	种田贵之 内野胜秀 饭田幸人 浅野慎		
发明人	种田贵之 内野胜秀 饭田幸人 浅野慎		
IPC分类号	H01L27/32 H01L23/522 G09G3/30		
CPC分类号	G09G2320/045 G09G2300/0842 G09G2320/043 H01L27/3276 G09G3/3233 G09G2300/0866 G09G2320/0209 G09G2300/0819 G09G2320/0223 G09G3/3291 G09G2300/0426 G09G3/325 G09G3/3225 G09G2310/08 H01L27/3248 H01L27/3262 H01L27/3279 H01L51/5012 H01L51/52 H01L2251/5315		
代理人(译)	周少杰		
优先权	2007307042 2007-11-28 JP		
外部链接	Espacenet SIPO		

摘要(译)

一种电致发光显示面板和电子装置。该电致发光显示面板具有对应于有源驱动系统的像素结构，该EL显示面板包括：电流提供线，被配置来共同连接到多个像素电路，所述电流提供线与信号线的交叉部分的线宽小于所述电流提供线的其它部分的线宽。

