

(12) 发明专利

(10) 授权公告号 CN 101305409 B

(45) 授权公告日 2010.12.15

(21) 申请号 200680042140.9

(22) 申请日 2006.09.13

(30) 优先权数据
2, 518, 276 2005.09.13 CA

(85) PCT申请进入国家阶段日
2008.05.12

(86) PCT申请的申请数据
PCT/CA2006/001501 2006.09.13

(87) PCT申请的公布数据
W02007/030927 EN 2007.03.22

(73) 专利权人 伊格尼斯创新有限公司
地址 加拿大安大略湖

(72) 发明人 A·内森 G·R·查吉
S·加法拉巴迪娅什蒂娜

(74) 专利代理机构 北京市柳沈律师事务所
11105
代理人 沙捷 丁艺

(51) Int. Cl.
G09G 3/22 (2006.01)
G09G 3/32 (2006.01)

(56) 对比文件

CN 1482586 A, 2004.03.17, 全文.
CN 1388951 A, 全文.
US 2005/0052366 A1, 2005.03.10, 全文.
CN 1622174 A, 2005.06.01, 全文.
JP 2005128521 A, 2005.05.19, 全文.

审查员 杨曦

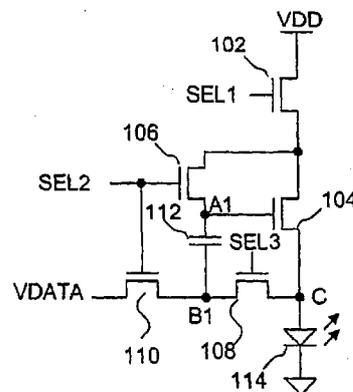
权利要求书 3 页 说明书 8 页 附图 9 页

(54) 发明名称

用于亮度退化补偿的电致发光器件显示器及其驱动方法

(57) 摘要

本发明提供了一种用于补偿电致发光器件的亮度退化的方法和系统。该系统包括像素电路，该像素电路具有发光器件、存储电容器、多个晶体管和用于操作像素电路的控制信号线。当对像素电路进行编程和驱动时，存储电容器被连接到晶体管和信号线或从其断开连接。



1. 一种像素电路,包括:
发光器件;
具有第一端和第二端的存储电容器;
具有栅极端、第一端和第二端的第一晶体管,其栅极端连接到第一选择线;
具有栅极端、第一端和第二端的第二晶体管,其第一端连接到所述第一晶体管的第二端,第二端连接到所述发光器件;
具有栅极端、第一端和第二端的第三晶体管,其栅极端连接到第二选择线,第一端连接到所述第一晶体管的第二端,第二端连接到所述第二晶体管的栅极端和所述存储电容器的第一端;
具有栅极端、第一端和第二端的第四晶体管,其栅极端连接到第三选择线,第一端连接到所述存储电容器的第二端,第二端连接到所述第二晶体管的第二端和所述发光器件;和
具有栅极端、第一端和第二端的第五晶体管,其栅极端连接到第二选择线,第一端连接到信号线,第二端连接到所述第四晶体管的第一端和所述存储电容器的第二端。
2. 如权利要求 1 所述的像素电路,其中,所述第一选择线、所述第二选择线和所述第三选择线被驱动以形成编程周期和驱动周期,所述编程周期包括预充电周期和补偿周期。
3. 如权利要求 2 所述的像素电路,其中,所述存储电容器在所述预充电周期期间充电,所述存储电容器在所述补偿周期期间放电,并且在所述驱动周期期间,通过设置所述第二选择线使得所述第五晶体管关断并设置所述第三选择线使得所述第四晶体管导通,使所述存储电容器的第二端从所述信号线断开连接并连接到所述第二晶体管的第二端。
4. 如权利要求 3 所述的像素电路,其中,所述第一选择线、所述第二选择线、所述信号线被驱动,使得在补偿周期期间,所述存储电容器存储的电压取决于所述第二晶体管的阈值电压、与所述发光器件有关的电压和编程电压。
5. 如权利要求 1 所述的像素电路,其中,所述第三选择线是第一选择线。
6. 如权利要求 5 所述的像素电路,其中,所述第一选择线和所述第二选择线被驱动以形成编程周期和驱动周期,所述编程周期包括预充电周期和补偿周期。
7. 如权利要求 6 所述的像素电路,其中,所述存储电容器在所述预充电周期期间充电,所述存储电容器在所述补偿周期期间放电,并且在所述驱动周期期间,通过设置所述第二选择线使得所述第五晶体管关断并设置所述第三选择线使得所述第四晶体管导通,使所述存储电容器的第二端从所述信号线断开连接并连接到所述第二晶体管的第二端。
8. 如权利要求 7 所述的像素电路,其中,所述第一选择线、所述第二选择线、所述信号线被驱动,使得在所述补偿周期期间,所述存储电容器存储的电压取决于所述第二晶体管的阈值电压、与所述发光器件有关的电压和编程电压。
9. 如权利要求 5 所述的像素电路,还包括具有栅极端、第一端和第二端的第六晶体管,其栅极端连接到所述第二选择线,第一端连接到所述第二晶体管的第一端,第二端连接到偏置电流线。
10. 如权利要求 9 所述的像素电路,其中,所述第一选择线和所述第二选择线被驱动以形成第一操作周期和第二操作周期。
11. 如权利要求 10 所述的像素电路,其中,在所述第一操作周期期间所述存储电容器连接到所述信号线和所述偏置电流线,在所述第二操作周期期间,通过设置所述第二选择

线使得所述第五晶体管关断并设置所述第三选择线使得所述第四晶体管导通,使所述存储电容器从所述信号线和所述偏置电流线断开连接并且所述存储电容器的第二端连接到所述第二晶体管的第二端。

12. 如权利要求 11 所述的像素电路,其中,所述第一选择线、所述第二选择线、所述偏置电流线和所述信号线被驱动,使得所述存储电容器存储的电压取决于所述第二晶体管的阈值电压、与所述发光器件有关的电压和编程电压。

13. 如权利要求 1-12 中任一项所述的像素电路,其中,所述发光器件是有机发光二极管。

14. 如权利要求 1-12 中任一项所述的像素电路,其中,所述像素电路形成电致发光器件显示器。

15. 如权利要求 14 所述的像素电路,其中,所述像素电路形成主动矩阵发光显示器。

16. 如权利要求 15 所述的像素电路,其中,所述显示器是主动矩阵有机发光显示器。

17. 如权利要求 1-12 中任一项所述的像素电路,其中,至少一个晶体管包括非晶、纳米晶/微晶、多晶、有机材料、n 型材料、p 型材料或 CMOS 硅。

18. 如权利要求 1-12 中任一项所述的像素电路,其中,至少一个晶体管是 n 型或 p 型 TFT。

19. 一种显示系统,包括:

由权利要求 1 的像素电路形成的显示阵列;和

驱动模块,其用于驱动被显示阵列的行共享使用的所述第一选择线、所述第二选择线和所述第三选择线,并用于驱动被显示阵列的列共享使用的所述信号线,以为显示阵列的行形成编程周期和驱动周期,其中,所述编程周期包括预充电周期和补偿周期,所述存储电容器在所述预充电周期进行充电,所述存储电容器在所述补偿周期期间进行放电,并且在所述驱动周期期间,通过设置所述第二选择线使得所述第五晶体管关断并设置所述第三选择线使得所述第四晶体管导通,使所述存储电容器的第二端从所述信号线断开连接并连接到所述第二晶体管的第二端。

20. 如权利要求 19 所述的显示系统,其中,所述驱动模块操作所述预充电周期和所述补偿周期,以使得所述显示阵列的一行的预充电周期和所述显示阵列的相邻行的补偿周期被并行执行。

21. 一种显示系统,包括:

由权利要求 5 的像素电路形成的显示阵列;和

驱动模块,其用于驱动被显示阵列的行共享使用的所述第一选择线和所述第二选择线,并用于驱动被显示阵列的列共享使用的所述信号线,以为显示阵列的行形成编程周期和驱动周期,所述编程周期具有预充电周期和补偿周期,所述存储电容器在所述预充电周期期间进行充电,所述存储电容器在所述补偿周期期间进行放电,并且在所述驱动周期期间,通过设置所述第二选择线使得所述第五晶体管关断并设置所述第三选择线使得所述第四晶体管导通,使所述存储电容器的第二端从所述信号线断开连接并连接到所述第二晶体管的第二端。

22. 如权利要求 21 所述的显示系统,其中,所述驱动模块操作所述预充电周期和所述补偿周期,以使得所述显示阵列的一行的预充电周期和所述显示阵列的相邻行的补偿周期

被并行执行。

23. 一种显示系统,包括:

由权利要求 9 的像素电路形成的显示阵列;和

驱动模块,其用于驱动被显示阵列的行共享使用的所述第一选择线和所述第二选择线,并用于驱动被显示阵列的列共享使用的所述信号线和所述偏置电流线,以为显示阵列的行形成第一操作周期和第二操作周期,在所述第一操作周期期间所述存储电容器连接到所述信号线和所述偏置电流线,在所述第二操作周期期间,通过设置所述第二选择线使得所述第五晶体管关断并设置所述第三选择线使得所述第四晶体管导通,使所述存储电容器从所述信号线和所述偏置电流线断开连接并连接到所述第二晶体管。

24. 如权利要求 23 所述的显示系统,其中,所述驱动模块操作所述第一操作周期和所述第二操作周期,以随后执行所述显示阵列的各行的第一操作周期并在所述第一操作周期后执行所述第二操作周期。

25. 一种用于补偿权利要求 1 所述的发光器件的退化的方法,包括以下步骤:

使所述存储电容器充电,该步骤包括将所述存储电容器连接到所述信号线;

使所述存储电容器放电;和

通过设置所述第二选择线使得所述第五晶体管关断并设置所述第三选择线使得所述第四晶体管导通,使所述存储电容器从所述信号线断开连接并将所述存储电容器的第二端连接到所述第二晶体的第二端。

26. 如权利要求 25 所述的方法,其中,取决于所述第二晶体管的阈值电压、与所述发光器件有关的电压和编程电压的电压被存储到所述存储电容器中以驱动所述像素电路。

27. 一种用于补偿权利要求 1 所述的像素电路中的第二晶体管的阈值电压的偏移的方法,包括以下步骤:

使所述存储电容器充电,该步骤包括将所述存储电容器连接到所述信号线;

使所述存储电容器放电;和

通过设置所述第二选择线使得所述第五晶体管关断并设置所述第三选择线使得所述第四晶体管导通,使所述存储电容器从所述信号线断开连接并将所述存储电容器的第二端连接到所述第二晶体的第二端。

28. 如权利要求 27 所述的方法,其中,取决于所述第二晶体管的阈值电压、与所述发光器件有关的电压和编程电压的电压被存储到所述存储电容器中以驱动所述像素电路。

29. 一种用于补偿权利要求 1 所述的像素电路的接地弹跳或 IR 压降的方法,包括以下步骤:

使所述存储电容器充电,该步骤包括将所述存储电容器连接到所述信号线和所述偏置电流线;

使所述存储电容器放电;和

通过设置所述第二选择线使得所述第五晶体管关断并设置所述第三选择线使得所述第四晶体管导通,使所述存储电容器从所述信号线和所述偏置电流线断开连接并将所述存储电容器的第二端连接到所述第二晶体的第二端。

30. 如权利要求 29 所述的方法,其中,取决于所述第二晶体管的阈值电压、与所述发光器件有关的电压和编程电压的电压被存储到所述存储电容器中以驱动所述像素电路。

用于亮度退化补偿的电致发光器件显示器及其驱动方法

[0001] 相关申请的交叉引用

[0002] 本申请要求 2005 年 9 月 13 日提交的加拿大专利申请第 2,518,276 号的优先权。

[0003] 技术领域

[0004] 本发明涉及电致发光器件显示器,更具体而言,涉及用于补偿亮度退化的电致发光器件显示器的驱动技术。

[0005] 背景技术

[0006] 电致发光显示器已经被开发来广泛用在如蜂窝电话等各种装置上。特别是,带有非晶硅(a-Si)、多晶硅、有机或其他驱动背板的主动矩阵有机发光二极管(AMOLED)显示器由于诸如可执行灵活显示、制造成本较低、高分辨率和视角较宽等优点而变得更有吸引力。

[0007] AMOLED 显示器包括多行多列像素构成的阵列和排列成多行多列的阵列形式的背板电子装置,其中每个象素都具有有机发光二极管(OLED)。由于 OLED 是电流驱动的装置,所以 AMOLED 的像素电路应能够提供精确且恒定的驱动电流。

[0008] 需要提供一种能够以高精度提供具有恒定亮度并能减少像素电路老化的影响的方法和系统。

[0009] 发明内容

[0010] 本发明的目标是提供一种能够消除或减轻现有系统的至少一个缺点的方法和系统。

[0011] 根据本发明的一个方面,提供了一种像素电路,其包括发光器件和具有第一端和第二端的存储电容器。像素电路包括具有栅极端、第一端和第二端的第一晶体管,其中的栅极端连接到第一选择线。像素电路包括具有栅极端、第一端和第二端的第二晶体管,该第二晶体管的第一端与第一晶体管的第二端相连,并且该第二晶体管的第二端连接到发光器件。像素电路还包括具有栅极端、第一端和第二端的第三晶体管,其栅极端连接到第二选择线,第一端与第一晶体管的第二端相连,并且第二端连接到第二晶体管的栅极端和存储电容器的第一端。像素电路包括具有栅极端、第一端和第二端的第四晶体管,其栅极端连接到第三选择线,第一端连接到存储电容器的第二端,并且第二端连接到第二晶体管的第二端和发光器件。像素电路还包括具有栅极端、第一端和第二端的第五晶体管,其栅极端连接到第二选择线,第一端连接到信号线上,并且第二端连接到第四晶体管的第一端和存储电容器的第二端。

[0012] 在上述像素电路中,第三选择线可以是第一选择线。

[0013] 上述像素电路可包括具有栅极端、第一端和第二端的第六晶体管,其栅极端连接到第二选择线,第一端连接到第二晶体管的第一端,并且第二端连接到偏置电流线。

[0014] 根据本发明的另一方面,提供了一种显示系统,该显示系统包括由像素电路形成的显示阵列和用于对像素电路进行编程和驱动的驱动模块。

[0015] 根据本发明的另一方面,提供了一种用于补偿像素电路中的发光器件的退化的方法。该方法包括存储电容器充电和存储电容器放电的步骤。存储电容器充电的步骤包括将存储电容器连接到信号线。该方法包括将存储电容器从信号线上断开连接和将存储电容器

的第二端连接到第二晶体管的第二端的步骤。

[0016] 根据本发明的另一方面,提供了一种用于补偿像素电路中的晶体管的阈值电压的偏移的方法。该方法包括存储电容器充电和存储电容器放电的步骤。存储电容器充电的步骤包括将存储电容器连接到信号线。该方法包括将存储电容器从信号线上断开连接和将存储电容器的第二端连接到第二晶体管的第二端的步骤。

[0017] 根据本发明的另一方面,提供了一种用于补偿像素电路中的接地弹跳或 IR 压降的方法。该方法包括存储电容器充电和存储电容器放电的步骤。存储电容器充电的步骤包括将存储电容器连接到信号线和偏置电流线。该方法包括将存储电容器从信号线和偏置电流线断开连接 和将存储电容器的第二端连接到第二晶体管的第二端的步骤。

[0018] 本发明的发明内容部分并不必须要描述本发明的全部特征。

附图说明

[0019] 根据参考附图作出的以下描述,本发明的这些和其他特征将变得更明显,在附图中:

[0020] 图 1A 是示出应用了根据本发明的一个实施例的像素驱动方案的像素电路以及其控制信号线的示意图;

[0021] 图 1B 是示出操作图 1A 所示的像素电路的方法的一个实例的时序图;

[0022] 图 2 是示出图 1A-1B 的仿真结果的曲线图;

[0023] 图 3 是示出图 1A-1B 的另一个仿真结果的曲线图;

[0024] 图 4A 示出应用了根据本发明另一个实施例的像素驱动方案的像素电路以及其控制信号线的一个实例的示意图;

[0025] 图 4B 是示出操作图 4A 所示的像素电路的方法的一个实例的时序图;

[0026] 图 5A 示出应用了根据本发明的另一实施例的像素驱动方案的像素电路以及其控制信号线的一个实例的示意图;

[0027] 图 5B 是示出操作图 5A 所示的像素电路的方法的一个实例的时序图;

[0028] 图 6 示出了带有包括图 1A 的像素电路的显示阵列的显示系统的一个实例;

[0029] 图 7 示出了操作图 6 所示的显示阵列的方法的一个实例的时序图;

[0030] 图 8 示出了带有包括图 4A 的像素电路的显示阵列的显示系统的一个实例;

[0031] 图 9 示出了操作图 8 所示的显示阵列的方法的一个实例的时序图;

[0032] 图 10 示出了带有包括图 5A 的像素电路的显示阵列的显示系统的一个实例;和

[0033] 图 11 示出了操作图 10 所示的显示阵列的方法的一个实例的时序图。

具体实施方式

[0034] 本发明的实施例是通过利用具有诸如有机发光二极管 (OLED) 和多个晶体管的发光器件的像素电路来描述的。然而,像素电路可包括任意不同于 OLED 的发光器件。像素电路中的晶体管可以是 n 型晶体管、p 型晶体管或其组合。像素电路中的晶体管可利用非晶硅、纳米晶硅 / 微晶硅、多晶硅、有机半导体技术 (例如,有机 TFT)、NMOS/PMOS 技术或 CMOS 技术 (例如, MOSFET) 来制造。具有像素电路的显示器可以是单色、多色或全色显示器,并且可包括一个或多个电致发光 (EL) 元件 (例如,有机 EL)。显示器可以是主动矩阵发光显

示器。显示器可用在 DVD、个人数字助理 (PDA)、计算机显示器或蜂窝式电话中。

[0035] 在本说明书中，“像素电路”和“像素”可互换地使用。在以下描述中，“信号”和“线”可互换地使用。在以下描述中，“连接（或被连接）”和“耦合（或被耦合）”可互换地使用，并且可用于表示两个或多个元件以物理或电气方式直接或间接地彼此相接触。

[0036] 本发明的实施例包括驱动像素电路的驱动方法，该驱动方法包括用于补偿 OLED 退化、背板不稳定性（例如，TFT 阈值偏移）和接地弹跳（或 IR 压降）中的至少一项的像素内补偿技术。驱动方案允许像素电路提供独立于像素元件特征的偏移的稳定亮度，这种偏移例如是由于延长显示操作和处理变化造成的像素老化而造成的。这就增强了 OLED 的亮度稳定性并有效地改善了显示器操作寿命。

[0037] 图 1A 示出应用了根据本发明的一个实施例的像素驱动方案的像素电路和其控制信号线的一个实例。图 1A 所示的像素电路 100 包括晶体管 102-110、存储电容器 112 和 OLED 114。像素电路 100 被连接到三条选择线 SEL1、SEL2 和 SEL3、信号线 VDATA、电压线 VDD 和共同接地端 (common ground)。

[0038] 晶体管 102-110 可以是 CMOS 技术中的非晶硅、多晶硅或有机薄膜晶体管 (TFT) 或标准 NMOS。本领域的普通技术人员将理解，像素电路 100 可以利用 p 型晶体管来重新布置。

[0039] 晶体管 104 是驱动晶体管。驱动晶体管 104 的源极端和漏极端分别连接到 OLED 114 的阳极电极和晶体管 102 的源极端。驱动晶体管 104 的栅极端通过晶体管 110 连接到信号线 VDATA 并连接到晶体管 106 的源极端。晶体管 106 的漏极端连接到晶体管 102 的源极端，并且其栅极端连接到选择线 SEL2。

[0040] 晶体管 108 的漏极端连接到晶体管 110 的源极端，其源极端连接到 OLED 114 的阳极，并且其栅极端连接到选择线 SEL3。

[0041] 晶体管 110 的漏极端连接到信号线 VDATA，并且其栅极端连接到选择线 SEL2。

[0042] 驱动晶体管 104、晶体管 106 和存储电容器 112 在节点 A1 处相连。晶体管 108 和 110 以及存储电容器 112 在节点 B1 处相连。

[0043] 图 1B 示出了操作图 1A 所示的像素电路 100 的方法的一个实例。图 1A 所示的像素电路 100 包括 n 型晶体管。但本领域的普通技术人员将理解，图 1B 所示的方法可适用于具有 p 型晶体管的像素电路。

[0044] 参考图 1A-1B，像素电路 100 的操作包括两个操作周期：编程周期 120 和驱动周期 122。在编程周期 120 的结尾，节点 A1 被充电至 $(V_p + V_T + \Delta V_{\text{OLED}})$ ，其中 V_p 是编程电压， V_T 是晶体管 104 的阈值电压，并且 ΔV_{OLED} 是偏压应力下的 OLED 电压偏移。

[0045] 编程周期 120 包括两个子周期：预充电 P11 和补偿 P12，下文中分别称为预充电子周期 P11 和补偿子周期 P12。

[0046] 在预充电子周期 P11 期间，选择线 SEL1 和 SEL2 是高电平而 SEL3 是低电平，其结果分别是，晶体管 102、106 和 110 导通，晶体管 108 关断。VDATA 处的电压被设置成 $(V_{\text{OLED}i} - V_p)$ 。“ V_p ”是编程电压，“i”代表 OLED 的初始电压，“ $V_{\text{OLED}i}$ ”是恒定电压并可设置成 OLED 114 的初始导通电压。然而，“ $V_{\text{OLED}i}$ ”可被设置成其他电压，诸如，零电压。在预充电子周期 P11 的结尾，存储电容器 112 被充电成具有接近 $(V_{\text{DD}} + V_p - V_{\text{OLED}i})$ 的电压。

[0047] 在补偿子周期 P12 期间，选择线 SEL2 是高电平，从而使得晶体管 106 和 110 导通，而选择线 SEL1 和 SEL3 是低电平，从而使得晶体管 102 和 108 关断。其结果是，存储电容器

112 开始通过晶体管 104 和 OLED 114 放电,直至通过驱动晶体管 104 和 OLED 114 的电流变成接近于零为止。因此,接近 $(V_T+V_P+V_{OLED}-V_{OLEDi})$ 的电压被存储到存储电容器 112 中,其中 V_{OLED} 是 OLED 114 的导通电压。

[0048] 在驱动周期 122 期间,选择线 SEL2 是低电平,使得晶体管 106 和 110 关断,而选择线 SEL1 和 SEL3 是高电平,使得晶体管 102 和 108 导通。其结果是,存储电容器 112 从信号线 VDATA 断开连接并连接到驱动晶体管 104 的源极。

[0049] 如果驱动晶体管 104 处于饱和区,则接近 $K(V_P+\Delta V_{OLED})^2$ 的电流通过 OLED 114 直至下一个编程周期,其中 K 是驱动晶体管 104 的跨导 (trans-conductance) 系数,并且 $\Delta V_{OLED} = V_{OLED}-V_{OLEDi}$ 。

[0050] 图 2 示出了图 1A-1B 所示的操作的仿真结果的一个实例。图 2 所示的曲线图代表在驱动周期 122 期间作为 OLED 电压偏移的函数的 OLED 电流。参考图 1A、1B 和 2,可看出当 ΔV_{OLED} 随着时间增大时, OLED 114 的驱动电流也增大。这样,像素电路 100 通过增加 OLED 114 的驱动电流而补偿 OLED 114 的亮度退化。

[0051] 图 3 示出了图 1A-1B 的操作的另一个仿真结果的实例。图 3 的曲线图代表在驱动周期 122 期间作为驱动晶体管 104 的阈值电压偏移的函数的 OLED 电流。参考图 1A、1B 和 3,因为 OLED 114 的驱动电流独立于驱动晶体管 104 的阈值,像素电路 100 补偿驱动晶体管 104 的阈值电压的偏移。图 3 所示的结果的重点在于驱动晶体管的阈值中的 ΔV 偏移的 OLED 电流稳定性。

[0052] 图 4A 示出应用了根据本发明的另一个实施例的像素驱动方案的像素电路及其控制信号线的一个实例。图 4A 所示的像素电路 130 包括五个晶体管 132-140、存储电容器 142 和 OLED 144。像素电路 130 连接到两条选择线 SEL1 和 SEL2、信号线 VDATA、电压线 VDD、和共同接地端。

[0053] 晶体管 132-140 可以与图 1A 所示的晶体管 102-110 相同或相似。晶体管 132-140 可以是非晶硅、多晶硅、或 CMOS 技术中的有机 TFT 或标准 NMOS。存储电容器 142 和 OLED 144 可分别与图 1A 所示的存储电容器 112 和 OLED 114 相类似。

[0054] 晶体管 134 是驱动晶体管。驱动晶体管 134 的源极端和漏极端分别连接到 OLED 144 的阳极电极和晶体管 132 的源极。驱动晶体管 134 的栅极端通过晶体管 140 连接到信号线 VDATA,并连接到晶体管 136 的源极端。晶体管 136 的漏极端连接到晶体管 132 的源极端,并且其栅极端连接到选择线 SEL2。

[0055] 晶体管 138 的漏极端连接到晶体管 140 的源极端,其源极端连接到 OLED 144 的阳极,并且其栅极连接到选择线 SEL1。

[0056] 晶体管 140 的漏极端连接到信号线 VDATA,并且其栅极端连接到选择线 SEL2。

[0057] 驱动晶体管 134、晶体管 136 和存储电容器 142 在节点 A2 处相连。晶体管 138 和 140 与存储电容器 142 在节点 B2 处相连。

[0058] 图 4B 示出了操作图 4A 所示的像素电路 130 的方法的一个实例。图 4A 所示的像素电路 130 包括 n 型晶体管。但本领域的普通技术人员将理解,图 4B 所示的方法可适用于具有 p 型晶体管的像素电路。

[0059] 参考图 4A-4B,像素电路 130 的操作包括两个操作周期:编程周期 150 和驱动周期 152。在编程周期 150 的结尾,节点 A2 被充电至 $(V_P+V_T+\Delta V_{OLED})$,其中, V_P 是编程电压, V_T 是

晶体管 134 的阈值电压,并且 ΔV_{OLED} 是偏压应力下的 OLED 电压偏移。

[0060] 编程周期 150 包括两个子周期:预充电 P21 和补偿 P22,下文中分别称为预充电子周期 P21 和补偿子周期 P22。

[0061] 在预充电子周期 P21 期间,选择线 SEL1 和 SEL2 是高电平,并且 VDATA 变成使 OLED 144 关断的适当电压 $V_{\text{OLED}1}$ 。 $V_{\text{OLED}1}$ 是预先定义的小于 OLED 的最小导通电压的电压。在预充电子周期 P21 的结尾,存储电容器 142 被充电成具有接近 $(V_{\text{DD}}+V_{\text{OLED}1})$ 的电压。VDATA 处的电压被设置成 $(V_{\text{OLED}1}-V_{\text{p}})$,其中 V_{p} 是编程电压。

[0062] 在补偿子周期 P22 期间,选择线 SEL2 是高电平,使得晶体管 136 和 140 导通,而选择线 SEL1 是低电平,使得晶体管 132 和 138 关断。P22 处的 VDATA 电压不同于 P21 的 VDATA 电压,以在 P22 的结尾适当地将 A2 充电至 $(V_{\text{p}}+V_{\text{T}}+\Delta V_{\text{OLED}})$ 。其结果是,存储电容器 142 开始通过驱动晶体管 134 和 OLED 144 放电,直至通过驱动晶体管 134 和 OLED 144 的电流变成接近于零为止。因此,接近 $(V_{\text{T}}+V_{\text{p}}+V_{\text{OLED}}-V_{\text{OLED}1})$ 的电压被存储到存储电容器 142 中,其中 V_{OLED} 是 OLED 144 的导通电压。

[0063] 在驱动周期 152 期间,选择线 SEL2 是低电平,使得晶体管 136 和 140 关断。选择线 SEL1 是高电平,使得晶体管 132 和 138 导通。其结果是,存储电容器 142 从信号线 VDATA 断开连接并连接到驱动晶体管 134 的源极端。

[0064] 如果驱动晶体管 134 处于饱和区,则接近 $K(V_{\text{p}}+\Delta V_{\text{OLED}})^2$ 的电流流过 OLED 144 直至下一个编程周期,其中 K 是驱动晶体管 134 的跨导系数,并且 $\Delta V_{\text{OLED}} = V_{\text{OLED}}-V_{\text{OLED}1}$ 。其结果是,当 ΔV_{OLED} 随着时间而增大时,OLED 144 的驱动电流也增大。这样,像素电路 130 通过增加 OLED 144 的驱动电流补偿 OLED 144 的亮度退化。

[0065] 此外,像素电路 130 补偿驱动晶体管 134 的阈值电压的偏移,这样就使 OLED 144 的驱动电流独立于阈值 V_{T} 。

[0066] 图 5A 示出应用了根据本发明的另一个实施例的像素驱动方案的像素电路及其控制信号线的一个实例。图 5A 所示的像素电路 160 包括六个晶体管 162-172、存储电容器 174 和 OLED 176。像素电路 160 连接到两条选择线 SEL1 和 SEL2、信号线 VDATA、电压线 VDD、偏置电流线 IBIAS 和共同接地端。

[0067] 晶体管 162-172 可以是非晶硅、多晶硅、或 CMOS 技术中的有机 TFT 或标准 NMOS。存储电容器 174 和 OLED 176 可分别与图 1A 所示的存储电容器 112 和 OLED 114 相同或相类似。

[0068] 晶体管 164 是驱动晶体管。驱动晶体管 164 的源极端和漏极端分别连接到 OLED 176 的阳极电极和晶体管 162 的源极端。驱动晶体管 164 的栅极端通过晶体管 170 连接到信号线 VDATA 并连接到晶体管 166 的源极端。驱动晶体管 166 的漏极端连接到晶体管 162 的源极端,并且其栅极端连接到选择线 SEL2。

[0069] 晶体管 168 的漏极端连接到晶体管 170 的源极端,其源极端连接到 OLED 176 的阳极,并且其栅极端连接到选择线 SEL1。

[0070] 晶体管 170 的漏极端连接到 VDATA,并且其栅极端连接到选择线 SEL2。

[0071] 晶体管 172 的漏极端连接到偏置线 IBIAS,其栅极端连接到选择线 SEL2,并且其源极端连接到晶体管 162 的源极端和晶体管 164 的漏极端。

[0072] 驱动晶体管 164、晶体管 166 和存储电容器 174 在节点 A3 处相连。晶体管 168 和

170 以及存储电容器 174 在节点 B3 处相连。

[0073] 图 5B 示出了操作图 5A 所示的像素电路 160 的方法的一个实例。图 5A 所示的像素电路 160 包括 n 型晶体管。但本领域的普通技术人员将理解,图 5B 所示的方法可适用于具有 p 型晶体管的像素电路。

[0074] 参考图 5A-5B,像素电路 160 的操作包括两个操作周期:编程周期 180 和驱动周期 182。在第二操作周期 182 的开始,节点 A3 被充电至 $(V_p+V_T+\Delta V_{OLED})$,其中, V_p 是编程电压, V_T 是晶体管 164 的阈值电压,并且 ΔV_{OLED} 是偏压应力下的 OLED 电压偏移。 V_T 和 ΔV_{OLED} 是由能产生快速编程的大 IBIAS 生成的。

[0075] 在第一操作周期 180 期间,选择线 SEL1 是低电平,SEL2 是高电平,并且 VDATA 变成适当电压 $(V_{OLED1}-V_p)$,其中 V_p 是编程电压。该适当电压是预先定义的小于 OLED 的最小导通电压的电压。同样,偏置线 IBIAS 向像素电路 160 提供偏置电流(称为 I_{BIAS})。在这个周期的结尾,节点 A3 被充电到 $V_{BIAS}+V_T+V_{OLED}(I_{BIAS})$,其中, V_{BIAS} 与偏置电流 I_{BIAS} 有关,并且 $V_{OLED}(I_{BIAS})$ 是对应于 I_{BIAS} 的 OLED 176 电压。节点 A3 处的电压独立于 180 结尾处的 V_p 。充电至 $(V_{BIAS}+V_T+\Delta V_{OLED})$ 发生在 182 的开始处。

[0076] 在第二操作周期 182 期间,选择线 SEL1 是高电平并且选择线 SEL2 是低电平。其结果是,节点 B3 被充电至 $V_{OLED}(I_p)$,其中 $V_{OLED}(I_p)$ 是对应于像素电流的 OLED 176 电压。这样,晶体管 164 的栅-源极电压变成 $(V_p+\Delta V_{OLED}+V_T)$,其中, $\Delta V_{OLED} = V_{OLED}(I_{BIAS})-V_{OLED1}$ 。由于在 OLED 亮度降低的同时 OLED 的电压为了维持恒定的亮度而增大,因此晶体管 164 的栅-源极电压增大从而导致更高的 OLED 电流。因此, OLED 176 的亮度维持恒定。

[0077] 图 6 示出了包括图 1A 所示像素电路 100 的显示系统 200 的一个实例。图 6 所示的显示阵列 202 包括以多行多列形式排列的多个像素电路 100,并可形成主动矩阵有机发光二极管 (AMOLED) 显示器。VDATA_j ($j = 1, 2, \dots$) 对应于图 1A 中的 VDATA。SEL1_k、SEL2_k 和 SEL3_k ($k = 1, 2, \dots$) 分别对应于图 1A 中的 SEL1、SEL2 和 SEL3。选择线 SEL1_k、SEL2_k 和 SEL3_k 在显示阵列 202 的公共行的各像素当中共享使用。信号线 VDATA_j 在显示阵列 202 的公共列的各像素当中共享使用。

[0078] 显示系统 200 包括驱动模块 204,该驱动模块 204 具有地址驱动器 206、源极驱动器 208 和控制器 210。选择线 SEL1_k、SEL2_k 和 SEL3_k 被地址驱动器 206 所驱动。信号线 VDATA_j 被源极驱动器 208 所驱动。控制器 210 控制地址驱动器 206 和源极驱动器 208 的操作以便操作显示阵列 202。

[0079] 图 1B 所示的波形是由驱动模块 204 生成的。驱动器模块 204 还生成编程电压。在像素中发生对 OLED 退化、阈值电压偏移和接地弹跳的补偿。在第三周期(图 1B 中的 122),驱动晶体管的栅-源极电压由存储电容器(图 1 中的 112)中存储的电压来定义。因此,接地弹跳不会改变栅-源极电压,因此像素电流变得稳定。

[0080] 图 7 示出了操作图 6 中的显示阵列的方法的一个实例。在图 7 中,行 (i) ($i = 1, 2, \dots$) 代表图 6 中的显示阵列 202 的行。图 7 中的“120”和“122”代表“编程周期”和“驱动周期”并且分别对应于图 1B 中的这些周期。图 7 中的“P11”和“P12”代表“预充电周期”和“补偿子周期”并分别对应于图 1B 中的这些子周期。一行的补偿子周期 P11 和相邻行的预充电周期 P12 是并行执行的。更进一步,在一行的驱动周期 122 期间,在相邻行中执行补偿子周期 P22。图 6 中的显示系统 200 被设计成实施并行操作,即,具有独立地

执行不同周期而不会相互影响的能力。

[0081] 图 8 示出了包括图 4A 中的像素电路 130 的显示系统 300 的一个实例。图 8 所示的显示阵列 302 包括以多行多列形式排列的多个像素电路 130, 并可形成 AMOLED 显示器。VDATA_j ($j = 1, 2, \dots$) 对应于图 4A 中的 VDATA。SEL1_k 和 SEL2_k ($k = 1, 2, \dots$) 分别对应于图 4A 中的 SEL1 和 SEL2。选择线 SEL1_k 和 SEL2_k 在显示阵列 302 的公共行的各像素当中共享使用。信号线 VDATA_j 在显示阵列 302 的公共列的各像素当中共享使用。

[0082] 显示系统 300 包括驱动模块 304, 该驱动模块 304 具有地址驱动器 306、源极驱动器 308 和控制器 310。选择线 SEL1_k 和 SEL2_k 被地址驱动器 306 所驱动。信号线 VDATA_j 被源极驱动器 308 所驱动。控制器 310 控制地址驱动器 306 和源极驱动器 308 的操作以便操作显示阵列 302。

[0083] 图 4B 所示的波形是由驱动模块 304 生成的。驱动器模块 304 还生成编程电压。在像素中发生对 OLED 退化、阈值电压偏移和接地弹跳的补偿。在第三周期 (图 4B 中的 152), 驱动晶体管的栅 - 源极电压由存储电容器 (图 4A 中的 142) 中存储的电压来定义。因此, 接地弹跳不会改变栅 - 源极电压, 因此像素电流变得稳定。

[0084] 图 9 示出了操作图 8 中的显示阵列的方法的一个实例。在图 9 中, 行 (i) ($i = 1, 2, \dots$) 代表图 8 中的显示阵列 302 的行。图 9 中的“150”和“152”代表“编程周期”和“驱动周期”并且分别对应于图 4B 中的这些周期。图 9 中的“P21”和“P22”代表“预充电子周期”和“补偿子周期”并分别对应于图 4B 中的这些子周期。一行的补偿子周期 P21 和相邻行的预充电子周期 P22 是并行执行的。更进一步, 在一行的驱动周期 152 期间, 在相邻行中执行补偿子周期 P22。图 8 中的显示系统 300 被设计成实施并行操作, 即, 具有独立地执行不同周期而不会影响彼此的能力。

[0085] 图 10 示出了包括图 5A 中的像素电路 160 的显示系统 400 的一个实例。图 10 所示的显示阵列 402 包括以多行多列形式排列的多个像素电路 160, 并且是 AMOLED 显示器。显示阵列 402 可以是 AMOLED 显示器。VDATA_j ($j = 1, 2, \dots$) 对应于图 4A 中的 VDATA。BIAS_j ($j = 1, 2, \dots$) 对应于图 4A 的 IBIAS。SEL1_k 和 SEL2_k ($k = 1, 2, \dots$) 分别对应于图 4A 中的 SEL1 和 SEL2。选择线 SEL1_k 和 SEL2_k 在显示阵列 402 的公共行的各像素当中共享使用。信号线 VDATA_j 和偏置线 IBIAS_j 在显示阵列 402 的公共列的各像素当中共享使用。

[0086] 显示系统 400 包括驱动模块 404, 该驱动模块 404 具有地址驱动器 406、源极驱动器 408 和控制器 410。选择线 SEL1_k 和 SEL2_k 被地址驱动器 406 所驱动。信号线 VDATA_j 和偏置线 IBIAS_j 被源极驱动器 408 所驱动。控制器 410 控制地址驱动器 406 和源极驱动器 408 的操作以便操作显示阵列 402。

[0087] 图 5B 所示的波形是由驱动模块 404 生成的。驱动器模块 404 还生成编程电压。对 OLED 退化、阈值电压偏移和接地弹跳的补偿发生在像素中。在图 5B 所示的第二周期 182 期间, 驱动晶体管的栅 - 源极电压由存储电容器 (图 5A 中的 174) 中存储的电压来定义。因此, 接地弹跳不会改变栅 - 源极电压, 因此像素电流变得稳定。

[0088] 图 11 示出了操作图 10 中的显示阵列的方法的一个实例。在图 9 中, 行 (i) ($i = 1, 2, \dots$) 代表图 10 中的显示阵列 402 的行。图 11 中的“180”和“182”分别对应于图 5B 中的这些周期。对于显示阵列 402 的各行, 编程周期 180 是顺序地被执行的。在一行的

驱动周期 182 期间,在相邻行中执行编程周期 180。图 10 中的显示系统 400 被设计成实施并行操作,即,具有独立地执行不同周期而不会影响彼此的能力。

[0089] 所有引文都结合在本文中作为参考。

[0090] 以上已经参照一个或多个实施例描述了本发明。但本领域技术人员将理解,在不脱离权利要求定义的本发明的范围的情况下可进行多种变形和修改。

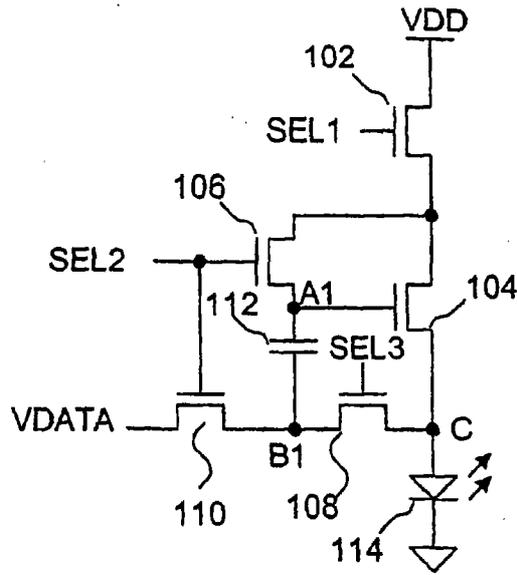


图 1A

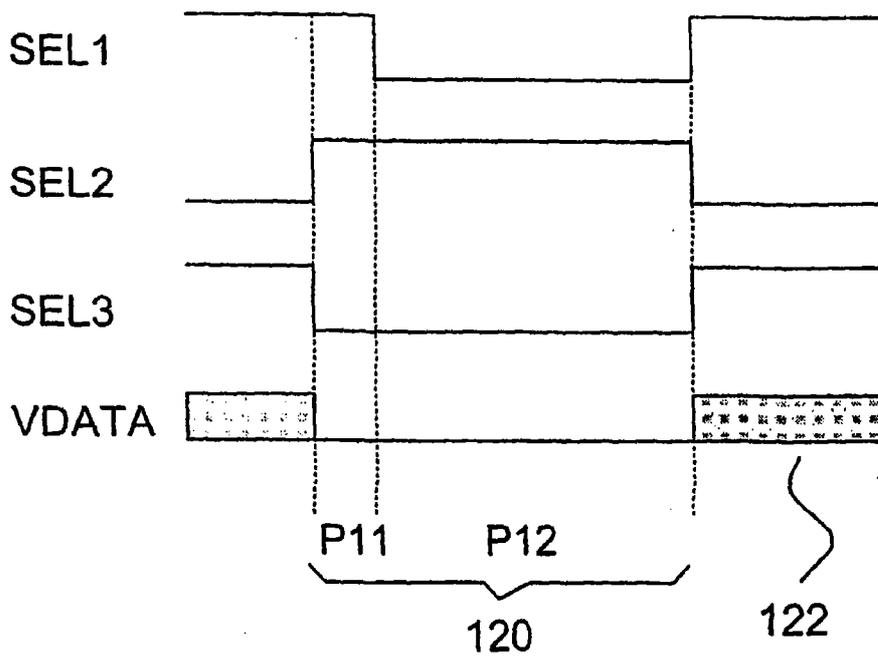


图 1B

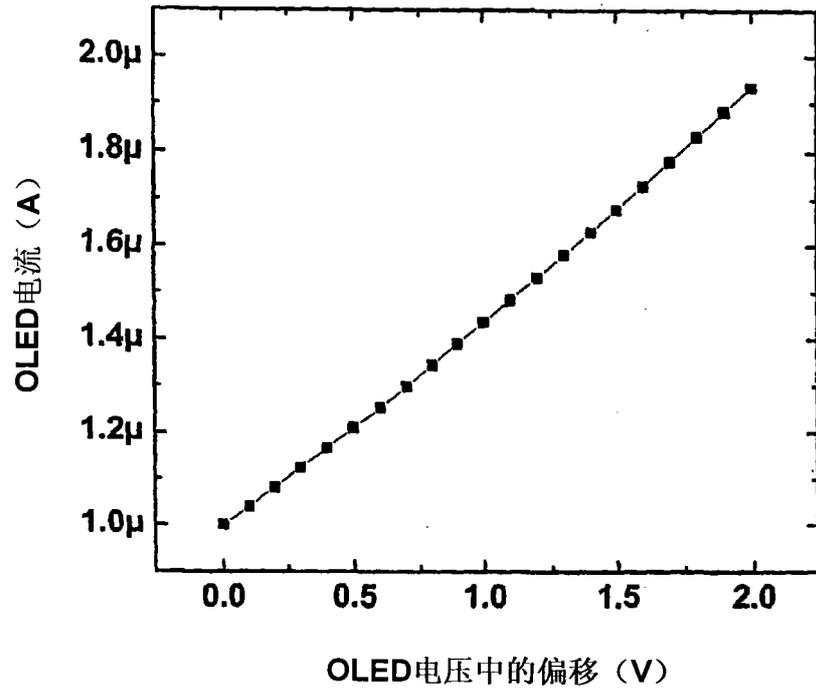


图 2

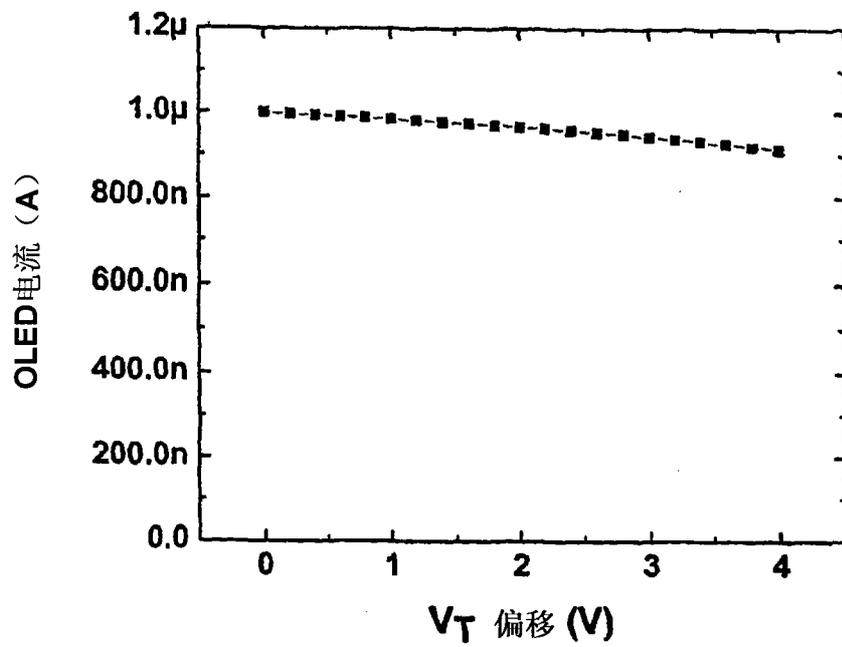


图 3

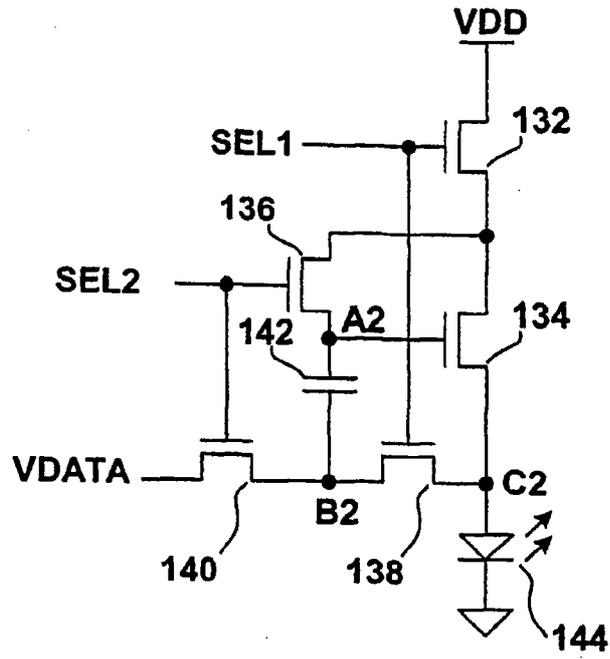


图 4A

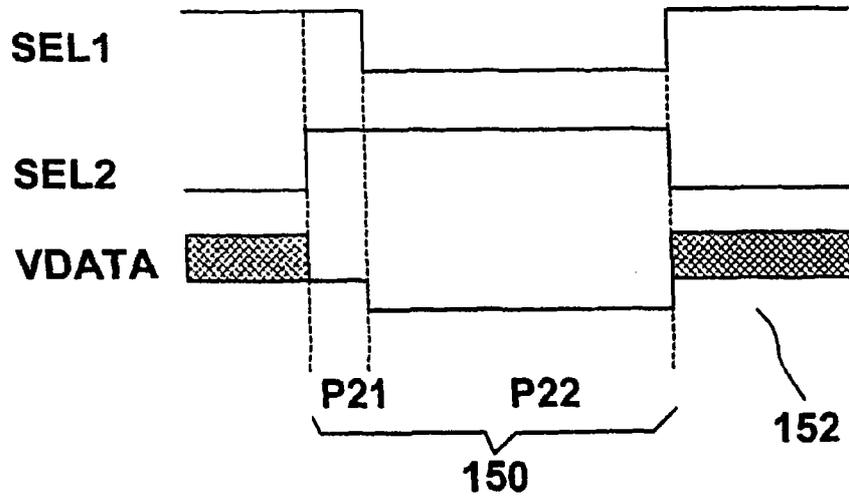


图 4B

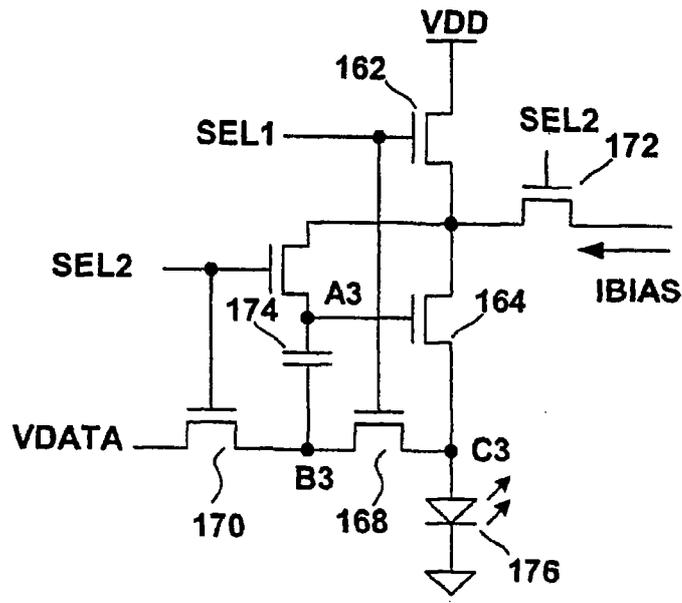


图 5A

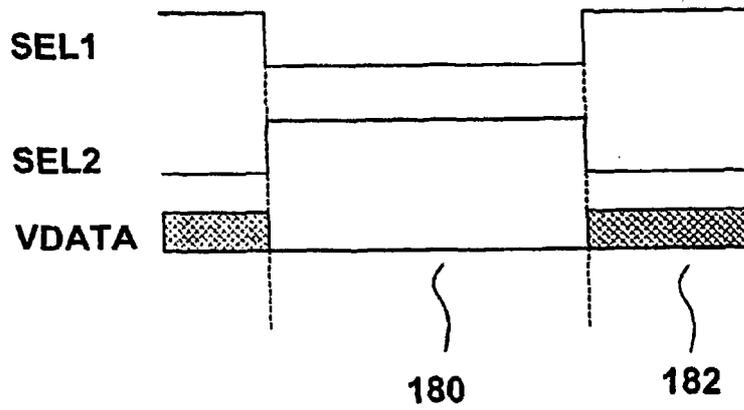


图 5B

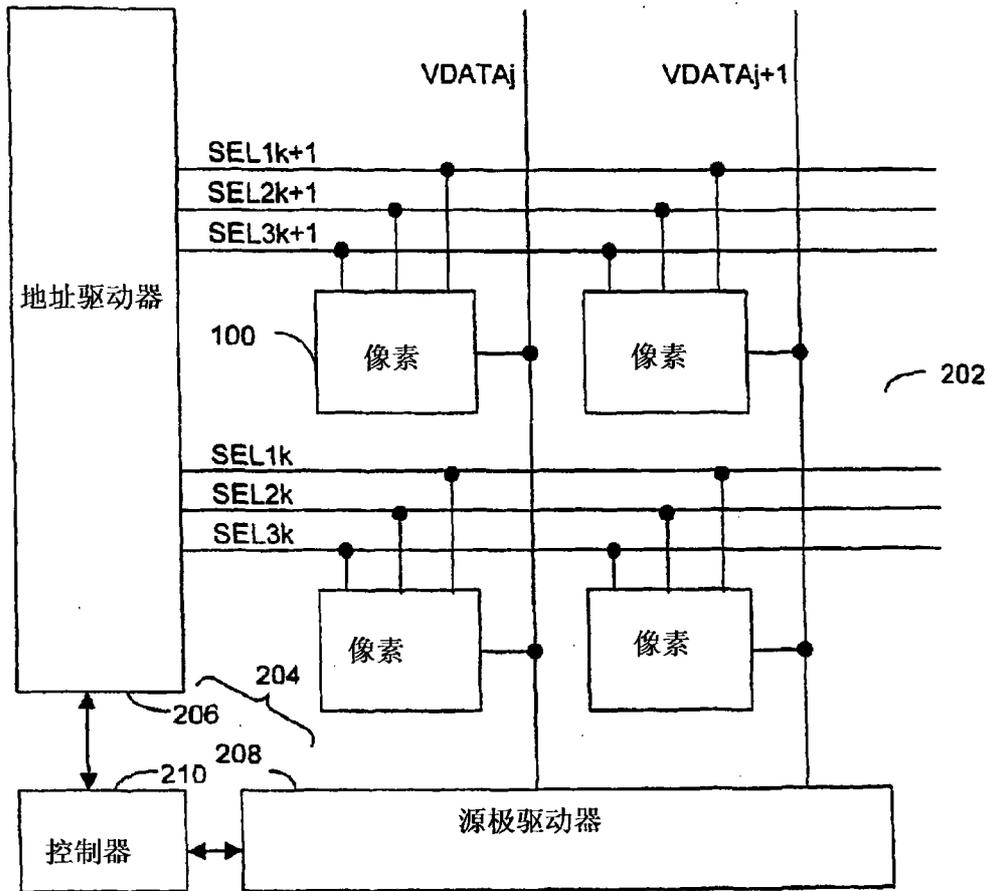


图 6

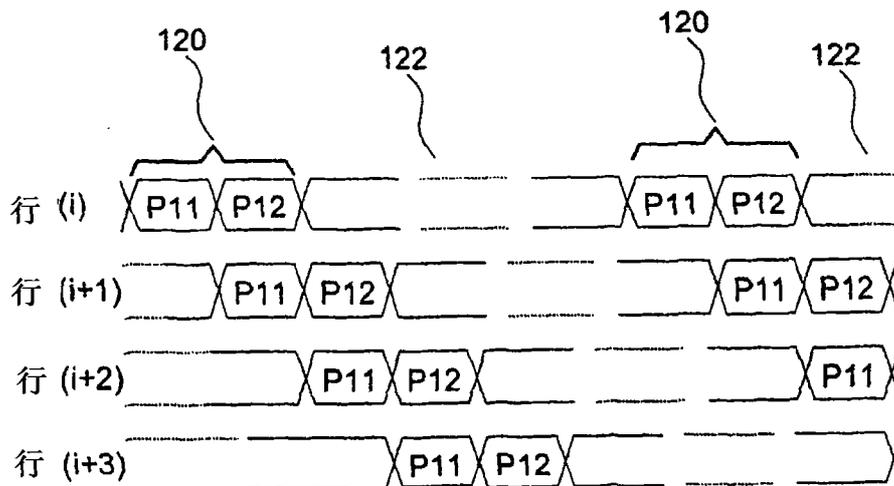


图 7

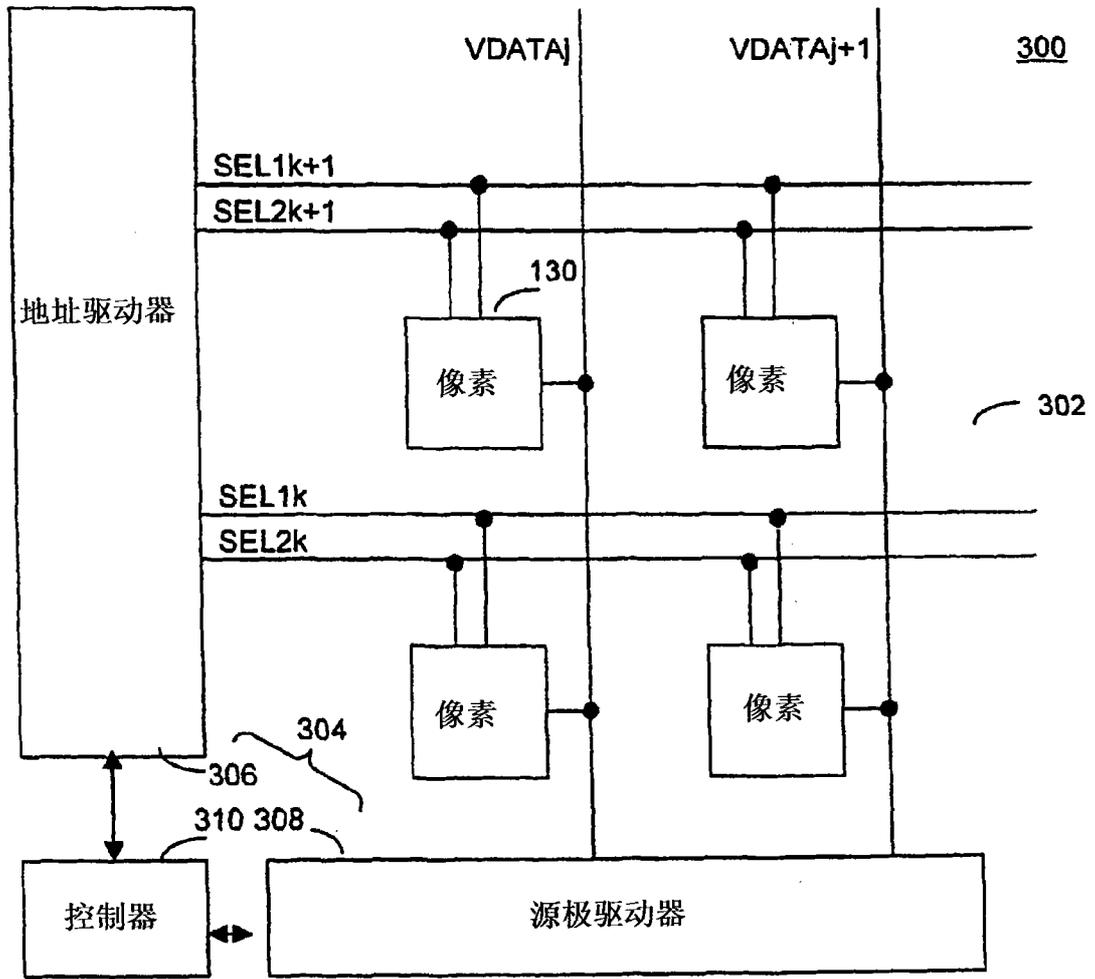


图 8

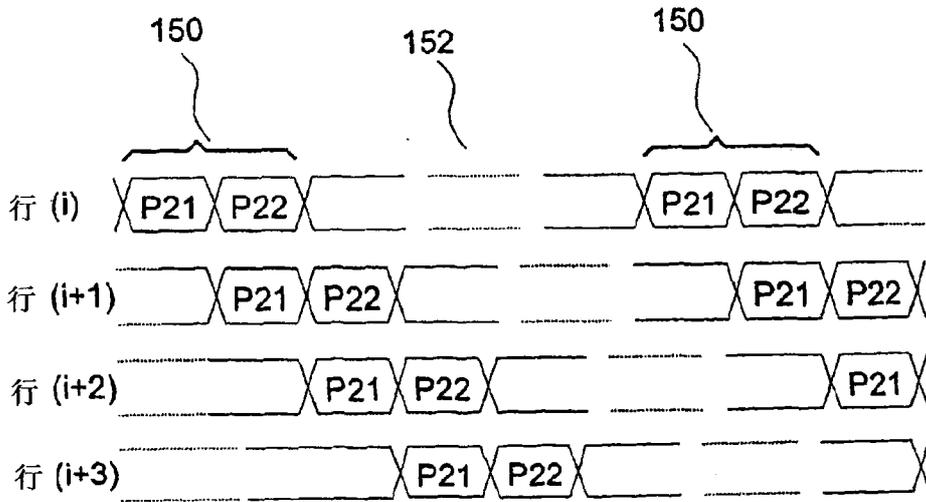


图 9

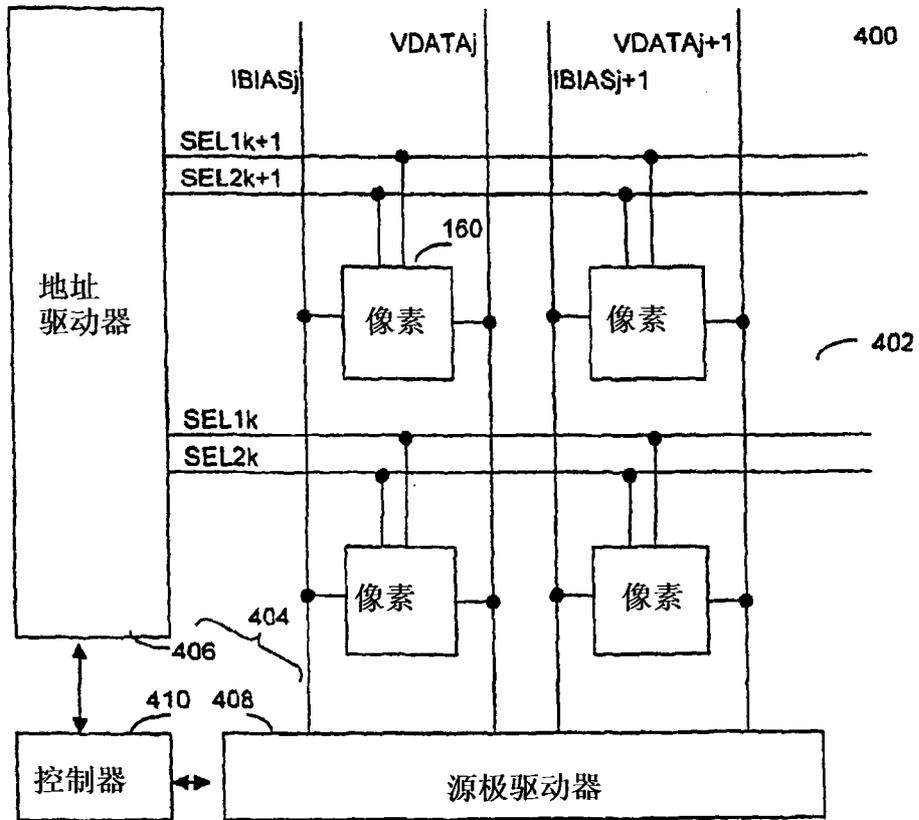


图 10

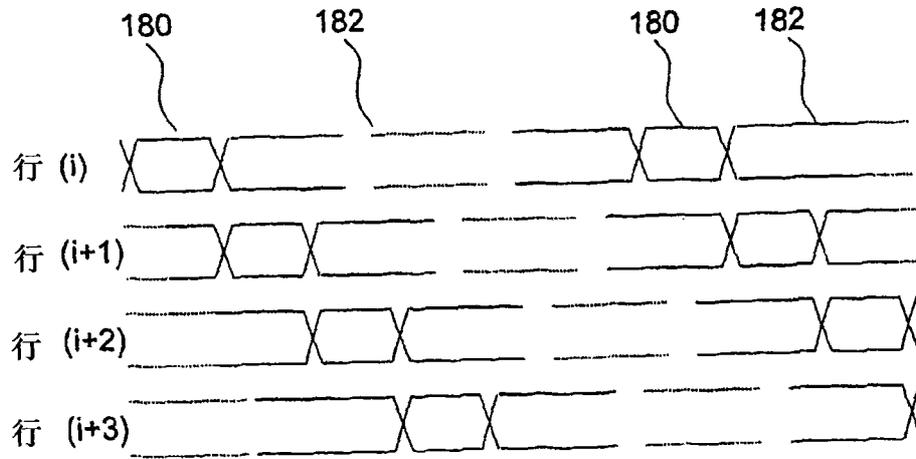


图 11

专利名称(译)	用于亮度退化补偿的电致发光器件显示器及其驱动方法		
公开(公告)号	CN101305409B	公开(公告)日	2010-12-15
申请号	CN200680042140.9	申请日	2006-09-13
[标]申请(专利权)人(译)	伊格尼斯创新公司		
申请(专利权)人(译)	伊格尼斯创新有限公司		
当前申请(专利权)人(译)	伊格尼斯创新有限公司		
[标]发明人	A内森 GR查吉 S加法拉巴迪亚什蒂娜		
发明人	A·内森 G·R·查吉 S·加法拉巴迪亚什蒂娜		
IPC分类号	G09G3/22 G09G3/32 G09G3/3208 G09G3/3225		
CPC分类号	G09G2320/043 G09G2310/0251 G09G2300/0861 G09G2300/0417 G09G3/3233 G09G2300/0842 G09G2300/0809 G09G2320/045 G09G2320/0252 G09G2300/0819 G09G3/3258 G09G2310/0262		
代理人(译)	丁艺		
审查员(译)	杨曦		
优先权	2518276 2005-09-13 CA		
其他公开文献	CN101305409A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种用于补偿电致发光器件的亮度退化的方法和系统。该系统包括像素电路，该像素电路具有发光器件、存储电容器、多个晶体管和用于操作像素电路的控制信号线。当对像素电路进行编程和驱动时，存储电容器被连接到晶体管和信号线或从其断开连接。

