



(12) 发明专利

(10) 授权公告号 CN 101276546 B

(45) 授权公告日 2010.06.23

(21) 申请号 200810083142.3

(22) 申请日 2008.03.07

(30) 优先权数据

11/692,258 2007.03.28 US

(73) 专利权人 奇景光电股份有限公司

地址 中国台湾台南县

(72) 发明人 邱郁文

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 蒲迈文

(51) Int. Cl.

G09G 3/32 (2006.01)

审查员 罗强

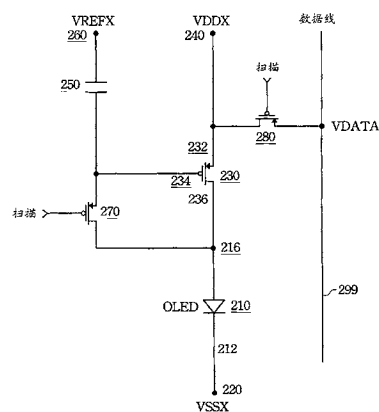
权利要求书 1 页 说明书 4 页 附图 10 页

(54) 发明名称

像素电路

(57) 摘要

本发明提供了一种像素电路,该像素电路具有一有机发光二极管、一驱动晶体管、一电容器和第一开关。有机发光二极管具有耦合至第一电源终端的第一末端。驱动晶体管具有源极和漏极各自地耦合第二电源终端和发光二极管的第二末端。电容器耦合于驱动晶体管的栅极和参考电压终端之间。第一开关耦合发光二极管的第二末端和电容器,当启始第一扫描信号时,第一开关亦耦合驱动晶体管的栅极和漏极。



1. 一种像素电路,包括:
 - 发光二极管,具有耦合到第一电源终端的第一末端;
 - 驱动晶体管,各自地耦合到第二电源终端和该发光二极管的第二末端的源极和漏极;
 - 电容器,耦合该驱动晶体管的栅极到参考电压终端;
 - 第一开关,当启始第一扫描信号时,该第一开关耦合该发光二极管的第二末端到该电容器,并且耦合该驱动晶体管的栅极和漏极;以及
 - 第二开关,该第二开关由第一扫描信号控制耦合该驱动晶体管的源极到一数据线。
2. 如权利要求1所述的像素电路,其中当该像素电路在预充电和编程阶段操作时,该第二电源终端使得该驱动晶体管的源极为高阻抗。
3. 如权利要求1所述的像素电路,其中当该像素电路是在预充电阶段时,该参考电压终端提供一第一参考电压。
4. 如权利要求3所述的像素电路,其中当该像素电路在编程阶段时,该参考电压终端提供一第二参考电压。
5. 如权利要求4所述的像素电路,其中当该驱动晶体管是 PMOS 晶体管时,该第二参考电压不高于该第一参考电压。
6. 如权利要求4所述的像素电路,其中当该驱动晶体管是 NMOS 晶体管时,该第二参考电压不低于该第一参考电压。
7. 如权利要求1所述的像素电路,其中当该像素电路在编程阶段操作时,该第一电源终端使得该发光二极管的第一末端为高阻抗。
8. 如权利要求1所述的像素电路,其中当该像素电路在显示阶段操作时,该第一电源终端提供接地电压。
9. 如权利要求1所述的像素电路,更进一步包含一第三开关,该第三开关由第二扫描信号控制耦合该第二电源终端到该参考电压终端。
10. 如权利要求9所述的像素电路,其中该第一扫描信号和该第二扫描信号是为互相相反的相位。
11. 如权利要求9所述的像素电路,其中当该像素电路在显示阶段操作时,启始第三开关耦合该参考电压终端到该第二电源终端。
12. 如权利要求1所述的像素电路,其中该第一开关和该第二开关是晶体管。
13. 如权利要求9所述的像素电路,其中该第三开关是晶体管。

像素电路

技术领域

[0001] 本发明涉及一种像素电路的装置（或方法），且特别涉及一种主动式有机发光二极管（Activated-Matrix Organic Light Emission Display, AMOLED）电压类型补偿像素电路的装置（或方法）。

背景技术

[0002] 图1是绘示已知有机发光二极管像素电路的设计。像素电路是电压型补偿像素电路。像素电路有一有机发光二极管180，第一晶体管170，一驱动晶体管130，一电容器150，和第二晶体管110。第一晶体管170具有一源极/漏极176耦合到发光二极管180，其中第一晶体管170由第一扫描信号控制（SCAN1）。驱动晶体管130具有源极/漏极132和136。源极/漏极132通过晶体管160耦合至电源终端140，以及源极/漏极136耦合到第一晶体管170的源极/漏极172。电容器150耦合驱动晶体管130的栅极134到电源终端140。当启始第二扫描信号（SCAN2）时，第二晶体管110各自地耦合连接第一晶体管170的源极/漏极172到电容器150，并且耦合连接了栅极134和驱动晶体管130的源极/漏极136。

[0003] 像素电路亦有第三晶体管190，第三晶体管190通过第二扫描信号控制耦合数据线120和驱动晶体管130的源极/漏极132。

[0004] 已知像素电路的缺点在于具有五晶体管（晶体管110，130，160，170和190）。这些晶体管减少像素电路的开口率。

发明内容

[0005] 根据本发明的一实施例，提供了一种像素电路，包括：一发光二极管，具有耦合到第一电源终端的第一末端；一驱动晶体管，各自地耦合到第二电源终端和该发光二极管的第二末端的源极和漏极；一电容器，耦合该驱动晶体管的栅极到参考电压终端；一第一开关，当启始第一扫描信号时，该第一开关耦合该发光二极管的第二末端到该电容器，并且耦合该驱动晶体管的栅极和漏极；以及一第二开关，该第二开关由第一扫描信号控制耦合该驱动晶体管的源极到一数据线。

[0006] 根据本发明的一实施例，像素电路连续地操作在预充电阶段、编程阶段和显示阶段期间。像素电路有一有机发光二极管、一驱动晶体管、一电容器和第一开关。有机发光二极管具有耦合第一电源终端的第一末端。驱动晶体管有源极和漏极各自地耦合连接第二电源终端和发光二极管的第二末端。电容器耦合连接驱动晶体管的栅极和参考电压终端。由第一扫描信号控制的第一开关耦合/退耦有机发光二极管的第二末端到/从驱动晶体管的栅极。在预充电和编程阶段启始第一扫描信号，且在显示阶段期间，关闭第一扫描信号。

[0007] 通过举例可更了解前面概述和以下详细的描述，并且将会对此发明提供更进一步的解释。

附图说明

[0008] 为了让本发明的上述和其他目的、特征、优点与实施例能更明显易懂,所附附图的详细说明如下:

[0009] 图 1 是绘示已知有机发光二极管像素电路的设计;

[0010] 图 2A 是根据本发明的一实施例所绘示的一有机发光二极管像素电路;

[0011] 图 2B 是绘示如图 2A 所示的实施例的信号波形图;

[0012] 图 2C 是根据本发明的实施例绘示在预充电阶段的有机发光二极管像素电路;

[0013] 图 2D 是根据本发明的实施例所各自绘示在编程阶段的有机发光二极管像素电路;

[0014] 图 2E 是根据本发明的实施例所各自绘示在显示阶段的有机发光二极管像素电路;

[0015] 图 3A 是根据本发明的另一实施例所绘示的有机发光二极管像素电路图;

[0016] 图 3B 是绘示如图 3A 所示的实施例的信号波形图;

[0017] 图 4A 是根据本发明的另一实施例所绘示的一有机发光二极管像素电路图;以及

[0018] 图 4B 是绘示如图 4A 所示的实施例的信号波形图。

[0019] 【主要元件符号说明】

[0020] 150、250、350 :电容器 180、210、310 :有机发光二极

[0021] 110、130、160、170、190、230、管

[0022] 330 :晶体管 120、299、399 :数据线

[0023] 132、172、232、332 :源极 134、234、334 :栅极

[0024] 136、176、236、336 :漏极 280、380 :第二开关

[0025] 270、370 :第一开关 140、240、340 :第二电源终端

[0026] 220、320 :第一电源终端 260、360 :参考电压终端

[0027] 212、312 :第一末端 216、316 :第二末端

具体实施方式

[0028] 请参见本发明优选实施例的详细说明,实施例并佐以相关附图以利了解。在任何可能的情况下,使用在附图和描述中相同的标号代表同样或类似的部份。

[0029] 图 2A 是根据本发明的一实施例所绘示的一有机发光二极管像素电路。此像素电路是具有 PMOS 晶体管的电压型补偿像素电路。此像素电路有一有机发光二极管 210,一驱动晶体管 230,一电容器 250 和第一开关 270。有机发光二极管 210 具有耦合第一电源终端 220 的第一末端 212。驱动晶体管 230 有源极 232 和漏极 236 各自地耦合连接第二电源终端 240 和发光二极管 210 的第二末端 216。电容器 250 耦合驱动晶体管 230 的栅极 234 到参考电压终端 260。第一开关 270 耦合发光二极管 210 的第二末端 216 到电容器 250,并且当启始第一扫描信号 (SCAN) 时,第一开关 270 耦合驱动晶体管 230 的栅极 234 和漏极 236。

[0030] 像素电路具有由第一扫描信号 (SCAN) 所控制的第二开关 280 耦合驱动晶体管 230 的源极 232 到数据线 299。所以,当启始第一扫描信号时,数据信号从数据线 299 被传达给像素电路。

[0031] 图 2B 是绘示如图 2A 所示的实施例的信号波形图。像素电路是电压型补偿像素电路。在预充电期间和编程阶段,第一扫描信号 (SCAN) 起动第一开关 270 和第二开关 280,且

在显示阶段,关闭第一开关 270 和第二开关 280。

[0032] 第二电源终端 240 (VDDX) 浮置 (HIZ, 高阻抗) 在预充电和编程阶段 (即当启始第一扫描信号扫描时) 并且在显示阶段,有高压 (VDD) 供应有机发光二极管 210 电源。

[0033] 当像素电路是在预充电阶段,参考电压终端 260 提供第一参考电压 (VREF1);当像素电路是在编程的阶段,提供第二参考电压 (VREF2);以及,当像素电路是在显示阶段,提供第三参考电压 (VREF3)。驱动晶体管 230 是 PMOS 晶体管,因而第二参考电压不比 (较低或等于) 第一参考电压高。所以,在编程阶段较低的第二参考电压,使得将数据信号 (VDATA) 写入像素电路较为容易。而且,低的第二参考电压也使以低压数据信号驱动像素电路成为可能。因而,像素电路可以在低电力消耗下操作。

[0034] 否则,当像素电路是在预充电阶段,第一电源终端 220 提供接地电压,这使得当像素电路是在编程的阶段时,有机发光二极管 210 的第一末端 212 具有高阻抗 (HIZ),并且当像素电路是在显示阶段,提供接地电压。所以,在有机发光二极管 210 的第一末端 212 的高阻抗也可改进编程阶段的像素电路的效率。

[0035] 可使用晶体管作为第一开关 270、第二开关 210 和第三开关 290。在这一如图 2A 所显示的实施例,开关 270、210 和 290 是 PMOS 晶体管。如果开关 270、210 和 290 采用 NMOS 晶体管,则必须倒转控制信号。

[0036] 与在图 1 中已知的装置比较,在本实施例中只有三晶体管 (开关 270,280 和驱动晶体管 230)。所以,每个像素电路开口率因此而增加。

[0037] 图 2C、图 2D 和图 2E 是根据本发明的实施例所各自绘示在预充电、编程和显示阶段的有机发光二极管像素电路。像素电路连续地在预充电阶段、编程阶段和显示阶段操作。同时参见图 2A,像素电路有一有机发光二极管 210、驱动晶体管 230、电容器 250 和第一开关 270。有机发光二极管 210 具有耦合第一电源终端 220 的第一末端 212。驱动晶体管 230 有源极 232 和漏极 236 各自地耦合连接第二电源终端 240 和发光二极管 210 的第二末端 216。电容器 250 耦合连接驱动晶体管 230 的栅极 234 和参考电压终端 260。由第一扫描信号控制的第一开关 270 耦合 / 退耦有机发光二极管 210 的第二末端 216 到 / 从驱动晶体管 230 的栅极 234。

[0038] 在预充电阶段 (图 2C) 和编程阶段 (图 2D),启始第一扫描信号,并且在显示阶段 (图 2E),关闭第一扫描信号。所以,如图 2C 和图 2D 所示,电容器 250 在预充电期间和编程阶段中耦合到发光二极管 210;如图 2E 所示,电容器 250 在显示阶段与发光二极管 210 中退耦。

[0039] 图 3A 根据本发明的另一实施例所绘示的一有机发光二极管像素电路图。像素电路是具有 NMOS 晶体管的电压型补偿像素电路。像素电路有一有机发光二极管 310、一驱动晶体管 330、一电容器 350 和第一开关 370。有机发光二极管 310 有第一末端 312 耦合到第一电源终端 320。驱动晶体管 330 有源极 332 和漏极 336 各自地耦合到第二电源终端 340 和发光二极管 310 的第二末端 316。电容器 350 耦合连接驱动晶体管 330 的栅极 334 和参考电压终端 360。第一开关 370 耦合连接发光二极管 310 的第二末端 316 和电容器 350,当启始第一扫描信号 (SCAN) 时,第一开关 370 耦合连接驱动晶体管 330 的栅极 334 和漏极 336。

[0040] 像素电路具有由第一扫描信号 (SCAN) 控制的第二开关 380 耦合驱动晶体管 330

的源极 332 到数据线 399。所以,当起始第一扫描信号时,数据信号从数据线 399 被传达给像素电路。

[0041] 图 3B 是绘示如图 3A 所示的实施例的信号波形图。因为图 2A 的像素电路采用 PMOS 晶体管,并且图 3A 的像素电路采用 NMOS 晶体管,所以图 2B 和图 3B 的信号波形图是互相相反的。驱动晶体管 330 是 NMOS 晶体管,因而第二参考电压 (VREF2) 不低于 (高于或等于) 第一参考电压 (VREF1)。所以,在编程阶段较低的第二参考电压,使得将数据信号 (VDATA) 写入成像素电路较为容易。而且,低第二参考电压也使以低压数据信号驱动像素电路成为可能。因而,像素电路可以在低电力消耗下操作。

[0042] 图 4A 是根据本发明的另一实施例所绘示的一有机发光二极管像素电路。这条像素电路采用 PMOS 晶体管,并且它也可能采用 NMOS 晶体管。在图 2A 和图 4A 的实施例之间的区别在于图 4A 的像素电路有由第二扫描信号控制 (SCANB) 的第三开关 490 耦合第二电源终端 240 到参考电压终端 260。

[0043] 图 4B 是绘示如图 4A 所示的实施例的信号波形图。第一扫描信号 (SCAN) 和第二扫描信号 (SCANB) 是互相相反的相位。所以,在预充电阶段和编程阶段,当关闭第二扫描信号时,第二电源终端 240 和参考电压终端 260 断开。当像素电路在显示阶段操作时,为了要耦合参考电压终端 260 到第二电源终端 240,起始第三开关 490。因此在显示阶段,电压在参考电压终端 260 和第二电源终端 240 是 VDD。

[0044] 如上面所叙述,相较于常规像素电路,这个具有电压补偿作用的发明的实施例有较少的晶体管。再者,在参考电压终端的可调变电压也使得像素电路可以更加高效率地操作相较于常规像素电路。

[0045] 虽然本发明已以一优选实施例公开如上,然其并非用以限定本发明,本领域技术人员,在不脱离本发明的精神和范围内,当可作各种的更动与润饰,因此本发明的保护范围当视所附的权利要求书所界定者为准。

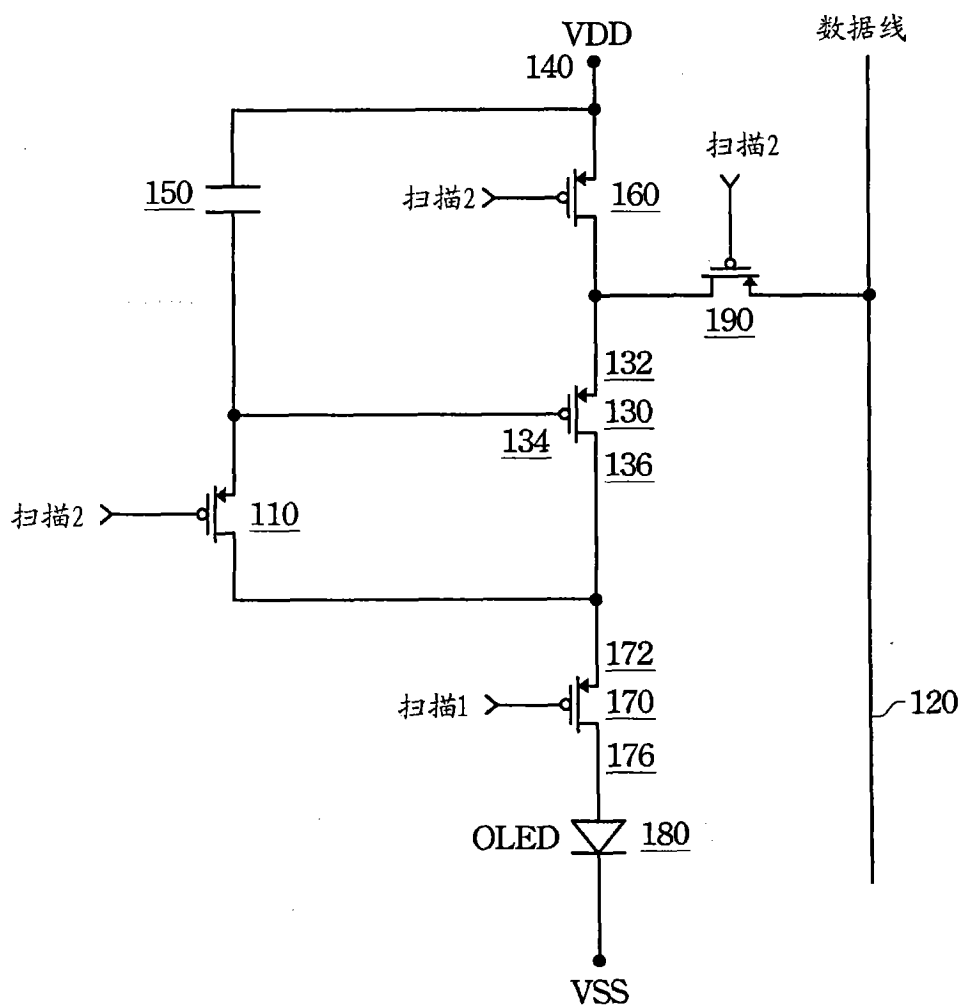


图 1

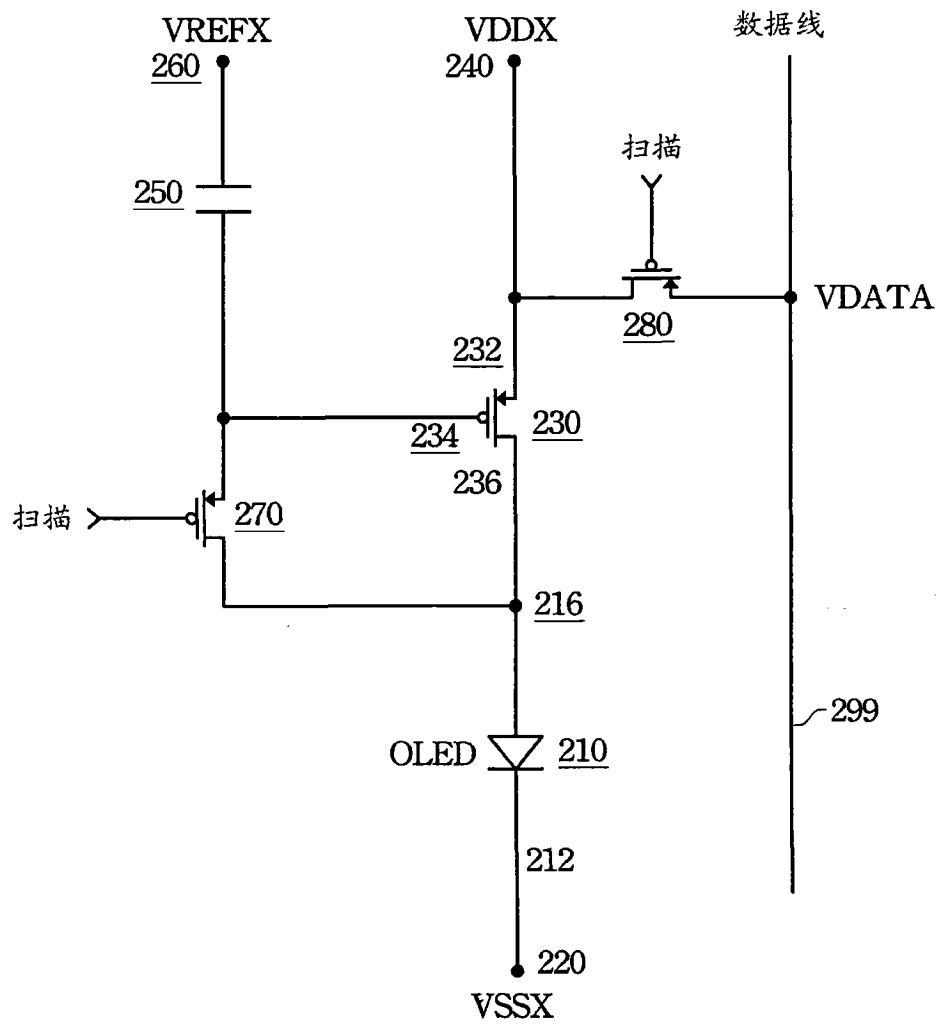


图 2A

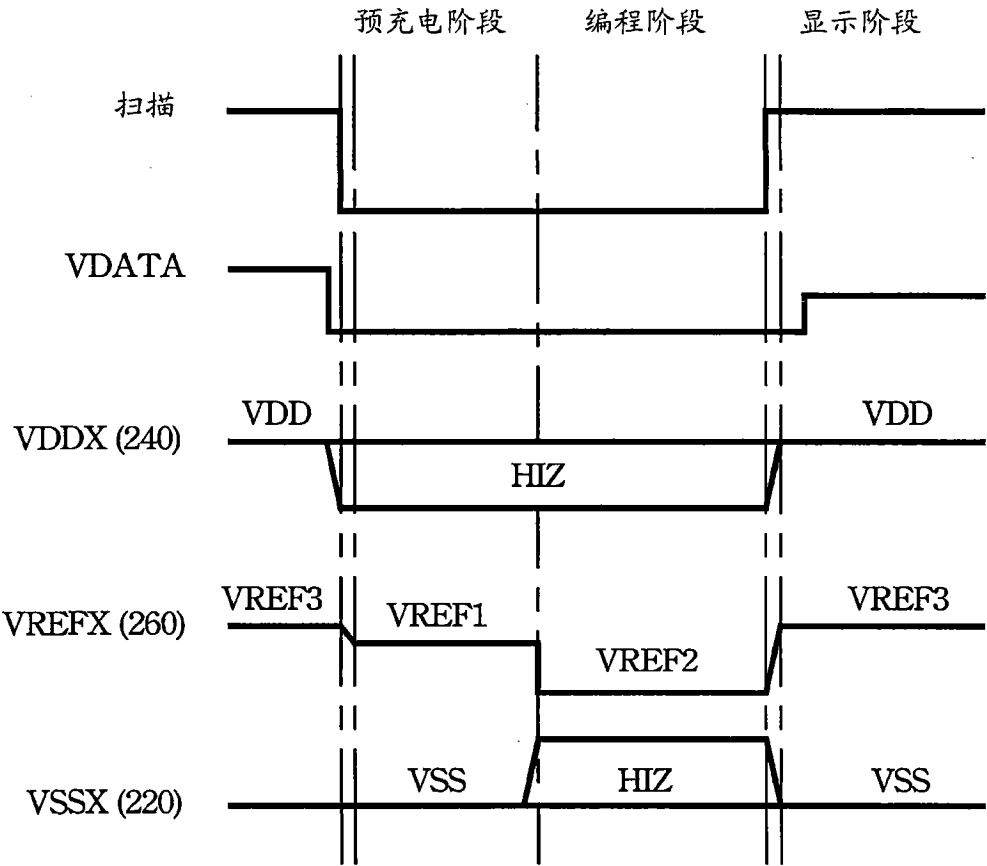


图 2B

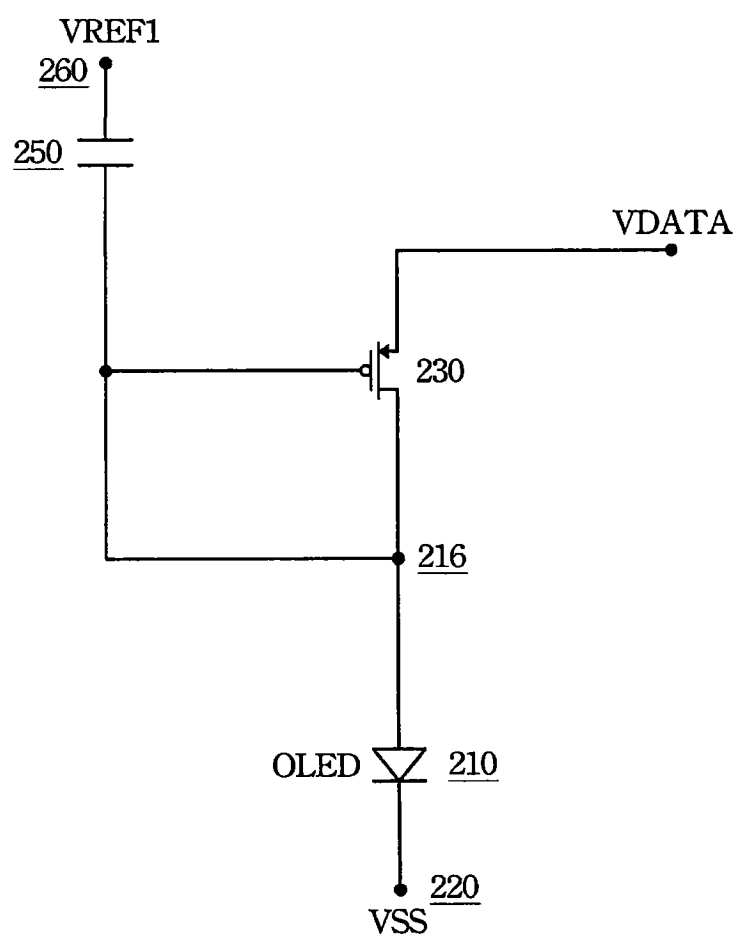


图 2C

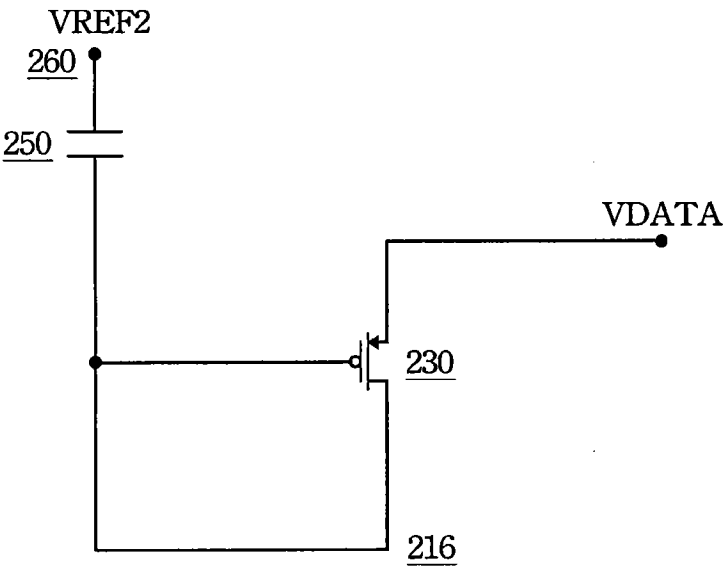


图 2D

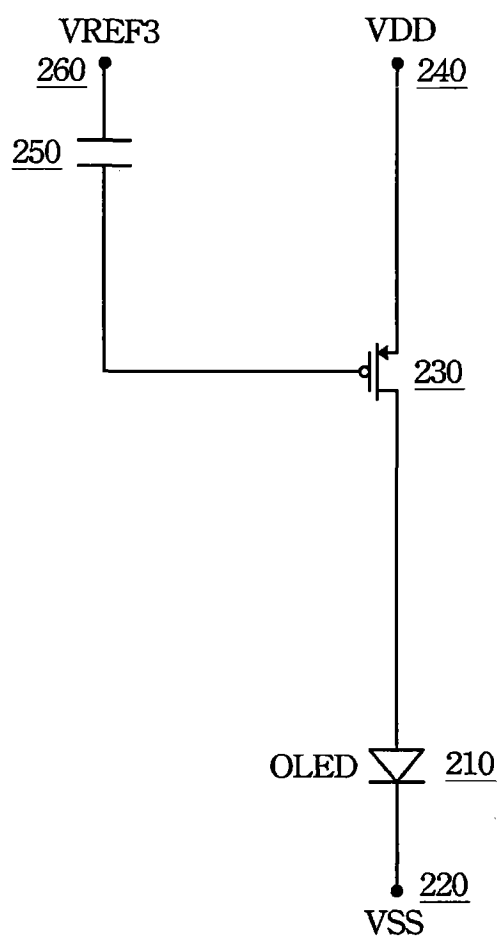


图 2E

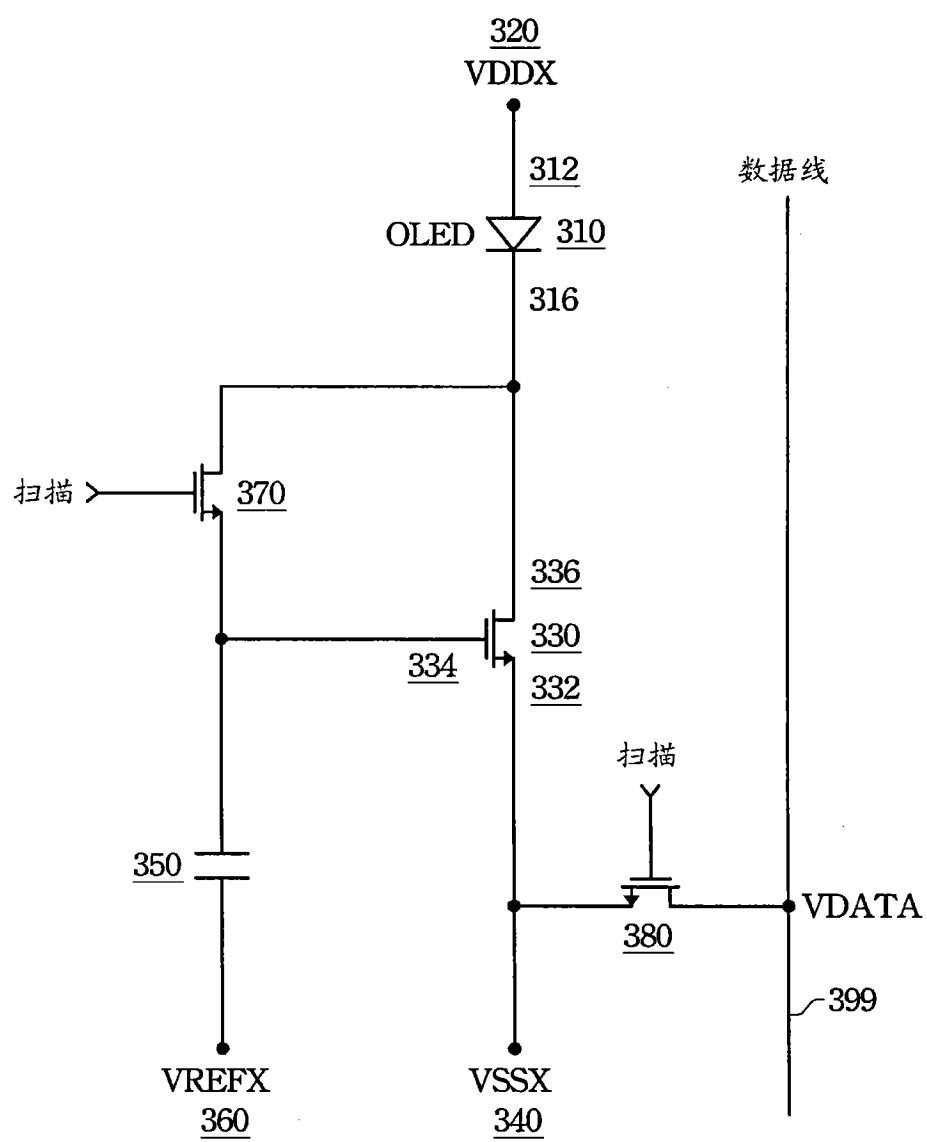


图 3A

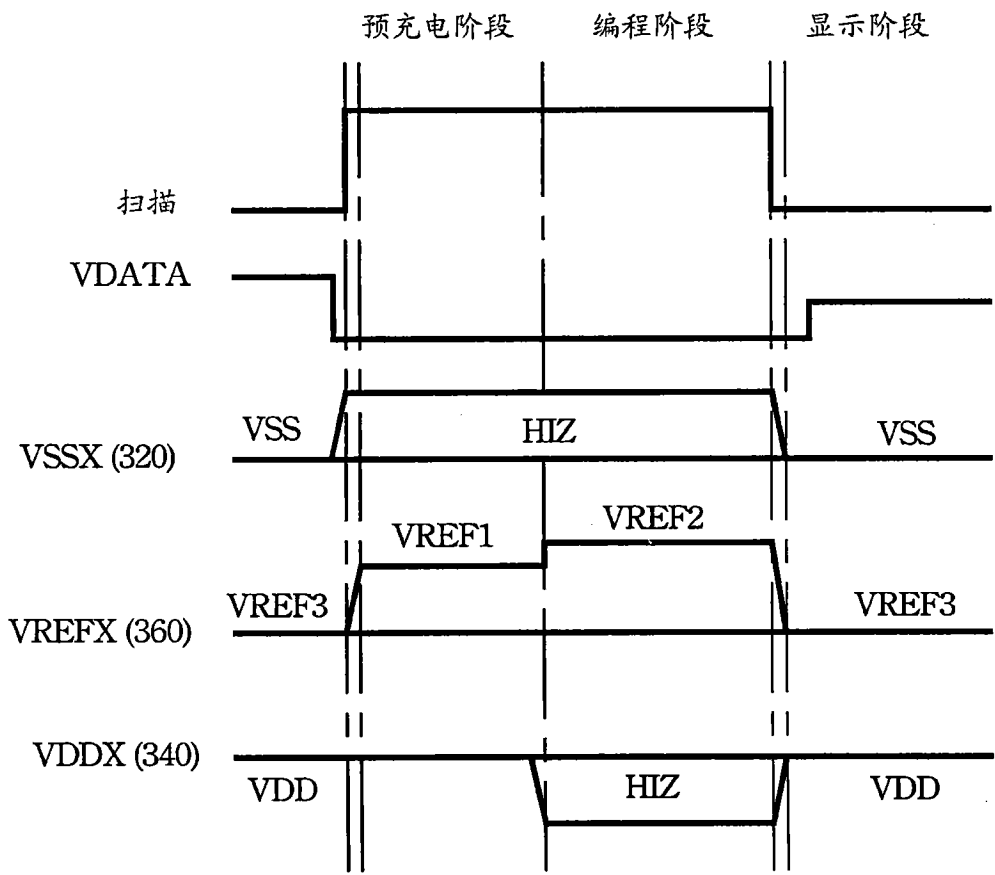


图 3B

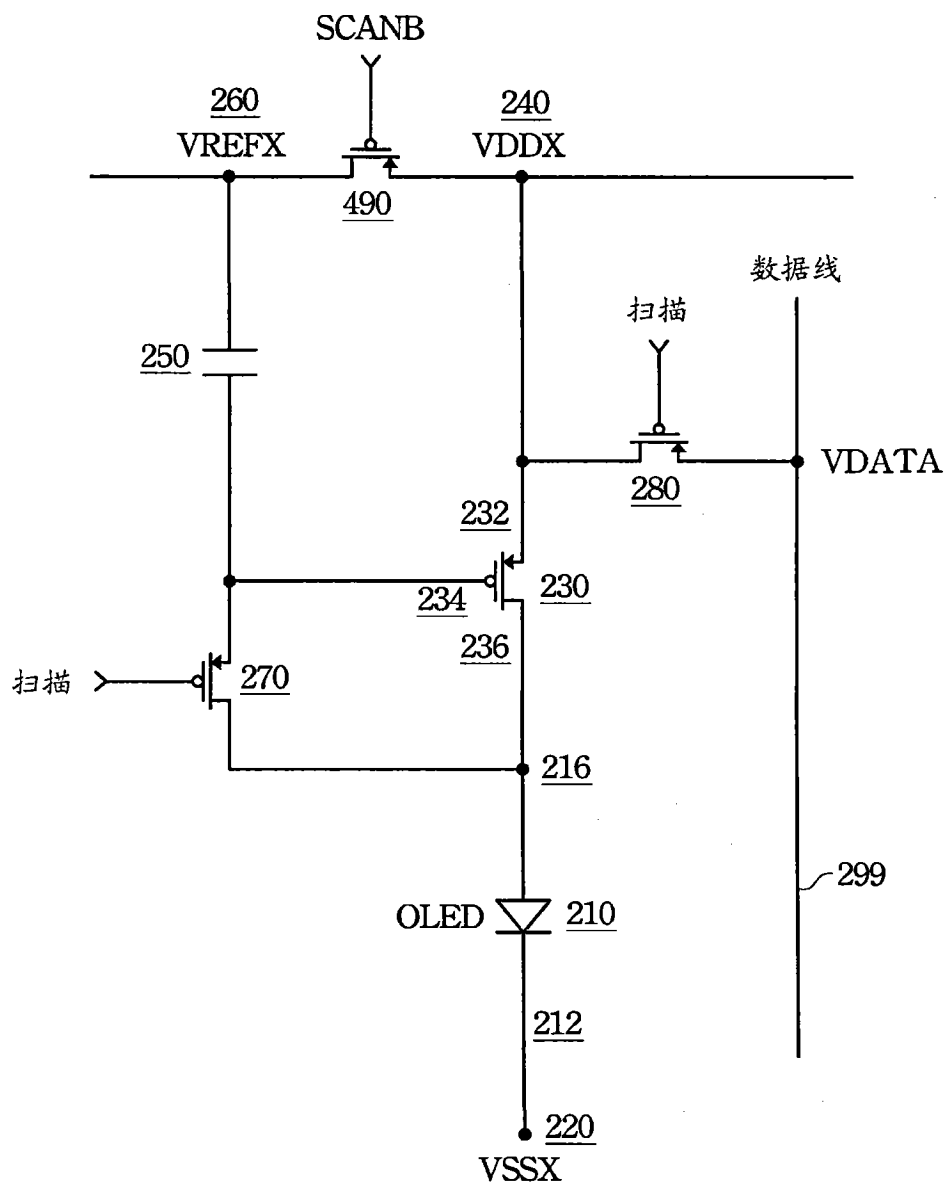


图 4A

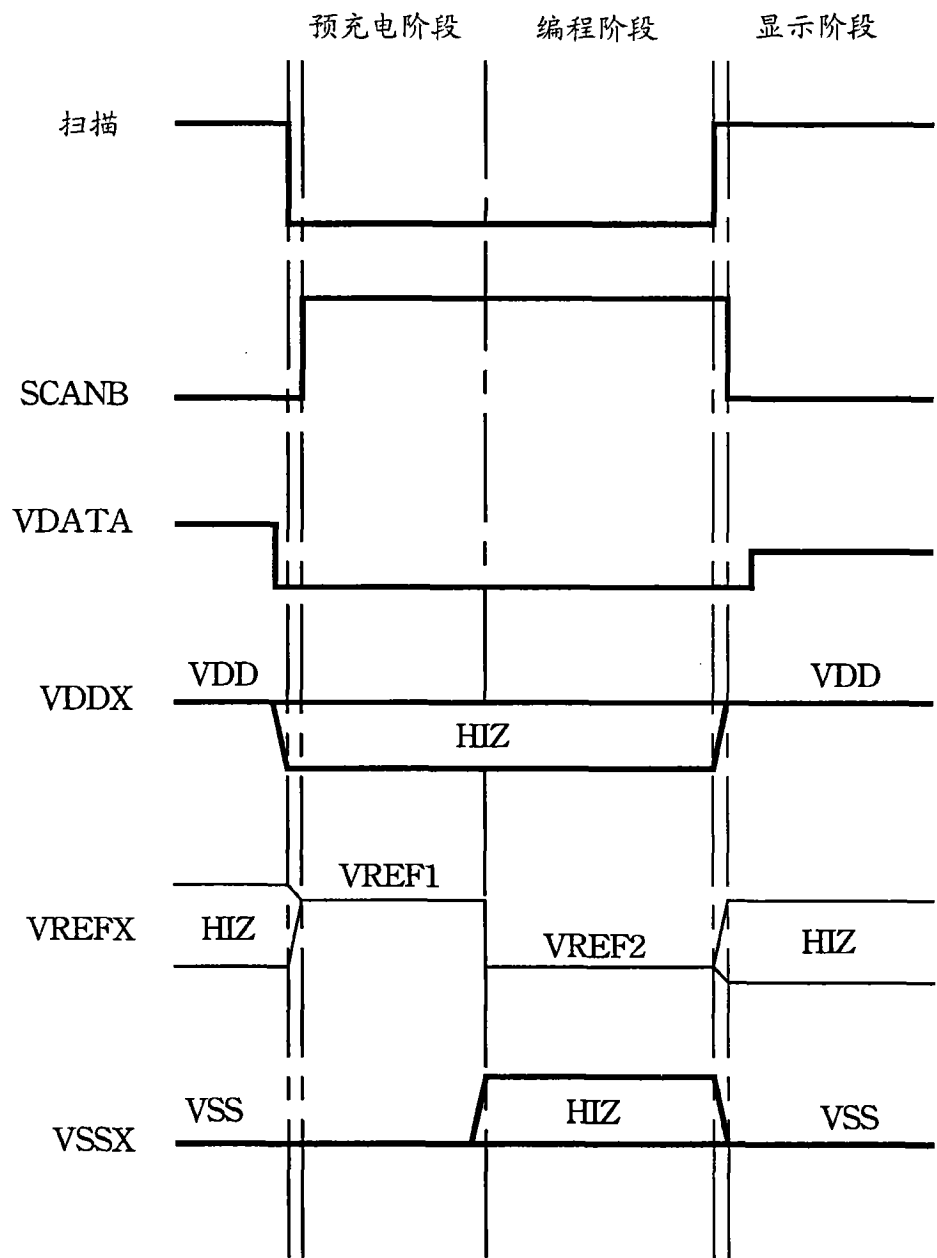


图 4B

专利名称(译)	像素电路		
公开(公告)号	CN101276546B	公开(公告)日	2010-06-23
申请号	CN200810083142.3	申请日	2008-03-07
[标]申请(专利权)人(译)	奇景光电股份有限公司		
申请(专利权)人(译)	奇景光电股份有限公司		
当前申请(专利权)人(译)	奇景光电股份有限公司		
[标]发明人	邱郁文		
发明人	邱郁文		
IPC分类号	G09G3/32		
CPC分类号	G09G2300/0465 G09G2300/0842 G09G2320/043 G09G2330/021 G09G3/3233 G09G2300/0819		
审查员(译)	罗强		
优先权	11/692258 2007-03-28 US		
其他公开文献	CN101276546A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种像素电路，该像素电路具有一有机发光二极管、一驱动晶体管、一电容器和第一开关。有机发光二极管具有耦合至第一电源终端的第一末端。驱动晶体管具有源极和漏极各自地耦合第二电源终端和发光二极管的第二末端。电容器耦合于驱动晶体管的栅极和参考电压终端之间。第一开关耦合发光二极管的第二末端和电容器，当启始第一扫描信号时，第一开关亦耦合驱动晶体管的栅极和漏极。

