

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G09G 3/30 (2006.01)

G09G 3/20 (2006.01)

H05B 33/08 (2006.01)

H05B 33/14 (2006.01)



[12] 发明专利申请公开说明书

[21] 申请号 200610078912.6

[43] 公开日 2006 年 11 月 29 日

[11] 公开号 CN 1870110A

[22] 申请日 2006.4.27

[21] 申请号 200610078912.6

[30] 优先权

[32] 2005. 4. 28 [33] JP [31] 2005 - 131261

[32] 2005. 4. 28 [33] JP [31] 2005 - 131262

[32] 2005. 4. 28 [33] JP [31] 2005 - 131263

[71] 申请人 三洋电机株式会社

地址 日本大阪

[72] 发明人 小川隆司 松本昭一郎 池田恭二

[74] 专利代理机构 北京纪凯知识产权代理有限公司
代理人 程 伟

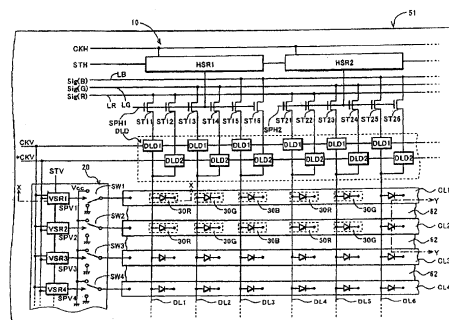
权利要求书 3 页 说明书 19 页 附图 10 页

[54] 发明名称

电场发光显示装置及数据线驱动电路

[57] 摘要

本发明是在有机 EL 显示装置中, 通过降低粗涩感和因驱动用晶体管的阈值不一致导致显示面板的显示不均匀情形, 而可进行高质量显示。此外, 由于不须设置外接的驱动用 IC, 故可降低成本。本发明的电场发光显示装置, 是在各像素不具备 TFT 的无源驱动型显示装置, 或是在各像素具备像素选择用晶体管 (GT) 与有机 EL 组件 (30R、30G、30B) 的半无源驱动型显示装置。以此方式, 可提升像素的开口率, 且通过降低粗涩感而可进行高质量显示。此外, 将水平移位寄存器 (10)、数据线驱动电路 (DLD)、垂直移位寄存器 (20) 等各种驱动电路与形成有电场发光组件的像素区域一同形成在同一玻璃衬底 (51) 上。



1. 一种电场发光显示装置，具备：
多条数据线；
多条阴极线，以与前述多条数据线交叉的方式配置，且相互分离；
5 多个电场发光组件，与前述多条数据线及前述多条阴极线的交点
相对应配置；
水平移位寄存器，将由外部到来的显示信号依序取样；
数据线驱动电路，读取通过前述水平移位寄存器予以取样的显示
信号并予以保持，同时将依据前述显示信号的驱动电流于预定期间中
10 一并供应至前述多条数据线；以及
垂直移位寄存器，由前述多条阴极线依序选择 1 条阴极线，以形
成流通至前述电场发光组件的驱动电流的电流路径的方式，设定该所
选择的阴极线的电位，
前述水平移位寄存器、前述数据线驱动电路以及前述垂直移位寄
15 存器形成在与前述多个电场发光组件相同的衬底上。

2. 如权利要求 1 所述的电场发光显示装置，其中，在相邻接的前
述阴极线之间配置有阴极线分离用构件。

3. 如权利要求 1 所述的电场发光显示装置，其中，前述预定期间
是 1 水平期间。

20 4. 如权利要求 1 所述的电场发光显示装置，其中，数据线驱动电
路具备：驱动用晶体管，用于产生与前述显示信号相对应的驱动电流；
以及阈值补偿电路，用于补偿该驱动用晶体管的阈值。

5. 如权利要求 1 所述的电场发光显示装置，其中，前述电场发光
组件是有机电场发光组件或无机电场发光组件。

25 6. 一种电场发光显示装置，具备：
多条数据线；
多条栅极线，以与前述多条数据线交叉的方式配置；

多个像素，具备：配置在前述多条数据线与前述多条栅极线的交叉点附近，具有栅极连接于前述栅极线，而漏极连接于前述数据线的像素选择用晶体管；以及连接于该像素选择用晶体管的源极的电场发光组件；

5 水平移位寄存器，将由外部到来的显示信号依序取样；

数据线驱动电路，读取通过前述水平移位寄存器予以取样的显示信号并予以保持，同时将依据前述显示信号的驱动电流于预定期间中一并供应至前述多条数据线；以及

垂直移位寄存器，将垂直扫描信号输出至前述多条栅极线，

10 前述水平移位寄存器、前述数据线驱动电路以及前述垂直移位寄存器形成在与前述多个像素相同的衬底上。

7. 如权利要求 6 所述的电场发光显示装置，其中，前述预定期间是 1 水平期间。

8. 如权利要求 6 所述的电场发光显示装置，其中，数据线驱动电
15 路具备：驱动用晶体管，用于产生与前述显示信号相对应的驱动电流；以及阈值补偿电路，用于补偿该驱动用晶体管的阈值。

9. 如权利要求 6 所述的电场发光显示装置，其中，前述电场发光组件是有机电场发光组件或无机电场发光组件。

10. 一种数据线驱动电路，用于经由数据线将驱动电流供应至电
20 场发光组件，其特征为具备：

第 1 数据线驱动电路，依据显示数据将已将驱动用晶体管的阈值予以补偿的第 1 驱动电流在第 1 期间输出至前述数据线；以及

第 2 数据线驱动电路，依据显示数据将已将驱动用晶体管的阈值予以补偿的第 2 驱动电流在与上述第 1 期间不同的第 2 期间输出至前
25 述数据线。

11. 如权利要求 10 所述的数据线驱动电路，其中，前述第 1 数据线驱动电路具备：第 1 晶体管(T1)，依据第 1 控制信号 GS1 读取显示信号；耦合电容(Cs)，经由前述第 1 晶体管(T1)对第 1 端子施加有显示

数据;第2晶体管(T2),前述耦合电容(Cs)的第2端子连接于栅极;第3晶体管(T3),依据前述第1控制信号GS1,将前述第2晶体管(T2)的栅极与漏极予以短路;第4晶体管(T4),依据第2控制信号CS1,将前述耦合电容(Cs)的第1端子的电位设定为参考电位(Vref);以及第5晶体管(T5),连接于前述第2晶体管(T2)的漏极与接地之间,且依据第3控制信号ES1将前述第2晶体管(T2)的栅极的电荷于接地放电,

由前述第2晶体管(T2),将依据前述显示信号的前述第1驱动电流,经由前述数据线供应至前述电场发光组件。

12. 如权利要求11所述的数据线驱动电路,其中,前述第2数据线驱动电路具备:前述第2数据线驱动电路的第1晶体管(T1),依据第4控制信号GS2读取显示信号;前述第2数据线驱动电路的耦合电容(Cs),经由前述第2数据线驱动电路的第1晶体管(T1)对第1端子施加有显示数据;前述第2数据线驱动电路的第2晶体管(T2),前述第2数据线驱动电路的耦合电容(Cs)的第2端子连接于栅极;前述第2数据线驱动电路的第3晶体管(T3),依据前述第4控制信号GS2,将前述第2数据线驱动电路的第2晶体管(T2)的栅极与漏极予以短路;前述第2数据线驱动电路的第4晶体管(T4),依据第5控制信号CS2,将前述第2数据线驱动电路的耦合电容(Cs)的第1端子的电位设定为参考电位(Vref);以及前述第2数据线驱动电路的第5晶体管(T5),连接于前述第2数据线驱动电路的第2晶体管(T2)的漏极与接地之间,且依据第6控制信号ES2将前述第2数据线驱动电路的第2晶体管(T2)的栅极的电荷于接地放电,

由前述第2数据线驱动电路的第2晶体管(T2),将依据前述显示信号的前述第2驱动电流,经由前述数据线供应至前述电场发光组件。

13. 如权利要求12所述的数据线驱动电路,其中,前述第4、第5、第6控制信号GS2、CS2、ES2是使前述第1、第2、第3控制信号GS1、CS1、ES1的相位移位1水平期间的信号。

14. 如权利要求10、11、12、13中任一项所述的数据线驱动电路,其中,前述电场发光组件是有机电场发光组件或无机电场发光组件。

电场发光显示装置及数据线驱动电路

技术领域

- 5 本发明涉及在各像素具备电场发光组件的电场发光显示装置以及将驱动电流供应至电场发光组件的数据线驱动电路。

背景技术

- 近年来,以取代CRT(Cathode Ray Tube,阴极射线管)或LCD(Liquid Crystal Display,液晶显示器)的显示装置而言,已开发出一种采用有机
10 电场发光组件(Organic Electro Luminescent Device: 以下简称为“有机EL 组件”)的有机EL 显示装置。尤其是,已开发出一种在每一像素具备像素选择用TFT(Thin Film Transistor,薄膜晶体管)与用以驱动有机EL 组件的驱动用TFT的有源驱动型有机EL 显示面板。

- 另一方面,还开发出一种使用该有机EL 显示装置的电子取景器
15 (electronic view finder, 以下称为“EVF”)。EVF 作为数码相机等的取景器而安装在相机本体上,且可通过光学透镜,将供映出被摄体的有机EL 显示面板面放大成5倍至10倍而观看。

(专利文献1)日本专利特开2002-175035号公报

发明内容

- 20 (发明所要解决的问题)

- 然而,在采用有源驱动型有机EL 显示面板的EVF 中,由于具有像素选择用TFT、驱动用TFT、栅极信号线及漏极信号线,而使显示面板的对于像素的开口部(发光部)的开口率变低,当通过光学透镜放大观看时,尤其在像素交界部分的非开口部会被辨识成格子状模样,反
25 而会有产生使发光部看起来呈颗粒状的所谓“颗粒感”的问题。

此外,由于EVF 的各像素非常小,因此,流通至配置在其像素的EL 组件的电流也非常小,因此,即使各像素的驱动用TFT 的阈值有少许的不一致,与各像素相比较时,流通至EL 组件的电流也会大幅不一致,使得在各像素中进行发光的光的亮度产生不一致,因此,会带来

使显示看起来粗涩的所谓“粗涩感”的问题。

因此，考虑通过使用在像素不具有 TFT 的无源驱动型有机 EL 显示装置，来使像素的开口率提升。此时，由数据线驱动电路经由数据线将依据显示信号的驱动电流供应至有机 EL 组件。

- 5 然而，由于有源驱动型的内建驱动晶体管的阈值不一致，会在驱动电流产生不一致，而会有在显示面板产生显示不均匀的问题。

(用以解决课题的手段)

- 本发明的电场发光显示装置具备：多条数据线；多条阴极线，以与前述多条数据线交叉的方式配置，且相互分离；多个电场发光组件，
10 与前述多条数据线与前述多条阴极线的交点相对应配置；水平移位寄存器，将由外部到来的显示信号依序取样；数据线驱动电路，读取通过前述水平移位寄存器予以取样的显示信号并予以保持，同时将依据前述显示信号的驱动电流以预定周期一并供应至前述多条数据线；以及垂直移位寄存器，由前述多条阴极线中依序选择 1 条阴极线，以形
15 成流通至前述电场发光组件的驱动电流的电流路径的方式，设定该所选择的阴极线的电位，前述水平移位寄存器、前述数据线驱动电路以及前述垂直移位寄存器形成在与前述多个电场发光组件相同的衬底上。

- 本发明的电场发光显示装置具备：多条数据线；多条栅极线，以
20 与前述多条数据线交叉的方式配置；多个像素，具备：配置在前述多条数据线与前述多条栅极线的交叉点附近，栅极连接于前述栅极线，漏极连接于前述数据线的像素选择用晶体管、以及连接于该像素选择用晶体管的源极的电场发光组件；水平移位寄存器，将由外部到来的显示信号依序取样；数据线驱动电路，读取通过前述水平移位寄存器
25 予以取样的显示信号并予以保持，同时将依据前述显示信号的驱动电流在预定期间中一并供应至前述多条数据线；以及垂直移位寄存器，将垂直扫描信号输出至前述多条栅极线，前述水平移位寄存器、前述数据线驱动电路以及前述垂直移位寄存器形成在与前述多个像素相同的衬底上。

- 30 本发明的数据线驱动电路，经由数据线将驱动电流供应至电场发光组件，其特征为具备：第 1 数据线驱动电路，依据显示数据，将已

将驱动用电晶管的阈值予以补偿的第1驱动电流在第1期间输出至前述数据线；以及第2数据线驱动电路，依据显示数据，将已将驱动用电晶管的阈值予以补偿的第2驱动电流在与上述第1期间不同的第2期间输出至前述数据线。

5 (发明的效果)

本发明的电场发光显示装置为在各像素不具备 TFT 的无源驱动型显示装置，以此方式，与传统的有源驱动型 EL 显示面板的情形相比较，可降低“颗粒感”及“粗涩感”，因此可进行高质量显示。

也就是，由于为无源驱动型，因此，除了像素选择用 TFT、驱动
10 用 TFT 之外，在实质上共享用于供应视频信号的漏极配线及驱动电流供应配线，此外，由于免除为了保持栅极线与驱动 TFT 的栅极电位而供应保持电容的保持电容线等，因此可提升开口率，结果由于可降低像素交界被清楚辨识成格子状模样，因此也可降低“颗粒感”。

再者，由于为无源驱动型且为线依序驱动，因此按每行一次供应
15 信号，且通过按各列设置的开关，来对各列共同供应信号，因此，使行间的亮度不均情形降低，此外，由于在用于控制以线依序供应的电流量的数据线驱动电路内的驱动用 TFT 具有阈值修正功能，因此使列间的亮度不均情形降低，且根据行与列的相互亮度不均抑制效果，可降低面板内全像素的亮度不均情形，故也可降低“粗涩感”。

20 此外，将水平移位寄存器、数据线驱动电路、垂直移位寄存器等各种驱动电路与形成有有机电场发光组件的像素区域一同形成在同一衬底上，因此，不需要外接驱动用 IC，可达成降低成本。

此外，由于采用通过数据线驱动电路，将驱动电流在预定期间(例如1水平期间)一并供应至数据线的方式(以 LCD 等所使用的线依序驱动方式)，因此与使用点依序驱动方式的一般的无源驱动型显示装置相比
25 较，可延长电场发光组件的发光期间，因此可实现较为明亮的显示面板。

本发明的电场发光显示装置基本上是无源驱动型，电场发光组件的发光期间比有源驱动型小，因此适用于 EVF 用显示装置等小型显示
30 装置。

本发明的电场发光显示装置是在各像素内具备电场发光组件与像

素选择用晶体管的半无源驱动型显示装置，以此方式，与传统的有源驱动型 EL 显示面板的情形相比较，可降低“颗粒感”及“粗涩感”，因此可进行高质量显示。

5 即，由于为半无源驱动型，因此，除了驱动用 TFT 之外，在实质上共享用于供应视频信号的漏极配线及驱动电流供应配线，此外，由于免除为了保持驱动 TFT 的栅极电位而供应保持电容的保持电容线等，因此可提升开口率，结果由于可降低像素交界被清楚辨识成格子状模样，因此也可降低“颗粒感”。

再者，由于为半无源驱动型且为线依序驱动，因此按每行一次供应信号，且通过按各列设置的开关，来对各列共同供应信号，因此，使行间的亮度不均情形降低，此外，由于在用于控制以线依序供应的电流量的数据线驱动电路内的驱动用 TFT 具有阈值修正功能，因此使列间的亮度不均情形降低，且根据行与列的相互亮度不均抑制效果，可降低面板内全像素的亮度不均情形，故也可降低“粗涩感”。

15 此外，将水平移位寄存器、数据线驱动电路、垂直移位寄存器等各种驱动电路与形成有有机电场发光组件的像素区域一同形成在同一衬底上，因此，不需要外接驱动用 IC，而可达成降低成本。此外，如一般的无源驱动型，不需要设置用以分离阴极线的阴极线分离用构件。

此外，由于采用通过数据线驱动电路，将驱动电流在预定期间(例如 1 水平期间)一并供应至数据线的方式(以 LCD 等所使用的线依序驱动方式)，因此与使用点依序驱动方式的一般的无源驱动型显示装置相比较，可延长电场发光组件的发光期间，因此可实现较为明亮的显示面板。

25 本发明的电场发光显示装置基本上是适用于 EVF 用显示装置等小型显示装置。

根据本发明的数据线驱动电路，由于输出已将驱动用晶体管的阈值予以补偿的驱动电流，因此可降低显示面板的显示不均情形，而提升显示质量。此外，设置第 1 及第 2 数据线驱动电路，由这些数据线驱动电路交替输出驱动电流，以此实现线依序驱动，而可延长有机 EL 30 组件的发光期间。

附图说明

- 图 1 是本发明第 1 实施例的有机 EL 显示装置的等效电路图。
- 图 2 是本发明第 1 及第 2 实施例的有机 EL 显示装置的水平扫描系的时序图。
- 5 图 3A 及 3B 是显示本发明第 1 实施例的有机 EL 显示装置的概略剖面构造图。
- 图 4 是本发明第 1 实施例的有机 EL 显示装置的垂直扫描系的时序图。
- 图 5 是本发明第 1 及第 2 实施例的有机 EL 显示装置的第 1 数据线
- 10 驱动电路 DLD1 的电路图。
- 图 6 是本发明第 1 及第 2 实施例的有机 EL 显示装置的第 2 数据线驱动电路 DLD2 的电路图。
- 图 7 是本发明第 1 及第 2 实施例的有机 EL 显示装置的第 1 数据线驱动电路 DLD1、第 2 数据线驱动电路 DLD2 的动作时序图。
- 15 图 8 是本发明第 2 实施例的有机 EL 显示装置的等效电路图。
- 图 9 是显示本发明第 2 实施例的有机 EL 显示装置的概略剖面构造图。
- 图 10 是本发明第 2 实施例的有机 EL 显示装置的垂直扫描系的时序图。

20

主要元件符号说明

10	水平移位寄存器	20	垂直移位寄存器
30R、30G、30B	有机 EL 组件		
41	N+型漏极层	42	N+型源极层
25 43	P 型沟道区域	45	栅极电极
46	Cr 电极	47	Al 电极
51	玻璃衬底	52	绝缘膜
53	栅极绝缘膜	54	层间绝缘膜
55	保护膜	56	第 1 平坦化绝缘膜
30 58	阳极	59	第 2 平坦化绝缘膜
60	有机 EL 层	62	阴极线分离用构件

	CKH	水平频率	CKV	垂直频率
	CL	阴极层	CL1 至 CL4	阴极线
	Cs	耦合电容	CS1	第 2 控制信号
	CS2	第 5 控制信号	DLi、DL1 至 DL6	数据线
5	DLD	数据线驱动电路	DLD1	第 1 数据线驱动电路
	DLD2	第 2 数据线驱动电路		
	ENB	输出使能信号	ES1	第 3 控制信号
	ES2	第 6 控制信号	GL1 至 GL4	栅极线
	GND	接地电位	GS1	第 1 控制信号
10	GS2	第 4 控制信号	GT	像素选择用晶体管
	HSR1、HSR2	水平移位寄存器单元		
	LB	第 3 显示信号线	LG	第 2 显示信号线
	LR	第 1 显示信号线	ND1	第 1 NAND 电路
	ND2	第 2 NAND 电路	PVdd	电源电位
15	Sig(R)	红色显示信号	Sig(G)	绿色显示信号
	Sig(B)	蓝色显示信号	SPH1、SPH2	水平扫描脉冲
	SPV1 至 SPV4	垂直扫描脉冲		
	ST11 至 ST16、ST21 至 ST26	取样晶体管		
	STH	水平起动脉冲	STV	垂直起动脉冲
20	SW1 至 SW4	切换组件		
	T1 至 T7	第 1 至第 7 薄膜晶体管		
	Vcc	电源电位	Vg	栅极电位
	Vref	参考电位		
	VSR1 至 VSR4	垂直移位寄存器单元		
25	*CKV	反转垂直频率	*CS1	反转信号

具体实施方式

接着,参照附图,说明本发明第 1 实施例的有机 EL 显示装置。图 1 是该有机 EL 显示装置的等效电路图。

首先,就像素区域的构成加以说明。多条数据线 DL1 至 DL6 以垂直方向(图 1 的纸面的上下方向)延伸于玻璃衬底 51 上。多条阴极线 CL1

至 CL4 延伸于与这些数据线 DL1 至 DL6 正交的水平方向(图 1 的纸面的左右方向)。接着,将含有有机 EL 组件的各像素配置在各数据线与各阴极线的交差点附近。数据线与阴极线的数量可任意选择。

在第 1 列数据线 DL1 与阴极线 CL1 至 CL4 的 4 个交差点附近,
5 各配置有 1 个用于产生红色光的有机 EL 组件 30R。这些用于产生红色光的有机 EL 组件 30R 的阳极连接于数据线 DL1,其阴极连接于分别对应的阴极线 CL1 至 CL4。同样地,在第 2 列数据线 DL2 与阴极线 CL1 至 CL4 的 4 个交差点附近,各配置有 1 个用于产生绿色光的有机 EL 组件 30G。这些用于产生绿色光的有机 EL 组件 30G 的阳极连接于
10 数据线 DL2,其阴极连接于分别对应的阴极线 CL1 至 CL4。

同样地,在第 3 列数据线 DL3 与阴极线 CL1 至 CL4 的 4 个交差点附近,各配置有 1 个用于产生蓝色光的有机 EL 组件 30B。这些用于产生蓝色光的有机 EL 组件 30B 的阳极连接于数据线 DL3,其阴极连接于分别对应的阴极线 CL1 至 CL4。关于第 4 列之后的像素构成,是
15 反复上述的构成。其中,也可使用无机 EL 组件来取代有机 EL 组件 30R、30G、30B。

接着说明水平移位寄存器(shift register)10、数据线驱动电路 DLD 的构成。水平移位寄存器 10、数据线驱动电路 DLD 形成于前述玻璃衬底 51 上。水平移位寄存器 10 具有:串联连接的多个水平移位寄存器
20 单元 HSR1、HSR2...;以及取样晶体管(sampling transistor)ST11、ST12...。取样晶体管 ST11、ST12...为薄膜晶体管。

如图 2 所示,多个水平移位寄存器单元 HSR1、HSR2...将水平启动脉冲(start pulse)STH 与水平频率 CKH 同步移位,由此与各单元相对应,而依序输出水平扫描脉冲 SPH1、SPH2...。

25 对应于初段水平移位寄存器单元 HSR1 而配置有 6 个取样晶体管 ST11、ST12、ST13、ST14、ST15、ST16,对于这些晶体管的栅极共同输入有前述水平扫描脉冲 SPH1。同样地,对应于下一段水平移位寄存器单元 HSR2 而配置有 6 个取样晶体管 ST21、ST22、ST23、ST24、ST25、ST26,对于这些晶体管的栅极共同输入有前述水平扫描脉冲
30 SPH2。

当着重在 6 个取样晶体管 ST11 至 ST16 时,最初的 2 个取样晶体

管 ST11、ST12 的源极连接于用于供应红色显示信号 Sig(R)的第 1 显示信号线 LR，接着的 2 个取样晶体管 ST13、ST14 的源极连接于用于供应绿色显示信号 Sig(G)的第 2 显示信号线 LG，剩下的 2 个取样晶体管 ST15、ST16 的源极连接于用于供应蓝色显示信号 Sig(B)的第 3 显示信号线 LB。

数据线驱动电路 DLD 按每 1 条数据线 DL1 至 DL6 而设置有第 1 数据线驱动电路 DLD1 与第 2 数据线驱动电路 DLD2。例如，对应于数据线 DL1 的第 1 数据线驱动电路 DLD1 具备阈值补偿电路，在经由取样晶体管 ST11 而读取红色显示信号 Sig(R)，保持该显示信号，且将依据显示信号 Sig(R)的驱动电流供应至数据线 DL1 的同时，如后所述，进行补偿驱动晶体管的阈值。由于通过阈值补偿电路来获得不依存于驱动晶体管的阈值的驱动电流，因此可抑制因阈值变动所引起的显示不均匀情形。

第 2 数据线驱动电路 DLD2 也进行相同的动作，不过，相对于第 1 数据线驱动电路 DLD1 通过具有 2 水平期间的周期的垂直频率 CKV 而予以控制，第 2 数据线驱动电路 DLD2 是通过将垂直频率 CKV 予以反转而得的反转垂直频率*CKV 而予以控制。因此，第 1 数据线驱动电路 DLD1 与第 2 数据线驱动电路 DLD2 对于数据线 DL1，在每 1 水平期间(1H 期间)交替输出驱动电流。所谓 1 水平期间是指扫描 1 条线(例如阴极线 CL1)的所需期间。

关于对应于其它数据线 DL2 至 DL6 的第 1 数据线驱动电路 DLD1 与第 2 数据线驱动电路 DLD2，也以相同方式构成。

接着说明垂直移位寄存器 20 的构成。垂直移位寄存器 20 是在前述玻璃衬底 51 上设置：串联连接的多个垂直移位寄存器单元 VSR1、VSR2...；以及切换组件 SW1、SW2、SW3、SW4。垂直移位寄存器 20 采用薄膜晶体管所形成。切换组件 SW1、SW2、SW3、SW4 可通过采用薄膜晶体管的反相器(inverter)而形成。

多个垂直移位寄存器单元 VSR1、VSR2...将垂直起动脉冲 STV 与垂直频率 CKV、*CKV 同步移位，由此与各单元对应，而依序输出垂直扫描脉冲 SPV1、SPV2...。切换组件 SW1、SW2、SW3、SW4 按照垂直扫描脉冲 SPV1、SPV2...进行切换，且将阴极线 CL1 至 CL4 的电

位设定为接地电位 GND 或电源电位 Vcc。即, 切换组件 SW1、SW2、SW3、SW4 仅在垂直扫描脉冲 SPV1、SPV2...为高电位的期间, 将阴极线 CL1 至 CL4 的电位设定为接地电位 GND, 而形成像素的有机 EL 组件的电流路径。

5 图 3 是显示上述有机 EL 显示装置的概略剖面构造图, 图 3A 是沿图 1 的 X-X 线的剖面图, 图 3B 是沿图 1 的 Y-Y 线的剖面图。

图 3A 是显示垂直移位寄存器单元 VSR1(图的左侧)与像素区域的有机 EL 组件 30R(图的右侧)。在玻璃衬底 51 上形成有由 SiO₂ 膜及 SiN_x 膜构成的绝缘膜 52, 在该绝缘膜 52 上形成有作为垂直移位寄存器单元
10 VSR1 的薄膜晶体管的有源层的多晶硅层。在多晶硅层的中形成有 N+ 型漏极层 41 与 N+ 型源极层 42, 在这些层之间形成有 P 型沟道区域 43。在该多晶硅层上形成有由 SiO₂ 膜及 SiN_x 膜构成的栅极绝缘膜 53。在沟道区域 43 上隔开栅极绝缘膜 53, 而形成有由 Cr 构成的栅极电极 45。

此外, 在栅极电极 45 上形成有层间绝缘膜 54。在垂直移位寄存器
15 单元 VSR1 的形成区域中, 在层间绝缘膜 54 上形成有 Al 电极 47, 而与下层的 Cr 电极 46 相接触。

在像素区域中, 在层间绝缘膜 54 上形成有由 Al 构成的数据线 DL1。在 Al 电极 47 与数据线 DL1 上形成有保护膜 55、第 1 平坦化绝缘膜 56。在像素区域中, 在第 1 平坦化绝缘膜 56 上形成有由 ITO(Indium
20 Tin Oxide, 铟锡氧化物)构成的阳极 58。在阳极 58 上形成有有机 EL 层 60, 且覆盖一部分该有机 EL 层 60, 而形成有第 2 平坦化绝缘膜 59。接着, 在有机 EL 层 60 上形成有阴极线 CL1。阴极线 CL1 朝垂直移位寄存器单元 VSR1 的形成区域延伸, 且通过接触点(contact)与前述 Al 电极 47 相连接。

25 图 3B 是显示像素区域的阴极线 CL1、CL2、CL3 的剖面构造图。在阴极线 CL1 与 CL2 之间、阴极线 CL2 与 CL3 之间, 形成有由阻剂材料构成的阴极线分离用构件 62, 将相邻接的阴极线作物理性及电性分离。

接着, 参照图 4 的时序图说明上述构成的有机 EL 显示装置的动作。
30 首先, 在最初的 1 水平期间(1H 期间), 依序将经由取样晶体管 ST11、ST13、ST15...而予以取样的显示信号 Sig(R)、Sig(G)、Sig(B)取入多个

第1数据线驱动电路 DLD1, 且予以保持, 同时进行驱动晶体管的阈值的补偿。

接着, 在接下来的1水平期间, 多个第1数据线驱动电路 DLD1 将已施行阈值补偿的驱动电流一并输出至数据线 DL1 至 DL6。在该1
5 水平期间, 仅有阴极线 CL1 落在接地电位(GND)。如此一来, 使驱动电流流通至阴极连接于阴极线 CL1 的第1条线的有机 EL 组件 30R、30G、30B, 且使这些有机 EL 组件以对应其驱动电流的亮度发光。即, 当着重于有机 EL 组件 30R 时, 供应至数据线 DL1 的驱动电流由有机 EL 组件 30R 流入阴极线 CL1。

10 另一方面, 在由多个第1数据线驱动电路 DLD1 输出驱动电流的该1水平期间, 依序将经由多个取样晶体管 ST12、ST14、ST16...而予以取样的显示信号 Sig(R)、Sig(G)、Sig(B)取入多个第2数据线驱动电路 DLD2, 且予以保持, 同时进行驱动晶体管的阈值的补偿。

接着, 在接下来的1水平期间, 多个第2数据线驱动电路 DLD2
15 将已施行阈值补偿的驱动电流一并输出至数据线 DL1 至 DL6。在该1水平期间, 仅有阴极线 CL2 落在接地电位(GND), 而使驱动电流流通至连接于阴极线 CL2 的第2条线的有机 EL 组件 30R、30G、30B, 且使这些有机 EL 组件以对应其驱动电流的亮度发光。

另一方面, 在由多个第2数据线驱动电路 DLD2 输出驱动电流的
20 该1水平期间, 依序将经由多个取样晶体管 ST11、ST13、ST15...而予以取样的显示信号 Sig(R)、Sig(G)、Sig(B)取入多个第1数据线驱动电路 DLD1, 且予以保持, 同时进行驱动晶体管的阈值的补偿。

上述动作在整个1帧期间反复进行, 由此进行1像素的显示。如上所述, 本实施例的有机 EL 显示装置是在像素内不具备 TFT 的无源
25 驱动型显示装置, 以此方式来提升像素的开口率, 降低粗涩感, 由此可进行高质量显示。此外, 由于水平移位寄存器 10、数据线驱动电路 DLD、垂直移位寄存器 20 等各种驱动电路与形成有有机 EL 组件 30R、30G、30B 的像素区域一同形成在同一玻璃衬底 51 上, 因此无须外接驱动用 IC, 而可谋求成本降低。

30 此外, 由于采用通过数据线驱动电路 DLD, 在1水平期间将驱动电流一并供应至数据线 DL1 至 DL6 的线依序驱动方式, 因此, 与一般

的无源驱动型显示装置相比较,可延长有机 EL 组件 30R、30G、30B 的发光期间,故可实现较为明亮的显示面板。

接着,参照图 5、图 6、图 7 说明第 1 数据线驱动电路 DLD1 及第 2 数据线驱动电路 DLD2 的具体电路构成。如图 5 所示,第 1 数据线驱动电路 DLD1 由第 1 至第 7 薄膜晶体管 T1 至 T7、耦合电容 Cs、第 1 NAND 电路 ND1 所构成。第 1、第 3 至第 7 薄膜晶体管 T1、T3 至 T7 是 N 沟道型,第 2 薄膜晶体管 T2 是 P 沟道型。

第 1 薄膜晶体管 T1 是用于读取显示信号的晶体管,其源极连接于取样晶体管,对栅极施加有第 1 控制信号 GS1。第 1 薄膜晶体管 T1 在第 1 控制信号 GS1 为高电位时导通,读取显示信号如 Sig(R),对连接于第 1 薄膜晶体管 T1 的漏极的耦合电容 Cs 的第 1 端子 P1 施加 Sig(R)。与耦合电容 Cs 的第 1 端子 P1 相对向的第 2 端子 P2 连接于第 2 薄膜晶体管 T2 的栅极。第 2 薄膜晶体管 T2 是驱动用晶体管,对其源极施加有电源电位 PVdd。

此外,在第 2 薄膜晶体管 T2 的栅极与漏极之间,连接有对栅极施加有第 1 控制信号 GS1 的第 3 薄膜晶体管 T3。第 3 薄膜晶体管 T3 在第 1 控制信号 GS1 为高电位时导通,而将第 2 薄膜晶体管 T2 的栅极与漏极予以短路。

对于第 4 薄膜晶体管 T4 的栅极施加有第 2 控制信号 CS1,对于源极施加有参考电位 Vref,漏极连接于耦合电容 Cs 的第 1 端子 P1。第 4 薄膜晶体管 T4 在该第 2 控制信号 CS1 为高电位时导通,且将耦合电容 Cs 的第 1 端子 P1 设定在参考电压 Vref。

第 5 薄膜晶体管 T5、第 6 薄膜晶体管 T6 串联连接于第 2 薄膜晶体管 T2 与接地之间。对第 5 薄膜晶体管 T5 的栅极施加有第 3 控制信号 ES1,对于第 6 薄膜晶体管 T6 的栅极施加有第 2 控制信号 CS1 的反转信号*CS1。

第 5 薄膜晶体管 T5 隔着驱动电流输出控制用的第 7 薄膜晶体管 T7 而连接于数据线 DLi。对于第 7 薄膜晶体管 T7 的栅极施加有第 1 NAND 电路 ND1 的输出。将垂直频率 CKV 与输出使能信号(output enable signal)ENB 输入至第 1 NAND 电路 ND1。输出使能信号 ENB 是用于防止第 1 NAND 电路 ND1 的输出信号与后述的第 2 数据线驱动电

路 DLD2 的第 2 NAND 电路 ND2 的输出信号相重叠的信号。接着，如前所述，将例如有机 EL 组件 30R 连接于数据线 DLi。

如图 6 所示，与第 1 数据线驱动电路 DLD1 相同地，第 2 数据线驱动电路 DLD2 由第 1 至第 7 薄膜晶体管 T1 至 T7、耦合电容 Cs、第 2 NAND 电路 ND2 所构成。对于第 1 及第 3 薄膜晶体管 T1、T3 的栅极施加有第 4 控制信号 GS2，对于第 4 薄膜晶体管 T4 的栅极施加有第 5 控制信号 CS2，对于第 5 薄膜晶体管 T5 的栅极施加有第 6 控制信号 ES2。这些第 4、第 5、第 6 控制信号 GS2、CS2、ES2 是将前述第 1、第 2、第 3 控制信号 GS1、CS1、ES1 的相位移位 1H 期间的信号。

参照图 7 说明第 1 数据线驱动电路 DLD1 及第 2 数据线驱动电路 DLD2 的动作。首先，在图 7 的最初的 1H 期间中，第 1 数据线驱动电路 DLD1 读取显示信号 Sig，且进行用于补偿为驱动用晶体管的第 2 薄膜晶体管 T2 的阈值的动作。另一方面，在该 1H 期间中，第 2 数据线驱动电路 DLD2 将经补偿阈值的驱动电流输出至数据线 DLi。

以下详加说明第 1 数据线驱动电路 DLD1 的动作。

首先，当第 1 控制信号 GS1 上升至高电位时，第 1 薄膜晶体管 T1 导通，来自取样晶体管的例如显示信号 Sig(R)经由第 1 薄膜晶体管 T1 而施加至耦合电容 Cs 的第 1 端子 P1。此外，第 3 薄膜晶体管 T3 导通，而使第 2 薄膜晶体管 T2 的栅极与漏极予以短路。接着，第 3 控制信号 ES1 上升至高电位时，经由第 5 薄膜晶体管 T5 及第 6 薄膜晶体管 T6，而将第 2 薄膜晶体管 T2 的栅极电荷在接地 GND 放电。

之后，当第 3 控制信号 ES1 下降至低电位时，第 5 薄膜晶体管 T5 不导通。如此一来，第 2 薄膜晶体管 T2 的栅极及漏极成为浮动状态 (floating)，因此其电位成为 $PV_{dd}-V_{tp}$ 。Vtp 是第 2 薄膜晶体管 T2 的阈值的绝对值。接着，当第 1 控制信号 GS1 下降至低电位时，第 1 薄膜晶体管 T1 及第 3 薄膜晶体管 T3 不导通。

之后，进入下一个 1H 期间，当第 2 控制信号 CS1 上升至高电位时，第 4 薄膜晶体管 T4 导通，而将耦合电容 Cs 的第 1 端子 P1 的电位设定在 Vref。此外，第 6 薄膜晶体管 T6 不导通。

第 4 薄膜晶体管 T4 导通时，耦合电容 Cs 的第 1 端子 P1 的电位由 Vsig 变化为 Vref，因此伴随该变化，耦合电容 Cs 的第 2 端子 P2 的电

位,即第2薄膜晶体管T2的栅极电位 V_g 由 $PVdd-V_{tp}$ 变化为 $PVdd-V_{tp}+V_{ref}-V_{sig}$ 。

之后,第3控制信号ES1再度上升至高电位时,第5薄膜晶体管T5导通,当第1NAND电路ND1的输出上升至高电位时,第7薄膜晶体管T7导通,第2薄膜晶体管T2经由第5薄膜晶体管T5及第7薄膜晶体管T7而连接于数据线DLi。

在此,流通至第2薄膜晶体管T2的驱动电流 I 以 $I=1/2 \cdot \beta \cdot (V_{gs}+V_{tp})^2$ 表示。 β 为常数。 $V_{gs}=V_g-PVdd=-V_{tp}+V_{ref}-V_{sig}$ 。所以, $I=1/2 \cdot \beta \cdot (V_{ref}-V_{sig})^2$ 。即,驱动电流 I 成为不依存于第2薄膜晶体管T2的阈值 V_{tp} 的电流。该驱动电流 I 经由数据线DLi而供应至有机EL组件30R,且进行依据显示信号 $V_{sig}(R)$ 的显示。

接着,参照附图,说明本发明第2实施例的有机EL显示装置。图8是该有机EL显示装置的等效电路图。

首先,就像素区域的构成加以说明。多条数据线DL1至DL6在玻璃衬底51上以垂直方向(图8的纸面的上下方向)延伸。多条栅极线GL1至GL4于与这些数据线DL1至DL6正交的水平方向(图8的纸面的左右方向)延伸。然后,在各数据线与各栅极线的交叉点附近,配置有包含像素选择用晶体管GT与有机EL组件的各像素。数据线与栅极线的数量可任意选择。

在第1列的数据线DL1与栅极线GL1至GL4的4个交叉点附近,配置有:像素选择用晶体管GT;以及用于产生红色光的有机EL组件30R。像素选择用晶体管GT的漏极连接于数据线DL1,其源极连接于用于产生红色光的有机EL组件30R的阳极。其阴极连接于形成在整个像素区域的共同阴极层CL。

同样地,在第2列的数据线DL2与栅极线GL1至GL4的4个交叉点附近,配置有:像素选择用晶体管GT;以及用于产生绿色光的有机EL组件30G。像素选择用晶体管GT的漏极连接于数据线DL2,其源极连接于用于产生绿色光的有机EL组件30G的阳极。其阴极连接于所有像素共同的阴极层CL。

同样地,在第3列的数据线DL3与栅极线GL1至GL4的4个交叉点附近,配置有:像素选择用晶体管GT;以及用于产生蓝色光的有

机 EL 组件 30B。像素选择用晶体管 GT 的漏极连接于数据线 DL3，其源极连接于用于产生蓝色光的有机 EL 组件 30B 的阳极。其阴极连接于所有像素共同的阴极层 CL。关于第 4 列之后的像素构成，重复上述构成。其中，也可使用无机 EL 组件，来取代有机 EL 组件 30R、30G、
5 30B。

接着，说明水平移位寄存器 10、数据线驱动电路 DLD 的构成。水平移位寄存器 10、数据线驱动电路 DLD 形成于前述玻璃衬底 51 上。水平移位寄存器 10 具备：串联连接的多个水平移位寄存器单元 HSR1、HSR2...；以及取样晶体管 ST11、ST12...。取样晶体管 ST11、ST12...
10 为薄膜晶体管。

如图 2 所示，多个水平移位寄存器单元 HSR1、HSR2...将水平起始脉冲 STH 与水平频率 CKH 同步移位，由此对应于各单元，而依序输出水平扫描脉冲 SPH1、SPH2...。

对应于初段水平移位寄存器单元 HSR1 而配置有 6 个取样晶体管 ST11、ST12、ST13、ST14、ST15、ST16，对于这些晶体管的栅极共同输入有前述水平扫描脉冲 SPH1。同样地，对应于下一段水平移位寄存器单元 HSR2 而配置有 6 个取样晶体管 ST21、ST22、ST23、ST24、ST25、ST26，对于这些晶体管的栅极共同输入有前述水平扫描脉冲 SPH2。
15

当着重在 6 个取样晶体管 ST11 至 ST16 时，最初的 2 个取样晶体管 ST11、ST12 的源极连接于用于供应红色显示信号 Sig(R)的第 1 显示信号线 LR，接下来的 2 个取样晶体管 ST13、ST14 的源极连接于用于供应绿色显示信号 Sig(G)的第 2 显示信号线 LG，剩下的 2 个取样晶体管 ST15、ST16 的源极连接于用于供应蓝色显示信号 Sig(B)的第 3 显示信号线 LB。
20
25

数据线驱动电路 DLD 按每 1 条数据线 DL1 至 DL6 而设置有第 1 数据线驱动电路 DLD1 与第 2 数据线驱动电路 DLD2。例如，对应于数据线 DL1 的第 1 数据线驱动电路 DLD1 具备阈值补偿电路，在经由取样晶体管 ST11 而读取红色显示信号 Sig(R)，保持该显示信号，且将依据于显示信号 Sig(R)的驱动电流供应至数据线 DL1 的同时，如后所述，进行补偿驱动晶体管的阈值。由于通过阈值补偿电路来获得不依存于
30

驱动晶体管的阈值的驱动电流，因此可抑制因阈值变动所引起的显示不均匀情形。

第2数据线驱动电路 DLD2 也进行相同的动作，不过，相对于第1数据线驱动电路 DLD1 通过具有2水平期间的周期的垂直频率 CKV 而予以控制，第2数据线驱动电路 DLD2 通过将垂直频率 CKV 予以反转而得的反转垂直频率*CKV 而予以控制。因此，第1数据线驱动电路 DLD1 与第2数据线驱动电路 DLD2 对于数据线 DL1，在每1水平期间(1H 期间)交替输出驱动电流。所谓1水平期间是指扫描1条线(例如栅极线 CL1)的所需期间。

关于对应于其它数据线 DL2 至 DL6 的第1数据线驱动电路 DLD1 与第2数据线驱动电路 DLD2，也以相同方式构成。

接着，说明垂直移位寄存器 20 的构成。垂直移位寄存器 20 在前述玻璃衬底 51 上具备串联连接的多个垂直移位寄存器 VSR1、VSR2...。垂直移位寄存器 20 使用薄膜晶体管而形成。

多个垂直移位寄存器单元 VRR1、VSR2...将垂直起始脉冲 STV 与垂直频率 CKV、*CKV 同步移位，由此对应于各单元而将垂直扫描脉冲 SPV1、SPV2、SPV3、SPV4 输出至依序对应的栅极线 GL1、GL2、GL3、GL4。连接于所对应的栅极线 GL1、GL2、GL3、GL4 的像素选择用晶体管 GT，仅有在垂直扫描脉冲 SPV1、SPV2、SPV3、SPV4 为高电位期间导通。

图9是显示上述有机 EL 显示装置的概略剖面构造图，相当于图8的沿 X-X 线剖面图。在玻璃衬底 51 上形成有由 SiO₂ 膜及 SiN_x 膜构成的绝缘膜 52，在该绝缘膜 52 上形成有作为垂直移位寄存器单元 VSR1 的薄膜晶体管的有源层的多晶硅层。在多晶硅层的中形成有 N+型漏极层 41 与 N+型源极层 42，在这些层之间形成有 P 型沟道区域 43。在该多晶硅层上形成有由 SiO₂ 膜及 SiN_x 膜构成的栅极绝缘膜 53。在沟道区域 43 上隔着栅极绝缘膜 53 而形成有由 Cr 构成的栅极电极 45。

此外，在栅极电极 45 上形成有层间绝缘膜 54。在垂直移位寄存器单元 VSR1 的形成区域中，在层间绝缘膜 54 上形成有 Al 电极 47，且与下层的 Cr 电极 46 相接触。

在像素区域中，在层间绝缘膜 54 上形成有由 Al 构成的数据线

DL1。在 Al 电极 47 与数据线 DL1 上形成有保护膜 55、第 1 平坦化绝缘膜 56。在像素区域中,在第 1 平坦化绝缘膜 56 上形成有由 ITO(Indium Tin Oxide, 铟锡氧化物)构成的阳极 58。在阳极 58 上形成有有机 EL 层 60,且被覆一部分该有机 EL 层 60,而形成有第 2 平坦化绝缘膜 59。

5 接着,在有机 EL 层 60 上形成有阴极层 CL。阴极层 CL 朝垂直移位寄存器单元 VSR1 的形成区域延伸,且透过接触点(contact)与前述 Al 电极 47 相连接。

接着,参照图 10 的时序图,说明上述构成的有机 EL 显示装置的动作。首先,在最初的 1 水平期间(1H 期间),依序将经由取样晶体管

10 ST11、ST13、ST15...而予以取样的显示信号 Sig(R)、Sig(G)、Sig(B)取入多个第 1 数据线驱动电路 DLD 1,且予以保持,同时进行驱动晶体管的阈值的补偿。

接着,在接下来的 1 水平期间,多个第 1 数据线驱动电路 DLD1 将已施行阈值补偿的驱动电流一并输出至数据线 DL1 至 DL6。在该 1

15 水平期间,输出至栅极线 GL1 的垂直扫描脉冲 SPV1 由接地电位(GND)上升至电源电位 Vcc。如此一来,连接于栅极线 GL1 的第 1 条线的像素选择用晶体管 GT 导通,驱动电流流通至连接于这些栅极线的有机 EL 组件 30R、30G、30B,而使这些有机 EL 组件以对应驱动电流的亮度发光。即,当着重在有机 EL 组件 30R 时,供应至数据线 DL1 的

20 驱动电流经由像素选择用晶体管 GT,而由有机 EL 组件 30R 流通至阴极层 CL,而使这些有机 EL 组件 30R 以对应驱动电流的亮度发光。

另一方面,在多个第 1 数据线驱动电路 DLD1 输出驱动电流的该 1 水平期间,依序将经由多个取样晶体管 ST12、ST14、ST16...而予以取样的显示信号 Sig(R)、Sig(G)、Sig(B)取入多个第 2 数据线驱动电路 DLD

25 2,且予以保持,同时进行驱动晶体管的阈值的补偿。

接着,在接下来的 1 水平期间,多个第 2 数据线驱动电路 DLD2 系将已施行阈值补偿的驱动电流一并输出至数据线 DL1 至 DL6。在该 1 水平期间,输出至栅极线 GL2 的垂直扫描脉冲 SPV2 由接地电位(GND)上升至电源电位 Vcc。如此一来,连接于栅极线 GL2 的第 2 条线的像素选择用晶体管 GT 导通,驱动电流流通至连接于这些栅极线的有机

30 EL 组件 30R、30G、30B,而使这些有机 EL 组件以对应驱动电流的

亮度发光。即，当着重在有机 EL 组件 30R 时，供应至数据线 DL1 的驱动电流经由像素选择用晶体管 GT，而由有机 EL 组件 30R 流通至阴极层 CL，而使这些有机 EL 组件 30R 以对应驱动电流的亮度发光。

另一方面，在多个第 2 数据线驱动电路 DLD2 输出驱动电流的该 1
5 水平期间，依序将经由多个取样晶体管 ST11、ST13、ST15...而予以取样的显示信号 Sig(R)、Sig(G)、Sig(B)取入多个第 1 数据线驱动电路 DLD1，且予以保持，同时进行驱动晶体管的阈值的补偿。

上述动作在整个 1 帧期间反复进行，由此进行 1 画面的显示。如上所述，本实施例的有机 EL 显示装置为在像素内具备电场发光组件
10 30R、30G、30B 与像素选择用晶体管 GT 的半无源驱动型显示装置，以此方式使像素的开口率提高，通过减少粗涩感，而可进行高质量显示。此外，由于将水平移位寄存器 10、数据线驱动电路 DLD、垂直移位寄存器 20 等各驱动电路，与形成有有机 EL 组件 30R、30G、30B 的像素区域一同形成在同一玻璃衬底 51 上，因此不需要外接驱动用
15 IC，而可谋求降低成本。此外，由于采用通过数据线驱动电路 DLD，在 1 水平期间将驱动电流一并供应至数据线 DL1 至 DL6 的线依序驱动方式，因此，与一般的无源驱动型显示装置相比较，可延长有机 EL 组件 30R、30G、30B 的发光期间，因此可实现较为明亮的显示面板。

接着，参照图 5、图 6、图 7 说明第 1 数据线驱动电路 DLD1 及第
20 2 数据线驱动电路 DLD2 的具体电路构成及动作。如图 5 所示，第 1 数据线驱动电路 DLD1 由第 1 至第 7 薄膜晶体管 T1 至 T7、耦合电容 Cs、第 1 NAND 电路 ND1 所构成。第 1、第 3 至第 7 薄膜晶体管 T1、T3 至 T7 是 N 沟道型，第 2 薄膜晶体管 T2 是 P 沟道型。

第 1 薄膜晶体管 T1 用于读取显示信号的晶体管，其源极连接于取样晶体管，对于栅极施加有第 1 控制信号 GS1。第 1 薄膜晶体管 T1 在
25 第 1 控制信号 GS1 为高电位时导通，读取显示信号如 Sig(R)，对连接于第 1 薄膜晶体管 T1 的漏极的耦合容 Cs 的第 1 端子 P1 施加 Sig(R)。与耦合电容 Cs 的第 1 端子 P1 相对向的第 2 端子 P2 连接于第 2 薄膜晶体管 T2 的栅极。第 2 薄膜晶体管 T2 为驱动用晶体管，对于其源极施
30 加有电源电位 PVdd。

此外，在第 2 薄膜晶体管 T2 的栅极与漏极之间，连接有对于栅极

施加有第1控制信号GS1的第3薄膜晶体管T3。第3薄膜晶体管T3在第1控制信号GS1为高电位时导通，而将第2薄膜晶体管T2的栅极与漏极予以短路。

对于第4薄膜晶体管T4的栅极施加有第2控制信号CS1，对于源极施加有参考电位Vref，漏极连接于耦合电容Cs的第1端子P1。第4薄膜晶体管T4在该第2控制信号CS1为高电位时导通，且将耦合电容Cs的第1端子P1设定在参考电压Vref。

第5薄膜晶体管T5、第6薄膜晶体管T6串联连接于第2薄膜晶体管T2与接地之间。对于第5薄膜晶体管T5的栅极施加有第3控制信号ES1，对于第6薄膜晶体管T6的栅极施加有第2控制信号CS1的反转信号*CS1。

第5薄膜晶体管T5隔着驱动电流输出控制用的第7薄膜晶体管T7而连接于数据线DLi。对于第7薄膜晶体管T7的栅极施加有第1NAND电路ND1的输出。对于第1NAND电路ND1输入有垂直频率CKV与输出使能信号ENB。输出使能信号ENB是为了防止第1NAND电路ND1的输出信号与后述的第2数据线驱动电路DLD2的第2NAND电路ND2的输出信号相重迭的信号。接着，如前所述，在数据线DLi连接有例如有机EL组件30R。

如图6所示，与第1数据线驱动电路DLD1相同地，第2数据线驱动电路DLD2由第1至第7薄膜晶体管T1至T7、耦合电容Cs、第2NAND电路ND2所构成。对于第1及第3薄膜晶体管T1、T3的栅极施加有第4控制信号GS2，对于第4薄膜晶体管T4的栅极施加有第5控制信号CS2，对于第5薄膜晶体管T5的栅极施加有第6控制信号ES2。这些第4、第5、第6控制信号GS2、CS2、ES2是将前述第1、第2、第3控制信号GS1、CS1、ES1的相位移位1H期间的信号。

参照图7说明第1数据线驱动电路DLD1及第2数据线驱动电路DLD2的动作。首先，在图7的最初的1H期间中，第1数据线驱动电路DLD1读取显示信号Sig，且进行用于补偿为驱动用电晶管的第2薄膜晶体管T2的阈值的动作。另一方面，在该1H期间中，第2数据线驱动电路DLD2将经补偿阈值的驱动电流输出至数据线DLi。

以下详加说明第1数据线驱动电路DLD1的动作。首先，当第1

控制信号 GS1 上升至高电位时，第 1 薄膜晶体管 T1 导通，来自取样晶体管的例如显示信号 Sig(R)经由第 1 薄膜晶体管 T1 而施加至耦合电容 Cs 的第 1 端子 P1。此外，第 3 薄膜晶体管 T3 导通，而使第 2 薄膜晶体管 T2 的栅极与漏极予以短路。接着，第 3 控制信号 ES1 上升至高电位时，经由第 5 薄膜晶体管 T5 及第 6 薄膜晶体管 T6，而将第 2 薄膜晶体管 T2 的栅极电荷在接地 GND 放电。

之后，当第 3 控制信号 ES1 下降至低电位时，第 5 薄膜晶体管 T5 不导通。如此一来，第 2 薄膜晶体管 T2 的栅极及漏极成为浮动状态，因此其电位成为 PVdd-Vtp。Vtp 是第 2 薄膜晶体管 T2 的阈值的绝对值。接着，当第 1 控制信号 GS1 下降至低电位时，第 1 薄膜晶体管 T1 及第 3 薄膜晶体管 T3 呈不导通。

之后，进入下一个 1H 期间，当第 2 控制信号 CS1 上升至高电位时，第 4 薄膜晶体管 T4 导通，而将耦合电容 Cs 的第 1 端子 P1 的电位设定在 Vref。此外，第 6 薄膜晶体管 T6 不导通。

第 4 薄膜晶体管 T4 导通时，耦合电容 Cs 的第 1 端子 P1 的电位由 Vsig 变化为 Vref，因此伴随该变化，耦合电容 Cs 的第 2 端子 P2 的电位，即第 2 薄膜晶体管 T2 的栅极电位 Vg 由 PVdd-Vtp 变为 PVdd-Vtp+Vref-Vsig。

之后，第 3 控制信号 ES1 再度上升至高电位时，第 5 薄膜晶体管 T5 导通，当第 1 NAND 电路 ND1 的输出上升至高电位时，第 7 薄膜晶体管 T7 导通，第 2 薄膜晶体管 T2 经由第 5 薄膜晶体管 T5 及第 7 薄膜晶体管 T7 而连接于数据线 DLi。

在此，流通至第 2 薄膜晶体管 T2 的驱动电流 I 以 $I = 1/2 \cdot \beta \cdot (V_{gs} + V_{tp})^2$ 表示。 β 为常数。 $V_{gs} = V_g - PV_{dd} = -V_{tp} + V_{ref} - V_{sig}$ 所以， $I = 1/2 \cdot \beta \cdot (V_{ref} - V_{sig})^2$ 。即，驱动电流 I 成为不依存于第 2 薄膜晶体管 T2 的阈值 Vtp 的电流。该驱动电流 I 经由数据线 DLi 而供应至有机 EL 组件 30R，且进行依据于显示信号 Vsig(R) 的显示。

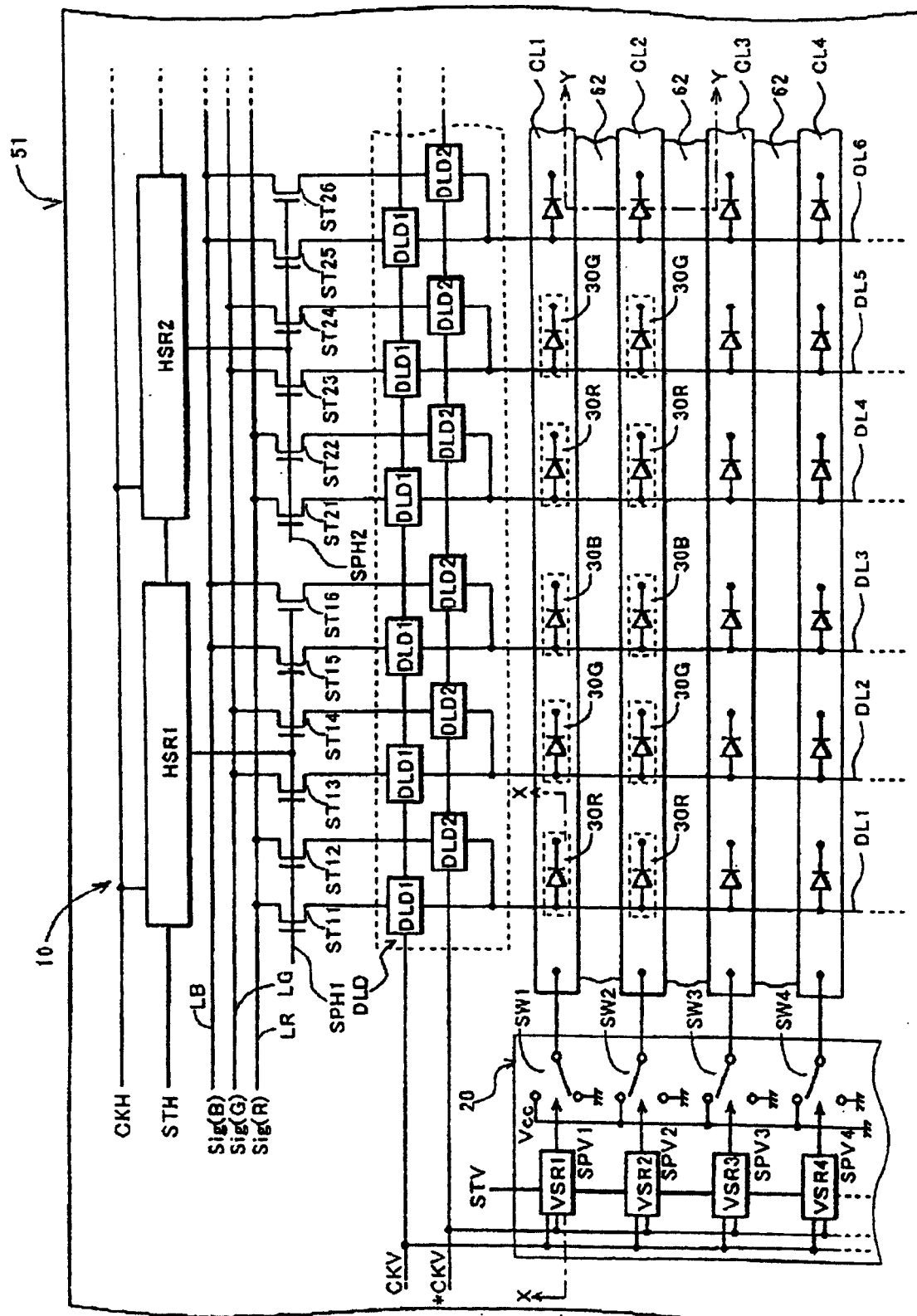


图 1

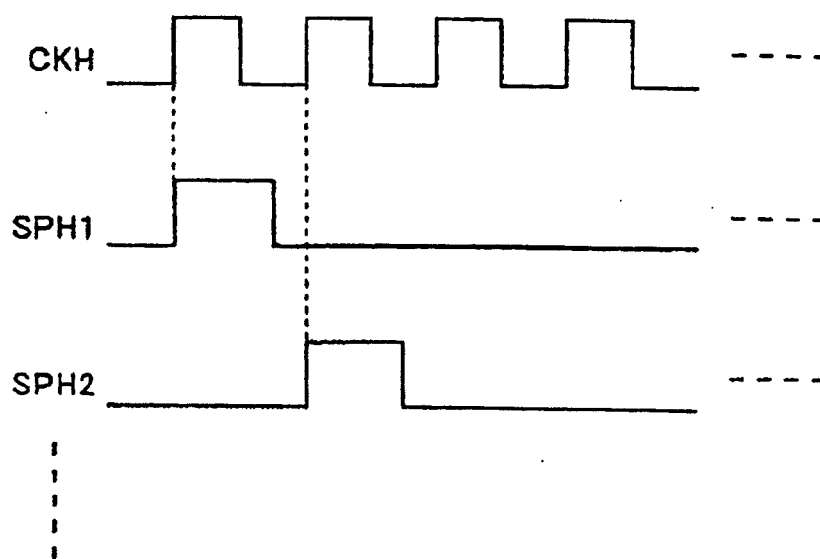


图 2

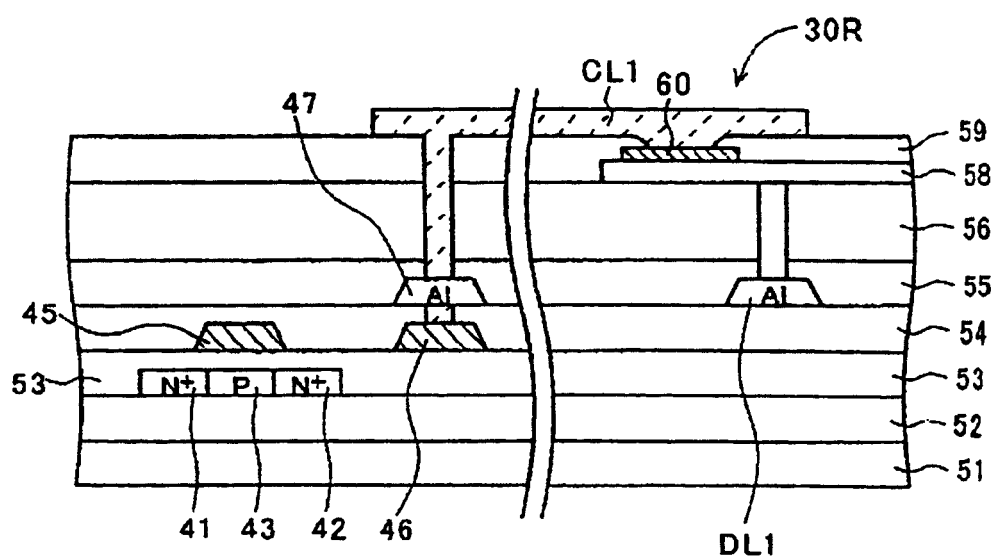


图 3A

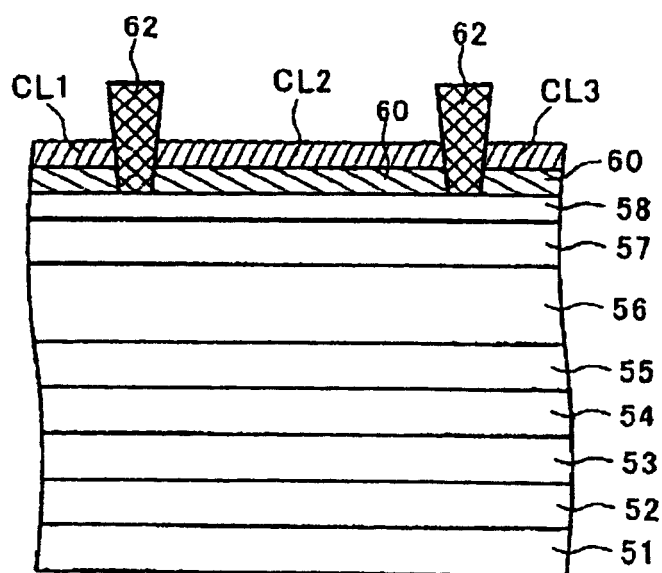
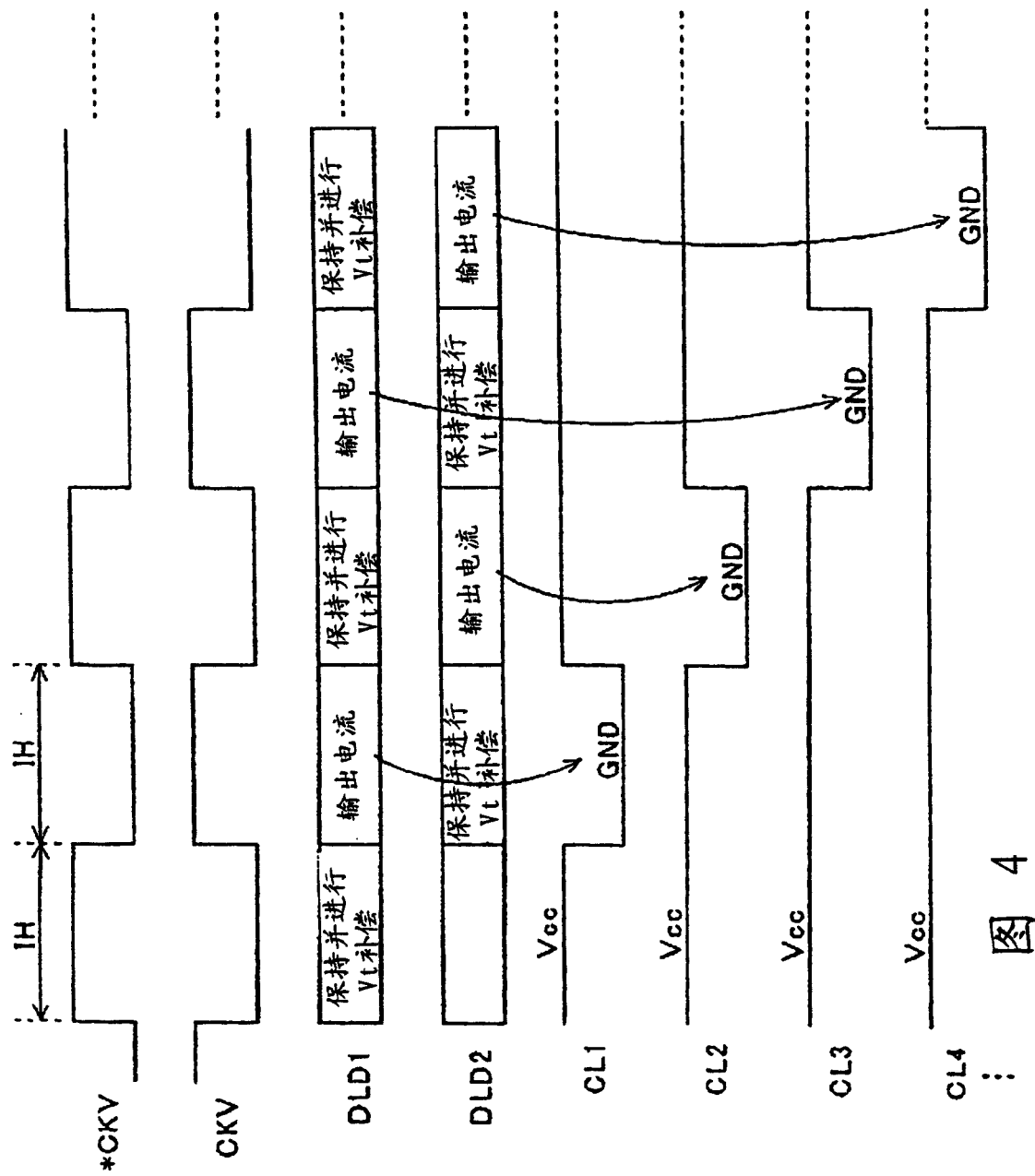


图 3B



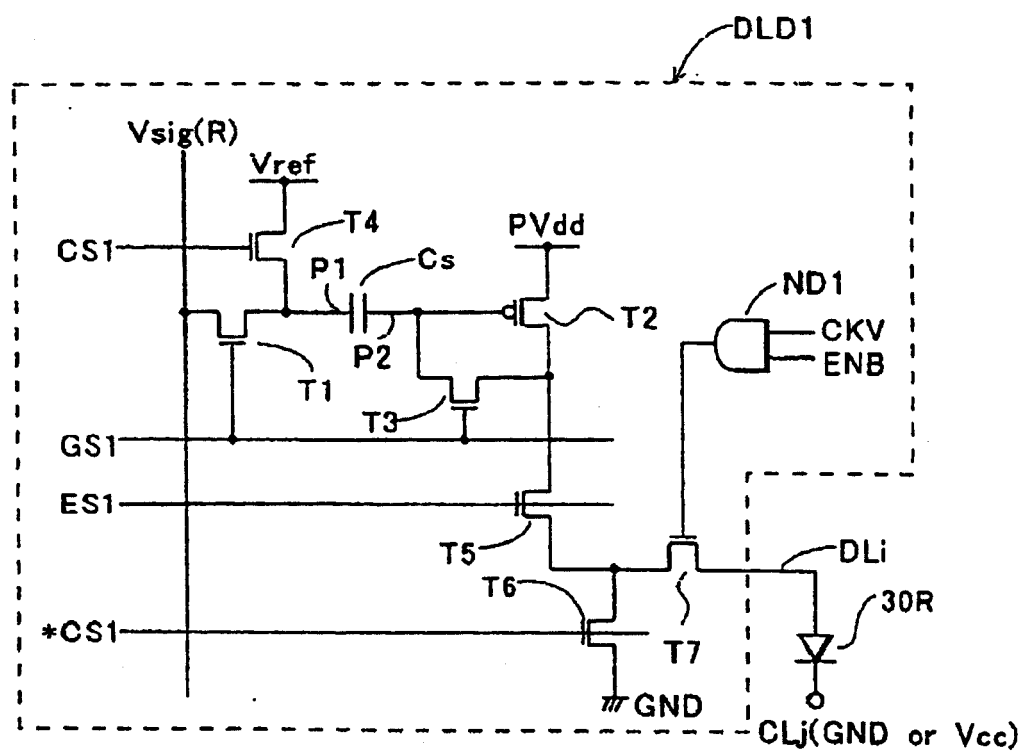


图 5

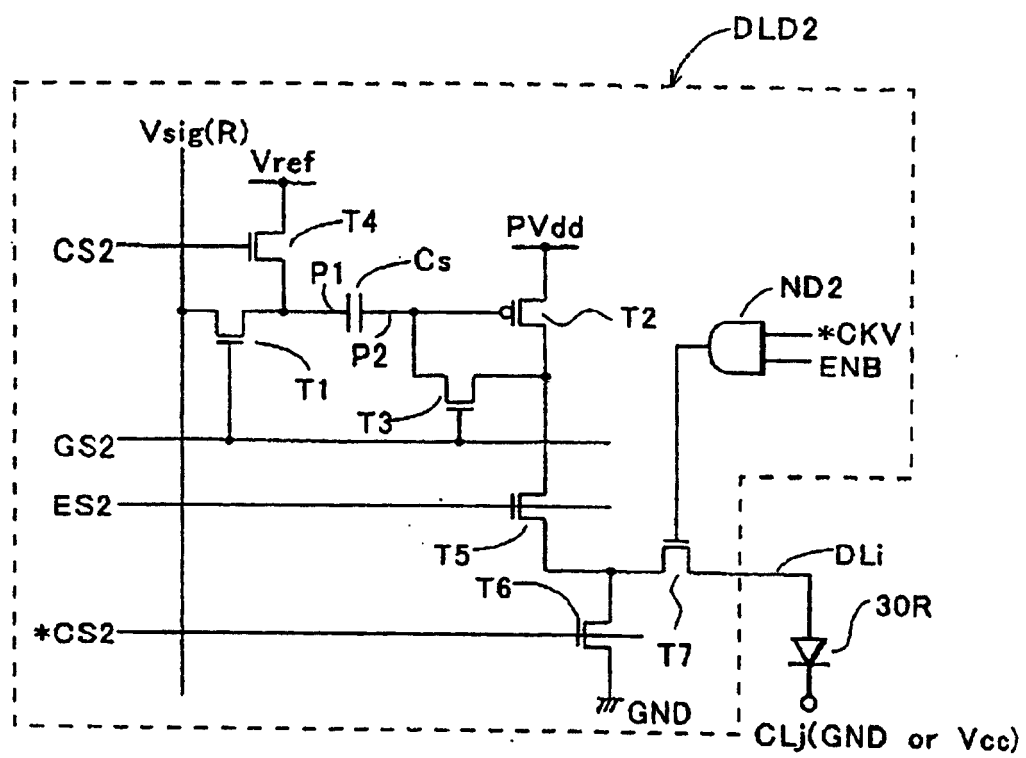


图 6

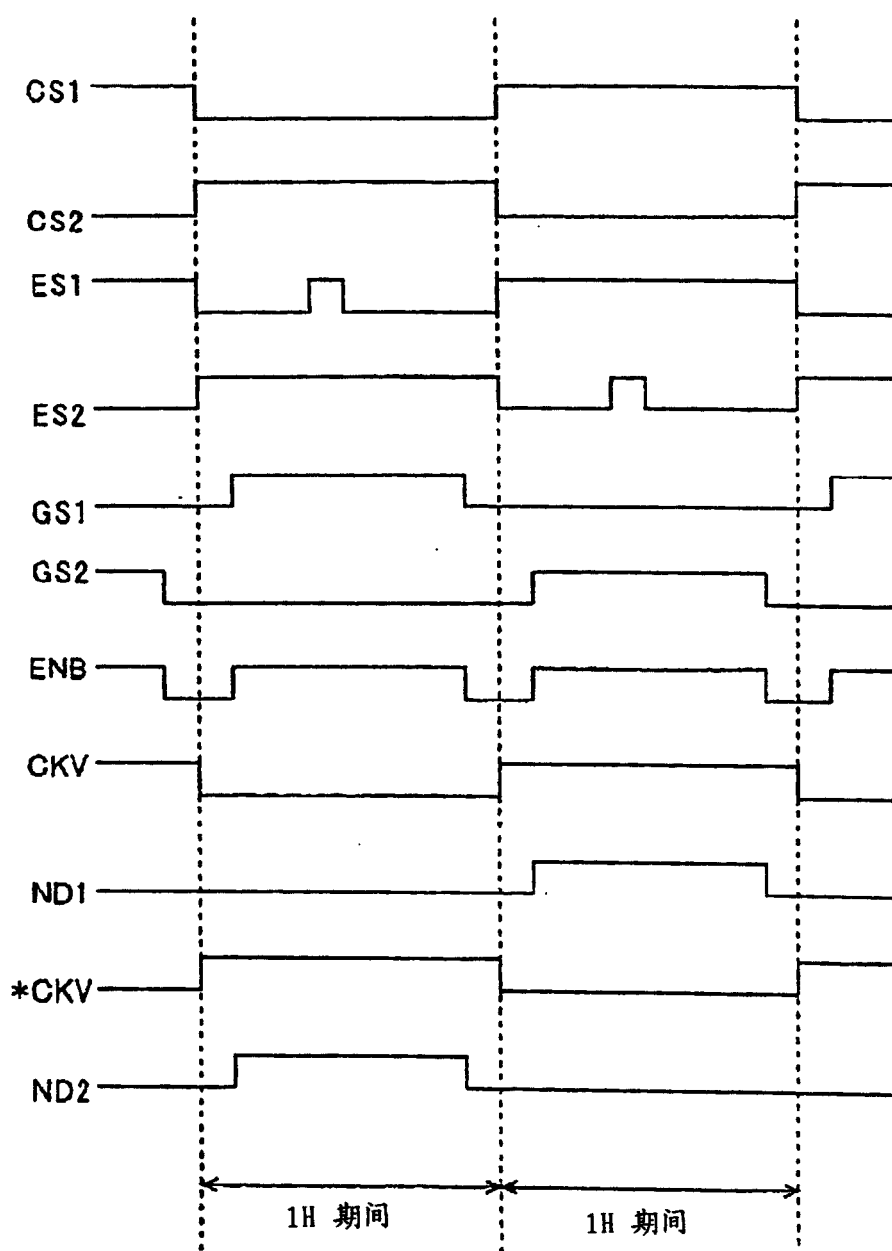
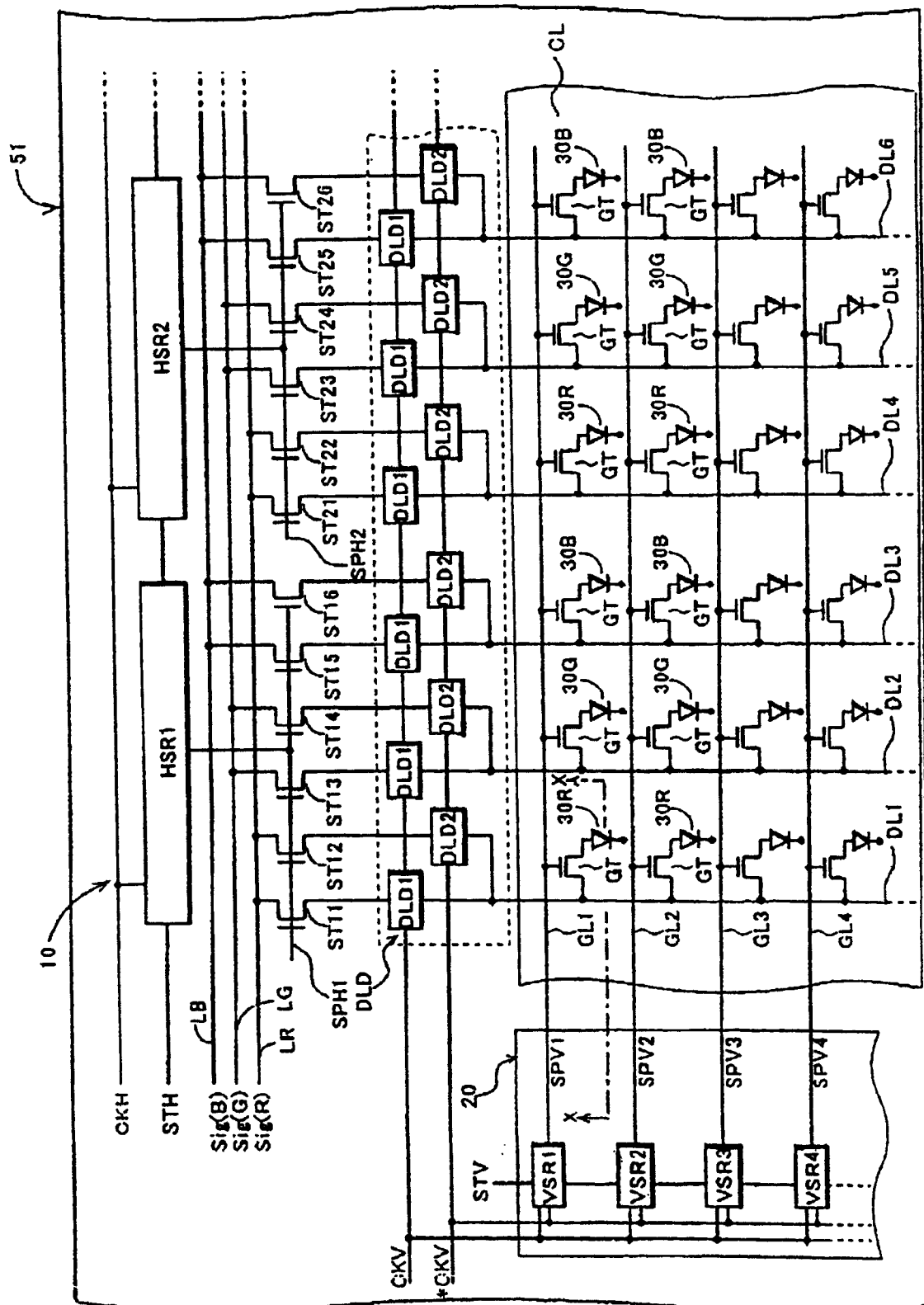


图 7



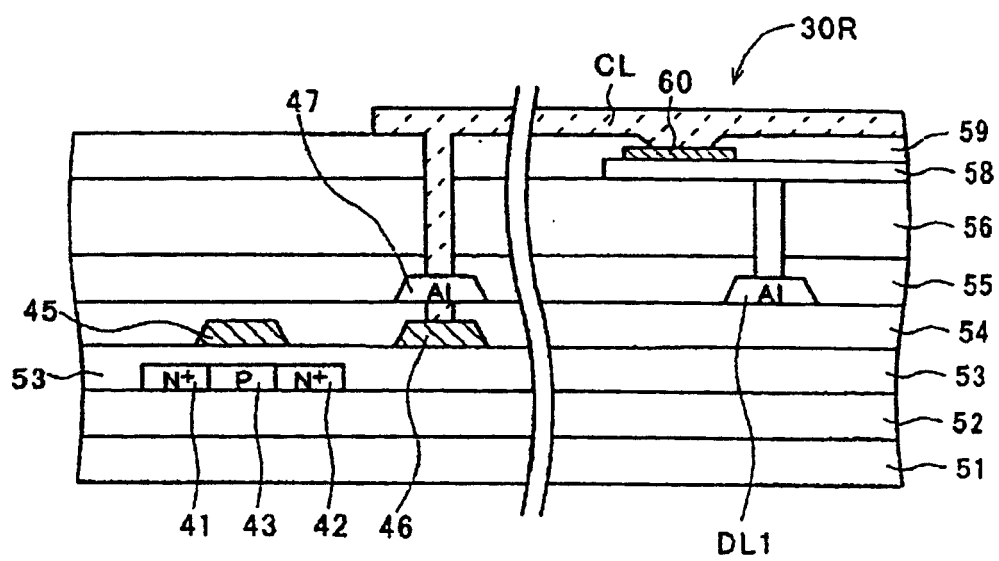


图 9

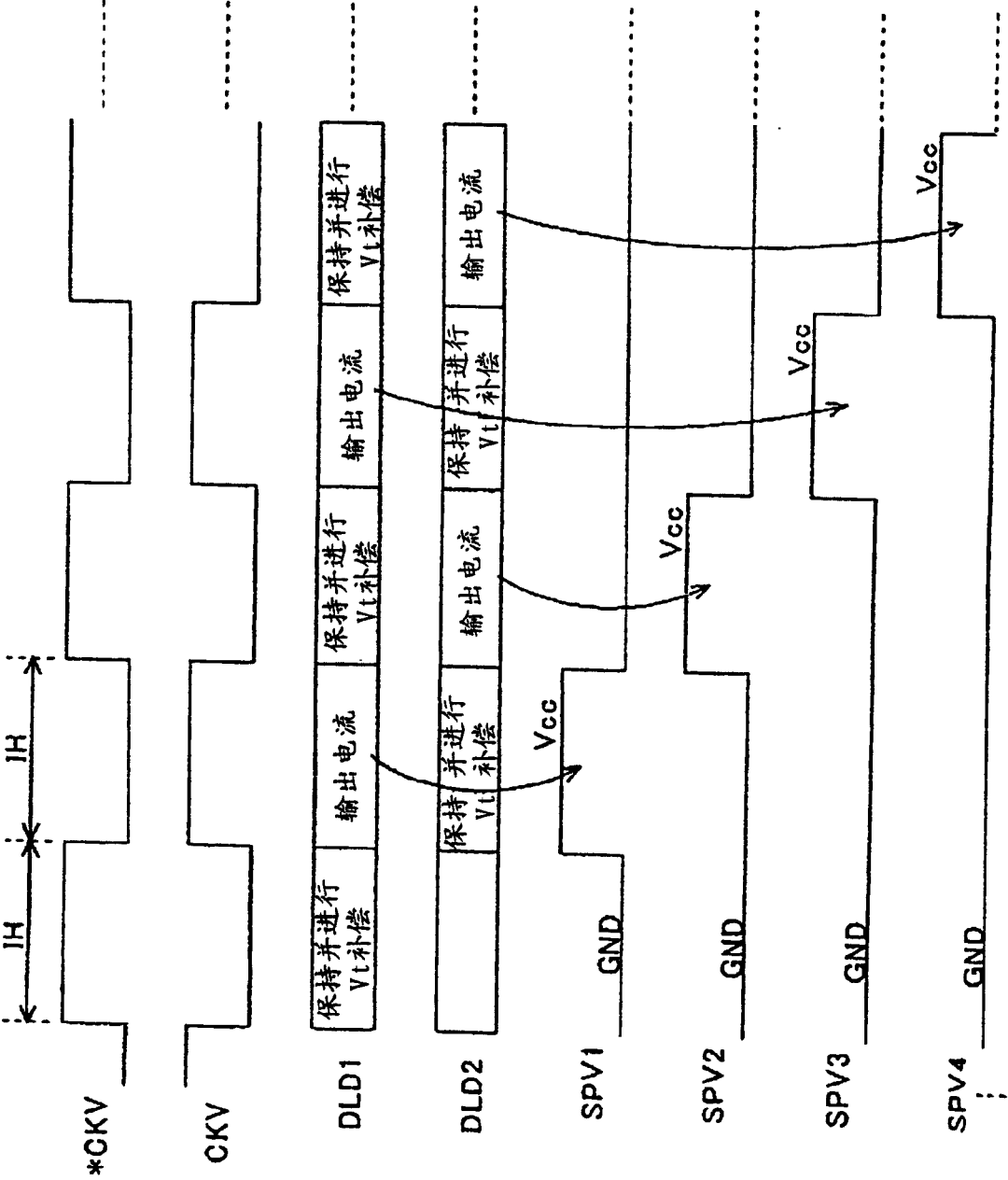


图 10

专利名称(译)	电场发光显示装置及数据线驱动电路		
公开(公告)号	CN1870110A	公开(公告)日	2006-11-29
申请号	CN200610078912.6	申请日	2006-04-27
[标]申请(专利权)人(译)	三洋电机株式会社		
申请(专利权)人(译)	三洋电机株式会社		
当前申请(专利权)人(译)	三洋电机株式会社		
[标]发明人	小川隆司 松本昭一郎 池田恭二		
发明人	小川隆司 松本昭一郎 池田恭二		
IPC分类号	G09G3/30 G09G3/20 H05B33/08 H05B33/14		
代理人(译)	程伟		
优先权	2005131263 2005-04-28 JP 2005131262 2005-04-28 JP 2005131261 2005-04-28 JP		
外部链接	Espacenet SIPO		

摘要(译)

本发明是在有机EL显示装置中，通过降低粗涩感和因驱动用晶体管的阈值不一致导致显示面板的显示不均匀情形，而可进行高质量显示。此外，由于不须设置外接的驱动用IC，故可降低成本。本发明的电场发光显示装置，是在各像素不具备TFT的无源驱动型显示装置，或是在各像素具备像素选择用晶体管(GT)与有机EL组件(30R、30G、30B)的半无源驱动型显示装置。以此方式，可提升像素的开口率，且通过降低粗涩感而可进行高质量显示。此外，将水平移位寄存器(10)、数据线驱动电路(DLD)、垂直移位寄存器(20)等各种驱动电路与形成有电场发光组件的像素区域一同形成在同一玻璃衬底(51)上。

