



(12) 发明专利申请

(10) 申请公布号 CN 102016968 A

(43) 申请公布日 2011. 04. 13

(21) 申请号 200980109537. 9

(51) Int. Cl.

(22) 申请日 2009. 11. 27

G09G 3/32 (2006. 01)

(30) 优先权数据

2008-305716 2008. 11. 28 JP

(85) PCT申请进入国家阶段日

2010. 09. 17

(86) PCT申请的申请数据

PCT/JP2009/070373 2009. 11. 27

(87) PCT申请的公布数据

W02010/061978 EN 2010. 06. 03

(71) 申请人 卡西欧计算机株式会社

地址 日本东京都

(72) 发明人 小仓润 武居学 榎山俊二

(74) 专利代理机构 永新专利商标代理有限公司

72002

代理人 陈松涛 韩宏

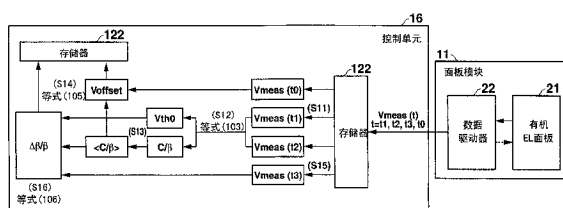
权利要求书 3 页 说明书 23 页 附图 19 页

(54) 发明名称

有机电致发光像素的驱动设备和发光设备

(57) 摘要

一种用于像素驱动控制的像素驱动设备具有图像数据转换电路 (123), 用于通过基于预置的转换特性转换图像数据来产生原始灰度信号; 信号校正电路 (16), 用于通过将基于像素的电气特性参数获取的校正值增加到所述原始灰度信号来输出校正的灰度信号; 以及驱动信号施加电路 (118), 用于在信号线 (Ld) 的一端上施加对应于所述校正的灰度信号的电压信号。该原始灰度信号具有对应于所述图像数据的灰度值的值并且所述原始灰度信号的最大值被设置为的值等于或小于通过从驱动信号施加电路的输入范围内的最大值减去对应于所述校正值的值所获取的值。



1. 一种像素驱动设备，用于驱动像素 (21(i, j))，所述像素 (21(i, j)) 连接到信号线 (Ld) 并且包括发光元件 (101) 和驱动晶体管 (T3)，所述驱动晶体管 (T3) 用于通过将所述驱动晶体管的电流路径的一端连接到所述发光元件的一端而控制提供到所述发光元件的电流，所述像素驱动设备包括：

存储器 (122)，用于存储与所述像素的电特性相关的特性参数；

图像数据转换电路 (123)，基于设置在所述图像数据转换电路中的转换特性来转换由数字信号组成的图像数据并且产生由数字信号组成的原始灰度信号；

信号校正电路 (16)，用于通过将基于存储在所述存储器中的所述特性参数的值设置的校正量增加到所述原始灰度信号来输出由数字信号组成的校正的灰度信号；以及

驱动信号施加电路 (118)，用于在输入所述校正的灰度信号之后基于所述校正的灰度信号的值来产生由模拟信号组成的驱动信号，并且在所述信号线的一端上施加所述驱动信号；

其中

由所述图像数据转换电路产生的所述原始灰度信号具有对应于所述图像数据的灰度值的值，并且所述原始灰度信号的最大值被设置为的值等于或小于从所述驱动信号施加电路的输入范围内的最大值中减与所述信号校正电路中的所述校正量相对应的值所获取的值。

2. 如权利要求 1 所述的像素驱动设备，其中

对于所述发光设备的每个发射颜色设置所述图像数据转换电路的所述转换特性。

3. 如权利要求 1 所述的像素驱动设备，其中

所述图像数据转换电路具有转换表，在所述转换表中存储有转换值，所述转换值具有用于所述图像数据能够具有的所有灰度值的所述转换特性，并且通过参考所述转换表来产生所述原始灰度信号。

4. 如权利要求 1 所述的像素驱动设备，其中

所述图像数据转换电路中的所述转换特性设置为使得所述原始灰度信号的变化与所述图像数据的所述灰度值的变化之间的关系表示预置的伽玛特性。

5. 如权利要求 1 所述的像素驱动设备，其中

所述校正的灰度信号具有与所述图像数据的位数相同的位数，

所述驱动信号施加电路具有数字 / 模拟转换电路并且转换输入的所述校正的灰度信号并且由所述数字 / 模拟转换电路产生模拟信号的所述驱动信号，并且

所述数字 / 模拟转换电路的输入范围具有对应于所述图像数据的所述位数的值。

6. 如权利要求 5 所述的像素驱动设备，其中

所述数字 / 模拟转换电路具有灰度电压产生电路 (118-1)，用于产生对应于所述图像数据的所述位数的多个灰度电压，并且所述数字 / 模拟转换电路具有灰度电压选择电路 (118-2)，用于基于输入的所述校正的灰度信号来选择所述多个灰度电压中的一个灰度电压并且将所选的灰度电压作为所述驱动信号输出，并且

除最小的灰度电压之外，以相等间隔设置由所述灰度电压产生电路产生的所述多个灰度电压。

7. 如权利要求 6 所述的像素驱动设备，其中

在所述多个灰度电压中，所述最小灰度电压与第一灰度电压之间的电压差被设置为的值与每个像素的所述驱动晶体管的所述阈值电压的初始特性值相对应。

8. 如权利要求 1 所述的像素驱动设备，还包括：特性参数获取电路 (16)，用于基于所述信号线的一端的电压的值来获取所述特性参数；并且

所述存储器存储由所述特性参数获取电路获取的所述特性参数。

9. 如权利要求 8 所述的像素驱动设备，还包括连接到所述信号线的一端的电压施加电路 (14)，用于将基准电压 (V_{ref}) 施加在所述驱动晶体管上，所述基准电压 (V_{ref}) 具有超过所述驱动晶体管的阈值电压 (V_{th}) 的电压值，并且在施加所述基准电压达预定长度时间之后，从中断所述信号线的一端与所述电压施加电路之间的连接时起经过预定的多个不同沉降时间值中的每一个之后，将电压测量电路 (114) 连接到所述信号线的所述一端；

其中，

所述电压测量电路在由所述切换电路连接到所述信号线的一端时获取所述信号线的所述一端的电压值作为所述测量电压；并且

所述特性参数获取电路基于由所述电压测量电路针对该多个沉降时间获取的多个测量电压的值来获取所述驱动晶体管的所述阈值电压和所述像素驱动电路的电流放大因子作为特性参数。

10. 一种发光设备，包括：

连接到信号线 (L_d) 的像素 ($21(i, j)$)，所述像素 ($21(i, j)$) 具有发光元件 (101) 和驱动晶体管 (T3)，所述驱动晶体管 (T3) 用于控制提供到所述发光元件的电流，并且所述驱动晶体管的电流路径的一端连接到所述发光元件的一端；

存储器 (122)，用于存储与所述像素的电特性相关的特性参数；

图像数据转换电路 (123)，用于基于预置的转换特性来转换由数字信号组成的输入图像数据并且产生由数字信号组成的原始灰度信号；

信号校正电路 (16)，用于通过将基于存储在所述存储器中的所述特性参数的值设置的校正量增加到所述原始灰度信号来输出由数字信号组成的校正的灰度信号；

驱动信号施加电路 (118)，用于在输入所述校正的灰度信号之后基于所述校正的灰度信号的值来产生由模拟信号组成的驱动信号，并且将所述驱动信号施加到所述信号线的一端；

其中，

由所述图像数据转换电路产生的所述原始灰度信号具有对应于所述图像数据的灰度值的值并且所述原始灰度信号的最大值被设置为的值等于或小于通过从所述驱动信号施加电路的输入范围内的最大值减去与所述信号校正电路中设置的所述校正量相对应的值而获取的值。

11. 如权利要求 10 所述的发光设备，其中

对于所述发光设备的每个发射颜色设置所述图像数据转换电路的所述转换特性。

12. 如权利要求 11 所述的发光设备，还包括多个像素，其中

从每个像素的所述发光设备发射的光的颜色是在彩色显示中执行的多个显示颜色中的任意一个。

13. 如权利要求 10 所述的发光设备，其中

所述图像数据转换电路具有转换表，在所述转换表中存储有转换值，所述转换值具有用于所述图像数据能够具有的所有灰度值的所述转换特性，并且通过参考所述转换表来产生所述原始灰度信号。

14. 如权利要求 10 所述的发光设备，其中

所述图像数据转换电路中的所述转换特性设置为使得所述原始灰度信号的变化与所述图像数据的灰度值的变化之间的关系表示预置的伽玛特性。

15. 如权利要求 10 所述的发光设备，其中

所述校正的灰度信号具有与所述图像数据的位数相同的位数，

所述驱动信号施加电路具有数字 / 模拟转换电路并且转换输入的所述校正的灰度信号并且由所述数字 / 模拟转换电路产生模拟信号的所述驱动信号，并且

所述数字 / 模拟转换电路的输入范围具有与所述图像数据的所述位数相对应的值。

16. 如权利要求 15 所述的发光设备，其中

所述数字 / 模拟转换电路具有灰度电压产生电路 (118-1)，用于产生与所述图像数据的所述位数相对应的多个灰度电压，并且所述数字 / 模拟转换电路具有灰度电压选择电路 (118-2)，用于通过基于所述校正的灰度信号选择所述多个灰度电压中的一个灰度电压作为所述驱动信号输出，并且

除最小的灰度电压之外，以相等间隔设置由所述灰度电压产生电路产生的所述多个灰度电压。

17. 如权利要求 16 所述的发光设备，其中

在所述多个灰度电压中，所述最小灰度电压与第一灰度电压之间的电压差被设置为与每个像素的所述驱动晶体管的所述阈值电压的初始特性值相对应的值。

18. 如权利要求 10 所述的发光设备，包括：特性参数获取电路 (16)，用于基于所述信号线的一端的电压值来获取所述特性参数；并且

所述存储器存储由所述特性参数获取电路获取的所述特性参数。

19. 如权利要求 18 所述的发光设备，还包括连接到所述信号线的一端的电压施加电路 (14)，用于将基准电压 (V_{ref}) 施加在所述驱动晶体管上，所述基准电压 (V_{ref}) 具有超过所述驱动晶体管的阈值电压 (V_{th}) 的电压值，并且在施加所述基准电压达预定长度时间之后，从中断所述信号线的一端与所述电压施加电路之间的连接时起经过预定的多个不同沉降时间值中的每一个之后，将电压测量电路 (114) 连接到所述信号线的所述一端；

其中，

所述电压测量电路在由所述切换电路连接到所述信号线的一端时获取所述信号线的所述一端的所述电压值作为所述测量电压；并且

所述特性参数获取电路基于由所述电压测量电路针对所述多个沉降时间获取的所述多个测量电压的值来获取所述驱动晶体管的所述阈值电压和所述像素驱动电路的电流放大因子作为所述特性参数。

有机电致发光像素的驱动设备和发光设备

技术领域

[0001] 本发明涉及像素驱动设备及发光设备。

背景技术

[0002] 近年来围绕发光元件型显示设备（发光元件型显示器、发光设备）已进行了广泛的研发，所述发光元件型显示设备提供将发光元件布置为矩阵的显示面板（像素阵列）作为继液晶显示设备之后的下一代显示设备。

[0003] 这一类发光元件已知有电流驱动型发光元件，诸如有机电致发光元件（有机 EL 元件）和无机电致发光元件（无机 EL 元件）或发光二极管（LED）。

[0004] 与已知的液晶显示设备相比较，应用有源矩阵驱动方法的发光元件型显示设备尤其具有以下特性，包括更快的显示响应速度、没有视角依赖性、高亮度和超强对比度以及高分辨率显示图片质量的能力。

[0005] 另外，发光元件型显示设备极其有益的特性在于，由于发光元件型显示设备不像 LCD 设备那样需要背光或导光板，因此能够进一步使薄膜变薄。所以，预计这类器件会应用于未来的电子设备。

[0006] 在未审查的日本专利申请 KOKAI 公开号 2002-156923 中公开了利用通过电压信号控制电流的有源矩阵驱动方法的有机 EL 显示设备作为这类发光元件型显示设备。

[0007] 利用有源矩阵驱动方法的有机 EL 显示设备对每个像素配备有作为发光元件的有机 EL 元件、具有电流控制薄膜晶体管以驱动有机 EL 元件的像素驱动电路以及切换薄膜晶体管。

[0008] 在电流控制薄膜晶体管的电流控制端上施加具有基于每个像素的图像数据确定的电压值（以下写为“基于图像数据的电压值”）的电压信号之后，所述电流控制薄膜晶体管通过施加的栅极电压来控制在所述电流控制薄膜晶体管的漏极和源极之间流动的电流的电流值。被提供到有机 EL 元件的该电流使有机 EL 元件发光。切换薄膜晶体管执行切换以将基于图像数据的电压信号提供至电流控制薄膜晶体管的栅极。

[0009] 在根据这种方式构成的显示设备中的电流控制薄膜晶体管的特性随着使用时间而发生变化。具体而言，已知当电流控制薄膜晶体管由非晶 TFT（薄膜晶体管）构成时，作为 TFT 的特性之一的阈值电压 V_{th} 随着时间表现出相对较大的变化。

[0010] 即使利用由基于图像数据的电压信号的电压值来控制所显示图像的灰度的构造，对于图像数据的相同灰度值而言将相同电压值的电压信号施加至电流控制薄膜晶体管栅极，当阈值电压 V_{th} 改变时在电流控制薄膜晶体管的漏极和源极之间流动的电流的电流值也改变，从而对于图像数据的相同灰度值而改变了发射自显示像素的有机 EL 元件的光亮度。

[0011] 电流控制薄膜晶体管的其它特性，例如在像素之间的电流放大因子 β 的无规律性（irregularity），也会影响所显示的图像。在电流控制薄膜晶体管的漏极和源极之间流动的电流的电流值与电流放大因子 β 成正比。因此，即便每个像素的电流控制薄膜晶体管

的阈值电压相同，在源于例如制造过程的电流放大因子 β 值中出现无规律性时，在电流控制薄膜晶体管的漏极和源极之间流动的电流的电流值中也出现无规律性，从而造成发射自有机 EL 元件的光亮度也出现无规律性。

[0012] 电流放大因子的无规律性是由于迁移率 (mobility) 的无规律性。迁移率的无规律性在低温度多晶硅 TFT 中特别显著而在非晶硅 TFT 中的此类无规律性相对较低。然而，即便如此，也无法避免源于制造过程的迁移率，即电流放大因子 β 的无规律性的影响。

[0013] 根据这种方式，阈值电压 V_{th} 的变化和源于制造过程的电流放大因子 β 的无规律性会影响所显示图像的图像数据再现性，即画面等同性。

发明内容

[0014] 为了控制由于这些类型的阈值电压 V_{th} 的变化以及源于制造过程的电流放大因子 β 的无规律性而导致的画面质量恶化，在本发明中，例如获取每个像素的阈值电压和电流放大因子 β 作为特性参数，并且能够基于此特性参数校正基于所提供的图像数据而提供到每个像素的电压信号。

[0015] 根据本公开内容的用于驱动控制像素的像素驱动设备是一种像素驱动设备，用于驱动像素，所述像素连接到信号线并且包括发光元件和驱动晶体管，所述驱动晶体管用于通过将所述驱动晶体管的电流路径的一端连接到所述发光元件的一端而控制提供到所述发光元件的电流，所述像素驱动设备包括：

[0016] 存储器，用于存储与所述像素的电特性相关的特性参数；

[0017] 图像数据转换电路，基于设置在所述图像数据转换电路中的转换特性来转换由数字信号组成的图像数据并且产生由数字信号组成的原始灰度信号；

[0018] 信号校正电路，用于通过将基于存储在所述存储器中的所述特性参数的值设置的校正量增加到所述原始灰度信号来输出由数字信号组成的校正的灰度信号；以及

[0019] 驱动信号施加电路，用于在输入所述校正的灰度信号之后基于所述校正的灰度信号的值来产生由模拟信号组成的驱动信号，并且在所述信号线的一端上施加所述驱动信号；

[0020] 其中

[0021] 由所述图像数据转换电路产生的所述原始灰度信号具有对应于所述图像数据的灰度值的值，并且所述原始灰度信号的最大值被设置为的值等于或小于从所述驱动信号施加电路的输入范围内的最大值中减与所述信号校正电路中的所述校正量相对应的值所获取的值。

[0022] 根据本公开内容的发光设备是一种发光设备，包括：

[0023] 连接到信号线的像素，所述像素具有发光元件和驱动晶体管，所述驱动晶体管用于控制提供到所述发光元件的电流，并且所述驱动晶体管的电流路径的一端连接到所述发光元件的一端；

[0024] 存储器，用于存储与所述像素的电特性相关的特性参数；

[0025] 图像数据转换电路，用于基于预置的转换特性来转换由数字信号组成的输入图像数据并且产生由数字信号组成的原始灰度信号；

[0026] 信号校正电路，用于通过将基于存储在所述存储器中的所述特性参数的值设置

的校正量增加到所述原始灰度信号来输出由数字信号组成的校正的灰度信号；

[0027] 驱动信号施加电路，用于在输入所述校正的灰度信号之后基于所述校正的灰度信号的值来产生由模拟信号组成的驱动信号，并且将所述驱动信号施加到所述信号线的一端；

[0028] 其中，

[0029] 由所述图像数据转换电路产生的所述原始灰度信号具有对应于所述图像数据的灰度值的值并且所述原始灰度信号的最大值被设置为的值等于或小于通过从所述驱动信号施加电路的输入范围内的最大值减去与所述信号校正电路中设置的所述校正量相对应的值而获取的值。

[0030] 本发明提供了一种像素驱动设备和发光设备，其能够基于像素的特性参数校正由所提供的数字数据构成的图像数据。

[0031] 本发明提供了一种像素驱动设备及像素驱动设备中的发光设备，其能够改进图像质量的恶化。

附图说明

[0032] 图 1 是示出根据本发明实施例的显示设备的构造的框图。

[0033] 图 2 是示出在图 1 中所示出的有机 EL 面板和数据驱动器的构造的视图。

[0034] 图 3A 和 B 是用于解释在像素驱动电路写入时的电压 / 电流特性的视图和曲线图。

[0035] 图 4A 和 B 是用于解释当使用根据本实施例的自动调零方法时数据线的电压测量方法的曲线图。

[0036] 图 5 是示出在图 1 中所示出的数据驱动器的详细构造的框图。

[0037] 图 6A 和 B 是用于解释在图 5 中所示出的 DVAC 和 ADC 的构造和功能的视图。

[0038] 图 7 是示出在图 1 中所示出的控制单元的构造的框图。

[0039] 图 8 是示出在图 7 中所示出的存储器的每个存储区域的视图。

[0040] 图 9A 和 B 是示出在图 7 中所示出的 LUT 中的图像数据转换特性的例子的曲线图。

[0041] 图 10A 和 B 是用于解释在图 7 中所示出的 LUT 中的图像数据转换特性的视图。

[0042] 图 11 是示出当利用自动调零方法进行电压测量时每个组件的操作的时序图。

[0043] 图 12A 和 B 是示出当从数据驱动器向控制单元输出数据时每个开关的连接关系的视图。

[0044] 图 13A、B 和 C 是示出当利用自动调零方法进行电压测量时每个开关的连接关系的视图。

[0045] 图 14 是用于解释当获取特性参数以用于校正时由控制单元执行的驱动顺序的视图。

[0046] 图 15 是用于解释在校正之后将基于所提供的图像数据的电压信号输出至数据驱动器时由控制单元执行的驱动顺序的视图。

[0047] 图 16 是示出在操作时每个组件的操作的时序图。

[0048] 图 17 是示出在写入电压信号时每个开关的连接关系的视图。

[0049] 图 18 是示出在从控制单元向数据驱动器输入数据时每个开关的连接关系的视图。

具体实施方式

[0050] 以下参照在附图中示出的实施例给出关于根据本发明的像素驱动设备、发光设备以及在像素驱动设备中的特性参数获取方法的详细描述。另外在本实施例中，将发光设备描述为显示设备。

[0051] 图 1 示出了根据本实施例的显示设备的构造。

[0052] 根据本实施例的显示设备（发光设备）1 由面板模块 11、模拟电源（电压施加电路）14、逻辑电源 15 和控制单元（包括参数获取电路和信号校正电路）16 构成。

[0053] 面板模块 11 提供有机 EL 面板（像素阵列）21、数据驱动器（信号线驱动电路）22、阳极电路（功率驱动电路）12 和选择驱动器（选择驱动电路）13。

[0054] 有机 EL 面板 21 提供在行方向上布置的多个数据线（信号线） L_{di} ($i = 1 \sim m$)、在列方向上布置的多个选择线（扫描线） L_{sj} ($j = 1 \sim n$)、在列方向上布置的多个阳极线 L_a 以及多个像素 21 (i, j) ($i = 1 \sim m, j = 1 \sim n, m, n$: 自然数)。像素 21 (i, j) 设置在数据线 L_{di} 和选择线 L_{sj} 的交点附近并且分别与这些线连接。

[0055] 图 2 示出了在图 1 中所示出的面板模块 11 的构造的细节。每个像素 21 (i, j) 示出了图像的一个像素的图像数据，并且如图 2 所示，其提供有机 EL 元件（发光元件）101 以及由晶体管 T1 到 T3 和保持电容（holding capacity）Cs 构成的像素驱动电路 DC。

[0056] 有机 EL 元件 101 是自发光型显示元件，其利用经由被注入到有机化合物的电子和空穴的复合所生成的激子发光的现象。以向有机 EL 元件 101 提供的电流的电流值所确定的照度来发光。

[0057] 在有机 EL 元件 101 上形成像素电极，并且在像素电极上依次形成空穴注入层、发光层和对向（counter）电极。空穴注入层具有用于向发光层提供空穴的功能。

[0058] 像素电极由透明或半透明的导电材料构成，例如 ITO（氧化铟锡）、ZnO（氧化锌）等。每个像素电极通过层间绝缘体与其它相邻像素的像素电极隔离。

[0059] 空穴注入层由可传输的有机聚合物材料（空穴注入 / 传输材料）构成。此外，例如含水 PEDOT/PSS 悬浮液被用作包含有机聚合物的电子空穴注入 / 传输材料的有机化合物溶液，在所述悬浮液中导电聚合物、聚 3, 4- 乙撑二氧噻吩（PEDOT）和掺杂物、聚苯乙烯磺酸盐（PSS）被分散在水介质中。

[0060] 例如在层间上形成发光层。像素电极和对向电极分别是阳极和阴极。发光层具有在阳极和阴极之间施加预定电压而发光的功能。

[0061] 发光层由发出例如红（R）、绿（G）和蓝（B）光的发光材料形成，包括诸如聚对苯撑苯乙炔（polyparaphenylenevinylene）基团或氟基团的共轭双键聚合物，其是公知的可以发射荧光或磷光的发光聚合材料。

[0062] 此外，通过由喷嘴涂覆方法、喷墨方法等在层间上施加溶液（或悬浮液）并且随后挥发所述溶剂来形成发光层，在所述溶液中上述发光材料溶解（或扩散）在适当的水溶剂或诸如四氢萘、四甲苯、均三甲苯、二甲苯的有机溶剂中。

[0063] 当发光层由红（R）、绿（G）和蓝（B）三原色的发光材料构成时，通常向每一列

应用每种发光材料。

[0064] 对向电极是由导电材料构成的双层结构，例如由诸如 Ca、Ba 等低工函材料和诸如 Al 的光反射导电层构成的层。

[0065] 电流从像素电极流到对向电极，即从阳极流到阴极，并且不会以相反方向流动。在阴极上施加阴极电压 V_{cath} 。在本实施例中，阴极电压 V_{cath} 被设置为 GND(地电势)。

[0066] 有机 EL 元件 101 具有有机 EL 像素电容(光发射器电容) C_{el} 。有机 EL 像素电容 C_{el} 连接在等效电路上的有机 EL 元件 101 的阴极和阳极之间。

[0067] 选择驱动器 13 用于向每个选择线 L_{sj} 输出 $Gate(j)$ 信号并且选择每一列中的像素 $21(i, j)$ ($j = 1 \sim n$)。选择驱动器 13 例如提供移位寄存器，并且利用此移位寄存器根据提供的时钟信号如图 2 所示连续地对从控制单元 16 提供的起始(start)脉冲 SP1 进行移位。选择驱动器 13 输出关于连续移位的起始脉冲 SP1 的 Hi(高)电平信号(V_{gH})或 Lo(低)电平信号(V_{gL})作为 $Gate(1) \sim Gate(n)$ 信号。

[0068] 数据驱动器 22 具有用于测量每个数据线 L_{di} ($i = 1 \sim m$) 的电压并且获取时间 t 时的测量电压 $V_{meas}(t)$ 的结构以及用于在每个数据线 L_{di} 上施加具有基于测量电压 $V_{meas}(t)$ 校正的电压值 V_{data} 的电压信号的结构。

[0069] 阳极电路 12 经由每个阳极线 L_a 在有机 EL 面板 21 上施加电压。阳极电路 12 由如图 2 所示的控制单元 16 控制，从而，用于施加到阳极线 L_a 上的电压被切换为电压 ELVDD 或 ELVSS。

[0070] 电压 ELVDD 是当每个像素 $21(i, j)$ 的有机 EL 元件 101 发光时施加到阳极线 L_a 上的显示电压。在本实施例中，电压 ELVDD 是具有高于地电势的正电势的电压。

[0071] 电压 ELVSS 是当像素驱动电路 DC 被设置为稍后描述的写入状态并且执行稍后描述的自动调零方法时被施加到阳极线 L_a 的电压。在本实施例中，电压 ELVSS 被设置为与有机 EL 元件 101 的阴极电压 V_{cath} 相同的电压。

[0072] 在每个像素 $21(i, j)$ 中，像素驱动电路 DC 的晶体管 T1 到 T3 是由 n 沟道型 FET(场效应晶体管)构成的 TFT，以及例如由非晶硅或多晶硅 TFT 构成的 TFT。

[0073] 晶体管 T3 是驱动晶体管(第一薄膜晶体管)和电流控制薄膜晶体管，用于通过控制基于栅极到源极电压 V_{gs} (以下称作栅极电压 V_{gs})的安培数来向有机 EL 元件 101 提供电流。

[0074] 漏极(端子)被连接到阳极线 L_a ，并且源极(端子)被连接到有机 EL 元件 101 的阳极(电极)，而漏极到源极是电流路径并且栅极是晶体管 T3 的控制端子。

[0075] 晶体管 T1 是开关晶体管(第二薄膜晶体管)，用于在执行下述写入时将晶体管 T3 连接到二极管。

[0076] 晶体管 T1 的漏极被连接到晶体管 T3 的漏极，并且晶体管 T1 的源极被连接到晶体管 T3 的栅极。

[0077] 每个像素 $21(1, j) \sim 21(m, j)$ 的晶体管 T1 的栅极(端子)被连接到选择线 L_{sj} ($j = 1 \sim n$)。

[0078] 对于像素 $21(1, 1)$ 来说，当高电平 $Gate(1)$ 信号 V_{gH} 从选择驱动器 13 输出到选择线 L_{s1} 作为 $Gate(1)$ 信号时，晶体管 T1 变为 ON 状态。

[0079] 当低电平 Gate(1) 信号 V_{gL} 从选择驱动器 13 输出到选择线 $Ls1$ 作为 Gate(1) 信号时, 晶体管 T1 变为 OFF 状态。

[0080] 晶体管 2 是开关晶体管 (第三薄膜晶体管), 用于在阳极电路 12 和数据驱动器 22 之间导通或中断。晶体管 T2 根据选择驱动器 13 的选择处于 ON 或 OFF 状态。ON 或 OFF 状态确定在阳极电路 12 和数据驱动器 22 之间的导通或中断模式。对于其它像素 21(i, j) 来说, 情况也是一样。

[0081] 每个像素 21(i, j) 的晶体管 T2 的漏极被连接到有机 EL 元件 101 的阳极 (电极) 以及晶体管 T3 的源极。

[0082] 每个像素 21(1, j) ~ 21(m, j) 的晶体管 T2 的栅极被连接到选择线 Lsj ($j = 1 \sim n$)。

[0083] 此外, 每个像素 21(i, 1) ~ 21(i, n) 的晶体管 T2 的源极被连接到数据线 Ldi ($i = 1 \sim m$)。

[0084] 对于像素 21(1, 1) 来说, 当高电平 Gate(1) 信号 (V_{gH}) 作为 Gate(1) 信号输出到选择线 $Ls1$ 时, 晶体管 T2 变为 ON 状态, 由此连接数据线 $Ld1$ 和有机 EL 元件 101 的阳极以及晶体管 T3 的源极。

[0085] 当低电平信号 (V_{gL}) 输出到选择线 $Ls1$ 作为 Gate(1) 信号时, 晶体管 T2 变为 OFF 状态并且中断数据线 $Ld1$ 和有机 EL 元件 101 的阳极线以及晶体管 T3 的源极之间的连接。对于其它像素 21(i, j) 来说, 情况也是一样。

[0086] 保持电容 C_s 是用于保持晶体管 T3 的栅极电压 V_{gs} 的电容, 并且经由其一个端子连接到晶体管 T1 的源极和晶体管 T3 的栅极, 并且经由其另一端子连接到晶体管 T3 的源极和有机 EL 元件 101 的阳极。

[0087] 在晶体管 T3 中, 晶体管 T1 的源极和漏极分别连接到其栅极和漏极。当电压 $ELVSS$ 由阳极电路 12 施加到阳极线 La , 高电平信号 (V_{gH}) 由选择驱动器 13 施加到选择线 $Ls1$ 上作为 Gate(1) 信号, 以及电压信号施加到数据线 $Ld1$ 上时, 晶体管 T1 和晶体管 T2 处于 ON 状态, 。

[0088] 在这时, 晶体管 T3 通过晶体管 T1 在栅极和漏极之间连接而处于二极管连接状态。

[0089] 并且, 当在这时电压信号由数据驱动器 22 施加到数据线 $Ld1$ 时, 电压信号经由晶体管 T2 施加到晶体管 T3 的源极, 因此晶体管 T3 处于 ON 状态。随后, 由电压信号确定的电流经由阳极线 La 、晶体管 T3 和晶体管 T2 从阳极电路 12 流向数据线 $Ld1$ 。保持电容 C_s 由此时的晶体管 T3 的栅极电压 V_{gs} 充电, 并且电荷被存储在保持电容 C_s 中。

[0090] 当低电平信号 (V_{gL}) 由选择驱动器 13 施加到选择线 $Ls1$ 作为 Gate(1) 信号时, 晶体管 T1 和 T2 变为 OFF 状态。在这时, 保持电容 C_s 保持晶体管 T3 的栅极电压 V_{gs} 。对于其它像素 21(i, j) 来说, 情况也是一样。

[0091] 另外, 在有机 EL 面板 21 内还存在导线寄生电容 C_p 。所述导线寄生电容 C_p 主要在数据线 $Ld1 \sim Ldm$ 和选择线 $Ls1 \sim Lsn$ 的交点处产生。

[0092] 根据本实施例的显示设备 1 使用自动调零方法多次测量数据线电压作为每个像素 21(i, j) 的像素驱动电路 DC 的特性值。利用该测量, 能够获取每个像素 21(i, j) 的晶体管 T3 的阈值电压 V_{th} 和像素驱动电路 DC 中电流放大因子 β 的无规律性作为公共

(common) 电路中的图像数据的校正参数。

[0093] 图 3A 和图 3B 是解释在像素驱动电路的图像数据写入时的电压 / 电流特性的视图和曲线图。这里, 图 3A 是示出在写入时像素 21(i, j) 的每个组件的电压和电流的视图。

[0094] 如图 3A 所示, 在写入时高电平信号 (VgH) 由选择驱动器 13 施加到选择线 Lsj。然后, 晶体管 T1 和 T2 变为 ON 状态, 并且作为电流控制薄膜晶体管的晶体管 3 为二极管连接。

[0095] 随后, 由图像数据确定的电压值 Vdata 的电压信号由数据驱动器 22 施加到数据线 Ldi。在这时, 电压 ELVSS 由阳极电路 12 施加到阳极线 La。

[0096] 然后, 由电压信号确定的电流 Id 通过晶体管 T2 和 T3 从阳极电路 12 经由像素驱动电路 DC 流向数据线 Ldi。

[0097] 利用下列等式 (101) 来表达该电流 Id 的电流值。等式 (101) 中的 β 是电流放大因子, 并且 Vth 是晶体管 T3 的阈值电压。

[0098] 在晶体管 3 的源极到漏极之间施加的电压 Vds 是在阳极线 La 的电压 ELVSS 被认为是 0V 时, 从电压 Vdata 的绝对值中减去晶体管 T2 的漏极到源极电压 (连接点 N13 和连接点 N12 之间的电压) 的电压。

[0099] 换句话说, 等式 (101) 不仅表达了晶体管 T3 的电压 / 电流特性而且表达了当像素驱动电路 DC 实际上用作一个元件时的特性, 并且 β 是像素驱动电路 DC 的有效电流放大因子。

[0100] (101)... $I_d = \beta (|V_{data}| - V_{th})^2$

[0101] 图 3B 是示出电流 Id 相对于电压 Vdata 的绝对值的变化曲线图。

[0102] 晶体管 T3 具有初始状态的特性, 并且当阈值电压 Vth 具有初始值 Vth0 并且像素驱动电路 DC 的电流放大因子 β 具有初始值 β_0 (基准值) 时, 这种特性利用图 3B 中所示的电压 / 电流特性 VI_0 来表示。

[0103] 这里, 作为 β 的基准值的 β_0 例如被设置为像素驱动电路 DC 的典型值或设计值。

[0104] 当晶体管 T3 随时间而恶化并且阈值电压 Vth 经移位 (增加) ΔV_{th} 时, 电压 / 电流特性变为在图 3B 中所示的电压 / 电流特性 VI_3。

[0105] 当电流放大因子 β 的值是 $\beta_1 (= \beta_0 - \Delta \beta)$ 时, 由于 β_0 (基准值) 的无规律性, β_1 小于 β_0 , 电压 / 电流特性变为电压 / 电流特性 VI_1, 并且当电流放大因子 β 的值是 $\beta_2 (= \beta_0 + \Delta \beta)$ 时, β_2 大于 β_0 , 电压 / 电流特性变为电压 / 电流特性 VI_2。

[0106] 接下来, 将给出关于自动调零方法的描述。

[0107] 在自动调零方法中, 首先, 在上述写入期间基准电压 Vref 经由数据线 Ldi 施加到像素 21(i, j) 的像素驱动电路 DC 晶体管 T3 的栅极到源极。基准电压被设置为相对于阳极线 La 的电压 ELVSS 的电势差的绝对值超过阈值电压 Vth 的电压。此后, 数据线 Ldi 处于高阻抗的状态。由此, 自然地降低 (减小) 了栅极数据线 Ldi 的电压。在完成自然降低之后, 测量数据线 Ldi 的电压并且所测量的电压被认为是阈值电压 Vth。

[0108] 与上述通常的自动调零方法相比较, 根据本实施例的自动调零方法仅在完全结束上述自然降低之前时测量数据线 Ldi 的电压。以下将给出详细的解释。

[0109] 图 4A 和 B 是解释当使用根据本实施例的自动调零方法时数据线的电压测量方法的曲线图。图 4A 是示出在将上述基准电压 V_{ref} 施加到数据线 L_{di} 之后所述数据线 L_{di} 处于高阻态时数据线 L_{di} 的时间变化（沉降（settling）特性）的曲线图。

[0110] 数据线 L_{di} 的电压由数据驱动器 22 获取作为测量电压 $V_{meas}(t)$ 。测量电压 $V_{meas}(t)$ 通常是等于晶体管 T3 的栅极电压 V_{gs} 的电压。

[0111] 图 4B 是解释当存在图 3B 中所示的 β 无规律性时对数据线电压（测量电压 $V_{meas}(t)$ ）的影响的曲线图。另外，图 4A 和图 4B 中的垂直轴示出了数据线 L_{di} 电压（测量电压 $V_{meas}(t)$ ）的绝对值。水平轴表示从在数据线 L_{di} 通过在其上施加基准电压 V_{ref} 而变为高阻态并随后停止施加基准电压 V_{ref} 时起所经历的时间 t （沉降时间）。

[0112] 将给出关于利用自动调零方法来测量数据线电压的更详细的描述。

[0113] 在写入状态中，首先，相对于阳极线 LA 的电压 $ELVSS$ 的电势差的绝对值超过晶体管 T3 的阈值电压 V_{th} ，并且具有比电压 $ELVSS$ 更低电势的负极性的基准电压 V_{ref} 经由数据线 L_{di} 施加到像素 21 (i, j) 的像素驱动电路 DC 晶体管 T3 的栅极到源极。由此，由基准电压 V_{ref} 确定的电流经由阳极线 L_a 、晶体管 T3 和晶体管 T2 从阳极电路 12 流向数据线 L_{di} 。

[0114] 此时，连接到晶体管 T3 的栅极到源极（图 3A 中的连接点 N11 和 N12 之间）的保持电容 C_s 被充电到基于基准电压 V_{ref} 的电压。

[0115] 接下来，数据线 L_{di} 的数据输入侧（数据驱动器 22 侧）被设置为高阻抗（HZ）状态。在建立高阻态之后立即将保持电容 C_s 中充电的电压保持在基于基准电压 V_{ref} 的电压，并且晶体管 T3 的栅极到源电压保持在所述保持电容 C_s 中充电的电压。

[0116] 由此，在建立高阻态之后，晶体管 T3 立即维持 ON 状态并且电流保持流到晶体管 T3 的漏极到源极。

[0117] 从而，晶体管 T3 的源极端子侧（连接点 N12）的电势随着接近漏极端子侧的电势的时间过程逐渐地增加。因此，减小了在晶体管 T3 的漏极到源极之间流动的电流值。

[0118] 与之结合，在保持电容 C_s 中存储的一部分电荷被放电。当存储在保持电容 C_s 中的电荷被逐渐放电时，保持电容 C_s 两端之间的电压逐渐地减小。

[0119] 根据这种方式，晶体管 T3 的栅极电压 V_{gs} 逐渐地减小。因此，如图 4A 所示，数据线 L_{di} 的电压的绝对值也逐渐地减小。

[0120] 最后，当在晶体管 T3 的漏极到源极之间没有电流流动时，保持电容 C_s 的放电停止。晶体管 T3 的栅极电压 V_{gs} 在这时变为晶体管 T3 的阈值电压 V_{th} 。

[0121] 因为这时在晶体管 T2 的漏极到源极之间没有电流流动，所以晶体管 T2 的漏极到源极之间的电压接近于零。结果，数据线 L_{di} 的电压变得近似等于晶体管 T3 的阈值电压 V_{th} 。

[0122] 如图 4A 所示，数据线 L_{di} 的电压随时间（沉降时间）渐进地接近阈值电压 V_{th} 。然而，即使该电压在没有时间限制的情况下接近阈值电压 V_{th} ，但是在理论上，不管将沉降时间设置为多长，该电压也不会变得完全等于阈值电压 V_{th} 。

[0123] 由此，在本实施例中，显示设备 1 中的控制单元 16 被设置为高阻态并且预先设置用于测量数据线 L_{di} 的电压的沉降时间 t 。然后，在设置的沉降时间 t 测量数据线 L_{di} 的电压（测量电压 $V_{meas}(t)$ ），并因此基于所述测量电压 $V_{meas}(t)$ 来获取像素驱动电路

DC 的电流放大因子 β 和晶体管 T3 的阈值电压 V_{th} 。

[0124] 可以利用下列等式 (102) 来表示测量电压 $V_{meas}(t)$ 与沉降时间 t 的关系。

$$(102) \dots V_{meas}(t) = V_{th} + \frac{1}{\frac{t}{(C/\beta)} + \frac{1}{V_{ref} - V_{th}}}$$

[0126] 其中, $C = C_p + C_s + C_{el}$ 。

[0127] 当沉降时间 t 被设置为满足条件 $(C/\beta)/t < 1$ (换句话说, $(C/\beta) < t$) 的值时, 可以利用下列等式 (103) 来表示在所设置的沉降时间 t 时的测量电压 $V_{meas}(t)$ 。

[0128]

$$(103) \dots V_{meas}(t) \approx V_{th} + \frac{(C/\beta)}{t}$$

[0129] 当在图 4B 中所示的沉降时间 t_x 是满足条件 $(C/\beta)/t = 1$ 的时间时, 超过此沉降时间 t_x 的时间变为满足条件 $(C/\beta)/t < 1$ 的沉降时间。此沉降时间 t_x 是测量电压 $V_{meas}(t)$ 通常近似为基准电压 V_{ref} 的 30% 的时间, 并且特别地是通常在 1ms 和 4ms 之间。

[0130] 接下来, 由图 4B 中的实线所表示的 $V_{meas_0}(t)$ 示出了当电流放大因子 β 是初始值 β_0 (基准值) (与在图 3B 中所示出的电压 / 电流特性 VI_0 的 β 的条件相同) 时, 数据线 Ldi 的电压的沉降特性。

[0131] 在图 4B 中所示出的 $V_{meas_2}(t)$ 示出了当电流放大因子 β 的值是 $\beta_1 (= \beta_0 - \Delta\beta)$ 时数据线 Ldi 的电压的沉降特性, 所述 β_1 小于 β_0 (与在图 3B 中所示出的电压 / 电流特性 VI_1 的 β 的条件相同)。 $V_{meas_3}(t)$ 示出了当电流放大因子 β 的值是 $\beta_2 (= \beta_0 + \Delta\beta)$ 时数据线 Ldi 的电压的沉降特性, 所述 β_2 大于 β_0 (与在图 3B 中所示出的电压 / 电流特性 VI_2 的 β 的条件相同)。

[0132] 在显示设备 1 的早期阶段, 诸如交货时间, 超过沉降时间 t_x 的两个不同时间 t_1 和 t_2 被设置为满足以上条件 $(C/\beta)/t < 1$ 的沉降时间。随后, 在根据上述自动调零方法在数据线 Ldi 上施加基准电压 V_{ref} 之后, 在沉降时间 t_1 、 t_2 的时刻两次测量数据线 Ldi 的电压。可以基于以上等式 (103), 通过沉降时间 t_1 、 t_2 的测量所获得的数据线 Ldi 的电压值来导出初始阈值电压 V_{th} (即 V_{th0}) 和 (C/β) 。

[0133] 此后, 通过上述方法导出有机 EL 面板 21 中的每一个像素 21(i, j) 的阈值电压 V_{th0} 和 (C/β) 。然后, 计算每个像素 21 的 (C/β) 的平均值 $\langle C/\beta \rangle$ 及其无规律性。

[0134] 并且, 确定最短的沉降时间 t_0 , 其满足 $(C/\beta)/(\beta t) < 1$ 同时无规律性在阈值电压 V_{th} 测量的允许精度内。

[0135] 当在操作中提供图像数据时, 能够使用获取的测量电压 $V_{meas}(t_0)$ 由根据等式 (103) 修改的下列等式 (104) 来导出操作中的阈值电压 V_{th} 。

[0136] 每个像素 21 的 (C/β) 的算术平均值可以用作每个像素 21 的 (C/β) 的平均值 $\langle C/\beta \rangle$; 然而, 也可以使用每个像素 21 的 (C/β) 的中间值。

$$(104) \dots V_{th} = V_{meas}(t_0) - \frac{\langle C/\beta \rangle}{t_0}$$

[0138] 这里, 在以上等式 (104) 的等式右侧的第二部分的值被定义为偏移电压 V_{offset} 。

[0139] (105) ...
$$V_{offset} = \frac{\langle C/\beta \rangle}{t_0}$$

[0140] 以下将描述关于像素 21(i, j) 的像素驱动电路 DC 的电流放大因子 β 在 β_0 周围的 $\Delta\beta$ 的范围内不规则的情况, 如 $\beta_0 \pm \Delta\beta = \beta_0(1 \pm \Delta\beta/\beta_0)$ 。

[0141] 可以利用下列等式 (106) 来表示由于在这时数据线 Ldi 的电压 (测量电压 $V_{meas}(t)$) 中的 $\Delta\beta$ 所导致的变化量 $\Delta V_{meas}(t)$ 。

[0142] (106) ...
$$\Delta V_{meas}(t) = -\left[\frac{\Delta\beta}{\beta}\right] \times \frac{\langle C/\beta \rangle}{t} \left\{ 1 - \frac{2}{V_{ref} - V_{th}} \frac{\langle C/\beta \rangle}{t} \right\}$$

[0143] ($\Delta\beta/\beta$) 是示出在每个像素 21(i, j) 的像素驱动电路 DC 的电流特性的无规律性的无规律性参数, 并且 $\Delta V_{meas}(t)$ 表示数据线 Ldi 的电压对无规律性 $\Delta\beta$ (或无规律性参数 ($\Delta\beta/\beta$)) 的依赖性。换句话说, 如等式 (106) 所示, 数据线 Ldi 的电压由于 β 的无规律性仅波动 $\Delta V_{meas}(t)$ 。

[0144] 这时的沉降时间 t 可以被设置为与如图 4B 所示的沉降时间 t_x 相比较更小的值 t_3 。((C/β)/ $t \geq 1$, $t = t_3$)

[0145] 在此沉降时间 t_3 , 如图 4B 所示, 数据线 Ldi 的电压迅速地沉降 (降低)。因此, 数据线 Ldi 的电压 (测量电压 $V_{meas}(t)$) 对 β 的无规律性的依赖性相对更大。

[0146] 由于该原因, 当在沉降时间 t_3 测量 $\Delta_{meas}(t)$ 时, 与在沉降时间 t_1 或 t_2 测量时相比较可以获取 $\Delta_{meas}(t)$ 作为更大的值, 并且易于区分测量电压 $V_{meas}(t)$ 相对于 $\Delta\beta$ 的无规律性的变化。这是为何由沉降时间 t_3 获取 $V_{meas}(t)$ 的原因。根据此 $V_{meas}(t)$ 导出 $\Delta V_{meas}(t)$, 并且可以根据等式 (106) 获取 ($\Delta\beta/\beta$)。

[0147] 以下描述关于根据提供的图像数据来校正施加到数据线 Ldi 的电压信号的电压值 V_{data} 。该校正的目的在于减小由于阈值的变化和电流放大因子 β 的无规律性所导致的对显示图像的影响。

[0148] 由通过由等式 (106) 对电压求导导出的下列等式 (107) 来表示电压值 V_{data1} , 其中基于每个像素 21(i, j) 的像素驱动电路 DC 的电流特性的无规律性参数 ($\Delta\beta/\beta$) 来校正电压值 V_{data0} , 而校正之前的电压被认为是基于图像数据的 V_{data0} 。

[0149] (107) ...
$$V_{data1} = V_{data0} \times \left\{ 1 - \frac{1}{2} \left(\frac{\Delta\beta}{\beta} \right) \right\}$$

[0150] 通过使用在等式 (105) 中定义的偏移电压 V_{offset} , 根据针对沉降时间 t_0 的自动调零方法, 以下列等式 (108) 表示阈值电压 V_{th} 。

[0151] (108) ...
$$V_{th} = V_{meas}(t_0) - V_{offset}$$

[0152] 以下列等式 (109) 来表示电压值 (校正电压) V_{data} , 其中基于像素驱动电路 DC 的电流特性的无规律性参数 ($\Delta\beta/\beta$) 和阈值电压 V_{th} 来校正基于图像数据的电压值 V_{data0} 。

[0153] 此电压值 V_{data} 是由数据驱动器 22 施加到数据线 Ld1 的电压信号 (驱动信号) 的电压值。

[0154] (109) ...
$$V_{data} = V_{data1} + V_{th}$$

[0155] 以下将给出关于数据驱动器 22 的结构详细描述。

[0156] 图 5 示出了在图 1 中示出的数据驱动器 22 的详细构造的框图。

[0157] 如图 5 所示, 数据驱动器 22 提供移位寄存器 111、数据寄存器块 112、缓冲器 113(1) 到 (m)、119(1) 到 119(m)、ADC 114(1) 到 114(m)、电平移位电路 (在附图中标记为 “LS”) 115(1) 到 115(m)、117(1) 到 117(m)、数据锁存电路 (在附图中标记为 “D-LATCH”) 116(1) 到 116(m)、VDAC 118(1) 到 118(m) 和开关 Sw1(1) 到 Sw1(m)、Sw2(1) 到 Sw2(m)、Sw3(1) 到 Sw3(m)、Sw4(1) 到 Sw4(m)、Sw5(1) 到 Sw5(m) 和 Sw6。

[0158] Sw3(1) 到 Sw3(m) 对应于切换电路。

[0159] 移位寄存器 111 通过根据时钟信号将从控制单元 16 提供的起始脉冲 SP2 顺序地移位来产生移位信号, 并且向数据寄存器块 112 顺序地提供这些移位信号。

[0160] 数据寄存器块 112 由 m 段寄存器构成。基于图像数据产生的数字数据 Din(i) ($i = 1 \sim m$) 从控制单元 16 提供到数据寄存器块 112。数据寄存器块 112 根据从移位寄存器 111 提供的移位信号来在以上 m 个寄存器中的每一个中顺序地保持这些数字数据 Din(i) ($i = 1 \sim m$)。

[0161] 缓冲器 113(i) ($i = 1 \sim m$) 是缓冲电路, 用于分别在 ADC 114(i) ($i = 1 \sim m$) 上施加数据线 Ldi ($i = 1 \sim m$) 的电压作为模拟数据。

[0162] ADC 114(i) ($i = 1 \sim m$) 是将模拟电压转换为数字信号的模数转换器。ADC 114(i) 将由缓冲器 113(i) 施加的模拟数据转换为数字数据输出信号 Dout(i)。ADC 114(i) 用作测量工具 (电压测量电路), 以测量数据线 Ldi ($i = 1 \sim m$) 的电压。

[0163] 电平移位电路 115(i) 对 ADC 114(i) 通过转换产生的数字数据进行电平移位以符合电路的电源电压 ($i = 1 \sim m$)。

[0164] 数字数据 Din(i) 保持在数据寄存器块 112 的每个寄存器中。数据锁存电路 116(i) 保持从数据寄存器块 112 的每个寄存器提供的数字数据 Din(i)。在从控制单元 16 提供的数字锁存脉冲 DL (脉冲) 上升时, 数据锁存电路 116(i) 锁存并保持数字数据 Din(i)。

[0165] 电平移位电路 117(i) 对由数据锁存电路 106(i) 保持的数字数据 Din(i) 进行电平移位以符合电路的电源电压 ($i = 1 \sim m$)。

[0166] VDAC 118(i) ($i = 1 \sim m$) 是将数字信号转换为模拟电压的数模转换器。VDAC 118(i) 将由电平移位电路 117(i) 电平移位的数字数据 Din(i) 转换为模拟电压并且经由缓冲器 119(i) ($i = 1 \sim m$) 输出到数据线 Ldi。VDAC118(i) 等效于产生驱动信号并且将它们施加到后续电路的驱动信号施加电路。

[0167] 缓冲器 119(i) 是将从 VDAC 118(i) 输出的模拟电压输出至数据线 Ldi ($i = 1 \sim m$) 的缓冲电路。

[0168] 图 6A 和 B 是解释图 5 中示出的 VDAC 118 的构造和功能的视图。

[0169] 图 6A 示出了 VDAC 118 的通常构造, 并且图 6B 示出了包括在 VDAC118 中的 VD1 设置电路 118-3 和 VD1023 设置电路 118-4 的构造。

[0170] 如图 6A 所示, VDAC 118(i) 具有灰度电压产生电路 118-1 和灰度电压选择电路 118-2。

[0171] 灰度电压产生电路 118-1 产生由输入到 VDAC 118 中的数字信号位的数目确定的预定数目的灰度电压 (模拟电压)。如图 6A 所示, 例如当要输入的数字信号是 10 位 (D0-D9) 时, 灰度电压产生电路 118-1 产生 1024 个灰度电压 VD0 到 VD1023。

[0172] 灰度电压产生电路 118-1 具有 VD1 设置电路 118-3、VD1023 设置电路 118-4、电阻 R2 和梯形电阻电路 118-5。

[0173] VD1 设置电路 118-3 是基于由控制单元 16 提供的控制信号 VL-SEL 和要施加的电压 VD0 来设置灰度电压 VD1 的电压值的电路。电压 VD0 是最小灰度电压，并且例如设置为与电源电压 ELVSS 相同的电压。

[0174] 如图 6B 所示，VD1 设置电路 118-3 具有电阻 R3、R4-1 到 R4-127 和 VD1 选择电路 118-6。

[0175] 电阻 R3、R4-1 到 R4-127 是依次串联的分压电阻。电压 VD0 施加到串联电阻的电阻 R3 侧的末端。串联电阻的电阻 R4-127 侧的末端连接到电阻 R2 的一端。电阻 R3 和电阻 R4-1 的连接点的电压是电压 VA0，电阻 4-i 和电阻 4-i+1 的连接点的电压是电压 V_{Ai} (i = 1 ~ 126)，电阻 R4-127 和电阻 R2 的连接点的电压是电压 VA127。

[0176] VD1 选择电路 118-6 基于由控制单元 16 提供的控制信号 VL-SEL 选择电压 VA0 到 VA127 内的任一电压，并且输出所选择的电压作为灰度电压 VD1。VD1 设置电路 118-3 将灰度电压 VD1 设置为对应于阈值电压 V_{th0} 的值。

[0177] VD1023 设置电路 118-4 是基于由控制单元 16 提供的控制信号 VH-SEL 和由模拟电源 14 施加的电压 DVSS 来设置最大灰度电压 VD1023 的电压值的电路。

[0178] 如图 6B 所示，VD1023 设置电路 118-4 具有电阻 R5-1 到 R5-127、R6 和 VD1023 选择电路 118-7。

[0179] 电阻 R5-1 到 R5-127 和 R6 是依次串联的分压电阻。串联电阻的电阻 R5-1 侧的末端连接到电阻 R2 的另一端，并且电压 VDSS 被施加到串联电阻的电阻 R6 侧的末端。这些电阻 R2 和 R5-1 的连接点的电压是电压 VB0，并且在电阻 R5-i 和 R5-i+1 的连接点的电压是电压 V_{Bi} (i = 1 ~ 126)，并且电阻 R5-127 和 R6 的连接点的电压是电压 VB127。

[0180] VD1023 选择电路 118-7 基于由控制单元 16 提供的控制信号 VH-SEL 选择电压 VB0 到 VB127 内的任一电压，并且输出所选择的电压作为灰度电压 VD1023。

[0181] 梯形电阻电路 118-5 提供串联的多个梯形电阻，例如 R1-1 到 R1-1022。每个梯形电阻 R1-1 到 R1-1022 具有相同的电阻值。

[0182] 梯形电阻电路 118-5 的电阻 R1-1 侧的末端连接到 VD1 设置电路 118-3 的输出端子并且电压 VD1 被施加到该端子。梯形电阻电路 118-5 的电阻 R-1022 侧的末端连接到 VD1023 设置电路 118-4 的输出端子并且电压 VD1023 被施加到该端子。

[0183] 梯形电阻 R1-1 到 R1-1022 均匀地划分在 VD1 到 VD1023 之间的电压。梯形电阻电路 118-5 将均匀划分的电压输出到灰度电压选择电路 118-2 中作为灰度电压 VD2 ~ VD 1022。

[0184] 由电平移位电路 117 (i) 进行电平移位的数字信号被输入到灰度电压选择电路 118-2 作为数字信号 D0 ~ D9。之后，灰度电压选择电路 118-2 从由灰度电压产生电路 118-1 提供的每个灰度电压 VD0 ~ VD1023 中选择输入的对应用于数字信号 D0 ~ D9 的值的电压，并且输出所述灰度电压作为 VDAC118 的输出电压 VOUT。

[0185] 如上所述，VDAC 118 (i) 将输入的数字信号转换为对应于所述数字信号的灰度值的模拟电压。

[0186] 在本实施例中，输入到 VDAC 118 的数字信号值被设置在比由图像数据位的数

目所确定的总的灰度范围更窄的范围内，并且由 VDAC118(i) 输出的输出电压 VOUT 的电压范围被设置在由灰度电压产生电路 118-1 产生的总的灰度电压范围 VD0 ~ VD1023 的一部分内。

[0187] 在本实施例中，如上所述，基于在这时获取的阈值电压 Vth 的值对提供的图像数据执行校正以减少由于阈值电压 Vth 的波动所导致的图像数据波动。通过执行这一校正，图像数据的所有灰度值的输出电压 VOUT 的电压范围宽度不会改变；然而，在作为图像数据的第一灰度的电压范围内的下限电压值仅被移位对应于阈值电压 Vth 的变化量 (ΔV_{th}) 的值。因此，图像数据的所有灰度值的输出电压 VOUT 的电压范围在所有灰度电压 VD0 ~ VD1023 范围内移位。

[0188] 这里，由灰度电压产生电路 118-1 设置的每一个灰度电压 VD1 ~ VD1023 被设置为均匀间隔的值。因此，即使输出电压 VOUT 中的电压范围移位，也可以均匀地维持对应于图像数据的灰度值的 VDAC 118(i) 的输出电压的变化特性。

[0189] 当图像数据的灰度值为零时，VDAC 118(i) 输出对应于零灰度的最小灰度电压 VD0。由于有机 EL 元件 101 处于未发光的状态，即此时给出黑色显示，所以不需要基于阈值电压 Vth 的值来进行校正。因此，灰度电压 VD0 被设置在固定电压值。

[0190] ADC 114(i) 和 VDAC 118(i) 例如具有同样的位宽，并且对应于 1 个灰度的电压宽度被设置为相同值。

[0191] 开关 Sw1(i) ($i = 1 \sim m$) 是分别在数据线 Ldi 和缓冲器 119(i) 的输出端子之间连接或断开连接的开关。

[0192] 当具有电压值 Vdata 的电压信号被施加到数据线 Ldi 时，在由控制单元 16 提供 On1 信号作为开关控制信号 S1 之后，每个开关 Sw1(i) 变为 ON 状态（闭合），从而连接缓冲器 119(i) 的输出端子和数据线 Ldi。

[0193] 在完成将电压值 Vdata 的电压信号施加在数据线 Ldi 上之后，当由控制单元 16 提供 Off1 信号作为开关控制信号 S1 时，每个开关 Sw1(i) 变为 OFF 状态（打开），从而中断缓冲器 119(i) 的输出端子和数据线 Ldi 之间的连接。

[0194] 每个开关 Sw2(i) ($i = 1 \sim m$) 是在数据线 Ldi 和缓冲器 119(i) 的输入端子之间连接或断开连接的开关。

[0195] 当利用自动调零方法对数据线 Ldi 执行电压测量时，当由控制单元 16 提供 On2 信号作为开关控制信号 S2 时，每个开关 Sw2(i) 变为 ON 状态（闭合），从而连接缓冲器 113(i) 的输入端子和数据线 Ldi。

[0196] 在完成数据线 Ldi 的电压测量之后，当由控制单元 16 提供 Off2 信号作为开关控制信号 S2 时，每个开关 Sw2(i) 变为 OFF 状态，从而中断缓冲器 113(i) 的输出端子和数据线 Ldi 之间的连接。

[0197] 每个开关 Sw3(i) 是在数据线 Ldi 和模拟电源 14 的基准电压 Vref 的输出端子之间连接或断开连接的开关。

[0198] 当将基准电压 Vref 施加到数据线 Ldi 时，当由控制单元 16 提供 On3 信号作为开关控制信号 S3 时，每个开关 Sw3(i) 变为 ON 状态，从而连接模拟电源 14 的基准电压 Vref 的输出端子和数据线 Ldi。

[0199] On3 信号仅在施加基准电压 Vref 所需的短时间内被提供到开关 Sw3(i) 以便利用

上述自动调零方法来测量电压。随后,当由控制单元 16 提供 Off3 信号作为开关控制信号 S3 时,每个开关 Sw3(i) 变为 OFF 状态,从而中断模拟电源 14 的基准电压 Vref 的输出端子和数据线 Ldi 之间的连接。

[0200] 开关 Sw4(1) 是切换在数据锁存电路 116(1) 的输出端子与开关 Sw6 的一个端子或电平移位电路 117(1) 之间的连接的开关。该开关具有连接到开关 Sw6 的一端的前端子和连接到电平移位电路 117(1) 的 DAC 侧端子。

[0201] 每个开关 Sw4(i) ($i = 2 \sim m$) 是用于切换数据锁存电路 116(i) 的输出端子与开关 Sw5(i-1) 的一个端子或电平移位电路 117(i) 之间的连接的开关。该开关具有连接到电平移位电路 117(i) 的 DAC 侧端子和连接到开关 Sw5(i-1) 的一个端子的前端子。

[0202] 当测量电压 Vmeas(t) 从数据驱动器 22 作为输出信号 Dout(1) ~ Dout(m) 输出到控制单元 16 时, Connect_front 信号从控制单元 16 提供到每个开关 Sw4(i) ($i = 1 \sim m$) 作为开关控制信号 S4。

[0203] 开关 Sw4(i) ($i = 1 \sim m$) 通过由控制单元 16 提供的 Connect_front 信号来连接数据锁存电路 116(i) 的输出端子和前端子。

[0204] 当电压值 Vdata 的电压信号施加到每个数据线 Ldi 上时, Connect_DAC 从控制单元 16 提供到每个开关 Sw4(i) ($i = 1 \sim m$) 作为开关控制信号 S4。开关 Sw4(i) 通过 Connect_DAC 信号连接数据锁存电路 116(i) 的输出端子和 DAC 侧端子。

[0205] 每个开关 Sw5(i) ($i = 1 \sim m$) 是用于切换数据锁存电路 116(i) 的输入端子和数据寄存器块 112、电平移位电路 115(i) 和开关 Sw4(i) 中的任一个之间的连接的开关。

[0206] 当 Connect_ADC 信号由控制单元 16 提供到开关 5(i) 作为开关控制信号 S5 时, 开关 Sw5(i) 连接数据锁存电路 116(i) 的输入端子和电平移位电路 115(i) 的输出端子。

[0207] 当 Connect_rear 信号由控制单元 16 提供到开关 5(i) 作为开关控制信号 S5 时, 开关 Sw5(i) 连接数据锁存电路 116(i) 的输入端子和开关 Sw4(i+1) 的前端子。

[0208] 当 Connect_DRB 信号由控制单元 16 提供到开关 5(i) 作为开关控制信号 S5 时, 开关 Sw5(i) 连接数据锁存电路 116(i) 的输入端子和数据寄存器块 112 的输出端子。

[0209] 开关 Sw6 是在开关 Sw4(1) 的前端子和控制单元 16 之间连接或断开连接的开关。

[0210] 当测量电压 Vmeas(t) 作为输出信号 Dout(1) ~ Dout(m) 输出到控制单元 16 时, 当 On6 信号从控制单元 16 提供到开关 Sw6 作为开关控制信号 S6 时, 所述开关 Sw6 变为 ON 状态, 从而在开关 Sw4(1) 的前端子和控制单元 16 之间连接。

[0211] 当测量电压 Vmeas(t) 被完全输出时, 当 Off6 信号从控制单元 16 提供到 Sw6 作为开关控制信号 S6 时, 所述开关 Sw6 变为 OFF 状态, 从而中断开关 Sw4(1) 的前端子和控制单元 16 之间的连接。

[0212] 返回到图 1, 阳极电路 12 用于通过将电压经由阳极线 La 施加在有机 EL 面板 21 上来提供电流。

[0213] 模拟电源 14 是在数据驱动器 22 上施加基准电压 Vref、电压 DVSS 和 DV0 的电源。

[0214] 基准电压 Vref 施加到数据驱动器 22 上以便在利用自动调零方法对数据线 Ldi 进行电压测量时从每个像素 21(i, j) 抽取电流。基准电压 Vref 是相对于由阳极电路 12 施

加到每个像素驱动电路 DC 的电源电压 ELVSS 的负电压，并且相对于电源电压 ELVSS 的电势差的绝对值被设置为的值比每个像素 21(i, j) 的晶体管 T3 的阈值电压 V_{th} 大该绝对值。

[0215] 模拟电压 DVSS 和 VD0 是用于驱动缓冲器 113(i)、缓冲器 119(i)、ADC114(i) 和 VDAC118(i) ($i = 1 \sim m$) 的模拟电压。模拟电压 DVSS 是相对于电源电压 ELVSS 的负电压，其由阳极电路 12 施加到阳极线 La 并且例如被设置为大约 -12V。

[0216] 逻辑电源 15 是用于在数据驱动器 22 上施加电压 LVSS 和 LVDD 的电源。电压 LVSS 和 LVDD 是用于驱动数据驱动器 22 的数据锁存电路 116(i) ($i = 1 \sim m$)、数据寄存器块和移位寄存器的逻辑电压。这里，电压 DVSS、VD0、LVSS 和 LVDD 被设置为满足例如 $(DVSS - VD0) < (LVSS - LVDD)$ 的条件。

[0217] 控制单元 16 存储每个数据并且基于存储的数据来控制每个组件。如上所述，在本实施例中的控制单元 16 具有向数据驱动器 22 提供通过对提供的数字信号的图像数据进行各种校正所产生的数字数据 $D_{in}(i)$ ($i = 1 \sim m$)，并且在控制单元 16 内对数字值执行处理计算等的构造。另外，为了方便，通过将数字信号适当地与模拟电压值相比较来给出以下描述。

[0218] 控制单元 16 例如利用自动调零方法经由数据驱动器 22 测量数据线 Ldi 的电压，同时在诸如显示设备 1 交货的早期阶段控制每个组件并且获取所有像素 21(i, j) 的测量电压 $V_{meas}(t1)$ 、 $V_{meas}(t2)$ 和 $V_{meas}(t3)$ 。

[0219] 然后，控制单元 16 通过根据等式 (103) 计算，同时使用测量电压 $V_{meas}(t1)$ 以及 $V_{meas}(t2)$ 来获取每个像素 21(i, j) 的像素驱动电路 DC 的 C/β 值和晶体管 T3 的(初始)阈值电压 V_{th0} 作为特性参数。此外，控制单元 16 获取所有像素 21(i, j) 的 C/β 的平均值 $\langle C/\beta \rangle$ 。并且，确定实际操作的沉降时间 $t0$ 并且通过根据等式 (105) 计算来获取偏移电压 V_{offset} 。

[0220] 此外，控制单元 16 通过使用测量电压 $V_{meas}(t3)$ 来计算 $\Delta V_{meas}(t3)$ 并且通过根据等式 (106) 进行计算来获取无规律性参数 $(\Delta \beta / \beta)$ 作为特性参数。

[0221] 随后，在提供图像数据的操作中，控制单元 16 经由数据驱动器 22 来控制每个组件并且当在沉降时间为 $t0$ 的情况下利用自动调零方法测量数据线 Ldi 的电压时获取所有像素 21(i, j) 的测量电压 $V_{meas}(t0)$ 。

[0222] 控制单元 16 通过如下所述转换数据值(电压幅度)，基于对应于提供的图像数据的灰度电压数据对应每个 RGB 的图像数据的灰度值，来获取电压值 V_{data0} 。

[0223] 在彩色显示中，要求白色显示对每个 RGB 来说处于最大灰度。然而，像素 21(i, j) 的每个 RGB 颜色的有机 EL 元件 101 对于所提供电流的电流值来说通常具有不同的发光照度特性。

[0224] 结果，在控制单元 16 中对每个 RGB 的图像数据灰度值的电压幅度执行转换，使得提供到图像数据灰度值的每个 RGB 颜色的有机 EL 元件 101 的电流的电流值可以是相互不同的值，如每个 RGB 处于最大灰度时的白色显示那样。

[0225] 控制单元 16 通过对所有像素 21(i, j) 执行此类电压幅度转换来获取压值 V_{data0} 。

[0226] 控制单元 16 在获取电压值 V_{data0} 之后，根据等式 (107) 基于 $(\Delta \beta / \beta)$ 获取校

正的电压值 V_{data1} 。

[0227] 控制单元 16 根据等式 (108) 和 (109)，基于阈值电压 V_{th} 获取校正的电压值 V_{data} 作为最终输出电压。更具体地说，控制单元 16 通过相应阈值电压 V_{th} 的位添加来校正电压值 V_{data1} 以获取电压值 V_{data} 。

[0228] 控制单元 16 一次一行地向数据驱动器 22 输出所有像素 21 (i, j) 的校正的图像数据 V_{data} 作为数字数据 $D_{in}(i)$ ($i = 1 \sim m$)。

[0229] 图 7 是示出在图 1 中示出的控制单元的构造的框图。

[0230] 图 8 是示出在图 7 中示出的存储器的每个存储区域的视图。

[0231] 如图 7 所示，控制单元 16 提供 CPU (中央处理单元) 121、存储器 122 和 LUT (查找表) 123 以便执行上述处理。

[0232] CPU 121 用于控制阳极电路 12、选择驱动器 13 和数据驱动器 22，并且用于执行各个计算中的每一个。

[0233] 存储器 122 由 ROM (只读存储器)、RAM (随机存取存储器) 等构成，并且存储由 CPU 121 执行的每个处理程序并且存储所述处理必需的各种数据。

[0234] 如图 8 所示，存储器 122 提供像素数据存储区域 122a、 $\langle C/\beta \rangle$ 存储区域 122b 和 V_{offset} 存储区域 122c 作为存储各个数据的区域。

[0235] 像素数据存储区域 122a 是用于存储每个像素 21 (i, j) 的测量电压 $V_{meas}(t1)$ 、 $V_{meas}(t2)$ 、 $V_{meas}(t3)$ 、 $V_{meas}(t0)$ 、 ΔV_{meas} 、阈值电压 V_{th0} 、 V_{th} 、 C/β 和 $\Delta \beta/\beta$ 的每个数据的区域。

[0236] $\langle C/\beta \rangle$ 存储区域 122b 是用于存储每个像素 21 (i, j) 的 C/β 的平均值 $\langle C/\beta \rangle$ 的区域。

[0237] V_{offset} 存储区域 122c 是用于存储根据等式 (105) 定义的偏移电压 V_{offset} 的区域。

[0238] LUT 123 是用于转换所提供的图像的每个 RGB 颜色的数据值的预置表。

[0239] 控制单元 16 通过参照 LUT 123 来转换所提供的图像数据的每个 RGB 的数据值。

[0240] 接下来，图 9A 和 B 是示出在 VDAC 118 (i) 是 10 位的情况下执行数据转换时，在图 7 所示的 LUT 中的图像数据转换特性的例子的曲线图。

[0241] 曲线图 10A 和 B 是用于解释 LUT 中的图像数据转换特性的曲线图。利用此例子，后转换数据值以蓝 (B) > 红 (R) > 绿 (G) 的次序而有所不同。

[0242] 首先，图 9A 和 B 的水平轴示出输入数据，即当图像数据是 10 位时的图像数据灰度值。图 9A 和 B 的垂直轴示出转换数据的灰度值，其中由 LUT123 将图像数据转换为所述转换数据。在数据驱动器 22 中基于该转换数据来设置 RGB 电压幅度。另外，在 LUT 123 中预先设置图像数据灰度值的转换数据灰度值的转换特性。图 9A 示出何时以与图像数据灰度值的线性关系来设置转换数据灰度值。图 9B 示出何时设置转换数据灰度值以具有图像数据灰度值的曲线伽玛特性。可以根据需要自由地 LUT 123 中设置转换数据灰度值与图像数据灰度值的关系。

[0243] 这里，数据驱动器 22 的 VDAC 118 (i) 在具有 10 位构成时可以接收输入数据 0 ~ 1023。然而，在由 LUT 123 转换之后的转换数据被设置为大约 0~600。这是基于以下原因。

[0244] 图 10A 和 B 的水平轴示出输入数据, 与图 9A 和 B 中的相同。图 10A 和 B 的垂直轴示出对应于图像数据灰度值的数字数据 $D_{in}(i)$, 其从控制单元 16 输入到数据驱动器 22。

[0245] 这里, 图 10A 是基于图 9A 并且图 10B 是基于图 9B。如上所述, 在本实施例中, 在控制单元 16 中基于阈值电压 V_{th} 的估计值来对提供的图像数据执行校正。

[0246] 如等式 (109) 所示, 该校正包括基于图像数据的电流放大因子 β 的无规律性的校正以及用于增加由于其校正而获得的数据的阈值电压 V_{th} 相对应的量的校正。

[0247] 这里, 如上所述, 因为数据驱动器 22 的 VDAC 118 中的灰度电压 $VD1$ 被设置为当阈值电压 V_{th} 是初始值 V_{th0} 时的值, 所以用于根据灰度电压 $VD1$ 的校正增加的量是对应于 ΔV_{th} 的量, 其是相对于阈值电压 V_{th} 的初始值 V_{th0} 的变化量。

[0248] 这里, 从控制单元 16 输出的数字数据 $D_{in}(i)$ 的灰度值必须在数据驱动器 22 的 VDAC 118(i) 的输入使能范围 (0-1023) 内。

[0249] 因此, 在由 LUT 123 转换之后的转换数据灰度值的最大值被设置为从数据驱动器 22 的 VDAC 118(i) 的输入使能范围中事先减去将由校正所增加的量的值。

[0250] 这里, 将由校正增加的量并不是固定量, 这是由于其根据阈值电压 V_{th} 的变化量 ΔV_{th} 来确定, 并且它随着使用时间而逐渐增加。

[0251] 因此, 例如通过基于显示设备 1 的估计使用时间来估计由校正所增加的量的最大值, 以确定由 LUT 123 转换的转换数据灰度值的最大值。

[0252] 另外, 当在黑色显示中图像数据的灰度值是零时, 有机 EL 元件 101 处于不发光状态。因此, 此时不需要实施以上校正。结果, 当在黑色显示中的图像数据具有零灰度时, 控制单元 16 仍向数据驱动器 22 提供零灰度, 而不对阈值实施波动校正并且不参照 LUT 123。

[0253] 下面描述根据实施例的显示设备 1 的操作。

[0254] 在初始步骤中, 当利用自动调零方法实施每个数据线 L_{di} 的电压测量时, 控制单元 16 控制阳极电路 12 以在阳极线 La 上施加电压 $ELVSS$ 。

[0255] 图 11 是在利用自动调零方法进行电压测量时每个组件的操作的时序图。

[0256] 如图 11 所示, 控制单元 16 在时刻 t_{10} 向选择驱动器 13 提供起始脉冲。此时, 选择驱动器 13 向选择线 L_{s1} 输出 V_{gH} 电平 $Gate(1)$ 信号。

[0257] 当 V_{gH} 电平 $Gate(1)$ 信号由选择驱动器 13 输出到选择线 L_{s1} 时, 第一列像素 $21(i, 1)$ ($i = 1 \sim m$) 的晶体管 $T1$ 和 $T2$ 变为 ON 状态。当晶体管 $T1$ 处于 ON 状态时, 晶体管 $T3$ 的栅极到漏极被连接并且晶体管 3 变为二极管连接状态。

[0258] 在时刻 t_{10} , 控制单元 16 向数据驱动器 22 提供信号 $Off1$ 、 $Off2$ 、 $On3$ 、 $Connect_front$ 、 $Connect_ADC$ 和 $Off6$ 中的每一个作为开关控制信号 $S1 \sim S6$ 。

[0259] 图 12A 和 B 是示出当从数据驱动器向控制单元 16 输出数据时每个开关的连接关系的视图。

[0260] 此时, 由控制单元 16 提供 $Connect_front$ 信号, 并且如图 12A 所示, 开关 $Sw4(i)$ 将数据锁存电路 116(i) 的输出端子与前端子 ($i = 1 \sim m$) 连接。

[0261] 此时, 由控制单元 16 提供 $Connect_ADC$ 信号, 并且如图 12A 所示, 开关 $Sw5(i)$ 将数据锁存电路 116(i) 的输入端子与电平移位电路 115(i) ($i = 1 \sim m$) 的输出端子连接。

[0262] 图 13A、B 和 C 是示出当利用自动调零方法进行电压测量时每个开关的连接关系的视图。

[0263] 当 Off1 和 Off2 信号由控制单元 16 分别提供到开关 Sw1(i) 和 Sw2(i) 时, 所述开关 Sw1(i) 和 Sw2(i) 变为 OFF 状态。此外, 当 On3 信号由控制单元 16 提供到开关 Sw3(i) 时, 所述开关 Sw3(i) 变为 ON 状态 ($i = 1 \sim m$)。

[0264] 因为当晶体管 T1 到 T3 处于 ON 状态时模拟电源 14 的基准电压 Vref 具有负极性的电压, 所以模拟电源 14 从第 i 行像素 21(i, 1) ($i = 1 \sim m$) 通过数据线 Ldi 抽取电流 Id。

[0265] 此时, 第一列像素 21(i, 1) ($i = 1 \sim m$) 的有机 EL 元件 101 没有发光, 这是因为阴极侧电势为 Vcath 并且阳极侧变为比 Vcath 更负极性的电势, 导致产生反向偏压并且没有电流流动。

[0266] 因为开关 Sw1(i) 和 Sw2(i) ($i = 1 \sim m$) 处于 OFF 状态, 所以由模拟电源 14 抽取的电流 Id 不能流到缓冲器 113(i)、119(i) ($i = 1 \sim m$)。

[0267] 因此, 如图 13A 所示, 电流 Id 从第一列像素 21(i, 1) ($i = 1 \sim m$) 的晶体管 T3 和 T2 经由每个数据线 Ldi 流到模拟电源 14。

[0268] 当电流 Id 流动时, 每个像素 21(i, 1) ($i = 1 \sim m$) 的保持电容 Cs 充入由基准电压 Vref 确定的电压。

[0269] 随后, 当已经完成这些电容的充电的时刻 t11, 控制单元 16 向数据驱动器 22 提供 Off3 信号作为开关控制信号 S3。

[0270] 当由控制单元 16 提供 Off3 信号时, 如图 13B 所示, 开关 Sw3(i) 变为 OFF 状态。此时, 开关 Sw1(i) 和 Sw2(i) 中的每一个保持处于 OFF 状态。因此, 通过将开关 Sw3(i) 切换为 OFF 状态, 中断有机 EL 面板 21 和数据驱动器 22 之间的连接。根据这种方式, 针对数据线 Ldi 产生高阻态 (HZ)。

[0271] 在数据线 Ldi 建立高阻态之后, 立即将存储在保持电容 Cs 中的电荷保持为最近的在先值, 从而在晶体管 T3 中维持 ON 状态。

[0272] 根据这种方式, 电流继续在晶体管 T3 的漏极到源极之间流动并且晶体管 T3 的源极端子侧的电势逐渐地增加以接近漏极端子侧的电势。因此, 在晶体管 T3 的漏极到源极之间流动的电流的电流值继续减小。

[0273] 与之结合, 对存储在保持电容 Cs 中的一部分电荷进行放电, 并且在保持电容 Cs 的两个端子之间的电压继续减小。借此, 晶体管 T3 的栅极电压 Vgs 逐渐降低, 从而逐渐地降低相对于基准电压 Vref 的数据线 Ldi 的电压的绝对值。

[0274] 在时刻 t12, 其是从时间 t11 开始经过预定沉降时间 t 时的时刻, 控制单元 16 向数据驱动器 22 提供 On2 信号作为开关控制信号 S2。该沉降时间 t 被设置为满足条件 $C/(\beta t) < 1$ 。

[0275] 此时, 如图 13C 所示, 开关 Sw2(i) 由于从控制单元 16 提供的 On2 信号而变为 ON 状态, 并且 ADC 114(i) 获取数据线 Ldi 的电压值作为测量电压 Vmeas(t1) ($i = 1 \sim m$)。

[0276] 电平移位电路 115(i) 对由 ADC 114(i) ($i = 1 \sim m$) 获取的测量电压 Vmeas(t1) 进行电平移位。

[0277] 如图 12A 所示, 因为数据锁存电路 116(i) 的输入端子和电平移位电路 115(i) 的输出端子均通过开关 Sw5(i) 连接, 所以由每个电平移位电路 115(i) 进行电平移位的测量电压 $V_{\text{meas}}(t_1)$ 被提供到数据锁存电路 116($i = 1 \sim m$)。

[0278] 控制单元 116 向数据驱动器 22 输出数据锁存脉冲 DL(脉冲), 并且当收到该脉冲时, 每个数据锁存电路 116(i) ($i = 1 \sim m$) 保持所提供的测量电压 $V_{\text{meas}}(t_1)$ 。

[0279] 在 Gate(1) 信号下降的时刻 t_{13} , 控制单元 16 向数据驱动器 22 提供 On6 信号作为开关控制信号 S6, 并且当收到该信号时, 开关 Sw6 变为 ON 状态, 如图 12B 所示。

[0280] 如图 12B 所示, 数据锁存电路 116(1) 的输出端子和开关 Sw6 的一个端子由于从控制单元 16 向开关 Sw4(i) 提供的 Connect_rear 信号经由开关 Sw4(i) 的前端子连接, 并且数据锁存电路 116(i) 的输出端子和开关 Sw5(i-1) 的输入端子经由开关 Sw4(i) ($i = 2 \sim m$) 的前端子连接。

[0281] 因此, 每次由控制单元 16 提供 DL(脉冲) 时数据锁存电路 116(i) 顺序地转送第一列像素 21(i, 1) 的数据线 Ldi 的测量电压 $V_{\text{meas}}(t_1)$, 其中该电压由数据锁存电路 116 保持, 并且向控制单元 16 输出该电压作为数据 Dout(i) ($i = 1 \sim m$)。

[0282] 控制单元 16 获取数据 Dout(i) ($i = 1 \sim m$) 并且将该数据存储在图 8 所示的存储器 122 的像素数据存储区域 122a 中。根据这种方式完成对第一列像素 21(i, 1) ($i = 1 \sim m$) 的电压测量。

[0283] 当 Gate(2) 信号在时刻 t_{20} 上升时, 根据与上述相同的方式, 控制单元 16 向数据驱动器 22 提供开关控制信号 S1-S6, 从而对第二列像素 21(i, 2) 的数据线 Ldi($i = 1 \sim m$) 执行电压测量。

[0284] 对每一列重复这一测量并且在对第 n 列像素 21(i, n) 的数据线 Ldi($i = 1 \sim m$) 执行电压测量之后, 完成在时刻 T1 的每个电压测量。

[0285] 此后, 根据相同的方式, 控制单元 16 将沉降时间 t 设置为 t_2 并且对每个像素 21(i, j) ($i = 1 \sim m, j = 1 \sim n$) 的数据线 Ldi 执行电压测量。对于沉降时间 t_2 来说, 控制单元 16 获取每个像素 21(i, j) 的数据线 Ldi 的测量电压 $V_{\text{meas}}(t_2)$, 并且将其存储在存储器 122 的像素数据存储区域 122a 中 ($i = 1 \sim m, j = 1 \sim n$)。

[0286] 接下来, 根据相同的方式, 控制单元 16 将沉降时间 t 设置为 t_3 并且对每个像素 21(i, j) ($i = 1 \sim m, j = 1 \sim n$) 的数据线 Ldi 执行电压测量。对于沉降时间 t_3 来说, 控制单元 16 获取每个像素 21(i, j) 的数据线 Ldi 的测量电压 $V_{\text{meas}}(t_3)$, 并且将其存储在存储器 122 的像素数据存储区域 122a 中 ($i = 1 \sim m, j = 1 \sim n$)。

[0287] 图 14 是解释当获取校正参数时由控制单元执行的驱动顺序的视图。

[0288] 控制单元 16 获取测量电压 $V_{\text{meas}}(t_1)$ 、 $V_{\text{meas}}(t_2)$ 和 $V_{\text{meas}}(t_3)$, 并且在将它们存储到存储器 122 的每个像素数据存储区域 122a 之后, 根据图 14 所示的驱动顺序来进行计算, 从而获取校正参数。

[0289] 控制单元 16 从存储器 122 的每个像素数据存储区域 122a 中读取像素 21(1, 1) 的数据线 Ldi 的测量电压 $V_{\text{meas}}(t_1)$ 和 $V_{\text{meas}}(t_2)$ (步骤 S11)。

[0290] 此外, 控制单元 16 根据等式 (103) 进行计算, 从而获得像素 21(1, 1) 的 C/β 和阈值电压 V_{th0} (步骤 S12)。

[0291] 控制单元 16 对每个像素 21(i, j) ($i = 1 \sim m, j = 1 \sim n$) 执行这一过程。一旦

获取每个像素 21(i, j) 的 C/β 和阈值电压 V_{th0} , 就获取每个像素 21(i, j) 的 C/β 的平均值 $\langle C/\beta \rangle$ (步骤 S13), 并且在操作中设置沉降时间 $t = t_0$ 。

[0292] 控制单元 16 使用所确定的沉降时间 t_0 来获取由等式 (105) 定义的偏移电压 V_{offset} (步骤 S14)。

[0293] 控制单元 16 将获取的平均值 $\langle C/\beta \rangle$ 和偏移电压 V_{offset} 分别存储在存储器 122 的 $\langle C/\beta \rangle$ 存储区域 122b 和偏移电压存储区域 122c 中。控制单元 16 进一步从存储器 122 的每个像素数据存储区域 122a 中读取像素 21(i, j) 的测量电压 $V_{meas}(t_3)$ ($i = 1 \sim m, j = 1 \sim n$) (步骤 S15)。

[0294] 控制单元 16 通过利用每个像素 21(i, j) 的测量电压 $V_{meas}(t_3)$ 修改使用预先获取的 V_{th0} 作为 V_{th} 的等式 (106) 来进行计算以获取每个像素 21(i, j) ($i = 1 \sim m, j = 1 \sim n$) 的 $\Delta\beta/\beta$ (步骤 S16)。

[0295] 控制单元 16 将获取的 $\Delta\beta/\beta$ 存储在存储器 122 的每个像素数据存储区域 122a 中。

[0296] 图 15 是解释在校正之后向数据驱动器输出基于所提供的图像数据的电压信号时由控制单元 16 执行的驱动顺序的视图。

[0297] 在操作中, 将图像数据提供到控制单元 16。控制单元 16 根据图 15 所示的驱动顺序 (2) 来校正图像数据。

[0298] 控制单元 16 根据图 11 所示的时序图来控制每个组件, 并且从数据驱动器 22 获取为实际操作所确定的沉降时间 $t = t_0$ 的测量电压 $V_{meas}(t_0)$ 。然后, 控制单元 16 将获取的测量电压 $V_{meas}(t_0)$ 存储在存储器 122 的像素数据存储区域 122a 中。

[0299] 当输入图像数据的数字信号时, 控制单元 16 参照 LUT 123 来转换像素数据 21(i, j) ($i = 1 \sim m, j = 1 \sim n$) 的每个 RGB 图像数据的灰度值。将所转换的灰度值指定为电压值 V_{data0} 并且构成每个像素 21(i, j) 的原始灰度信号 (步骤 S22)。

[0300] 如上所述, 原始灰度信号的最大值被设置为的值在基于诸如上述阈值电压 V_{th} 的特性参数, 从 $VDAC$ 118(i) 的输入范围内的最大值中减去校正量所获得的值以下。

[0301] 控制单元 16 通过使用 $\Delta\beta/\beta$ 作为 β 的无规律性的校正参数根据等式 (107) 进行计算来获取对应于电压值 V_{data1} 的信号 (步骤 S23)。

[0302] 控制单元 16 从存储器 122 的偏移电压存储区域 122c 中读取偏移电压 V_{offset} 并且通过使用测量电压 $V_{meas}(t_0)$ 和偏移电压 V_{offset} 根据等式 (108) 进行计算来获取阈值电压 V_{th} 作为校正量 (步骤 S24)。

[0303] 控制单元 16 通过根据等式 (109) 增加电压值 V_{data1} 和阈值电压 V_{th} 来获取对应于电压值 V_{data} 的信号作为校正的灰度信号 (步骤 S25)。

[0304] 控制单元 16 对每个像素执行该类驱动顺序 (2)。此外, 控制单元 16 向数据驱动器 22 输出对应于电压值 V_{data} 的信号作为每个像素的数据 $Din(1) \sim Din(m)$ 。

[0305] 图 16 是示出在操作中的每个组件的操作的时序图。

[0306] 控制单元 16 根据图 16 所示的数据输出时序图来控制每个组件并且向数据驱动器 22 输出数据 $Din(1) \sim Din(m)$ 。

[0307] 在时刻 t_{30} , 控制单元 16 向数据驱动器 22 提供信号 Off1、Off2、Off3、Connect_DAC、Connect_DRB 和 Off6 中的每一个作为开关控制信号 S1-S6。

[0308] 图 17 是示出当写入电压信号时每个开关的连接关系的视图。

[0309] 如图 17 所示, 当由控制单元 16 提供 Off2 和 Off3 信号时, Sw2(i) 和 Sw3(i) 均进入 OFF 状态, 从而中断缓冲器 113(i) 和数据线 Ldi 之间以及模拟电源 14 和数据线 Ldi 之间的连接。

[0310] 当由控制单元 16 提供 On1 信号时, 每个开关 Sw1(i) 变为 ON 状态。从而通过缓冲器 119(i) 连接 VDAC 118(i) 和数据线 Ldi。

[0311] 图 18 是示出当由控制单元 16 向数据驱动器 22 输入数据时每个开关的连接关系的视图。

[0312] 如图 18 所示, 当由控制单元 16 向每个开关 Sw5(i) 提供 Connect_DRB 信号时, 每个开关 Sw5(i) 连接数据锁存电路 116(i) 的输入端子和数据寄存器块 112 的输出端子。

[0313] 当由控制单元 116 向每个开关 Sw4(i) 提供 Connect_DAC 信号时, 每个开关 Sw4(i) 连接数据锁存电路 116(i) 的输出端子和 DAC 侧端子。

[0314] 当由控制单元 16 向开关 Sw6 提供 Off6 信号时, 所述开关 Sw6 变为 OFF 状态, 从而中断数据锁存电路 116(1) 和控制单元 16 之间的连接。

[0315] 如图 16 所示, 在时刻 t31, 控制单元 16 提升起始脉冲 SP2, 并且在时刻 t32, 将所述起始脉冲 SP2 拉低到低电平。

[0316] 当起始脉冲 SP2 被拉低到低电平时, 图 5 所示的数据驱动器 22 的移位寄存器 111 通过根据时钟信号顺序地移位起始脉冲 SP2 来产生移位信号并且向数据寄存器块 112 提供所产生的移位信号。

[0317] 数据寄存器块 112 通过与提供的移位信号同步来顺序地取出 (fetch) 数据 Din(1) ~ Din(m)。

[0318] 当 Gate(1) 信号在时刻 t33 被提升到 VgH 电平时, 像素 21(i, 1) (i = 1 ~ m) 的每个晶体管 T1 和 T2 变为 ON 状态。

[0319] 控制单元 16 提升数据锁存脉冲 DL (脉冲) 并且在所述数据锁存脉冲 DL (脉冲) 提升时数据驱动器 22 的数据锁存电路 116(i) (i = 1 ~ m) 锁存数据。

[0320] 电平移位电路 117(i) 对由数据锁存电路 116(i) 锁存的数据执行电平移位并且将该电平移位的数据提供到 VDAC 118(i) (i = 1 ~ m)。

[0321] VDAC 118(i) 将数字数据转换为负模拟电压并且通过缓冲器 118(i) (i = 1 ~ m) 将转换的负模拟电压施加到所述数据线 Ldi 上。

[0322] 当负模拟电压施加到数据线 Ldi 上时, 每个像素 21(i, 1) (i = 1 ~ m) 的有机 EL 元件 101 变为防止电流流动的反向偏置。电流从阳极电路 12 通过像素 21(i, 1) (i = 1 ~ m) 的数据线 Ldi 以及晶体管 T3 和 T2 流到数据驱动器 22 的 VDAC 118(i)。

[0323] 由于每个像素 21(i, 1) (i = 1 ~ m) 的晶体管 T1 处于 ON 状态, 所以晶体管 T3 是栅极到漏极连接的并且是二极管连接的。因此, 晶体管 T3 在饱和区域内操作并且漏电流 Id 根据晶体管 T3 的二极管特性流动。

[0324] 由于晶体管 T1 处于 ON 状态并且漏电流 Id 流到晶体管 T3, 所以晶体管 T3 的栅极电压 Vgs 被设置为确定所述漏电流 Id 的电压并且保持电容 Cs 由栅极电压 Vgs 充电。

[0325] 根据这种方式, 如图 17 所示, 数据驱动器 22 从每个像素 21(i, 1) (i = 1 ~ m) 的晶体管 T3 抽取基于校正参数校正的电流, 并且利用保持电容 Cs 来保持基于电压值 Vdata

的晶体管 T3 的栅极电压 V_{gs} 。

[0326] 根据这种方式完成将数据写入到第一列像素 21(i, 1) ($i = 1 \sim m$) 中的每一个的保持电容 C_s 中。

[0327] 在时刻 t34, 控制单元 16 在拉低 DL(脉冲)的情况下提升起始脉冲 SP2, 并且在时刻 t35, 拉低起始脉冲 SP2 并且将数据写入第二列像素 21(i, 2) ($i = 1 \sim m$) 的每一个的保持电容 C_s 。

[0328] 此后, 根据相同的方式, 控制单元 16 基于电压值 V_{data} 将电压顺序地写入像素 21(i, 3) ($i = 1 \sim m$)、...21(i, n) ($i = 1 \sim m$) 的保持电容 C_s 。

[0329] 在执行将电压值 V_{data} 写入所有像素 21(i, j) 的保持电容 C_s 之后, 并且当 Gate(n) 信号是 V_{gL} 时, 所有像素 21(i, j) 的晶体管 T1 和 T2 变为 OFF 状态。

[0330] 当所有像素 21(i, j) 的晶体管 T1 和 T2 变为 OFF 状态时, 晶体管 T3 变为不可选状态。当晶体管 T3 变为不可选状态时, 晶体管 T3 的栅极电压 V_{gs} 保持为保持电容 C_s 中的写入电压。

[0331] 控制单元 16 控制阳极电路 12 使得电压 ELVDD 施加到阳极线 La。该电压 ELVDD 例如被设置为 15V。

[0332] 此时, 由于晶体管 T3 的栅极电压 V_{gs} 由保持电容 C_s 保持, 所以漏电流与当电流值 V_{data} 被写入保持电容 C_s 时在晶体管 T3 的漏极到源极之间流动的电流具有相同值。

[0333] 由于晶体管 T2 处于 OFF 状态并且有机 EL 元件 101 的阳极侧的电势高于其阴极侧的电势, 所以漏电流 I_d 被提供到有机 EL 元件 101。

[0334] 此时, 基于阈值电压 V_{th} 的波动和 β 的无规律性来校正流到每个像素 21(i, j) 的有机 EL 元件 101 的电流 I_d , 并且有机 EL 元件 101 利用校正的电流来发光。

[0335] 如上所述, 根据本实施例的显示设备 1 选择例如满足 $(C/\beta)/t < 1$ 的沉降时间 t1 和 t2 作为沉降时间 t, 并且根据自动调零方法, 对每个数据线 Ldi 执行电压测量达一定次数, 所述次数对应于所选择沉降时间的数目。

[0336] 显示设备 1 选择满足 $(C/\beta)/t \geq 1$ 的时间 t3 作为沉降时间 t, 并且根据自动调零方法, 对每个数据线执行电压测量, 从而获取表明每个像素的像素驱动电路的电流放大因子 β 的无规律性的 $(\Delta\beta/\beta)$ 。

[0337] 因此, 显示设备 1 基于操作中根据获取的 $(\Delta\beta/\beta)$ 而提供的图像数据校正电压值 V_{data0} , 并因此具有获取校正的电压值 V_{data1} 的能力。此外, 它基于获取的阈值电压 V_{th} 来校正所校正的电压值 V_{data1} 并因此具有获取电压值 V_{data} 的能力。

[0338] 根据本实施例的这种方式, 可以实现一种像素驱动设备, 用于基于操作中提供的图像数据来校正提供到有机 EL 元件 101 的电流以减少阈值电压的波动以及在每个显示像素 21(i, j) 中像素之间的电流放大因子的无规律性的影响。因此, 利用该像素驱动设备, 可以由显示设备 1 控制源于这类波动和无规律性造成的显示图像的画面质量的恶化。

[0339] 此外, 根据本实施例的显示设备 1 具有利用像素驱动设备中的公共电路来获取阈值电压 V_{th} 、 (C/β) 值和表明 β 的无规律性的 $(\Delta\beta/\beta)$ 以作为每个像素的特性参数的能力。

[0340] 因此, 显示设备 1 能够简化像素驱动设备或显示设备 1 的构造来提供上述校正,

而不需要配备测量 β 的无规律性的单独电路或测量阈值电压 V_{th} 的电路。

[0341] 此外，可以并不限于上述实施例来考虑本发明的各种形式的实施例。

[0342] 例如，在本实施例中描述了将有机 EL 元件作为发光元件的示例。然而，发光元件不限于有机 EL 元件并且例如可以是无机 EL 元件或 LED。

[0343] 尽管描述了将本发明应用于具有有机 EL 面板 21 的显示设备 1 的实施例，不过本发明不限于该例子。例如，还可以应用于曝光设备，所述曝光设备提供发光元件阵列并且基于图像数据将来自发光元件阵列的输出束照射到光电接收鼓以曝光鼓上的光电接收器件，在所述发光元件阵列中在单个方向上布置具有发光元件（有机 EL 元件 101 等）的多个像素。采用本实施例的曝光设备具有控制由于像素之间的特性的无规律性以及像素特性随时间而恶化所导致的曝光条件的恶化的能力。

[0344] 本实施例使两个设置 t_1 和 t_2 能够作为满足 $(C/\beta)/t < 1$ 的沉降时间 t 。然而，还可以设置满足该条件的三个或更多沉降时间。

[0345] 本实施例中，控制单元 16 使用 LUT 123 对所提供的图像数据的每个 RGB 执行转换。然而，代替利用 LUT 123，控制单元 16 还可以通过引入和计算等式来对图像数据执行这类转换。

[0346] 在不脱离本发明的一般精神和范围的情况下，可以对其作出各种实施例和变化。上述实施例旨在阐明本发明，而并非限制本发明的范围。本发明的范围只由所附权利要求而不是实施例来给出。在本发明权利要求的等效物含义内以及在权利要求内所进行的各种修改视为在本发明的范围内。

[0347] 本申请基于 2008 年 11 月 28 日提交的日本专利申请号 2008-305716 并且包括说明书、权利要求书、附图和摘要。在此将以上日本专利申请的公开内容全部引用以供参考。

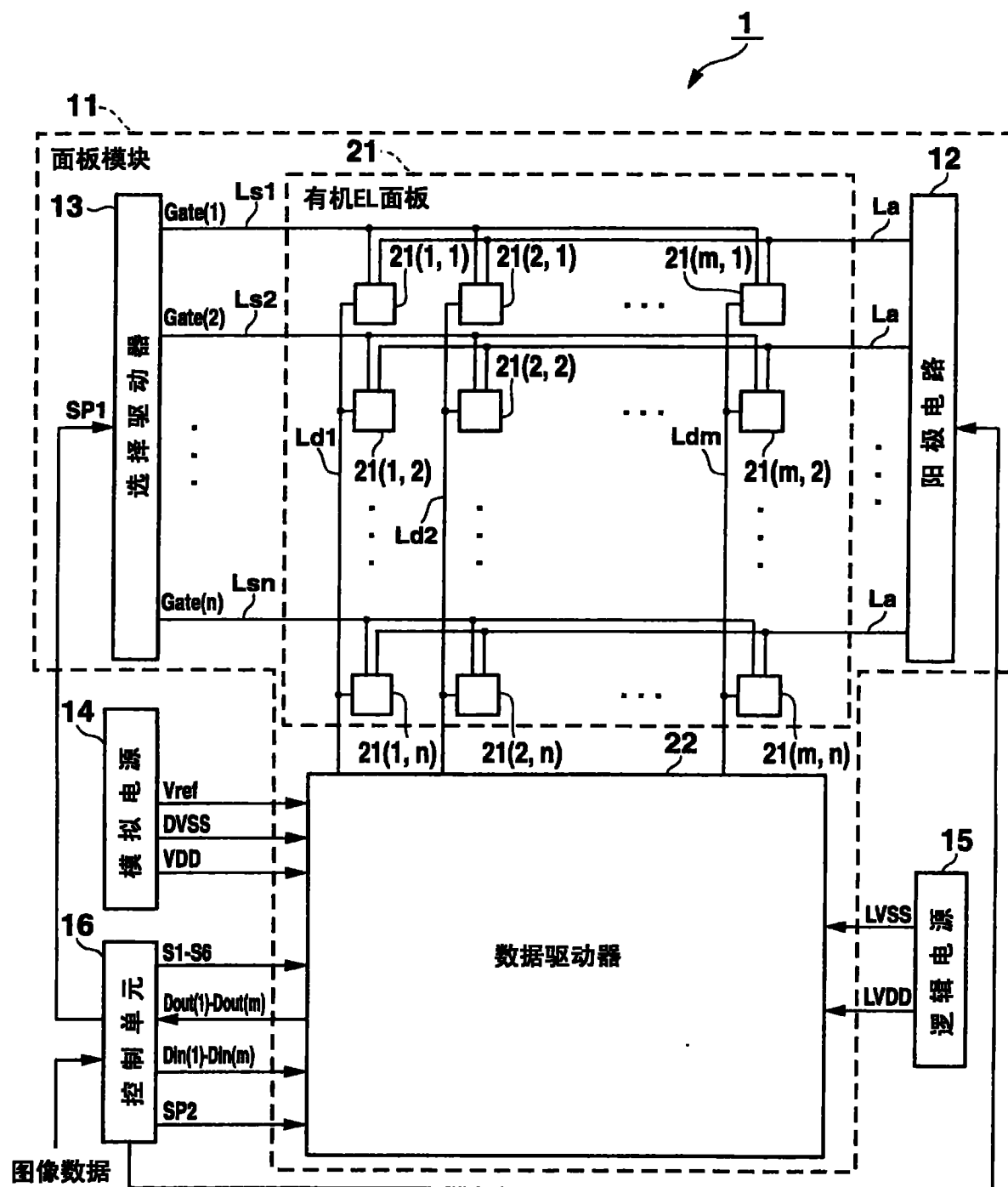


图 1

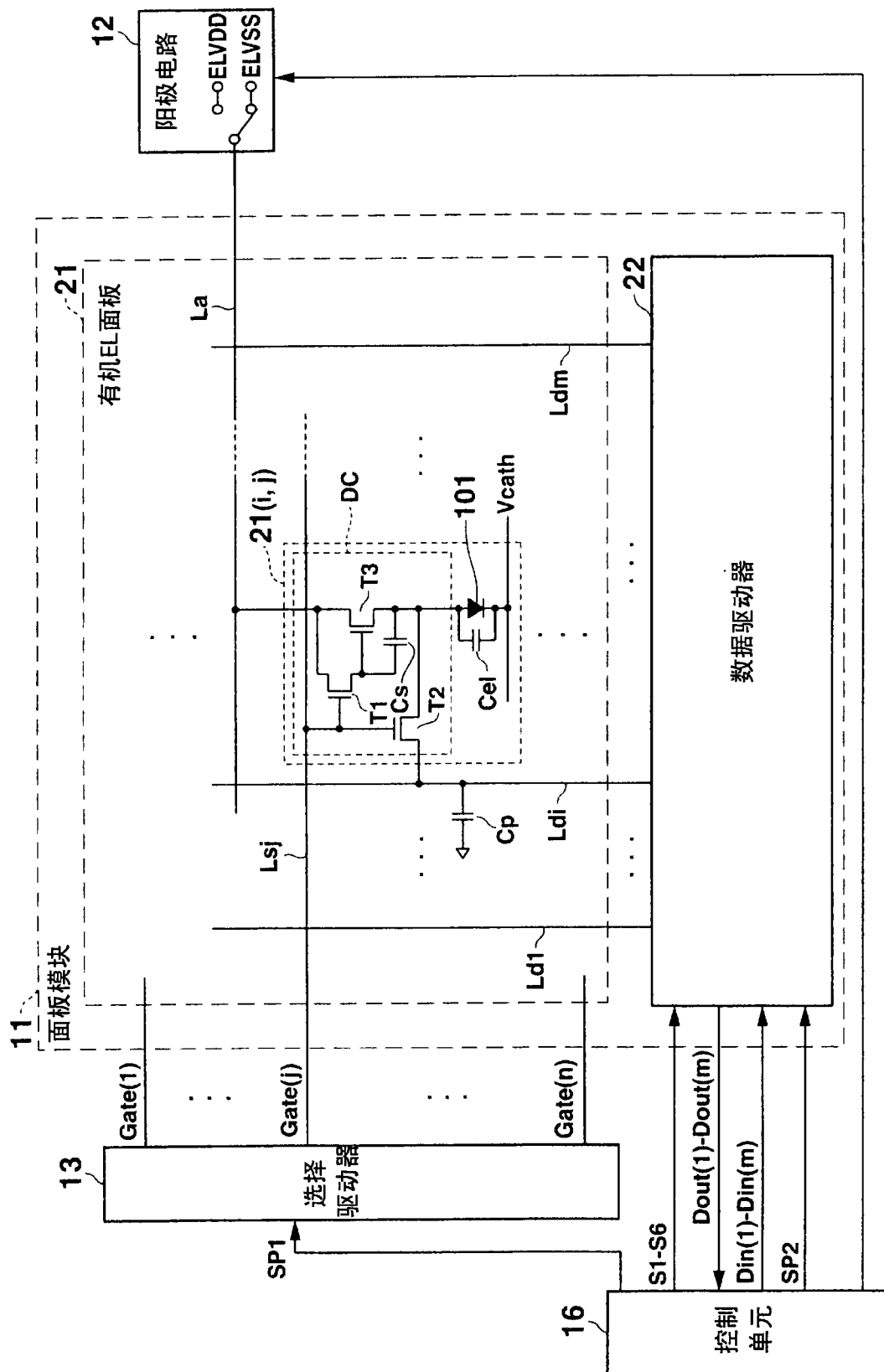


图 2

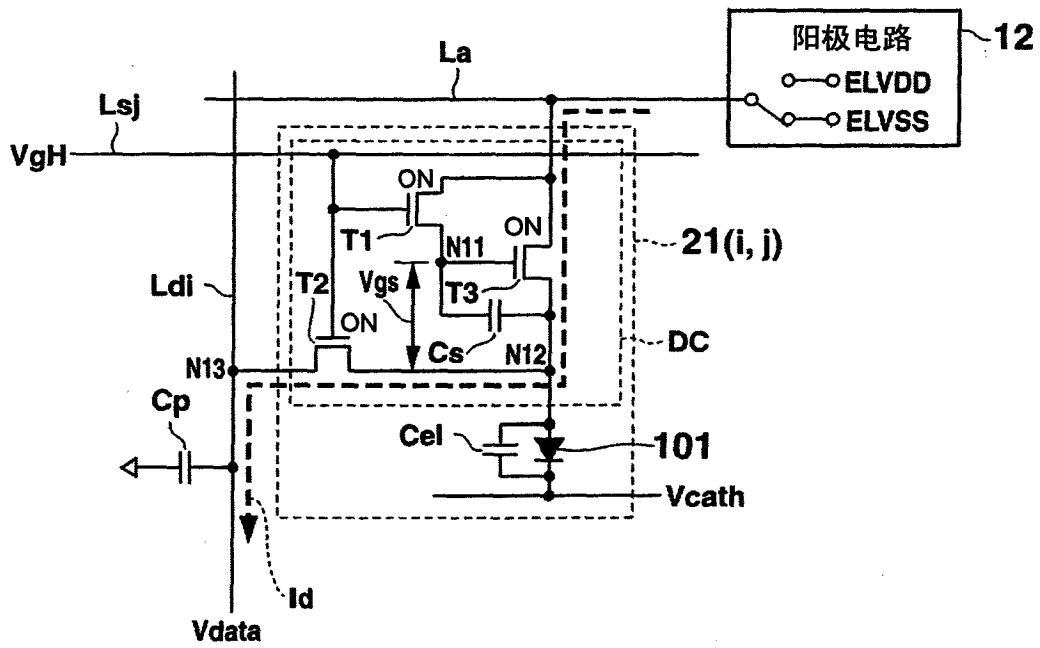
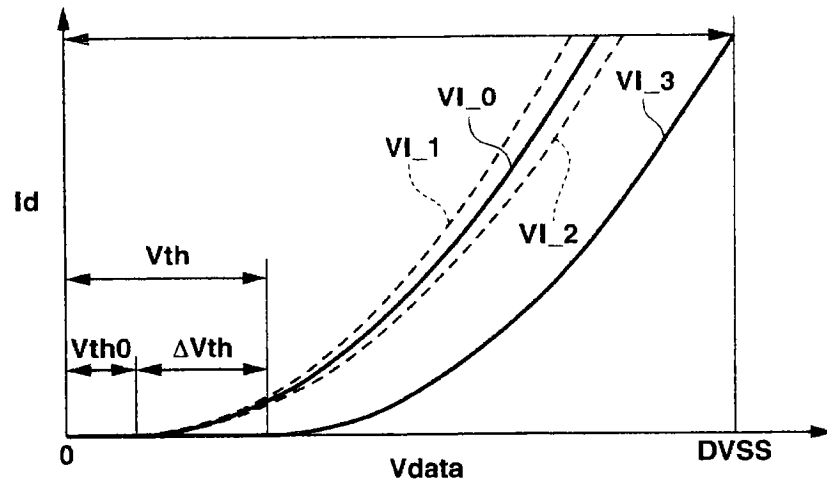


图 3A



$$\begin{aligned}
 VI_0: Id0 &= \beta_0 (Vdata - Vth0)^2 \\
 VI_1: Id1 &= (\beta_0 - \Delta\beta) (Vdata - Vth0)^2 \\
 VI_2: Id2 &= (\beta_0 + \Delta\beta) (Vdata - Vth0)^2 \\
 VI_3: Id3 &= \beta_0 (Vdata - (Vth0 + \Delta Vth))^2
 \end{aligned}$$

图 3B

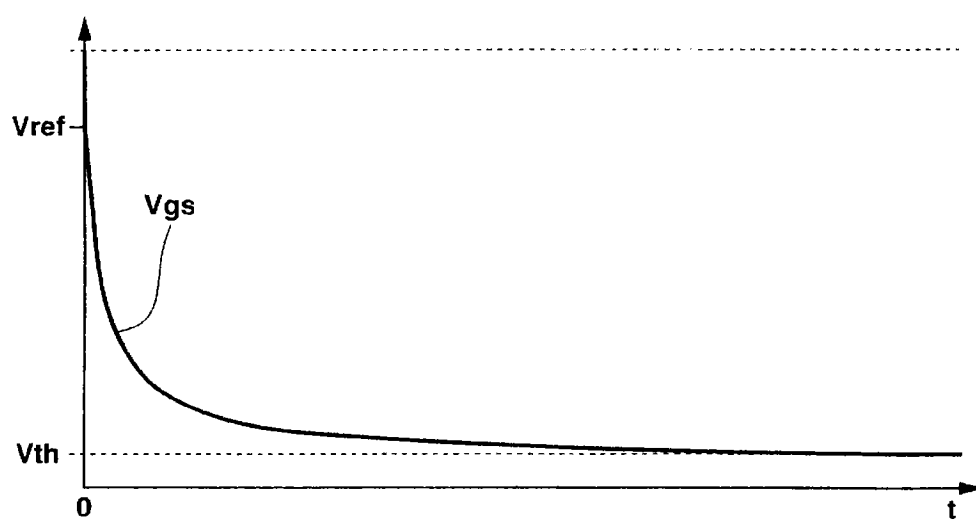


图 4A

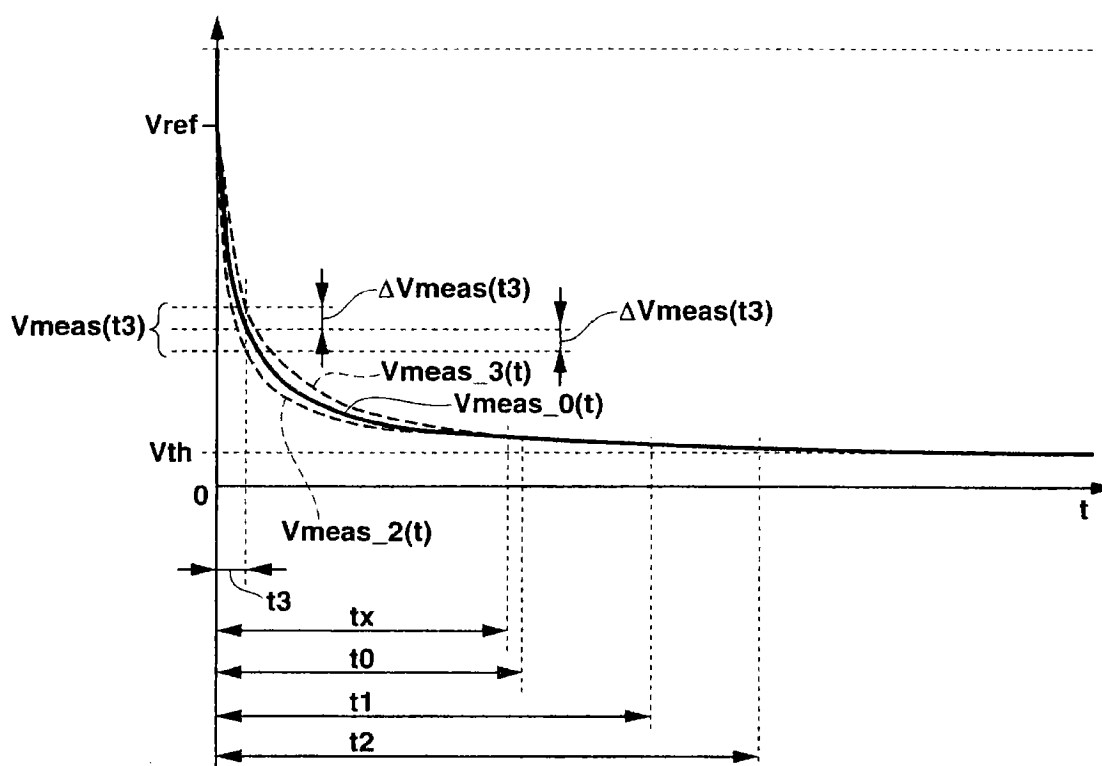


图 4B

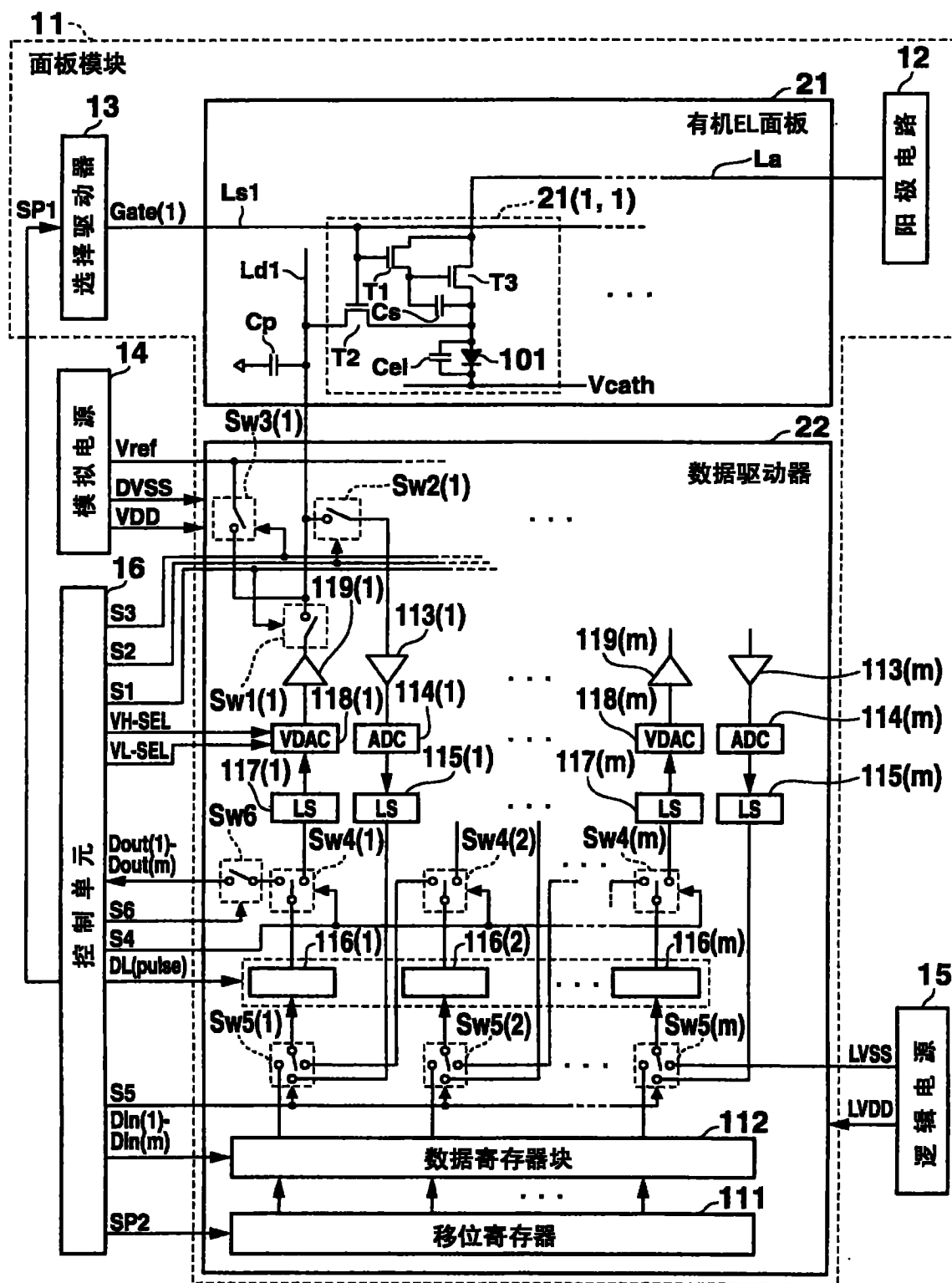


图 5

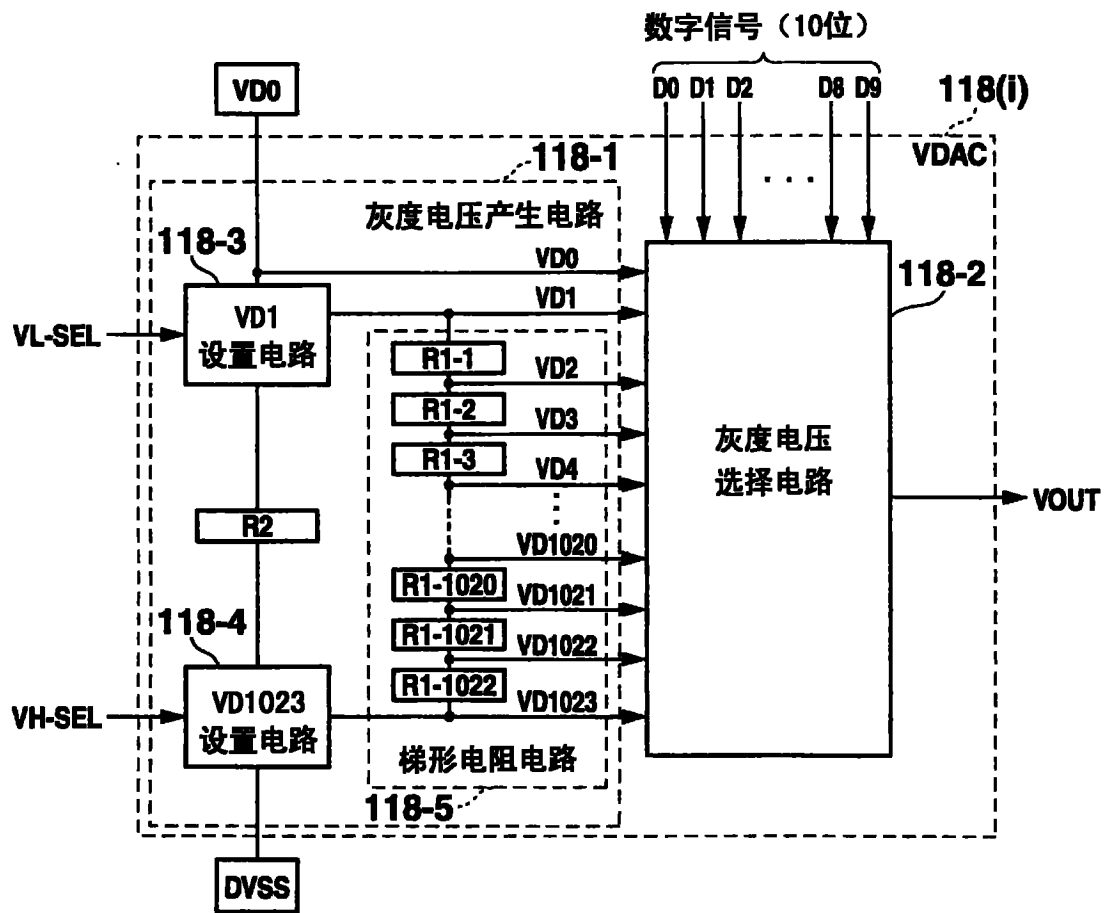


图 6A

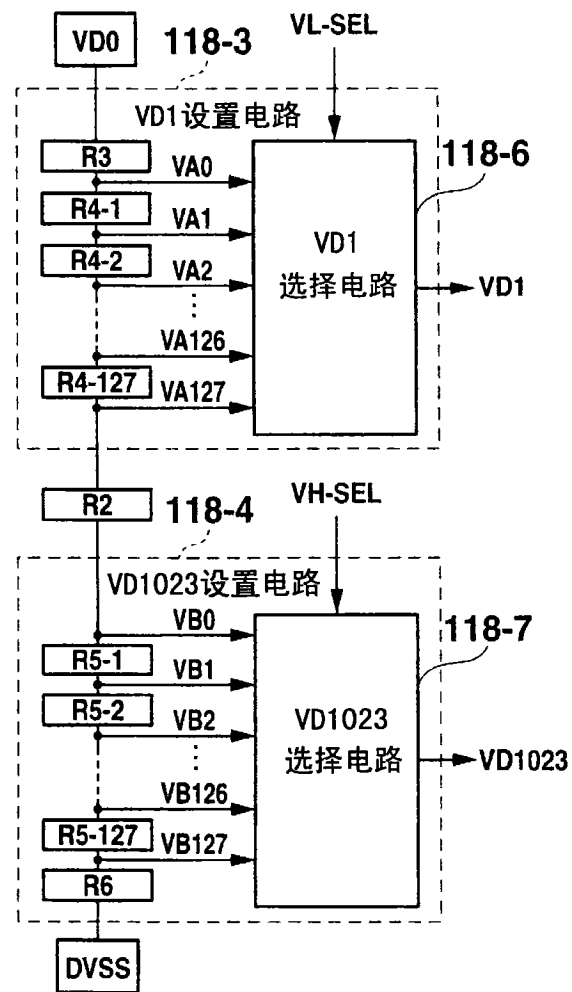


图 6B

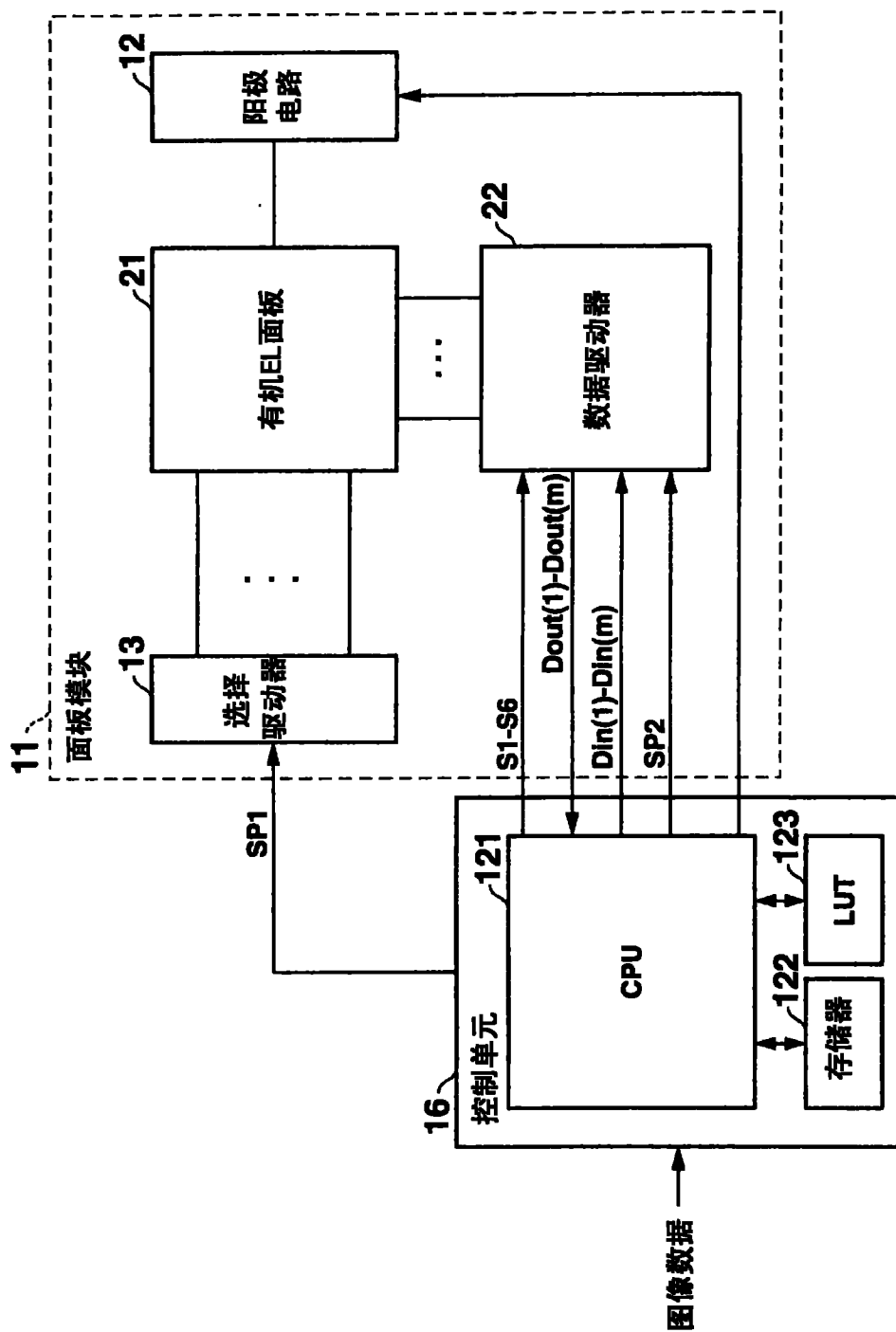


图 7

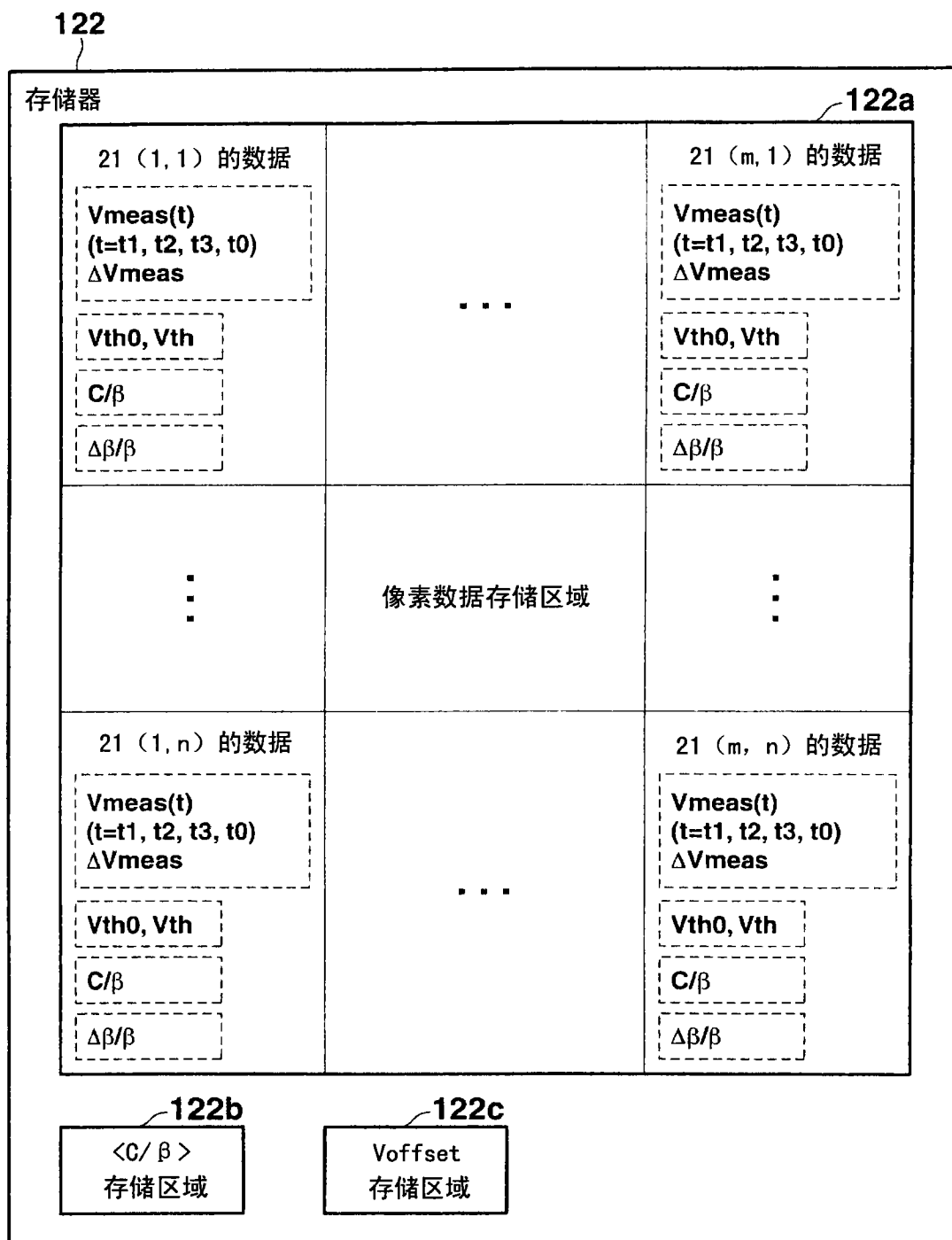


图 8

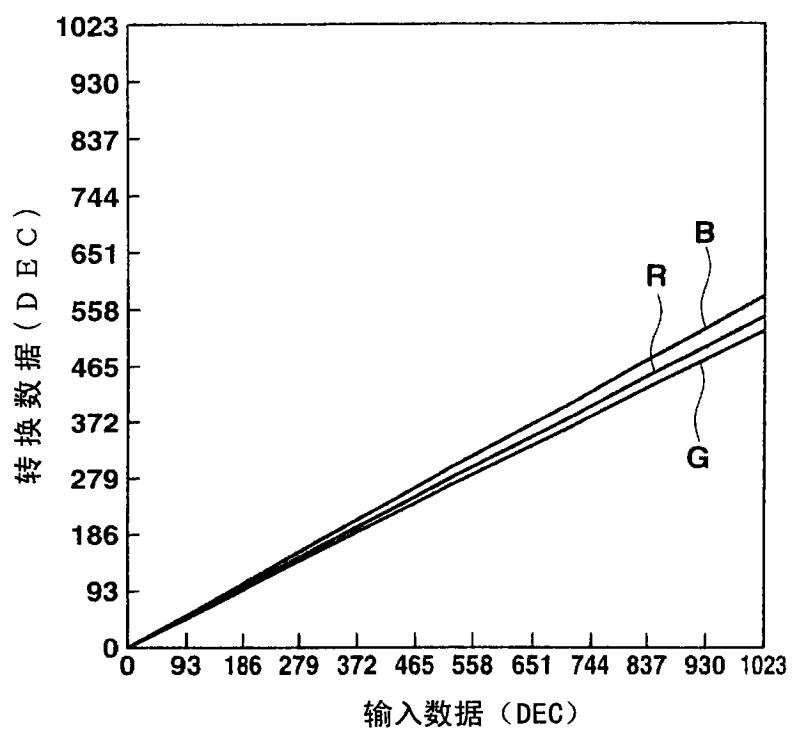


图 9A

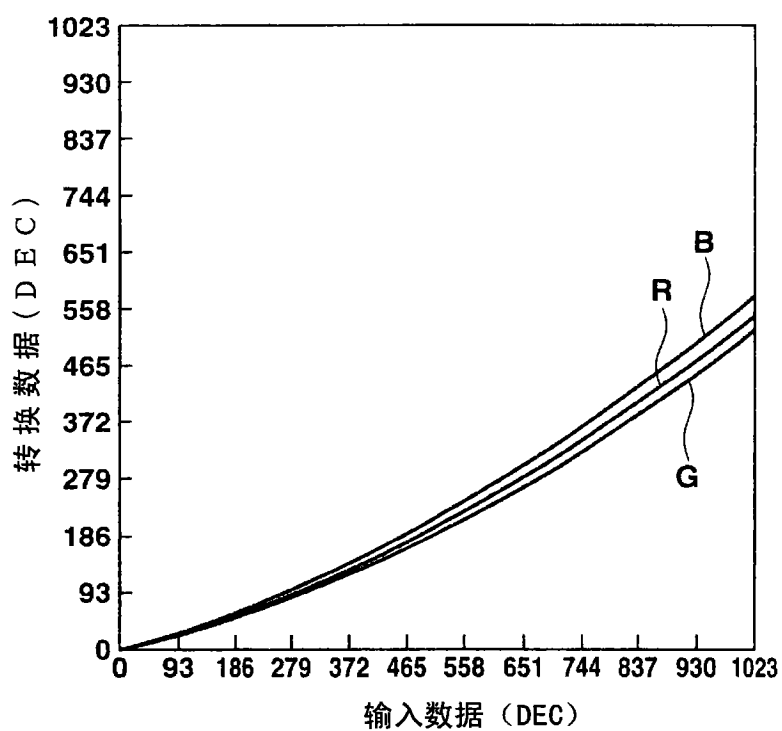


图 9B

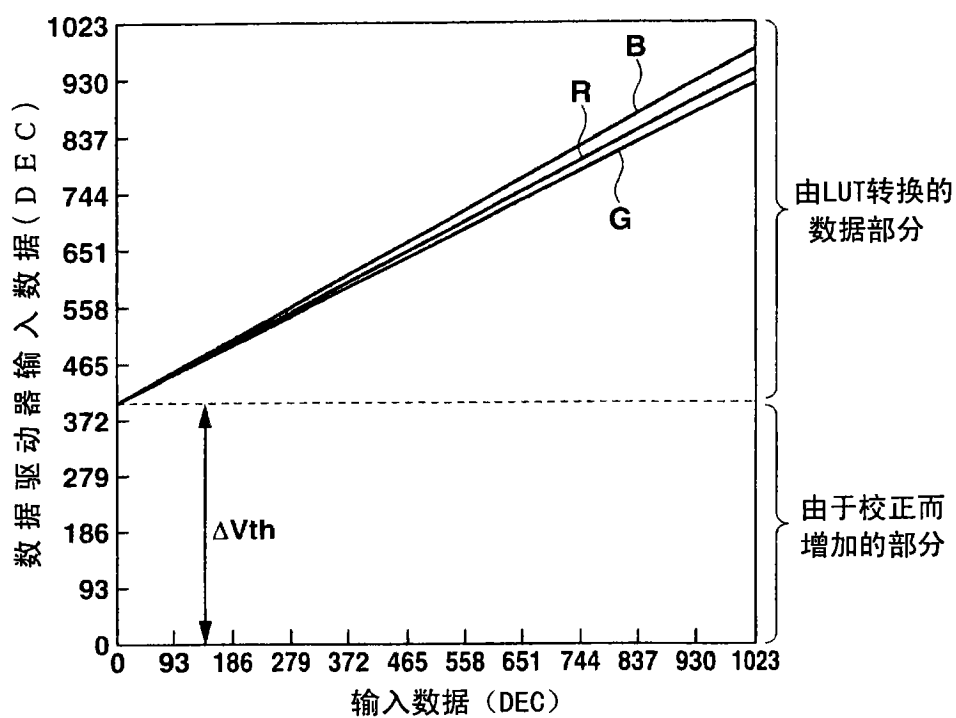


图 10A

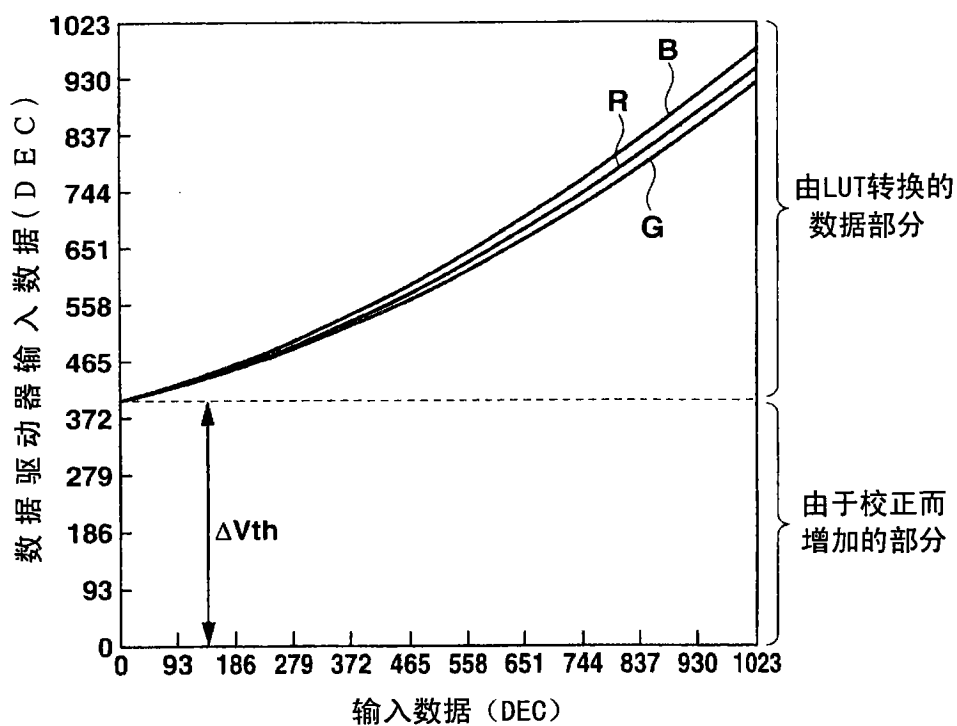


图 10B

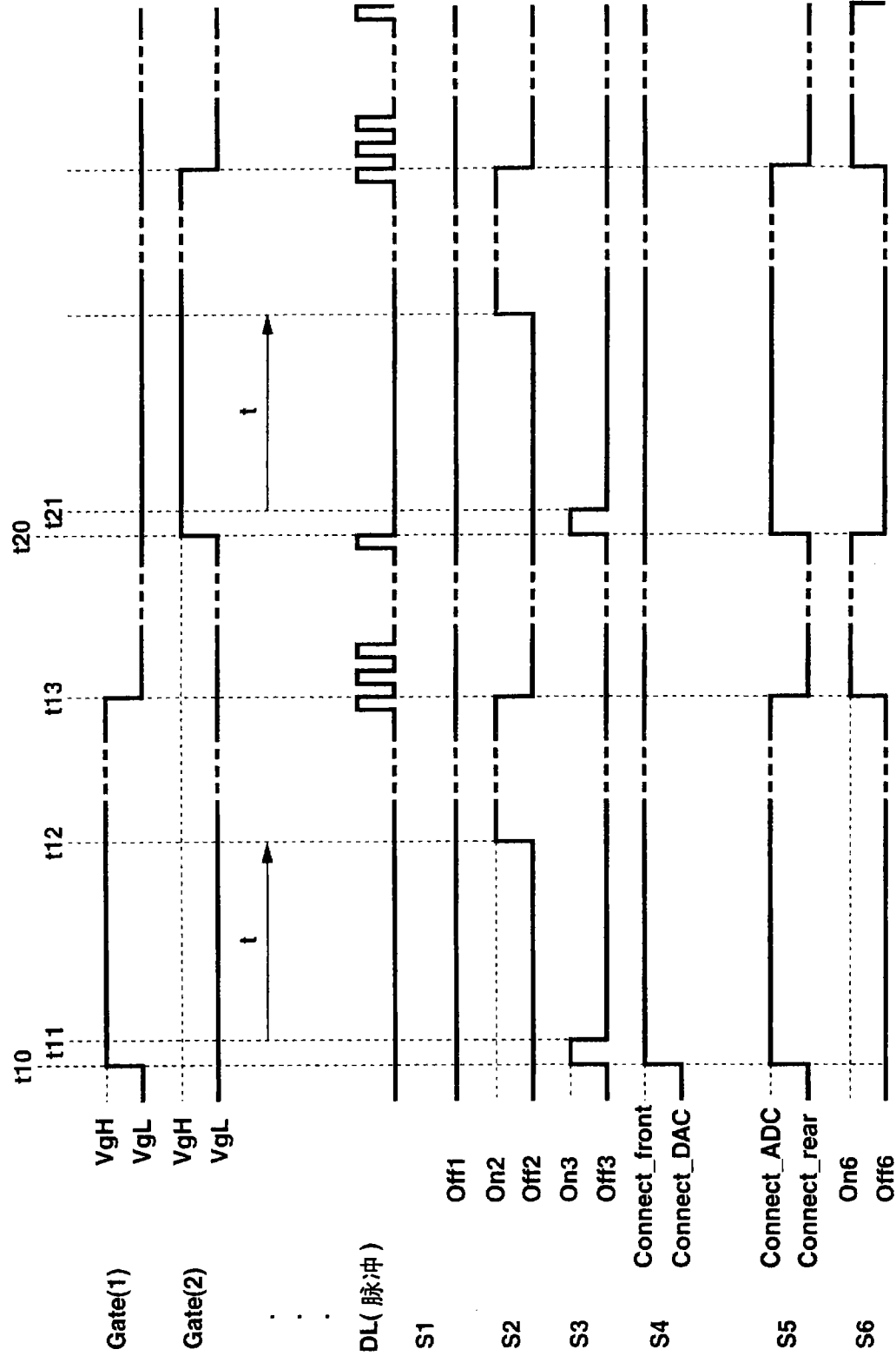


图 11

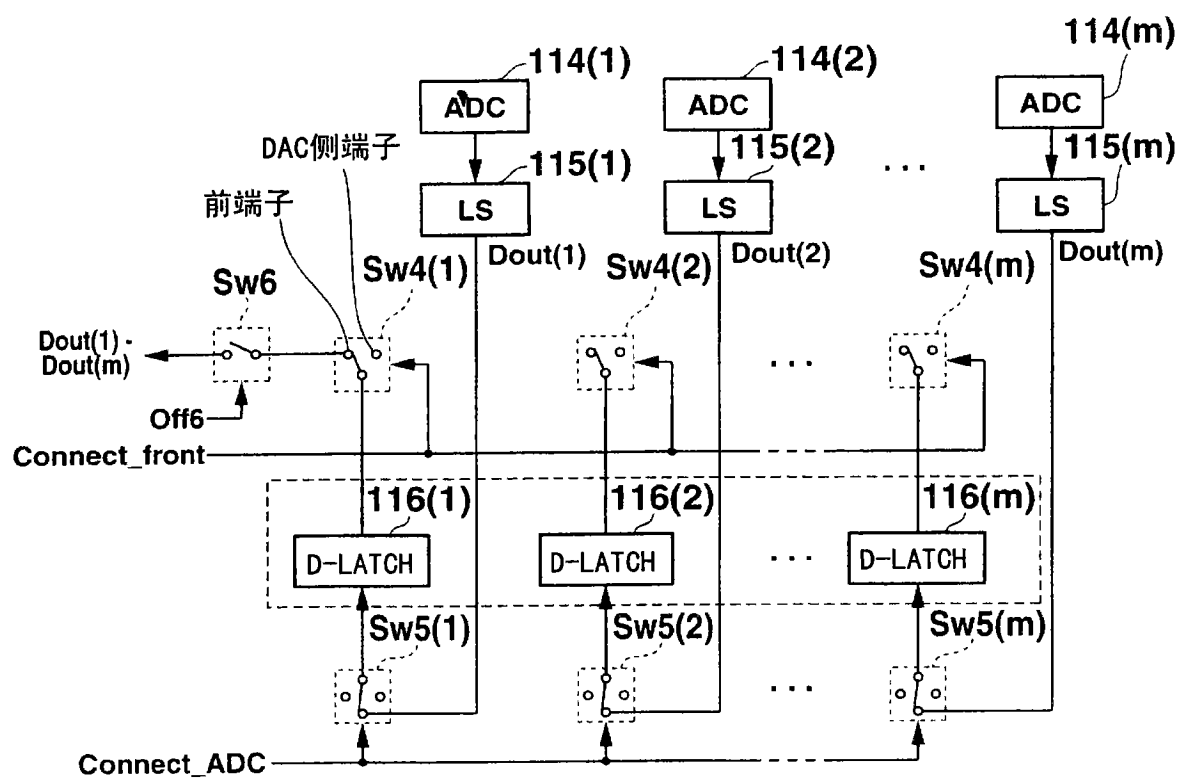


图 12A

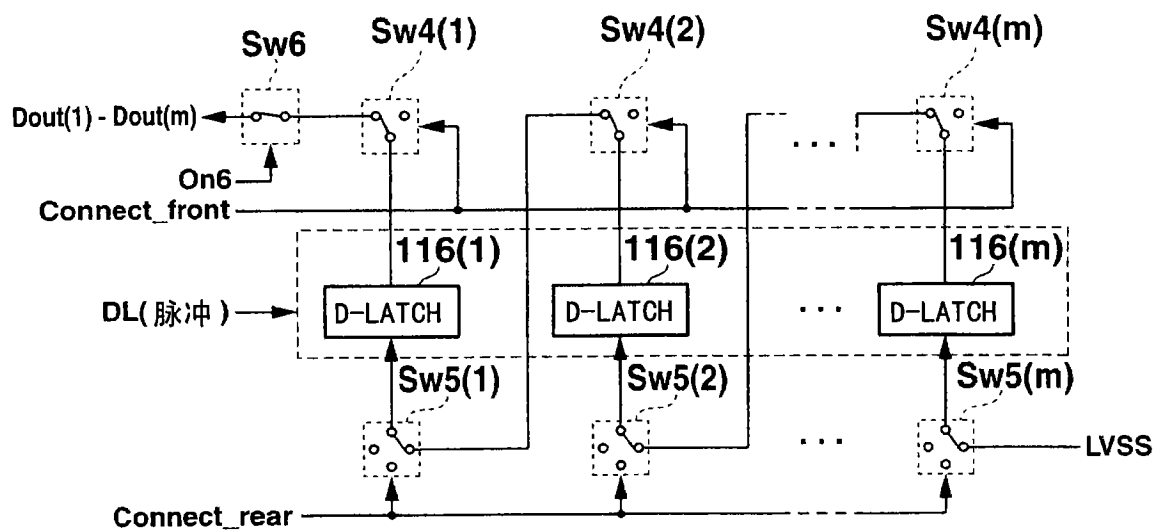
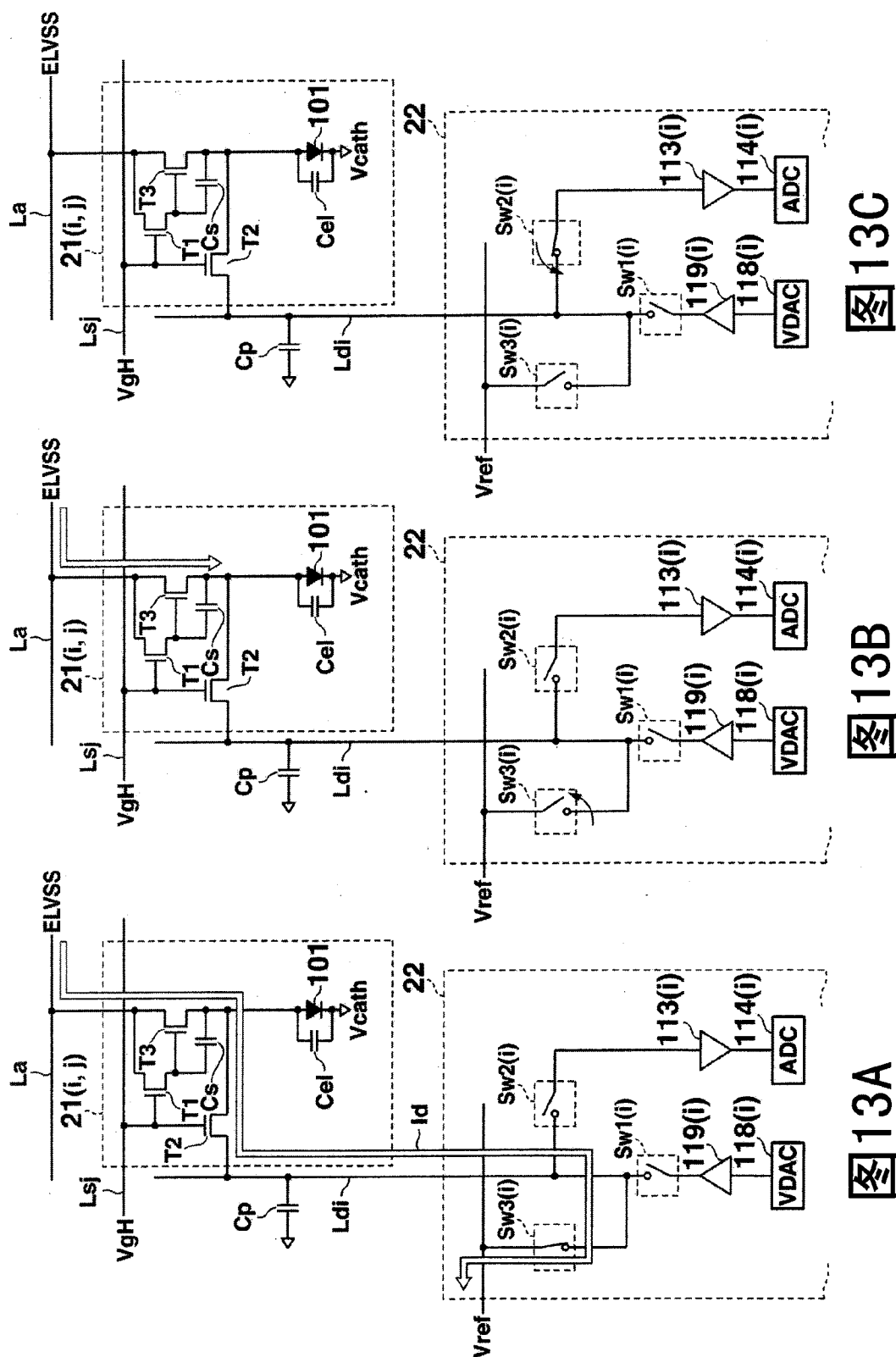


图 12B



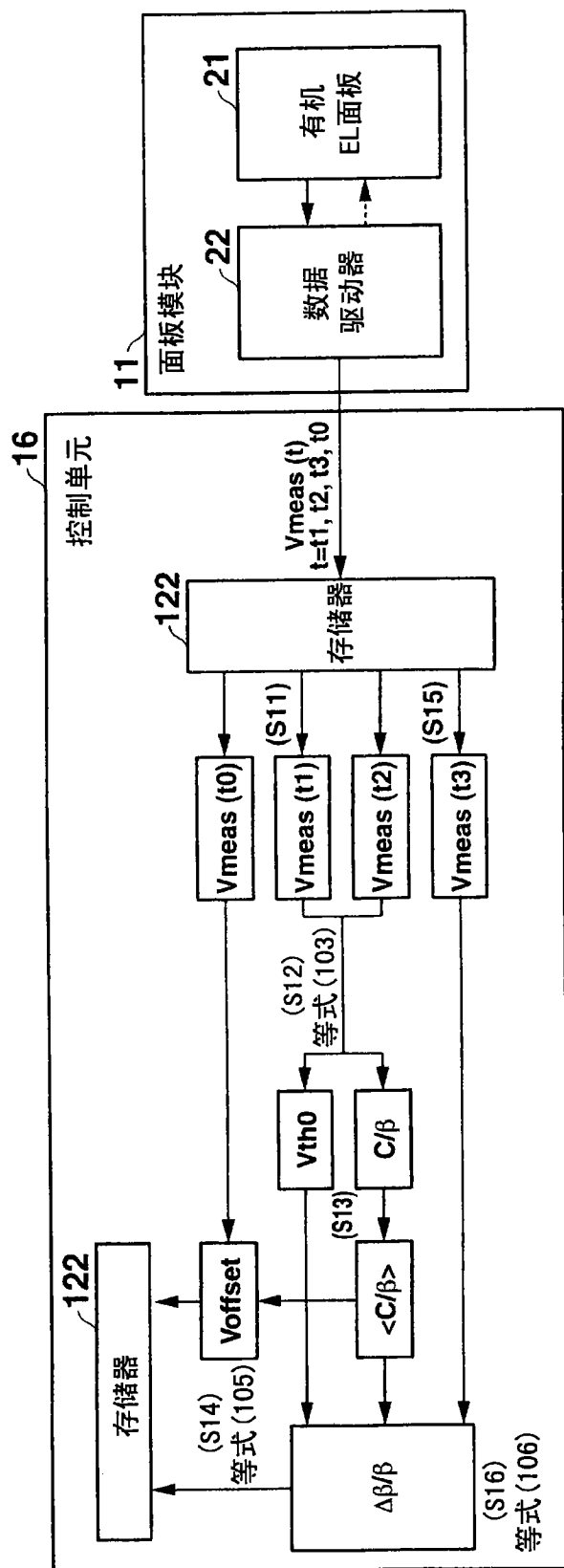


图 14

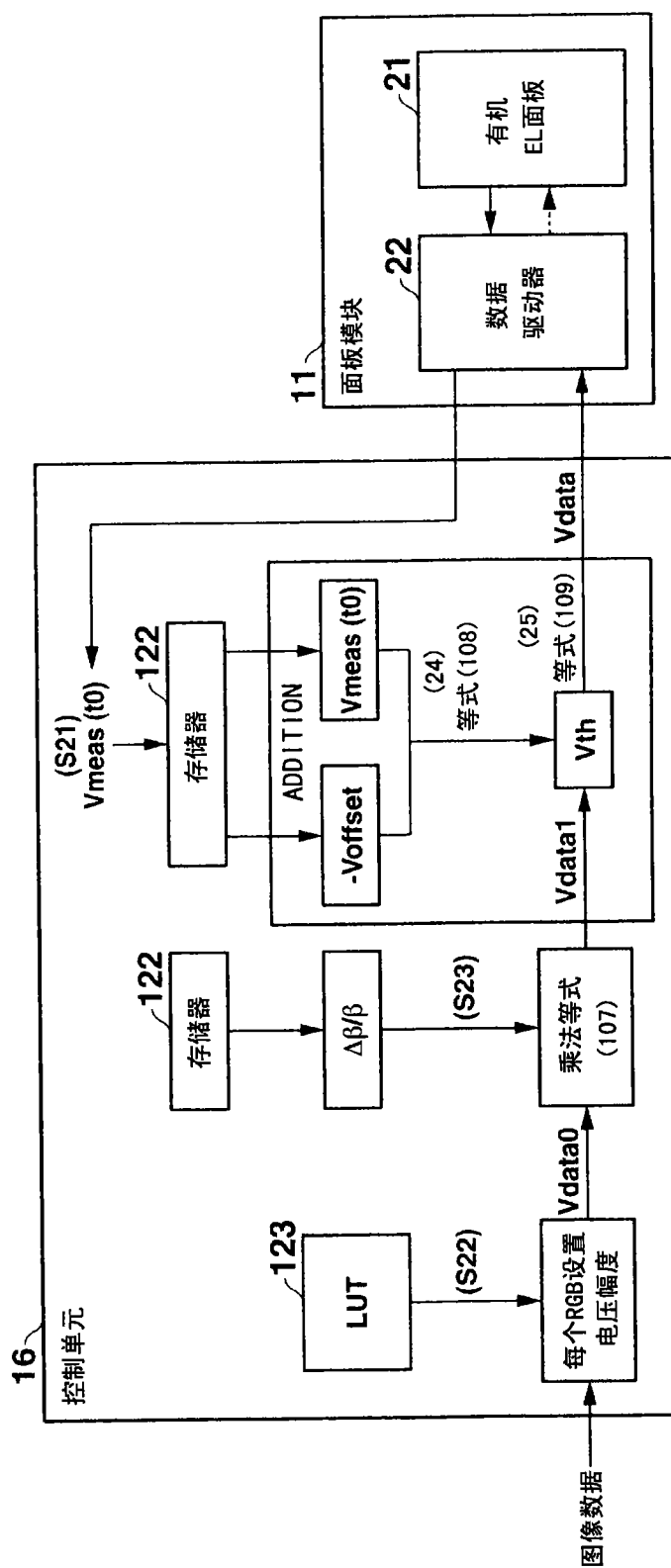


图 15

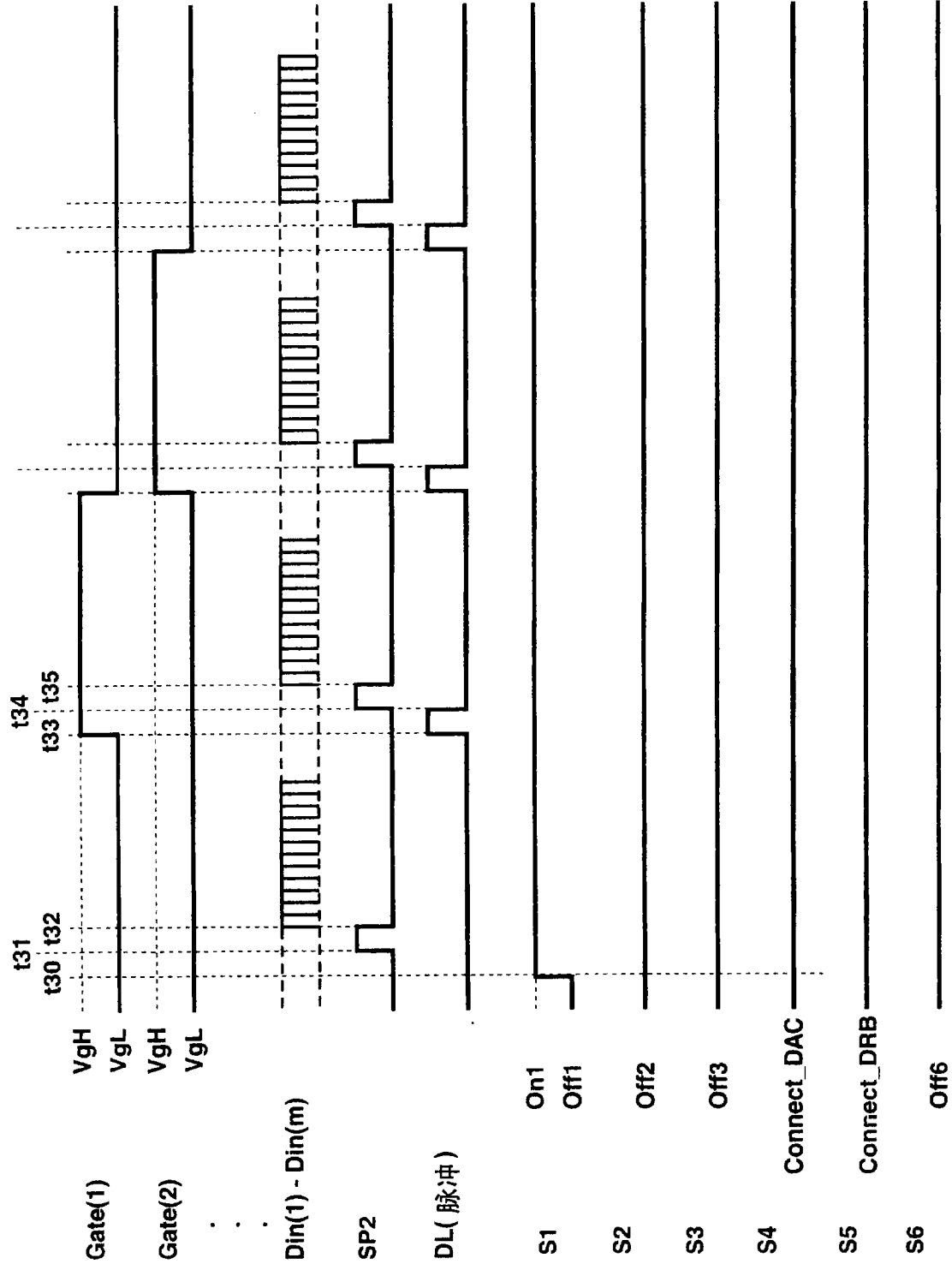


图 16

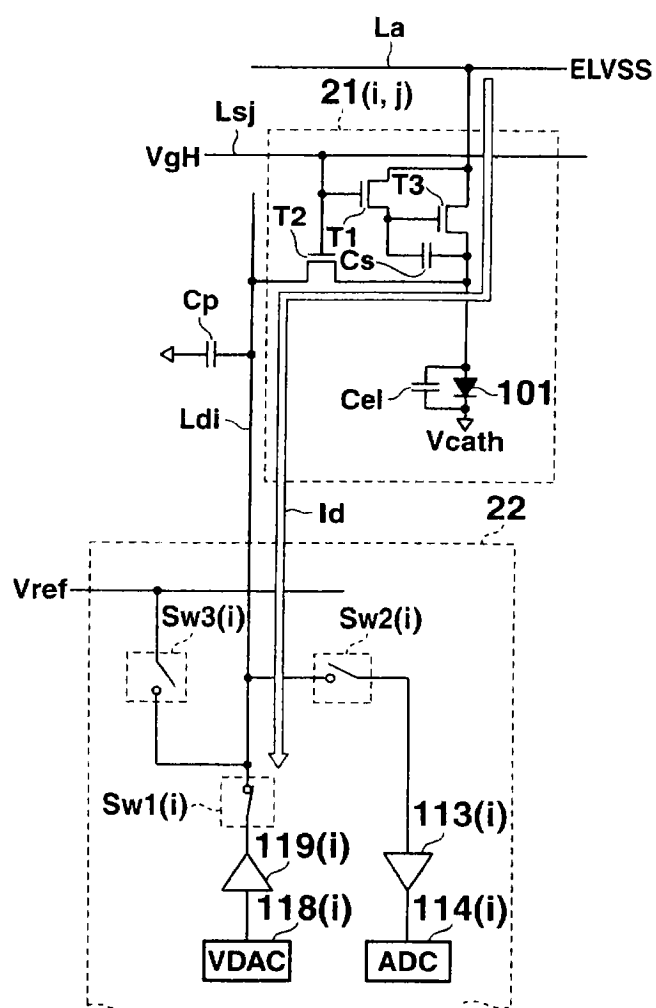


图 17

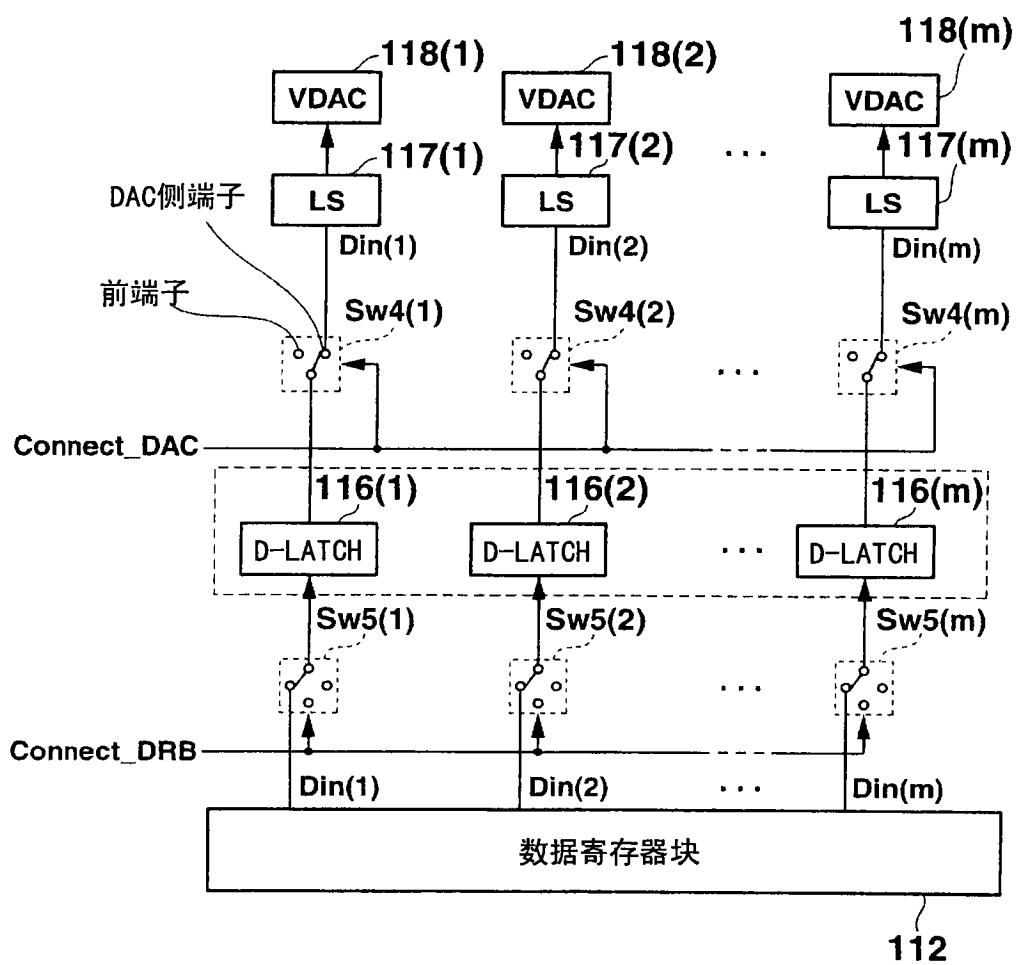


图 18

一种用于像素驱动控制的像素驱动设备具有图像数据转换电路(123)，用于通过基于预置的转换特性转换图像数据来产生原始灰度信号；信号校正电路(16)，用于通过将基于像素的电气特性参数获取的校正值增加到所述原始灰度信号来输出校正的灰度信号；以及驱动信号施加电路(118)，用于在信号线(Ld)的一端上施加对应于所述校正的灰度信号的电压信号。该原始灰度信号具有对应于所述图像数据的灰度值的值并且所述原始灰度信号的最大值被设置为的值等于或小于通过从驱动信号施加电路的输入范围内的最大值减去对应于所述校正值的值所获取的值。

