

[51] Int. Cl.

H05B 33/08 (2006.01)

G09G 3/30 (2006.01)



[12] 发明专利申请公开说明书

[21] 申请号 200510121624. X

[43] 公开日 2006 年 8 月 23 日

[11] 公开号 CN 1822732A

[22] 申请日 2005.12.26

[21] 申请号 200510121624. X

[30] 优先权

[32] 2004. 12. 24 [33] JP [31] 112521/04

[71] 申请人 三星 SDI 株式会社

地址 韩国京畿道

[72] 发明人 崔相武 金烘权 权五敬

[74] 专利代理机构 北京市柳沈律师事务所

代理人 黄小临 王志森

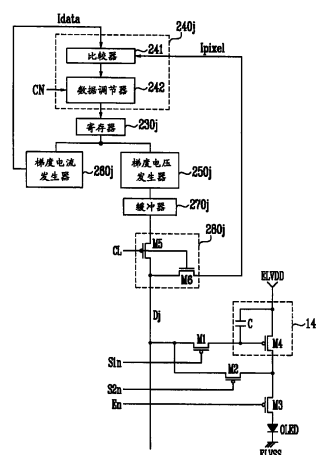
权利要求书 5 页 说明书 12 页 附图 10 页

[54] 发明名称

数据驱动器和使用该数据驱动器的有机发光显示装置

[57] 摘要

一种用于显示所需亮度的图像的数据驱动器，和一种使用该数据驱动器的有机发光显示装置。该数据驱动器包括寄存器，用于临时存储外部数据；电压数模转换器，用于产生与存储于寄存器元件的数据相应的数据电压；电流数模转换器，用于产生与存储于寄存器元件的数据相应的数据电流；缓冲器元件，用于将数据电压作为数据信号经由数据线提供给像素；数据控制装置，用于比较数据电流和像素中的与数据电压相应的像素电流，并基于比较结果控制该数据的数值；以及选择装置，用于有选择地连接数据线和缓冲器或者数据控制装置。



1. 一种有机发光显示装置, 包括:

第一和第二扫描线;

数据线, 形成在与第一和第二扫描线的方向交叉的方向上;

显示区域, 包括与第一和第二扫描线以及数据线连接的像素;

扫描驱动器, 用于分别向第一和第二扫描线提供第一和第二扫描信号; 和

与数据线相连的数据驱动部件, 用于将外部数据转换成数据电压以及将该数据电压提供给数据线,

其中数据驱动部件经由数据线从像素接收与数据电压相应的在像素中流动的像素电流, 并根据接收到的像素电流控制数据的数值。

2. 根据权利要求1有机发光显示装置, 其中所述像素包括:

光发射装置;

驱动器, 用于产生与数据电压相应的像素电流;

第一晶体管, 连接在驱动器和数据线之间, 并由经第一扫描线提供的第一扫描信号控制; 和

第二晶体管, 连接在数据线和公共节点之间, 并由通过第二扫描线提供的扫描信号控制, 其中公共节点在驱动器和光发射装置之间形成。

3. 根据权利要求2的有机发光显示装置, 其中在水平周期的第一周期第一晶体管响应于第一扫描信号而导通, 并且在水平周期的第二周期导通和关断至少一次。

4. 根据权利要求3的有机发光显示装置, 其中第二晶体管在第一周期响应于第二扫描信号而关断, 并在第二周期与第一晶体管交替地导通和关断。

5. 根据权利要求2的有机发光显示装置,进一步包括连接在所述驱动器和所述光发射装置之间的第三晶体管,在一个周期内当向第一晶体管提供第一扫描信号时所述第三晶体管能够由经过发射控制线提供的发射控制信号关断,能够使该第三晶体管能够在剩余的周期里导通。

6. 根据权利要求1的有机发光显示装置,其中所述数据驱动部件包括至少一个数据驱动器,每个数据驱动器包括:

寄存器元件,用于临时存储数据;

电压数模转换器,用于产生与存储于所述寄存器元件中的数据相应的数据电压;

电流数模转换器,用于产生与存储于所述寄存器元件中的数据相应的数据电流;

缓冲器元件,用于将所述数据电压作为数据信号经由数据线提供给像素;

数据控制装置,用于比较数据电流和像素中的与数据电压相应的像素电流,并基于比较结果控制该数据的数值;以及

选择装置,用于有选择地将数据线 with 缓冲器或数据控制装置相连接。

7. 一种用于包括像素的有机发光二极管显示器的数据驱动器,该数据驱动器包括:

寄存器元件,用于将外部数据存储在所述寄存器元件中;

电压数模转换器,与寄存器元件相连接并接收存储于该寄存器元件的数据,以产生与存储在所述寄存器元件中的数据相应的数据电压;

电流数模转换器,与寄存器元件相连接并接收存储于该寄存器元件的数据,以产生与存储在所述寄存器元件中的数据相应的数据电流;

缓冲器元件,与电压数模转换器相连接并接收来自数模转换器的数据电压,以将该数据电压作为数据信号经由数据线提供给像素;

数据控制装置,与寄存器元件和电流数模转换器相连接,以经由数

据线接收来自像素的与数据电压相应的像素电流，并控制存储在寄存器元件中的数据的值；以及

选择装置，与缓冲器元件和数据控制装置相连接，用于有选择地将数据线和缓冲器元件或数据控制装置相连接。

8. 根据权利要求7的数据驱动器，其中，在一个水平周期的第一周期，选择装置连接数据线和缓冲器元件，在水平周期的第二周期，选择装置交替地将数据线和缓冲器元件或数据控制装置相连接。

9. 根据权利要求8的数据驱动器，其中选择装置包含选择器，该选择器包括：

第一晶体管，连接在缓冲器元件和数据线之间；和

第二晶体管，连接在数据线和数据控制装置之间。

10. 根据权利要求9的数据驱动器，

其中第一晶体管在第一周期导通，以及

其中在第二周期第一晶体管和第二晶体管交替地导通和关断。

11. 根据权利要求10的数据驱动器，其中若第一晶体管导通则数据电压经由数据线施加于像素，并且若第二晶体管导通则像素电流经由数据线从像素提供到数据控制装置。

12. 根据权利要求7的数据驱动器，其中数据控制装置比较像素电流和数据电流，并基于比较结果控制存储于寄存器元件的数据的值。

13. 根据权利要求12的数据驱动器，其中数据控制装置按预置值增加或减少数据的值。

14. 根据权利要求12的数据驱动器，其中数据控制装置包含数据控制器，该数据控制器包括：

比较器，用于比较数据电流和像素电流；和

数据调节器，用于根据比较器的结果增大或减小存储于寄存器元件的数据的数值。

15. 根据权利要求 8 的数据驱动器, 进一步包括连接在电流数模转换器和寄存器元件之间的开关元件, 在第一周期将寄存器部件和电流数模转换器电连接, 及在第二周期将寄存器部件和电流数模转换器电断开。

16. 一种控制图像亮度的方法, 所述图像亮度与具有用于发光的像素的有机发光显示装置接收的数据对应, 该方法包括:

将数据转换成数据电压和数据电流;

向像素提供该数据电压, 以产生与该数据电压相应的像素电流;

比较像素电流和数据电流; 以及

通过在像素电流低于数据电流时提高数据电压和在像素电流高于数据电流时降低数据电压来控制数据电压, 以提供所需的图像亮度。

17. 根据权利要求 16 的方法, 进一步包括:

通过向像素提供第一扫描信号, 允许数据电流流入像素; 和

通过向像素提供第二扫描信号, 允许像素中产生的像素电流流出像素,

其中不同时提供第一扫描信号和第二扫描信号。

18. 根据权利要求 16 的方法, 进一步包括:

接收控制信号, 用于选择向像素提供数据电压或者从像素接收像素电流。

19. 根据权利要求 18 的方法, 进一步包括:

在帧期间驱动像素;

将每帧分为第一周期和与第一周期分离的第二周期;

接收控制信号, 用于在整个第一周期向像素提供数据电压; 和

在第二周期交替地接收用于向像素提供数据电压的控制信号和用于从像素接收像素电流的控制信号。

20. 根据权利要求 16 的方法, 其中在将数据电压施加于像素时而不

是在从像素接收像素电流时，将数据转换为数据电流。

数据驱动器和使用该数据驱动器的有机发光显示装置

本申请要求韩国知识产权局于 2004 年 12 月 24 日公开的韩国专利申请 No. 10-2004-01 12521 为优先权以及由其带来的权益，其全部内容在这里结合用作参考。

技术领域

本发明涉及一种数据驱动器，一种使用该数据驱动器的有机发光显示装置，特别涉及，一种显示具有所需亮度的图像的数据驱动器和一种使用该数据驱动器的有机发光显示装置。

背景技术

作为相对重的和庞大的阴极射线管 (CRT) 显示器的替代方案，各式各样的平板显示器近来得以开发。平板显示器包括液晶显示器 (LCD)、场致发射显示器 (FED)、等离子体显示板 (PDP) 和有机发光显示装置 (OLED)，等等。

在平板显示器之中，有机发光显示装置可以通过电子-空穴重组来发光。有机发光显示装置具有相对快速的反应时间和相对低的功耗等优点。一般地，有机发光显示装置使用设置在每一个像素中的晶体管来向光发射装置提供与数据信号相对应的电流，由此使得光发射装置发光。

图 1 表示一种常规的有机发光显示装置。常规的有机发光显示装置包括显示区域 30，显示区域 30 包括在由扫描线 S1 至 Sn 和数据线 D1 至 Dm 的交叉点所定义的区域中形成的像素 40；用于驱动扫描线 S1 至 Sn 的扫描驱动器 10；用于驱动数据线 D1 至 Dm 的数据驱动部件 20；和用于控制扫描驱动器 10 和数据驱动部件 20 的定时器 50。每一个像素 40 包括用于向光发射装置（未示出）提供电流的晶体管。

定时器 50 产生与外部同步信号相应的数据控制信号 DCS 和扫描控制信号

SCS。分别地，数据控制信号 DCS 和扫描控制信号 SCS 从定时器 50 提供到数据驱动部件 20 和扫描驱动器 10。此外，定时器 50 向数据驱动部件 20 提供外部数据。

扫描驱动 10 从定时器 50 接收扫描控制信号 SCS。扫描驱动器 10 根据该扫描控制信号 SCS 产生扫描信号并将该扫描信号提供到扫描线 S1 至 Sn。

数据驱动部件 20 从定时器 50 接收数据控制信号 DCS。与扫描信号同步，数据驱动部件 20 根据该数据控制信号 DCS 产生数据信号并向数据线 D1 至 Dm 提供该数据信号。

显示区域 30 从电源接收第一电压 ELVDD 和第二电压 ELVSS，并将它们提供给像素 40。当对像素 40 施加第一电压 ELVDD 和第二电压 ELVSS 时，每一个像素 40 控制并使得与数据信号相应的电流经由光发射装置从第一电压 ELVDD 电源线流到第二电压 ELVSS 电源线，由此发射出与数据信号相应的光。

也就是说在常规的有机发光显示装置中，因为设置在各个像素 40 中的晶体管在阈值电压方面各不相同，所以每一个像素 40 发射具有与数据信号相应的预定亮度的光，但是不能发射具有所需亮度的光。此外，在常规的有机发光显示装置中，没有根据数据信号测量和控制每一个像素 40 中的真实电流的方法。

发明内容

因此，本发明提供一种用于显示具有所需亮度的图像的数据驱动器，使用该数据驱动器的有机发光显示装置，以及驱动该有机发光显示装置的方法。

在本发明的一个实施例中，有机发光显示装置使用数据驱动器，该数据驱动器将与数据相应的数据电流和像素中的像素电流进行比较，并基于比较输出控制数据的数值，使像素电流近似等于数据电流，从而显示具有所需亮度的图像。具体地，根据本发明的一个实施例，像素电流经由数据线从像素提供到数据驱动器，而数据电压经由数据线从数据驱动器提供到像素。也就是说根据本发明的实施例，数据线同样被用于驱动像素，从而无需附加的线路，因此改善了宽高比并简化了制造过程。

通过提供数据驱动部件来实现本发明的上述及其他方面，该数据驱动部

件包括：暂时储存外部数据的寄存器；产生与存储于寄存器部件的数据相应的数据电压的电压数模转换器；产生与存储于寄存器部件的数据相应的数据电流的电流数模转换器；将数据电压作为数据信号经由数据线提供给像素的缓冲器部件；经由数据线从像素接收与数据电压相应的像素电流并控制存储于寄存器部件的数据的数值的数据控制装置；以及有选择地将缓冲存储器部件和数据控制装置中的一个与数据线相连接的选择装置。

根据本发明的一个方面，选择装置在一个水平周期的第一周期连接数据线和缓冲器部件，并交替地在一个水平周期内的第一周期之外的第二周期将缓冲存储器部件或者数据控制装置与数据线相连接。此外，选择装置包括选择器，每一个选择器包括联接在缓冲存储器部件和数据线之间的第一晶体管；和联接在数据线和数据控制装置之间的第二晶体管。第一晶体管在第一周期导通，以及第一晶体管和第二晶体管在第二周期交替地导通和关断。不仅如此，当第一晶体管导通时数据电压经由数据线提供给像素，以及当第二晶体管导通时像素电流经由数据线从像素提供给数据控制装置。

通过提供有机发光显示装置实现本发明的其它方面，该有机发光显示装置包括第一和第二扫描线、其方向与第一和第二扫描线交叉的数据线、包括与第一和第二扫描线和数据线连接的像素的显示区域、用于分别连续地向第一和第二扫描线提供扫描信号的扫描驱动器、以及与数据线相连接、将外部数据转换为数据电压、并将该数据电压提供给数据线的数据驱动部件，其中数据驱动部件根据数据电压经由数据线从每一个像素接收在每一个像素中流动的像素电流，并根据接收到的像素电流控制数据的数值。

根据本发明的一个方面，每一个像素包括光发射装置、产生与数据电压相应的像素电流的驱动器、连接在驱动器和数据线之间并由通过第一扫描线提供的第一扫描信号控制的第一晶体管、以及连接在数据线和形成于驱动器和光发射装置之间的公共节点之间、并由通过第二扫描线提供的第二扫描信号控制的第二晶体管。此外，第一晶体管在预定的水平周期的第一周期响应于第一扫描信号导通，并在水平周期的第二周期导通和关断至少一次。同样，第二晶体管在第一周期响应于第二扫描信号导通，且在第二周期与第一晶体管交替地导通和关断。

本发明的另一个方面提供一种根据含有用于发光的像素的有机发光显示

装置接收到的数据控制图像亮度的方法。该方法包括将数据转换成数据电压和数据电流,将该数据电压提供给像素,以产生与数据电压相应的像素电流,将像素电流与数据电流进行比较,以及如果像素电流比数据电流低,则增大数据电压,如果像素电流比数据电流高,则减小数据电压,从而控制数据电压,以提供期望的图像亮度。

在另一个具体实施例中,该方法还可以包括通过向像素提供第一扫描信号,让数据电流流入像素,和通过向像素提供第二扫描信号,让在像素中产生的像素电流流出像素。第一扫描信号和第二扫描信号是不同时提供的。可以接收控制信号,用于选择向像素提供数据电压或者从像素接收像素电流。可以在帧内驱动像素且每帧可以被分成第一周期和与第一周期分离的第二周期。可以在整个第一周期期间接收用于向像素提供数据电压的控制信号,可以在第二周期期间交替地接收用于将数据电压供应到像素的控制信号和用于接收来自像素的像素电流的控制信号。当向像素提供数据电压时而不是当从像素接收像素电流时,数据可以转化为数据电流。

附图说明

图 1 是表示常规的有机发光显示装置的布置图。

图 2 是表示根据本发明一个具体实施例的有机发光显示装置的布置图。

图 3 是图 2 所示像素的电路图。

图 4 表示的是用于驱动图 3 所示像素的信号的波形。

图 5 是表示图 2 所示数据驱动器的一个具体实施例的示意性方框图。

图 6 是在图 5 所示数据驱动器中提供的数据控制器和选择器的详细装置框图。

图 7 表示的是用于驱动图 6 所示选择器的信号的波形。

图 8 是表示图 2 所示数据驱动器的另一个具体实施例的示意性方框图。

图 9 表示的是用于驱动图 8 所示开关元件的信号的波形。

图 10 是图 6 中一个比较器的电路图。

具体实施方式

图 2 表示根据本发明一个具体实施例的有机发光显示装置。该有机发光显示装置包括具有像素 140 的显示区域 130, 像素 140 在由第一扫描线 S11 至 S1n、第二扫描线 S21 至 S2n、发射控制线 E1 至 En、和数据线 D1 至 Dm 限定的区域内; 用于驱动第一扫描线 S11 至 S1n、第二扫描线 S21 至 S2n、和发射控制线 E1 至 En 的扫描驱动器 110; 用于驱动数据线 D1 至 Dm 的数据驱动部件 120; 以及用于控制扫描驱动器 110 和数据驱动部件 120 的定时控制器 150。

显示区域 130 包括形成在由第一扫描线 S11 至 S1n、第二扫描线 S21 至 S2n、发射控制线 E1 至 En 以及数据线 D1 至 Dm 限定的区域内的像素 140。像素 140 接收外部第一电压 ELVDD。在可供选择的具体实施例中, 外部第二电压 ELVSS (未表示) 还可以与像素 140 相连接。当第一电压 ELVDD 和第二电压 ELVSS 施加于像素 140 时, 与通过相应的数据线 D1 至 Dm 中的一条传输的数据信号相对应, 每一个像素 140 控制像素电流, 使其经由光发射装置从第一电压 ELVDD 电源线流到第二电压 ELVSS 电源线。此外, 在部分水平周期内, 像素经由相应的数据线 D1 至 Dm 中的一条向数据驱动部件 120 提供像素电流。

定时控制器 150 响应于外部同步信号产生数据控制信号 DCS 和扫描控制信号 SCS。定时控制器 150 分别向数据驱动部件 120 和扫描驱动器 110 提供数据控制信号 DCS 和扫描控制信号 SCS。此外, 定时控制器 150 向数据驱动部件 120 提供外部数据 Data。

扫描驱动器 110 接收来自定时控制器 150 的扫描控制信号 SCS。响应该扫描控制信号 SCS, 扫描驱动器 110 顺序地向第一扫描线 S11 至 S1n 提供第一扫描信号, 并且同时按顺序向第二扫描线 S21 至 S2n 提供第二扫描信号。

图 3 是图 2 所示像素的电路图, 图 4 表示的是用于驱动图 3 所示像素的信号的波形。一起讨论这两幅图即图 3 和图 4。

如图 4 所示, 扫描驱动器 110 提供第一扫描信号 S1n, 来导通在像素 140 中提供的第一晶体管 M1, 如图 3 所示, 在水平周期 1H 的第一周期, 以及在水平周期 1H 的第二周期重复地导通和关断第一晶体管 M1。此外, 在水平周期

1H 的第一周期, 扫描驱动器 110 提供第二扫描信号 $S2n$ 来关断于像素 140 中提供的第二晶体管 M2, 以及与第一晶体管 M1 相交替地、重复地导通和关断第二晶体管 M2。同样地, 在提供第一和第二扫描信号 $S1n$ 、 $S2n$ 的预定水平周期内, 扫描驱动器 110 提供发射控制信号 En 来关断于像素 140 中提供的第三晶体管 M3, 以及在另一周期导通第三晶体管 M3。根据本发明的一个具体实施例, 提供与第一和第二扫描信号 $S1n$ 、 $S2n$ 相重叠的发射控制信号 En , 该发射控制信号 En 的波期或宽度等于或大于第一扫描信号 $S1n$ 的波期或宽度。

回头参照图 2, 数据驱动部件 120 接收来自定时控制器 150 的数据控制信号 DCS。然后, 数据驱动部件 120 响应该数据控制信号 DCS 产生数据信号, 并将该数据信号提供给数据线 D1 至 Dm 。数据驱动部件 120 将预定的数据电压作为数据信号提供给数据线 D1 至 Dm 。

在一个水平周期的部分第二周期, 数据驱动部件 120 接收来自像素 140 的像素电流, 并校验所接收的像素电流是否具有与数据 Data 对应的电平。例如, 当与数据 Data 的数值 (或电平) 对应的像素 140 中的像素电流为 $10\mu A$, 数据驱动部件 120 校验接收到的像素电流是否是 $10\mu A$ 。当数据驱动部件 120 从每一个像素 140 接收到不期望的电流时, 数据驱动部件 120 控制数据电压, 从而让期望的电流流入每一个像素 140。数据驱动部件 120 包括至少一个具有 j 个通路的数据驱动器 129, 其中 j 是自然数。稍后将详细描述数据驱动器 129 的结构。

图 3 是图 2 所示像素的电路图。为方便起见, 图 3 示范性地图解与第 m 条数据线 Dm 、第 n 条第一扫描线 $S1n$ 、第 n 条第二扫描线 $S2n$ 、以及第 n 条发射控制线 En 相连接的像素。

根据本发明的一个具体实施例的像素 140 包括第一晶体管 M1、第二晶体管 M2、第三晶体管 M3 和驱动器 142。

第一晶体管 M1 连接在数据线 Dm 和驱动器 142 之间, 并将数据电压从数据线 Dm 提供到驱动器 142。第一晶体管 M1 由通过第 n 条第一扫描线 $S1n$ 传输的第一扫描信号控制。

第二晶体管 M2 连接在数据线 Dm 和驱动器 142 之间, 并且将像素电流从驱动器 142 提供到数据线 Dm 。第二晶体管 M2 由通过第 n 条第二扫描线 $S2n$ 传

输的第二扫描信号控制。

第三晶体管 M3 连接在驱动器 142 和光发射装置 OLED 之间。第三晶体管 M3 由通过第 n 条第三发射控制线 En 传输的发射控制信号控制。此时, 与分别通过第 n 条第一和第二扫描线 S1n 和 S2n 提供的第一和第二扫描信号相重叠地提供发射控制信号。当提供发射控制信号时第三晶体管 M3 关断, 而不提供发射控制信号时导通第三晶体管 M3。

与从第一晶体管 M1 接收到的数据信号相应, 驱动器 142 将像素电流提供到第二晶体管 M2 和第三晶体管 M3。驱动器 142 包括连接在提供第一电压 ELVDD 的第一电源线和第三晶体管 M3 之间的第四晶体管 M4 和连接在第四晶体管 M4 的栅电极与提供第一电压 ELVDD 的第一电源线之间的电容器 C。作为选择, 驱动器 142 不局限于为如图 3 所示的结构, 且可以包括所有公知的各种电路中的一种。此外, 举例说明的晶体管 M1 至 M4 是 p-沟道金属氧化物半导体 (PMOS) 晶体管, 但不局限于此种类型。

同样可以参照图 3 和图 4 来解释说明像素 140 的运作。在一帧的预定水平周期 1H 内, 通过第 n 条第一扫描线 S1n 提供第一扫描信号, 且同时通过第 n 条第二扫描线 S2n 提供第二扫描信号。在该水平周期 1H 的第一周期, 第一晶体管 M1 接收第一扫描信号而导通。当第一晶体管 M1 导通, 在第一周期将数据线 Dm 的数据信号提供给电容器 C。此时, 电容器 C 由与 M1 收到的数据信号相应的预定电压充电。在整个第一周期第二晶体管 M2 接收第二扫描信号并且保持关断。

接下来, 在部分第二周期中, 第一晶体管 M1 关断而第二晶体管 M2 导通。当第二晶体管 M2 导通时, 与对电容器 C 充电的预定电压相应, 将像素电流从第四晶体管 M4 提供到数据线 Dm。像素电流从数据线 Dm 提供到数据驱动部件 120, 然后数据驱动部件 120 根据像素电流增加或减少数据电压的电平, 从而让所需的像素电流流向像素 140。

接下来, 在第二周期的一部分中, 第二晶体管 M2 关断而第一晶体管 M1 导通。当第一晶体管 M1 导通时, 由数据驱动部件 120 增减的数据电压施加于电容器 C, 从而控制对电容器 C 充电的电压的电平。实质上, 在第二周期第一晶体管 M1 和第二晶体管 M2 交替地导通和关断至少一次, 由此控制对电容器 C 充电的电压, 让期望的像素电流流过像素 140。

在预定的水平周期 1H 向第 n 条发射控制线 E_n 提供发射控制信号, 从而关断第三晶体管 M3, 因此不向光发射装置 OLED 提供像素电流。在预定的水平周期 1H 结束后, 不向第 n 条发射控制线 E_n 提供发射控制信号, 从而向光发射装置 OLED 提供像素电流。这里, 在整个预定的水平周期 1H 将像素电流调节或控制到期望的电流电平, 从而使得光发射装置 OLED 能够以期望的亮度发射光线。

图 5 是表示图 2 所示数据驱动器 129 的一个具体实施例的装置简图。为方便起见, 图 5 示范性的解释说明具有 j 个通道的像素驱动器。

数据驱动器 129 包括依次产生采样信号的移位寄存器 200、响应于采样信号依次存储数据 Data 的采样锁存器 210、用于暂时存储采样锁存器 210 中的数据 Data 并将该存储数据 Data 提供给寄存器 230 的保持锁存器 220、用于暂时存储来自保持锁存器 220 的数据 Data 的寄存器 230、用于增加或减少保存在寄存器 230 的数据 Data 的数值的数据控制装置 240、用于产生与保存在寄存器 230 的数据 Data 的数值相应的数据电压 V_{data} 的电压数模转换器 250 (VDAC)、用于产生与保存在寄存器 230 的 Data 的数值相应的数据电流 I_{data} 的电流数模转换器 (IDAC) 260、用于从 VDAC 250 向数据线 D1 至 D_j 提供数据电压 V_{data} 的缓冲寄存器 270、以及用于有选择地将数据线 D1 至 D_j 与缓冲存储器 270 或数据控制装置 240 相连接的选择装置 280。做为选择, 可以将数据电流 I_{data} 称作感应电流。

移位寄存器 200 从定时控制器 150 接收电源触发脉冲 SSP 和电源移位时钟 SSC, 并且在源移位时钟 SSC 的每个周期使源触发脉冲 SSP 移位, 从而依次产生 j 个采样信号。移位寄存器 200 包括 j 个移位寄存器 2001 至 200 j 。

响应于从移位寄存器 200 按顺序提供的采样信号, 采样锁存器 210 依次存储数据 Data。采样锁存器 210 可以包括 j 个采样锁存器 2101 至 210 j 用以存储 j 个数据 Data。此外, 每个采样锁存器 2101 至 210 j 的大小与数据 Data 的数值相对应。例如, 当数据 Data 为 k 位时, 每个采样锁存器 2101 至 210 j 具有与 k 位相应的大小。

响应于源输出允许信号 SOE, 保持锁存器 220 接收来自采样锁存器 210 的数据 Data 并将其保存。此外, 保持锁存器 220 响应于源输出允许信号 SOE 将保存在保持锁存器 220 的数据 Data 提供给寄存器 230。保持锁存器 220 可

以包括每个都与 k 位相应的 j 个保持锁存器 2201 至 220j。

寄存器 230 临时存储保持锁存器 220 提供的数据 Data。存储在寄存器 230 中的数据 Data 被提供给数据控制装置 240、VDAC 250、和 IDAC 260。寄存器 230 可以包括每一个都与 k 位相应的 j 个寄存器 2301 至 230j。

数据控制装置 240 接收数据电流 I_{data} 、像素电流 I_{pixel} 、以及数据 Data。数据控制装置 240 比较数据电流 I_{data} 和像素电流 I_{pixel} ，并基于比较的结果控制数据 Data 的数值。理论上，数据控制装置 240 控制数据 Data 的数值，使数据电流 I_{data} 等于像素电流 I_{pixel} 。在数据控制装置 240 中调整或控制的数据 Data（以下，称为“重置数据”）被提供给寄存器 230。数据控制装置 240 可以包括 j 个数据控制器 2401 至 240j。

VDAC 250 产生与数据 Data 或重置数据 Data 的数值相应的数据电压 V_{data} ，并将数据电压 V_{data} 提供到缓冲器 270。VDAC 250 可以产生与从寄存器 230 提供的 j 个数据 Data（或 j 个重置数据）相应的 j 个数据电压 V_{data} 。VDAC 250 可以包括 j 个数据电压发生器 2501 至 250j。

IDAC 260 产生与数据 Data 的数值相应的数据电流 I_{data} ，并将该数据电流 I_{data} 提供到数据控制装置 240。IDAC 260 可以产生与从寄存器 230 提供的 j 个数据 Data 相应的 j 个数据电流 I_{data} 。VDAC 250 同样也可以包括 j 个数据电流发生器 2601 至 260j。

缓冲器 270 将来自 VDAC 250 的数据电压 V_{data} 提供到选择装置 280。缓冲器 270 可以包括 j 个缓冲器 2701 至 270j。选择装置 280 有选择地将数据线 D_1 至 D_j 与缓冲器 270 或者数据控制装置 240 连接。选择装置 280 可以包括 j 个选择器 2801 至 280j。

图 6 是在图 5 所示数据驱动器中提供的数据控制器和选择器的详细的装置框图。为方便起见，图 6 示范性地解释说明第 j 个数据控制器 240j 和第 j 个选择器 280j。选择器 280j 包括连接在缓冲器 270j 和数据线 D_j 之间的第五晶体管 M_5 、和连接在数据控制器 240j 和数据线 D_j 之间的第六晶体管 M_6 。

第五晶体管 M_5 和第六晶体管 M_6 互相交替地导通，使得当一个导通时另一个关断。晶体管 M_5 、 M_6 将数据线 D_j 与缓冲器 270j 或者数据控制器 240j 连接起来。为了完成该任务，第五晶体管 M_5 和第六晶体管 M_6 在电导类型方

面是不同的。例如,如果一个是 NMOS, 另一个则可以是 PMOS。第五晶体管 M5 和第六晶体管 M6 可以由经过控制线 CL 提供的选择信号控制。

图 7 表示的是用于驱动图 6 所示选择器的信号的波形。在一个水平周期 1H 的第一周期期间提供选择信号 CL 以导通第五晶体管 M5。此外,在第二周期期间提供选择信号 CL 以交替地导通和关断第五和第六晶体管 M5 和 M6。实质上,在第二周期期间,提供选择信号 CL, 以与第一晶体管 M2 保持一致地导通和关断第五晶体管 M5, 而与第二晶体管 M2 保持一致地导通和关断第六晶体管 M6。

回到图 6, 数据控制器 240j 包括比较器 241, 和数据调节器 242。比较器 241 从数据电流发生器 260j 接收数据电流 I_{data} , 以及经由选择器 280j 从像素 140 接收像素电流 I_{pixel} 。像素电流 I_{pixel} 可以由接收第一和第二扫描信号的像素 140 来提供。比较器 241 接收像素电流 I_{pixel} 和数据电流 I_{data} , 并比较像素电流 I_{pixel} 和数据电流 I_{data} 。然后, 比较器 241 基于比较结果向数据调节器 242 提供第一控制信号或第二控制信号。例如, 当数据电流 I_{data} 高于像素电流 I_{pixel} 时, 比较器 241 产生第一控制信号。另一方面, 当数据电流 I_{data} 低于像素电流 I_{pixel} 时, 比较器 241 产生第二控制信号。

数据调节器 242 从寄存器 230j 接收并存储数据 Data。然后数据调节器 242 从比较器 241 接收第一控制信号或第二控制信号, 并从外部接收常值 CN。然后, 该数据调节器 242 以常值 CN 增加或减少数据 Data 的数值, 从而控制数据 Data。将由数据调节器 242 调节的数据 Data 提供给寄存器 230j。

数据控制器 240j 如下操作。在一个水平周期 1H 的第一周期, 寄存器 230j 将数据 Data 从保持锁存器 220j 提供到数据调节器 242、数据电压发生器 250j、和数据电流发生器 260j。数据电压发生器 250j 接收数据 Data, 并产生与该数据 Data 的数值相应的数据电压 V_{data} , 从而将数据电压 V_{data} 提供给缓冲器 270j。然后, 数据电流发生器 260j 接收数据 Data, 并产生与该数据 Data 的数值相应的数据电流 I_{data} , 从而将数据电流 I_{data} 提供给比较器 240j。

在一个水平周期 1H 的第一周期, 第五晶体管 M5 和第一晶体管 M1 导通, 第六晶体管 M6 和第二晶体管 M2 关断。当第五晶体管 M5 和第一晶体管 M1 导通时, 由数据电压发生器 250j 产生的数据电压 V_{data} 经由缓冲器 270j、第

五晶体管 M5、数据线 Dj、和第一晶体管 M1 提供给驱动器 142。然后,用与数据电压 V data 相应的电压对驱动器 142 中提供的电容器 C 充电。实质上,第一周期被设置为允许用与第一数据电压 Vdata 相应的预定电压对像素 140 的电容器 C 进行充电。

在用与第一数据电压 V data 相应的电压对电容器 C 充电后,在第二周期开始时,第六和第二晶体管 M6、M2 导通,开关装置 SW1 与第五和第一晶体管 M5、M1 关断。当第六和第二晶体管 M6、M2 导通时,经由第二晶体管 M2、数据线 Dj、和第六晶体管 M6 向比较器 241 提供由驱动器 142 产生的像素电流 I pixel。

比较器 252 接收像素电流 I pixel 和数据电流 I data,并比较该像素电流 I pixel 和该数据电流 I data,从而基于比较结果向电压调整器 242 输出第一或第二控制信号。数据电流 I data 是与数据 Data 相应的应流过像素 140 的理论电流,而像素电流是流过像素 140 的真实电流。

数据调节器 242 接收第一控制信号或第二控制信号,并以常值 CN 增加或减少所存储的数据 Data,从而产生重置数据 Data。将该修正数据 Data 提供给寄存器 230j。数据调节器 242 控制数据 Data 的数值以使像素电流 I pixel 约等于数据电流 I data。例如,当数据调节器 242 接收到第一控制信号时,数据调节器 242 以常值 CN 减少数据 Data 的数值,从而降低像素电流 I pixel。另一方面,当数据调节器 242 接收到第二控制信号时,数据调节器 242 以常值 CN 增加数据 Data 的数字值,从而提高像素电流 I pixel。常值 CN 优选是被设置为预定值。

将修正数据 Data 从数据调节器 242 提供到寄存器 230j。然后,寄存器 230j 向数据电压发生器 250j 提供修正数据 Data。然后,数据电压发生器 250j 利用修正数据 Data 产生数据电压 V data。

此后,第五晶体管 M5 和第一晶体管 M1 导通,晶体管 M6 和第二晶体管 M2 关断。然后,将基于重置数据 Data 的数据电压 V data 经由缓冲器 270j、第五晶体管 M5、数据线 Dj、和第一晶体管 M1 提供给驱动器 142。此时,驱动器 142 产生与数据电压 V data 相应的像素电流 I pixel。根据本发明的一个具体实施例,第六和第二晶体管 M2、M6 同第五和第一晶体管 M1、M5 交替地导通和关断至少一次,从而在第二周期数据电流 I data 近似或等于像素电流 I pixel。

参照图 6, 数据电流发生器 260j 可以产生与重置数据 Data 对应的数据电流 I_{data} 。事实上, 与重置数据相对应地产生的数据电流 I_{data} 不是应流入像素 140 的理论电流。因此, 当将与重置数据 Data 相应的数据电流 I_{data} 提供给比较器 241 时, 不期望的像素电流 I_{pixel} 流过像素 140。为了解决该问题, 如图 8 所示可以在寄存器 230 和 IDAC 260 之间另外提供开关元件 255。

图 8 是表示图 2 所示数据驱动器的另一个具体实施例的方框图。开关元件 255 包括与通道数目相应的数量的开关装置 SW。例如, 开关元件 255 包括 j 个开关装置 SW。

图 9 表示的是用于驱动图 8 所示开关元件 255 的信号的波形。在一个水平周期的第一周期, 开关装置 SW 响应于外部选择信号 SS 而被导通, 并在一个水平周期 1H 的其他时刻, 即第二周期期间被关断。然后, 不将重置数据 Data 提供给寄存器 230, 从而将所需的数据电流 I_{data} 提供给比较器 241。

图 10 是图 6 所示比较器 241 的电路图。如图 10 所示的比较器电路已由电气与电子工程师协会 (IEEE) 在 1992 年公开。然而, 根据本发明具体实施例的比较器 241 不局限于 IEEE 提议的电路。做为选择, 只要可以比较电流, 各种公知的比较器都可用于本发明。

图 10 中, 将与像素电流 I_{pixel} 和数据电流 I_{data} 之间的差相对应的电流提供给第一节点 N1。将该电流从第一节点 N1 提供给连接在一起形成逆变器的第三晶体管 M13 和第四晶体管 M14 的栅极接线端。这一电流导通第三晶体管 M13 或第四晶体管 M14, 从而向输出终端施加高压 VDD 或者低压 GND。这里, 施加于输出终端的电压也被施加到第一和第二晶体管 M11、M12 的栅极终端, 从而使输出终端的电压保持稳定。

虽然说明和描述了本发明的几个具体实施例, 但本领域的熟练技术人员应该知道可以在不脱离本发明的原理和主旨、以及权利要求及其等同物所定义的范围的情况下对这些具体实施例进行变化。

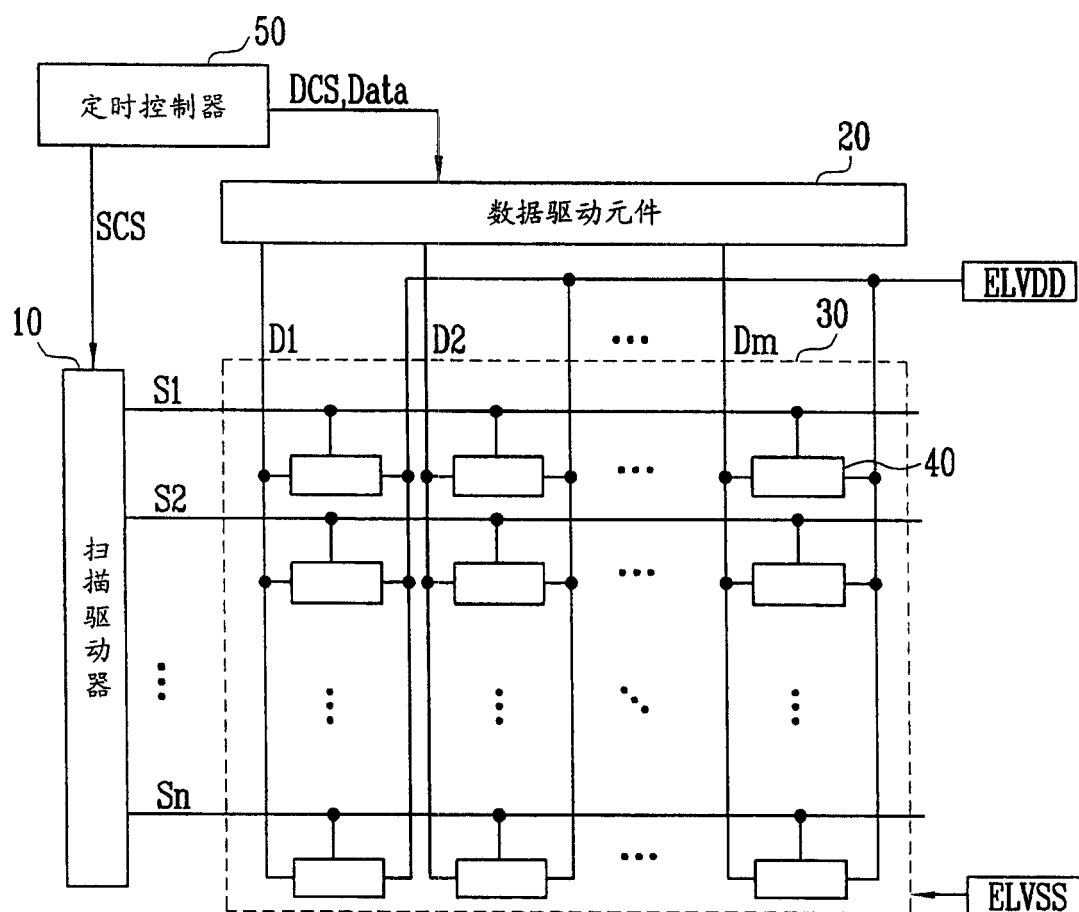


图 1

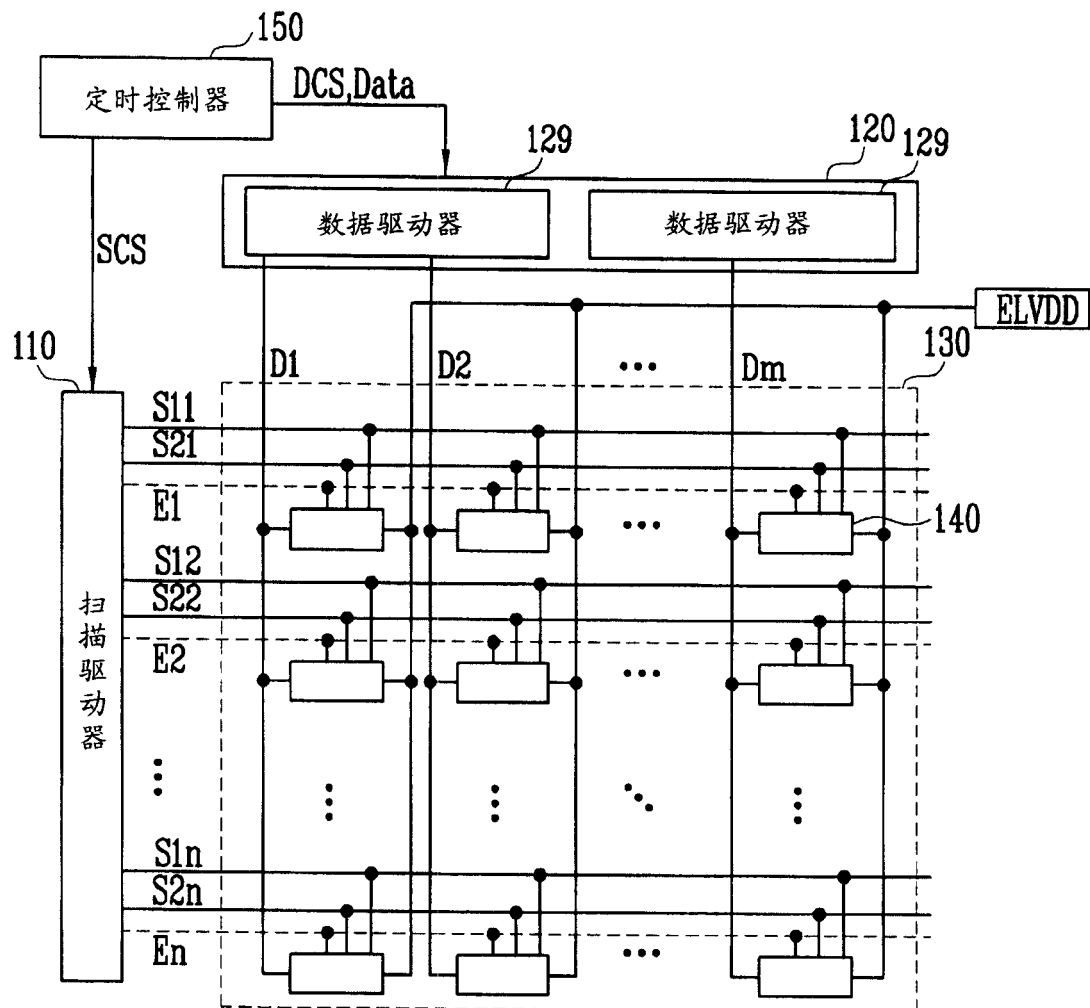


图 2

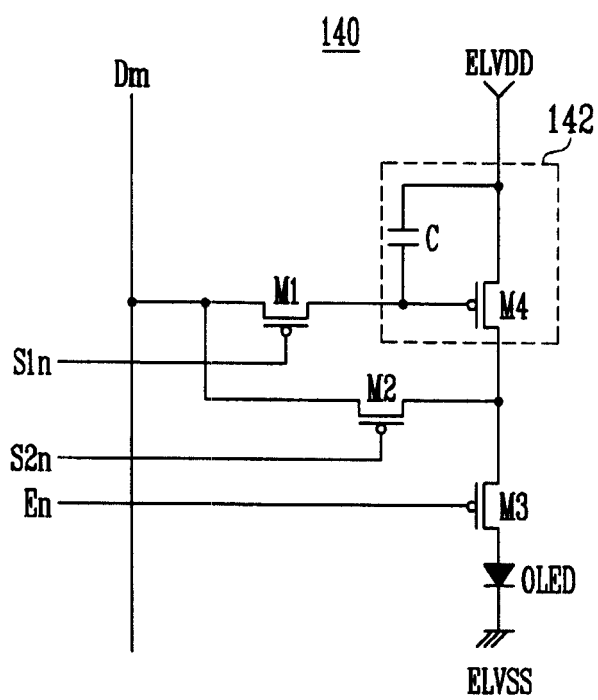


图 3

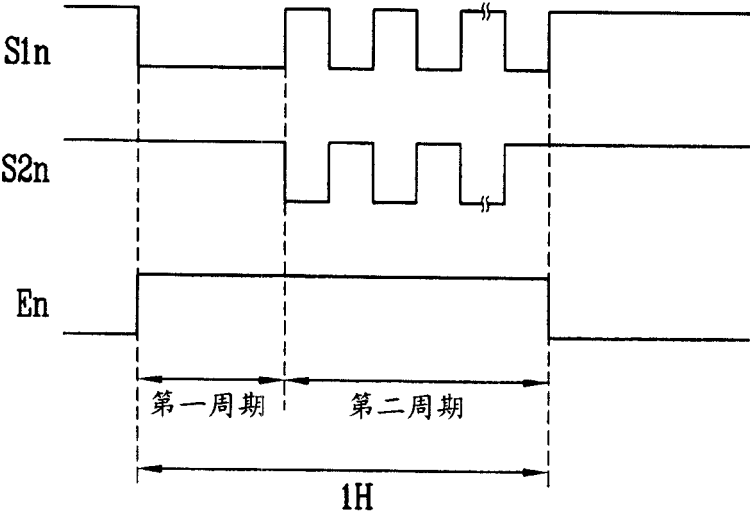


图 4

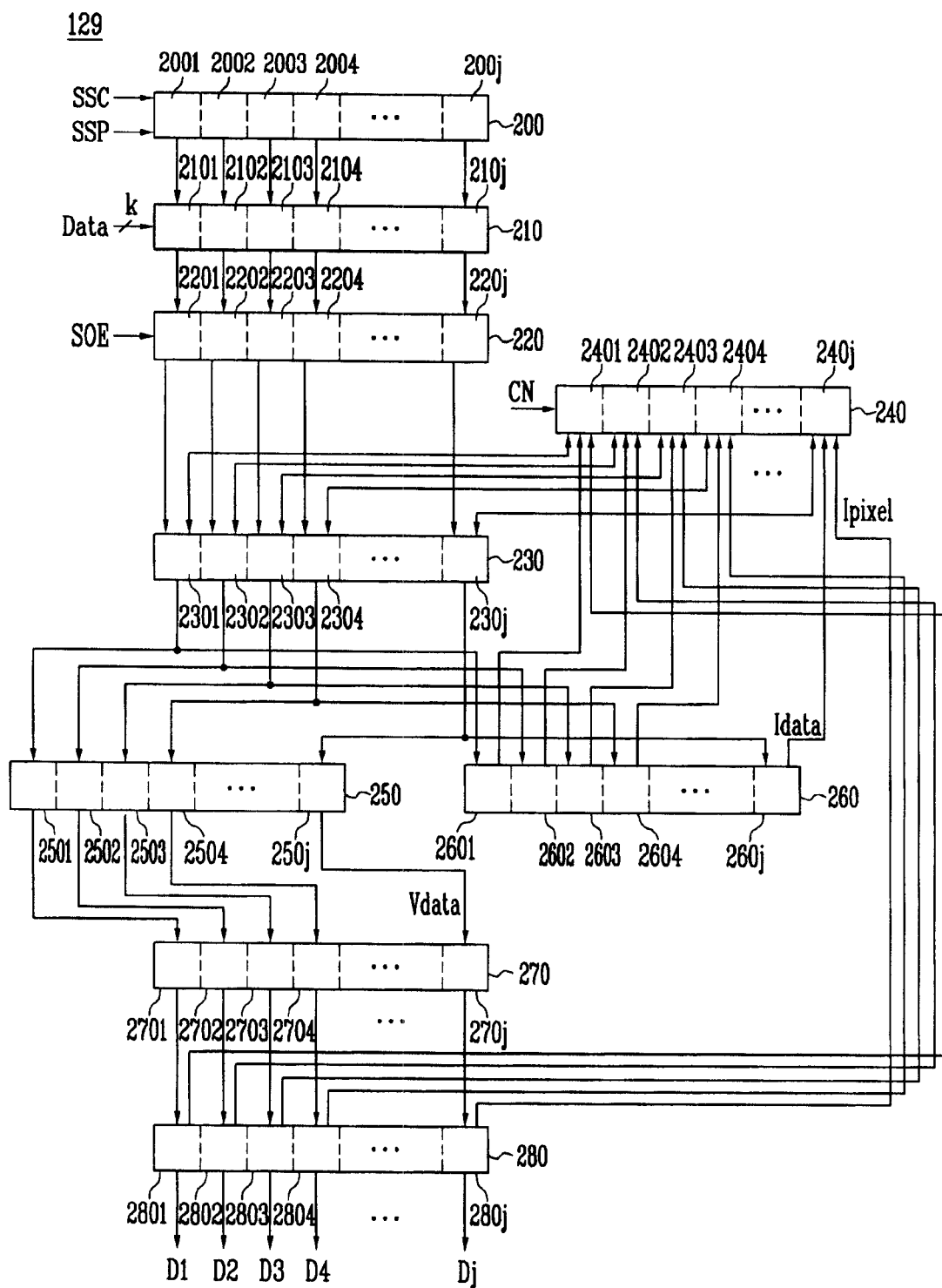


图 5

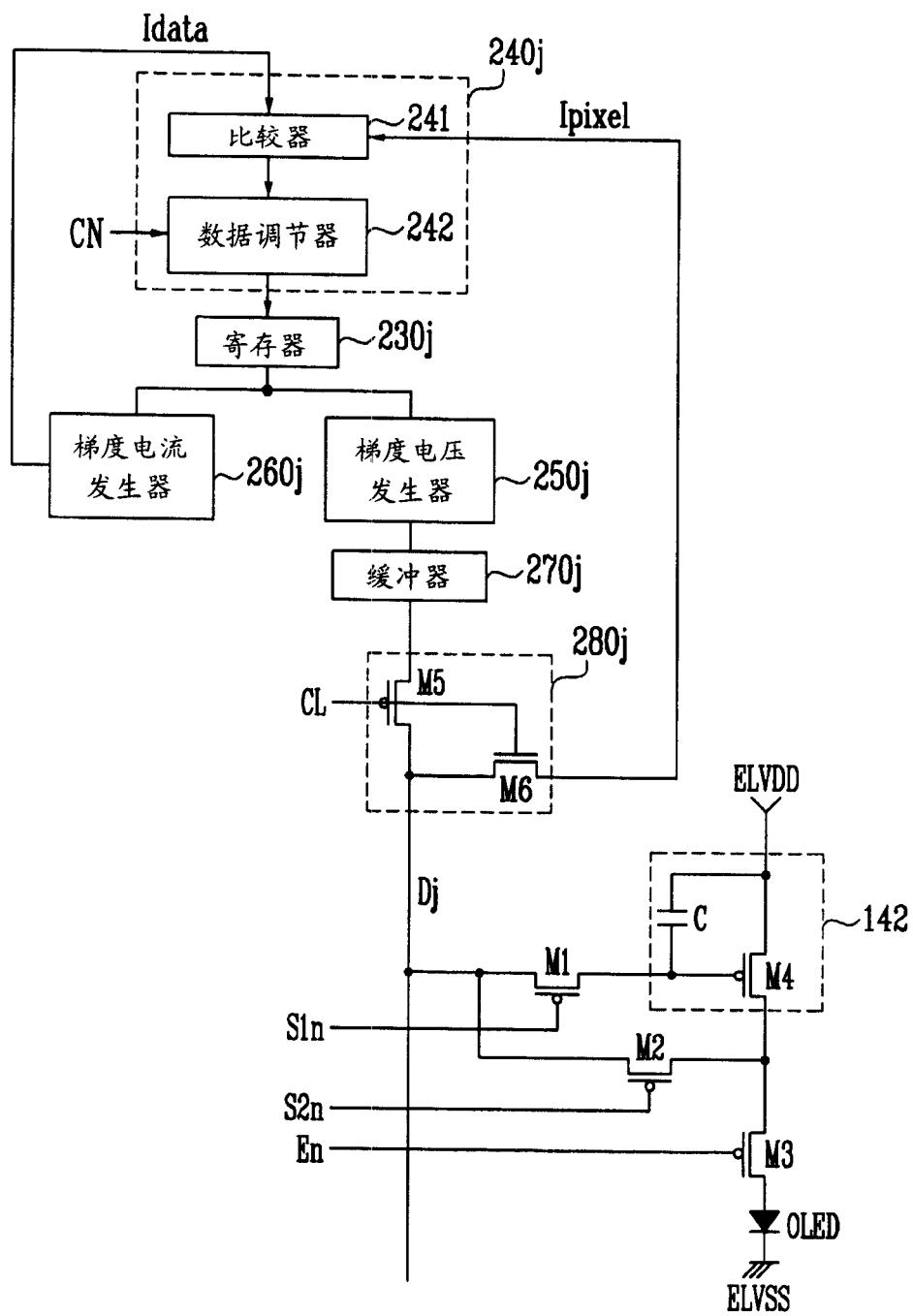


图 6

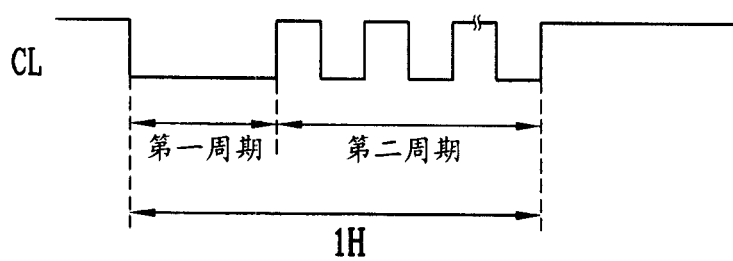


图 7

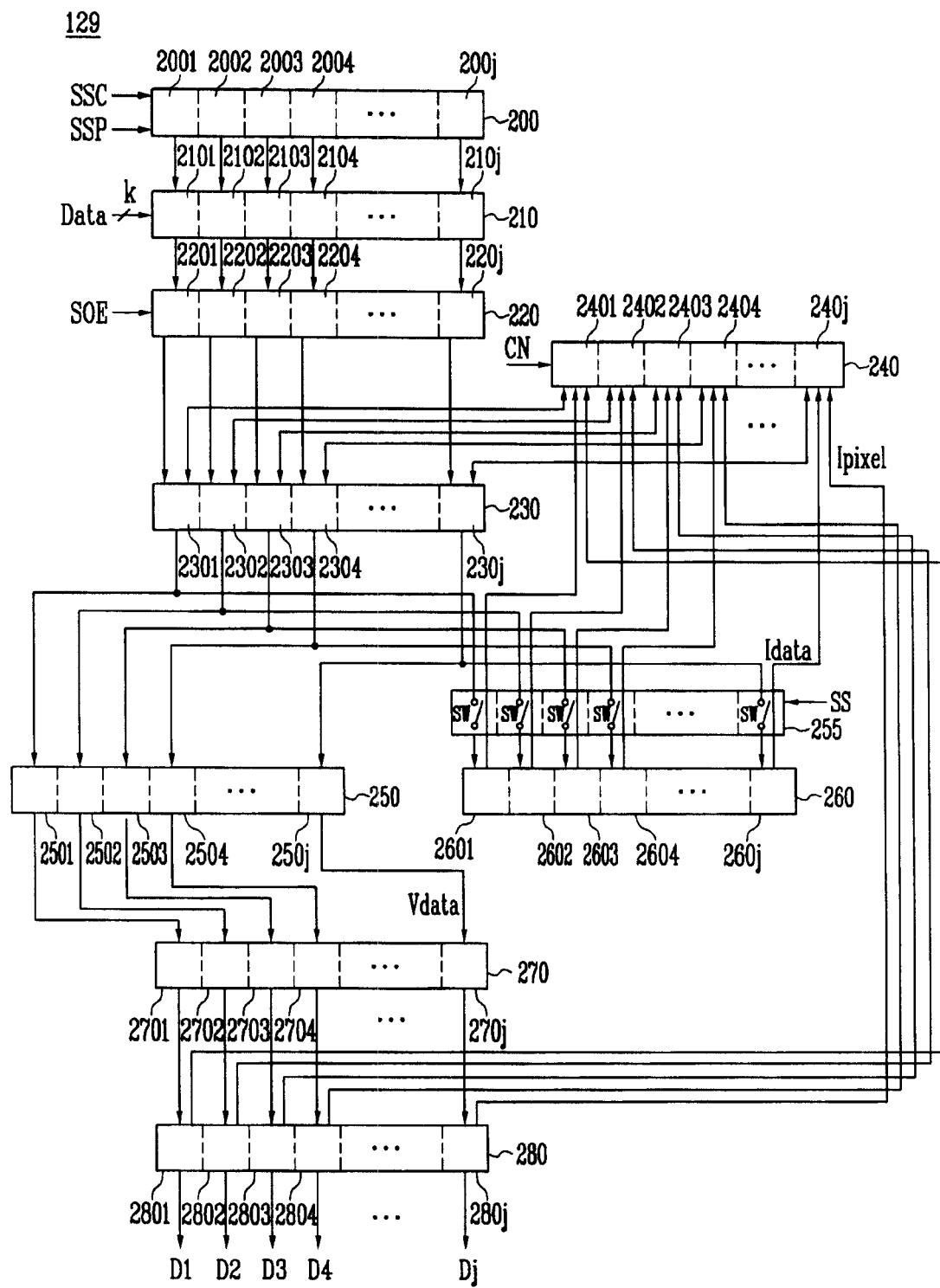


图 8

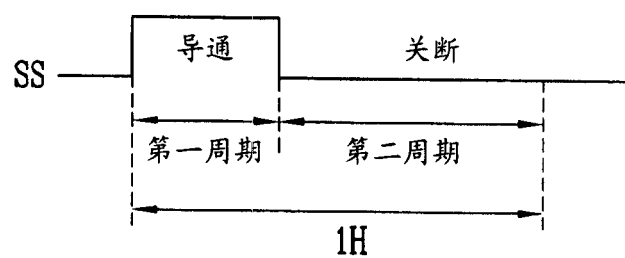


图 9

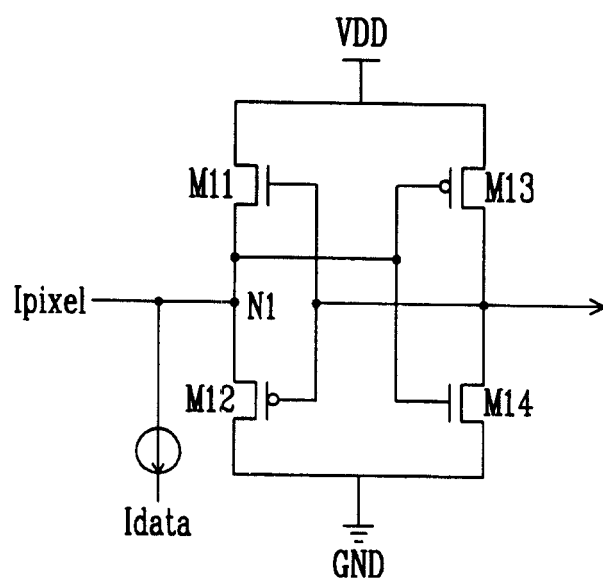


图 10

