

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G09G 3/32 (2006.01)



[12] 发明专利申请公开说明书

[21] 申请号 200580000625.7

[43] 公开日 2006 年 8 月 16 日

[11] 公开号 CN 1820298A

[22] 申请日 2005.5.26

[21] 申请号 200580000625.7

[30] 优先权

[32] 2004.5.28 [33] JP [31] 160140/2004

[32] 2004.9.14 [33] JP [31] 266441/2004

[86] 国际申请 PCT/JP2005/010104 2005.5.26

[87] 国际公布 WO2005/116968 英 2005.12.8

[85] 进入国家阶段日期 2006.1.28

[71] 申请人 卡西欧计算机株式会社

地址 日本东京都

[72] 发明人 白崎友之 尾崎刚 小仓润

[74] 专利代理机构 永新专利商标代理有限公司
代理人 王 英

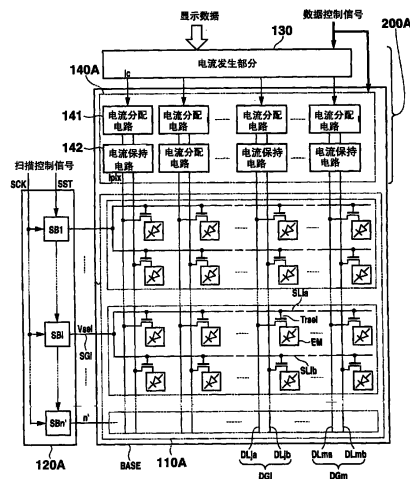
权利要求书 11 页 说明书 45 页 附图 19 页

[54] 发明名称

具有往复转换工作电流驱动电路和同步行扫描的 OLED 显示器

[57] 摘要

显示器驱动装置包括选择电路，同步于至少相互重叠的所述行的选择信号，将显示面板的多个特定行中的显示像素设定为已选择状态。层级信号发生电路生成层级信号，其基于显示数据，控制每个 OLED 显示像素的亮度层次，并以往复 (ping pong) 方式依次提供已生成的层级信号。多个信号分配电路，在时间序列源的定时，依据每列中的多个显示像素，依次分配由层级信号发生电路提供的层级信号。多个电流保持电路单独保持已分配的层级信号，并将具有基于已保持的层级信号的电流值的电流，同步提供给多条同步扫描行中的显示像素，作为层级电流。



1、一种显示器驱动装置，其基于显示数据驱动构成显示面板的多个二维排列的显示像素，该显示器驱动装置至少包括：

选择电路，以至少相互重叠的周期将该显示面板的多个特定行中的该显示像素设定为已选择状态；

层级信号发生电路，基于该显示数据生成层级信号，控制每个显示像素的亮度层次；以及

电流写入电路，其提取与该多个特定行中的该显示像素对应的信号电流，并依据该选择电路将该显示像素设定为该已选择状态的定时，向该多个特定行中的该显示像素提供具有基于该层级信号的电流值的层级电流。

2、根据权利要求 1 所述的显示器驱动装置，其中至少该电流写入电路具有独立于该显示面板的构造。

3、根据权利要求 1 所述的显示器驱动装置，其中至少该电流写入电路与该显示面板集成。

4、根据权利要求 1 所述的显示器驱动装置，其中至少该电流写入电路具有多个场效应薄膜晶体管，其中每个晶体管具有单一沟道极性，并具有确定为沟道层的非晶硅层。

5、根据权利要求 1 所述的显示器驱动装置，其中至少该电流写入电路具有多个场效应薄膜晶体管，其中每个晶体管具有确定为沟道层的多晶硅层。

6、根据权利要求 1 所述的显示器驱动装置，其中该层级信号发生电路生成作为该层级信号的信号电流，该信号电流向该显示像素提供对应于该显示数据的亮度层次。

7、根据权利要求 1 所述的显示器驱动装置，其中该电流写入电路具有用于生成和输出该层级电流的装置，其中该层级电流具有与由该电流发生部分提供的该信号电流相反的电流极性。

8、根据权利要求 1 所述的显示器驱动装置，其中该选择电路具有基于单一选择信号将该显示面板的该多个特定行中的该显示像素同时设定为该已选择状态的装置，以及

该电流写入电路具有依据该选择信号将该显示像素设定为该已选择状态的定时，向该多个特定行中的该显示像素同时提供该层级电流的装置。

9、根据权利要求 8 所述的显示器驱动装置，其中该层级信号发生电路具有在时间序列中向该电流写入电路依次提供与该多个特定行中的每列该显示像素中的多个显示像素对应的该层级信号的装置，以及

该电流写入电路具有：

多个信号分配电路，其在该时间序列源的该定时，依据每列中的该多个显示像素，依次分配由该层级信号发生电路提供的该层级信号；以及

多个电流保持电路，其单独保持该由该信号分配部分分配的该层级信号，并同时向该多个特定行中的该显示像素提供具有基于该保持层级信号的电流值的电流，作为该层级电流；

依据该多个特定行中的每列该显示像素，提供该信号分配电路和该电流保持电路。

10、根据权利要求 9 所述的显示器驱动装置，其中每个电流保持电路具有多级上的信号保持/输出部分，该信号保持/输出部分包括：信号保持部分，依据该多个特定行中的每列该显示像素中的多个该显示像素的每个，保持由该信号分配电路分配的该信号电流；以及层级电

流输出部分，其输出对应于保持在该信号保持部分中的该信号电流的电流，作为该层级电流，

其中由该信号保持部分在多级的该信号保持/输出部分中的一级上执行的获取和保持该信号电流的操作，被控制为与在任何其他级上由该层级电流输出部分输出该层级电流的操作同步执行。

11、根据权利要求 10 所述的显示器驱动装置，其中该信号保持部分包括电荷存储电路，其基于该信号电流存储电荷，并将该电荷作为电压成分而保持。

12、根据权利要求 10 所述的显示器驱动装置，其中该层级电流输出部分具有电流反射镜电路结构，其生成并输出具有一电流值的电流作为该层级电流，其中该电流值相对于与该层级信号发生电路提供的该层级信号对应的电流值，具有预定的电流比值。

13、根据权利要求 1 所述的显示器驱动装置，其中该选择电路具有这样一种装置，用于依次将选择信号以该重叠周期应用于该显示面板的该多个特定行中的每个，其中该选择信号将每行中的该显示像素设定为该已选择状态，从而以该重叠周期依次将对应于该多个特定行的该显示像素设定为该已选择状态。

14、根据权利要求 13 所述的显示器驱动装置，其中该电流写入电路具有这样一种装置，用于在该选择电路应用该选择信号的定时，以该重叠周期向该多个特定行中的每个依次提供该层级电流。

15、根据权利要求 13 所述的显示器驱动装置，其中该层级信号发生电路具有这样一种装置，用于在时间序列中，向该电流写入电路依次提供该层级信号，其中该层级信号对应于该多个特定行中的每列该显示像素中的多个该显示像素，以及

该电流写入电路包括依据该多个特定行中的各列该显示像素而

提供的多个电流保持电路，其依据该时间序列源的定时，依次保持由该层级信号发生电路提供的该层级信号，并向该多个特定行中的每个依次提供具有基于该层级信号的电流值的电流，作为层级电流。

16、根据权利要求 15 所述的显示器驱动装置，其中每个该电流保持电路包括：

信号分配部分，其依据该时间序列源的定时分配该信号电流；以及

依据该多个特定行中的每列该显示像素中的多个该显示像素的多个电流保持/输出部分，每个该电流保持/输出部分具有：信号保持部分，其保持由该信号分配部分分配的该信号电流；以及层级电流输出部分，其输出对应于保持在该信号保持部分中的该信号电流的电流，作为层级电流；

其中由该电流保持/输出部分中的其中之一的该层级电流输出部分输出基于保持在该信号保持部分中的该信号电流的该层级电流的操作，和在另一个电流保持/输出部分的该信号保持部分中保持由该信号分配部分分配的该信号电流，并由该层级电流输出部分输出基于保持在该信号保持部分中的该信号电流的该层级电流的操作，被控制为在该重叠周期内同时执行。

17、根据权利要求 16 所述的显示器驱动装置，其中该信号保持部分包括电荷存储电路，其基于该信号电流存储电荷，并将该电荷作为电压成分而保持。

18、根据权利要求 16 所述的显示器驱动装置，其中该层级电流输出部分具有电流反射镜电路结构，其生成并输出具有一电流值的电流，作为该层级电流，其中该电流值相对于与该层级信号发生电路提供的该层级信号对应的电流值，具有预定的电流比值。

19、一种显示器装置，基于显示数据显示图像信息，该显示器装

置至少包括：

显示面板，其具有排列在行方向的多条扫描线和排列在列方向的多条数据线，以及在该多条扫描线和该多条数据线的交叉点附近，以矩阵形式排列的多个显示像素；

扫描驱动器，其以至少相互重叠的周期将对应于多条特定扫描线的该显示像素设定为已选择状态，其中该多条特定扫描线至少是该显示面板的多条扫描线的一部分；以及

信号驱动器，其包括层级信号发生电路，显示数据被提供给该层级信号发生电路，而且基于该显示数据生成控制每个显示像素的亮度层次的层级信号；以及电流写入电路，其获取对应于该显示像素的信号电流，其中该显示像素对应于该多条特定扫描线，而且该电流写入电路依据该扫描驱动器将该显示像素设定为该已选择状态的定时，向对应于该多条特定扫描线的该显示像素提供具有基于该层级信号的电流值的层级电流。

20、根据权利要求 19 所述的显示器装置，其中至少该信号驱动器具有独立于该显示面板的构造。

21、根据权利要求 19 所述的显示器装置，其中该显示面板和至少该信号驱动器中的该电流写入电路，形成在单一绝缘基底上。

22、根据权利要求 19 所述的显示器装置，其中该信号驱动器中的该电流写入电路具有用于生成和输出该层级电流的装置，其中该层级电流具有与由该电流发生部分提供的该信号电流相反的电流极性。

23、根据权利要求 19 所述的显示器装置，其中至少该电流写入电路具有多个场效应薄膜晶体管，其中每个晶体管具有单一沟道极性，并具有确定为沟道层的非晶硅层。

24、根据权利要求 19 所述的显示器装置，其中至少该电流写入

电路具有多个场效应薄膜晶体管，其中每个晶体管具有确定为沟道层的多晶硅层。

25、根据权利要求 19 所述的显示器装置，其中该层级信号发生电路生成作为该层级信号的信号电流，该信号电流向该显示像素提供对应于该显示数据的亮度层次。

26、根据权利要求 19 所述的显示器装置，其中该显示像素包括：像素驱动电路，基于从该信号驱动器输出的该层级电流，生成预定驱动电流；以及

电流控制型发光元件，基于该驱动电流的电流值，发射具有预定亮度层次的光。

27、根据权利要求 26 所述的显示器装置，其中该像素驱动电路具有多个场效应薄膜晶体管，每个晶体管具有单一沟道极性，以及确定为沟道层的非晶硅层。

28、根据权利要求 26 所述的显示器装置，其中该驱动电路具有多个场效应薄膜晶体管，每个晶体管具有确定为沟道层的多晶硅层。

29、根据权利要求 26 所述的显示器装置，其中该发光元件为有机电致发光元件。

30、根据权利要求 19 所述的显示器装置，其中该显示面板具有多个数据线组，每个数据线组具有多条数据线，该多条数据线对应于被确定为一个集合的该多条数据线中每个扫描线组的扫描线数量。

31、根据权利要求 30 所述的显示器装置，其中每个数据线组排列在该显示面板中以矩阵形式排列的多个该显示像素的列之间的每个区域内。

32、根据权利要求 30 所述的显示器装置，其中该显示面板具有多个扫描线组，每个扫描线组具有确定为一个集合的多条特定扫描线，

该扫描驱动器具有将单一扫描信号应用于每个扫描线组的装置，以将对应于该多条特定扫描线的该显示像素同时设定为已选择状态，其中该单一扫描信号将该显示像素设定为已选择状态，

该信号驱动器中的该层级信号发生电路具有一种装置，用于在时间序列中，依次向该电流写入电路提供对应于多个显示像素的该层级信号，其中该多个显示像素对应于每个数据线组的每条数据线中的每个扫描线组，以及

该信号驱动器中的该电流写入电路包括：多个信号分配电路，在该时间序列源的定时，依据每个数据线组中的每条数据线，依次分配由该层级信号发生电路提供的该层级信号；以及多个电流保持电路，其单独保持由该信号分配部分分配的该层级信号，并依据将该扫描信号应用于每个扫描线组的定时，将具有基于该保持层级信号的电流值的电流同步提供给每个数据线组中的每条数据线，作为层级电流，依据各个该数据线组提供该信号分配电路和该电流保持电路。

33、根据权利要求 32 所述的显示器装置，其中每个该电流保持电路具有多级的信号保持/输出部分，每个该信号保持/输出部分包括：信号保持部分，其依据每个数据线组的每条数据线，保持由该信号分配电路分配的该层级信号；以及层级电流输出部分，其输出具有基于该层级信号的电流值的电流作为该层级电流，其中该层级信号保持在该信号保持部分中，

其中由该信号保持部分在多级的该信号保持/输出部分中的一级上获取和保持该层级信号的操作，以及在其他级上由该层级电流输出部分输出该层级电流的操作，被控制为同步执行。

34、根据权利要求 33 所述的显示器装置，其中该信号保持部分

包括电荷存储电路，其存储对应于该层级信号的电荷，并将该电荷作为电压成分保持。

35、根据权利要求 33 所述的显示器装置，其中该层级电流输出部分具有电流反射镜电路结构，其生成并输出具有一电流值的电流作为该层级电流，其中该电流值相对于与由该层级信号发生电路提供的该层级信号对应的电流值，具有预定的电流比值。

36、根据权利要求 30 所述的显示器装置，其中该扫描驱动器具有一种装置，用于以该重叠周期依次将扫描信号应用于该多条特定扫描线的每条，从而以该重叠周期依次将对应于该多条特定扫描线的该显示像素设定为该已选择状态，其中该扫描信号将该显示像素设定为该已选择状态，以及

该信号驱动器中的该电流写入电路具有一种装置，用于在该扫描驱动器应用该扫描信号的定时，以该重叠周期依次将该层级电流提供给每个数据线组的每条数据线。

37、根据权利要求 30 所述的显示器装置，其中该扫描驱动器具有一种装置，用于以该重叠周期依次将扫描信号应用于该多条特定扫描线的每条，从而以该重叠周期依次将对应于该多条特定扫描线的该显示像素设定为该已选择状态，其中该扫描信号将该显示像素设定为该已选择状态，

该信号驱动器中的该层级信号发生电路具有一种装置，用于在时间序列中，依次向该电流写入电路提供对应于该多个显示像素的该层级信号，其中该多个显示像素对应于每个数据线组的每条数据线中的该多条特定扫描线，以及

该电流写入电路具有多个电流保持电路，每个该电流保持电路依据每个数据线组而提供，依据该时间序列源的定时，依次保持由该层级信号发生电路提供的该层级信号，并在对应于应用该扫描信号的定时，向每个数据线组的每条数据线依次提供具有对应于该层级信号的

电流值的电流，作为该层级电流。

38、根据权利要求 37 所述的显示器装置，其中依据每个数据线组中的每条数据线，每个电流保持电路包括多个电流保持/输出部分，该电流保持/输出部分具有：信号分配部分，在该时间序列源的定时，依据每个数据线组中的每条数据线，依次分配该层级信号；信号保持部分，其保持由该信号分配部分分配的该层级信号；以及层级电流输出部分，其输出具有基于该层级信号的电流值的电流，作为层级电流，其中该层级信号保持在该信号保持部分中，

其中，在该电流保持/输出部分之一中的该信号保持部分中保持由该信号分配部分分配的该层级信号，并由该层级电流输出部分输出基于该层级信号的该层级电流的操作，以及在任何其他电流保持/输出部分中由该层级电流输出部分输出基于在该信号保持部分中保持的该层级信号的层级电流的操作，被控制为在该重叠周期中同时执行。

39、根据权利要求 38 所述的显示器装置，其中该信号保持部分包括电荷存储电路，其存储对应于该层级信号的电荷，并将该电荷作为电压成分保持。

40、根据权利要求 38 所述的显示器装置，其中该层级电流输出部分具有电流反射镜电路结构，其生成并输出具有一电流值的电流，作为该层级电流，其中该电流值相对于与由该电流发生部分提供的该层级信号对应的电流值，具有预定的电流比值。

41、一种显示器装置的驱动方法，基于显示数据显示图像信息，
该显示器装置具有排列在行方向的多条扫描线和排列在列方向的多条数据线，而且显示面板具有多个显示像素，这些显示像素排列在多条扫描线和多条数据线的交叉点附近，并且以矩阵形式排列，
该驱动方法至少包括：

以至少相互重叠的周期将对应于多条特定扫描线的该显示像素设定为已选择状态,其中该多条特定扫描线至少为该显示面板中的多条扫描线的一部分;

接收该显示数据并生成层级信号,该层级信号基于显示数据控制每个显示像素的亮度层次;

获取对应于该显示像素的该层级信号,其中该显示像素对应于该多条特定扫描线,生成具有基于该层级信号的电流值的层级电流,并依据将该显示像素设定为该已选择状态的定时,将该层级电流提供给对应于该多条特定扫描线的该显示像素;以及

允许该显示像素以基于该层级电流的电流值的显示亮度而工作,其中将该层级电流提供并写入该显示像素中。

42、根据权利要求 41 所述的显示器装置的驱动方法,其中用于生成该层级信号的操作生成信号电流作为该层级信号,该信号电流向该显示像素提供对应于该显示数据的亮度层次。

43、根据权利要求 41 所述的显示器装置的驱动方法,其中生成并输出具有基于该层级信号的电流值的该层级电流的操作包括:

生成具有一电流值的电流,并输出该已生成的电流作为该层级电流的操作,其中该电流值相对于与该层级信号对应的电流值,具有预定的电流比值。

44、根据权利要求 41 所述的显示器装置的驱动方法,其中将该显示像素设定为该已选择状态的操作包括将单一扫描信号同时应用于该多条特定扫描线的操作,使得将对应于该多条扫描线的该显示像素同时设定为该已选择状态,其中该单一扫描信号将该显示像素设定为已选择状态,以及

提供该层级电流的操作包括,依据应用该扫描信号的该定时将该层级电流同时提供给对应于该多条扫描线的该显示像素的操作。

45、根据权利要求 44 所述的显示器装置的驱动方法，其中将该层级电流同步提供给对应于该多条扫描线的该显示像素的操作，包括其同步执行以下操作的操作：

获取和保持对应于每条扫描线的该层级信号的操作；以及

基于在上述定时获取和保持的该层级信号，输出该层级电流的操作。

46、根据权利要求 41 所述的显示器装置的驱动方法，其中将该显示像素设定为该已选择状态的操作以重叠周期依次将扫描信号应用于多条特定扫描线的每条，使得以该重叠周期将对应于该多条扫描线的该显示像素依次设定为该已选择状态，其中该扫描信号将该显示像素设定为该已选择状态，以及

提供该层级电流的操作包括以该重叠周期，在应用该扫描信号的定时，将该层级电流依次提供给对应于该多条扫描线的每条的该显示像素的操作。

47、根据权利要求 46 所述的显示器装置的驱动方法，其中将该层级电流依次提供给对应于该多条扫描线的该显示像素的操作，在重叠周期内同步执行：

保持该层级信号和输出基于该层级信号的该层级电流的操作；和
输出基于在上述定时保持的该层级信号的该层级电流的操作。

具有往复转换工作电流驱动电路和同步行扫描 的 OLED 显示器

发明领域

本发明涉及显示器驱动装置、显示器装置及其驱动控制方法，并更具体地涉及能够应用于显示面板的显示器驱动装置，其中在该面板上安排多个显示像素，每个显示像素包括电流控制型发光元件，通过提供对应于显示数据的电流，其发出具有预定亮度层次的光；以及包括该显示器驱动装置的显示器装置；及其驱动控制方法。

技术背景

常规地，公知的发光元件型显示器(显示器装置)包括显示器面板，其中每个显示像素包括电流控制型发光元件，其依据提供的驱动电流的电流值，发出具有预定亮度层次的光，该显示像素是二维排列的，像有机电致发光元件(下文中将称为“有机 EL 元件”)或发光二极管(LED)。

特别地，与近年来广泛使用的液晶显示器装置(LCD)相比，采用有源矩阵驱动模式的发光元件型显示器具有更高的显示响应速率，没有场角依赖性，而且能够实现高亮度/高对比度、显示图像质量的高清晰度，降低功耗及其他优点。另外，发光元件型显示器包括发光元件型显示像素，并因此不像液晶显示器装置一样要求背光。因此，发光元件型显示器具有极好的特性，可以进一步降低厚度和重量，并已经作为下一代显示器而被深入研究和发展。

图 18 为示出现有技术中，采用有源矩阵驱动模式的发光元件型显示器的主要部分的结构实例的示意图。

图 19 为示出现有技术中，应用于采用有源矩阵驱动模式的发光元件型显示器中的显示像素的结构实例的等价电路图。

如图 18 所示，现有技术中，采用有源矩阵驱动模式的发光元件

型显示器具有的结构包括：显示面板 110P，其中以矩阵形式(n 行 $\times$ m 列)排列多个显示像素 EMP。每个显示像素 EMP 包括例如，在多条扫描线 SL 和多条数据线 DL 的每个交叉点附近，具有稍后描述的像素驱动电路以及电流控制型发光元件(例如有机 EL 元件)，其中 SL 和 DL 彼此基本垂直排列。扫描驱动器 120P 与显示面板 110P 的扫描线 SL 连接，并且通过以预定的定时，依次将扫描信号 Vsel 应用于每条扫描线 SL，将每行的显示像素 EMP 设定为已选择状态。信号驱动器 200P 与显示面板 110P 的数据线 DL 连接，并以预定的定时，获取显示数据，向每条数据线 DL 提供对应于显示数据的层级电流 I_{pix} 。

在此类显示器中，扫描驱动器 120P 和信号驱动器 200P 的工作状态由例如扫描控制信号、数据控制信号及类似信号控制，其中这些信号的生成是基于由外部提供的定时信号，并且对应于显示数据的层级电流，通过扫描信号的应用而被写入每行中被设定为已选择状态的显示像素中。结果，各个显示像素发出具有预定亮度层次的光，从而显示希望得到的图像信息。

在此类采用有源矩阵驱动模式的发光元件型显示器中，提出了多种类型的驱动控制机制或控制方法，这些机制或方法控制上述电流控制型发光元件的发光。例如，已知一种包括像素驱动电路的显示器，其中该电路由多个开关装置组成，这些开关装置依据组成显示面板的每个显示像素，控制发光元件的发光以及发光元件。

例如，如图 19 所示，此类像素驱动电路具体包括：像素驱动电路 DP1；以及有机 EL 元件 OEL，具有与像素驱动电路 DP1 的晶体管 Tr124 的漏极接线端连接的阳极接线端，以及施加有地电势的阴极接线端。在彼此平行排列的一对扫描线 SL1 和 SL2 与数据线 DL 的每个交叉点附近，像素驱动电路 DP1 包括：第一晶体管 Tr121，具有与扫描线 SL1 连接的栅极接线端，以及与数据线 DL 和触点 N121 连接的源极接线端和漏极接线端；第二晶体管 Tr122，具有与触点 N121 和触点 N122 连接的源极接线端和漏极接线端；第三晶体管 Tr123，具有与触点 N122 连接的栅极接线端，与触点 N121 连接的漏极接线端，以及施加有较高电源电压 Vdd 的源极接线端；第四晶体管 Tr124，

具有与触点 N122 连接的栅极接线端，以及施加有较高电源电压 Vdd 的源极接线端。

在此实例中，图 19 中，第一晶体管 Tr121 包括 n 沟道型场效应薄膜晶体管，而第二至第四晶体管 Tr122 至 Tr124 中的每个包括 p 沟道型场效应薄膜晶体管。另外，CP1 代表形成于第三和第四晶体管 Tr123 和 Tr124 的栅极和源极之间的寄生电容。

在具有此类结构的像素驱动电路 DP1 中，通过在预定的定时，开/关包括晶体管 Tr121 至 Tr124 的四个晶体管(开关装置)，有机 EL 元件 OEL 经受如下的发光控制。

也就是说，在像素驱动电路 DP1 中，当扫描驱动器 120P 通过分别对扫描线 SL1 应用高级扫描信号 Vsel1，对扫描线 SL2 应用低级扫描信号 Vsel2，将显示像素设定为已选择状态时，使得晶体管 Tr121、Tr122 和 Tr123 导通，而对应于显示数据的层级电流 I_{pix} 流过晶体管 Tr121 和 Tr123，其中信号驱动器 200P 将显示数据提供给数据线 DL。此时，由于晶体管 Tr123 的栅极和漏极之间的部分被晶体管 Tr122 电短路，Tr123 工作在饱和区。结果，层级电流 I_{pix} 的电流级被晶体管 Tr123 转变为电压级，从而在栅极和源极之间生成预定电压(写入操作)。依据晶体管 Tr123 栅极和源极之间生成的电压，晶体管 Tr124 导通，预定驱动电流从高电源电压 Vdd，通过晶体管 Tr124 和有机 EL 元件 OEL，流入地电势，从而从有机 EL 元件发射光(发光操作)。

随后，当例如，高级扫描信号 Vsel2 应用于扫描线 SL2 时，晶体管 Tr122 关闭。结果，晶体管 Tr123 栅极和源极之间生成的电压被寄生电容 CP1 保持住。接着，当低级扫描信号 Vsel1 应用于扫描线 SL1 时，晶体管 Tr121 关闭。结果，数据线 DL 和像素驱动电路 DP1 被电切断。因此，通过电势差，第四晶体管 Tr124 连续地保持导通状态，其中该电势差基于保持在寄生电容 CP1 中的电压，预定驱动电流从高电源电压 Vdd，通过晶体管 Tr124 和有机 EL 元件 OEL，流入地电势，并因此持续有机 EL 元件 OEL 的发光操作。

这里，控制通过晶体管 Tr124 提供给有机 EL 元件 OEL 的驱动电流，使其具有基于显示数据的亮度层级的电流值，并控制发光操作持

续例如一帧的周期,直到对应于下一个显示数据的层级电流写入每个显示像素中。

具有此类电路结构的像素驱动电路中的驱动控制方法向每个显示像素(第三晶体管 Tr123 的栅极接线端)提供层级电流,其中该电流具有对应于显示数据的特定电流值,该方法还基于依据电流值而保持的电压控制驱动电流,其中该驱动电流通过有机 EL 元件,从而影响具有预定亮度层次的发光操作。因此,该方法称为电流应用模式(或电流指定(specification)模式)。

像图 19 一样,同样已知采用电压应用模式(或电压指定模式)的驱动控制方法,其中该方法将具有对应于显示数据的指定电压值的层级电压应用于每个显示像素,其中每个显示像素包括像素驱动电路和有机 EL 元件,该方法依据层级电压的电压值控制驱动电流,其中该电流通过有机 EL 元件 OEL,从而影响具有预定亮度层次的发光操作。在采用此类电压指定模式的像素驱动电路中,在开关元件的元件特性(晶体管或其他的沟道阻抗)中产生不规律或波动(退化),其中该开关元件依赖于外部环境(周围温度或其他)、使用时间和类似条件,具有选择功能或发光驱动功能,使得驱动电流受到影响。因而,像素驱动电路具有一个问题,就是希望得到的发光特性(以预定亮度层次显示)不能及时地长时间稳定实现。或者,当精细地形成每个显示像素,为了实现显示面板的高清晰度时,构成像素驱动电路的开关元件的操作特性(晶体管和其他的源极和漏极之间的电流)中的不规律性变大,并因此不能执行适当的层级控制。因此,像素驱动电路具有这样一种缺点,就是在每个显示像素的发光特性中不规律性的产生导致显示图像质量的退化。

相反地,采用电流指定模式的像素驱动电路包括第三晶体管 Tr123(电流/电压转换晶体管),其将层级电流的电流级转换为电压级,其中该电流对应于提供给每个显示像素的显示数据;以及第四晶体管 Tr124(发光驱动晶体管),其向有机 EL 元件 OEL 提供具有预定电流值的驱动电流。通过设定提供给有机 EL 元件 OEL 的驱动电流的电流值,该像素驱动电流可以抑制各个晶体管 Tr123 和 Tr124 的工作特

性中不规则性的影响，并因此具有一个优势，就是可以解决采用电压指定模式的像素驱动电路的问题。

然而，采用电流指定模式的像素驱动电路具有以下问题。

在基于每个显示像素中，具有最低亮度或相对较低亮度的显示数据，写入层级电流的情况下(在低级显示时)，对应于显示数据的亮度层次、具有较小电流值的信号电流必须提供给每个显示像素。

这里，因为在每个显示像素中写入层级电流的操作对应于给电容元件(构成布线电容和显示像素的保持电容)充电到预定电压，其中该电容元件寄生在数据线上，数据线的布线长度由于例如显示面板尺寸的增加而变长。另外，当与该数据线连接的显示像素的数量增加时，当层级电流的电流值变小之时，也就是，当实现(effect with)更低级的显示时，给数据线充电的所需时间变长，并因此关于每个显示像素的写入操作所要求的时间增加。关于每个显示像素的写入操作不能在预设写入时间内完成，并产生所谓不充分写入状态，其中没有达到稳定状态(饱和状态)。结果，显示像素不能发射具有对应于显示数据的合适亮度层次的光，导致显示图像质量的退化。

另外，当为了实现显示面板的高清晰度，排列在显示面板上的扫描线的数量增加，且每条扫描线的选择周期(也就是写入时间)设定为较短时，由于层级电流的电流值降低，使得不能执行关于每个显示像素的充分写入操作，并产生不充分写入状态，导致显示图像质量的退化或限制显示面板的高清晰度。

发明内容

在基于显示数据驱动显示面板的显示像素的显示器驱动装置和包括该显示器驱动装置的显示器装置中，本发明具有一个优势，就是在每个显示像素中写入层级电流的操作中，可以抑制不充分写入状态的出现，并且可以极好地实现显示面板的高清晰度。

为了实现上述优势，根据本发明的一个方面，提供显示器驱动装置，其基于显示数据，驱动构成显示面板的多个二维排列的显示像素，该显示器驱动装置至少包括：

选择电路，将显示面板的多个特定行中的显示像素设定为已选择状态，具有至少相互重叠的周期；

层级信号发生电路，产生层级信号，基于显示数据，控制每个显示像素的亮度层次；以及

电流写入电路，获取对应于在多个特定行中显示像素的信号电流，并依据选择电路将显示像素设定为已选择状态的定时，向在多个特定行中的显示像素提供具有基于层级信号的电流值的层级电流。

电流写入电路优选为形成为独立于显示面板的构造，或由多个场效应薄膜晶体管构成，其中每个晶体管具有作为沟道层的具有单一沟道极性的非晶硅半导体层，或者由多个具有作为沟道层的多晶硅半导体层的场效应薄膜晶体管构成，并与显示面板集成。

优选为，层级信号发生电路生成作为层级信号的信号电流，向显示像素提供对应于显示数据的亮度层次，而且电流写入电路具有用于生成和输出层级电流的装置，其中该层级电流具有与由电流发生部分提供的信号电流相反的电流极性。

优选为，选择电路具有基于单一选择信号，同步将显示面板的多个特定行上的显示像素设定为已选择状态的装置；电流写入电路具有用于依据由选择信号设定选择状态的定时，向在多个特定行中显示像素同步提供层级电流的装置；层级电流发生电路具有在时间序列中，向电流写入电路依次提供层级信号的装置，其中层级信号对应于多个特定行中显示像素的每列中的多个显示像素；电流写入电路包括多个信号分配电路，依据多个特定行中的每列显示像素提供该电路，且该电路依据每列中的多个显示像素，以时间序列源的定时，顺序分配由层级信号发生电路提供的层级信号，以及多个电流保持电路，单独保持由信号分配部分分配的层级信号，并同时向多个特定行中的显示像素提供具有基于已保持的层级信号的电流值的电流，作为层级电流。在多级上，为每个电流保持电路提供多级的信号保持/输出部分，信号保持/输出部分包括信号保持部分，保持由信号分配电路分配的信号电流，以及包括层级电流输出部分，依据多个特定行中每列显示像素中的多个显示像素的每个，输出电流作为层级电流，其中该电流对

应于保持在信号保持部分中的信号电流。由信号保持部分在多级的信号保持/输出部分中的一级上执行的获取和保持信号电流的操作，被控制为与在任何其他级由层级电流输出部分输出层级电流的操作同时执行。

优选为，选择电路具有这样一种装置，用于通过依次以重叠周期将选择信号应用于显示面板的每个特定行，依次将对应于多个特定行的显示像素设定为具有重叠周期的已选择状态，其中选择信号将每行中的显示像素设定为已选择状态。电流写入电路具有这样一种装置，用于以对应于选择电路的选择信号应用的定时，以重叠周期向每个特定行提供层级电流。层级信号发生电路具有这样一种装置，用于在时间序列中，向电流写入电路依次提供层级信号，该层级信号对应于多个特定行中每列显示像素中的多个显示像素。电流写入电路包括多个电流保持电路，其依据多个特定行中的各列显示像素而提供，依据时间序列源的定时，依次保持由层级信号发生电路提供的层级信号，并向每个特定行依次提供具有基于层级信号的电流值的电流，作为层级电流。依据多个特定行中每列显示像素中的多个显示像素，每个电流保持电路包括多个电流保持/输出部分，每个电流保持/输出部分具有信号分配部分，依据时间序列源的定时分配信号电流；还包括信号保持部分，保持由信号分配部分分配的信号电流；以及包括层级电流输出部分，其输出对应于保持在信号保持部分中的信号电流的电流，作为层级电流。由电流保持/输出部分其中之一的层级电流输出部分执行的输出基于保持在信号保持部分中的信号电流的层级电流的操作，和在另一个电流保持/输出部分中的信号保持部分中保持由信号分配部分分配的信号电流，以及基于保持在信号保持部分中的信号电流由层级电流输出部分输出层级电流的操作，被控制为在重叠周期内同步执行。

优选为，信号保持部分包括电荷存储电路，其基于信号电流存储电荷，并将电荷作为电压成分保持，而层级电流输出部分具有电流反射镜电路结构，生成并输出具有一定电流值的电流作为层级电流，其中该电流值相对对应于由层级信号发生电路提供的层级信号的电流

值，具有预定的电流比值。

为了获得上述优势，根据本发明的显示器装置的另一个方面，提供一种显示器装置，基于显示数据显示图像信息，该显示器装置至少包括：

显示面板，具有排列在行方向的多条扫描线和排列在列方向的多条数据线，以及在多条扫描线和多条数据线的交叉点附近，以矩阵形式排列的多个显示像素；

扫描驱动器，将对应于多条特定扫描线的显示像素设定为已选择状态，其中扫描线至少是显示面板的多条扫描线的一部分，而已选择状态具有至少相互重叠的周期；以及

信号驱动器，包括层级信号发生电路，将显示数据提供给该电路，而且其基于显示数据生成控制每个显示像素的亮度层次的层级信号；以及电流写入电路，获取对应于显示像素的信号电流，其中显示像素对应于多条特定扫描线，而且该电路依据扫描驱动器将显示像素设定为已选择状态的定时，向对应于多条特定扫描线的显示像素，提供具有基于层级信号的电流值的层级电流。

优选为，信号驱动器形成为独立于显示面板的构造，或通过使用其中每个晶体管具有作为沟道层的具有单一沟道极性的非晶硅半导体层的多个场效应薄膜晶体管，或者多个具有作为沟道层的多晶硅半导体层的场效应薄膜晶体管，从而构成信号驱动器中的电流写入电路，并在单一绝缘基底上与显示面板集成。

优选为，层级信号发生电路生成作为层级信号的信号电流，向显示像素提供对应于显示数据的亮度层次。另外，信号驱动器中的电流写入电路具有用于生成和输出层级电流的装置，其中该层级电流的电流极性与由电流发生部分提供的信号电流相反。

显示像素可以包括像素驱动电路，其基于从信号驱动器输出的层级电流生成预定驱动电流，以及电流控制型发光元件，其基于驱动电流的电流值发射具有预定亮度层次的光。

可以通过使用其中具有单一沟道极性的非晶硅半导体层为沟道层的多个场效应薄膜晶体管，或者使用其中多晶硅半导体层为沟道层

的多个场效应薄膜晶体管，来构成像素驱动电路，而发光元件为例如有机电致发光元件。

显示面板可以具有多个数据线组，其中在这些数据线中，对应于每个扫描线组的扫描线数量的多条数据线被确定为一组。每个数据线组依据显示面板中以矩阵形式排列的多列显示像素之间的区域而排列，而且显示面板具有多个扫描线组，其中多条特定扫描线被确定为一组。

优选为，扫描驱动器具有这样一种装置，通过将单一扫描信号应用于每个扫描线组，用于将对应于多条特定扫描线的显示像素同步设定为已选择状态，其中该扫描信号将显示像素设定为已选择状态。信号驱动器中的层级信号发生电路具有这样一个装置，用于在时间序列中，依次向电流写入电路提供对应于多个显示像素的层级信号，其中该显示像素对应于每个数据线组中每条数据线中的每个扫描线组。信号驱动器中的电流写入电路包括：多个信号分配电路，依据各个数据线组而安排，并以时间序列源的定时，依据每个数据线组中的每条数据线，依次分配由层级信号发生电路提供的层级信号；以及多个电流保持电路，单独保持由信号分配部分分配的层级信号，并依据将扫描信号应用于每个扫描线组的定时，同步将具有基于已保持的层级信号的电流值的电流提供给每个数据线组中的每条数据线，作为层级电流。为每个电流保持电路提供多级的信号保持/输出部分，每个信号保持/输出部分包括信号保持部分，保持由信号分配电路分配的层级信号，以及包括层级电流输出部分，其依据每个数据线组中的每条数据线，输出具有基于层级信号的电流值的电流，作为层级电流，其中该层级信号保持在信号保持部分中。由信号保持部分在多级的信号保持/输出部分中的一级上执行的获取和保持层级信号的操作，以及其他级上由层级电流输出部分输出层级电流的操作被控制为同步执行。

优选为，扫描驱动器具有一种装置，通过以重叠周期将扫描信号依次施加于每条特定扫描线，用于依次将对应于多条特定扫描线的显示像素设定为具有重叠周期的已选择状态，其中该扫描信号将显示像

素设定为已选择状态。信号驱动器中的电流写入电路具有一种装置，用于在对应于扫描驱动器的扫描信号应用的定时，依次以重叠周期向每个数据线组的每条数据线提供层级电流。

优选为，扫描驱动器具有一种装置，通过以重叠周期将扫描信号依次应用于每条特定扫描线，用于以重叠周期将对应于多条特定扫描线的显示像素设定为已选择状态，其中该扫描信号将显示像素设定为已选择状态。信号驱动器中的层级信号发生电路具有一种装置，用于在时间序列中，依次向电流写入电路提供对应于多个显示像素的层级信号，其中显示像素对应于每个数据线组中每条数据线中的多条特定扫描线。电流写入电路包括多个电流保持电路，其依据各个数据线组而提供，依据时间序列源的定时，依次保持由层级信号发生电路提供的层级信号，并在扫描信号应用的定时，向每个数据线组中的每条数据线，依次提供具有对应于层级信号的电流值的电流，作为层级电流。依据每个数据线组中的各条数据线，为每个电流保持电路提供多个信号保持/输出部分，每个信号保持/输出部分包括信号分配部分，其在时间序列源的定时，依据每个数据线组中的每条数据线，依次分配层级信号；信号保持部分，其保持由信号分配部分分配的层级信号；以及层级电流输出部分，输出具有基于层级信号的电流值的电流，作为层级电流，其中该层级信号保持在信号保持部分中。在电流保持/输出部分的其中一个中，在信号保持部分保持由信号分配部分分配的层级信号，和由层级电流输出部分输出基于层级信号的层级电流的操作，以及在任何其他电流保持/输出部分中，由层级电流输出部分输出层级电流的操作，其中该层级电流基于保持在信号保持部分中的层级信号，被控制为在重叠周期同步执行。

信号保持部分可以包括电荷存储电路，存储对应于层级信号的电荷，并将电荷作为电压成分保持。层级电流输出部分可以具有电流反射镜电路结构，生成并输出具有一定电流值的电流作为层级电流，其中该电流值相对与由电流发生部分提供的层级信号对应的电流值，具有预定的电流比值。

根据实现上述目标的本发明的再一个方面中的显示器装置的驱

动方法,对应于多条特定扫描线的显示像素被设定为至少具有重叠周期的已选择状态,从而提供显示数据,其中该特定扫描线至少为显示面板中的多条扫描线的一部分。基于显示数据生成层级信号,其中该层级信号控制每个显示像素的亮度层次。获取对应于显示像素的层级信号,其中该显示像素对应于多条特定扫描线。生成具有基于层级信号的电流值的层级电流,依据将显示像素设定为已选择状态的定时,将生成的层级电流提供给对应于多条特定扫描线的显示像素。被提供并写入了层级电流的显示像素,以基于层级电流的电流值的显示亮度而工作。

生成层级信号的操作生成信号电流作为层级信号,该信号电流向显示像素提供对应于显示数据的亮度层次。生成并输出具有基于层级信号的电流值的层级电流的操作可以包括生成电流,并输出已生成的电流作为层级电流的操作,其中该生成的电流相对与层级信号对应的电流值,具有预定的电流比值。

将显示像素设定为已选择状态的操作可以包括将单一扫描信号同步应用于多条特定扫描线的操作,使得可以将对应于多条扫描线的显示像素同步设定为已选择状态,其中该扫描信号将显示像素设定为已选择状态。提供层级电流的操作可以包括将层级电流同步提供给对应于多条扫描线的显示像素的操作。将层级电流同步提供给对应于多条扫描线的显示像素的操作,可以包括同步执行获取和保持对应于每条扫描线的层级信号的操作,以及基于在上述定时获取和保持的层级信号,输出层级电流的操作。

优选为,将显示像素设定为已选择状态的操作依次以重叠周期将扫描信号应用于每条特定扫描线,使得对应于多条扫描线的显示像素依次设定为具有重叠周期的已选择状态,其中该扫描信号将显示像素设定为已选择状态。提供层级电流的操作包括在扫描信号应用的定时,将层级电流依次以重叠周期提供给显示像素的操作,其中显示像素对应于每条扫描线。将层级电流依次提供给对应于多条扫描线的显示像素的操作,与基于层级信号保持层级信号和输出层级电流的操作,以及输出基于在上述定时保持的层级信号的层级电流的操作,以

重叠周期同步执行。

附图简述

图 1 为示出根据本发明一个实施例的显示器装置的完整结构的示意性方框图；

图 2 为示出图 1 所示的根据该实施例的显示器装置的一部分的结构示意图；

图 3 为示出电流发生部分的结构实例的方框图，其中该电流发生部分可以应用于根据图 1 所示的该实施例的显示器装置；

图 4 为示出电流保持/分配部分的结构实例的电路结构图，其中该电流保持/分配部分可以应用于根据图 1 所示的该实施例的显示器装置；

图 5A 和 5B 为示出电流保持/分配部分的示意性操作的概念性示意图，其中该电流保持/分配部分可以应用于图 1 所示的实施例；

图 6 为说明根据图 1 所示的该实施例的显示器装置中，驱动控制操作(驱动控制方法)的时序图；

图 7 为示出根据图 1 所示的该实施例的显示器装置的另一个结构实例的主要部分的示意性结构示意图；

图 8 为示出根据图 1 所示的该实施例的显示器装置的再一个实例的主要部分的示意性结构示意图；

图 9 为示出根据本发明的显示器装置的第二实施例的一部分的结构示意图；

图 10 为示出电流保持/分配部分的结构实例的电路结构图，其中该电流保持/分配部分可以应用于根据图 9 所示的该实施例的显示器装置；

图 11A 和 11B 为示出电流保持/分配部分的示意性操作的概念性示意图，其中该电流保持/分配部分可以应用于图 9 所示的实施例；

图 12 为示出根据图 9 所示的该实施例的显示器装置的驱动控制方法的时序图；

图 13 为示出根据本发明的显示器装置的第二实施例中，另一个

结构实例的主要部分的示意性结构示意图；

图 14 为示出显示像素的具体电路实例的电路结构图，其中该显示像素可以应用于根据本发明的显示器装置；

图 15A 和 15B 为示出根据图 9 所示的实施例的像素驱动电路的驱动控制操作的概念性示图；

图 16 为示出显示器装置的结构实例的示意性方框图，其中根据图 14 所示的实施例的显示像素可以应用于该显示器装置；

图 17 为示出显示器装置的另一个结构实例的示意性方框图，其中根据图 14 所示的实施例的显示像素可以应用于该显示器装置；

图 18 为示出现有技术中，采用有源矩阵驱动模式的发光元件型显示器的主要部分的结构实例的示意性示图；以及

图 19 为示出显示像素的结构实例的等价电路图，其中该显示像素应用于现有技术中采用有源矩阵驱动模式的发光元件型显示器中。

发明详述

下文将会基于示出的实施例，描述根据本发明的显示器装置及其驱动控制方法。

<显示器装置的第一实施例>

将要首先描述显示器装置的示意性结构，其中根据本发明的显示器装置可以应用于该显示器装置。

图 1 为示出根据本发明一个实施例的显示器装置的完整结构的示意性方框图。

图 2 为示出根据此实施例的显示器装置的主要部分的结构示图。

如图 1 所示，根据本发明的显示器装置 100 主要具有显示面板 110A、扫描驱动器(选择电路)120A、电流发生部分(层级信号发生电路)130、电流保持/分配部分(电流写入电路)140A、系统控制器 150 以及显示信号发生部分 160。

如图 2 所示，显示面板 110A 基本上具有多个显示像素 EM，其二维排列(n 行 $\times m$ 列)并与选择晶体管 Trsel 连接。依据多行(本实施例中为两行)中的显示像素 EM 排列多个扫描线组 SGi，且其中多条(本

实施例中为两条)扫描线 SL_{ia} 和 SL_{ib} (i 为落在范围 $1 \leq i \leq n'$ 内的正整数, 例如提供于显示面板 110A 中的总行数 n 的约数; n' 和 n 为正整数) 被确定为一组。依据对应于每个扫描线组 SG_i 的每列中的显示像素 EM , 排列多个数据线组 DG_j , 且其中多条(本实施例中为两条)数据线 DL_{ja} 和 DL_{jb} (j 为落在范围 $1 \leq j \leq m$ 内的正整数, m 为正整数, 以及为在显示面板 110 中设定的像素列的总数量) 被确定为一组。每个显示像素 EM 提供于构成每个扫描线组 SG_i 的扫描线 SL_{ia} 和 SL_{ib} , 以及构成每个数据线组 DG_j 的数据线 DL_{ja} 和 DL_{jb} 的交叉点附近。

扫描驱动器(选择电路)120A 通常与显示面板 110A 的扫描线组 SG_i 连接, 并在预定定时, 依次将扫描信号 V_{sel} 应用于每个扫描线组 SG_i , 以同步设定显示像素 EM , 其中显示像素 EM 对应于与扫描线组 SG_i 连接的多行(本实施例中为两行)。

电流发生部分(层级信号发生电路)130 通常获取对应于显示像素的显示数据, 其中显示数据由稍后描述的显示信号发生部分 160 提供, 显示像素对应于扫描线组 SG_i 的多行(本实施例中为两行), 并在时间序列中, 将关于多个对应行的信号电流(层级信号) I_c 提供给电流保持/分配部分 140A。

电流保持/分配部分(电流写入电路)140A 通常与显示面板 110A 的每个数据线组 DG_j 连接, 在以预定定时的时间序列中, 分配由电流发生部分 130 依次提供的、对应于多行(本实施例中为两行)的信号电流 I_c , 并依据每行保持该电流, 而且将基于已保持的信号电流 I_c 的层级电流 I_{pix} 同步提供给多行(本实施例中为两行)中的显示像素 EM 。在此实施例中, 电流发生部分 130 和电流保持/分配部分 140A 构成信号驱动器 200A。

系统控制器 150 生成并输出扫描控制信号和数据控制信号, 基于例如显示信号发生部分 160 提供的定时信号, 至少控制扫描驱动器 120A、电流发生部分 130 和电流保持/分配部分 140A 的操作状态。

显示信号发生部分 160 基于例如显示器装置 100 的外部提供的视频信号, 生成显示数据(例如数字数据), 并将该显示数据提供给电流发生部分 130, 进一步生成或提取定时信号(系统时钟或类似信号)并

将该定时信号提供给系统控制器 150, 其中该定时信号在显示面板 110A 中将显示数据显示为图像。

在图 2 所示的结构中, 作为结构实例, 电流保持/分配部分 140A 与像素阵列集成在绝缘基底 BASE 上, 构成显示面板 110A 的多个显示像素 EM(也就是像素阵列)形成在基底上, 但是本发明不限于此结构。例如, 信号驱动器 200A 可以具有驱动器芯片的构造, 并装配(封装)在基底 BASE 上。

现在将要描述每个结构的具体构造。

(显示面板)

例如, 如图 2 所示, 显示面板 110A 具有一种结构, 其中该显示面板可以应用于根据此实施例的显示器装置中, 而在该结构中, 对应于两行的每个扫描线组 SG_i 和对应于一个像素列的每个数据线组 DG_j , 被安排为彼此垂直, 其中在两行中, 两条分开的扫描线 SL_{ia} 和 SL_{ib} 被确定为一组, 在像素列中, 两条数据线 DL_{ja} 和 DL_{jb} 被确定为一组。每个显示像素 EM 与每条扫描线 SL_{ia} 和每条数据线 DL_{ja} 的交叉点, 以及每条扫描线 SL_{ib} 和每条数据线 DL_{jb} 的交叉点连接。

在此实施例中, 在图 2 所示的结构中, 奇数行中的显示像素 EM 与每个扫描线组 SG_i 中的扫描线 SL_{ia} 连接, 而偶数行中的显示像素 EM 与扫描线 SL_{ib} 连接。

如图 2 所示, 关于对应于构成每个扫描线组 SG_i 的扫描线的行数, 本发明不限于该结构, 其中在该结构中, 每个扫描线组 SG_i 对应于两行显示像素 EM。例如, 可以采用一种结构, 其中每个扫描线组 SG_i 对应于 k 行显示像素 EM (k 为提供于显示面板 110 中总行数 n 的约数), 且其可选择地具有 n/k 组(也就是上述 n' 组)扫描线组, 例如, 可以使用一种结构, 其中依据构成显示面板 110A 的行(n 行)提供一个(单个)扫描线组, 而且一个屏幕上的所有显示像素 EM 共同与扫描线组连接。在此情况下, 一个屏幕上的所有显示像素 EM, 被扫描驱动器 120A 输出的单一扫描信号一起设定为已选择状态。

每个显示像素 EM 具有与每条扫描线 SL_{ia} 或 SL_{ib} 连接的栅极接线端, 以及与每个选择晶体管 Trsel 的漏极接线端连接的源极接线端,

其中选择晶体管与每条数据线 DLja 和 DLjb 连接。每个显示像素 EM 包括电流控制型发光元件，通过每条数据线 DLja 或 DLjb 和选择晶体管 Trsel 基于电流保持/分配部分 140 提供的层级电流 I_{pix} 发射具有预定亮度层次的光。

在具有此类结构的显示面板 110A 中，通过将扫描信号 Vsel，从稍后描述的扫描驱动器 120A，应用于特定扫描线组 SGi，与构成扫描线组 SGi 的多(两)条扫描线 SLia 和 SLib 连接的选择晶体管 Trsel 被同步导通，对应于多行(两行)的显示像素 EM 被一起设定为已选择状态。在扫描信号 Vsel 应用于特定扫描线组 SGi 的状态(已选择状态)下，通过将对应于显示数据的层级电流 I_{pix}，从稍后描述的电流发生部分 130 和电流保持/分配部分 140A，一次全部提供给每个数据线组 DGj，显示数据被写入对应于多行(两行)的显示元件 EM 中，其中通过被导通的选择晶体管 Trsel，显示元件被同时设定为已选择状态。具体电路实例或包括选择晶体管的显示像素 EM 的电路操作将在稍后详细描述。

(扫描驱动器)

扫描驱动器 120A 通过基于系统控制器 150 提供的扫描控制信号，执行将处于选择级(例如，高级)的扫描信号 Vsel 依次应用于每个扫描线组 SGi 的操作，将对应于多行(本实施例中为两行)的显示像素 EM 同时设定为已选择状态，其中显示像素与构成每个扫描线组 SGi 的扫描线 SLia 和 SLib 连接。也就是说，例如，如图 2 所示，扫描驱动器 120A 包括移位模块 SB1、SB2、...SBi、...SBn'，每个都依据各个扫描线组 SGi，在多级上包括移位寄存器和缓冲器(在图 2 中，n' = n/2；n 为提供于显示面板 110A 中的总行数)。当从显示面板 110A 的上部向下部依次移位时，移位寄存器输出移位信号，基于稍后描述的系统控制器 150 提供的扫描控制信号(扫描起始信号 SST、扫描时钟信号 SCK 和类似信号)，通过缓冲器，该移位信号被依次应用于每个扫描线组 SGi，作为具有预定选择级(高级)的扫描信号 Vsel。

如上所述，例如，当采用构成显示面板 110A 的所有显示像素 EM 与单一线组 SGi 连接的结构时，如图 2 所示的此类移位模块不是必须

的,而且在预定定时,基于扫描控制信号,通过将单一扫描信号 V_{sel} 应用于扫描线组 SG_i ,一个屏幕上的所有显示像素 EM 一起被设定为已选择状态。

(电流发生部分)

电流发生部分 130 在预定定时,基于系统控制器 150 输入的数据控制信号,依次获取稍后描述的显示信号发生部分 160 提供的显示数据,其中显示数据对应于数据线组 DG_j 中的多行(本实施例中为两行)显示像素,数据线组 DG_j 对应于扫描线组 SG_i ,以生成具有对应于显示数据层级值的电流值的信号电流(层级信号) I_c ,并依据时间序列中的每列,依次将多行的信号电流 I_c 提供给电流保持/分配部分 140A。电流发生部分 130 对于一个屏幕依次并重复执行该操作。稍后将会详细描述电流发生部分 130 的具体结构和操作。

(电流保持/分配部分)

电流保持/分配部分 140A 在时间序列中,基于在预定定时系统控制器 150 输入的数据控制信号,依次获取电流发生部分 130 提供的多行的信号电流 I_c ,其中该多行对应于每个扫描线组 SG_i ,该电流保持/分配部分依据每个数据线组 DG_j 的每列中的多个显示像素 EM ,单独保持信号电流 I_c ,并通过使用上述扫描驱动器 120,依据将每个扫描线组 SG_i 设定为已选择状态的定时,将基于已保持的信号电流 I_c 的层级电流 I_{pix} ,同步提供给每个数据线组 DG_j 的多行(本实施例中为两行)的显示像素 EM 。

具体地,例如,如图 2 所示,电流保持/分配部分 140A 至少包括多个电流分配电路 141,每个都依据排列在显示面板 110A 中的每个数据线组 DG_j 而提供,并依据每个数据线组 DG_i 的多条(本实施例中为两条)数据线 DL_{ja} 和 DL_{jb} 中的每条,在时间序列中,分配电流发生部分 130 提供的信号电流 I_c ;以及多个电流保持电路 142,每个都提供为与排列在显示面板 110A 中的每个数据线组 DG_i 连接,且并行地保持信号电流 I_c ,其中该信号电流对应于由电流分配电路 141 分配的多条(本实施例中为两条)数据线。

该电流保持/分配部分 140A 在基于数据控制信号的定时,依次获

取多行(本实施例中为两行)的信号电流 I_c ，其中这些行与构成每个扫描线组 SG_i 的扫描线 SL_{ia} 和 SL_{ib} 连接，该电流保持/分配部分依据每个数据线组 SG_i 中的每条数据线，分配并保持信号电流 I_c 。部分 140A 还生成基于已保持的信号电流 I_c 的层级电流 I_{pix} ，并在将扫描线组 SG_i 设定为已选择状态的定时，通过每个数据线组 DG_i ，将层级电流 I_{pix} 同步提供给多行(本实施例中为两行)显示像素 EM 。稍后将会详细描述电流保持/分配部分 140A 的具体结构和操作。

(系统控制器)

系统控制器 150 允许扫描驱动器 120A、电流发生部分 130 和电流保持/分配部分 140A 在预定定时工作，以通过将控制工作状态的扫描控制信号和数据控制信号输出到扫描驱动器 120A 和电流发生部分 130，并通过该电流发生部分 130 输出到电流保持/分配部分 140，生成/输出扫描信号 V_{sel} 、信号电流 I_c 和层级电流 I_{pix} ，将显示信号发生部分 160 生成的显示数据写入每个显示像素 EM ，以从中发光，并控制显示面板 110A，显示基于视频信号的预定图像信息。

(显示信号发生部分)

显示信号发生部分 160 依据显示面板 110A 的每行，从例如显示器装置 100 的外部提供的视频信号中，提取亮度层次信号成分，并将亮度层次信号成分提供给电流发生部分 130 作为显示数据。在此实施例中，当视频信号包括定时信号成分，其中该定时信号成分定义像电视广播信号(复合视频信号)的图像信息的显示定时，显示信号发生部分 160 可以具有提取亮度层次信号成分的功能，以及提取定时信号成分并将其提供给系统控制器 150 的功能。在此情况下，系统控制器 150 生成提供给扫描驱动器 120A 的扫描控制信号和数据控制信号，电流发生部分 130 或电流保持/分配部分 140 基于显示信号发生部分 160 提供的定时信号。

<电流发生部分的具体实例>

现在将要描述电流发生部分的具体结构实例，其中该电流发生部分可以应用于根据此实施例的显示器装置。

图 3 为示出电流发生部分的结构实例的方框图，其中该电流发生

部分可以应用于根据此实施例的显示器装置。

例如,如图3所示,电流发生部分130包括移位寄存器电路131、数据寄存器电路132、数据门电路133、D/A转换器134、以及电压—电流转换/电流源电路135。移位寄存器电路131输出移位信号,同时基于系统控制器150提供的移位时钟信号CLK作为数据控制信号,依次移位采样起始信号STR。数据寄存器电路132基于移位信号的输入定时,依次获取由显示信号发生部分160提供的一行显示数据D0至Dm(数字数据)。数据门电路133基于数据门信号STB,保持由数据寄存器电路132获取的一行显示数据D0至Dm。D/A转换器134基于由未图释的电源装置提供的层级参考电压V0至Vp,将已保持的显示数据D0至Dm转换为预定模拟信号电压(分级电压Vpix)。电压—电流转换/电流源电路135,生成对应于转换为模拟信号电压的显示数据的信号电流(层级信号)Ic,并在时间序列上,依据排列在显示面板110中的每个数据线组DGj,基于系统控制器150提供的输出使能信号OE,对于与每个扫描线组SGi连接的多行,将对应于每列中的显示像素EM的信号电流Ic依次提供给电流保持/分配部分140A。

<电流保持/分配部分的具体实例>

现在将要描述电流保持/分配部分的具体实例,其中该电流保持/分配部分可以应用于根据此实施例的显示器装置。

图4为示出电流保持/分配部分的结构实例的电路结构图,其中该电流保持/分配部分可以应用于根据此实施例的显示器装置。

在此实例中,仅仅说明一个结构实例,该实例可以应用于根据此实施例的显示器装置,而且本发明不限于此电路结构。

例如,如图4所示,构成电流保持/分配部分140A的每个电流分配电路(信号分配部分)141包括开关晶体管Tr41a和开关晶体管Tr41b。在开关晶体管Tr41a中,从电流发生部分130输出的信号电流Ic,提供给电流路径的一端(源极接线端),电流路径的另一端(漏极接线端)与延伸至电流保持电路142的第一输出触点N41a连接,由系统控制器150提供的作为数据控制信号的第一电流获取信号WTodd

应用于控制接线端(栅极接线端)。在开关晶体管 Tr41b 中, 电流发生部分 130 输出的信号电流 I_c 提供给电流路径的一端(源极接线端), 电流路径的另一端(漏极接线端)与延伸至电流保持电路 142 的第二输出触点 N41b 连接, 作为数据控制信号而提供的第二电流获取信号 WTevn 应用于控制接线端(栅极接线端)。

构成电流保持/分配部分 140A 的每个电流保持电路 142 具有一个结构, 其中两级上的门闩部分(信号保持/输出部分)142a 和 142c 共同地与两级上的门闩部分(信号保持/输出部分)142b 和 142d 并行提供, 其中 142a 和 142c 共同地与数据线 DLja 并行连接, 而且由电流分配电路 141 通过第一输出触点 N41a 提供的信号电流 I_c 共同提供给 142a 和 142c, 而 142b 和 142d 共同地与数据线 DLjb 并行连接, 而且由电流分配电路 141 通过第二输出触点 N41b 提供的信号电流 I_c 共同提供给 142b 和 142d。

例如, 如图 4 所示, 每个门闩部分 142a(或 142c)包括: 晶体管 Tr42a(或 Tr42c), 具有连接在电流分配电路 141 的输出触点 N41a 和触点 N42a(或 N42c)之间的电流路径(源极-漏极), 并具有施加有第一门闩信号 LCup(或第二门闩信号 LClw)的控制接线端(栅极); 晶体管 Tr43a(或 Tr43c), 具有连接在触点 N42a(或 N42c)和触点 N43a(或 N43c)之间的电流路径, 并具有施加有第一门闩信号 LCup(或第二门闩信号 LClw)的控制接线端; 晶体管 Tr44a(或 Tr44c), 其中电流路径的一端与触点 N42a(或 N42c)连接, 同时预定低电势电压(-Vcc)施加于其另一端, 而且控制接线端与触点 N43a(或 N43c)连接; 晶体管 Tr45a(或 Tr45c), 其中电流路径的一端与触点 N42a(或 N42c)连接, 同时其另一端与数据线 DLja 连接, 而且第二门闩信号 LClw(或第一门闩信号 LCup)应用于控制接线端; 以及存储电容 Ca(或 Cc), 连接在触点 N43a(或 N43c)和低电势电压(-Vcc)之间。

例如, 如图 4 所示, 类似门闩部分 142a 和 142c, 上述每个门闩部分 142b(或 142d)包括: 晶体管 Tr42b(或 Tr42d), 其中电流路径(源极-漏极)连接在电流分配电路 141 的输出触点 N41b 和触点 N42b(或 N42d)之间, 且第一门闩信号 LCup(或第二门闩信号 LClw)施加于控

制接线端(栅极); 晶体管 Tr43b(或 Tr43c), 其中电流路径连接在触点 N42b(或 N42d)和触点 N43b(或 N43d)之间, 且第一门闩信号 LCup(或第二门闩信号 LClw)应用于控制接线端(栅极); 晶体管 Tr44b(或 Tr44d), 其中电流路径的一端与触点 N42b(或 N42d)连接, 同时预定低电势电压(-Vcc)施加于其另一端, 且控制接线端与触点 N43b(或 N43d)连接; 晶体管 Tr45b(或 Tr45d), 其中电流路径的一端与触点 N42b(或 N42d)连接, 同时其另一端与数据线 DLjb 连接, 且第二门闩信号 LClw(或第一门闩信号 LCup)施加于控制接线端; 以及存储电容 Cb(或 Cd), 连接在触点 N43b(或 N43d)与低电势电压(-Vcc)之间。

在此实施例中, 尽管在根据此实施例的电流分配电路中的各个晶体管 Tr41a、Tr41b, 和电流保持电路 142 中的各个晶体管 Tr42a 至 Tr45a、Tr42b 至 Tr45b、Tr42c 至 Tr45c 和 Tr42d 至 Tr45d 不限于特定类型, 例如, 也可以应用以非晶硅层作为沟道层的 n 沟道型场效应薄膜晶体管, 或以多晶硅层作为沟道层的场效应薄膜晶体管。在此情况下, 如图 2 所示, 电流保持/分配部分 140A 可以与像素阵列集成在绝缘基底 BASE 上构成显示面板 110A。另外, 提供于各个门闩部分 142a 至 142d 中的每个存储电容 Ca 至 Cd 可以是形成于每个晶体管 Tr44a 至 Tr44d 的栅极和源极之间的寄生电容或单独提供的电容元件。

在上述电流保持电路 142 中, 存储电容 Ca 至 Cd 构成根据本发明的信号保持部分和电荷存储电路, 晶体管 Tr44a 至 Tr44d 和 Tr45a 至 Tr45d 构成根据本发明的层级电流输出部分。

<电流保持/分配部分的操作>

现在将要描述具有此类结构的电流保持/分配部分的操作。

图 5A 和 5B 为示出可以应用于此实施例的电流保持/分配部分的常规操作的概念性示图。

在此实例中, 对于构成每个电流保持电路 142 的门闩部分 142a 至 142d, 为了方便的原因, 将会给出关于提供有门闩部分 142a 和 142c 的一侧的示出和描述, 但在提供有门闩部分 142b 和 142d 的一侧也执行相同的操作。

根据此实施例的电流保持/分配部分 140A(电流分配电路 141 和

电流保持电路 142)的操作具有:分配信号电流(层级信号) I_c 的电流分配操作,其中该信号由电流分配电路 141 在时间序列中,基于写入多行(此实施例中为两行)的显示像素,从电流发生部分 130 提供给输出触点 N41a 一侧和输出触点 N41b 一侧,其中该显示像素行对应于构成扫描线组 SG_i 的各条扫描线 SL_{ia} 和 SL_{ib} ;与电流分配操作同步,在构成电流保持电路 142 的门闩部分 142a 和 142b 或门闩部分 142c 和 142d 中,进行获取和保持已分配的信号电流 I_c 的电流保持操作;以及与电流保持操作同步,基于保持在电流保持操作中的信号电流 I_c ,进行从构成电流保持电路 142 的门闩部分 142a 和 142b 以及门闩部分 142c 和 142d 中的另一个,向构成数据线组 DG_j 的各条数据线 DL_{ja} 和 DL_{jb} 同步输出层级电流 I_{pix} 的电流输出操作。电流保持操作和电流输出操作被控制为在构成电流保持电路 142 的门闩部分 142a 和 142b 以及门闩部分 42c 和 142d 之间可选择地重复执行,同时依据显示面板 110A 中的所有扫描线组 SG_i ,重复电流分配操作。

也就是说,在基于依据每列的显示数据,在构成电流保持电路 142 的门闩部分一侧上获取和保持由电流发生部分 130 提供的信号电流 I_c 的周期内,同时在门闩部分的另一侧读取和输出层级电流 I_{pix} 。因此,基本上执行了获取基于显示数据的信号电流 I_c 和向每列的数据线组 DG_j 输出层级电流 I_{pix} 的操作。

现在将要参考电流保持/分配部分的每个电路结构,具体描述每个操作。

(电流分配操作)

在电流分配操作中,在电流分配电路 141 中,通过有选择性地设定从系统控制器 150 向高级提供的,作为数据控制信号的第一和第二电流获取信号 W_{Todd} 和 W_{Tevn} ,开关 Tr_{41a} 和 Tr_{41b} 之一被依次导通,且对应于每行中显示像素 EM 的信号电流 I_c ,在时间序列中,与导通开关的定时同步,从电流发生部分 130 输出。结果,依据每行分配信号电流 I_c ,并通过每个输出触点 N41a 或 N41b,输出到构成稍后描述的电流保持部分 142 的单个门闩部分 142a 和 142c 或 142b 和 142d。

(电流保持操作/电流输出操作)

在电流保持电路 142(门闩部分 142a 至 142d)中,通过有选择性地设定从系统控制器 150 向高级提供的,作为数据控制信号的第一和第二门闩信号 LCup 和 LClw,与输出触点 N41a 并行连接的门闩部分 142a 和 142c,以及与输出触点 N41b 并行连接的门闩部分 142b 和 142d(门闩部分 142a 和 142b 或门闩部分 142c 和 142d)其中之一被设定为电流保持操作状态,而剩余的的门闩部分(门闩部分 142c 和 142d 或门闩部分 142a 和 142b)被设定为稍后描述的电流输出操作状态。

在电流保持操作中,如图 5A 所示(由于方便的原因,单独示出门闩部分 142a 和 142c),第一门闩信号 LCup 被设定为高级,而第二门闩信号 LClw 被设定为低级。结果,在与输出触点 N41a 连接的的门闩部分 142a 中,晶体管 Tr42a、Tr43a 和 Tr44a 导通,而晶体管 Tr45a 关闭。此时,由于晶体管 Tr44a 的栅极和漏极之间的部分被晶体管 Tr43a 电短路,晶体管 Tr44a 工作在饱和区。因此,由电流发生部分 130 提供,并通过电流分配电路 141 的开关 Tr41a 输出到输出触点 N41a 的信号电流 I_c ,通过门闩部分 142a 的晶体管 Tr42a 和 Tr44a,流到低电势电压(-Vcc)一侧,而信号电流 I_c 的电流级被转换为晶体管 Tr44a 的栅极和源极之间的电压级,使得信号电流 I_c 存入存储电容 Ca 中作为电荷。

在电流输出操作中,如图 5B 所示,第一门闩信号 LCup 被设定为低级,而第二门闩信号 LClw 被设定为高级。结果,在门闩部分 142a 中,晶体管 Tr42a 和 Tr43a 关闭,而晶体管 Tr45a 导通。此时,电势(高电压)被保持在触点 N43a 中,其中该电势基于由电流保持操作存入存储电容 Ca 中的电荷(信号电流 I_c),因此晶体管 Tr44a 持续导通工作。因此,排列在显示面板 110(未示出)中的数据线 DLja,通过门闩部分 142a 的晶体管 Tr45a 和 Tr44a,与低电势电压(-Vcc)连接,而层级电流 I_{pix} 以这样的方式流动,从数据线 DLja 一侧(也就是,显示像素 EM 一侧)拉向门闩部分 142a(电流保持电路 142)。

另外,在第一门闩信号 LCup 被设定为低级,第二门闩信号 LClw 被设定为高级的状态(也就是,上述门闩部分 142a 的电流输出操作状

态)下,晶体管 Tr42c 和 Tr43c 导通,晶体管 Tr44c 的栅极和漏极之间的部分被晶体管 Tr43a 电短路,使得在与输出触点 N41a 并行连接的门闩部分 142c 中,晶体管 Tr44c 在饱和区导通,而晶体管 Tr45c 关闭。因此,输出到输出触点 N41a 的信号电流 I_c 通过门闩部分 142c 的晶体管 Tr42c 和 Tr44c 流到低电势电压(-Vcc)一侧,信号电流 I_c 的电流级被转换为晶体管 Tr44c 的栅极和源极之间的电压级,使得信号电流 I_c 存入存储电容 Cc 中作为电荷。

也就是说,在门闩部分 142a 和 142c 之一被设定为电流保持操作状态的周期内,另一个被同步设定为电流输出操作状态。在未图释的门闩部分 142b 和 142d 的组合中同样执行此类操作状态。

已经给出关于实例的描述,其中提供功能(电流极性反转部分),生成(转换电流方向)负层级电流 I_{pix} ,对应于由电流发生部分 130 提供的具有正极性的信号电流 I_c ,且从数据线(显示像素)一侧拉层级电流 I_{pix} ,以应对稍后描述的像素驱动电路的电路结构,其中该像素驱动电路提供给根据此实施例的电流保持/分配部分 140A 中的显示像素 EM。然而,本发明不限于此,可以具有一种结构,其中生成具有正极性的层级电流 I_{pix} ,且层级电流 I_{pix} 依据显示像素 EM 的电路结构,通过数据线(显示像素)。

注意到市场上分布和可用的几乎所有已知电流驱动电路(对应于电流发生部分)都具有输出具有正极性的层级信号(信号电流)的结构,并因此通过应用具有上述结构的电流保持/分配部分,可以由已知电流驱动器容易地生成电流方向被转换的层级电流。

<显示器装置的驱动控制方法>

现在将要描述具有上述结构的显示器装置中的驱动控制操作(驱动控制方法)。

图 6 为说明根据此实施例的显示器装置中的驱动控制操作(驱动控制方法)的时序图。

在此实例中,将会参考上述显示器装置的每个结构给出描述。

在具有上述结构的显示器装置中,通过使用显示信号发生部分 160,首先从视频信号中提取出包括数字数据的显示数据,其中该显

示数据允许构成显示面板 110A 的每个显示像素(发光元件)EM 发出具有预定亮度等级的光,已提取的显示数据被依次提供给电流发生部分 130,作为对应于显示面板 110A 的每行的串行数据。

提供给电流发生部分 130 的显示数据(数字数据),在基于由系统控制器 150 输入的数据控制信号的定时,被转换为对应于显示数据的信号电流(层级信号) I_c ,并输出到依据排列在显示面板 110A 中的每列数据线组 DGj 而提供的电流保持/分配部分 140A。

在此实例中,例如,依据与构成数据线组 DGj 的各条数据线 DLja 和 DLjb 连接的各个显示像素 EM 的每行,从电流发生部分 130 输出的信号电流 I_c ,在时间序列中,以对应于显示面板 110A 中的每列的数据线组 DGj 为单位而输出。

如图 6 所示,在电流保持/分配部分 140A 中执行电流分配操作。在电流分配操作中,对应于显示像素 EM 的信号电流 I_c 被依次获取,其中显示像素排列在依据每列的多行(此实施例中为两行)中,在基于系统控制器 150 提供的数据控制信号(第一和第二电流获取信号 WTodd 和 WTevn)的定时,有选择性地导通电流分配电路 141 的晶体管或开关 Tr41a 和 Tr41b,信号电流 I_c 依次提供给电流保持电路 142 的门闩部分 142a(或 142c)和门闩部分 142b(或 142d)。

接着,与此定时同步,基于系统控制器 150 提供的数据控制信号(高级的第一门闩信号 LCup 和低级的第二门闩信号 LClw),电流保持电路 142 的门闩部分 142a 和 142b 被设定为电流保持操作状态。结果,只在信号电流 I_c 提供给各个门闩部分 142a 和 142b 的周期,才依次执行电流保持操作。在电流保持操作中,基于信号电流 I_c 的电荷存于各个存储电容 Ca 和 Cb 中,其中该信号电流对应于各行(例如,第一行和第二行)中的显示像素 EM。

如图 6 所示,伴随着适当设定第一和第二电流获取信号 WTodd 和 WTevn 和第一和第二门闩信号 LCup 和 LClw 的信号级,在门闩部分 142a 和 142b 和门闩部分 142c 和 142d 中可选择地重复此类电流分配操作和电流保持操作。因此,对应于两行中基于显示数据的显示像素 EM 的信号电流 I_c 依次保持在每个电流保持电路 142 中。

随后,在电流保持操作之后,基于系统控制器 150 提供的数据控制信号(低级的第一门闩信号 LCup 和高级的第二门闩信号 LClw),电流保持电路 142 的门闩部分 142a 和 142b 被设定为电流输出操作状态。结果,在各个门闩部分 142a 和 142b 中执行电流输出操作。在电流输出操作中,层级电流 I_{pix} 通过构成数据线组 DGj 的各条数据线 DLja 和 DLjb,被同步提供给各行(例如,第一行和第二行)中的显示像素 EM,其中该层级电流基于存于各个存储电容 Ca 和 Cb 中的电荷。

因此,通过每列的数据线组 DGj,从电流保持/分配部分 140A 输出层级电流 I_{pix} ,在基于系统控制器 150 提供的扫描控制信号的定时,高级的扫描信号 Vsel,从扫描驱动器 120A 施加于特定的扫描线组 SGi。结果,导通与构成此扫描线组 SGi 的各条扫描线 SLia 和 SLib 连接的所有选择晶体管 Trsel,通过每个数据线组 DGj 的数据线 DLja 和 DLjb 提供给多行(例如,包括第一行和第二行的两行)中的显示像素 EM 的层级电流 I_{pix} ,被写入各个显示像素 EM,从而基于层级电流 I_{pix} 执行具有预定亮度层次的发光操作。

另外,在各个门闩部分 142a 和 142b 中,在执行电流输出操作的周期内,如图 6 所示,基于系统控制器 150 提供的数据控制信号(低级的第一门闩信号 LCup 和高级的第二门闩信号 LClw),电流保持电路 142 的门闩部分 142c 和 142d 被设定为电流保持操作状态。结果,依次执行电流保持操作。在此操作中,在各个门闩部分 142c 和 142d 中,获取从电流发生部分 130 持续提供的每行的信号电流 Ic,基于信号电流 Ic 的电荷存于各个存储电容 Cc 和 Cd 中,其中该信号电流对应于各行(例如,第三行和第四行)中的显示像素 EM。

接着,在门闩部分 142a 和 142b 中的电流输出操作之后,系统控制器 150 再次将第一门闩信号 LCup 设定为高级,将第二门闩信号 LClw 设定为低级。结果,门闩部分 142a 和 142b 被再次设定为电流保持操作状态。因此,在各个门闩部分 142a 和 142b 中执行电流输出操作。在电流输出操作中,基于信号电流 Ic 的电荷存于各个电容 Ca 和 Cb 中,其中该信号电流对应于各行(例如,第五行和第六行)中的显示像素 EM。

另外,此时,当电流保持电路 142 的门闩部分 142c 和 142d 被设定为电流输出操作状态时,执行电流输出操作,其中基于电荷的层级电流 I_{pix} 通过构成数据线组 DGj 的各条数据线 DLja 和 DLjb,被同步提供给各行(例如,第三行和第四行)中的显示像素 EM,其中电荷以前述定时存于各个存储电容 Cc 和 Cd 中。

结果,在构成各个电流保持电路 142 的两级上的门闩部分 142a 和 142b 与门闩部分 142c 和 142d 中,其中依据电流保持/分配部分 140A 中的各列提供该电流保持电路,依据预定操作周期,交替地重复同步执行电流保持操作和电流输出操作的控制。因此,执行操作,其中在电流保持电路中持续获取和保持对应于由电流发生部分 130 输出的每行显示数据的信号电流 I_c ,并向多行中的显示像素同步提供,作为层级电流 I_{pix} 。

因此,以这样一种方式构成此实施例,通过将扫描驱动器发出的单一扫描信号应用于多个显示像素二维排列其中的显示面板,使得多行(此实施例中为两行)中的显示像素被一起设定为已选择状态,并且,在预定定时(例如,一个扫描周期),由信号驱动器依次获取和保持对应于多行中的显示像素的显示数据,而对应于多行的层级电流被同步提供给各个显示像素。因此,与将一个扫描信号应用于一条扫描线的已知驱动控制方法相比,在单一扫描定时驱动的扫描线的数量(被选择的显示像素的行数)变为几倍,而且在显示像素中写入层级电流所需的时间可以基本上被设定为几倍(此实施例中为两倍)。

另外,由于排列在每列中的数据线形成为数据线组,其中多条(此实施例中为两条)数据线被确定为一组,相比于在一列中排列一条数据线的已知显示器装置的结构,可以极大地减少(此实施例中为 1/2)包括保持电容的电容成分,其中保持电容寄生于每条数据线并存在于每个显示像素中,或者是驱动晶体管的寄生电容。因此,可以减少在每个显示像素中写入提供给每条数据线的层级电流所需的时间,或者可以抑制此写入时间的延迟。

结果,可以保证在每个显示像素中写入显示数据的足够长的时间。因此,当显示面板增大尺寸或实现高清晰度时,或者甚至在以低

层级显示图像时,数据线的布线电容可以被令人满意地充电到预定电压,从而消除显示数据的非充分写入状态。另外,可以允许每个显示像素发射具有对应于显示数据的适当亮度层次的光,而且可以极大地减少在显示面板中生成的亮度层次(显示的不规律性),从而提高显示图像质量。

以这样一种方式构成本发明,排列在各行中的扫描线形成为扫描线组,其中多条(此实施例中为两条)扫描线被确定为一组,并且通过使用单一扫描信号,多行(此实施例中为两行)的显示像素被一起设定为已选择状态。因此,可以极大地减少从扫描驱动器向显示面板输出的扫描信号的数量(此实施例中为 $1/2$),而且可以大大地减少显示面板和扫描驱动器之间的连接端点的数量(此实施例中为 $1/2$)。结果,即使在显示面板中实现高清晰度,也可以抑制驱动芯片的输出端数量的增加,而且可以防止接线端之间的间距(间隙)变小,从而简化驱动器芯片的连接步骤的位置精度,或减少步骤的数量。

另外,当非晶硅层或多晶硅层作为沟道层的场效应薄膜晶体管应用为构成电流保持/分配部分的每个晶体管时,电流保持/分配部分可以与显示面板(像素阵列)集成在相同基底上,并且可以抑制装置数量的增加,从而保持显示器装置的产品成本下降。

以上已经描述了该实例,其中将扫描线组排列为对应于例如两行中的显示像素,而且将对应于两行中的显示像素的数据线组排列为,使得通过使用单一扫描信号,两行中的显示像素可以被同步设定为已选择状态,作为根据此实施例的显示器装置的第一实施例。然而本发明不限于此。现在将要描述根据此实施例的显示器装置的另一个结构实例。

图 7 为示出根据此实施例的显示器装置的另一个结构实例的主要部分的示意性结构示意图。

图 8 为示出根据此实施例的显示器装置的再一个结构实例的主要部分的示意性结构示意图。

也就是说,例如,如图 7 所示,显示面板 110A 可以配置为具有为对应于两行或多行(四行)而排列的每个扫描线组 SG_i , 以及每个数

据线组 DL_j ，其中数据线组包括多条(四条)数据线 DL_{ja} 至 DL_{jd} ，其数量(四)对应于多个行，并依据每个像素行而排列。通过使用单一扫描信号 V_{sel} ，多行(四行)中的显示像素 EM 可以被同步设定为已选择状态。

另外，如图 8 所示，作为为对应于多行而排列的一个扫描线组的结构(扫描线的布局格式)，例如，在显示面板 110A 内可以不分地延伸(drawn)(转变方向)一条扫描线 SL_i ，并与多行(两行)中的显示像素 EM 共同连接。

<显示器装置的第二实施例>

现在将要参考附图描述根据本发明的显示器装置的第二实施例。

图 9 为示出根据本发明的显示器装置的第二实施例的主要部分的结构示意图。

这里，等同于第一实施例中结构的结构由相同或类似的参考标记表示，因此省略其解释。

根据上述第一实施例的显示器装置包括：显示面板，其中排列有对应于多行的每个扫描线组 SG_i ，和对应于多行的包括多条数据线的每个数据线组 DG_j ；以及对应于显示面板的外围电路(包括电流发生部分和电流保持/分配部分的扫描驱动器和信号驱动器)。根据第二实施例的显示器装置包括：显示面板，其中排列有依据每行提供的每条扫描线，和对应于多行的包括多条数据线的每个数据线组；以及对应于显示面板的外围电路(包括电流发生部分和电流保持/分配部分的扫描驱动器和信号驱动器)。

如图 9 所示，根据此实施例的显示面板 110B 通常包括：多个显示像素 EM ，以二维排列(n 行 $\times$ m 列)，并通过选择晶体管 Tr_{sel} 彼此连接；依据各行中的显示像素 EM 而排列的多条扫描线 SL_q (q 为落在范围 $1 \leq q \leq n$ 内的正整数； n 为正整数，且为显示面板 110 中设定的像素总行数)；以及多个数据线组 DG_j ，依据各列中的显示像素 EM 而排列，而且其中多条(此实施例中为两条)数据线 DL_{ja} 和 DL_{jb} (j 为落在范围 $1 \leq j \leq m$ 内的正整数； m 为正整数，且为显示面板 110 中设定的像素总列数)被确定为一组。每个显示像素 EM 设置在扫描线 SL_q 和

构成每个数据线组 DGj 的数据线 DLja 和 DLjb 的每个交叉点上。

扫描驱动器(选择电路)120B 通常与显示面板 110B 中的扫描线 SLq 连接,并在预定定时,将扫描信号 Vsel 依次应用于每条扫描线 SLq,以将每行(一行)中与扫描线 SLi 连接的显示像素 EM 依次设定为已选择状态。

电流发生部分 130 通常生成信号电流(层级信号)Ic,依据显示信号发生部分 160 提供的显示数据,该信号电流具有对应于基于显示数据的亮度层次值的电流值。

电流保持/分配部分 140B 通常与显示面板 110B 中的每个数据线组 DGj 连接。部分 140B 在时间序列中获取对应于各行(此实施例中为两行)的、由电流发生部分 130 提供的信号电流 Ic,并在预定定时,将基于信号电流 Ic 的层级电流 Ipix 依次应用于多行(此实施例中为两行)中的显示像素 EM。在此实施例中,电流发生部分 130 和电流保持/分配部分 140B 构成信号驱动器 200B。

注意到,在如图 9 所示的结构中,电流保持/分配部分 140B 与像素阵列集成在绝缘基底 BASE 上,其中构成显示面板 110B 的多个显示像素 EM(也就是,像素阵列)形成在该基底上作为结构实例,但是本发明不限于此。例如,信号驱动器 200B 可以具有驱动器芯片的构造,并装配(封装)在基底 BASE 上。稍后将会描述细节。

现在将要描述每个结构的具体构造。

(显示面板)

例如,如图 9 所示,显示面板 110 具有这样一种结构,其中该显示面板可以应用于根据此实施例的显示器装置中,而在该结构中,对应于每个像素行的每条扫描线 SLq 和具有两条数据线 DLja 和 DLjb 的每个数据线组 DGj 被确定为一组并对应于一个像素列,上述扫描线和数据线被安排为彼此垂直,而且显示像素 EM 与奇数扫描线 SLi 和每列中的数据线 DLja 的交叉点,以及偶数扫描线 SLi 和每列中的数据线 DLjb 的交叉点连接。

在此实施例中,在图 9 所示的结构中,尽管排列在每列中的数据线组 DGj 配置为具有确定为一组的两条数据线 DLja 和 DLjb,但是本

发明不限于此,且两条或更多条数据线可以被确定为一组。在此情况下,当构成数据线组 DG_j 的数据线的数量为 q (也就是,数据线 DL_{j1} 至 DL_{jq} 的数量为 q)时,提供一种结构,其中显示像素 EM 与每行中的扫描线和每列中的第一数据线 DL_{j1} 的交叉点连接,其中该行可以用 q 去除线数并余 1 而计算得出(第一、第 $q+1$ 、 $2q+1$, ... 行的每条扫描线),显示像素 EM 与每行中的扫描线和每列中的第二数据线 DL_{j2} 的交叉点连接,其中该行可以用同样方式并余 2 而计算得出(第二、第 $q+2$ 、 $2q+2$, ... 行的每条扫描线),显示像素和数据线以相同关系连接,并且显示像素 EM 与每行中的扫描线和每列中的第 q (最后一条)数据线 DL_{jq} 的交叉点连接,其中该行可以用同样方式并余 0 而计算得出(第 q 、 $2q$ 、 $3q$, ... 行的每条扫描线)。

另外,类似图 2 中的显示像素 EM ,每个显示像素 EM 通常具有这样一种结构,其中栅极接线端与每条扫描线 SL_i 连接,源极接线端与和每条数据线 DL_{ja} 或 DL_{jb} 连接的选择晶体管 Tr_{sel} 的漏极接线端连接,并包括电流控制型发光元件,其中基于通过选择晶体管 Tr_{sel} 而提供的层级电流 I_{pix} ,发射具有预定亮度层次的光。

在具有此类结构的显示面板 110B 中,通过将扫描信号 V_{sel} 从稍后描述的扫描驱动器 120B 应用于特定行中的扫描线 SL_i ,与此扫描线 SL_i 连接的选择的晶体管 Tr_{sel} 被导通,而且此行中的显示像素 EM 被一起设定为已选择状态。在此已选择状态中,当对应于显示数据的层级电流 I_{pix} 被同步提供给每个数据线组 DG_j 中的特定数据线时,通过已经被导通的选择晶体管 Tr_{sel} ,显示数据被同步写入此行中被设定为已选择状态的显示像素中。

(扫描驱动器)

扫描驱动器 120B 基于系统控制器 150 提供的扫描控制信号,依次执行将选择级(也就是,高级)的扫描信号 V_{sel} 应用于每条扫描线 SL_q ,使得每行中与每条扫描线 SL_i 连接的显示像素 EM 被同步设定为已选择状态,并且至少相邻行中的显示像素 EM 在预定周期内被同步设定为已选择状态。也就是说,例如如图 9 所示,扫描驱动器 120 包括移位模块 SB_1 、 SB_2 、...、 SB_i 、... SB_n ,在依据各条扫描线 SL_q

的多级上(此实施例中为 n 级)每个移位模块都包括移位寄存器和缓冲器。通过移位寄存器,在显示面板 110 中从上部往下部依次移位时输出的移位信号,通过每个缓冲器被应用于每条扫描线 SL_q ,作为具有预定选择级(高级)的扫描信号 V_{sel} ,其中该扫描等级基于系统控制器 150 提供的扫描控制信号(扫描起始信号 SST 、扫描时钟信号 SCK 和类似信号)。这里,在此实施例中,在具有上述结构的扫描驱动器中,例如,扫描时钟信号 SCK 被设定为规则时间宽度,其中该时间宽度依据每行在预定周期(一个水平扫描周期)内设定已选择状态(应用扫描信号 V_{sel} 的每行的选择时间宽度),且扫描起始信号 SST 被设定为两行(两个水平扫描周期)的选择时间宽度。结果,具有两行的时间宽度的移位信号在各个移位模块 SB_1 、 SB_2 、...、 SB_i 、... SB_n 之间移位,并且在预定周期内,基于移位信号的扫描信号 V_{sel} ,以重叠的方式应用于至少相邻的扫描线 SL_i 。

(电流发生部分)

电流发生部分 130 具有与如图 3 所示的第一实施例中的电流发生部分 130 相同的结构,并对一个屏幕依次重复执行操作。在此操作中,电流发生部分 130 在预定定时依次获取显示数据,其中该显示数据对应于每个数据线组 DG_j 中的多行(此实施例中为两行)的显示像素,基于系统控制器 150 输入的数据控制信号,由显示信号发生部分 160 提供该显示数据,并生成具有对应于显示数据亮度层次值的电流值的信号电流(层级信号) I_c ,并依据每列在时间序列中,向电流保持/分配部分 140B 依次提供多行的信号电流 I_c 。

(电流保持/分配部分)

电流保持/分配部分 140B 在预定定时依次获取和保持对应于每个数据线组 DG_j 的多行信号电流 I_c ,其中在时间序列中,基于系统控制器 150 输入的数据控制信号,由电流发生部分 130 提供该信号电流。部分 140B 向每行中的显示像素 EM 同步提供信号电流 I_c 作为层级电流 I_{pix} ,其中通过每个数据线组 DG_j ,显示像素被设定为已选择状态。

具体地,例如,如图 9 所示,电流保持/分配部分 140B 包括至少

多个电流保持/分配电路 143，依据排列在显示面板 110B 中的各个数据线组 DGj 而提供。另外，电流保持/分配部分 140B 在将每条扫描线 SLq 设定为已选择状态的定时上，依据每个数据线组 DGj 中的多条(本实施例中为两条)数据线 DLja 和 DLjb，分配并保持时间序列中由电流发生部分 130 提供的信号电流 Ic，并向各条数据线 DLja 和 DLjb 的显示像素 EM 依次提供基于已保持的信号电流 Ic 的层级电流 I_{pix}。

注意到，将在稍后详细描述电流保持/分配部分 140B 的具体结构和操作。

<电流保持/分配部分的具体实例>

现在将要描述可以应用于根据此实施例的显示器装置的电流保持/分配部分的具体实例。

图 10 为示出可以应用于根据此实施例的显示器装置的电流保持/分配部分的结构实例的电路结构图。

注意到，这里仅描述可以应用于根据此实施例的显示器装置中的结构实例，而本发明不限于此实例。

配置每个构成电流保持/分配部分 140B 的电流保持/分配电路 143，例如如图 10 所示，以使其具有二级门闩部分，该二级门闩部分包括与数据线 DLja 连接的保持部分(信号保持/输出部分)143a 和与数据线 DLjb 连接的的门闩部分(信号保持/输出部分)143b，这些部分 143a 和 143b 共同地与提供的电流发生部分 130 输出的信号电流 Ic 并行连接。数据线 DLja 和 DLjb 构成每个数据线组 DGj。

例如，如图 10 所示，电流保持/分配部分 143a 包括晶体管 Tr46a，其中电流发生部分 130 输出的信号电流 Ic 提供给电流路径的一端(源极或漏极)，其另一端与触点 N46a 连接，第一电流获取信号 WTodd 应用于控制接线端(栅极)；晶体管 Tr47a，其中电流路径连接在触点 N46a 和触点 N47a 之间，第一电流获取信号 WTodd 应用于控制接线端；晶体管 Tr48a，其中电流路径的一端与触点 N46a 连接，其另一端与低电势电压(-Vcc)连接，控制接线端与触点 N47a 连接；晶体管 Tr49a，其中电流路径的一端与与低电势电压(-Vcc)连接，其另一端与

数据线 DLja 连接, 控制接线端与触点 N47a 连接; 以及存储电容 Ce, 连接在触点 N47a 和低电势电压(-Vcc)之间。

另外, 电流保持/分配部分 143b 同样包括, 例如如图 10 所示, 晶体管 Tr46b, 其中电流发生部分 130 输出的信号电流 Ic 提供给电流路径的一端(源极或漏极), 其另一端与触点 N46b 连接, 第二电流获取信号 WTevn 应用于控制接线端(栅极); 晶体管 Tr47b, 其中电流路径连接在触点 N46b 和触点 N47b 之间, 第二电流获取信号 WTevn 应用于控制接线端; 晶体管 Tr48b, 其中电流路径的一端与触点 N46b 连接, 其另一端与低电势电压(-Vcc)连接, 控制接线端与触点 N47b 连接; 晶体管 Tr49b, 其中电流路径的一端与低电势电压(-Vcc)连接, 其另一端与数据线 DLjb 连接, 控制接线端与触点 N47b 连接; 以及存储电容 Cf, 连接在触点 N47b 和低电势电压(-Vcc)之间。

这里, 在根据此实施例的电流保持/分配部分 140B 中, 例如, 非晶硅层作为沟道层的 n 沟道型场效应薄膜晶体管, 或多晶硅层作为沟道层的场效应薄膜晶体管, 可以应用作为每个晶体管 Tr46a 至 Tr49a 和 Tr46b 至 Tr49b。在此情况下, 如图 9 所示, 电流保持/分配部分 140B 可以与像素阵列集成在构成显示面板 110B 的绝缘基底 BASE 上。

另外, 提供给各个门闩部分 143a 和 143b 的每个存储电容 Ce 和 Cf 可以是形成于每个晶体管 Tr49a 和 49b 的栅极和源极之间的寄生电容, 或者是单独提供的电容元件。

在电流保持/分配电路 143 中, 存储电容 Ce 和 Cf 构成根据本发明的信号保持部分和电荷存储电路, 晶体管 Tr46a、Tr47a、Tr46b 和 Tr47b 构成根据本发明的信号分配部分, 而晶体管 Tr48a、Tr49a、Tr48b 和 Tr49b 构成根据本发明的层级电流输出部分。

现在将要解释本发明中具有上述结构的电流保持/分配部分。

图 11A 和 11B 为概念性示图, 示出可以应用于此实施例的电流保持/分配部分的常规操作。

根据此实施例的电流保持/分配部分 140B(电流保持/分配电路 143)的操作具有: 电流保持/输出操作, 通过电流保持/分配电路 143 的各个门闩部分 143a 和 143b, 在时间序列中依次获取由电流发生部

分提供的基于显示数据的信号电流 I_c ，其中该显示数据对应于两行中的显示像素，基于信号电流(层级信号) I_c 生成层级电流 I_{pix} ，并在预定定时，向构成数据线组 DG_j 的各条数据线 DL_{ja} 和 DL_{jb} 单独输出生成的信号；以及电流输出保持操作，对于预定周期在电流保持/输出操作中持续输出层级电流 I_{pix} 。电流保持/分配部分 140B 被控制为在并行连接的门闩部分 143a 和 143b 之间，以部分重叠周期交替重复电流保持/输出操作和电流输出保持操作。结果，在电流保持/输出操作中从各个门闩部分 143a 和 143b 输出的层级电流 I_{pix} 的输出周期可以被设定为部分重叠。

现在将要参考电流保持/分配部分中的每个电路结构，具体描述该操作。

在电流保持/分配电路 143(门闩部分 143a 和 143b)中，从系统控制器 150 作为数据控制信号而提供的第一和第二电流获取信号 $WTodd$ 和 $WTevn$ 被有选择性地设定为高级。结果，门闩部分 143a 和 143b 之一(门闩部分 143a 或 143b)被设定为电流保持/输出操作状态，其中获取信号电流 I_c ，并输出对应于信号电流 I_c 的层级电流 I_{pix} ，而另一个门闩部分(门闩部分 143b 或 143a)被设定为电流输出保持操作状态，其中前述定时的电流保持/输出操作状态中的层级电流 I_{pix} 的输出状态被延续。

具体地，在电流保持/输出操作中，如图 11A 所示，第一电流获取信号 $WTodd$ 被设定为高级，第二电流获取信号 $WTevn$ 被设定为低级。结果，在门闩部分 143a，晶体管 $Tr46a$ 和 $Tr47a$ 被导通，晶体管 $Tr48a$ 的栅极和漏极之间的部分被晶体管 $Tr47a$ 电短路，因此晶体管 $Tr48a$ 在饱和区被导通。结果，电流发生部分 130 提供的信号电流(层级信号) I_c ，通过门闩部分 143a 的晶体管 $Tr46a$ 和 $Tr48a$ ，流向低电势电压($-V_{cc}$)一侧，而信号电流 I_c 的电流级被转换为晶体管 $Tr48a$ 的栅极和源极之间的电压级，使得信号电流 I_c 作为电荷存入存储电容 C_e 中。

此时，随着电荷存入存储电容 C_e ，通过触点 $N47a$ 处电势的增大，构成电流反射镜电路的晶体管 $Tr48a$ 和 $Tr49a$ 被导通，层级电流 I_{pix}

以这样一种方式流动,即层级电流 I_{pix} 通过晶体管 $Tr49a$,被从数据线 $DLja$ 一侧拉向低电势电压($-V_{cc}$)方向(也就是,从显示像素 EM 一侧向门闩部分 143a),其中该层级电流相对于信号电流 I_c ,具有在电流反射镜电路中设定的预定电流比值。

在电流输出保持操作中,如图 11B 所示,第一电流获取信号 $WTodd$ 被设定为低级,第二电流获取信号 $WTevn$ 被设定为高级。结果,在门闩部分 143a 中,晶体管 $Tr46a$ 和 $Tr47a$ 被关闭。此时,由于通过电流保持/输出操作,基于存于存储电容 C_a 中的电荷(信号电流 I_c)的电势(高电压)被保持在触点 $N47a$ 处,晶体管 $Tr49a$ 持续导通状态。因此,保持该操作状态,其中层级电流 I_{pix} 被从数据线 $DLja$ 一侧拉向门闩部分 143a(电流保持/分配电路 143)。

另外,在第一电流获取信号 $WTodd$ 被设定为低级,第二电流获取信号 $WTevn$ 被设定为高级的状态(也就是,上述门闩部分 143a 的电流输出保持操作状态)中,晶体管 $Tr46b$ 和 $Tr47b$ 被导通,晶体管 $Tr48b$ 的栅极和漏极之间的部分被晶体管 $Tr47b$ 电短路,使得在与门闩部分 143a 并行连接的门闩部分 143b 中,晶体管 $Tr48b$ 在饱和区被导通。因此,执行电流保持/输出操作。在此操作中,信号电流 I_c 通过门闩部分 143b 的晶体管 $Tr46b$ 和 $Tr48b$,流向低电压电势($-V_{cc}$),信号电流 I_c 的电流级被转换为晶体管 $Tr48b$ 的栅极和源极之间的电压级,使得信号电流 I_c 作为电荷存入存储电容 C_f 中。另外,随着触点 $N47b$ 处电势的增大,构成电流反射镜电路的晶体管 $Tr48b$ 和 $Tr49b$ 被导通,层级电流 I_{pix} 以这样一种方式流动,即层级电流 I_{pix} 通过晶体管 $Tr49b$,被从数据线 $DLjb$ 一侧拉向低电势电压($-V_{cc}$)一侧(也就是,从显示像素 EM 一侧向门闩部分 143b),其中该层级电流 I_{pix} 相对于信号电流 I_c 具有预定电流比值。

也就是说,在门闩部分 143a 和 143b 其中之一被设定为电流保持/输出操作状态的周期中,另一个部分被同时设定为电流输出保持操作状态。

注意到已经给出关于实例的描述,在实例中,生成负层级电流 I_{pix} ,其对应于由电流发生部分 130 提供的具有正极性的信号电流 I_c ,

且从电流保持/分配部分 140B 中的数据线(显示像素)一侧拉层级电流 I_{pix} ，以应对稍后描述的提供于显示像素 EM 中的像素驱动电路的电路结构。然而，电流保持/分配部分 140B 可以具有一种结构，其中生成具有正极性的层级电流 I_{pix} ，且层级电流 I_{pix} 依据显示像素 EM 的电路结构，通过数据线(显示像素)。

<显示器装置的驱动控制方法>

现在将要解释具有上述结构的显示器装置中的驱动控制操作。

图 12 为示出根据此实施例的显示器装置的驱动控制方法的时序图。

在具有上述结构的显示器装置中，通过显示信号发生部分 160，首先从视频信号中提取包括数字数据的显示数据，显示数据用于使得构成显示面板 110B 的每个显示像素(发光元件)EM 具有预定亮度层次，已提取的显示数据接着依次提供给电流发生部分 130，作为对应于显示面板 110B 的每行的串行数据。

在基于系统控制器 150 输入的数据控制信号的定时，提供给电流发生部分 130 的显示数据被转换为对应于显示数据的信号电流(层级信号)，并输出到依据排列在显示面板 110B 中的每列数据线组 DG_j 而设置的电流保持/分配部分 140B。

在电流保持/分配部分 140B 中，如图 12 所示，基于系统控制器 150 提供的数据控制信号(高级的第一电流获取信号 WT_{odd} 和低级的第二电流获取信号 WT_{evn})，电流保持/分配电路 143 的门闩部分 143a 被设定为电流保持/输出操作状态。结果，执行电流保持/输出操作。在此操作中，对于一行(例如，第一行)获取对应于每列中的显示像素 EM 的信号电流 I_c ，基于信号电流 I_c 的电荷被存入存储电容 C_e 中。同时，基于存于存储电容 C_e 中的电荷和由电流反射镜电路(晶体管 Tr_{48a} 和 Tr_{49a})设定的电流比值，生成具有预定电流值的层级电流 I_{pix} ，生成的层级电流 I_{pix} 通过每条数据线 DL_{ja} ，提供给此行(第一行)中的每个显示像素 EM。

随后，在电流保持/输出操作之后，基于系统控制器 150 提供的数据控制信号(低级的第一电流获取信号 WT_{odd} 和高级的第二电流获

取信号 $WTevn$)，电流保持/分配电路 143 的门闩部分 143a 被设定为电流输出保持操作状态。结果，执行电流输出保持操作。在此操作中，通过门闩部分 143a 中的每条数据线 $DLja$ ，基于存于存储电容 Ce 中的电荷(也就是，信号电流 Ic)的层级电流 $Ipix$ 持续提供给此行(第一行)中的每个显示像素 EM 。

另一方面，如图 12 所示，在门闩部分 143a 中，在执行电流输出保持操作的周期内，基于系统控制器 150 提供的数据控制信号(低级的第一电流获取信号 $WTodd$ 和高级的第二电流获取信号 $WTevn$)，电流保持/分配电路 143 的门闩部分 143b 被设定为电流保持/输出操作。结果，执行电流保持/输出操作。在此操作中，在门闩部分 143b 中获取由电流发生部分 130 持续提供的对于下一行(例如，第二行)的信号电流 Ic ，电荷存入存储电容 Cf 中。同时，基于存于存储电容 Cf 中的电荷和由电流反射镜电路(晶体管 $Tr48b$ 和 $Tr49b$)设定的电流比值，生成具有预定电流值的层级电流 $Ipix$ ，生成的层级电流 $Ipix$ 随后提供给此行(第二行)中的每个显示像素 EM 。

接着，在门闩部分 143a 中的电流输出保持操作之后，系统控制器 150 再次将第一电流获取信号 $WTodd$ 设定为高级，将第二电流获取信号 $WTevn$ 设定为低级。结果，门闩部分 143a 被再次设定为电流保持/输出操作状态。因此，执行电流保持/输出操作。在此操作中，对下一行(例如，第三行)的基于信号电流 Ic 的电荷存入存储电容 Ce 中。同时，基于存于存储电容 Ce 中的电荷和由电流反射镜电路设定的电流比值的层级电流 $Ipix$ ，通过每条数据线 $DLja$ ，提供给此行(第三行)中的每个显示像素。

另外，此时，当电流保持/分配部分 143 的门闩部分 142b 被设定为电流输出保持操作状态时，执行电流输出保持操作。在此操作中，通过每条数据线 $DLjb$ ，基于在前述定时存入存储电容 Cf 中的电荷的层级电流 $Ipix$ ，提供给一行的每个显示像素 EM ，其中该行为电流保持/输出操作的一个对象(第二行)。

结果，在电流保持/分配部分 140B 中，以依据每列而提供的两级上的门闩部分 143a 和 143b 之间的预定操作周期，交替地重复同时执

行电流保持/输出操作和电流输出保持操作的控制，其中该门闩部分构成每个电流保持/分配电路 143。结果，执行该操作，其中在电流保持电路中，持续获取和保持对应于每行显示数据的由电流发生部分 130 依次提供的信号电流 I_c ，同时，信号电流 I_c 被同步提供给每行中的显示像素，作为层级电流 I_{pix} 。

因此，通过每列的数据线组 DL_j ，层级电流 I_{pix} 从电流保持/分配部分 140B 输出，高级的扫描信号 V_{sel} ，在预定周期内，在基于系统控制器 150 提供的扫描控制信号的定时上，以重叠的方式，从扫描驱动器 120 应用于至少相邻的扫描线 SL_q 。结果，通过每个数据线组 DL_j 的数据线 DL_{ja} 和 DL_{jb} 而依次提供的等级电流 I_{pix} ，被写入对应于各条扫描线 SL_i 的多行(例如，包括第一行和第二行的两行)中的显示像素 EM 中，以基于层级电流 I_{pix} 的预定亮度层次执行发光操作。

如上所述，在此实施例中，通过将扫描信号在预定周期内以重叠的方式从扫描驱动器应用于其中具有多个二维排列的显示像素的显示面板中的至少相邻扫描线，每行中的显示像素被依次设定为已选择状态，通过信号驱动器，在每个门闩部分依次获取和保持对应于每行中的显示像素的显示数据。同时，每行的层级电流被依次提供给每个显示像素。因此，基于显示数据的层级电流可以被同步写入多行中的显示像素中，其中多行具有简单结构，包括对应于构成各行中的数据线组的多条数据线的门闩部分，从而将层级电流写入时间设定为基本上比较长。

具体地，如图 9 所示，在该结构中，其中排列在每列中的数据线组包括两条数据线和两个门闩部分，其依据每个数据线组提供在电流保持/分配部分中，可能将一个周期，其中该周期为特定行中扫描周期选择显示像素的周期的 $1/2$ ，设定为与下一行中选择显示像素的周期重叠。也就是说，可能只在对应于构成数据线组的数据线的数量的周期内，将选择周期设定为在相邻行中重叠。

另外，类似第一实施例，相比于在一行中排列一条数据线的已知显示器装置，可以极大地减少在每列中与构成数据线组的每条数据线连接的显示像素的数量(此实施例中为 $1/2$)。因此，可以减少电容成

分,其中该电容成分包括提供于显示元件中的保持电容或驱动晶体管的寄生电容,因此可以减少在显示像素中写入提供给数据线的层级电流所需的时间,或者可以抑制此写入时间的延迟。

注意到,以这样一种方式配置此实施例,即通过信号驱动器,在每个门闩部分中获取和保持对应于每行中的显示像素的显示数据,同时,生成每行的层级电流,并依次提供给每个显示像素,因此可以快速地执行电流保持/分配电路(门闩部分)中的门闩操作。如果由于信号延迟或类似延迟,门闩操作的定时偏离,就存在妨碍显示操作的可能性。

因而,在此实施例中,以较小电流快速执行电流保持/分配电路(门闩部分)中的显示数据(信号电流)的门闩操作,电流反射镜电路结构被应用于每条数据线的输出级。结果,可以简单地控制层级电流的电流值(绝对值),以获得较大电流,并可以抑制门闩操作中的延迟。

如上所述,在图9中,构成电流保持/分配部分140B中的每个电流保持/分配电路143A的每个晶体管,包括非晶硅半导体层作为沟道层的n沟道型场效应薄膜晶体管,或者多晶硅半导体层作为沟道层的场效应薄膜晶体管,而且此电流保持/分配部分140B与像素阵列集成在绝缘基底BASE上,其中构成显示面板110B的多个显示像素EM形成于该基底上。然而,本发明不限于此结构。

例如,本发明可以具有一种构造,其中包括电流发生部分和电流保持/分配部分的信号驱动器为独立的驱动器芯片,而且此驱动器芯片装配(封装)在显示面板的基底上。

现在将要简要解释在此情况下的结构实例。

图13为示出根据本发明的显示器装置的第二实施例中,另一个结构实例的主要部分的示意性结构示图。

这里,等同于前述结构实例结构的结构由类似或相同的参考标记表示,因此简化解释。

在图13中,包括电流保持/分配部分140B和电流发生部分130的信号驱动器200C配置为独立的驱动器芯片。这里,例如,图13中的电流保持/分配电路143包括形成于单晶硅基底上的多个场效应

晶体管或类似装置。构成此信号驱动器 200C 的驱动器芯片配置为装配(封装)在构成显示面板 110B 的基底 BASE 上。

<显示像素的具体电路实例>

现在将要参考附图描述可以应用于根据本发明的显示器装置的显示像素的具体电路实例。

图 14 为示出显示像素的具体电路实例的电路结构图, 其中该显示像素可以应用于根据本发明的显示器装置。

图 15A 和 15B 为示出根据此实施例的像素驱动电路的驱动控制操作的概念性示图。

图 16 为示出显示器装置的结构实例的示意性方框图, 其中根据此实施例的显示像素可以应用于该显示器装置。

图 17 为示出显示器装置的另一个结构实例的示意性方框图, 其中根据此实施例的显示像素可以应用于该显示器装置。

如图 14 所示, 显示像素 EM'(与第一实施例关联描述的包括显示像素 EM 和选择晶体管 Trsel 的结构)通常配置为具有: 像素驱动电路 DC, 基于扫描驱动器 120A 或 120B 应用的扫描信号 Vsel, 将显示像素 EM'设定为已选择状态, 在已选择状态中, 获取由电流保持/分配部分 140A 或 140B 提供的层级电流 I_{pix}, 并将对应于层级电流 I_{pix} 的驱动电流传到发光元件; 以及电流控制型发光元件, 包括 EL 元件或 OEL 元件, 其基于像素驱动电路 DC 提供的驱动电流, 发射具有预定亮度层次的光。

例如, 如图 14 所示, 像素驱动电路 DC 包括: n 沟道型晶体管 Tr11, 其中控制接线端(栅极接线端)与扫描线 SLi(对应于与前述每个实施例关联描述的, 构成扫描线组 SGi 的扫描线 SLia、和 SLib 或 SLq)连接, 电流路径(源极-漏极)与电源线 VL 和触点 N11 连接; n 沟道型晶体管 Tr12, 其中控制接线端和扫描线 SLi 连接, 电流路径与数据线 DLj(与前述每个实施例关联描述的, 构成数据线组 DGj 的每条数据线 DLja 或 DLjb)和触点 N12 连接; n 沟道型晶体管 Tr13, 其中控制接线端与触点 N11 连接, 电流路径与电源线 VL 和触点 N12 连接; 以及连接在触点 N11 和触点 N12 之间的电容(保持电容)Cs。有机 EL

元件 OEL 的阳极接线端与触点 N12 连接, 该元件的阴极接线端与地接线端连接。这里, 电容 Cs 可以是形成于晶体管 Tr13 的栅极和源极之间的寄生电容。另外, 晶体管 Tr12 对应于与前述每个实施例关联描述的选择晶体管 Trsel。

通过例如, 在作为一个循环的扫描周期 Tsc 内, 同步将多行中的显示像素 EM' 设定为已选择状态, 执行在具有此类结构的像素驱动电路 DC 中的发光元件(有机 EL 元件 OEL)的发光驱动控制, 使得显示像素的已选择状态在预定周期内重叠, 并设定选择周期(写入操作周期)Tse, 其中对应于显示数据的驱动电流 I_{pix} 作为电压成分被写入和保持, 还设定非选择周期(发光操作周期)Tnse, 其中基于在选择周期 Tse 中写入并保持的电压成分, 向有机 EL 元件提供对应于显示数据的驱动电流, 以发射具有预定亮度层次的光($T_{se}=T_{se}+T_{nse}$)。

(选择周期)

也就是说, 在显示像素 EM' 的选择周期 Tse 中, 通过将高级的扫描信号 Vsel 从扫描驱动器应用于特定扫描线 SLi, 多行中的显示像素 EM' 首先被同步(或在预定周期内重叠)设定为已选择状态, 同时, 低级的电源电压 Vsc 被应用于多行中的显示像素的电源线 VL。另外, 与此定时同步, 对应于多行中的显示像素 EM' 的显示数据, 具有负极性的层级电流 I_{pix} 从电流保持/分配部分提供给每条数据线 DLj。

结果, 如图 15A 所示, 构成像素驱动电路 DC 的晶体管 TR11 和 Tr12 被导通, 低级的电源电压 Vsc 被应用于触点 N11(也就是说, 晶体管 Tr13 的栅极接线端和电容 Cs 的一端)。另外, 执行通过数据线 DL 将层级电流 I_{pix} 拉向电流保持/分配部分的操作。结果, 电势低于低级的电源电压 Vsc 的电压级被应用于触点 N12(也就是说, 晶体管 Tr13 的源极接线端和电容 Cs 的另一端)。

以此方式, 在触点 N11 和 N12 之间(晶体管 Tr13 的栅极和源极之间)生成电势差。结果, 晶体管 Tr13 被导通, 对应于层级电流 I_{pix} 的写入电流 Ia 从电源线 VL, 通过晶体管 Tr13、触点 N12、晶体管 TR12 和数据线 DL, 流向电流保持/分配部分。

此时, 电荷存入电容 Cs 中, 并作为电压成分保持(充电), 其中

该电荷对应于触点 N11 和 N12 之间(晶体管 Tr13 的栅极和源极之间)生成的电势差。另外, 电源电压 V_{sc} 应用于电源线 VL, 其中该电压 V_{sc} 具有不高于地电势的电压级, 写入电流 I_a 被控制为在数据线 DL 的方向上流动。因此, 应用于有机 EL 元件阳极接线端(触点 N12)的电势变得低于阴极接线端的电势(地电势), 反偏电压被应用于有机 EL 元件 OEL。因此, 驱动电流不流过有机 EL 元件 OEL, 而且不执行发光操作。

(非选择周期)

随后, 在选择周期 T_{se} 完成之后的非选择周期 T_{nsec} , 低级的扫描信号 V_{sel} 从扫描驱动器应用于特定扫描线 SL_i , 使得多行中的显示像素被设定为非选择的状态, 高级的电源电压 V_{sc} 被应用于多行中的显示像素的电源线 VL。另外, 与此定时同步, 终止由电流保持/分配部分执行的拉动层级电流 I_{pix} 的操作。

结果, 如图 15B 所示, 构成像素驱动电路 DC 的晶体管 Tr11 和 Tr12 被关闭, 并中断向触点 N11(也就是, 晶体管 Tr13 的栅极接线端和电容 C_s 的一端)应用电源电压 V_{sc} 。另外, 由于由电流保持/分配部分执行的拉动层级电流 I_{pix} 的操作, 中断向触点 N12(也就是, 晶体管 Tr13 的源极接线端和电容 C_s 的另一端)应用电压级。因此, 电容 C_s 保持存于选择周期中的电荷。

当电容 C_s 以此方式在写入操作中保持电荷电压时, 保持触点 N11 和 N12 之间(晶体管 Tr13 的栅极和源极之间)的电势差, 因此晶体管 Tr13 维持导通状态。另外, 由于具有高于地电势的电压级的电源电压 V_{sc} 应用给电源线 VL, 应用于有机 EL 元件 OEL 的阳极接线端(触点 N12)的电势变得高于阴极接线端的电势(地电势)。

因此, 预定驱动电流 I_b 通过晶体管 Tr13 和触点 N12, 在正向偏压的方向上从电源线 VL 流向有机 EL 元件 OEL, 有机 EL 元件 OEL 发光。这里, 由于电容 C_s 保持的电势差(电荷电压)对应于将对应于层级电流 I_{pix} 的写入电流 I_a 传入晶体管 Tr13 时的电势差, 流过有机 EL 元件 OEL 的驱动电流 I_b 具有与写入电流 I_a 相同的电流值。

结果, 在选择周期 T_{se} 之后的非选择周期 T_{nse} 中, 基于对应于

在选择周期 T_{se} 中写入的显示数据(层级电流 I_{pix})的电压成分, 通过晶体管 $Tr13$ 持续提供驱动电流, 有机 EL 元件 OEL 持续操作, 发射具有对应于显示数据的亮度层次的光。

接着, 基于上述显示器装置的驱动控制操作, 对于构成显示面板 110A 或 110B 的所有扫描线 SLi , 依次重复执行上述一系列操作。结果, 写入关于显示面板的一个屏幕的显示数据, 发射具有预定亮度层次的光, 并显示希望得到的图像信息。

这里, 在根据此实施例的图像驱动电路 DC 中, 由于可以通过使用具有相同沟道极性(n 沟道型)的晶体管, 构成晶体管 $Tr11$ 至 $Tr13$, 就可以应用非晶硅层作为沟道层的 n 沟道型场效应薄膜晶体管, 或者多晶硅层作为沟道层的场效应薄膜晶体管, 类似电流保持/分配部分(电流分配电路、电流保持电路、以及电流保持/分配电路)140A 和 140B 的电路结构。在此情况下, 电流保持/分配部分 140A 和 140B 以及显示面板 110A 和 110B 可以集成在单一绝缘基底上。特别地, 当通过应用使用非晶硅半导体层的 n 沟道型场效应薄膜晶体管构成显示面板和电流保持/分配部分时, 可以通过应用确定的非晶硅制造技术相对廉价地制造具有稳定操作特性的场效应薄膜晶体管。因此, 即使实现显示面板的高清晰度或增大显示面板的尺寸, 也可以容易且极好地实现具有良好显示图像质量的显示器装置。

这里, 作为根据此实施例将预定电源电压 V_{cs} 应用于像素驱动电路 DC 中的电源线 VL 的结构, 相对于图 2 所述的结构, 例如如图 16 所示, 可能极好地应用一种结构, 其中与每个电源线组 VG_i 连接的电源驱动器 170A 提供于显示面板 110C 的外围区域中, 在此区域中, 包括电源线 VL_{ia} 和 VL_{ib} 的每个电源线组 VG_i 与每个扫描线组 SG_i 的各条扫描线 SL_{ia} 和 SL_{ib} 并行排列, 而且, 与从扫描驱动器 120A 输出扫描信号 V_{sel} 的定时同步, 基于系统控制器 150 输入的电源控制信号, 具有预定电压值的电源电压 V_{cs} , 从电源驱动器 170A 应用于每个电源线组 VG_i 。

另外, 相对于图 13 所述的结构, 例如如图 17 所示, 可能极好地应用一种结构, 其中与每条电源线 VL_i 连接的电源驱动器 170B 提供

于显示面板 110D 的外围区域中,在此区域中,每条电源线 V_{Li} 与每行中的每条扫描线 SL_i 并行排列,而且,与从扫描驱动器 120B 输出扫描信号 V_{sel} 的定时同步,基于系统控制器 150 输入的电源控制信号,具有预定电压值的电源电压 V_{cs} ,从电源驱动器 170B 应用于每条电源线 V_{Li} 。

注意到,关于对应于电流应用方案的电路结构,已经给出描述,其中此电路结构中包括作为像素驱动电路 DC 的三个晶体管,并在显示像素 EM' 中,通过数据线 DL_j ,在电流保持/分配部分的方向(也就是,信号驱动器的方向)上拉动层级电流 I_{pix} ,但是本发明不限于此实施例。只要显示器装置具有发光控制晶体管和写入控制晶体管,其中该发光控制晶体管控制向发光元件提供驱动电流,该写入控制晶体管控制层级电流写入操作,而且该显示器装置保持对应于显示数据的层级电流(写入电流),并接着基于层级电流,导通发光控制晶体管以提供层级电流,从而允许发光元件发射具有预定亮度层次的光,就可能使用包括像素驱动电路并具有另一种电路结构的显示器装置,其中至少将电流应用模式应用于该像素驱动电路。例如,本发明可以具有一种例如包括四个晶体管的电路结构,或者具有一种电路结构,通过数据线,在显示像素(像素驱动电路)的方向上,从电流保持/分配部分一侧(也就是,信号驱动器一侧)传导层级电流。

另外,已经尽管关于该结构给出描述,其中在该结构中应用有机 EL 元件作为构成前述实施例中的显示像素的发光元件,但是根据本发明的显示器装置也不限于此。只要是依据提供的驱动电流的电流值,发射具有预定亮度层次的光的电流控制型发光元件,就可能和上述有机 EL 元件一样,极好地应用例如发光二极管或任何其他发光元件。

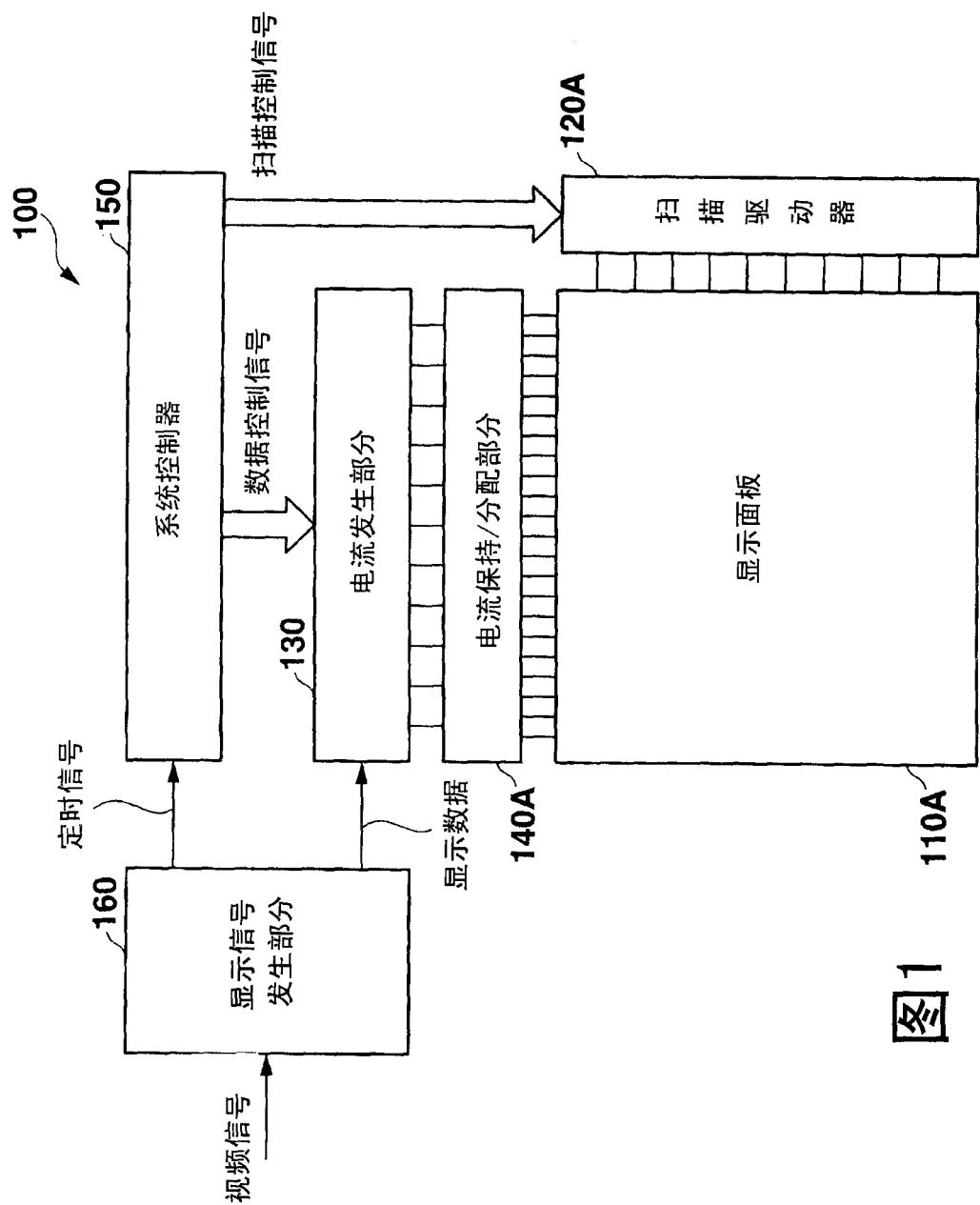


图1

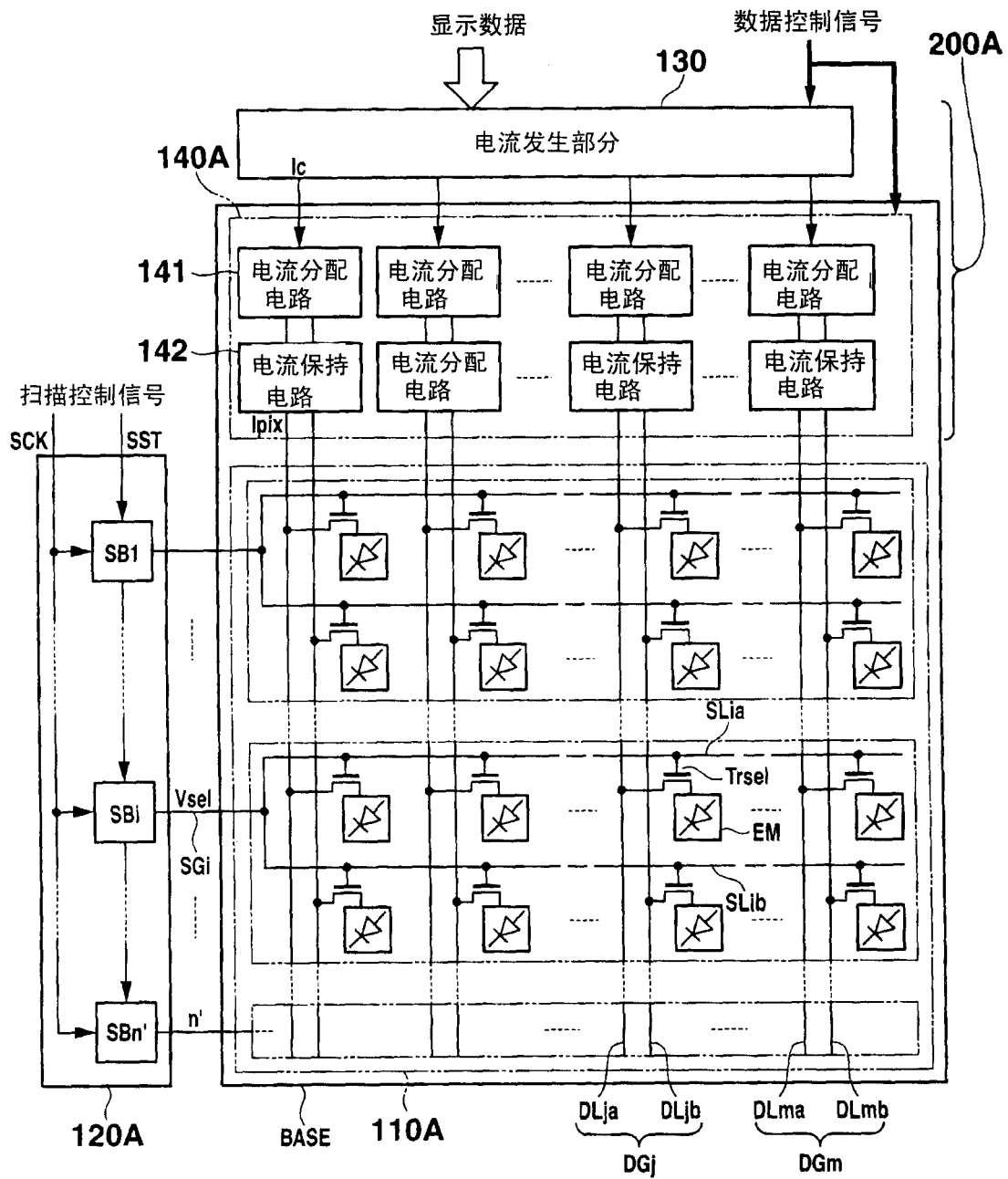


图2

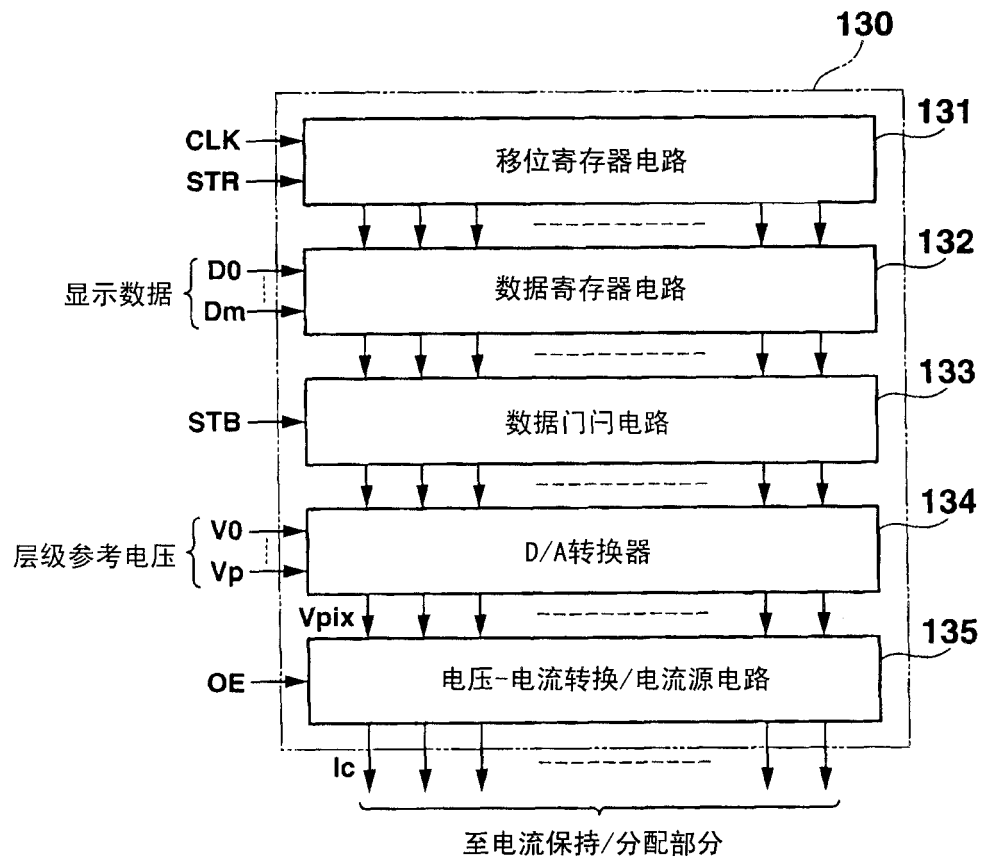


图3

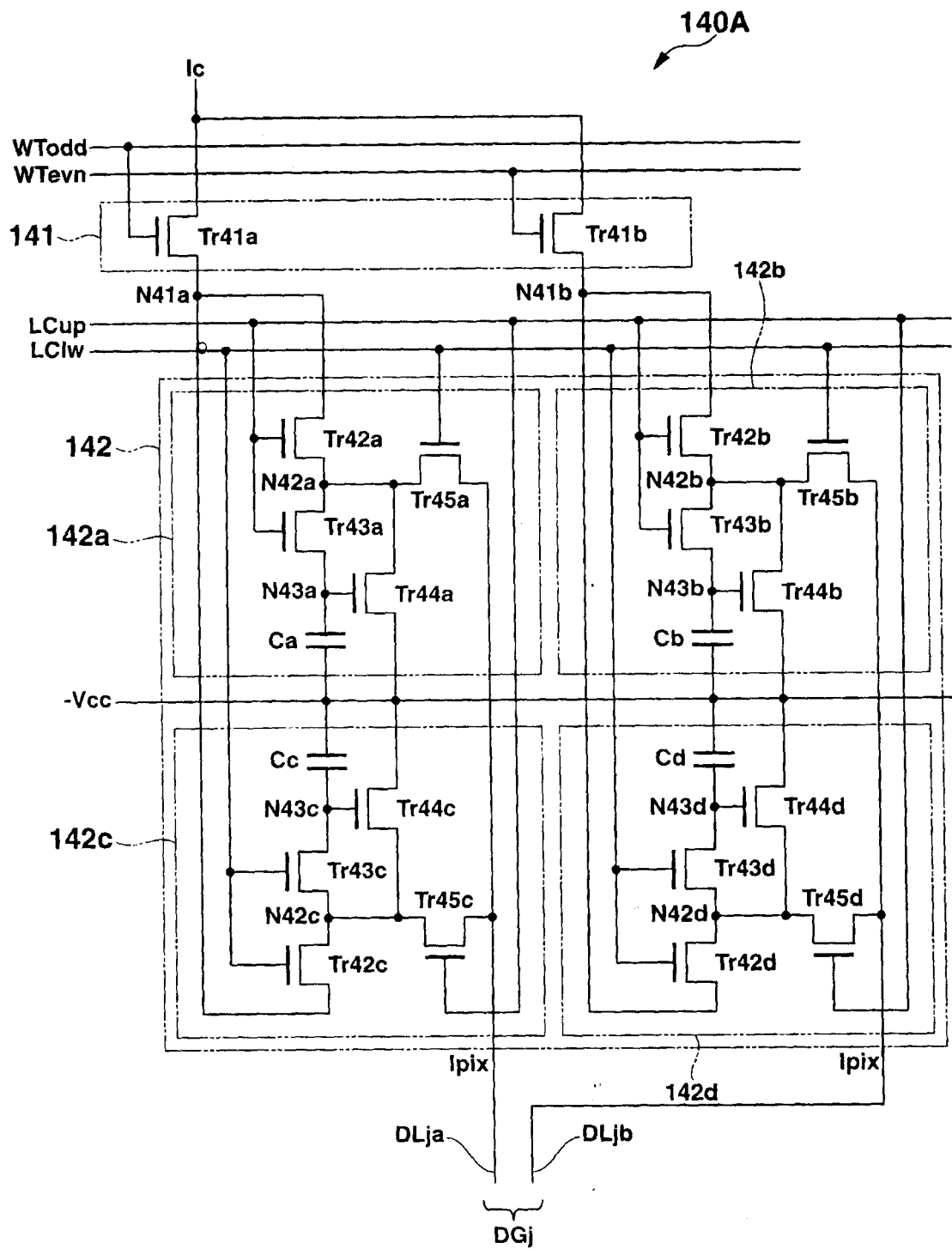


图 4

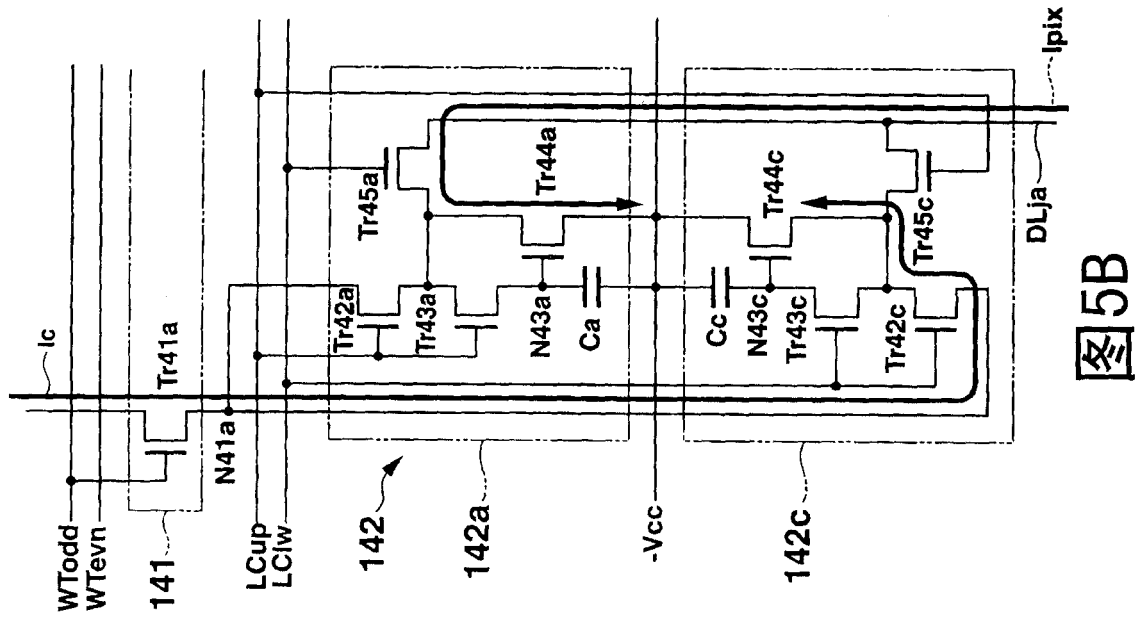


图5B

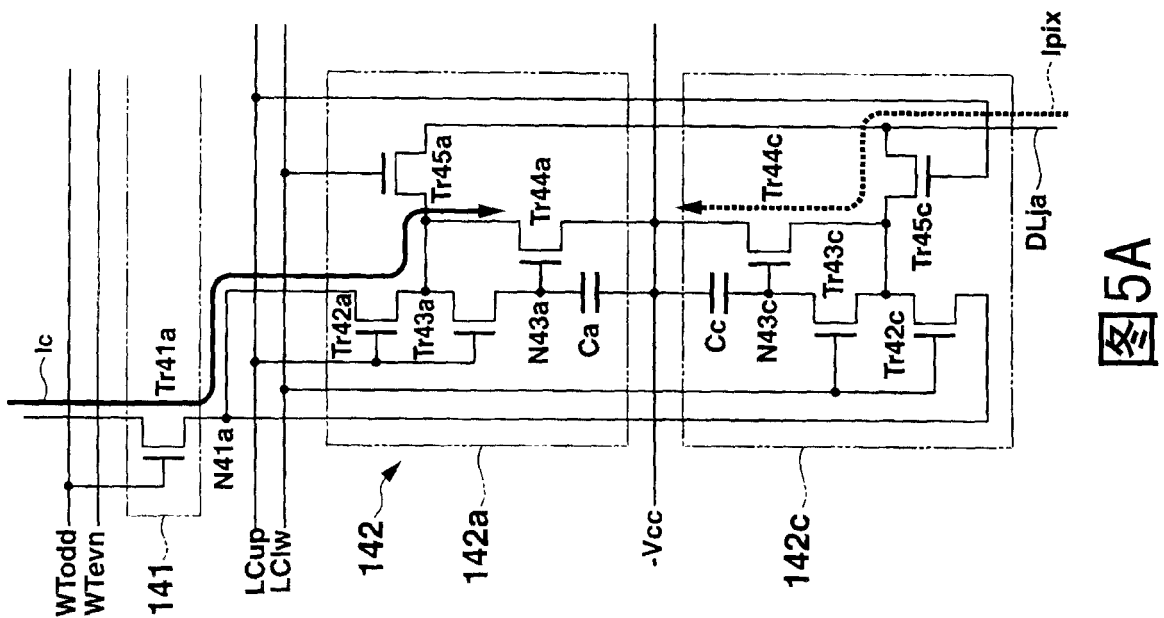


图5A

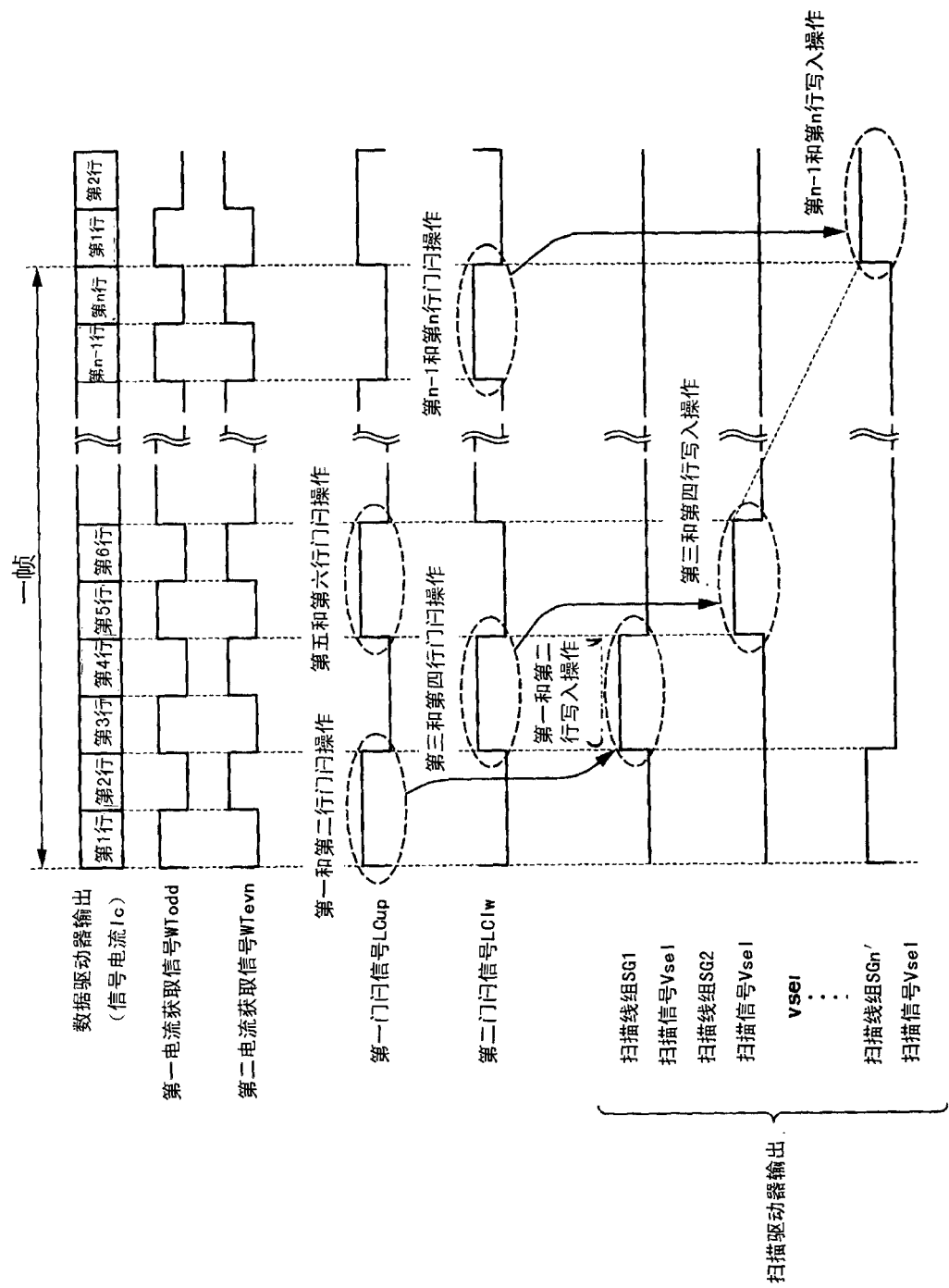


图6

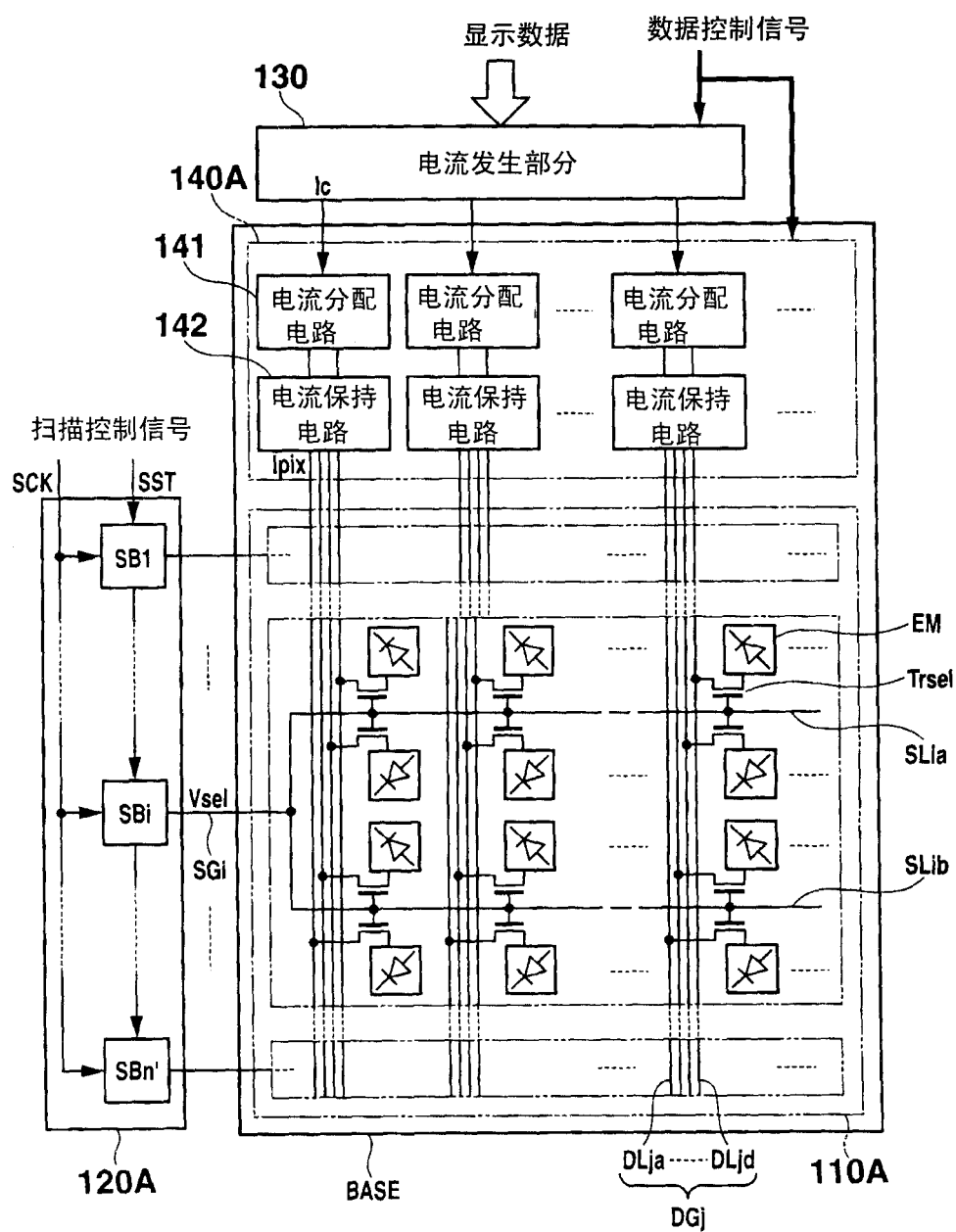


图7

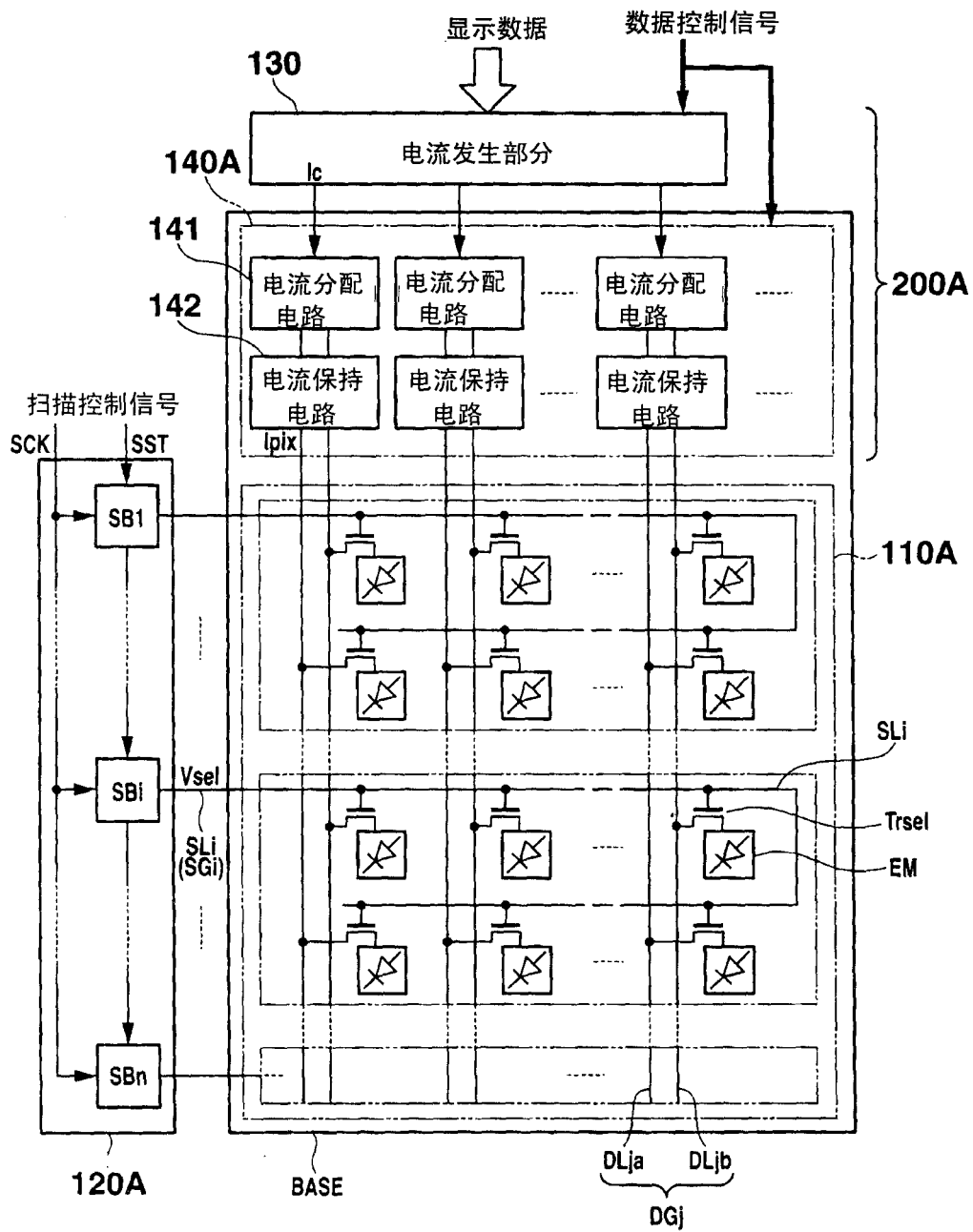


图8

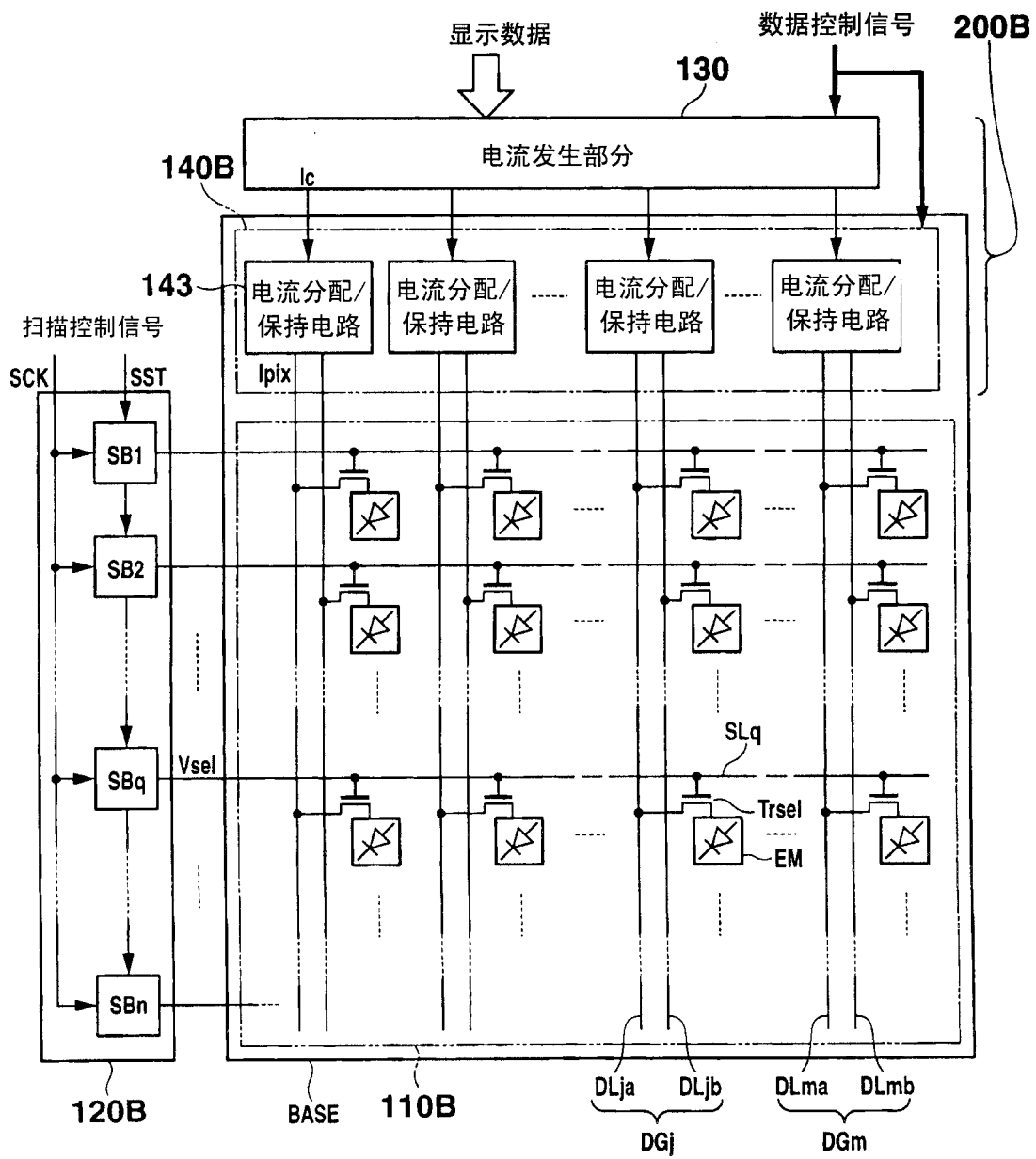


图9

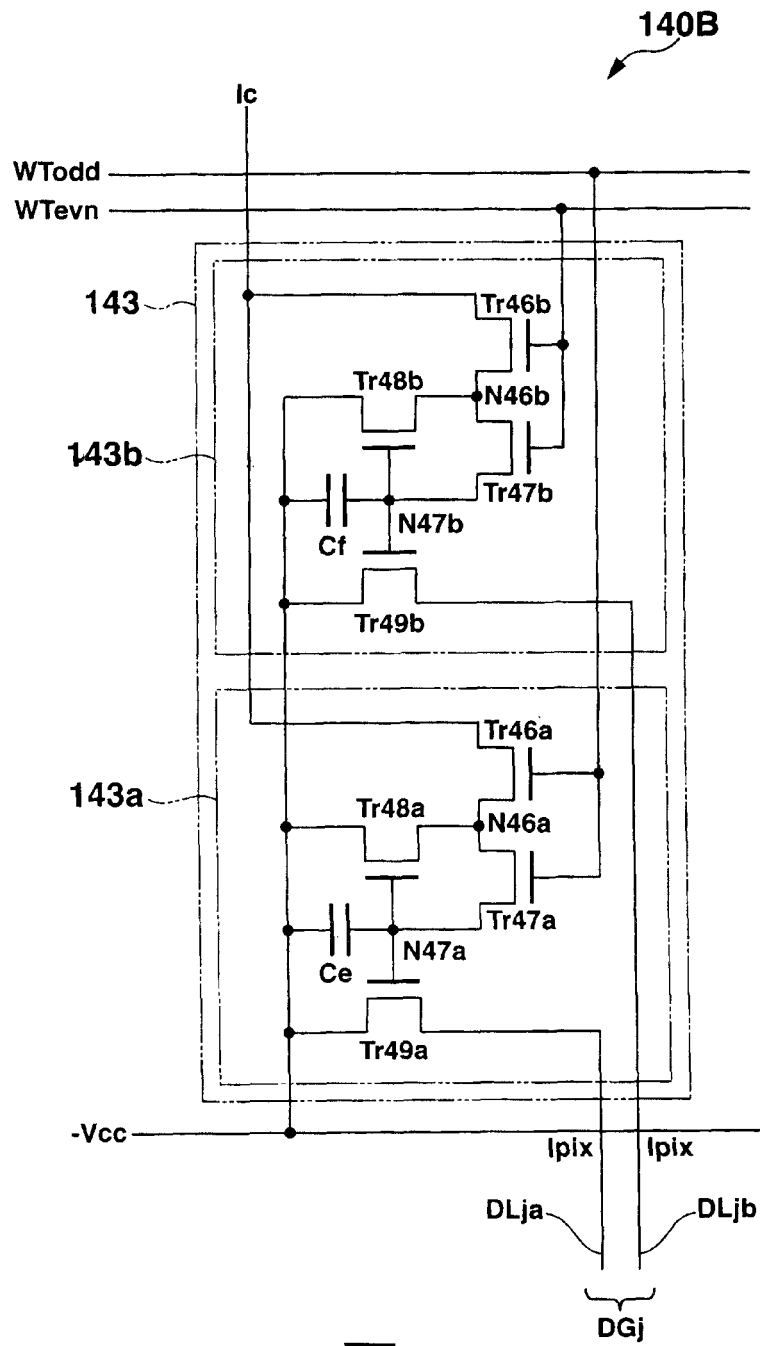


图10

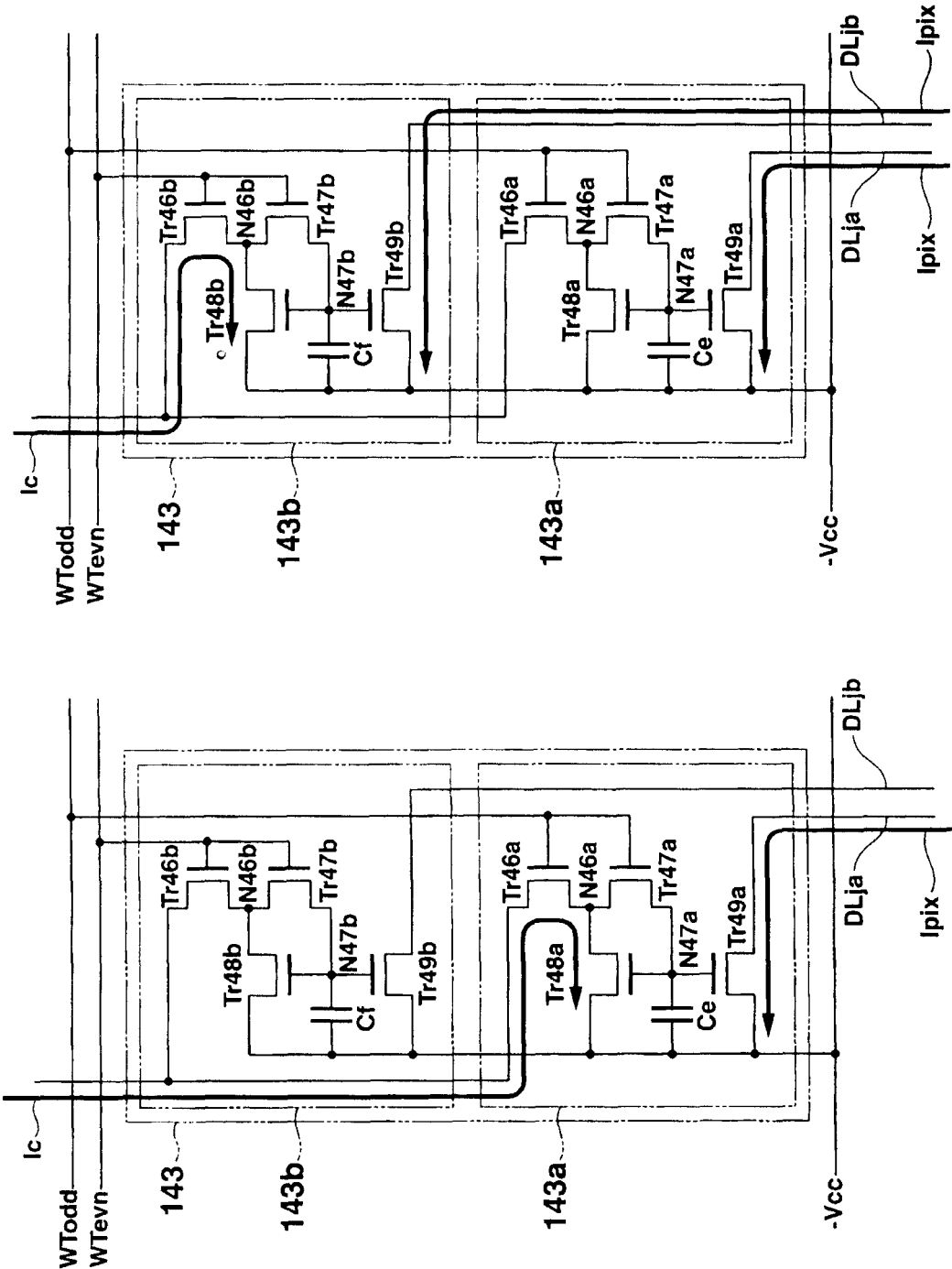


图11B

图11A

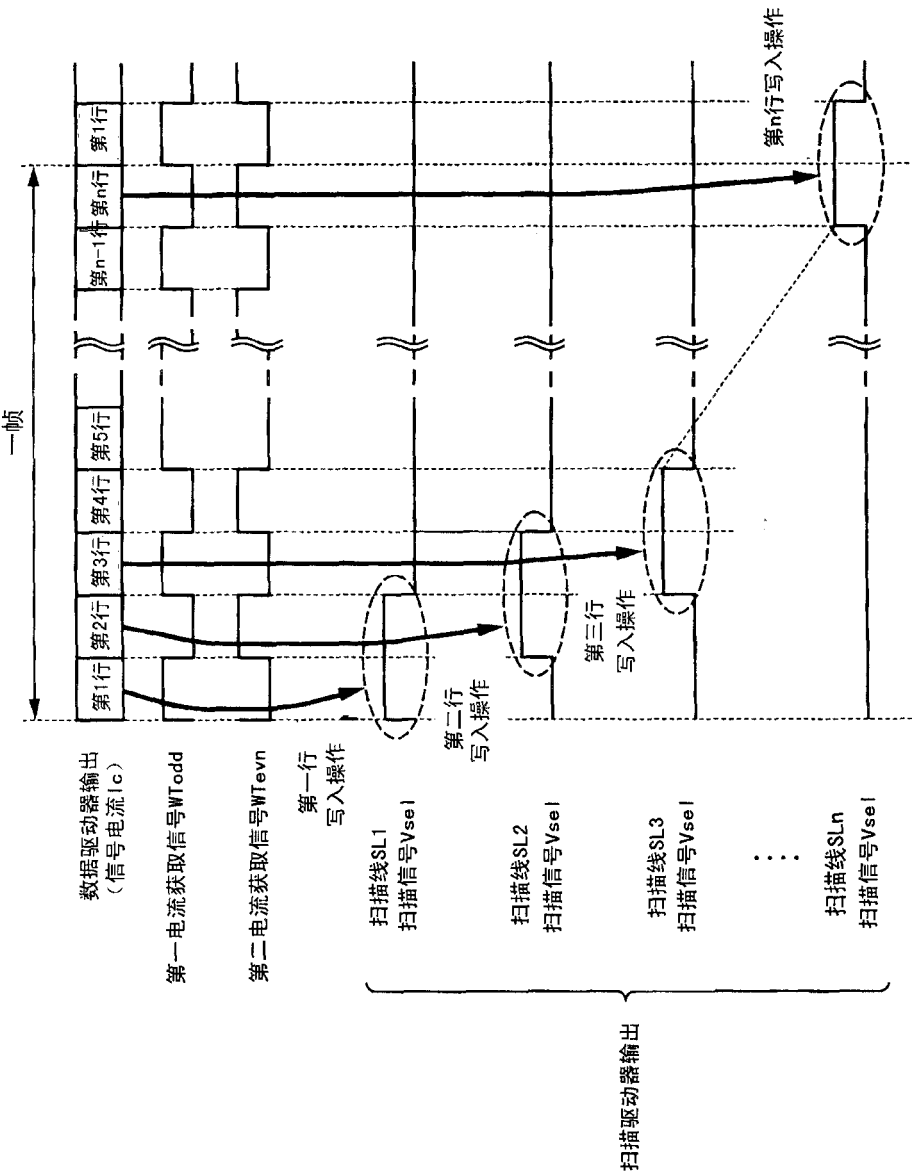


图12

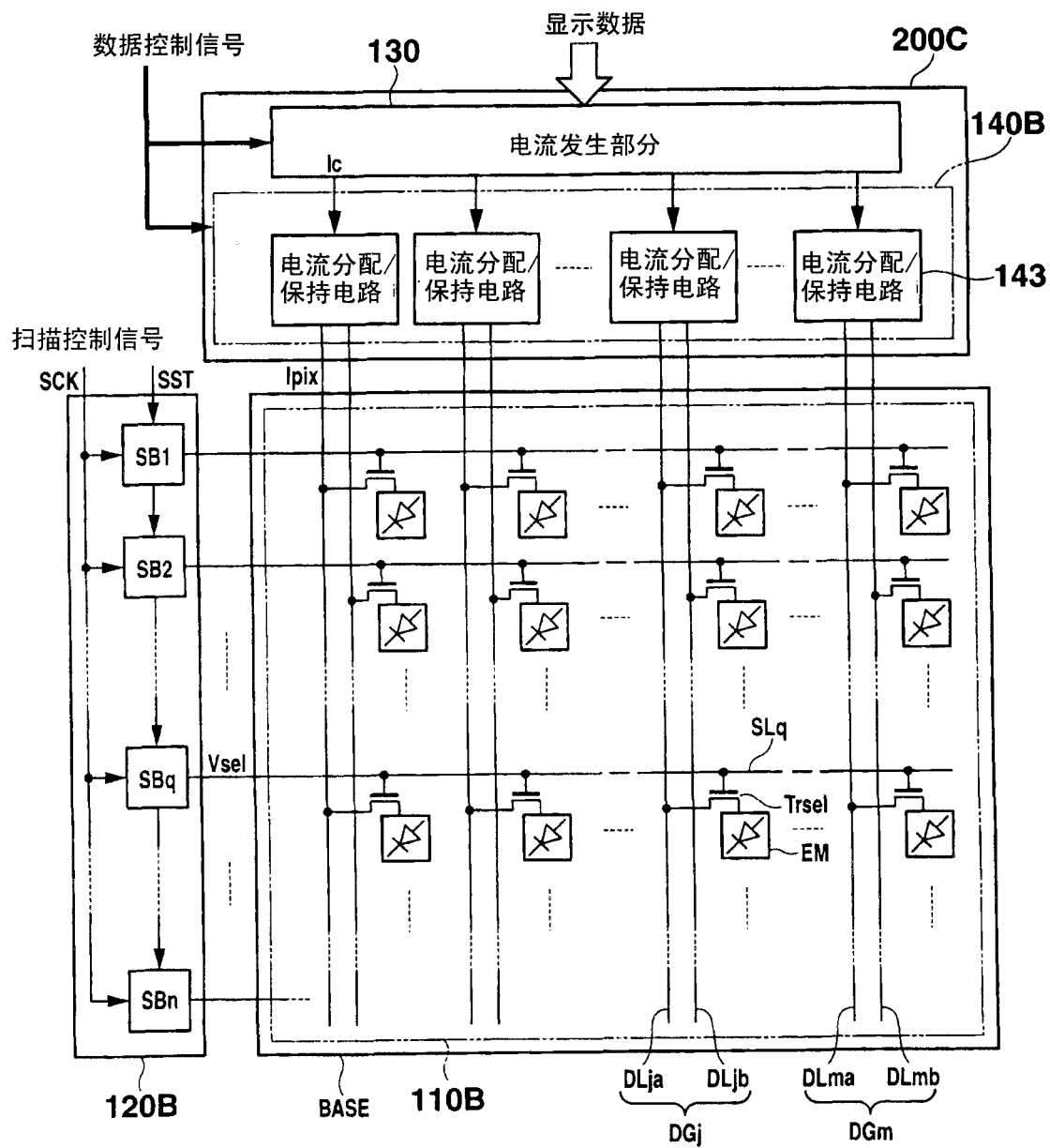


图 13

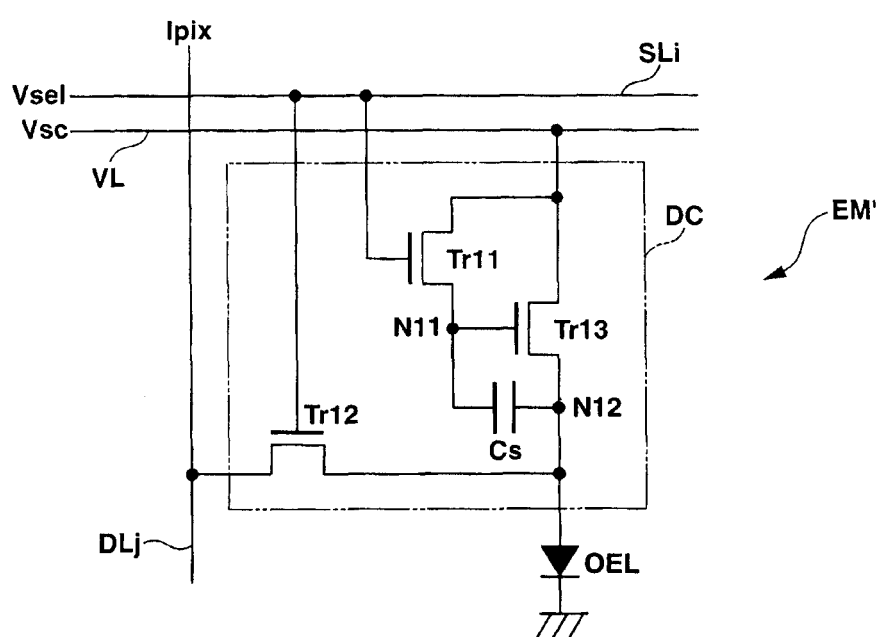


图14

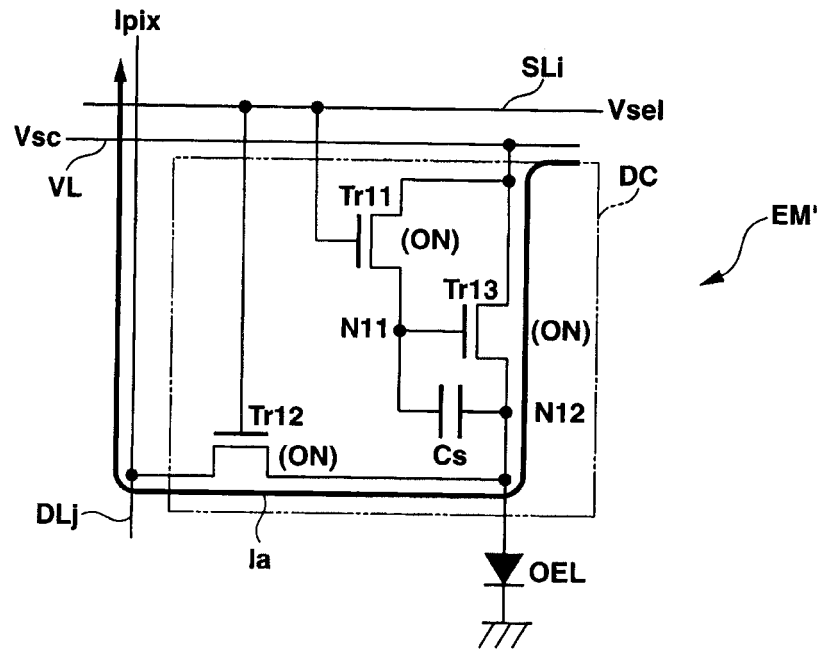


图15A

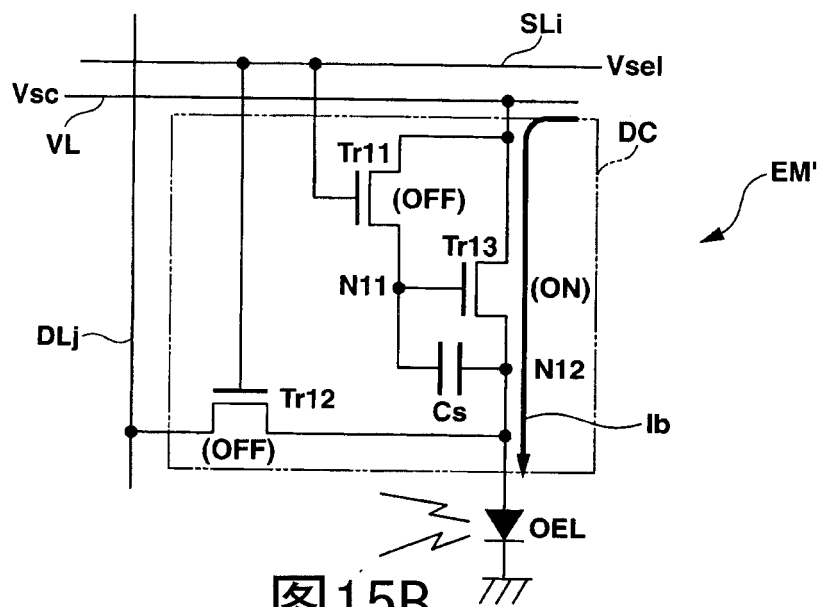


图15B

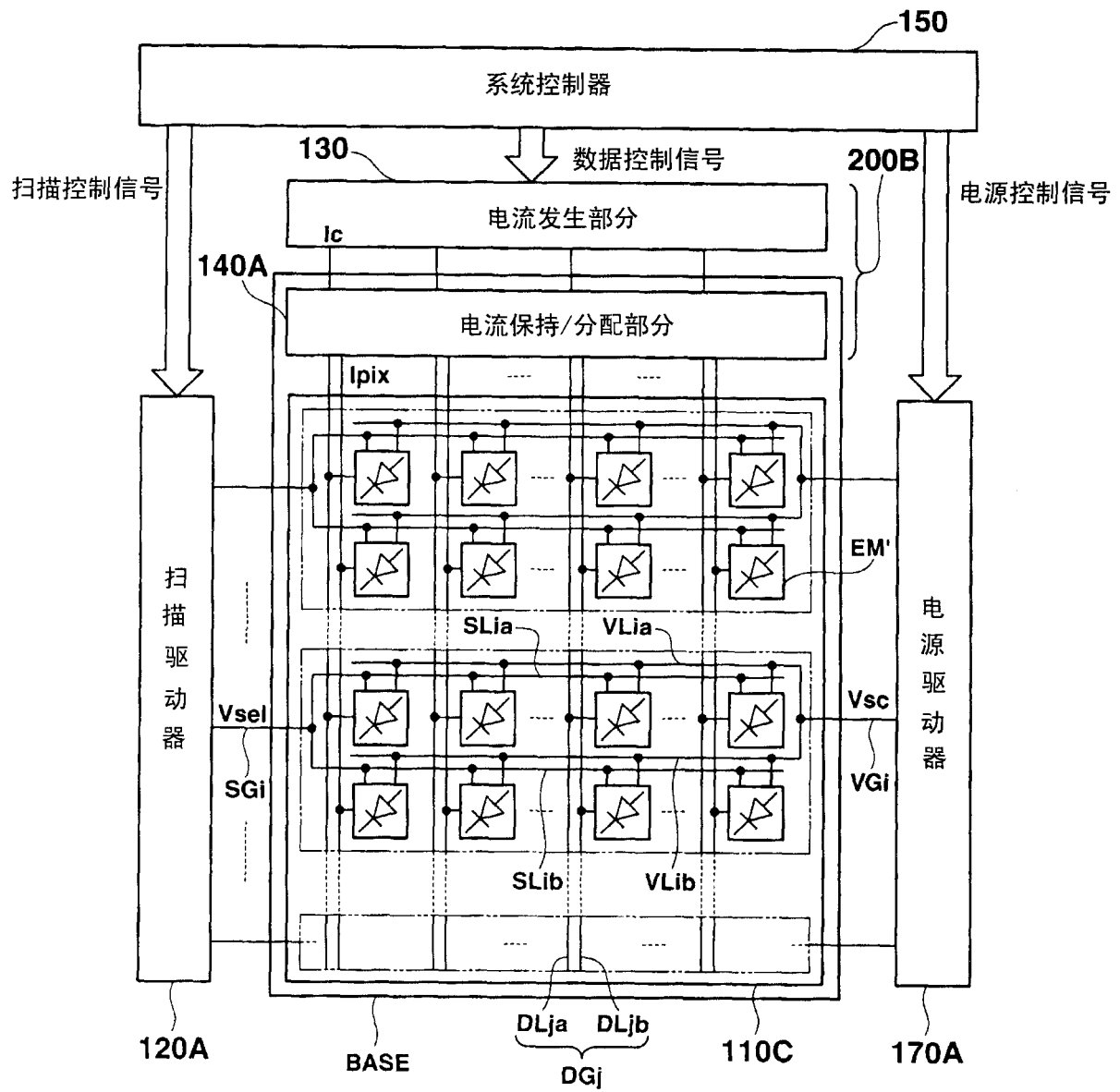


图16

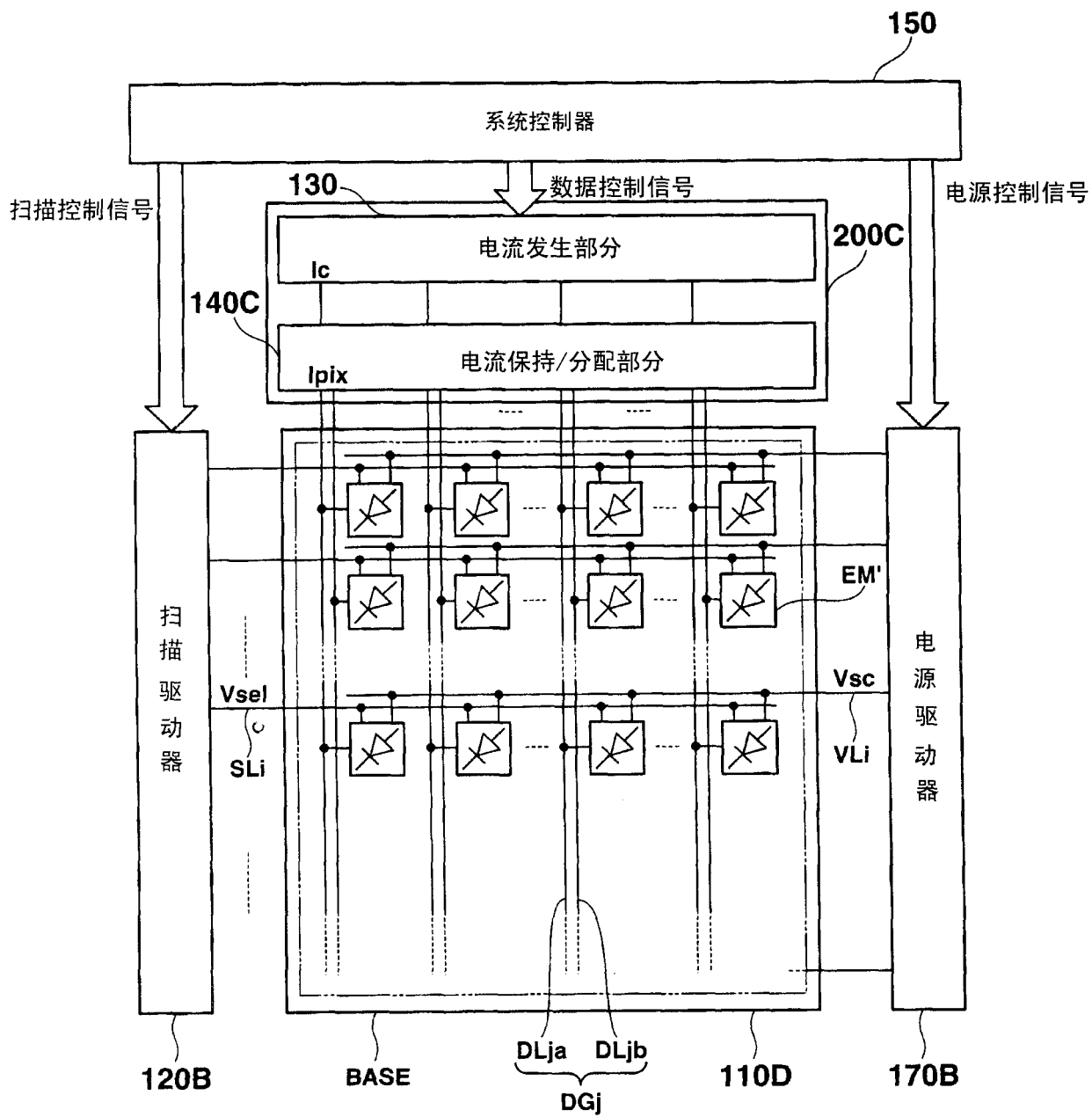


图17

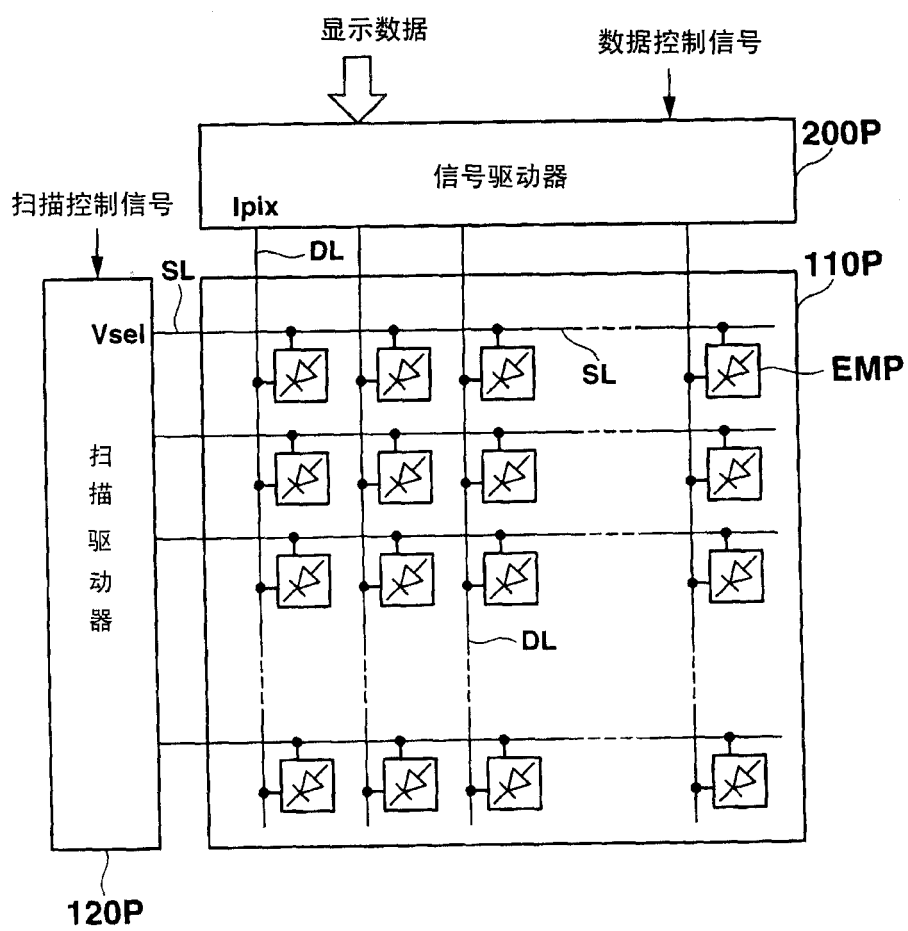


图18

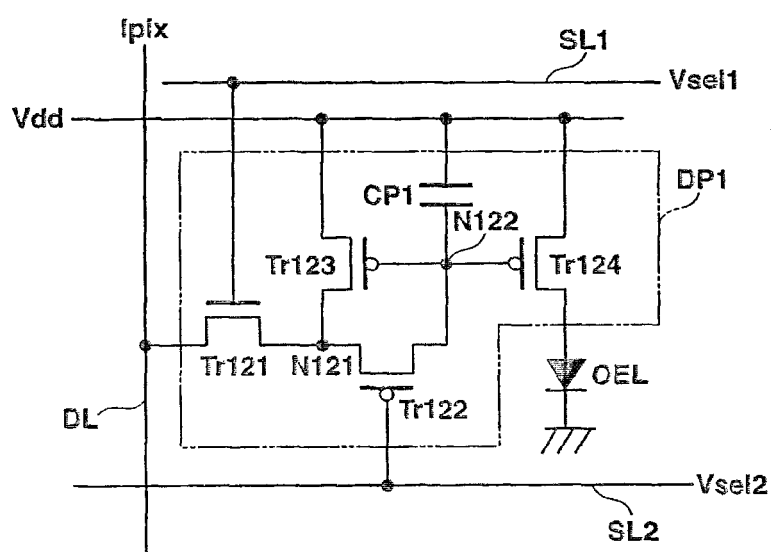


图19

专利名称(译)	具有往复转换工作电流驱动电路和同步行扫描的OLED显示器		
公开(公告)号	CN1820298A	公开(公告)日	2006-08-16
申请号	CN200580000625.7	申请日	2005-05-26
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机株式会社		
当前申请(专利权)人(译)	卡西欧计算机株式会社		
[标]发明人	白崎友之 尾崎刚 小仓润		
发明人	白崎友之 尾崎刚 小仓润		
IPC分类号	G09G3/32 H01L51/50 G09G3/20 G09G3/30 H01L29/786 H05B33/14		
代理人(译)	王英		
优先权	2004266441 2004-09-14 JP 2004160140 2004-05-28 JP		
其他公开文献	CN100423070C		
外部链接	Espacenet SIPO		

摘要(译)

显示器驱动装置包括选择电路，同步于至少相互重叠的所述行的选择信号，将显示面板的多个特定行中的显示像素设定为已选择状态。层级信号发生电路生成层级信号，其基于显示数据，控制每个OLED显示像素的亮度层次，并以往复(ping pong)方式依次提供已生成的层级信号。多个信号分配电路，在时间序列源的定时，依据每列中的多个显示像素，依次分配由层级信号发生电路提供的层级信号。多个电流保持电路单独保持已分配的层级信号，并将具有基于已保持的层级信号的电流值的电流，同步提供给多条同步扫描行中的显示像素，作为层级电流。

