

[51] Int. Cl⁷

G09G 3/30

H05B 33/00



[12] 发明专利申请公开说明书

[21] 申请号 200410042644.3

[43] 公开日 2005 年 2 月 2 日

[11] 公开号 CN 1573869A

[22] 申请日 2004.5.28

[21] 申请号 200410042644.3

[30] 优先权

[32] 2003. 6. 21 [33] KR [31] 10 – 2003 – 0040489

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国汉城

[72] 发明人 朴浚圭

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

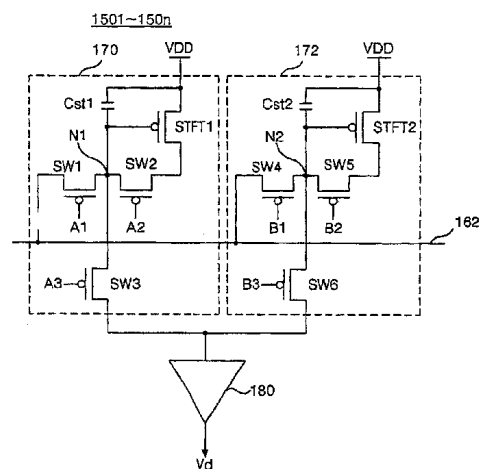
代理人 徐金国 祁建国

权利要求书 4 页 说明书 13 页 附图 8 页

[54] 发明名称 电致发光显示器的驱动方法和制造方法

[57] 摘要

电致发光显示板的驱动装置和驱动方法和制造方法，电致发光显示板包括：电致发光显示板，具有配置在栅线与数据线交叉点处的多个电致发光元件；电流发生电路，产生对应外部供给的数字数据的电流；数据驱动器，在每个水平周期中，取样来自电流发生电路的电流，产生对应电流的数据电压，和将产生的数据电压供给数据线；时序控制器，控制数据驱动器，将数字数据供给电流发生电路，和产生取样控制信号。取样控制信号控制数据驱动器，和将取样的信号供给数据驱动器。



ISSN 1008-4274

1、一种驱动电致发光显示板的驱动装置，包括：

电致发光显示板，具有配置在栅线与数据线交叉点处的多个发光元件；

5 电流发生电路，用于产生对应于外部供给的数字数据的电流；

数据驱动器，用于在每个水平周期取样来自电流发生电路的电流，产生对应于电流的数据电压，和向数据线供给所产生的数据电压；和

时序控制器，用于控制数据驱动器，以将数字数据供给电流发生电路，产生控制数据驱动器的取样控制信号，并将取样的信号供给数据驱动器。

10 2、按照权利要求 1 的驱动装置，其特征在于，数据驱动器包括：

第一和第二取样电路，用于产生数据电压；和

模拟缓冲器，用于缓冲每个水平周期由第一和第二取样电路交替供给的数据电压，和将缓冲后的数据电压供给数据线。

15 3、按照权利要求 2 的驱动装置，其特征在于，第一和第二取样电路包括：

电压供给线；

存储装置，用于利用来自电压供给线的电压，存储对应于电流的数据电压，所述的存储装置由取样控制信号来驱动；和

开关装置，用于响应取样控制信号转换存储装置中存储的数据电压。

20 4、按照权利要求 3 的驱动装置，其特征在于，存储装置包括：第一开关，取样开关，和存储数据电压的电容器，

其中，第一开关连接在电流发生电路的输出线与取样开关的控制端之间，

其中，电容器连接在取样开关的控制端与电压供给线之间，控制端连接到第一开关与电容器之间设置的结点，和

25 其中，取样开关连接在第一开关与电压供给线之间。

5、按照权利要求 4 的驱动装置，其特征在于，存储装置还包括连接在第一开关与取样开关之间的第二开关。

6、按照权利要求 5 的驱动装置，其特征在于，在水平周期中第一和第二开关响应取样控制信号同时导通，然后顺序断开。

30 7、按照权利要求 6 的驱动装置，其特征在于，第二开关在第一开关之前

断开。

8、按照权利要求 6 的驱动装置，其特征在于，在每个水平周期第一和第二取样电路的第三开关响应取样控制信号交替驱动。

9、按照权利要求 5 的驱动装置，其特征在于，开关装置包括连接在结点与模拟缓冲器之间的第三开关，第三开关将存储在储能电容器中的电压转换到模拟缓冲器中。

10、按照权利要求 5 的驱动装置，其特征在于，电压供给线输入的电压经取样开关、第二开关、第一开关和电流转换电路的输出线流入电流发生电路中，电容器存储在取样开关的控制端与输入线之间的电压。

11、按照权利要求 4 的驱动装置，其特征在于，开关装置包括连接在结点与模拟缓冲器之间的第三开关，第三开关将在电容器中存储的电压转换到模拟缓冲器中。

12、按照权利要求 11 的驱动装置，其特征在于，在水平周期 N 中，第一取样电路将数据电压存储到电容器中，其中 N 是整数，在 $(N+1)$ 周期中，将存储在电容器中的电压供给模拟缓冲器，和

在水平周期 $(N+1)$ 中，第二取样电路将数据电压存储到电容器中，而在水平周期 N 中，将电容器中存储的电压供给模拟缓冲器。

13、按照权利要求 11 的驱动装置，其特征在于，在多个交替的水平周期中，第一和第二取样电路将数据电压存储在它们各自的电容器中。

14、一种驱动电致发光显示板的驱动方法，包括以下步骤：

制备电致发光显示板，具有配置在栅线与数据线交叉点处的电致发光元件；

产生对应外部供给的数字数据的电流；

在每个水平周期取样电流，产生并存储对应于电流的数据电压；

将存储的数据电压供给数据线；和

用数据电压驱动发光元件。

15、按照权利要求 14 的方法，其特征在于，产生和存储数据电压的步骤包括：

在每个水平周期中，响应用第一和第二取样电路取样的控制信号，产生对应于用电压供给线供给的电压所产生的电流的数据电压；和

用第一和第二电容器存储数据电压。

16、按照权利要求 15 的方法，其特征在于，将存储的数据电压供给数据线的步骤包括：

在每个水平周期，将存储在第一和第二取样电路的第一和第二电容器中的
5 数据电压交替地转换到缓冲器中；和
缓冲数据电压。

17、按照权利要求 16 方法，其特征在于，还包括缓冲后的电压供给数据线的步骤。

18、一种电致发光显示板的制造方法，包括以下步骤：

10 设置电致发光显示板，它具有配置在栅线与数据线的交叉点处的多个电致发光元件；

设置电流发生电路，用于产生对应于来自外部的数字数据的电流；和
设置数据驱动器，用于在每个水平周期取样来自电流发生电路的电流，产生对应于电流的数据电压，并将数据电压供给在基板一边的数据线。

15 19、按照权利要求 18 的方法，其特征在于，设置数据驱动器的步骤包括：
设置第一和第二取样电路，用于产生数据电压；和
设置模拟缓冲器，用于在每个水平周期交替地缓冲由第一和第二取样电路供给的数据电压，并将缓冲后的数据电压供给数据线。

20 20、按照权利要求 19 的方法，其特征在于，设置第一和第二取样电路的步骤包括：

设置电压供给线；

设置用取样控制信号驱动的存储装置，用于存储用电压供给线供给的电压产生的电流的数据电压；和

25 设置开关装置，用于响应取样控制信号将存储装置中存储的数据电压转换到模拟缓冲器中。

21、按照权利要求 20 的方法，其特征在于，设置存储装置的步骤包括：

设置连接在电流发生电路的输出线与电压供给线之间的第一开关；

设置连接在第一开关与电压供给线之间的第二开关；

设置连接在第二开关与电压供给线之间的取样开关；和

30 设置连接在取样开关的控制端与电压供给线之间的电容器，用于存储数据

电压，而取样开关的控制端连接到位于第一和第二开关之间的结点。

22、按照权利要求 20 的方法，其特征在于，设置转换装置的步骤包括设置连接在结点与模拟缓冲器之间的第三开关，用于将存储在电容器中的电压转换到模拟缓冲器中。

电致发光显示器的驱动方法和制造方法

5 本申请要求 2003 年 6 月 21 日在韩国知识产权局申请的韩国专利申请 No. 40489/2003 的优先权，该韩国专利申请在本申请中引作参考。

技术领域

10 本发明涉及电致发光显示器(ELD)，具体涉及电致发光显示板的驱动装置、驱动方法和制造方法。

背景技术

15 通常，平板显示器可以减轻重量和减小尺寸。由于平板显示器重量减轻和尺寸减小，因而消除了阴极射线管(CRT)的某些缺陷。这种平板显示器包括：液晶显示器(LCD)、场发射显示器(FED)、等离子体显示器(PDP)和电致发光(EL)显示器。

20 EL 显示器是通过磷材料中的电子与空穴复合而发光的自发光显示器。LE 显示器具有某些与 CRT 相同的优点，其中，它比要求分开光源的类似 LCD 的无源类发光器件有更快的响应速度。EL 显示器可以分(类)为电流驱动系统和电压驱动系统。

 图 1 是现有的普通电致发光显示板中的有机发光元件的结构示意图。参见图 1，EL 显示器的有机 EL 显示器包括：电子注入层 4，电子载流子层 6，发光层 8，空穴载流子层 10 和空穴注入层 12，上述这些层按顺序设置在阴极 2 与阳极 14 之间。

25 在电压加到透明电极(阳极 14)与金属电极(阴极 2)之间时，阴极 2 产生的电子经过电子注入层 4 和电子载流子层 6 移动到发光层 8 中。同时，阳极 14 中产生的空穴经过空穴注入层 12 和空穴载流子层 10 移动到发光层 8。因此，分别从电子载流子层 6 和空穴载流子层 10 移入的电子和空穴在发光层 8 复合并且发光。所发射的光经透明电极(阳极 14)发射到器件外边，由此产生图形。

30

图 2 是现有的普通电致发光显示板用的驱动装置的结构框图。参见图 2，现有的有源矩阵型 EL 显示器包括：EL 显示板 16，具有配置在多条栅极线 GL 中的一条与多条数据线 DL 中的一条交叉的各个交叉点的像素(以下叫做“PE”)单元 22。EL 显示板还包括驱动栅极线 GL 的栅驱动器 18。EL 显示板还包括驱动数据线 DL 的数据驱动器 20。EL 显示板还包括控制数据驱动器 20 和栅驱动器 18 的时序控制器 28。

图 3 是现有的各个像素单元的等效电路图。参见图 3，现有的有源矩阵型 EL 显示器包括：外部电流发生电路 32。外部电流发生电路 32 连接到数据线 DL。

10 时序控制器 28 产生栅控制信号 GCS，控制驱动栅极线 GL 的栅驱动器 18。时序控制器 28 还产生数据控制信号 DCS，控制驱动数据线 DL 的数据驱动器 20。而且，时序控制器 28 校正外部供给的数据信号并将其供给数据驱动器 20。

栅驱动器 18 响应来自时序控制器 28 的栅控制信号 GCS 产生按顺序使能栅极线 GL 的栅信号。所产生的栅信号包括起始脉冲和时钟信号。栅驱动器 18 将栅信号顺序加到栅极线 GL。

数据驱动器 20 响应来自时序控制器 28 的控制信号，将来自时序控制器 28 的数据信号经数据电极线 DL 加到像素单元 22。栅驱动器 18 驱动每条栅极线 GL 时，数据驱动器 20 将每个水平周期的用于水平线的数据信号加到数据线 DL。

20 栅信号加到阴极（栅极线 GL）时，选择每个像素单元 22。所选择的像素单元根据是电流信号的像素信号发光。像素信号加到阳极，数据线 DL。每个像素单元 22 作为连接在数据线 DL 与栅极线 GL 之间的二极管而显示出来。这种像素单元 22 由栅极线 GL 上使能的栅信号驱动。因此，像素单元根据数据线 DL 上的数据信号的大小发光。

25 每个像素单元 22 包括：电压供给线 VDD，发光元件 OLED，和发光元件驱动电路 30。每个像素单元还包括发光元件驱动电路 30。发光元件 OLED 连接在电压供给线 VDD 与地电压电源 GND 之间。发光元件驱动电路 30 响应来自每条数据线 DL 和栅极线 GL 的驱动信号驱动发光元件 OLED。

如图 3 所示，发光元件驱动电路 30 包括连接在电压供给线 VDD 与发光元件 OLED 之间的驱动薄膜晶体管（TFT）“T1”。发光元件驱动电路 30 还包括连

接到栅极线 GL 和数据线 DL 的第一开关薄膜晶体管 (TFT) “T3”。发光元件驱动电路 30 还包括连接到第一开关薄膜晶体管 (TFT) “T3” 和栅极线 GL 的第二开关薄膜晶体管 (TFT) “T4”。发光元件驱动电路 30 还包括转换薄膜晶体管 (TFT) “T2”。发光元件驱动电路 30 还包括连接在驱动薄膜晶体管 (TFT) “T1” 和转换薄膜晶体管 (TFT) “T2” 中的每个薄膜晶体管的栅电极端和电压供给线 VDD 之间的储能电容器 Cst。这里, 薄膜晶体管是 P-型电子金属氧化物半导体场效应晶体管 (MOSFET)。

转换薄膜晶体管 (TFT) “T2” 连接在位于第一开关薄膜晶体管 (TFT) “T3” 和第二开关薄膜晶体管 (TFT) “T4” 之间的结点与电压供给线 VDD 之间。转换薄膜晶体管 (TFT) “T2” 构成与驱动薄膜晶体管 (TFT) “T1” 相关的镜像电流电路。从而, 转换薄膜晶体管 (TFT) “T2” 将电流转换为电压。

驱动薄膜晶体管 (TFT) “T1” 的栅电极端连接到转换薄膜晶体管 (TFT) “T2” 的栅电极端。驱动薄膜晶体管 (TFT) “T1” 的源电极端连接到电压供给线 VDD。驱动薄膜晶体管 (TFT) “T1” 的漏电极端连接到发光元件 OLED。

转换薄膜晶体管 (TFT) “T2” 的源电极端连接到电压供给线 VDD。转换薄膜晶体管 (TFT) “T2” 的漏电极端连接到第一开关薄膜晶体管 (TFT) “T3” 的漏电极端和第二开关薄膜晶体管 (TFT) “T4” 的源电极端。

第一开关薄膜晶体管 (TFT) “T3” 的源电极端连接到数据线 DL。第一开关薄膜晶体管 (TFT) “T3” 的漏电极端连接到第二开关薄膜晶体管 (TFT) “T4” 的源电极端, 它还连接到转换薄膜晶体管 (TFT) “T2” 的漏电极端, 如上述的。第二开关薄膜晶体管 (TFT) “T4” 的漏电极端连接到驱动薄膜晶体管 (TFT) “T1” 的栅电极端, 转换薄膜晶体管 (TFT) “T2” 的栅电极端和储能电容器 Cst。第一开关薄膜晶体管 (TFT) “T3” 和第二开关薄膜晶体管 (TFT) “T4” 中的每个薄膜晶体管的栅电极端连接到栅极线 GL。

假设转换薄膜晶体管 (TFT) “T2” 和驱动薄膜晶体管 (TFT) “T1” 具有相同的特性并彼此相邻设置, 构成镜像电流电路。因此, 当转换薄膜晶体管 (TFT) “T2” 的宽度与长度之比等于驱动薄膜晶体管 (TFT) “T1” 的宽度与长度之比时, 转换薄膜晶体管 (TFT) “T2” 中流动的电流等于驱动薄膜晶体管 (TFT) “T1” 中流动的电流。

以下描述这种发光元件驱动电路 30 的驱动。首先, 如果栅 ON (导通) 信

号加到栅极线 GL 上, 然后, 第一开关薄膜晶体管 (TFT) “T3” 和第二开关薄膜晶体管 (TFT) “T4” 导通。随后, 经第一开关薄膜晶体管 (TFT) “T3” 和第二开关薄膜晶体管 (TFT) “T4” 供给来自数据线 DL 的数据信号。数据信号导通驱动薄膜晶体管 (TFT) “T1” 和转换薄膜晶体管 (TFT) “T2” 中的每个薄膜晶体管。因此, 驱动薄膜晶体管 (TFT) “T1” 控制其源电极端与漏电极端之间的电流。响应加到驱动薄膜晶体管 (TFT) “T1” 的栅电极端的数据信号从电压供给线 VDD 供给电流。驱动薄膜晶体管 (TFT) “T1” 给发光元件 OLED 加受控制的电流, 因此, 使发光元件 OLED 发光, 光亮度对应数据信号。

同时, 转换薄膜晶体管 (TFT) “T2” 经第一开关薄膜晶体管 (TFT) “T3” 和数据线 DL 连接到外部电流发生电路 32。因此, 由电压供给线 VDD 供给的电流 i_d 经转换薄膜晶体管 (TFT) “T2” 和第一开关薄膜晶体管 (TFT) “T3” 进入外部电流发生电路 32。电压供给线 VDD 供给的电流 i_d 进入外部电流发生电路 32 时, 驱动薄膜晶体管 (TFT) “T1” 中流动的电流等于转换薄膜晶体管 (TFT) “T2” 中流动的电流。其原因是, 驱动薄膜晶体管 (TFT) “T1” 和转换薄膜晶体管 (TFT) “T2” 构成镜像电流电路。

储能电容器 C_{st} 根据从电压供给线 VDD 进入外部电流发生电路 32 的电流 i_d 存储来自电压供给线 VDD 的电压。换句话说, 来自电压供给线 VDD 的电流 i_d 进入外部电流发生电路 32 时, 储能电容器 C_{st} 存储转换薄膜晶体管 (TFT) “T2” 的栅电极端与源电极端之间的电压。

另一方面, 如果栅 OFF (截止) 信号加到栅极线 GL 上, 然后, 第一开关薄膜晶体管 (TFT) “T3” 和第二开关薄膜晶体管 (TFT) “T4” 截止。随后, 由于储能电容器 C_{st} 存储有电压而驱动驱动薄膜晶体管 (TFT) “T1”, 由此将电流加到发光元件 OLED。

这种现有的有源矩阵型 EL 显示器消除了相邻的像素单元 22 之间产生的条纹现象, 这种条纹现象是由于用电流驱动的数据驱动器驱动 EL 显示板造成用多晶硅膜构成的多个 TFT 之间的特性不同引起 TFT 的不一致而产生的。但是, 现有的有源矩阵型 EL 显示器有多种缺点。例如, 现有的有源矩阵型 EL 显示器包括 4 个 TFT, 用于驱动每个像素单元 22 的发光元件 OLED。当通过阳极从发光元件 OLED 发光时, 它也具有低的孔径比, 所述的阳极是透明电极。

发明内容

因此，本发明涉及电致发光显示板的驱动装置、驱动方法，和制造方法，其克服了由于现有技术中存在的限制和缺点引起的一个或多个问题。

本发明的目的是，提供一种转换装置，它将外部供给的电流转换成驱动电
5 致发光显示板的电压。

本发明的另一目的是，提供一种驱动装置，用于驱动具有增大的孔径比的电致发光显示板。

本发明的另一目的是，提供一种转换方法，用于将外部供给的电流转换成驱动电致发光显示板的驱动电压。

10 本发明的另一目的是，提供一种驱动方法，用于驱动具有增大的孔径比的电致发光显示板。

本发明的另一目的是，提供一种电致发光显示板的制造方法，电致发光显示板具有将外部供给的电流转换成电压的驱动电路。

15 本发明的另一目的是，提供一种具有增大的孔径比的电致发光显示板的制造方法。

本发明的其它特征和优点将在下面的说明中给出，其中一部分特征和优点可以从说明中明显得出或是通过对本发明的实践而得到。通过在文字说明部分、权利要求书以及附图中特别指出的结构，可以实现和获得本发明的目的和其它优点。

20 为了得到这些和其它优点并根据本发明的目的，作为具体和广义的描述，本发明的驱动电致发光显示板的驱动装置包括：电致发光显示板，其具有在栅线与数据线的交叉点设置的多个电致发光元件；电流发生电路，用于产生对应外部供给的数字数据的电流；数据驱动器，用于取样每个水平周期来自电流发生电路的电流，产生对应电流的数据电压，将所产生的数据电压供给数据线；
25 和时序控制器，用于控制数据驱动器，并将数字数据加到电流发生电路，以产生用于控制数据驱动器的取样控制信号，将取样的信号加到数据驱动器。

按照本发明的另一技术方案，电致发光显示板的驱动方法包括：制备电致发光显示板，它具有设置在栅线和数据线的交叉点的多个电致发光元件；产生对应外部供给的数字数据的电流；取样每个水平周期中的电流，产生和存储对应电流的数据电压；将存储的数据电压加到数据线；和用数据电压驱动发光元
30

件。

- 按照本发明的另一技术方案，电致发光显示板的制造方法包括：设置电致发光显示板，它具有设置在栅线和数据线的交叉点的多个电致发光元件；设置电流发生电路，用于产生对应来自外部的数字数据的电流；和设置数据驱动器，
- 5 用于取样每个水平周期来自电流发生电路的电流，产生对应电流的数据电压，和将数据电压加到基板一边处的数据线。

应该了解，以上的一般描述和以下的详细描述都是示例性和说明性描述，旨在进一步描述所要求保护的本发明。

10 附图说明

本申请所包含的附图用于进一步理解本发明，其与说明书相结合并构成说明书的一部分，所述附图表示本发明的实施例并与说明书一起解释本发明的原理。附图中：

- 15 图 1 是现有的普通电致发光显示板中的有机发光元件的结构剖视图；
图 2 是驱动现有的普通电致发光显示板的驱动装置的结构框图；
图 3 是现有的每个像素单元的等效电路图；
图 4 是按照本发明一个实施例的驱动电致发光显示板的驱动装置的结构框图；
- 20 图 5 是按照本发明一个实施例的电致发光显示板中内构的数据驱动器的结构框图；
图 6 是按照本发明一个实施例的取样驱动器的电路图；
图 7 是按照本发明一个实施例的驱动薄膜晶体管的驱动时序图；和
图 8 是按照本发明一个实施例的每个像素单元的等效电路图。

25

具体实施方式

现在，参见附图，详细说明附图中显示的本发明的优选实施例。

- 图 4 是按本发明一个实施例的驱动电致发光显示板的驱动装置的结构框图。参见图 4，驱动电致发光 (EL) 显示板的驱动装置包括：具有像素单元 122
- 30 的 EL 显示板 116，每个像素单元具有两个薄膜晶体管 (TFT)。驱动装置还包

括驱动栅极线 GL 的栅驱动器 118。驱动装置还包括外部电流发生器 132, 用于产生对应来自外部的数字数据的电流, 电流加到数据驱动器 120。驱动装置包括数据驱动器 120。驱动装置还包括时序控制器 128, 控制数据驱动器 120 和栅驱动器 118, 和加数字数据 DATA 到外部电流发生电路 132。

5 像素单元配置在一条栅极线与一条数据线 DL 的每个交叉点处。数据驱动器 120 产生对应电流 i_{data} 的数据电压 V_d , 电流 i_{data} 从用两个取样电路的外部电流发生电路 132 输入。数据驱动器 120 将产生的数据电压 V_d 供给数据线 DL。

10 时序控制器 128 产生栅控制信号 GCS, 控制驱动栅极线 GL 的栅驱动器 118 的驱动。时序控制器 128 产生数据控制信号 DCS, 控制驱动数据线 DL 的数据驱动器的驱动。而且, 时序控制器 128 校准外部供给的数字数据 DATA, 加数字数据 DATA 到外部电流发生电路 132。

15 栅驱动器 118 响应来自时序控制器 128 的栅控制信号 GCS 产生栅信号, 用于顺序启动栅极线 GL。栅信号包括起始脉冲和时钟信号。栅驱动器 118 将多个栅信号顺序加到栅极线 GL。

外部电流发生电路 132 产生对应来自时序控制电路 128 的数字数据 DATA 的电流 i_{data} , 将它经数据信号供给线 162 加到数据驱动器 120。换句话说, 外部电流发生电路 132 从数据驱动器 120 接收对应来自时序控制器 128 的数字数据 DATA 的电流 i_{data} 。

20 数据驱动器 120 产生对应电流 i_{data} 的数据电压 V_d 。响应来自时序控制器 128 的控制信号, 经数据信号供给线 162 从外部电流发生电路 132 输入电流 i_{data} 。数据驱动器 120 经数据线 DL 加数据电压 V_d 到像素单元 122。这种情况下, 当栅驱动器 118 驱动每条栅极线 GL 时, 每个水平周期数据驱动器 120 加用于每条水平线的数据电压到数据线 DL。

25 图 5 是按本发明一个实施例的电致发光显示板中内构的数据驱动器的结构框图。如图 5 所示, 数据驱动器 120 包括多个取样驱动器 150 (1) 到 150 (n)。取样电路取样经数据信号供给线 162 输入的电流 i_{data} , 每个水平周期 1H 交换一次, 由此产生对应电流 i_{data} 的数据电压 V_d 。

30 图 6 是按本发明一个实施例的取样驱动器的电路图。如图 6 所示, 多个取样驱动器 150 (1) 到 50 (n) 中的每个取样驱动器包括第一和第二取样电路

170 和 172, 每个水平周期响应来自时序控制器 128 线的取样控制信号 SCS 交替地被驱动。取样驱动器 150 (1) 到 50 (n) 产生对应来自外部电流发生电路 132 的电流 i_{data} 的数据电压 V_d 。设置模拟缓冲器 180, 缓冲由第一和第二取样电路 170 和 172 中的每个取样电路交替供给的数据电压。模拟缓冲器 180 加数据电压到数据线 DL。

第一取样电路 170 包括连接到数据信号供给线 162 的第一开关 TFT SW1。第一取样电路 170 包括在第一结点 N1 连接到第一开关 TFT SW1 的第二开关 TFT SW2。第一取样电路 170 还包括连接在第二开关 TFT SW2 与电压供给线 VDD 之间的第一取样 TFT STFT1。第一取样电路 170 还包括第一储能电容器 Cst1。第一储能电容器 Cst1 连接在电源供给线 VDD 与第一结点 N1 之间。第一取样电路 170 还包括连接在第一结点 N1 与模拟缓冲器 180 之间的第三开关 TFT SW3, 将存储在第二储能电容器 Cst2 中的电压供给模拟缓冲器 180。因此, 第二结点 N2 代表第二储能电容器 Cst2、第四开关 TFT SW4、第五开关 TFT SW5 和第六开关 TFT SW6 之间的结点。这里, TFT 是 P-型电子金属-氧化物半导体场效应晶体管 (MOSFET)。

第一开关 TFT SW1 的源电极端连接到数据信号供给线 162。第一开关 TFT SW1 的漏电极端在第一结点 N1 连接到第二开关 TFT SW2 的源电极端。第二开关 TFT SW2 的漏电极端连接到第一取样 TFT STFT1 的漏电极端。第一取样 TFT STFT1 的栅电极端在第一结点 N1 连接到第一储能电容器 Cst1。第三开关 TFT SW3 的源电极端连接到第一结点 N1, 第三开关 TFT SW3 的漏电极端连接到模拟缓冲器 180。

第二取样电路 172 的电路结构与上述的第一取样电路 170 的电路结构类似。第二取样电路 172 包括连接到数据信号供给线的第四开关 TFT SW4。第二取样电路 172 包括在第二结点 N2 连接到第四开关 TFT SW4 的第五开关 TFT SW5。第二取样电路 172 还包括连接在第五开关 TFT SW5 与电压供给线 VDD 之间的第二取样 TFT STFT2。第二取样电路 172 还包括连接在第二结点 N2 与电压供给线 VDD 之间的第二储能电容器 Cst2。第二取样电路 172 还包括连接在第二结点 N2 与模拟缓冲器 180 之间的第六开关 TFT SW6, 将存储在第二储能电容器 Cst2 中的电压供给模拟缓冲器 180。因此, 第二结点 N2 代表第二储能电容器 Cst2、第四开关 TFT SW4、第五开关 TFT SW5 和第六开关 TFT SW6 之间的结点。

TFT 是 P-型电子金属-氧化物半导体场效应晶体管 (MOSFET)。

第四开关 TFT SW4 的源电极端连接到数据信号供给线 162。第四开关 TFT SW4 的漏电极端在第二结点 N2 连接到第五开关 TFT SW5 的源电极端。第五开关 TFT SW5 的漏电极端连接到第二取样 TFT STFT2 的漏电极端。第二取样 TFT STFT2 的栅电极端在第二结点 N2 连接到第二储能电容器 Cst2。第六开关 TFT SW6 的源电极端连接到第二结点 N2。第六开关 TFT SW6 的漏电极端连接到模拟缓冲器 180。

图 7 是按本发明一个实施例的驱动薄膜晶体管的驱动时序图。用来自时序控制器 128 的取样控制信号 SCS 驱动第一到第三 TFT SW1 到 SW3。同样，用来自时序控制器 128 的取样控制信号 SCS 驱动第四到第六 TFT SW4 到 SW6。控制信号包括 A1、A2、A3、B1、B2、和 B3，如图 7 所显示的。模拟缓冲器 180 将由第一和第二取样电路 170 和 172 交替供给的数据电压一次一个地供给数据线 DL，起到缓冲器的功能。

现在参见图 7 说明图 6 中显示的多个取样驱动器 150 (1) 到 50 (n) 中的每个取样驱动器的操作。首先，假设数据电压存储在第二取样电路 172 的第二储能电容器 Cst2 中。因此，多个取样驱动器 150 (1) 到 50 (n) 中的每个取样驱动器的第一取样电路 170，响应在水平周期 N 中来自时序控制电路 128 的取样控制信号 SCS，将数据电压存储到第一储能电容器 Cst1 中。在该第 N 水平周期中，第二取样电路 172 将存储在第二储能电容器 Cst2 中的数据电压供给模拟缓冲器 180。因此，模拟缓冲器 180 缓冲来自第二取样电路 172 的第二储能电容器 Cst2 的数据电压。模拟缓冲器 180 向连接到此的数据线 DL 供给缓冲后的数据电压。然后，每个取样驱动器 150 (1) 到 150 (n) 的第二取样电路 172 在水平周期 (N+1) 中响应来自时序控制器 128 的取样控制信号 SCS 将数据电压存储到第二储能电容器 Cst2 中。在该水平周期 (N+1) 中，第一取样电路 170 将存储在第一储能电容器 Cst1 中的数据电压供给模拟缓冲器 180。由此，模拟缓冲器 180 缓冲来自第一取样电路 170 的第一储能电容器 Cst1 的数据电压。模拟缓冲器 180 向连接到此的数据线 DL 供给缓冲后的数据信号。更具体地说，第一取样电路 170 的第三开关 TFT SW3 在水平周期 N 中转换到截止状态，而第一开关 TFT SW1 和第二开关 TFT SW2 供给具有预定周期的 ON 信号。第二取样电路 172 的第六 TFT SW6 转换到导通状态，而第四开关 TFT SW4

第五开关 TFT SW5 转换到截止状态。这种情况下，数据电压 V_d 存储在第二储能电容器 Cst2 中。

因此，在第 N 周期中，ON 信号同时供给第一开关 TFT SW1 和第二开关 TFT SW2，由此使第一开关 TFT SW1 和第二开关 TFT SW2 导通。第一开关 TFT SW1 和第二开关 TFT SW2 导通时，第一取样 TFT STFT1 用流过连接到其栅电极端的第一结点 N1 的电流导通。由此，第一取样 TFT STFT1 经第二开关 TFT SW2 和第一开关 TFT SW1 连接到数据信号供给线 162。而且来自电压供给线 VDD 的电压经第一取样 TFT STFT1、第二开关 TFT SW2、第一开关 TFT SW1 和数据信号供给线 162 进入外部电流发生电路 132。

然后，第一取样 TFT STFT1 的栅电极端与源电极端之间的电压存储在第一储能电容器 Cst1 中。存储在第一储能电容器 Cst1 中的电压对应由外部电流发生电路 132 产生的电流。为了稳定存储在第一储能电容器 Cst1 中的电压，通过按预定间隔 t_1 顺序截止第一取样 TFT STFT1、第一开关 TFT SW1 和第二开关 TFT SW2 防止产生漏电流。

而且，在第 N 水平周期，第二取样电路 172 经第六开关 TFT SW6 将存储在第二储能电容器 Cst2 中的数据电压 V_d 供给模拟缓冲器 180。模拟缓冲器 180 缓冲由第二取样电路 172 的第二储能电容器 Cst2 供给的数据电压 V_d 。在 N 水平周期中，模拟缓冲器 180 将缓冲后的数据电压供给连接到此的数据线 DL。

然后，在第 (N+1) 水平周期中，第二取样电路 172 的第六开关 TFT SW6 截止，而第四开关 TFT SW4 和第五开关 TFT SW5 供给具有预定周期的 ON 信号。在第 (N+1) 水平周期中，第一取样电路 170 的第三开关 TFT SW3 导通，而第一开关 TFT SW1 和第二开关 TFT SW2 截止。

因此，在第 (N+1) 水平周期中，向第四开关 TFT SW4 和第五开关 TFT SW5 同时提供 ON 信号，并使第四开关 TFT SW4 和第五开关 TFT SW5 导通。当第四开关 TFT SW4 和第五开关 TFT SW5 导通时，第二取样 TFT STFT2 由流过连接到其栅电极端的第二结点 N2 的电流来导通用。因此，第二取样 TFT STFT2 经第五开关 TFT SW5 和第四开关 TFT SW4 连接到数据信号供给线 162。因此，由电压供给线 VDD 供给的电压经第二取样 TFT STFT2、第五开关 TFT SW5、第四开关 TFT SW4 和数据信号供给线 162 进入外部电流发生电路 132。

第二取样 TFT STFT2 的栅电极端与源电极端之间的电压存储在第二储能电

容器 Cst2 中。存储在第二储能电容器 Cst2 中的电压对应由外部电流发生电路 132 产生的电流。然后，为了稳定存储在第二储能电容器 Cst2 中的电压，通过按预定间隔 t_1 顺序截止第二取样 TFT STFT2、第四开关 TFT SW4 和第五开关 TFT SW5 来防止产生漏电流。

5 另一方面，在第 (N+1) 水平周期中，第一取样电路 170 向模拟缓冲器 180 供给在 N 水平周期中存储在第一储能电容器 Cst1 中的数据电压 V_d 。因此，模拟缓冲器 180 缓冲由第一取样电路 170 的第一储能电容器 Cst1 供给的数据电压 V_d 。在第 (N+1) 水平周期中，模拟缓冲器 180 将缓冲后的数据电压 V_d 供给与其连接的数据线 DL。

10 当栅信号加到阴极（即栅极线 GL）上时，选择每个像素单元 122，由此产生对应加到阳极（即，数据线 DL）上的像素信号（即电流信号）的光。每个像素单元 122 同样可以用连接在数据线 DL 与栅极线 GL 之间的二极管表示。这种像素单元 122 用在栅极线 GL 上使能的栅信号驱动，由此，根据数据线 DL 上的数据信号的大小发光。

15 图 8 是按本发明一个实施例的每个像素单元的等效电路图。如图 8 所显示的，每个像素单元 122 包括电压供给线 VDD。每个像素单元 122 还包括发光元件 OLED。每个像素单元 122 还包括发光元件驱动电路 130。发光元件 OLED 连接在电压供给线 VDD 与发光元件驱动电路 130 之间。发光元件驱动电路 130 响应来自每条数据线 DL 和栅极线 GL 的驱动信号驱动发光元件 OLED。

20 发光元件驱动电路 130 包括连接在电压供给线 VDD 与发光元件 OLED 之间的驱动薄膜晶体管 (TFT) T1。发光元件驱动电路 130 还包括连接到栅极线 GL 和数据线 DL 的开关 TFT T2。开关 TFT T2 将数据驱动器 120 的模拟缓冲器 180 供给的数据电压 V_d 转换到驱动薄膜晶体管 (TFT) T1 的栅电极端。发光元件驱动电路 130 还包括储能电容器 Cst。电容器 Cst 的一端连接到开关 TFT T2 的漏电极端与驱动 TFT T1 的栅之间的结点上。电容器 Cst 的另一端连接到电
25 压供给线 VDD。这里 TFT 是 P-型电子金属-氧化物半导体场效应晶体管 (MOSFET)。

驱动薄膜晶体管 (TFT) T1 的栅电极端连接到开关 TFT T2 的漏电极端。驱动薄膜晶体管 (TFT) T1 的源电极端连接到电压供给线 VDD。驱动薄膜晶体管 (TFT) T1 的漏电极端连接到发光元件 OLED。
30

开关 TFT T2 的源电极端连接到数据线 DL。开关 TFT T2 的漏电极端连接到驱动薄膜晶体管 (TFT) T1 的栅电极端和储能电容器 Cst。开关 TFT T2 的栅电极端连接到栅极线 GL。

以下说明发光元件驱动电路 130 的驱动。首先, 当栅 ON 信号供给栅极线 GL 时, 开关 TFT T2 导通。开关 TFT T2 导通时, 经数据线 DL 由数据驱动器 120 的模拟缓冲器 180 供给的数据电压 Vd 经开关 TFT T2 供给驱动薄膜晶体管 (TFT) T1 的栅电极端。因此, 用供给其栅电极端的数据信号导通驱动薄膜晶体管 (TFT) T1, 以控制从电压供给线 VDD 输入的在其源电极端与漏电极端之间的电流。驱动薄膜晶体管 (TFT) T1 将受控制的电流供给发光元件 OLED, 由此引起发光元件 OLED 发光, 其亮度对应数据信号。同时, 储能电容器 Cst 存储驱动薄膜晶体管 (TFT) T1 的栅电极端与源电极端之间的电压。

另一方面, 当栅 OFF 信号供给栅极线 GL 时, 开关 TFT T2 截止。开关 TFT T2 截止时, 由于储能电容器 Cst 存储有电压, 所以储能电容器 Cst 可以驱动所述的驱动薄膜晶体管 (TFT) T1, 由此向发光元件 OLED 供给电流。

按本发明的另一实施例, 每个像素单元可以构成为包括至少两个薄膜晶体管 (TFT)。

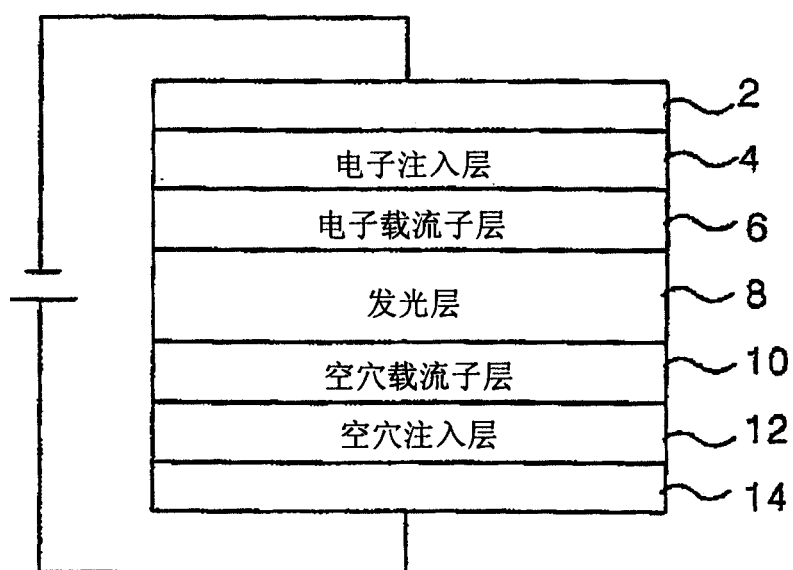
按本发明实施例的 EL 显示器的制造方法, 其中设置了如上所述的 EL 显示板; 电流发生电路; 数据驱动器; 位于数据驱动器后面的取样驱动器; 栅驱动器和时序控制器。

按本发明实施例的驱动电致发光显示板的驱动装置和驱动方法, 和按本发明实施例的电致发光显示板的制造方法, 其中用数据驱动器的第一和第二取样电路产生对应于来自外部电流发生电路的电流的数据电压, 由此用所产生的数据电压驱动发光元件。因此, 其可以消除由构成薄膜晶体管 (TFT) 的多晶硅膜的特性差异所引起的薄膜晶体管的不一致而造成的相邻像素单元之间产生的条纹。

如上述的, 按照本发明, 用至少两个薄膜晶体管驱动发光元件, 由此可以增大电致发光显示板的孔径比。而且, 按照本发明, 用包括电流驱动电路和电压驱动电路的复杂系统驱动电致发光显示板, 可以消除用现有的电流驱动电路驱动电致发光显示板所造成的相邻像素单元之间产生的条纹。

本行业的技术人员应该了解, 在不脱离本发明的精神或范围的前提下,

可以对本发明作出各种改进和变化, 这些改进和变化都属于由所附权利要求书及其等同物所限定的要求保护的本发明的范围。

**图 1**

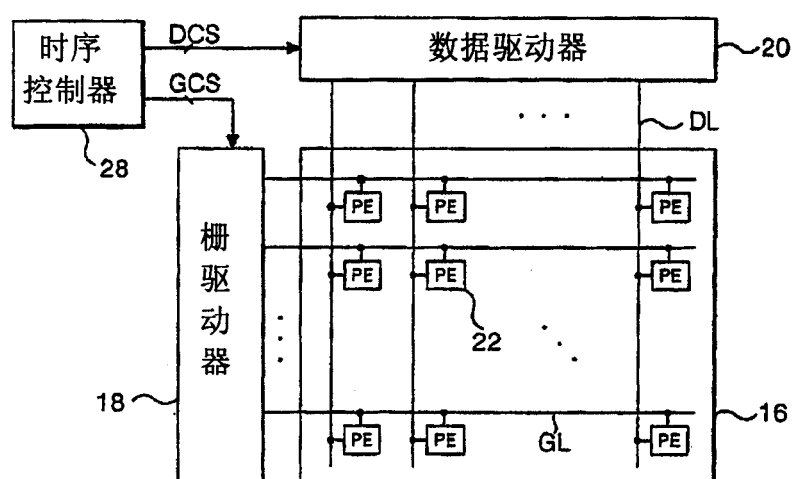


图 2

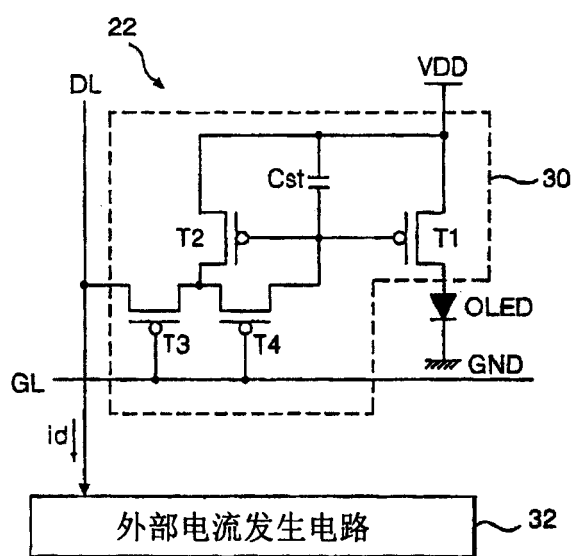
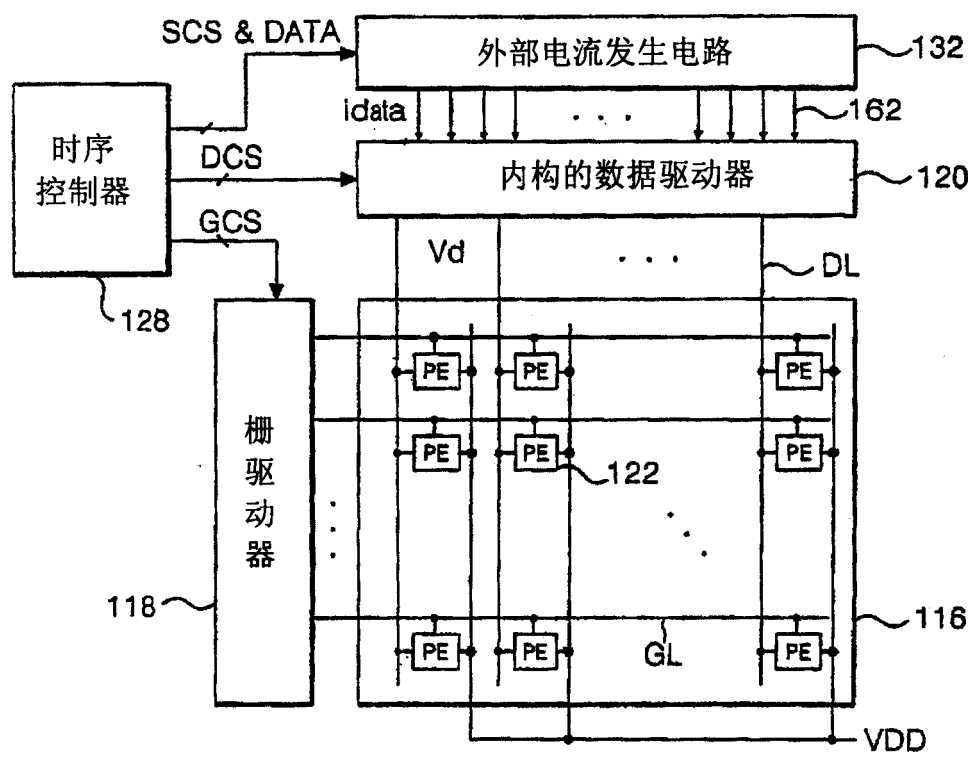


图 3

**图 4**

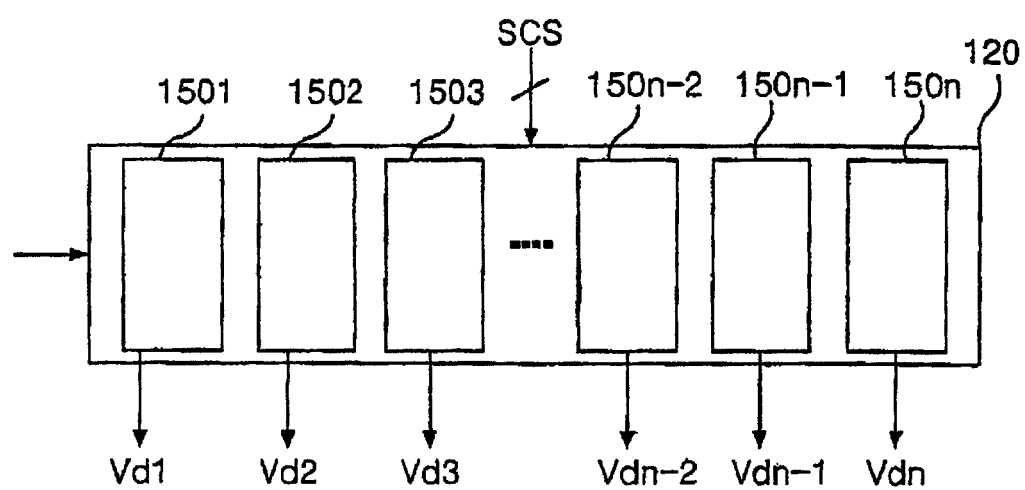


图 5

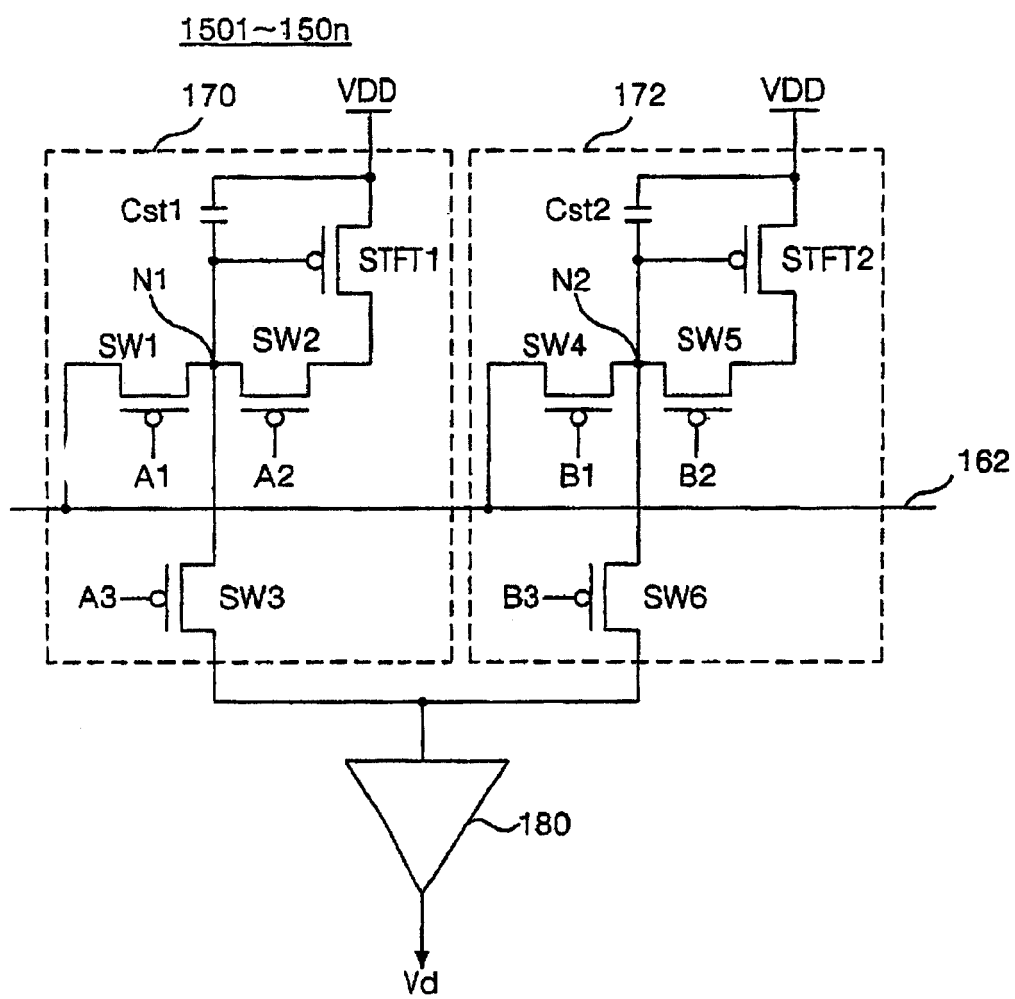


图 6

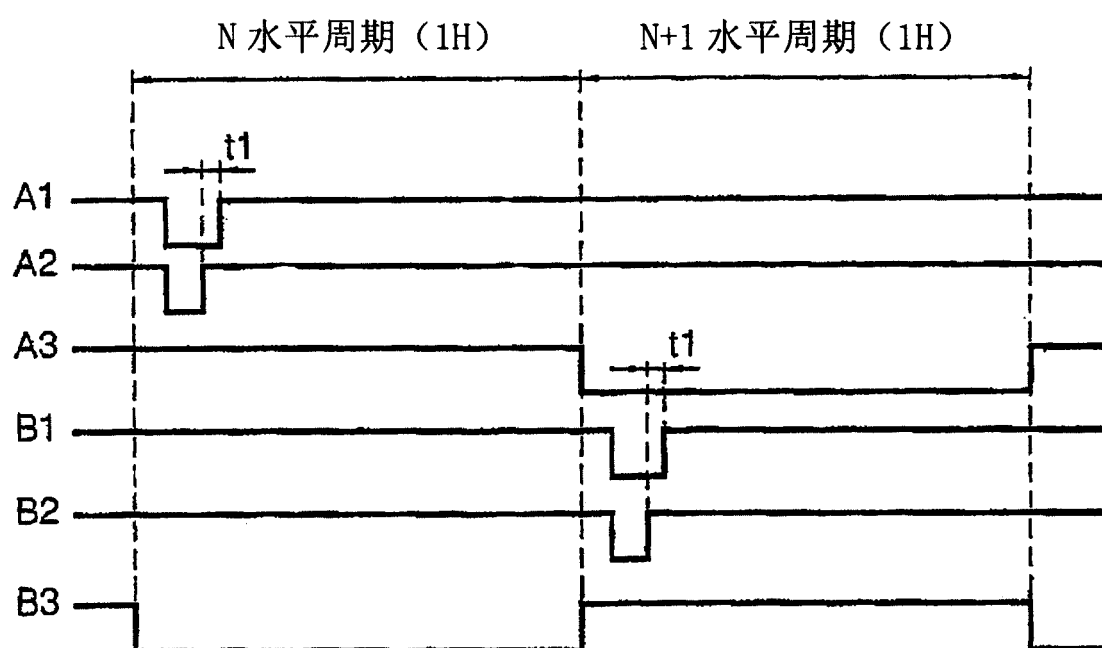


图 7

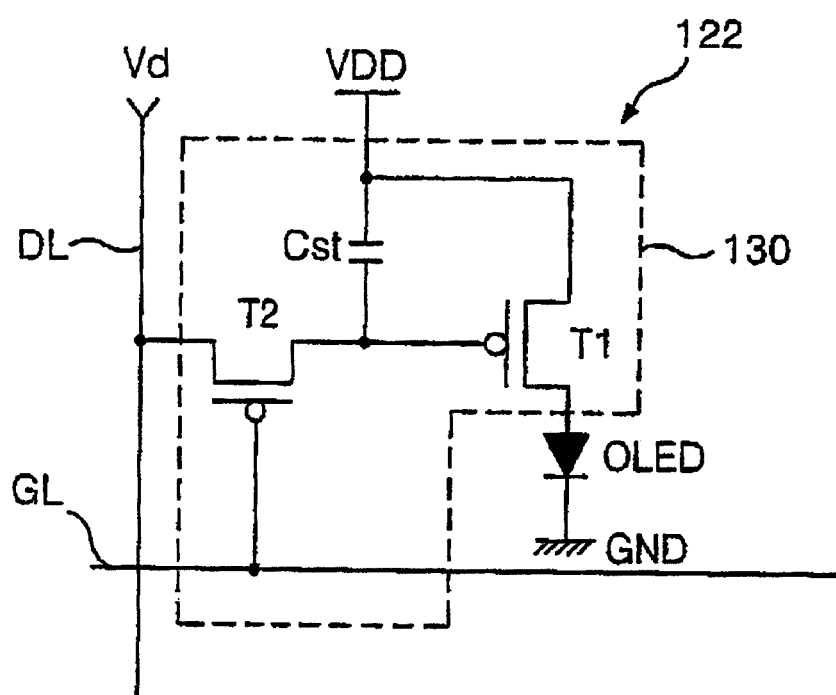


图 8

专利名称(译)	电致发光显示器的驱动方法和制造方法		
公开(公告)号	CN1573869A	公开(公告)日	2005-02-02
申请号	CN200410042644.3	申请日	2004-05-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	LG.飞利浦LCD株式会社		
[标]发明人	朴浚圭		
发明人	朴浚圭		
IPC分类号	H05B33/10 G09G3/20 G09G3/30 H01L51/50 H05B33/00 H05B33/14		
CPC分类号	G09G2300/0842 G09G3/3233 G09G3/3291		
代理人(译)	徐金国		
优先权	1020030040489 2003-06-21 KR		
其他公开文献	CN100353401C		
外部链接	Espacenet SIPO		

摘要(译)

电致发光显示板的驱动装置和驱动方法和制造方法，电致发光显示板包括：电致发光显示板，具有配置在栅线与数据线交叉点处的多个电致发光元件；电流发生电路，产生对应外部供给的数字数据的电流；数据驱动器，在每个水平周期中，取样来自电流发生电路的电流，产生对应电流的数据电压，和将产生的数据电压供给数据线；时序控制器，控制数据驱动器，将数字数据供给电流发生电路，和产生取样控制信号。取样控制信号控制数据驱动器，和将取样的信号供给数据驱动器。

