



(12) 发明专利申请

(10) 申请公布号 CN 101819990 A

(43) 申请公布日 2010.09.01

(21) 申请号 201010167348.1

(22) 申请日 2010.04.23

(71) 申请人 友达光电股份有限公司

地址 中国台湾新竹市

(72) 发明人 蔡宗廷 谢信弘

(74) 专利代理机构 北京三友知识产权代理有限公司

公司 11127

代理人 任默闻

(51) Int. Cl.

H01L 27/32(2006.01)

H01L 51/56(2006.01)

H01L 51/52(2006.01)

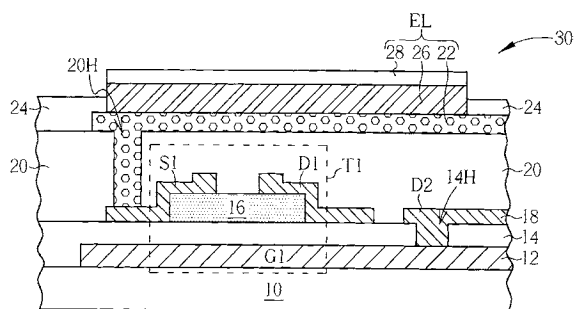
权利要求书 3 页 说明书 7 页 附图 13 页

(54) 发明名称

电激发光显示面板的像素结构及其制作方法

(57) 摘要

本发明是关于一种电激发光显示面板的像素结构及其制作方法,所述的像素结构包括一基板、一第一图案化导电层、一绝缘层、一第二图案化导电层、一主动层、一第一保护层与一电激发光元件。第一图案化导电层包括一栅极。绝缘层设置于基板及第一图案化导电层上,其中绝缘层包括至少一第一接触洞,部分暴露出栅极。第二图案化导电层设置于绝缘层上,其中第二图案化导电层包括一第一源极与一第一漏极,以及一第二漏极与绝缘层的第一接触洞暴露出的栅极电性连接。



1. 一种电激发光显示面板的像素结构,其特征在于,所述的像素结构包括:
 - 一基板;
 - 一第一图案化导电层,设置于所述的基板上,其中所述的第一图案化导电层包括一栅极;
 - 一绝缘层,设置于所述的基板及所述的第一图案化导电层上,其中所述的绝缘层包括至少一第一接触洞,部分暴露出所述的栅极;
 - 一第二图案化导电层,设置于所述的绝缘层上,其中所述的第二图案化导电层包括一第一源极与一第一漏极,以及一第二漏极与所述的绝缘层的所述的第一接触洞暴露出的所述的栅极电性连接;
 - 一主动层,设置于所述的绝缘层上并分别与所述的第一源极及所述的第一漏极部分重叠;
 - 一第一保护层,设置于所述的第二图案化导电层与所述的主动层上,其中所述的第一保护层包括至少一第二接触洞,部分暴露出所述的第一源极与所述的第一漏极的其中之一者;以及
 - 一电激发光元件,设置于所述的第一保护层上,其中所述的电激发光元件与所述的所述第一保护层的所述的第二接触洞暴露出的所述的第一源极与所述的第一漏极的其中之一者电性连接。
2. 如权利要求1所述的电激发光显示面板的像素结构,其特征在于,其中所述的第一源极与所述的第一漏极分别部分覆盖于主动层的一上表面。
3. 如权利要求2所述的电激发光显示面板的像素结构,其特征在于,所述的像素结构另包括一蚀刻停止层,部分覆盖所述的主动层的所述的上表面,且所述的第一源极与所述的第一漏极分别部分覆盖所述的蚀刻停止层的一上表面。
4. 如权利要求3所述的电激发光显示面板的像素结构,其特征在于,其中所述的蚀刻停止层另覆盖所述的主动层的两侧表面以及所述的绝缘层的一上表面。
5. 如权利要求1所述的电激发光显示面板的像素结构,其特征在于,其中所述的主动层分别部分覆盖所述的第一源极与所述的第一漏极的一上表面。
6. 如权利要求5所述的电激发光显示面板的像素结构,其特征在于,所述的像素结构另包括一盖层,覆盖所述的主动层的一上表面。
7. 如权利要求6所述的电激发光显示面板的像素结构,其特征在于,其中所述的盖层另包覆所述的主动层的两侧表面。
8. 如权利要求6所述的电激发光显示面板的像素结构,其特征在于,其中所述的盖层包括一氧化硅层、一氮化硅层或一氮氧化硅层。
9. 如权利要求1所述的电激发光显示面板的像素结构,其特征在于,其中所述的主动层包括一金属氧化物。
10. 如权利要求9所述的电激发光显示面板的像素结构,其特征在于,其中所述的金属氧化物包括铟镓锡氧化物、铟锌氧化物、氧化锌或上述材料的混合物。
11. 如权利要求9所述的电激发光显示面板的像素结构,其特征在于,其中所述的金属氧化物包括一非晶金属氧化物。
12. 如权利要求1所述的电激发光显示面板的像素结构,其特征在于,其中部分所述的

电激发光元件至少部分重叠于所述的绝缘层的所述的第一接触洞。

13. 如权利要求 1 所述的电激发光显示面板的像素结构,其特征在于,其中部分所述的电激发光元件与所述的第一源极及所述的第一漏极至少部分重叠。

14. 一种制作电激发光显示面板的像素结构的方法,其特征在于,所述的方法包括:
提供一基板;

于所述的基板上形成一第一图案化导电层,其中所述的第一图案化导电层包括一栅极;

于所述的基板及所述的第一图案化导电层上形成一绝缘层,并于所述的绝缘层内形成至少一第一接触洞,部分暴露出所述的栅极;

于所述的绝缘层上形成一第二图案化导电层,其中所述的第二图案化导电层包括一第一源极与一第一漏极,以及一第二漏极与所述的绝缘层的所述的第一接触洞暴露出的所述的栅极电性连接;

于所述的绝缘层上形成一主动层,其中所述的主动层分别与所述的第一源极与所述的第一漏极部分重叠;

于所述的第二图案化导电层与所述的主动层上形成一第一保护层,并于所述的第一保护层内形成至少一第二接触洞,部分暴露出所述的第一源极与所述的第一漏极的其中的一者;以及

于所述的第一保护层上形成一电激发光元件,并使所述的电激发光元件与所述的第一保护层的所述的第二接触洞暴露出的所述的第一源极与所述的第一漏极的其中的一者电性连接。

15. 如权利要求 14 所述的制作电激发光显示面板的像素结构的方法,其特征在于,其中形成所述的第二图案化导电层的步骤于形成所述的主动层的步骤之后进行,且所述的第一源极与所述的第一漏极分别部分覆盖于主动层的一上表面。

16. 如权利要求 15 所述的制作电激发光显示面板的像素结构的方法,其特征在于,所述的方法另包括于形成所述的第二图案化导电层之前,先形成一蚀刻停止层部分覆盖所述的主动层的所述的上表面,其中所述的第一源极与所述的第一漏极分别部分覆盖所述的蚀刻停止层的一上表面。

17. 如权利要求 16 所述的制作电激发光显示面板的像素结构的方法,其特征在于,其中所述的蚀刻停止层另覆盖所述的主动层的两侧表面以及所述的绝缘层的一上表面。

18. 如权利要求 14 所述的制作电激发光显示面板的像素结构的方法,其特征在于,其中形成所述的主动层的步骤于形成所述的第二图案化导电层的步骤之后进行,且所述的主动层分别部分覆盖所述的第一源极与所述的第一漏极的一上表面。

19. 如权利要求 18 所述的制作电激发光显示面板的像素结构的方法,其特征在于,所述的方法另包括于形成所述的第一保护层之前,先形成一盖层覆盖所述的主动层的一上表面。

20. 如权利要求 19 所述的制作电激发光显示面板的像素结构的方法,其特征在于,其中所述的盖层另包覆所述的主动层的两侧表面。

21. 如权利要求 14 所述的制作电激发光显示面板的像素结构的方法,其特征在于,其中部分所述的电激发光元件至少部分重叠于所述的绝缘层的所述的第一接触洞。

22. 如权利要求 14 所述的制作电激发光显示面板的像素结构的方法,其特征在于,其中部分所述的电激发光元件与所述的第一源极及所述的第一漏极至少部分重叠。

电激发光显示面板的像素结构及其制作方法

技术领域

[0001] 本发明关于一种电激发光显示面板的像素结构及其制作方法,尤指一种直接使一第二开关元件的第二漏极与一第一开关元件的栅极电性连接而不需透过第三导电层作为桥接线的电激发光显示面板的像素结构及其制作方法。

背景技术

[0002] 主动矩阵有机发光二极管(active matrix organic light emitting diode, AMOLED)显示面板具有多项特性与优势,例如可利用低温制造工艺加以制作、可实现大尺寸显示、反应时间快、低电压、高效率、自发光与广视角等,使得它被普遍预期将成为下一世代的显示面板的主流。

[0003] 请参考图1。图1绘示了现有有机发光二极管显示面板的像素结构的剖面示意图。如图1所示,有机发光二极管显示面板的像素结构1包括一薄膜晶体管2,以及一有机发光二极管OLED。薄膜晶体管2为一下栅极型薄膜晶体管,其包括一栅极3、一源极4与一漏极5,其中薄膜晶体管2的源极4通过一透明导电层6与有机发光二极管OLED电性连接。另外,像素结构1另包括另一薄膜晶体管(图未示),且薄膜晶体管2的栅极3通过透明导电层6与另一薄膜晶体管的漏极7电性连接。

[0004] 由于现有有机发光二极管显示面板的像素结构利用透明导电层桥接一薄膜晶体管的栅极与另一薄膜晶体管的漏极,因此当像素结构应用在上发光式有机发光二极管显示面板时,有机发光二极管必须避开作为桥接线的透明导电层,而造成开口率的损失。此外,在现有有机发光二极管显示面板的像素结构中,薄膜晶体管做用多晶硅作为半导体通道层的材料。多晶硅虽然具有高载子移动率,但其需利用高温制造工艺加以制作且具有均匀度不佳的缺点,因此亦造成了现有有机发光二极管显示面板制作成本的提升以及应用上的限制。

发明内容

[0005] 本发明的目的之一在于提供一种电激发光显示面板的像素结构及其制作方法,以增加开口率。

[0006] 本发明的一较佳实施例提供一种电激发光显示面板的像素结构,包括一基板、一第一图案化导电层、一绝缘层、一第二图案化导电层、一主动层、一第一保护层与一电激发光元件。第一图案化导电层设置于基板上,其中第一图案化导电层包括一栅极。绝缘层设置于基板及第一图案化导电层上,其中绝缘层包括至少一第一接触洞,部分暴露出栅极。第二图案化导电层设置于绝缘层上,其中第二图案化导电层包括一第一源极与一第一漏极,以及一第二漏极与绝缘层的第一接触洞暴露出的栅极电性连接。主动层设置于绝缘层上并分别与第一源极及第一漏极部分重叠。第一保护层设置于第二图案化导电层与主动层上,其中第一保护层包括至少一第二接触洞,部分暴露出第一源极与第一漏极的其中的一者。电激发光元件设置于第一保护层上,其中电激发光元件与第一保护层的第二接触洞暴露出的

第一源极与第一漏极的其中的一者电性连接。

[0007] 本发明的另一较佳实施例提供一种制作电激发光显示面板的像素结构的方法,包括下列步骤。提供一基板,并于基板上形成一第一图案化导电层,其中第一图案化导电层包括一栅极。于基板及第一图案化导电层上形成一绝缘层,并于绝缘层内形成至少一第一接触洞,部分暴露出栅极。于绝缘层上形成一第二图案化导电层,其中第二图案化导电层包括一第一源极与一第一漏极,以及一第二漏极与绝缘层的第一接触洞暴露出的栅极电性连接。于绝缘层上形成一主动层,其中主动层分别与第一源极与第一漏极部分重叠。于第二图案化导电层与主动层上形成一第一保护层,并于第一保护层内形成至少一第二接触洞,部分暴露出第一源极与第一漏极的其中的一者。于第一保护层上形成一电激发光元件,并使电激发光元件与该第一保护层的第二接触洞暴露出的第一源极与第一漏极的其中的一者电性连接。

[0008] 本发明的电激发光显示面板的像素结构利用第二薄膜晶体管的第二漏极直接与第一薄膜晶体管的栅极电性连接,而不需第三导电层作为桥接线,因此可大幅增加电激发光显示面板的像素结构的发光面积,进而提升开口率。

附图说明

[0009] 图 1 绘示了现有有机发光二极管显示面板的像素结构的剖面示意图。

[0010] 图 2 绘示了本发明的电激发光显示面板的像素结构的驱动电路示意图。

[0011] 图 3 至图 8 绘示了本发明的第一较佳实施例的制作电激发光显示面板的像素结构的示意图。

[0012] 图 9 与图 10 绘示了本发明的第二较佳实施例的制作电激发光显示面板的像素结构的示意图。

[0013] 图 11 与图 12 绘示了本发明的第三较佳实施例的制作电激发光显示面板的像素结构的示意图。

[0014] 图 13 与图 14 绘示了本发明的第四较佳实施例的制作电激发光显示面板的像素结构的示意图。

[0015] 图 15 与图 16 绘示了本发明的第五较佳实施例的制作电激发光显示面板的像素结构的示意图。

[0016] 附图标号：

[0017]	1 像素结构	2 薄膜晶体管
[0018]	3 栅极	4 源极
[0019]	5 漏极	6 透明导电层
[0020]	7 漏极	OLED 有机发光二极管
[0021]	10 基板	12 第一图案化导电层
[0022]	14 绝缘层	14H 第一接触洞
[0023]	16 主动层	17 蚀刻停止层
[0024]	18 第二图案化导电层	19 盖层
[0025]	20 第一保护层	20H 第二接触洞
[0026]	22 第三导电层	24 第二保护层

[0027]	26 电激发光层	28	阴极
[0028]	30 像素结构	40	像素结构
[0029]	50 像素结构	60	像素结构
[0030]	70 像素结构	EL	电激发光元件
[0031]	C 储存电容	SL	扫描线
[0032]	DL 数据线	T1	第一薄膜晶体管
[0033]	T2 第二薄膜晶体管	G1	栅极
[0034]	G2 栅极	S1	第一源极
[0035]	D1 第一漏极	S2	第二源极
[0036]	D2 第二漏极	Vdd Vdd	电压源
[0037]	Vss Vss 电压源	I	驱动电流

具体实施方式

[0038] 为使熟习本发明所属技术领域的一般技艺者能更进一步了解本发明,下文特列举本发明的较佳实施例,并配合所附图式,详细说明本发明的构成内容及所欲达成的功效。另外,在本文的实施方式中,“第一”与“第二”等用语用以区别不同的元件或制造工艺,并非用以限定元件或制造工艺的顺序。

[0039] 请参考图 2。图 2 绘示了本发明的电激发光显示面板的像素结构的驱动电路示意图。如图 2 所示,本发明的电激发光显示面板的像素结构包括一第一开关元件、一第二开关元件、一储存电容 C 与一电激发光元件 EL。在本实施例中,第一开关元件与第二开关元件分别以第一薄膜晶体管 T1 与第二薄膜晶体管 T2 加以实现,且电激发光元件 EL 可为例如一有机发光二极管,但不以此为限。第二薄膜晶体管 T2 的栅极 G2 与一扫描线 SL 电性连接,而其第二源极 S2 与第二漏极 D2 分别与一数据线 DL 与第一薄膜晶体管 T1 的栅极 G1 以及储存电容 C 的一电极电性连接。第一薄膜晶体管 T1 的第一漏极 D1 分别与一 Vdd 电压源以及储存电容 C 的另一电极电性连接。电激发光元件 EL 的阳极与阴极分别与第一薄膜晶体管 T1 的第一源极 S1 以及一 Vss 电压源电性连接。于进行发光时,扫描线 SL 所提供的一扫描讯号会短暂地开启第二薄膜晶体管 T2 的栅极 G2,此时数据线 DL 提供的数据讯号会通过薄膜晶体管 T2 进而开启第一薄膜晶体管 T1 的栅极 G1。当第二薄膜晶体管 T2 的栅极 G2 关闭后,储存电容 C 会发挥储存电容的作用维持数据讯号的位准,而使得第一薄膜晶体管 T1 的栅极 G1 持续开启,在此期间内 Vdd 电压源提供的驱动电流 I 会持续通过电激发光元件 EL,以驱动电激发光元件 EL 持续发光。在本实施例中,电激发光元件 EL 设置于第一薄膜晶体管 T1 的第一源极 S1 以及 Vss 电压源之间,但本发明并不以此配置为限,例如电激发光元件 EL 亦可设置于第一薄膜晶体管 T1 的第一漏极 D1 以及 Vdd 电压源之间。

[0040] 请参考图 3 至图 8,并一并参考图 2。图 3 至图 8 绘示了本发明的第一较佳实施例的制作电激发光显示面板的像素结构的示意图。如图 3 所示,首先,提供一基板 10。基板 10 可为一透明基板,但不以此为限。接着于基板 10 上形成一第一导电层,例如一金属层,但不以此为限。随后,进行一第一图案化制造工艺,例如一第一微影蚀刻制造工艺 (photolithography-and-etchingprocess, PEP),对第一导电层进行图案化以形成一第一图案化导电层 12。第一图案化导电层 12 包括栅极 G1 与栅极 G2(图 3 未示),其中栅极 G1 作为第一薄膜

晶体管 T1 的栅极,而栅极 G2 作为第二薄膜晶体管 T2 的栅极。

[0041] 如图 4 所示,随后于基板 10 及第一图案化导电层 12 上形成一绝缘层 14,并进行一第二图案化制造工艺,例如一第二微影蚀刻制造工艺,对绝缘层 14 进行图案化以于绝缘层 14 内形成至少一第一接触洞 14H,其中第一接触洞 14H 部分暴露出栅极 G1。绝缘层 14 可为各式绝缘材料,例如氧化硅、氮化硅或氮氧化硅等,但并不以此为限。如图 5 所示,接着于绝缘层 14 上形成一半导体层,并进行一第三图案化制造工艺,例如一第三微影蚀刻制造工艺,对半导体层进行图案化以形成一主动层 16,其中主动层 16 作为第一薄膜晶体管 T1 的通道,且在本实施例中,主动层 16 的材质可选用金属氧化物,例如铟镓锡氧化物 (In-Ga-Zn-O, IGZO)、铟锌氧化物 (In-Zn-O, IZO)、氧化锌 (ZnO) 或上述材料的混合物,其具有可利用低温制造工艺加以制作、载子移动率高、均匀性佳与透光等优点,但并不以此为限。举例而言,主动层 16 的材料亦可为非晶半导体 (例如非晶硅)、多晶半导体 (例如多晶硅)、微晶半导体 (例如微晶硅) 等。

[0042] 如图 6 所示,接着于绝缘层 14 与主动层 16 上形成一第二导电层,例如一金属层,但并不以此为限。随后,进行一第四图案化制造工艺,例如一第四微影蚀刻制造工艺,对第二导电层进行图案化以形成一第二图案化导电层 18。第二图案化导电层 18 包括一第一源极 S1、一第一漏极 D1、一第二源极 S2 (图 6 未示) 与一第二漏极 D2。第一源极 S1 与第一漏极 D1 作为第一薄膜晶体管 T1 的源极与漏极,第二源极 S2 与第二漏极 D2 作为第二薄膜晶体管 T2 的源极与漏极,且第一源极 S1 与第一漏极 D1 分别覆盖于主动层 16 的上表面,并分别与主动层 16 部分重叠。在本实施例中,第二薄膜晶体管 T2 的第二漏极 D2 经由绝缘层 14 的第一接触洞 14H 与暴露出的第一薄膜晶体管 T1 的栅极 G1 电性连接,藉此可形成如图 2 所示的第一薄膜晶体管 T1 与第二薄膜晶体管 T2 的电性连接关系。在本实施例中,第二漏极 D2 填入绝缘层 14 的第一接触洞 14H 而直接与栅极 G1 电性连接,但并不以此为限。举例而言,于形成第二漏极 D2 之前,可先于绝缘层 14 的第一接触洞 14H 内填入另一导电层作为连接插塞 (图未示),并使后续形成的第二漏极 D2 通过连接插塞与栅极 G1 电性连接。

[0043] 如图 7 所示,接着于第二图案化导电层 18 与主动层 16 上形成一第一保护层 20,并进行一第五图案化制造工艺,例如一第五微影蚀刻制造工艺,对第一保护层 20 进行图案化以于第一保护层 20 内形成至少一第二接触洞 20H,其中第二接触洞 20H 部分暴露出第一源极 S1 与第一漏极 D1 的其中的一者。本实施例以第二接触洞 20H 部分暴露出第一源极 S1 为例,但并不以此为限,例如若电激发光元件 EL 设置于第一薄膜晶体管 T1 的第一漏极 D1 以及 Vdd 电压源之间,则第二接触洞 20H 部分暴露出第一漏极 D1。第一保护层 20 可为单层或多层结构,且其材料可为无机材料、有机材料或无机 / 有机混合材料。值得说明的是若第一保护层 20 选用感旋光性有机材料,则第五图案化制造工艺可利用曝光显影制造工艺加以实现,而不需使用蚀刻制造工艺加以实现。

[0044] 如图 8 所示,于第一保护层 20 上形成一第三导电层 22,并进行一第六图案化制造工艺,例如一第六微影蚀刻制造工艺,对第三导电层 22 进行图案化。第三导电层 22 可为各式透明导电材料,例如氧化铟锡,或是非透明导电材料,例如金属材料。第三导电层 22 作为电激发光元件的阳极,且第三导电层 22 填入第二接触洞 20H 内并与第一薄膜晶体管 T1 的第一源极 S1 或第一漏极 D1 的其中一者电性连接。在本实施例中,第三导电层 22 与第二接触洞 20H 暴露出第一源极 S1 电性连接,但并不以此为限。随后,于第一保护层 20 与第三导

电层 22 上形成一第二保护层 24, 并进行一第七图案化制造工艺, 例如一第七微影蚀刻制造工艺, 对第二保护层 24 进行图案化以至少暴露出部分第三导电层 22。第二保护层 24 可为单层或多层结构, 且其材料可为无机材料、有机材料或无机 / 有机混合材料。值得说明的是若第二保护层 24 选用感旋光性有机材料, 则第五图案化制造工艺可利用曝光显影制造工艺加以实现, 而不需使用蚀刻制造工艺加以实现。接着, 再于暴露出的第三导电层 22 上依序形成一电激发光层 26 (例如一有机发光层) 与一阴极 28, 其中第三导电层 22 为阳极, 其与电激发光层 26 以及阴极 28 构成电激发光元件 EL。为了提升发光效率, 在形成电激发光层 26 之前, 可先于第三导电层 22 上形成例如电洞注入层与电洞传输层等膜层, 且在形成阴极 28 之前, 可先于电激发光层 26 上形成电子传输层与电子注入层等膜层。通过上述步骤, 即可制作出本实施例的电激发光显示面板的像素结构 30, 如图 8 所示。

[0045] 本实施例的电激发光显示面板为一上发光型电激发光显示面板, 且由于第二薄膜晶体管 T2 的第二漏极 D2 经由绝缘层 14 的第一接触洞 14H 与暴露出的第一薄膜晶体管 T1 的栅极 G1 电性连接, 而非利用第三导电层 22 来桥接第二漏极 D2 与栅极 G1, 因此电激发光元件 EL 的范围可延伸至第一薄膜晶体管 T1 的上方。在此状况下, 电激发光元件 EL 可至少部份重叠于第一源极 S1 与第一漏极 D1, 或完全覆盖于第一源极 S1 与第一漏极 D1 的上方, 且电激发光元件 EL 亦可至少部分重叠于绝缘层 14 的第一接触洞 14H, 或完全覆盖于绝缘层 14 的第一接触洞 14H 的上方, 藉此可大幅地增加电激发光显示面板的像素结构 30 的发光面积, 进而提升开口率。

[0046] 本发明的电激发光显示面板的像素结构并不以上述实施例为限。下文将依序介绍本发明的其它较佳实施例的电激发光显示面板的像素结构及其制作方法, 且为了便于比较各实施例的相异处并简化说明, 在下文的各实施例中使用相同的符号标注相同的元件, 且主要针对各实施例的相异处进行说明, 而不再对重复部分进行赘述。

[0047] 请参考图 9 与图 10, 并一并参考图 2 至图 5。图 9 与图 10 绘示了本发明的第二较佳实施例的制作电激发光显示面板的像素结构的示意图, 其中图 9 与图 10 接续图 3 至图 5 所示的步骤之后进行。如图 9 所示, 于绝缘层 14 上形成主动层 16 之后, 接着于绝缘层 14 与主动层 16 上形成一蚀刻停止层 17, 并进行一第八图案化制造工艺, 例如一第八微影蚀刻制造工艺, 对蚀刻停止层 17 进行图案化, 以去除部分蚀刻停止层 17, 藉此使得蚀刻停止层 17 仅部分覆盖主动层 16 的上表面。蚀刻停止层 17 的材料可为各式介电材料, 例如氮化硅, 但不以此为限。蚀刻停止层 17 的作用在于保护主动层 16, 藉此避免主动层 16 于后续图案化第二导电层的过程中受损。如图 10 所示, 接着形成第二图案化导电层 18, 其中第二图案化导电层 18 的第一源极 S1 与第一漏极 D1 分别部分覆盖蚀刻停止层 17 的上表面。随着, 依序形成第一保护层 20、第三导电层 22、第二保护层 24 与电激发光元件 EL, 即制作出本实施例的电激发光显示面板的像素结构 40。

[0048] 请参考图 11 与图 12, 并一并参考图 2 至图 5。图 11 与图 12 绘示了本发明的第三较佳实施例的制作电激发光显示面板的像素结构的示意图, 其中图 11 与图 12 接续图 3 至图 5 所示的步骤之后进行。如图 11 所示, 与前述第二较佳实施例不同之处在于, 在本实施例中, 蚀刻停止层 17 不仅覆盖主动层 16 的上表面, 并一并覆盖主动层 16 的两侧表面与部分绝缘层 14, 且暴露出绝缘层 14 的第一接触洞 14H。如图 12 所示, 接着形成第二图案化导电层 18, 其中第二图案化导电层 18 的第一源极 S1 与第一漏极 D1 分别部分覆盖蚀刻停止层

17 的上表面。随着,依序形成第一保护层 20、第三导电层 22、第二保护层 24 与电激发光元件 EL,即制作出本实施例的电激发光显示面板的像素结构 50。

[0049] 请参考图 13 与图 14,并一并参考图 2 至图 4。图 13 与图 14 绘示了本发明的第四较佳实施例的制作电激发光显示面板的像素结构的示意图,其中图 13 与图 14 接续图 3 至图 4 所示的步骤之后进行。如图 13 所示,于形成绝缘层 14 之后,接着于绝缘层 14 上形成一第二导电层,例如一金属层,但不以此为限。随后,进行一第三图案化制造工艺,例如一第三微影蚀刻制造工艺,对第二导电层进行图案化以形成一第二图案化导电层 18。第二图案化导电层 18 包括一第一源极 S1、一第一漏极 D1、一第二源极 S2(图 13 未示)与一第二漏极 D2。第一源极 S1 与第一漏极 D1 作为第一薄膜晶体管 T1 的源极与漏极,第二源极 S2 与第二漏极 D2 作为第二薄膜晶体管 T2 的源极与漏极。在本实施例中,第二薄膜晶体管 T2 的第二漏极 D2 经由绝缘层 14 的第一接触洞 14H 与暴露出的第一薄膜晶体管 T1 的栅极 G1 电性连接,藉此可形成如图 2 所示的第一薄膜晶体管 T1 与第二薄膜晶体管 T2 的电性连接关系。随后,于绝缘层 14 与第二图案化导电层 18 上形成一半导体层,并进行一第四图案化制造工艺,例如一第四微影蚀刻制造工艺,对半导体层进行图案化以形成一主动层 16,其中主动层 16 分别至少与第一源极 S1 与第一漏极 D1 部分重叠。如图 14 所示,随后依序于绝缘层 14、主动层 16 与第二图案化导电层 18 上形成第一保护层 20、第三导电层 22、第二保护层 24 与电激发光元件 EL,即制作出本实施例的电激发光显示面板的像素结构 60。

[0050] 请参考图 15 与图 16,并一并参考图 2 至图 4。图 15 与图 16 绘示了本发明的第五较佳实施例的制作电激发光显示面板的像素结构的示意图,其中图 15 与图 16 接续图 3 至图 4 所示的步骤之后进行。如图 15 所示,于形成绝缘层 14 之后,接着于绝缘层 14 上形成一第二导电层,例如一金属层,但不以此为限。随后,进行一第三图案化制造工艺,例如一第三微影蚀刻制造工艺,对第二导电层进行图案化以形成一第二图案化导电层 18。第二图案化导电层 18 包括一第一源极 S1、一第一漏极 D1、一第二源极 S2(图 15 未示)与一第二漏极 D2。第一源极 S1 与第一漏极 D1 作为第一薄膜晶体管 T1 的源极与漏极,第二源极 S2 与第二漏极 D2 作为第二薄膜晶体管 T2 的源极与漏极。在本实施例中,第二薄膜晶体管 T2 的第二漏极 D2 经由绝缘层 14 的第一接触洞 14H 与暴露出的第一薄膜晶体管 T1 的栅极 G1 电性连接,藉此可形成如图 1 所示的第一薄膜晶体管 T1 与第二薄膜晶体管 T2 的电性连接关系。随后,依序于绝缘层 14 与第二图案化导电层 18 上形成一半导体层,以及于半导体层的上表面形成一盖层 (cap layer) 19,并进行一第四图案化制造工艺,例如一第四微影蚀刻制造工艺,对半导体层与盖层 19 进行图案化以形成一主动层 16,以及使盖层 19 对应主动层 16,其中主动层 16 分别至少与第一源极 S1 与第一漏极 D1 部分重叠。盖层 19 的材料可为各式介电材料,例如氮化硅,但不以此为限。盖层 19 的作用在隔绝水气以及控制薄膜晶体管 T1 的电性特性,例如电流与电压的关系。在本实施例中,盖层 19 与主动层 16 利用同一图案化制造工艺制作,因此盖层 19 与主动层 16 具有相同的图案,但本发明的应用并不以此为限。举例而言,盖层 19 与主动层 16 亦可分别利用不同的图案化制造工艺制作,藉此盖层 19 与主动层 16 可具有不同的图案,例如盖层 19 可进一步包覆主动层 16 的两侧表面。如图 16 所示,随后依序于绝缘层 14、盖层 19 与第二图案化导电层 18 上形成第一保护层 20、第三导电层 22、第二保护层 24 与电激发光元件 EL,即制作出本实施例的电激发光显示面板的像素结构 70。

[0051] 综上所述,本发明的电激发光显示面板的像素结构利用第二薄膜晶体管的第二漏极直接与第一薄膜晶体管的栅极电性连接,而不需第三导电层作为桥接线,因此可大幅增加电激发光显示面板的像素结构 30 的发光面积,进而提升开口率。此外,本发明的电激发光显示面板的像素结构可使用金属氧化物作为薄膜晶体管的主动层的材料,因此具有可利用低温制造工艺加以制作、载子移动率高、均匀性佳与透光等优点。

[0052] 以上所述仅为本发明的较佳实施例,凡依本发明权利要求范围所做的均等变化与修饰,皆应属本发明的涵盖范围。

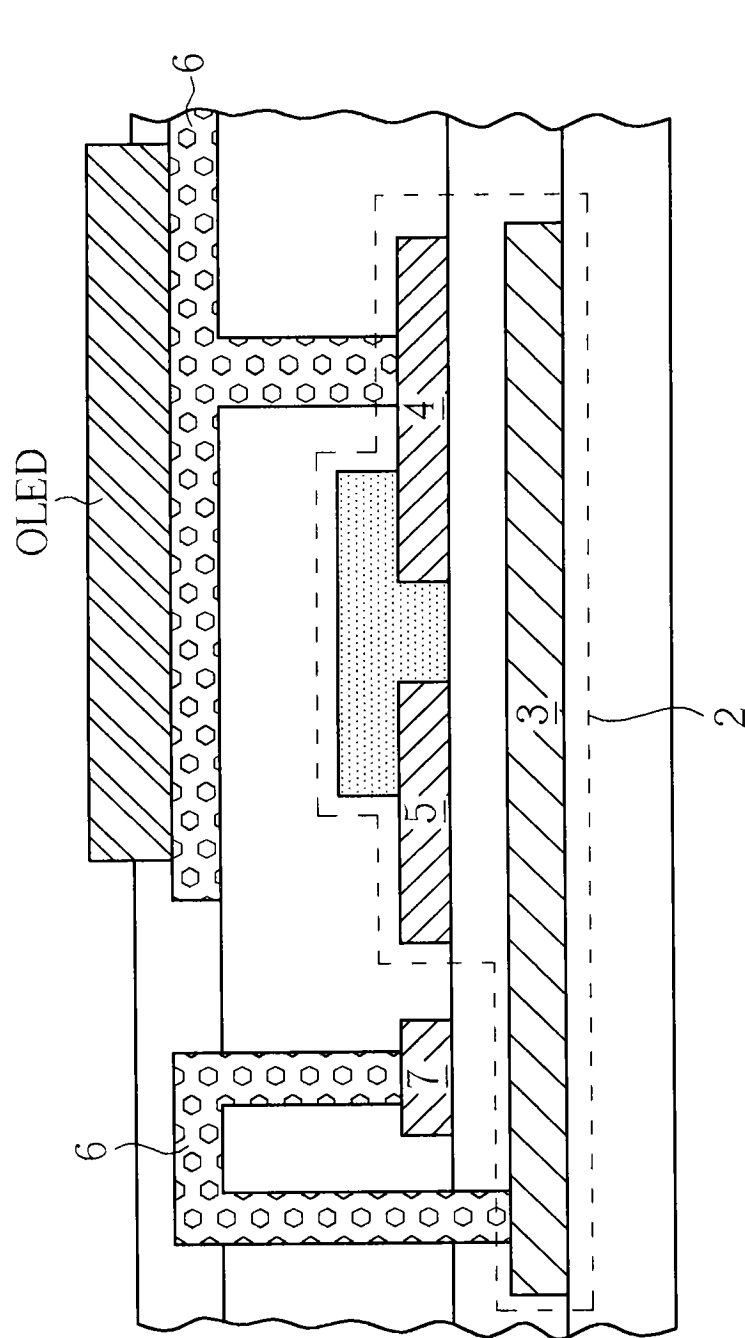


图 1

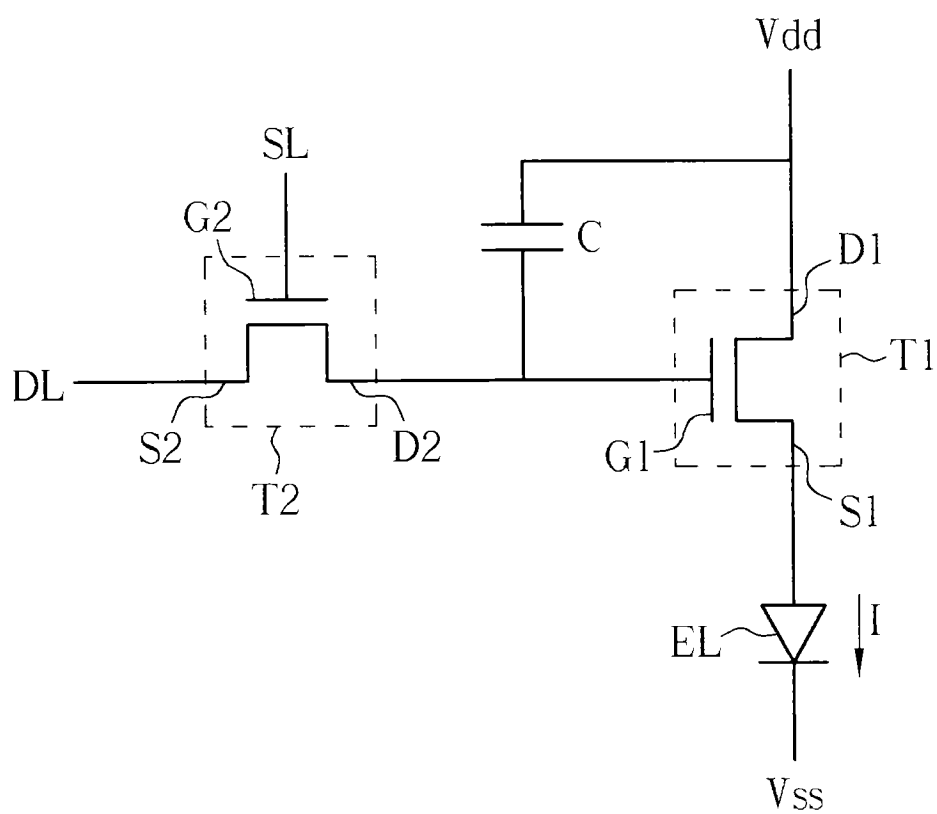


图 2

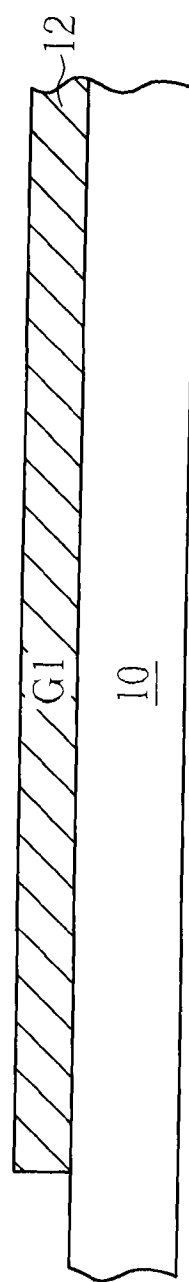


图 3

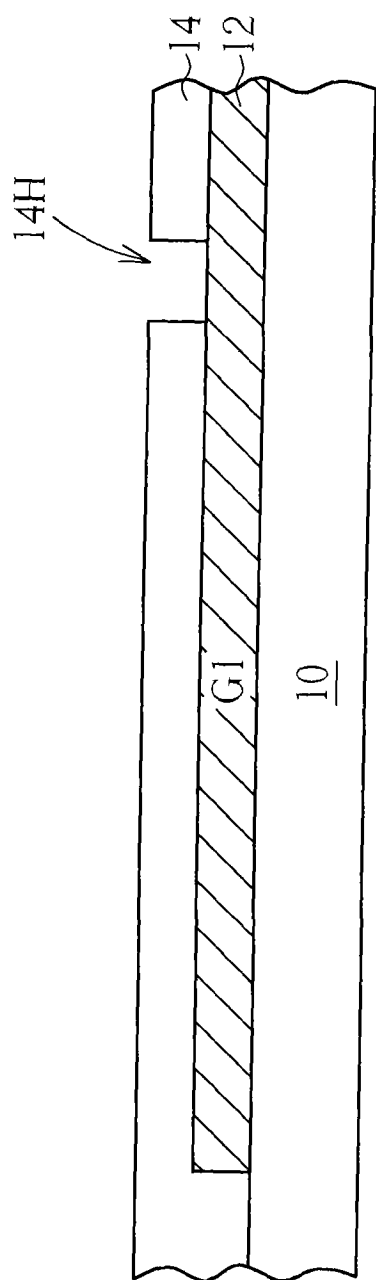


图 4

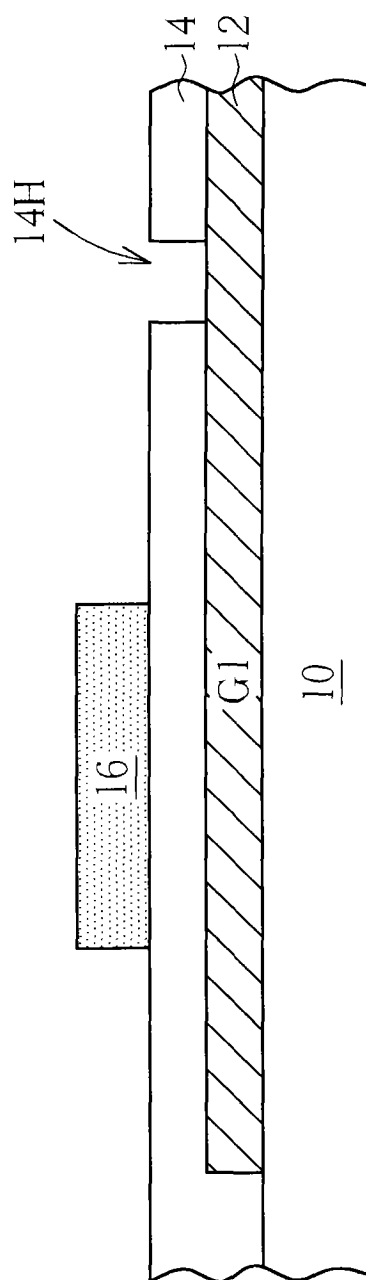


图 5

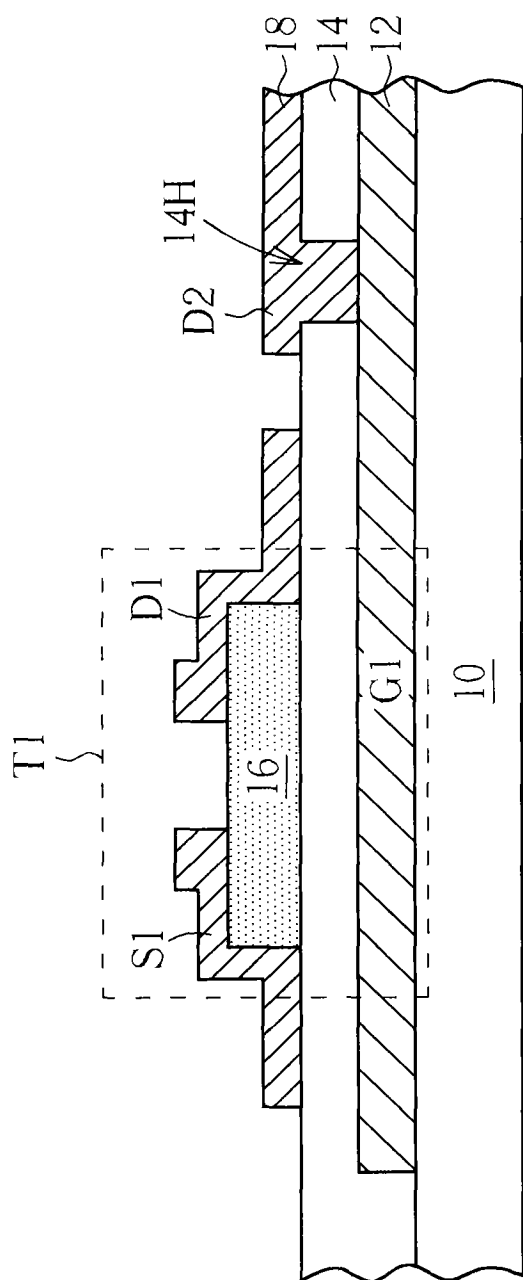


图 6

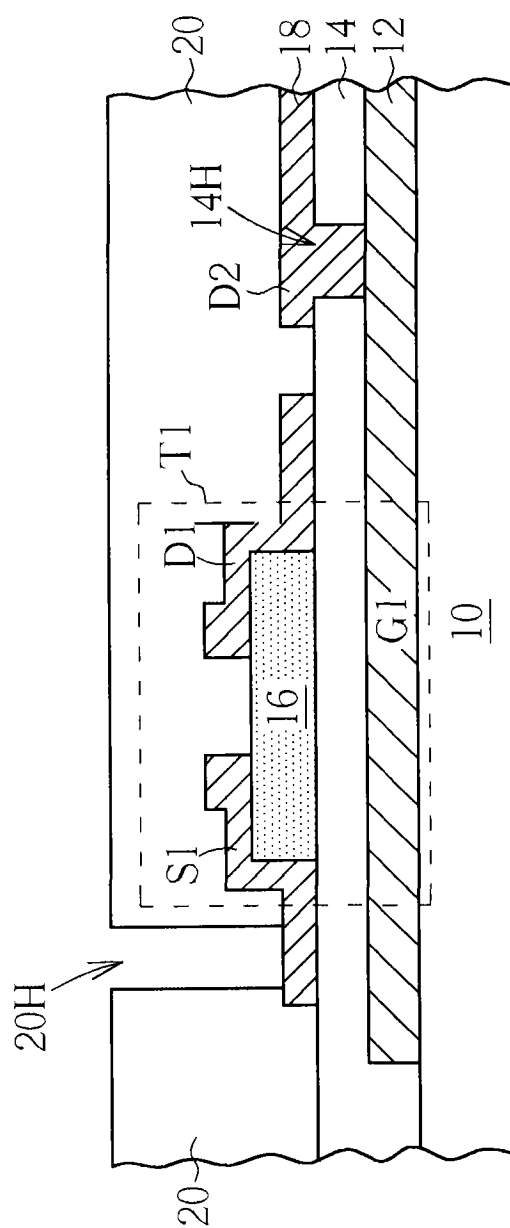


图 7

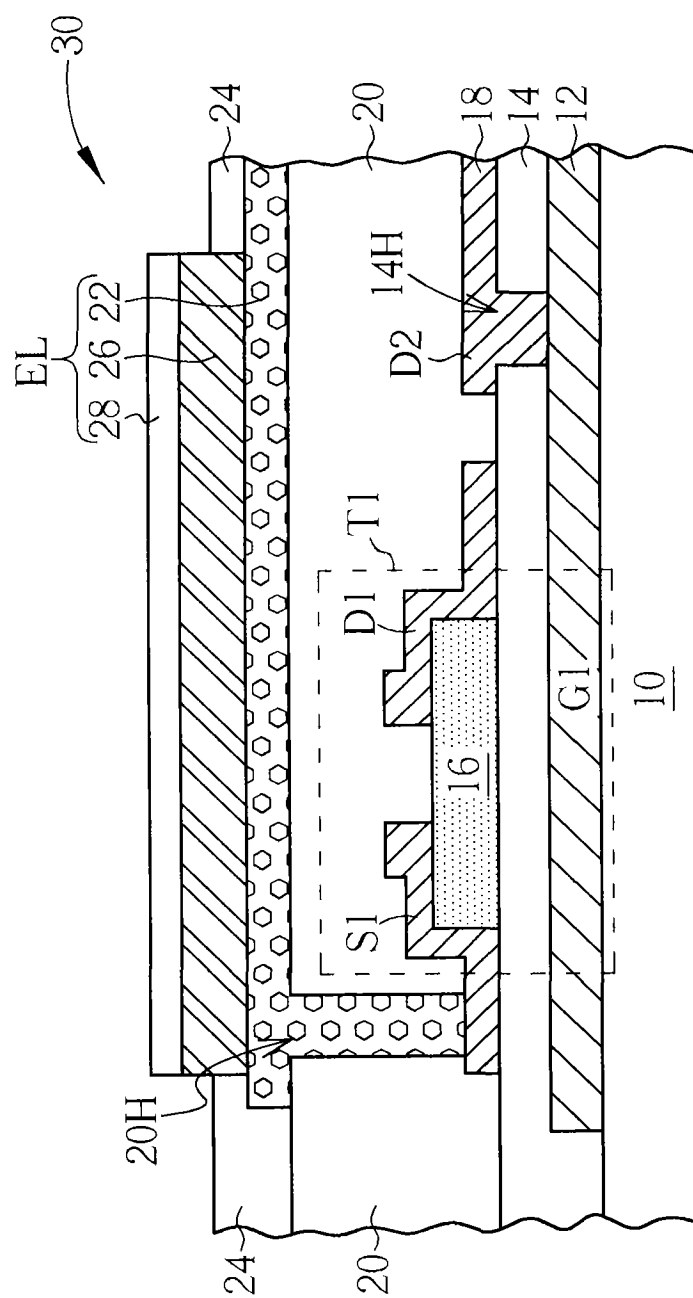


图 8

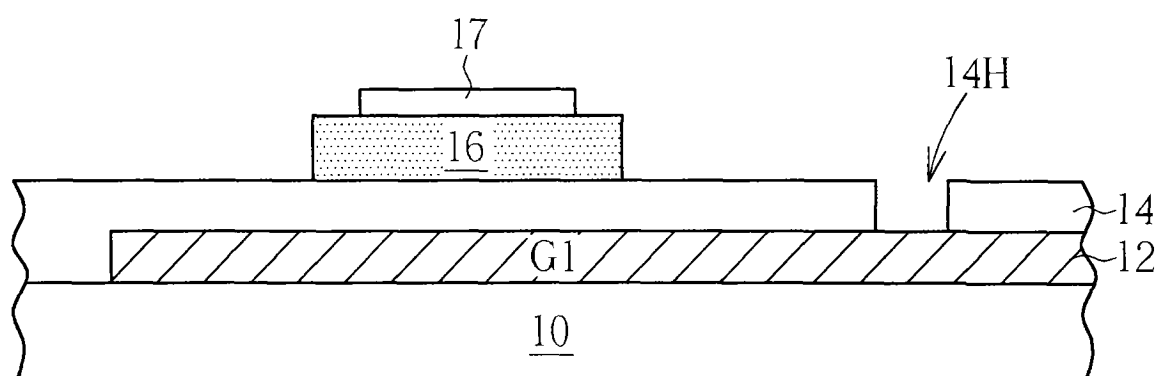


图 9

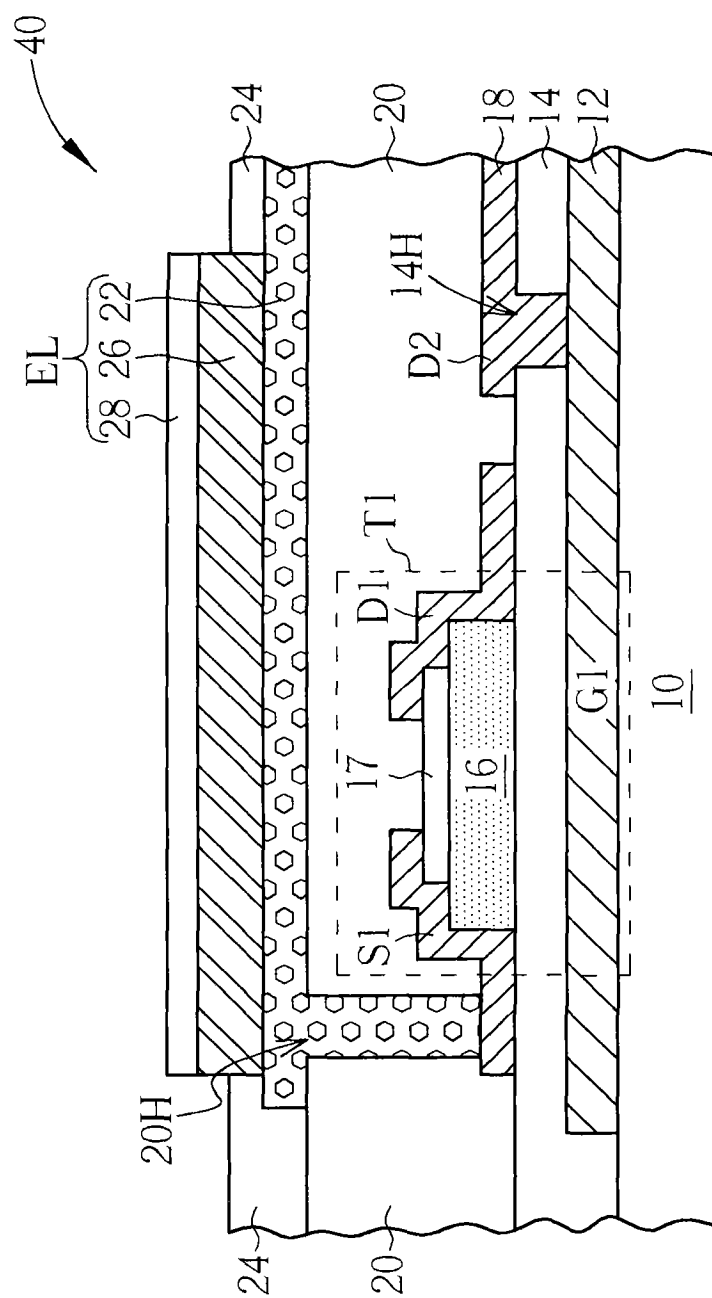


图 10

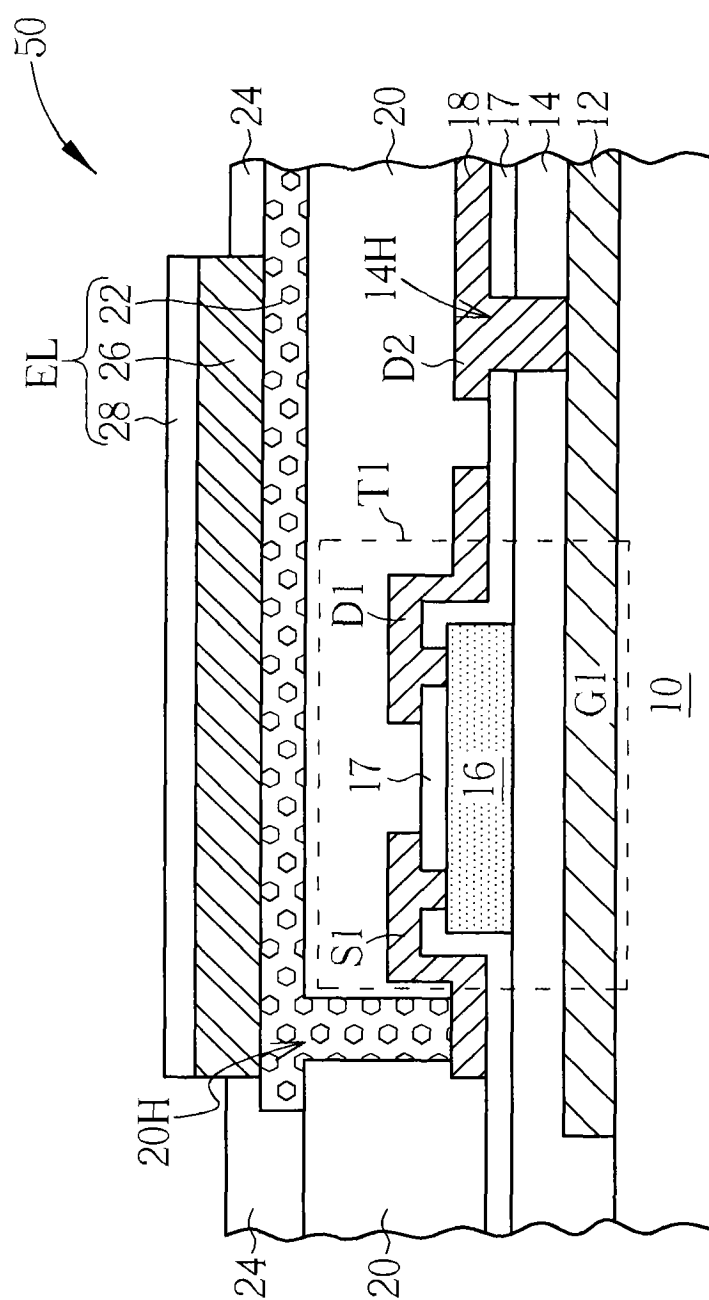


图 12

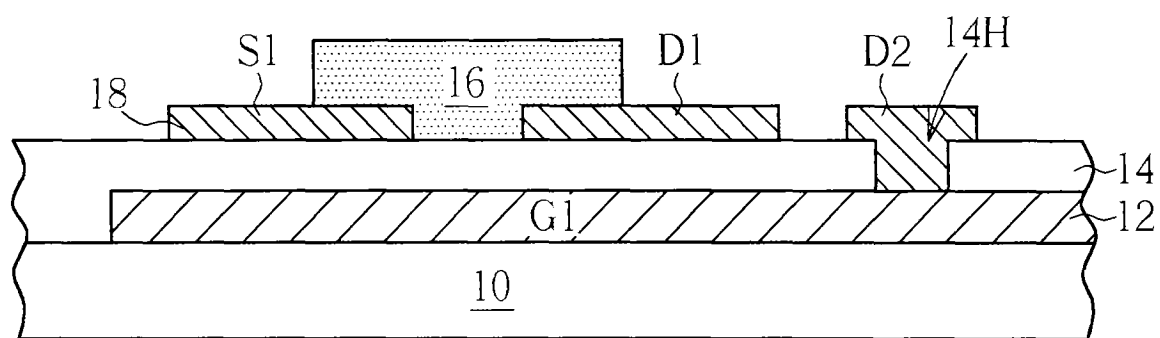


图 13

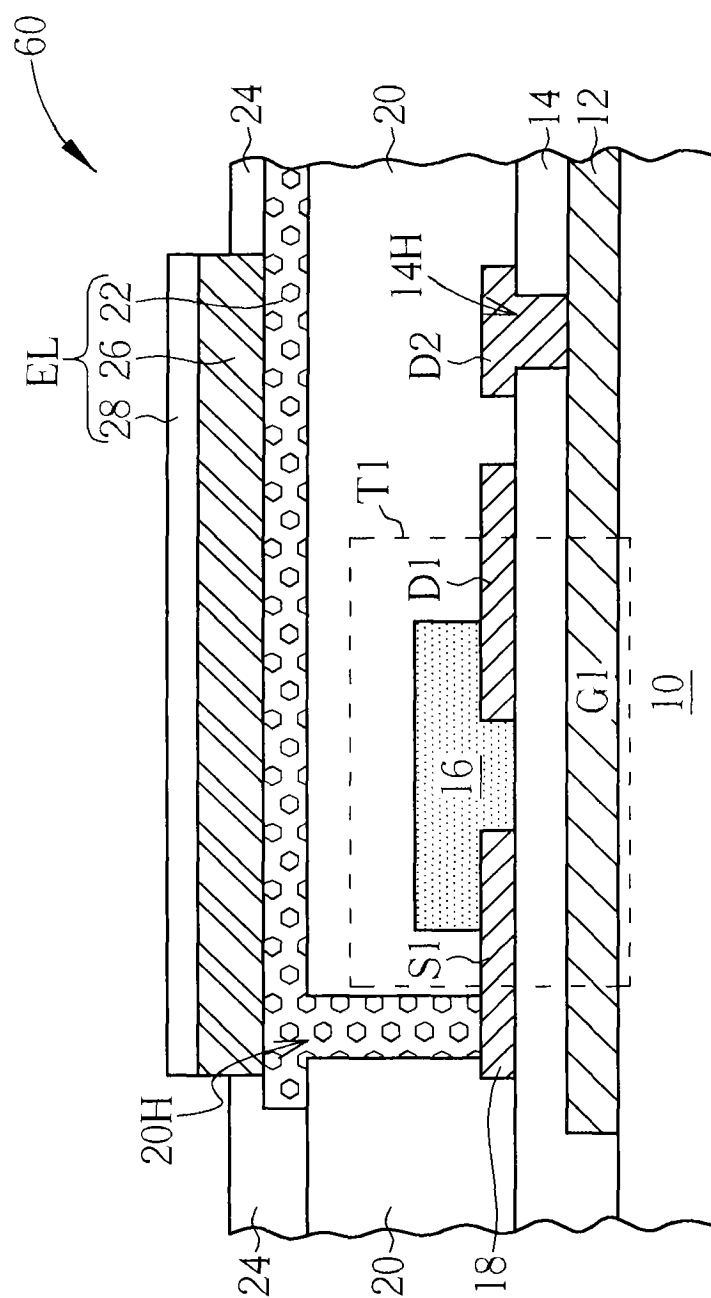


图 14

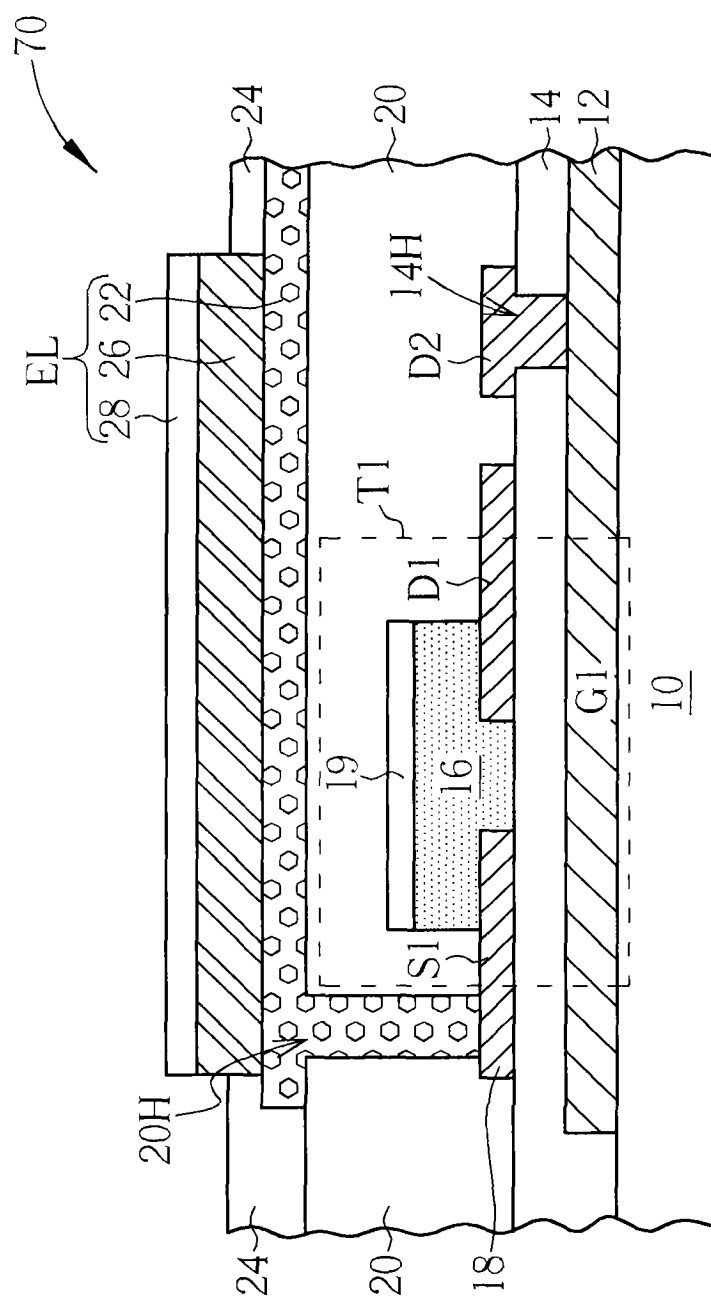


图 16

专利名称(译)	电激发光显示面板的像素结构及其制作方法		
公开(公告)号	CN101819990A	公开(公告)日	2010-09-01
申请号	CN201010167348.1	申请日	2010-04-23
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	蔡宗廷 谢信弘		
发明人	蔡宗廷 谢信弘		
IPC分类号	H01L27/32 H01L51/56 H01L51/52		
其他公开文献	CN101819990B		
外部链接	Espacenet SIPO		

摘要(译)

本发明是关于一种电激发光显示面板的像素结构及其制作方法，所述的像素结构包括一基板、一第一图案化导电层、一绝缘层、一第二图案化导电层、一主动层、一第一保护层与一电激发光元件。第一图案化导电层包括一栅极。绝缘层设置于基板及第一图案化导电层上，其中绝缘层包括至少一第一接触洞，部分暴露出栅极。第二图案化导电层设置于绝缘层上，其中第二图案化导电层包括一第一源极与一第一漏极，以及一第二漏极与绝缘层的第一接触洞暴露出的栅极电性连接。

