



(12) 发明专利申请

(10) 申请公布号 CN 101751858 A

(43) 申请公布日 2010.06.23

(21) 申请号 200910258505.7

(22) 申请日 2009.12.11

(30) 优先权数据

2008-315467 2008.12.11 JP

2008-316551 2008.12.12 JP

(71) 申请人 索尼株式会社

地址 日本东京

(72) 发明人 饭田幸人 浅野慎 内野胜秀

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 李颖

(51) Int. Cl.

G09G 3/32 (2006.01)

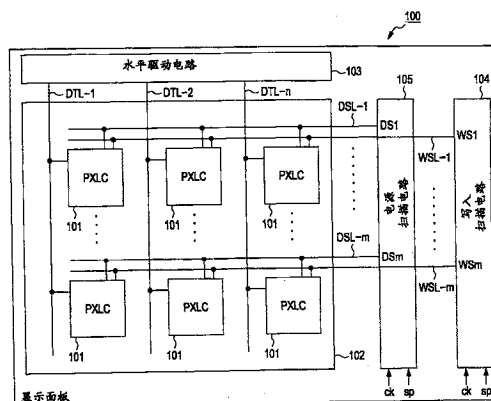
权利要求书 3 页 说明书 16 页 附图 18 页

(54) 发明名称

显示装置、用于驱动所述显示装置的方法和电子设备

(57) 摘要

一种显示装置,包括:具有像素矩阵的像素阵列单元,每个像素被配置为使得有机电致发光元件的阳极电极被连接至驱动晶体管的源电极,驱动晶体管的栅电极被连接至写入晶体管的源电极或漏电极,并且存储电容器被连接在驱动晶体管的栅极和源电极之间;各个像素行的扫描线和电源线;以及各个像素列的信号线。在驱动前一行像素期间向扫描线供应扫描信号的周期内向信号线供应视频信号参考电位。在对当前像素中的驱动晶体管进行阈值校正期间,视频信号参考电位和有机电致发光元件的阴极电极的电位相等。



1. 一种显示装置,包括:

具有布置为矩阵的像素的像素阵列单元,每个像素具有包括有机电致发光元件、驱动晶体管、写入晶体管和存储电容器的电路配置,其中有机电致发光元件的阳极电极被连接至驱动晶体管的源电极,驱动晶体管的栅电极被连接至写入晶体管的源电极或漏电极,并且存储电容器被连接在驱动晶体管的栅电极和源电极之间;

为像素阵列单元中的各像素行放置并被配置为向写入晶体管的栅电极供应扫描信号的扫描线;

为像素阵列单元中的各像素行放置并被配置为向驱动晶体管的漏电极选择性地供应第一电位和低于第一电位的第二电位的电源线;以及

为像素阵列单元中的各像素列放置并被配置为向写入晶体管的漏电极或源电极选择性地供应视频信号和视频信号参考电位的信号线,

其中在驱动前一行的像素期间向扫描线供应扫描信号的时段内向信号线供应视频信号参考电位,并且当执行当前像素中的驱动晶体管的阈值校正时,视频信号参考电位和有机电致发光元件的阴极电极的电位彼此相等。

2. 根据权利要求1所述的显示装置,其中视频信号参考电位被调整为等于阴极电极的电位。

3. 根据权利要求1所述的显示装置,其中阴极电极的电位被调整为等于视频信号参考电位。

4. 一种显示装置,包括:

具有布置为矩阵的像素的像素阵列单元,每个像素包括电光元件、被配置为写入视频信号的写入晶体管、被配置为存储由写入晶体管写入的视频信号的存储电容器和被配置为基于存储电容器中存储的视频信号驱动电光元件的驱动晶体管;

为像素阵列单元中的各像素行放置并被配置为向写入晶体管供应扫描信号的扫描线;

为像素阵列单元中的各像素行放置并被配置为向驱动晶体管的漏电极选择性地供应第一电位和低于第一电位的第二电位的电源线;以及

为像素阵列单元中的各像素列放置并被配置为向写入晶体管选择性地供应视频信号和视频信号参考电位的信号线,

其中在驱动前一行的像素期间向扫描线供应扫描信号的时段内向信号线供应视频信号参考电位,并且当执行当前像素中的驱动晶体管的阈值校正时,视频信号参考电位和电光元件的共用电位彼此相等。

5. 一种用于驱动显示装置的方法,所述显示装置包括具有被布置为矩阵的像素的像素阵列单元,每个像素都具有其中有机电致发光元件的阳极电极被连接至驱动晶体管的源电极,驱动晶体管的栅电极被连接至写入晶体管的源电极或漏电极,并且存储电容器被连接在驱动晶体管的栅电极和源电极之间,为像素阵列单元中的各像素行放置并被配置为向写入晶体管的栅电极供应扫描信号的扫描线,为像素阵列单元中的各像素行放置并被配置为向驱动晶体管的漏电极或源电极选择性地供应第一电位和低于第一电位的第二电位的电源线,以及为像素阵列单元中的各像素列放置并被配置为向写入晶体管的漏电极选择性地供应视频信号和视频信号参考电位的信号线,所述方法包括下述步骤:

在驱动前一行的像素期间向扫描线供应扫描信号的时段内向信号线供应视频信号参考电位；以及

当执行当前像素中的驱动晶体管的阈值校正时，将视频信号参考电位和有机电致发光元件的阴极电极的电位设定为具有相等的电位值。

6. 一种电子设备，包括：

设置在电子设备的外壳中的显示装置，

所述显示装置包括：

具有被布置为矩阵的像素的像素阵列单元，每个像素具有包括有机电致发光元件、驱动晶体管、写入晶体管和存储电容器的电路配置，其中有机电致发光元件的阳极电极被连接至驱动晶体管的源电极，驱动晶体管的栅电极被连接至写入晶体管的源电极或漏电极，并且存储电容器被连接在驱动晶体管的栅电极和源电极之间；

为像素阵列单元中的各像素行放置并被配置为向写入晶体管的栅电极供应扫描信号的扫描线；

为像素阵列单元中的各像素行放置并被配置为向驱动晶体管的漏电极选择性地供应第一电位和低于第一电位的第二电位的电源线；以及

为像素阵列单元中的各像素列放置并被配置为向写入晶体管的漏电极或源电极选择性地供应视频信号和视频信号参考电位的信号线，

其中在驱动前一行的像素期间向扫描线供应扫描信号的时段内向信号线供应视频信号参考电位，并且当执行当前像素中的驱动晶体管的阈值校正时，视频信号参考电位和有机电致发光元件的阴极电极的电位彼此相等。

7. 一种显示装置，包括：

具有被布置为矩阵的像素的像素阵列单元，每个像素具有包括电光元件、驱动晶体管、写入晶体管、存储电容器和辅助电容器的电路配置，其中电光元件的第一电极被连接至驱动晶体管的源电极，驱动晶体管的栅电极被连接至写入晶体管的源电极或漏电极，并且存储电容器被连接在驱动晶体管的栅电极和源电极之间，并且辅助电容器被连接在电光元件的第一电极和电光元件的第二电极之间，

其中所述存储电容器和辅助电容器被布置为彼此相邻，以及

其中使得与驱动晶体管的栅电极相导通的存储电容器的布线和使得与电光元件的第二电极相导通的辅助电容器的布线被设置在不同的层中。

8. 一种显示装置，包括：

具有被布置为矩阵的像素的像素阵列单元，每个像素具有包括电光元件、驱动晶体管、写入晶体管、存储电容器和辅助电容器的电路配置，其中电光元件的第一电极被连接至驱动晶体管的源电极，驱动晶体管的栅电极被连接至写入晶体管的源电极或漏电极，存储电容器被连接在驱动晶体管的栅电极和源电极之间，并且辅助电容器被连接在电光元件的第一电极和电光元件的第二电极之间，

其中所述存储电容器和辅助电容器被布置为彼此相邻，以及

其中使得与驱动晶体管的源电极相导通的存储电容器的布线和使得与电光元件的第一电极相导通的辅助电容器的布线被设置在不同的层中。

9. 根据权利要求7或8所述的显示装置，其中不同的层中的一层为第一布线层，另一层

为多晶硅层。

10. 根据权利要求 7 至 9 中任一项所述的显示装置,其中电光元件是有机电致发光元件,

其中所述第一电极是阳极电极,以及

其中所述第二电极是阴极电极。

11. 一种电子设备,包括:

设置在电子设备的外壳中的显示装置,

显示装置包括

具有被布置为矩阵的像素的像素阵列单元,每个像素具有包括电光元件、驱动晶体管、写入晶体管、存储电容器和辅助电容器的电路配置,其中电光元件的第一电极被连接至驱动晶体管的源电极,驱动晶体管的栅电极被连接至写入晶体管的源电极或漏电极,存储电容器被连接在驱动晶体管的栅电极和源电极之间,并且辅助电容器被连接在电光元件的第一电极和电光元件的第二电极之间,

其中所述存储电容器和辅助电容器被布置为彼此相邻,以及

其中使得与驱动晶体管的栅电极相导通的存储电容器的布线和使得与电光元件的第二电极相导通的辅助电容器的布线被设置在不同的层中。

显示装置、用于驱动所述显示装置的方法和电子设备

技术领域

[0001] 本发明涉及显示装置、用于驱动所述显示装置的方法和电子设备。更具体地讲，本发明涉及平面（平的面板）显示装置、用于驱动所述显示装置的方法和电子设备，所述平面显示装置具有像素矩阵，其中每个像素都包括电光元件。

背景技术

[0002] 近年来，在用于显示图像的显示装置的领域中，迅速增加了具有每个像素都包括发光元件的像素矩阵（像素电路）的平面显示装置的流行。平面显示装置，例如包括有机电致发光（EL）元件的有机 EL 显示装置已被开发并商业化了，所述有机 EL 元件使用其中向有机薄膜施加电场引起发光的现象。

[0003] 由于可通过施加 10V 或更少的电压来驱动有机 EL 元件，所以电力消耗低。此外，由于自发射特性，有机 EL 元件不使用液晶显示装置必需的光源（背光）。此外，由于高至几微秒的响应速度，有机 EL 元件在移动图像的显示期间不引起任何余像。

[0004] 与在液晶显示装置中一样，有机 EL 显示装置可使用简单（无源）矩阵和有源矩阵驱动方案。近年来，大大加速了包括具有有源元件的像素电路的有源矩阵显示装置，例如，绝缘栅场效应晶体管（一般来讲，薄膜晶体管（TFT））的发展。

[0005] 一般来讲，有机 EL 元件的电流 - 电压特性（I-V 特性）随时间劣化（被称为随时间的劣化）。此外，驱动晶体管的阈值电压 V_{th} 或在驱动晶体管中形成沟道的半导体薄膜的迁移率 μ （在下文中被称作“驱动晶体管的迁移率 μ ”）随时间改变，或者由于制造过程中的变化在像素与像素之间改变。

[0006] 因此，为了将有机 EL 元件的发光亮度保持在恒定水平，而不经受上述影响，每个像素电路被配置为具有补偿有机 EL 元件中的特征变化的功能，和用于校正驱动晶体管的阈值电压 V_{th} 的变化（在下文中被称为“阈值校正”）和校正驱动晶体管的迁移率 μ 的变化（在下文中被称为“迁移率校正”）的校正功能（见例如日本未审专利申请公开 No. 2006-133542）。

发明内容

[0007] 然而，在现有技术的像素电路的电位设定中，像素中驱动晶体管的栅极和阴极之间的短路使得缺陷像素不发光。此外，还出现另一个问题：其中在传送之前几个像素的亮度改变的区域（在下文中被称为“亮度改变区域”）被感知为线性缺陷。在可视性方面，亮度的变化不允许基于显示区域中不发光像素的数量的标准的设置。具体地讲，对于亮度的增加，不允许即使一个不发光的像素。尤其是，如果亮度在显示区域中增加，则存在感知线性缺陷的问题。

[0008] 此外，在现有技术的像素电路中，存储电容器和辅助电容器被布置为彼此相邻，并且在同一层中设置连接至那些电容器的布线。由于其上的灰尘等，存在在制造过程中同一层中的布线彼此短路的风险。布线之间的短路引起了驱动晶体管的栅极和有机 EL 元件的

阴极之间的短路,使得与布线相导通。驱动晶体管的栅极和有机 EL 元件的阴极之间的短路涉及这样的问题,其中已经出现短路的缺陷像素不发光,并且在传送方向上前面的几个像素的亮度改变区域被感知为线性缺陷。在可视性方面,亮度的变化不允许基于显示区域中不发光像素的数量的标准的设置。具体地讲,对于亮度增加,不允许即使一个不发光的像素。尤其是,如果亮度在显示区域中增加,则存在感知线性缺陷的问题。

[0009] 因此,希望即使驱动晶体管的栅极和阴极在像素内彼此电短路,亮度改变区域也不被感知为线性缺陷,即使缺陷像素可能不发光。

[0010] 还希望防止在驱动晶体管的栅电极和阴极电极之间出现电短路,从而由于该短路,不发光的像素和亮度改变区域可不被感知为线性缺陷。

[0011] 本发明的实施例提供了一种显示装置,所述显示装置包括具有被布置为矩阵的像素的像素阵列单元,每个像素具有包括有机电致发光元件、驱动晶体管、写入晶体管和存储电容器(storage capacitor)的电路配置,其中有机电致发光元件的阳极电极被连接至驱动晶体管的源电极,驱动晶体管的栅电极被连接至写入晶体管的源电极或漏电极,并且存储电容器被连接在驱动晶体管的栅电极和源电极之间;为像素阵列单元中的各像素行放置并被配置为向写入晶体管的栅电极供应扫描信号的扫描线;为像素阵列单元中的各像素行放置并被配置为向驱动晶体管的漏电极选择性地供应第一电位和低于第一电位的第二电位的电源线;以及为像素阵列单元中的各像素列放置并被配置为向写入晶体管的漏电极或源电极选择性地供应视频信号和视频信号参考电位的信号线。在驱动前一行像素期间向扫描线供应扫描信号的时段内向信号线供应视频信号参考电位,并且当执行当前像素中的驱动晶体管的阈值校正时,视频信号参考电位和有机电致发光元件的阴极电极的电位彼此相等。

[0012] 本发明的实施例还提供用于驱动显示装置的方法,用于设定视频信号参考电位和有机电致发光元件的阴极电极的电位,从而使其具有相同的电位值。

[0013] 本发明的实施例还提供包括上述显示装置的电子设备,所述显示装置设置在电子设备的外壳内。

[0014] 在本发明的实施例中,视频信号参考电位和阴极电极的电位被设定为具有相同的电位值,由此,即使在像素内的驱动晶体管的栅电极和阴极电极之间发生了电短路,也可使前一像素行中的像素的参考电位恒定。

[0015] 本发明的另一个实施例提供了一种显示装置,所述显示装置包括具有布置为矩阵的像素的像素阵列单元,每个像素具有包括电光元件、驱动晶体管、写入晶体管、存储电容器和辅助电容器的电路配置,其中电光元件的第一电极被连接至驱动晶体管的源电极,驱动晶体管的栅电极被连接至写入晶体管的源电极或漏电极,所述存储电容器被连接在驱动晶体管的栅电极和源电极之间,并且所述辅助电容器被连接在电光元件的第一电极和电光元件的第二电极之间。存储电容器和辅助电容器被布置为彼此相邻。在不同的层中设置使得与驱动晶体管的栅电极相导通的存储电容器的布线和使得与电光元件的第二电极相导通的辅助电容器的布线。

[0016] 本发明的实施例还提供了包括上述显示装置的电子设备,所述显示装置设置在电子设备的外壳内。

[0017] 在本实施例中,使得与驱动晶体管的栅电极相导通的存储电容器的布线和使得与

电光元件的第二电极相导通的辅助电容器的布线设置在不同的层中。这可以有效地避免布线之间的短路的出现。

[0018] 电光元件可以是具有用作阴极电极的第一电极和用作阴极电极的第二电极的有机 EL 元件。设置在不同的层中的布线可以是放置在基片的平的表面以及基片上的绝缘膜的平的表面上的主要布线,并且不包括设置在层之间的触点等。

[0019] 根据本发明的实施例,即使驱动晶体管的栅极和阴极彼此电短路,也可防止亮度改变区域被感知为线性缺陷,尽管缺陷像素可能不发光。

[0020] 根据本发明的另一个实施例,可有效地避免在驱动晶体管的栅电极和电光元件的第二电极之间出现电短路。因此,可防止亮度改变区域被感知为线性缺陷,尽管缺陷像素可能不发光。

附图说明

[0021] 图 1 是示意性地示出了根据本发明的实施例的有源矩阵有机 EL 显示装置的配置的系统配置图。

[0022] 图 2 是示出了像素的具体示范配置(像素电路)的电路图。

[0023] 图 3 是示例了根据本发明的实施例的有源矩阵有机 EL 显示装置的操作的定时波形图。

[0024] 图 4A 至 4D 是示例了根据本发明的实施例的有源矩阵有机 EL 显示装置的电路操作的图(第一部分)。

[0025] 图 5A 至 5D 是示例了根据本发明的实施例的有源矩阵有机 EL 显示装置的电路操作的图(第二部分)。

[0026] 图 6A 至 6C 是示例了根据本发明的实施例的有源矩阵有机 EL 显示装置的电路操作的图(第三部分)。

[0027] 图 7A 和 7B 是示例了驱动晶体管上的短路的效应的图。

[0028] 图 8 是当已经出现缺陷时的定时波形图。

[0029] 图 9A 和 9B 是示例了根据本实施例的像素电位的设定的例子的电路图。

[0030] 图 10 是示出了根据本实施例的显示装置的例子的系统配置图。

[0031] 图 11 是示例了用于驱动根据本实施例的显示装置的方法的定时波形图。

[0032] 图 12 是当在根据本实施例的像素配置中出现了缺陷时的定时波形图。

[0033] 图 13 是示出了根据本实施例的应用例子的电视机的外观的透视图。

[0034] 图 14A 和 14B 是分别示出了根据本实施例的另一个应用例子的数字摄影机的外观,并且示出了数字摄影机的前面和后面的透视图。

[0035] 图 15 是示出了根据本实施例的另一个应用例子的笔记本大小的个人计算机的外观的透视图。

[0036] 图 16 是示出了根据本实施例的另一个应用例子的视频摄影机的外观的透视图。

[0037] 图 17A 至 17G 是示出了根据本实施例的另一个应用例子的移动电话的外部图,其中图 17A 和 17B 分别是处于其打开状态的移动电话的前视图和侧视图,并且图 17C、17D、17E、17F 和 17G 分别是处于其关闭状态的移动电话的前视图、左侧视图、右侧视图、顶视图和底视图。

[0038] 图 18A 至 18C 是示例了像素的布线结构的图,其中图 18A 是像素的平面图,而图 18B 和 18C 是沿图 18A 的线 XVIIIIB-XVIIIIB 和 XVIIIIC-XVIIIIC 所取的横截面图。

[0039] 图 19A 至 19C 是示例了根据本实施例的示范性布线结构的图(第一部分)。

[0040] 图 20 是示例了根据本实施例的示例布线结构的图(第二部分)。

具体实施方式

[0041] 现在将描述本发明的实施例。将按照下述顺序进行描述:

[0042] 1、根据本实施例的显示装置(系统配置、像素电路和电路操作)

[0043] 2、由驱动晶体管的栅极和阴极之间的短路引起的问题(等效电路和定时波形图)

[0044] 3、根据本实施例的示范性配置(像素电路、系统配置和驱动方法)

[0045] 4、应用例子(电子设备中的应用的各种例子)

[0046] 5、根据本实施例的示范配置(像素电路、系统配置、布线结构和驱动方法)

[0047] 1、根据本实施例的显示装置

[0048] 系统配置

[0049] 图 1 是示意性地示出了根据本实施例的有源矩阵显示装置的配置的系统配置图。

[0050] 现在将通过例子对其发光亮度根据装置中流动的电流的电流值改变的电流驱动电光元件进行描述,所述装置是例如其中有机 EL 元件被用作像素(像素电路)的发光元件的有源矩阵有机 EL 显示装置的装置。

[0051] 如图 1 所示,有机 EL 显示装置 100 被配置为包括具有被布置为二维矩阵的像素(PXLC)101 的像素阵列单元 102、以及被布置在像素阵列单元 102 周围以驱动像素 101 的驱动单元。用于驱动像素 101 的驱动单元包括例如水平驱动电路 103、写入扫描电路 104 和电源扫描电路 105。

[0052] 对于 m 行 n 列像素阵列,像素阵列单元 102 具有扫描线 WSL-1 至 WSL-m、电源线 DSL-1 至 DSL-m、以及信号线 DTL-1 至 DTL-n。为各个行放置扫描线 WSL-1 至 WSL-m 和电源线 DSL-1 至 DSL-m,并且为各个像素列放置信号线 DTL-1 至 DTL-n。

[0053] 像素阵列单元 102 通常被定义在诸如玻璃基片的透明绝缘基片上,并具有平面(平的)面板结构。可使用非晶硅薄膜晶体管(TFT)或低温多晶硅 TFT 来形成像素阵列单元 102 中的每一个像素 101。在使用低温多晶硅 TFT 的情况下,还可在其上定义了像素阵列单元 102 的显示面板(基片)上安装水平驱动电路 103、写入扫描电路 104 和电源扫描电路 105。

[0054] 可由移位寄存器或任何其它合适的装置形成写入扫描电路 104,所述移位寄存器用于与时钟脉冲 ck 同步地对启动脉冲 sp 顺序地移位(传送)。为了在像素阵列单元 102 中的像素 101 中写入视频信号,写入扫描电路 104 将写入脉冲(扫描信号)WS1 至 WSm 顺序地供应至扫描线 WSL-1 至 WSL-m。因此,以逐行的顺序(行顺序扫描)来扫描像素阵列单元 102 中的像素 101。

[0055] 电源扫描电路 105 可由用于与时钟脉冲 ck 同步地对启动脉冲 sp 顺序地移位的移位寄存器或任何其它合适的装置形成。在与写入扫描电路 104 执行的行顺序扫描同步的过程中,电源扫描电路 105 选择性地向电源线 DSL-1 至 DSL-m 供应电源线电位 DS1 至 DSm,其在第一电位 Vcc_H 和低于第一电位 Vcc_H 的第二电位 Vcc_L 之间切换。因此,可控制像素

101 的发光 / 不发光。

[0056] 水平驱动电路 103 恰当地选择对应于从信号供应源（未示出）供应的亮度信息的视频信号的信号电压 V_{sig} （在下文中也简称为“信号电压”）和信号线参考电位 V_o 中的一个，并例如逐行地将选择的电压经由信号线 DTL-1 至 DTL-n 写入像素阵列单元 102 的像素 101。换句话说，水平驱动线 103 采用其中逐行（逐线）写入视频信号的信号电压 V_{in} 的线顺序写入驱动模式。

[0057] 信号线参考电位 V_o 是视频信号的信号电压 V_{in} 所基于的电压（例如，对应于黑色电平电压）。此外，第二电位 V_{cc_L} 被设定为低于信号线参考电位 V_o 的电位，例如低于电位 $V_o - V_{th}$ 的电位，优选为充分低于电位 $V_o - V_{th}$ 的电位，其中 V_{th} 表示驱动晶体管的阈值电压。

[0058] 像素电路

[0059] 图 2 是示出了像素（像素电路）101 的每一个的具体示例配置的电路图。

[0060] 如图 2 所示，像素 101 具有其发光亮度根据装置中流动的电流的电流值而改变的电流驱动电光元件，例如有机 EL 元件 1D，作为发光元件。像素 101 具有除了有机 EL 元件 1D 以外还包括驱动晶体管 1B、写入晶体管 1A 和存储电容器 1C 的像素配置，也就是说，具有两个晶体管（Tr）和一个电容器（C）的 2Tr/1C 像素配置。

[0061] 在具有上述配置的像素 101 中，使用 N 沟道 TFT 来实现驱动晶体管 1B 和写入晶体管 1A 中的每一个。然而，本文中使用的晶体管的导体组合，即，驱动晶体管 1B 和写入晶体管 1A 仅为示例，并且可使用任何其它的晶体管的组合。

[0062] 有机 EL 元件 1D 具有连接至为所有像素 101 共同放置的共用电源线 1H 的阴极电极。驱动晶体管 1B 具有连接至有机 EL 元件 1D 的阳极电极的源电极、和连接至电源线 DSL (DSL-1 至 DSL-m) 的漏电极。

[0063] 写入晶体管 1A 具有连接至扫描线 WSL (WSL-1 至 WSL-m) 的栅电极，一个电极（源电极或漏电极）连接至信号线 DTL (DTL-1 至 DTL-n)，而另一个电极（漏电极或源电极）连接至驱动晶体管 1B 的栅电极。

[0064] 存储电容器 1C 具有连接至驱动晶体管 1B 的栅电极的一个电极、和连接至驱动晶体管 1B 的源电极（有机 EL 元件 1D 的阳极电极）的另一个电极。

[0065] 在具有 2Tr/1C 像素配置的像素 101 中，响应于经由扫描线 WSL 从写入扫描电路 104 施加到栅电极的扫描信号 WS 使得写入晶体管 1A 为导通状态。因此，对应于经由信号线 DTL 从水平驱动电路 103 供应的亮度信息的视频信号的信号电压 V_{in} 或信号线参考电位 V_o 被采样并写入像素 101。

[0066] 向驱动晶体管 1B 的栅电极施加写入信号电压 V_{in} 或信号线参考电位 V_o ，并且还将其存储在存储电容器 1C 中。当电源线 DSL (DSL-1 至 DSL-m) 的电位 DS 被设定为第一电位 V_{cc_H} 时，驱动晶体管 1B 被供应了来自电源线 DSL 的电流，并将对应于存储电容器 1C 中存储的信号电压的电压值的电流值的驱动电流供应至有机 EL 元件 1D 以驱动有机 EL 元件 1D 发光。

[0067] 有机 EL 显示装置的电路操作

[0068] 下面，将参照图 3 所示的定时波形图和图 4A 至图 6C 所示的操作解释图来描述具有上述配置的有机 EL 显示装置 100 的电路操作。在图 4A 至 6C 所示的操作解释图中，为了

简化示例,由开关的符号来表示写入晶体管 1A。因为有机 EL 元件 1D 具有电容元件,所以还示例了 EL 电容器 1I。

[0069] 图 3 所示的定时波形图示例了扫描线 WSL (WSL-1 至 WSL-m) 的电位 (写入脉冲) WS 的变化、电源线 DSL (DSL-1 至 DSL-m) 的电位 DS (V_{cc_H} 或 V_{cc_L}) 的变化、以及驱动晶体管 1B 的栅电位 V_g 和源电位 V_s 的变化。

[0070] (发光期间)

[0071] 在图 3 所示的定时波形图中,有机 EL 元件 1D 在时间 t_1 之前处于发光状态 (发光期间)。在发光期间中,电源线 DSL 的电位 DS 被设定为第一电位 V_{cc_H} ,而写入晶体管 1A 处于非导通状态。

[0072] 在该期间中,驱动晶体管 1B 被设定为在饱和区域中操作。因此,如图 4A 所示,对应于驱动晶体管 1B 的栅极-源极电压 V_{gs} 的驱动电流 (漏极-源极电流) I_{ds} 通过驱动晶体管 1B 从电源线 DSL 供应至有机 EL 元件 1D。因此,有机 EL 元件 1D 发射具有对应于驱动电流 I_{ds} 的电流值的亮度的光。

[0073] (阈值校正准备期间)

[0074] 在时间 t_1 处开始线顺序扫描的新的区域。如图 4B 所示,电源线 DSL 的电位 DS 从第一电位 (在下文中被称为“高电位”) V_{cc_H} 切换至充分地低于信号线 DTL 的信号线参考电位 $V_o - V_{th}$ 的第二电位 (在下文中被称为“低电位”) V_{cc_L} 。

[0075] 此处,有机 EL 元件 1D 具有阈值电压 V_{el} ,并且共用电源线 1H 具有电位 V_{cath} 。如果低电位 V_{cc_L} 满足条件 $V_{cc_L} < V_{el} + V_{cath}$,则驱动晶体管 1B 的源电位 V_s 大致等于低电位 V_{cc_L} 。因此,有机 EL 元件 1D 进入反向偏置状态,并且光熄灭。

[0076] 随后,在时间 t_2 ,如图 4C 所示,从低电位侧到高电位侧的扫描线 WSL 的电位 WS 的过渡将写入晶体管 1A 带至导通状态。此时,因为信号线参考电位 V_o 从水平驱动电路 103 被供应至信号线 DTL,所以驱动晶体管 1B 的栅电位 V_g 被设定为信号线参考电位 V_o 。此外,驱动晶体管 1B 的源电位 V_s 被设定为充分地低于信号线参考电位 V_o 的电位 V_{cc_L} 。

[0077] 此时,驱动晶体管 1B 的栅极-源极电压 V_{gs} 被设定为电位 $V_o - V_{cc_L}$ 。此处,有必要建立电位关系 $V_o - V_{cc_L} > V_{th}$,因为除非电位 $V_o - V_{cc_L}$ 大于驱动晶体管 1B 的阈值电压 V_{th} ,否则不执行下面描述的阈值校正操作。因此,执行初始化的操作驱,同时驱动晶体管 1B 的栅电位 V_g 被固定 (设定) 为信号线参考电位 V_o 、源电位 V_s 被固定 (设定) 为低电位 V_{cc_L} ,是用于准备阈值校正的操作。

[0078] (第一阈值校正期间)

[0079] 随后,在时间 t_3 ,如图 4D 所示,电源线 DSL 的电位 DS 从低电位 V_{cc_L} 被切换为高电位 V_{cc_H} 。然后,驱动晶体管 1B 的源电位 V_s 开始增加,并且第一阈值校正期间开始。在第一阈值校正期间期间的驱动晶体管 1B 的源电位 V_s 的增加允许驱动晶体管 1B 的栅极-源极电压 V_{gs} 具有预定电位 V_{x1} 。电位 V_{x1} 被存储在存储电容器 1C 中。

[0080] 随后,在该水平期间的第二半 (1H) 开始的时间 t_4 ,如图 5A 所示,从水平驱动电路 103 向信号线 DTL 供应视频信号的信号电压 V_{in} ,从而引起信号线 DTL 的电位从信号线参考电位 V_o 到信号电压 V_{in} 的传送。在该期间内,信号电压 V_{in} 被写入另一行的像素。

[0081] 此时,为了防止信号电压 V_{in} 被写入当前行的像素,扫描线 WSL 的电位 WS 从高电位侧到低电位侧的传送使得写入晶体管 1A 为非导通状态。因此,驱动晶体管 1B 的栅电极

与信号线 DTL 分开,并变为浮动的。

[0082] 当驱动晶体管 1B 的栅电极为浮动的时,由于连接在驱动晶体管 1B 的栅极和源极之间的存储电容器 1C 的缘故,如果驱动晶体管 1B 的源电位 V_s 变化,则驱动晶体管 1B 的栅电位 V_g 也根据 (或跟随) 源电位 V_s 的变化而变化。这被称为基于存储电容器 1C 的自举操作。

[0083] 即使在时间 t_4 之后,驱动晶体管 1B 的源电位 V_s 也继续增加,并最终增加 V_{a1} ($V_s = V_o - V_{x1} + V_{a1}$)。此时,由于自举操作的缘故,驱动晶体管 1B 的栅电位 V_g 也根据源电位 V_s 的增加而增加 V_{a1} ($V_g = V_o + V_{a1}$)。

[0084] 在时间 t_5 ,开始下个水平期间,并且如图 5B 所示,扫描线 WSL 的电位 W_s 从低电位侧到高电位侧的传送使写入晶体管 1A 为导通状态。同时,信号线参考电位 V_o 代替信号电压 V_{in} 从水平驱动电路 103 被供应至信号线 DTL,并且开始第二阈值校正期间。

[0085] 在第二阈值校正期间期间,由于使得写入晶体管 1A 为导通状态,所以写入信号线参考电位 V_o 。因此,驱动晶体管 1B 的栅电位 V_g 被再次初始化为信号线参考电位 V_o 。此时,根据栅电位 V_g 的降低,源电位 V_s 也减小。然后,驱动晶体管 1B 的源电位 V_s 再次开始增加。

[0086] 然后,在第二阈值校正期间期间的驱动晶体管 1B 的源电位 V_s 的增加允许驱动晶体管 1B 的栅极 - 源极电压 V_{gs} 具有预定电位 V_{x2} 。电位 V_{x2} 被存储在存储电容器 1C 中。

[0087] 随后,在该水平期间 (1H) 的第二半开始的时间 t_6 ,如图 5C 所示,视频信号的信号电压 V_{in} 从水平驱动电路 103 被供应至信号线 DTL,从而引起信号线 DTL 的电位从信号线参考电位 V_o 到信号电压 V_{in} 的传送。在该期间期间,信号电压 V_{in} 被写入另一行 (已执行了之前的写入的行后面的行) 的像素中。

[0088] 此时,为了防止像素中的信号电压 V_{in} 被写入当前行,扫描线 WSL 的电位 W_s 从高电位侧到低电位侧的传送使得写入晶体管 1A 为非导通状态。因此,驱动晶体管 1B 的栅电极与信号线 DTL 分开并变为浮动的。

[0089] 即使在时间 t_6 之后,驱动晶体管 1B 的源电位 V_s 继续增加并最终增加 V_{a2} ($V_s = V_o - V_{x1} + V_{a2}$)。此时,由于自举操作,驱动晶体管 1B 的栅电位 V_g 也根据源电位 V_s 的增加而增加 V_{a2} ($V_g = V_o + V_{a2}$)。

[0090] (第三阈值校正期间)

[0091] 在时间 t_7 ,下一水平期间开始,并且如图 5D 所示,扫描线 WSL 的电位 W_s 从低电位侧到高电位侧的传送使得写入晶体管 1A 为导通状态。同时,信号线参考电位 V_o 代替信号电压 V_{in} 从水平驱动电路 103 被供应至信号线 DTL,并且第三阈值校正期间开始。

[0092] 在第三阈值校正期间期间,因为使得写入晶体管 1A 为导通状态,所以写入信号线参考电位 V_o 。因此,驱动晶体管 1B 的栅电位 V_g 被再次初始化为信号线参考电位 V_o 。此时,根据栅电位 V_g 的下降,源电位 V_s 也减小。然后,驱动晶体管 1B 的源电位 V_s 再次开始增加。

[0093] 驱动晶体管 1B 的源电位 V_s 的增加允许驱动晶体管 1B 的栅极 - 源极电压 V_{gs} 会聚至驱动晶体管 1B 的阈值电压 V_{th} 。因此,对应于阈值电压 V_{th} 的电压被存储在存储电容器 1C 中。

[0094] 如上所述执行了三次的阈值校正操作允许检测每个像素的驱动晶体管 1B 的阈值

电压 V_{th} 和将对应于阈值电压 V_{th} 的电压的存储在存储电容器 1C 中。为了防止电流在有机 EL 元件 1D 中流动,而在三个阈值校正期间中使电流在存储电容器 1C 中流动,设定共用电源线 1H 的电位 V_{cath} ,使得有机 EL 元件 1D 可呈现为断开状态。

[0095] (采样期间 & 迁移率校正期间)

[0096] 然后,在时间 t_8 ,如图 6A 所示,扫描线 WSL 的电位 WS 到低电位侧的传送使得写入晶体管 1A 为非导通状态。同时,信号线 DTL 的电位从信号线参考电位 V_o 切换至视频信号的信号电压 V_{in} 。

[0097] 因为使得写入晶体管 1A 为非导通状态,所以驱动晶体管 1B 的栅电极变为浮动的。然而,栅极-源极电压 V_{gs} 等于驱动晶体管 1B 的阈值电压 V_{th} ,从而驱动晶体管 1B 被呈现为断开状态。因此,漏极-源极电流 I_{ds} 不在驱动晶体管 1B 中流动。

[0098] 随后,在时间 t_9 ,如图 6B 所示,扫描线 WSL 的电位 WS 到高电位侧的传送使得写入晶体管 1A 为导通状态。因此,视频信号的信号电压 V_{in} 被采样并写入像素 101。由写入晶体管 1A 写入信号电压 V_{in} 允许驱动晶体管 1B 的栅电位 V_g 增加信号电压 V_{in} 。

[0099] 然后,当由视频信号的信号电压 V_{in} 驱动驱动晶体管 1B 时,用对应于存储电容器 1C 中存储的阈值电压 V_{th} 的电压来取消驱动晶体管 1B 的阈值电压 V_{th} ,由此执行阈值校正。下面将描述阈值校正的原理。

[0100] 此时,由于有机 EL 元件 1D 初始为断开状态(高阻抗状态),所以根据视频信号的信号电压 V_{in} 从电源线 DSL 在驱动晶体管 1B 中流动的电流(漏极-源极电流 I_{ds})在有机 EL 元件 1D 的 EL 电容器 1I 中流动。因此,开始 EL 电容器 1I 的充电。

[0101] 由于 EL 电容器 1I 的充电,驱动晶体管 1B 的源电位 V_s 随时间增加。因为此时已经校正(阈值校正)了驱动晶体管 1B 的阈值电压 V_{th} 的变化,所以驱动晶体管 1B 中的漏极-源极电流 I_{ds} 取决于驱动晶体管 1B 的迁移率 μ 。

[0102] 之后,当驱动晶体管 1B 的源电位 V_s 增加至电位 $V_o - V_{th} + \Delta V$ 时,由 $V_{in} + V_{th} - \Delta V$ 给出驱动晶体管 1B 的栅极-源极电压 V_{gs} 。也就是说,从存储电容器 1C 中存储的电压($V_{in} + V_{th} - \Delta V$)中减去源电位 V_s 的增加量 ΔV ,换句话说,对存储电容器 1C 中的电荷放电。因此,施加负反馈。因此,源电位 V_s 的增加量 ΔV 表示负反馈的量。

[0103] 因此,驱动晶体管 1B 中流动的漏极-源极电流 I_{ds} 被输入驱动晶体管 1B 的栅极,也就是说,漏极-源极电流 I_{ds} 被负反馈至栅极-源极电压 V_{gs} ,由此消除驱动晶体管 1B 的漏极-源极电流 I_{ds} 对迁移率 μ 的依赖性。也就是说,执行用于校正每个像素的迁移率 μ 的变化的迁移率校正。

[0104] 更具体地讲,视频信号的信号电压 V_{in} 越高,漏极-源极电流 I_{ds} 也越高,因此负反馈(校正的量) ΔV 的量的绝对值也越高。因此,可根据发光亮度电平来执行迁移率校正。当视频信号的信号电压 V_{in} 保持恒定时,驱动晶体管 1B 的迁移率 μ 越高,负反馈 ΔV 的量的绝对值越大。因此,可去除每个像素的迁移率 μ 的变化。下面将描述迁移率校正的原理。

[0105] (发光方法)

[0106] 然后,在时间 t_{10} ,如图 6C 所示,扫描线 WSL 的电位 WS 到低电位侧的传送使得写入晶体管 1A 为非导通状态。因此,驱动晶体管 1B 的栅电极与信号线 DTL 分开并变得浮动。

[0107] 驱动晶体管 1B 的栅电极变得浮动,并且同时,驱动晶体管 1B 中的漏极-源极电流

I_{ds} 开始在有机 EL 元件 1D 中流动。因此,有机 EL 元件 1D 的阳极电位根据驱动晶体管 1B 中的漏极 - 源极电流 I_{ds} 而增加。

[0108] 有机 EL 元件 1D 的阳极电位的增加等于驱动晶体管 1B 的源电位 V_s 的增加。随着驱动晶体管 1B 的源电位 V_s 的增加,由于存储电容器 1C 的自举操作,驱动晶体管 1B 的栅电位 V_g 也根据其而增加。

[0109] 此时,如果假设自举增益为 1 (理想值),则栅电位 V_g 的增加量等于源电位 V_s 的增加量。因此,在发光期间中驱动晶体管 1B 的栅极 - 源极电压 V_{gs} 保持为由 $V_{in} + V_{th} - \Delta V$ 给出的恒定值。然后,在时间 t_{11} ,信号线 DTL 的电位从视频信号的信号电压 V_{in} 切换为信号线参考电位 V_o 。

[0110] 如可从上述操作理解的,在本例子中,在总共 3H 期间 (也就是执行信号写入和迁移率校正的 1H 期间,和 1H 期间之前的 2H 期间) 中设置阈值校正期间。因此,可确保足够的时段作为阈值校正期间。这确保了可检测驱动晶体管 1B 的阈值电压 V_{th} 并将其存储在存储电容器 1C 中,并且还确保可以可靠地执行阈值校正操作。

[0111] 尽管在 3H 期间中设置了阈值校正期间,这仅是一个例子。如果可在其中执行信号写入和迁移率校正的 1H 期间内确保足够长度的阈值校正期间,则不一定必须在之前的水平期间上设定阈值校正期间。相反,如果由于提高的清晰度,1H 期间的长度短,甚至在 3H 期间内设置阈值校正期间也不够,则可在 4H 或更多的期间内设定阈值校正期间。

[0112] 2、由驱动晶体管的栅极和阴极之间的短路引起的问题

[0113] 等效电路

[0114] 图 7A 示出了图 2 所示的像素电路的等效电路,其中驱动晶体管 1B 的栅极 g 和阴极 1H 彼此电短路。以该操作定时,通过示例,如图 4D、5B 和 5D 所示,写入视频信号参考电位 V_o 。

[0115] 以该方式,驱动晶体管 1B 的栅极 g 和阴极 1H 之间被布线为电短路以具有低阻抗,这使得当写入晶体管 1A 接通时视频信号线 DTL、驱动晶体管 1B 的栅极 g 和阴极 1H 之间导通。因此,被供应至视频信号线 DTL 的视频信号参考电位 V_o 被拉至阴极电位 V_{cath} 。

[0116] 图 7B 是示出了其中出现了图 7A 所示的缺陷的显示状态的示意图。缺陷像素,也就是说,如图 7A 所示,驱动晶体管 1B 的栅极 g 和阴极 1H 彼此电短路的像素不发光。此外,在传送方向上之前的几个像素形成了亮度改变区域。亮度改变区域取决于传送方向 (transfer direction),并且一直出现在传送方向上在前的一侧。

[0117] 定时波形图

[0118] 图 8 是当出现了图 7A 所示的缺陷时的定时波形图。此外,在图 7A 中,例如保持关系 $V_o > V_{cath}$ 。在图 8 所示的定时波形图中,与像素 V_{n-6} 至 V_{n+2} 相关联地表示具有扫描线号的扫描线的定时,并且像素 V_n 是缺陷像素。使用 DTL 来表示视频信号电位的变化。在图 8 中,期间 (A) 至 (L) 中的每一个都对应于一个水平期间 (1H)。

[0119] 如图 7A 所示,如果驱动晶体管 1B 的栅极 g 和阴极 1H 彼此电短路,则在图 8 所示的期间 (F) 至 (J) 中出现问题。在那些期间中,在对应于缺陷像素 V_n 的扫描线 WSL 传送为高电位侧时,被供应至视频信号线 DTL 的电位被拉至阴极电位 V_{cath} 。

[0120] 因此,在像素 V_{n-4} 至 V_{n-1} 的每一个中,在刚刚对视频信号电位采样之前的视频信号参考电位 V_o 被拉至阴极电位 V_{cath} 。因此,到驱动晶体管 1B 的栅极 g 的输入信号具有由

$V_{in}' = V_{sig} - V_{cath}$ 而不是 $V_{in} = V_{sig} - V_o$ 给出的振幅。

[0121] 在图 8 中, 因为有 $V_o > V_{cath}$, 所以具有比基于视频参考电位 V_o 要高的振幅的信号被等效地写入每个像素 V_{n-4} 至 V_{n-1} 中。这导致了像素 V_{n-4} 至 V_{n-1} 中亮度水平增加。随后, 亮度在缺陷像素之前的几个像素中增加, 这被感知为线性亮度增加区域。在缺陷像素 V_n 中, 视频信号电位 V_{sig} 也被拉至阴极电位 V_{cath} , 导致不从其发射光。

[0122] 3、根据本实施例的示例配置

[0123] 像素电路

[0124] 图 9A 是示例了根据本实施例的像素电位的设定的例子的电路图。像素电路包括有机 EL 元件 1D、驱动晶体管 1B、写入晶体管 1A 和存储电容器 1C。

[0125] 具体地讲, 有机 EL 元件 1D 的阳极电极被连接至驱动晶体管 1B 的源电极, 并且驱动晶体管 1B 的栅电极被连接至写入晶体管 1A 的源电极或漏电极。存储电容器 1C 还被连接在驱动晶体管 1B 的栅电极和源电极之间。

[0126] 信号线 DTL 被连接至写入晶体管 1A 的漏电极或源电极。写入晶体管 1A 的栅电极被连接至扫描线 (未示出), 并被给予预定定时。电源线 DSL 被连接至驱动晶体管 1B 的漏电极。

[0127] 在像素电路的上述配置中, 在本实施例中, 被施加于信号线 DTL 的视频信号参考电位 V_o 和有机 EL 元件 1D 的阴极电极的电位 (阴极电位) V_{cath} 具有相同的电位, 即电位 V_a 。因此, 视频信号参考电位 V_o 不被拉至高于或低于电位 V_a 的电位, 即使在图 8 所示的期间 (F) 至 (J) 内。这可以防止亮度改变区域出现在之前的像素中。

[0128] 请注意, 视频信号参考电位 V_o 和阴极电位 V_{cath} 没有关于其它驱动电位被设定为所需值, 并满足诸如图 3 所示的阈值校正操作的驱动条件。为了将视频信号参考电位 V_o 和阴极电位 V_{cath} 设定为相同的电位值, 除了调整视频信号参考电位 V_o 使其等于阴极电位 V_{cath} 以外, 阴极电位 V_{cath} 还可被调整为等于视频信号参考电位 V_o 。可供替换地, 视频信号参考电位 V_o 和阴极电位 V_{cath} 可以被调整为等于任何其它恒定电位。优选地, 电位 V_a 被设定为现有的设定电位 V_o 或 V_{cath} , 由此满足图 3 所示的驱动条件。

[0129] 系统配置

[0130] 图 10 是示出了本实施例的例子的系统配置图。如图 10 所示, 有机 EL 显示装置 100 被配置为包括具有被布置为二维矩阵的像素 (PXLC) 101 的像素阵列单元 102 和绕像素阵列单元 102 布置以驱动像素 101 的驱动单元。用于驱动像素 101 的驱动单元包括例如水平驱动电路 103、写入扫描电路 104 和电源扫描电路 105。

[0131] 对于 m 行 n 列像素阵列, 像素阵列单元 102 具有扫描线 WSL-1 至 WSL- m 、电源线 DSL-1 至 DSL- m 和信号线 DTL-1 至 DTL- n 。扫描线 WSL-1 至 WSL- m 和电源线 DSL-1 至 DSL- m 是为各个行放置的, 信号线 DTL-1 至 DTL- n 是为各个像素列放置的。上述配置与图 1 所示的系统配置相同。

[0132] 在本实施例中, 从信号线 DTL-1 至 DTL- n 施加到像素 101 的视频信号参考电位 V_o 和每个像素 101 中的有机 EL 元件的阴极电极 (阴极电位) 的电位被设定为相同的电位 V_a 。

[0133] 阴极电位作为共用电位被供应至各个像素 101 的有机 EL 元件。因此, 电位 V_a 被供应至共用布线 COM, 使得所述共用布线 COM 与各个像素 101 中的有机 EL 元件的阴极电极相导通。

[0134] 从信号线 DTL-1 至 DTL-n 供应的视频信号参考电位 V_o 也被设定为电位 V_a 。水平驱动电路 103 选择性地将信号电位 V_{in} 和视频信号参考电位 V_o 供应至信号线 DTL-1 至 DTL-n。因此,水平驱动电路 103 执行控制,以当选择视频信号参考电位 V_o 时供应电位 V_a 。

[0135] 因此,在驱动前一行像素时向扫描线供应扫描信号的期间向信号线供应视频信号参考电位,从而防止在对当前像素中的驱动晶体管执行阈值校正的期间内,视频信号参考电位被拉至高于或低于电位 V_a 的电位。也就是说,即使当驱动晶体管的栅极和有机 EL 元件的阴极彼此被电短路时,也可防止在之前的像素内出现亮度改变区域。

[0136] 驱动方法

[0137] 图 11 是示例了用于根据本实施例驱动显示装置的方法的定时波形图。图 11 所示的定时波形图与图 3 所示的定时波形图相似在于发光期间、阈值校正期间和采样期间 & 迁移率校正期间是重复的,但不同在于被供应至信号线的视频信号参考电位被设定为与阴极电位相同的电位 V_a 。

[0138] 在视频信号 V_{in} 和视频信号参考电位 V_a 之间选择性地切换视频信号线电位 (DTL)。视频信号参考电位被设定为电位 V_a ,由此在阈值校正期间内将驱动晶体管的栅电位 (V_g) 设定为电位 V_a 。因为所有的像素都基于相同的电位 V_a ,所以可保持亮度的均匀性。

[0139] 图 12 是当由于驱动晶体管 1B 的栅极 g 和阴极 1H 之间的电短路,在根据本实施例的图 9A 所示的像素配置中已经导致了缺陷时的定时波形图。在图 12 所示的定时波形图中,具有扫描线号的扫描线的定时被表示为与像素 V_{n-6} 至 V_{n+2} 相关联,并且像素 V_n 是缺陷像素。使用 DTL 来表示视频信号电位的改变。在图 12 中,期间 (A) 至 (L) 的每一个对应于一个水平期间 (1H)。

[0140] 如图 9A 所示,如果驱动晶体管 1B 的栅极 g 和阴极 1H 彼此电短路,则现有配置可在图 12 所示的期间 (F) 至 (J) 中引起问题。也就是说,在那些期间中,在对应于缺陷像素 V_n 的扫描线 WSL 传送为高电位侧时,供应至视频信号线 DTL 的电位被拉至阴极电位 V_{cath} (见图 12 所示的由虚线表示的部分)。

[0141] 在本实施例的配置中,相反,施加于视频信号线 DTL 的视频信号参考电位 V_o 等于电位 V_a ,并且阴极电位 V_{cath} 等于电位 V_a 。也就是说,执行控制,使得视频信号参考电位 V_o 和阴极电位 V_{cath} 被设定为相同电位 V_a 。

[0142] 随后,在每个像素 V_{n-4} 至 V_{n-1} 中,在刚刚对视频信号电位采样之前的视频信号参考电位 V_o 等于电位 V_a ,由此提供与其它像素相同的标准。因此,到驱动晶体管 1B 的栅极 g 的输入信号具有由 $V_{in} = V_{sig} - V_a$ 给出的振幅,导致缺陷像素 V_n 之前的几个像素的亮度不增加。

[0143] 在上述实施例中,通过例子描述了对包括有机 EL 元件作为像素 101 的电光元件的有机 EL 显示装置的应用。然而,本发明的实施例不限于该应用例子,并且可应用于包括其发光亮度根据装置中流动的电流的电流值而改变的电流驱动电光元件 (发光元件) 的任何显示装置。

[0144] 此外,像素 101 的每个都具有例如包括两个晶体管 (Tr) 和一个电容器 (C) 的 2Tr/1C 像素配置。然而,本发明的实施例不限于此,并且还可应用诸如包括四个晶体管 (Tr) 和一个电容器 (C) 的 4Tr/1C 像素配置的任何其它像素配置。

[0145] 4、应用例子

[0146] 例如,根据上述本实施例的显示装置可应用于图 13 至 17G 所示的各个电子设备。显示装置可应用于被配置为使得输入电子设备的视频信号或电子设备中产生的视频信号可被显示为图像或视频的任何领域中的电子设备中使用的显示装置,诸如数字摄影机、笔记本大小的个人计算机、诸如移动电话的移动终端装置和视频摄影机。

[0147] 根据本实施例的显示装置作为任何领域中的电子设备中的显示装置的使用提供了显示图像的提高的质量。因此,有利地,各种电子设备允许图像的高质量显示。

[0148] 根据本实施例的显示装置还包括具有密封配置的模块。例如,可将显示模块形成附着在面向像素阵列单元 102 的玻璃等的透明相对部分上。透明相对部分可具有颜色滤波器、保护膜等,并且还可具有光屏蔽膜。显示模块可具有被配置为将信号等从外部输入或输出至像素阵列单元的电路单元、柔性印刷电路 (FPC) 等。

[0149] 将描述其中可应用本实施例的显示装置的电子设备的具体例子。

[0150] 图 13 是示出了根据本实施例的应用例子的电视机的外观的透视图。根据应用例子的电视机包括具有前面板 108、玻璃滤波器 109 等的视频显示屏幕单元 107。可通过使用根据本实施例的显示装置来实现视频显示屏幕单元 107。

[0151] 图 14A 和 14B 是分别示出了根据本实施例的另一个应用例子的数字摄影机的外观,并且示出了数字摄影机的前和后的透视图。根据本应用例子的数字摄影机包括用于发射闪光的发光单元 111、显示单元 112、菜单开关 113 和闪光灯按钮 114。可通过使用根据本实施例的显示装置来实现显示单元 112。

[0152] 图 15 是示出了根据本实施例的应用例子的笔记本大小的个人计算机的外观的透视图。根据本应用例子的笔记本大小的个人计算机具有包括被操作为输入字符等的键盘 122 和用于显示图像的显示单元 123。可通过使用根据本实施例的显示装置来实现显示单元 123。

[0153] 图 16 是示出了根据本实施例的应用例子的视频摄影机的外观的透视图。根据本应用例子的视频摄影机包括主要单元 131、放置在视频摄影机的侧表面上从而向前方引导并被配置为拍摄对象的透镜 132、被操作为摄影的开始 / 停止开关 133、以及显示单元 134。可通过使用根据本实施例的显示装置来实现显示单元 134。

[0154] 图 17A 至 17G 为示出了根据本实施例的应用例子的移动终端装置 (例如,移动电话) 的外部视图。图 17A 和 17B 分别是处于其打开状态的移动电话的前视图和侧视图。图 17C、17D、17E、17F 和 17G 分别是处于其关闭状态的移动电话的前视图、左视图、右视图、顶视图和底视图。根据本应用例子的移动电话包括上外壳 141、下外壳 142、连接部分 (此处为铰链部分) 143、显示器 144、子显示器 145、图片光 146、和摄影机 147。可通过使用根据本实施例的显示装置来实现显示器 144 或子显示器 145。

[0155] 现在将对于本发明的实施例给出其它特征的描述,以避免驱动晶体管的栅电极和电光元件的第二电极之间的电短路。

[0156] 图 18A 至 18C 是示例了像素的布线结构的图。图 18A 是像素的平面图,而图 18B 和 18C 是沿图 18A 的线 XVIII B-XVIII B 和 XVIII C-XVIII C 截取的横截面图。与图 18A 所示的图案布局相同,存储电容器 1C 和辅助电容器 1J 通常被布置为,在由此占据的面积和图案布局效率方面,存储电容器 1C 的至少一侧和辅助电容器 1J 的至少一侧彼此相邻。

[0157] 如图 18B 的横截面图所示,存储电容器 1C 和辅助电容器 1J 被布置为使得第一电

极 D1 在玻璃基片上彼此相邻,而第二电极与第一电极 D1 和第二电极之间的栅极绝缘膜 M1 一起被集成地形成成为多晶硅电极 p-Si。当使用低温多晶硅处理形成多晶硅电极 p-Si 时,存储电容器 1C 和辅助电容器 1J 以这样的方式由平行的平板形成,使得第一电极 D1 被形成成为第一金属布线,而第二电极被形成成为多晶硅电极 p-Si。

[0158] 在图 18C 中,为了示例布线布局和用作图 7A 所示的存储电容器 1C 和辅助电容器 1J 的上和下电极之间的如图 18B 所示的关系,图 18C 中括号中的数字表示图 7A 所示的电极的附图标记。用作存储电容器 1C 的第一电极 D1(g) 的第一金属布线被连接至驱动晶体管 1B 的栅极 g,而用作第二电极的多晶硅电极 p-Si(s) 被连接至驱动晶体管 1B 的源极 s。此外,用作辅助电容器 1J 的第一电极 D1(1H) 的第一金属布线被连接至有机 EL 元件 1D 的阴极 1H,并且用作第二电极的多晶硅电极 p-Si(s) 被连接至驱动晶体管 1B 的源极 s。

[0159] 然而,在低温多晶硅处理中,因为由于在制造过程期间产生的灰尘等难以完美地避免图案缺陷的出现,所以还可以在 TFT 制造过程中使用激光修复技术。具体地讲,由同一层的布线中的图案缺陷引起的短路比层间布线中的短路的出现率显著地高。

[0160] 也就是说,在图 18A 至 18C 中,存储电容器 1C 和辅助电容器 1J 的第一电极 D1 被设置为在同一层(第一金属布线)中彼此相邻。因此,在制造过程中,灰尘等可能附着在布线上,导致其之间发生短路的风险。布线之间的短路对应于驱动晶体管 1B 的栅极 g 和有机 EL 元件 1D 的阴极(驱动晶体管 1B 的源极 s)之间的如图 7A 所示的短路,并且可引起缺陷像素和传送方向上在前的像素的亮度变化。

[0161] 5、根据本实施例的示例配置

[0162] 像素电路

[0163] 图 9B 是示例了像素电位的设定的电路图。像素电路包括有机 EL 元件 1D、驱动晶体管 1B、写入晶体管 1A 和存储电容器 1C。

[0164] 具体地讲,有机 EL 元件 1D 的阳极电极被连接至驱动晶体管 1B 的源电极,并且驱动晶体管 1B 的栅电极被连接至写入晶体管 1A 的源电极或漏电极。存储电容器 1C 还被连接在驱动晶体管 1B 的栅极和漏电极之间。此外,辅助电容器 1J 被连接在有机 EL 元件 1D 的阳极(第一电极)和阴极(第二电极)之间。

[0165] 信号线 DTL 被连接至写入晶体管 1A 的漏电极或源电极。写入晶体管 1A 的栅电极被连接至扫描线(未示出),并且被提供预定定时。电源线 DSL 被连接至驱动晶体管 1B 的漏电极。

[0166] 在上述像素电路的配置中,在本实施例中,存储电容器 1C 和辅助电容器 1J 被布置为彼此相邻,并且在不同的层中设置使得与驱动晶体管 1B 的栅电极相导通的存储电容器 1C 的布线和使得与有机 EL 元件 1D 的阴极电极相导通的辅助电容器 1J 的布线,这构成了一个特征。

[0167] 此外,在本实施例中,在像素电路的上述配置中,在不同的层中设置使得与驱动晶体管 1B 的源电极相导通的存储电容器 1C 的布线、和使得与有机 EL 元件 1D 的阳极电极相导通的辅助电容器 1J 的布线。

[0168] 因此,因为使得与驱动晶体管 1B 的栅电极相导通的存储电容器 1C 的布线和使得与有机 EL 元件 1D 的阴极电极相导通的辅助电容器 1J 的布线被设置在不同的层中,所以与其中它们被布置在相同的层中的情况相比,可更有效地避免布线之间的短路的出现。

[0169] 此处,上述布线是放置在基片的平的表面上和基片的绝缘膜上的平的表面上的主要布线,并且不包括层之间设置的触点等。在本实施例中,上述布线之一是由第一金属布线形成的,而另一个由多晶硅形成,其相对于第一金属布线之间具有栅极绝缘膜。

[0170] 系统配置

[0171] 图 10 是示出了本实施例的例子的系统配置图。如图 10 所示,有机 EL 显示装置 100 被配置为包括具有被布置为二维矩阵的像素 (PXLC) 101 的像素阵列单元 102、以及围绕像素阵列单元 102 布置以驱动像素 101 的驱动单元。用于驱动像素 101 的驱动单元包括例如水平驱动电路 103、写入扫描电路 104 和电源扫描电路 105。

[0172] 关于 m 行 n 列像素阵列,像素阵列单元 102 具有扫描线 WSL-1 至 WSL-m、电源线 DSL-1 至 DSL-m 和信号线 DTL-1 至 DTL-n。扫描线 WSL-1 至 WSL-m、电源线 DSL-1 至 DSL-m 是为各个行放置的,而信号线 DTL-1 至 DTL-n 是为了各个像素列放置的。上述配置与图 1 所示的系统配置相同。

[0173] 布线结构

[0174] 图 19A 至 20 是示例根据本实施例的示例布线结构的图。图 19A 是平面图,而图 19B 和 19C 是分别沿图 19A 中的线 XIXB-XIXB 和 XIXC-XIXC 截取的横截面视图。图 20 是沿图 19A 的线 XX-XX 截取的横截面图。与图 19A 所示的图案布局相同,存储电容器 1C 和辅助电容器 1J 被布置为使得在由此占据的面积和图案布局效率方面,存储电容器 1C 的至少一侧和辅助电容器 1J 的至少一侧彼此相邻。

[0175] 存储电容器 1C 被形成为平行的平板,所述平板具有第一电极 D1 和用作第二电极的多晶硅电极 p-Si; 并且辅助电容器 1J 被形成为平行的平板,所述平板具有第一电极 D1 和用作第二电极的多晶硅电极 p-Si'。因此,在本实施例中,通过使用分开的多晶硅电极来代替集成电极来实现存储电容器 1C 和辅助电容器 1J 的第二电极。

[0176] 此外,在不同的布线层中设置使得与驱动晶体管 1B 的栅极 g 相导通的存储电容器 1C 的电极,和使得与有机 EL 元件 1D 的阴极 1H 相导通的辅助电容器 1J 的电极。也就是说,在第一金属布线的层中定义使得与驱动晶体管 1B 的栅极 g 相导通的存储电容器 1C 的电极和使得与有机 EL 元件 1D 的阴极 1H 相导通的辅助电容器 1J 的电极中的一个,而在多晶硅电极 p-Si 的层中定义另一个。

[0177] 图 19B 和 19C 示出了布线的具体例子。在图中,括号中的附图标记对应于图 9B 所示的电极的附图标记。

[0178] 首先,在图 19B 所示的具体例子中,存储电容器 1C 被配置为使得用作第一金属布线的的第一电极 D1(g) 被连接至驱动晶体管 1B 的栅极 g,而用作第二电极的多晶硅电极 p-Si(s) 被连接至驱动晶体管 1B 的源电极 s。辅助电容器 1J 被配置为使得用作第一金属布线的的第一电极 D1(s) 连接至驱动晶体管 1B 的源极 s,并且用作第二电极的多晶硅电极 p-Si' (1H) 被连接至有机 EL 源极 1D 的阴极 1H。

[0179] 因此,使得与驱动晶体管 1B 的栅极 g 相导通的存储电容器 1C 的电极 D1(g) 和使得与有机 EL 元件 1D 的阴极 1H 相导通的辅助电容器 1J 的电极(多晶硅电极 p-Si' (1H)) 被设置在不同的布线层中。因为这些布线不在同一层,所以可实现其中较不可能发生由于在制造过程中产生的灰尘等而导致的短路。

[0180] 此外,在上述布线结构中,存储电容器 1C 和辅助电容器 1J 的第二电极被设置在不

同的层中。因为这些层被设置为在中间对角地保持有绝缘层,所以与其中在同一层中设置第二电极的情况相比,可显著地减小图案短路的风险。

[0181] 下面,在图 19C 所示的具体例子中,存储电容器 1C 被配置为使得用作第一金属布线的第一电极 D1(s) 被连接至驱动晶体管 1B 的源极 s,而用作第二电极的多晶硅电极 p-Si(g) 被连接至驱动晶体管 1B 的栅极 g。辅助电容器 1J 被配置为使得用作第一金属布线的第一电极 D1(1H) 被连接至有机 EL 元件 1D 的阴极 1H,并且用作第二电极的多晶硅电极 p-Si'(s) 被连接至驱动晶体管 1B 的源极 s。换句话说,图 19C 中示出的布线结构具有与图 19B 所示的各个电容器的电极的布线之间的连接关系相反的连接关系。

[0182] 因此,使得与驱动晶体管 1B 的栅极 g 相导通的存储电容器 1C 的电极 D1(g) 和使得与有机 EL 元件 1D 的阴极 1H 相导通的辅助电容器 1J 的电极(多晶硅电极 p-Si'(1H)) 被设置在不同的布线层中。因为这些布线不在同一层,所以可实现其中较不可能发生由于在制造过程中产生的灰尘等而导致的短路。

[0183] 此外,在上述布线结构中,存储电容器 1C 和辅助电容器 1J 的第二电极被设置在不同的层中。因为这些层被设置为在中间对角地保持有绝缘层,所以与其中在同一层中设置第二电极的情况相比,可显著地减小图案短路的风险。

[0184] 图 20 是沿图 19A 的线 XX-XX 截取的横截面图。在图 20 中,示例了图 19B 所示的电极之间的布线关系。如之前描述的,使得与驱动晶体管 1B 的源极 s 相导通的存储电容器 1C 的电极(多晶硅电极 p-Si(s)) 和使得与有机 EL 元件 1D 的阳极(也就是说,驱动晶体管 1B 的源极 s) 相导通的辅助电容器 1J 的电极 D1(s) 被设置在不同的布线层中。然而,希望使得各个电极彼此相导通,因为电极表示相同的节点。

[0185] 因此,如图 20 所示,通过层间绝缘膜 M1 和 M2 延伸的触点孔 CH1 被连接至辅助电容器 1J 的电极 D1(s),而通过层间绝缘膜 M2 延伸的触点孔 CH2 被连接至存储电容器 1C 的电极(多晶硅电极 p-Si(s))。触点孔 CH1 和 CH2 使用第二金属布线 D2 使得彼此相导通。

[0186] 具有与图 20 所示的存储电容器 1C 和辅助电容器 1J 的电极之间的连接关系相反的连接关系的相似结构可以被施加于图 19C 所示的电极之间的布线关系。

[0187] 驱动方法

[0188] 图 11 是示例了用于驱动根据本实施例的显示装置的方法的定时波形图。图 11 所示的定时波形图与图 3 所示的定时波形图相似在于发光期间、阈值校正期间和采样期间 & 迁移率校正期间是重复的。

[0189] 在根据上述本实施例的像素布局(布线结构)中,尽管存储电容器 1C 和辅助电容器 1J 彼此相邻,但驱动晶体管 1B 的栅极 g 和有机 EL 元件 1D 的阴极 1H 之间较不可能发生短路,从而减小缺陷像素的发生。因此,执行上面描述的驱动方法来防止图 8 所示的不能发光的缺陷像素的出现,从而图 8 所示的在期间 (F) 至 (J) 期间视频信号线 DTL 的电位不被拉至阴极电位 V_{cath} ,或者不产生其亮度增加的像素。

[0190] 在上述实施例中,通过例子描述了包括有机 EL 元件作为像素 101 的电光元件的有机 EL 显示装置的应用。然而,本发明的实施例不限于该应用例子,并且可应用于任何显示装置,所述显示装置包括其发光亮度根据装置中流动的电流的电流值改变的电流驱动电光元件(发光元件)。

[0191] 此外,像素 101 的每个都具有例如包括两个晶体管 (Tr) 和一个电容器 (C) 的

2Tr/1C 像素配置。然而,本发明的实施例不限于此,并且还可应用诸如包括四个晶体管 (Tr) 和一个电容器 (C) 的 4Tr/1C 像素配置的任何其它像素配置。

[0192] 本申请包含与于 2008 年 12 月 11 日在日本专利局提交的日本优先专利申请 JP 2008-315467 和于 2008 年 12 月 12 日在日本专利局提交的 JP2008-316551 中公开的主题相关的主题,所述专利申请的全部内容在此通过引用并入本文。

[0193] 本领域技术人员应理解,只要在所附权利要求或其等同物的范围内,可基于设计要求和其它因素来进行各种变形、组合、子组合和改变。

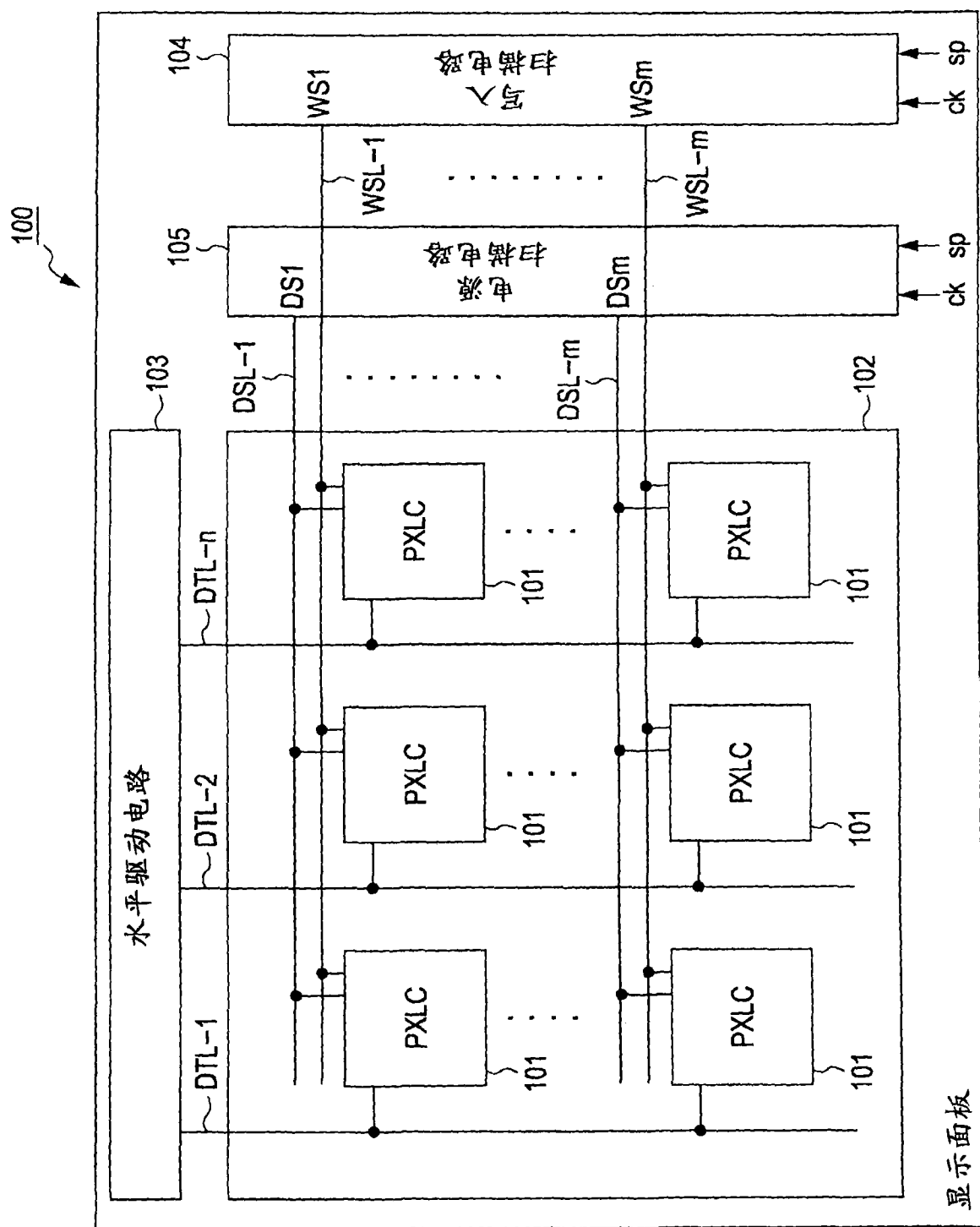


图 1

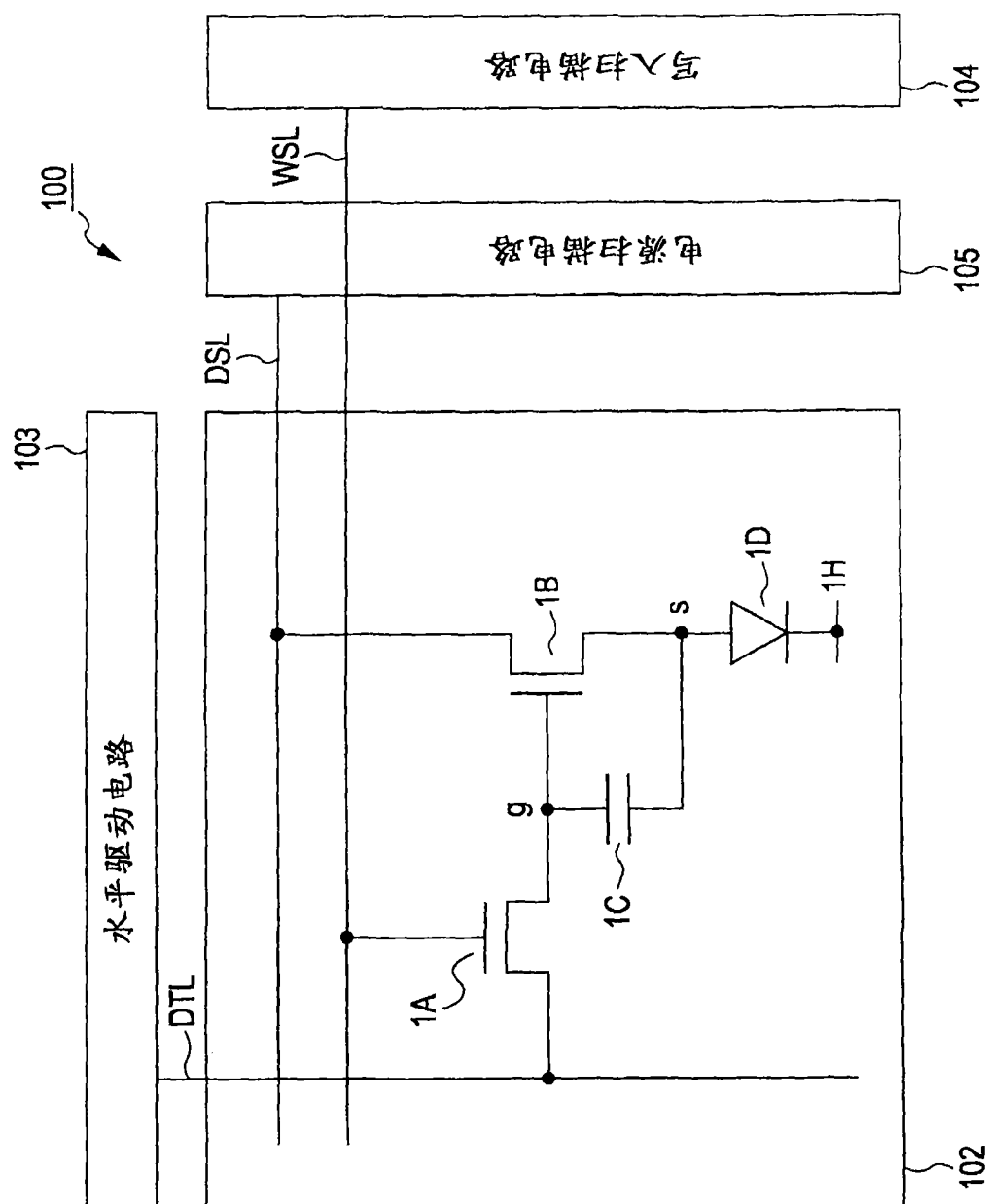


图 2

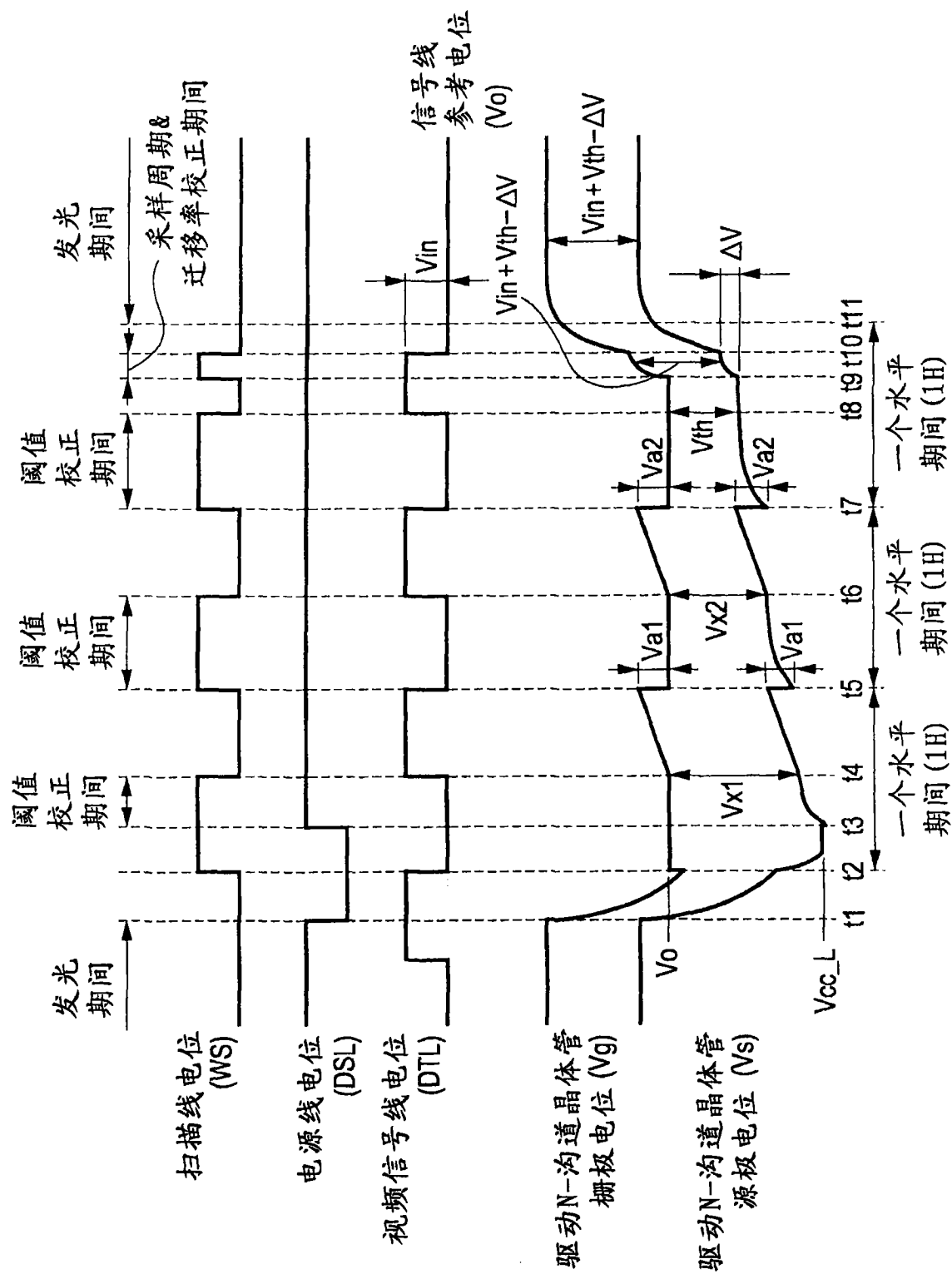


图 3

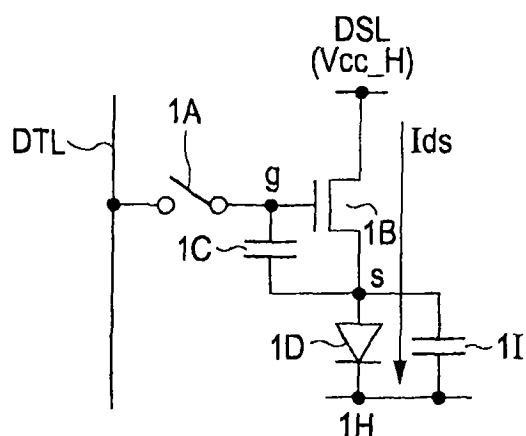
在 $t=t_1$ 之前

图 4A

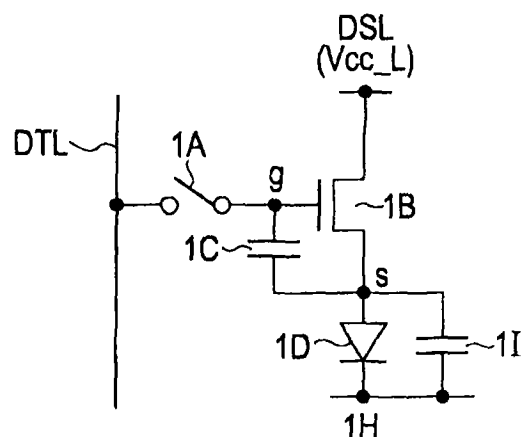
 $t=t_1$ 

图 4B

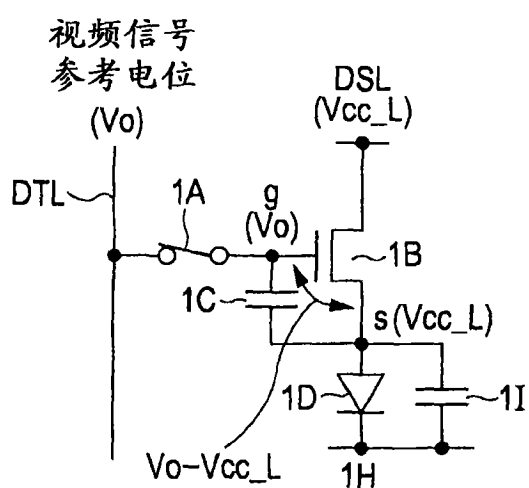
 $t=t_2$ 

图 4C

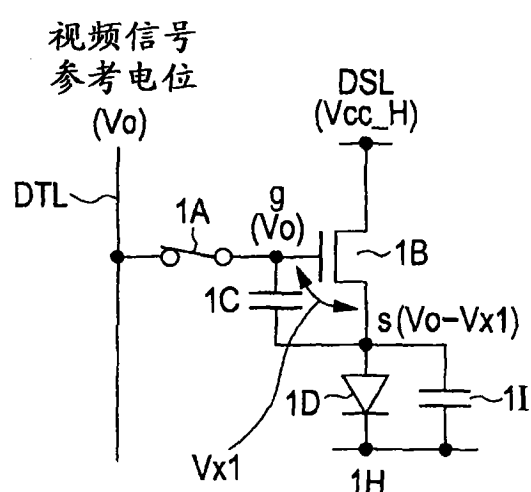
 $t=t_3$ 

图 4D

图 5A

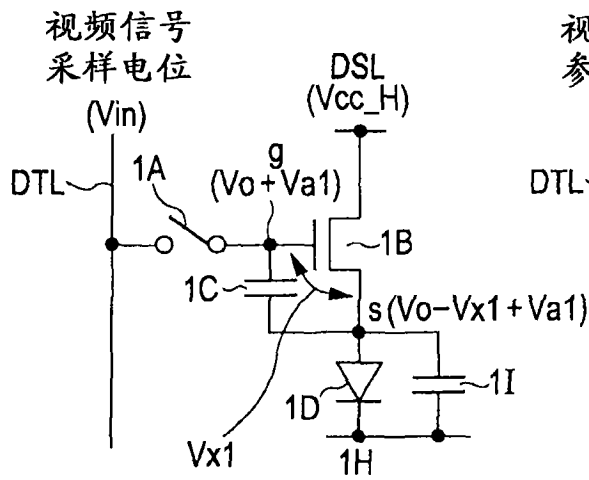
 $t=t_4$ 

图 5B

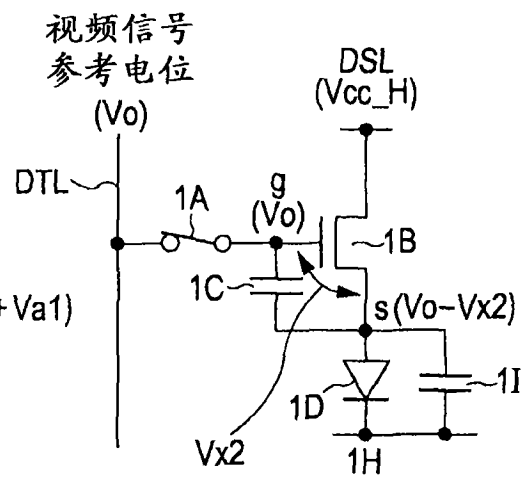
 $t=t_5$ 

图 5C

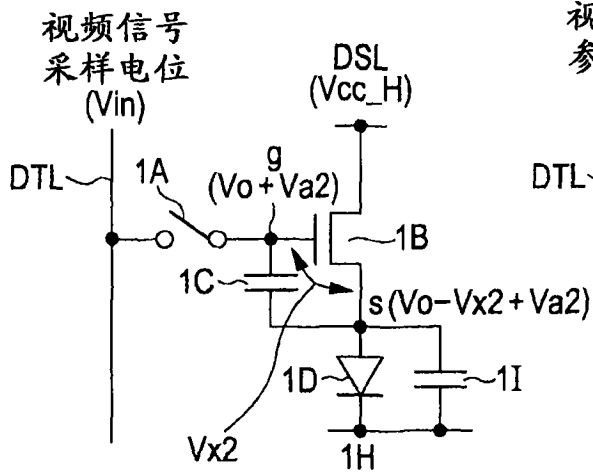
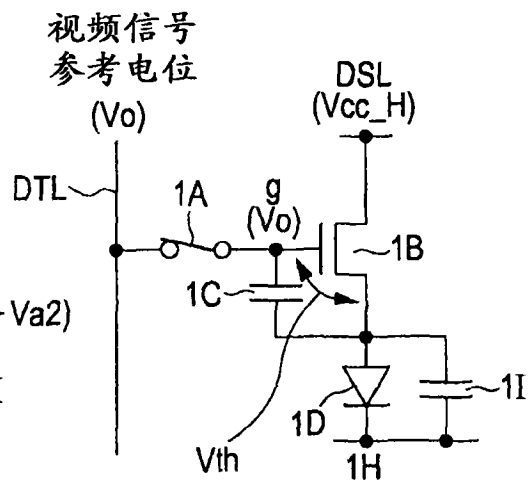
 $t=t_6$ 

图 5D

 $t=t_7$ 

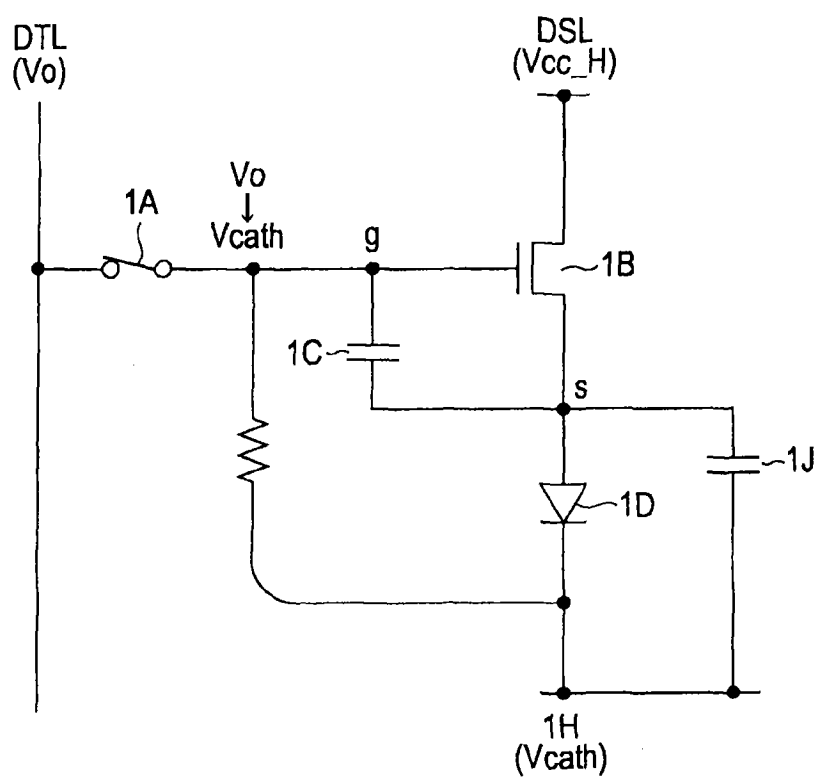


图 7A

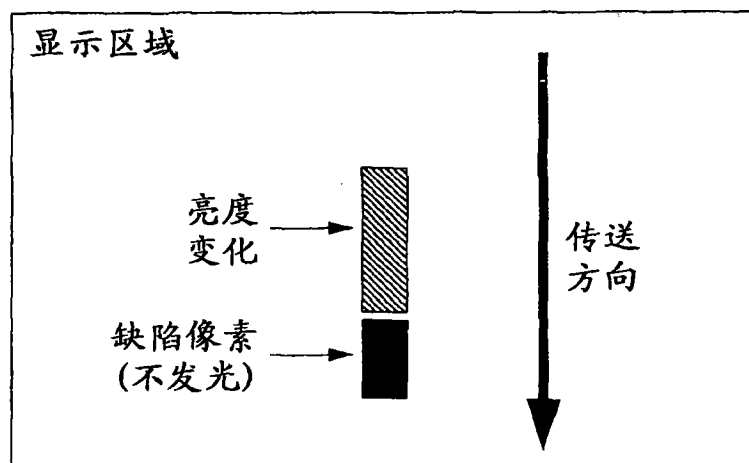


图 7B

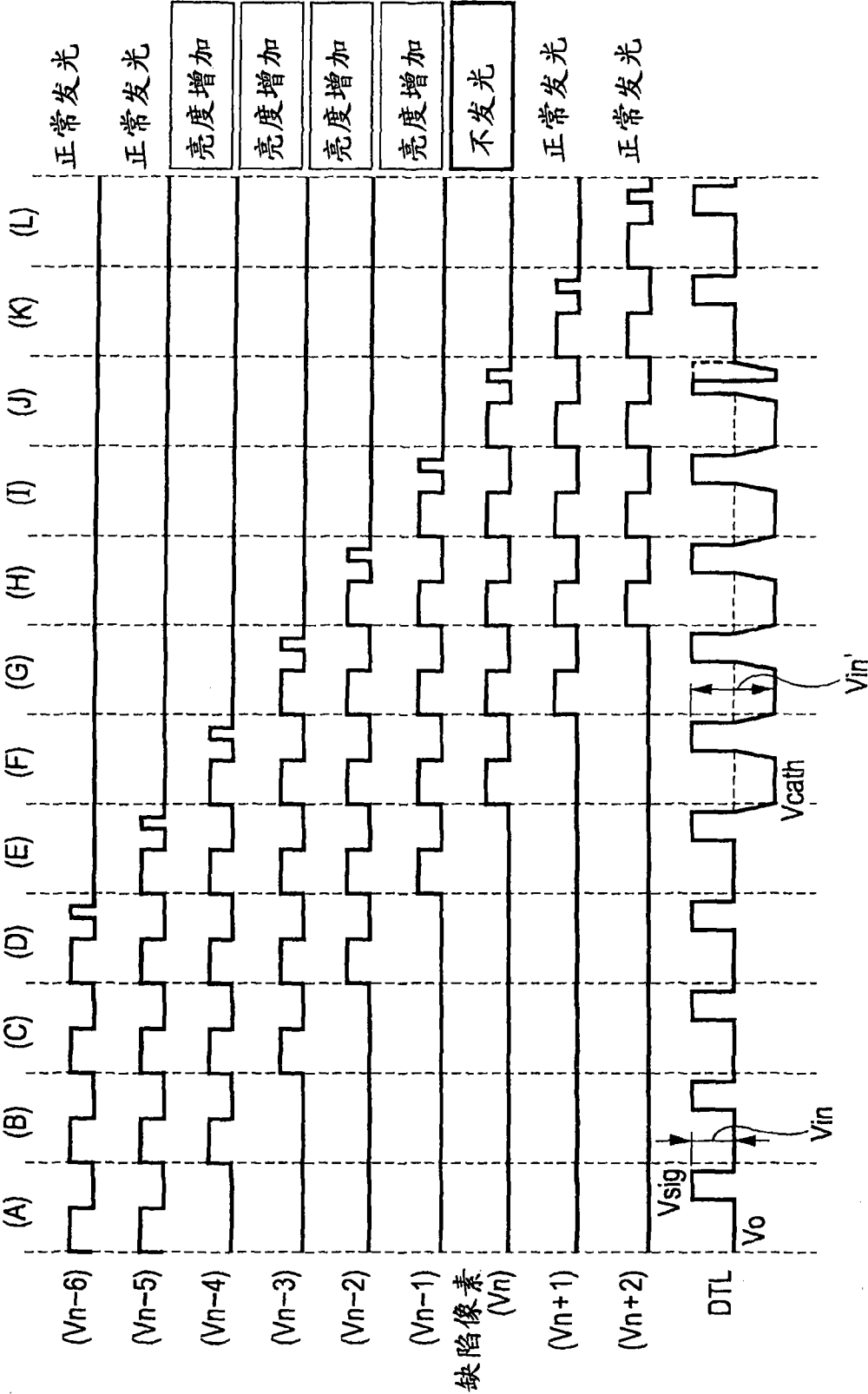


图 8

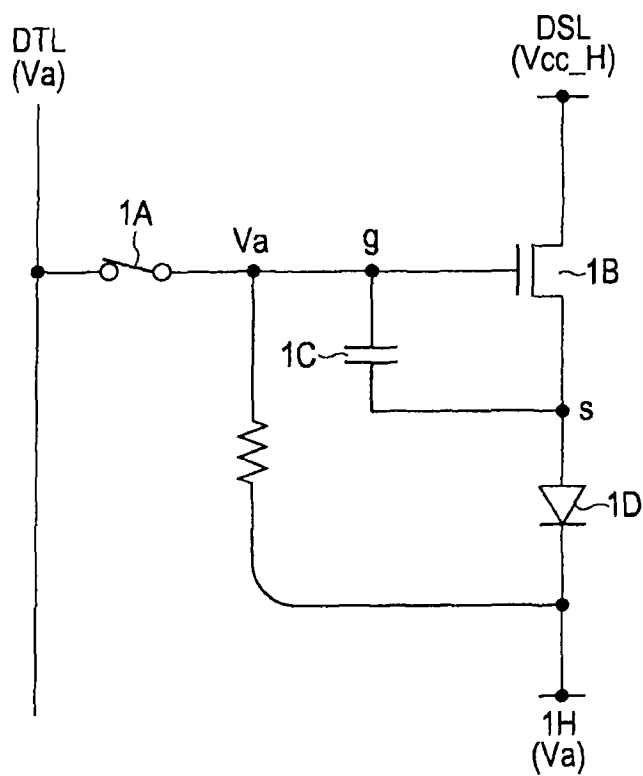


图 9A

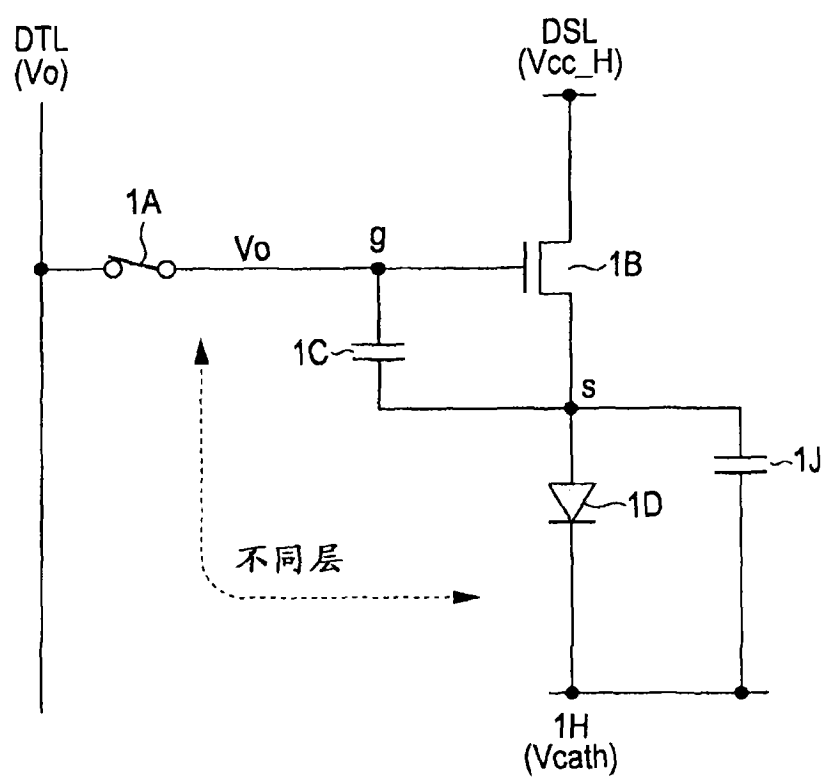


图 9B

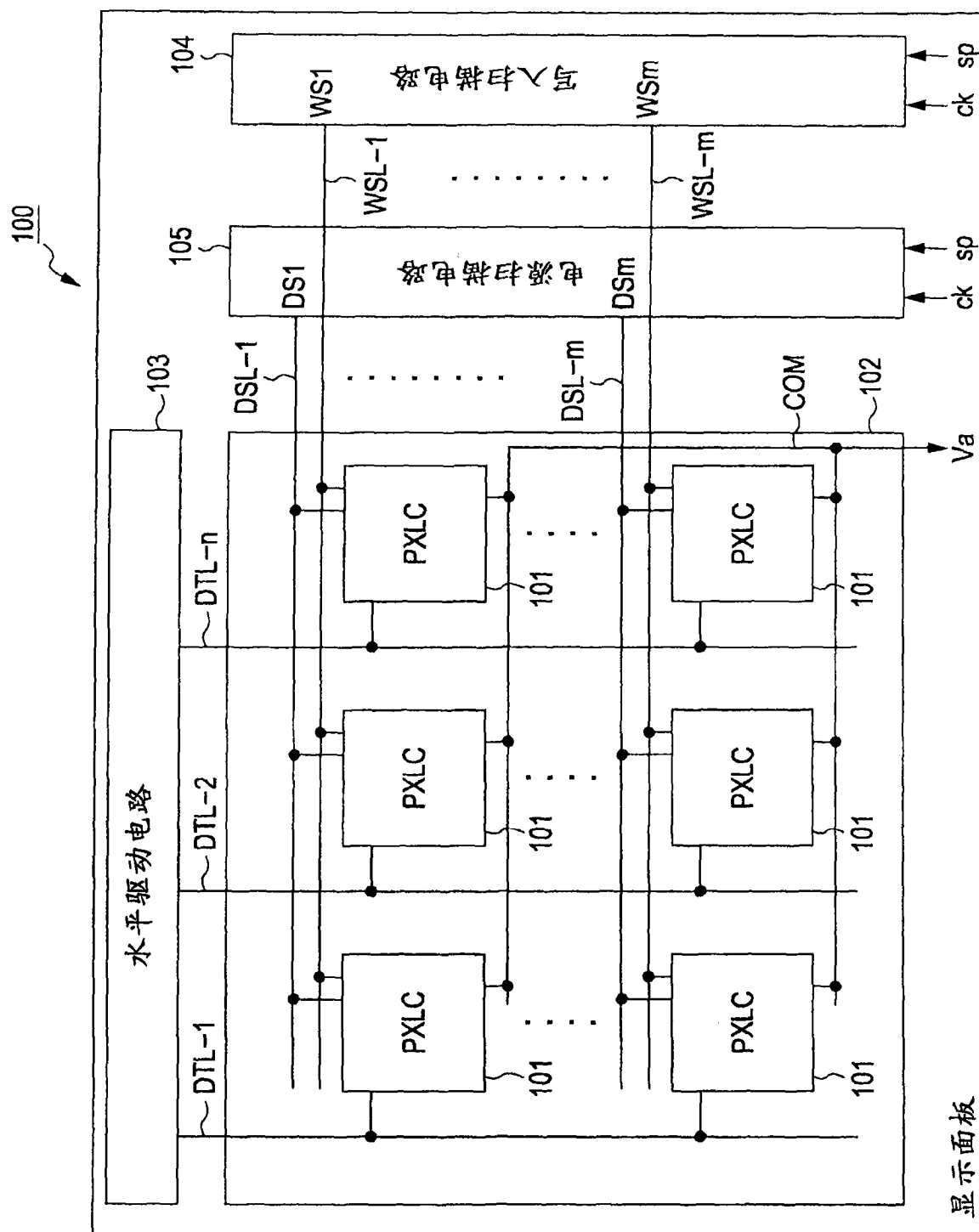


图 10

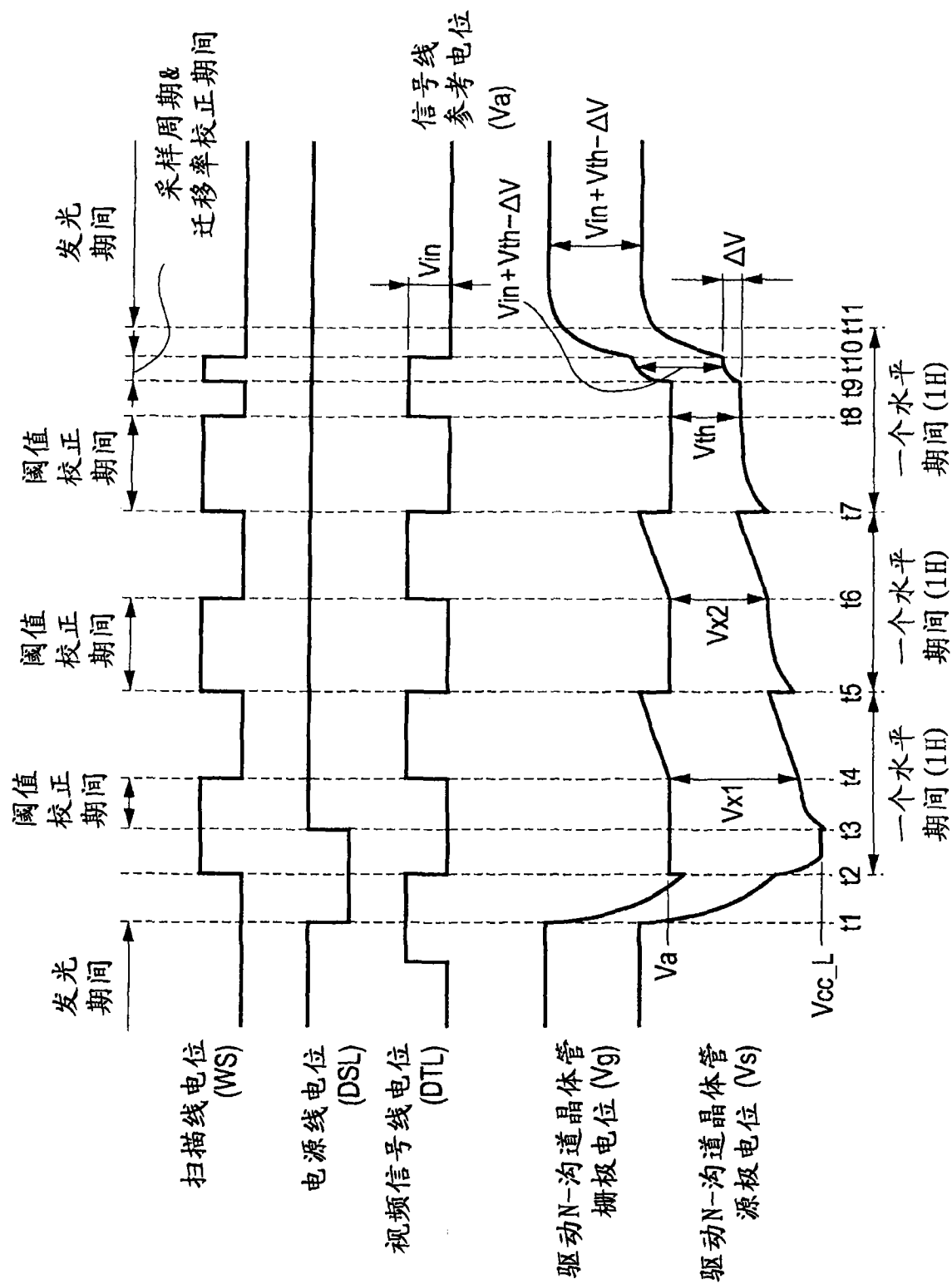


图 11

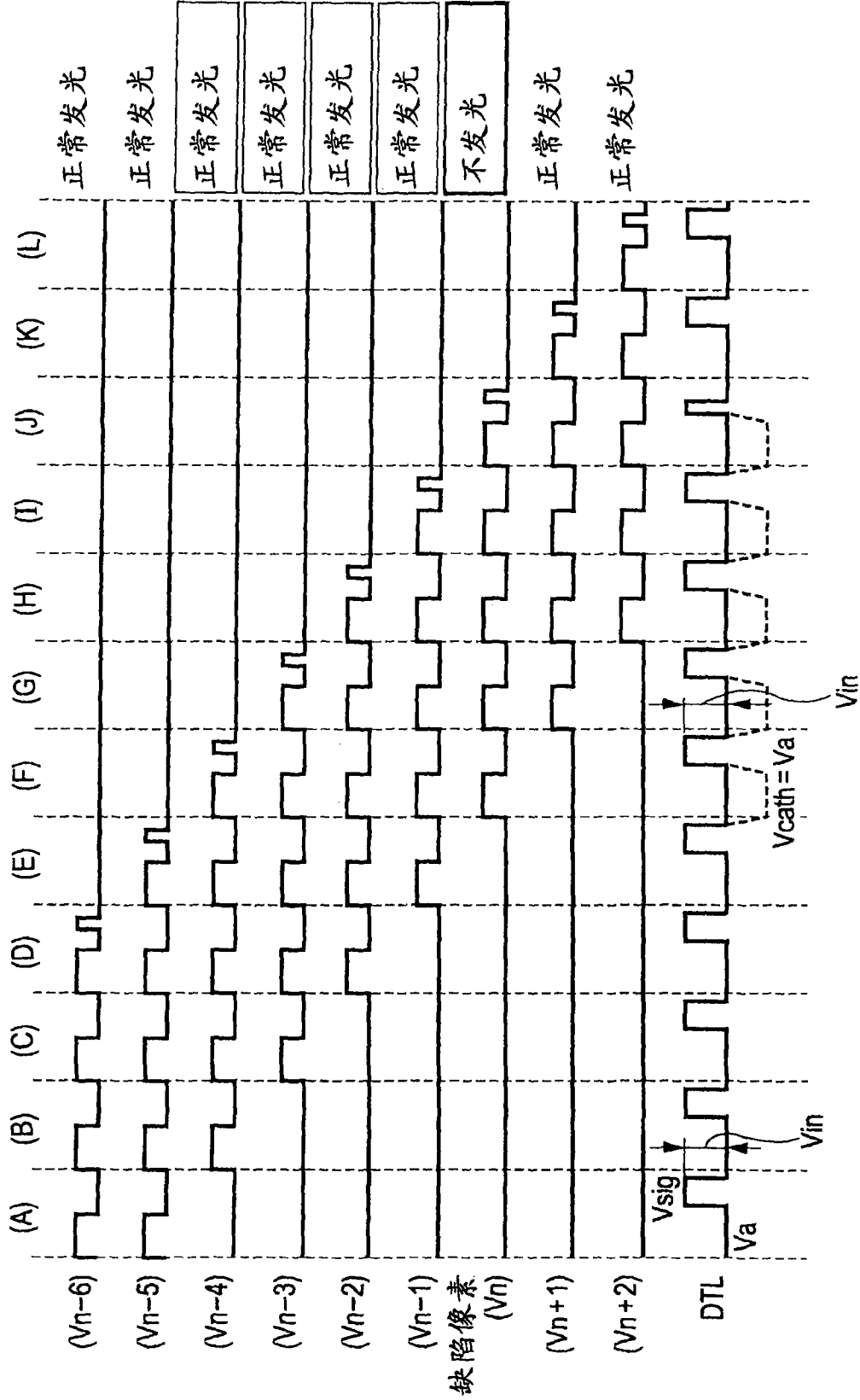


图 12

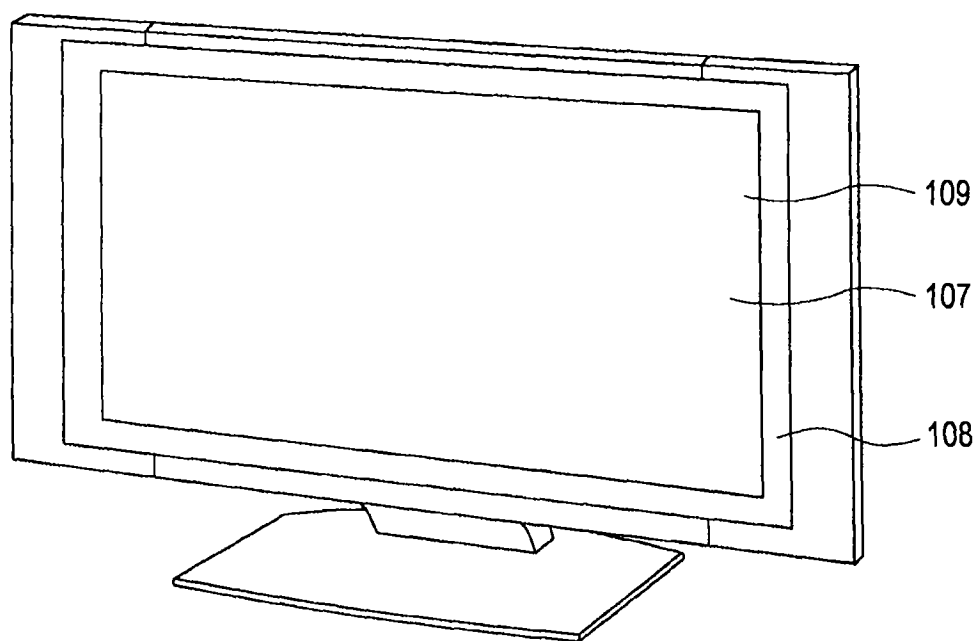


图 13

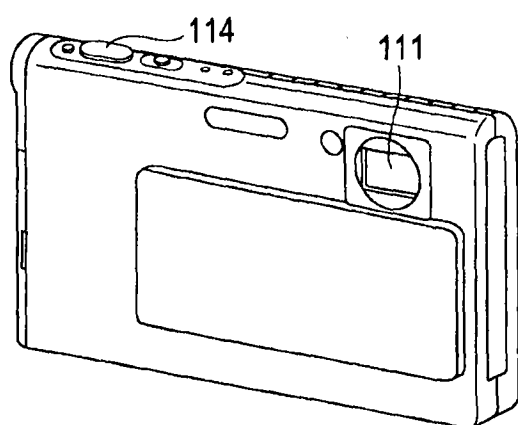


图 14A

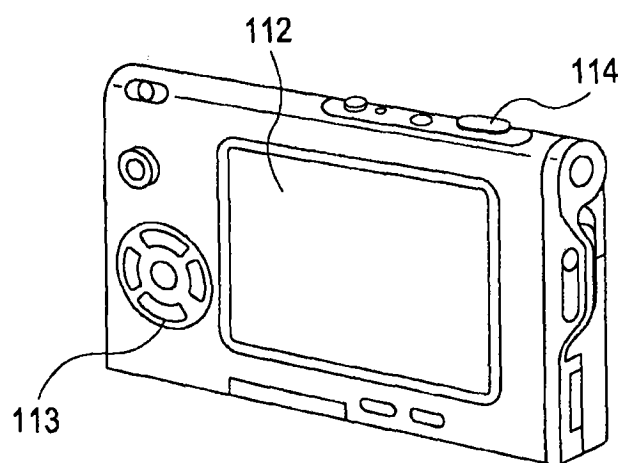


图 14B

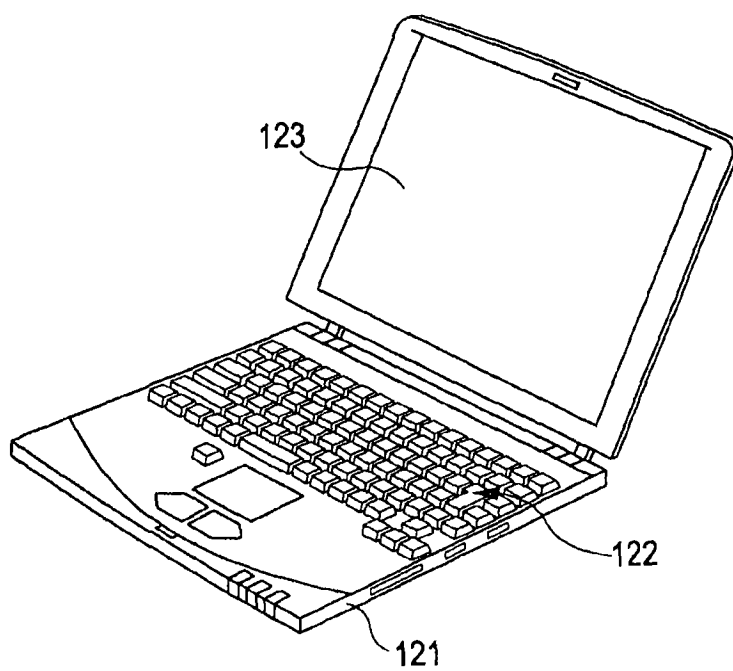


图 15

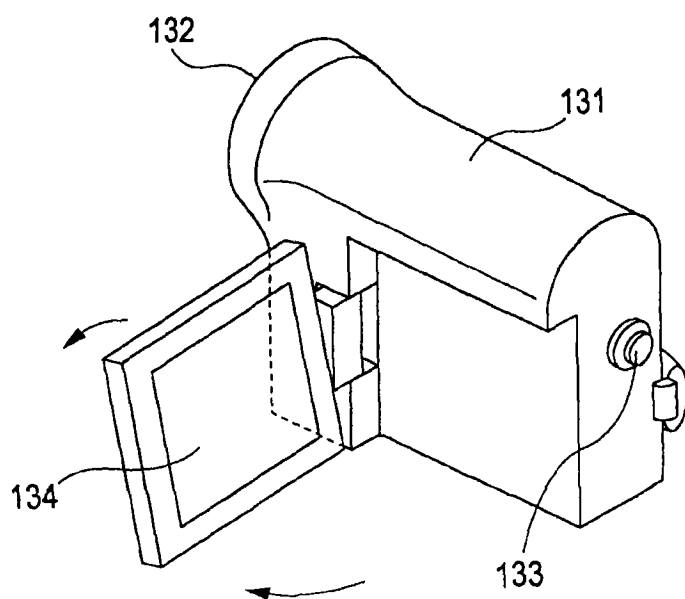


图 16

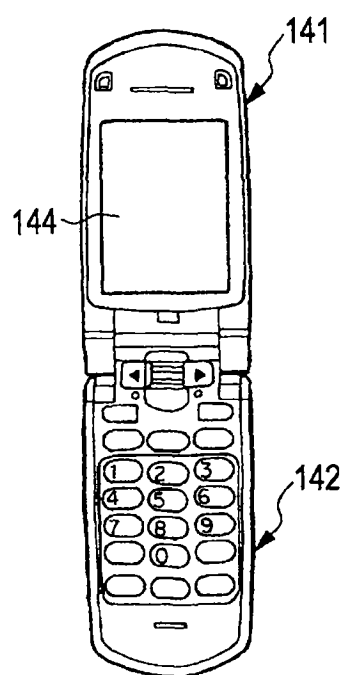


图 17A

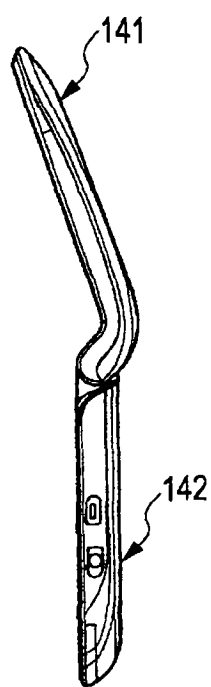


图 17B

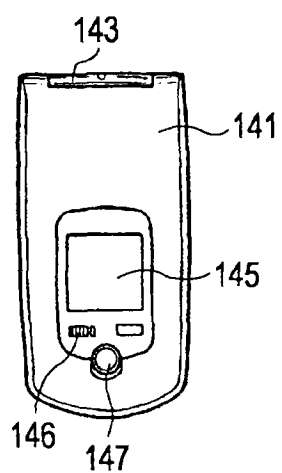


图 17C

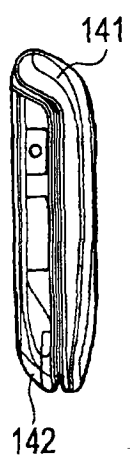


图 17D

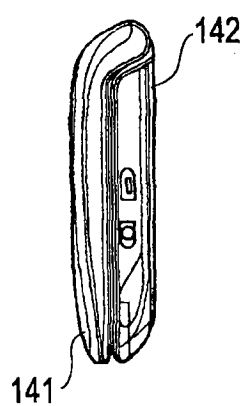


图 17E

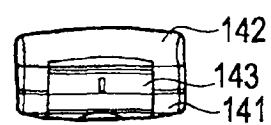


图 17F

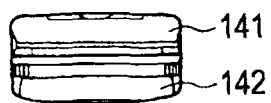


图 17G

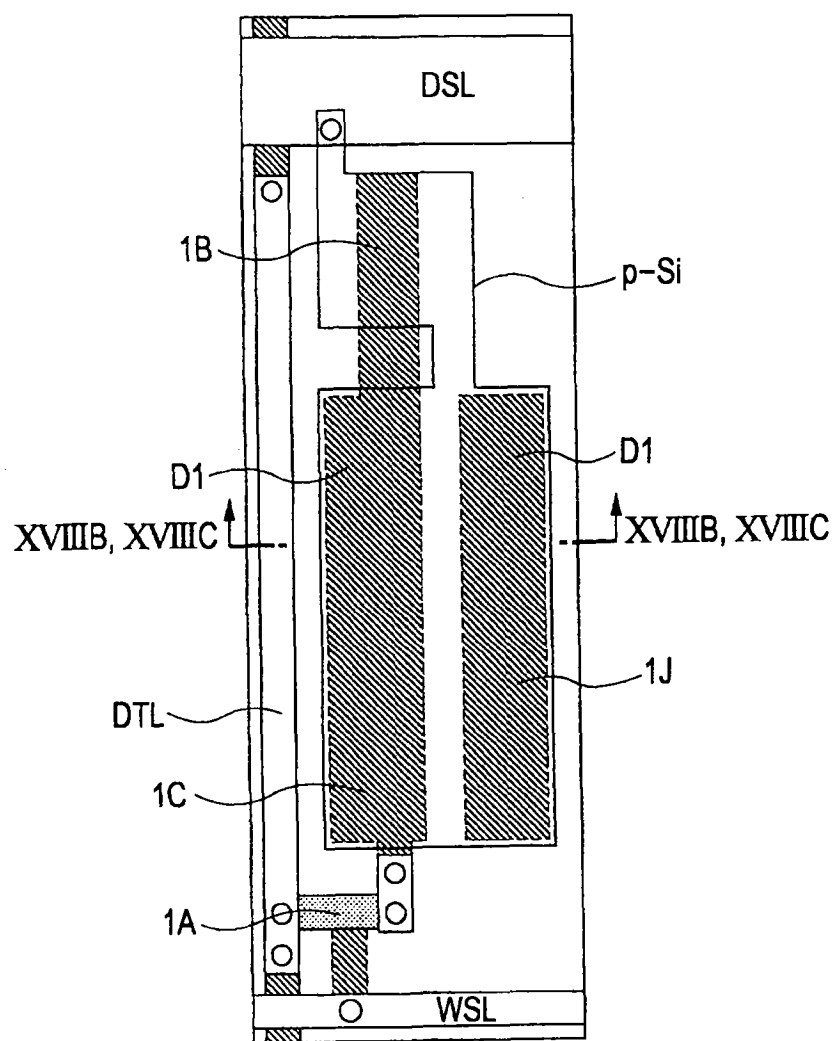


图 18A

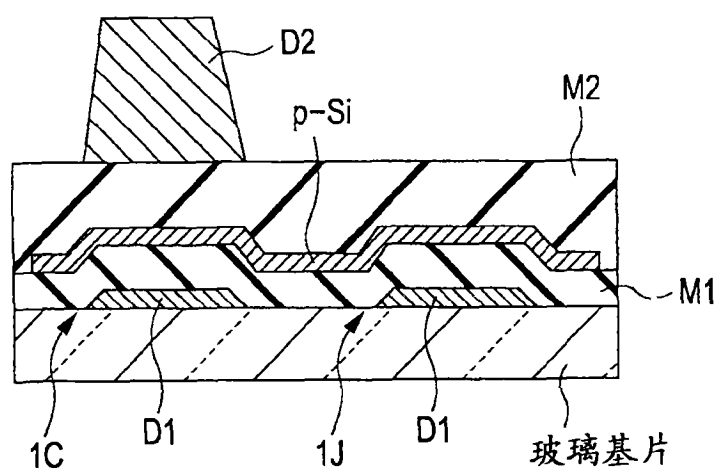


图 18B

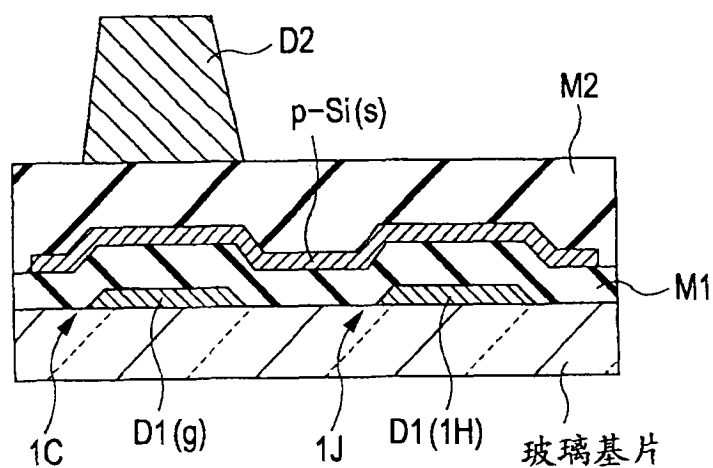


图 18C

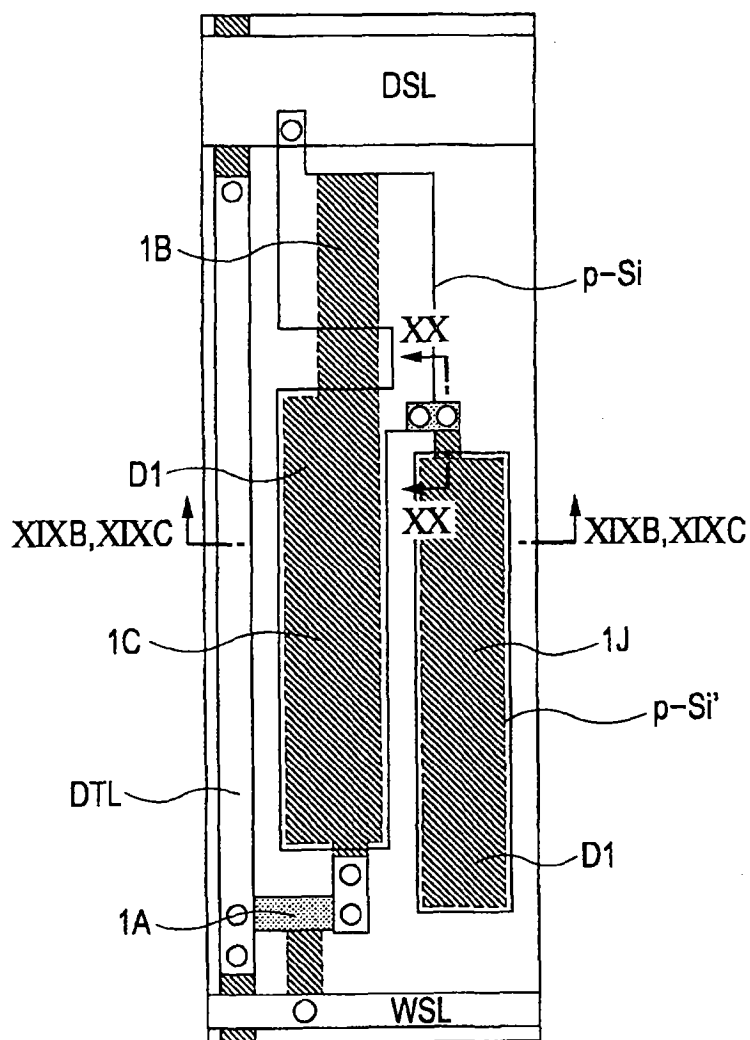


图 19A

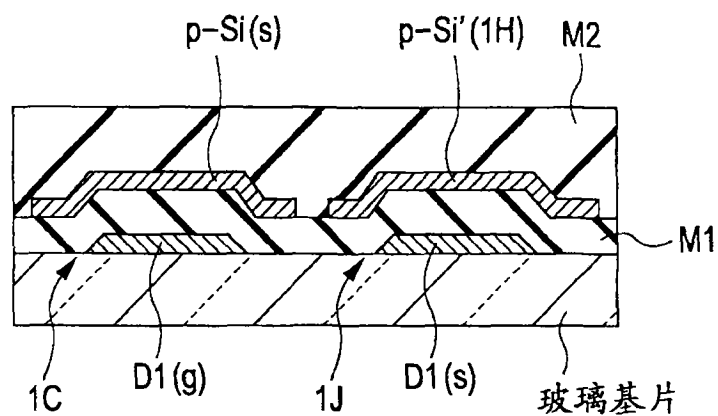


图 19B

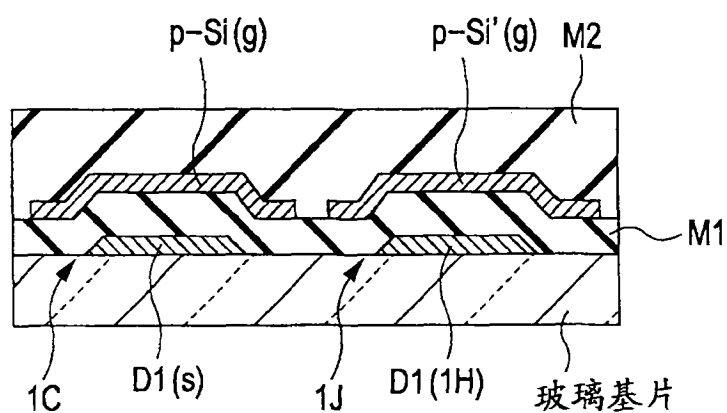


图 19C

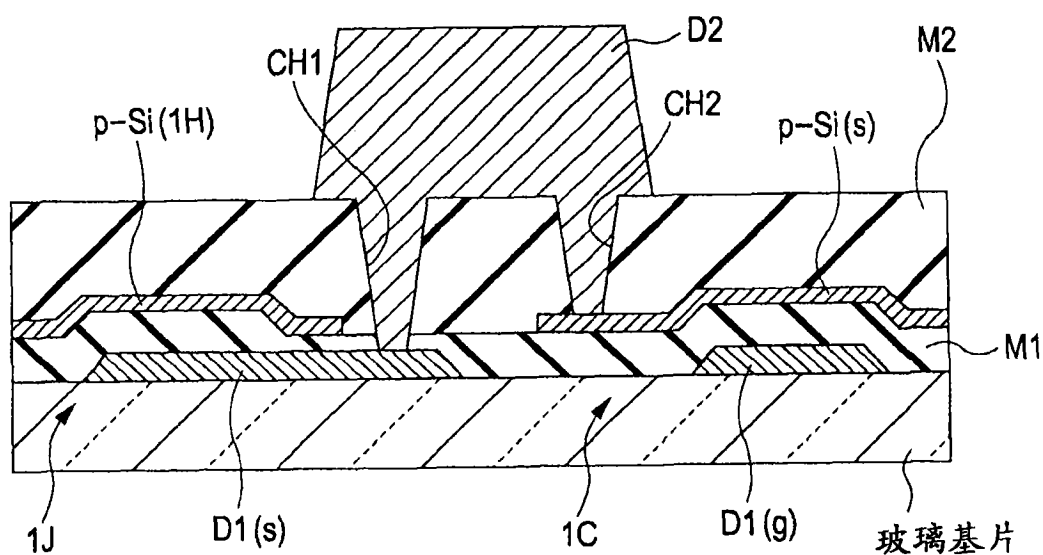


图 20

专利名称(译)	显示装置、用于驱动所述显示装置的方法和电子设备		
公开(公告)号	CN101751858A	公开(公告)日	2010-06-23
申请号	CN200910258505.7	申请日	2009-12-11
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼株式会社		
当前申请(专利权)人(译)	索尼株式会社		
[标]发明人	饭田幸人 浅野慎 内野胜秀		
发明人	饭田幸人 浅野慎 内野胜秀		
IPC分类号	G09G3/32		
CPC分类号	G09G3/30 G09G2320/043 G09G3/3233 G09G2330/10 G09G2330/028 G09G2330/02		
代理人(译)	李颖		
优先权	2008315467 2008-12-11 JP 2008316551 2008-12-12 JP		
外部链接	Espacenet SIPO		

摘要(译)

一种显示装置，包括：具有像素矩阵的像素阵列单元，每个像素被配置为使得有机电致发光元件的阳极电极被连接至驱动晶体管的源电极，驱动晶体管的栅电极被连接至写入晶体管的源电极或漏电极，并且存储电容器被连接在驱动晶体管的栅极和源电极之间；各个像素行的扫描线和电源线；以及各个像素列的信号线。在驱动前一行像素期间向扫描线供应扫描信号的周期内向信号线供应视频信号参考电位。在对当前像素中的驱动晶体管进行阈值校正期间，视频信号参考电位和有机电致发光元件的阴极电极的电位相等。

