

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H01L 27/00 (2006.01)



[12] 发明专利说明书

专利号 ZL 03806344.1

[45] 授权公告日 2007 年 1 月 3 日

[11] 授权公告号 CN 1293631C

[22] 申请日 2003.3.19 [21] 申请号 03806344.1
[30] 优先权

[32] 2002.3.20 [33] GB [31] 0206551.4

[32] 2002.4.26 [33] GB [31] 0209557.8

[32] 2002.7.11 [33] GB [31] 0216053.9

[86] 国际申请 PCT/IB2003/000999 2003.3.19

[87] 国际公布 WO2003/079442 英 2003.9.25

[85] 进入国家阶段日期 2004.9.17

[73] 专利权人 皇家飞利浦电子股份有限公司

地址 荷兰艾恩德霍芬

[72] 发明人 J·R·赫克托 N·D·杨

D·A·菲什 M·J·蔡尔滋

[56] 参考文献

EP1096568 A2 2001.5.2 H01L27/00

WO9943031 A1 1999.8.26 H01L51/20

JP2000-174282 A 2000.6.23 H01L29/768

US6057647 A 2000.5.2 G09G3/10

CN1211829 A 1999.3.24 H01L51/00

审查员 范崇飞

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 吴立明 梁永

权利要求书 3 页 说明书 14 页 附图 13 页

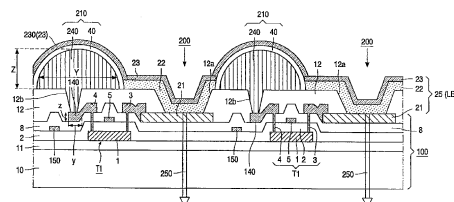
[54] 发明名称

有源矩阵电致发光显示装置及其制造

[57] 摘要

物理阻隔(210)存在于主动矩阵电致发光显示装置,特别是具有有机半导体材料 LED(25)的主动矩阵电致发光显示装置的电路基板(100)上的相邻像素(200)之间。本发明形成这些具有金属或其它导电材料(240)的阻隔(210),其与 LED 绝缘但是与基板(100)内的电路连接。所述导电阻隔材料(240)备份或替换驱动电源线(140,240)的至少一部分,LED 由驱动元件 T1 连接到该处。这将严重受到制约的来自电路基板(100)内的线电阻和相关电压降的问题,转移到对于基板(100)上的像素阻隔(210)的更自由的环境,其中导电阻隔材料(240)能够提供更低的电阻。非常大的显示器能够具有沿着这些组合的驱动电源线(140,240)的低电压降。而且,能够优化该结构,以便在具有其导电阻隔材料(240)的所述驱动电源线(140,240)和在

导电阻隔材料(240)顶部上方绝缘涂层(40)上延伸的 LED 上部电极的另外电源线(230)之间形成平滑电容器(Cs)。



1. 一种有源矩阵电致发光显示装置，包括：电路基板，其上存在有具有沿阵列的至少一个方向在相邻像素之间的物理阻隔的像素阵列，其中每个像素包括通过电路基板中的串联驱动元件而连接到电源线上的电流驱动电致发光元件，以及其中该物理阻隔部分地是导电材料，该导电材料与电致发光元件绝缘并形成所述电源线的至少一部分，其导电材料借助在该物理阻隔和驱动元件之间的中间绝缘层中的接触窗口，连接到至少一些像素的相应的驱动元件上。

2. 根据权利要求1所述的装置，其中绝缘涂层在导电阻隔材料的侧面和顶部上延伸，且另外的电源线包括电致发光元件的上部电极，并在该导电阻隔材料的顶部上方的绝缘涂层上延伸。

3. 根据权利要求2所述的装置，其中该绝缘涂层在包括导电阻隔材料的驱动电源线和包括电致发光元件上部电极的另外电源线之间，形成平滑电容器的电容器电介质。

4. 根据权利要求1到3的任一权利要求所述的装置，其中每个像素具有相应接触窗口，所述的相应接触窗口在导电阻隔材料与对于该像素的相应驱动元件的一个电极连接之间。

5. 根据权利要求1到3的任一权利要求所述的装置，其中每个像素的驱动元件具有位于接触窗口处的相应电极，其中所述相应电极在所述接触窗口处连接到导电阻隔材料。

6. 根据权利要求4所述的装置，其中驱动元件的至少大部分位于导电阻隔材料的下方。

7. 根据权利要求1到3的任一权利要求所述的装置，其中每个像素包括在给定传导状态中保持驱动元件的保持电容器，并且导电阻隔材料在接触窗口处连接至驱动元件的节点和保持电容器的一个板。

8. 根据权利要求7所述的装置，其中保持电容器的至少大部分位于导电阻隔材料的下方。

9. 根据权利要求7所述的装置，其中该保持电容器由附加阻隔的相应绝缘长度来形成，所述附加阻隔横向延伸至电源线阻隔和包括在金属芯上的电介质涂层上的金属涂层。

10. 根据权利要求1到3的任一权利要求所述的装置，其中，沿着驱动电源线，导电阻隔材料具有至少是提供与驱动元件的电极连接的导

体层的横截面积两倍大的横截面积。

11. 根据权利要求1到3的任一权利要求所述的装置, 其中, 沿着驱动电源线, 导电阻隔材料具有至少是提供与驱动元件的电极连接的导体层的横截面积至少大于一个数量级的横截面积。

12. 根据权利要求1到3的任一权利要求所述的装置, 其中, 导电阻隔材料具有至少是提供与驱动元件的电极连接的导体层的厚度两倍大的厚度。

13. 根据权利要求1到3的任一权利要求所述的装置, 其中, 导电阻隔材料具有至少是提供与驱动元件的电极连接的导体层的厚度至少5倍大的厚度。

14. 根据权利要求1到3的任一权利要求所述的装置, 其中该物理阻隔是导电阻隔材料。

15. 根据权利要求1到3的任一权利要求所述的装置, 其中该物理阻隔包括金属。

16. 根据权利要求1到3的任一权利要求所述的装置, 其中该物理阻隔跨越整个阵列延伸作为导电阻隔材料的连续电源线, 其连接至对于相应像素的相应驱动元件的电极连接。

17. 根据权利要求1到3的任一权利要求所述的装置, 其中像素之间的物理阻隔沿阵列的行和列方向延伸为导电阻隔材料的网络。

18. 根据权利要求1到3的任一权利要求所述的装置, 其中电致发光元件存在于中间绝缘层的另外的窗口处, 并且具有到驱动元件的下部电极连接。

19. 根据权利要求1到3的任一权利要求所述的装置, 其中驱动元件是具有源和漏电极的薄膜晶体管, 其连接至导电阻隔材料和电致发光元件的下部电极之间的晶体管的主电流路径。

20. 根据权利要求1到3的任一权利要求所述的装置, 其中像素的驱动元件与对于寻址相应像素跨越阵列延伸的电路基板的行和列导体连接, 并且包括阻隔的电源线平行于行和/或列导体延伸。

21. 根据权利要求1到3的任一权利要求所述的装置, 其中像素的驱动元件与对于寻址相应像素跨越阵列延伸的电路基板的行和列导体连接, 以及平行于导体行延伸的导电材料的附加阻隔, 与形成至少部分驱动电源线的阻隔相绝缘, 并通过中间绝缘层中的接触窗口连接到电路基

板中的行导体，以减小沿着行导体的电压降。

22. 根据权利要求1到3的任一权利要求所述的装置，其中每个电致发光元件包括上部和下部电极之间的有机半导体材料的发光二极管。

23. 一种制造前述任意一项权利要求所述的有源矩阵电致发光显示装置的方法，包括下述步骤：

(a) 在电路基板上的中间绝缘层中开出接触窗口，以暴露对于至少一些像素的相应驱动元件的电极连接；

(b) 在电路基板上形成物理阻隔，具有至少在邻近于像素区域的物理阻隔侧面处的绝缘；和

(c) 在物理阻隔之间的像素区域中提供电致发光元件，

其中，至少对于在中间绝缘层的接触窗口处的连接，通过沉积导电材料来提供该导电阻隔材料。

24. 根据权利要求23的方法，其中步骤(b)包含形成物理阻隔作为导电材料的芯，和在该导电阻隔材料的至少侧面上沉积绝缘涂层。

25. 根据权利要求24的方法，其中至少导电阻隔材料的芯的块通过电镀沉积。

26. 根据权利要求24的方法，其中该导电阻隔材料包括铝，且绝缘涂层通过阳极氧化形成在铝阻隔材料的至少侧面上。

27. 根据权利要求23的方法，其中步骤(b)包含形成主要是绝缘材料的物理阻隔，通孔穿过其延伸，用于在中间绝缘层的接触窗口处与电路元件连接，并且其中该导电材料沉积作为物理阻隔顶部上以及在通过该物理阻隔的通孔中的导电涂层。

28. 根据权利要求27的方法，其中物理阻隔的导电涂层和电致发光元件的上部电极同时沉积，并通过物理阻隔侧面中的悬垂形状的荫罩效应而分离。

有源矩阵电致发光显示装置及其制造

技术领域

本发明涉及有源矩阵电致发光显示装置，尤其是但不排它地是使用半导体共轭聚合物或其它有机半导体材料的发光二极管的电致发光显示装置。本发明也涉及制造这种装置的方法。

背景技术

这种有源矩阵电致发光显示装置是公知的，包含存在于电路基板上的像素阵列，其中每个像素包含电流驱动的电致发光元件，典型地为有机半导体材料。

在很多这样的阵列中，在该阵列的至少一个方向上，相邻像素之间存在有绝缘材料的物理阻隔。在公布的英国专利申请 GB-A-2 347 017，公布的 PCT 专利申请 WO-A1-99/43031，公布的欧洲专利申请 EP-A-0 895 219，EP-A-1 096 568，和 EP-A-1 102 317 中给出了这些阻隔的例子，其全部内容结合到文中作为参考资料。

这种阻隔有时称作，例如“壁”，“分隔物”，“堤”，“肋”，“分离物”，或“坝(dam)”。从所引用的参考文献中可以看出，它们可以提供多种功能。它们可以用在制造过程中，来定义单独像素和/或像素列的电致发光层和/或电极层。因此，例如，该阻隔能够防止由喷墨印刷以提供彩色显示的红、绿和蓝色像素，或由旋转涂布以提供单色显示的共轭聚合物材料的像素溢出。所制造的装置中的阻隔可以提供明确的像素光学分离。它们还可以带有或包含导电材料（例如电致发光元件的上部电极材料），作为辅助布线用于减小电致发光元件的公共上部电极的电阻（并由此减小跨越电极的电压降）。

有源矩阵显示装置的每个电致发光元件与阵列的两个电压源线之间的驱动元件（典型地为薄膜晶体管，以后称作“TFT”）相连接。这两种电源线典型地为电源线和地线（也称作“回线”）。发自电致发光元件，典型地为 LED 的光，由流过它的电流来控制，并由其各自的驱动元件 TFT 来改变。电致发光元件通过其串联驱动元件与之相连接的电源线可以称作像素的“驱动电源线”或“驱动线”或“电流驱动线”。沿这

两个电源线的电压下降会导致对单独像素的错误驱动电流。这会导致显示中心中的像素发光强度的下降（即，图像的消隐）。实际上，具有大面积的显示器，效果可能会非常差以致于中心处没有发光产生，因此限制了可以接受的显示尺寸。

已经提出了多种措施来减小对像素行的这种电压下降和/或其影响。因此，从公开的美国专利申请中 US-A1-2001/0007413（飞利浦 ref: PHGB000001）可以了解到，通过逐步地减小线的宽度来减小沿该线的电压下降。公开的 PCT 专利申请 WO-A1-01/01383 和 WO-A1-01/01384（飞利浦 ref: PHB34350&PHB34351）采用了不同的方法，其中产生误差值来校正每个像素的驱动信号。US-A1-2001/0007413，WO-A1-01/01383 和 WO-A1-01/01384 的全部内容也结合到文中作为参考资料。

发明内容

本发明的一个目的是减小沿所述驱动电源线的电压降，并且以不使得装置结构、其布局和其电子线路复杂化的形式实现该目的。

根据本发明的一方面，提供一种有源矩阵电致发光显示装置，包括：电路基板，其上存在有具有沿阵列的至少一个方向在相邻像素之间的物理阻隔的像素阵列，其中每个像素包括通过电路基板中的串联驱动元件而连接到电源线上的电流驱动电致发光元件，以及其中该物理阻隔部分地是导电材料，该导电材料与电致发光元件绝缘并形成所述电源线的至少一部分，其导电材料借助在该物理阻隔和驱动元件之间的中间绝缘层中的接触窗口，连接到至少一些像素的相应的驱动元件上。

根据本发明，像素间的物理阻隔部分地和/或主要是导电材料（典型地是金属），该材料与电致发光元件绝缘并提供驱动电源线的至少一部分。所述导电阻隔材料可以形成该阻隔的导电芯。它在电路基板内，通过该基板内像素阻隔和驱动元件之间的接触窗口（后面称作“通孔”）连接到对于相应的驱动元件的电极连接。因此，线性电阻和相关的电压降的问题从电路基板内（被严重制约的地方）转换到基板上像素阻隔的更加自由的环境（其中导电阻隔材料能够提供更加低的电阻）。

通过这种方法，与电路基板内的导电层相比，例如，驱动元件的薄膜电极线，能够显著地减小沿驱动电源线的电阻（和由此的电压降）。因此，沿所述驱动线，该导电阻隔材料具有典型地比电路基板中的薄导电层更大（例如，至少是两倍大，或者甚至于至少是一个数量级）的横

截面积。如此，能够减小电阻（即使是长线的），并且可以依照本发明来构造非常大的电致发光显示器。即使是小一些的显示器，通过使用依照本发明的导电阻隔材料也可以提高该图像的质量。

通过为每个像素提供一个通孔，电路基板上导电材料的连续阻隔线能够用于替代以前合并到电路基板内的驱动线。这样可以提高像素孔径。该导电阻隔线本身可以简单地覆盖阵列的列或者行导体线。可选择地，该导电阻隔材料的线（或单独长度）可以用来备份该电路基板的驱动线的相应长度。所述替代方案在孔的位置和数量上提供了更多的选择。

根据本发明的所述装置结构的设计可以被优化为包括该电致发光元件的两个电压电源线之间的平滑电容器。该导电阻隔与该电致发光元件之间的绝缘能够形成所述平滑电容器的电容器电介质。所述绝缘可以是以导电阻隔材料的侧面和顶部上的涂层形式。典型地，所述另外的电源线（对于电致发光元件的上部电极）可以在导电阻隔材料顶部上方的所述绝缘涂层上延伸。这样，用于电源的平滑电容器能够容易地在包括导电阻隔材料的驱动线和包括电致发光元件上部电极的另外的电源线之间实现。

对于该物理阻隔，延伸作为在阵列的行和列方向的像素之间的导电阻隔材料的网络是有利的。这种导电阻隔材料网络能够用于减小跨越该阵列的驱动线区域之间的电阻。也能够为电致发光元件的电源确定平滑电容器电容值的而提供设计选择。

然而，该物理阻隔可以在像素间仅仅沿该阵列的一个方向延伸，例如，以列方向或行方向。在这种情况下，导电阻隔材料的附加绝缘阻隔可以为不同的目的沿横向方向提供，例如备份行或列线。这些附加的绝缘阻隔甚至可以构造以形成附加部件，例如每个像素的保持电容器。

依照本发明的另一方面，还提供制造根据第一方面所述的有源矩阵电致发光显示装置的有利方法。该方法可以包含的步骤：

(a) 在电路基板上的中间绝缘层中开出接触窗口，以暴露对于至少一些像素的相应驱动元件的电极连接；

(b) 在电路基板上形成物理阻隔，具有至少在邻近于像素区域的物理阻隔侧面处的绝缘；和

(c) 在物理阻隔之间的像素区域中提供电致发光元件，

其中，至少对于在中间绝缘层的接触窗口处的连接，通过沉积导电材料来提供该导电阻隔材料。

可以有利地使用多种方法来沉积并形成该阻隔材料以及与导电阻隔材料相绝缘。

现在，通过实例，参照相应的示图，在本发明实施例中描述这些和其它。

附图说明

图 1 是如本发明具体实施例中有源矩阵电致发光显示装置（具有形成驱动线的至少一部分的导电阻隔）的电路基板和像素阵列的部分横截面视图；

图 2 是四个像素区域的平面视图（示出根据本发明所述装置的导电阻隔的布局特征的具体实例），图 1 的横截面图是沿图 2 的 I-I 线截取的；

图 3 是根据本发明所述装置四个这种像素区域的电路图；

图 4 是根据本发明的有源矩阵显示装置的相同和/或其它实施例中，穿过保持电容器，电路基板和像素阵列部分的横截面视图；

图 5 是与图 2 相似的平面视图，但是示出的是用于根据本发明进一步装置实施例中驱动线的导电阻隔的网络布局特征的实例；

图 6 和 7 是与图 2 相似的平面视图，示出用于根据本发明其它装置的导电阻隔的不同布局特征的两个实例，具有行导体和驱动线的备份；

图 8 和 9 是根据本发明两个进一步装置的像素区域的两个变型的像素驱动配置的电路图；

图 10 到 12 是装置部件的剖视图，例如图 1 中所示的，处于根据本发明一具体实施例在其制造中的阶段；

图 13 是图 12 阶段中的装置部件的剖视图，示出仍然根据本发明的驱动线的导电阻隔的绝缘变型；

图 14 是根据本发明，使用金属涂层以形成至少部分驱动线的导电阻隔结构的另一实施例的剖视图；

图 15 是穿过并排阻隔的横截面视图，每个具有用于本发明不同实施例中的导电阻隔材料；

图 16 是用于本发明不同实施例中的多层阻隔布局特征的横向平面图；和

图 17 是具有用于本发明不同实施例中的多个导电部件的阻隔实施

例横截面图。

应该注意到所有的图是概略图。在图中为了清楚和方便，这些图部分的相对尺寸和大小已经扩大或缩小来示出了。相同的参考标记一般用于指代改进或不同实施例中相应或相似的部件。

具体实施方式

图 1-4 的实施例

图 1 的有源矩阵电致发光显示装置包括电路基板 100 上的像素阵列 200。每个像素 200 包括通过电路基板 100 中的电流控制串联驱动元件 T1 (1-5) 与电源线 140, 240 相连接的电流驱动电致发光元件 25 (21, 22, 23)。所述串联元件 T1, 典型地为 TFT, 控制流过电致发光元件 25 (21, 22, 23) 的电流。如下面描述的, 由于这些电流驱动线 140, 240 的结构使用依照本发明的导电阻隔材料 240, 因此能够实现大面积的显示。除了依照本发明中驱动电源线 140, 240 的这种结构以外, 显示器还可以使用公知的显示技术和电路技术, 例如前面引用的背景参考来构造。

因此, 电致发光元件 25 典型地包括下部电极 21 和上部电极 23 之间的有机半导体材料 22 的发光二极管 (LED)。在优选的具体实施例中, 半导体共轭聚合物可以用于电致发光材料 22。对于发出的光 250 穿过基板 100 的 LED, 下部电极 21 可以是氧化铟锡 (ITO) 的阳极, 上部电极 23 可以是包括, 例如, 钙和铝的阴极。图 1 示出了 LED 结构, 其中下部电极形成为电路基板 100 中的 TFT。随后沉积的有机半导体材料 22 在延伸于基板 100 的薄层结构之上的平面绝缘层 12 (例如氮化硅) 中的窗口 12a 处, 与该薄膜电极层 21 接触。

如图 1 和 3 所示, LED 25 和其驱动元件 T1 在一对电压电源线 140, 240 和 230 之间串联。线 140, 240 (驱动元件 T1 控制 LED 的连接到/来自该线, 并且电流流到/流出) 称为驱动线。其它线 230 直接连接到 LED 25。因此, 在图 1 的特定实施例中, 线 230 形成为像素 200 的上部电极 23 的公共延伸。在图 3 的电路构造中, 线 230 接地并由此形成回线, 而电压 Vdd 施加在作为电源线的线 140, 240 上。

该串联驱动元件 T1 典型地包括作为基板 100 内的薄膜电路的部分形成的 TFT。基板 100 可以具有绝缘玻璃基底 10, 其上沉积有例如二氧化硅的绝缘表面缓冲层 11。薄膜电路以公知的形式构建在该层 11 上。

因此,除了 TFT T1 之外,电路基板 100 通常包括例如图 3 中示出的具有薄膜元件 T2, Ch, 140, 150 和 160 的其它驱动和矩阵寻址电路。应该明了的是,图 3 通过实例描述的是一个具体像素电路布线结构。其它像素电路结构对于有源矩阵电致发光显示装置是公知的。很容易可以明白,不管装置的具体像素电路构造如何,本发明都可以应用于这种装置的像素阻隔。

如图 3 所示,像素电路包括横向组的行(寻址)导体 150 和列(数据)导体 160 组之间的寻址 TFT T2,所有这些都在基板 100 中形成。像素的每行通过施加到相关行导体 150(并由此施加到该行像素的寻址 TFTs T2 的栅极)上的选择信号的方式,在帧周期中依次寻址。所述信号开启寻址 TFT T2,然后将来自列导体 160 的各个数据信号加载到该行的像素。这些数据信号施加到各个像素的单独驱动 TFT T1 的栅极上。为了保持所产生的驱动 TFT T1 的导电状态,数据信号通过耦合在所述栅极 5 和驱动线 140, 240 之间的保持电容 Ch 而维持在其栅极 5 上。因此,经过每个像素 200 的 LED 25 的驱动电流以在前面的寻址周期中施加、并作为电压存储在相关电容器 Ch 上的驱动信号为基础,通过驱动 TFT T1 来控制。在图 3 的具体实例中,T1 表示为 P-沟道 TFT,而 T2 表示为 N-沟道 TFT。

该电路能够以公知的薄膜技术来构造。图 1 示出了 P-沟道 TFT T1 包括:有源半导体层 1(典型地为多晶硅);栅极电介质层 2(典型地为二氧化硅);栅电极 5(典型地为铝或多晶硅);以及金属电极 3 和 4(典型地为铝)其通过上面覆盖的绝缘层 2 和 8 中的窗口(通孔)接触半导体层 1 的 P-型掺杂源和漏区。这些金属电极 3, 4 在上层的延伸形成 LED 的下部电极 21 和 TFT 电极 3 之间的互连,并至少形成驱动线 140, 240 的连接区域 140。在具体的布局实施例中(例如图 2 的),行金属电极 4 的该延伸可以形成为该行的连续线 140。图 1 还示出穿过地址线 150 的截面,其可以是,例如,铝或多晶硅,以及其可以由与 TFT 的栅极 5 相同的层来形成。

保持电容 Ch 可以用公知的方式类似地形成为电路基板 100 内部的薄膜结构。因此,图 4 示出了这种包括在薄膜基板 105 上的薄膜电介质 2 上的薄膜基板 155 的电容器 Ch。

如公知的装置,根据本发明图 1 到 4 的装置包含在沿阵列的至少一

个方向上的至少一些相邻的像素之间的物理阻隔 210。这些阻隔 210 也可以称作，例如，“壁”，“隔离物”，“堤”，“肋”，“分离物”，或“坝”。根据该具体装置的实施例和其制造，它们可以以公知的方式使用，例如：

- 在提供半导体聚合物层 22 的过程中，分离和防止在单独的电极 200 和/或像素 200 的列的各个区域之间聚合物溶液的溢出；

- 在用于单独的像素 200 和/或用于像素 200 的列的半导体聚合物或其它电致发光层 22 的限定内，在基板表面上提供自构图能力（甚至可能提供对于像素单独电极的自分离，例如上部电极 23 的单独底部层）；

- 在至少有机半导体材料 22 和/或电极材料的沉积过程中，充当用于基板表面上的掩模的间隔物作用；

- 当通过顶部（代替地，或也通过底部基板 100）发射光 250 时，在阵列中形成用于像素 200 的明确光学分离的不透明阻隔 210。

无论其在这些公知的方式中有什么具体的应用，在本发明实施例中的物理阻隔 210 以一种特殊的方式构造和应用。因此，依照本发明提供的像素阻隔 210 主要是与 LED 25 绝缘的、并且提供驱动线 140，240 的至少一部分的导电材料 240。该阻隔 210 包括优选是金属（非常低的电阻率，例如铝或铜或镍或银）的导电材料 240 的块或者芯。接触窗口 12b 存在于阻隔 210 和基板电路之间的中间绝缘层 12 内。导电阻隔材料 240 在这些窗口 12b 提供的通孔处，连接到至少一些像素 200 的各个驱动元件 T1 的电极连接 4，140 上。如图 1 所示，其源电极和漏电极连接 LED 25 的下部电极 21 和驱动线的导电阻隔材料 240 之间的电流控制驱动 TFT T1 的主电流通路。

这些驱动线与导电阻隔材料 240 的连接（和/或驱动线 140，240 的组成性质）用于减小沿着线 140，240 随着其跨越阵列而延伸导致的电压下降。结果，可以制作非常大面积的显示装置，例如至少一米宽（如，超过 30 英寸）。在本发明出现前，由于当在传导发光状态中传导电流时沿驱动线的电压误差，使得难以制造非常大的有源矩阵电致发光显示器（也许甚至是不可能）。然而，本发明还能够在小显示器中具有优势，来提高它们的图象质量。

因此，沿着线 140，240，导电阻隔材料 240 具有至少大于提供电极连接 4，140 到驱动元件 T1 的导体层横截面积两倍（可能甚至于是数量

级)的横截面积。典型地,导电阻隔材料 240 可以具有大于电路基板 100 中的所述导体层 140 厚度的两倍或更多倍(例如至少五倍)的厚度 Z 。在具体的实施例中,与 z 是 $0.5\mu\text{m}$ 或更小相比, Z 可以在 $2\mu\text{m}$ 和 $5\mu\text{m}$ 之间。典型地,导电阻隔材料 240 可以具有与导体层 140 的线宽 y 相同线宽(或甚至至少两倍大)的线宽 Y 。在具体实例中,与 y 是 $10\mu\text{m}$ 相比, Y 可以是 $20\mu\text{m}$ 。

注意到在该装置结构中存在的进一步特征,用于减小电源线 230 和 140, 240 上电压变化的影响,是重要的。因此,平滑电容器 C_s 形成在驱动线 140, 240 (其包括导电阻隔材料 240) 和另外的电源线 230 (其与 LED 25 的上部电极 23 相关联)之间。如图 1 所示,导电阻隔材料 240 的侧面和顶部涂敷有绝缘层 40。绝缘层 40 的厚度和介电性质可以从平滑电容器 C_s 的电容器电介质中选择。电容器 C_s 的其它板由在导电阻隔材料 240 顶部上的该绝缘涂层 40 上延伸的电源线 230 (包括和/或连接 LED 上部电极 23) 形成。典型地,所述绝缘涂层 40 可以是二氧化硅或氮化物、或氧化铝,并具有在 10nm (纳米) 到 $0.5\mu\text{m}$ (微米) 范围的厚度。

图 2 的布局实施例

在图 2 的具体布局实施例中,像素行的 TFT 电极 4 的延伸形成了对于该行的连续线 140。该线 140 平行于阻隔 210 (240, 40) 延伸。这些阻隔 210 (图 2 中虚线所示) 平行于基板 100 的地址(行)导体 150 延伸。

如图 2 所示,当该阻隔 210 (240, 40) 平行于一个或多个线(例如图 2 中的线 140 和 150) 延伸时,这些线可以由该阻隔 120 完全覆盖。实际上,图 2 中该阻隔 210 (240, 40) 的宽度 Y 很大,以至于覆盖线 140 和 150 两者。但是,图 3 的薄膜像素电路还可以稍微侵占到像素区域中,如所示的阴影的电路区域 120。

导电阻隔材料 240 在通孔 12b 处连接至驱动元件 T1 的节点和保持电容器 C_h 的一个板。图 2 示出了一实施例,其中每个像素 200 在导电阻隔材料 240 和电极连接 140, 4 之间,对于像素的各个驱动元件 T1 具有相应通孔 12b。

在图 1 和 2 中示出,驱动元件 T1 的至少大部分位于导电阻隔材料 240 的下方。该导电阻隔材料 240 的宽度 Y 和长度允许保持电容器 C_h

的至少大部分位于导电阻隔材料 240 的下方，例如图 2 和 4 中所示。每个像素的驱动元件 T1 可以具有位于一个/该通孔 12b 处的其相应的电极 4，和/或其相应的电容器极板 155 可以位于一个/该通孔 12b 处。

图 2 布局的每个阻隔 210 (240, 40) 可以跨越整个阵列延伸。因此，其可以形成该导电阻隔材料 240 的连续电源线，其连接至对于相应像素 200 的相应驱动元件 T1 的电极连接 4, 140。在该情况中，其可以平行于线 140。然而，如果导电阻隔材料 240 的线电阻本身足够低，它能够完全代替基板导体线 140。因此，没有必要对于 TFT 电极 4 的延伸 140 以形成连续线，通过省略像素区域大部分中的线 140 的长度就能够获得像素孔径的提高。

图 5 的布局实施例

图 5 的具体布局实施例是图 2 的具体布局实施例的变型。在该变型中，阻隔 210 (240, 40) 在阵列的行和列方向都延伸。因此，在该特定实施例中，阻隔 210 (240, 40) 在像素间互连，以形成沿行和列方向的导电阻隔材料 240 的网络。

与分离的平行线相比较，采用这样的导电阻隔材料 240 的网络有很多潜在的优点。因此，该导电阻隔材料 240 的网络是有效的开孔薄层导体，其中任何两个点之间的电阻比图 2 布局中的更低。其也能够提供在为 LED 25 的电源供应确定平滑电容器 Cs 的电容值时的设计选择性。

图 6 和 7 的布局实施例

沿寻址（行）线 150 的电压降的减小在大阵列中也是所期望的。图 6 和 7 示出了具有如阻隔 210（即，主要是导电阻隔材料 240）相同结构的附加阻隔 210c 如何用于该目的。图 6 和 7 的具体布局实例作为图 2 布线实例的变型来给出。在每种情况下，提供驱动线 140, 240 的至少低电阻部分 240 的像素阻隔 210 都保留在该装置中。

如图 6 和 7 中所示，导电材料 240 的附加阻隔 210c 平行于行导体 150 延伸。它们在中间绝缘层 12 内的附加通孔 12c 处与电路基板 100 中的行导体 150 相连接，以便减小沿行导体 150 的电压下降。这样，这些附加阻隔 210c 备份部分行线 150 以减小它们的电阻。它们与形成至少部分驱动线 140, 240 的阻隔 210 绝缘。

在图 6 的变型中，备份行线 150 的附加阻隔 210c 平行于提供驱动线 140, 240 的至少低电阻部分 240 的阻隔 210 延伸。因此，这些阻隔 210

和 210c 都在像素阵列 200 之间沿着相同方向延伸。

在图 7 的变型中，阻隔 210 平行于列导体 160 延伸。如图 8 所示，它们提供代替线 140 的连续的低电阻驱动线 240。能够对图 1 到 4 的显示装置作出这种变型，而不包含对于行线 150 的附加阻隔 210c。然而，图 7 示出了包含附加阻隔 210c 以备份行线 150 的部件。在所述实施例中，附加阻隔 210c 横穿延伸到驱动线 140，240 的阻隔 210。因此，阻隔 210 沿阵列的一个方向延伸，阻隔 210c 沿横穿方向延伸。阻隔 120 和 120c 由此形成了像素阵列之间的网络。然而，与图 5 不同，沿该网络横向方向（阻隔 210c）的导电阻隔材料 240 与其它方向（阻隔 210）的相绝缘。

图 8 的电路实施例

如关于图 2 的上述描述，当阻隔 210（240，40）本身提供导电阻隔材料 240 的连续线时，TFT 电极 4 的延伸 140 无需形成连续线。因此，导电阻隔材料 240 的连续线可以替换电路基板 100 的线 140。这种情形在图 8 的电路示意图中示出。导电阻隔材料 240 的连续线连接到对于相应驱动元件 T1 的电极连接 140，和一行的全部相应像素 200 的保持电容器 Ch 上。在其电极连接 140 和导电阻隔材料 240 之间为每个像素 200 提供相应的通孔 12b。

图 9 的电路实施例

直至所描述的关于图 1 到 8 为止的实施例中，线 230 是接地的，并由此形成回线，而电压 Vdd 施加到作为电源线的线 140，240 上。图 9 示出了其中线 140，240（包括导电阻隔材料 240）接地并由此形成回线的可选择结构。在这种情况下，施加驱动电压 Vdd 到线 230（其包括或连接到 LED 25 的上部电极 23）上。因此，所述线 230 现在是电源线。

而且，LED 25 的上部电极 23 现在是阳极材料，而下部电极 23 现在是由阴极材料形成。这样的显示器，例如，通过顶部表面而不是通过基板 100 发光 250。该发光层 22 可以是，例如，分子（小分子）有机半导体材料，或它可以是半导体聚合物。

然而，在前面的实施例中，导电阻隔材料 240 形成部分驱动线，即，通过驱动元件 T1 与 LED 25 连接的线。

图 10 到 12 的过程实施例

除了驱动线 140，240 的结构，根据本发明的有源矩阵电致发光显示

装置可以采用公知的装置技术和电路技术来构建，例如在背景参考中提到的。

图 10 到 12 示出在特定制造实施例中新颖性的流程步骤。具有上部平面绝缘层 12（例如，氮化硅）的薄膜电路基板 100 以公知的方式来制造。接触窗口（例如通孔 12a, 12b, 12c 等）以公知的方式，例如通过光刻掩模和蚀刻，开在层 12 中。然而，为了制造根据本发明的装置，这些通孔的图案包括通孔 12b，其暴露了对于至少一些像素 200 的相应驱动元件 T1 的电极连接 140，4。最后的结构在图 10 中示出。

此后，阻隔 210 的导电材料沉积在绝缘层 12 上至少其通孔 12a, 12b, 12c 等中。阻隔 210 的理想布局（例如，如图 2, 5, 6 或 7 所示）可采用公知的掩模技术来获得。图 11 示出了一实施例，其中至少导电阻隔材料的块 240b（例如，铜或镍或银）通过电镀来沉积。在该情况中，首先将例如铜或镍或银的薄晶种层 240a 沉积在绝缘层 12 和其通孔 12a, 12b, 12c 等上，阻隔布局图案借助光刻掩模来确定，并且随后将该导电阻隔材料的块 240b 电镀到理想的厚度 Z。最后的结构在图 11 中示出。

随后，使用 CVD（化学气相淀积），将绝缘材料（例如二氧化硅或氮化硅）沉积为绝缘涂层 40。该沉积的材料通过采用公知的光刻掩模和蚀刻掩模技术的构图而留在该导电阻隔材料的侧面和顶部。最后的结构在图 12 中示出。

此后的制造以公知的方式继续。因此，例如，共轭聚合物材料可以被喷墨印刷或旋转涂敷以用于像素 200。具有其绝缘涂层 40 的阻隔 240，40 能够以公知的方式使用，来防止聚合物从物理阻隔 240，40 之间的像素区域溢出。此后可以沉积上部电极材料 23，230。

图 13 的变型过程实施例

该实施例使用阳极氧化处理（代替沉积）来至少在邻近像素区域的阻隔 210 的侧面处提供绝缘涂层 40。典型地，导电阻隔材料 240 可以包括铝。沉积的铝的理想布局图案（例如，图 2, 5, 6 或 7 中所示）能够使用公知的光刻掩模和蚀刻技术来限定。图 13 示出了保留在铝阻隔图案 240 顶部上的光刻限定的蚀刻掩模 44。

接着，使用公知的阳极氧化技术，至少在铝阻隔材料 240 的侧面上形成氧化铝的阳极绝缘涂层。因此，不需要额外的掩模为所述涂层 40

限定布局。

如果该掩模 44 在所述阳极氧化之前被移去,则在该铝阻隔图案 240 的顶部和侧面处都形成该阳极涂层。然而,图 13 示出了一实例,其中该掩模 44 在所述阳极氧化的过程中被保留,这样阳极涂层就仅仅在铝阻隔图案 240 的侧面处形成。在具有延伸在阻隔 210 (240, 40) 顶部上的电源线的装置中,绝缘聚合物的掩模 44 或,例如,二氧化硅或氮化物可在所制造的装置中保留。

图 14 的可选择导电阻隔实施例

到目前所描述的实施例中,阻隔 210 示出为主要是导电阻隔材料 240。图 14 示出了变型的实施例,其中阻隔 210 主要是绝缘材料 244。在该情况中,蚀刻或研磨通孔 244b 穿过绝缘材料 244 到电路基板 100 中的 TFT T1 的电极区域 140, 4 上。金属涂层 240 提供延伸在绝缘阻隔 210 的顶部和穿过其中的通孔 244b 中的导电阻隔材料。该金属涂层 240 备份或替代薄膜驱动电源线 140。

电路基板 100 能够形成具有如图 10 所描述的其平面层 12 和通孔 12a 与 12b。图 14 的绝缘块材料 244 随后形成在其上,并具有其通孔 244b。然后所述阻隔 210 的金属涂层 240 可以与 LED 25 的上部电极 23 的主要部分以自对准的方式同时形成。因此,金属层可以同时沉积为金属涂层 240 和电极 23,其通过阻隔 210 的侧面中的悬垂形状的荫罩作用分离,如图 14 所示。

图 15 的多导体阻隔实施例

图 15 示出了两个并排的阻隔 210 和 210x 的组合,每个包括与相应的涂层 40 和 40x 绝缘的金属芯 240, 240x。所述并排的多导体阻隔结构 210, 21x 能够以多种方式设计和使用。

在一种形式中,例如,金属芯 240 和 240x 可以分别形成(或备份)平行驱动和寻址线 140 和 150,例如图 6 的并排阻隔线 140 和 150 的横截面。

另一种形式中,例如,阻隔 210x 的其中一个可以分成提供附加部件的绝缘部分,例如下面关于图 17 描述到的电容器。

图 16 和 17 的多导体阻隔实施例

图 16 的实施例与图 7 的实施例相似,都具有横向延伸到驱动-线阻隔 210, 140 的绝缘阻隔长度 210c。这些横向的阻隔 210c 可以备份线 150,

如关于图 7 已经描述的。然而，它们还可以为了其它的目的构建和使用。

因此，例如，横向的阻隔 210c 本身可以具有例如如图 17 的多导体结构。这些阻隔的实施例包括金属芯 240c，作为与电路基板中 100 的电路元件例如 4 或 5 等相连接、并且在其上具有绝缘涂层 40c 的主要导电阻隔材料。然而，图 17 的实施例另外还包括存在于绝缘层 40c 上的金属涂层 240d，在所述芯 240c 的侧面和顶部上。所述金属涂层 240d 与基板 100 的其它电路元件，例如，元件 6，5，4 等相连接。

图 17 的所述阻隔结构比以前所描述的更加通用。它使得金属芯 240c 和金属涂层 240d 可以根据不同的目的来使用，例如，备份或甚至于替换不同的线 140，150 或 160，以减小它们的线电阻。金属涂层 240d 可以用作芯线 240c 上信号的同轴屏蔽。可选择地，金属涂层 240d 可以定位于沿阻隔 210c 中需要特定连接或组件的地方的特定位置，例如在子像素或单独像素处。

除了屏蔽，阻隔 210c 的所述多导体结构 240c，240d 可以用于覆盖两个线；例如，备份或替换阻隔线 140（包含芯 240c）与备份或替换阻隔线 150（包含涂层 240d）。然而，在这种情况下，需要选择该绝缘涂层 40c 的厚度和介电性质，以减小这些线 140 和 150 之间的寄生电容和耦合。

而设置的图 17 的多导体结构 240c，240d 设计为形成具有电容器电介质 40c 的电容器，这样的实施例非常重要。因此，金属芯 240c、绝缘涂层 40c 和金属涂层 240d 的分离和/或绝缘长度可以一起形成连接于基板电路元件 4，5 等之间的电容器。

这种电容器可以设计为提供，例如，对于在电源线 140（TFT T1 的主电极线 4）和 TFT T2 的栅极 5（和 TFT T1 的主电极线 3）之间连接的每个相应像素 200 的单独保持电容器 Ch。图 16 示出了具有所述保持电容器阻隔 210c，Ch 的适合的像素布局。

图 17 的电容器结构（240c，40c，240d）甚至可以连接在线 230 和 240 之间以形成平滑电容器，例如，通过图 1 中的结构 240，40，230 所提供的来代替或附加。

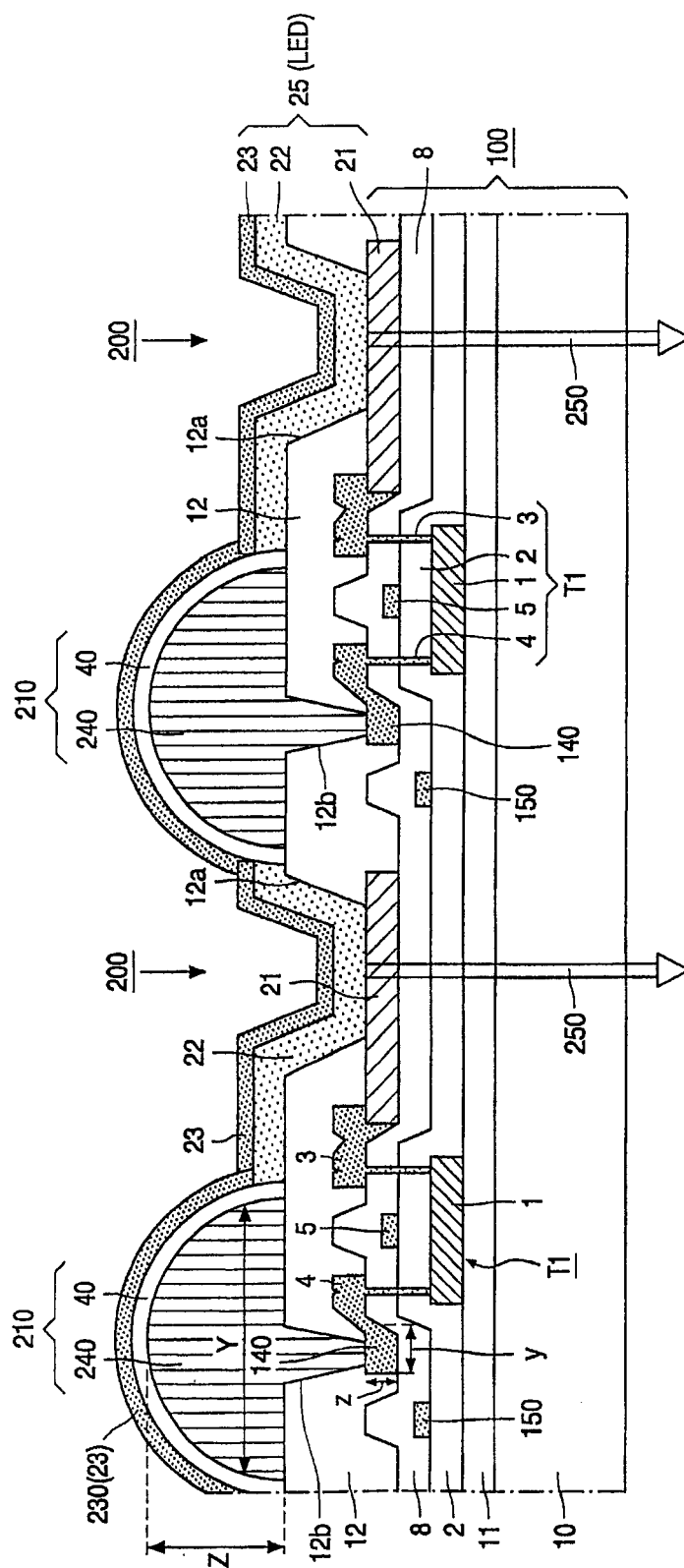
到目前所描述的实施例中，导电阻隔材料 240 是厚的不透明金属，例如，铝，铜，镍或银。然而，可以使用其它导电材料 240，例如金属硅化物或（不是很有利）简并掺杂的多晶硅，两者都可以被表面氧化而

形成绝缘涂层 40。如果需要透明的阻隔 210，那么可以使用 ITO 作为导电阻隔材料 240。

从当前公开所读到的，其它的变化和变型对于本领域的技术人员是显而易见的。这种变化和变型包括等价的及其它的特征，这些特征在本领域中已经是公知的（例如在引用的背景参考文献中），并且这些特征可以用于替代或添加这里已经描述过的特征。

尽管上面已经在本申请中公开了具体特征的结合，但应该明了的是本发明的范围还包含在这里明确或暗含公开的任何新颖性特征或任何新颖性特征组合或其任意的概括，无论其是否涉及与现在要求的任意权利要求中的一样的发明，以及其是否与本发明一样减缓了其任意或全部的技术问题。

因此申请人给出提示，在本申请或任何可以从其导出的进一步申请的申请过程中，本发明可以被描述成任何这种特征和/或这种特征的组合。



一
[X]

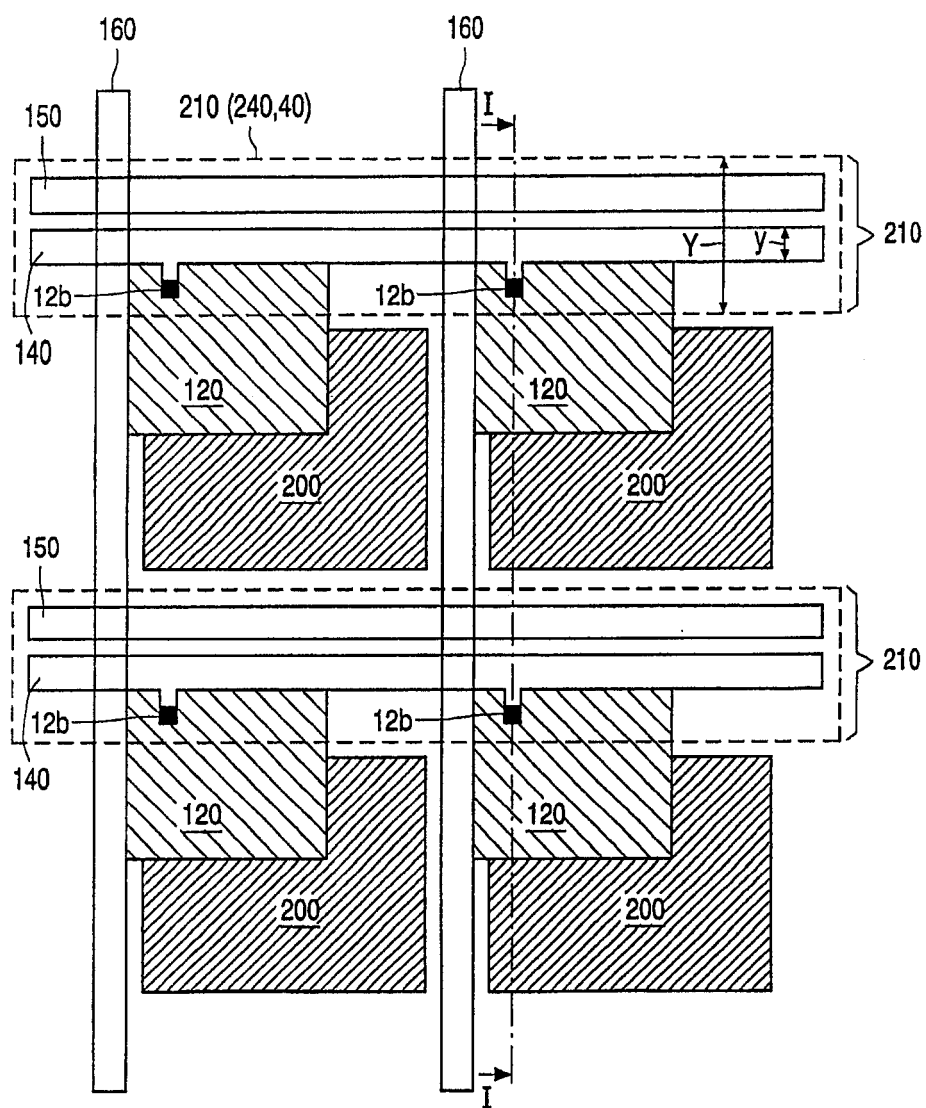


图 2

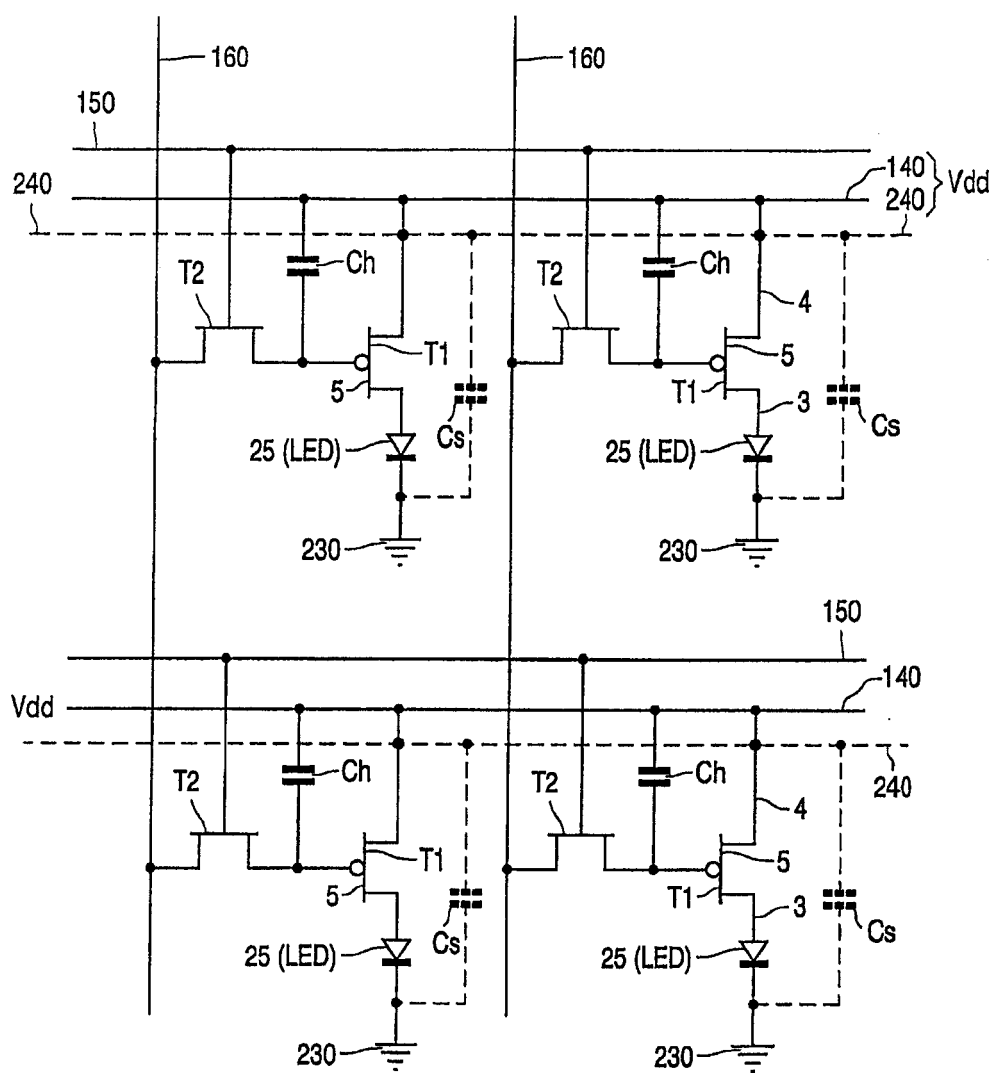


图 3

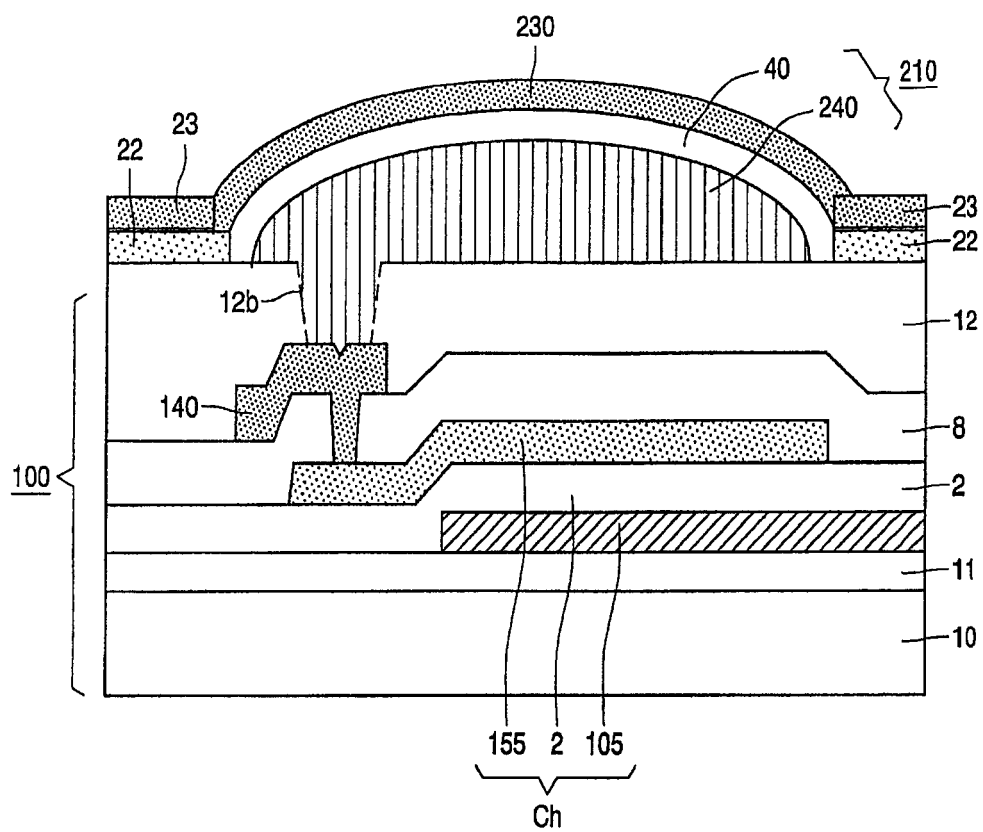


图 4

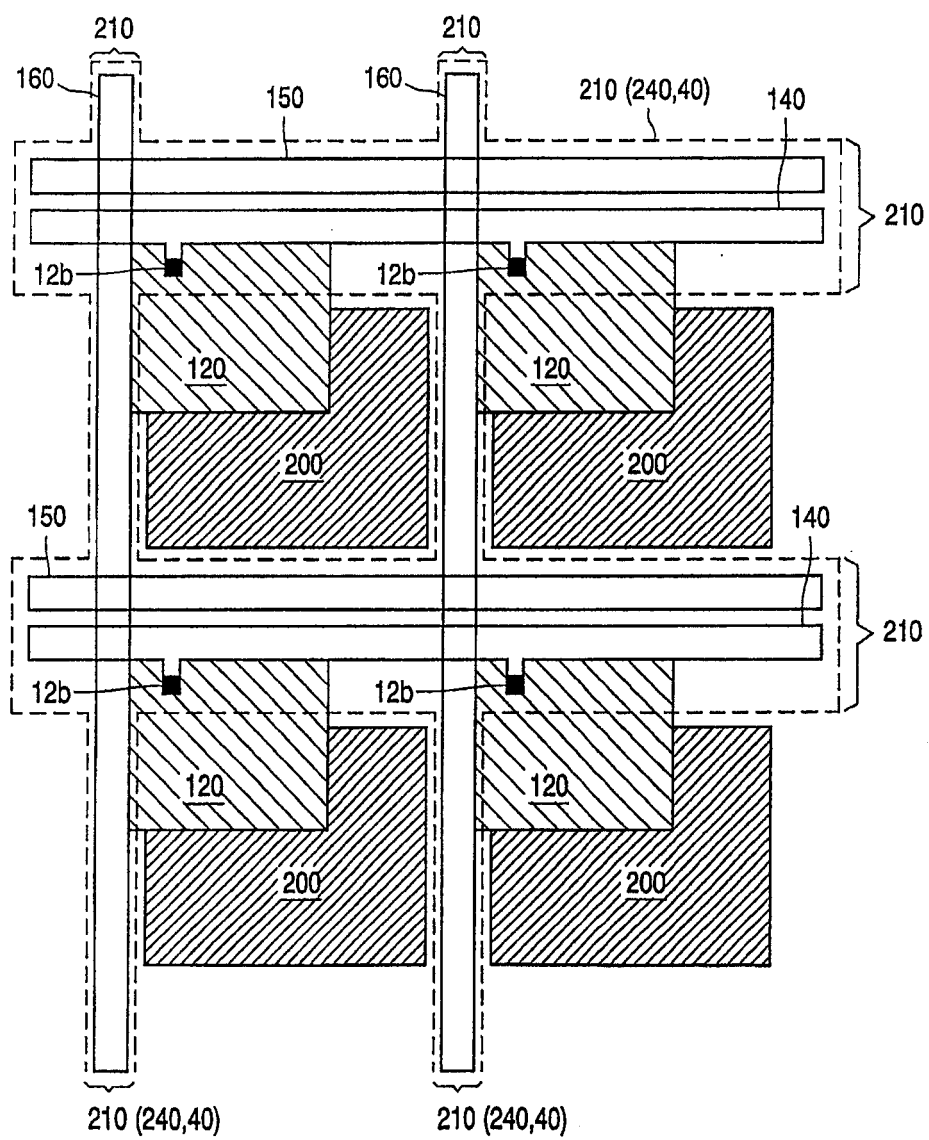


图 5

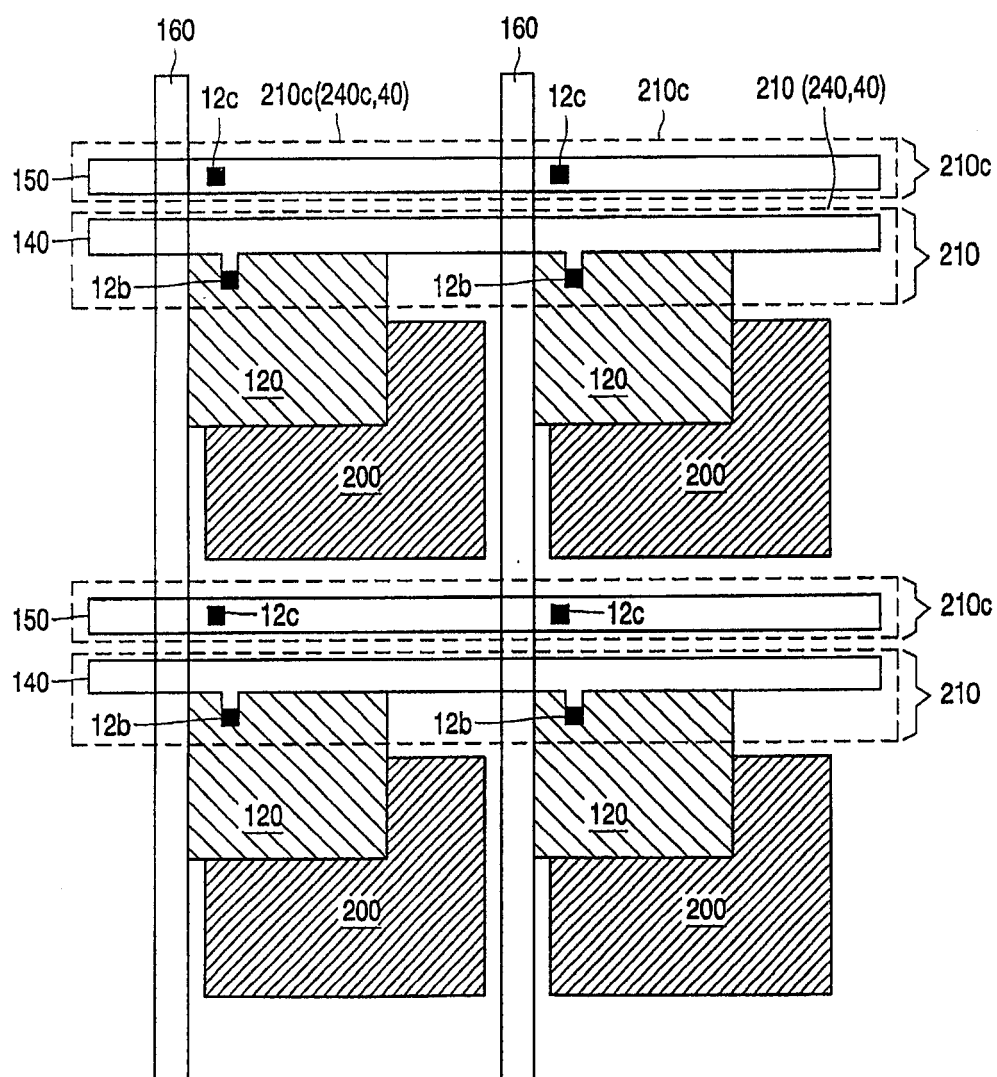


图 6

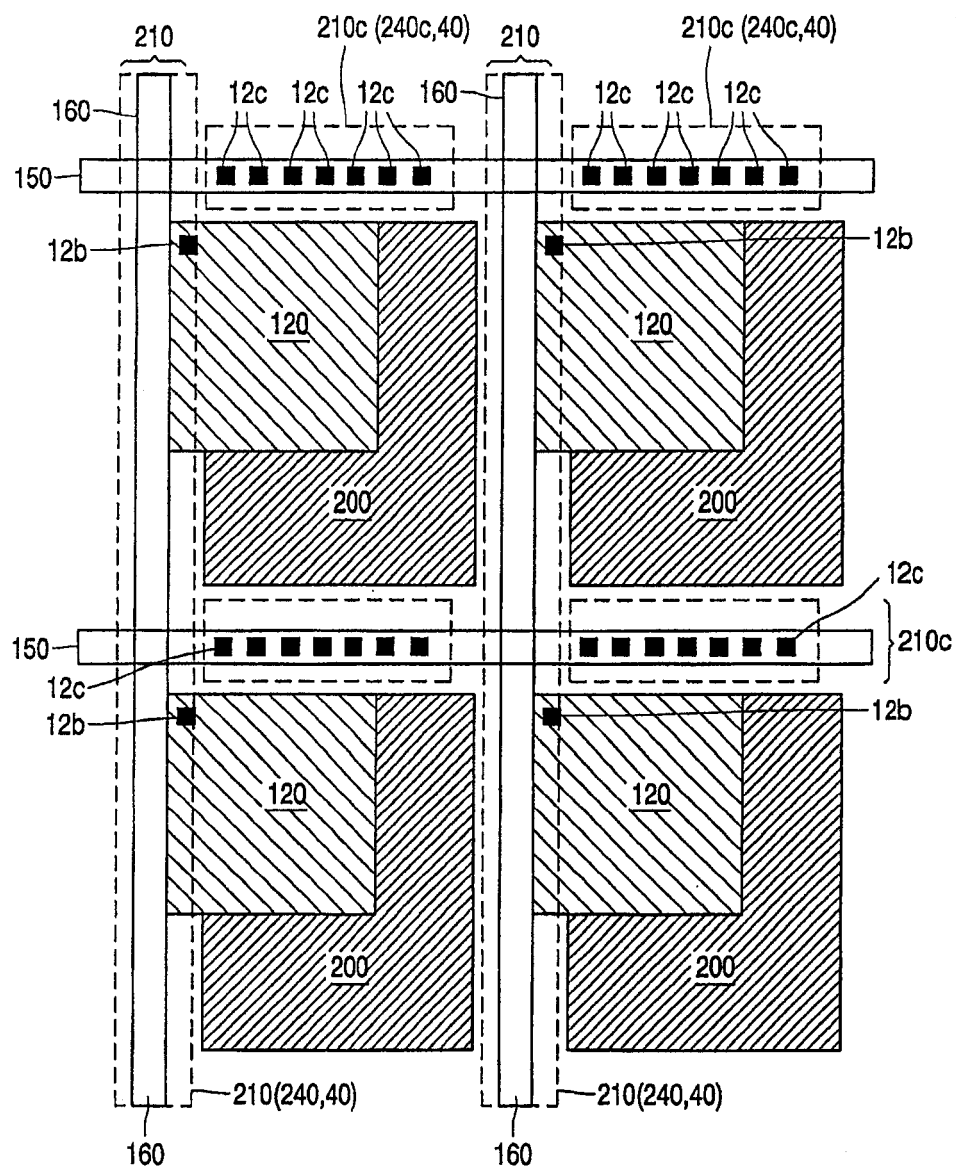


图 7

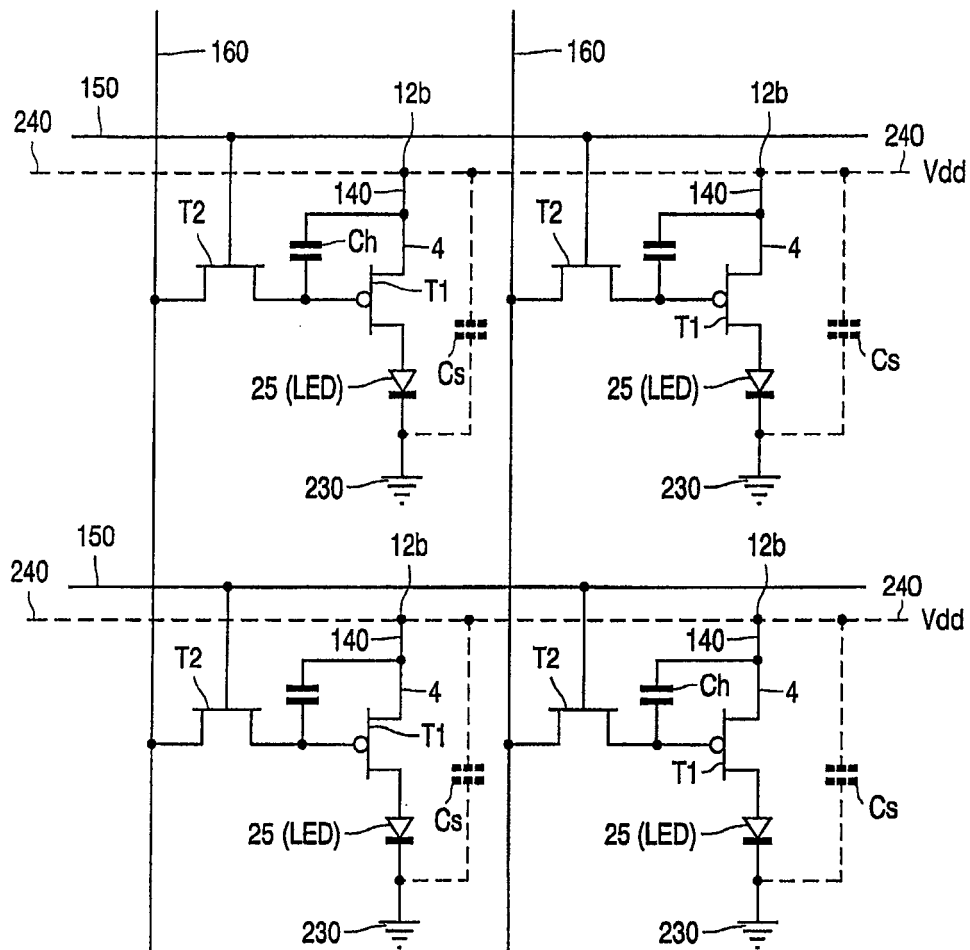


图 8

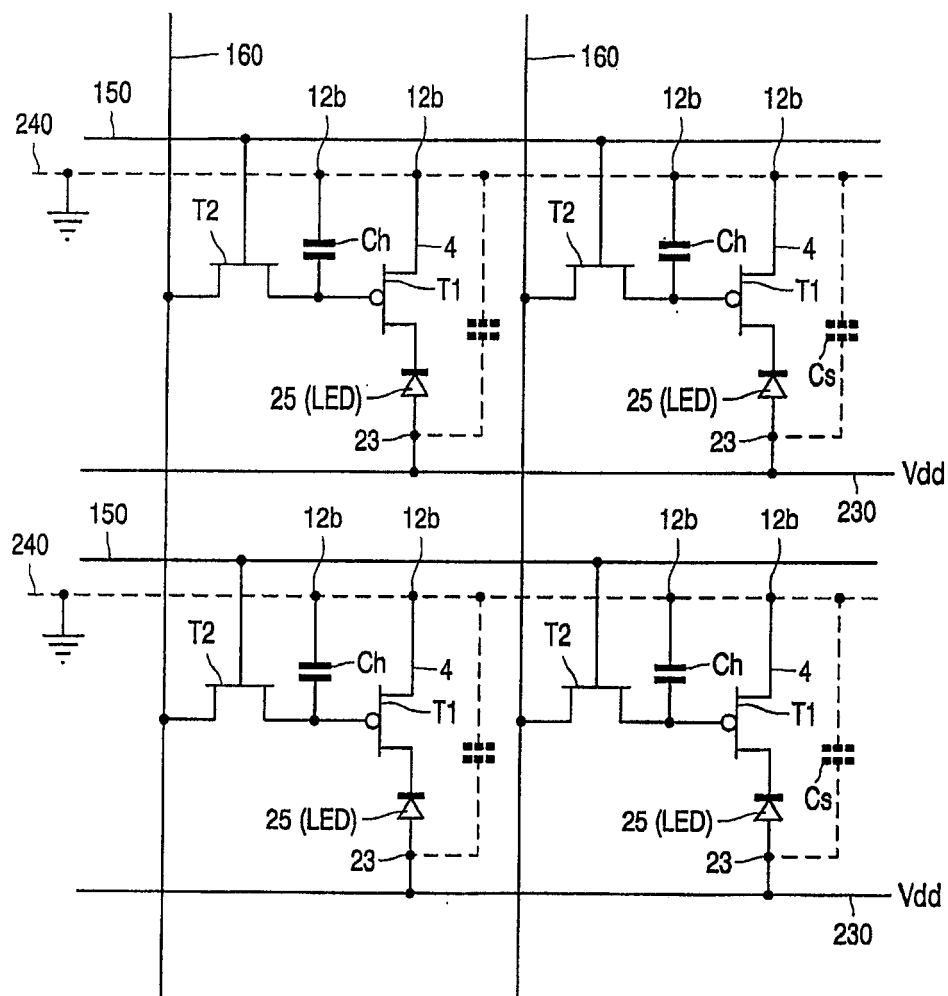


图 9

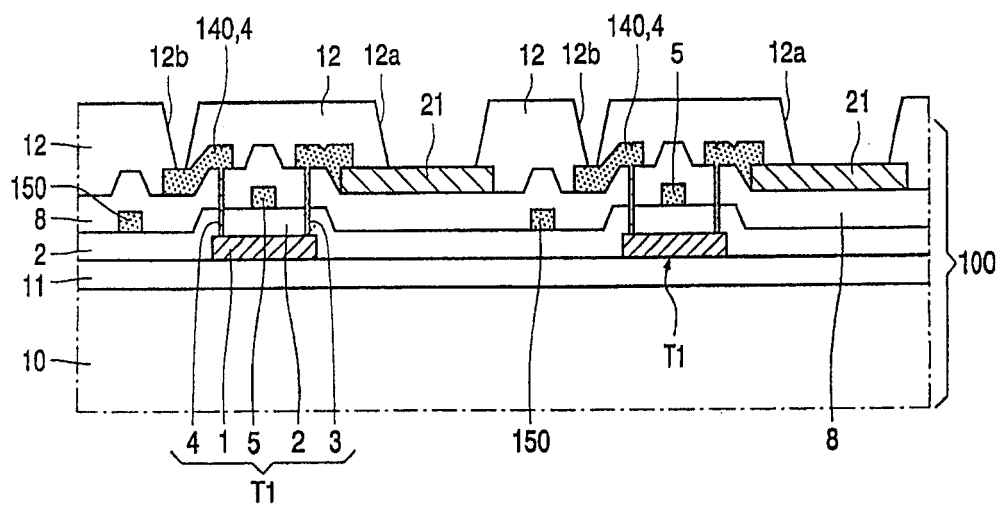


图 10

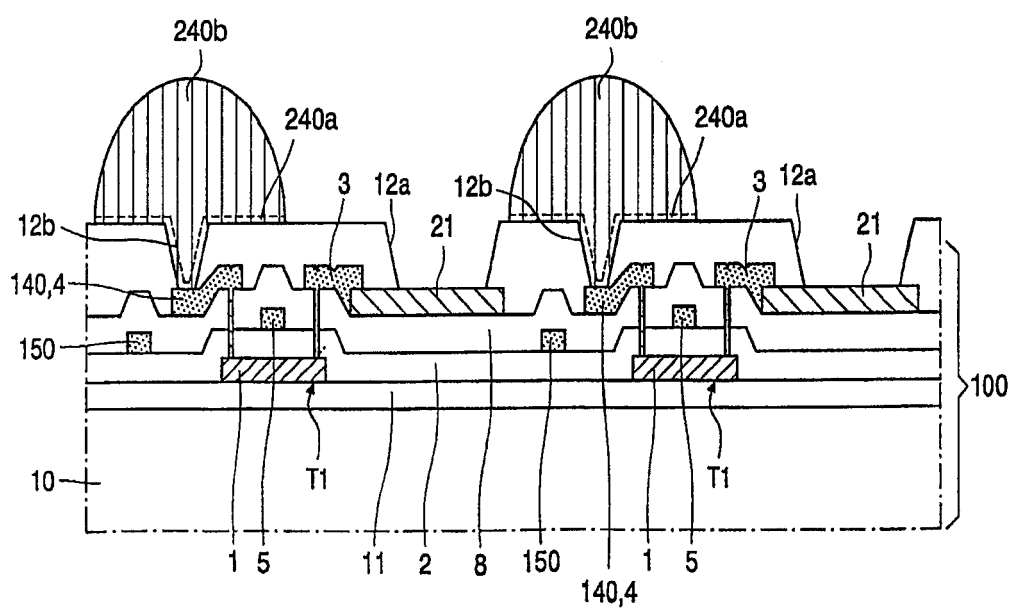


图 11

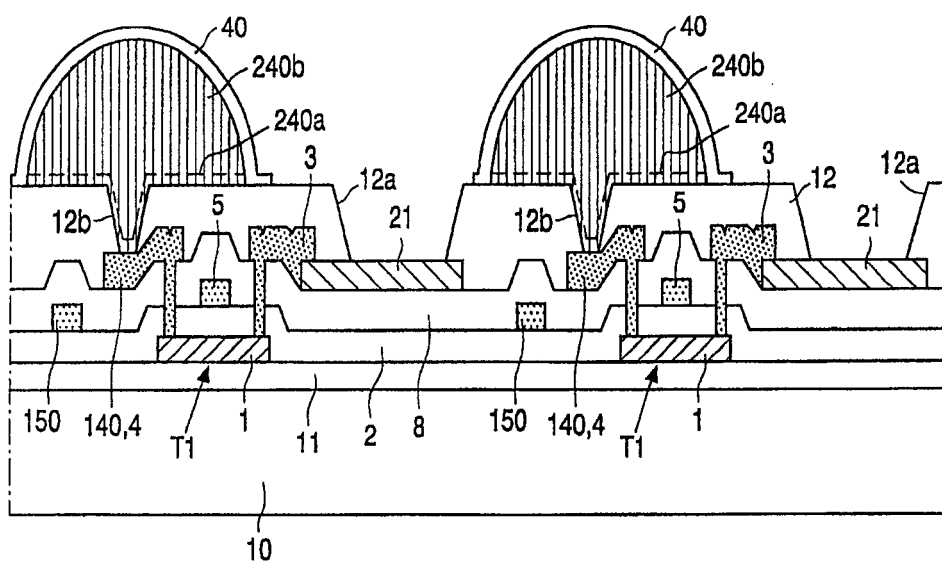


图 12

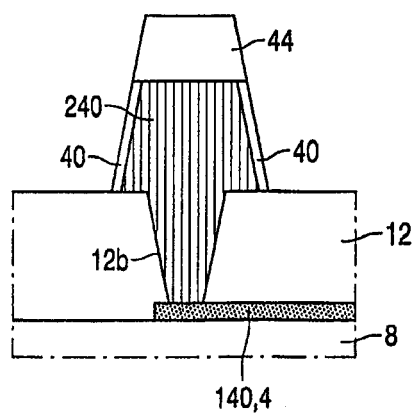


图 13

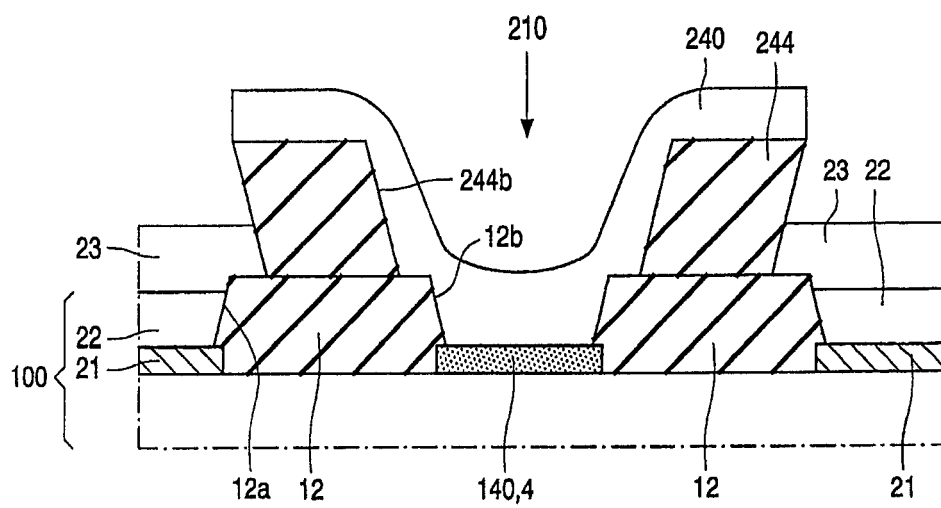


图 14

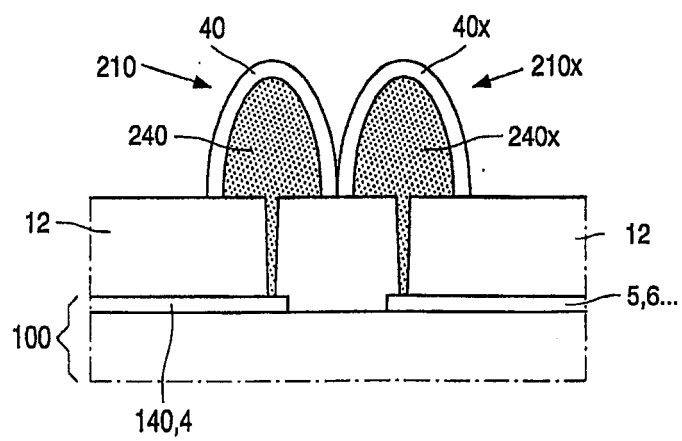


图 15

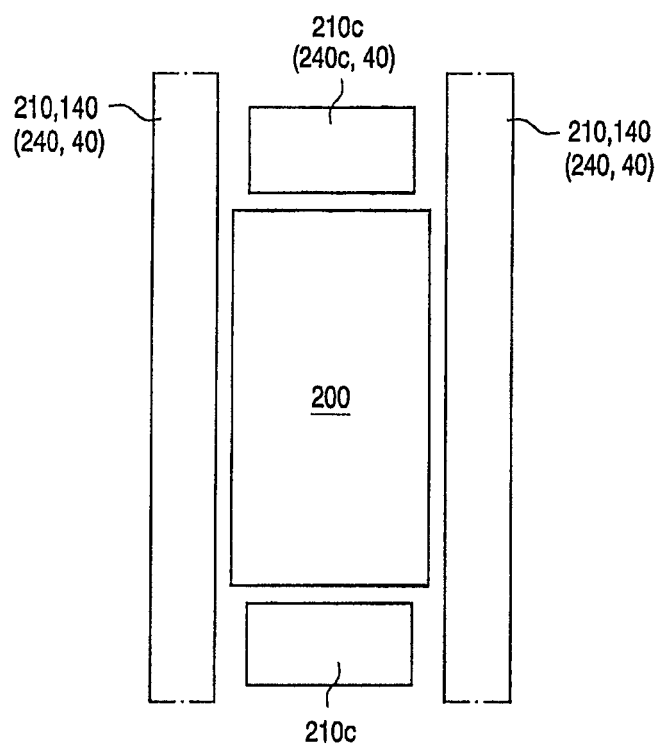


图 16

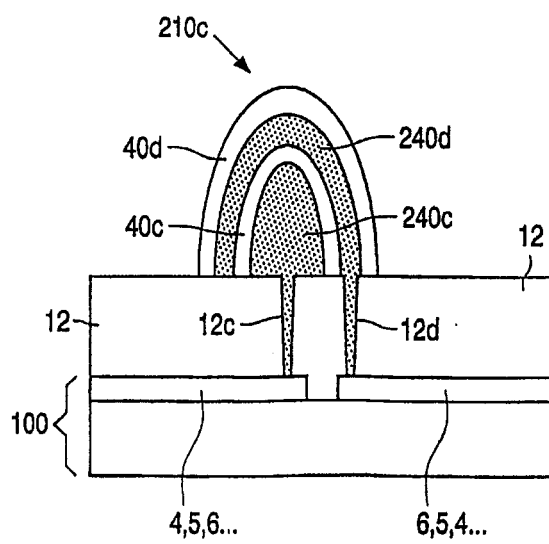


图 17

专利名称(译)	有源矩阵电致发光显示装置及其制造		
公开(公告)号	CN1293631C	公开(公告)日	2007-01-03
申请号	CN03806344.1	申请日	2003-03-19
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
当前申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
[标]发明人	JR赫克托 ND杨 DA菲什 MJ蔡尔滋		
发明人	J·R·赫克托 N·D·杨 D·A·菲什 M·J·蔡尔滋		
IPC分类号	H01L27/00 H05B33/22 G09G3/10 H01L29/786 H01L51/50 H05B33/10 H05B33/12 H05B33/14		
CPC分类号	H01L27/3276 H01L27/3246		
代理人(译)	吴立明 梁永		
优先权	2002006551 2002-03-20 GB 2002009557 2002-04-26 GB 2002016053 2002-07-11 GB		
其他公开文献	CN1643687A		
外部链接	Espacenet SIPO		

摘要(译)

物理阻隔(210)存在于主动矩阵电致发光显示装置，特别是具有有机半导体材料LED(25)的主动矩阵电致发光显示装置的电路基板(100)上的相邻像素(200)之间。本发明形成这些具有金属或其它导电材料(240)的阻隔(210)，其与LED绝缘但是与基板(100)内的电路连接。所述导电阻隔材料(240)备份或替换驱动电源线(140，240)的至少一部分，LED由驱动元件T1连接到该处。这将严重受到制约的来自电路基板(100)内的线电阻和相关电压降的问题，转移到对于基板(100)上的像素阻隔(210)的更自由的环境，其中导电阻隔材料(240)能够提供更低的电阻。非常大的显示器能够具有沿着这些组合的驱动电源线(140，240)的低电压降。而且，能够优化该结构，以便在具有其导电阻隔材料(240)的所述驱动电源线(140，240)和在导电阻隔材料(240)顶部上方绝缘涂层(40)上延伸的LED上部电极的另外电源线(230)之间形成平滑电容器(Cs)。

