

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.



[12] 发明专利说明书

专利号 ZL 200610090855.3

H01L 27/32 (2006.01)

H01L 21/82 (2006.01)

H05B 33/12 (2006.01)

H05B 33/10 (2006.01)

[45] 授权公告日 2009 年 1 月 28 日

[11] 授权公告号 CN 100456488C

[22] 申请日 2006.6.26

[21] 申请号 200610090855.3

[73] 专利权人 友达光电股份有限公司

地址 中国台湾新竹市

[72] 发明人 赵清烟 陈哲仁

[56] 参考文献

TW451601A 2001.8.21

US5294870A 1994.3.15

CN1239395A 1999.12.22

CN1638544A 2005.7.13

CN1136713A 1996.11.27

US2002/0011785A1 2002.1.31

审查员 李 明

[74] 专利代理机构 北京市柳沈律师事务所

代理人 陶凤波 侯 宇

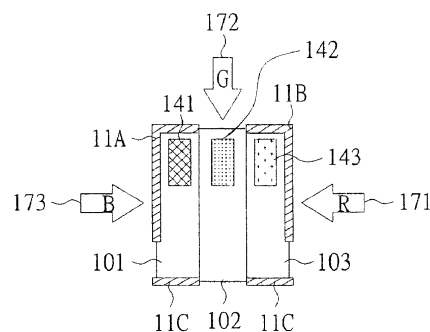
权利要求书 4 页 说明书 12 页 附图 18 页

[54] 发明名称

全彩有机电致发光显示面板及其制造方法

[57] 摘要

一种全彩有机电致发光显示面板的像素结构，具有多个子像素，该多个子像素包含：至少一个第一电极，形成于基板上；至少一个第一共同层，形成于第一电极上；至少一个屏蔽墙，形成于第一电极的周围；多个发光层，分别形成于对应的各该子像素的第一共同层上；其中，各该发光层于各该第一电极之上不会互相覆盖；至少一个第二共同层，形成于该多个发光层上；以及至少一个第二电极，形成于第二共同层上。制作时，提供第一、二、三色彩蒸镀源，其独立的蒸镀倾斜方向和蒸镀角度与屏蔽墙的高度和位置相配合，以将第一、二、三色彩发光层个别地蒸镀于第一电极的上方。



1. 一种像素结构,适用于全彩有机电致发光显示面板,该像素结构具有多个子像素,该多个子像素包含:

至少一个第一电极,形成于基板上;

至少一个第一共同层,形成于该第一电极上;

至少一个屏蔽墙,形成于该第一电极的周围;

多个发光层,分别形成于对应的各该子像素的该第一共同层上;其中,各该发光层于各该第一电极之上不会互相覆盖;

至少一个第二共同层,形成于该多个发光层上;以及

至少一个第二电极,形成于该第二共同层上,

其中各像素具有至少二个第一区域及至少一个第二区域,且该屏蔽墙具有至少一个第一部份及至少二个第二部份,该第一部份分别对应设置于该多个第一区域的一侧,该多个第二部份分别对应设置于该第二区域的二侧。

2. 如权利要求1所述的像素结构,其中该屏蔽墙,还包括至少一个第三部份,设置于该多个第一区域的另一侧,且与该第一部份相连。

3. 如权利要求1所述的像素结构,其中该屏蔽墙,还包括至少一个第三部份,设置于该多个第一区域的另一侧,且与该第一部份及该多个第二部份相连。

4. 如权利要求1所述的像素结构,其中该屏蔽墙的高度为10微米至500微米。

5. 如权利要求4所述的像素结构,其中该屏蔽墙的宽度为高度的30%至100%。

6. 一种像素结构,适用于全彩有机电致发光显示面板,该像素结构具有多个子像素,该多个子像素包含:

至少一个第一电极,形成于基板上;

至少一个第一共同层,形成于该第一电极上;

至少一个屏蔽墙,形成于该第一电极的周围;

多个发光层,分别形成于对应的各该子像素的该第一共同层上;其中,各该发光层于各该第一电极之上不会互相覆盖;

至少一个第二共同层,形成于该多个发光层上;以及

至少一个第二电极，形成于该第二共同层上，其中各该多个子像素中的各三个相邻的子像素组成一像素，且该屏蔽墙环绕于各该三个相邻的子像素的周围，而各该三个相邻的子像素的两两之间不具有该屏蔽墙，或者该屏蔽墙设置于各该三个相邻的子像素的两两之间，而各该三个相邻的子像素的周围不具有该屏蔽墙。

7. 一种像素结构，适用于全彩有机电致发光显示面板，该像素结构具有多个子像素，该多个子像素包含：

至少一个第一电极，形成于基板上；

至少一个第一共同层，形成于该第一电极上；

至少一个屏蔽墙，形成于该第一电极的周围；

多个发光层，分别形成于对应的各该子像素的该第一共同层上；其中，各该发光层于各该第一电极之上不会互相覆盖；

至少一个第二共同层，形成于该多个发光层上；以及

至少一个第二电极，形成于该第二共同层上，其中各该多个子像素中的各三个相邻的子像素组成一像素，该三个相邻的子像素具有至少一个第一区域、至少一个第二区域及至少一个第三区域，且该屏蔽墙具有至少二个L型的第一部份、该多个L型的第一部份，分别设置于该第一区域及该第三区域的一侧。

8. 如权利要求7所述的像素结构，其中该屏蔽墙还包括至少两个第二部份，该多个第二部份，分别设置于该第一区域及该第三区域的另一侧，且分别对应于该多个L型的第一部份的短边。

9. 一种像素结构，适用于全彩有机电致发光显示面板，该像素结构具有多个子像素，该多个子像素包含：

至少一个第一电极，形成于基板上；

至少一个第一共同层，形成于该第一电极上；

至少一个屏蔽墙，形成于该第一电极的周围；

多个发光层，分别形成于对应的各该子像素的该第一共同层上；其中，各该发光层于各该第一电极之上不会互相覆盖；

至少一个第二共同层，形成于该多个发光层上；以及

至少一个第二电极，形成于该第二共同层上，其中该多个子像素中的各三个相邻的子像素组成一像素，且该屏蔽墙仅环绕于各该三个相邻的子像素

的其中二个子像素的周围。

10. 一种像素结构，适用于全彩有机电致发光显示面板，该像素结构具有多个子像素，该多个子像素包含：

至少一个第一电极，形成于基板上；

至少一个第一共同层，形成于该第一电极上；

至少一个屏蔽墙，形成于该第一电极的周围；

多个发光层，分别形成于对应的各该子像素的该第一共同层上；其中，各该发光层于各该第一电极之上不会互相覆盖；

至少一个第二共同层，形成于该多个发光层上；以及

至少一个第二电极，形成于该第二共同层上，其中该多个子像素的至少三个分别当作一第一区域、一第二区域及一第三区域，且该屏蔽墙具有至少一第一部份、至少一第二部份与至少一第三部份，该第一部份分别对应设置于该第一区域及该第二区域、该第二部份分别对应设置于该第三区域的二侧、以及第三部份设置于该第一区域和第二区域的另一侧，并连接第一部份与第二部份。

11. 一种全彩有机电致发光显示面板的制造方法，该方法包括：

形成第一电极于基板上；

形成多个屏蔽墙于该第一电极上；

形成至少一个第一共同层于该第一电极上；

形成多个第一色彩次像素、多个第二色彩次像素和多个第三色彩次像素，于该第一共同层上，包括：

提供至少一个第一色彩蒸镀源、至少一个第二色彩蒸镀源和至少一个第三色彩蒸镀源，通过该第一色彩蒸镀源、该第二色彩蒸镀源和该第三色彩蒸镀源独立的蒸镀倾斜方向和蒸镀角度与该多个屏蔽墙相配合，将至少一个第一色彩发光层、至少一个第二色彩发光层、至少一个第三色彩发光层个别地蒸镀于对应相同光色的该第一电极的上方，其中该第一色彩蒸镀源、该第二色彩蒸镀源和该第三色彩蒸镀源的第一蒸镀方向、第二蒸镀方向和第三蒸镀方向分别与该基板的表面呈第一倾斜角 θ_1 、第二倾斜角 θ_2 和第三倾斜角 θ_3 ，该第一倾斜角 θ_1 、该第二倾斜角 θ_2 和该第三倾斜角 θ_3 的角度范围为 20 度至 80 度或 30 度至 70 度；

形成至少一个第二共同层，覆盖该多个第一色彩次像素、该多个第二色

彩次像素和该多个第三色彩次像素；以及
形成第二电极于该第二共同层上。

12.如权利要求 11 所述的制造方法，其中该基板上具有多个像素区域，且各该像素区域由至少一个第一色彩次像素、至少一个第二色彩次像素和至少一个第三色彩次像素所组成。

13. 如权利要求 11 所述的制造方法，其中该多个屏蔽墙的位置与该第一色彩蒸镀源、该第二色彩蒸镀源和该第三色彩蒸镀源的位置对应，该多个屏蔽墙的高度与该第一倾斜角 θ_1 、该第二倾斜角 θ_2 和该第三倾斜角 θ_3 对应，以在各该像素区域内定义出至少一个第一色彩次像素区域、至少一个第二色彩次像素区域和至少一个第三色彩次像素区域。

14. 如权利要求 13 所述的制造方法，其中该第一蒸镀方向、该第二蒸镀方向和该第三蒸镀方向分别到达各该像素区域内的该第一色彩次像素区域、该第二色彩次像素区域和该第三色彩次像素区域内，以分别形成多个第一色彩发光层、多个第二色彩发光层和多个第三色彩发光层。

15. 如权利要求 11 所述的制造方法，其中该第一蒸镀方向、该第二蒸镀方向和该第三蒸镀方向两两之间于该基板上的投影分别具有第一夹角 θ_{12} 、第二夹角 θ_{23} 及第三夹角 θ_{31} 。

16. 如权利要求 15 所述的制造方法，其中该第一夹角 θ_{12} 、该第二夹角 θ_{23} 及该第三夹角 θ_{31} 大于或等于 90 度。

17. 如权利要求 11 所述的制造方法，其中形成该屏蔽墙的高度为 10 微米至 500 微米。

18. 如权利要求 11 所述的制造方法，其中形成该屏蔽墙的宽度为高度的 30%至 100%。

全彩有机电致发光显示面板及其制造方法

技术领域

本发明涉及一种全彩有机电致发光显示面板及其制造方法，且特别是涉及一种可降低制造成本、提高面板品质的全彩有机电致发光显示面板的像素结构及其制造方法。

背景技术

有机电致发光显示面板(organic electroluminescence panel)，相较于其它平面显示技术，拥有自发光、高亮度、广视角、高对比、低功耗、高速应答、操作温度范围广、发光效率高、工艺简易等优异特性，使得其产品技术发展广受全世界注目。

传统的有机电致发光元件具有多层结构，主要是在阳极层和阴极层之间置入有机发光层，以产生电激发光(electroluminescence)。在有机发光层和阳极之间，形成空穴注入层和空穴传输层，在有机发光层和阴极之间则形成电子传输层。对于全彩有机电致发光显示面板而言，一般是由红光、绿光和蓝光(RGB)等次像素元件所组成。而一个像素至少包括各一个 RGB 次像素元件。目前的全彩有机电致发光显示面板的 RGB 次像素排列沿用液晶显示面板的架构，常见的 RGB 次像素排列方式有条状(stripe)排列、马赛克(mosaic)排列和三角形(delta)排列(或是称为 triangle 排列)，其中又以条状排列最为常见。而由于 RGB 次像素在制作上是采用屏蔽(shadow mask)蒸镀，导致在量产制作上会产生许多缺点，包括：

1. 制造成本较高：包括屏蔽制作、精密对位系统、屏蔽腔体、屏蔽清洗系统、屏蔽检测设备等等各种设备成本，使制造成本增加。

2. 生产成品率较低：屏蔽对位时常常因为对位不够精准(misalignment)、或是尘粒(particle)沾附以及压伤等原故而影响了面板的生产成品率。

3. 面板分辨率较低：每个屏蔽的开口对应一个次像素的蒸镀面积，因此，屏蔽的开口大小将决定全彩有机电致发光显示面板面板的分辨率，导致现有技术的全彩面板分辨率受限于屏蔽的工艺能力。目前采用屏蔽工艺的面板分

分辨率一般约在 120 到 150 ppi (pixel per inch)之间, 通常不超过 180 ppi。

4. 生产弹性较差: 屏蔽制作时间一般需要 6 个星期, 且通常一张屏蔽上为了避免张力不平均, 仅允许形成一种形式的图案, 导致在制造生产上的弹性不高。

目前已有许多制造厂商提出不需使用屏蔽, 而制作出全彩有机电致发光显示面板(如美国专利案 No. 5294869、No. 6517996 等)。然而这些现有技术都至少具有一个共同的严重缺点: 需要改变有机发光元件的 RGB 的原先元件结构(device structure)来配合, 且所制成的元件结构会有不同色彩层相重叠(例如美国专利案 No.5294869 中, 蓝色发光层叠在红色发光层的上方)、或是单一色彩层中混和了其它光色的材料(例如美国专利案 No. 6517996 中, 红色发光层中混和了蓝色发光材料)的情形, 而容易产生混光的现象。

因此, 如何在不需使用屏蔽(mask free)与不改变 RGB 的原先形成方法, 在控制制造成本的情形下, 制作出没有混光缺点、光色纯度高的全彩有机电致发光显示面板, 实为研发者一个重要的课题。

发明内容

有鉴于此, 本发明的目的就是在提供一种低制造成本、高品质成品的全彩有机电致发光显示面板的像素结构及其制造方法。

根据本发明的目的, 提出一种像素结构, 适用于全彩有机电致发光显示面板, 此像素结构具有多个子像素, 该多个子像素包含:

至少一个第一电极, 形成于基板上;

至少一个第一共同层, 形成于第一电极上;

至少一个屏蔽墙, 形成于第一电极的周围;

多个发光层, 分别形成于对应的各该子像素的第一共同层上; 其中, 各该发光层于各该第一电极之上不会互相覆盖;

至少一个第二共同层, 形成于该多个发光层上; 以及

至少一个第二电极, 形成于第二共同层上。

根据本发明的目的, 再提出一种全彩有机电致发光显示面板的制造方法, 包括步骤如下:

形成第一电极于基板上;

形成多个屏蔽墙于第一电极的周围;

形成至少一个第一共同层于第一电极上;

形成多个第一色彩次像素、多个第二色彩次像素和多个第三色彩次像素, 于第一共同层上, 包括:

提供至少一个第一色彩蒸镀源、至少一个第二色彩蒸镀源和至少一个第三色彩蒸镀源, 通过第一色彩蒸镀源、第二色彩蒸镀源和第三色彩蒸镀源独立的蒸镀倾斜方向和蒸镀角度与该多个屏蔽墙相配合, 将至少一个第一色彩发光层、至少一个第二色彩发光层、至少一个第三色彩发光层个别地蒸镀于对应相同光色的第一电极的上方;

形成至少一个第二共同层, 覆盖该多个第一色彩次像素、该多个第二色彩次像素和该多个第三色彩次像素; 以及

形成第二电极于第二共同层上。

为了让本发明的上述目的、特征、和优点能更明显易懂, 以下配合附图以及优选实施例, 以更详细地说明本发明。

附图说明

图 1A~1C 绘示依照本发明优选实施例的全彩有机电致发光显示面板的制造方法。

图 2 为依照图 1A~1C 所制作的单一像素结构的上视图。

图 3 为依照本发明优选实施例的全彩有机电致发光显示面板的单一像素的剖面示意图。

图 4 为本发明第一应用例的像素结构与屏蔽墙设计的示意图。

图 5A~5C 分别为本发明第一应用例的第一、二、三种全彩面板像素排列与屏蔽墙设计的示意图。

图 6 为本发明的应用例二 A 的像素结构与屏蔽墙设计的示意图。

图 7A、7B 分别为本发明的应用例二 A 的两种全彩面板像素排列与屏蔽墙设计的示意图。

图 8 为本发明的应用例二 B 的像素结构与屏蔽墙设计的示意图。

图 9A、9B 分别为本发明的应用例二 B 的两种全彩面板像素排列与屏蔽墙设计的示意图。

图 10 为本发明的应用例二 C 的像素结构与屏蔽墙设计的示意图。

图 11 为本发明的应用例二 C 的全彩面板像素排列与屏蔽墙设计的示意图。

图。

图 12 为本发明的应用例二 D 的像素结构与屏蔽墙设计的示意图。

图 13 为本发明的应用例二 D 的全彩面板像素排列与屏蔽墙设计的示意图。

图 14A、14B 为本发明第三应用例的两种像素结构与屏蔽墙设计的示意图。

图 15A、15B 分别为依照本发明应用例三的图 14A、14B 所完成的全彩面板像素排列与屏蔽墙设计的示意图。

图 16 为本发明第四应用例的像素结构与屏蔽墙设计的示意图。

图 17 为依照本发明第四应用例的全彩面板像素排列与屏蔽墙设计的示意图。

图 18 为依照本发明第五应用例的全彩面板像素排列与屏蔽墙设计的示意图。

简单符号说明

10: 基板

12: 第一电极

13: 第一共同层

15: 第二共同层

16: 第二电极

11A、11B、41A、41B、51A、81A、96A: 屏蔽墙的第一部份

11C、51B、81B、96B: 屏蔽墙的第二部分

51C、96C: 屏蔽墙的第三部分

21、22、98: 屏蔽墙

101: 红色次像素区域

102: 绿色次像素区域

103: 蓝色次像素区域

141: 红色发光层

142: 绿色发光层

143: 蓝色发光层

161A、161B: 相邻子像素的第一区域

162: 相邻子像素的第二区域

171: 第一蒸镀方向

172: 第二蒸镀方向

173: 第三蒸镀方向

θ_1 : 第一倾斜角

θ_2 : 第二倾斜角

θ_3 : 第三倾斜角

具体实施方式

本发明提出一种全彩有机电致发光显示面板及其制造方法,主要是在像素结构中形成屏蔽墙(shadow wall)图案,并利用三个具有独立蒸镀方向和蒸镀角度的色彩蒸镀源(如 RGB 蒸镀源),与该屏蔽墙图案相配合,使三个色彩发光层(如 RGB 发光层)可分别且单一地蒸镀于三个色彩发光区域之上,而不会有不同色互相覆盖(包括不同色彩层上下重叠、或是单一发光层中具有两种光色材料)的情形产生。

图 1A~1C,其绘示依照本发明优选实施例的全彩有机电致发光显示面板的制造方法。图 1A~1C 的图标重点在于 RGB 三发光层的独立蒸镀,对第一电极、第一共同层、第二共同层与第二电极,皆省略未明确标示。图 2 为依照图 1A~1C 所制作的单一像素结构的上视图。图 3 为依照本发明优选实施例的全彩有机电致发光显示面板的单一像素的剖面示意图。

在此实施例中,三个相邻的子像素组成一个像素,且具有至少一个第一区域(例如红色次像素区域 101)、至少一个第二区域(例如绿色次像素区域 102)及至少一个第三区域(例如蓝色次像素区域 103)。而屏蔽墙,环绕于三相邻的子像素的周围,包括呈 L 型的第一部份 11A、11B 和线型的第二部分 11C。其中,呈 L 型的第一部份 11A、11B 分别设置于红色次像素区域 101 和蓝色次像素区域 103 的一侧。第二部份 11C,分别设置于红色次像素区域 101 及蓝色次像素区域 103 的另一侧,且分别对应于呈 L 型的第一部份 11A、11B 的短边。

请同时参照图 1A~1C、图 2 和图 3。首先,提供基板 10,并形成第一电极 12 于基板 10 上。接着,形成多个屏蔽墙,例如呈 L 型的第一部份 11A、11B 和线型的第二部分 11C 于第一电极 12 上,并形成至少一个第一共同层(first common layer)13 于第一电极 12 上。然后,参照图 1A~1C(仅标示出

RGB 发光层于第一电极上的形成), 形成多个第一色彩次像素(如红色次像素)、多个第二色彩次像素(如绿色次像素)和多个第三色彩次像素(如蓝色次像素), 于第一共同层 13 上。

形成色彩次像素的方法包括: 提供至少一个第一色彩蒸镀源(evaporation source)、至少一个第二色彩蒸镀源和至少一个第三色彩蒸镀源, 通过第一色彩蒸镀源、第二色彩蒸镀源和第三色彩蒸镀源独立的蒸镀倾斜方向和蒸镀角度与屏蔽墙相配合, 将至少一个第一色彩发光层、至少一个第二色彩发光层、至少一个第三色彩发光层个别地蒸镀于对应相同光色的第一电极 12 的上方。

如图 1A 所示, 提供具有第一蒸镀方向 171 的至少一个第一色彩蒸镀源(未显示), 例如红色蒸镀源, 且第一蒸镀方向 171 与第一共同层 13 的表面呈第一倾斜角 θ_1 , 且第一蒸镀方向 171 可到达红色次像素区域 101, 以形成第一色彩发光层, 例如红色发光层 141。其中, 屏蔽墙 L 型的第一部份 11B 的高度则与第一倾斜角 θ_1 相对应。而之后的蓝色发光层和绿色发光层则预定形成于图 1A 中的区域 19、20 内。

接着, 如图 1B 所示, 提供具有第三蒸镀方向 173 的至少一个第三色彩蒸镀源(未显示), 例如蓝色蒸镀源, 且第三蒸镀方向 173 与第一共同层 13 的表面呈第三倾斜角 θ_3 , 且第三蒸镀方向 173 可到达蓝色次像素区域 103, 以形成第三色彩发光层, 例如蓝色发光层 143。其中, 屏蔽墙 L 型的第一部份 11A 的高度则与第三倾斜角 θ_3 相对应。

之后, 如图 1C 所示, 提供具有第二蒸镀方向 172 的至少一个第二色彩蒸镀源(未显示), 例如绿色蒸镀源, 且第二蒸镀方向 172 与第一共同层 13 的表面呈第二倾斜角 θ_2 , 且第二蒸镀方向 172 可到达绿色次像素区域 102, 以形成第二色彩发光层, 例如绿色发光层 142。对于绿色次像素区域 102 来说, 两侧有屏蔽墙, 因此可形成绿色发光层 142; 而对于蓝色次像素区域 103 来说, 屏蔽墙的第一部份 11B 可防止绿色蒸镀源在蓝色发光层 143 上方再次地形成绿色发光层, 而是在接近屏蔽墙的第二部份 11C 处才会形成部分绿色发光层 142', 由于此区域为非发光区, 故不会造成影响。

值得注意的是, 屏蔽墙(包括 11A、11B、11C)的位置与第一色彩蒸镀源、第二色彩蒸镀源和第三色彩蒸镀源的位置对应, 屏蔽墙的高度与第一倾斜角 θ_1 、第二倾斜角 θ_2 和第三倾斜角 θ_3 对应, 以在各像素区域内定义出至少一个第一色彩次像素区域(如红色次像素区域 101)、至少一个第二色彩次像素区

域(如绿色次像素区域 102)和至少一个第三色彩次像素区域(如蓝色次像素区域 103), 务必使 RGB 的蒸镀区域仅覆盖住所对应发相同光色的第一电极, 而不会覆盖到其它光色的第一电极。第一倾斜角 θ_1 、该第二倾斜角 θ_2 和该第三倾斜角 θ_3 的角度例如是约 20 度至 80 度, 优选的角度约为 30 度至 70 度。屏蔽墙的高度大致上为 10 微米(μm)至 500 微米(μm), 优选的高度约为 20 微米(μm)至 100 微米(μm), 视面板的像素密度大小而定。屏蔽墙的优选的宽度大致上约为高度的 30%至 100%。

另外, 第一蒸镀方向 171、第二蒸镀方向 172 和第三蒸镀方向 173 两两之间于基板 10 上的投影分别具有第一夹角 θ_{12} 、第二夹角 θ_{23} 及第三夹角 θ_{31} (未显示), 且大致上约为大于或等于 90 度。

在形成各色彩发光层之后, 接着形成至少一个第二共同层 15, 以覆盖该多个第一色彩发光层(如红色发光层 141)、该多个第二色彩发光层(如绿色发光层 142)和该多个第三色彩发光层(如蓝色发光层 143)。最后, 形成第二电极 16 于第二共同层 15 上, 如图 3 所示。

综上, 本发明的屏蔽墙设计可在不需使用屏蔽(mask free)与不改变 OLED 的 RGB 的原先元件结构的情形下, 确保各色彩发光层在各子像素区域中不会相互覆盖, 制作出没有混光缺点、光色纯度高的全彩有机电致发光显示面板。再者, 由于屏蔽墙的特殊设计, 可使第一色彩发光层(如红色发光层 141)、第二色彩发光层(如绿色发光层 142)和第三色彩发光层(如蓝色发光层 143)在第一共同层 13 上依次形成。

在实际应用时, 屏蔽墙可随全彩有机电致发光显示面板(简称全彩面板)的像素结构与排列的不同, 而设置在适当的位置。以下第一~第五应用例, 根据全彩面板各种不同的像素排列与屏蔽墙设计, 提出详细说明。然而, 这些应用例并不会限缩本发明欲保护的范围。本发明的技术并不限于应用例中所叙述的模式。另外, 在绘制图标时省略不必要的元件, 以清楚显示本发明的应用例。

第一应用例

图 4 为本发明第一应用例的像素结构与屏蔽墙设计的示意图。在此应用例中, 三个相邻的子像素组成一个像素, 且具有至少一个第一区域(例如红色次像素区域 101)、至少一个第二区域(例如绿色次像素区域 102)及至少一个第三区域(例如蓝色次像素区域 103)。而屏蔽墙包括 L 型部份 41A 和 41B,

分别设置在红色次像素区域 101 和蓝色次像素区域 103 的一侧。接着,依次提供第一色彩蒸镀源(如红色蒸镀源)、第二色彩蒸镀源(如绿色蒸镀源)和第三色彩蒸镀源(如蓝色蒸镀源)。

第一色彩蒸镀源(如红色蒸镀源)、第二色彩蒸镀源(如绿色蒸镀源)和第三色彩蒸镀源(如蓝色蒸镀源)的第一蒸镀方向 171、第二蒸镀方向 172 和第三蒸镀方向 173 分别与基板表面呈第一倾斜角 θ_1 、第二倾斜角 θ_2 和第三倾斜角 θ_3 (请参考实施例图中图 1A~1C 和图 3 及相关说明)。

屏蔽墙 41A 和 41B 的位置与第一色彩蒸镀源(如红色蒸镀源)、第二色彩蒸镀源(如绿色蒸镀源)和第三色彩蒸镀源(如蓝色蒸镀源)的位置对应,且屏蔽墙 41A 和 41B 的高度与该第一倾斜角 θ_1 、该第二倾斜角 θ_2 和第三倾斜角 θ_3 对应,以在各该像素区域内定义出至少一个第一色彩次像素区域(如红色次像素区域 101)、至少一个第二色彩次像素区域(如绿色次像素区域 102)和至少一个第三色彩次像素区域(如蓝色次像素区域 103)。而第一蒸镀方向 171、第二蒸镀方向 172 和第三蒸镀方向 173 分别到达各该像素区域内的第一色彩次像素区域(如红色次像素区域 101)、第二色彩次像素区域(如绿色次像素区域 102)和第三色彩次像素区域(如蓝色次像素区域 103)内,以分别形成第一色彩发光层(如红色发光层 141)、第二色彩发光层(如绿色发光层 142)和第三色彩发光层(如蓝色发光层 143)。

图 5A~5C 分别为本发明第一应用例的第一、二、三种全彩面板像素排列与屏蔽墙设计的示意图。图 5A~5C 亦分别为条状(stripe)、马赛克(mosaic)和三角形(delta)(或是称为 triangle)的 RGB 次像素排列方式。

值得注意的是,当图 4 的像素结构与屏蔽墙重复地形成条状像素排列时(如图 5A 所示),原先图 4 中屏蔽墙的 L 型部份 41A、41B 的短边,亦等同于图 2 中线型的第二部分 11C。

应用第一应用例的像素结构与屏蔽墙设计,可在不需使用屏蔽(mask free)与不改变 RGB 的原先形成方法的情形下,使各色彩发光层在各子像素区域中可单一且独立地形成,不会有相互覆盖和混光的缺点。

第二应用例

在第二应用例中,主要是将屏蔽墙设计和两个相邻的子像素相配合。以下应用例二 A~二 D 分别揭露四个可应用的屏蔽墙设计。

应用例二 A

图6为本发明的应用例二A的像素结构与屏蔽墙设计的示意图。每一个像素具有至少二个第一区域(first portion)161A、161B及至少一个第二区域162。屏蔽墙具有至少一个第一部份(呈U字形)51A及至少二个第二部份(呈直线形)51B,其中第一部份51A分别对应设置于第一区域161A、161B的一侧,而第二部份51B分别对应设置于第二区域162的二侧。接着,依次提供第一色彩蒸镀源(如红色蒸镀源)、第二色彩蒸镀源(如绿色蒸镀源)和第三色彩蒸镀源(如蓝色蒸镀源)。

同样地,第一色彩蒸镀源(如红色蒸镀源)、第二色彩蒸镀源(如绿色蒸镀源)和第三色彩蒸镀源(如蓝色蒸镀源)的第一蒸镀方向171、第二蒸镀方向172和第三蒸镀方向173亦分别与基板表面呈适当的倾斜角,以在第一区域161A中形成第一色彩发光层(如红色发光层141),在第二区域162中形成第二色彩发光层(如绿色发光层142),在第一区域161B中形成第三色彩发光层(如蓝色发光层143)。

图7A、7B则分别为本发明的应用例二A的两种全彩面板像素排列与屏蔽墙设计的示意图。依照应用例二A的像素结构与屏蔽墙设计,可在不需使用屏蔽(mask free)与不改变OELD的RGB的原先元件结构的情形下,使各色彩发光层在各子像素区域中可单一且独立地形成,不会有相互覆盖和混光的缺点。

应用例二B

图8为本发明的应用例二B的像素结构与屏蔽墙设计的示意图。每一个像素亦具有至少二个第一区域(first portion)161A、161B及至少一个第二区域162。与应用例二A不同的是:应用例二B中屏蔽墙具有呈U字形的第一部份81A及呈直线形的二个第二部份81B。其中第一部份81A分别对应设置于第一区域161A、161B的一侧,而第二部份81B分别对应设置于第二区域162的二侧。接着,依次或同时提供第一色彩蒸镀源(如红色蒸镀源)、第二色彩蒸镀源(如绿色蒸镀源)和第三色彩蒸镀源(如蓝色蒸镀源)。

同样地,第一色彩蒸镀源(如红色蒸镀源)、第二色彩蒸镀源(如绿色蒸镀源)和第三色彩蒸镀源(如蓝色蒸镀源)的第一蒸镀方向171、第二蒸镀方向172和第三蒸镀方向173亦分别与基板表面呈适当的倾斜角,以在第一区域161A中形成第一色彩发光层(如红色发光层141),在第二区域162中形成第二色彩发光层(如绿色发光层142),在第一区域161B中形成第三色彩发光层(如

蓝色发光层 143)。另外,因配合屏蔽墙的位置,应用例二 A 和应用例二 B 的第二蒸镀方向 172 亦不相同。

图 9A、9B 则分别为本发明的应用例二 B 的两种全彩面板像素排列与屏蔽墙设计的示意图。依照应用例二 B 的像素结构与屏蔽墙设计,同样地可在不需使用屏蔽(mask free)与不改变 OLED 的 RGB 的原先元件结构的情形下,使各色彩发光层在各子像素区域中可单一且独立地形成,不会有相互覆盖和混光的缺点。

应用例二 C

图 10 为本发明的应用例二 C 的像素结构与屏蔽墙设计的示意图。在应用例二 C 中,采用应用例二 A 和二 B 的像素结构与屏蔽墙设计,因此,图 10 中的左上图案即为图 6,右上图案则为图 8 上下颠倒后的图形。

图 11 则为本发明的应用例二 C 的全彩面板像素排列与屏蔽墙设计的示意图。将图 10 中两个图形左右并排后,形成一单元,在重复排列后即为图 11 的图形。

依照应用例二 C 的像素结构与屏蔽墙设计,同样地可在不需使用屏蔽与不改变 OLED 的 RGB 的原先元件结构的情形下,使各色彩发光层在各子像素区域中可单一且独立地形成,不会有相互覆盖和混光的缺点。

应用例二 D

图 12 为本发明的应用例二 D 的像素结构与屏蔽墙设计的示意图。图 12 中包含 RGB 发光区域近乎上下对称的两个像素。在应用例二 D 中,变化应用例二 A 的像素结构与屏蔽墙设计,因此,图 12 中的上方图案即为图 6 的变化(屏蔽墙之间没有连接),下方图案则为图 6 上下颠倒后的图形。因此,图 12 的屏蔽墙包括:呈 U 字形的第一部份 51A、呈直线形的第二部份 51B 及第三部份 51C。其中,第一部份 51A 分别对应设置于第一区域 161A、161B 的一侧;第二部份 51B 分别对应设置于第二区域 162 的二侧;第三部份 51C 则设置于第一区域 161A、161B 的另一侧,并在重复排列后与第一部分 51A 相连接(如图 13 所示)。

图 13 为本发明的应用例二 D 的全彩面板像素排列与屏蔽墙设计的示意图。其中,将图 12 重复排列后即为图 13 的图形。依照应用例二 D 的像素结构与屏蔽墙设计,同样地可在不需使用屏蔽与不改变 OLED 的 RGB 的原先元件结构的情形下,使各色彩发光层在各子像素区域中可单一且独立地形成。

成，不会有相互覆盖和混光的缺点。

第三应用例

图 14A、14B 为本发明第三应用例的两种像素结构与屏蔽墙设计的示意图。在此应用例中，三个相邻的子像素组成一个像素，包括第一区域(例如红色次像素区域 101)、第二区域(例如绿色次像素区域 102)及第三区域(例如蓝色次像素区域 103)。

在图 14A 中，屏蔽墙 21 环绕于三个相邻的子像素的周围。在图 14B 中，屏蔽墙 22 设置于三相邻的子像素的两两之间。之后，依次提供第一色彩蒸镀源(如红色蒸镀源)、第二色彩蒸镀源(如绿色蒸镀源)和第三色彩蒸镀源(如蓝色蒸镀源)。

同样地，第一色彩蒸镀源(如红色蒸镀源)、第二色彩蒸镀源(如绿色蒸镀源)和第三色彩蒸镀源(如蓝色蒸镀源)的第一蒸镀方向 171、第二蒸镀方向 172 和第三蒸镀方向 173 亦分别与基板表面呈适当的倾斜角，以在第一区域(例如红色次像素区域 101)中形成第一色彩发光层(如红色发光层 141)，在第二区域(例如绿色次像素区域 102)中形成第二色彩发光层(如绿色发光层 142)，在第三区域(例如蓝色次像素区域 103)中形成第三色彩发光层(如蓝色发光层 143)。

图 15A、15B 则分别为依照本发明应用例三的图 14A、14B 所完成的全彩面板像素排列与屏蔽墙设计的示意图。依照应用例三的像素结构与屏蔽墙设计，同样地可在不需使用屏蔽(mask free)与不改变 OELD 的 RGB 的原先元件结构的情形下，使各色彩发光层在各子像素区域中可单一且独立地形成，不会有相互覆盖和混光的缺点。

第四应用例

图 16 为本发明第四应用例的像素结构与屏蔽墙设计的示意图。虚线部分代表一个像素，而发出相同光色的四个发光层则形成同一色彩的次像素区域，包括第一区域(例如红色次像素区域 101)、第二区域(例如绿色次像素区域 102)及第三区域(例如蓝色次像素区域 103)。第四应用例的屏蔽墙包括第一部份(呈 U 字形) 96A、第二部份(呈直线形)96B 和第三部分 96C。其中，第一部份 96A 分别对应设置于红色次像素区域 101 和绿色次像素区域 102 的一侧；第二部份 96B 对应设置于蓝色次像素区域 103 的两侧；第三部分 96C 则设置在红色次像素区域 101 和绿色次像素区域 102 的另一侧，并连接

第一部份 96A 与第二部份 96B。接着,依次提供第一色彩蒸镀源(如红色蒸镀源)、第二色彩蒸镀源(如绿色蒸镀源)和第三色彩蒸镀源(如蓝色蒸镀源)。

同样地,第一色彩蒸镀源(如红色蒸镀源)、第二色彩蒸镀源(如绿色蒸镀源)和第三色彩蒸镀源(如蓝色蒸镀源)的第一蒸镀方向 171、第二蒸镀方向 172 和第三蒸镀方向 173 亦分别与基板表面呈适当的倾斜角,以在第一区域(例如红色次像素区域 101)中形成第一色彩发光层(如红色发光层 141),在第二区域(例如绿色次像素区域 102)中形成第二色彩发光层(如绿色发光层 142),在第三区域(例如蓝色次像素区域 103)中形成第三色彩发光层(如蓝色发光层 143)。

图 17 为依照本发明第四应用例的全彩面板像素排列与屏蔽墙设计的示意图。依照第四应用例的像素结构与屏蔽墙设计,同样可在不需使用屏蔽(mask free)与不改变 OLED 的 RGB 的原先元件结构的情形下,使各色彩发光层在各子像素区域中可单一且独立地形成,不会有相互覆盖和混光的缺点。

第五应用例

图 18 为依照本发明第五应用例的全彩面板像素排列与屏蔽墙设计的示意图。在此应用例中,三个相邻的子像素组成一个像素,包括第一区域(例如红色次像素区域 101)、第二区域(例如绿色次像素区域 102)及第三区域(例如蓝色次像素区域 103)。而屏蔽墙 98 环绕于三相邻的子像素的其中二子像素的周围;如图 18 所示,屏蔽墙 98 环绕红色次像素区域 101 和绿色次像素区域 102。接着,依次提供第一色彩蒸镀源(如红色蒸镀源)、第二色彩蒸镀源(如绿色蒸镀源)和第三色彩蒸镀源(如蓝色蒸镀源),以分别形成第一色彩发光层(如红色发光层 141)、第二色彩发光层(如绿色发光层 142)、和第三色彩发光层(如蓝色发光层 143)。

依照第五应用例的像素结构与屏蔽墙设计,同样可在不需使用屏蔽与不改变 OLED 的 RGB 的原先元件结构的情形下,使各色彩发光层在各子像素区域中可单一且独立地形成,不会有相互覆盖和混光的缺点。

综上所述,虽然本发明以优选实施例揭露如上,然而其并非用以限定本发明,本领域的技术人员在不脱离本发明的精神和范围内,可作些许的更动与润饰,因此本发明的保护范围应当以权利要求所界定者为准。

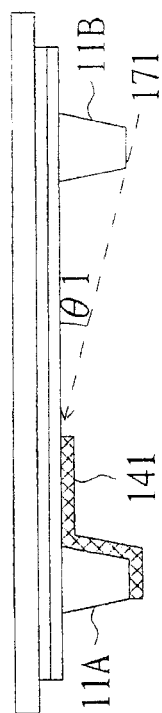
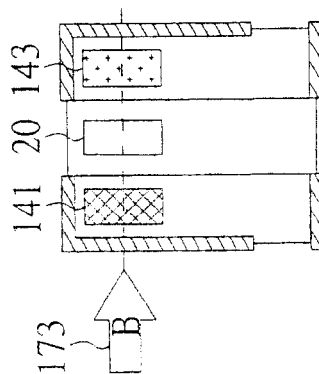
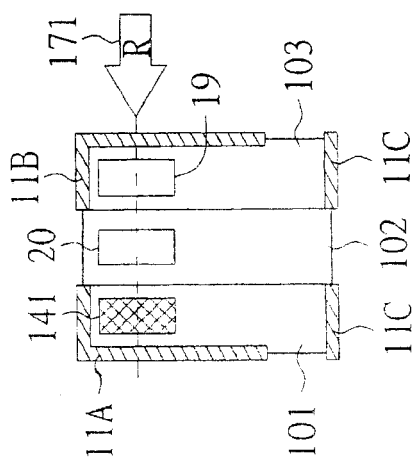
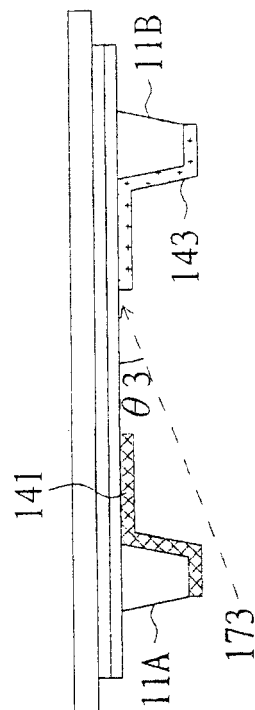


图 1A



1B
[X]

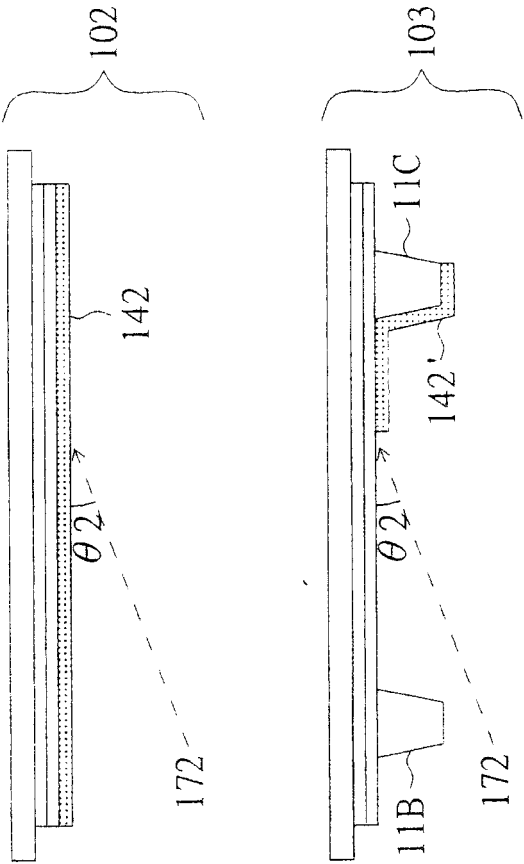
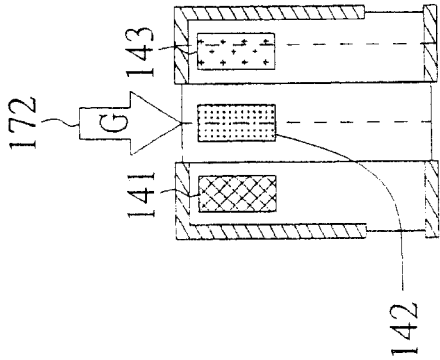


图 1C



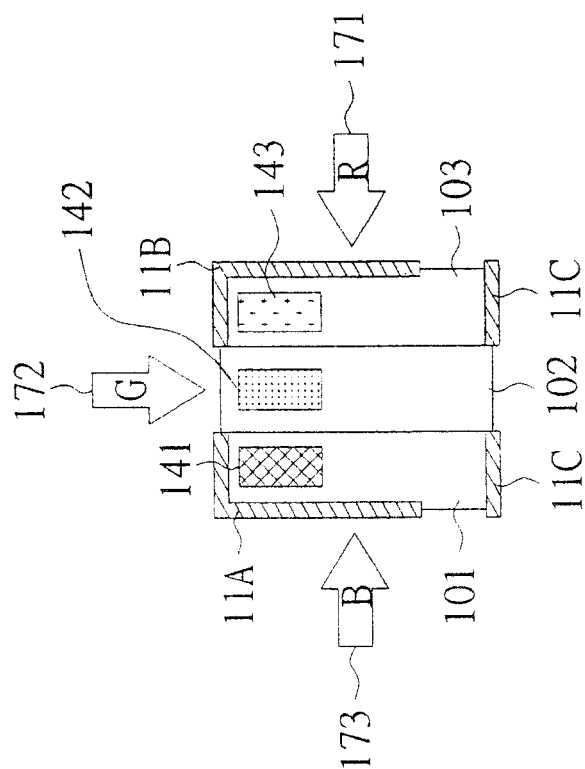


图 2

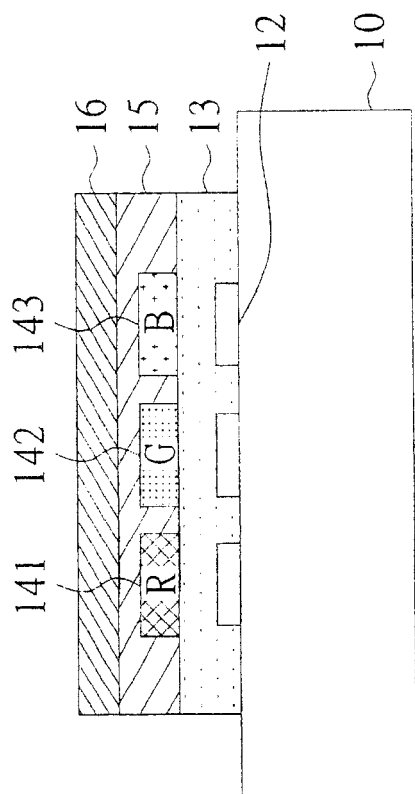


图 3

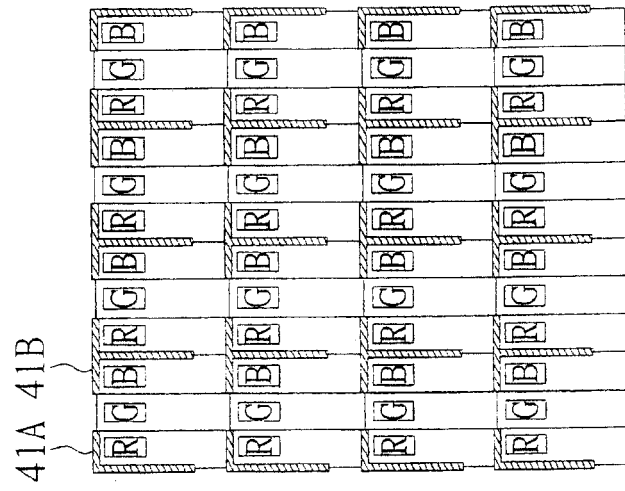


图 5A

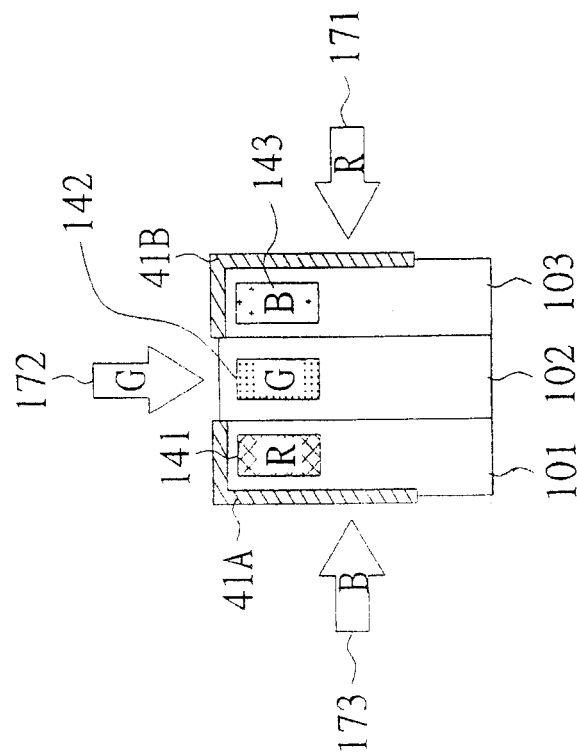


图 4

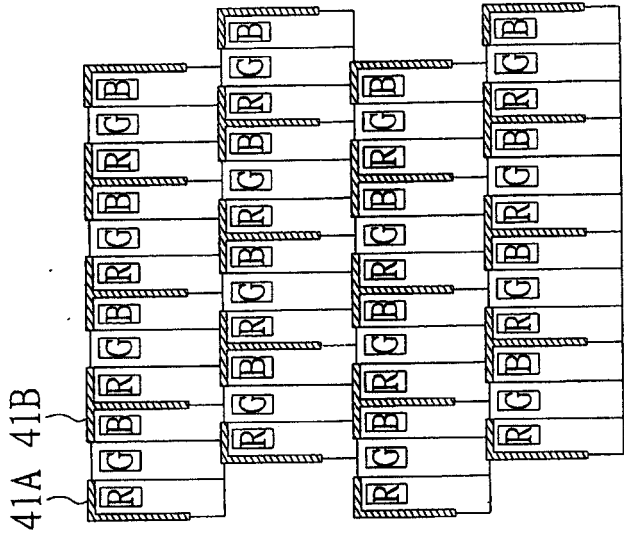


图 5C

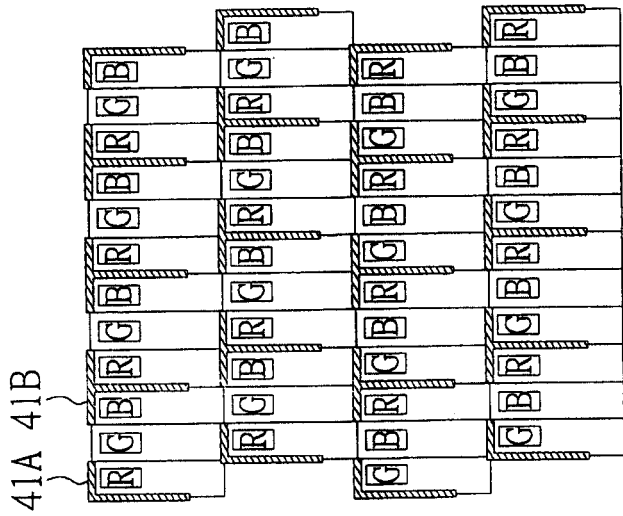


图 5B

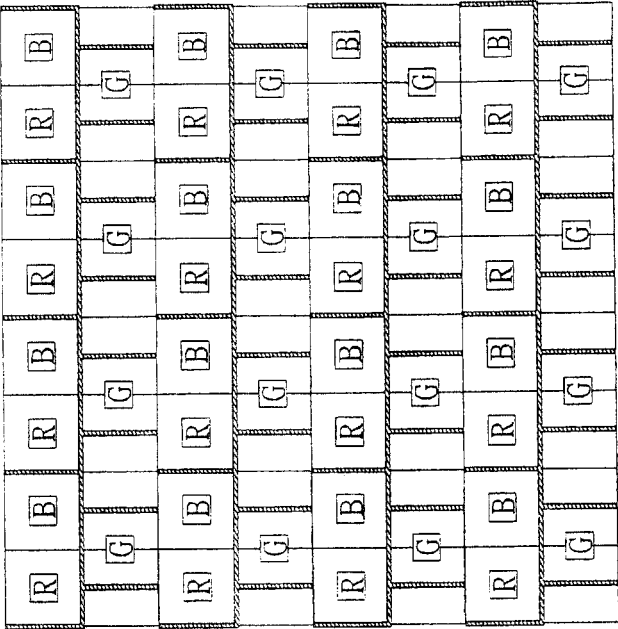


图 7A

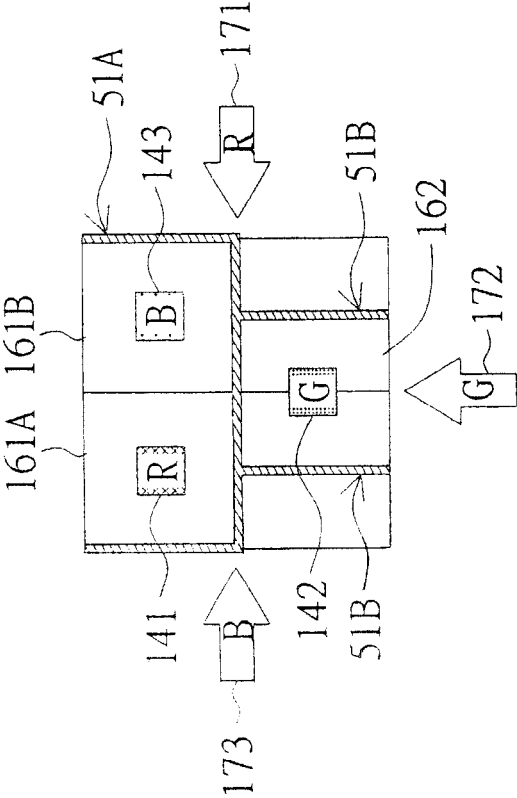


图 6

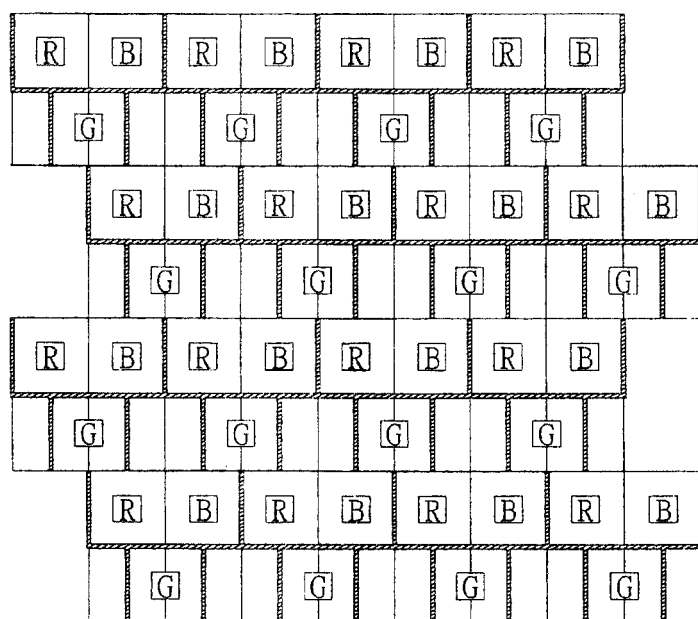


图 7B

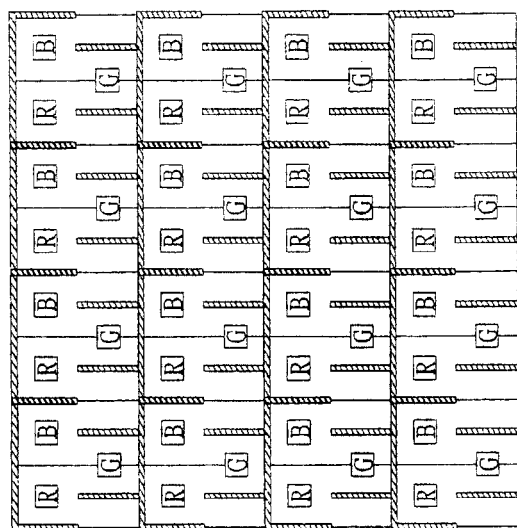
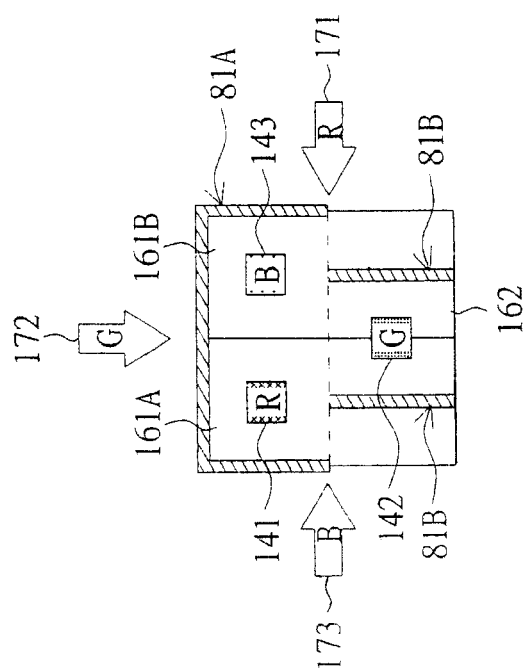


图 9A



8
[X]

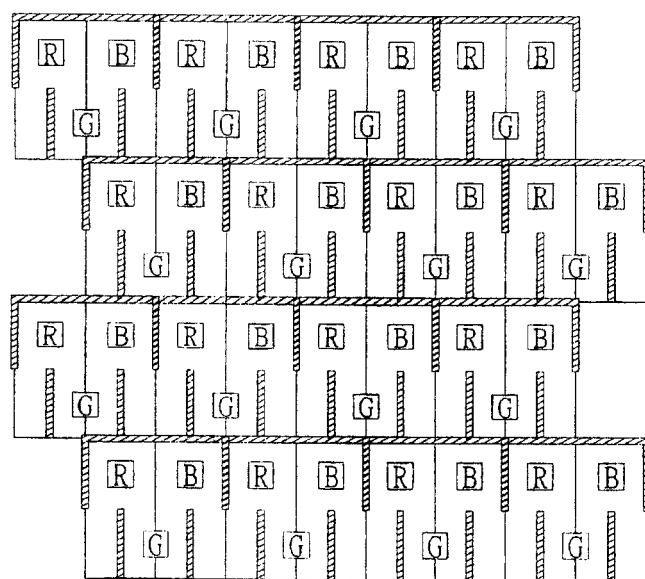


图 9B

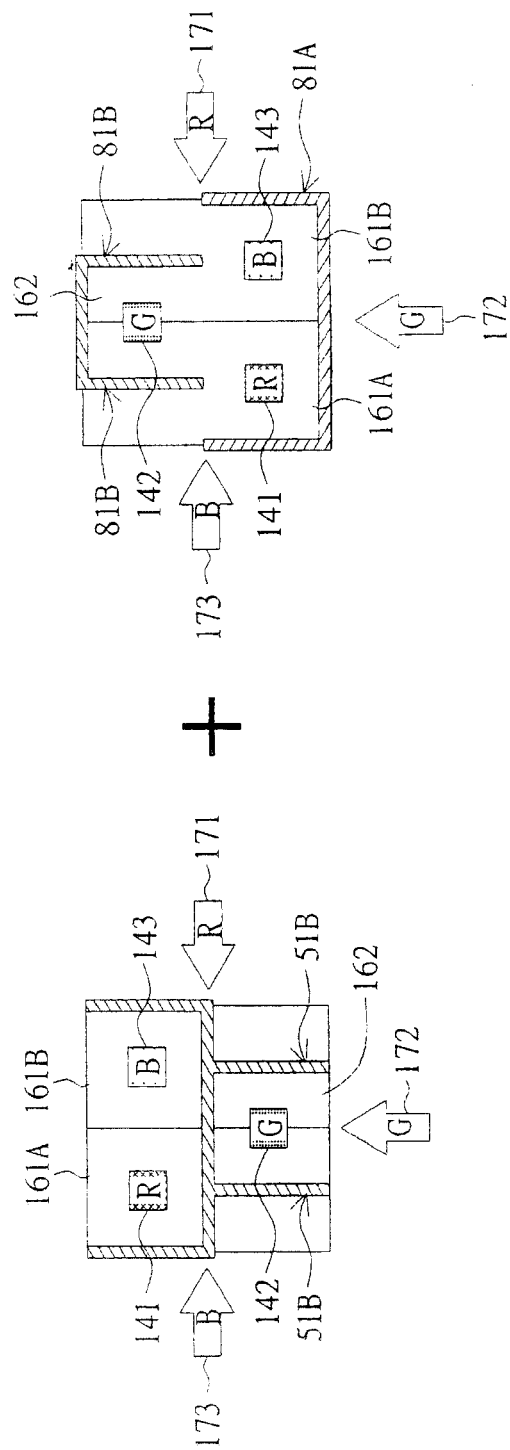


图 10

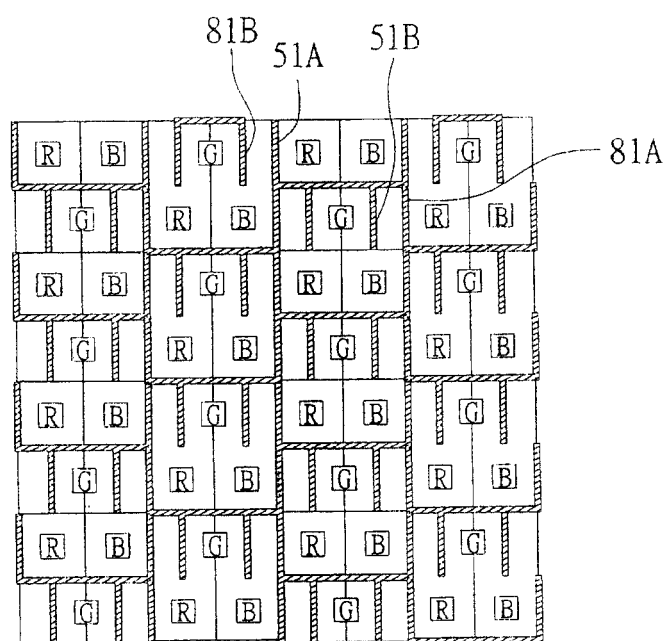


图 11

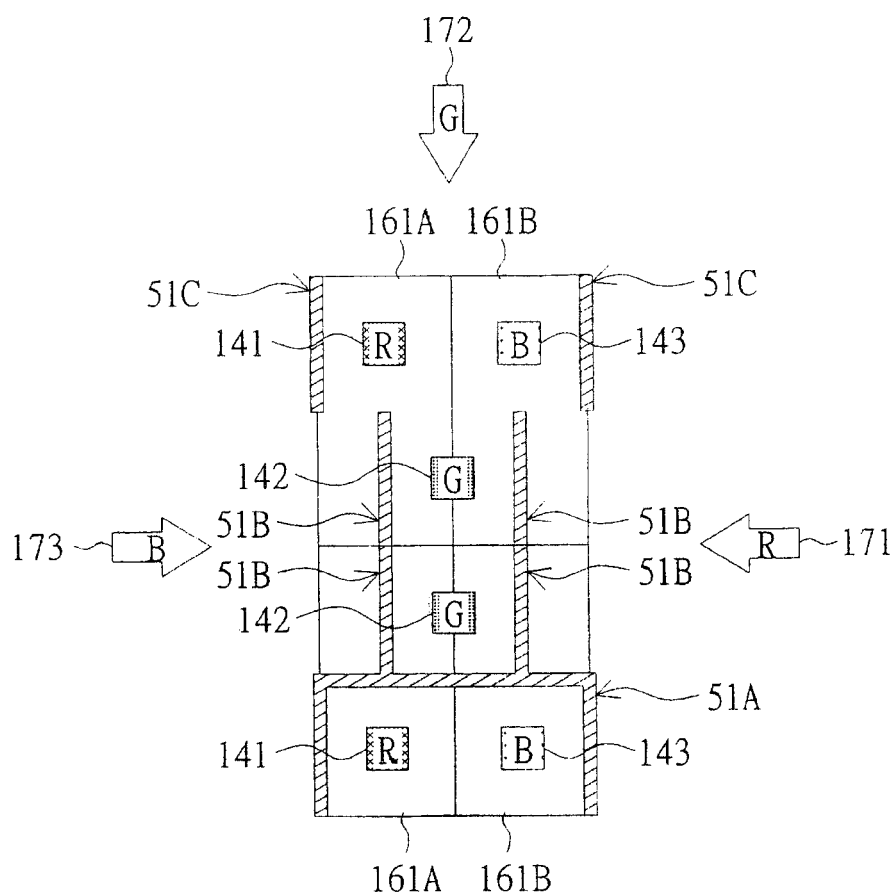


图 12

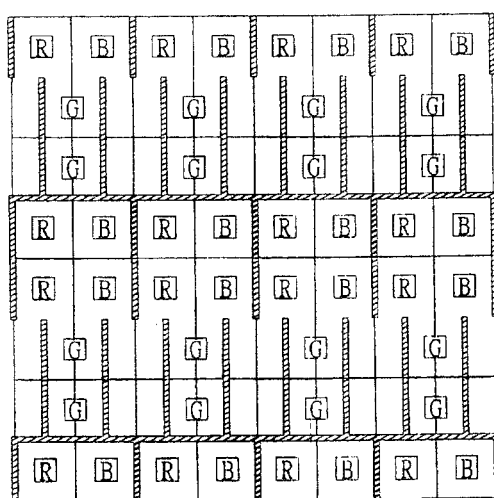


图 13

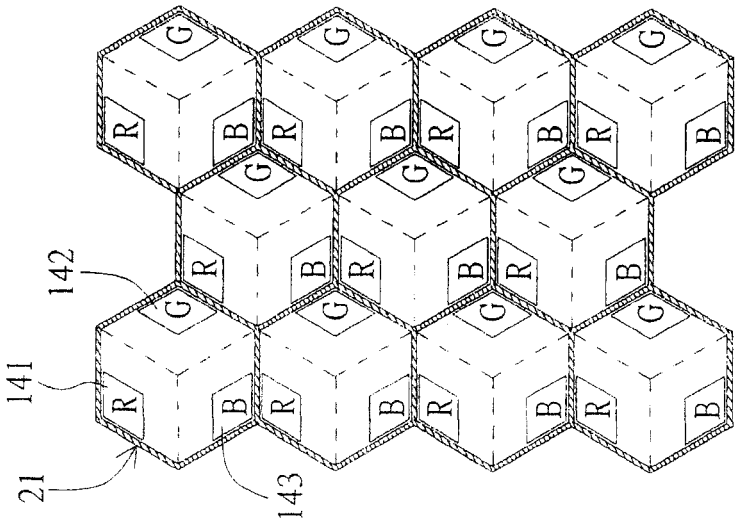


图 15A

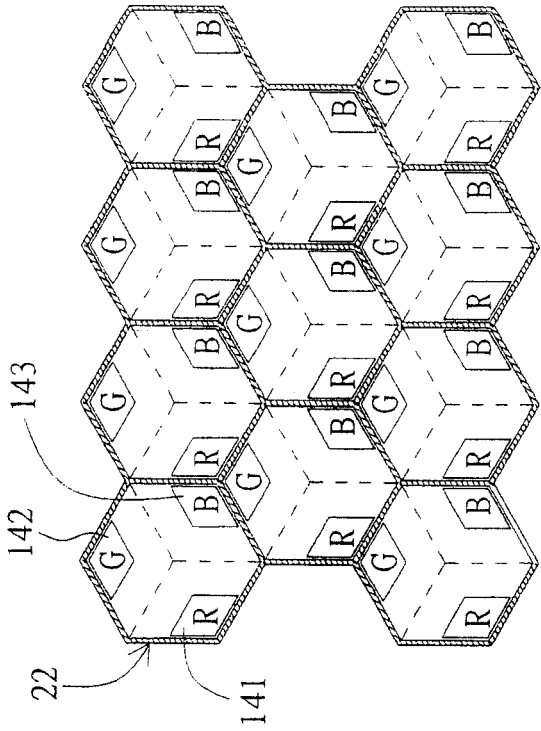


图 15B

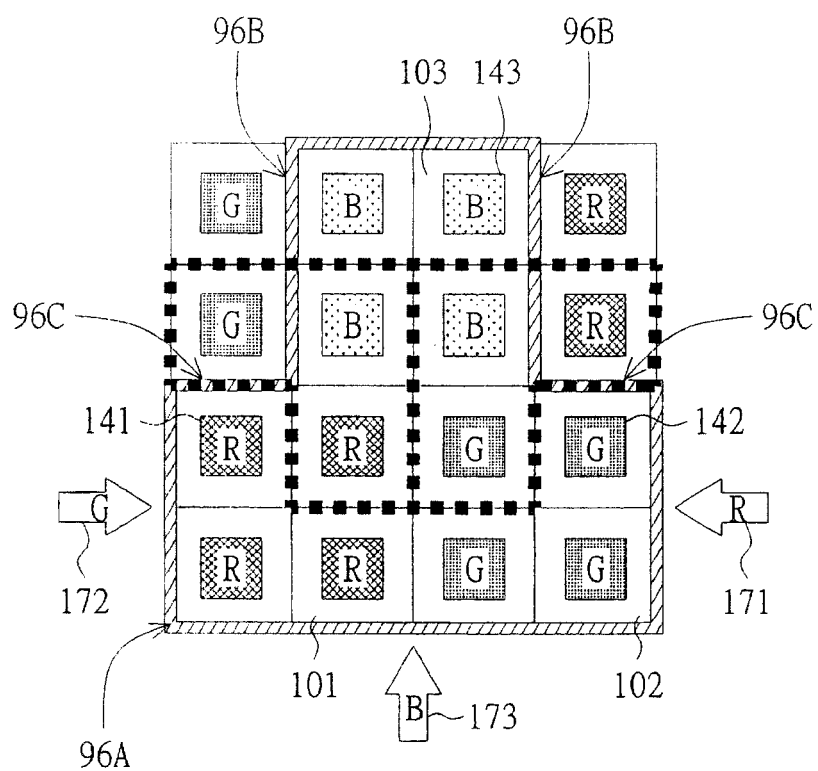


图 16

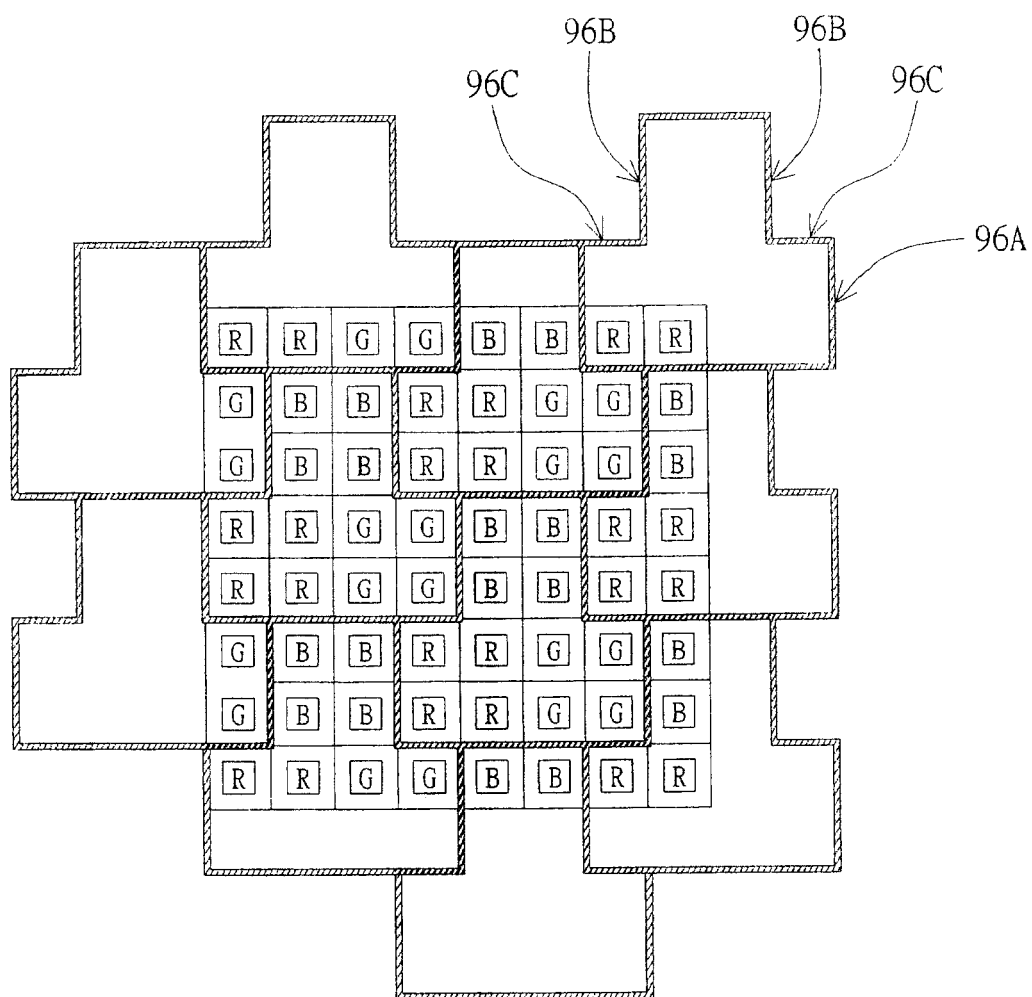


图 17

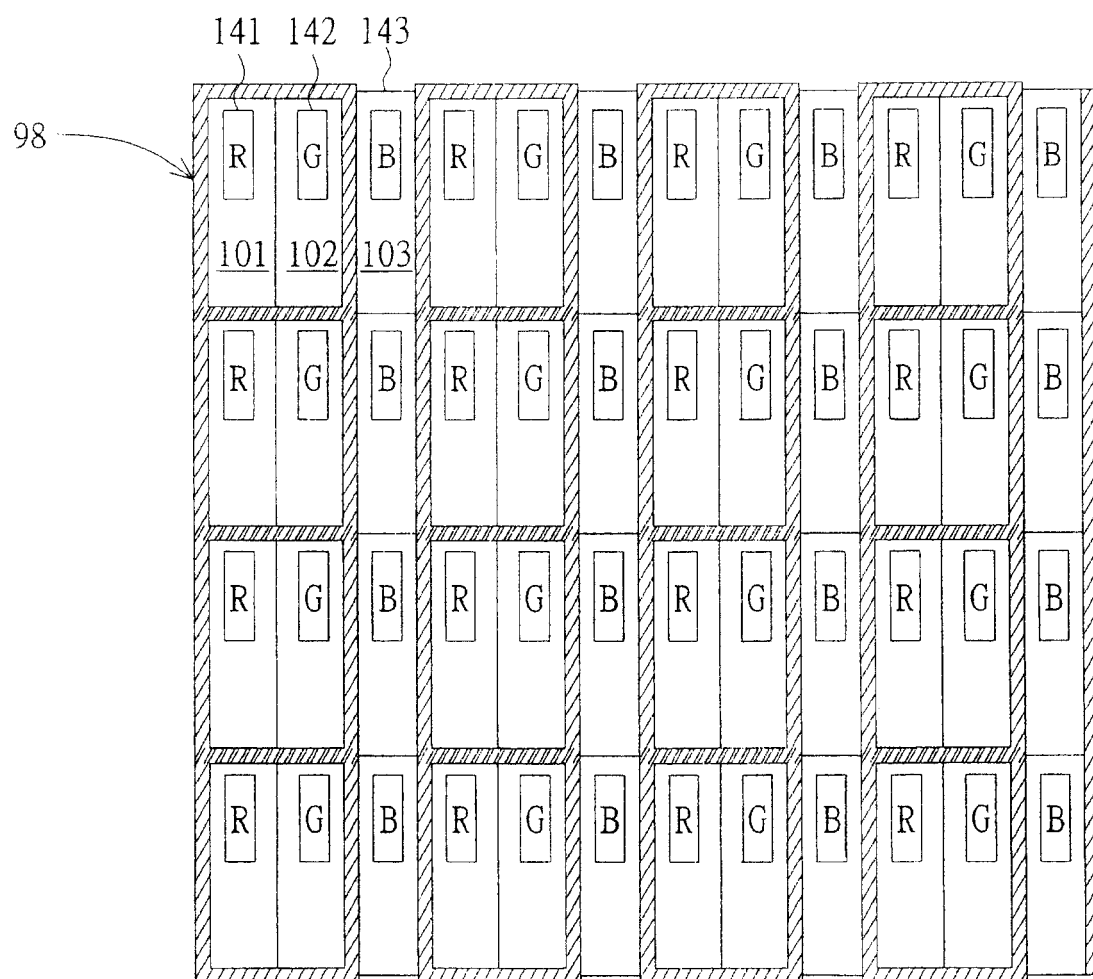


图 18

专利名称(译)	全彩有机电致发光显示面板及其制造方法		
公开(公告)号	CN100456488C	公开(公告)日	2009-01-28
申请号	CN200610090855.3	申请日	2006-06-26
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	赵清烟 陈哲仁		
发明人	赵清烟 陈哲仁		
IPC分类号	H01L27/32 H01L21/82 H05B33/12 H05B33/10		
代理人(译)	侯宇		
审查员(译)	李明		
其他公开文献	CN1874000A		
外部链接	Espacenet SIPO		

摘要(译)

一种全彩有机电致发光显示面板的像素结构，具有多个子像素，该多个子像素包含：至少一个第一电极，形成于基板上；至少一个第一共同层，形成于第一电极上；至少一个屏蔽墙，形成于第一电极的周围；多个发光层，分别形成于对应的各该子像素的第一共同层上；其中，各该发光层于各该第一电极之上不会互相覆盖；至少一个第二共同层，形成于该多个发光层上；以及至少一个第二电极，形成于第二共同层上。制作时，提供第一、二、三色彩蒸镀源，其独立的蒸镀倾斜方向和蒸镀角度与屏蔽墙的高度和位置相配合，以将第一、二、三色彩发光层个别地蒸镀于第一电极的上方。

