

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 27/32 (2006.01)

H01L 27/15 (2006.01)

H01L 21/82 (2006.01)



[12] 发明专利申请公开说明书

[21] 申请号 200610080387.1

[43] 公开日 2006 年 11 月 22 日

[11] 公开号 CN 1866535A

[22] 申请日 2006.5.16

[21] 申请号 200610080387.1

[71] 申请人 友达光电股份有限公司

地址 中国台湾新竹市

[72] 发明人 李信宏 陈韻升 石明昌 刘俊欣

[74] 专利代理机构 北京市柳沈律师事务所

代理人 陶凤波 侯 宇

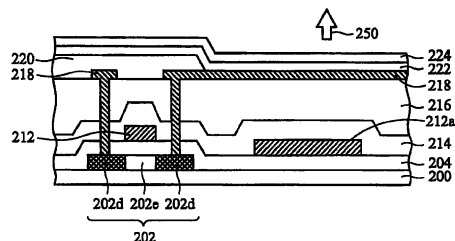
权利要求书 3 页 说明书 11 页 附图 17 页

[54] 发明名称

电致发光显示元件及其制造方法

[57] 摘要

一种电致发光显示元件，包括：一透光基板；一薄膜晶体管，位于该透光基板上；一平坦层，覆盖该薄膜晶体管及该透光基板；一开口，位于该平坦层内，露出该薄膜晶体管的一源极/漏极区；一导电层，位于该平坦层的一部分上并填满该开口；一保护层，覆盖该平坦层及该导电层的一部分；一发光层，位于未为该保护层所覆盖的导电层上；以及一上电极，位于该发光层上。



1.一种电致发光显示元件，包括：

一透光基板；

一薄膜晶体管，位于该透光基板上；

一平坦层，覆盖该薄膜晶体管及该透光基板；

一开口，位于该平坦层内，露出该薄膜晶体管的一源极/漏极区；

一导电层，位于该平坦层的一部分上并填满该开口；

一保护层，覆盖该平坦层及该导电层的一部分；

一发光层，位于未为该保护层所覆盖的导电层上；以及

一上电极，位于该发光层上。

2.如权利要求1所述的电致发光显示元件，其中未被该保护层所覆盖的导电层为一下电极。

3.如权利要求1或2所述的电致发光显示元件，其中该发光层包括有机材料。

4.如权利要求1所述的电致发光显示元件，其中该电致发光显示元件朝向背离该透光基板的方向发光。

5.一种电致发光显示元件，包括：

一透光基板；

一薄膜晶体管，位于该透光基板上；

一平坦层，覆盖该薄膜晶体管及该透光基板；

一开口，位于该平坦层内，露出该薄膜晶体管的一源极/漏极区；

一透光导电层，顺应地形成于该开口以及该平坦层上；

一不透光导电层，覆盖该透光导电层的一部分；

一保护层，覆盖该不透光导电层以及该不透光导电层，露出该透光导电层的一部分；

一发光层，位于露出的该透光导电层上；以及

一上电极，位于该发光层上。

6.如权利要求5所述的电致发光显示元件，其中未被该保护层所覆盖的透光导电层为一下电极。

7.如权利要求5或6所述的电致发光显示元件，其中该发光层包括有机

材料。

8.如权利要求5所述的电致发光显示元件，其中该电致发光显示元件朝向该透光基板的方向发光。

9.一种电致发光显示元件的制造方法，包括下列步骤：

提供一透光基板；

在该透光基板上形成一第一型薄膜晶体管以及一第二型薄膜晶体管，其中该第一型薄膜晶体管不同于该第二型薄膜晶体管；

形成一平坦层，覆盖该第一型薄膜晶体管、该第二型薄膜晶体管以及该透光基板；

于该平坦层内形成多个开口，以分别露出该第一型薄膜晶体管的一对源极/漏极区以及该第二型薄膜晶体管的一对源极/漏极区；

形成一导电层，分别覆盖于该等开口内以及邻近该等开口的部分平坦层上；

在该导电层上形成一保护层，露出邻近该第一型薄膜晶体管的该导电层；

在该保护层以及该导电层的露出部分上形成一发光层；以及

在该发光层上形成一上电极。

10.如权利要求9所述的电致发光显示元件的制造方法，其中该第一型薄膜晶体管为P型薄膜晶体管，该第二型薄膜晶体管为N型薄膜晶体管。

11.如权利要求9所述的电致发光显示元件的制造方法，其中该导电层的露出部分当作下电极。

12.如权利要求9、10或11所述的电致发光显示元件的制造方法，其中该发光层包括有机材料。

13.如权利要求9所述的电致发光显示元件的制造方法，其中该电致发光显示元件朝向背离该透光基板的方向发光。

14.如权利要求9所述的电致发光显示元件的制造方法，其中该导电层包括不透光导电材料。

15.如权利要求9所述的电致发光显示元件的制造方法，其中该导电层包括透光导电材料，且还包括在被该保护层所覆盖的该导电层上形成一不透光导电层。

16.如权利要求15所述的电致发光显示元件的制造方法，其中该电致发

光显示元件朝向背离该透光基板的方向发光。

17.一种电致发光显示元件的制造方法，包括下列步骤：

提供一透光基板；

在该透光基板上形成一薄膜晶体管；

形成一平坦层，以覆盖该薄膜晶体管以及该透光基板；

在该平坦层内形成多个开口，以分别露出该薄膜晶体管的一对源极/漏极区；

形成一导电层，覆盖于该等开口内以及邻近该等开口的部分平坦层上；

形成一保护层，覆盖该导电层并部分露出邻近该薄膜晶体管的该导电层；

在露出的该导电层上形成一发光层；以及

在该发光层上形成一上电极。

18.如权利要求 17 所述的电致发光显示元件的制造方法，其中该薄膜晶体管为 P 型薄膜晶体管。

19.如权利要求 17 所述的电致发光显示元件的制造方法，其中露出的该导电层当作下电极。

20.如权利要求 17、18 或 19 所述的电致发光显示元件的制造方法，其中该发光层包括有机材料。

21.如权利要求 17 所述的电致发光显示元件的制造方法，其中该电致发光显示元件朝向背离该透光基板的方向发光。

22.如权利要求 17 所述的电致发光显示元件的制造方法，其中该导电层包括不透光导电材料。

23.如权利要求 17 所述的电致发光显示元件的制造方法，其中该导电层包括透光导电材料，且还包括在被该保护层所覆盖的该导电层上形成一不透光导电层。

24.如权利要求 17 所述的电致发光显示元件的制造方法，其中该电致发光显示元件朝向该透光基板的方向发光。

电致发光显示元件及其制造方法

技术领域

本发明是有关于一种电致发光装置制造技术，且特别是有关于一种电致发光元件结构及其制造方法。

背景技术

在新一代的平面显示技术中，有机电致发光显示器(organic electroluminescence display)乃是一种利用有机化合物作为发光材料的薄膜积层型显示器，具有自发光、广视角、薄型、量轻、低驱动电压以及工艺简单等优点，其主要的发光原理是利用在上电极(top electrode)和下电极(bottom electrode)之间设置由染料或高分子所构成的有机发光层来发光。

依据有机电致发光显示器的驱动方式，一般可以区分为无源矩阵式(passive matrix)以及有源矩阵式(active matrix)两种。无源矩阵式有机电致发光显示器的优点在于结构简单，有利于工艺简化和生产成本降低，但在大画面及高解析度上则品质不佳。有源矩阵式有机电致发光显示器的优点则在于可增加显示器的扫描线数，进而达到大画面和高解析度的需求，其采用独立的薄膜晶体管电路进行驱动功能，在薄膜晶体管的制作上则以多晶硅薄膜晶体管为主，以使电荷移动快速并得到一致性的驱动。

一般而言，习知有源矩阵驱动型电致发光显示装置各像素区内藉由两个或四个 TFT 驱动，其所应用的 TFT 可为 P 型 TFT、N 型 TFT 或者两者的组合。图 1a 至图 1i 为一系列剖面图，用以显示习知有源矩阵驱动式电致发光显示器的制造方法，其说明于有源矩阵驱动式电致发光显示器内同时制作 P 型 TFT 与 N 型 TFT 的情形。

请参照图 1a，首先提供一透光基板 100，例如一玻璃基板。透光基板 100 上定义有两独立的元件区域 A、B，其中区域 A 为形成 P 型 TFT 的区域，而区域 B 为形成 N 型 TFT 的区域。透光基板 100 上另形成一有源层 102，例如多晶硅层。藉由后续光刻/蚀刻工艺(未图示)，配合设计有预定图案的第一光掩模(未图示)进行图案化处理，可在区域 A 与 B 的透光基板 100 上分别形

成图案化的有源层 102。

请参照图 1b, 接着于图 1a 所示结构上坦覆地形成一光阻层(未显示), 并藉由后续光刻/显影工艺(未图示), 配合设计有预定图案的第二光掩模(未图示)进行图案化处理, 而在区域 A、B 中分别形成两图案化的光阻层 104。此时, 区域 A 中的光阻层 104 完全覆盖于有源层 102 上, 而区域 B 内的光阻层 104 则部分覆盖有源层 102。接着, 施行一离子注入程序, 采用如砷、磷的 N 型离子并利用光阻层 104 作为离子注入掩模之用, 于区域 B 内未被光阻层 104 所覆盖的有源层 102 内形成两源/漏极区 102a, 并定义出位于两源/漏极区 102a 之间的沟道区 102b。

请参照图 1c, 在去除图 1b 所示光阻层 104 后, 接着在透光基板 100 上坦覆地形成一介电层 106。介电层 106 可为二氧化硅层, 并覆盖位于透光基板上 100 的有源层 102。接着在介电层 106 上坦覆地形成一光阻层(未显示), 藉由后续光刻/显影工艺(未图示), 配合设计有预定图案的第三光掩模(未图示)进行图案化处理, 以在区域 A、B 中形成两图案化的光阻层 108, 其中区域 A 中的光阻层 108 完全遮蔽有源层 102, 区域 B 内的光阻层 108 则部分遮蔽其下方的有源层 102 并露出部分的沟道区 102b。接着, 施行一离子注入程序, 采用如砷、磷的 N 型离子以及光阻层 108 作为一掩模层, 以于区域 B 内未为光阻层 108 所覆盖的有源层 102 内形成邻近于两源/漏极区 102a 的两浅掺杂源/漏极区 102c, 其掺杂浓度低于两源/漏极区 102a 的掺杂浓度。

请参照图 1d, 在去除图 1c 所示光阻层 108 后, 接着在介电层 106 上坦覆地形成一光阻层(未显示), 并藉由后续光刻/显影工艺(未图示), 配合设计有预定图案的第四光掩模(未图示)的使用将其图案化, 在区域 A、B 中形成两图案化的光阻层 110。如图 1d 所示, 区域 B 中的光阻层 110 完全遮蔽下方的有源层 102, 而区域 A 内的光阻层 110 则部分覆盖有源层 102。接着, 施行一离子注入程序, 采用如硼的 P 型离子以及光阻层 110 作为一掩模层, 以在区域 A 内未被光阻层 110 所覆盖的有源层 102 内形成两源/漏极区 102d, 并定义出位于此两源/漏极区 102d 之间的沟道区 102e。

请参照图 1e, 在去除图 1d 所示光阻层 110 后, 接着在透明基板 100 上坦覆地形成一金属层 112。金属层 112 可为钨、钼或其合金。藉由后续光刻/蚀刻工艺(未图示), 配合设计有预定图案的第五光掩模(未图示)进行图案化处理, 以在区域 A、B 中形成两图案化的金属层 112, 其分别位于区域 A、B

内的沟道区 102e、102b 上。至此，在透光基板 100 的区域 A、B 内即大致形成一 P 型薄膜晶体管及一 N 型晶体管。

请参照图 1f，接着在透光基板 100 上坦覆地形成一层间介电层 (inter-dielectric layer) 114，并藉由后续光刻/蚀刻工艺(未图示)，配合设计有预定图案的第六光掩模(未图示)进行图案化处理，以在区域 A、B 中形成两开口 OP。开口 OP 穿过层间介电层 114 及介电层 106，并分别露出区域 A、B 内的源/漏极区 102d、102a。

请参照图 1g，接着在透光基板 100 上坦覆地形成一金属层并填满开口 OP。藉由后续光刻/蚀刻工艺(未图示)，配合设计有预定图案的第七光掩模(未图示)进行图案化处理，而形成一图案化的金属层 116，其分别连结于区域 A、B 内的薄膜晶体管的源/漏极区 102d、102a。

请参照图 1h，接着坦覆地形成平坦层 118，以平坦化透光基板 100 的表面。接着藉由后续光刻/蚀刻工艺(未图示)，配合设计有预定图案的第八光掩模(未图示)进行图案化处理，并在区域 A 内的平坦层 118 中形成一开口 OP' 而露出区域 A 内的金属层 114 之一。

请参照图 1i，接着在平坦层上坦覆地形成一导电材料并将其填入开口 OP' 内，接着藉由后续光刻/蚀刻工艺(未图示)，配合设计有预定图案的第九光掩模(未图示)进行图案化处理，而在区域 A 内留下一导电层 120。导电层 120 与其下方的导电层 114 电性接触并形成通往薄膜晶体管的导电路径。接着形成一上盖层 122，藉由后续光刻/蚀刻工艺(未图示)，配合设计有预定图案的第十光掩模(未图示)进行图案化处理，以部分露出导电层 120。接着可在露出的导电层 120 上形成一有机发光层及另一导电层(在此皆未图示)，进而完成一有源矩阵驱动式电致发光显示元件的制作。

经由上述配合附图的说明可知，制作薄膜晶体管的习知技术需藉由四至五道光掩模的施行而完成，而此有源矩阵驱动式电致发光显示器中的显示元件的制作则需藉由多达十道光掩模的施行而完成。换言之，习知工艺极为冗长，不利于制作成本的降低以及产品产能的调配。

因此，便需要一种较为简化的电致发光显示元件工艺与结构，以降低制造成本并提升生产效能。

有鉴于此,本发明提供一种电致发光显示元件,包括:一透光基板;一薄膜晶体管,位于该透光基板上;一平坦层,覆盖该薄膜晶体管及该透光基板;一开口,位于该平坦层内,露出该薄膜晶体管的一源极/漏极区;一导电层,位于该平坦层的一部分上并填满该开口;一保护层,覆盖该平坦层及该导电层的一部分;一发光层,位于未被该保护层所覆盖的该导电层上;以及一上电极,位于该发光层上。

本发明还提供一种电致发光显示元件,包括:

一透光基板;一薄膜晶体管,位于该透光基板上;一平坦层,覆盖该薄膜晶体管及该透光基板;一开口,位于该平坦层内,露出该薄膜晶体管的一源极/漏极区;一透光导电层,顺应地形成于该开口以及该平坦层上;一不透光导电层,覆盖该透光导电层的一部分;一保护层,覆盖该不透光导电层以及该不透光导电层,露出该透光导电层的一部分;一发光层,位于露出的该透光导电层上;以及一上电极,位于该发光层上。

本发明还提供一种电致发光显示元件的制造方法,包括下列步骤:

提供一透光基板;在该透光基板上形成一第一型薄膜晶体管以及一第二型薄膜晶体管,其中该第一型薄膜晶体管不同于该第二型薄膜晶体管;形成一平坦层,覆盖该第一型薄膜晶体管、该第二型薄膜晶体管以及该透光基板;在该平坦层内形成多个开口,以分别露出该第一型薄膜晶体管的一对源极/漏极区以及该第二型薄膜晶体管的一对源极/漏极区;形成一导电层,分别覆盖于该等开口内以及邻近该等开口的部分平坦层上;在该导电层上形成一保护层,露出邻近该第一型薄膜晶体管的该导电层;在该保护层以及该导电层的露出部分上形成一发光层;以及在该发光层上形成一上电极。

本发明还提供一种电致发光显示元件的制造方法,包括下列步骤:

提供一透光基板;在该透光基板上形成一薄膜晶体管;形成一平坦层,以覆盖该薄膜晶体管以及该透光基板;于该平坦层内形成多个开口,以分别露出该薄膜晶体管的一对源极/漏极区;形成一导电层,覆盖于该等开口内以及邻近该等开口的部分平坦层上;形成一保护层,覆盖该导电层并部分露出邻近该薄膜晶体管的该导电层;在露出的该导电层上形成一发光层;以及在该发光层上形成一上电极。

为了让本发明的上述和其他目的、特征和优点能更明显易懂,下文特举

较佳实施例，并配合附图，作详细说明如下。

附图说明

图 1a 至图 1i 为一系列示意图，用以显示习知电致发光显示元件的制造方法；

图 2 为一上视示意图，用以显示本发明的一电致发光显示元件；

图 3a 至图 3h 为一系列示意图，用以显示依据本发明的第一实施例的电致发光显示元件的制造方法中沿图 2 中 3-3 线段的剖面情形；

图 4a 至图 4h 为一系列示意图，用以显示依据本发明的第一实施例的电致发光显示元件的制造方法中沿图 2 中 4-4 线段的剖面情形；

图 4i 为一示意图，用以显示依据本发明一实施例的电致发光显示元件结构；

图 5a 和图 5b 为一系列示意图，用以显示依据本发明的另一实施例的电致发光显示元件的制造方法中沿图 2 中 3-3 线段的剖面情形；

图 6a 和图 6b 为一系列示意图，用以显示依据本发明的另一实施例的电致发光显示元件的制造方法中沿图 2 中 4-4 线段的剖面情形。

主要元件符号说明

习知部分：

100~透光基板；	102~有源层；
102a~源/漏极区；	102b~沟道区；
102c~浅掺杂源/漏极区；	102d~源/漏极区；
102e~沟道区；	104~光阻层；
106~介电层；	108~光阻层；
110~光阻层；	112~金属层；
114~层间介电层；	116~金属层；
118~平坦层；	120~导电层；
122~上盖层。	

发明部分：

200~透光基板；	202~有源层；
202a~源/漏极区；	202b~沟道区；

202c~浅掺杂源/漏极区;	202d~源/漏极区;
202e~沟道区;	204~介电层;
206~光阻层;	208~光阻层;
210~光阻层;	212~扫描导线/金属层;
212a~金属层;	214~层间介电层;
216~平坦层;	218~数据导线/导电层;
218a~第一导电层;	218b~第二导电层;
220~上盖层;	222~发光层;
224~导电层;	250、260~发光方向;
T1、T2~元件区域;	300~显示元件;
320~显示区;	500~接触结构;
OP'、OP~开口。	

具体实施方式

图2是依据本发明的一实施例绘示的有源矩阵驱动式电致发光显示器内的显示元件的上视示意图。如图2所示,显示元件300包含两独立元件区域T1与T2以及显示区320。区域T1内设置有一薄膜晶体管,在此以N型薄膜晶体管为例,而区域T2内则设置有连结于显示区320内元件的薄膜晶体管,在此以P型薄膜晶体管为例。显示元件300由复数条相互交错的扫描导线212以及数据导线218所定义而成。扫描导线212连结于区域T1内的晶体管(未标号),其源极/漏极则藉由适当接触结构(未显示)分别连结于数据导线218。于区域T2内,另一晶体管(未标号)藉由接触结构500电性连结显示区320以及数据导线218。区域T2内的薄膜晶体管可于像素扫描时作为开关之用,藉以供应连续电流至显示区320的元件处。

本发明提出一种电致发光显示元件结构,以及一种可于较少光掩模的使用下制作出电致发光显示元件的工艺。相较于习知技术,本发明的结构与方法具有降低元件制造成本及提升元件产能的功效。

以下将藉由实施例来详细解说本发明的电致发光显示元件结构及其制造流程。

第一实施例:

图 3a 至图 3h 以及图 4a 至图 4h 绘示依据本发明第一实施例的电致发光显示元件的制造方法，其分别绘示沿图 2 中线段 3-3 的区域 T1 与线段 4-4 的区域 T2 在工艺中的剖面情形。

在此，区域 T1 内所形成的薄膜晶体管以 N 型薄膜晶体管为例，而区域 T2 内所形成的薄膜晶体管以 P 型薄膜晶体管为例，但本发明并非以此等实施例为限。举例而言，上述区域 T1、T2 内的薄膜晶体管亦可同时为 P 型或 N 型薄膜晶体管，或者在区域 T1 内为 P 型薄膜晶体管，而在区域 T2 内为 N 型薄膜晶体管。

请参照图 3a 与图 4a，首先提供一透光基板 200，例如透明玻璃基板或透明塑胶基板；若为塑胶基板，其材质可为聚乙烯对苯二甲酯 (polyethyleneterephthalate)、聚酯 (polyester)、聚碳酸酯 (polycarbonates)、聚丙烯酸酯 (polyacrylates) 或聚苯乙烯 (polystyrene)。接着在透光基板 200 上形成一有源层，例如多晶硅层或非晶硅层，并藉由后续光刻/蚀刻工艺 (未图示)，配合设计有预定图案的第一光掩模 (未图示) 的使用将其图案化，而在区域 T1 与 T2 内的透光基板 200 上形成一有源层 202，并且部分覆盖透光基板 200。

请参照图 3b 与图 4b，接着在图 3a 与图 4a 的结构上坦覆地形成一介电层 204，例如二氧化硅层，并覆盖位于透光基板 200 上的有源层 202。接着，在介电层 204 上形成一光阻层 (未显示)，并藉由后续光刻/显影工艺 (未图示)，配合设计有预定图案的第二光掩模 (未图示) 的使用将其图案化，而在区域 T1 与 T2 内分别形成图案化的光阻层 206，其中在区域 T1 内的光阻层 206 部分遮蔽其下方的有源层 202，而区域 T2 中的光阻层 206 则完全遮蔽了其下方的有源层 202。接着施行一离子注入程序，采用如砷、磷的 N 型离子并采用光阻层 206 作为离子注入掩模，在区域 T1 内未被光阻层 206 所覆盖的有源层 202 内形成两源/漏极区 202a，并定义出位于此等源/漏极区 202a 之间的沟道区 202b。

请继续参照图 3c 与图 4c，在去除图 3b 与图 4b 内的光阻层 206 后，接着在介电层 204 上坦覆地形成一光阻层 (未显示)，并藉由后续光刻/显影工艺 (未图示)，配合设计有预定图案的第三光掩模 (未图示) 的使用将其图案化，在区域 T1 与 T2 中分别形成图案化的光阻层 208，其中在区域 T2 中的光阻层 208 完全遮蔽下方的有源层 202，而区域 T1 内的光阻层 208 则部分遮蔽其下方的有源层 202，并露出部分的沟道区 202b。接着，施行一离子注入程

序,采用如砷、磷的N型离子并采用光阻层208作为离子注入掩模,在区域T1内未被为光阻层208所覆盖的有源层202内形成两浅掺杂源/漏极区202c,其掺杂浓度低于源/漏极区202a的掺杂浓度且邻近于源/漏极区202a。

请参照图3d与图4d,在去除图3c与4c内的光阻层208后,接着在介电层204上坦覆地形成一光阻层(未显示),并藉由后续光刻/显影工艺(未图示),配合设计有预定图案的第四光掩模(未图示)的使用将其图案化,在区域T1与T2内分别形成图案化的光阻层210。如图3d与图4d所示,在区域T1中的光阻层210完全遮蔽下方的有源层202,而在区域T2内的光阻层210则部分覆盖其下方的有源层202。接着,施行一离子注入程序,采用如硼的P型离子并采用光阻层210作为离子注入掩模层,以在区域T2内未被光阻层210所覆盖的有源层202内形成两源/漏极区202d,并定义出位于此等源/漏极区202d之间的沟道区202e。

请参照图3e与图4e,在去除图3d与4d内的光阻层210后,接着在透光基板200上坦覆地形成一金属层212。金属层212的材质可为铝、钛、钽、铬或钼,藉由后续光刻/显影工艺(未图示),配合设计有预定图案的第五光掩模(未图示)的使用将其图案化,以在区域T1与T2中分别形成图案化的金属层212,且大致设置于其内沟道区202e、202b之上。需注意的是,区域T2中还形成有一金属层212a,其覆盖于未覆盖有源层202的介电层204上,其功能是作为一电容器的下电极板。工艺至此即大致完成于区域T1与T2内的透明基板200上制作薄膜晶体管。

请参照图3f与4f,接着在透光基板200上顺应地形成一层间介电层214以覆盖金属层212与介电层204。接着利用如旋转涂布的方式形成一平坦层216,以平坦化元件的表面。在此,平坦层216的材料包括例如聚酰亚胺(Poly Imide)、聚丙烯酸酯(Poly acrylate)、聚硅化物等材料。接着,藉由后续光刻/蚀刻工艺(未图示),配合设计有预定图案的第六光掩模(未图示)的使用在区域T1与T2中分别形成两开口OP。开口OP穿过平坦层216、层间介电层214与介电层204,并分别露出区域T1与T2中薄膜晶体管的一源/漏极区202a、202d。

请参照图3g与图4g,接着在透光基板200上坦覆地覆盖一导电层并填满开口OP,并藉由后续光刻/蚀刻工艺(未图示),配合设计有预定图案的第七光掩模(未图示)的使用将其图案化,因而形成一图案化的导电层218,其

分别连结于薄膜晶体管区 T1 与 T2 内的薄膜晶体管的源/漏极区 202a、202d。在此，导电层 218 的材料可为铟的氧化物(例如铟锡氧化物(indium tin oxide, ITO)或铟锡氧化物(indium zinc oxide, IZO)、II 族金属(例如钙、镁)以及 III 族金属(例如铝)。

请参照图 3h 与图 4h，接着在透光基板 200 上坦覆地覆盖一上盖层 220，藉以平坦化元件的表面。上盖层 220 的材质可为聚酰亚胺(Poly Imide)、聚丙烯酸酯(Poly acrylate)、聚硅化物、氧化硅(SiOx)、氮化硅(SiNx)等。接着藉由后续光刻/蚀刻工艺(未图示)，配合设计有预定图案的第八光掩模(未图示)的使用，以部分去除区域 T2 内的上盖层 220 并部分露出导电层 218，进而定义出显示元件的区域。接着在上盖层 220 与导电层 218 之上依序形成一发光层 222 与一导电层 224，并完成了本发明的电致发光显示元件的制作。在此，发光层 222 可为有机发光层，其材质可为小分子或高分子有机发光二极管材料，其结构可包括依序形成于导电层 218 上的空穴注入层、有机发光材料层及电子注入层；在此为简化图示仅以发光层 222 表示。导电层 218 包括如钙、银、镁、铝、锂及其它低功函数(work function)的金属材料或复金属材料，且可藉由如真空热蒸镀或溅镀等方式形成。导电层 224 包括如铟锡氧化物(ITO)、铟锌氧化物(IZO)、锌铝氧化物(AZO)或氧化锌(ZnO)等透明导电材料。如图 4h 所示的电致发光显示元件为向上发光型显示元件，即如箭头标号 250 所示，朝向背离透光基板 200 的方向发光。显示区中的部分导电层 218 作为下电极之用，并与其下方的金属层 212a 以及其间的平坦层 216 与层间介电层 214 形成电容器。

或者，如图 4i 所示，当制作有源层 202 时(如图 3a 和图 4a)，可在区域 T2 的透光基板上额外形成一有源层 202a，并可经由后续掺杂程序将其形成 P 型掺杂或 N 型掺杂，在此显示为 P 型掺杂型态，其形成位置大致位于金属层 212a 的下方，且两者为一介电层 204 所隔离。如此，当本发明的显示元件制作完成后，便可得到如图 4i 所示的一向上发光型显示元件。此时，显示元件下方的导电层 218、金属层 212a、有源层 202a 以及介电层 204、层间介电层 214 与平坦层 216 可构成电容器。

经由上述配合附图的说明可知，本实施例需施行五道光掩模以制作薄膜晶体管，而形成有源矩阵驱动式电致发光显示元件则仅需八道光掩模。本发明藉由将习知技术中的源/漏极接触结构(即图 1g 中的金属层 116)与电致发光

元件的电极层(即图 1i 中的导电层 120)整合成为可藉由单一光掩模所形成的单一膜层,并且在平坦层形成后再形成源/漏极接触开口。因此,相较于习知技术,本发明可节省两道光掩模工艺。本实施例的工艺较为简化,有利于产品成本的降低以及产品产能的提升。

第二实施例:

图 5a 和图 5b 以及图 6a 和图 6b 绘示依据本发明第二实施例的电致发光显示元件的制造方法,其分别绘示沿图 2 中线段 3-3 的区域 T1 与线段 4-4 的区域 T2 在工艺中的剖面情形。本实施例的制造方法类似于第一实施例中的制造方法,故在此不再重复解说相同的工艺步骤,而仅于此描述不同之处。在本实施例中,电致发光显示元件为一向下发光型显示元件。

请参照图 5a 与图 6a,首先藉由如第一实施例中图 3a 至图 3f 以及图 4a 至图 4f 的工艺,制作出如图 3f 与图 4f 所示的结构。接着在图 3f 与图 4f 所示的结构上(采用六道光掩模所制成)形成顺应的导电材料以及坦覆的导电材料,此等导电材料亦填入于开口 OP'之内。接着藉由后续光刻/蚀刻工艺(未图示),配合设计有预定图案的第七光掩模(未图示)的使用将其图案化,而形成包括第一导电层 218a 与第二导电层 218b 的复合导电层;其中,第一导电层 218a 可为金属层,而第二导电层 218b 可为透明导电层。上述导电层系电性连结于区域 T1 与 T2 内的源/漏极区 202a、202d。

请参照图 5b 与图 6b,接着在透光基板 200 上坦覆地形成上盖层 220 并平坦化元件的表面。接着藉由后续光刻/蚀刻工艺(未图示),配合设计有预定图案的第八光掩模(未图示)的使用将其图案化,以部分去除区域 T2 内的上盖层 220 以及第一导电层 218a,进而定义出显示元件的区域,并部分露出此区域内的第二导电层 218b。接着依序形成发光层 222 与另一导电层 224,且顺应地覆盖于上盖层 220 与第二导电层 218b 之上。至此即完成了本发明的电致发光显示元件的制作。在此,由于第二导电层 218b 为透明导电层,而导电层 224 则可为不透光导电层,因此显示元件的发光方向可朝向透光基板 200 的方向发光,如箭头标号 260 所示,此时显示元件为向下发光型显示元件。需注意的是,此时显示区中的第二导电层 218b 作为下电极之用,并与其下方的金属层 212a 以及其间的平坦层 216 与层间介电层 214 形成电容器。

经由上述配合附图的说明可知,本实施例需施行五道光掩模来制作薄膜

晶体管，而形成有源矩阵驱动式电致发光显示元件则仅需八道光掩模。本发明藉由将习知技术中的源/漏极接触结构(即图 1g 中的金属层 116)与电致发光元件的电极层(即图 1i 中的导电层 120)整合成为可藉由单一光掩模所形成的单一膜层，并在平坦层形成后再形成源/漏极接触开口。因此，相较于习知技术，本发明可节省两道光掩模工艺。同样地，本实施例的工艺较为简化，有利于产品成本的降低以及产品产能的提升。

虽然本发明已以较佳实施例揭露如上，然其并非用以限定本发明的保护范围，任何熟习此技艺者，在不脱离本发明的精神和范围内，当可作各种的更动与润饰，因此本发明的保护范围当视后附的权利要求所界定者为准。

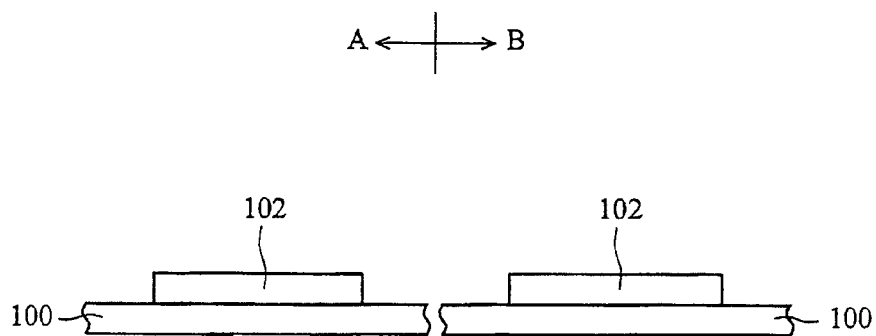


图 1a

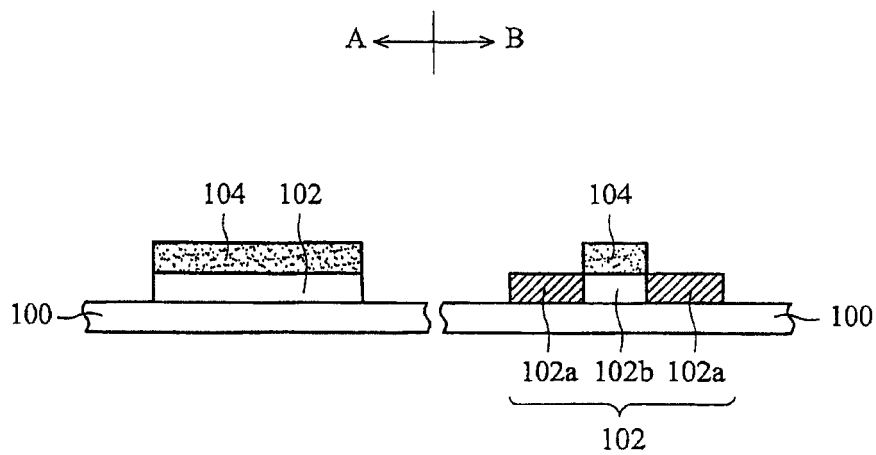


图 1b

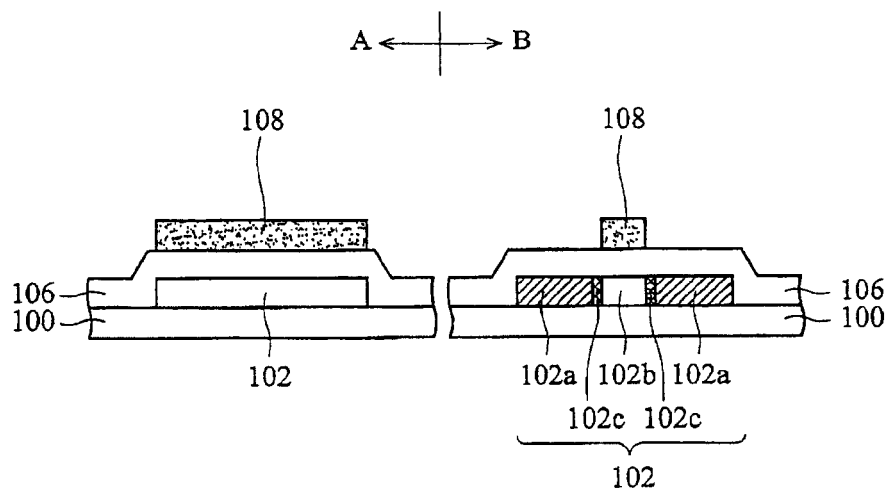


图 1c

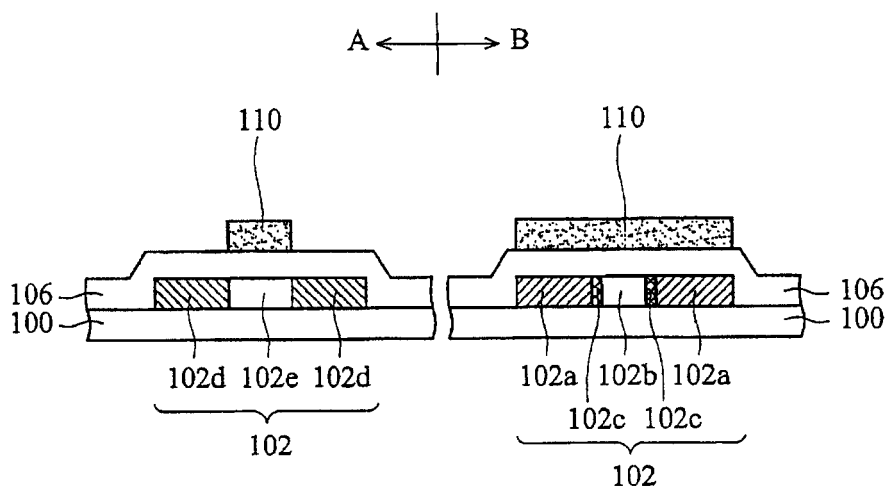


图 1d

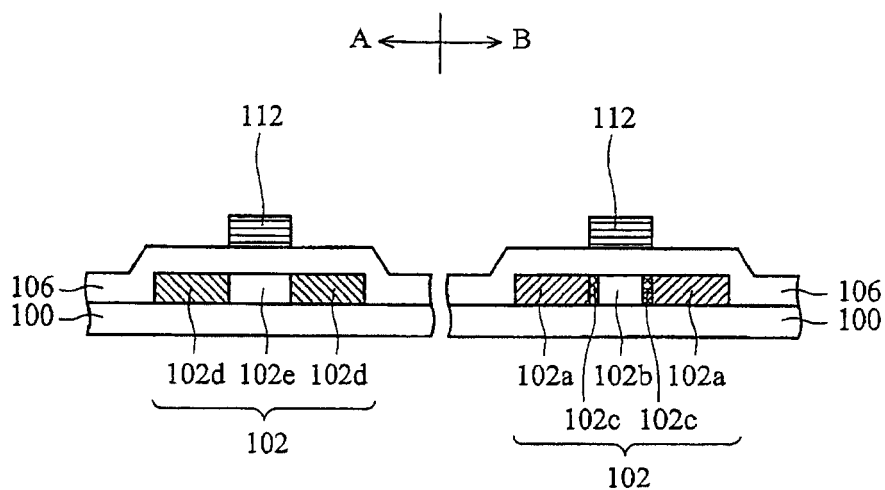


图 1e

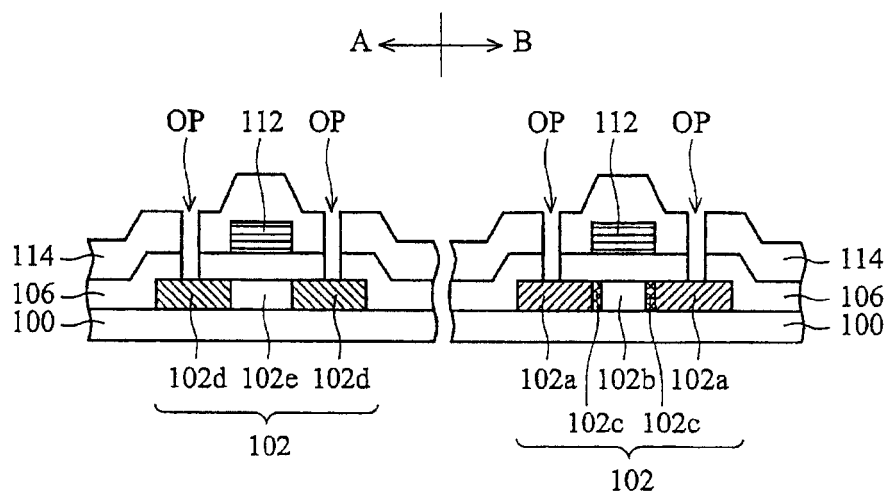


图 1f

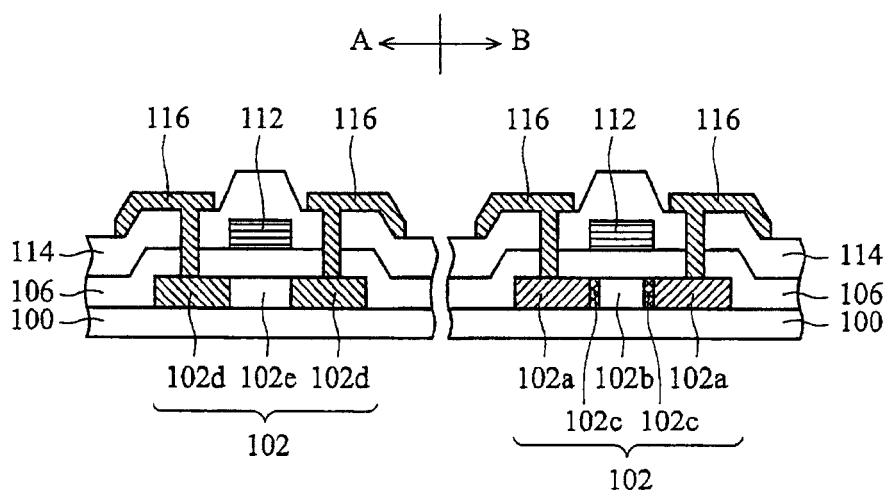


图 1g

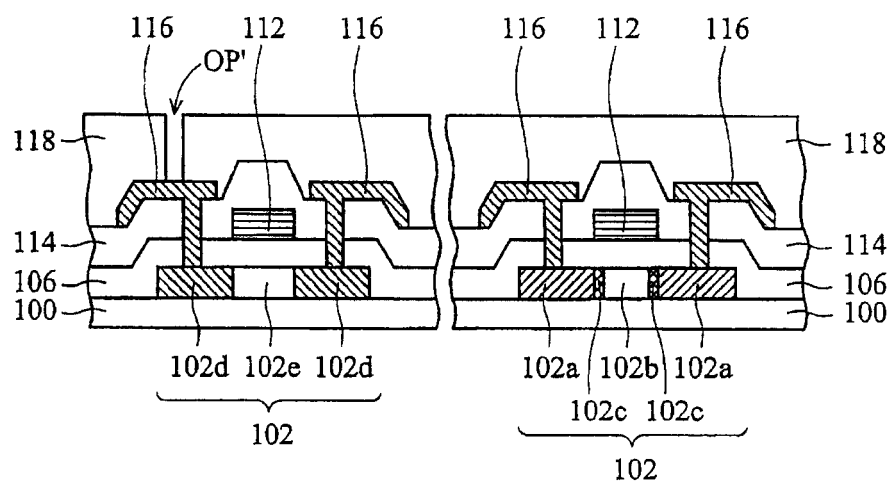


图 1h

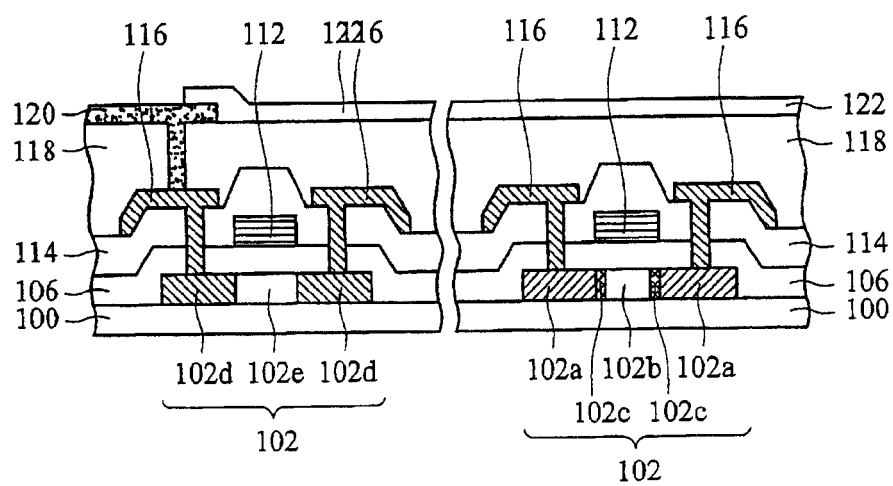


图 11

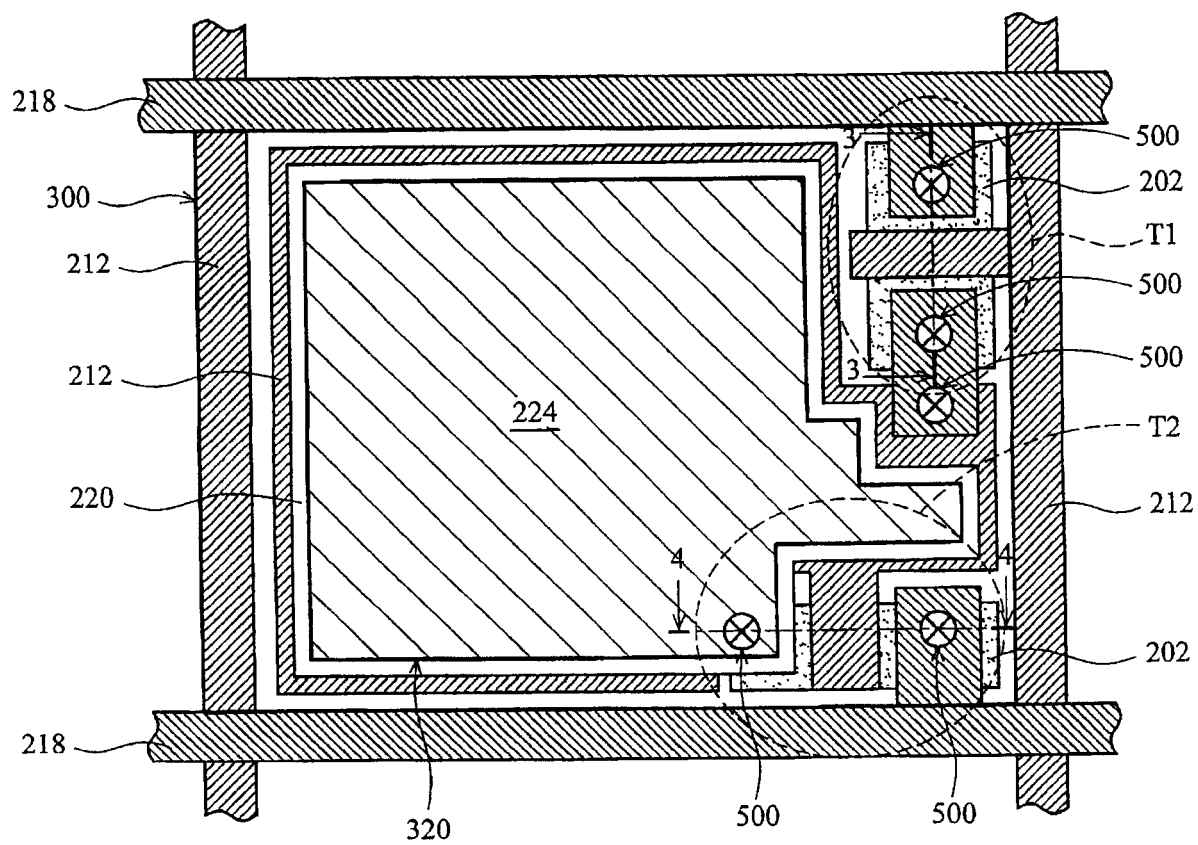


图 2

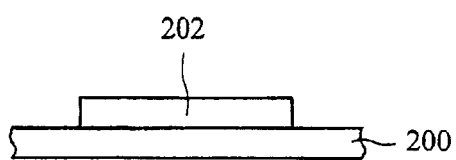


图 3a



图 4a

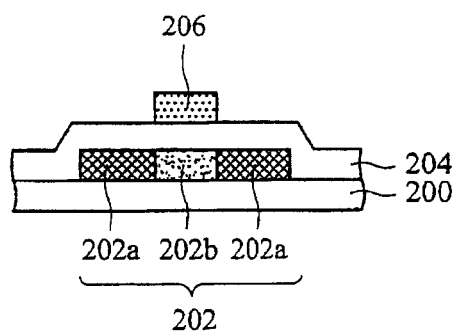


图 3b

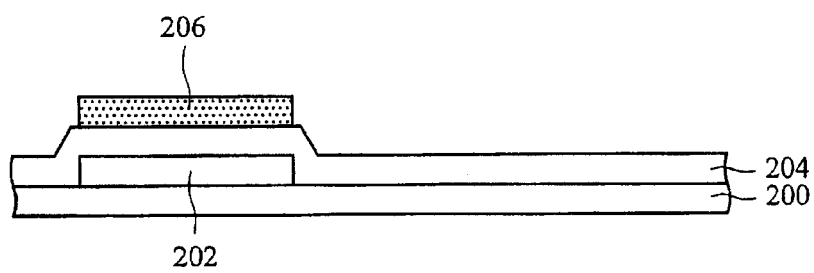


图 4b

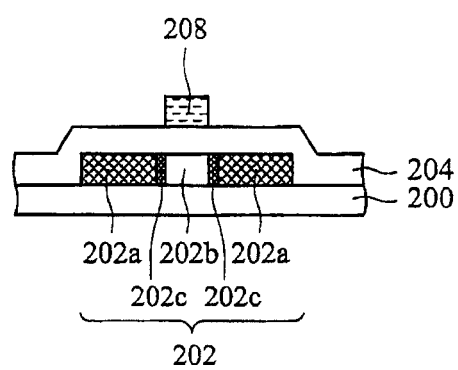


图 3c

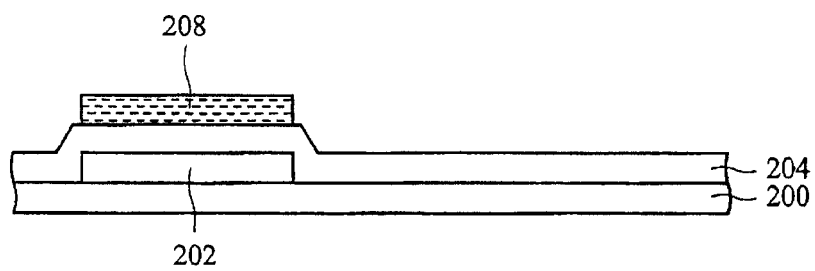


图 4c

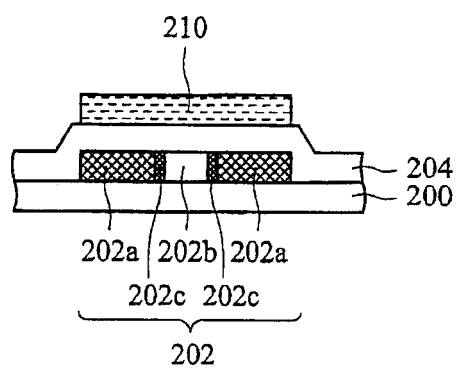


图 3d

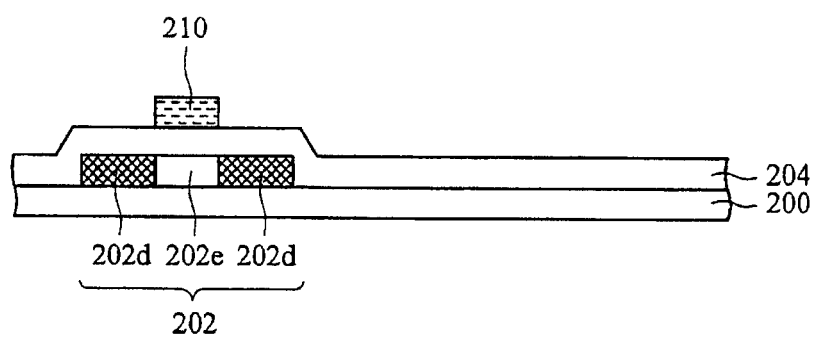


图 4d

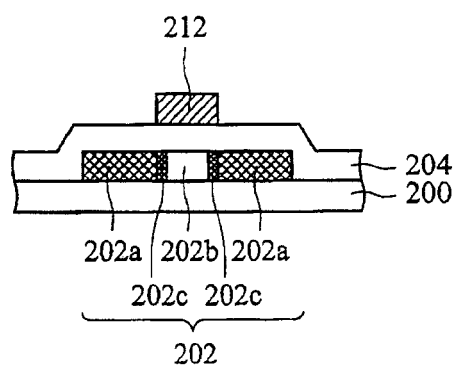


图 3e

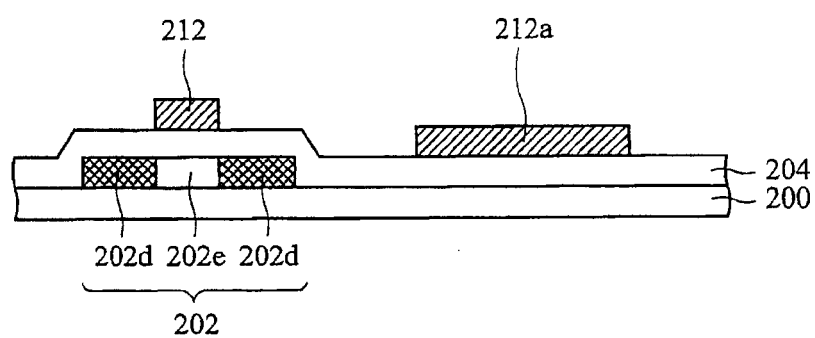


图 4e

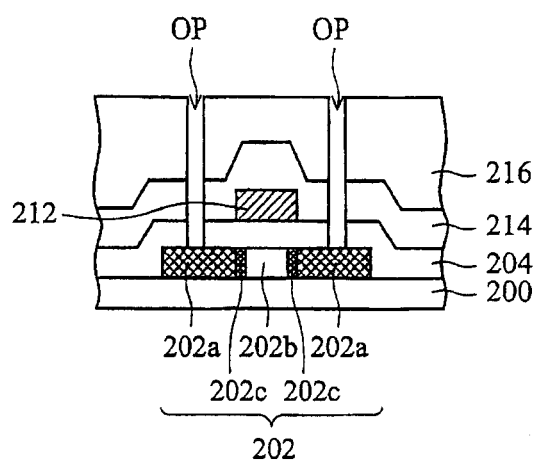


图 3f

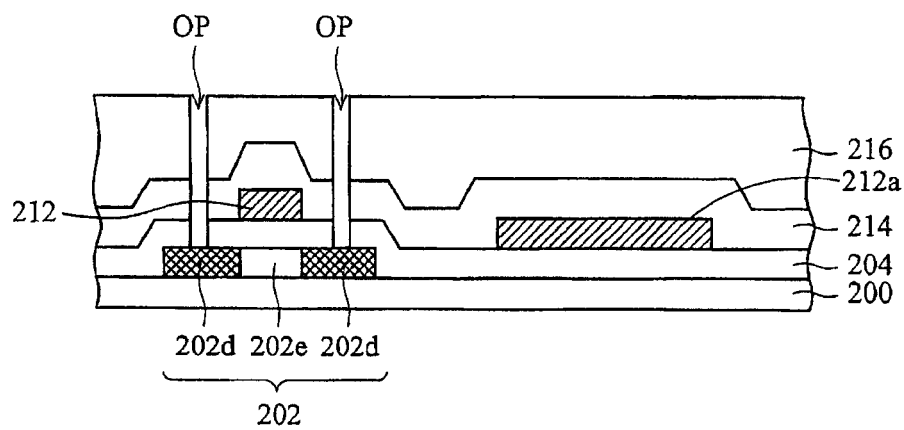


图 4f

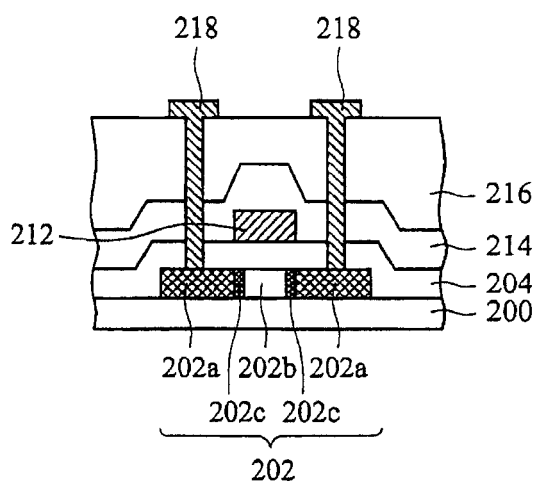


图 3g

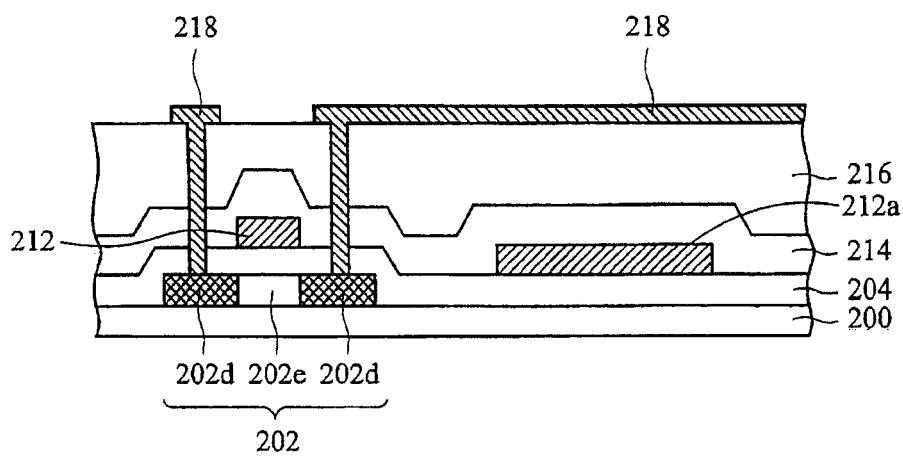


图 4g

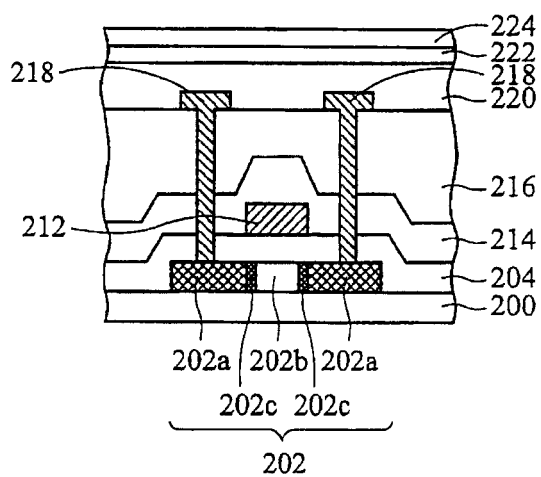


图 3h

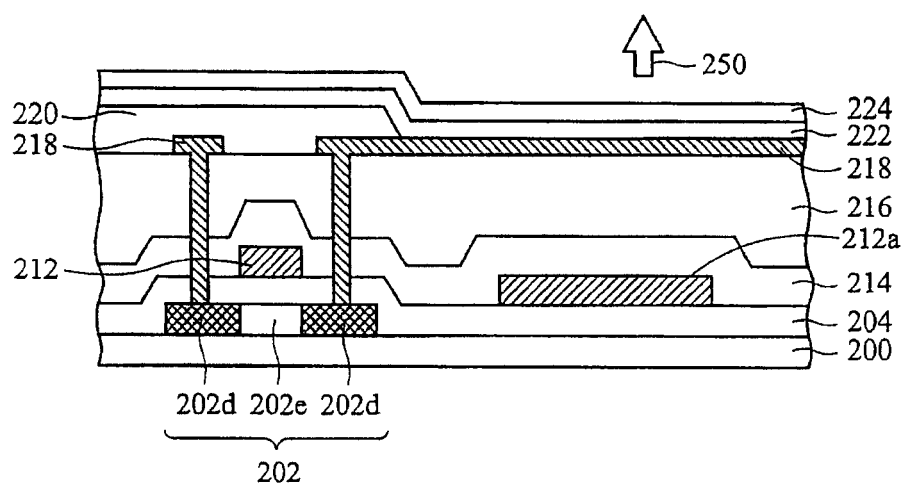


图 4h

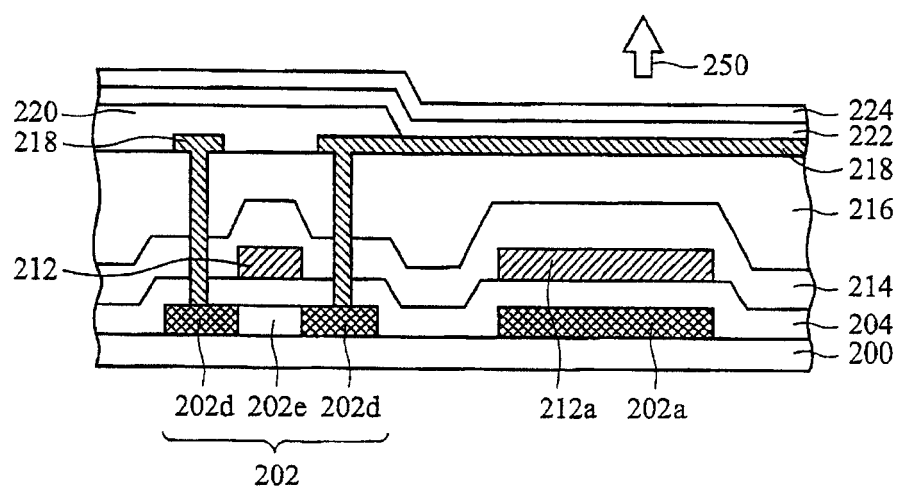


图 4i

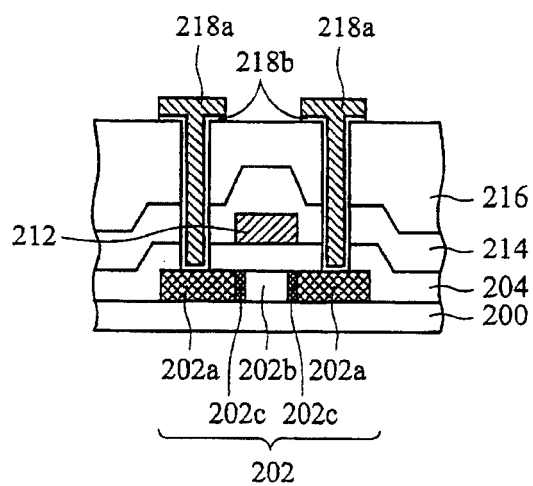


图 5a

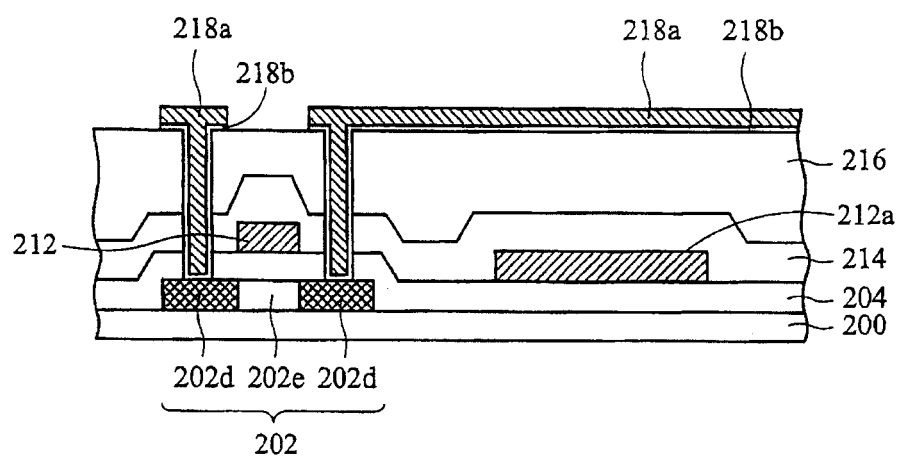


图 6a

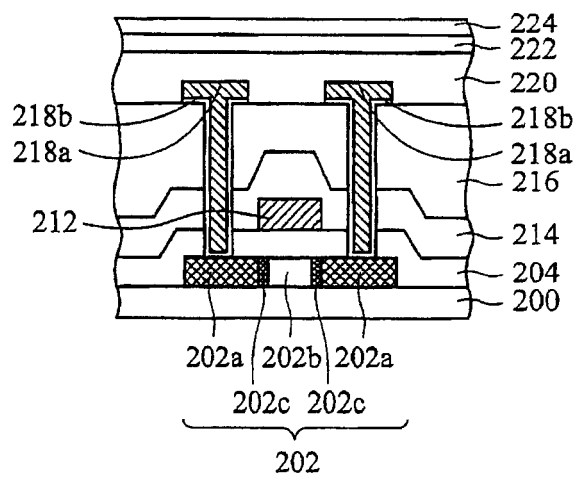


图 5b

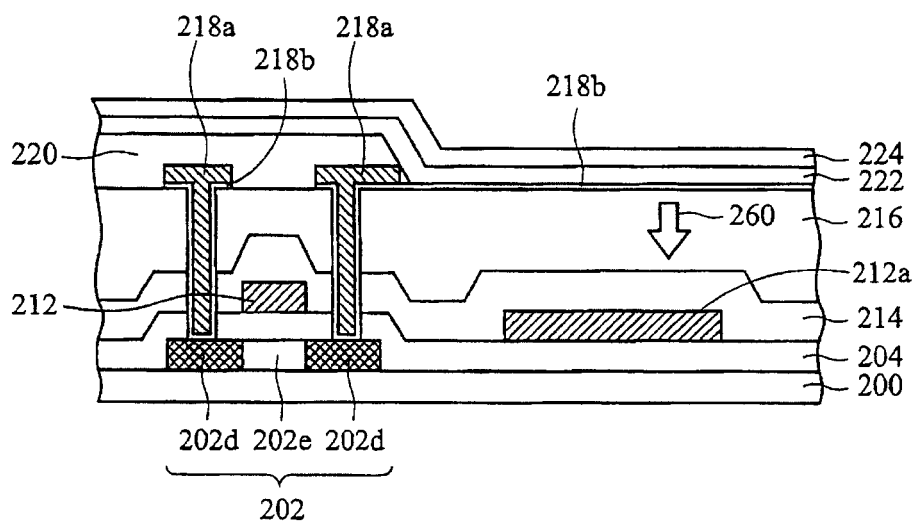


图 6b

专利名称(译)	电致发光显示元件及其制造方法		
公开(公告)号	CN1866535A	公开(公告)日	2006-11-22
申请号	CN200610080387.1	申请日	2006-05-16
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	李信宏 陈韵升 石明昌 刘俊欣		
发明人	李信宏 陈韵升 石明昌 刘俊欣		
IPC分类号	H01L27/32 H01L21/82 H01L27/15		
代理人(译)	侯宇		
其他公开文献	CN100407438C		
外部链接	Espacenet SIPO		

摘要(译)

一种电致发光显示元件，包括：一透光基板；一薄膜晶体管，位于该透光基板上；一平坦层，覆盖该薄膜晶体管及该透光基板；一开口，位于该平坦层内，露出该薄膜晶体管的一源极/漏极区；一导电层，位于该平坦层的一部分上并填满该开口；一保护层，覆盖该平坦层及该导电层的一部分；一发光层，位于未为该保护层所覆盖的导电层上；以及一上电极，位于该发光层上。

