



# [12] 发明专利申请公开说明书

[21] 申请号 200410103973.4

[43] 公开日 2005 年 9 月 28 日

[11] 公开号 CN 1674740A

[22] 申请日 2004.12.31

[21] 申请号 200410103973.4

[30] 优先权

[32] 2004.3.25 [33] KR [31] 10-2004-0020349

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国汉城

[72] 发明人 李汉相

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

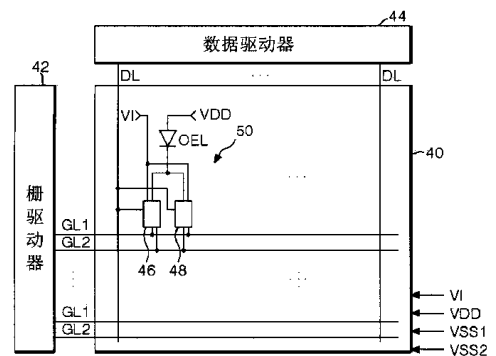
代理人 徐金国 祁建国

权利要求书 5 页 说明书 14 页 附图 11 页

[54] 发明名称 电致发光显示器件及其驱动方法

[57] 摘要

本发明公开了一种电致发光显示器件，该器件包括具有由数据线与第一和第二栅线之间交叉限定的像素区域中的多个像素的电致发光面板，其中各像素包括：连接以接收供电电压的电致发光单元，以及用于交替控制流入所述电致发光单元的电流的第一单元驱动器和第二单元驱动器。



1、一种电致发光显示器件，包括：

5 具有由数据线与第一和第二栅线之间的交叉限定的像素区域中的多个像素的电致发光面板，所述各像素包括：

连接以接收供电电压的电致发光单元；以及

第一单元驱动器和第二单元驱动器，用于交替控制流入所述电致发光单元的电流。

10 2、按照权利要求 1 所述的电致发光显示器件，其特征在于，所述第一单元驱动器包括第一驱动薄膜晶体管和第一偏压开关，其中所述第一偏压开关连接到所述第一驱动薄膜晶体管的栅极端，用于选择性地将逆电压施加到所述第一驱动薄膜晶体管。

15 3、按照权利要求 2 所述的电致发光显示器件，其特征在于，所述第二单元驱动器包括第二驱动薄膜晶体管和第二偏压开关，其中所述第二偏压开关连接到所述第二驱动薄膜晶体管的栅极端，用于选择性地将逆电压施加到所述第二驱动薄膜晶体管。

20 4、按照权利要求 3 所述的电致发光显示器件，其特征在于，所述第一驱动薄膜晶体管具有连接到所述电致发光单元的漏极端和连接到第一基准电压源的源极端，并且所述第二驱动薄膜晶体管具有连接到所述电致发光单元的漏极端和连接到所述第一基准电压源的源极端。

5、按照权利要求 4 所述的电致发光显示器件，其特征在于，所述第一单元驱动器包括：

25 连接到所述第一驱动薄膜晶体管、各条所述数据线和各条所述第一栅线的第一开关薄膜晶体管，当扫描脉冲施加到各条所述第一栅线上时，所述第一开关薄膜晶体管将由各条数据线提供的数据信号施加到同一像素区域的所述第一驱动薄膜晶体管；以及

连接在所述第一驱动薄膜晶体管的栅极端与第二基准电压源之间的第一存储电容。

30 6、按照权利要求 5 所述的电致发光显示器件，其特征在于，所述第二单元驱动器包括：

连接到所述第二驱动薄膜晶体管、各条所述数据线和各条所述第二栅线的第二开关薄膜晶体管，当扫描脉冲施加到各条第二栅线上时，所述第二开关薄膜晶体管将由各条数据线提供的数据信号施加到同一像素区域的所述第二驱动薄膜晶体管；以及

5 连接在所述第二驱动薄膜晶体管的栅极端与所述第二基准电压源之间的第二存储电容。

7、按照权利要求6所述的电致发光显示器件，其特征在于，所述第一基准电压源和所述第二基准电压源提供低于所述供电电压的电压值的基准电压。

8、按照权利要求6所述的电致发光显示器件，其特征在于，所述逆电压  
10 具有低于由所述第一和第二电压源提供的基准电压的电压值。

9、按照权利要求6所述的电致发光显示器件，其特征在于，所述第一和第二基准电压源提供有相同电压值的基准电压。

10、按照权利要求2所述的电致发光显示器件，还进一步包括用于提供逆电压的逆电压源。

11、按照权利要求2所述的电致发光显示器件，其特征在于，所述连接到第j条第一和第二栅线（GL1j和GL2j，其中j为一整数）的像素的第一偏压开关包括：  
15

连接到所述像素的第一驱动薄膜晶体管的栅极端的漏极端；

连接到所述逆电压源的源极端，其中所述逆电压源提供逆电压；以及

20 连接到所述第j条第二栅线（GL2j）的栅极端。

12、按照权利要求11所述的电致发光显示器件，其特征在于，当扫描脉冲施加到第j条第二栅线（GL2j）上时，所述连接到第j条第一和第二栅线（GL1j和GL2j）的像素的第一偏压开关将来自所述逆电压源的逆电压施加到所述像素的第一驱动薄膜晶体管的栅极端。

13、按照权利要求12所述的电致发光显示器件，其特征在于，所述连接到第j条第一和第二栅线（GL1j和GL2j）的像素的第二偏压开关包括：  
25

连接到所述像素的所述第二驱动薄膜晶体管的栅极端的漏极端；

连接到所述逆电压源的源极端，其中所述逆电压源提供逆电压；以及

连接到所述第j条第一栅线（GL1j）的栅极端。

14、按照权利要求13所述的电致发光显示器件，其特征在于，当扫描脉  
30

冲施加到第j条第一栅线(GL1j)上时,所述连接到第j条第一和第二栅线(GL1j和GL2j)的像素的第二偏压开关将来自所述逆电压源的逆电压施加到所述像素的所述第二驱动薄膜晶体管的栅极端。

15、按照权利要求2所述的电致发光显示器件,其特征在于,所述连接到  
5 第j条第一和第二栅线(GL1j和GL2j,其中j为一整数)的像素的第一偏压开关包括:

连接到所述像素的所述第一驱动薄膜晶体管的栅极端的漏极端;

连接到第(j-1)条第一栅线(GL1j-1)或第(j-1)条第二栅线(GL2j-1)  
的源极端;以及

10 连接到第j条第二栅线(GL2j)的栅极端。

16、按照权利要求15所述的电致发光显示器件,其特征在于,当扫描脉  
冲施加到所述第j条第二栅线(GL2j)上时,所述连接到所述第j条第一和第  
二栅线(GL1j和GL2j)的像素的第一偏压开关将作为逆电压的截止电压施加  
到所述像素的第一驱动薄膜晶体管的栅极端。

15 17、按照权利要求16所述的电致发光显示器件,其特征在于,所述截止  
电压具有低于施加到所述第一驱动薄膜晶体管的源极端的基准电压值的值。

18、按照权利要求17所述的电致发光显示器件,其特征在于,所述连接  
到第j条第一和第二栅线(GL1j和GL2j)的像素的第二偏压开关包括:

连接到所述像素的所述第二驱动薄膜晶体管的栅极端的漏极端;

20 连接到所述第(j-1)条第一栅线(GL1j-1)和第(j-1)条第二栅线(GL2j-1)  
其中一条的源极端;以及

连接到所述第j条第一栅线(GL1j)的栅极端。

19、按照权利要求18所述的电致发光显示器件,其特征在于,当扫描脉  
冲施加到所述第j条第一栅线(GL1j)上时,所述连接到第j条第一和第二栅  
25 线(GL1j和GL2j)的像素的第二偏压开关将作为逆电压的截止电压施加到所  
述像素的第二驱动薄膜晶体管的栅极端。

20、按照权利要求19所述的电致发光显示器件,其特征在于,所述截止  
电压具有低于施加到所述第二驱动薄膜晶体管的源极端的基准电压值的值。

21、按照权利要求1所述的电致发光显示器件,还进一步包括栅驱动器,  
30 其在第i帧期间(其中i是奇数或偶数)顺序将扫描脉冲施加到所述第一栅线

上,并在第(i+1)帧期间顺序将扫描脉冲施加到所述第二栅线上。

22、一种电致发光显示器件,包括:

用于各条水平线的第一和第二栅线;

用于以矩阵型方式设置的各像素的多个电致发光单元;

5 第一单元驱动器,其具有当扫描脉冲施加到所述第一栅线上时,控制电流流入所述电致发光单元的各像素的第一驱动薄膜晶体管;以及

第二单元驱动器,其具有当扫描脉冲施加到所述第二栅线上时,控制电流流入所述电致发光单元的各像素的第二驱动薄膜晶体管。

10 23、按照权利要求22所述的电致发光显示器件,其特征在于,当扫描脉冲施加到所述第二栅线上时,位于第j条水平线上(其中j为一整数)的所述第一单元驱动器将逆偏电压施加到所述第一驱动薄膜晶体管。

24、按照权利要求23所述的电致发光显示器件,其特征在于,所述逆偏电压具有低于施加到所述第一驱动薄膜晶体管的源极端的基准电压值的值。

15 25、按照权利要求23所述的电致发光显示器件,其特征在于,当扫描脉冲施加到所述第一栅线上时,位于第j条水平线上(其中j为一整数)的所述第二单元驱动器将所述逆偏电压施加到所述第二驱动薄膜晶体管。

26、按照权利要求25所述的电致发光显示器件,其特征在于,所述逆偏电压具有低于施加到所述第二驱动薄膜晶体管的源极端的基准电压值的值。

27、按照权利要求23所述的电致发光显示器件,还进一步包括:

20 电压提供器,用于提供所述逆偏电压。

28、按照权利要求23所述的电致发光显示器件,其特征在于,所述逆偏电压是施加到第(j-1)条水平线上的所述第一和第二栅线之一的截止电压。

29、一种电致发光显示器件的驱动方法,该器件具有用于以矩阵型方式设置的各像素的第一单元驱动器和第二单元驱动器,该方法包括:

25 将扫描脉冲施加到所述第一和第二栅线上;

当所述扫描脉冲施加到第j条第一栅线(GL1j)上或第j条第二栅线(GL2j)上时,将数据信号施加到第j条水平线(j为一整数)上的像素的所述第一和第二单元驱动器的其中一个,并将逆偏电压施加到该像素的所述第一和第二单元驱动器中的另一个。

30 基于所述数据信号,控制电流经由所述像素的所述电致发光单元,从供电

电压源流入基准电压源。

30、按照权利要求 29 所述的方法，其特征在于，所述扫描脉冲在第  $i$  帧期间（其中  $i$  是奇数或偶数）顺序施加到所述第一栅线上，并在第  $(i+1)$  帧期间顺序施加到所述第二栅线上。

5        31、按照权利要求 30 所述的方法，其特征在于，当扫描脉冲施加到第  $j$  条第一栅线（GL1 $j$ ）上时，所述第一单元驱动器控制流入所述像素的电致发光单元的电流。

32、按照权利要求 30 所述的方法，其特征在于，当扫描脉冲施加到第  $j$  条第一栅线（GL1 $j$ ）上时，所述逆偏电压施加到所述像素的第二单元驱动器。

10       33、按照权利要求 32 所述的方法，还进一步包括设置所述逆偏电压的电压值低于基准电压的电压值，其中所述逆偏电压施加到包含在所述第二单元驱动器中的所述驱动薄膜晶体管的栅极端，并且所述基准电压施加到所述第二单元驱动器中的所述驱动薄膜晶体管的源极端。

15       34、按照权利要求 33 所述的方法，其特征在于，当扫描脉冲施加到第  $j$  条第二栅线（GL2 $j$ ）上时，所述第二单元驱动器控制流入所述像素的电致发光单元的电流。

35、按照权利要求 34 所述的方法，其特征在于，当扫描脉冲施加到第  $j$  条第二栅线（GL2 $j$ ）上时，所述逆偏电压施加到所述像素的第一单元驱动器。

20       36、按照权利要求 35 所述的方法，其特征在于，所述逆偏电压施加到包含在所述第一单元驱动器中的所述驱动薄膜晶体管的栅极端，并且所述基准电压施加到所述第一单元驱动器中的所述驱动薄膜晶体管的源极端。

37、按照权利要求 29 所述的方法，其特征在于，所述逆偏电压由所述逆电压源提供。

25       38、按照权利要求 29 所述的方法，还进一步包括当扫描脉冲没有施加到所述第一和第二栅线上时，将截止信号施加到该第一和第二栅线上。

39、按照权利要求 38 所述的方法，其特征在于，所述截止信号用作所述逆偏电压施加。

## 电致发光显示器件及其驱动方法

- 5           本申请要求享有 2004 年 3 月 25 日在韩国递交的韩国专利申请 P2004-20349 的权益，在此将该文件结合进来作为参考。

### 技术领域

- 10           本发明涉及一种电致发光显示 (ELD) 器件，尤其涉及一种能够防止在各像素的驱动薄膜晶体管阈值电压上升并提供稳定显示亮度的电致发光显示器件及其驱动方法。

### 背景技术

- 15           已经做出很多努力来研究和开发各种平板显示器件，例如液晶显示 (LCD) 器件、场发射显示 (FED) 器件、等离子显示板 (PDP) 器件和电致发光 (EL) 显示器件，用以替代阴极射线管 (CRT) 器件。这些平板显示器件具有外形薄、重量轻和尺寸小的有利特点。此外，电致发光 (EL) 显示器件具有的另一优点在于其是一种能够使用磷材料来发光的自发光型显示器。

- 20           通常，如果磷材料包括无机材料，EL 显示器件就分类为无机 EL 器件，或者如果磷材料包括有机化合物，EL 显示器件就分类为有机 EL 器件。通常，有机 EL 器件包括设置在阴极与阳极之间的电子注入层、电子载流子层、发光层、空穴载流子层和空穴注入层。当将一预定电压施加在有机 EL 器件中的阳极与阴极之间时，从阴极产生的电子经由电子注入层和电子载流子层移动到发光层中，而从阳极产生的空穴经由空穴注入层和空穴载流子层移动到发光层中。这  
25           样，这些分别来自电子载流子层和空穴载流子层的电子和空穴在发光层复合，从而发光。

- 30           有机 ELD 通常使用包括淀积工艺和封装工艺的相对简单的工艺制造。这样，有机 ELD 的制造成本低。而且，有机 ELD 可以使用低 DC 电压工作，从而具有低能耗和快速响应时间。有机 ELD 还具有宽视角和高图像对比度。另外，由于有机 ELD 是一种集成器件，所以有机 ELD 有受外部撞击的高承受力和广泛

的应用范围。

已经广泛使用一种没有开关元件的无源矩阵型 ELD。在无源矩阵型 ELD 中，扫描线与信号线交叉以限定矩阵结构中的多个像素，并且扫描线被顺序驱动以激励各像素。然而，为了获得期望的平均亮度，瞬间亮度需要与通过将平均亮度乘以线数获得的亮度一样高。

也存在一种在各像素内包括薄膜晶体管作为各开关元件的有源矩阵型 ELD。施加到像素的电压充入存储电容  $C_{st}$  中，以便可以施加该电压直到施放下帧信号为止，从而可以无论栅线数量多少而持续驱动有机 ELD 直到完成图像画面。因此，有源矩阵型 ELD 即使在施加低电流时也能够提供均匀的亮度。

图 1 是说明现有技术的有源矩阵型有源矩阵型电致发光显示器件的示意性方框图。在图 1 中，有源矩阵型 EL 显示器件包括具有设置在栅线 GL 与数据线 DL 之间的交叉点上的像素 28 的 EL 面板 20、用于驱动栅线 GL 的栅驱动器 22 和用于驱动数据线 DL 的数据驱动器 24。栅驱动器 22 顺序将扫描脉冲施加到栅线 GL 以驱动栅线 GL。此外，只要提供扫描脉冲，数据驱动器 24 将从外部源输入的数字数据信号转换为模拟数据信号，并将该模拟数据信号施加到数据线 DL 上。当扫描脉冲施加到对应的栅线 GL 时，各像素 28 从各条数据线 DL 接收数据信号，从而产生对应于该数据信号的光。

图 2 是说明图 1 所示的电致发光显示器件的像素的详细电路图。如图 2 所示，各像素 28 包括具有连接到供电电压源 VDD 的阳极和连接到单元驱动器 30 的阴极的电致发光单元 OEL。单元驱动器 30 还连接到各条栅线 GL、各条数据线 DL 和接地电压源 GND，以驱动电致发光单元 OEL。

此外，单元驱动器 30 包括开关薄膜晶体管 T1、驱动薄膜晶体管 T2 和存储电容  $C_{st}$ 。开关薄膜晶体管 T1 包括连接到各条栅线 GL 的栅极端、连接到各条数据线 DL 的源极端和连接到第一节点 N1 的漏极端。驱动薄膜晶体管 T2 包括连接到第一节点 N1 的栅极端、连接到接地电压源 GND 的源极端和连接到电致发光单元 OEL 的漏极端。存储电容  $C_{st}$  连接在接地电压源 GND 与第一节点 N1 之间。

而且，当扫描脉冲施加到各条栅线 GL 时，开关薄膜晶体管 T1 导通。当开关薄膜晶体管 T1 导通时，其将提供到各条数据线 DL 的数据信号施加到第一节点 N1 上。然后，提供到第一节点上的数据信号充入存储电容  $C_{st}$  中，并施加

到驱动薄膜晶体管 T2 的栅极端。驱动薄膜晶体管 T2 响应该数据信号，控制从供电电压源 VDD 经由电致发光单元 OEL 馈入的电流 I，从而控制电致发光单元 OEL 的发光量。

另外，即使开关薄膜晶体管 T1 截止，驱动薄膜晶体管 T2 可以通过充入存储电容 Cst 中的数据信号保持导通状态，并仍然可以控制从供电电压源 VDD 经由电致发光单元 OEL 馈入的电流 I，直到施加下一帧的数据信号。在这种情况下，流向电致发光单元 OEL 的电流 I 可以表示为下面的等式：

$$I = \frac{W}{2L} C_{ox} (V_{g2} - V_{th})^2 \quad \dots\dots(1)$$

“W”代表驱动薄膜晶体管 T2 的宽度，并且“L”代表驱动薄膜晶体管 T2 的长度。而且，“Cox”代表当制造驱动薄膜晶体管 T2 时，由形成单层的绝缘膜提供的电容值。同样，“Vg2”代表输入到驱动薄膜晶体管 T2 栅极端的数据信号的电压值，并且“Vth”代表驱动薄膜晶体管 T2 的阈值电压值。

在上面等式（1）中，“W”、“L”、“Cox”和“Vg2”与时间推移无关地连续保持。然而，驱动薄膜晶体管 T2 的阈值电压值“Vth”随时间推移而削弱。

具体地说，正（+）电压持续提供到驱动薄膜晶体管 T2 的栅极端上。具体地，持续施加的正电压使驱动薄膜晶体管 T2 的阈值电压 Vth 随时间推移而增加。此外，由于驱动薄膜晶体管 T2 的阈值电压 Vth 增加，流过电致发光单元 OEL 的电流减少，从而减少了图像亮度并使图像质量恶化。

图 3A 和图 3B 是说明非晶硅原子的结构图，并且图 4 是说明图 2 所示的像素的驱动薄膜晶体管恶化的曲线图。驱动薄膜晶体管 T2（图 2 所示）由氢化物非晶硅制成。氢化物非晶硅可以容易地以大尺寸制成并可以在低于 350° C 的低温下在基板上淀积。这样，大部分薄膜晶体管都使用氢化物非晶硅制成。

然而，如图 3A 所示，氢化物非晶硅具有一种有弱/悬浮硅-硅（Si-Si）键的不规则原子结构。如图 3B 所示，随着时间推移，硅从弱键分离，并且电子或空穴在原子分离处复合。如图 4 所示，因为由于氢化物非晶硅的原子结构变化而改变了能级，所以驱动薄膜晶体管 T2 的阈值电压 Vth 随着时间推移逐渐增加到 Vth'、Vth'' 和 Vth'''。

因此，因为驱动薄膜晶体管 T2 的阈值电压 Vth 随着时间推移增加到

$V_{th}'$ 、 $V_{th}''$  和  $V_{th}'''$ ，所以现有技术的电致发光显示器件的图像亮度随着时间而降级。此外，由于 EL 面板 20 的部分亮度减少产生残留图像，因而严重削弱了图像质量。

## 5 发明内容

因此，本发明涉及一种电致发光显示器件及其驱动方法，其基本上避免了因现有技术的局限和缺点带来的一个或者多个问题。

本发明的目的在于提供一种电致发光显示器件及其驱动方法，其可以防止提供给各像素的驱动薄膜晶体管的阈值电压上升，以显示有稳定亮度的图像。

10 本发明的其他特征和优点将在以下的描述中列出，根据该描述，它们的一部分将变得很明显，或者可以通过对本发明的实践学会。通过以下的文字说明及其权利要求书以及附图中特别指出的结构，将实现和达到本发明的这些和其他优点。

为了实现这些和其他优点，按照本发明的目的，作为具体和概括的描述，  
15 本发明的一种电致发光显示器件包括：具有在由数据线与第一和第二栅线之间交叉限定的像素区域中的多个像素的电致发光面板，各像素包括：连接以接收供电电压的电致发光单元和用于交替控制流入电致发光单元的电流的第一单元驱动器和第二单元驱动器。

20 在另一个方面，一种电致发光显示器件包括：各条水平线的第一和第二栅线、以矩阵型方式设置的各像素的多个电致发光单元、具有当扫描脉冲施加到第一栅线上时，用以控制流入电致发光单元电流的各像素的第一驱动薄膜晶体管的第一单元驱动器、以及具有当扫描脉冲施加到第二栅线上时，用以控制流入电致发光单元电流的各像素的第二驱动薄膜晶体管的第二单元驱动器。

25 在又一个方面，一种具有以矩阵型方式设置的各像素的第一单元驱动器和第二单元驱动器的电致发光显示器件的驱动方法包括：将扫描脉冲施加到第一和第二栅线上、当扫描脉冲施加到第  $j$  条第一栅线（ $GL1j$ ）或第  $j$  条第二栅线（ $GL2j$ ）上时，将数据信号施加到第  $j$  条水平线（ $j$  为一整数）的像素的第一和第二单元驱动器的其中一个并将逆偏电压施加到像素的第一和第二单元驱动器中的另外一个、以及基于所述数据信号，控制电流经由像素的电致发光单  
30 元从供电电压源流入基准电压源。

应理解的是，前述的一般性描述和以下的详细描述都是示例性和解释性的，意欲用它们提供对所要求保护的本发明的进一步解释。

## 附图说明

5 所包括用来提供对本发明进一步理解并且包括在内构成本说明书一部分的附图示出了本发明的各个实施例，并且连同文字说明一起用来解释本发明的原理。

在附图中：

图1是说明现有技术的有源矩阵型电致发光显示器件的示意性方框图；

10 图2是说明图1所示的电致发光显示器件的像素的详细电路图；

图3A和图3B是说明非晶硅原子的结构图；

图4是说明图2所示的像素的驱动薄膜晶体管恶化的曲线图；

图5是说明按照本发明一实施例的电致发光显示器件的示意性方框图；

图6是说明图5所示的电致发光显示器件的像素的详细电路图；

15 图7是说明施加到图5所示的电致发光显示器件的栅线上的扫描脉冲的波形图；

图8是说明按照本发明另一实施例的电致发光显示器件的示意性方框图；

图9是说明图8所示的电致发光显示器件的像素的详细电路图；

20 图10A和图10B是说明按照本发明一实施例的电致发光显示器件的发光示意图。

## 具体实施方式

以下详细描述本发明的各优选实施例，它们的实例示于附图中。

25 图5是说明按照本发明一实施例的电致发光显示器件的示意性方框图。在图5中，电致发光（EL）显示器件包括EL板40，其具有多条第一栅线GL11...GL1n、多条第二栅线GL21...GL2n和多条数据线DL，其中栅线GL11...GL1n和GL21...GL2n与数据线DL交叉。第一栅线GL11...GL1n的数量可以与第二栅线GL21...GL2n的数量相等，使得各条第二栅线GL21...GL2n分别与各条第一栅线GL11...GL1n配对以用作EL面板40的水平显示线。

30 此外，EL显示器件包括用于驱动第一和第二栅线GL11...GL1n和

GL21...GL2n的栅驱动器42, 用于驱动数据线DL的数据驱动器44, 以及至少一用于将供电电压VDD、逆电压VI、第一基准电压VSS1和第二基准电压VSS2提供到EL面板40的源(未示出)。EL面板40还包括设置在由栅线GL11...GL1n和GL21...GL2n与数据线DL之间交叉限定的像素区域中的多个像素50。

5 而且, 栅驱动器42在第i帧(i为一整数)期间将扫描脉冲施加到第一栅线GL11...GL1n以顺序驱动第一栅线GL11...GL1n, 并在第(i+1)帧期间将扫描脉冲施加到第二栅线GL21...GL2n以顺序驱动第二栅线GL21...GL2n。只要提供扫描脉冲, 数据驱动器44就将从外部源输入的数字数据信号转换为模拟数据信号并将该模拟数据信号施加到数据线DL上。

10 另外, 各像素50包括第一单元驱动器46、第二单元驱动器48和电致发光单元OEL。当扫描脉冲施加到各条第一栅线GL1上时, 第一单元驱动器46从各条数据线DL接收数据信号, 并控制电致发光单元OEL以产生对应于接收的数据信号的光。当扫描脉冲施加到各条第二栅线GL2上时, 第二单元驱动器48从各条数据线DL接收数据信号, 并控制电致发光单元OEL以产生对应于接收的数据信号的光。所以, 第一和第二单元驱动器46和48交替驱动电致发光单元OEL。

15 而且, 当扫描脉冲施加到第二栅线GL2上时, 第一单元驱动器46接收逆电压VI以将逆偏电压施加到包括在其中的驱动薄膜晶体管上。而且, 当扫描脉冲施加到第一栅线GL1上时, 第二单元驱动器48接收逆电压VI以将逆偏电压施加到包括在其中的驱动薄膜晶体管上。此外, 第一和第二单元驱动器46和48在每一帧交替地将逆偏电压施加到包括在其中的驱动薄膜晶体管上。

20 图6是说明图5所示的电致发光显示器件的像素的详细电路图。如图6所示, 提供给各像素50的电致发光单元OEL包括连接以接收供电电压VDD的阳极和连接到第一和第二单元驱动器46和48的阴极。

25 第一单元驱动器46包括第一开关薄膜晶体管T1、第一驱动薄膜晶体管T2、第一偏压开关SW1和第一存储电容Cst。第一开关薄膜晶体管T1包括连接到各条第一栅线GL1的栅极端、连接到各条数据线DL的源极端和连接到第一节点N1的漏极端。

30 第一驱动薄膜晶体管T2包括连接到第一节点N1的栅极端、连接到提供第一基准电压VSS1的源的源极端和连接到电致发光单元OEL的漏极端。此外, 第一存储电容Cst连接在第一节点N1与提供第二基准电压VSS2的源之间。第一

偏压开关SW1包括连接以接收逆电压VI的源极端、连接到各条第二栅线GL2的栅极端和连接到第一节点N1的漏极端。

具体地说，第一和第二基准电压VSS1和VSS2的电压值可以设为低于供电电压VDD的电压值，以便电流I从提供供电电压VDD的源，经由电致发光单元OEL流过第一驱动薄膜晶体管T2。而且，供电电压VDD的电压值可以有正极性。例如，第一和第二基准电压VSS1和VSS2的电压值可以低于接地电压GND。具体地说，第一和第二基准电压VSS1和VSS2的电压值通常设为相等。然而，第一和第二基准电压VSS1和VSS2可以等于接地电压GND。另外，第一和第二基准电压VSS1和VSS2的电压值可以由于多种因素而不相等，例如，EL面板40的分辨率和EL面板40的工艺条件。

当扫描脉冲施加到各条第一栅线GL1上时，第一开关薄膜晶体管T1导通，从而将提供给各条数据线DL的数据信号施加到第一节点N1上。然后，提供给第一节点N1的数据信号充入第一存储电容Cst中并施加到第一驱动薄膜晶体管T2的栅极上。而且，第一驱动薄膜晶体管T2响应施加到其中的数据信号，控制电流I经由电致发光单元OEL从供电电压VDD的源流入提供第一基准电压VSS1的源。所以，电致发光单元OEL产生对应于电流I的光。此外，即使第一开关薄膜晶体管T1截止，第一驱动薄膜晶体管T2也可以通过充入第一存储电容Cst中的数据信号保持导通。

而且，当扫描脉冲施加到各条第二栅线GL2时，第一偏压开关SW1导通，从而将逆电压VI施加到第一节点N1上。逆电压VI的值可以设为低于第一基准电压VSS1的值。当逆电压VI低于第一基准电压VSS1时，逆偏电压施加到第一驱动薄膜晶体管T2。换句话说，提供有第一基准电压VSS1的第一驱动薄膜晶体管T2的源极端电压高于提供有逆电压VI的第一驱动薄膜晶体管T2栅极端的电压。所以，随着逆电压VI施加到第一节点N1上，逆偏电压施加到第一驱动薄膜晶体管T2，从而防止了第一驱动薄膜晶体管T2的阈值电压Vth随时间推移而增加。因此，当扫描脉冲施加到各条第二栅线GL2上时，由于逆偏电压提供到第一驱动薄膜晶体管T2上，所以即使随着时间推移，也防止了第一驱动薄膜晶体管T2的恶化并且第一驱动薄膜晶体管T2的阈值电压Vth保持不变。

第二单元驱动器48包括第二开关薄膜晶体管T3、第二驱动薄膜晶体管T4、第二偏压开关SW2和第二存储电容Cst。第二开关薄膜晶体管T3包括连接到各

条第二栅线GL2的栅极端、连接到各条数据线DL的源极端和连接到第二节点N2的漏极端。第二驱动薄膜晶体管T4包括连接到第二节点N2的栅极端、连接到提供第一基准电压VSS1的源的源极端和连接到电致发光单元OEL的漏极端。此外，第二存储电容Cst连接在第二节点N2与提供第二基准电压VSS2的源之间。第二偏压开关SW2包括连接以接收逆电压VI的源极端、连接到各条第一栅线GL1的栅极端和连接到第二节点N2的漏极端。

具体地说，第一和第二基准电压VSS1和VSS2的电压值可以设为低于供电电压VDD的电压值，以便电流 I 经由发光单元OEL，从提供供电电压VDD的源流过第二驱动薄膜晶体管T4。

10 当扫描脉冲施加到各条第二栅线GL2上时，第二开关薄膜晶体管T3导通，从而将提供到各条数据线DL的数据信号施加到第二节点N2上。然后，提供到第二节点N2上的数据信号充入第二存储电容Cst中并施加到第二驱动薄膜晶体管T4的栅极端。而且，第二驱动薄膜晶体管T4响应施加到其中的数据信号，控制电流量 I 经由电致发光单元OEL从供电电压VDD的源流入提供第一基准电压VSS1的源。所以，电致发光单元OEL产生对应于电流量 I 的光。此外，15 即使第二开关薄膜晶体管T3截止，第二驱动薄膜晶体管T4也可以通过充入第二存储电容Cst中的数据信号保持导通。

而且，当扫描脉冲施加到各条第一栅线GL1上时，第二偏压开关SW2导通，从而将逆电压VI施加到第二节点N2上。当逆电压VI低于第一基准电压VSS120 时，逆偏电压施加到第二驱动薄膜晶体管T4。换句话说，提供有第一基准电压VSS1的第二驱动薄膜晶体管T4的源极端电压高于提供有逆电压VI的第二驱动薄膜晶体管T4的栅极端电压。所以，随着逆电压VI施加到第二节点N2上，逆偏电压施加到第二驱动薄膜晶体管T4，从而防止了第二驱动薄膜晶体管T4的阈值电压Vth随时间推移而增加。因此，当扫描脉冲施加到各条第一栅线GL125 上时，由于逆偏电压提供到第二驱动薄膜晶体管T4上，所以即使随着时间推移，也防止了第二驱动薄膜晶体管T4的恶化并且第二驱动薄膜晶体管T4的阈值电压Vth保持不变。

图7是说明施加到图5所示的电致发光显示器件的栅线上的扫描脉冲的波形图。如图7所示，在第 i 帧iF期间，高状态扫描脉冲顺序从栅驱动器42（图530 所示）施加到第一栅线GL11...GL1n上，从而顺序驱动第一栅线GL11...GL1n。

此外，在第 $(i+1)$ 帧 $i+1F$ 期间，高状态扫描脉冲顺序从栅驱动器42（图5所示）施加到第二栅线 $GL21\dots GL2n$ 上，从而顺序驱动第二栅线 $GL21\dots GL2n$ 。而且，当没有向第一和第二栅线 $GL11\dots GL1n$ 和 $GL21\dots GL2n$ 施加高状态扫描脉冲时，截止信号施加到第一和第二栅线 $GL11\dots GL1n$ 和 $GL21\dots GL2n$ 上。高状态扫描脉冲的电压值可以是大约20V，并且截止信号的电压值可以是大约-5V。

参照图6和图7，当高状态扫描脉冲施加到第一栅线 $GL1$ 上时，连接到第一栅线 $GL1$ 的第一单元驱动器46的第一开关薄膜晶体管 $T1$ 导通。由于第一开关薄膜晶体管 $T1$ 导通，提供到数据线 $DL$ 的数据信号施加到第一单元驱动器46的第一节点 $N1$ 上。然后，第一单元驱动器46的第一驱动薄膜晶体管 $T2$ 通过施加到第一节点 $N1$ 上的数据信号导通，从而将对应于来自提供供电电压 $VDD$ 的源的数据信号的电流 $I$ 施加到第一基准电压 $VSS1$ ，并从而产生对应于来自电致发光单元OEL的电流 $I$ 的光。

这样，在第 $i$ 帧 $iF$ 期间，当高状态扫描脉冲顺序施加到第一栅线 $GL11\dots GL1n$ 上时，像素50可以顺序由第一单元驱动器46逐条地驱动。

而且，当高状态扫描脉冲顺序施加到第一栅线 $GL11\dots GL1n$ 上时，各像素50的第二单元驱动器48的第二偏压开关 $SW2$ 导通。当第二偏压开关 $SW2$ 导通时，逆电压 $V_i$ 施加到第二驱动薄膜晶体管 $T4$ 的栅极端。当扫描脉冲施加到第一栅线 $GL1$ 上时，由于第二驱动薄膜晶体管 $T4$ 源极端的电势 $VSS1$ 大于第二驱动薄膜晶体管 $T4$ 栅极端的电势 $V_i$ ，所以逆偏电压施加到第二驱动薄膜晶体管 $T4$ ，从而防止了第二驱动薄膜晶体管 $T4$ 的恶化。

此外，当高状态扫描脉冲施加到第二栅线 $GL2$ 上时，连接到第二栅线 $GL2$ 的第二单元驱动器48的第二开关薄膜晶体管 $T3$ 导通。由于第二开关薄膜晶体管 $T3$ 导通，提供到数据线 $DL$ 的数据信号施加到第二单元驱动器48的第二节点 $N2$ 上。然后，第二单元驱动器48的第二驱动薄膜晶体管 $T4$ 通过施加到第二节点 $N2$ 上的数据信号导通，从而将对应于来自提供供电电压 $VDD$ 的源的数据信号的电流 $I$ 施加到第一基准电压 $VSS1$ ，并从而产生对应于来自电致发光单元OEL的电流 $I$ 的光。

这样，在第 $(i+1)$ 帧 $i+1F$ 期间，当高状态扫描脉冲顺序施加到第二栅线 $GL21\dots GL2n$ 上时，像素50顺序由第二单元驱动器48逐条地驱动。

而且，当高状态扫描脉冲顺序施加到第二栅线 $GL21\dots GL2n$ 上时，各像素

50的第一单元驱动器46的第一偏压开关SW1导通。当第一偏压开关SW1导通时，逆电压VI施加到第一驱动薄膜晶体管T2的栅极端。当扫描脉冲施加到第二栅线GL2上时，由于第一驱动薄膜晶体管T2源极端的电势VSS1大于第一驱动薄膜晶体管T2栅极端的电势VI，所以逆偏电压施加到第一驱动薄膜晶体管T2，从而防止了第一驱动薄膜晶体管T2的恶化。

图8是说明按照本发明另一实施例的电致发光显示器件的示意性方框图。在图8中，电致发光（EL）显示器件包括EL面板40，其具有多条第一栅线GL11...GL1n、多条第二栅线GL21...GL2n和多条数据线DL，其中第一栅线GL11...GL1n和第二栅线GL21...GL2n与数据线DL交叉。第一栅线GL11...GL1n的数量可以与第二栅线GL21...GL2n的数量相等，使得各条第二栅线GL21...GL2n分别与各条第一栅线GL11...GL1n配对以用作EL面板40的水平显示线。

此外，EL显示器件包括用于驱动第一和第二栅线GL11...GL1n和GL21...GL2n的栅驱动器42，用于驱动数据线DL的数据驱动器44，以及至少一用于将供电电压VDD、第一基准电压VSS1和第二基准电压VSS2提供到EL面板40的源（未示出）。EL面板40还包括设置在由栅线GL11...GL1n和GL21...GL2n与数据线DL之间的交叉限定的像素区域中的多个像素60。

而且，栅驱动器42在第i帧（i为一整数）期间将扫描脉冲施加到第一栅线GL11...GL1n上以顺序驱动第一栅线GL11...GL1n，并在第（i+1）帧期间将扫描脉冲施加到第二栅线GL21...GL2n上以顺序驱动第二栅线GL21...GL2n。例如，如图7所示，栅驱动器42可以驱动第一和第二栅线GL11...GL1n和GL21...GL2n。只要提供扫描脉冲，数据驱动器44就将从外部源输入的数字数据信号转换为模拟数据信号并将该模拟数据信号施加到数据线DL上。

另外，各像素60包括第一单元驱动器62、第二单元驱动器64和电致发光单元OEL。当扫描脉冲施加到各条第一栅线GL1j上时，第一单元驱动器62从各条数据线DL接收数据信号，并控制电致发光单元OEL以产生对应于接收的数据信号的光。同时，第一单元驱动器62也从第（j-1）条第一和第二栅线GL1（j-1）和GL2（j-1）中的一条接收截止信号，从而将逆偏电压施加到第一单元驱动器62。当扫描脉冲施加到各条第二栅线GL2j上时，第二单元驱动器64从各条数据线DL接收数据信号，并控制电致发光单元OEL以产生对应于接收的数据信号

的光。同时，第二单元驱动器64也从第(j-1)条第一和第二栅线GL1(j-1)和GL2(j-1)中的一条接收截止信号，从而将逆偏电压施加到第二单元驱动器64。所以，当扫描脉冲施加到各条第一栅线GL1j上或各条第二栅线GL2j上时，各像素60接收数据信号，并且第一和第二单元驱动器62和64交替驱动电致发光单元OEL。

图9是说明图8所示的电致发光显示器件的像素的详细电路图。如图9所示，提供给各像素60的电致发光单元OEL包括连接以接收供电电压VDD的阴极和连接到第一和第二单元驱动器62和64的阳极。

例如，对于对应于EL面板40(图8所示)的第j条水平显示线的像素60，第一单元驱动器62包括第一开关薄膜晶体管T1、第一驱动薄膜晶体管T2、第一偏压开关SW1和第一存储电容Cst。第一开关薄膜晶体管T1包括连接到各条第一栅线GL1j的栅极端、连接到各条数据线DL的源极端和连接到第一节点N1的漏极端。第一驱动薄膜晶体管T2包括连接到第一节点N1的栅极端、连接到提供第一基准电压VSS1的源的源极端和连接到电致发光单元OEL的漏极端。此外，第一存储电容Cst连接在第一节点N1与提供第二基准电压VSS2的源之间。第一偏压开关SW1包括连接到前级第一栅线GL1(j-1)的源极端、连接到各条第二栅线GL2j的栅极端和连接到第一节点N1的漏极端。虽然未示出，但是第一偏压开关SW1的源极端可以交替连接到前级第二栅线GL2(j-1)。

具体地说，第一和第二基准电压VSS1和VSS2的电压值可以设为低于供电电压VDD的电压值，以便电流I经由电致发光单元OEL，从提供供电电压VDD的源流过第一驱动薄膜晶体管T2。而且，供电电压VDD的电压值可以有正极性。例如，第一和第二基准电压VSS1和VSS2的电压值可以低于接地电压GND。具体地说，第一和第二基准电压VSS1和VSS2的电压值通常设为相等。然而，第一和第二基准电压VSS1和VSS2可以等于接地电压GND。另外，第一和第二基准电压VSS1和VSS2的电压值可以由于多种因素而不相等，例如，EL面板40的分辨率和EL面板40的工艺条件。

当扫描脉冲施加到各条第一栅线GL1j上时，第一开关薄膜晶体管T1导通，从而将提供到各条数据线DL的数据信号施加到第一节点N1上。然后，提供到第一节点N1上的数据信号充入第一存储电容Cst中并施加到第一驱动薄膜晶体管T2的栅极端上。而且，第一驱动薄膜晶体管T2响应施加到其中的数据信号，

控制电流  $I$  经由电致发光单元OEL从供电电压VDD的源流入提供第一基准电压VSS1的源。所以，电致发光单元OEL产生对应于电流  $I$  的光。此外，即使第一开关薄膜晶体管T1截止，第一驱动薄膜晶体管T2也可以通过充入第一存储电容Cst中的数据信号保持导通。

5 而且，当扫描脉冲施加到各条第二栅线GL2j上时，第一偏压开关SW1导通，从而将来自前级第一栅线GL1(j-1)的截止电压施加到第一节点N1上。截止电压的值可以设为低于第一基准电压VSS1的值。当截止电压VI低于第一基准电压VSS1时，逆偏电压施加到第一驱动薄膜晶体管T2。换句话说，提供有第一基准电压VSS1的第一驱动薄膜晶体管T2的源极端电压高于提供有截止电压的第一驱动薄膜晶体管T2的栅极端电压。所以，随着截止电压施加到第一节点N1上，逆偏电压施加到第一驱动薄膜晶体管T2，从而在没有使用用于提供逆电压的额外源的情况下，防止了第一驱动薄膜晶体管T2的阈值电压Vth随时间推移而增加。因此，当扫描脉冲施加到各条第二栅线GL2j上时，由于逆偏电压提供到第一驱动薄膜晶体管T2上，所以即使随着时间推移，也防止了第一驱动薄膜晶体管T2的恶化并且第一驱动薄膜晶体管T2的阈值电压Vth保持不变。

第二单元驱动器64包括第二开关薄膜晶体管T3、第二驱动薄膜晶体管T4、第二偏压开关SW2和第二存储电容Cst。第二开关薄膜晶体管T3包括连接到各条第二栅线GL2j的栅极端、连接到各条数据线DL的源极端和连接到第二节点N2的漏极端。第二驱动薄膜晶体管T4包括连接到第二节点N2的栅极端、连接到提供第一基准电压VSS1的源的源极端和连接到电致发光单元OEL的漏极端。此外，第二存储电容Cst连接在第二节点N2与提供第二基准电压VSS2的源之间。第二偏压开关SW2包括连接来接收前级第一栅线GL1(j-1)的源极端、连接到各条第一栅线GL1j的栅极端和连接到第二节点N2的漏极端。虽然未示出，但是第二偏压开关SW2的源极端可以交替连接到前级第二栅线GL2(j-1)。

25 具体地说，第一和第二基准电压VSS1和VSS2的电压值可以设为低于供电电压VDD的电压值，以便电流  $I$  经由发光单元OEL，从提供供电电压VDD的源流过第二驱动薄膜晶体管T4。

30 当扫描脉冲施加到各条第二栅线GL2j上时，第二开关薄膜晶体管T3导通，从而将提供到各条数据线DL的数据信号施加到第二节点N2上。然后，提供到

第二节点N2的数据信号充入第二存储电容Cst中并施加到第二驱动薄膜晶体管T4的栅极端上。而且，第二驱动薄膜晶体管T4响应施加到其中的数据信号，控制电流量 I 经由电致发光单元OEL从供电电压VDD的源流入提供第一基准电压VSS1的源。所以，电致发光单元OEL产生对应于电流量 I 的光。此外，  
5 即使第二开关薄膜晶体管T3截止，第二驱动薄膜晶体管T4也可以通过充入第二存储电容Cst中的数据信号保持导通。

而且，当扫描脉冲施加到各条第一栅线GL1j上时，第二偏压开关SW2导通，从而将来自前级第一栅线GL1(j-1)的截止电压施加到第二节点N2上。当截止电压低于第一基准电压VSS1时，逆偏电压施加到第二驱动薄膜晶体管T4。  
10 T4。换句话说，提供有第一基准电压VSS1的第二驱动薄膜晶体管T4的源极端电压高于提供有截止电压的第二驱动薄膜晶体管T4的栅极端电压。所以，随着截止电压施加到第二节点N2上，逆偏电压施加到第二驱动薄膜晶体管T4，从而在没有使用用于提供逆电压的额外源的情况下，防止了第二驱动薄膜晶体管T4的阈值电压Vth随时间推移而增加。因此，当扫描脉冲施加到各条第一栅线  
15 GL1j上时，由于逆偏电压提供到第二驱动薄膜晶体管T4上，所以即使随着时间推移，也防止了第二驱动薄膜晶体管T4的恶化并且第二驱动薄膜晶体管T4的阈值电压Vth保持不变。

图10A和图10B是说明按照本发明一实施例的电致发光显示器件的发光示意图。如图10A所示，电致发光显示器件包括其上形成有EL的第一基板80和其上形成有单元驱动器的第二基板82。具体地说，光从第一基板80产生并通过第二基板82发送到观测者。然而，随着在第二基板82上形成的开关器件数量增加，更多的光可能被第二基板82阻挡，因而降低了电致发光显示器件的孔径比。  
20

如图10B所示，为了避免孔径比的降低，光也可以从第一基板80直接发射到观测者。例如，在第二基板82上的开关器件可以控制在第一基板80上的EL以发光。然后，从第一基板80产生的光以与第二基板82相反的方向发射，使得光不通过第二基板82发送。因此，可以与在第二基板82上的开关器件数量无关，获得了高孔径比。这样，即使当各像素包括图5和图8所示的两个驱动单元时，电致发光显示器件在提供稳定亮度的同时具有高的孔径比。另外，在第二基板82上的开关器件，例如，薄膜晶体管T1至T4和偏压开关SW1和SW2，可以由  
25  
30 宽范围的材料形成，尤其是这些开关器件不需要由透明材料形成。例如，薄膜

晶体管T1至T4和偏压开关SW1和SW2可以由非晶硅(a-Si)、多晶硅(p-Si)等等形成。

5 如上所述,按照本发明实施例的电致发光显示器件包括各像素的第一和第二单元驱动器。第一和第二单元驱动器互相交替驱动,从而控制流入电致发光单元的电流。而且,当特定的单元驱动器被驱动时,逆偏电压施加到剩余的那个单元驱动器的驱动薄膜晶体管,从而防止了驱动薄膜晶体管的恶化。因此,防止了驱动薄膜晶体管的恶化并且图像以稳定的亮度显示。

10 本行业的技术人员应该了解,在不脱离本发明的精神或范围的前提下,可以对本发明作出各种改进和变化,这些改进和变化都属于由所附权利要求书及其等同物所限定的要求保护的本发明的范围。

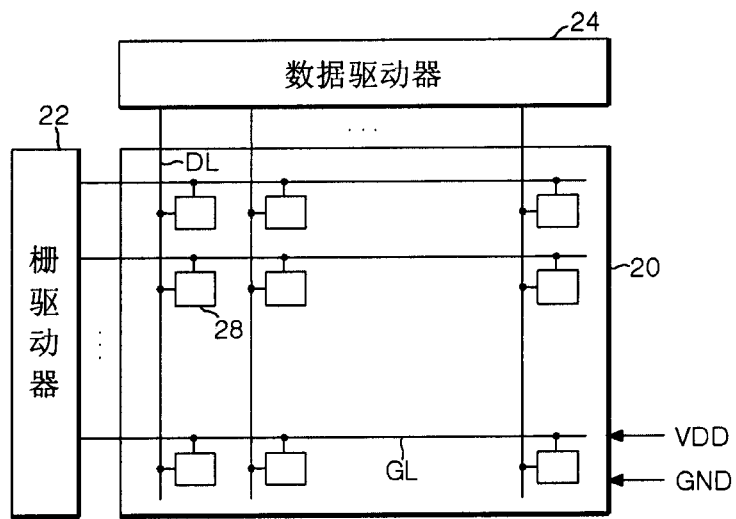


图 1

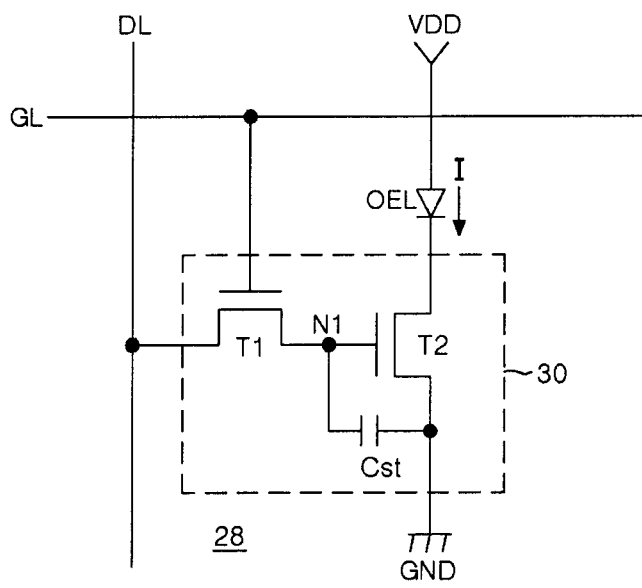


图 2

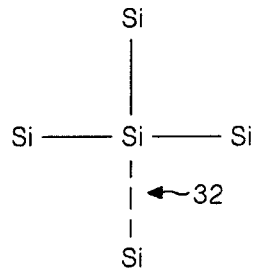


图 3A

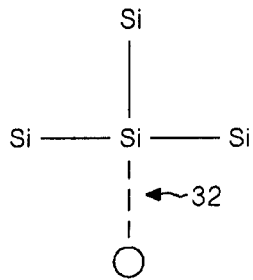


图 3B

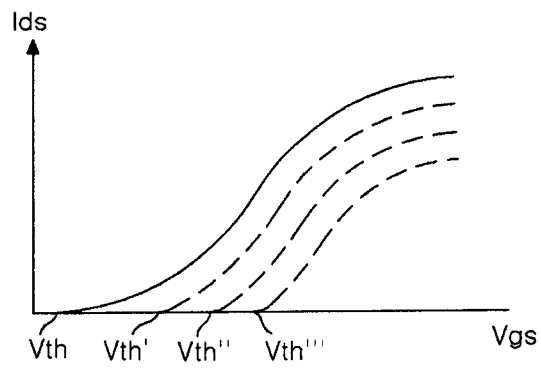


图 4

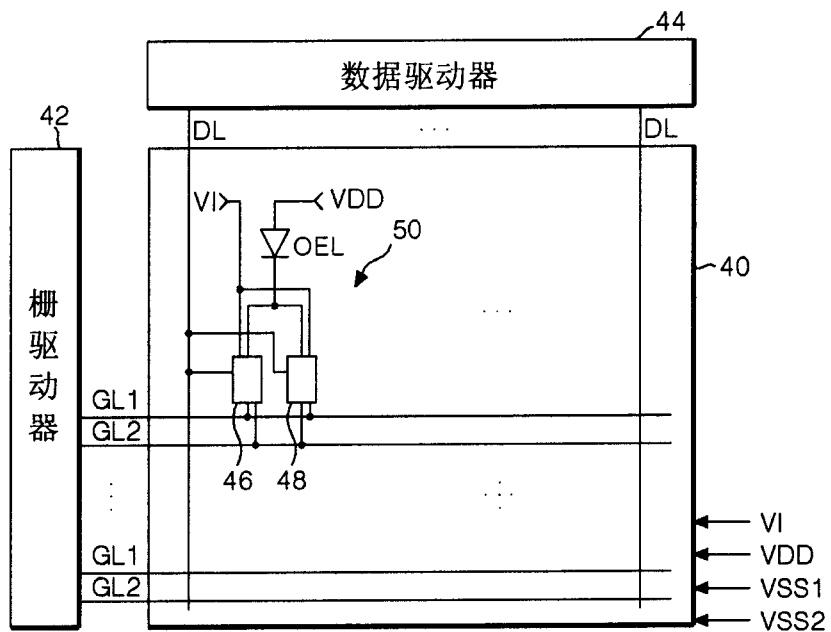


图 5

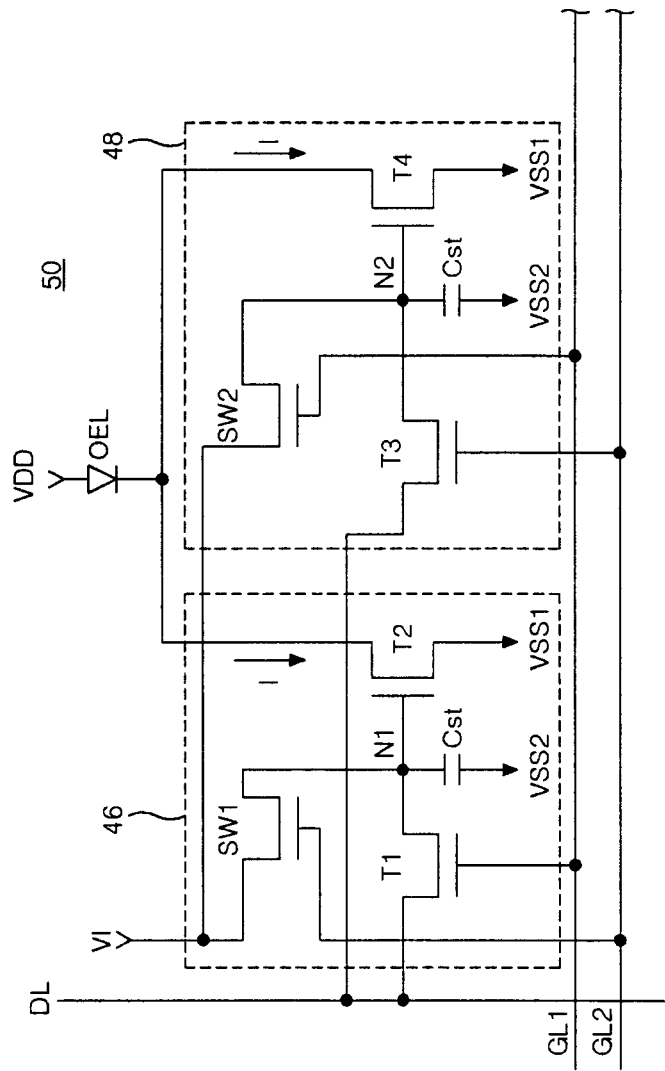


图 6

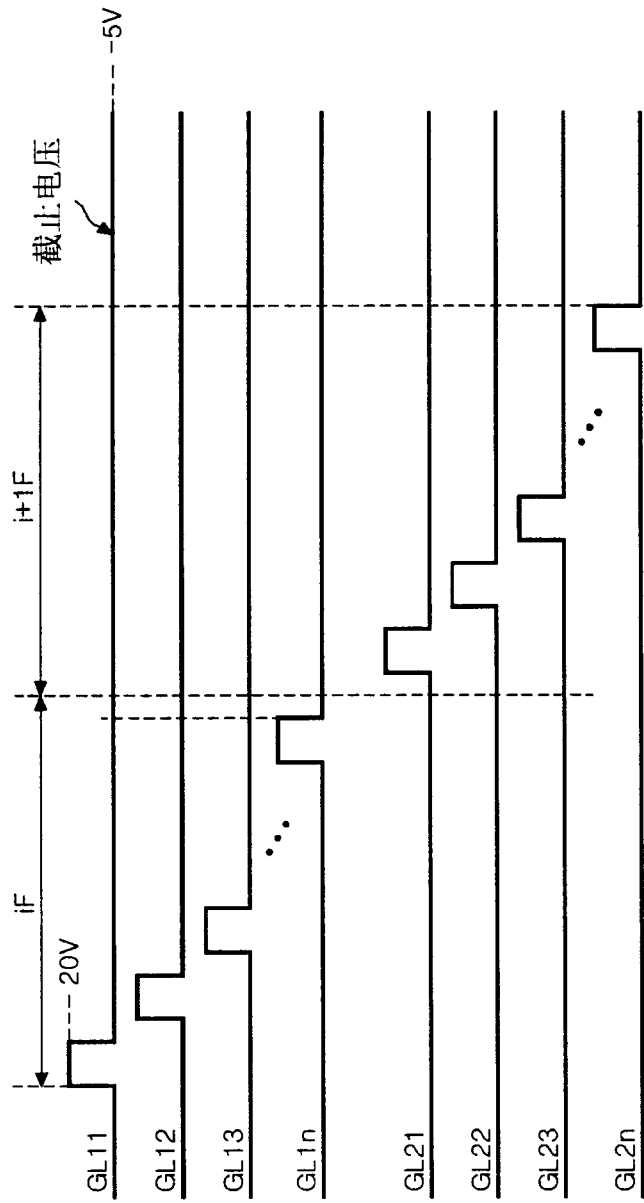


图7

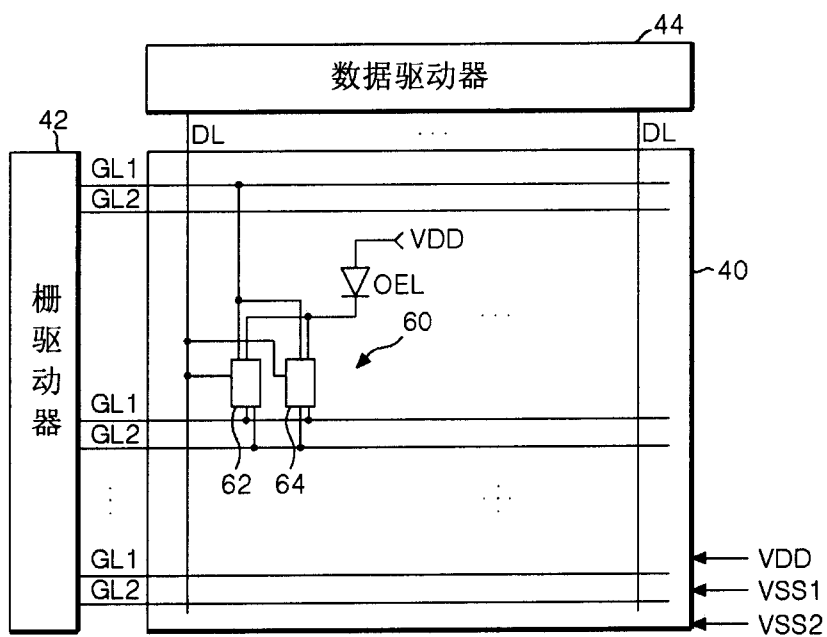


图 8

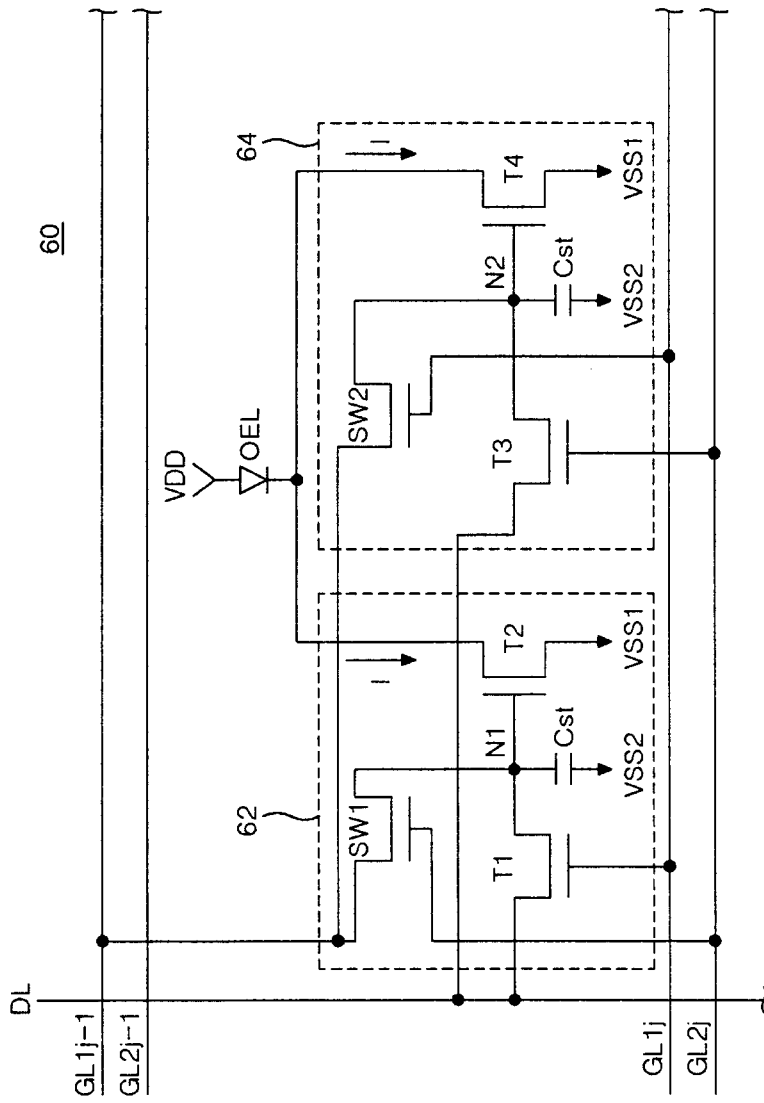


图9

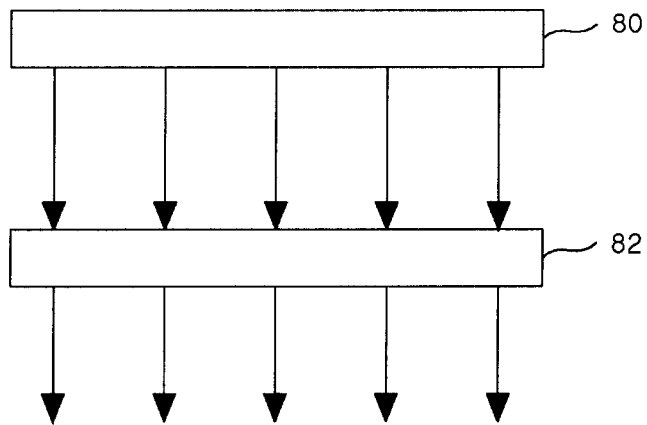
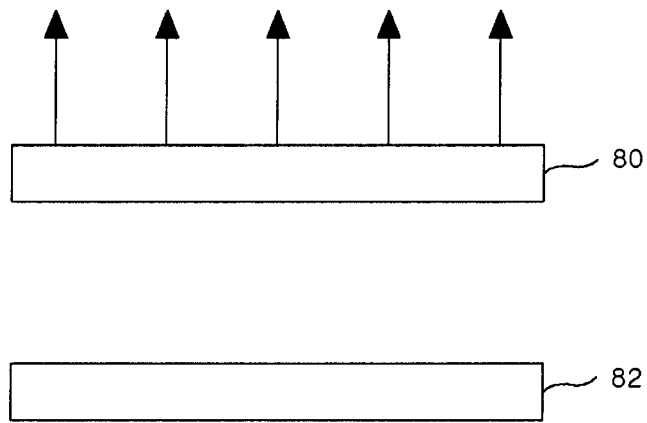


图 10A



**图 10B**

专利名称(译)	电致发光显示器件及其驱动方法		
公开(公告)号	<a href="#">CN1674740A</a>	公开(公告)日	2005-09-28
申请号	CN200410103973.4	申请日	2004-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	LG.飞利浦LCD株式会社		
[标]发明人	李汉相		
发明人	李汉相		
IPC分类号	H01L51/50 G09G3/10 G09G3/20 G09G3/30 G09G3/32 H05B33/14		
CPC分类号	G09G2300/0852 G09G2320/043 G09G2310/0262 G09G3/3233 G09G2300/0417 G09G2310/0254		
代理人(译)	徐金国		
优先权	1020040020349 2004-03-25 KR		
其他公开文献	CN100421142C		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明公开了一种电致发光显示器件，该器件包括具有由数据线与第一和第二栅线之间交叉限定的像素区域中的多个像素的电致发光面板，其中各像素包括：连接以接收供电电压的电致发光单元，以及用于交替控制流入所述电致发光单元的电流的第一单元驱动器和第二单元驱动器。

