



[12] 发明专利申请公开说明书

[21] 申请号 200410045321. X

[43] 公开日 2005 年 2 月 2 日

[11] 公开号 CN 1573341A

[22] 申请日 2004.5.20

[21] 申请号 200410045321. X

[30] 优先权

[32] 2003. 5.21 [33] JP [31] 142972/2003

[71] 申请人 国际商业机器公司

地址 美国纽约

[72] 发明人 中野大树 坂口佳民

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

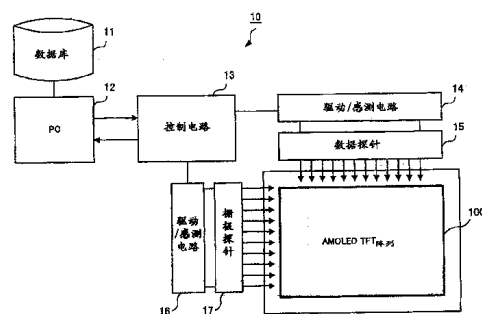
代理人 李德山

权利要求书 5 页 说明书 19 页 附图 14 页

[54] 发明名称 有源矩阵板的检查设备和方法，以及有源矩阵有机发光二极管板的制造方法

[57] 摘要

本发明涉及有源矩阵板的检查设备和方法，以及有源矩阵有机发光二极管板的制造方法。该检查方法包括在衬底上形成薄膜晶体管阵列从而制造有源矩阵板的阵列工艺；对制造出的有源矩阵板进行性能测试的检查过程；以及在检查过程之后将有机发光二极管安装到有源矩阵板上的单元工艺。在所述检查过程中，在构成在阵列工艺中制造的有源矩阵板的激励薄膜晶体管被导通和关断时，测量通过像素电极的寄生电容的变化，从而检查激励薄膜晶体管中的任何开路/短路缺陷。



1. 用于有源矩阵板的检查设备，用于在形成有机发光二极管之前检查有源矩阵板，包括：

电压改变装置，用于改变构成有源矩阵板的激励薄膜晶体管的检查线路上的电压；和

测量装置，用于在所述电压改变装置改变所述检查线路上的电压时在激励薄膜晶体管的源极侧测量在线路上流过的瞬变电流，并测量在激励薄膜晶体管的关断状态和导通状态之间寄生电容的变化。

2. 如权利要求1所述的用于有源矩阵板的检查设备，其中，所述测量装置测量所有构成有源矩阵板的像素中寄生电容的变化，找出其激励薄膜晶体管中具有任何开路 and 短路缺陷的像素的数量。

3. 如权利要求1所述的用于有源矩阵板的检查设备，还包括：

非均匀性评估装置，用于：基于所述测量装置测得的寄生电容的变化，评估在形成构成有源矩阵板的像素电路时造成的不均匀性。

4. 如权利要求1所述的用于有源矩阵板的检查设备，其中，所述测量装置利用连接到所述源极侧线路的积分电路来测量所述瞬变电流，并将该积分电路的输出转换为数字数据后输入计算机。

5. 一种用于有源矩阵板的检查设备，用于在形成有机发光二极管之前检查有源矩阵板，包括：

关断状态寄生电容测量装置，用于在构成有源矩阵板的激励薄膜晶体管的关断状态测量通过一个像素电极的寄生电容；

导通状态寄生电容测量装置，用于在所述激励薄膜晶体管的导通状态测量通过所述像素电极的寄生电容；以及

检查装置，用于根据所述关断状态寄生电容测量装置测得的寄生

电容和所述导通状态寄生电容测量装置测得的寄生电容检查所述激励薄膜晶体管的任何开路 and 短路缺陷。

6. 如权利要求5所述的用于有源矩阵板的检查设备, 其中, 当所述激励薄膜晶体管的栅极电压具有低的初始电压时, 所述导通状态寄生电容测量装置进行通过所述寄生电容的电荷泵运。

7. 如权利要求5所述的用于有源矩阵板的检查设备,

在将直接与检查线路的相关线路交流耦合的像素的激励薄膜晶体管设为导通状态的同时, 所述导通状态寄生电容测量装置评估构成有源矩阵板的检查线路的每一条线路上的寄生电容; 并且

利用评估得到寄生电容的最大值与单个寄生电容之间的差, 检查装置评估其激励薄膜晶体管中具有开路缺陷的像素的数量。

8. 如权利要求5所述的用于有源矩阵板的检查设备,

其中, 在将直接与检查线路的相关线路交流耦合的像素的激励薄膜晶体管设为关断状态的同时, 所述关断状态寄生电容测量装置评估构成有源矩阵板的检查线路的每一条线路上的寄生电容; 并且

利用评估得到寄生电容的最小值与单个寄生电容之间的差, 检查装置评估其激励薄膜晶体管中具有短路缺陷的像素的数量。

9. 如权利要求5所述的用于有源矩阵板的检查设备,

其中, 在将直接与检查线路的相关线路交流耦合的像素的激励薄膜晶体管设为关断状态的同时, 所述关断状态寄生电容测量装置评估构成有源矩阵板的检查线路的每一条线路上的寄生电容;

在将直接与检查线路的相关线路交流耦合的像素的激励薄膜晶体管设为导通状态的同时, 所述导通状态寄生电容测量装置评估构成有源矩阵板的检查线路的每一条线路上的寄生电容; 并且

利用评估得到寄生电容的最小值和最大值与检查线路的每一条

线路上的单个寄生电容之间的差，检查装置评估检查线路的每一条线路上开路 and 短路缺陷的数量。

10. 一种用于有源矩阵板的检查方法，用于在形成有机发光二极管之前检查有源矩阵板，该方法包括：

第一步骤，在构成有源矩阵板的激励薄膜晶体管的关断状态下测量基于通过一个像素电极的寄生电容的一个值；

第二步骤，在该激励薄膜晶体管的导通状态下测量基于通过该像素电极的寄生电容的一个值；以及

检查步骤，基于所述第一步骤测得的值和所述第二步骤测得的值检查所述激励薄膜晶体管的任何开路 and 短路缺陷。

11. 如权利要求10所述的用于有源矩阵板的检查方法，其中，所述第一和第二步骤中基于通过所述像素电极的寄生电容的每一个值表示通过所述寄生电容从像素电极一侧流到源极侧的瞬变电流。

12. 如权利要求10所述的用于有源矩阵的检查方法，其中，该第一步骤被设计为：在将直接交流耦合到检查线路的所有像素的激励薄膜晶体管同时设置为关断状态的同时，基于在构成所述有源矩阵板的检查线路的每一条线路上的寄生电容评估所述值。

13. 如权利要求10所述的用于有源矩阵的检查方法，其中，该第二步骤被设计为：在将直接交流耦合到检查线路的所有像素的激励薄膜晶体管同时设置为导通状态的同时，基于在构成所述有源矩阵板的检查线路的每一条线路上的寄生电容评估所述值。

14. 一种制造有源矩阵有机发光二极管板的制造方法，包括：
在衬底上形成薄膜晶体管阵列从而制造有源矩阵板的阵列工艺；
检查制造出的有源矩阵板的功能的检查过程；以及

在检查过程之后将有机发光二极管安装到有源矩阵板上的单元工艺;

其中,所述检查过程被设计为在构成在阵列工艺中制造的有源矩阵板的激励薄膜晶体管被导通和关断时,测量通过像素电极的寄生电容的变化,从而检查激励薄膜晶体管的任何开路 and 短路缺陷。

15. 如权利要求14所述的用于有源矩阵有机发光二极管板的制造方法,其中,所述检查过程被设计为测量构成有源矩阵板的像素的寄生电容的变化,从而找出其激励薄膜晶体管中具有开路/短路缺陷的像素的数量。

16. 如权利要求14所述的用于有源矩阵有机发光二极管板的制造方法,其中,该检查过程被设计为根据构成有源矩阵板的像素的寄生电容的变化的不均匀性,评估在形成构成有源矩阵板的像素电路时导致的不均匀性。

17. 如权利要求14所述的用于有源矩阵有机发光二极管板的制造方法,其中,该检查过程被设计为在将直接交流耦合到检查线路的相应线路的像素的激励薄膜晶体管设置为导通状态的同时,评估检查线路的每一条线路上的寄生电容,从而利用评估得到的寄生电容的最大值和单个寄生电容之间的差评估其激励薄膜晶体管中具有开路缺陷的像素的数量。

18. 如权利要求14所述的用于有源矩阵有机发光二极管板的制造方法,其中,该检查过程被设计为在将直接交流耦合到检查线路的相关线路的像素的激励薄膜晶体管设置为关断状态的同时,评估检查线路的每一条线路上的寄生电容,从而利用评估得到寄生电容的最小值和单个寄生电容之间的差评估其激励薄膜晶体管中具有短路缺陷的像素的数量。

19. 如权利要求14所述的用于有源矩阵有机发光二极管板的制造方法，其中，该检查方法被设计为在将直接交流耦合到检查线路的像素的激励薄膜晶体管导通和关断时，评估检查线路的每一条线路上的寄生电容，从而利用评估得到的寄生电容的最小值和最大值与检查线路的每一个线路上的寄生电容之间的差来评估检查线路的每一条线路上开路 and 短路缺陷的数量。

有源矩阵板的检查设备和方法，以及 有源矩阵有机发光二极管板的制造方法

技术领域

本发明涉及用于有源矩阵有机发光二极管（OLED）板的检查设备等，尤其涉及在OLED形成工艺之前对薄膜晶体管（TFT）阵列进行性能检查的检查设备等。

背景技术

OLED（也称为有机电发光（EL））用来在荧光有机化合物中通过直流，所述荧光有机化合物被施加的电场激发，从而使该化合物发光。在下一代显示设备中，在小尺寸、宽视角、宽色域等方面，OLED吸引了人们的注意。尽管OLED的驱动方法包括无源型和有源型，但考虑到材料、寿命、串扰诸方面，有源型更适合实现大屏幕、高分辨率显示器。有源型需要薄膜晶体管（TFT）驱动，在此用途方面，应用低温多晶硅或者无定形硅（a-Si）的TFT阵列正在受到注意。

例如，有一种用于液晶显示器（LCD）中的 TFT 阵列的传统检查方法。该方法设计为在向像素电容器中写入一个电压后用积分电路观测像素电容器中累积的电荷，从而检查该电压是否被正确地写入（例如见专利文献 1）。同时，还公开了一种使用光电元件对像素电容器的写入进行光学检查的方法（例如见专利文献 2）。另外，还有一种在形成 EL 元件之前检查像素单元是否正常工作的技术，该技术在像素电极进行构图之前将一个电源连接到公共像素电极以进行检查（例如见专利文献 3）。

专利文献 1：美国专利 No. 5,179,345 (第 3-5 页，图 2)；

专利文献 2：美国专利 No 4,983,911 (第 2-4 页，图 1-3)；

专利文献 3：日本未审专利公开说明书 No. 2002 -108243 (第 9 页，

图 3)。

下面对有源矩阵 OLED (AMOLED) 和有源矩阵液晶显示器 (AMLCD) 作一比较。图 14A 和 14B 是用于比较和说明 AMOLED 和 AMLCD 中的像素电路的示意图。图 14A 图示了 AMOLED 的像素电路, 图 14B 图示了 AMLCD 的像素电路。在图 14B 中, TFT 阵列的像素电路由连接到数据线 (Data) 和栅极线 (Gate) 的 TFT310 形成。同时, 在图 14A 所示的 AMOLED 中, 激励 TFT302 是一个开路漏极激励晶体管, 它相邻地连接到一个类似于图 14B 所示电路的像素电容器, 作为发光元件的 OLED301 连接到该激励 TFT302。

顺便说明, 在图 14B 所示的 AMLCD 的情况下, 像素电路被闭合在一个 TFT 阵列衬底内。相反, 在图 14A 所示的 AMOLED 的情况下, 像素电路不是被闭合在 TFT 阵列衬底内, 因为 OLED301 在其中不存在。因此, 激励 TFT302 被设计为漏极开路 (或者源极开路), 而其漏极端 (或者源极端) 直接连接到像素电极。尽管在 AMOLED 的 TFT 阵列衬底的像素电路中有至少两个 TFT, 仅仅通过板接口端子的输入输出是不可能激励 TFT 上通过电流的。

在这种情况下, 为了减少当前的 AMOLED 板的制造成本, 需要对独立的 TFT 阵列进行性能测试, 仅将没有缺陷的产品送到下一工序。希望在制造 AMOLED 板时在安装 OLED301 之前测试激励 TFT302 的性能, 这是因为: 当前用于 AMOLED 板的 TFT 阵列的成品率不高; OLED301 的原材料成本高; 在整个制造工艺中, OLED301 的制造工艺占用较长的时间; 等等。

但是, 在独立的 TFT 阵列中, 作为像素电路的构成部件的 OLED 没有按照上述方式安装, 激励 TFT302 没有设置到漏极开路 (或者源极开路) 状态。也就是, 在安装 OLED 之前的工艺中, 图 14A 中虚线所示的 OLED301 没有连接, 因此还没有形成正常的电路。因此, 仅仅利用板接口端子的输入输出, 不可能检查激励 TFT302 中的开路/短路缺陷。

上述专利文献 1 和 2 仅仅描述了检查图 14B 所示 AMLCD 的 TFT 阵列的像素电路的方法, 而没有公开向图 14A 所示激励 TFT302 提供

电流的机制。因此，不可能利用专利文献1和2中公开的技术对设置为漏极开路(或者源极开路)状态的激励TFT302进行开路/短路测量。

同时，专利文献3中公开的技术能够测量电阻部件随像素而发生的不均匀性。但是，这个技术不是用来在对像素电极构图之后进行检查的。因此，该技术不能检查由于构图(patterning)而造成的缺陷。另外，尽管该技术能够检查激励TFT302的缺陷，该技术不能区分这种缺陷的类型(是开路缺陷还是短路缺陷)。因此，该技术不能对作为形成OLED301后显示器的缺陷的亮点和暗点(死点，dead points)计数，也不能获取相应于例如检查者建立的评估标准的数据。

发明内容

本发明就是考虑到前述问题做出的。本发明的一个目的是在安装OLED之前检查TFT阵列中的激励TFT的开路/短路缺陷。

本发明的另一个目的是获取亮点或者暗点(死点)数目(该数目是在安装OLED之前的TFT阵列阶段的显示单元的评估项目)，以在形成OLED之前对缺陷板进行评估。

本发明的又一个目的是计算板中正常工作的像素中Von-Voff值的不均匀性，从而评估像素电路制造的精度。

为了达到上述目的，本发明关注像素电极和作为开路的像素电路之间存在的寄生电容，通过检查激励TFT导通和关断时寄生电容的变化来高速检查激励TFT中的开路/短路缺陷。另外，本发明对构成板的所有像素进行检查，同时评估缺陷的类型和数量，从而评估AMOLED中亮点和暗点(死点)缺陷的数目。具体地，本发明提供一种用于有源矩阵板的检查设备，用于在形成OLED之前检查有源矩阵板，其设计为利用电压改变装置来改变针对构成该有源矩阵板的激励TFT的检查线路上的电压，当该电压改变装置改变该检查线路上的电压时，用测量装置在激励TFT的源极侧测量在该线路上流过的瞬变电流，从而测量激励TFT的关断状态和导通状态之间寄生电容的变化。另外，根据测量装置测量到的寄生电容的变化，利用不均匀性评估装置，检查

系统评估在形成构成有源矩阵板的像素电路时导致的不均匀性。

这里，所述测量装置能够测量构成有源矩阵板的所有像素中寄生电容的变化，从而找出其激励TFT中具有开路/短路缺陷的像素的数量。另外，该测量装置能够利用连接到源极侧线路的积分电路测量瞬变电流，从而从该积分电路取得一个输出，在将该输出用A/D转换器转换为数字数据之后输入计算机。

从另一个角度看，根据本发明另一方面的有源矩阵板的检查设备设计为利用关断状态寄生电容测量装置在激励TFT的关断状态测量通过一个像素电极的寄生电容，利用导通状态寄生电容测量装置在激励TFT的导通状态测量通过该像素电极的寄生电容，从而基于关断状态寄生电容测量装置测得的寄生电容和导通状态寄生电容测量装置测得的寄生电容利用检查装置检查激励TFT的开路/短路缺陷。这里，当激励TFT的栅极电压具有低的初始电压时，所述导通状态寄生电容测量装置能够进行通过所述寄生电容的电荷泵运（charge pumping）。

另外，在将直接与检查线路的相关线路AC耦合的像素的激励TFT设为导通状态的同时，所述导通状态寄生电容测量装置评估构成有源矩阵板的检查线路的每一条线路上的寄生电容。另外，在将直接与检查线路的相关线路AC耦合的像素的激励TFT设为关断状态的同时，所述关断状态寄生电容测量装置评估构成有源矩阵板的检查线路的每一条线路上的寄生电容。另外，利用前面得到的寄生电容的最大/最小值与单个寄生电容之间的差，检查装置能够评估其激励TFT中具有开路/短路缺陷的像素的数量。

本发明的另一个方面是用于有源矩阵板的检查方法，用于在形成OLED之前检查有源矩阵板，该方法包括：第一步骤，在构成有源矩阵板的激励TFT的关断状态下测量基于通过一个像素电极的寄生电容的一个值；第二步骤，在该激励TFT的导通状态下测量基于通过该像素电极的寄生电容的一个值；以及检查步骤，基于所述第一步骤测得的值和所述第二步骤测得的值检查所述激励TFT的开路/短路缺陷。

这里，所述第一和第二步骤中基于通过所述像素电极的寄生电容

的值可以表示通过所述寄生电容从像素电极一侧流到源极侧的瞬变电流。另外，该第一步骤可以设计为：在将直接AC耦合到检查线路的所有像素的激励TFT同时设置为关断状态的同时，基于在构成所述有源矩阵板的检查线路的每一条线路上的寄生电容评估所述值。另外，该第二步骤可以设计为：在将直接AC耦合到检查线路的所有像素的激励TFT同时设置为导通状态的同时，基于在构成所述有源矩阵板的检查线路的每一条线路上的寄生电容评估所述值。

同时，本发明还可以被视为一种制造有源矩阵OLED板的制造方法。该制造方法包括在衬底上形成TFT阵列从而制造有源矩阵板的阵列工艺，检查制造出的有源矩阵板的功能的检查过程，以及在检查过程之后将OLED安装到有源矩阵板上的单元工艺（cell process）。这里，检查过程设计为在构成在阵列工艺中制造的有源矩阵板的激励TFT被导通和关断时，测量通过像素电极的寄生电容的变化，从而检查激励TFT的开路/短路缺陷。

这里，所述检查过程可以设计为测量构成有源矩阵板的像素的寄生电容的变化，从而找出其激励TFT中具有开路/短路缺陷的像素的数量。另外，该检查过程可以根据构成有源矩阵板的像素的寄生电容的变化不均匀性，评估在形成构成有源矩阵板的像素电路时导致的不均匀性。

另外，该检查过程能够在将直接AC耦合到检查线路的相关线路的像素的激励TFT设置为导通状态的同时，评估检查线路的每一条线路上的寄生电容，从而利用估算的寄生电容的最大值和单个寄生电容之间的差评估其激励TFT中具有开路缺陷的像素的数量。另外，该检查过程能够在将直接AC耦合到检查线路的相关线路的像素的激励TFT设置为关断状态的同时，评估检查线路的每一条线路上的寄生电容，从而利用估算的寄生电容的最小值和单个寄生电容之间的差评估其激励TFT中具有短路缺陷的像素的数量。另外，该检查方法在将直接AC耦合到检查线路的相关线路的像素的激励TFT导通和关断时，评估检查线路的每一条线路上的寄生电容，从而利用估算的寄生电容的

最大值和最小值与检查线路的每一个线路上的寄生电容之间的差评估检查线路的每一条线路上开路/短路缺陷的数量。

附图说明

为了更全面地理解本发明及其优点，需要阅读下面结合附图所作的说明。附图中：

图1是用于说明应用本发明的一个实施例的OLED板制造方法的视图；

图2是用于说明用在检查过程中的测试设备的配置的视图；

图3A和3B是用于说明AMOLED像素电路的视图；

图4A和4B是应用最简单的双TFT结构的电压编程模式的像素电路的例子的视图；

图5是寄生电容测量流程的流程图；

图6A和6B是描述关断激励TFT和导通激励TFT时的寄生电容的等效电路图；

图7是用于观测从激励TFT输出的电流的积分电路的例子的电路图；

图8A和8B是用于说明应用四TFT结构的像素电路的电路图；

图9A和9B是用于说明电荷泵运操作的示意图；

图10图示了在电压编程板上的一个应用例子，其中每一个像素电路包括两个TFT。

图11图示了用在测量中的激励波形；

图12A和12B图示了AMOLED检查结果的例子；

图13是应用于基本双TFT电路的逐步检查方法的流程图；

图14A和14B是用于比较和说明AMOLED和AMLED中的像素电路的示意图。

具体实施方式

现在结合附图基于一个实施例详细描述本发明。

图1是用于说明应用本发明的一个实施例的有机发光二极管(OLED)板的制造工艺。应用该实施例的OLED板的制造方法包括制造作为OLED的驱动电路的薄膜晶体管(TFT)阵列(有源矩阵板)的阵列工艺1,以及对这样制得的独立的TFT阵列进行性能测试的检查过程2。在检查过程2中,进行检查,来检查线路的开路/短路缺陷是否在预定条件以下,以及在整个板中构成TFT阵列的激励TFT的特性是否均一。在此检查过程2中被判断为缺陷产品的TFT阵列不会被送到后续工序而是被取消。被判断为无缺陷产品的TFT阵列将被送到在TFT阵列上形成OLED的单元工艺,然后进入最后检查过程4。在该最后检查过程4中,将产品最终分类为无缺陷产品和缺陷产品。在此实施例中,在单元工艺3之前进行检查过程2。因此,可以检查像素电路中的开路/短路缺陷,或者更具体地说,能够在安装OLED之前检查激励TFT的外围。这种检查的对象包括用作个人手持电话系统(PHS)和蜂窝式电话的显示屏的有源矩阵(AM)板和各种有源矩阵OLED(AMOLED)板。

下面详细描述检查过程2。

图2是用于说明用在检查过程2中的测试设备10的配置的视图。应用该实施例的该测试设备10包括存储设备(数据库)11、计算机(PC)12、测量控制电路(控制电路)13、信号生产和信号测量电路(驱动/感测电路)14、探针(数据探针, Data probes)15、信号生成和信号测量电路(驱动/感测电路)16以及探针(栅极探针, Gate probes)17。利用这个配置,测试设备10检查作为检查对象的TFT阵列(有源矩阵板)100中的激励TFT中的开路/短路缺陷。

测试设备10中的存储设备11存储判断作为检查对象的TFT阵列是否有缺陷所需的信息,还存储测量所需的信息。计算机12例如由个人计算机(PC)构成,被配置为相应于输入的数据基于存储设备11中存储的信息进行判断处理。测量控制电路13管理后面要描述的检查方法的测量序列。同时,信号生成和信号测量电路14和16是模拟电路,配置为生成用于AMOLED的驱动信号并从TFT阵列100获取输出波

形。下面要描述的积分电路被安装到这些信号输出和信号测量电路14和16上。探针15和17将信号生成和信号测量电路14和16产生的AMOLED驱动信号提供给作为测量对象的TFT阵列100，也从TFT阵列100获得测量波形。

在测试设备10中，测量控制电路13管理下面要描述的检查方法的测量序列，信号生成和信号测量电路14和16输出的AMOLED驱动信号被通过探针15和17提供给TFT阵列100。另外，TFT阵列100的测量波形通过探针15和17被输入到信号输出和信号测量电路14和16用于观察。被观测到的信号由测量控制电路13和14转换为数字数据，然后输入计算机12。该计算机12对测量数据进行处理，并参照存储在存储设备11中的信息判断缺陷产品。这里，测试设备10的各组成部件，比如测量控制电路13和信号输出和信号测量电路14和16用作关断状态寄生电容测量装置和导通状态寄生电容测量装置的一部分，也用作电压改变装置和测量装置的一部分。同时，例如，计算机12用作不均匀性测量装置和检查装置的一部分。

下面说明在检查过程2中利用测试设备10执行的用于激励TFT的检查方法。首先，描述作为测量对象的AMOLED的像素电路。

图3A和3B是用于说明AMOLED像素电路的视图。图3A图示了应用最简单的双TFT结构的AMOLED像素电路。在此阶段，用虚线表示的OLED120还没有安装。图3B是设计为从TFT的玻璃衬底一侧发射光的AMOLED像素电路（所谓的底部发射结构）的剖面图。在图3B所示的AMOLED像素电路中，栅极132和栅极金属线135形成在玻璃或类似材料制成的衬底131上，这些组成部分被盖以栅极绝缘膜133。另外，在上面形成一个沟道134，该沟道134被覆以绝缘膜136。源极金属线137形成在绝缘膜136上，这些组成部分被覆以保护膜138。像素电极139形成在该保护膜138上。尽管像素电极139和沟道134在所谓的顶部发射结构（设计为从衬底131的上部发射光）中相对设置，但是在图3B所示的底部发射结构中，像素电极139和沟道134并不相对设置。如图3B所示，像素电极139的一个区域占据像素的大部分，像素电路形成在一

个非常短距离的空间中。因此，寄生电容是在该空间中产生的。

图4A和4B图示了应用图3A所示的最简单双TFT结构的电压编程模式的像素电路的一个例子。图4A图示了安装OLED120的状态，图4B图示了在安装OLED120之前的状态。图4B图示了在激励TFT (Tr.d) 的各线路(包括数据线(Data)、选择线(Select)、栅极线和地(GND))与像素电极139之间产生寄生电容的状态。该寄生电容的大小随像素电路的配置或者布局而变化。但是，在应用均匀的规格的板中，在每一个像素中产生基本上相同大小的寄生电容。可以通过检查所有像素电路之间寄生电容的不均匀性来判断像素电路的形成中的缺陷。

下面说明在检查过程2中执行的检查处理的流程。

图5是表示测量寄生电容的流的流程图。这里，通过在激励TFT导通(ON)的状态下和在激励TFT关断(OFF)的状态下向检查线路比如数据线(Data)施加一个电压变化来测量像素电极139和GND之间的通过所述寄生电容的电容的变化。

图6A和6B图示了当激励TFT关断和当激励TFT导通时描述寄生电容的等效电路。图6A图示了激励TFT关断的状态，图6B图示了激励TFT导通的状态。如图6B所示，当正确地导通激励TFT时，GND和像素电极139被直接连接起来，与TFT并联的寄生电容消失。相反，在数据线(Data)和GND之间的寄生电容变大。因此，当向数据线(Data)施加一个电压时，在导通状态有更多电荷流动。在图5所示的测量处理中测量这两个状态之间寄生电容的变化。

为了基于图5的流程图更详细地进行描述，在测量处理中，一开始将所有线路设置为GND，将激励TFT关断(步骤S101)。更具体地，在图4B所示的基本双TFT电路中，将选择线(Select)和数据线(Data)设置为GND，然后选择所有的选择线(Select)，向数据线(Data)施加一个足以关断激励TFT的电压。因此关断所有的激励TFT。之后，向数据线施加预定的电压。在这种情况下，一个瞬变电流从像素电极139一侧通过所述寄生电容流到GND。用连接到作为源极侧线路的GND一侧的积分电路(将在下面描述)测量该瞬变电压。也就是，在

关断激励TFT的状态中获得积分电路输出Voff（步骤S102）。

图7的视图图示了用于观测从激励TFT输出的电流的积分电路的一个例子。图7图示了积分电路150被连接到图4B所示的电路的情况。每一个图2所示的信号生成和信号测量电路14和16提供这样的积分电路150。示于图7的该积分电路150包括一个运算放大器151、一个电容器Ci和一个重置开关SWreset。这里，由于积分电路150造成的虚短路，激励TFT Tr.d的源极侧被设置为GND电位。积分电路150可以类似地连接到其它像素电路。来自积分电路150的输出被A/D转换器转换为数字数据，该A/D转换器要被设置在图2所示的测量控制电路13中并纳入计算机12中。这样，后续的评估处理就成为可能。

在图5的步骤S102中获得积分电路输出Voff后，判断连接到积分电路150的激励TFT是否可以导通（步骤S103）。在这种情况下，当不能容易地导通激励TFT比如在四TFT电路的情况下，进行通过寄生电容的电荷泵运（charge pumping）（将在后面描述），以提高激励TFT的栅极电压（步骤S104）。然后，过程前进到下一步骤S105。当能够导通激励TFT时，过程直接前进到步骤S105。

图8A和8B的电路图用于说明用于四TFT结构的像素电路。图8A图示了用于基本四TFT结构的AMOLED像素电路，图8B的电路图用于说明在形成OLED120之前阵列衬底上的电路。当向像素电容器Cs1中写入灰度电压时，选择线（Select）导通图8A和8B所示的开关SW1。Vth校正控制线（Vth cnt.）控制开关SW2，电流开关控制线（Current cnt.）控制开关SW3，从而，在像素电容器Cs2中累积电荷。在形成OLED120之前，在像素电极139和图8B所示的线路的每一个线路之间产生寄生电容。注意，在这里只描述主要的寄生电容。

图9A和9B的电路图用于说明电荷泵运操作。在进行电荷泵运操作的过程中，首先导通被测量像素的开关SW3，其它像素（不被测量的像素）的开关SW3都关断。另外，开关SW1和SW2关断。现在，当将激励电压V写入数据线（Data）时，通过所述寄生电容，激励TFT（Tr.d）的漏极电位升高。之后，如图9A所示，将开关SW2导通一定

时间。在这种情况下，电位通过所述寄生电容和像素电容Cs2和Cs1重新分布，激励TFT Tr.d的栅极电位略微升高。如图9B所示，当导通开关SW1同时保持开关SW2关断时，如果由于向数据线Data施加激励电位V而使激励TFT Tr.d的栅极电位超过一个阈值电压Vth，则导通所述激励TFT Tr.d，确认所述电流。这样就完成了电荷泵运操作。相反，即使激励TFT Tr.d不导通，激励TFT Tr.d具有比开关SW2足够宽的沟道宽度。因此，激励TFT Tr.d的漏极电位由于漏电流而被设置到地电位。之后将开关SW1关断、将数据线Data设置为地电位。然后将开关SW1再次导通。通过重复上述过程进行电荷泵运操作，直到激励TFT Tr.d导通并且电流得到确认。

在图5的步骤S105选择要检查的像素，从数据线（data）施加一个足以使激励TFT导通的电压，以将激励TFT设置到导通状态。例如，当激励TFT的栅极电压具有低的初始电压时，比如在使用四TFT的电压编程模式中，就进行步骤S104所示的电荷泵运操作。同时，在电流编程模式中，通过在数据线（Data）上流过电流，将激励TFT置为导通状态。在这种情况下，栅极-源极电压在像素电容Cs中累积。如上所述，当将激励TFT置为导通状态时，被选择的像素的选择线（Select）被关断以被置为非选择状态。然后，将数据线（Data）也设为GND状态。

在步骤S106的寄生电容测量处理中，将一个类似于步骤S102的电压的电压加到处于上述状态的数据线（Data）上。在这种情况下，同样，一个瞬变电流从像素电极139一侧通过所述寄生电容流向GND。类似于步骤S102，该瞬变电流由所述积分电路150测量。这样获得的电压是一个积分电路输出Von。然后，被检查的像素的选择线（Select）被导通。同时，向该数据线施加足以关断所述激励TFT的电荷，从而将该激励TFT置为关断状态。对要由一个数据线（Data）驱动的所有像素执行步骤S105和步骤S106中所描述的处理。另外，对所有的数据线（Data）执行图5的步骤S101到步骤S106。通过执行上述处理过程，对于所有像素，能够获得当激励TFT导通时流过的电荷量。这里，当

要连接到所述积分电路150的倒相输入的接地线独立时获得每一个像素的积分电路输出Von。另一方面，当接地线被汇集（bundled，集束）起来时获得每一条线路的积分电路输出Von。

在步骤S107评估检查的结果。当被检查的像素的激励TFT被正确地导通时，当激励TFT导通时流过的电荷量和当激励TFT关断时流过的电荷量表现出相互不同的值。换句话说，当比较一个激励TFT置为关断状态时的Voff值与该激励TFT被置为导通状态时的Von值时，当激励TFT正常工作时，满足 $V_{off} \neq V_{on}$ 。如果在这些值之间没有差别，或者换句话说如果满足 $V_{off} = V_{on}$ ，则可以将该像素电路判断为损坏的，其激励TFT要么是开路要么是短路。这样，就能够完成系列检查。

这里，如果从处于关断状态的所有数据线的电荷量中选择一个最小值（最小Voff值： $V_{off.min}$ ），则可以推断该最小值表示所有像素正常工作的情况。因此，可以利用该值和处于关断状态的每一个数据线（Data）的值之间的差来估计短路像素的数量（Nshort）。这样，可以估计具有短路缺陷的像素和具有开路缺陷的像素的比例，也就是：

$$V_{off} - V_{off.min} = N_{short} * (V_{on1} - V_{off1})$$

$$N_{fault} = N_{short} + N_{open}$$

这里，Nfault表示对于所有数据线（Data）重复测得的缺陷像素的数量，Nopen表示具有开路缺陷的像素的数量。另外，Von1对应于对于一个像素，当其处于导通状态时流过所述寄生电容的电荷量，Voff1对应于对于一个像素，当其处于关断状态时流过所述寄生电容的电荷量。为了具体找出 $(V_{on1} - V_{off1})$ ，要选择从所有像素获得的所有 $(V_{on} - V_{off})$ 值中的最小值。

下面利用一个双TFT电压编程像素电路的更为具体的例子来详细说明该实施例。

图10的视图表示将该实施例应用于一个电压编程板的例子，在该电压编程板中，每一个像素电路包括两个TFT。示于图10的该应用例图示了作为该板的一部分的九个（3×3）像素，要测量的像素是位于中央的那个像素，对于各像素，积分电路150连接到接地线。实际的测

量是通过对所有像素重复上述测量方法来完成的。这里，在积分电路150中，尽管可以将接地线独立地连接到积分电路150的倒相输入，但是也可以将某些接地线（或者所有接地线）汇集起来（形成集束），形成如图10所示的公共接地线。如果按照汇集起来的接地线（接地线束）的组的数量设置积分电路150，则可以对各组并行地进行测量。注意，如果应用p沟道激励TFT时，接地线要为电源线所替代。

图11的视图图示了在测量中使用的激励波形。在如图10所示的双TFT电压编程像素电路中，可以直接通过数据线驱动激励TFT。因此，可以不用上述电荷泵运操作而将所述激励TFT设置为导通状态。

这里，基于图11最上一行所指出的序列加以说明：

- * 序列 1：将一个关断电压写入所有像素以使板不发光。
- * 序列 4：对处于全关断状态的Data 2施加一个导通电位，测量此时流过的电荷。
- * 序列 8：将一个关断电压再次写入所有像素以使板不发光。
- * 序列 11：同时对Select 2和Data 2施加导通电位，从而将被测量的像素的激励TFT置为导通状态。
- * 序列 15：将与序列4中所用电压相同的电压施加给Data 2，测量此时流过的电荷。
- * 序列 18：完成测量。

对所有由同一数据线驱动的像素重复序列8到序列18的过程，对所有数据线重复从序列0到序列18的过程。

利用在上述过程中获得的积分电路150的波形输出，计算机12执行接下来的计算。

图12A和12B的视图图示了图10所示AMOLED的检查结果。图12A例举了图10所示各像素相应的正常、开路 and 短路像素状态。图12B图示了在全关断状态下和在每一个像素单独导通的状态下积分电路150检测到的值。由于在纵向排列的像素受单一数据线(Data)的影响，对于各数据线(Data 1到Data 4)获得全关断状态下的电荷量。由于由积分电路150测量电荷量，电荷量被转换为积分电路150的输出电压。

假设关断状态的一个像素的激励TFT的值为 V_{off} ，在导通状态下该像素的该激励TFT的值为 V_{on} ，则当像素具有如图12A所示的缺陷时，输出值如图12B所示。在有开路缺陷的情况下，激励TFT仍然保持关断状态，在短路缺陷的情况下，激励TFT仍然保持导通状态。

比较在每一个像素的激励TFT的导通状态获得的输出和全关断状态获得的输出，所述值无差别的像素可以被判断为缺陷像素。所述值不同的像素工作正常，值的变化 $V_{on} - V_{off}$ 总是等于 $V_{on1} - V_{off1}$ 。更具体地，相应于 $V_{on} - V_{off}$ 的电容在几个飞法到几十个飞法数量级。在包括正常工作的激励TFT的像素之间， $V_{on} - V_{off}$ 值的不均匀性可以被视为设计尺寸的不均匀性。因此，这样的不均匀性也可以用来判断设计质量。这样，可以通过检查所有像素来判断像素的缺陷。

另外，如上所述，要由一个数据线测量的包括在全关断状态中的像素的数量取决于汇集的接地线（集束接地线，bundled GND lines）的数量。例如，当在视频图形阵列（VGA，分辨率为 640×480 点）板中将所有接地线汇集到一起时，用一个数据线同时测量480个像素。但是，AMOLED是电流驱动的，因此通常的做法是，为几个接地线束引接地线，而不是将所有像素都集束起来，以避免电流的集中。在这种情况下，每个接地线的像素数量减少了。当板包括为各像素提供的接地线时，可以测量每一个像素。

在图12所示的例子中，为每三条线提供一个公共接地线。在这种情况下，比较各数据线在关断状态下的输出值，其中的最小值可以被估计为表示所有像素正常工作的状态的值。在图12B所示的例子中，右端线路（Data 4）的输出值为 $3V_{off}$ 。也就是，在全关断状态的最小值为 $3V_{off}$ ，右端线路（Data 4）上的所有像素被认为是正常的。将上述值和缺陷列的输出值之间的差除以所述变化值 $V_{on1} - V_{off1}$ ，得到的值等于短路缺陷的数量。

例如在图12A和12B所示的情况中，各列的测量结果如下：

Data 1: $(3V_{off1} - 3V_{off1}) / (V_{on1} - V_{off1}) = 0$ ：无短路缺陷；

Data 2: $(1V_{off1} + 2V_{off1} - 3V_{off1}) / (V_{on1} - V_{off1}) = 1$ ：一个短

路缺陷；

Data 3: $(2V_{on1} + 1V_{off1} - 3V_{off1}) / (V_{on1} - V_{off1}) = 2$: 二个短路缺陷；

缺陷像素的总数（在导通状态下的值与在关断状态下的值无差别的像素数量）：6；

短路缺陷数量:开路缺陷数量 = 3:3。

这样，根据该实施例，可以估计短路缺陷和开路缺陷之间的比例。

这里，通过应用上述检查方法，可以以更高的速度进行检查。

例如，对于构成有源矩阵OLED板的检查线路的每一条线路，对所有直接AC耦合到检查线路的像素（例如，在数据线（Data）的情况下，属于相关列的所有像素），在将其激励TFT同时设置为关断状态和设置为导通状态的情况下，如上所述评估寄生电容。然后，从最小值、最大值以及检查线路的每一条线路的寄生电容之间的差值来估计开路/短路缺陷的数量。另外，在进行评估之后，将检查线路的包括开路/短路缺陷的线路中的各像素抽出，如上所述再次进行检查，从而评估每一个缺陷像素是开路缺陷还是短路缺陷。通过采用如上所述的步进测量方法，可以更高速地进行检查。

图13是一个流程图，表示了应用于如图4B所示的基本双TFT电路的步进检查方法。在该检查方法中，首先，将选择线（Select）和数据线（Data）设为接地状态（步骤S201）。然后，选择所有选择线，对其施加足以关断激励TFT的电压，以将所有激励TFT设为关断状态（步骤S202）。之后，在所有选择线和数据线都设为接地状态的状态下，对数据线施加一个电压（步骤S203）。在这种情况下，一个瞬变电流从像素电极一侧通过寄生电容流到地一侧。用如图7所示连接到接地线的积分电路150测量该瞬变电流（步骤S204）。利用为测量控制电路13提供的模数转换电路，将积分电路150的输出转换为数字数据，并输入计算机12。这样，作为各数据线的电压值Voff，数据被存储到该计算机12中设置的预定存储器中（步骤S205）。该测量的结果表示等效于所有激励TFT都设为关断状态时的寄生电容值的电压值。但是，注意，

每一个值表示当电压加到数据线上时，在该数据线的方向上排列的所有像素的和。

接下来，选择所有像素，从该数据线施加一个足以导通激励TFT的电压，从而将所有像素的激励TFT置为导通状态（步骤S206）。但是，当激励TFT的栅极电压具有低的初始电压时，比如在如图8A和8B所示的使用四TFT的电压编程模式中，要执行通过所述寄生电容的电荷泵运操作。同时，在电流编程模式中，通过在数据线上流过电流，将激励TFT置为导通状态。在这种情况下，栅极-源极电压累积到像素电容Cs中。之后，将所有像素的选择线关断，从而设置为非选择状态。然后，将该数据线（Data）也设置为接地状态（步骤S207）。

另外，与步骤S203所施加的电压相同的电压被施加给该数据线（步骤S208）。在这种情况下，同样，一个瞬变电流从像素电极一侧通过寄生电容流到地一侧。用类似于步骤S204的积分电路150测量该瞬变电流（步骤S209）。测量结果被转换为数字数据，将每一条数据线上的电压值Von存储到计算机12中设置的预定存储器中（步骤S210）。

这样，在步骤S205和S210中获得的Voff值和Von值中，可以评估Voff的最小值和Von的最大值，表示其中的激励TFT正常工作的数据线。相应地，如果分别将所述最小值和最大值定义为Voff.min和Von.max，则可以用下述方式评估每一条数据线中短路缺陷的数量和开路缺陷的数量（步骤S211）：

$$\text{Von. max} - \text{Voff. min} = N * \text{Vdiff}$$

$$\text{Voff} - \text{Voff. min} = \text{Nshort} * \text{Vdiff}$$

$$\text{Von. max} - \text{Von} = \text{Nopen} * \text{Vdiff}$$

这里，N表示该数据线上像素的数量，Nshort表示该数据线上短路缺陷的数量，Nopen表示该数据线上开路缺陷的数量。

然后，在指定包括上述缺陷的数据线后，将指定数据线上的每一个像素的激励TFT置为导通状态（步骤212），用于类似于图5之步骤S106的积分电路测量通过寄生电容从像素电极一侧流到地一侧地瞬变电流（步骤S213）。这样，获得电压值Von，从电压值结果得到缺陷

像素的位置（步骤S214）。利用上述方法，可以高速检查短路缺陷和开路缺陷的数量，并高速确定缺陷像素的位置。

如上所述，该实施例重点关注有源矩阵OLED板（AMOLED板）中，连接到激励TFT的电极之一的电源线（GND）和不与该电源线（GND）DC耦合的检查线路（比如数据线（Data））之间的寄生电容，并观测作为源侧线路的电源线（GND）的电荷进出，它们与检查线路分别在被测量激励TFT的导通和关断状态下的电压变化有关。这样，可以测量激励TFT的导通状态和关断状态之间寄生电容的变化。另外，该实施例还关注这样的事实：在包括开路缺陷或者短路缺陷的激励TFT中，寄生电容没有变化。这样，本实施例实现了激励TFT中开路/短路缺陷的检查。

在这种情况下，通过测量所有像素中寄生电容的变化，可以获得所有像素中包括具有开路/短路缺陷的激励TFT的像素的数量。另外，还可以从所有像素之间寄生电容变化的不均匀性来评估在形成像素电路时导致的不均匀性。另外，对于构成板的检查线路的每一个线路，对于直接AC耦合到检查线路的所有像素（例如，在数据线的情况下，属于一个相关列的像素），在将其激励TFT设置为导通状态的同时评估所述寄生电容。在这种情况下，通过找出评估得到的寄生电容值的最大值和单个寄生电容值之间的差，可以评估包括具有开路缺陷的激励TFT的像素的数量。另外，对于构成板的检查线路的每一个线路，对于直接AC耦合到检查线路的所有像素（例如，在数据线的情况下，属于一个相关列的像素），在将其激励TFT设置为关断状态的同时评估所述寄生电容。在这种情况下，通过找出评估得到的寄生电容值的最小值和单个寄生电容值之间的差，可以评估包括具有短路缺陷的激励TFT的像素的数量。这里，还可以将该检查方法设计为评估开路缺陷像素和短路缺陷像素与缺陷像素总数之间的比例。

同时，对于构成板的检查线路的每一个线路，对于直接AC耦合到检查线路的所有像素（例如，在数据线的情况下，属于一个相关列的像素），在将其激励TFT同时设置为关断状态和同时设置为导通状

态的情况下，评估所述寄生电容。然后，根据最小值、最大值和检查线路的每一条线路的寄生电容之间的差，评估检查线路的每一条线路中开路/短路缺陷的数量。之后，检查线路的包括开路/短路缺陷的线路中的各像素被抽出并被检查。这样，可以高速评估缺陷像素中的开路/短路缺陷。

如上所述，对于在安装OLED之前的TFT阵列，本实施例能够判断各像素中激励TFT中的开路/短路缺陷，测量板内的开路缺陷和短路缺陷的数量，评估像素电路的设计尺寸的不均匀性，而不用接触像素电极。也就是，可以在TFT阵列阶段找出激励TFT中的开路/短路缺陷的数量，并检查作为显示器单元的评估项目的亮点和暗点（死点）数量。通过基于上述结果判断板中的缺陷，可以大大减少被送往下一工序的缺陷产品的数量。这样，可以缩减制造板的成本。同时，通过计算板内正常工作的像素的Von - Voff值的不均匀性，可以评估形成像素电路的精度。另外，本实施例还可用于通过检查板之间的不均匀性来管理TFT阵列工艺中的工艺流程。另外，最好将该检查方法设计为在下述状态下评估所述寄生电容：所述检查线路通过所述寄生电容驱动的所有像素的激励TFT被同时设置为关断状态的状态，以及所述激励TFT被同时设置为导通状态的状态，因为这样就可以更迅速地评估开路/短路缺陷的数量。另外，通过将图2所示的测试设备10用于故障分析，可以在板的开发阶段缩短开发周期。

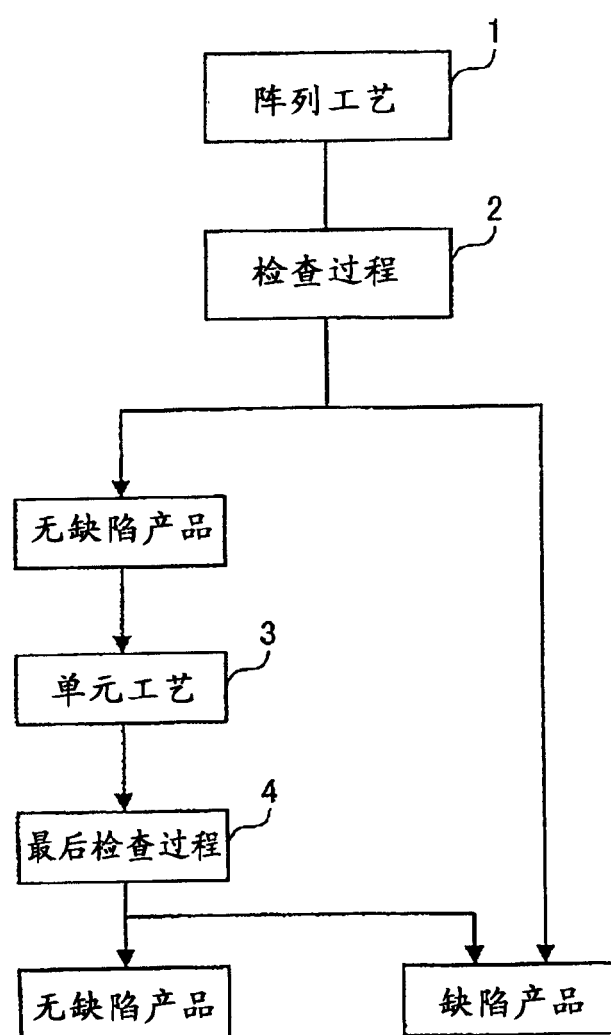
尽管本实施例的描述是使用n沟道激励TFT作为例子，但本发明也可以应用于使用p沟道激励TFT的情况。当使用p沟道激励TFT时，示于图7的积分电路150的非反相输入（图7所示的运算放大器151的正输入）可以从GND换接到电源（Vd）。换句话说，只要积分电路150被连接到激励TFT的源侧线路就可以，而不管该源侧线路是n沟道激励TFT的GND侧还是p沟道激励TFT的电源（Vd）侧。

如上所述，根据本发明，可以在形成OLED之前迅速地判断用于AMOLED板的TFT阵列中的激励TFT的开路/短路缺陷。

尽管上面详细描述了本发明的优选实施例，但应当理解，在不偏

离所附权利要求所限定的本发明的实质范围的前提下，可以做出各种改变、替换和变化。

图1



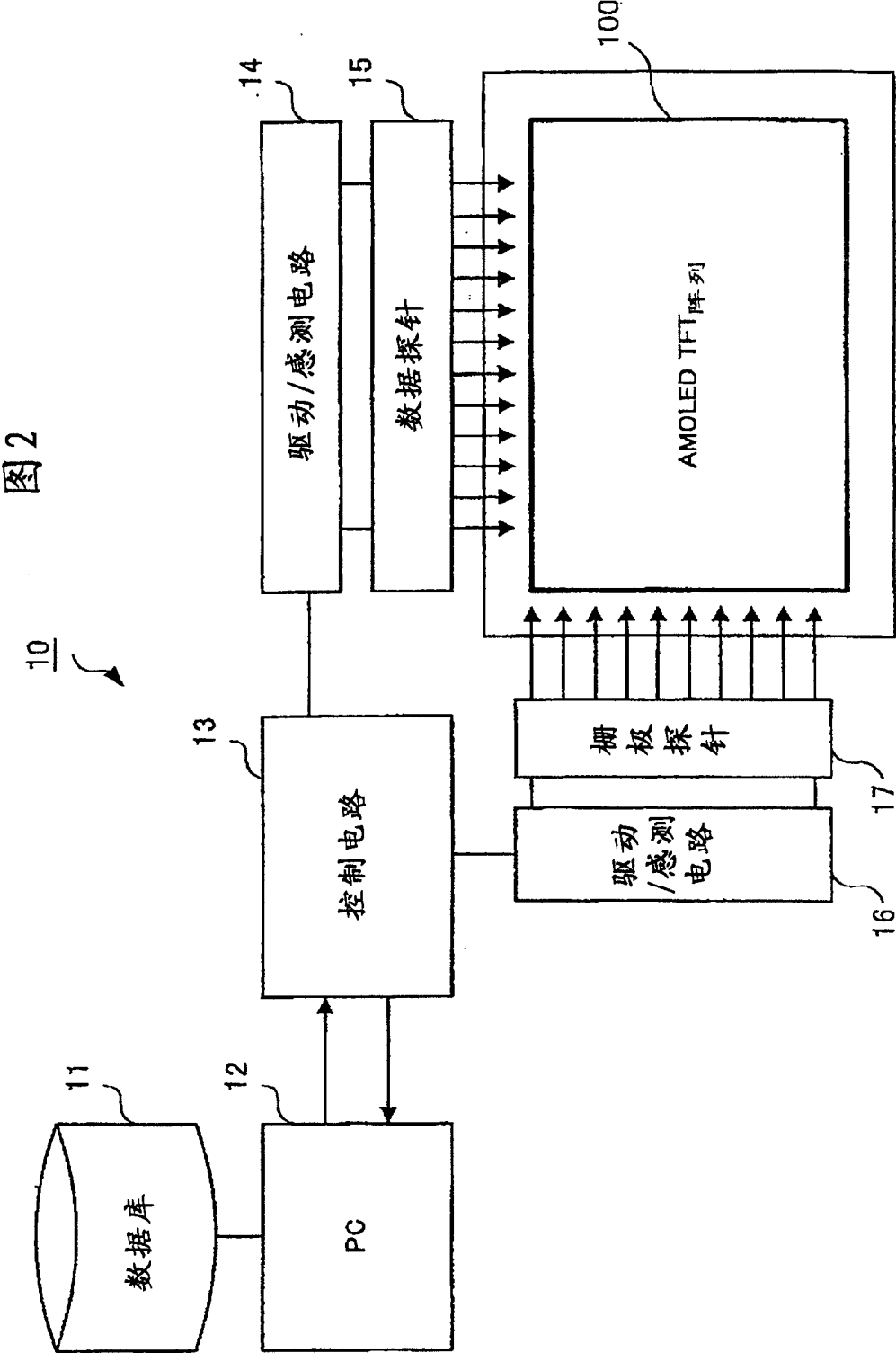
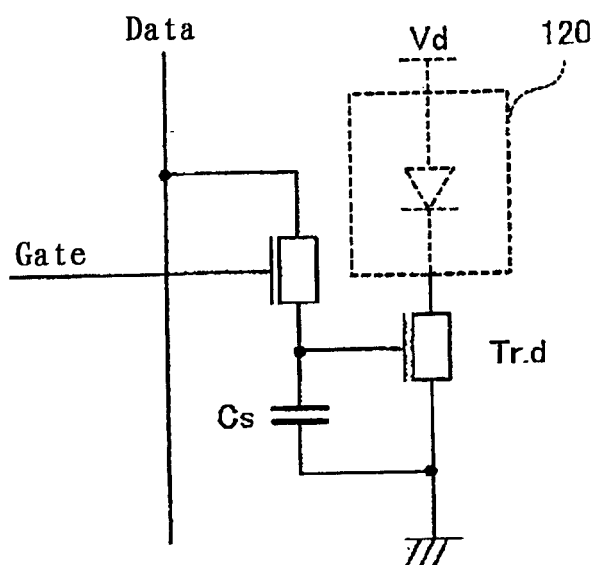


图 3

(a)



(b)

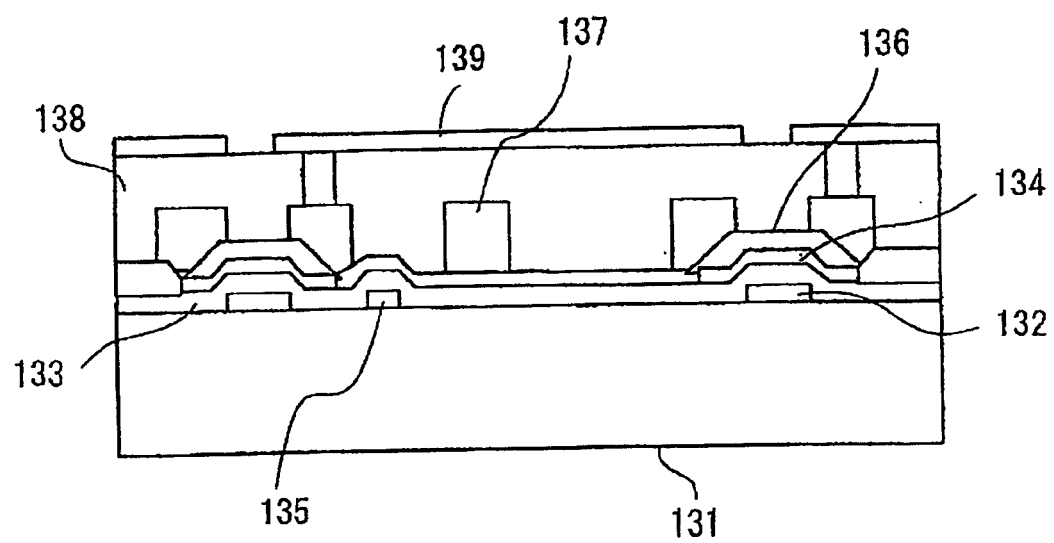


图 4

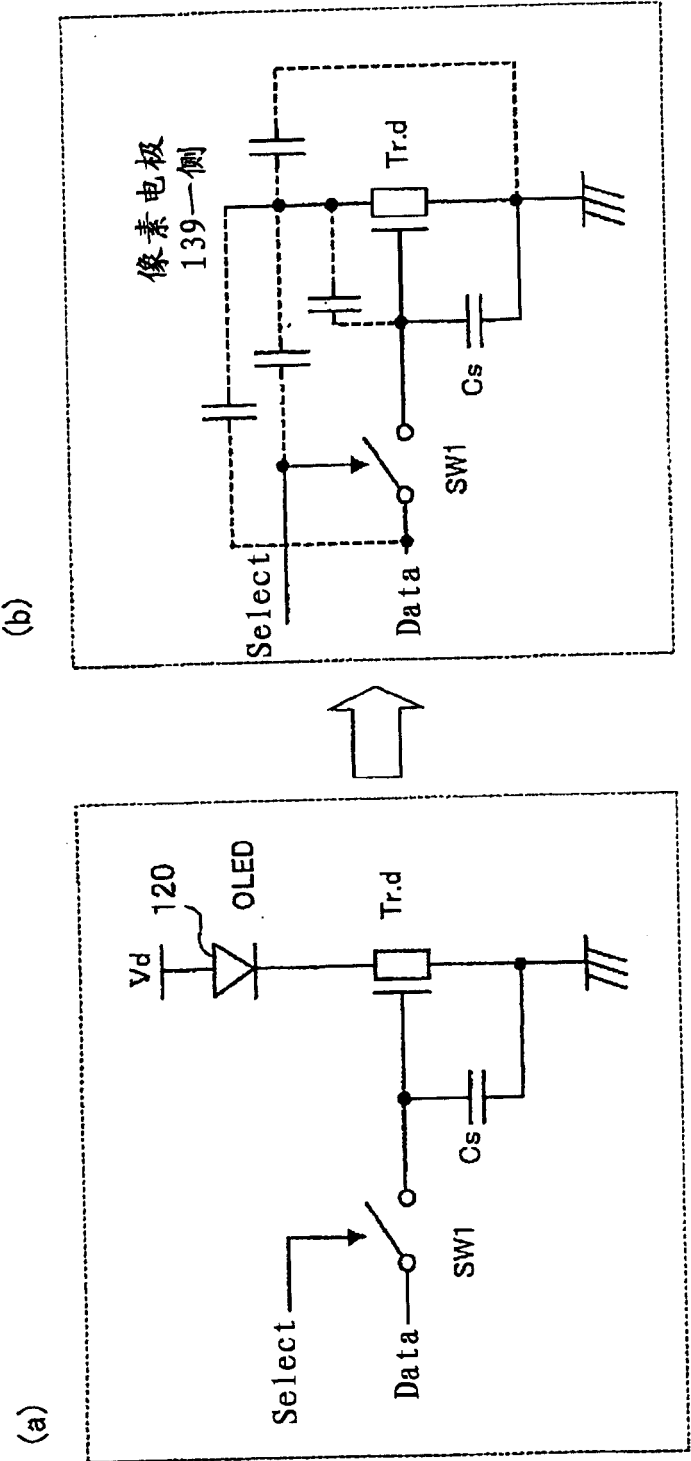


图5

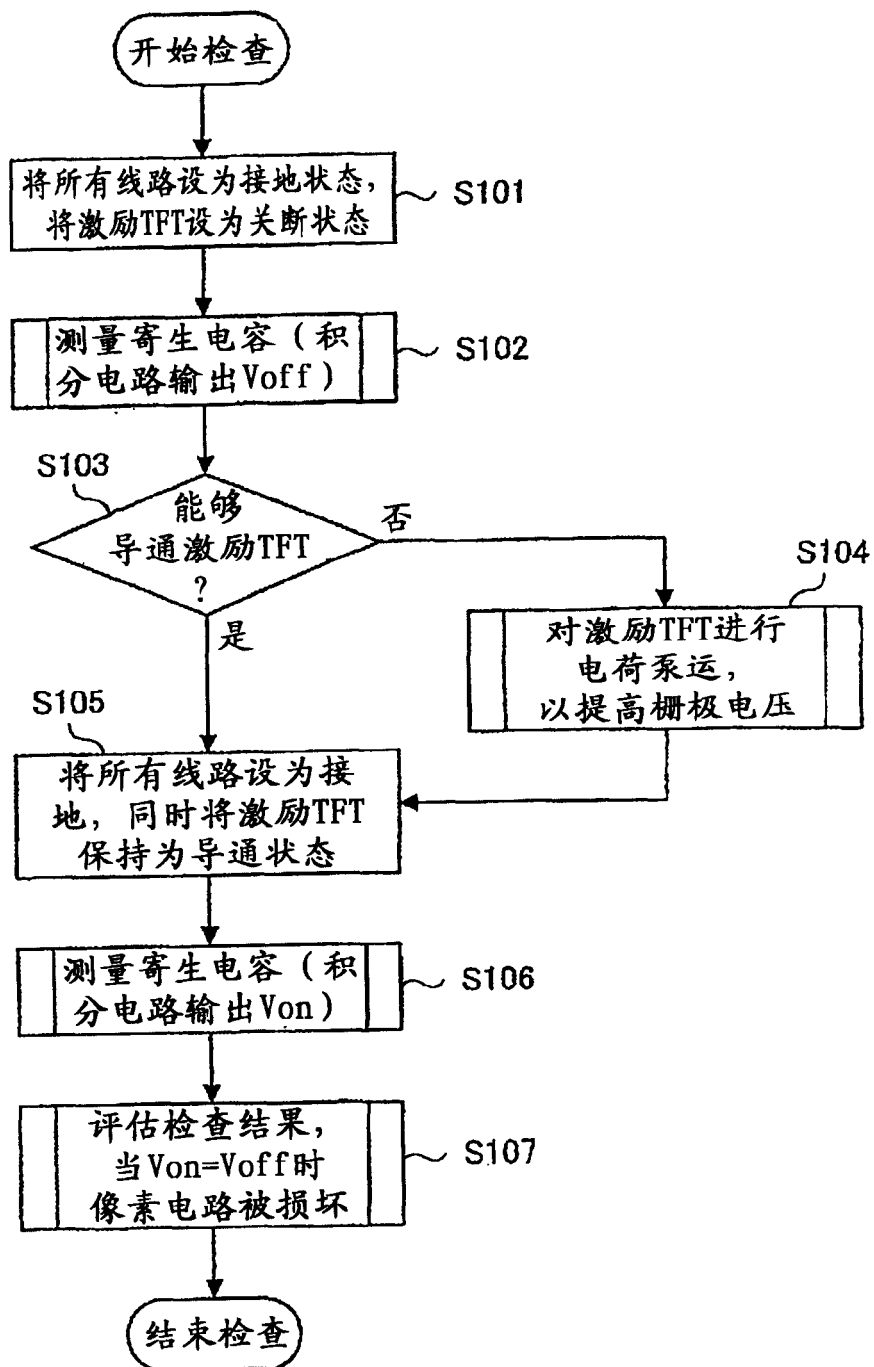


图6

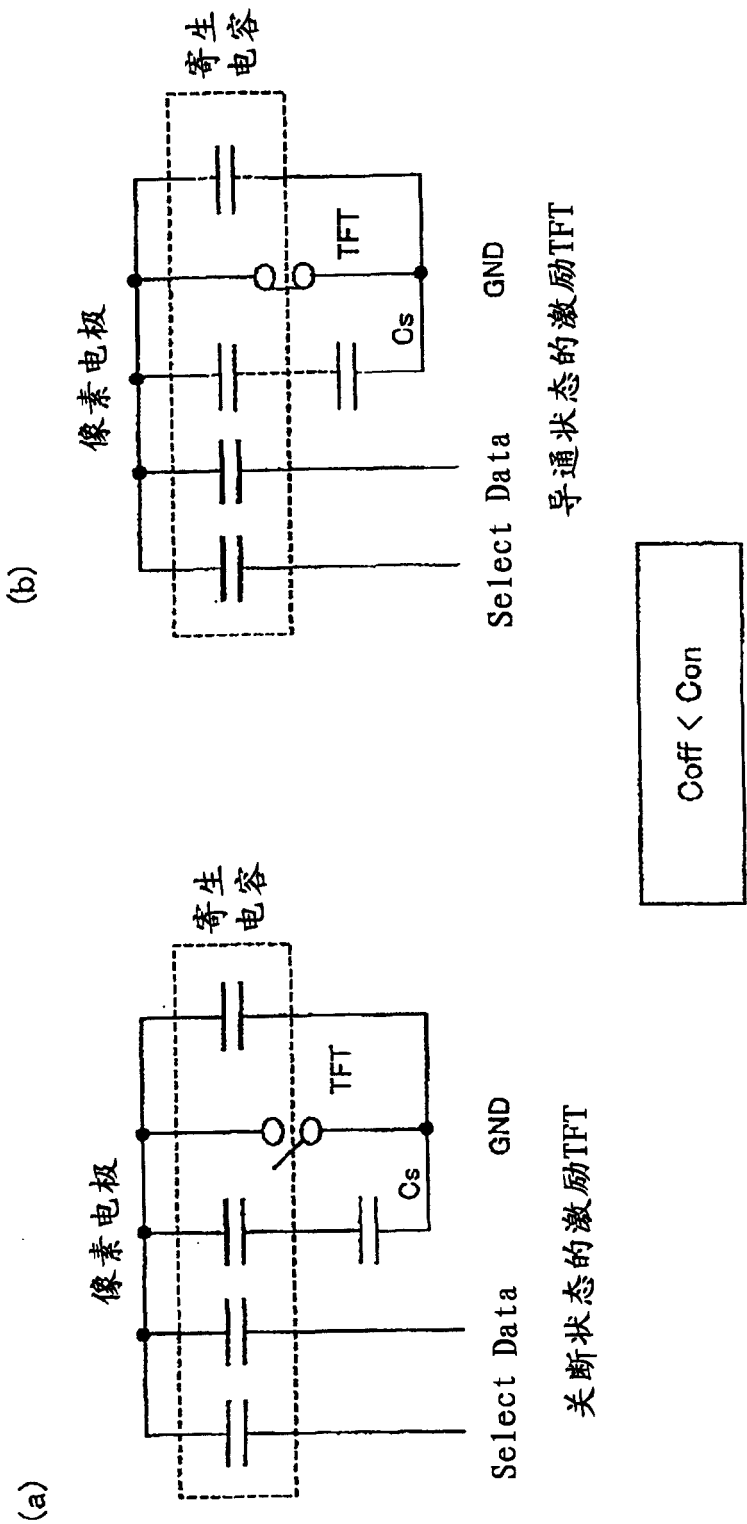


图7

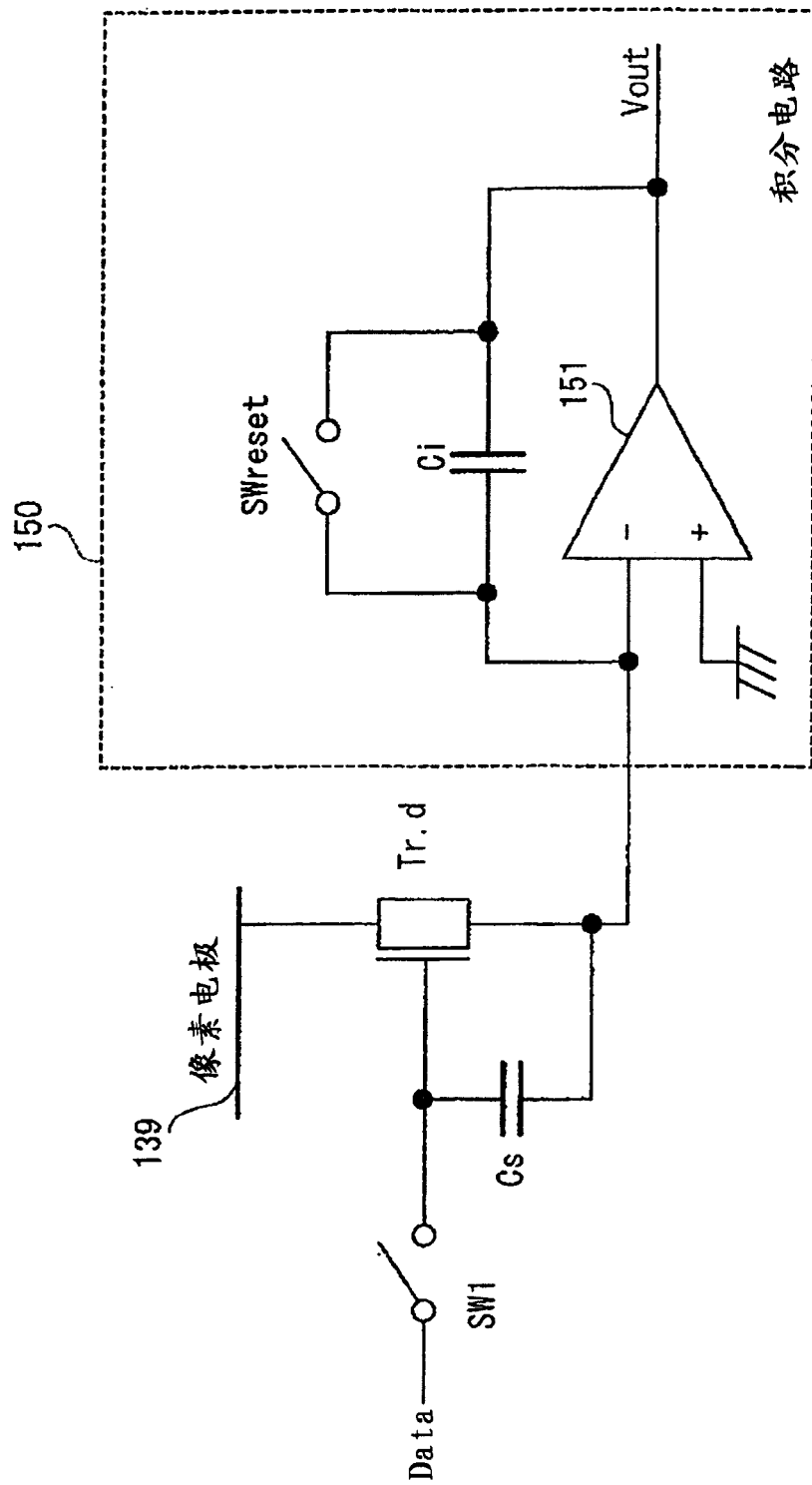
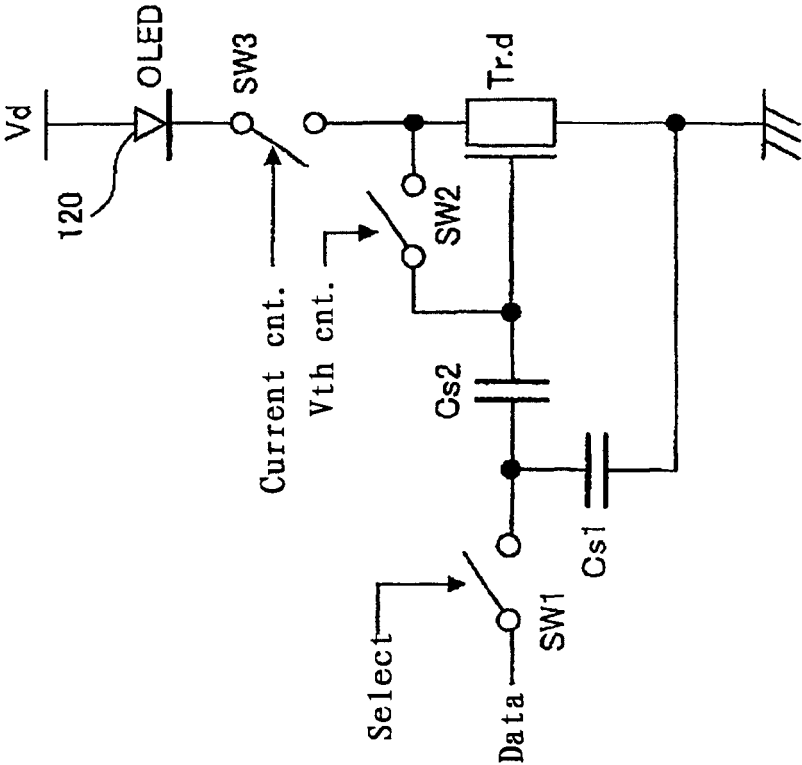


图 8

(a)



(b)

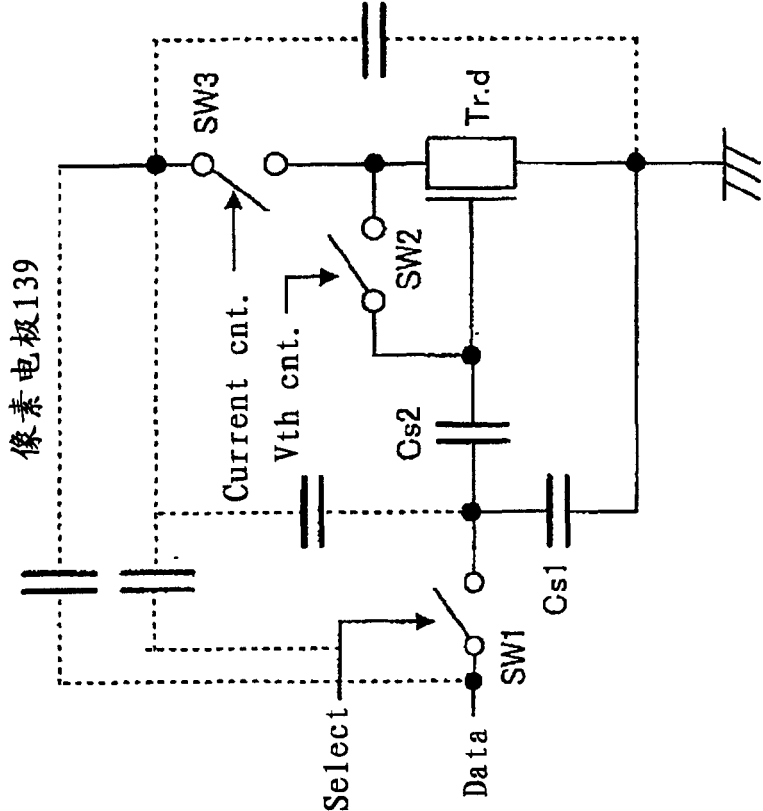
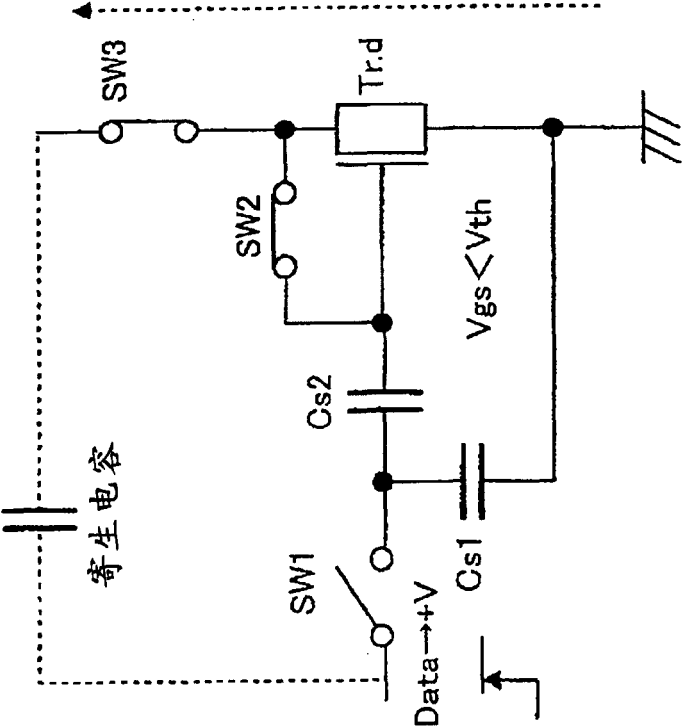


图 9

(a)



(b)

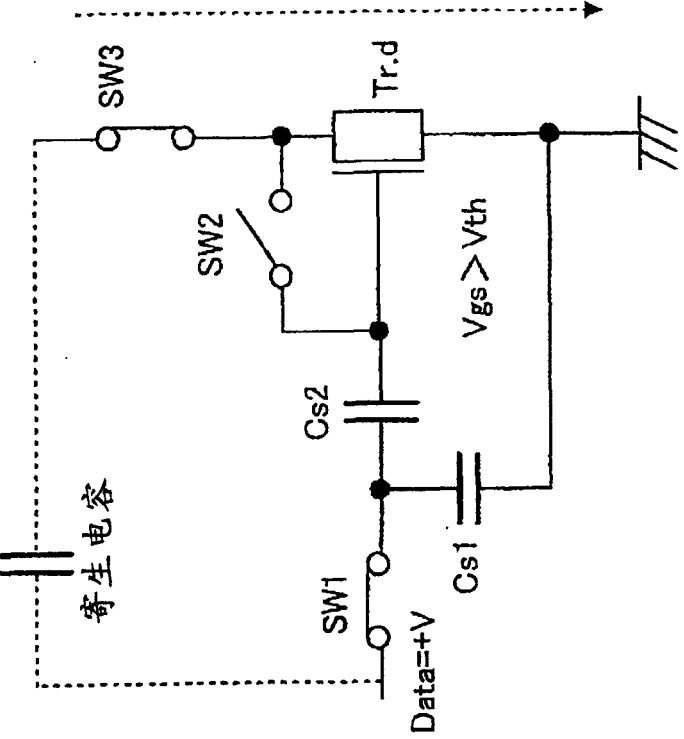


图10

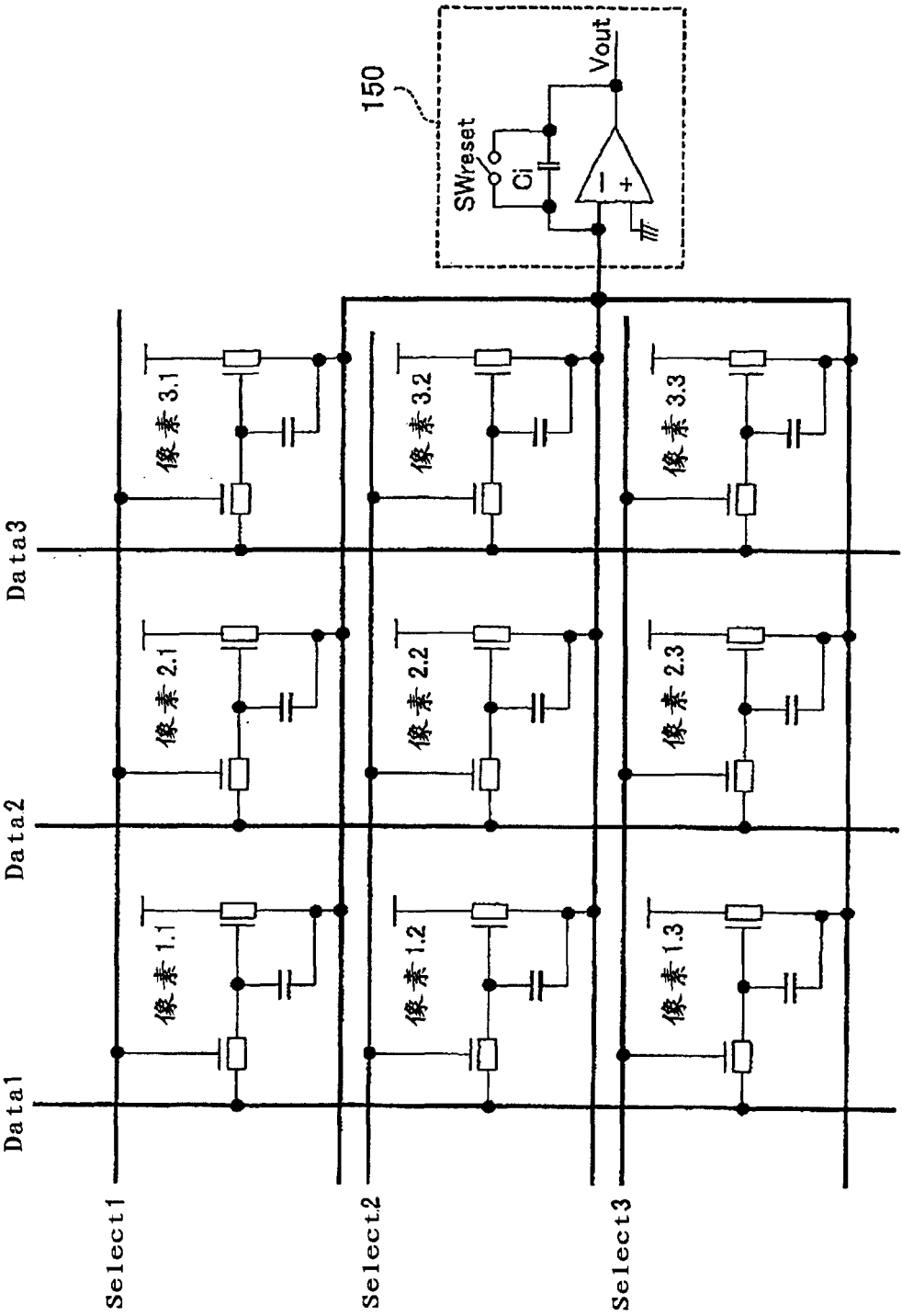
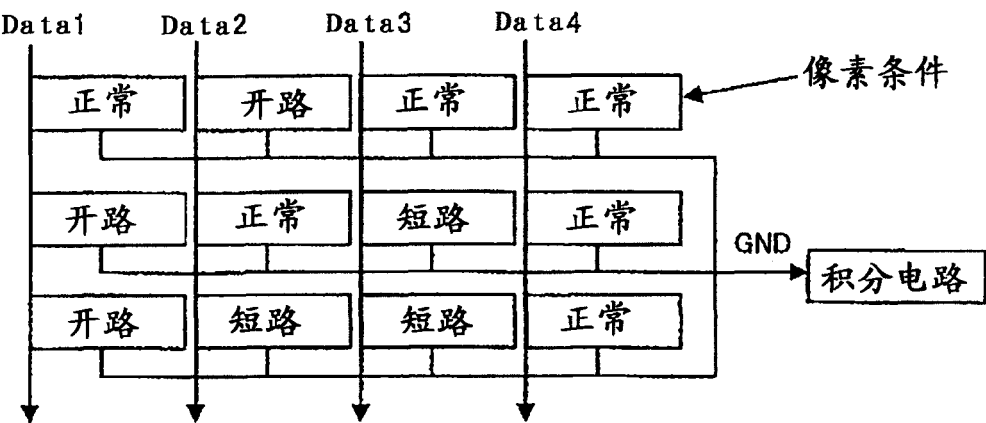


图12

(a)

从数据线施加电压



(b)

测量结果

在全关断状态	$0V_{on1} + 3V_{off1}$	$1V_{on1} + 2V_{off1}$	$2V_{on1} + 1V_{off1}$	$0V_{on1} + 3V_{off1}$
仅相关 像素处于 导通 状态时	$1V_{on1} + 2V_{off1}$	$1V_{on1} + 2V_{off1}$	$3V_{on1} + 0V_{off1}$	$1V_{on1} + 2V_{off1}$
	$0V_{on1} + 3V_{off1}$	$2V_{on1} + 1V_{off1}$	$2V_{on1} + 1V_{off1}$	$1V_{on1} + 2V_{off1}$
	$0V_{on1} + 3V_{off1}$	$1V_{on1} + 2V_{off1}$	$2V_{on1} + 1V_{off1}$	$1V_{on1} + 2V_{off1}$

图13

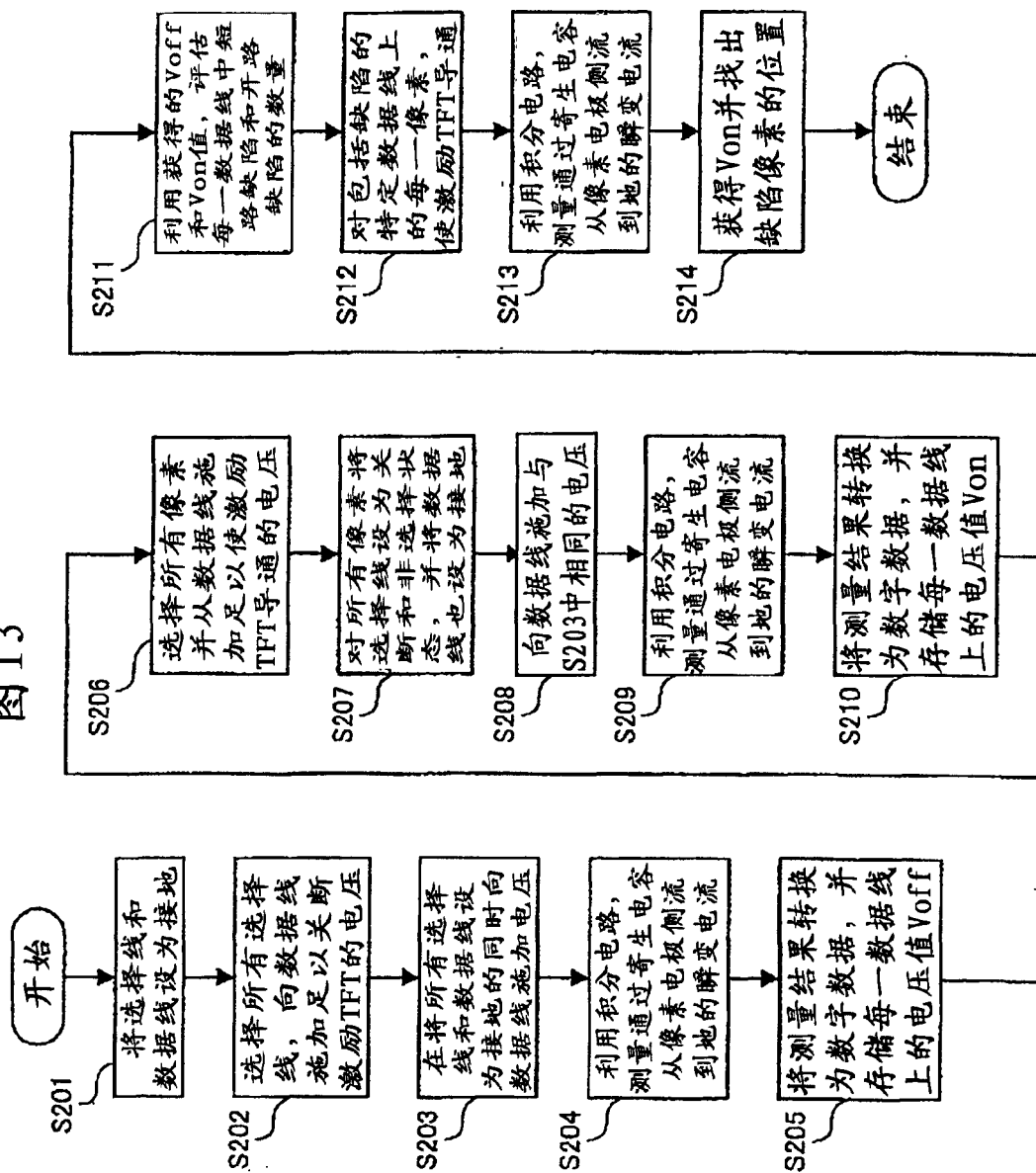
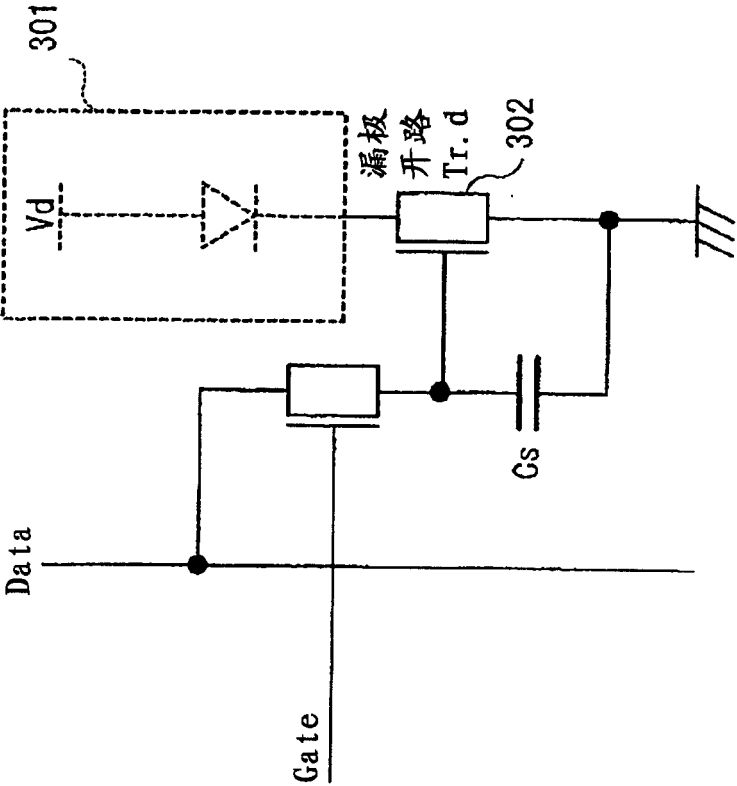
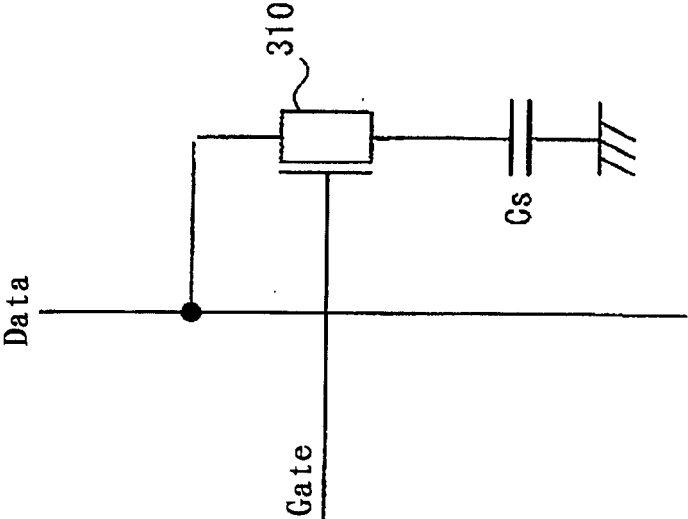


图 14

(a) AMOLED



(b) AMLCD



专利名称(译)	有源矩阵板的检查设备和方法，以及有源矩阵有机发光二极管板的制造方法		
公开(公告)号	CN1573341A	公开(公告)日	2005-02-02
申请号	CN200410045321.X	申请日	2004-05-20
[标]申请(专利权)人(译)	国际商业机器公司		
申请(专利权)人(译)	国际商业机器公司		
当前申请(专利权)人(译)	国际商业机器公司		
[标]发明人	中野大树 坂口佳民		
发明人	中野大树 坂口佳民		
IPC分类号	H05B33/10 G01R27/26 G01R31/00 G01R31/26 G09F9/00 G09F9/30 G09G3/00 G09G3/32 H01L21/66 H01L27/32 H01L29/786 H01L51/50 H05B33/14		
CPC分类号	G09G2300/0842 G09G3/006 G09G2330/10 G09G3/3225		
代理人(译)	李德山		
优先权	2003142972 2003-05-21 JP		
其他公开文献	CN1294421C		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及有源矩阵板的检查设备和方法，以及有源矩阵有机发光二极管板的制造方法。该检查方法包括在衬底上形成薄膜晶体管阵列从而制造有源矩阵板的阵列工艺；对制造出的有源矩阵板进行性能测试的检查过程；以及在检查过程之后将有机发光二极管安装到有源矩阵板上的单元工艺。在所述检查过程中，在构成在阵列工艺中制造的有源矩阵板的激励薄膜晶体管被导通和关断时，测量通过像素电极的寄生电容的变化，从而检查激励薄膜晶体管中的任何开路/短路缺陷。

