



[12] 发明专利申请公开说明书

[21] 申请号 200410038448.9

[43] 公开日 2004 年 12 月 8 日

[11] 公开号 CN 1553424A

[22] 申请日 2004.4.26

[21] 申请号 200410038448.9

[30] 优先权

[32] 2003. 6. 11 [33] US [31] 10/459, 096

[71] 申请人 友达光电股份有限公司

地址 台湾省新竹市

[72] 发明人 孙文堂

[74] 专利代理机构 北京市柳沈律师事务所

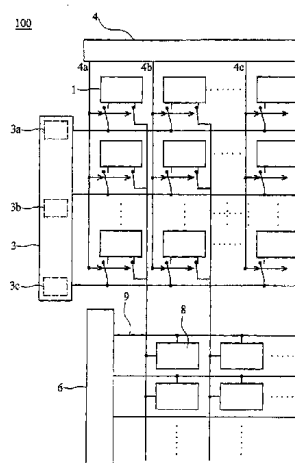
代理人 王志森 黄小临

权利要求书 3 页 说明书 7 页 附图 8 页

[54] 发明名称 提供数据线信号以控制电流至有机发光二极管像素的装置

[57] 摘要

一种提供数据线信号以控制电流至有机发光二极管像素的装置及控制电流至像素的方法。该装置包括多个驱动器，且每一驱动器包括开关电路及电容器。电容器用来存储开关电路中一个组件的栅-源极电压。在示范实施例的操作中，流入像素的电流可以通过提供三种阶段来控制。在取样阶段中，电容器充电或/及放电。在数据电流输出阶段中，将来自每一开关电路的加总电流提供至像素。在像素电流再生阶段中，每一像素发光，且所放射的光与数据在线的电流成比例。



1. 一种提供数据线信号以控制电流至有机发光二极管像素的装置, 包括:
一水平移位寄存器, 具有多个移位寄存器输出端;
- 5 一数字数据控制电流源/吸收器, 具有多个可控制电流源; 以及
至少一个驱动器, 对应该水平移位寄存器的每一该等移位寄存器输出端,
其中每一该驱动器包括:
一电压存储器; 以及
一开关电路, 耦接至对应的该水平移位寄存器输出端。
- 10 2. 如权利要求 1 所述的提供数据线信号以控制电流至有机发光二极管像素的装置, 其中该数字数据控制电流源/吸收器为 N 位数字数据控制电流源/吸收器。
3. 如权利要求 1 所述的提供数据线信号以控制电流至有机发光二极管像素的装置, 其中,
- 15 该开关电路包括一晶体管以及一数据线输出端; 以及
该电压存储器包括一电容器, 耦接该晶体管的栅极和源极, 及一电压源, 而该电压源耦接该晶体管的源极。
4. 如权利要求 3 所述的提供数据线信号以控制电流至有机发光二极管像素的装置, 还包括:
- 20 一垂直移位寄存器; 以及
多个像素, 每一像素耦接至该垂直移位寄存器的一输出端及对应的该驱动器的该数据线输出端。
5. 一种控制电流至像素的方法, 包括:
将每一数据驱动器连接至一水平移位寄存器的每一输出端, 其中, 每一
- 25 该数据驱动器包括一电压存储器, 以及耦接至该水平移位寄存器的对应的输出端的一开关电路;
将每一该数据驱动器耦接至一数字数据控制电流源/吸收器;
将来自该水平移位寄存器的每一输出端的一数字逻辑信号, 提供至对应的每一该数据驱动器;
- 30 将来自该数字信号控制电流源/吸收器的数字控制信号, 提供对应的每一该数据驱动器;

根据来自该数字信号控制电流源/吸收器的一高电平数字信号,以使电流通过每一该数据驱动器且流至该数字信号控制电流源/吸收器;

根据来自该数字信号控制电流源/吸收器的一低电平数字信号,以阻碍电流通过每一该数据驱动器而流至该数字信号控制电流源/吸收器;

- 5 根据来自该数字信号控制电流源的该高电平数字信号,以维持每一该开关电路中一预设晶体管组件的栅-源极电压; 以及

根据来自该数字信号控制电流源/吸收器的该低电平数字信号,以使将每一该开关电路中该预设晶体管组件的栅-源极电压放电。

6. 一种控制电流至像素的方法, 包括:

- 10 提供一取样阶段, 包括根据耦接于一驱动器的一数字信号控制电流源/吸收器其一输出端的一数字信号的发生, 而控制该驱动器中一电压存储装置的电流, 其中该驱动器包括一输出端及耦接一数据线的一输出端;

提供一数据电流输出阶段, 包括将来自该驱动器的电流提供至耦接该数据线的像素; 以及

- 15 提供一像素电流再生阶段, 包括将一扫描线耦接至该像素, 且当该扫描线由一高电平状态切换为低电平状态或是由一低电平状态切换为高电平状态时), 而将数据线通往像素的路径关断, 根据关断前该数据线的电流的发生, 而使该像素发光。

- 20 7. 如权利要求 6 所述的控制电流至像素的方法, 其中, 该驱动器还包括一开关电路, 该开关电路具有一输入端及一输出端, 且在提供该取样阶段的步骤中, 还包括:

将该数字信号控制电流源/吸收器耦接至该开关电路;

将来自于移位寄存器中多个输出端中之一的一控制信号, 提供至该开关电路的该对应输入端;

- 25 根据该数字信号控制电流源/吸收器的一高电平数字信号的发生, 使电流流过该开关电路;

根据该数字信号控制电流源/吸收器的该高电平数字信号的发生, 对该电压存储装置充电;

- 30 根据该数字信号控制电流源/吸收器的一低电平数字信号的发生, 将该电压存储装置放电至一低电平, 而使该开关电路禁用。

8. 如权利要求 7 所述的控制电流至像素的方法, 还包括:

当来自关于该驱动器的该移位寄存器的一数据信号为低逻辑状态，且来自一前一移位寄存器的一数据信号为高逻辑状态时，提供该数据取样阶段；以及

5 当来自关于该移位寄存器的该数据信号为低逻辑状态，且来自一下一移位寄存器的一数据信号为高逻辑状时，提供该数据输出阶段。

9. 如权利要求 6 所述的控制电流至像素的方法，提供该数据输出阶段还包括：

将多个开关电路耦接至该数据线；

加总来自每一该开关电路的电流；以及

10 将加总的电流提供至耦接该数据线的该像素。

10. 如权利要求 6 所述的控制电流至像素的方法，其中该像素所发出的光与该数据在线的电流成比例。

提供数据线信号以控制电流至有机发光二极管像素的装置

5 技术领域

本发明有关于一种驱动器，用来将数字数据转换为电流以控制显示器的像素。

背景技术

10 平面监视器 (flat panel monitor) 以像素的格点模式来取代传统显示器的电子束及真空管。参阅图 1，在一般常规平板监视器的像素驱动器中，每一阶段驱动器中必须具有闩锁器及电平移位器。这样却消耗了能量。

在一些常规的排列配置中，电流复制器及其它电路被用在数据驱动器的电流信号电路系统区，例如有机发光二极管 (Organic Light-Emitting Diode, 15 OLED) 装置。在这些传统组件中，如图 1 的组件，存在一问题，即在许多电路中，例如电流复制电路及电流镜像像电路等，也需要闩锁器以及电平移位器。常规技术中的数字-电流电路使电源及电流复制器阶段数据驱动器随时连接，而产生阻抗功率消耗。将数字数据自可挠性印刷电路板的引脚通过视频线传送至每一数据驱动器，亦可能造成动态功率消耗。此外，取样及放大数字 20 信号的操作在每一阶段驱动器也可能需要闩锁器或电平移位器。

对于 OLED 而言，降低能量消耗为特别重要的议题。使数字信号能由电平移位器输入且随意放大，而不需要闩锁器及电平移位器来驱动每一阶层，可以降低能量需求且降低这些装置的能量消耗。

25 发明内容

有鉴于此，为了解决上述问题，本发明主要目的在于提供一种控制电流至像素的方法以及提供数据线信号以控制电流至有机发光二极管像素的装置，适用于有机发光二极管显示装置，提供较简单的驱动电路结构，可降低功率消耗，且提高数字化灰度电流驱动像素的显示组件的合格率。

30 为实现上述的目的，本发明提出一种提供数据线信号以控制电流至有机发光二极管像素的装置。此装置包括水平移位寄存器、数字数据控制电流源

/吸收器以及至少一个驱动器。水平移位寄存器具有多个移位寄存器输出端。数字数据控制电流源/吸收器(sink)具有多个可控制电流源。每一个驱动器对应水平移位寄存器的多个移位寄存器输出端中之一，其中每一驱动器包括电压存储器以及开关电路。开关电路耦接至移位寄存器的同一移位寄存器输出端。

5 为实现上述的目的，本发明提出一种控制电流至像素的方法，此方法包括提供取样阶段、数据电流输出阶段以及像素电流再生阶段。在取样阶段中，将来自移位寄存器的每一输出端的控制信号提供至对应的开关电路的输入端。且当耦接开关电路的数字信号控制电流源/吸收器的高电平数字信号发生时，电流通过该开关信号。同时，当数字信号控制电流源/吸收器的高电平数字信号发生时，电压存储装置充电。最后，当数字信号控制电流源/吸收器的低电平数字信号发生时，电压存储装置放电至较低电平，且开关电路失效。

10 数据电流输出阶段中，将来自耦接至数据线的每一该开关电路的电流加总，并将加总电流提供至耦接该数据线的像素。在像素电流再生阶段中，将扫描线耦接至每一像素。当扫描线为低电平状态，数据在线具有电流，以以使每一像素发光线。

附图说明

为使本发明的上述目的、特征和优点能更明显易懂，下文特举一较佳实施例，并配合附图，详细说明如下。

图 1 表示习技术中，用来控制的数字-电流转换器中电流的电路示意图。

图 2 表示本发明的第一示范电路示意图，用来控制数字-电流转换器中电流。

图 3 表示本发明的第二示范电路示意图，用来控制数字-电流转换器中电流。

图 4 表示用来控制本发明中数字-电流转换器的电流的电路示意图。

图 5 表示用来控制本发明实施例中有机发光二极管的电流的系统示意图。

图 6a 和 6b 表示驱动器对于数字信号的操作示意图。

图 7 表示本发明实施例的时序图。

符号说明：

1 ~ 驱动器; 2 ~ 电源; 3、3a、3b、3c ~ 数字数据控制电流源; 4 ~ 前置装置; 4a、4b、4c ~ 水平移位寄存器输出端; 5 ~ 数据输出线; 6 ~ 垂直移位寄存器; 8 ~ 像素; 9 ~ 扫描线; 10、20、30、40、50 ~ 有源器件; 12、22、32 ~ 源极; 14、24、34 ~ 栅极; 16、26、36 ~ 漏极; 12 ~ 源极; 14 ~ 栅极; 16 ~ 漏极;

具体实施方式

图 2 及图 3 表示数个驱动器 1。虽然有许多可能的结构,但此处将只说明两种结构。一般而言,驱动器 1 (图 2 及图 3) 可以用来存储数据电流于 CMOS 晶体管,例如,第一有源器件 10 (图 2 或图 3) 的栅极与源极间的电压 V_{GS} 。此电压存储功能接着可用来将来自电源 2 (图 2 或图 3) 的电流转换为预设电压,例如存储电压 V_{GS} 。通过存储电压 V_{GS} 可以再次产生电流。

参阅图 2,控制电流可使用于驱动 OLED。在图 2 所示的实施例,驱动器 1 为电流复制装置,其包括第一有源器件 10、第二有源器件 20、第三有源器件 30、第四有源器件 40、电容器 60 以及电源 2。第一有源器件 10 包括一输出端,例如漏极 16,且耦接至电源 2,例如 V_{DD} 。第二有源器件 20 耦接至第一有源器件 10 及前置装置 4。第三有源器件 30 耦接至第二有源器件 20、第一有源器件 10 及前置装置 4。第四有源器件 40 耦接至第一有源器件 10 及前置装置 4。电容器 60 耦接至电源 2 以及第二有源器件 20。第三有源器件 30 更可耦接至控制电流源 3 (图 2 未表示)。图 2 的前置装置 4 可以为移位寄存器,且控制电流源 3 可以为控制电流吸收器。

第一有源器件 10、第二有源器件 20、第三有源器件 30 以及第四有源器件 40 可以是晶体管。在较佳实施例中,第一有源器件 10 及第四有源器件 40 是 P 型晶体管,第二有源器件 20 及第三有源器件 30 是 N 型晶体管。

第一有源器件 10 还包括源极 12、栅极 14 及漏极 16。源极 12 耦接电源 2,栅极 14 耦接第二有源器件 20 及电容器 60,漏极 16 耦接第四有源器件 40、第二有源器件 20 及第三有源器件 30。

第二有源器件 20 还包括漏极 22、栅极 24 及源极 26。漏极 22 耦接电容器 60,栅极 24 耦接前置装置 4,源极 26 耦接第三有源器件 30 以及第一有源器件 10 的漏极 16。

第三有源器件 30 还包括漏极 32、栅极 34 及源极 36。漏极 32 耦接第二

有源器件 20 的源极 26, 栅极 34 耦接第二有源器件 20 的栅极 24, 源极 36 耦接控制电流源 3。

第四有源器件 40 还包括源极 42、栅极 44 及漏极 46。源极 42 耦接第一有源器件 10 的漏极 16, 栅极 44 耦接前置装置 4, 漏极 46 耦接数据输出线 5。

5 在图 3 的实施例中, 驱动器 1 为电流镜像装置, 且包括第一有源器件 10、第二有源器件 20、第三有源器件 30、第四有源器件 40、第五有源器件 50 以及电容器 60。第一有源器件 10 包括一输出端, 例如源极 16, 且耦接至电源 2, 例如 V_{DD} 。第二有源器件 20 耦接至第一有源器件 10 及电源 2。第三有源器件 30 耦接至第二有源器件 20 及前置装置 4。第四有源器件 40 耦接至第一有源器件 10 及前置装置 4。第五有源器件 50 耦接至第一有源器件 10、第二有源器件 20、第三有源器件 30、第四有源器件 40 以及前置装置 4。电容器 60 耦接至电源 2、第一有源器件 10、第二有源器件 20、以及第五有源器件 50。第三有源器件 30 可耦接至数字数据控制电流源 3 (图 3 未表示)。图 3 的前置装置 4 可以为移位寄存器, 且控制电源 3 可以为数字数据控制电流吸收器。

15 第一有源器件 10、第二有源器件 20、第三有源器件 30、第四有源器件 40 以及第五有源器件 50 可以是晶体管。在较佳实施例中, 第一有源器件 10、第二有源器件 20 及第四有源器件 40 是 P 型晶体管, 第三有源器件 30 及第五有源器件 50 是 N 型晶体管。

参阅图 4, 数个驱动器 1 以一电路结构说明。图 4 所示的前置装置 4 可以
20 以为移位寄存器。更进一步的说明, 每一驱动器 1 或是驱动器 1 组可耦接至单一数字数据控制电流源 3 或是不同控制电源 3。一组驱动器 1 可排列成行及列, 其中在同一行的每一驱动器 1 具有耦接至位移寄存器 4 的共用输出端的开关电路; 且在同一行的每一驱动器 1 耦接至数字数据控制电流源 3 的共用输出端。因此, 第一行的驱动器 1 耦接至具有输入端 D_0 的控制电流源 3, 以控制电流 I 输入或流入电流电源; 下一行则连接至具有输入端 D_1 的控制电
25 流源 3, 以控制电流 $2I$ 输入或流入; 第 N^{th} 行则连接至具有输入端 D_{N-1} 的控制电流源 3, 以控制电流 $2^{N-1}I$ 输入或流入。如在此所使用的, 可以得知开关电路为驱动器 1 的组件, 且可以是如上所述的电流复制器或是电流镜像结构。

如图 4 所示, 每一驱动器 1 可串联于其它驱动器 1, 例如, 第四有源器
30 件 40 的漏极 46 可与其它驱动器 1 的第四有源器件 40 的漏极 46 一起耦接数据输出线 5。

参阅图 5，系统 100 用来提供数据线信号以控制电流至有机发光二极管像素。系统 100 包括数字逻辑信号输入装置。此数字逻辑信号输入装置包括数字数据控制电流源/吸收器 3；水平移位寄存器 4，水平移位寄存器 4 还包括多个移位寄存器输出端 4a、4b 及 4c；以及对应于移位寄存器输出端 4a、4b 及 4c 的至少一个驱动器 1。如上所述，数字数据控制电流源 3 更可包括多个控制电源 3a、3b 及 3c。在较佳实施例中，在系统 100 的每一驱动器 1 为相同的结构。

其它的电路为 OLED 装置所需要的电路，例如垂直移位寄存器 6、像素 8 以及扫描线 9。在较佳实施例中，流至像素 8 的电流由驱动器 1 所控制。

在实施例的操作中，参阅图 6a 和 6b，通过驱动器 1 的电流在取样阶段及输出阶段中受控制。如同常规半导体技术领域，晶体管，例如有源器件，可以用来作为具有断开 (open) 及闭合 (close) 状态的开关，即晶体管的操作以导通 (turned on) 及关断 (turned off) 操作来分别表示开关的闭合 (close) 及断开 (open)。数字信号可因此输入，且通过电平移位器放大，接着进入数字数据控制电流源/吸收器 3。数字信号较模拟信号具有较小的能量，且不会通过视频线而传送至每一阶段数据驱动器。此外，门锁器及电平移位器不会被需要用来驱动每一阶段。因此与常规技术比较起来，降低能量消耗。

图 6a 和 6b 表示驱动器 1 为电流复制器的实施例。像素 8 可以通过提供取样阶段、数据电流输出阶段以及像素电流再生阶段而受控制。

在数据取样阶段中，由一数字逻辑信号来源所引起的数字逻辑信号提供至数字数据控制电流源/吸收器 3。假使数字逻辑信号变为高电平，将提供电流路径给第二有源器件 20 及第三有源器件 30，且其被启用，例如，处于导通状态。来自水平移位寄存器 4 的每一输出端的控制信号，提供至对应的第二有源器件 20 及第三有源器件 30 的输入，因此导通第二有源器件 20 及第三有源器件 30。于是，数字数据控制电流源/吸收器 3 将控制流过第一有源器件 10 的电流，以使在来自数字数据控制电流源/吸收器 3 的高电平数字信号呈现时，电流流过开关电路驱动器 1。

同时，第四有源器件 40 关断，限制数字逻辑信号，例如逻辑“0”。此使来自电源 2 的电流持续通过第一有源器件 10 至第三有源器件 30 的源极 36，且同时地阻止其流过第四有源器件 40。

用来存储电压 V_{cs} 的电容器 60 将在来自数字数据控制电流源/吸收器 3 的高电平数字信号呈现时充电。更进一步地, 电容器 60 将在来自数字数据控制电流源/吸收器 3 的低电平数字信号呈现时放电。当电容器 60 放电时, 由电容器 60 所提供的电压 V_{cs} 将降到较低电平, 且开关电路, 例如第一有源器件 10, 将失去能力, 电流不再流过开关电路, 例如第一有源器件 10。

如同常规技术, 一或多电平移位器配置在驱动器的前面。在信号输入至数字数据控制电流源 3 前, 数据信号可因此放大, 接着输出至数字数据控制电流源 3 以控制来自数字数据控制电流源 3 的输出。

在数据电流输出阶段, 使来自电源 2 的电流流过第一有源器件 10, 而限制了电流通过第二及第三有源器件 20 及 30。驱动器 1 的配置使在栅极 14 及源极 12 间的电压存储在电容器 60, 例如在先前数据取样阶段时当数字信号为高电平时, 电容器 60 被充电使第一有源器件 10 被导通并使其栅极及源极间存储一电压 V_{cs} , 对应来自数字数据控制电流源 3 而流过第一有源器件 10 的电流 I , 此时第四有源器件 40 为导通, 将有电流 I 来自电源 2 而流入数据线 5。假使在先前数据取样阶段时数字信号为低电平时, 电容器 60 被放电使第一有源器件 10 的栅极及源极端的电压 V_{cs} 低于导通第一有源器件 10 的阈值电压 V_{cs} , 此时第一有源器件 10 将被关断, 因此即使此时第四有源器件 40 为导通, 也不会有电流来自电源 2 而流入数据线 5。

多个驱动器 1 连接且提供电流至信号数据线, 例如数据输出线 5, 来自驱动器 1 的输出阶段电流可以总加且提供至与数据线耦接的像素 8, 例如与数据输出线 5 耦接。

参阅图 7, 其中, 标号 " S_k " 表示第 k 级驱动器的取样阶段, 标号 " S_{k+1} " 表示第 $(k+1)$ 级驱动器的取样阶段, 标号 " O_k " 表示第 k 级驱动器的数据输出阶段, 标号 " O_{k+1} " 表示第 $(k+1)$ 级驱动器的数据输出阶段, 以及标号 " R " 表示像素再生阶段。在实施例中, 当来自第 $(k+1)$ 水平移位寄存器 4 的数据信号为低逻辑状态时, 且当来自前一个连续的水平移位寄存器 4, 例如第 k 水平移位寄存器 4, 的数据信号为高逻辑状态时, 第 k 级驱动器 1 处于数据取样阶段。当来自第 k 水平移位寄存器 4 的数据信号为低逻辑状态时, 且当来自下一个连续的水平移位寄存器 4, 例如第 $k+1$ 水平移位寄存器 4, 的数据信号为高逻辑状态时, 第 k 级驱动器 1 处于数据输出阶段。如图 7 所示, 当第 $(k+1)$ 水平移位寄存器 4 使第二及第三有源器件 20 及 30 关断时, 第四有

源器件 40 导通。假使像素 8 的扫描线使像素导通至数据线，电流将流过数据输出线 5 并流入像素。在像素电流再生阶段，连接至每一像素的扫描线被降为低电平。当扫描线为低电平状态每一像素 8 持续发光，直到下个周期画面数据被改写。在较佳实施例中，每一像素发光与数据在线的电流成比例。

- 5 综上所述，虽然本发明已以一较佳实施例公开如上，然其并非用以限定本发明，任何本领域技术人员，在不脱离本发明的精神和范围的情况下，可进行各种更动与修改，因此本发明的保护范围当视所提出的权利要求限定的范围为准。

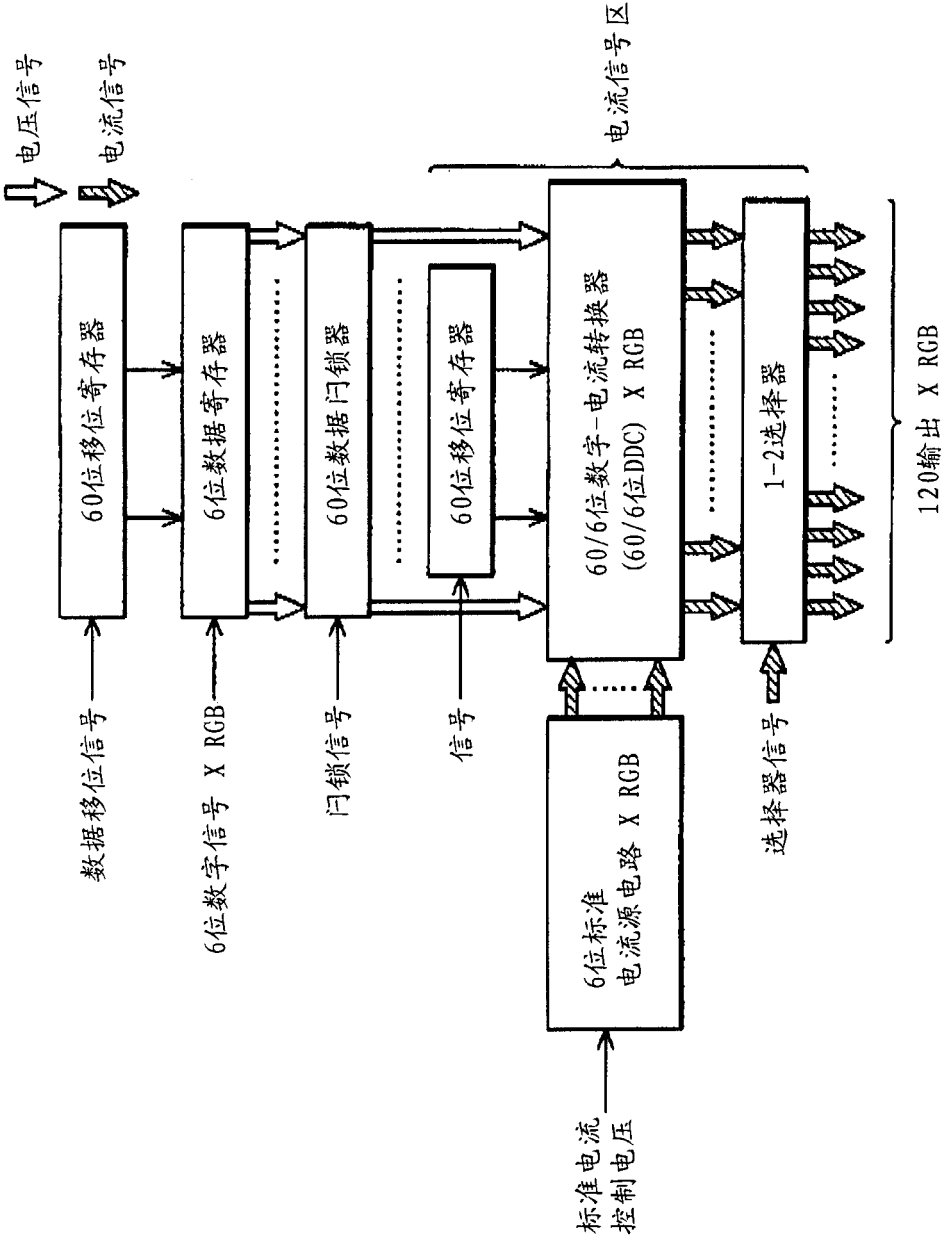


图 1

1

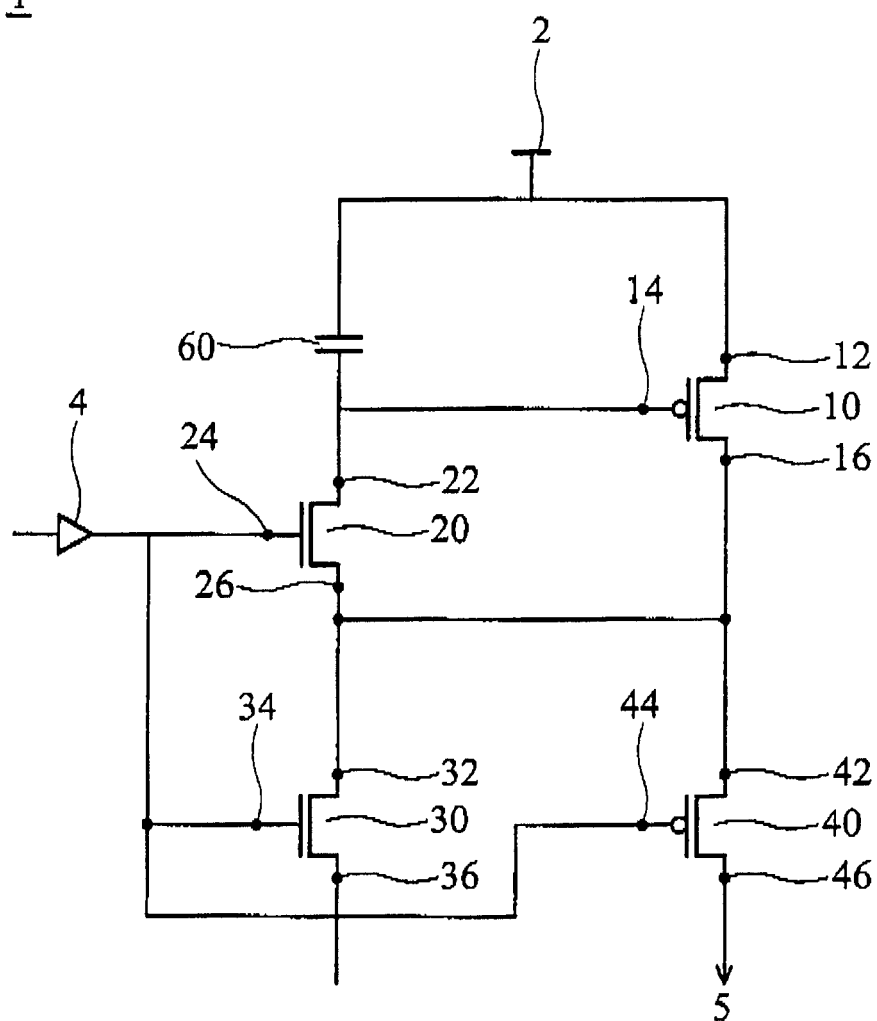


图 2

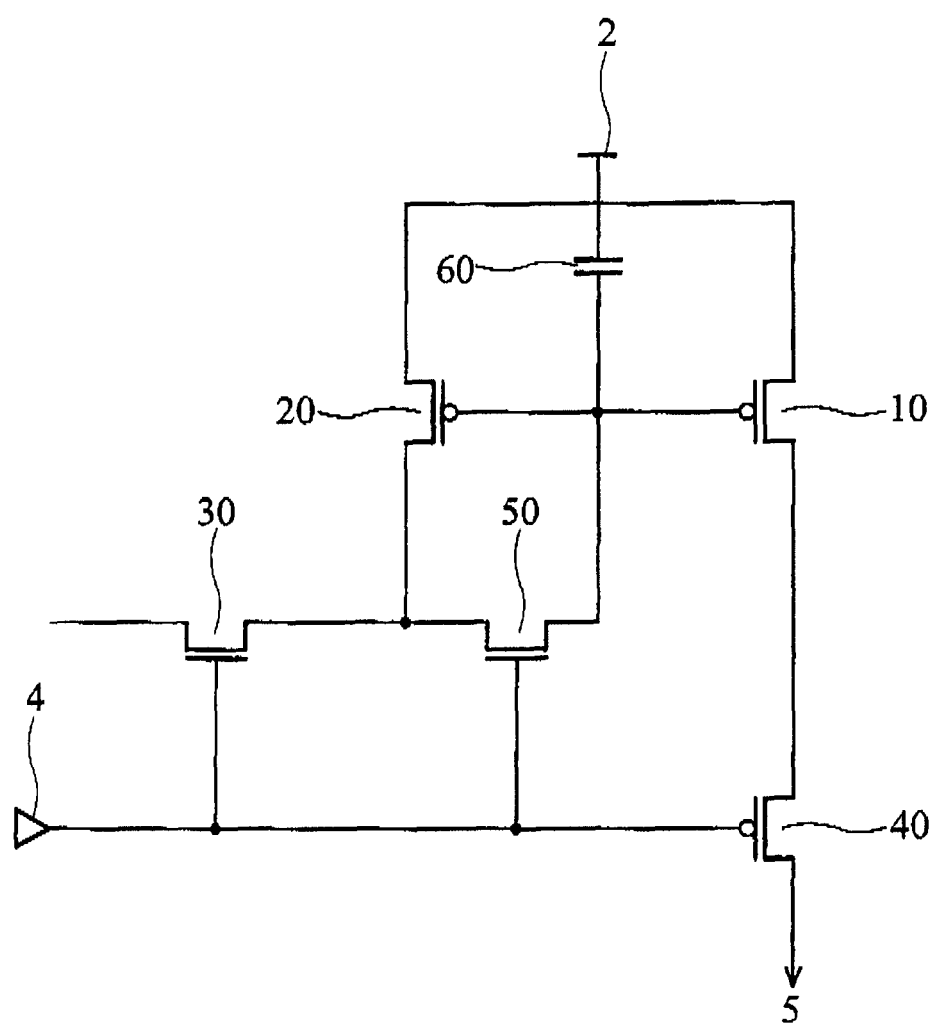


图 3

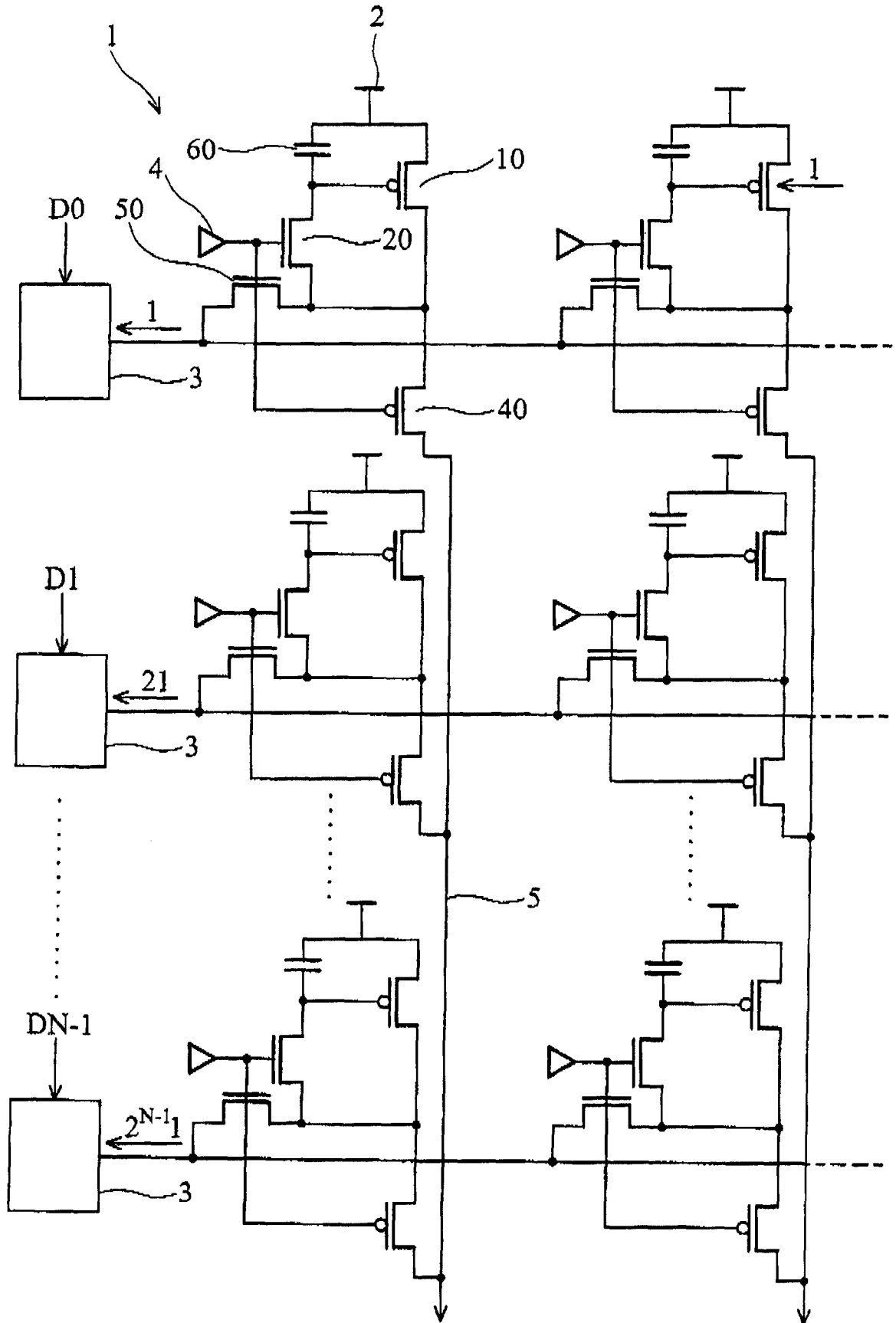


图 4

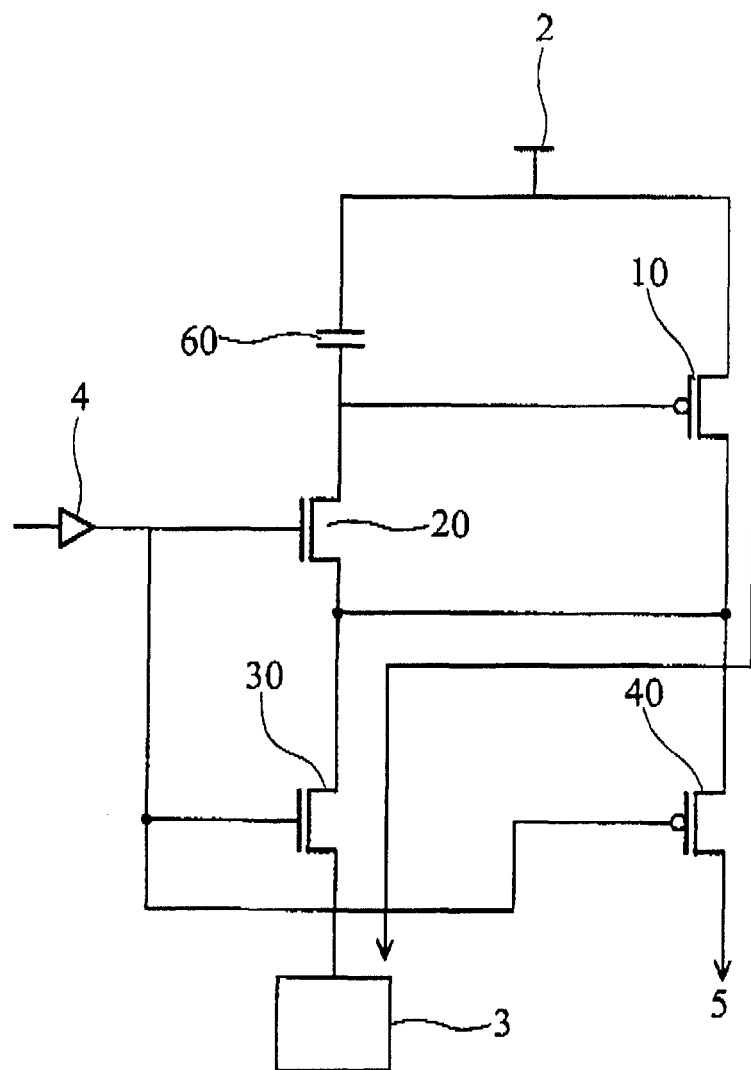


图 6a

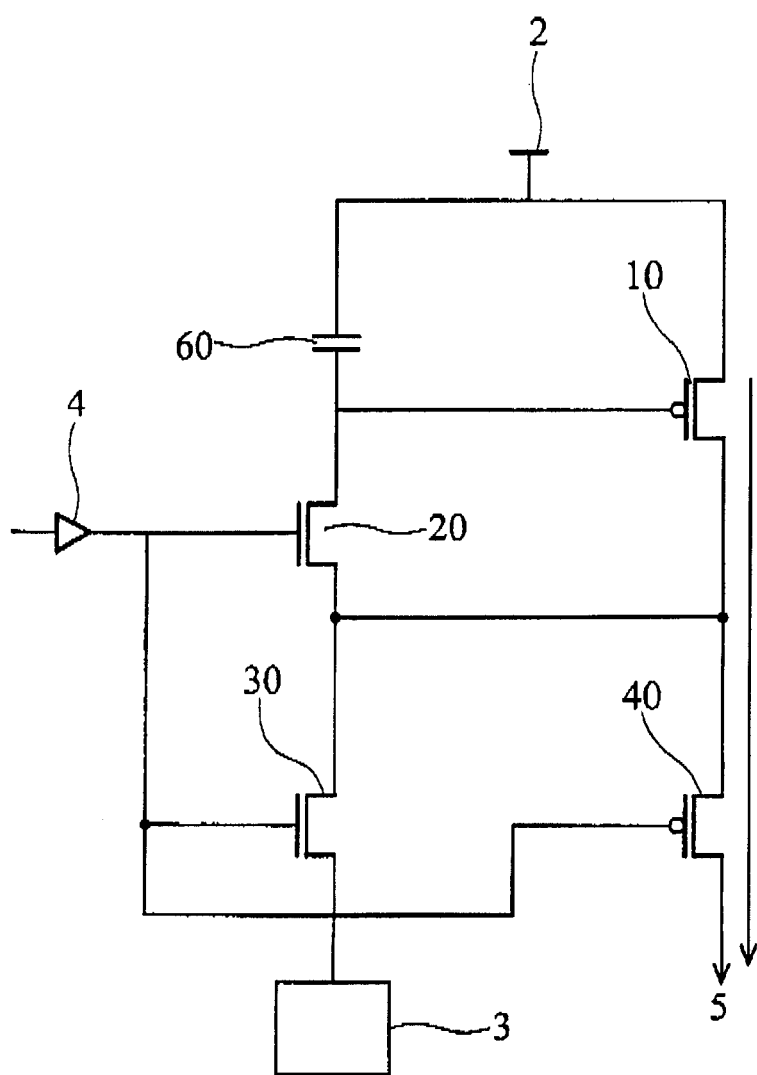


图 6b

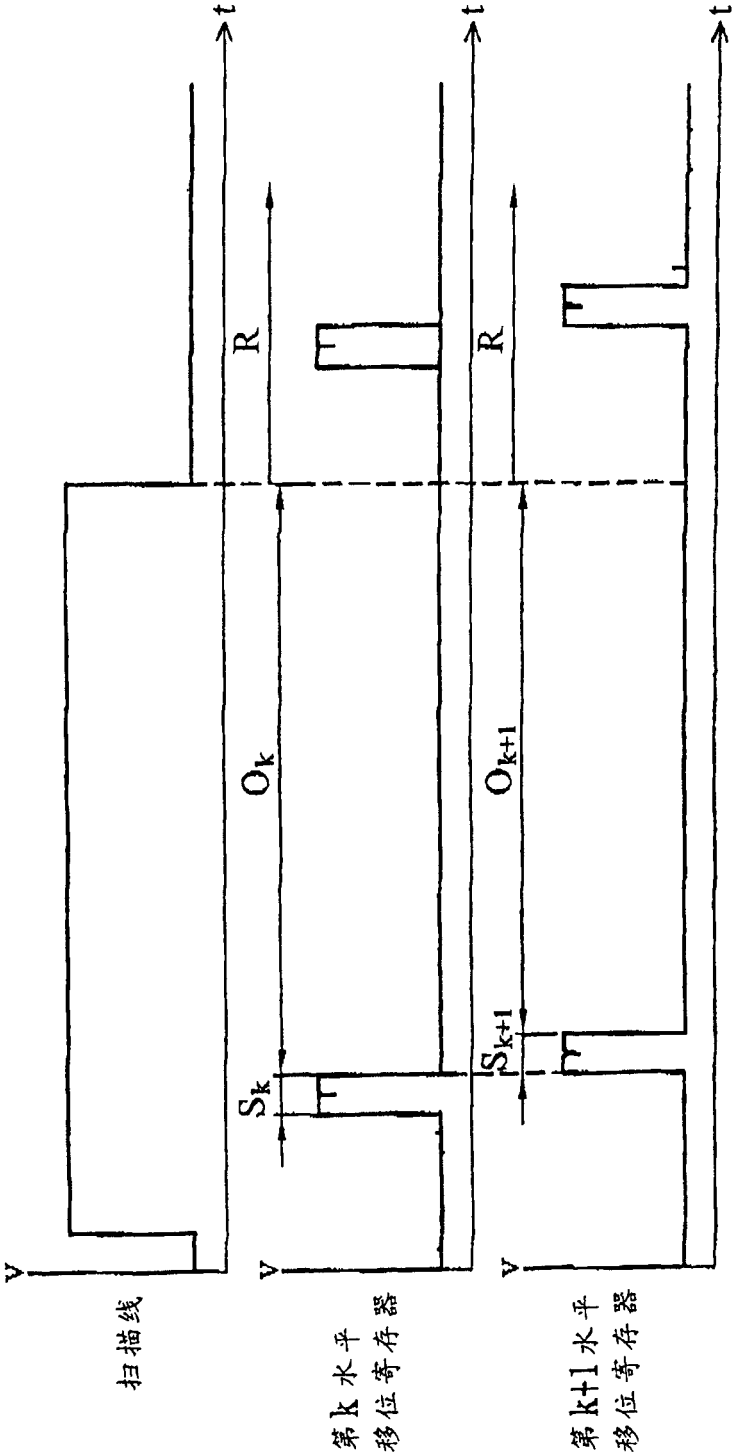


图 7

专利名称(译)	提供数据线信号以控制电流至有机发光二极管像素的装置		
公开(公告)号	CN1553424A	公开(公告)日	2004-12-08
申请号	CN200410038448.9	申请日	2004-04-26
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	孙文堂		
发明人	孙文堂		
IPC分类号	H01L51/50 G09G3/20 G09G3/30 G09G3/32		
CPC分类号	G09G2310/027 G09G2310/0294 G09G3/3283		
代理人(译)	王志森		
优先权	10/459096 2003-06-11 US		
其他公开文献	CN100530311C		
外部链接	Espacenet SIPO		

摘要(译)

一种提供数据线信号以控制电流至有机发光二极管像素的装置及控制电流至像素的方法。该装置包括多个驱动器，且每一驱动器包括开关电路及电容器。电容器用来存储开关电路中一个组件的栅 - 源极电压。在示范实施例的操作中，流入像素的电流可以通过提供三种阶段来控制。在取样阶段中，电容器充电或/及放电。在数据电流输出阶段中，将来自每一开关电路的加总电流提供至像素。在像素电流再生阶段中，每一像素发光，且所放射的光与数据在线的电流成比例。

