



(12) 发明专利申请

(10) 申请公布号 CN 102270425 A

(43) 申请公布日 2011. 12. 07

(21) 申请号 201010189511. 4

(22) 申请日 2010. 06. 01

(71) 申请人 北京大学深圳研究生院

地址 518055 广东省深圳市南山区西丽深圳
大学城北大校区

(72) 发明人 张盛东 王龙彦 梁逸南 廖聪维

(74) 专利代理机构 深圳鼎合诚知识产权代理有
限公司 44281

代理人 郭燕

(51) Int. Cl.

G09G 3/32 (2006. 01)

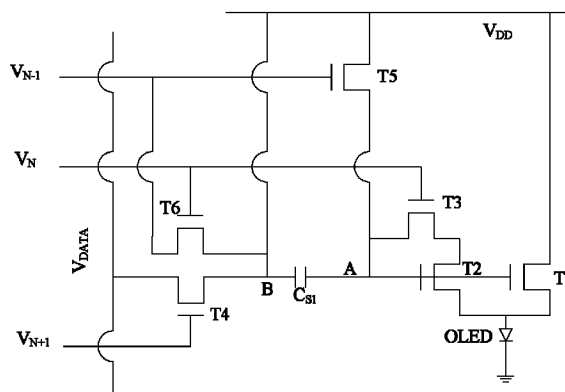
权利要求书 2 页 说明书 8 页 附图 4 页

(54) 发明名称

一种像素电路及显示设备

(57) 摘要

本发明提供一种像素电路及显示设备,包括:电源线,用于提供电源;第一电容,用于存储数据线供应的数据信号;第一晶体管,用于驱动发光器件发光;第二晶体管,用于与第一晶体管形成镜像结构;第三晶体管,用于控制第一电容的第二电极的放电;第四晶体管,用于采样数据线供应的数据信号;第五晶体管,用于控制第一电容的充电;第六晶体管,用于控制第一电容的第一电极的放电。本发明通过不同晶体管组成的电路结构来产生并消除阈值电压,从而有效补偿因 a-Si:H TFT 阈值电压漂移带来的 OLED 亮度不均和亮度变化,同时栅扫描信号引自上下级像素,避免额外增加外围驱动 IC 的复杂程度。



1. 一种像素电路,其被布置在以第一方向排列的用于供应控制信号的扫描线和以第二方向排列的用于供应数据信号的数据线之间,包括:

第四晶体管,用于采样所述数据线供应的数据信号;

第一电容;

第一晶体管,用于驱动发光器件发光;

其特征在于还包括:用于提供电源的电源线、第二晶体管、第三晶体管、第五晶体管和第六晶体管,其中,

所述第四晶体管的控制极连接到该像素电路所在行的后一行的扫描线,第一电流导通极连接到所述数据线,第二电流导通极连接到所述第一电容的第一电极,用于在给定时序的有效期间导通以采样所述数据线供应的数据信号;

所述第一电容的第二电极分别连接到第一晶体管和第二晶体管的控制极;

所述第一晶体管通过其第一电流导通极和第二电流导通极连接在所述电源线和地之间,并在所述第一电容的第二电极的电压控制下为发光器件提供电流;

所述第二晶体管的第一电流导通极与所述第三晶体管的第一电流导通极相连,第二电流导通极与所述第一晶体管的第二电流导通极相连;

所述第三晶体管的控制极连接到所述像素电路所在行的扫描线,第二电流导通极连接到所述第一电容的第二电极,用于在给定时序的有效期间导通对所述第一电容进行放电;

所述第五晶体管的控制极连接到所述像素电路所在行的前一行的扫描线,第一电流导通极与所述电源线相连,第二电流导通极连接到所述第一电容的第二电极,用于在给定时序的有效期间导通对所述第一电容进行充电;

所述第六晶体管的控制极连接到所述像素电路所在行的扫描线,第一电流导通极与所述第一电容的第一电极相连,第二电流导通极耦合到第一电源,用于在给定时序的有效期间导通并使所述第一电容的第一电极耦合到低电平。

2. 如权利要求1所述的像素电路,其特征在于,还包括:发光器件,所述发光器件与所述第一晶体管串联在所述电源线和地之间。

3. 如权利要求2所述的像素电路,其特征在于:所述发光器件为有机发光二极管。

4. 如权利要求3所述的像素电路,其特征在于:所述发光器件的阳极连接到所述第一晶体管的第二电流导通极,阴极接地;所述第一晶体管的第一电流导通极连接到电源线。

5. 如权利要求3所述的像素电路,其特征在于:所述发光器件的阳极连接到电源线,阴极连接到所述第一晶体管的第一电流导通极;所述第一晶体管的第二电流导通极接地。

6. 如权利要求1至5中任一项所述的像素电路,其特征在于:所述第一电源为所述像素电路所在行的前一行的扫描线或为所述像素电路所在行的后一行的扫描线或为地。

7. 如权利要求1至6中任一项所述的像素电路,其特征在于,还包括第二电容,所述第二电容的第二电极与所述电源线相连,第一电极与所述第一电容的第一电极相连。

8. 如权利要求1至7中任一项所述的像素电路,其特征在于:所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管、所述第六晶体管均为非晶硅N沟道薄膜晶体管或多晶硅N沟道薄膜晶体管或多晶硅P沟道薄膜晶体管。

9. 一种显示设备,包括:

以第一方向排列的多条扫描线;

扫描驱动电路,用于产生扫描信号,分别与多条扫描线连接;

以第二方向排列的多条数据线;

数据驱动电路,用于产生数据信号,分别与多条数据线连接;

其特征在于,还包括多个如权利要求 1-8 所述的像素电路,所述像素电路被布置在交叉的所述扫描线和所述数据线之间。

一种像素电路及显示设备

技术领域

[0001] 本发明涉及显示器件技术领域,尤其涉及一种 OLED 显示设备及其像素电路。

背景技术

[0002] 有机发光二极管 (OLED:Organic Light-Emitting Diode) 显示因具有高亮度、高发光效率、宽视角、低制造成本等优点,近年来被人们广泛研究,并迅速应用到新一代的显示当中。OLED 显示的像素驱动方式可以为无源矩阵驱动 (PMOLED:Passive Matrix OLED) 和有源矩阵驱动 (AMOLED:Active Matrix OLED) 两种。无源矩阵驱动因交叉串扰、驱动电流大、功耗高等缺点,不能实现大面积的显示。相比之下,有源矩阵驱动避免了占空比和交叉串扰等问题,所需要的驱动电流较小、功耗较低,因而寿命更长。同时,有源矩阵驱动更容易满足高灰度级显示的需要。

[0003] 但是,要使有源矩阵 OLED 实现产品化,还存在许多困难需要解决。目前,AMOLED 像素电路的主要工艺有低温多晶硅 (LTPS:Low Temperature PolySilicon) 技术、非晶硅 (a-Si) 技术以及微晶硅 (uC-Si) 技术。采用 a-Si 技术 (通常情况下采用氢化非晶硅, a-Si:H) 制成的薄膜晶体管 (TFT:Thin Film Transistor) 载流子迁移率较低,一般在 $1\text{cm}^2/\text{vs}$ 左右。在长时间偏压作用下,TFT 的阈值电压漂移现象较严重,并且存在明显的温度不稳定性。非晶硅技术与多晶硅技术相比,a-Si:H TFT 面板上各个晶体管之间阈值电压、载流子迁移率等参数的一致性很好。随着 OLED 器件特性的不断提高,驱动 OLED 所需要的电流也降到很小,较小的载流子迁移率也可以提供足够的电流驱动能力,所以,低迁移率在 a-Si:H TFT 像素电路中并不是一个很大的问题,重要的是如何解决阈值电压漂移等问题。另外,由于可以直接应用于有源矩阵液晶显示 (AMLCD:Active Matrix Liquid Crystal Displays) 中成熟的技术,所以其工艺成本相对于 LTPS 低很多,这是 a-Si:H TFT 技术很大的优势。

[0004] 传统的 AMOLED 像素电路是简单的两 TFT 结构,如图 1 所示,该像素电路包括开关 TFT T2、电容 C_s 、驱动 TFT T1 和发光器件 OLED。开关 TFT T2 响应来自扫描线 V_{SEL} 的控制信号来采样来自数据线 V_{DATA} 的数据信号。该电容 C_s 在 T2 关断后保存所采样的数据信号电压。该驱动 TFT T1 在给定的发光期间根据该电容 C_s 所保留的输入电压来供应输出电流。发光器件 OLED 通过来自驱动 TFT T1 的输出电流来发出其亮度与数据信号相称的光。

[0005] 由于由电容 C_s 存储的输入电压被施加到该驱动 TFT T1 的栅极,因此该驱动 TFT T1 允许输出电流从其漏极流向源极,从而将电流供应给发光器件 OLED。通常地,发光器件 OLED 的发光亮度与所供应的电流量成比例。另外,根据栅极电压,即被写入到该电容 C_s 的输入电压,来控制从驱动 TFT T1 供应的输出电流量。通过改变输入数据信号来调整驱动 TFT T1 的栅极的输入电压以控制供应给发光器件 OLED 的电流量。

[0006] 驱动 TFT T1 的操作特性可用公式表示为

$$[0007] \quad I_{\text{DS}} = (1/2) \mu (W/L) C_{\text{ox}} (V_{\text{GS}} - V_{\text{TH}})^2$$

[0008] 其中, I_{DS} 是从漏极流向源极的漏极电流。该电流是被供应给发光器件 OLED。 V_{GS} 是被施加给栅极相对于源极的电压。在此像素电路中, V_{GS} 是上述输入电压, V_{TH} 是晶体管阈

值电压, μ 是构成晶体管沟道的半导体薄膜的迁移率, W 是沟道宽度, L 是沟道长度, C_{ox} 是栅极电容。

[0009] 图 1 所示的这种电路虽然结构简单, 但是不能补偿 a-Si:H TFT 阈值电压漂移的现象。根据该公式, 不同的阈值电压使得流过 OLED 的电流不一致, 从而发光亮度不均, 影响显示的质量。为了解决阈值电压带来的亮度不一致问题, 人们提出各种像素电路, 这些电路大致可以分为两类: 电流驱动型像素电路和电压驱动型像素电路。电压驱动型像素电路相对于电流驱动型像素电路有很快的充放电速度, 可以满足大面积、高分辨显示的需要。但是, 许多电压驱动型像素电路在补偿阈值电压的漂移时, 引入了多条控制信号和较为复杂的编程过程, 这使得电路对外部的驱动 IC 要求较高, 像素的版图布线也变得复杂。

[0010] 图 2 为一种能补偿阈值电压漂移的电压型像素电路及其驱动信号, 每个像素电路中除了需要连接 DATA 和一条栅极扫描线 V_{SEL} 外, 还需要连接预扫描线 PRES 和控制电源线 V_{ca} , 因此电路中还增加了两条复杂的预扫描线 PRES 和控制电源线 V_{ca} 。PRES 和 V_{ca} 的作用都是为了产生 V_{TH} , 通过它们不停地变化来让 C_s 上存储 V_{TH} 的信号, 可以看到它们不像图 1 中的 V_{SEL} 那么简单只变一次高电平就可以了, 而是有较多的变化。 V_{ca} 的另一个作用相当于图 1 所示像素电路的 V_{DD} , 为 OLED 的持续发光供电, 只不过它有好几个变化的电压值。可见, 图 2 所示像素电路的电源线和扫描线具有多个变化的电压值, 增加了外部 IC 的复杂程度, 因此实现此像素电路的难度较大。

发明内容

[0011] 本发明要解决的主要技术问题是, 提供一种像素电路及显示设备, 在尽量不增加外围 IC 复杂程度的前提下能够补偿像素电路的阈值电压漂移。

[0012] 为此, 本发明提出一种像素电路, 其被布置在以第一方向排列的用于供应控制信号的扫描线和以第二方向排列的用于供应数据信号的数据线之间, 包括:

[0013] 第四晶体管, 用于采样所述数据线供应的数据信号;

[0014] 第一电容;

[0015] 第一晶体管, 用于驱动发光器件发光;

[0016] 还包括: 用于提供电源的电源线、第二晶体管、第三晶体管、第五晶体管和第六晶体管, 其中,

[0017] 所述第四晶体管的控制极连接到该像素电路所在行的后一行的扫描线, 第一电流导通极连接到所述数据线, 第二电流导通极连接到所述第一电容的第一电极, 用于在给定时序的有效期间导通以采用所述数据线供应的数据信号;

[0018] 所述第一电容的第二电极分别连接到第一晶体管和第二晶体管的控制极;

[0019] 所述第一晶体管通过其第一电流导通极和第二电流导通极连接在所述电源线和地之间, 并在所述第一电容的第二电极的电压控制下为发光器件提供电流;

[0020] 所述第二晶体管的第一电流导通极与所述第三晶体管的第一电流导通极相连, 第二电流导通极与所述第一晶体的第二电流导通极相连;

[0021] 所述第三晶体管的控制极连接到所述像素电路所在行的扫描线, 第二电流导通极连接到所述第一电容的第二电极, 用于在给定时序的有效期间导通对所述第一电容进行放电;

[0022] 所述第五晶体管的控制极连接到所述像素电路所在行的前一行的扫描线,第一电流导通极与所述电源线相连,第二电流导通极连接到所述第一电容的第二电极,用于在给定时序的有效期间导通对所述第一电容进行充电;

[0023] 所述第六晶体管的控制极连接到所述像素电路所在行的扫描线,第一电流导通极与所述第一电容的第一电极相连,第二电流导通极耦合到第一电源,用于在给定时序的有效期间导通并使所述第一电容的第一电极耦合到低电平。

[0024] 进一步地,还包括:发光器件,所述发光器件与所述第一晶体管串联在所述电源线和地之间。

[0025] 所述发光器件为有机发光二极管。

[0026] 优选地,所述发光器件的阳极连接到所述第一晶体管的第二电流导通极,阴极接地;所述第一晶体管的第一电流导通极连接到电源线。

[0027] 优选地,所述发光器件的阳极连接到电源线,阴极连接到所述第一晶体管的第一电流导通极;所述第一晶体管的第二电流导通极接地。

[0028] 所述第一电源为所述像素电路所在行的前一行的扫描线或为所述像素电路所在行的后一行的扫描线或为地。

[0029] 进一步地,还包括第二电容,所述第二电容的第二电极与所述电源线相连,第一电极与所述第一电容的第一电极相连。

[0030] 所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管、所述第六晶体管均为非晶硅 N 沟道薄膜晶体管或多晶硅 N 沟道薄膜晶体管或多晶硅 P 沟道薄膜晶体管。

[0031] 本发明相应地提供一种显示设备,包括:

[0032] 以第一方向排列的多条扫描线;

[0033] 扫描驱动电路,用于产生扫描信号,分别与多条扫描线连接;

[0034] 以第二方向排列的多条数据线;

[0035] 数据驱动电路,用于产生数据信号,分别与多条数据线连接;

[0036] 还包括多个如上所述的像素电路,所述像素电路被布置在相交叉的所述扫描线和所述数据线之间。

[0037] 本发明的有益效果在于:

[0038] (1) 利用不同晶体管组成的电路结构来产生并存储阈值电压的信息,通过第二晶体管与第一晶体管的镜像关系以消除产生的阈值电压来减少阈值电压漂移对发光器件的影响,从而有效补偿 TFT 阈值电压漂移带来的面板亮度不均和亮度变化;进一步地,由于第一晶体管与第二晶体管的控制极互连,二者的第二电流导通极也互连,因此降落在第一晶体管、第二晶体管两者的控制极和第二电流导通极之间的电压始终保持一致,从而可以有效地保证这两个晶体管阈值电压漂移的一致。

[0039] (2) 本发明的像素电路只需要利用该像素电路所在行的扫描线、以及其前后一行的扫描线来分别驱动各个晶体管,而现有的外围 IC 原本就有提供这些扫描线,因此采用本发明的方案并没有增加额外的扫描线和外围驱动 IC 的复杂程度。

[0040] (3) 本发明的像素电路中,当所述发光器件阳极接所述第一晶体管的第二电流导通极,阴极接地,且第一电源为所述像素电路所在行的前一行的扫描线或为所述像素电路

所在行的后一行的扫描线时,像素电路所在的面板不需要公共的地电极,从而消除公共地电极带来的降低像素开口率问题。

附图说明

- [0041] 图 1 是一种两 TFT 像素电路示意图;
- [0042] 图 2 是一种电压型像素电路示意图;
- [0043] 图 3 是图 2 所示电路的驱动时序示意图;
- [0044] 图 4 是本发明像素电路实施例一示意图;
- [0045] 图 5 是本发明像素电路实施例二示意图;
- [0046] 图 6 是本发明像素电路实施例三示意图;
- [0047] 图 7 是本发明像素电路实施例四示意图;
- [0048] 图 8 是图 4 至 7 所示实施例的栅扫描信号时序示意图;
- [0049] 图 9 是本发明显示设备实施例的示意图。

具体实施方式

[0050] 下面通过具体实施方式结合附图对本发明作进一步详细说明。

[0051] 实施例一:

[0052] 如图 4 所示的像素电路包括:电源线 V_{DD} 、第一晶体管 T1、第二晶体管 T2、第三晶体管 T3、第四晶体管 T4、第五晶体管 T5 和第六晶体管 T6 和第一电容 C_{S1} 。

[0053] 所述像素电路所在行的扫描线,称为本行栅扫描线 V_N , N 为自然数;所述像素电路所在行的前一行的扫描线,称为前一行栅扫描线 V_{N-1} ;所述像素电路所在行的后一行的扫描线,称为后一行栅扫描线 V_{N+1} 。

[0054] 电源线 V_{DD} 用于为像素电路提供电源,本实施例及如下各个实施例中该电源线提供高电平恒压电源。

[0055] 实施例中以发光器件为有机发光二极管 OLED 为例进行说明。

[0056] 第一晶体管 T1、第二晶体管 T2、第三晶体管 T3、第四晶体管 T4、第五晶体管 T5 和第六晶体管 T6,实施例中这六个晶体管为 N 沟道薄膜晶体管,晶体管的控制极对应为 TFT 的栅极,第一电流导通极和第二电流导通极是可以互易的,即,第一电流导通极可以是源极也可以是漏极,对应地,第二电流导通极可以是漏极也可以是源极。

[0057] 各元器件之间的连接关系为:

[0058] 第四晶体管 T4 的栅极连接到 V_{N+1} ,漏极连接到数据线 V_{DATA} ,源极连接到第一电容 C_{S1} 的第一电极,连接点为 B 点,用于在给定时序的有效期间导通以采用数据线 V_{DATA} 供应的数据信号;第一电容 C_{S1} 的第二电极分别连接到第一晶体管 T1 和第二晶体管 T2 的栅极,连接点为 A 点。第一晶体管 T1 的漏极连接到电源线 V_{DD} ,源极连接到 OLED 的阳极,用于在第一电容 C_{S1} 的第二电极的电压控制下为 OLED 提供电流。OLED 的阴极接地。第二晶体管 T2 的漏极与第三晶体管 T3 的源极相连,源极也连接到 OLED 的阳极。第三晶体管 T3 的栅极连接到本行栅扫描线 V_N ,漏极和第五晶体管 T5 的源极与第一电容 C_{S1} 的第二电极相连,用于在给定时序的有效期间导通对第一电容 C_{S1} 进行放电。第五晶体管 T5 的栅极连接到前一行栅扫描线 V_{N-1} ,漏极与电源线 V_{DD} 相连,用于在给定时序的有效期间导通对第一电容 C_{S1} 进行充

电。第六晶体管 T6 用于在给定时序的有效期间导通并使第一电容 C_{S1} 的第一电极耦合到低电平, T6 的栅极连接到本行栅扫描线 V_N , T6 的漏极与第四晶体管的源极一起接到第一电容 C_{S1} 的第一电极, T6 的源极连接到第一电源。实施例中第一电源为像素电路所在行的前一行的扫描线, 即 V_{N-1} , 其他实施例中 T6 的源极还可以连接到像素电路所在行的后一行的扫描线或连接到地; 建议是将第一电源设为像素电路所在行的前一行的扫描线或为像素电路所在行的后一行的扫描线, 此时像素电路所在的面板不需要公共的地电极, 即可以消除现有技术像素电路中的地电极, 而公共的地电极不但降低像素的开口率, 而且多一条公共电极连线也变得复杂。

[0059] 实施例一所示电路的工作过程, 如图 8 所示, 分为四个阶段: 预充电阶段, V_T 产生阶段, 编程阶段和发光阶段。

[0060] 预充电阶段:

[0061] 栅扫描线 V_{N-1} 处于为高电平, V_N 和 V_{N+1} 处于低电平, 使得 T3、T4 和 T6 处于截止状态, T5 处于导通状态。 V_{DD} 通过 T5 将 A 点充电至很高, 接近 V_{DD} 。这一阶段的目的是为 A 点存储足够高的电压, 为下一阶段阈值电压的产生提供必要条件。由于此阶段 B 点相当于悬空, A 点充电时, B 点的电位也会被自举, 但这不影响电路的正常工作。

[0062] V_T 产生阶段:

[0063] 栅扫描线 V_{N-1} 、 V_{N+1} 处于低电平, V_N 处于高电平, 使得 T4 和 T5 截止, T3 和 T6 导通, 第一电容 C_{S1} 的第二电极电压通过 T3、T2 和 OLED 放电直到 T2 管关闭, 这时 A 点电压为 $V_A = V_{TH_T2} + V_{T_OLED}$, 而 B 点经过 T6 放电至地电位 0。之所以下拉 B 点电压为 0, 是因为, 如果不将 B 点电位下拉为 0, 则 B 点会存在上一发光周期的电压信息; 所以本阶段的目的之一是将上一帧周期中存储的数据“清空”。

[0064] 通过 V_T 产生阶段能够有效的产生阈值电压的信息, 从而更好的补偿阈值电压漂移带来的影响; 虽然现有的一些采用上下级栅扫描的像素电路能进行阈值电压漂移补偿, 但其并非采用本实施例这种产生阈值电压信息进行补偿的方法, 这些像素电路中驱动晶体管栅极保存的信息不仅不能完全跟踪阈值电压的漂移, 还有可能强烈依赖于扫描线的高电平持续时间, 两者都会造成较大误差。

[0065] 编程阶段:

[0066] 栅扫描线 V_{N-1} 、 V_N 处于低电平, V_{N+1} 处于高电平, 使得 T3、T5 和 T6 截止, T4 导通, 数据信号 V_{DATA} 通过 T4 为 B 点充电至 V_{DATA} 。由于 T3 关闭, A 点相当于悬空, 根据电容自举效应, A 点的电位变化应该等于电容的另一电极上的电位变化, B 点电位由 0 变为 V_{DATA} , 则 A 点电位由 $V_A = V_{TH_T2} + V_{T_OLED}$ 变为 $V_A = V_{DATA} + V_{TH_T2} + V_{T_OLED}$ 。

[0067] 发光阶段:

[0068] 栅扫描线 V_{N-1} 、 V_N 和 V_{N+1} 全部处于低电平, 使得 T3、T4、T5 和 T6 截止, A 点电位被保持在第一电容 C_{S1} 上。由于只有 T1 和 T2 为导通状态, 在此之后的整个帧周期, A 点电压为 OLED 提供电流:

$$[0069] \quad I = K(V_{GS_T1} - V_{TH_T1})^2 = K(V_A - V_{OLED} - V_{TH_T1})^2$$

$$[0070] \quad = K(V_{DATA} + V_{TH_T2} + V_{T_OLED} - V_{OLED} - V_{TH_T1})^2$$

[0071] 由于 a-Si:H TFT 各个晶体管之间阈值电压一致性很好, 即可认为 $V_{TH_T2} = V_{TH_T1}$, 于是上式可简化为:

$$[0072] \quad I = K(V_{\text{DATA}} + V_{\text{T}_{\text{OLED}}} - V_{\text{OLED}})^2 = K(V_{\text{DATA}} - \Delta V_{\text{OLED}})^2 \quad (1)$$

[0073] 其中, V_{TH_T1} 和 V_{TH_T2} 分别表示 T1 和 T2 的阈值电压, V_{OLED} 表示发光阶段 OLED 的阳极电势, $V_{\text{T}_{\text{OLED}}}$ 表示 OLED 的阈值电压, 两者之差用 ΔV_{OLED} 表示。 $K = 0.5 \mu C_{\text{OX}}(W/L)$ 为增益因子, μ 和 C_{OX} 分别为 TFT 的载流子迁移率和栅绝缘层电容, W 和 L 分别表示 TFT 的沟道宽度和长度。从式 (1) 可以看到 OLED 电流与阈值电压 V_{TH} 无关, 无论 V_{TH} 怎么变化, 流过 OLED 的电流保持不变, 从而可以补偿阈值电压的漂移。进一步地, 在整个发光阶段, 栅源电压是影响 TFT 阈值电压漂移的主要因素, 而 T1 和 T2 两管的栅源电压始终保持一致, 所以其阈值电压漂移也接近, 尽可能的缩小了阈值电压漂移的差距。

[0074] 实施例一的驱动时序采用的是上下级像素的栅扫描线 V_{N-1} 、 V_N 和 V_{N+1} , 在整个帧扫描过程中 V_{N-1} 、 V_N 和 V_{N+1} 依次变为高电平, 且高电平阶段互不重叠。因此可以利用前一级像素的栅信号作为 V_{N-1} , 而后一级像素的栅信号作为 V_{N+1} , 本级像素的栅信号为 V_N , 而不需要增加额外的栅扫描线。这就相当于每级像素只用一个简单的栅扫描信号, 与需要几条栅信号的电路相比, 实现实施例一所需的外围驱动电路被大大简化, 同时像素布线的复杂程度也被降低。此外, 由于采用上下级像素的栅扫描线, 每一个编程阶段都占满一行的帧选通时间, 而一些现有技术的电路中, 一个帧选通时间要分给几个不同的阶段进行不同的操作。对于高分辨率的显示, 帧选通时间本来就很少, 再分配成几个阶段操作将会影响到电路的精度和准确度。

[0075] 实施例一的又一优点是可以部分补偿 OLED 的老化带来的影响。由式 (1) 可以看到, 通过 OLED 的电流与实际落在 OLED 上的电压 V_{OLED} 和 OLED 的阈值电压 $V_{\text{T}_{\text{OLED}}}$ 之差有关。随着 OLED 的老化使得其阈值电压 $V_{\text{T}_{\text{OLED}}}$ 变大, OLED 的阳极电压 V_{OLED} 也会随着上升, 这样 ΔV_{OLED} 变化相对较小, 通过 OLED 的电流变化也较小, 从而能部分补偿因 OLED 电流变化导致的亮度不均。另外, 由于 OLED 的电流与电压基本呈现陡峭的指数关系, 并且随着 OLED 效率等方面性能的提高, OLED 阳极稍大于 $V_{\text{T}_{\text{OLED}}}$ 的电压即可为 OLED 提供较大的电流; 也就是说 ΔV_{OLED} 是一个很小的值。这样, 要为 OLED 提供足够的电流所需要的数据电压也不会很大。在较低的栅偏压下, TFT 的阈值电压漂移较慢。

[0076] 实施例二:

[0077] 如图 5 所示, 实施例二与实施例一的不同之处在于: 实施例二中还包括有第二电容 C_{S2} , C_{S2} 的第一电极与 T4 的源极及 T6 的漏极相连, 第二电极连接到电源线 V_{DD} 。采用第二电容 C_{S2} 的优点是可以保证电路连接点 B 点处的电压稳定, 从而连接点 A 点处的电压也稳定, 提高整个电路的性能。

[0078] 实施例二的电路工作过程与实施例一相同, 此处不再赘述。

[0079] 实施例三:

[0080] 如图 6 所示, 实施例三与实施例一相比, 不同之处在于:

[0081] OLED 的阳极与电源线 V_{DD} 相连, 阴极与第一晶体管 T1 的漏极相连;

[0082] 第一晶体管 T1 的源极与第二晶体管 T2 的源极均接地。

[0083] 实施例三中电路的工作过程同样也可分为四个阶段, 如图 8 所示, 其中:

[0084] 预充电阶段:

[0085] 与实施例一相同;

[0086] V_T 产生阶段:

[0087] 与实施例一类似的分析后得出,第一电容 C_{S1} 的第二电极(A点)电压为 $V_A = V_{TH_T2}$;

[0088] 编程阶段:

[0089] 与实施例一类似的分析后得出,A点电压为 $V_A = V_{DATA} + V_{TH_T2}$;

[0090] 发光阶段:

[0091] 与实施例一类似的分析后得出,流过 OLED 的电流为

$$[0092] \quad I = K(V_{GS_T1} - V_{TH_T1})^2 = K(V_A - V_{TH_T1})^2 = K(V_{DATA} - V_{TH_T2} - V_{TH_T1})^2 = K(V_{DATA})^2$$

[0093] 与实施例一一样,实施例三能有效补偿阈值电压漂移带来的面板亮度不均和亮度变化,也不需要额外增加扫描线;此外,由于电流公式中不存在 OLED 的阳极电压和阈值电压项,即发光阶段 OLED 电流与 OLED 的阳极电压和阈值电压都无关,因而可以完全补偿因 OLED 老化使其阈值电压升高引起的亮度下降,实现同一亮度所需的数据电压更小。

[0094] 实施例四:

[0095] 如图 7 所示,实施例四与实施例三相比,多了个第二电容 C_{S2} , C_{S2} 的第一电极与 T4 的源极及 T6 的漏极相连,第二电极连接到电源线 V_{DD} 。采用第二电容 C_{S2} 的优点与前述一样,是可以保证电路连接点 A 点和 B 点处的电压稳定,提高整个电路的性能。

[0096] 实施例四的电路工作过程与实施例三相同,此处不再赘述。

[0097] 以上四个实施例中, T1、T2、T3、T4、T5、T6 这六个晶体管可以都是非晶硅 N 沟道薄膜晶体管,也可以都是多晶硅 N 沟道薄膜晶体管,还可以都是多晶硅 P 沟道薄膜晶体管。如果均为多晶硅 P 沟道薄膜晶体管,则电路图的连接根据 N 沟道与 P 沟道极性的不同而相应地改变,本领域技术人员能够根据现有技术做出改变,此处不再附图赘述。

[0098] 上述实施例是按照已连接了发光器件的情况进行说明的,在另外的实施例中,也可以是将不包括发光器件的像素电路先制作在基板上,留出与发光器件连接的接线端子,然后再制作发光器件,并在组装过程中将发光器件和像素电路连接。

[0099] 上述实施例可应用于显示设备中,如图 9 所示,包括:

[0100] 以第一方向排列的多条扫描线;

[0101] 扫描驱动电路,用于产生扫描信号,分别与多条扫描线连接;

[0102] 以第二方向排列的多条数据线;

[0103] 数据驱动电路,用于产生数据信号,分别与多条数据线连接;

[0104] 多个如上实施例所述的像素电路,该像素电路被布置在相交叉的扫描线和数据线之间。

[0105] 在该显示设备中,前一行栅扫描信号 V_{N-1} 引自第 N 行像素前一行 (N-1 行) 像素的本行扫描线,驱动过程中 V_{N-1} 先变为高电平,持续一段时间后再变为低电平;本行栅扫描信号 V_N ,为第 N 行像素提供扫描信号,即本行栅扫描线 V_N ,驱动过程中 V_N 在 V_{N-1} 由高电平变为低电平之后变为高电平, V_N 的高电平持续相同的时间后变为低电平;后一行扫描信号 V_{N+1} 引自第 N 行像素后一行 (N+1 行) 像素的本行扫描线, V_N 由高电平变为低电平后, V_{N+1} 变为高电平并维持相同的时间后再变为低电平,其中 N 为自然数。一种实施例中,当 N 为第一行像素时,在该行像素之前存在一行栅扫描线用作为第一行像素的 V_{N-1} ,当 N 为最后一行像素时,在该行像素之后也存在一行栅扫描信号用作为最后一行像素的 V_{N+1} ;例如有 320 行像素,实施例中需要存在 322 行栅扫描线,其中第 0 行栅扫描线作为第一行像素的 V_{N-1} ,而第 321 行

栅扫描线则作为第 320 行像素的 V_{N+1} 。

[0106] 前述各个实施例,包括像素电路实施例与显示设备实施例,其采用的上下级像素的栅扫描线 V_{N-1} 、 V_N 和 V_{N+1} 在其他像素电路实施例或显示设备实施例中还可以是如 V_{N-2} 、 V_{N-1} 和 V_N 等形式的栅扫描线,其中 V_N 为当前行像素的栅扫描线, V_{N-1} 为当前行像素的上一行栅扫描线, V_{N-2} 为当前行像素的上上行栅扫描线。

[0107] 以上内容是结合具体的实施方式对本发明所作的进一步详细说明,不能认定本发明的具体实施只局限于这些说明。对于本发明所属技术领域的普通技术人员来说,在不脱离本发明构思的前提下,还可以做出若干简单推演或替换,都应当视为属于本发明的保护范围。

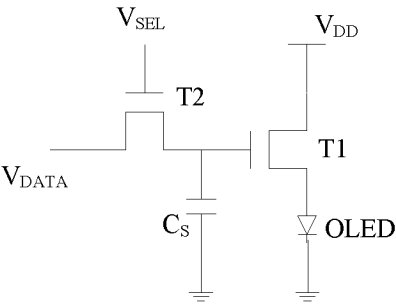


图 1

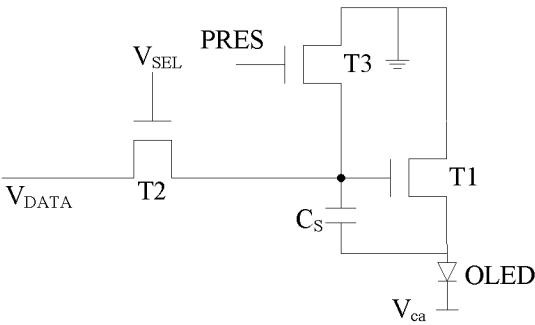


图 2

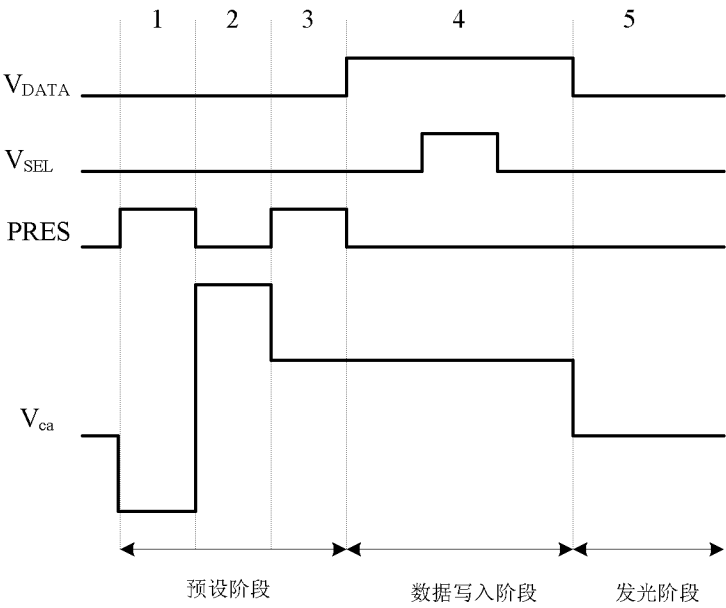


图 3

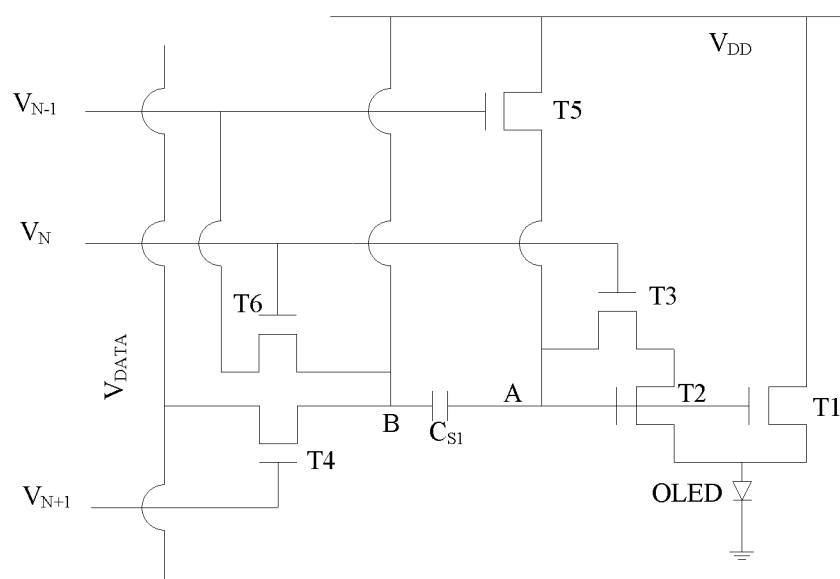


图 4

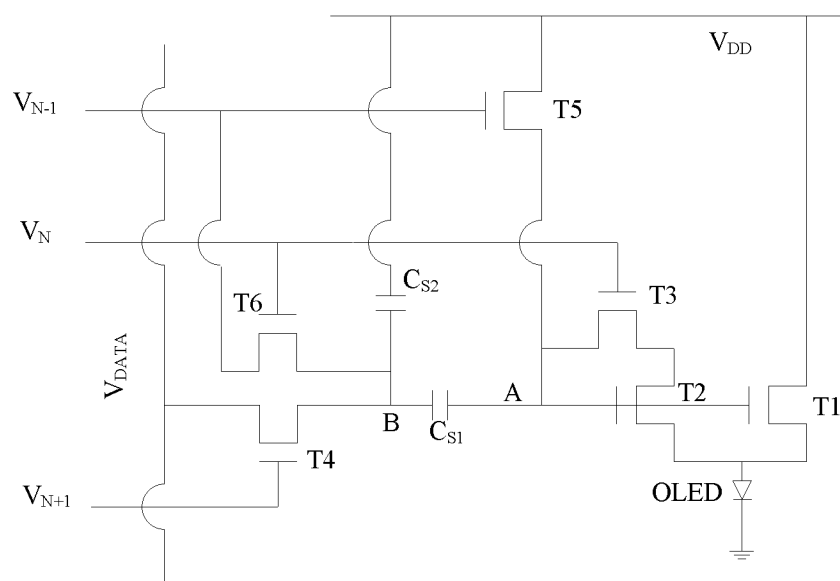


图 5

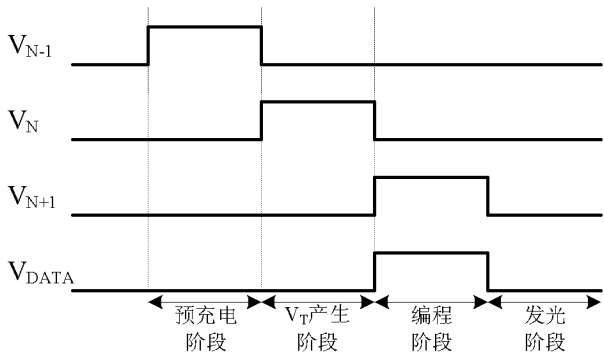


图 8

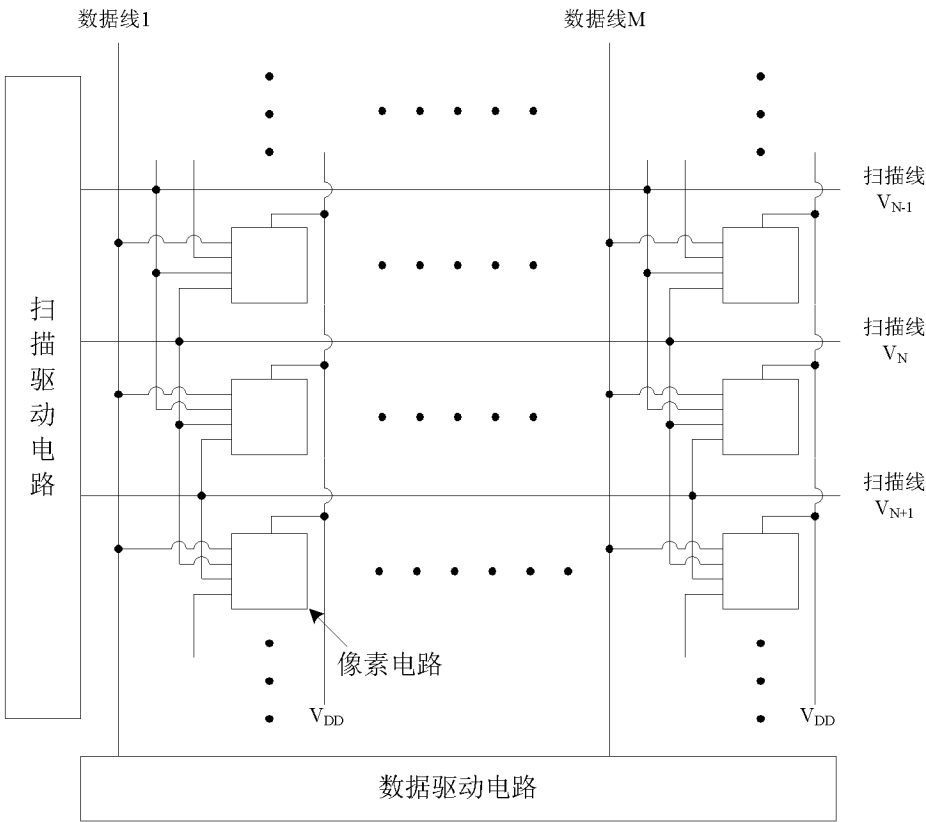


图 9

专利名称(译)	一种像素电路及显示设备		
公开(公告)号	CN102270425A	公开(公告)日	2011-12-07
申请号	CN201010189511.4	申请日	2010-06-01
[标]申请(专利权)人(译)	北京大学深圳研究生院		
申请(专利权)人(译)	北京大学深圳研究生院		
当前申请(专利权)人(译)	北京大学深圳研究生院		
[标]发明人	张盛东 王龙彦 梁逸南 廖聪维		
发明人	张盛东 王龙彦 梁逸南 廖聪维		
IPC分类号	G09G3/32 G09G3/3225		
代理人(译)	郭燕		
其他公开文献	CN102270425B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种像素电路及显示设备，包括：电源线，用于提供电源；第一电容，用于存储数据线供应的数据信号；第一晶体管，用于驱动发光器件发光；第二晶体管，用于与第一晶体管形成镜像结构；第三晶体管，用于控制第一电容的第二电极的放电；第四晶体管，用于采样数据线供应的数据信号；第五晶体管，用于控制第一电容的充电；第六晶体管，用于控制第一电容的第一电极的放电。本发明通过不同晶体管组成的电路结构来产生并消除阈值电压，从而有效补偿因a-Si:H TFT阈值电压漂移带来的OLED亮度不均和亮度变化，同时栅扫描信号引自上下级像素，避免额外增加外围驱动IC的复杂程度。

