



(12) 发明专利

(10) 授权公告号 CN 102044212 B

(45) 授权公告日 2013. 03. 20

(21) 申请号 200910236393. 5

(22) 申请日 2009. 10. 21

(73) 专利权人 京东方科技集团股份有限公司  
地址 100016 北京市朝阳区酒仙桥路 10 号

(72) 发明人 龙春平 高浩然

(74) 专利代理机构 北京路浩知识产权代理有限公司 11002

代理人 王莹

(51) Int. Cl.  
G09G 3/32 (2006. 01)

审查员 刘士奎

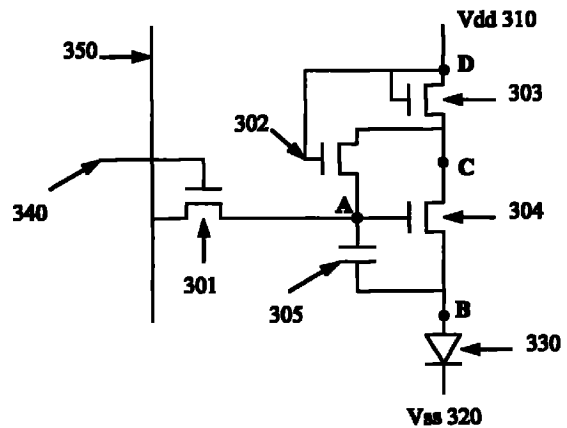
权利要求书 2 页 说明书 8 页 附图 4 页

(54) 发明名称

电压驱动像素电路及其驱动方法、有机发光显示器件

(57) 摘要

本发明公开了一种电压驱动像素电路及其驱动方法、有机发光显示器件,其中,开关晶体管的栅极与所述栅线连接,漏极连接所述数据线,源极连接所述驱动晶体管的栅极;补偿晶体管的栅极连接所述电源线,漏极连接所述驱动晶体管的源极,源极连接所述开关晶体管的源极;驱动晶体管的栅极还与所述存储电容的一端连接,源极连接所述存储电容的另一端和所述 OLED 的阳极;驱动晶体管的栅极和漏极均连接至所述电源线,源极还连接所述驱动晶体管的漏极。本发明最大程度地减弱了数据电压信号对于存储电容预存的阈值电压的干扰,减弱电压信号数据写入时对于补偿阈值电压的影响,从而保持补偿阈值电压的准确性,以及控制像素发光亮度的电压数据信号准确性。



1. 一种电压驱动像素电路,包括栅线、数据线、有机发光二极管 OLED、电源线、接地极、开关晶体管、驱动晶体管、补偿晶体管、隔断晶体管和存储电容,其特征在于,

用于控制所述数据线中的数据电压信号写入的所述开关晶体管,其栅极与所述栅线连接,漏极连接所述数据线,源极连接所述驱动晶体管的栅极;

用于向所述存储电容预先存储所述驱动晶体管的即时阈值电压的所述补偿晶体管,其栅极连接所述电源线,漏极连接所述隔断晶体管的源极,源极连接所述开关晶体管的源极;

用于为所述 OLED 器件提供驱动电流的所述驱动晶体管,其栅极还与所述存储电容的一端连接,源极连接所述存储电容的另一端;

用于隔断所述驱动晶体管与所述电源线连接的所述隔断晶体管,其栅极和漏极均连接至所述电源线,源极还连接所述驱动晶体管的漏极;

所述 OLED 器件,其连接在所述电源线和接地极之间,具体为:所述 OLED 器件的阴极连接接地极,阳极连接所述驱动晶体管的源极;或者所述 OLED 器件的阳极连接电源线,阴极连接所述隔断晶体管的栅极和漏极、以及补偿晶体管的栅极,所述驱动晶体管的源极还与接地极连接。

2. 一种驱动如权利要求 1 所述的电压驱动像素电路的驱动方法,其特征在于,包括:

步骤 1、施加一低电平信号至栅线,电源线和接地极施加电压信号,打开补偿晶体管和隔断晶体管,给存储电容充电至驱动晶体管的阈值电压;

步骤 2、施加一高电平信号到栅线,电源线和接地极施加电压信号,使得所述补偿晶体管和隔断晶体管处于截断状态,所述开关晶体管打开,数据线上的数据电压信号写入所述存储电容;

步骤 3、施加一低电平信号至栅线,电源线和接地极施加电压信号,打开所述隔断晶体管,利用存储在所述存储电容中的电压驱动 OLED 发光。

3. 根据权利要求 2 所述的电压驱动像素电路的驱动方法,其特征在于,所述步骤 1 之前还包括:

电源线提供一高电平信号,在所述存储电容中存储一大于所述驱动晶体管阈值电压的电压;

所述 OLED 的阴极电压设置为高电平,所述电源线设置为低电平,所述 OLED 被反向偏置并使得所述驱动晶体管从源极到漏极导通。

4. 根据权利要求 2 或 3 所述的电压驱动像素电路的驱动方法,其特征在于,

所述步骤 1 中的电源线和接地极施加电压信号具体为:电源线施加第一高电平信号,接地极施加低电平信号;所述步骤 2 中的电源线和接地极施加电压信号具体为:电源线施加低电平信号,接地极施加高电平信号;所述步骤 3 中的电源线和接地极施加电压信号具体为:电源线施加第二高电平信号,接地极施加低电平信号。

5. 根据权利要求 4 所述的电压驱动像素电路的驱动方法,其特征在于,所述第一高电平信号为 2 ~ 5V,所述第二高电平信号为 20 ~ 30V。

6. 根据权利要求 2 或 3 所述的电压驱动像素电路的驱动方法,其特征在于,

所述步骤 1 中的电源线和接地极施加电压信号具体为:电源线施加高电平信号,接地极施加低电平信号;所述步骤 2 中的电源线和接地极施加电压信号具体为:电源线施加低

电平信号,接地极施加高电平信号;所述步骤3中的电源线和接地极施加电压信号具体为:电源线施加高电平信号,接地极施加低电平信号。

7. 一种包括权利要求1所述的电压驱动像素电路的有机发光显示器件,其特征在于,所述电压驱动像素电路形成在阵列基板上,所述阵列基板上横纵交叉设置有多条栅线和数据线,并由该多条栅线和数据线限定了多个上述的电压驱动像素电路;所述阵列基板还包括用于为所述电压驱动像素电路提供电压信号的行驱动芯片和提供电流信号的列驱动芯片,所述有机发光显示器件还包括电路板和用于对所述有机发光显示器件进行封装的封装结构,所述电路板上设置有用于向所述行驱动芯片和列驱动芯片提供时序控制信号的芯片组、电压源和电流源。

8. 根据权利要求7所述的有机发光显示器件,其特征在于,所述阵列基板上的像素电路的 OLED 器件的阴极连接到接地极,同一行所述电压驱动像素电路的接地极共同连接到所述驱动芯片,以由所述驱动芯片提供统一控制信号。

9. 根据权利要求7所述的有机发光显示器件,其特征在于,所述阵列基板上的像素电路的 OLED 器件的阳极连接到电源线,同一行所述电压驱动像素电路的电源线共同连接到所述驱动芯片,以由所述驱动芯片提供统一控制信号。

## 电压驱动像素电路及其驱动方法、有机发光显示器件

### 技术领域

[0001] 本发明涉及有机发光显示技术,特别涉及一种电压驱动像素电路及其驱动方法、有机发光显示器件。

### 背景技术

[0002] 实现大尺寸有机发光二极管显示器 (Organic Light-Emitting Diode,以下简称:OLED) 的途径之一是使用有源矩阵薄膜晶体管背板。有源矩阵包括由栅线和数据线交叉限定的像素阵列,每个像素都包括一个有源器件比如晶体管,栅线提供选择信号开启该晶体管,数据线通过开启的晶体管向像素中的驱动晶体管提供电压信号,进而由该驱动晶体管驱动像素中的 OLED 器件进行显示发光。经过长时间的电压驱动,通常会使得驱动晶体管产生晶体管应力效应,其阈值电压发生漂移,进而会导致流过驱动晶体管的电流也随之改变,由于 OLED 器件的发光亮度与电流有一定的比例关系,上述晶体管电流的改变使得 OLED 器件的显示亮度发生不可控制的变化,导致显示画面品质变坏。

[0003] 现有技术进行如下设计补偿驱动晶体管阈值电压的漂移,如图 1 所示,图 1 为现有技术电压驱动像素电路的结构示意图,它包括一个开关晶体管 201、一个补偿晶体管 202、一个驱动晶体管 203 和一个存储电容 204,即 3T1C 结构;还有一个控制补偿晶体管 202 的信号线 260;还有栅线 240、数据线 250;逻辑电源  $V_{dd}210$ 、OLED230 和接地极  $V_{ss}220$ 。其主要的工作原理是,通过在写入数据之前,阴极电压  $V_{ss}$  被设置为低电平,而信号线 260 被设置为高电平;驱动晶体管 203 从漏极到源极导通,使得存储电容 204 里建立并暂时存储一个近似等于驱动晶体管 203 阈值电压的电压。在写入数据时序,信号线 260 被设置低电平,电压数据信号被写入节点 A,使得存储电容 204 两端的电压变为  $V_{data}+V_t$ 。接着在驱动显示时序, OLED230 的阴极电压  $V_{ss}$  被设置为低电平,使得驱动晶体管 203 工作在电流饱和区,因为 OLED230 的驱动晶体管一般工作在电流饱和区,流过晶体管的电流与栅源电压和阈值电压差值的平方成比例,即  $I \propto (V_{gs}-V_t)^2$ 。驱动电流  $I_{oled} \propto (V_{gs}-V_t)^2 = (V_{data}+V_t-V_t)^2 = V_{data}^2$ 。当  $V_{gs}$  等于写入的信号电压  $V_{data}$  与阈值电压之和时,  $I \propto (V_{gs}-V_t)^2 = (V_{data}+V_t-V_t)^2 = V_{data}^2$ ,驱动 OLED 的电流与阈值电压无关。补偿了阈值电压的漂移。

[0004] 但是,上述现有技术电压驱动像素电路仍然存在如下技术缺陷:图 1 所示的电压驱动像素电路在写入时序,驱动晶体管 203 处于导通状态,使得节点 B 充电并升高电位,从而减小存储电容 204 两端的电压;实际上减小了在写入数据之前写入的阈值电压,降低了对驱动晶体管 203 的阈值电压补偿,仍然可能影响驱动 OLED230 的电流,进而影响 OLED230 的发光亮度,导致显示画面品质变差。

### 发明内容

[0005] 本发明的目的是提供一种电压驱动像素电路及其驱动方法、有机发光显示器件,实现精确补偿驱动晶体管阈值电压漂移,以及控制像素发光亮度的电压数据信号的准确性。

[0006] 为实现上述目的,本发明提供了一种电压驱动像素电路,包括栅线、数据线、有机发光二极管 OLED、电源线、接地极、开关晶体管、驱动晶体管、补偿晶体管、隔断晶体管和存储电容;

[0007] 用于控制所述数据线中的数据电压信号写入的所述开关晶体管,其栅极与所述栅线连接,漏极连接所述数据线,源极连接所述驱动晶体管的栅极;

[0008] 用于向所述存储电容预先存储所述驱动晶体管的即时阈值电压的所述补偿晶体管,其栅极连接所述电源线,漏极连接所述隔断晶体管的源极,源极连接所述开关晶体管的源极;

[0009] 用于为所述 OLED 器件提供驱动电流的所述驱动晶体管,其栅极还与所述存储电容的一端连接,源极连接所述存储电容的另一端和所述 OLED 的阳极;

[0010] 用于隔断所述驱动晶体管与所述电源线连接的所述隔断晶体管,其栅极和漏极均连接至所述电源线,源极还连接所述驱动晶体管的漏极;

[0011] 所述 OLED 器件,其连接在所述电源线和接地极之间。

[0012] 本发明还提供了一种电压驱动像素电路的驱动方法,包括:

[0013] 步骤 1、施加一低电平信号至栅线,电源线和接地极施加电压信号,打开补偿晶体管和隔断晶体管,给存储电容充电至驱动晶体管的阈值电压;

[0014] 步骤 2、施加一高电平信号到栅线,电源线和接地极施加电压信号,使得所述补偿晶体管和隔断晶体管处于截断状态,所述开关晶体管打开,数据线上的数据电压信号写入所述存储电容;

[0015] 步骤 3、施加一低电平信号至栅线,电源线和接地极施加电压信号,打开所述隔断晶体管,驱动 OLED 发光。

[0016] 本发明又提供了一种包括上述电压驱动像素电路的有机发光显示器件,所述电压驱动像素电路形成在阵列基板上,所述阵列基板上横纵交叉设置有多条栅线和数据线,并由该多条栅线和数据线限定了多个上述的电压驱动像素电路;所述阵列基板还包括用于为所述电压驱动像素电路提供电压信号的行驱动芯片和提供电流信号的列驱动芯片,所述有机发光显示器件还包括电路板和用于对所述有机发光显示器件进行封装的封装结构,所述电路板上设置有用向所述行驱动芯片和列驱动芯片提供时序控制信号的芯片组、电压源和电流源。

[0017] 本发明通过在写入数据信号时通过隔断晶体管阻断驱动晶体管和电源线的连接,最大程度地减弱了数据电压信号对于存储电容预存的阈值电压的干扰,有利于保持稳定的补偿阈值电压和准确的数据电压信号,减弱电压信号数据写入时对于补偿阈值电压的影响,从而保持补偿阈值电压的准确性,以及控制像素发光亮度的电压数据信号准确性。

## 附图说明

[0018] 图 1 为现有技术电压驱动像素电路的结构示意图;

[0019] 图 2 是本发明电压驱动像素电路第一实施例的结构示意图;

[0020] 图 3 为图 2 所示的电压驱动像素电路的驱动方法的驱动时序示意图;

[0021] 图 4 为本发明电压驱动像素电路第二实施例的结构示意图;

[0022] 图 5 为图 4 所示的电压驱动像素电路的驱动方法的驱动时序示意图。

## 具体实施方式

[0023] 本发明的技术方案主要是在现有技术的电压驱动像素电路的基础上,增加了一隔断晶体管,隔断驱动晶体管和电源线的连接,使得在写入数据时序不会减小存储电容两端的电压,从而精确保持对驱动晶体管阈值电压的补偿。下面通过附图和实施例,对本发明的技术方案做进一步的详细描述。

[0024] 图 2 是本发明电压驱动像素电路第一实施例的结构示意图。本实施例是共阴极的主动矩阵有机发光二极管 (Active Matrix Organic Light Emitting Diode, 以下简称: AMOLED) 显示器中的像素电路结构, OLED330 的阴极接地, 阳极连接驱动晶体管 304 的源极。

[0025] 如图 2 所示, 本实施例的电压驱动像素电路包括 4 个 N 型晶体管, 分别为开关晶体管 301、补偿晶体管 302、隔断晶体管 303 和驱动晶体管 304; 还包括存储电容 305、电源线 310、接地极 320、有机发光二极管 OLED330、栅线 340 和数据线 350。其中, 开关晶体管 301 的栅极连接到栅线 340, 漏极连接到数据线 350, 源极分别连接到存储电容 305 的一端、补偿晶体管 302 的源极和驱动晶体管 304 的栅极; 该开关晶体管 301 的作用是在栅线 340 选择信号的控制下, 向存储电容 305 和驱动晶体管 304 提供数据线 350 的数据电压信号。补偿晶体管 302 的栅极、以及隔断晶体管 303 的栅极和漏极都连接到电源线 Vdd310, 补偿晶体管 302 的漏极连接到隔断晶体管 303 的源极; 该补偿晶体管 302 的作用是在电源信号 Vdd 的控制下, 通过给存储电容 305 充电的方法, 在存储电容 305 里预先存储驱动晶体管 304 的即时阈值电压, 达到补偿阈值电压的目的。隔断晶体管 303 的作用是在开关晶体管 301 打开, 向该像素电路写入数据线 350 的数据电压信号的时候, 防止驱动晶体管 304 导通而给节点 B 充电, 导致补偿晶体管 302 预先补偿的阈值电压发生偏移。驱动晶体管 304 受存储电容 305 的电压控制而导通或截断, 其源极与 OLED330 的阳极连接, 漏极与隔断晶体管 303 的源极连接; 该驱动晶体管 304 的作用是向 OLED330 提供准确的驱动电流, 流过驱动晶体管 304 的电流受到存储电容 305 的信号电压控制。OLED330 的阴极连接到接地极 Vss320, 在本具体实施例中做为公共阴极而提供参考电压。

[0026] 本实施例的电压驱动像素电路可以和电压振幅调制的数据驱动芯片兼容, 也和脉冲宽度调制的数据驱动芯片兼容; 本实施例的电压驱动像素电路和布局设计可以使用低成本、高可靠性、简单的非晶硅制造工艺, 有利于制造良率和电路良率的最大化; 而且通过使用调制的电源信号作为补偿晶体管和隔断晶体管的控制信号, 移除了额外的信号控制线, 简化了阵列基板的布局设计, 有利于提升像素驱动电路的良率; 该像素电路完全适用于一种类型的晶体管, 如非晶硅 N 型晶体管, 有利简化制造工艺和提高良率; 且完全适用商业化的电压信号驱动芯片, 有利于保持成本竞争力。

[0027] 在上述电压驱动像素电路结构的基础上, 本发明还提供了利用该像素电路进行像素驱动的方法。图 3 为图 2 所示的电压驱动像素电路的驱动方法的驱动时序示意图, 如图 3 所示, 在该时序图中, 示意了在一帧工作时序中的栅线 Gate 340 的选择信号 V10; 数据线 Data 350 的数据电压信号 V20; 电源线 310 的电压 Vdd (包括电压预设控制信号电压 V31 和驱动显示控制信号电压 V32); 存储电容 305 的两端电压 VAB 在三个时序的电压值 V41、V42 和 V43 (存储电容 305 两端节点 A 和 B 之间的电压 VAB 也是驱动晶体管 304 的 Vgs); 驱动晶体管 304 在起始点和三个时序的源漏电压 V51、V52、V53 和 V54, 即 Vds; 隔断晶体管 303

在起始点和三个时序的源漏电压 V61、V62、V63 和 V64, 即 VDC ; OLED330 的两端电压  $V_{oled}$ , 在起始点和三个时序里分别是 V71、V72、V73、V74 和 V75。其中, 写入数据之前的第一次放电是为了消除上一帧数据的影响, 在写入数据之后的第二次放电是为了消除对下一行数据的影响。该驱动方法主要包括补偿即电压预调、写入数据和驱动显示三个时序段 ; 补偿晶体管和隔断晶体管受到电源线的多级信号电压控制, 在存储电容里预设置驱动晶体管的阈值电压, 在写入数据时序段内保持上述预设阈值电压不变。下面结合图 2 和图 3, 分上述补偿、写入数据和驱动显示三个时序段对该驱动方法进行具体说明如下 :

[0028] 补偿 :

[0029] 本时序段为电压预调阶段, 在该步骤中, OLED 处于关闭状态时, 向存储电容 305 中预设一个近似等于驱动晶体管 304 的阈值电压的初始电压。具体为, 如图 3 所示, 在一帧的起始时间  $T_0$  到  $T_1$  时段内, 栅线 340 的选择信号电压处于低电平, 使得开关晶体管 301 处于截断状态。电源线 310 的工作电压是  $V_{dd}$ , 施加第一个信号电压 V31, 上述 V31 一般设置在 2 ~ 5V 之间, 到补偿晶体管 302 的栅极和隔断晶体管 303 的漏极和栅极, 打开补偿晶体管 302 和隔断晶体管 303, 给存储电容 305 瞬时充电至大于驱动晶体管 304 阈值电压的高电平  $V_{41}$ , 隔断晶体管 303 的栅极和漏极都被强制处于同等电位, 保证了隔断晶体管 303 和补偿晶体管 302 处于饱和电流区, 从而提供稳定的充电电流。存储电容两端节点 A 和 B 的电压  $V_{AB}$  也是驱动晶体管 304 的  $V_{gs}$ ,  $V_{AB} = V_{41} = V_{gs}(304)$ , 使得驱动晶体管 304 导通。电流流过驱动晶体管 304 给存储电容 305 的节点 B 充电, 使得节点 B 的电位升高而  $V_{AB}$  下降 ; 因为流过驱动晶体管 304 的电流与  $(V_{gs} - V_{th})^2$  成比例,  $V_{AB}$  下降直至等于  $V_{th}$  时, 不再有电流通过驱动晶体管 304 给节点 B 充电, 式的存储电容 305 保存的电压  $V_{AB}$  最终稳定维持为  $V_{th}$ 。该  $V_{th}$  近似等于驱动晶体管 304 的阈值电压。

[0030] 需要指出的是, 图 3 所示信号电压时序图只是解释本发明内容的示意图, 而不一定完整表示了存储电容的保存电压  $V_{AB}$  在  $T_0$  至  $T_1$  时段的变化曲线。例如, 根据各晶体管、存储电容的具体设计尺寸和信号电压大小,  $V_{AB}$  可能在  $T_1$  之前就达到  $V_{th}$  的稳定电压状态 ; 也可能在  $T_1$  才达到  $V_{th}$  的稳定电压状态 ; 它们都符合本发明实质内容和特征。还需要指出的是, 对于非晶硅 N 型晶体管, 其初始阈值电压大约是 1.5 ~ 2.5V。经过长时间通电的应力作用, 它的阈值电压甚至可以漂移到 10V。本实施例的像素电路可以补偿这样漂移的阈值电压。图 3 也示意驱动晶体管 304 的源漏电压  $V_{ds}$  变化 ; 隔断晶体管 303 的源漏电压 VDC 变化 ; 以及有机发光二极管的电压变化  $V_{oled}$ 。隔断晶体管 303 和补偿晶体管 302 处于饱和和电流区, 此时它们的源漏电压  $V_{ds}$  大于或等于  $V_{gs} - V_{th}$ 。根据与上面相同的瞬态或暂态分析,  $V_{ds}$  和 VDC 分别会从电源信号电压 V31 接通时的瞬态电压 V51 和 V61, 过渡到稳定态电压 V52 和 V62。因为 OLED330 的电压有以下关系 :  $V_{oled} + V_{ds} + VDC = V_{dd}$ , OLED 的电压从 V71 上升到 V72。到  $T_1$  时间点电源信号电压  $V_{dd}$  结束提供高电平的预设控制信号电压 V31, 完成给像素电路预充电和补偿阈值电压。

[0031] 此外, 在向存储电容预设补偿电压之前, 即在存储电容里写入阈值电压的初始阶段, 可以向 OLED330 提供一个反向偏压, 具体为, 电源线 310 短暂地提供一个高电平信号, 一个大于驱动晶体管 304 阈值电压的电压被建立并存储在存储电容 305 里, 然后 OLED330 的阴极电压  $V_{ss}$  被设置为高电平, 电源线 310 被设置为低电平 ; OLED330 被反向偏置并使得驱动晶体管 304 从源极到漏极导通, 消除前一帧画面的任何残余电荷或电压。由于 OLED330

是一种薄膜器件,正向偏压容易引起电荷积累,反向偏置 OLED330 两端的电压,有利于移除积累电荷而保持低电压工作。

[0032] 写入数据:

[0033] 电源线 310 的电压 Vdd 为低电平(或者无信号电压)时,隔断晶体管 303 处于截断状态,防止电流流过驱动晶体管 304 给存储电容的节点 B 充电,防止原先补偿的阈值电压发生偏移,此时,可以设置像素电路的工作状态,即向像素电路写入数据线 350 提供的数据信号电压。具体为,在写入数据电压信号时序,T1 至 T4 时段内在数据线 350 施加一个数据信号电压,T2 至 T3 时段内施加一个高电平到栅线 340,此栅线选择信号电压 V10 打开开关晶体管 301,把驱动芯片提供的数据电压信号以数据线 350 的电流形式写入像素电路。因为开关晶体管 301 导通后的阻抗很小,所造的电流和电流损失很小,像素电路节点 A 的电位基本与数据线 340 的数据信号电压 Vdata 一致。此时电源线 310 的电压 Vdd 处于低电平, $Vdd < Vss+2V$ ,此时有机发光二极管 330 处于关闭状态。一般有机发光二极管 330 在两端电压小于 2V 时,处于关闭状态不具备导电性。电源线 310 低电平 Vdd 的选择使得有机发光二极管 330 没有导电性或很差,根据 Vdd 具体电压和像素电路各器件的设计尺寸,以及有机发光二极管 330 的像素设计尺寸和材料特性,此时有机发光二极管 330 可能是正向偏压,也可能是负向偏压。此时有机发光二极管 330 的电容特性起主导作用,流过有机发光二极管的电流非常低,所以对于像素电路的信号写入没有影响。同时由于电源线 310 提供低电平的 Vdd 信号,使得补偿晶体管 302 和隔断晶体管 303 都处于截止状态,没有或者只有很低的漏电流可以通过驱动晶体管 304,像素电路中的节点 B 基本没有充电。综合上述有机发光二极管 330 的电容特性,和隔断晶体管 303 的截止状态,像素电路中的节点 B 在写入数据电压时序内保持稳定的预设电位;最终存储电容 305 两端节点的电压 VAB 等于数据信号电压与预设阈值电压的叠加,如图 3 所示,存储电容电压  $VAB = V43 = V42+Vdata = Vth+Vdata$ ,数据以电压信号的形式被加载到存储电容的预设电压之上。

[0034] 需要指出的是,图 3 所示存储电容 305 的电压变化时序图只是解释本发明内容的示意图,而不一定完整表示了存储电容的保存电压 VAB 在 T2 至 T3 时段的变化曲线。例如,根据各晶体管、存储电容的具体设计尺寸和信号电压大小,VAB 可能在 T3 之前就达到  $Vth+Vdata$  的稳定电压状态;也可能在 T3 才达到  $Vth+Vdata$  的稳定电压状态。此外,在图 3 中,有机发光二极管 330 在电压小于 2V 时,处于截止状态。虽然容抗相对于存储电容 305 要大十倍左右,还是要从存储电容 305 那里分配一小部分电压,一般会导致存储电容的数据信号电压减小 5%左右。图 3 示意了驱动晶体管 304 的源漏电压 Vds,隔断晶体管 303 的源漏电压 VDC,和有机发光二极管 330 的电压,在 T1 至 T4 的写入数据时序内的变化。Vds 和 VDC 的变化是由驱动晶体管 304 和隔断晶体管 303 的寄生电容引起,Voled 依据  $Voled = Vdd-VDC-Vds$  而变化。需要指出的是,驱动晶体管 304 和隔断晶体管 303 的寄生电容不影响数据信号电压的写入,因为它们不与像素电路的节点 B 直接连接。

[0035] 驱动显示:

[0036] 在驱动显示时序,驱动晶体管提供的驱动电流只依赖于存储电容的数据电压,而与驱动晶体管的阈值电压无关。在驱动显示时序内,电源线 310 提供一个高电平信号 Vdd,驱动有机发光二极管 330 发光。具体为,在驱动显示的起始时间点 T4,电源线 310 的信号电压 Vdd 被设置为高电平信号 V32,此时,Vdd 需要向电流回路里的隔断晶体管 303、驱动晶

晶体管 304 和有机发光二极管 330 提供驱动电流和工作电压,因此 V32 信号电压一般设置在 20 ~ 30V 之间。打开隔断晶体管 303,使得驱动电流回路导通,驱动电流 I 可以通过驱动晶体管 304 流入有机发光二极管 330。电流流过隔断晶体管 303 引起一小部分的阻抗损失,使得像素电路节点 C 的电位略小于电源信号电压 V32;驱动晶体管 304 的 Vgs 由存储电容保存的电压 VAB 提供,  $V_{gs} = V_{data} + V_{th}$ ;其源漏电压  $V_{ds} \approx V_{32} - V_B > V_{gs} - V_t = V_{data}$ ,使得驱动晶体管 304 工作在电流饱和区;提供给有机发光二极管 330 的驱动电流  $I \propto (V_{gs} - V_t)^2 = (V_{data} + V_t - V_t)^2 = V_{data}^2$ 。即有机发光二极管 330 的亮度与流过它的电流成比例,而有机发光二极管 330 的驱动电流是驱动晶体管 304 的电流,只与数据信号电压  $V_{data}^2$  有关。

[0037] 上述像素电路的驱动方法建立了一种与阈值电压无关的信号电压和驱动电流的对应关系,通过驱动晶体管 304 提供给有机发光二极管 330 的驱动电流与阈值电压无关。如图 3 所示,隔断晶体管 303 和驱动晶体管 304 的源漏电压分别是 V64 和 V54,此时施加在有机发光二极管 330 两端的电压  $V_{oled}$ ,等于  $V_{75} = V_{32} - V_{64} - V_{54}$ ;大于或等于有机发光二极管 330 的开启电压 ( $\sim 2V$ ),并且依赖于驱动晶体管 304 的驱动电流。有机发光二极管 330 的发光亮度与驱动晶体管 304 的驱动电流成比例。

[0038] 本实施例的驱动方法通过在写入数据信号时通过隔断晶体管阻断驱动晶体管和电源线的连接,最大程度地减弱了数据电压信号对于存储电容预存的阈值电压的干扰,有利于保持稳定的补偿阈值电压和准确的数据电压信号,减弱电压信号数据写入时对于补偿阈值电压的影响,从而保持补偿阈值电压的准确性,以及控制像素发光亮度的电压数据信号准确性;向驱动薄膜晶体管提供一种与阈值电压无关的电压和电流转换,使得像素发光亮度只取决于信号电压;大大降低了阈值电压变化带来的驱动电流和 OLED 发光亮度的变化;尤其是降低了驱动晶体管在长时间应力作用下的阈值电压漂移的影响。

[0039] 图 4 为本发明电压驱动像素电路第二实施例的结构示意图,本实施例是共阴极的 AMOLED 显示器中的像素电路结构, OLED 的阳极连接电源线,阴极连接驱动晶体管的漏极。

[0040] 如图 4 所示,本实施例的电压驱动像素电路包括 4 个 N 型晶体管,分别为开关晶体管 501、补偿晶体管 502、隔断晶体管 503 和驱动晶体管 504;还包括存储电容 505、电源线 510、接地极 520、有机发光二极管 OLED530、栅线 540 和数据线 550。其中,开关晶体管 501 的栅极连接到栅线 540,漏极连接到数据线 550,源极分别连接到存储电容 505 的一端、补偿晶体管 502 的源极和驱动晶体管 504 的栅极;补偿晶体管 502 的栅极、以及隔断晶体管 503 的栅极和漏极都连接到电源线 Vdd510,补偿晶体管 502 的漏极连接到隔断晶体管 503 的源极;隔断晶体管 503 的作用是在开关晶体管 501 打开,向该像素电路写入数据线 550 的数据电压信号的时候,防止驱动晶体管 504 导通而给节点 B 充电,导致补偿晶体管 502 预先补偿的阈值电压发生偏移。驱动晶体管 504 受存储电容 505 的电压控制而导通或截断,其源极与 OLED530 的阳极连接,漏极与隔断晶体管 503 的源极连接;OLED530 的阴极连接到接地极 520Vss。其中的各晶体管的作用与第一实施例相同。

[0041] 本实施例的电压驱动像素电路同样具有第一实施例中的电压驱动像素电路的效果和优点,即通过使用调制的电源信号作为补偿晶体管和隔断晶体管的控制信号,移除了额外的信号控制线,简化了阵列基板的布局设计,有利于提升像素驱动电路的良率;可以完全适用于一种类型的晶体管,如非晶硅 N 型晶体管,有利简化制造工艺和提高良率;且完全适用商业化的电压信号驱动芯片,有利于保持成本竞争力。

[0042] 在上述电压驱动像素电路结构的基础上,本发明还提供了利用该像素电路进行像素驱动的方法。图5为图4所示的电压驱动像素电路的驱动方法的驱动时序示意图,如图5所示,该驱动方法主要包括补偿即电压预调、写入数据和驱动显示三个时序段,在该时序图中,同样示意了在一帧工作时序中的栅线 Gate540 的选择信号 V10;数据线 Data 550 的数据电压信号 V20;电源线 510 的电压 Vdd(包括电压预设控制信号电压 V31 和驱动显示控制信号电压 V32);存储电容 505 的两端电压 VAB 在三个时序的电压值 V41、V42 和 V43(存储电容 505 两端节点 A 和 B 之间的电压 VAB 也是驱动晶体管 504 的 Vgs);驱动晶体管 304 在起始点和三个时序的源漏电压 V51、V52、V53 和 V54,即 Vds;隔断晶体管 503 在起始点和三个时序的源漏电压 V61、V62、V63 和 V64,即 VDC;OLED530 的两端电压 Voled,在起始点和三个时序里分别是 V71、V72、V73、V74 和 V75。

[0043] 本实施例的驱动方法与第一实施例中的驱动方法的四个步骤是相同的,其中,阈值电压预设、数据信号电压写入和驱动显示的工作原理和过程,以及驱动晶体管 504 的 Vgs 和 Vds 变化、存储电容 504 电压 VAB 变化、隔断晶体管 503 的源漏电压 VDC 变化、有机发光二极管的电压 Voled 变化,都与第一种具体实施例相似,具体可参见第一实施例,在此不再赘述。其与图3和图4所示的具体实施例不同的是,施加在有机发光二极管 530 公共阳极的电源信号电压 Vdd 在驱动时序里维持稳定,接地极 520 的信号电压 Vss 根据阈值电压预设、数据信号电压写入和驱动显示的不同时序,提供多级电压信号。与电源线 510 提供正电压 Vdd 相反,接地极电压信号 Vss 提供的是负电压。

[0044] 本实施例的驱动方法通过在写入数据信号时通过隔断晶体管阻断驱动晶体管和电源线的连接,最大程度地减弱了数据电压信号对于存储电容预存的阈值电压的干扰,有利于保持稳定的补偿阈值电压和准确的数据电压信号,减弱电压信号数据写入时对于补偿阈值电压的影响,从而保持补偿阈值电压的准确性,以及控制像素发光亮度的电压数据信号准确性;向驱动薄膜晶体管提供一种与阈值电压无关的电压和电流转换,使得像素发光亮度只取决于信号电压;大大降低了阈值电压变化带来的驱动电流和 OLED 发光亮度的变化;尤其是降低了驱动晶体管在长时间应力作用下的阈值电压漂移的影响。

[0045] 本发明还提供了一种包括上述两个实施例中任一所述的电压驱动像素电路的有机发光显示器件,所述电压驱动像素电路形成在阵列基板上,所述阵列基板上横纵交叉设置有多条栅线和数据线,并由该多条栅线和数据线限定了多个上述的电压驱动像素电路;所述阵列基板还包括用于为所述电压驱动像素电路提供电压信号的行驱动芯片和提供电流信号的列驱动芯片,所述有机发光显示器件还包括电路板和用于对所述有机发光显示器件进行封装的封装结构,所述电路板上设置有用于向所述行驱动芯片和列驱动芯片提供时序控制信号的芯片组、电压源和电流源。

[0046] 具体的,该有机发光显示器件可以分为共阴极和共阳极两种类型。其中,共阴极的结构特点是所述阵列基板上像素电路的 OLED 的阴极连接到接地极,且同一行像素电路的接地极均连接到一起,并连接到所述驱动芯片,以由所述驱动芯片提供统一控制信号。共阳极的结构特点是所述阵列基板上像素电路的 OLED 的阳极连接到电源线,且同一行像素电路的电源线连接到一起,并连接到所述驱动芯片,以由所述驱动芯片提供统一控制信号。

[0047] 本实施例的有机发光显示器件通过将隔断晶体管和 N 行开关晶体管共用一行栅线进行控制,简化了像素电路和阵列基板设计,减轻了电源负载,降低了功耗。

[0048] 最后应说明的是：以上实施例仅用以说明本发明的技术方案而非对其进行限制，尽管参照较佳实施例对本发明进行了详细的说明，本领域的普通技术人员应当理解：其依然可以对本发明的技术方案进行修改或者等同替换，而这些修改或者等同替换亦不能使修改后的技术方案脱离本发明技术方案的精神和范围。

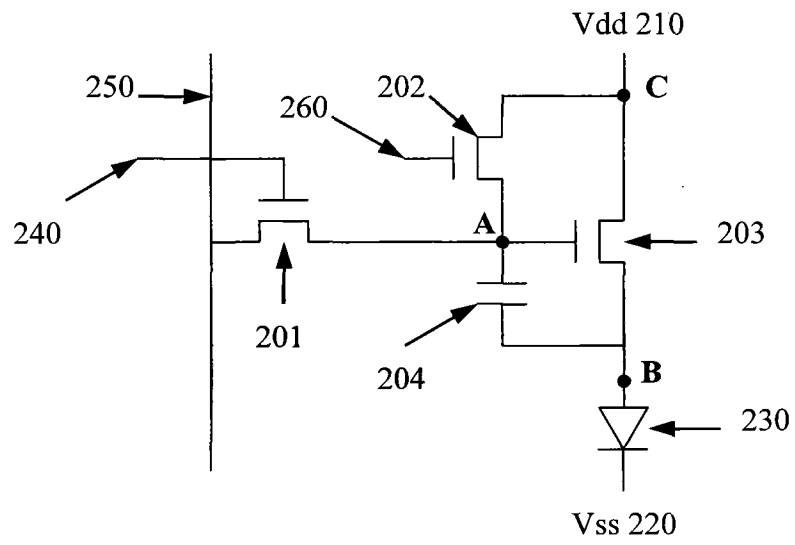


图 1

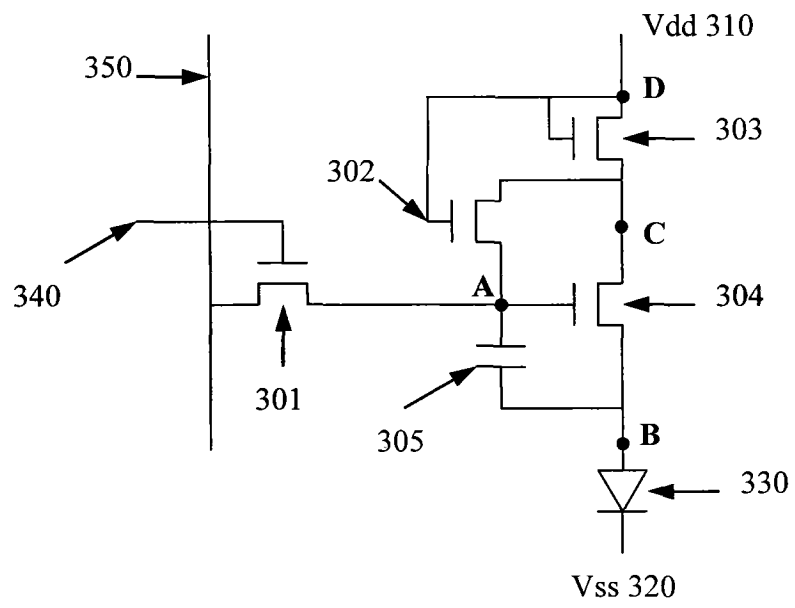


图 2

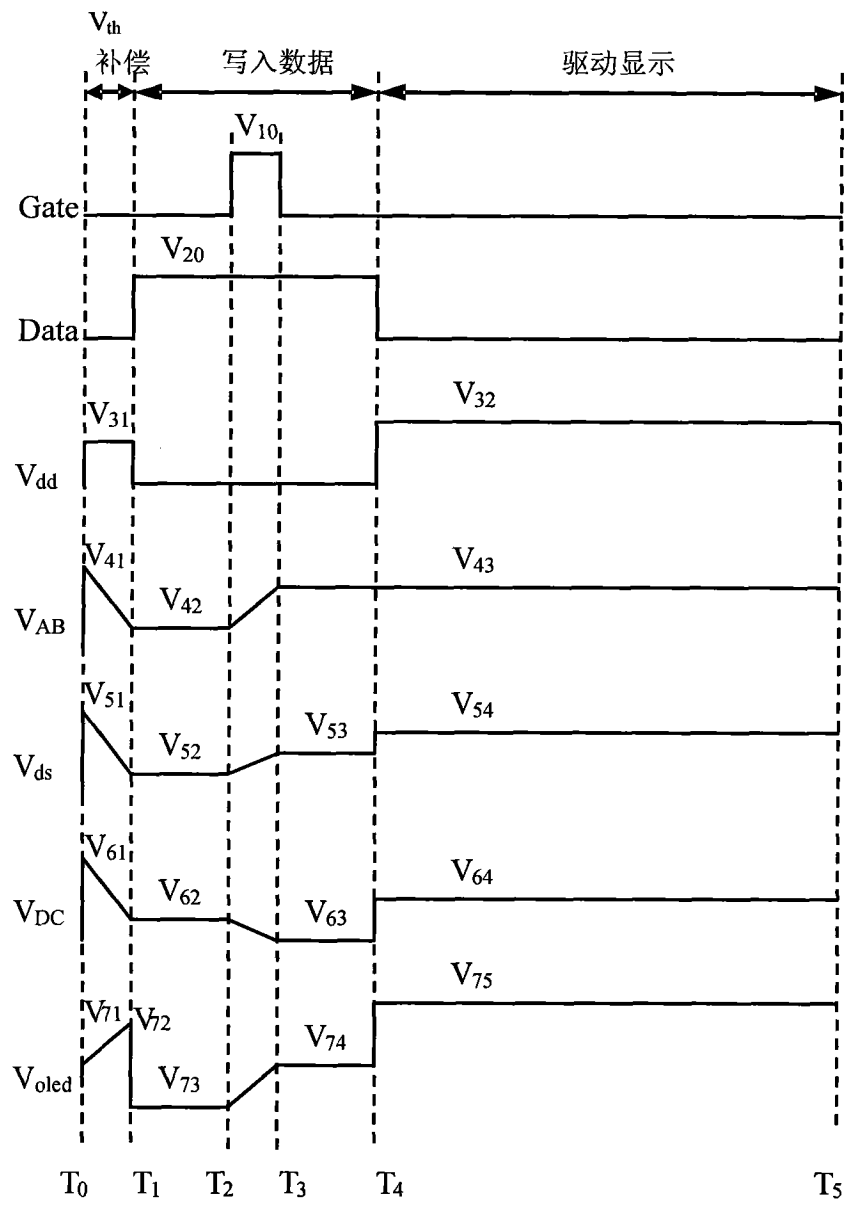


图 3



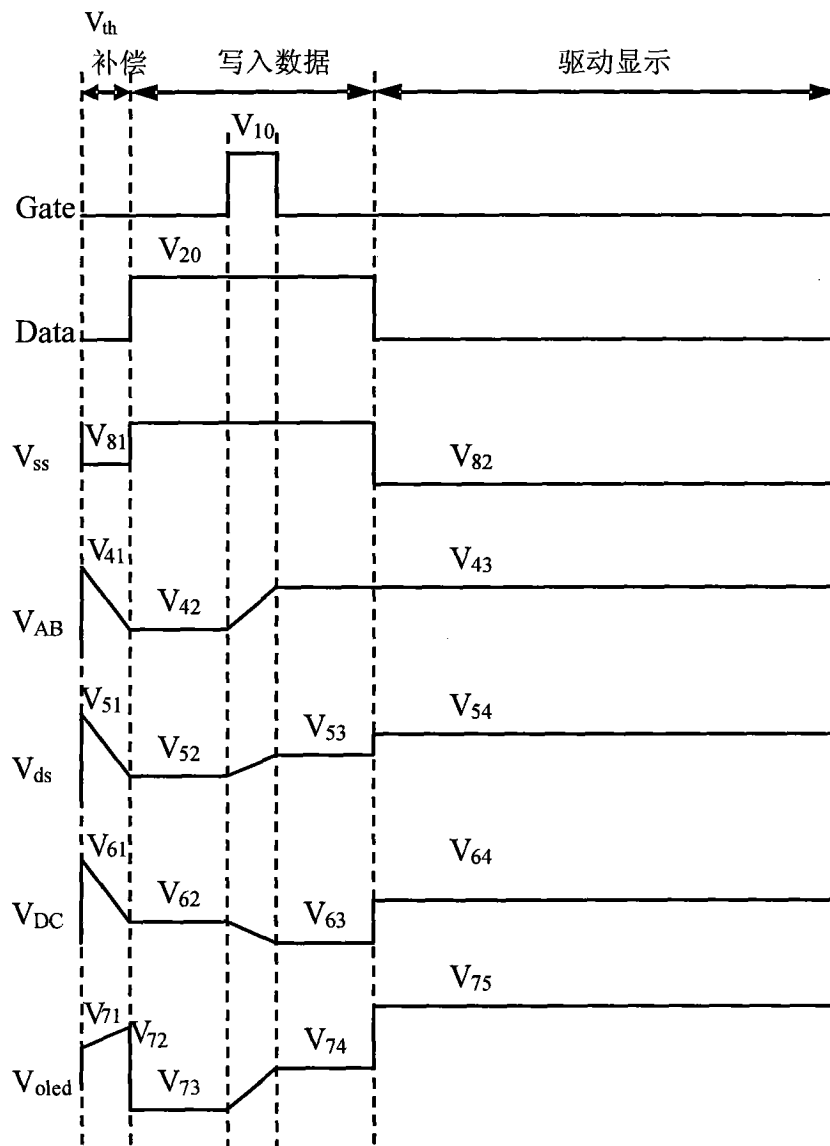


图 5

专利名称(译)	电压驱动像素电路及其驱动方法、有机发光显示器件		
公开(公告)号	<a href="#">CN102044212B</a>	公开(公告)日	2013-03-20
申请号	CN200910236393.5	申请日	2009-10-21
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	龙春平 高浩然		
发明人	龙春平 高浩然		
IPC分类号	G09G3/32		
CPC分类号	G09G2320/045 G09G2300/0842 G09G2310/0251 G09G3/3233		
代理人(译)	王莹		
其他公开文献	CN102044212A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明公开了一种电压驱动像素电路及其驱动方法、有机发光显示器件，其中，开关晶体管的栅极与所述栅线连接，漏极连接所述数据线，源极连接所述驱动晶体管的栅极；补偿晶体管的栅极连接所述电源线，漏极连接所述驱动晶体管的源极，源极连接所述驱动晶体管的源极；驱动晶体管的栅极还与所述存储电容的一端连接，源极连接所述存储电容的另一端和所述OLED的阳极；驱动晶体管的栅极和漏极均连接至所述电源线，源极还连接所述驱动晶体管的漏极。本发明最大程度地减弱了数据电压信号对于存储电容预存的阈值电压的干扰，减弱电压信号数据写入时对于补偿阈值电压的影响，从而保持补偿阈值电压的准确性，以及控制像素发光亮度的电压数据信号准确性。

