



(12) 发明专利

(10) 授权公告号 CN 101521219 B

(45) 授权公告日 2013. 02. 13

(21) 申请号 200810006459. 7

(22) 申请日 2008. 02. 28

(73) 专利权人 统宝光电股份有限公司

地址 中国台湾新竹科学工业区

(72) 发明人 刘侑宗 李得裕 方俊雄

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 彭久云

(51) Int. Cl.

H01L 27/32(2006. 01)

H01L 27/02(2006. 01)

H01L 27/144(2006. 01)

G09G 3/30(2006. 01)

(56) 对比文件

CN 1822384 A, 2006. 08. 23,

US 7002181 B2, 2006. 02. 21,

审查员 谢绍俊

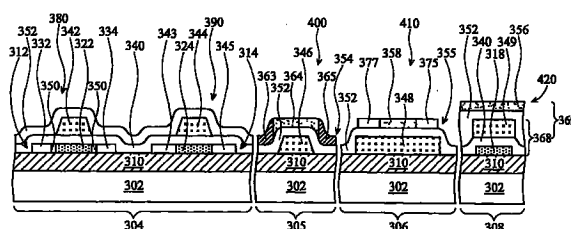
权利要求书 1 页 说明书 5 页 附图 11 页

(54) 发明名称

有机电激发光显示器及其制造方法

(57) 摘要

一种有机电激发光显示装置, 包括: 基板, 包括第一控制区和第二控制区; 以及开关元件和驱动元件, 分别位于该第一控制区和第二控制区上; 其中该开关元件具有多晶硅有源层, 且该驱动元件具有微晶硅有源层。



1. 一种有机电激发光显示器,包括:
基板,包括第一控制区和第二控制区;
多晶硅有源层,位于该第一控制区上;
第一型源极区与第一型漏极区,位于该多晶硅有源层之中;
第一介电层,位于该多晶硅有源层上,以作为第一栅极介电层;
第一栅极和第二栅极,分别位于该多晶硅有源层和该第二控制区上,其中该第一栅极和该第一型源极区与第一型漏极区构成第一型薄膜晶体管以作为开关元件;
第二介电层,位于该第一栅极和该第二栅极上,以作为第二栅极介电层;
微晶硅有源层,位于该第二栅极之上;以及
第二型源极区与第二型漏极区,位于该微晶硅有源层之中,其中该第二栅极和该第二型源极区与第二型漏极区构成第二型薄膜晶体管以作为驱动元件。
2. 如权利要求 1 所述的有机电激发光显示器,其中该基板还包括感测区,该感测区包括:
光感测遮蔽金属,位于该基板上;以及
光感测层,位于该光感测遮蔽层上,其中该第二介电层延伸至该感测区,且介于该光感测遮蔽金属和该光感测层之间。
3. 如权利要求 2 所述的有机电激发光显示器,其中该光感测层由微晶硅材料构成。
4. 如权利要求 1 所述的有机电激发光显示器,其中该基板还包括电容区,该电容区包括:
第一电极,位于该基板上;以及
第二电极,位于该第一电极上,其中该第一介电层延伸至该电容区,且介于该第一电极与该第二电极之间,与该第一电极与该第二电极构成第一储存电容。
5. 如权利要求 4 所述的有机电激发光显示器,还包括第三电极,位于该第二电极上,其中该第二介电层延伸至该电容区,且介于该第二电极和该第三电极之间,与该第二电极与该第三电极构成第二储存电容。
6. 如权利要求 5 所述的有机电激发光显示器,其中该第一储存电容与该第二储存电容为并联。
7. 如权利要求 1 所述的有机电激发光显示器,其中该第一型薄膜晶体管为 N 型薄膜晶体管,该第二型薄膜晶体管为 P 型薄膜晶体管。
8. 如权利要求 1 所述的有机电激发光显示器,其中该基板还包括外部驱动元件,且该外部驱动元件包括至少一薄膜晶体管。
9. 一种电子装置,包括:
如权利要求 1 所述的有机电激发光显示器;以及
输入单元,与该有机电激发光显示器耦接,其中该输入单元传输信号至该有机电激发光显示器,以使该有机电激发光显示器显示图像。
10. 如权利要求 9 所述的电子装置,其中该电子装置为行动电话、数码相机、个人数字助理、笔记型电脑、桌上型电脑、电视、全球定位系统、车用显示器、航空用显示器、数码相框或可携式 DVD 播放机。

有机电激发光显示器及其制造方法

技术领域

[0001] 本发明有关于一种显示元件及其制造方法,特别是有关一种有机电激发光显示元件及其制造方法。

背景技术

[0002] 近几年来,有源矩阵式(active-matrix)平面显示器(flat panel display, FPD)的需求不断地增加,因而急需发展用于有源矩阵式平面显示装置的薄膜晶体管(TFT)的制造技术。在传统的薄膜晶体管制造技术中,采用形成于玻璃基板上的非晶硅层作为薄膜晶体管的沟道层。

[0003] 非晶硅材料相较于多晶硅材料而言,其晶粒(grain)小且不规则排列,造成电子移动能力降低而使薄膜晶体管的效能随的降低。一般而言,电子在多晶硅层中的移动能力为非晶硅层的100倍以上。在半导体工艺技术中,多晶硅层通常藉由低压化学气相沉积(LPCVD)以及900℃的回火程序而形成的。然而,此种方式并无法应用于平面显示技术中,因为玻璃所能承受的温度仅仅只有650℃而已。因此,低温多晶硅(Low Temperature Polysilicon, LTPS)技术成为一种新兴技术,用于平面显示装置中薄膜晶体管的制造。利用LTPS技术可整合驱动电路于具有像素的玻璃基板上,藉以降低制造成本。

[0004] 在现行所使用的低温多晶硅的工艺中,主要使用准分子激光退火(excimer laser anneal)结晶技术,以使得非晶硅(amorphous silicon)转变为多晶硅(polysilicon)。然而,现行所使用的准分子激光退火工艺主要为线型激光系统(line beam system),因此激光能量的变动会直接影响到多晶硅内部的结晶状况,亦会直接影响到后段薄膜晶体管的阈值电压(threshold voltage)及所能提供用来驱动有机电激发光元件的电流表现,导致有机电激发光元件产生图像不均匀(image mura)的现象,而严重影响有机电激发光元件的显示品质(display quality)。针对此问题,目前已有研究指出,藉由非激光结晶化(non-laser crystallization)技术可形成一晶粒较为均匀的微晶硅(micro-crystalsilicon)。然而,由于微晶硅的晶粒相对较小于多晶硅(polysilicon),故其具有较多晶硅低的电子迁移率(mobility)。

[0005] 需注意的是,在有源阵列式有机发光显示器(active-matrix organic lightemitting display, AMOLED)中,像素区的驱动元件的电特性需求不同于像素区的开关元件。举例而言,驱动元件的阈值电压(threshold voltage)需大体一致,但对于像素区中作为有机发光二极管的开关元件而言,则需具有较小的阈值电压,以达到省电及延长有机发光二极管寿命的功效。换言之,由于微晶硅具有较为均匀的晶粒,因此可作为像素区的驱动元件,以改善上述图像不均匀的现象,而多晶硅的具有较高的电子迁移率的特性则适合用于作为像素区的开关元件,以产生一较小的阈值电压。

[0006] 然而,由于微晶硅的电子迁移率相对较低,因此,难以将非激光结晶化技术所形成的微晶硅材料与激光结晶化技术所形成的多晶硅材料结合,以在驱动元件和开关元件同时制作出具有所需电特性的薄膜晶体管。

[0007] 因此,发展出适合的有机电激发光元件的低温多晶硅薄膜晶体管及其制造方法,以解决以上所述问题,是目前有源式有机电激发光二极管工艺技术上亟需研究的重点之一。

发明内容

[0008] 本发明提供一种有机电激发光显示器,包括:基板,包括第一控制区和第二控制区;多晶硅有源层,位于该第一控制区上;第一型源极/漏极区,位于该多晶硅有源层之中;第一介电层,位于该多晶硅有源层上,以作为第一栅极介电层;第一栅极和第二栅极,分别位于该多晶硅有源层和该第二控制区上,其中该第一栅极与该第一型源极/漏极区构成第一型薄膜晶体管以作为开关元件;第二介电层,位于该第一栅极和该第二栅极上,以作为第二栅极介电层;微晶硅有源层,位于该第二栅极之上;以及第二型源极/漏极区,位于该微晶硅有源层之中,其中该第二栅极与该第二型源极/漏极区构成第二型薄膜晶体管以作为驱动元件。

[0009] 本发明又提供一种有机电激发光显示器的制造方法,包括:提供基板,包括第一控制区和第二控制区;形成多晶硅有源层于该第一控制区上;形成第一型源极/漏极区于该多晶硅有源层之中;形成第一介电层于该多晶硅有源层上,以作为第一栅极介电层;形成栅极导电层于该第一介电层上;图案化该栅极导电层以形成第一栅极和第二栅极,分别位于该多晶硅有源层和该第二控制区上,其中该第一栅极与该第一型源极/漏极区构成第一型薄膜晶体管以作为开关元件;形成第二介电层于该第一栅极和该第二栅极上,以作为第二栅极介电层;形成微晶硅有源层于该第二栅极之上;以及形成第二型源极/漏极区于该微晶硅有源层之中,其中该第二栅极与该第二型源极/漏极区构成第二型薄膜晶体管以作为驱动元件。

[0010] 本发明还提供一种有机电激发光显示装置,包括:基板,包括第一控制区和第二控制区;以及开关元件和驱动元件,分别位于该第一控制区和该第二控制区上,其中该开关元件具有多晶硅有源层,且该驱动元件具有微晶硅有源层。

附图说明

[0011] 图 1 至图 10 为一系列的按照实施例所制造的有机电激发光显示元件的剖面图;

[0012] 图 11 为一实施例的有机电激发光显示器的电子装置的配置示意图。

[0013] 主要元件符号说明

[0014] 302 ~ 基板;304 ~ 第一控制区;305 ~ 第二控制区;306 ~ 感测区;308 ~ 电容区;310 ~ 缓冲层;312 ~ 多晶硅有源层;314 ~ 多晶硅有源层;318 ~ 第一电极;320、361 ~ 光致抗蚀剂层;321、392 ~ N^+ 离子;332、343、363、373 ~ 源极;334、345、365 ~ 漏极;322、324、364 ~ 沟道区;340 ~ 第一介电层;342 ~ 栅极;344 ~ 栅极;346 ~ 栅极;348 ~ 光感测遮蔽金属;349 ~ 第二电极;350 ~ 掺杂源极/漏极区;352 ~ 第二介电层;354 ~ 微晶硅有源层;355 ~ 光感测层;358 ~ 本质区;375 ~ N^+ 掺杂区;377 ~ P^+ 掺杂区;356 ~ 第三电极;362 图案化光致抗蚀剂层;368 ~ 第一储存电容;369 ~ 第二储存电容;380 ~ N 型薄膜晶体管;390 ~ p 型薄膜晶体管;400 ~ P 型薄膜晶体管;410 ~ 光感测器;420 ~ 电容器;454 ~ 第二导电层。

具体实施方式

[0015] 以下将以实施例详细说明作为本发明的参考,且范例是伴随着图示说明的。在图示或描述中,相似或相同的部分使用相同的图号。在图示中,实施例的形状或是厚度可扩大,以简化或是方便标示。图示中元件的部分将以描述说明之。可了解的是,未绘示或描述的元件,可以具有各种熟习此技艺的人所知的形式。此外,当叙述一层位于一基板或是另一层上时,此层可直接位于基板或是另一层上,或是其间亦可以有中介层。

[0016] 图 1 至图 10 是绘示本发明的较佳实施例的制造过程的剖面图。以下通过各种图式及例示说明本发明较佳实施例的制造过程,本发明各种不同的实施例中,相同的符号代表相同或类似的元件。

[0017] 请参照图 1,提供一基板 302,基板 302 包括一第一控制区 304、一第二控制区 305、一感测区 306 和一电容区 308。首先,于基板 302 上形成一缓冲层 310,缓冲层 310 可以是氧化硅或是氮化硅所组成,在一较佳实施例中,缓冲层 310 为氧化硅和氮化硅的堆叠层,而其厚度可以为例如氮化硅约为 $350 \sim 650 \text{ \AA}$,氧化硅约为 $1000 \sim 1600 \text{ \AA}$ 。

[0018] 接下来,形成一第一导电层(图未显示)于缓冲层 310 上,第一导电层可以是一多晶硅所组成,举例来说,导电层可先以化学气相沉积方法沉积一非晶硅,再以准分子激光退火(Excimer Laser Annealing,以下可简称 ELA)将其转换成多晶硅。之后,将此第一导电层以传统的光刻和蚀刻方法定义成一多晶硅有源层 312 和一多晶硅有源层 314 于基板 302 的第一控制区 304 上方,并于基板 302 的电容区 308 上形成一第一电极 318。由于上述的非晶硅层经由准分子激光退火处理,因此多晶硅有源层 312、多晶硅有源层 314 和第一电极 318 转换成具有较高电子传输速度的多晶硅。

[0019] 接着,如图 2 所示,以一光致抗蚀剂层 320 分别遮住多晶硅有源层 314、第二控制区 305 和感测区 306,而对多晶硅有源层 312 和第一电极 318 进行一沟道掺杂步骤(channel doping),在一较佳实施例中,此掺杂步骤可掺杂 B^+ 离子,而其掺杂量可为 $1 \times 10^{13} \text{ ions/cm}^2$ 以下。其中,上述沟道掺杂步骤为一选择性的步骤。接着,移除上述光致抗蚀剂层 320。

[0020] 后续,请参照图 3,再形成另一光致抗蚀剂 330 遮住多晶硅有源层 312 的预定沟道区、多晶硅有源层 314、第二控制区和感测区 306,随后掺杂 N^+ 离子 321 至多晶硅有源层 312,以形成 N 型薄膜晶体管的源极 332、漏极 334 和未被掺杂的沟道区 322,并同时掺杂 N^+ 离子 321 至第一电极 318,掺杂后,第一电极 318 可形成为 N- 掺杂型态。在一较佳实施例中,此掺杂步骤可掺杂磷,而其掺杂量可为 $1 \times 10^{14} \sim 1 \times 10^{16} \text{ ions/cm}^2$ 。

[0021] 接着,请参照图 4,移除上述光致抗蚀剂层 330,并毯覆式沉积一第一介电层 340 于第一控制区 304 的多晶硅有源层 312 和多晶硅有源层 314 上、第二控制区 305 上、感测区 306 上和电容区 308 的第一电极 318 上。其中,第一介电层 340 可为氧化硅、氮化硅、氮氧化硅、其组合或是其堆叠层。因此,在电容区 308 的第一电极 318 上的第一介电层 340 可作为一电容介电层。

[0022] 之后,请参照图 5,毯覆式沉积一栅极导电层(未绘示)于上述第一介电层 340 上。其中,此栅极导电层可以为掺杂的多晶硅或是金属,在一较佳实施例中,栅极导电层可以为厚度约为 $1500 \sim 2500 \text{ \AA}$ 的金属材料。

[0023] 接着,以传统的光刻和蚀刻方法对上述栅极导电层进行图案化,以在多晶硅有源

层 312 上方形成栅极 342, 在多晶硅有源层 314 上方形成栅极 344、在第二控制区 305 上方形成栅极 346、在感测区 306 上方形成一光感测遮蔽金属 348, 以及于第一介电层 340 上方形成一第二电极 349。其中, 位于多晶硅有源层 312 上方的栅极 342 的宽度小于沟道区 322 的宽度。接着, 对多晶硅有源层 312 进行一轻掺杂步骤, 以例如离子掺杂的方法, 于上述 N 型薄膜晶体管的多晶硅有源层 312 的沟道区 322 两侧形成轻掺杂源极 / 漏极区 350 (light doped drain, LDD)。

[0024] 后续, 请参照图 6, 毯覆式沉积一第二介电层 352 于第一控制区 304、第二控制区 305 和感测区 306 的第一介电层 340 和电容区 308 的第二电极 349 上, 其中第二介电层 352 在第一控制区 304、第二控制区 305 和感测区 306 可作为一第二栅极介电层, 第二介电层 352 在电容区 308 可作为一电容介电层。

[0025] 一般来说, 第二介电层 352 可依照产品的需求或工艺要求而决定其组成和厚度, 举例来说, 第二介电层 352 可由氧化硅、氮化硅、氮氧化硅、聚酰亚胺 (Polyimide)、旋转玻璃 (spin-on-glass; SOG)、氟硅玻璃 (FSG) 和 / 或其它材料所组成。在一实施例中, 第二介电层 352 为氧化硅, 其厚度约为 $1500 \sim 2500 \text{ \AA}$ 。在另一实施例中, 第二介电层 352 为氮化硅, 其厚度约为 $2500 \sim 3500 \text{ \AA}$ 。

[0026] 之后, 请再次参照图 6, 毯覆式沉积一第二导电层 454 于第二介电层 352 上, 第二导电层 454 由一微晶硅 (micro-crystal silicon) 材料所组成。在一实施例中, 第二导电层 454 可藉由化学气相沉积法 (CVD)、等离子体辅助化学气相沉积法 (PECVD)、热氧化法或其他适当技术形成。并且, 上述第一导电层的多晶硅的晶粒大于第二导电层 454 的微晶硅的晶粒。

[0027] 随后, 请参照图 7, 藉由传统的光刻和蚀刻方法, 图案化第二导电层 454, 以移除第一控制区 304 上的第二导电层 454, 且将此第二导电层 454 定义成一微晶硅有源层 354、一光感测层 355 和一第三电极 356, 于对应上述栅极 346、光感测遮蔽金属 348 和第二电极 349 的第二介电层 352 上。因此, 在电容区 308 中, 上述第一电极 318、第一介电层 340 和第二电极 349 构成一第一储存电容 368, 而第二电极 349、第二介电层 352 以及第三电极 356 则构成一第二储存电容 369。值得注意的是, 在电容区 308 中, 第一储存电容 368 和第二储存电容 369 相互堆叠, 可构成一电性上并联的电容器 420。此电容器 420 耦接于后述的光感测器和后述作为驱动元件的 P 型薄膜晶体管。

[0028] 接着, 如图 8 所示, 以一光致抗蚀剂层 361 分别遮住第一控制区 304、第二控制区 305、和部分光感测层 355, 随后掺杂 N^+ 离子 392 至光感测层 355 和第三电极 356, 以形成光感测二极管的 N^+ 掺杂区 375、本质区 358、和掺杂有 N^+ 离子的第三电极 356 区。

[0029] 之后, 请参照图 9, 移除上述光致抗蚀剂层 361, 且随后形成一图案化光致抗蚀剂层 362 分别遮住多晶有源层 312、微晶硅有源层 354 的预定沟道区、光感测层 355 的本质区 358 和 N^+ 掺杂区 375、以及电容区 308。并随后离子掺杂 P^+ 离子 393, 以在第一控制区 304 的多晶硅有源层 314 形成 P 型薄膜晶体管的源极 343、漏极 345, 而被栅极 344 遮蔽的区域则形成沟道区 324, 在微晶硅有源层 354 掺杂离子, 以形成源极 363 和漏极 365 及未掺杂的沟道区 364。并且在光感测层 355 的本质区 358 旁形成另外的 P^+ 掺杂区 377。

[0030] 接着, 请参照图 10, 移除上述光致抗蚀剂层 362, 因而在第一控制区 304 形成具有多晶硅有源层 312 的 N 型薄膜晶体管 380 和具有多晶硅有源层 314 的 P 型薄膜晶体管 390,

在第二控制区 305 形成具有微晶硅有源层 354 的 P 型薄膜晶体管 400, 并于感测区 306 形成具有光感测层 355 的光感测器 410, 其中 N 型薄膜晶体管 380 以及 P 型薄膜晶体管 390 是作为开关元件, 而 P 型薄膜晶体管 400 是作为驱动元件。

[0031] 其中, N 型薄膜晶体管 380 和 P 型薄膜晶体管 390 为上栅极结构, 而 P 型薄膜晶体管 400 则为下栅极结构。另外, 在一较佳的实施例中, 更可藉由与上述 N 型薄膜晶体管 380 和 P 型薄膜晶体管 390 的实质相同方法和实质相同材料, 在基板 302 的非显示区上形成一 N 型薄膜晶体管和一 P 型薄膜晶体管, 藉以作为外部驱动元件 (图未显示)。

[0032] 值得注意的是, 上述多晶硅有源层 312、多晶硅有源层 314 由多晶硅材料组成, 而上述微晶硅有源层 354、光感测层 355 和第三电极 356 则是由微晶硅材料组成。由于 P 型薄膜晶体管 400 的微晶硅有源层 354 由具有较均匀的结晶粒径的微晶硅材料组成, 因此, 上述源极 363 和漏极 365 传递载子通过此微晶硅有源层 354 时, 其载子具有相等的移动速度。换言之, 藉由微晶有源层 354, 此显示区的 P 型薄膜晶体管 400, 可减少习知多晶硅材料在激光退火后可能产生的不均匀的晶粒, 因而可改善图像不均匀 (image mura) 的现象。

[0033] 此外, 上述实施例还具有许多优点, 例如, 由于电容器 420 可成为并联, 所以可提高电容器的电容值, 或者, 可藉由降低此并联的电容器 420 的占有面积, 以形成一具有与习知电容器相同的电容值, 而提高像素的开口率。

[0034] 再者, 由于上述光感测层 355 由微晶硅材料组成, 而微晶硅材料较多晶硅具有较广的吸收光谱。因此, 利用微晶硅光感测层 355 还可取代习知多晶硅光感测层。

[0035] 接着请参阅图 11, 其为本发明的有机电激发光显示器的电子装置的配置示意图。一般而言, 电子装置 800 包含输入单元 600 及有机电激发光显示器 700, 且输入单元 600 与有机电激发光显示器 700 耦接, 并传输信号至有机电激发光显示器 700, 使有机电激发光显示器 700 显示图像。电子装置 800 可为行动电话、数码相机、个人数字助理 (PDA)、笔记型电脑、桌上型电脑、电视、全球定位系统 (GPS)、车用显示器、航空用显示器、数码相框 (Digital Photo Frame) 或可携式 DVD 播放机。

[0036] 虽然本发明已以较佳实施例揭露如上, 然其并非用以限定本发明, 任何熟习此技艺者, 在不脱离本发明的精神和范围内, 当可作些许的更动与润饰, 因此本发明的保护范围当视权利要求所界定者为准。

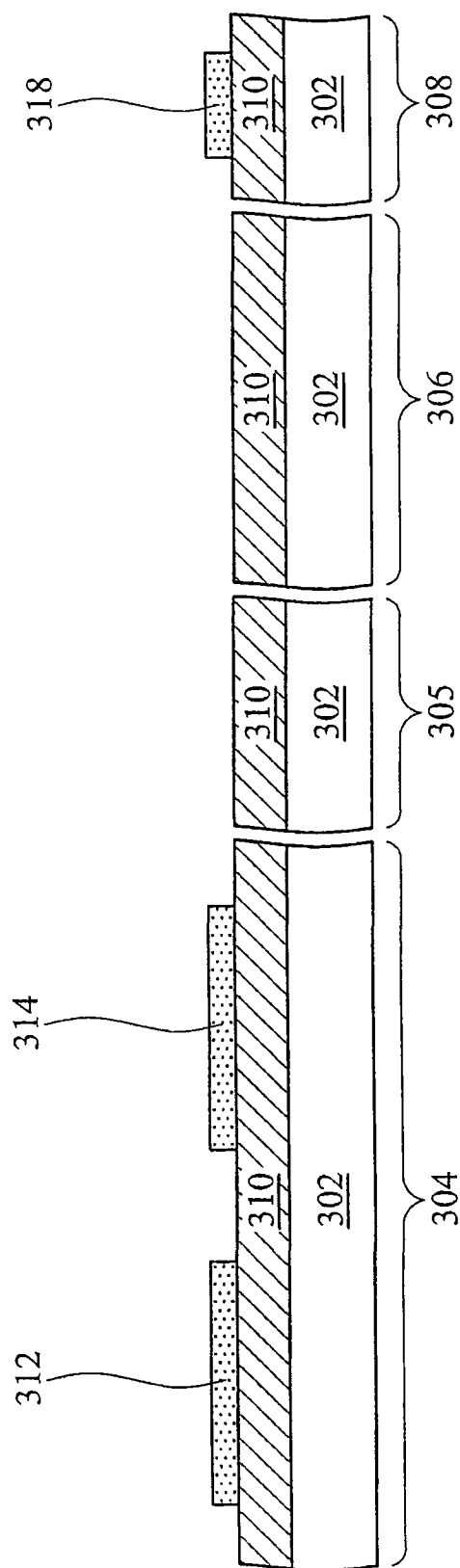


图 1

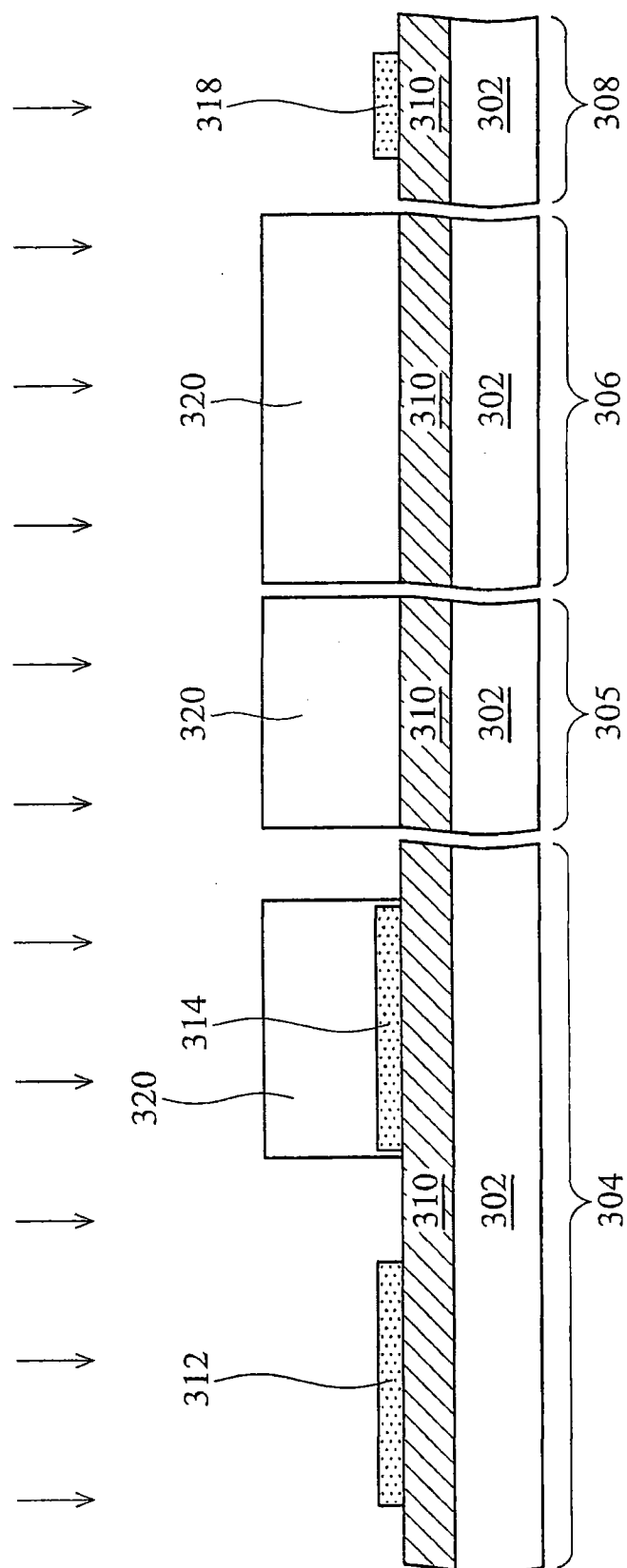


图 2

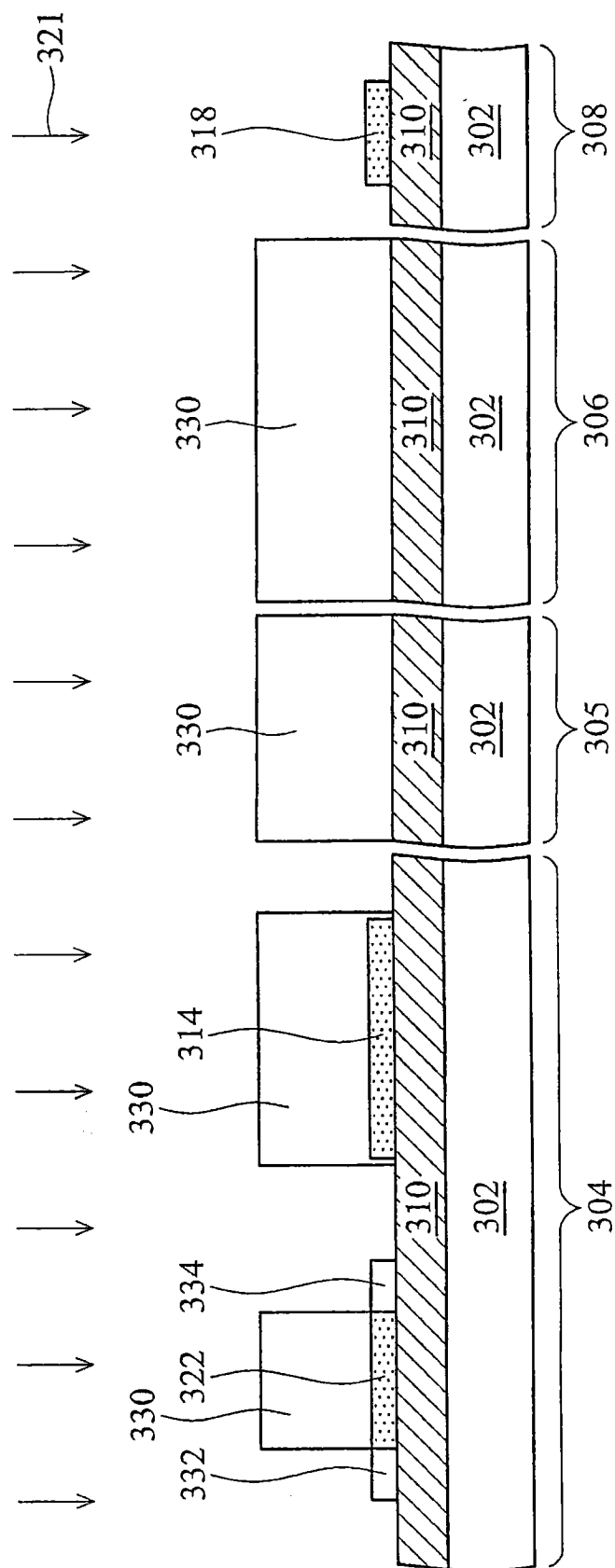


图 3

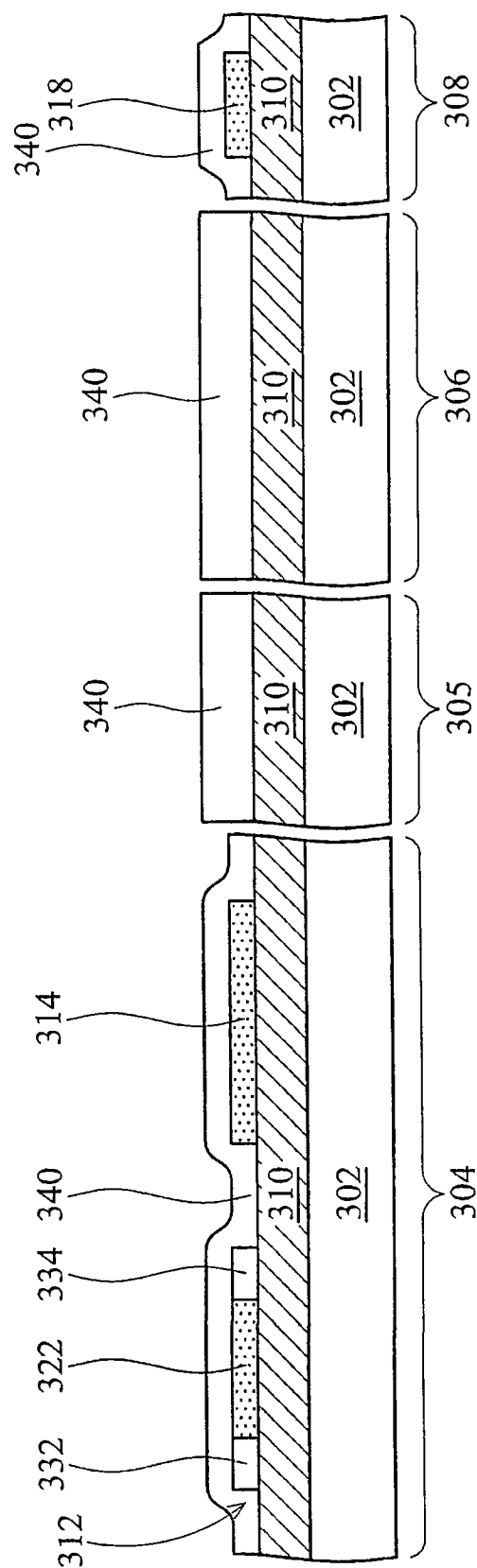


图 4

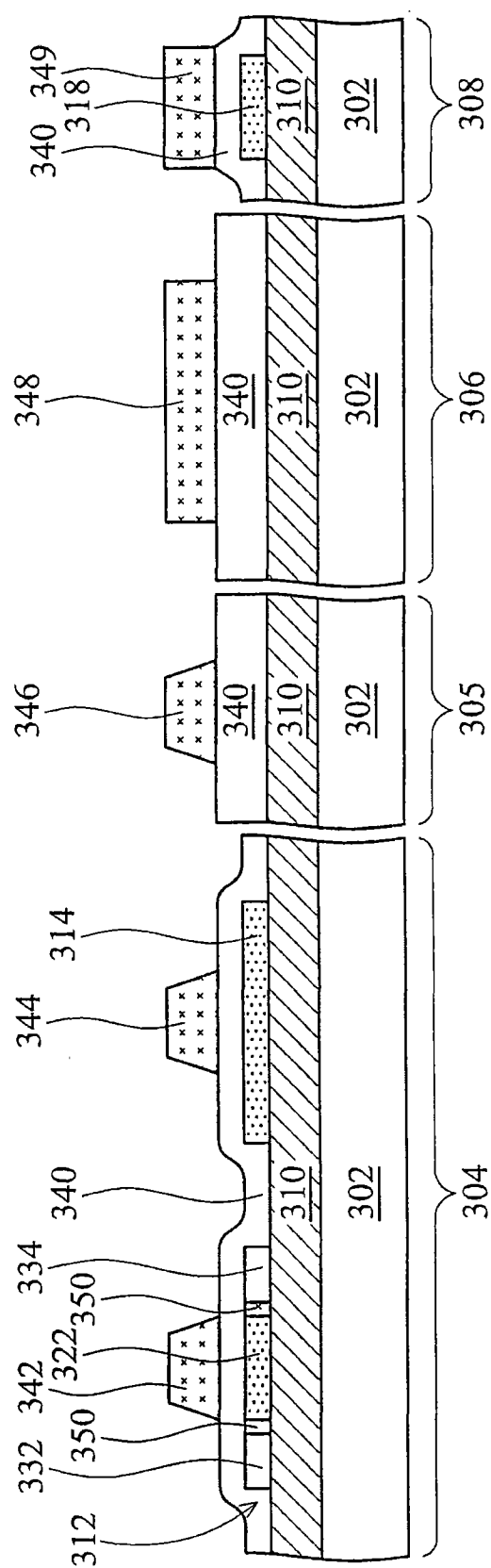


图 5

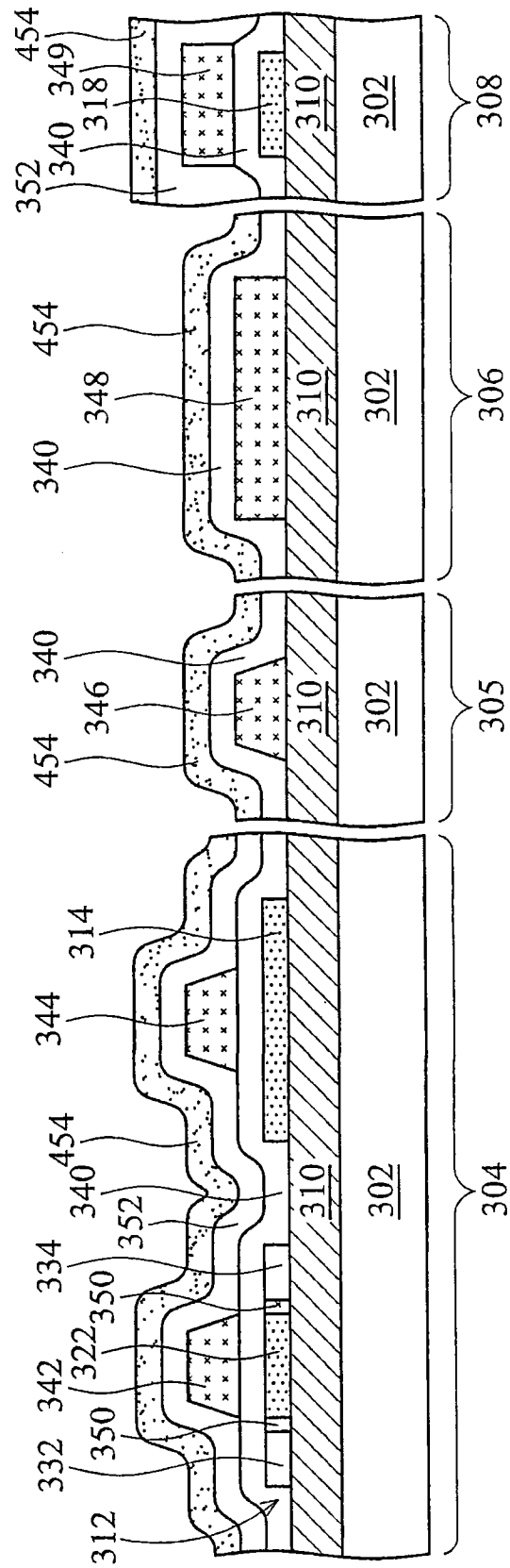


图 6

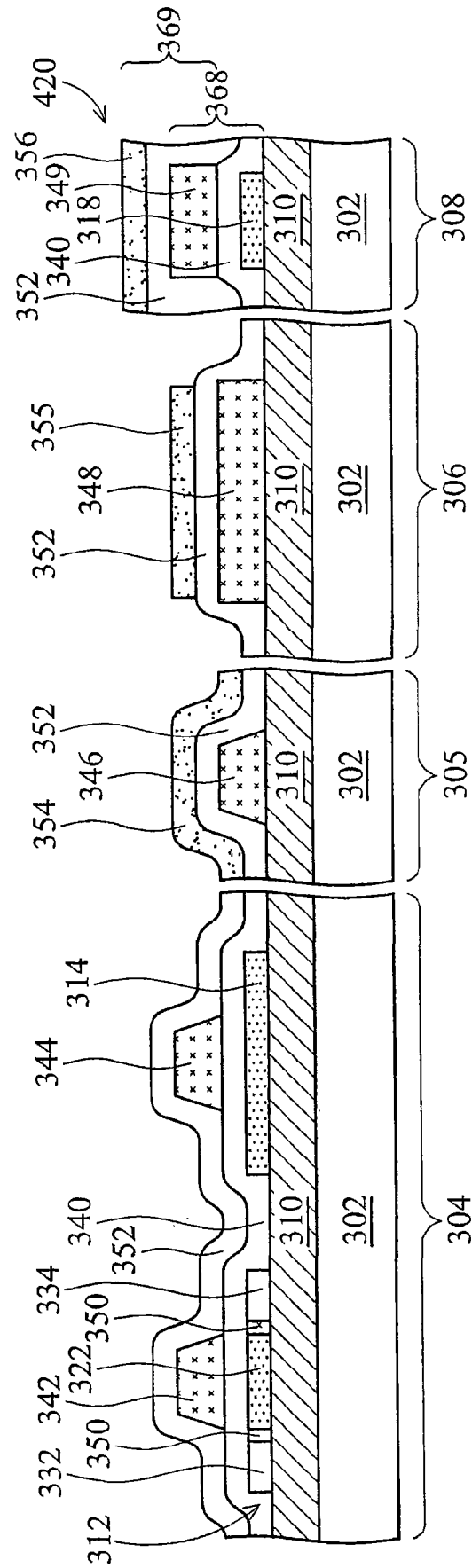


图 7

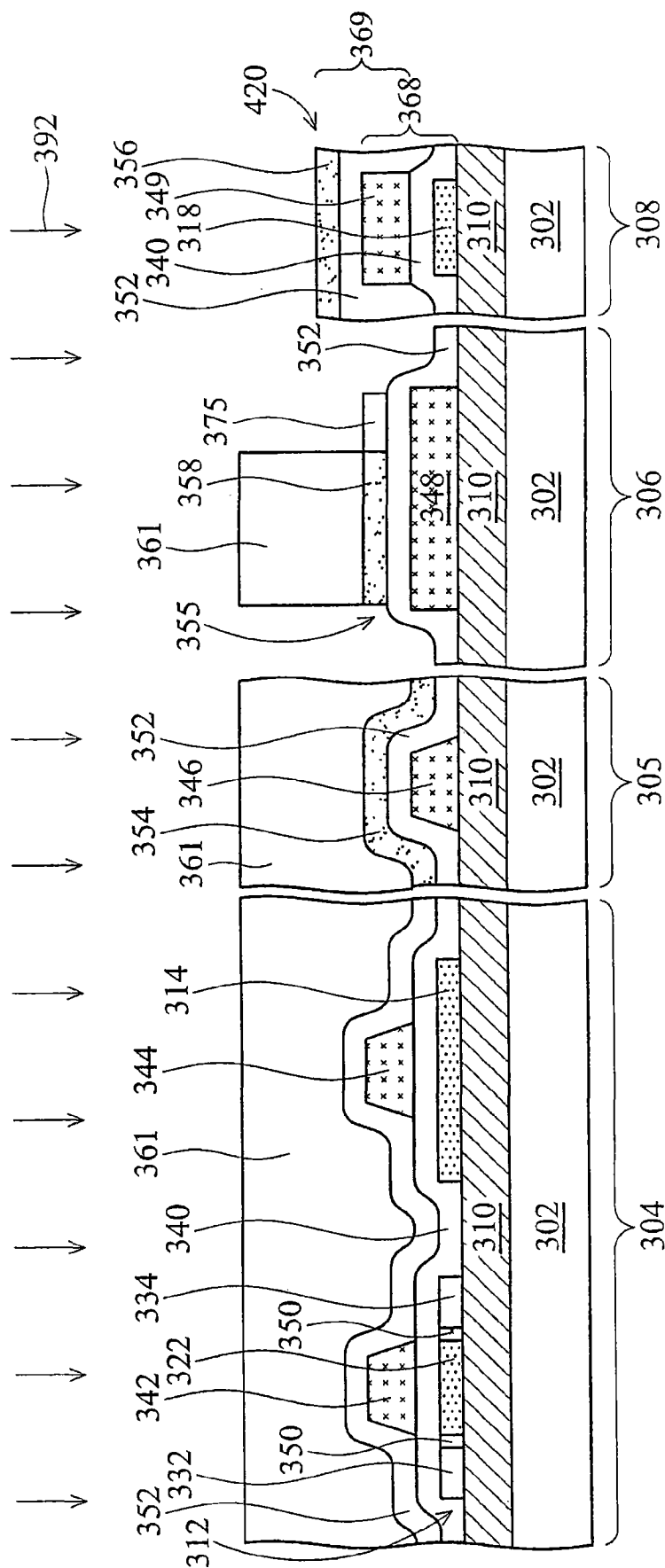


图 8

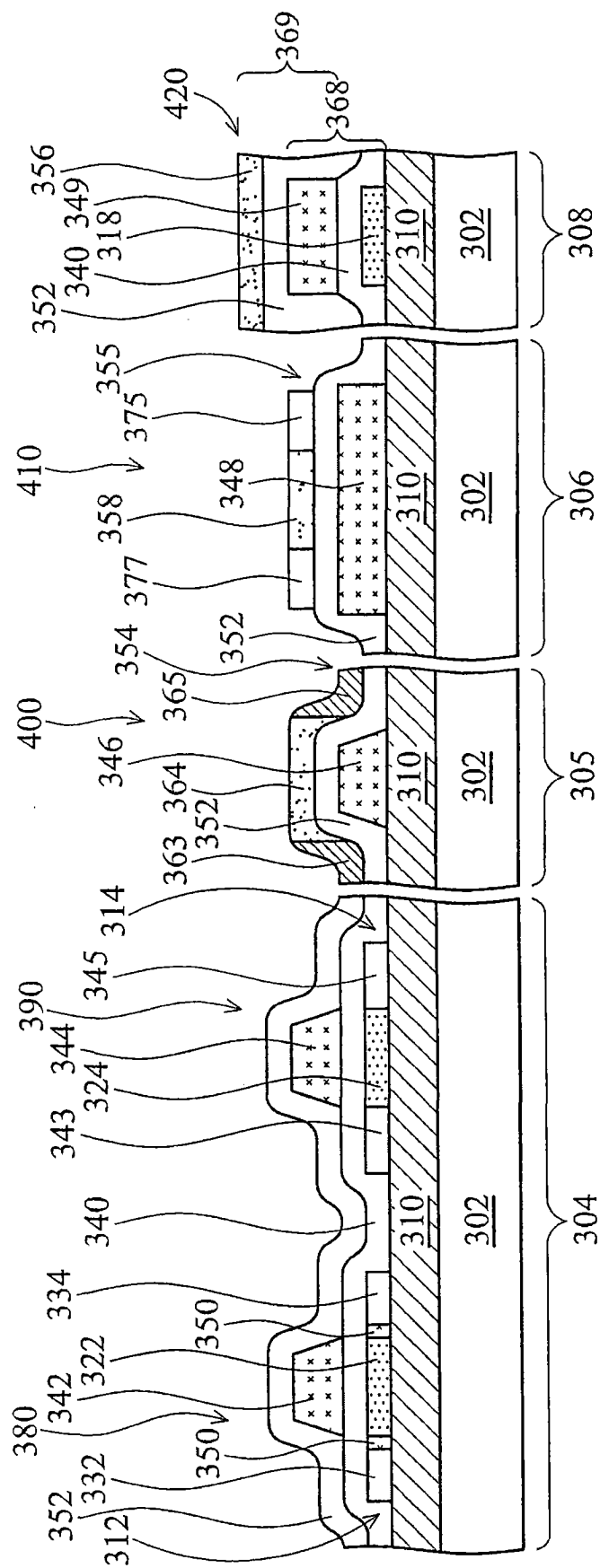


图 10

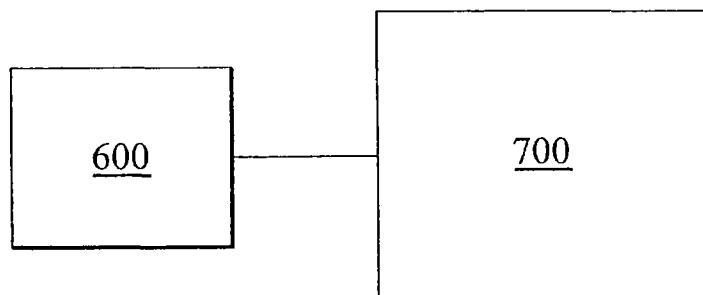
800

图 11

专利名称(译)	有机电激发光显示器及其制造方法		
公开(公告)号	CN101521219B	公开(公告)日	2013-02-13
申请号	CN200810006459.7	申请日	2008-02-28
[标]申请(专利权)人(译)	统宝光电股份有限公司		
申请(专利权)人(译)	统宝光电股份有限公司		
当前申请(专利权)人(译)	统宝光电股份有限公司		
[标]发明人	刘侑宗 李得裕 方俊雄		
发明人	刘侑宗 李得裕 方俊雄		
IPC分类号	H01L27/32 H01L27/02 H01L27/144 G09G3/30		
其他公开文献	CN101521219A		
外部链接	Espacenet SIPO		

摘要(译)

一种有机电激发光显示装置，包括：基板，包括第一控制区和第二控制区；以及开关元件和驱动元件，分别位于该第一控制区和第二控制区上；其中该开关元件具有多晶硅有源层，且该驱动元件具有微晶硅有源层。

