(19)中华人民共和国国家知识产权局

(12)发明专利

(10)授权公告号 CN 101740605 B
(45)授权公告日 2014.05.14

(21)申请号 200810226096.8

(22)申请日 2008.11.06

(73)专利权人 北京京东方光电科技有限公司
地址 100176 北京市经济技术开发区西环中路8号

(72)发明人 张弥

(74)专利代理机构 北京路浩知识产权代理有限公司 11002
代理人 韩国胜

(51)Int.Cl.
H01L 27/32(2006.01)
H01L 23/522(2006.01)
H01L 21/84(2006.01)
H01L 21/768(2006.01)

(56)对比文件
CN 1383027 A,2002.12.04,说明书第1页第3行至第18页第2行、附图1至26.
CN 1550854 A,2004.02.06,全文.

审查员 段小晋

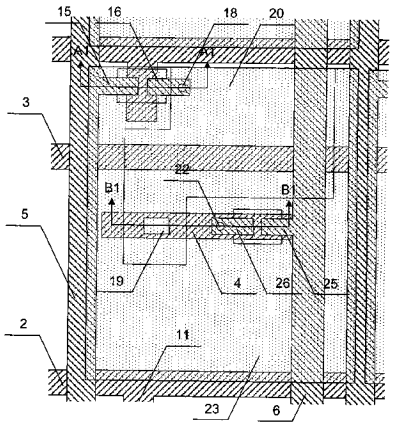
权利要求书2页 说明书11页 附图13页

(54)发明名称

有源矩阵有机发光二极管像素结构及其制造方法

(57)摘要

本发明涉及一种有源矩阵有机发光二极管像素结构及其制造方法。有源矩阵有机发光二极管像素结构包括形成在基板上并限定了像素区域的第一栅线、信号线和电源线，所述像素区域内分别形成有作为寻址元件的第一薄膜晶体管、控制有机发光二极管的第二薄膜晶体管、第一像素电极和第二像素电极，所述像素区域内还形成有作为第二薄膜晶体管栅电极的第二栅线，所述第二栅线与所述第一栅线同层设置且与所述第一像素电极连接。本发明通过在基板上设置第二栅线，且第二栅线与第一栅线在同一次构图工艺中完成，因此与现有技术九次构图工艺和顺序结构形式相比，使本发明不仅减少了工艺步骤，而且减少了像素结构的厚度。



CN 101740605 B

1. 一种有源矩阵有机发光二极管像素结构，包括形成在基板上并限定了像素区域的第一栅线、信号线和电源线，所述像素区域内分别形成有作为寻址元件的第一薄膜晶体管、控制有机发光二极管的第二薄膜晶体管、第一像素电极和第二像素电极，其特征在于，

所述第一薄膜晶体管包括：形成在所述基板上并与所述第一栅线连接的栅电极、形成在所述栅电极上并覆盖整个所述基板的栅绝缘层、形成在所述栅绝缘层上并位于所述栅电极上方的第一有源层、与所述信号线连接的第一源电极、与所述第一像素电极连接的第一漏电极，

所述第二薄膜晶体管包括：位于所述像素区域内且作为所述第二薄膜晶体管栅电极的第二栅线、形成在所述第二栅线上的所述栅绝缘层、形成在所述栅绝缘层上并位于所述第二栅线上方的第二有源层、形成在所述第二有源层上并与所述电源线连接的第二源电极、与所述第二像素电极连接的第二漏电极，其中，所述第二栅线与所述第一栅线同层设置且与所述第一像素电极连接，并且

所述第一有源层、第二有源层、信号线、电源线、第一源电极、第一漏电极、第二源电极和第二漏电极在同一次构图工艺中同时形成。

2. 根据权利要求 1 所述的有源矩阵有机发光二极管像素结构，其特征在于，所述第一源电极和第一漏电极之间形成的第一 TFT 沟道区域，所述第一源电极和第一漏电极上形成有第一钝化层，所述第一钝化层上开设有第一钝化层过孔和第二钝化层过孔，所述第一像素电极形成第一钝化层上，且所述第一像素电极通过第一钝化层过孔与第一漏电极连接，通过第二钝化层过孔与第二栅线连接。

3. 根据权利要求 1 所述的有源矩阵有机发光二极管像素结构，其特征在于，所述第二源电极和第二漏电极之间形成的第二 TFT 沟道区域，所述第二源电极和第二漏电极上形成有第二钝化层，所述第二钝化层上开设有第二钝化层过孔，所述第二像素电极形成在第二钝化层上，且所述第二像素电极通过第二钝化层过孔与第二漏电极连接。

4. 根据权利要求 1 ～ 3 中任一权利要求所述的有源矩阵有机发光二极管像素结构，其特征在于，所述像素区域内还形成有与所述第一像素电极构成存储电容的公共电极线，所述公共电极线与所述第一栅线和第二栅线同层设置并在同一次构图工艺中同时形成。

5. 一种有源矩阵有机发光二极管像素结构的制造方法，其特征在于，包括：

步骤 1、在基板上沉积第一金属薄膜，通过构图工艺形成包括栅电极、第一栅线和第二栅线的图形，其中第二栅线分别位于每个像素区域内，且相邻像素区域内的第二栅线相互绝缘；

步骤 2、在完成步骤 1 的基板上沉积构图用的薄膜，通过构图工艺在像素区域内形成信号线和电源线图形，在栅电极上方形成第一有源层、第一源电极、第一漏电极和第一 TFT 沟道区域图形，在第二栅线上方形成第二有源层、第二源电极、第二漏电极和第二 TFT 沟道区域图形；

步骤 3、在完成步骤 2 的基板上沉积第一钝化层，通过构图工艺形成包括第一钝化层过孔和第二钝化层过孔的图形，第一钝化层过孔开设在第一漏电极位置，第二钝化层过孔开设在第二栅线位置；

步骤 4、在完成步骤 3 的基板上沉积第一导电薄膜，通过构图工艺形成包括第一像素电极的图形，且第一像素电极通过第一钝化层过孔与第一漏电极连接、通过第二钝化层过孔

与第二栅线连接；

步骤5、在完成步骤4的基板上沉积第二钝化层，通过构图工艺形成包括第三钝化层过孔的图形，第三钝化层过孔开设在第二漏电极位置；

步骤6、在完成步骤5的基板上沉积第二导电薄膜，通过构图工艺形成包括第二像素电极的图形，第二像素电极通过第三钝化层过孔与第二漏电极连接。

6. 根据权利要求5所述的有源矩阵有机发光二极管像素结构的制造方法，其特征在于，所述步骤2具体包括：

步骤211、在完成步骤1的基板上依次沉积栅绝缘层、半导体层和掺杂半导体层；

步骤212、采用普通掩模板通过构图工艺形成包括第一有源层和第二有源层的图形，其中第一有源层位于栅电极上方，第二有源层位于第二栅线上方；

步骤213、在完成步骤212的基板上沉积第二金属薄膜；

步骤214、采用普通掩模板通过构图工艺形成包括信号线、第一源电极、第一漏电极、第一TFT沟道区域、电源线、第二源电极、第二漏电极和第二TFT沟道区域的图形，其中第一源电极的一端设置在第一有源层上，另一端与信号线连接，第一漏电极的一端设置在第一有源层上，第一源电极和第一漏电极之间形成第一TFT沟道区域，第二源电极的一端设置在第二有源层上，另一端与电源线连接，第二漏电极的一端设置在第二有源层上，第二源电极和第二漏电极之间形成第二TFT沟道区域。

7. 根据权利要求5所述的有源矩阵有机发光二极管像素结构的制造方法，其特征在于，所述步骤2具体包括：

步骤221、在完成步骤1的基板上依次沉积栅绝缘层、半导体层、掺杂半导体层和第二金属薄膜；

步骤222、采用半色调或灰色调掩模板通过构图工艺形成包括信号线、第一有源层、第一源电极、第一漏电极、第一TFT沟道区域、电源线、第二有源层、第二源电极、第二漏电极和第二TFT沟道区域的图形，其中第一有源层位于栅电极上方，第二有源层位于第二栅线上方，第一源电极的一端设置在第一有源层上，另一端与信号线连接，第一漏电极的一端设置在第一有源层上，第一源电极和第一漏电极之间形成第一TFT沟道区域，第二源电极的一端设置在第二有源层上，另一端与电源线连接，第二漏电极的一端设置在第二有源层上，第二源电极和第二漏电极之间形成第二TFT沟道区域。

有源矩阵有机发光二极管像素结构及其制造方法

技术领域

[0001] 本发明涉及一种平板显示装置及其制造方法，特别是一种有源矩阵有机发光二极管像素结构及其制造方法。

背景技术

[0002] 有源矩阵有机发光二极管（Active Matrix Organic Light EmittingDiode，简称 AMOLED）是一种新型的平板显示器件，与液晶显示器（LCD）相比，由于有机发光二极管（Organic Light Emitting Diode，简称 OLED）具有发光功能，因此 AMOLED 的视角和对比度要优于 LCD；由于不需要提供外部光源的背光源装置，因此 AMOLED 具有尺寸小、重量轻和功耗低等优点；由于采用低直流驱动，因此 AMOLED 具有快速响应的优点；由于采用固体材料替代 LCD 中的液体材料，因此 AMOLED 在外部冲击下比较稳定，且能够在比 LCD 更宽的温度范围内工作；此外，AMOLED 还具有生产成本低等优点。

[0003] 目前，现有技术有源矩阵有机发光二极管像素结构通常包括栅线、信号线和电源线，信号线和电源线均与栅线垂直，栅线、信号线和电源线一起限定了像素区域，邻近信号线与栅线交叉点的位置形成一个作为寻址元件的第一薄膜晶体管（也称开关薄膜晶体管），邻近电源线与栅线交叉点的位置形成一个控制有机发光二极管的第二薄膜晶体管（也称驱动薄膜晶体管）。现有技术有源矩阵有机发光二极管像素结构的制造方法为：在基板上沉积金属薄膜，通过构图工艺形成栅线、栅电极和公共电极线图形；在基板上连续沉积栅绝缘层、半导体层和掺杂半导体层，通过构图工艺在栅电极上形成第一有源层图形；在基板上沉积金属薄膜，通过构图工艺形成信号线（也称数据线）、第一源电极、第一漏电极和第一 TFT 沟道区域图形；在基板上沉积第一钝化层，通过构图工艺形成第一钝化层过孔；在基板上沉积导电薄膜，通过构图工艺形成第一像素电极图形，第一像素电极通过第一钝化层过孔与第一漏电极连接；在基板上再沉积一层栅绝缘层、半导体层和掺杂半导体层，通过构图工艺在第一像素电极上形成第二有源层图形；在基板上沉积金属薄膜，通过构图工艺形成电源线、第二源电极、第二漏电极和第二 TFT 沟道区域图形；在基板上沉积第二钝化层，通过构图工艺形成第二钝化层过孔；在基板上沉积导电薄膜，通过构图工艺形成第二像素电极，第二像素电极通过第二钝化层过孔与第二漏电极连接。

[0004] 由此可以看出，现有技术有源矩阵有机发光二极管像素结构中的二个薄膜晶体管为顺序结构形式，不仅工艺步骤多，而且像素结构的厚度大。

发明内容

[0005] 本发明的目的是提供一种有源矩阵有机发光二极管像素结构及其制造方法，有效解决现有技术工艺步骤多、像素结构厚度大等技术缺陷。

[0006] 为了实现上述目的，本发明提供了一种有源矩阵有机发光二极管像素结构，包括形成在基板上并限定了像素区域的第一栅线、信号线和电源线，所述像素区域内分别形成有作为寻址元件的第一薄膜晶体管、控制有机发光二极管的第二薄膜晶体管、第一像素电

极和第二像素电极，所述像素区域内还形成有作为第二薄膜晶体管栅电极的第二栅线，所述第二栅线与所述第一栅线同层设置且与所述第一像素电极连接。

[0007] 为了实现上述目的，本发明还提供了一种有源矩阵有机发光二极管像素结构的制造方法，包括：

[0008] 步骤 1、在基板上沉积第一金属薄膜，通过构图工艺形成包括栅电极、第一栅线和第二栅线的图形，其中第二栅线分别位于每个像素区域内，且相邻像素区域内的第二栅线相互绝缘；

[0009] 步骤 2、在完成步骤 1 的基板上沉积构图用的薄膜，通过构图工艺在像素区域内形成信号线和电源线图形，在栅电极上方形成第一有源层、第一源电极、第一漏电极和第一 TFT 沟道区域图形，在第二栅线上方形成第二有源层、第二源电极、第二漏电极和第二 TFT 沟道区域图形；

[0010] 步骤 3、在完成步骤 2 的基板上沉积第一钝化层，通过构图工艺形成包括第一钝化层过孔和第二钝化层过孔的图形，第一钝化层过孔开设在第一漏电极位置，第二钝化层过孔开设在第二栅线位置；

[0011] 步骤 4、在完成步骤 3 的基板上沉积第一导电薄膜，通过构图工艺形成包括第一像素电极的图形，且第一像素电极通过第一钝化层过孔与第一漏电极连接、通过第二钝化层过孔与第二栅线连接；

[0012] 步骤 5、在完成步骤 4 的基板上沉积第二钝化层，通过构图工艺形成包括第三钝化层过孔的图形，第三钝化层过孔开设在第二漏电极位置；

[0013] 步骤 6、在完成步骤 5 的基板上沉积第二导电薄膜，通过构图工艺形成包括第二像素电极的图形，第二像素电极通过第三钝化层过孔与第二漏电极连接。

[0014] 本发明提出了一种有源矩阵有机发光二极管像素结构及其制造方法，通过在基板上形成第二栅线，且第二栅线通过第三钝化层过孔与第一像素电极连接，从而实现将第一像素电极作为第二薄膜晶体管的栅电极。由于本发明将第二栅线直接设置在基板上，且与第一栅线在同一次构图工艺中完成，将信号线、电源线、第一源电极、第一漏电极、第二源电极和第二漏电极在同一次构图工艺中完成，因此与现有技术九次构图工艺和顺序结构形式相比，本发明不仅减少了工艺步骤，而且减少了像素结构的厚度。

附图说明

[0015] 图 1 为本发明有源矩阵有机发光二极管像素结构的平面图；

[0016] 图 2 为图 1 中 A1-A1 向剖面图；

[0017] 图 3 为图 1 中 B1-B1 向剖面图；

[0018] 图 4 为本发明有源矩阵有机发光二极管像素结构第一次构图工艺后的平面图；

[0019] 图 5 为图 4 中 A2-A2 向剖面图；

[0020] 图 6 为图 4 中 B2-B2 向剖面图；

[0021] 图 7 为本发明有源矩阵有机发光二极管像素结构第二次构图工艺后的平面图；

[0022] 图 8 为图 7 中 A3-A3 向剖面图；

[0023] 图 9 为图 7 中 B3-B3 向剖面图；

[0024] 图 10 为本发明有源矩阵有机发光二极管像素结构第三次构图工艺后的平面图；

[0025] 图 11 为图 10 中 A4-A4 向剖面图；

[0026] 图 12 为图 10 中 B4-B4 向剖面图；

[0027] 图 13 为本发明有源矩阵有机发光二极管像素结构第四次构图工艺后的平面图；

[0028] 图 14 为图 13 中 A5-A5 向剖面图；

[0029] 图 15 为图 13 中 B5-B5 向剖面图；

[0030] 图 16 为本发明有源矩阵有机发光二极管像素结构第五次构图工艺后的平面图；

[0031] 图 17 为图 16 中 A6-A6 向剖面图；

[0032] 图 18 为图 16 中 B6-B6 向剖面图；

[0033] 图 19 为本发明有源矩阵有机发光二极管像素结构第六次构图工艺后的平面图；

[0034] 图 20 为图 19 中 A7-A7 向剖面图；

[0035] 图 21 为图 19 中 B7-B7 向剖面图；

[0036] 图 22 为本发明有源矩阵有机发光二极管像素结构的制造方法的流程图；

[0037] 图 23 为本发明有源矩阵有机发光二极管像素结构的制造方法第一实施例的流程图；

[0038] 图 24 为本发明有源矩阵有机发光二极管像素结构的制造方法第二实施例的流程图。

[0039] 附图标记说明：

[0040]	1—基板；	2—第一栅线；	3—公共电极线；
[0041]	4—第二栅线；	5—信号线；	6—电源线；
[0042]	11—栅电极；	12—栅绝缘层；	13—半导体层；
[0043]	14—掺杂半导体层；	15—第一源电极；	16—第一漏电极；
[0044]	17—第一钝化层；	18—第一钝化层过孔；	19—第二钝化层过孔；
[0045]	20—第一像素电极；	21—第二钝化层；	22—第三钝化层过孔；
[0046]	23—第二像素电极；	25—第二源电极；	26—第二漏电极。

具体实施方式

[0047] 下面通过附图和实施例，对本发明的技术方案做进一步的详细描述。

[0048] 图 1 为本发明有源矩阵有机发光二极管像素结构的平面图，图 2 为图 1 中 A1-A1 向剖面图，图 3 为图 1 中 B1-B1 向剖面图。如图 1、图 2 和图 3 所示，本发明有源矩阵有机发光二极管像素结构包括第一栅线 2、公共电极线 3、第二栅线 4、信号线 5 和电源线 6，第二栅线 4 与第一栅线 2 平行，信号线 5 和电源线 6 与第一栅线 2 垂直，并与二个相邻的第一栅线 2 一起限定了像素区域，像素区域内分别形成有第一薄膜晶体管、第二薄膜晶体管、第一像素电极 20 和第二像素电极 23，第一薄膜晶体管（也称开关薄膜晶体管）作为寻址元件，第二薄膜晶体管（也称驱动薄膜晶体管）用于控制有机发光二极管，第一薄膜晶体管位于第一栅线 2 与信号线 5 交叉点的位置，第二薄膜晶体管位于第二栅线 4 邻近电源线 6 的位置，第二栅线 4 与第一像素电极 20 连接，使第一像素电极 20 通过第二栅线 4 作为第二薄膜晶体管的栅电极。

[0049] 第一薄膜晶体管包括栅电极 11、第一有源层（半导体层 13 和掺杂半导体层 14）、第一源电极 15、第一漏电极 16 和第一 TFT 沟道区域，栅电极 11 形成在基板 1 上并与第一

栅线 2 连接，第一有源层位于栅电极 11 上方，第一源电极 15 与信号线 5 连接，第一漏电极 16 通过第一钝化层 17 上开设的第一钝化层过孔 18 与第一像素电极 20 连接，同时第一像素电极 20 通过第一钝化层 17 上开设的第二钝化层过孔 19 与第二栅线 4 连接，使第一像素电极 20 通过第二栅线 4 作为第二薄膜晶体管的栅电极。第二薄膜晶体管包括第二栅线 4、第二有源层（半导体层 13 和掺杂半导体层 14）、第二源电极 25、第二漏电极 26 和第二 TFT 沟道区域，第二栅线 4 形成在基板 1 上并通过第二钝化层过孔 19 与第一像素电极 20 连接，第二有源层位于作为第二薄膜晶体管栅电极的第二栅线 4 上方，第二源电极 25 与电源线 6 连接，第二漏电极 26 通过第二钝化层 21 上开设的第三钝化层过孔 22 与第二像素电极 23 连接。

[0050] 其中，第一栅线 2、公共电极线 3、第二栅线 4 和栅电极 11 设置在基板上并在同一次构图工艺中同时形成；栅绝缘层 12 形成在第一栅线 2、公共电极线 3、第二栅线 4 和栅电极 11 上并覆盖整个基板；第一有源层设置在栅电极 11 上方，第二有源层设置在第二栅线 4 上方，第一有源层和第二有源层在同一次构图工艺中同时形成；信号线 5、第一源电极 15、第一漏电极 16、电源线 6、第二源电极 25 和第二漏电极 26 在同一次构图工艺中同时形成，第一源电极 15 的一端设置在第一有源层上，另一端与信号线 5 连接，第一漏电极 16 的一端设置在第一有源层上，第一源电极 15 和第一漏电极 16 之间形成第一 TFT 沟道区域，第二源电极 25 的一端设置在第二有源层上，另一端与电源线 6 连接，第二漏电极 26 的一端设置在第二有源层上，第二源电极 25 和第二漏电极 26 之间形成第二 TFT 沟道区域；第一钝化层 17 形成在信号线 5、第一源电极 15、第一漏电极 16、电源线 6、第二源电极 25 和第二漏电极 26 上并覆盖整个基板，其上开设有第一钝化层过孔 18 和第二钝化层过孔 19，第一钝化层过孔 18 开设在第一漏电极 16 位置，第二钝化层过孔 19 开设在第二栅线 4 位置；第一像素电极 20 形成在第一钝化层 17 上，一方面通过第一钝化层过孔 18 与第一漏电极 16 连接，另一方面通过第二钝化层过孔 19 与第二栅线 4 连接；第二钝化层 21 形成在第一像素电极 20 上并覆盖整个基板，其上开设有第三钝化层过孔 22，第三钝化层过孔 22 开设在第二漏电极 26 位置；第二像素电极 23 形成在第二钝化层 21 上，通过第三钝化层过孔 22 与第二漏电极 26 连接。上述技术方案中，第一有源层、第二有源层、信号线 5、电源线 6、第一源电极 15、第一漏电极 16、第二源电极 25 和第二漏电极 26 也可以在同一次构图工艺中同时形成。

[0051] 图 4 ～图 21 为本发明有源矩阵有机发光二极管像素结构的制造示意图，下面通过有源矩阵有机发光二极管像素结构的制造工艺过程进一步说明本发明的技术方案，在以下说明中，本发明所称的构图工艺包括光刻胶涂覆、掩模、曝光、刻蚀等工艺。

[0052] 图 4 为本发明有源矩阵有机发光二极管像素结构第一次构图工艺后的平面图，图 5 为图 4 中 A2-A2 向剖面图，图 6 为图 4 中 B2-B2 向剖面图。采用磁控溅射或热蒸发的方法，在基板 1（如玻璃基板或石英基板）上沉积一层第一金属薄膜。第一金属薄膜可以是使用铝、铬、钨、钽、钛、钼或铝镍等金属构成的单层金属薄膜结构，也可以是使用上述材料组成的多层金属薄膜结构。采用普通掩模板通过第一次构图工艺对第一金属薄膜进行构图，在基板 1 的一定区域上形成包括栅电极 11、第一栅线 2 和第二栅线 4 的图形，其中栅电极 11 和第一栅线 2 的结构形式与现有技术的结构形式相同，水平设置的第二栅线 4 分别位于每个像素区域内，且相邻像素区域内的第二栅线 4 相互绝缘，如图 4、图 5 和图 6 所示。实际应用中，该过程中还可以同时形成公共电极线 3，公共电极线 3 与第一栅线 2 平行，用于与像

素电极构成存储电容，形成存储电容在公共电极线上（Cs on Common）的像素结构。

[0053] 图 7 为本发明有源矩阵有机发光二极管像素结构第二次构图工艺后的平面图，图 8 为图 7 中 A3-A3 向剖面图，图 9 为图 7 中 B3-B3 向剖面图。在完成上述结构图形的基板上，采用等离子体增强化学气相沉积（简称 PECVD）方法依次沉积栅绝缘层 12、半导体层 13 和掺杂半导体层（欧姆接触层）14，栅绝缘层 12 可以采用氮化硅、二氧化硅或氧化铝等材料。采用普通掩模板通过第二次构图工艺对半导体层 13 和掺杂半导体层 14 进行构图，形成包括第一有源层和第二有源层的图形，其中第一有源层位于栅电极 11 上方，第二有源层位于第二栅线 4 上方，如图 7、图 8 和图 9 所示。本构图工艺后，栅绝缘层 12 覆盖整个基板，第一有源层和第二有源层图形以外区域的半导体层 13 和掺杂半导体层 14 被完全刻蚀掉。

[0054] 图 10 为本发明有源矩阵有机发光二极管像素结构第三次构图工艺后的平面图，图 11 为图 10 中 A4-A4 向剖面图，图 12 为图 10 中 B4-B4 向剖面图。在完成上述结构图形的基板上，采用溅射或热蒸发的方法沉积一层第二金属薄膜。第二金属薄膜可以是使用铝、铬、钨、钽、钛、钼或铝镍等金属构成的单层金属薄膜结构，也可以是使用上述材料组成的多层金属薄膜结构。采用普通掩模板通过第三次构图工艺对第二金属薄膜进行构图，在基板 1 上形成包括信号线 5、第一源电极 15、第一漏电极 16、第一 TFT 沟道区域、电源线 6、第二源电极 25、第二漏电极 26 和第二 TFT 沟道区域的图形；其中信号线 5 和电源线 6 与第一栅线 2 垂直，并与第一栅线 2 一起限定了像素区域；第一源电极 15 的一端设置在第一有源层上，另一端与信号线 5 连接，第一漏电极 16 的一端设置在第一有源层上，第一源电极 15 和第一漏电极 16 之间区域的掺杂半导体层 14 被完全刻蚀掉，并刻蚀掉部分半导体层 13，形成第一 TFT 沟道区域；第二源电极 25 的一端设置在第二有源层上，另一端与电源线 6 连接，第二漏电极 26 的一端设置在第二有源层上，第二源电极 25 和第二漏电极 26 之间区域的掺杂半导体层 14 被完全刻蚀掉，并刻蚀掉部分半导体层 13，形成第二 TFT 沟道区域，如图 10、图 11 和图 12 所示。这样，在邻近第一栅线 2 与信号线 5 交叉点的位置形成了一个作为寻址元件的第一薄膜晶体管，该第一薄膜晶体管包括栅电极 11、第一有源层、第一源电极 15、第一漏电极 16 和第一 TFT 沟道区域，在第二栅线 4 邻近电源线 6 的位置形成了一个控制有机发光二极管的第二薄膜晶体管，该第二薄膜晶体管包括第二栅线 4、第二有源层、第二源电极 25、第二漏电极 26 和第二 TFT 沟道区域，第二栅线 4 将作为第二薄膜晶体管的栅电极。

[0055] 图 13 为本发明有源矩阵有机发光二极管像素结构第四次构图工艺后的平面图，图 14 为图 13 中 A5-A5 向剖面图，图 15 为图 13 中 B5-B5 向剖面图。在完成上述结构图形的基板上，采用 PECVD 方法沉积一层第一钝化层 17，第一钝化层可以采用氮化硅、氧化硅或氮氧化硅等材料。采用普通掩模板通过第四次构图工艺对第一钝化层 17 进行构图，同时形成包括第一钝化层过孔 18 和第二钝化层过孔 19 的图形。其中，第一钝化层过孔 18 开设在第一漏电极 16 位置，刻蚀掉第一钝化层 17 使第一漏电极 16 的上表面暴露出来，第二钝化层过孔 19 开设在第二栅线 4 位置，刻蚀掉第一钝化层 17 和栅绝缘层 12 使第二栅线 4 的上表面暴露出来，如图 13、图 14 和图 15 所示。

[0056] 图 16 为本发明有源矩阵有机发光二极管像素结构第五次构图工艺后的平面图，图 17 为图 16 中 A6-A6 向剖面图，图 18 为图 16 中 B6-B6 向剖面图。在完成上述结构图形的基板上，采用溅射或热蒸发的方法沉积一层第一导电薄膜，第一导电薄膜可以采用透明材质的氧化铟锡、氧化铟锌或氧化铝锌等材料，也可以采用其它导电材料。采用普通掩模板

通过第五次构图工艺对第一导电薄膜进行构图，形成包括第一像素电极 20 的图形，第一像素电极 20 通过第一钝化层过孔 18 与第一漏电极 16 连接，同时第一像素电极 20 通过第二钝化层过孔 19 与第二栅线 4 连接，如图 16、图 17 和图 18 所示。在实际应用中，第一像素电极既可以与公共电极线构成存储电容，形成存储电容在公共电极线上 (Cs on Common) 的像素结构，第一像素电极也可以与栅线构成存储电容，形成存储电容在栅线上 (Cs on Gate) 的像素结构，或者二者的组合结构。此外，图 16 中第一像素电极的形状只是一种示意说明，根据本发明的技术方案，第一像素电极的作用是通过第二钝化层过孔与第二栅线连接，因此在保证第一像素电极通过第二钝化层过孔与第二栅线连接，并可以形成存储电容的前提下，第一像素电极的形状可以设置成其它各种形状。

[0057] 图 19 为本发明有源矩阵有机发光二极管像素结构第六次构图工艺后的平面图，图 20 为图 19 中 A7-A7 向剖面图，图 21 为图 19 中 B7-B7 向剖面图。在完成上述结构图形的基板上，采用 PECVD 方法沉积一层第二钝化层 21，第二钝化层 21 可以采用氮化硅、氧化硅或氮氧化硅等材料。采用普通掩模板通过第六次构图工艺对第二钝化层 21 进行构图，形成包括第三钝化层过孔 22 的图形。其中，第三钝化层过孔 22 开设在第二漏电极 26 位置，刻蚀掉第二钝化层 21 和第一钝化层 17，使第二漏电极 26 的上表面暴露出来，如图 19、图 20 和图 21 所示。此过程中还可以同时形成栅线接口区域 (栅线 PAD) 图形和数据线接口区域 (数据线 PAD) 图形，其工艺和结构已广泛应用于目前的构图工艺中，这里不再赘述。

[0058] 最后，在完成上述结构图形的基板上，采用溅射或热蒸发的方法沉积一层第二导电薄膜，第二导电薄膜可采用透明材质的氧化铟锡、氧化铟锌或氧化铝锌等材料，也可采用其它导电材料。采用普通掩模板通过第七次构图工艺对第二导电薄膜进行构图，形成包括第二像素电极 23 的图形，第二像素电极 23 通过第三钝化层过孔 22 与第二漏电极 26 连接，如图 1 ～图 3 所示。

[0059] 通过上述过程即完成了第一薄膜晶体管和第二薄膜晶体管的制作，用于寻址元件的第一薄膜晶体管位于第一栅线 2 与信号线 5 交叉点的位置，包括栅电极 11、第一有源层、第一源电极 15、第一漏电极 16 和第一 TFT 沟道区域，栅电极 11 形成在基板 1 上并与第一栅线 2 连接，第一有源层位于栅电极 11 上方，第一源电极 15 与信号线 5 连接，第一漏电极 16 通过第一钝化层过孔 18 与第一像素电极 20 连接，同时第一像素电极 20 通过第二钝化层过孔 19 与第二栅线 4 连接，使第一像素电极 20 通过第二栅线 4 作为第二薄膜晶体管的栅电极。用于控制有机发光二极管的第二薄膜晶体管位于第二栅线 4 邻近电源线 6 的位置，包括第二栅线 4、第二有源层、第二源电极 25、第二漏电极 26 和第二 TFT 沟道区域，第二栅线 4 形成在基板 1 上并通过第二钝化层过孔 19 与第一像素电极 20 连接，使作为第二薄膜晶体管栅电极的第二栅线 4 具有第一像素电极 20 的电压，第二有源层位于作为第二薄膜晶体管栅电极的第二栅线 4 上方，第二源电极 25 与电源线 6 连接，第二漏电极 26 通过第三钝化层过孔 22 与第二像素电极 23 连接，使第二薄膜晶体管控制有机发光二极管正常工作。

[0060] 以上说明仅仅是采用普通掩模板制备本发明有源矩阵有机发光二极管像素结构的一种实现方法，实际使用中还可以通过增加或减少构图工艺次数、选择不同的材料或材料组合来实现本发明。例如，前述第二次构图工艺和第三次构图工艺可以合并成一个采用半色调或灰色调掩模板的构图工艺。下面予以简单说明，光刻胶以正性光刻胶为例。在完成第一次构图工艺的基板上依次沉积栅绝缘层、半导体层、掺杂半导体层和第二金属薄膜，

然后涂覆一层光刻胶，采用半色调或灰色调掩模板曝光，使光刻胶形成完全曝光区域（光刻胶完全去除区域）、部分曝光区域（光刻胶部分去除区域）和未曝光区域（光刻胶完全保留区域），其中未曝光区域对应于信号线、第一源电极、第一漏电极、电源线、第二源电极和第二漏电极图形所在区域，部分曝光区域对应于第一 TFT 沟道区域和第二 TFT 沟道区域图形所在区域，完全曝光区域对应于上述图形以外的区域。显影处理后，未曝光区域光刻胶的厚度没有变化，部分曝光区域光刻胶的厚度变薄，完全曝光区域的光刻胶被完全去除。首先对完全曝光区域进行第一次刻蚀，分别刻蚀掉第二金属薄膜、掺杂半导体层和半导体层，形成信号线、第一有源层、第一源电极、第一漏电极、电源线、第二有源层、第二源电极和第二漏电极图形。进行灰化处理，完全去除部分曝光区域的光刻胶，对部分曝光区域进行第二次刻蚀，分别刻蚀掉第二金属薄膜、掺杂半导体层和部分半导体层，使该区域露出半导体层，形成第一 TFT 沟道区域和第二 TFT 沟道区域图形。该过程已经广泛应用于液晶显示器制造领域，这里不再赘述。本构图工艺后，栅绝缘层覆盖整个基板，第一有源层和第二有源层图形以外区域的半导体层和掺杂半导体层被完全刻蚀掉，但信号线、第一源电极、第一漏电极、电源线、第二源电极和第二漏电极图形下保留有半导体层和掺杂半导体层。

[0061] 本发明有源矩阵有机发光二极管像素结构工作时，信号线提供数据电压，因此第一像素电极上电压为信号线提供的数据电压，第一像素电极与公共电极线之间形成的存储电容可以保持该数据电压，由于第一像素电极通过第二钝化层过孔与第二栅线连接，使第一像素电极充当第二薄膜晶体管的栅电极。当第二薄膜晶体管工作时，第二源电极将电源线上的电流通过第二漏电极提供给第二像素电极。第一薄膜晶体管用于对驱动电压进行寻址，第二薄膜晶体管用于控制有机发光二极管。

[0062] 本发明提供了一种有源矩阵有机发光二极管像素结构，通过在基板上形成第二栅线，且第二栅线通过第三钝化层过孔与第一像素电极连接，从而实现将第一像素电极作为第二薄膜晶体管的栅电极。由于本发明将第二栅线直接设置在基板上，且与第一栅线在同一次构图工艺中完成，将信号线、电源线、第一源电极、第一漏电极、第二源电极和第二漏电极在同一次构图工艺中完成，因此与现有技术九次构图工艺和顺序结构形式相比，本发明不仅减少了工艺步骤，而且减少了像素结构的厚度。

[0063] 图 22 为本发明有源矩阵有机发光二极管像素结构的制造方法的流程图，具体包括：

[0064] 步骤 1、在基板上沉积第一金属薄膜，通过构图工艺形成包括栅电极、第一栅线和第二栅线的图形，其中第二栅线分别位于每个像素区域内，且相邻像素区域内的第二栅线相互绝缘；

[0065] 步骤 2、在完成步骤 1 的基板上沉积构图用的薄膜，通过构图工艺在像素区域内形成信号线和电源线图形，在栅电极上方形成第一有源层、第一源电极、第一漏电极和第一 TFT 沟道区域图形，在第二栅线上方形成第二有源层、第二源电极、第二漏电极和第二 TFT 沟道区域图形；

[0066] 步骤 3、在完成步骤 2 的基板上沉积第一钝化层，通过构图工艺形成包括第一钝化层过孔和第二钝化层过孔的图形，第一钝化层过孔开设在第一漏电极位置，第二钝化层过孔开设在第二栅线位置；

[0067] 步骤 4、在完成步骤 3 的基板上沉积第一导电薄膜，通过构图工艺形成包括第一像

素电极的图形，且第一像素电极通过第一钝化层过孔与第一漏电极连接、通过第二钝化层过孔与第二栅线连接；

[0068] 步骤5、在完成步骤4的基板上沉积第二钝化层，通过构图工艺形成包括第三钝化层过孔的图形，第三钝化层过孔开设在第二漏电极位置；

[0069] 步骤6、在完成步骤5的基板上沉积第二导电薄膜，通过构图工艺形成包括第二像素电极的图形，第二像素电极通过第三钝化层过孔与第二漏电极连接。

[0070] 本发明提供了一种有源矩阵有机发光二极管像素结构的制造方法，通过在基板上形成第一栅线和栅电极的同时形成第二栅线，且第二栅线通过第三钝化层过孔与第一像素电极连接，从而实现将第一像素电极作为第二薄膜晶体管的栅电极。由于本发明将第二栅线直接设置在基板上，且与第一栅线在同一次构图工艺中完成，将信号线、电源线、第一源电极、第一漏电极、第二源电极和第二漏电极在同一次构图工艺中完成，因此与现有技术九次构图工艺和顺序结构形式相比，本发明不仅减少了工艺步骤，而且减少了像素结构的厚度。

[0071] 图23为本发明有源矩阵有机发光二极管像素结构的制造方法第一实施例的流程图，具体包括：

[0072] 步骤11、在基板上沉积第一金属薄膜，采用普通掩模板通过构图工艺形成包括栅电极、第一栅线和第二栅线的图形，其中第二栅线分别位于每个像素区域内，且相邻像素区域内的第二栅线相互绝缘；

[0073] 步骤12、在完成步骤11的基板上依次沉积栅绝缘层、半导体层和掺杂半导体层，采用普通掩模板通过构图工艺形成包括第一有源层和第二有源层的图形，其中第一有源层位于栅电极上方，第二有源层位于第二栅线上方；

[0074] 步骤13、在完成步骤12的基板上沉积第二金属薄膜，采用普通掩模板通过构图工艺形成包括信号线、第一源电极、第一漏电极、第一TFT沟道区域、电源线、第二源电极、第二漏电极和第二TFT沟道区域的图形，其中第一源电极的一端设置在第一有源层上，另一端与信号线连接，第一漏电极的一端设置在第一有源层上，第一源电极和第一漏电极之间形成第一TFT沟道区域，第二源电极的一端设置在第二有源层上，另一端与电源线连接，第二漏电极的一端设置在第二有源层上，第二源电极和第二漏电极之间形成第二TFT沟道区域；

[0075] 步骤14、在完成步骤13的基板上沉积第一钝化层，采用普通掩模板通过构图工艺形成包括第一钝化层过孔和第二钝化层过孔的图形，第一钝化层过孔开设在第一漏电极位置，刻蚀掉第一钝化层使第一漏电极的上表面暴露出来，第二钝化层过孔开设在第二栅线位置，刻蚀掉第一钝化层和栅绝缘层使第二栅线的上表面暴露出来；

[0076] 步骤15、在完成步骤14的基板上沉积第一导电薄膜，采用普通掩模板通过构图工艺形成包括第一像素电极的图形，第一像素电极通过第一钝化层过孔与第一漏电极连接，第一像素电极通过第二钝化层过孔与第二栅线连接；

[0077] 步骤16、在完成步骤15的基板上沉积第二钝化层，采用普通掩模板通过构图工艺形成包括第三钝化层过孔的图形，第三钝化层过孔开设在第二漏电极位置；

[0078] 步骤17、在完成步骤16的基板上沉积第二导电薄膜，采用普通掩模板通过构图工艺形成包括第二像素电极的图形，第二像素电极通过第三钝化层过孔与第二漏电极连接。

[0079] 具体地，首先采用磁控溅射或热蒸发的方法，在基板（如玻璃基板或石英基板）上沉积一层第一金属薄膜。第一金属薄膜可以是使用铝、铬、钨、钽、钛、钼或铝镍等金属构成的单层金属薄膜结构，也可以是使用上述材料组成的多层金属薄膜结构。采用普通掩模板通过第一次构图工艺对第一金属薄膜进行构图，在基板的一定区域上形成包括栅电极、第一栅线和第二栅线的图形，其中栅电极和第一栅线的结构形式与现有技术的结构形式相同，水平设置的第二栅线分别位于每个像素区域内，且相邻像素区域内的第二栅线相互绝缘。实际应用中，该过程中还可以同时形成公共电极线，公共电极线与第一栅线平行，用于与像素电极构成存储电容，形成存储电容在公共电极线上（Cs on Common）的像素结构。

[0080] 之后，在完成上述图形的基板上，采用 PECVD 方法依次沉积栅绝缘层、半导体层和掺杂半导体层。采用普通掩模板通过第二次构图工艺对半导体层和掺杂半导体层进行构图，形成包括第一有源层和第二有源层的图形，其中第一有源层位于栅电极上方，第二有源层位于第二栅线上方。本构图工艺后，栅绝缘层覆盖整个基板，第一有源层和第二有源层图形以外区域的半导体层和掺杂半导体层被完全刻蚀掉。

[0081] 之后，在完成上述图形的基板上，采用溅射或热蒸发的方法沉积一层第二金属薄膜。采用普通掩模板通过第三次构图工艺对第二金属薄膜进行构图，在基板上形成包括信号线、第一源电极、第一漏电极、第一 TFT 沟道区域、电源线、第二源电极、第二漏电极和第二 TFT 沟道区域的图形；其中信号线和电源线与第一栅线垂直，并与第一栅线一起限定了像素区域；第一源电极的一端设置在第一有源层上，另一端与信号线连接，第一漏电极的一端设置在第一有源层上，第一源电极和第一漏电极之间区域的掺杂半导体层被完全刻蚀掉，并刻蚀掉部分半导体层，形成第一 TFT 沟道区域；第二源电极的一端设置在第二有源层上，另一端与电源线连接，第二漏电极的一端设置在第二有源层上，第二源电极和第二漏电极之间区域的掺杂半导体层被完全刻蚀掉，并刻蚀掉部分半导体层，形成第二 TFT 沟道区域。这样，在邻近第一栅线与信号线交叉点的位置形成了一个作为寻址元件的第一薄膜晶体管，该第一薄膜晶体管包括栅电极、第一有源层、第一源电极、第一漏电极和第一 TFT 沟道区域，在第二栅线邻近电源线的位置形成了一个控制有机发光二极管的第二薄膜晶体管，该第二薄膜晶体管包括第二栅线、第二有源层、第二源电极、第二漏电极和第二 TFT 沟道区域，第二栅线将作为第二薄膜晶体管的栅电极。

[0082] 之后，在完成上述结构图形的基板上，采用 PECVD 方法沉积一层第一钝化层。采用普通掩模板通过第四次构图工艺对第一钝化层进行构图，形成包括第一钝化层过孔和第二钝化层过孔的图形。其中，第一钝化层过孔开设在第一漏电极位置，刻蚀掉第一钝化层使第一漏电极的上表面暴露出来，第二钝化层过孔开设在第二栅线位置，刻蚀掉第一钝化层和栅绝缘层使第二栅线的上表面暴露出来。

[0083] 之后，在完成上述结构图形的基板上，采用溅射或热蒸发的方法沉积一层第一导电薄膜。采用普通掩模板通过第五次构图工艺对第一导电薄膜进行构图，形成包括第一像素电极的图形，第一像素电极通过第一钝化层过孔与第一漏电极连接，同时第一像素电极通过第二钝化层过孔与第二栅线连接。在实际应用中，第一像素电极既可以与公共电极线构成存储电容，形成存储电容在公共电极线上（Cs on Common）的像素结构，第一像素电极也可以与栅线构成存储电容，形成存储电容在栅线上（Cs on Gate）的像素结构，或者二者的组合结构。

[0084] 之后，在完成上述结构图形的基板上，采用 PECVD 方法沉积一层第二钝化层。采用普通掩模板通过第六次构图工艺对第二钝化层进行构图，形成包括第三钝化层过孔的图形。其中，第三钝化层过孔开设在第二漏电极位置，刻蚀掉第二钝化层和第一钝化层，使第二漏电极的上表面暴露出来。此过程中还可以同时形成栅线接口区域（栅线 PAD）图形和数据线接口区域（数据线 PAD）图形。

[0085] 最后，在完成上述结构图形的基板上，采用溅射或热蒸发的方法沉积一层第二导电薄膜，第二导电薄膜可以采用透明材质的氧化铟锡、氧化铟锌或氧化铝锌等材料，也可以采用其它导电材料。采用普通掩模板通过第七次构图工艺对第二导电薄膜进行构图，形成包括第二像素电极的图形，第二像素电极通过第三钝化层过孔与第二漏电极连接。

[0086] 图 24 为本发明有源矩阵有机发光二极管像素结构的制造方法第二实施例的流程图，具体包括：

[0087] 步骤 21、在基板上沉积第一金属薄膜，采用普通掩模板通过构图工艺形成包括栅电极、第一栅线和第二栅线的图形，其中第二栅线分别位于每个像素区域内，且相邻像素区域内的第二栅线相互绝缘；

[0088] 步骤 22、在完成步骤 21 的基板上依次沉积栅绝缘层、半导体层、掺杂半导体层和第二金属薄膜，采用半色调或灰色调掩模板通过构图工艺形成包括信号线、第一有源层、第一源电极、第一漏电极、第一 TFT 沟道区域、电源线、第二有源层、第二源电极、第二漏电极和第二 TFT 沟道区域的图形，其中第一有源层位于栅电极上方，第二有源层位于第二栅线上方，第一源电极的一端设置在第一有源层上，另一端与信号线连接，第一漏电极的一端设置在第一有源层上，第一源电极和第一漏电极之间形成第一 TFT 沟道区域，第二源电极的一端设置在第二有源层上，另一端与电源线连接，第二漏电极的一端设置在第二有源层上，第二源电极和第二漏电极之间形成第二 TFT 沟道区域；

[0089] 步骤 23、在完成步骤 22 的基板上沉积第一钝化层，采用普通掩模板通过构图工艺形成包括第一钝化层过孔和第二钝化层过孔的图形，第一钝化层过孔开设在第一漏电极位置，刻蚀掉第一钝化层使第一漏电极的上表面暴露出来，第二钝化层过孔开设在第二栅线位置，刻蚀掉第一钝化层和栅绝缘层使第二栅线的上表面暴露出来；

[0090] 步骤 24、在完成步骤 23 的基板上沉积第一导电薄膜，采用普通掩模板通过构图工艺形成包括第一像素电极的图形，第一像素电极通过第一钝化层过孔与第一漏电极连接，第一像素电极通过第二钝化层过孔与第二栅线连接；

[0091] 步骤 25、在完成步骤 24 的基板上沉积第二钝化层，采用普通掩模板通过构图工艺形成包括第三钝化层过孔的图形，第三钝化层过孔开设在第二漏电极位置；

[0092] 步骤 26、在完成步骤 25 的基板上沉积第二导电薄膜，采用普通掩模板通过构图工艺形成包括第二像素电极的图形，第二像素电极通过第三钝化层过孔与第二漏电极连接。

[0093] 本实施例中，步骤 21、步骤 23 ～步骤 26 的制备流程与前述第一实施例中步骤 11、步骤 14 ～步骤 17 相同，不同的是，本实施例的步骤 22 是将第一实施例中步骤 12 和步骤 13 的构图工艺合并成一个采用半色调或灰色调掩模板的构图工艺。以正性光刻胶为例，本实施例步骤 22 具体包括：

[0094] 在完成步骤 21 的基板上，首先采用 PECVD 方法依次沉积栅绝缘层、半导体层和掺杂半导体层，之后采用溅射或热蒸发的方法沉积一层第二金属薄膜。然后涂覆一层光刻胶，

采用半色调或灰色调掩模板曝光，使光刻胶形成完全曝光区域（光刻胶完全去除区域）、部分曝光区域（光刻胶部分去除区域）和未曝光区域（光刻胶完全保留区域），其中未曝光区域对应于信号线、第一源电极、第一漏电极、电源线、第二源电极和第二漏电极图形所在区域，部分曝光区域对应于第一 TFT 沟道区域和第二 TFT 沟道区域图形所在区域，完全曝光区域对应于上述图形以外的区域。显影处理后，未曝光区域光刻胶的厚度没有变化，部分曝光区域光刻胶的厚度变薄，完全曝光区域的光刻胶被完全去除。首先对完全曝光区域进行第一次刻蚀，分别刻蚀掉第二金属薄膜、掺杂半导体层和半导体层，形成信号线、第一有源层、第一源电极、第一漏电极、电源线、第二有源层、第二源电极和第二漏电极图形。进行灰化处理，完全去除部分曝光区域的光刻胶，对部分曝光区域进行第二次刻蚀，分别刻蚀掉第二金属薄膜、掺杂半导体层和部分半导体层，使该区域露出半导体层，形成第一 TFT 沟道区域和第二 TFT 沟道区域图形。本构图工艺后，栅绝缘层覆盖整个基板，第一有源层和第二有源层图形以外区域的半导体层和掺杂半导体层被完全刻蚀掉，但信号线、第一源电极、第一漏电极、电源线、第二源电极和第二漏电极图形下保留有半导体层和掺杂半导体层。该过程已经广泛应用于液晶显示器制造领域，这里不再赘述。

[0095] 最后应说明的是：以上实施例仅用以说明本发明的技术方案而非限制，尽管参照较佳实施例对本发明进行了详细说明，本领域的普通技术人员应当理解，可以对本发明的技术方案进行修改或者等同替换，而不脱离本发明技术方案的精神和范围。

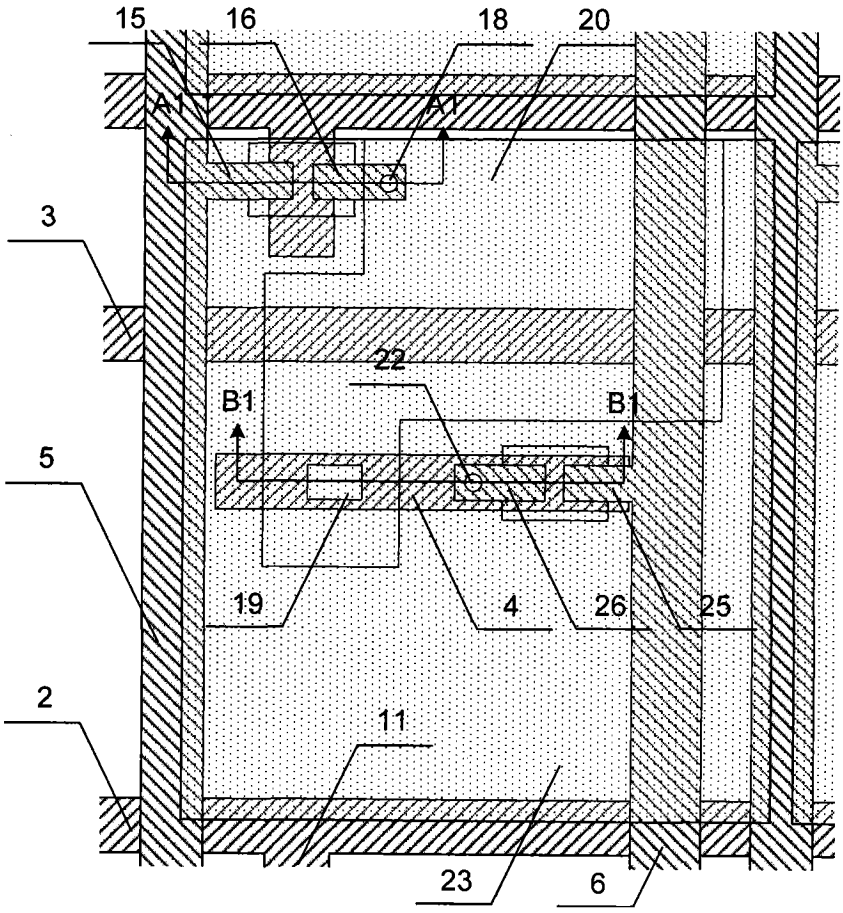

15
16
18
20
A1
A1
3
22
B1
B1
5
19
4
26
25
2
11
23
6

图 1

A1 - A1

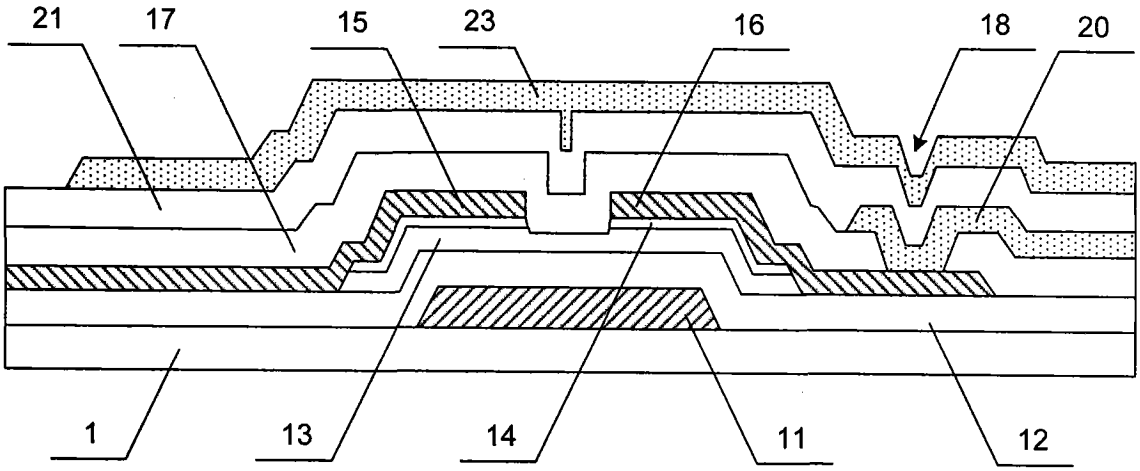

21
17
15
23
16
18
20
1
13
14
11
12

图 2

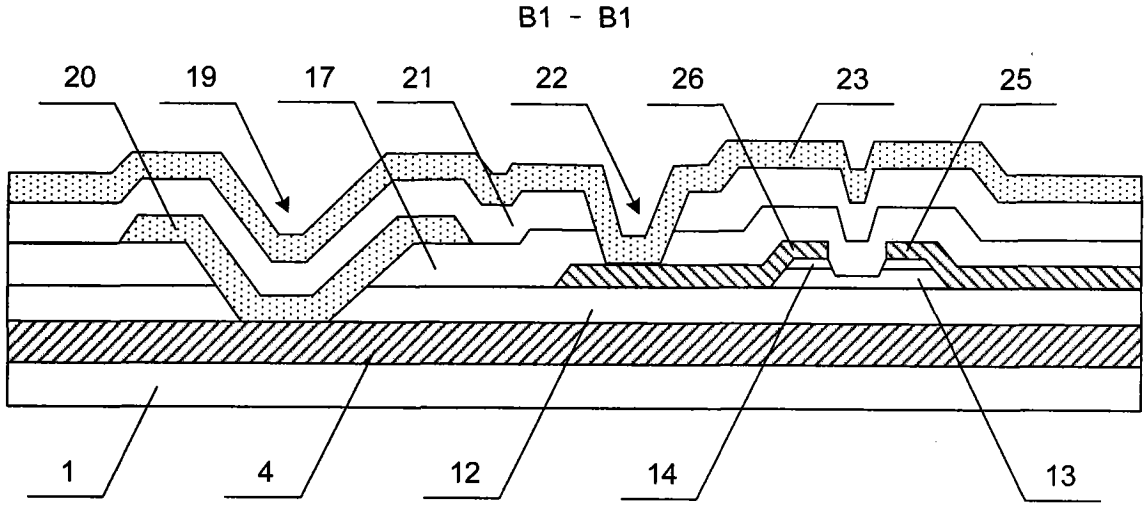


图 3

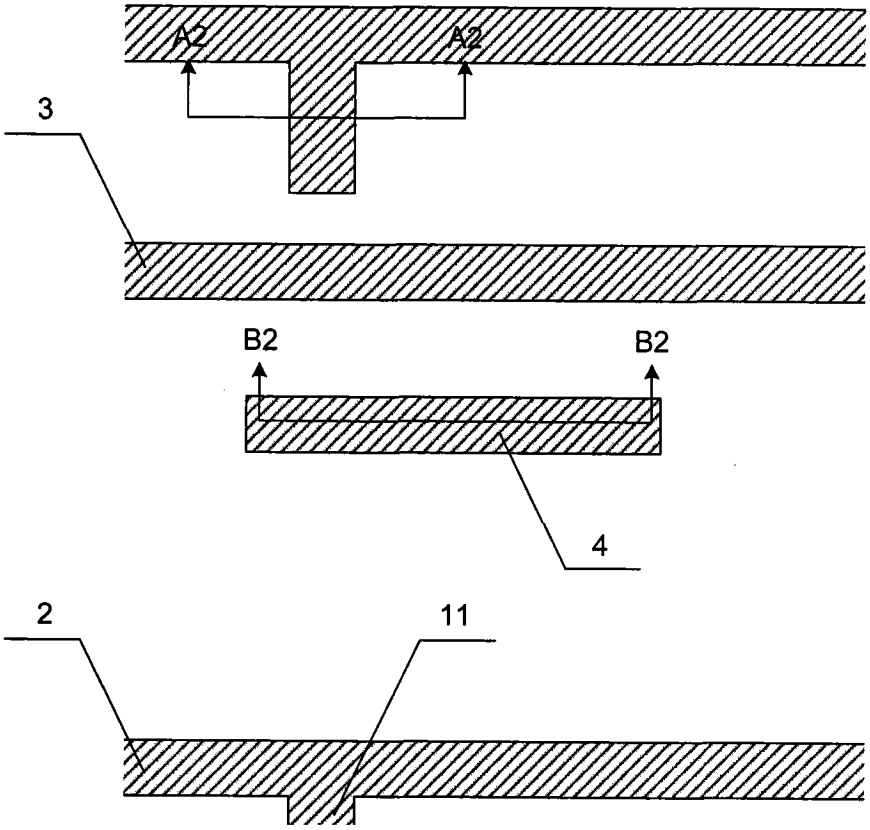


图 4

A2 - A2

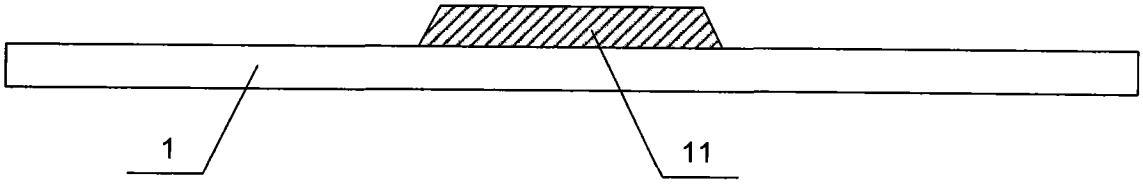


图 5

B2 - B2

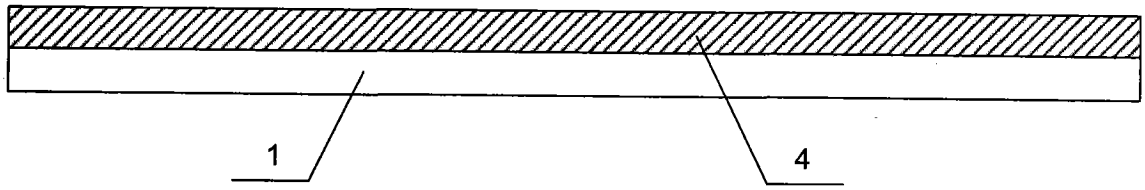


图 6

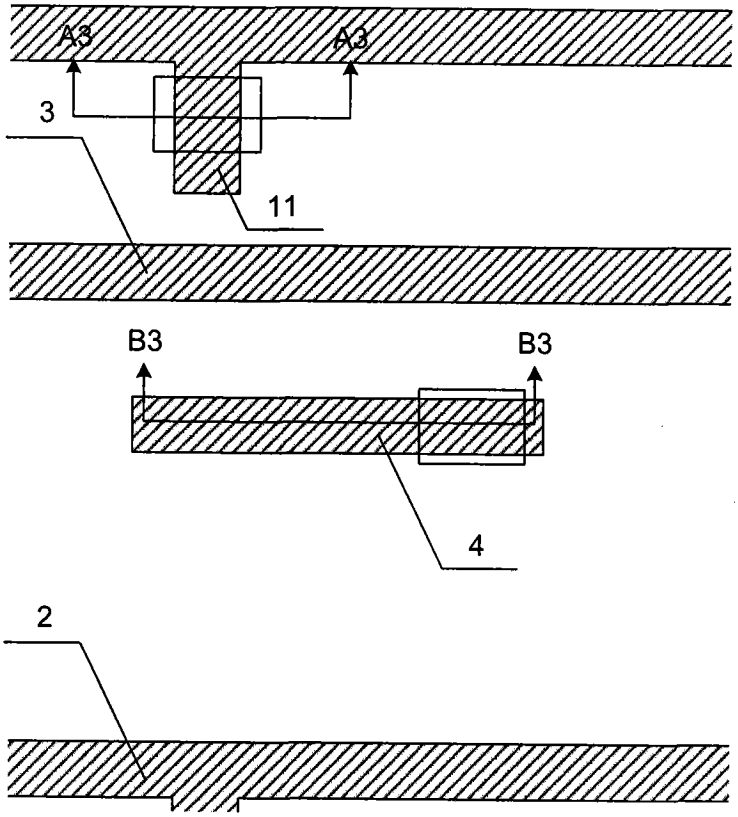


图 7

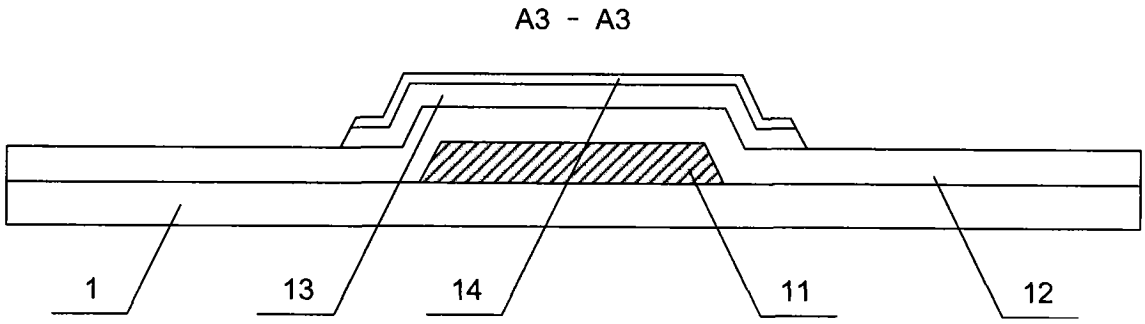


图 8

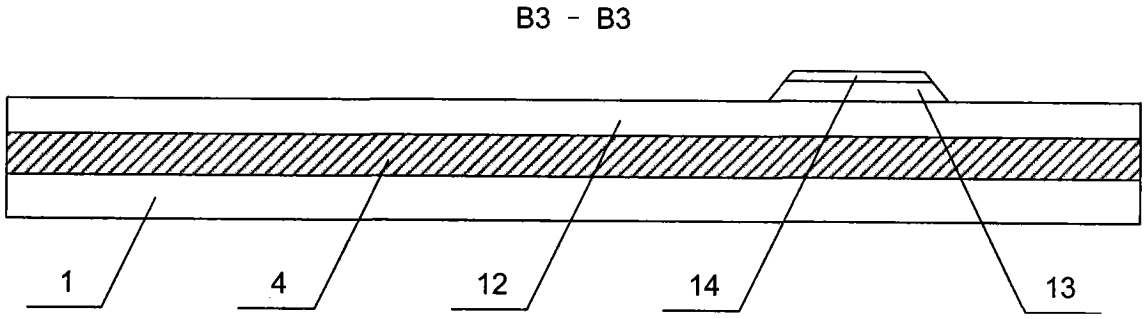


图 9

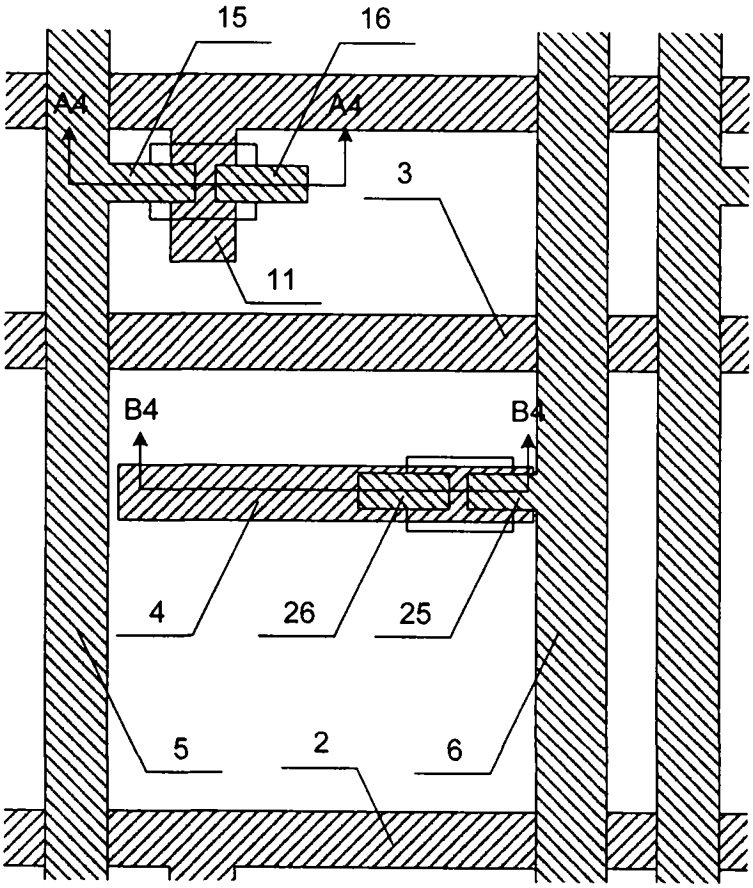


图 10

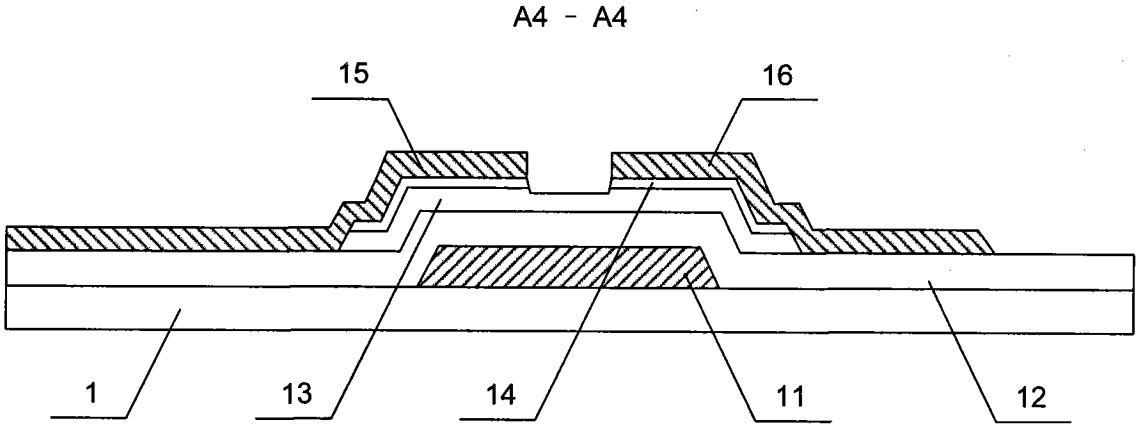


图 11

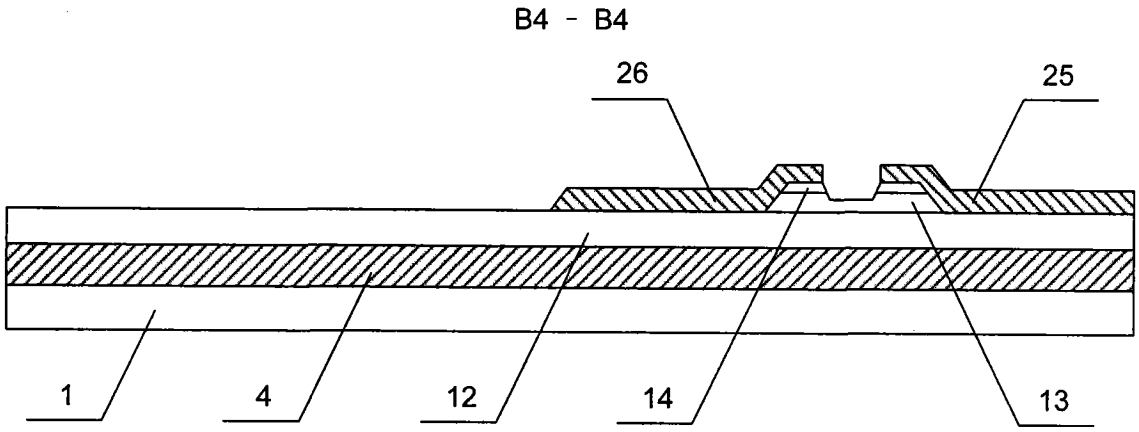


图 12

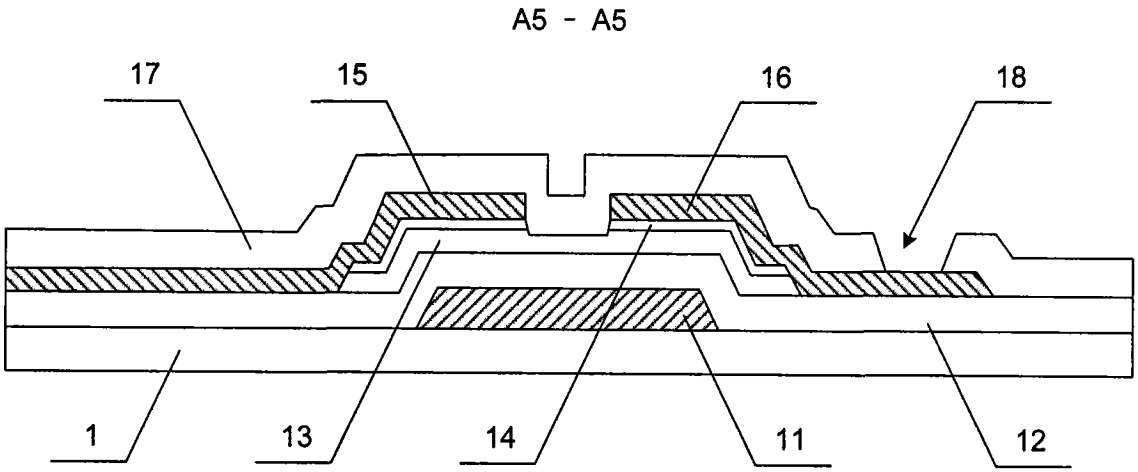


图 14

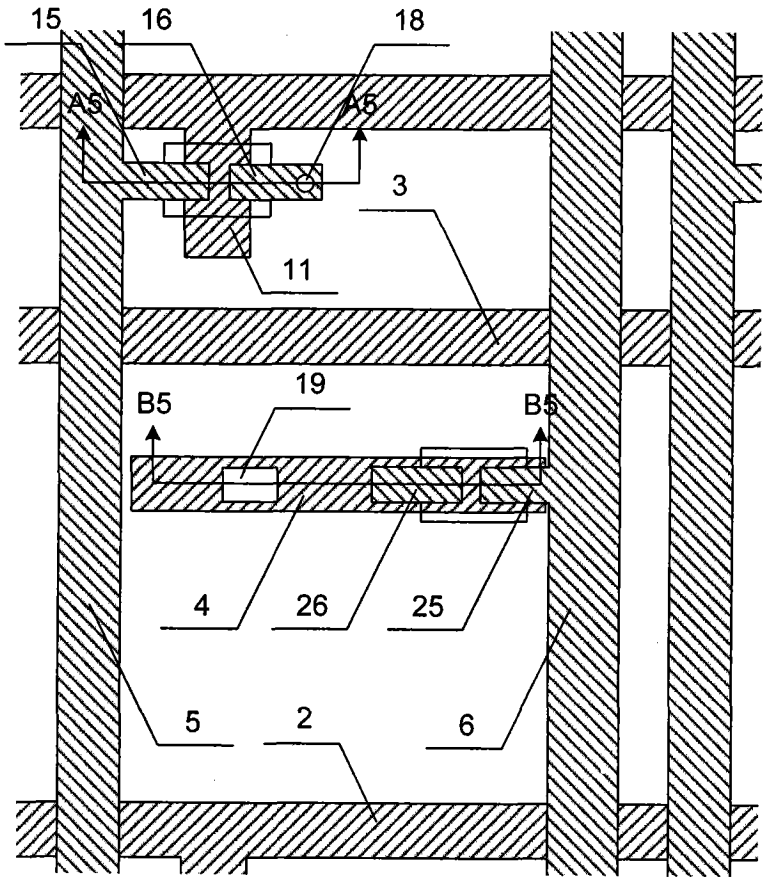


图 13

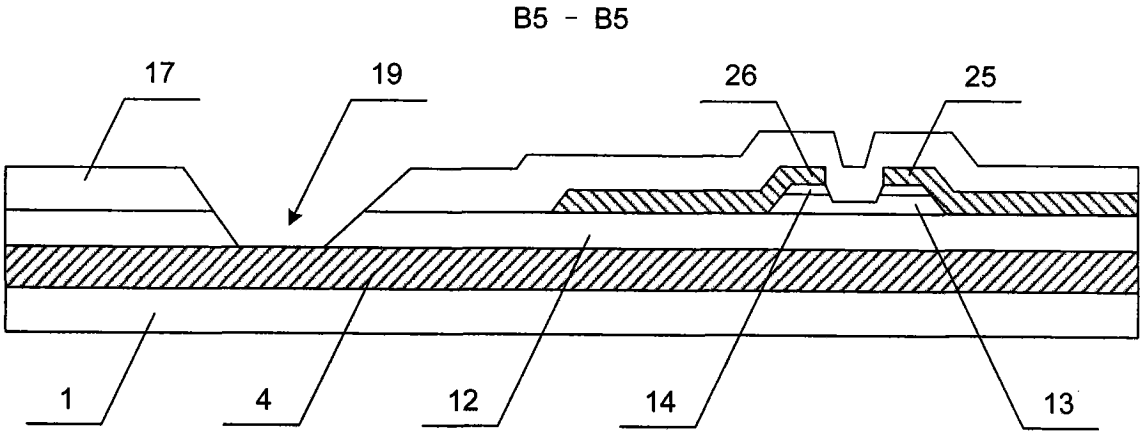


图 15

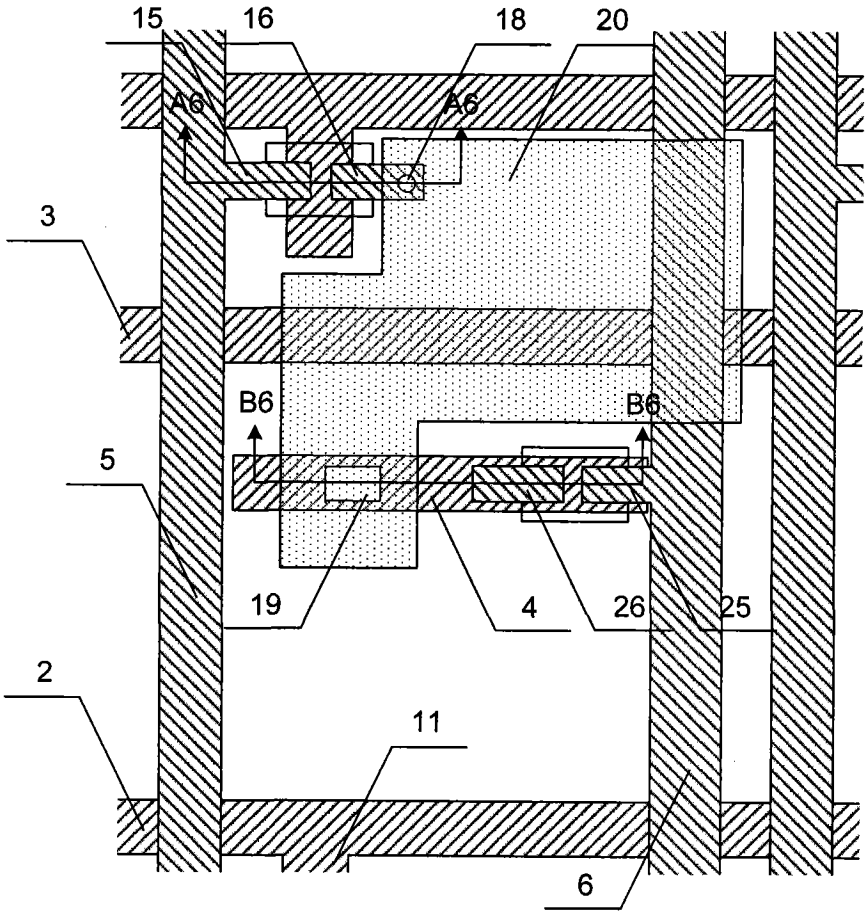

15
16
18
20
A6
A6
3
B6
B6
5
19
4
26
25
2
11
6

图 16

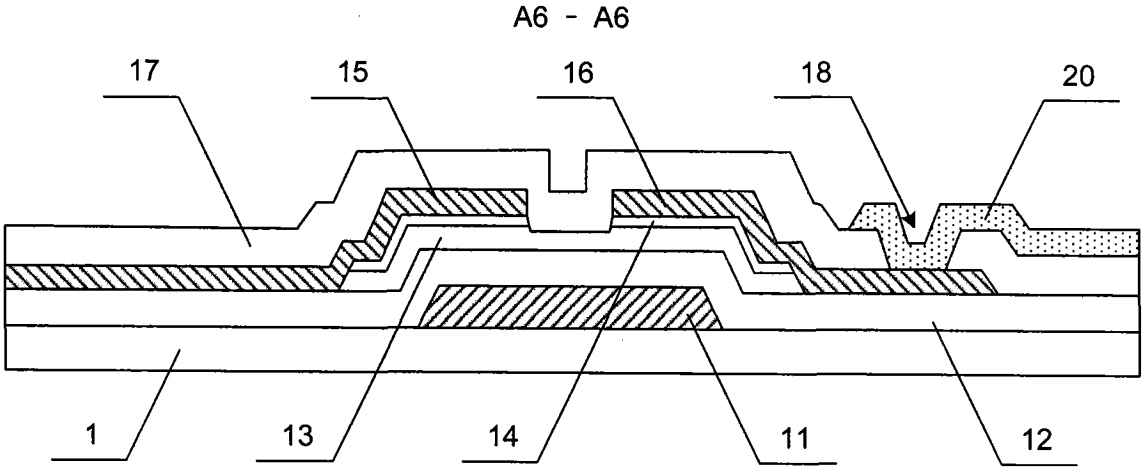

A6 - A6
17
15
16
18
20
1
13
14
11
12

图 17

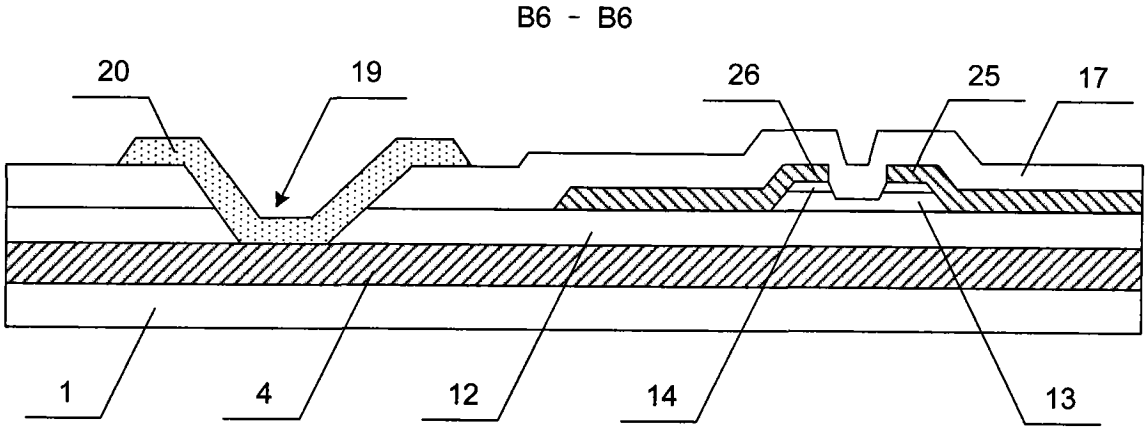

B6 - B6
20
19
26
25
17
1
4
12
14
13

图 18

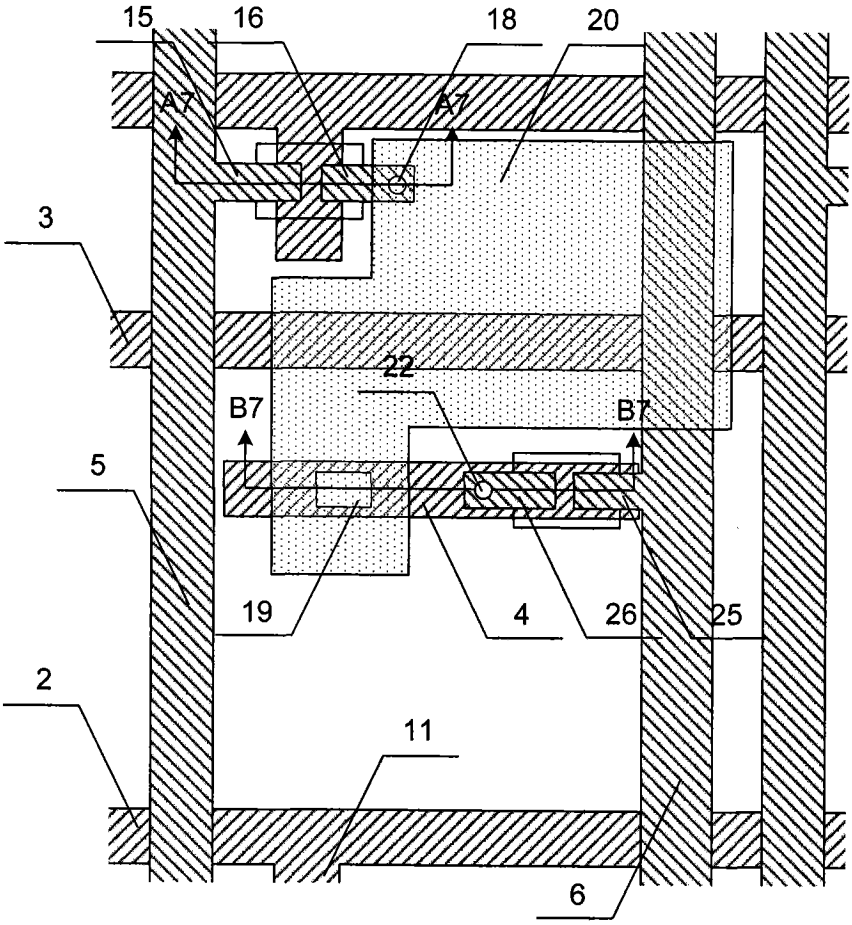

15
16
18
20
A7
A7
3
22
B7
B7
5
19
4
26
25
2
11
6

图 19

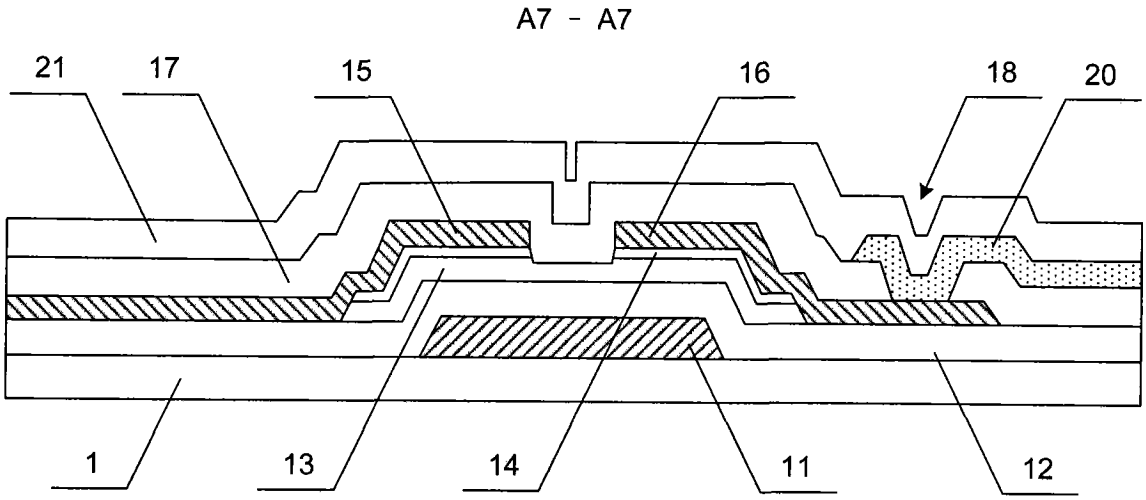

A7 - A7
21
17
15
16
18
20
1
13
14
11
12

图 20

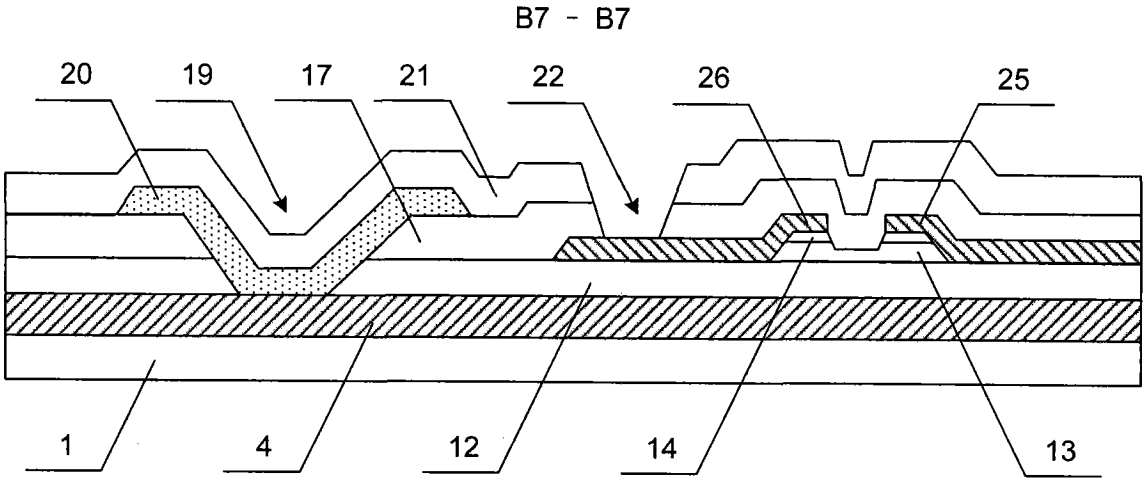

B7 - B7
20
19
17
21
22
26
25
1
4
12
14
13

图 21

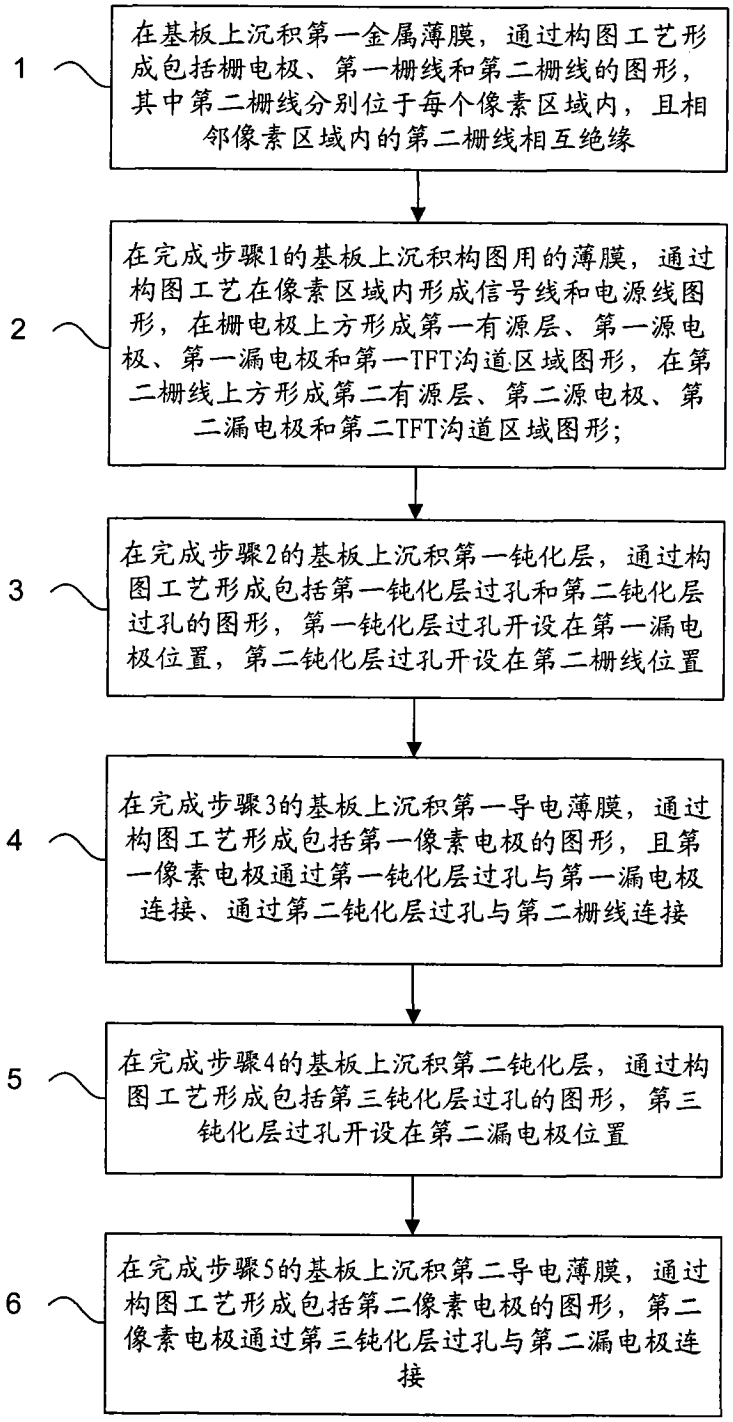

1
在基板上沉积第一金属薄膜，通过构图工艺形成包括栅电极、第一栅线和第二栅线的图形，其中第二栅线分别位于每个像素区域内，且相邻像素区域内的第二栅线相互绝缘
2
在完成步骤1的基板上沉积构图用的薄膜，通过构图工艺在像素区域内形成信号线和电源线图形，在栅电极上方形成第一有源层、第一源电极、第一漏电极和第一TFT沟道区域图形，在第二栅线上方形成第二有源层、第二源电极、第二漏电极和第二TFT沟道区域图形；
3
在完成步骤2的基板上沉积第一钝化层，通过构图工艺形成包括第一钝化层过孔和第二钝化层过孔的图形，第一钝化层过孔开设在第一漏电极位置，第二钝化层过孔开设在第二栅线位置
4
在完成步骤3的基板上沉积第一导电薄膜，通过构图工艺形成包括第一像素电极的图形，且第一像素电极通过第一钝化层过孔与第一漏电极连接、通过第二钝化层过孔与第二栅线连接
5
在完成步骤4的基板上沉积第二钝化层，通过构图工艺形成包括第三钝化层过孔的图形，第三钝化层过孔开设在第二漏电极位置
6
在完成步骤5的基板上沉积第二导电薄膜，通过构图工艺形成包括第二像素电极的图形，第二像素电极通过第三钝化层过孔与第二漏电极连接

图 22

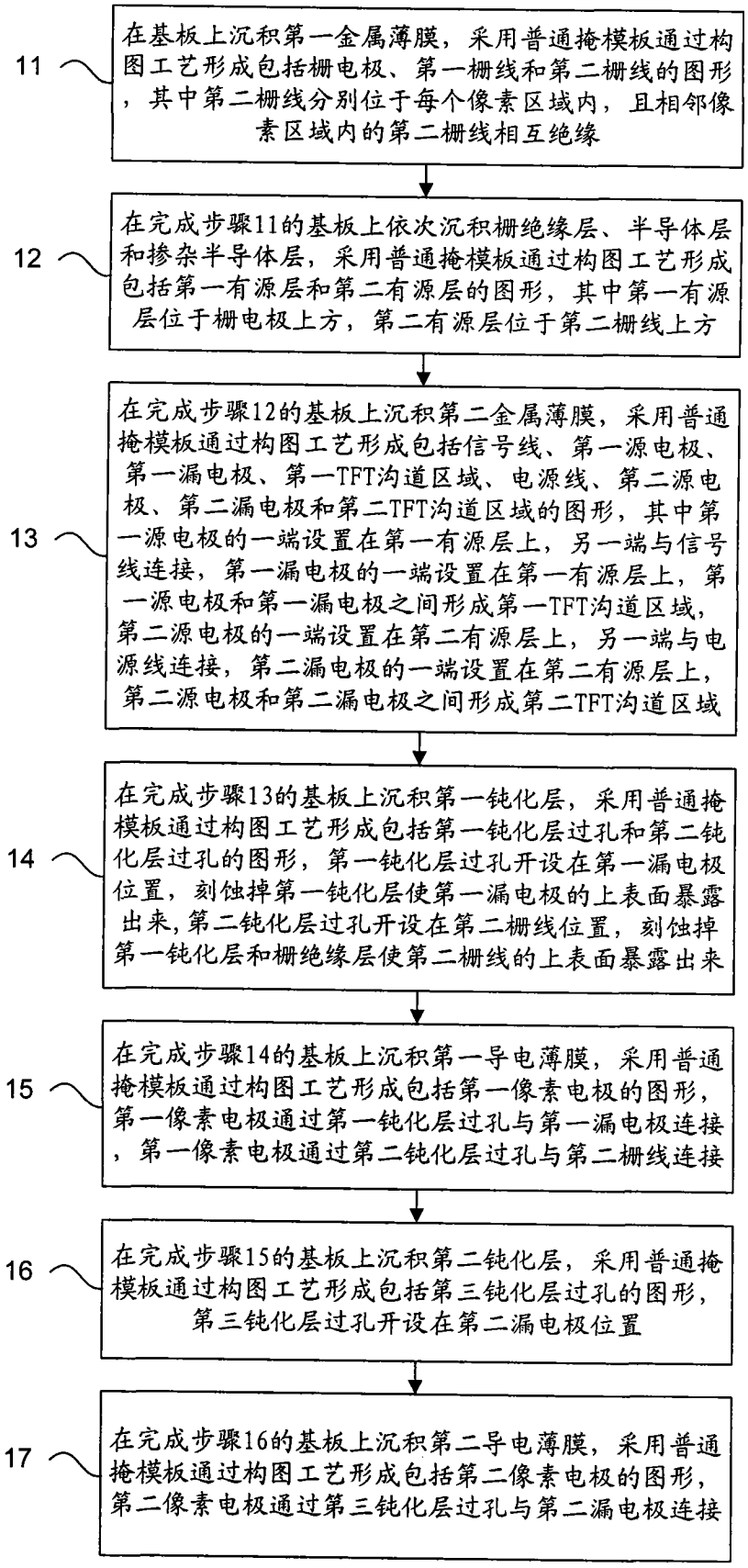

11
在基板上沉积第一金属薄膜，采用普通掩模板通过构图工艺形成包括栅电极、第一栅线和第二栅线的图形，其中第二栅线分别位于每个像素区域内，且相邻像素区域内的第二栅线相互绝缘
12
在完成步骤11的基板上依次沉积栅绝缘层、半导体层和掺杂半导体层，采用普通掩模板通过构图工艺形成包括第一有源层和第二有源层的图形，其中第一有源层位于栅电极上方，第二有源层位于第二栅线上方
13
在完成步骤12的基板上沉积第二金属薄膜，采用普通掩模板通过构图工艺形成包括信号线、第一源电极、第一漏电极、第一TFT沟道区域、电源线、第二源电极、第二漏电极和第二TFT沟道区域的图形，其中第一源电极的一端设置在第一有源层上，另一端与信号线连接，第一漏电极的一端设置在第一有源层上，第一源电极和第一漏电极之间形成第一TFT沟道区域，第二源电极的一端设置在第二有源层上，另一端与电源线连接，第二漏电极的一端设置在第二有源层上，第二源电极和第二漏电极之间形成第二TFT沟道区域
14
在完成步骤13的基板上沉积第一钝化层，采用普通掩模板通过构图工艺形成包括第一钝化层过孔和第二钝化层过孔的图形，第一钝化层过孔开设在第一漏电极位置，刻蚀掉第一钝化层使第一漏电极的上表面暴露出来，第二钝化层过孔开设在第二栅线位置，刻蚀掉第一钝化层和栅绝缘层使第二栅线的上表面暴露出来
15
在完成步骤14的基板上沉积第一导电薄膜，采用普通掩模板通过构图工艺形成包括第一像素电极的图形，第一像素电极通过第一钝化层过孔与第一漏电极连接，第一像素电极通过第二钝化层过孔与第二栅线连接
16
在完成步骤15的基板上沉积第二钝化层，采用普通掩模板通过构图工艺形成包括第三钝化层过孔的图形，第三钝化层过孔开设在第二漏电极位置
17
在完成步骤16的基板上沉积第二导电薄膜，采用普通掩模板通过构图工艺形成包括第二像素电极的图形，第二像素电极通过第三钝化层过孔与第二漏电极连接

图 23

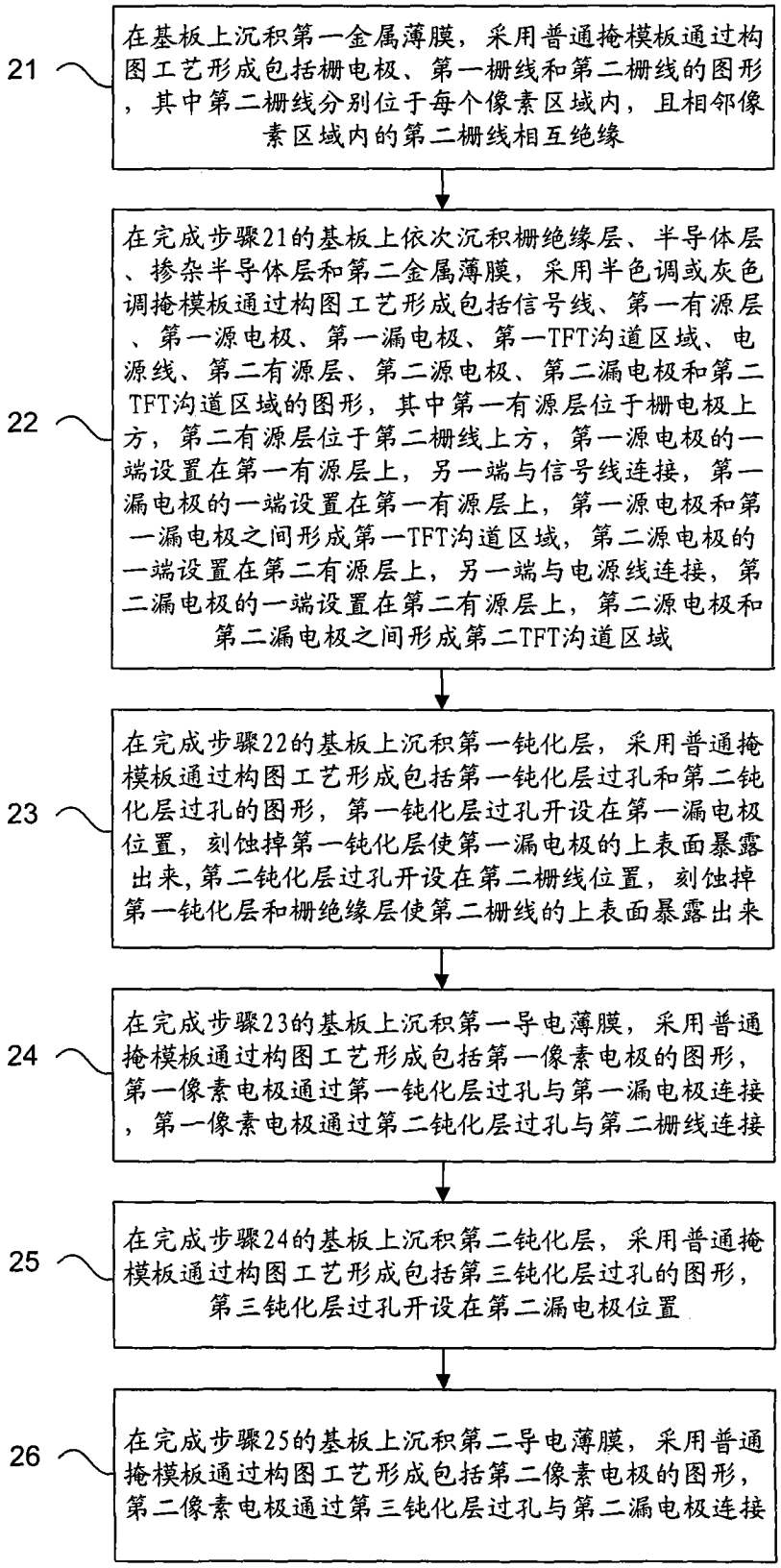
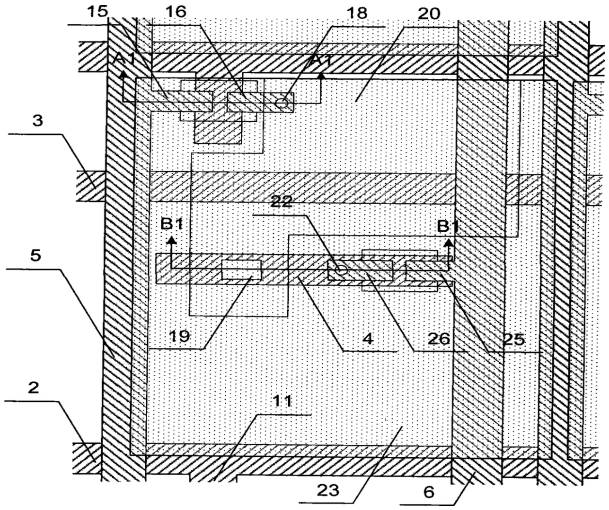

21
在基板上沉积第一金属薄膜，采用普通掩模板通过构图工艺形成包括栅电极、第一栅线和第二栅线的图形，其中第二栅线分别位于每个像素区域内，且相邻像素区域内的第二栅线相互绝缘
22
在完成步骤21的基板上依次沉积栅绝缘层、半导体层、掺杂半导体层和第二金属薄膜，采用半色调或灰色调掩模板通过构图工艺形成包括信号线、第一有源层、第一源电极、第一漏电极、第一TFT沟道区域、电源线、第二有源层、第二源电极、第二漏电极和第二TFT沟道区域的图形，其中第一有源层位于栅电极上方，第二有源层位于第二栅线上方，第一源电极的一端设置在第一有源层上，另一端与信号线连接，第一漏电极的一端设置在第一有源层上，第一源电极和第一漏电极之间形成第一TFT沟道区域，第二源电极的一端设置在第二有源层上，另一端与电源线连接，第二漏电极的一端设置在第二有源层上，第二源电极和第二漏电极之间形成第二TFT沟道区域
23
在完成步骤22的基板上沉积第一钝化层，采用普通掩模板通过构图工艺形成包括第一钝化层过孔和第二钝化层过孔的图形，第一钝化层过孔开设在第一漏电极位置，刻蚀掉第一钝化层使第一漏电极的上表面暴露出来，第二钝化层过孔开设在第二栅线位置，刻蚀掉第一钝化层和栅绝缘层使第二栅线的上表面暴露出来
24
在完成步骤23的基板上沉积第一导电薄膜，采用普通掩模板通过构图工艺形成包括第一像素电极的图形，第一像素电极通过第一钝化层过孔与第一漏电极连接，第一像素电极通过第二钝化层过孔与第二栅线连接
25
在完成步骤24的基板上沉积第二钝化层，采用普通掩模板通过构图工艺形成包括第三钝化层过孔的图形，第三钝化层过孔开设在第二漏电极位置
26
在完成步骤25的基板上沉积第二导电薄膜，采用普通掩模板通过构图工艺形成包括第二像素电极的图形，第二像素电极通过第三钝化层过孔与第二漏电极连接

图 24

专利名称(译)	有源矩阵有机发光二极管像素结构及其制造方法		
公开(公告)号	CN101740605B	公开(公告)日	2014-05-14
申请号	CN200810226096.8	申请日	2008-11-06
[标]申请(专利权)人(译)	北京京东方光电科技有限公司		
申请(专利权)人(译)	北京京东方光电科技有限公司		
当前申请(专利权)人(译)	北京京东方光电科技有限公司		
[标]发明人	张弥		
发明人	张弥		
IPC分类号	H01L27/32 H01L23/522 H01L21/84 H01L21/768		
代理人(译)	韩国胜		
其他公开文献	CN101740605A		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种有源矩阵有机发光二极管像素结构及其制造方法。有源矩阵有机发光二极管像素结构包括形成在基板上并限定了像素区域的第一栅线、信号线和电源线，所述像素区域内分别形成有作为寻址元件的第一薄膜晶体管、控制有机发光二极管的第二薄膜晶体管、第一像素电极和第二像素电极，所述像素区域内还形成有作为第二薄膜晶体管栅电极的第二栅线，所述第二栅线与所述第一栅线同层设置且与所述第一像素电极连接。本发明通过在基板上设置第二栅线，且第二栅线与第一栅线在同一次构图工艺中完成，因此与现有技术九次构图工艺和顺序结构形式相比，使本发明不仅减少了工艺步骤，而且减少了像素结构的厚度。