



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0142153

(43) 공개일자 2015년12월22일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01) G02F 1/133 (2006.01)

(21) 출원번호 10-2014-0070358

(22) 출원일자 2014년06월10일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 삼성로 129 (매탄동)

(72) 발명자

김진우

경남 창원시 의창구 동읍 동읍로 7, 1동 201호 (신안맨션)

강창식

경기도 화성시 동탄공원로 21-12, 915동 901호(능동, 동탄푸른마을포스코더샵아파트)

(뒷면에 계속)

(74) 대리인

박상수

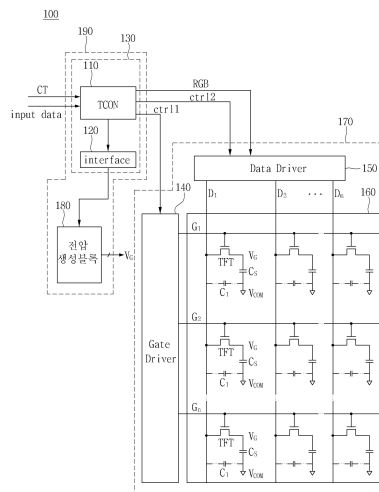
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 크로스토크 특성을 개선하는 액정 표시 장치

(57) 요약

본 발명의 하나의 실시 예에 따른 액정 표시 장치는, 액정 표시 장치는, 복수의 화소를 포함하는 디스플레이부 및 상기 디스플레이부를 제어하며, 상기 디스플레이부 내 상기 화소 제어 시, 크로스토크 유발 조건을 검출하여 상기 검출된 조건에 따라 감마 전압을 보상하여 보상된 계조 전압을 제공하는 감마 전압 보상 블록을 포함한다.

대표도 - 도5



(72) 발명자

김용주

충청북도 충주시 금가면 문산리 238번지 공군아파트 108동 205호

김창신

경기도 수원시 팔달구 중부대로170번길 17, 101동 1802호(인계동, 인계푸르지오)

이진우

경기도 용인시 기흥구 농서로 84, 108호(농서동, 삼성전자(주)기흥공장 무궁화동)

명세서

청구범위

청구항 1

복수의 화소를 포함하는 디스플레이부; 및

상기 디스플레이부를 제어하며, 상기 디스플레이부 내 상기 화소 제어 시, 크로스트크 유발 조건을 검출하여 상기 검출된 조건에 따라 감마 전압을 보상하여 보상된 계조 전압을 제공하는 감마 전압 보상 블록을 포함하는 액정 표시 장치.

청구항 2

제 1 항에 있어서,

상기 감마 전압 보상 블록은,

상기 크로스트크 유발 조건으로서 특정 데이터 패턴을 검출하고, 상기 특정 데이터 패턴에 대응되는 데이터 패킷 정보를 업데이트함으로써 상기 감마 전압을 보상하는 액정 표시 장치.

청구항 3

제 2 항에 있어서,

상기 감마 전압 보상 블록은,

상기 특정 데이터 패턴에 대응되는 소정의 전압과 소정의 시간 조건을 상기 데이터 패킷 정보로서 제공하는 액정 표시 장치.

청구항 4

제 3 항에 있어서,

상기 감마 전압 보상 블록은,

상기 특정 데이터 패턴이 검출되면, 상기 감마 전압을 상기 소정 시간 동안 상기 소정 전압으로서 제공함으로써 상기 감마 전압을 보상하는 액정 표시 장치.

청구항 5

제 4 항에 있어서,

상기 감마 전압 보상 블록은,

보상된 상기 감마 전압을 이용하여 보상된 상기 계조 전압을 상기 디스플레이부에 제공하는 액정 표시 장치.

청구항 6

복수의 화소를 포함하는 디스플레이부;

상기 화소를 제어하며, 상기 화소에 인가될 소정 전압의 보상 여부를 판단하는 전압 보상 제어부; 및

상기 화소에 계조 전압을 제공시, 상기 전압 보상 제어부에 제어됨으로써 보상된 계조 전압을 선택적으로 제공하는 전압 생성부를 포함하는 액정 표시 장치.

청구항 7

제 6 항에 있어서,

상기 전압 보상 제어부는,

외부로부터의 영상 데이터 신호를 수신하여 특정 데이터 패턴과 비교하여 상기 계조 전압의 보상 여부를 결정하

고 그에 따른 정보를 제공하는 액정 표시 장치.

청구항 8

제 7 항에 있어서,

상기 전압 보상 제어부는,

상기 특정 데이터 패턴으로서 크로스토크 유발 패턴으로 설정하고, 상기 특정 데이터 패턴과 상기 영상 데이터 신호를 비교하는 타이밍 제어부; 및

상기 타이밍 제어부의 비교 결과에 따라 상기 계조 전압의 보상과 관련된 데이터를 업데이트하여 상기 전압 생성부에 제공하는 인터페이스부를 포함하는 액정 표시 장치.

청구항 9

제 8 항에 있어서,,

상기 인터페이스부는,

상기 비교 결과에 따라, 소정의 시간 정보 및 소정 전압 정보를 제공하는 액정 표시 장치.

청구항 10

제 6 항에 있어서,

상기 전압 생성부는,

상기 디스플레이부에서 요구되는 상기 계조 전압을 제공하되,

상기 전압 보상 제어부에 제어됨으로써, 상기 전압 보상 제어부의 비교 결과에 따라 소정 조건으로 감마 전압을 보상하고, 상기 감마 전압을 이용하여 상기 계조 전압을 제공함으로써 보상된 상기 계조 전압을 제공하는 액정 표시 장치.

발명의 설명

기술 분야

[0001]

액정 표시 장치에 관한 것으로, 특히, 크로스토크(crosstalk) 특성에 대해 공통 전압에 유입되는 리플 성분을 반영할 수 있는 액정 표시 장치 및 그의 제어 방법에 관한 것이다.

배경 기술

[0002]

최근 여러 종류의 평판 디스플레이 소자가 개발되어 휴대용 정보기기 및 IT 제품에 적용되고 있다. 평판 디스플레이 소자 중 액정 표시 장치(LCD: Liquid Crystal Display device)는 휴대용으로 기기에 적합하여, 노트북 컴퓨터, 모니터, 우주선, 항공기 등에 이르기까지 응용 분야가 확장되고 있다.

[0003]

액정 표시 장치는 매트릭스 형태로 배열된 제어용 스위치, 예를 들어 TFT(Thin Film Transistor)들에 인가되는 영상 신호에 따라 액정층을 통과하는 빛의 투과율을 달라지도록 조절함으로써 원하는 이미지를 표시할 수 있다.

[0004]

이러한 액정 표시 장치에서, 특정 패턴을 디스플레이 시, 순간적 로드 변화가 커서 화소 간의 신호 간섭이 유발되고 이에 따라 공통 전압의 왜곡이 발생할 수 있다.

발명의 내용

해결하려는 과제

[0005]

본 발명의 목적은 물리적 구성 및 제어가 용이하면서도 효율적으로 크로스토크 특성을 개선할 수 있는 액정 표시 장치에 관한 것이다.

과제의 해결 수단

[0006]

상기 목적을 달성하기 위하여 본 발명의 하나의 실시 예에 따른 액정 표시 장치는, 복수의 화소를 포함하는 디

스플레이부 및 상기 디스플레이부를 제어하며, 상기 디스플레이부 내 상기 화소 제어 시, 크로스토크 유발 조건을 검출하여 상기 검출된 조건에 따라 감마 전압을 보상하여 보상된 계조 전압을 제공하는 감마 전압 보상 블록을 포함한다.

[0007] 실시예로서, 상기 감마 전압 보상 블록은, 상기 크로스토크 유발 조건으로서 특정 데이터 패턴을 검출하고, 상기 특정 데이터 패턴에 대응되는 데이터 패킷 정보를 업데이트함으로써 상기 감마 전압을 보상한다.

[0008] 실시예로서, 상기 감마 전압 보상 블록은, 상기 특정 데이터 패턴에 대응되는 소정의 전압과 소정의 시간 조건을 상기 데이터 패킷 정보로서 제공한다.

[0009] 실시예로서, 상기 룩업 테이블은, 소정 픽셀에 대해 상기 룩업 데이터를 출력한다.

[0010] 실시예로서, 상기 감마 전압 보상 블록은, 상기 특정 데이터 패턴이 검출되면, 상기 감마 전압을 상기 소정 시간 동안 상기 소정 전압으로서 제공함으로써 상기 감마 전압을 보상한다.

[0011] 실시예로서, 상기 감마 전압 보상 블록은, 보상된 상기 감마 전압을 이용하여 보상된 상기 계조 전압을 상기 디스플레이부에 제공한다.

[0012] 본 발명의 다른 실시 예에 따른 액정 표시 장치는, 복수의 화소를 포함하는 디스플레이부, 상기 화소를 제어하며, 상기 화소에 인가될 소정 전압의 보상 여부를 판단하는 전압 보상 제어부 및 상기 화소에 계조 전압을 제공할 시, 상기 전압 보상 제어부에 제어됨으로써 보상된 계조 전압을 선택적으로 제공하는 전압 생성부를 포함한다.

[0013] 실시예로서, 상기 전압 보상 제어부는, 외부로부터의 영상 데이터 신호를 수신하여 특정 데이터 패턴과 비교하여 상기 계조 전압의 보상 여부를 결정하고 그에 따른 정보를 제공한다.

[0014] 실시예로서, 상기 전압 보상 제어부는, 상기 특정 데이터 패턴으로서 크로스토크 유발 패턴으로 설정하고, 상기 특정 데이터 패턴과 상기 영상 데이터 신호를 비교하는 타이밍 제어부 및 상기 타이밍 제어부의 비교 결과에 따라 상기 계조 전압의 보상과 관련된 데이터를 업데이트하여 상기 전압 생성부에 제공하는 인터페이스부를 포함한다.

[0015] 상기 인터페이스부는, 상기 비교 결과에 따라, 소정의 시간 정보 및 소정 전압 정보를 제공한다.

[0016] 실시예로서, 상기 전압 생성부는, 상기 디스플레이부에서 요구되는 상기 계조 전압을 제공하되, 상기 전압 보상 제어부에 제어됨으로써, 상기 전압 보상 제어부의 비교 결과에 따라 소정 조건으로 감마 전압을 보상하고, 상기 감마 전압을 이용하여 상기 계조 전압을 제공함으로써 보상된 상기 계조 전압을 제공한다.

[0017] 실시예로서, 상기 전압 생성부는, 상기 감마 전압을 생성하는 디지털 감마 전압 생성부 및 상기 감마 전압을 수신하며 상기 전압 보상 제어부의 제어를 받아 상기 감마 전압을 소정 시간 및 소정 전압조건에 따라 변조함으로써 보상된 상기 계조 전압을 제공하는 디지털 계조 전압 생성부를 포함한다.

[0018] 본 발명의 또 다른 실시 예에 따른 액정 표시 장치는, 패널을 제어하며, 상기 패널의 동작 조건에 따라 영상 데이터 신호를 처리하되, 상기 영상 데이터 및 기 설정된 크로스토크 유발 패턴을 비교하는 타이밍 제어부, 상기 타이밍 제어부와 연결되며, 상기 크로스토크 유발 패턴이 발생되면 상기 크로스토크 유발 패턴을 보상할 수 있는 데이터 패킷으로 업데이트하는 인터페이스부 및 상기 인터페이스부에 제어를 받으며, 상기 데이터 패킷을 수신하여 감마 전압을 보상하는 전압 생성부를 포함할 수 있다.

[0019] 실시예로서, 상기 타이밍 제어부는, 상기 영상 데이터 신호를 기 설정된 상기 크로스토크 유발 패턴과 비교하는 패턴 데이터 검출부 및 상기 크로스토크 유발 패턴에 대응되는 복수의 소정 시간 및 소정 전압 조건들을 저장하는 룩업 테이블을 포함할 수 있다.

[0020] 실시예로서, 상기 인터페이스부는, 복수의 패킷 데이터를 제공할 시, 상기 크로스토크 유발 패턴이 검출되면 상기 검출 결과에 따라 소정의 전압 및 소정 시간 조건의 정보를 추가하여 상기 데이터 패킷을 상기 전압 생성부에 제공할 수 있다.

[0021] 실시예로서, 상기 전압 생성부는, 상기 패널에서 요구되는 계조 전압을 제공하며, 상기 크로스토크 유발 패턴 발생 시, 상기 감마 전압을 조정하여 보상된 상기 계조 전압을 제공할 수 있다.

[0022] 실시예로서, 상기 전압 생성부는, 상기 감마 전압으로서 디지털 기준 감마 전압을 생성하는 디지털 감마 전압 생성부 및 상기 디지털 기준 감마 전압을 이용하여 상기 계조 전압을 제공하는 디지털 계조 전압 생성부를 포함하며, 상기 인터페이스부의 제어되어, 상기 디지털 기준 감마 전압을 소정 시간 및 소정 전압 조건에 따라 변조

함으로써 보상된 상기 계조 전압을 제공할 수 있다.

[0023] 실시예로서, 상기 디지털 감마 전압 생성부는 복수의 디지털 감마 버퍼를 포함할 수 있다.

[0024] 실시예로서, 상기 디지털 계조 전압 생성부는 상기 디지털 기준 감마 전압과 연결된 저항열 및 상기 저항열과 연결된 프리디코더를 포함할 수 있다.

[0025] 실시예로서, 상기 크로στο크 유발 패턴 발생 시, 상기 인터페이스부의 상기 데이터 패킷에 응답하여, 상기 디지털 기준 감마 전압이 소정 시간 및 소정 전압 조건으로 보상되어 제공될 수 있다.

[0026] 실시예로서, 상기 크로στο크 유발 패턴 발생 시, 상기 프리 디코더는 보상된 감마 전압을 선택적으로 출력할 수 있다.

발명의 효과

[0027] 본 발명의 실시 예에 따른 액정 표시 장치는, 크로στο크 현상을 개선하도록 크로στο크 유발 패턴 데이터를 검출하고, 이에 적절히 소정 시간 동안 소정 전압을 보상하여 감마 전압을 변조시켜 제공함으로써 물리적 추가 비용을 줄이고 제한된 면적의 효율을 향상시킬 수 있다.

도면의 간단한 설명

[0028] 도 1은 일반적인 액정 표시 장치(10)를 간략하게 나타낸 블록도,

도 2는 누화 현상의 예를 도시한 도면,

도 3은 종래의 크로στο크 현상을 보상하는 보상 전압 블록(50)의 블록도,

도 4는 종래의 디지털 방식의 감마 전압 보상 블록(70)의 블록도,

도 5는 본 발명의 일 실시예에 따른 액정 표시 장치(100)의 블록도,

도 6은 도 5에 따른 감마 전압 보상 블록(190)의 상세한 회로도,

도 7은 도 6에 따른 타이밍 제어부(110)의 간략한 블록도,

도 8은 도 7에 따른 패턴 데이터 검출부(112)의 블록도,

도 9는 도 7에 따른 록업 테이블(114)의 블록도,

도 10은 도 5에 따른 인터페이스부(120)의 패킷(packet) 형태를 모델링한 도면,

도 11은 도 5에 따른 액정 표시 장치의 실질적인 감마 전압이 보상되는 예의 그래프,

도 12는 도 5에 도시된 액정 표시 장치(100)를 포함하는 컴퓨터 시스템(210)의 일 실시 예, 및

도 13은 도 5에 도시된 액정 표시 장치(100)를 포함하는 컴퓨터 시스템(220)의 다른 실시 예,

도 14는 도 5에 도시된 액정 표시 장치(100)를 포함하는 컴퓨터 시스템(230)의 또 다른 실시 예이다.

발명을 실시하기 위한 구체적인 내용

[0029] 이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있도록 상세히 설명하기 위하여, 본 발명의 가장 바람직한 실시예를 첨부 도면을 참조하여 설명하기로 한다. 본 발명을 설명함에 있어서, 본 발명의 요지와 무관한 공지의 구성은 생략될 수 있다. 각 도면의 구성요소들에 참조 번호를 부가함에 있어서, 동일한 구성 요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 번호를 가지도록 하고 있음에 유의하여야 한다.

[0030] 본문에 개시되어 있는 본 발명의 실시 예들에 대해서, 특정한 구조적 내지 기능적 설명들은 단지 본 발명의 실시 예를 설명하기 위한 목적으로 예시된 것으로, 본 발명의 실시 예들은 다양한 형태로 실시될 수 있으며 본문에 설명된 실시 예들에 한정되는 것으로 해석되어서는 안 된다.

[0031] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시 예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.

- [0032] 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위로부터 이탈되지 않은 채 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다.
- [0033] 어떤 구성요소가 다른 구성요소에 "연결되어" 있거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다. 구성요소들 간의 관계를 설명하는 다른 표현들, 즉 "~사이에"와 "바로 ~사이에" 또는 "~에 이웃하는"과 "~에 직접 이웃하는" 등도 마찬가지로 해석되어야 한다.
- [0034] 본 출원에서 사용한 용어는 단지 특정한 실시 예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 개시된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0035] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- [0036] 한편, 어떤 실시 예가 달리 구현 가능한 경우에 특정 블록 내에 명기된 기능 또는 동작이 순서도에 명기된 순서와 다르게 일어날 수도 있다. 예를 들어, 연속하는 두 블록이 실제로는 실질적으로 동시에 수행될 수도 있고, 관련된 기능 또는 동작에 따라서는 상기 블록들이 거꾸로 수행될 수도 있다.
- [0037] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시 예들을 설명한다.
- [0038] 도 1은 일반적인 액정 표시 장치(10)를 간략하게 나타낸 블록도이다.
- [0039] 도 1을 참조하면, 액정 표시 장치(10)는 타이밍 제어부(TCON; 11), 게이트 드라이버(Gate Driver; 12), 데이터 드라이버(Data Driver; 13) 및 패널(Panel; 14)을 포함할 수 있다.
- [0040] 우선, 타이밍 제어부(11)는 외부로부터 영상 데이터(RGB) 및 각종 제어 신호(CONTROL)를 수신하여 게이트 드라이버(12) 및 데이터 드라이버(13)의 동작을 제어한다. 각종 제어 신호(CONTROL)는 수평 동기 신호, 수직 동기 신호, 클럭 신호들을 포함할 수 있다.
- [0041] 이러한 타이밍 제어부(11)는 통상적인 제어 신호로서의 예컨대 게이트 구동 신호(ctr11) 및 데이터 구동 신호(ctr12)를 각각 게이트 드라이버(12) 및 데이터 드라이버(13)에 제공하여 그들의 동작 여부를 제어할 수 있다. 또한, 외부로부터의 영상 데이터 신호, 예컨대 R, G, B 신호를 패널(14)의 동작 조건에 따라 적절히 처리한 후 데이터 드라이버(13)에 제공할 수 있다.
- [0042] 게이트 드라이버(12)는 패널(14) 내 구비된 게이트 라인(G1, G2, .. Gn)에 게이트 턴온 전압을 순차적으로 인가한다. 이를 통해, 각 화소에 인가될 게조 전압이 해당 화소에 인가되도록 해당 셀 트랜지스터의 턴온 여부를 제어할 수 있다.
- [0043] 데이터 드라이버(13)는 타이밍 제어부(11)에 의해 제어되고, 패널(14)의 데이터 라인(D1, D2, ... Dm)에 영상 데이터(R, G, B), 즉 픽셀 데이터를 제공한다. 그리하여, 데이터 드라이버(13)는 적색(R), 녹색(G) 및 청색(B) 화소들의 조합을 통해 총 천연색을 표시하도록 제어할 수 있다.
- [0044] 계속해서, 패널(14)은 게이트 라인들(G1, G2, .. Gn)과 데이터 라인들(D1, D2, ... Dm)이 교차하는 부분에 매트릭스 형태로 배열된 복수의 단위 화소를 포함한다.
- [0045] 단위 화소는 하나의 등가 회로로 설명하면, 게이트 라인 및 데이터 라인에 접속되는 스위칭 소자(TFT) 및 이에 연결된 액정 커패시터(liquid crystal capacitor; Cs)를 포함한다. 특히, 액정 커패시터(Cs)는 스위칭 소자(TFT)의 드레인 단자(a)와 공통 전압 전극(V_{COM})을 두 단자로 하며, 두 단자 사이는 유전율 이방성(dielectric

anisotropy)을 갖는 유전층으로 구성된다.

- [0046] 단위 화소들의 동작은, 게이트 드라이버(12)에 의하여 하나의 게이트 라인에 구동 신호가 인가되면, 게이트 라인에 연결된 스위칭 소자들(TFT)이 턴온된다. 스위칭 소자들(TFT)을 통하여 데이터 드라이버(13)로부터 데이터 라인들(D1, D2, ... D_m)에 인가된 픽셀 데이터가 게이트 드라이버(12)에 의해 턴온된 스위칭 소자(TFT)의 드레인 단자(a)로 전달된다. 이로써, 액정 커패시터(Cs)에 걸리는 전계에 의해 액정 셀(미도시)의 액정 배향 상태가 변화되어 이미지가 디스플레이 된다.
- [0047] 이러한 액정 표시 장치에서, 특정 데이터 패턴을 디스플레이시, 화소간의 간섭 현상으로 인해 공통 전극(V_{COM})과 데이터 라인(D1)간에 기생 커패시턴스(C1)가 발생할 수 있다. 따라서, 공통 전극(V_{COM})의 전압이 왜곡될 수 있다.
- [0048] 자세히 설명하면, 액정 커패시터(Cs)에는 소정의 화소 전압이 걸리는 것을 기대할 수 있는데, 다음의 수식 1을 이용하여 설명할 수 있다.
- [0049] [수식 1]
- [0050] $V_{cs} = V_g - V_{com}$
- [0051] (V_{cs}는 액정 커패시터 전압, V_g는 드레인 단자(a)의 전압, V_{com}는 공통 전극에 인가되는 전압)
- [0052] 즉, 액정 커패시터(Cs)에 걸리는 전압이 소정의 기대 전압이며, 이는 스위칭 소자(TFT)의 드레인 단자(a)에 걸리는 계조 전압(gray scale)과 공통 전극(V_{COM})에 걸리는 공통 전압의 차이로서 정의될 수 있다.
- [0053] 이 때, 기생 커패시턴스(C1)로 인하여 공통 전압(V_{COM})에 기생 성분이 추가되어 V_{COM} +가 되었다고 가정하기로 한다. 그렇다면, 수식 1에 의거하여, 액정 커패시터(Cs)에 걸리는 전압, V_{cs}는 소정 기대치 보다 만큼 줄어들게 된다. 다시 말해, 화소 간의 간섭에 의해 공통 전압(V_{COM})에 리플이 유발될 때, 이로 인해, 원하는 색상과 다른 색상으로 디스플레이됨으로써 화질의 품질 저하의 요인이 될 수 있다. 이를 누화 현상(crosstalk), 크로스토크라고 명칭한다.
- [0054] 도 2는 누화 현상의 일 예를 도시한 도면이다.
- [0055] 도 2와 같이, 특정 디스플레이 패턴에서 원하지 않는 기생 성분으로 인하여 화소의 전압이 변하여 특정 패턴의 디스플레이 이상 현상이 발생될 수 있다. 이로써, 화질의 품질이 저하되므로 이에 대한 방지책이 요구될 수 있다.
- [0056] 도 3은 종래의 크로스토크 현상을 보상하는 보상 전압 블록의 블록도이다.
- [0057] 도 3을 참조하면, 보상 전압 블록(50)은 전압 버퍼부(51), 피드백 커패시터(52), 감마 전압 생성부(53) 및 계조 전압 생성부(54)를 포함한다.
- [0058] 전압 버퍼부(51)는 피드백된 공통 전압(V_{COM}; 이하 공통 전극의 전압을 공통 전압이라 칭함)을 버퍼링(buffering)한다. 전압 버퍼부(51)는 패널(도 1의 14 참조)로부터 피드백된 공통 전압(V_{COM})을 수신함으로써 패널(도 1의 14 참조)에 인가된 공통 전압(V_{COM})을 그대로 반영할 수 있다. 이러한 공통 전압(V_{COM})은 기생 커패시턴스(도 1의 C1 참조)의 영향으로 리플(ripple) 성분이 유입될 수 있다.
- [0059] 피드백 커패시터(52; C_{FB})는 이러한 공통 전압(V_{COM})의 리플(ripple) 성분, 즉 교류 성분을 통과시킬 수 있다. 그리하여 감마 전압 생성부(53)에 리플 성분을 추가하여 제공할 수 있다.
- [0060] 즉, 종래의 감마 전압 보상 방법은, 공통 전압(V_{COM})에 발생된 리플 성분을 감마 전압에 미리 추가하는 방식으로 보상함으로써, 감마 전압과 공통 전압(V_{COM})의 차이를 일정하게 유지하도록 제어할 수 있다.
- [0061] 감마 전압 생성부(53)는 전원 전압(AVDD)과 접지 전압(AGND) 사이의 복수의 저항을 포함한다. 자세히 설명하면, 감마 전압 생성부(53)는 전원 전압(AVDD)과 접지 전압(AGND) 사이의 저항열(Resistor string)을 포함하여 각 노드에 의해 저항이 분배(divided)되도록 한다.

- [0062] 256개의 계조 전압(gray scale)을 생성하기 위해서는 예를 들어, 8개의 감마 전압이 필요할 수 있다.
- [0063] 이 때, 종래의 감마 전압 보상 방법은, 각 노드에서 분배된 전압, 즉 감마 전압이 출력될 때, 미리 공통 전압(V_{COM})의 리플 전압만큼 추가되어 보상되도록 한다. 따라서, 공통 전압(V_{COM})의 변화 추이만큼 감마 전압도 실질적으로 동등한 추이를 갖는 전압이 되도록 생성할 수 있다.
- [0064] 계조 전압 생성부(54)는 각 노드로부터 분배된 전압을 인가받는 패드(PAD) 및 복수의 감마 버퍼(55)를 포함한다.
- [0065] 계조 전압 생성부(54)는 감마 전압 생성부(53)로부터 생성된 다수의 감마 전압과 연결된다. 설명의 편의상, 일대일 대응되는 것으로 도시하였으나, 실질적으로는 하나의 감마 전압 대비 복수개의 계조 전압으로 출력되도록 구성될 수 있다. 저항열(R1, R2, ...)은 복수의 계조 전압 사이에 각각 형성되어, 저항열(R1, R2, ...) 사이의 각 노드의 전압이 각각 계조 전압으로 출력될 수 있다.
- [0066] 여기서, 이미 보상된 감마 전압으로부터 계조 전압(V_{G1} , V_{G2} ...)이 생성됨으로써 계조 전압(V_{G1} , V_{G2} ...)도 리플만큼의 변이를 갖는 전압으로서 출력된다. 그리하여, 각 감마 버퍼(55)로부터 출력되는 복수의 계조 전압(V_{G1} , V_{G2} ...)은 패널(도 1의 14 참조)의 스위칭 소자(TFT)의 드레인 단자(도1의 a 참조)로 인가될 수 있다. 따라서, 각 화소의 전압은 계조 전압(V_{G1} , V_{G2} ...)과 공통 전압(V_{COM})의 차이만큼 일정하게 유지됨으로써 크로스토크 현상을 개선할 수 있다. 종래의 이러한 감마 전압 보상 방법은 아날로그 방식의 감마 전압 보상 방법이다.
- [0067] 하지만, 이러한 아날로그 방식의 감마 전압 보상 방법에서, 감마 전압 생성부(53)로부터 계조 전압 생성부(54)로 연결되는 라인의 저항, 즉 글래스 저항(resistor on glass)의 영향을 무시할 수 없다. 다시 말하면, 감마 전압 생성부(53)에서 보상된 감마 전압이 글래스 저항의 추가로 보상된 그 값 자체를 유지한다고 보기 어려울 수 있다. 또한, 추가로 구성되어야 하는 전압 버퍼부(51) 및 피드백 커패시터(52)의 추가 비용과 면적은 모바일 제품의 면적 제한 요소가 될 수 있다.
- [0068] 한편, 디지털 방식의 감마 전압 보상 방법도 개시된 바 있다.
- [0069] 도 4를 참조하여 설명하기로 한다.
- [0070] 도 4는 종래의 디지털 방식의 감마 전압 보상 블록(70)의 블록도이다.
- [0071] 도 4를 참조하면, 감마 전압 보상 블록(70)은 디지털 감마 전압 생성부(71), 디지털 계조 전압 생성부(75), 전압 버퍼부(78) 및 피드백 커패시터(79)를 포함한다.
- [0072] 디지털 감마 전압 생성부(71)는 PMIC(Power Management IC; 73)를 포함한다.
- [0073] PMIC(73)는 소정 전압을 생성하는 도메인(domain)으로서, 여기서는 두 개의 기준 감마 전압을 생성하는 파워 회로부로서 개시한다.
- [0074] PMIC(73)는 전원 전압(AVDD)과 접지 전압(AGND) 사이의 복수의 저항열 및 두 개의 디지털 감마 버퍼(73a, 73b)를 포함한다. 복수의 저항열에 의해 전압이 분배되는 특정 노드에 연결된 각각의 디지털 감마 버퍼(73a, 73b)로부터 기준 감마 전압(VG)이 제공된다.
- [0075] 계조 전압 생성부(75)는 각 노드로부터 분배된 기준 감마 전압(VG)을 인가받는 패드(PAD), 두 개의 디지털 감마 버퍼(75a, 75b), 복수의 프리 디코더(77) 및 복수의 감마 버퍼(75c)를 포함한다.
- [0076] PMIC(73)로부터 출력된 기준 감마 전압은 패드(PAD)를 통해 다시 한번 두 개의 디지털 감마 버퍼(75a, 75b)를 경유하며 버퍼링된다. 여기서, 디지털 감마 버퍼(73a, 73b)에 대응되는 패드(PAD)수는 종래 아날로그 방식보다 줄어들 수 있다.
- [0077] 한편, 프리 디코더(77)의 입력단에는 복수의 저항열이 구비된다. 그리하여, 각각의 저항열의 저항들에 의해 전압 분배된 노드가 프리 디코더(77)와 연결된다. 디지털 감마 버퍼(75a, 75b)로부터 제공된 기준 감마 전압(VG)에 대응되는 전류 경로가 선택되어 프리 디코더(77)를 통해 각각의 감마 버퍼(75c)에 제공된다. 프리 디코더(77)는 선택된 노드의 전압을 전송하는 스위치 기능을 한다.
- [0078] 각각의 감마 버퍼(75c)는 수신된 감마 전압을 이용하여 계조 전압이 출력될 수 있다. 설명의 편의상, 일대일 대응되는 것으로 도시하였으나, 실질적으로는 하나의 감마 전압 대비 복수개의 계조 전압으로 출력되도록 구성될

수 있다.

- [0079] 각 감마 버퍼(55)로부터 출력되는 복수의 게조 전압(V_{G1} , V_{G2} ...)은 패널(도 1의 14 참조)의 스위칭 소자(TFT)의 드레인 단자로 인가될 수 있다.
- [0080] 이 때, 디지털 감마 전압 보상 방식도 아날로그 감마 전압 보상 방식과 유사하게, 전압 버퍼부(78)를 이용하여 패널(도 1의 14 참조)에 인가된 공통 전압(V_{COM})을 피드백 수신함으로써 공통 전압(V_{COM})에 유입된 리플을 그대로 반영할 수 있다. 피드백 커패시터(79)는 프리 디코더(77)의 입력단인 저항열에 공통 전압(V_{COM}) 리플만큼의 전압을 추가하여 제공할 수 있다.
- [0081] 이와 같이, 디지털 감마 전압 보상 방식을 이용하면, 아날로그 감마 전압 보상 방식보다 게조 전압 생성부(77)의 패드(PAD)수를 줄일 수 있지만, 여전히 전압 버퍼부(78) 및 피드백 커패시터(79)의 추가 비용과 면적의 제한을 받을 수 밖에 없다.
- [0082] 도 5는 본 발명의 일 실시예에 따른 액정 표시 장치(100)의 블록도이다.
- [0083] 도 5를 참조하여, 본 발명의 일 실시예에 따른 감마 전압 보상 블록(190)을 포함한 액정 표시 장치(100)의 구성과 동작을 설명하기로 한다.
- [0084] 도 5를 참조하면, 액정 표시 장치(100)는 디스플레이부(170) 및 감마 전압 보상 블록(190)을 포함한다.
- [0085] 디스플레이부(170)는 게이트 드라이버(140), 데이터 드라이버(150) 및 패널(160)을 포함한다.
- [0086] 게이트 드라이버(140)는 패널(160) 내 구비된 게이트 라인($G1$, $G2$, ... G_n)에 게이트 턴온 전압을 순차적으로 인가한다. 이를 통해, 각 화소에 인가될 게조 전압이 해당 화소에 인가되도록 해당 셀 트랜지스터의 턴온 여부를 제어할 수 있다.
- [0087] 데이터 드라이버(150)는 패널(160)의 데이터 라인($D1$, $D2$, ... D_m)에 영상 데이터(R, G, B), 즉 픽셀 데이터를 제공한다. 그리하여, 데이터 드라이버(13)는 적색(R), 녹색(G) 및 청색(B) 화소들의 조합을 통해 총 천연색을 표시하도록 제어할 수 있다.
- [0088] 패널(160)은 게이트 라인들($G1$, $G2$, ... G_n)과 데이터 라인들($D1$, $D2$, ... D_m)이 교차하는 부분에 매트릭스 형태로 배열된 복수의 단위 화소를 포함한다. 단위 화소는, 게이트 라인 및 데이터 라인에 접속되는 스위칭 소자(TFT) 및 이에 연결된 액정 커패시터(C_s)를 포함한다. 액정 커패시터(C_s)는 스위칭 소자(TFT)의 드레인 단자(V_G)와 공통 전압 전극(V_{COM})을 두 단자로 한다. 이러한 액정 표시 장치에서, 특정 데이터 패턴을 디스플레이시, 공통 전극(V_{COM})과 데이터 라인간에 기생 커패시턴스($C1$)가 발생할 수 있다. 따라서, 공통 전극(V_{COM})의 전압에 리플 성분이 유입되어 전압이 왜곡될 수 있다.
- [0089] 본 발명의 일 실시예에 따른 감마 전압 보상 블록(190)은 전압 보상 제어부(130) 및 전압 생성부(180)를 포함한다.
- [0090] 우선, 전압 보상 제어부(130)는 타이밍 제어부(TCON; 110) 및 인터페이스부(interface; 120)를 포함한다.
- [0091] 타이밍 제어부(110)는 게이트 구동 신호(ctr11) 및 데이터 구동 신호(ctr12)를 각각 게이트 드라이버(140) 및 데이터 드라이버(150)에 제공하여 그들의 동작 여부를 제어할 수 있다. 또한, 외부로부터의 영상 데이터 신호, 예컨대 R, G, B 신호를 패널(160)의 동작 조건에 따라 적절히 처리한 후 데이터 드라이버(150)에 제공할 수 있다. 이뿐 아니라, 타이밍 제어부(110)는 입력 데이터(input data)와 기 설정된 크로스토크 유발 패턴(CT)과 비교할 수 있다. 그리하여, 크로스토크 유발 패턴(CT)이 검출되면 인터페이스부(120)에 이를 알린다.
- [0092] 인터페이스부(120)는 크로스토크 유발 패턴(CT)이 발생되면, 크로스토크 유발 패턴을 보상할 수 있는 데이터 패킷(data packet)으로 업데이트한다.
- [0093] 전압 생성부(180)는 디스플레이부(170)에서 요구되는 게조 전압(V_G)을 제공할 수 있다. 이러한 전압 생성부(180)는 인터페이스부(120)의 제어를 받아, 크로스토크 유발 패턴(CT)이 발생되면, 이에 따라 적절히 감마 전압을 보상하여 보상된 게조 전압(V_G)을 제공할 수 있다.
- [0094] 도 6은 도 5에 따른 감마 전압 보상 블록(190)의 상세한 회로도이다.

- [0095] 감마 전압 보상 블록(190)은 전압 보상 제어부(130) 및 전압 생성부(180)를 포함한다.
- [0096] 전압 보상 제어부(130)는 타이밍 제어부(TCON; 110) 및 인터페이스부(interface; 120)를 포함한다.
- [0097] 타이밍 제어부(110) 및 인터페이스부(120)에 대한 상세한 설명은 이후 도 7 내지 도 9를 통해 자세히 하기로 한다.
- [0098] 전압 생성부(180)는 디지털 감마 전압 생성부(181) 및 디지털 계조 전압 생성부(183)를 포함한다.
- [0099] 디지털 감마 전압 생성부(181)는 PMIC(182)를 포함한다.
- [0100] PMIC(182)는 소정 전압을 생성하는 도메인(domain)으로서, 여기서는 두 개의 디지털 기준 감마 전압(VG)을 생성하는 파워 회로부로서 개시한다.
- [0101] PMIC(182)는 전원 전압(AVDD)과 접지 전압(AGND) 사이의 복수의 저항열 및 두 개의 디지털 감마 버퍼(182a, 182b)를 포함한다. 복수의 저항열에 의해 전압이 분배되는 특정 노드에 연결된 각각의 디지털 감마 버퍼(182a, 182b)로부터 기준 감마 전압(VG)이 제공된다.
- [0102] 디지털 계조 전압 생성부(183)는 각 노드로부터 분배된 전압을 인가받는 패드(PAD), 두 개의 디지털 감마 버퍼(183a, 183b), 계조 전압 선택부(185) 및 감마 버퍼부(186)를 포함한다.
- [0103] PMIC(182)로부터 출력된 기준 감마 전압은 패드(PAD)를 통해 다시 한번 두 개의 디지털 감마 버퍼(183a, 183b)를 경유하며 버퍼링된다.
- [0104] 계조 전압 선택부(185)는 복수의 저항열(r)과 이에 연결된 복수의 프리 디코더(Pre DEC)를 포함한다. 그리하여, 각각의 저항열의 저항들에 의해 전압 분배된 노드가 프리 디코더(Pre DEC)와 연결된다. 디지털 감마 버퍼(183a, 183b)로부터 제공된 기준 감마 전압에 대응되는 전류 경로가 저항열을 거쳐 선택되어 프리 디코더(Pre DEC)를 통해 감마 버퍼부(186)에 제공된다. 여기서, 프리 디코더(Pre DEC)는 선택된 전압을 출력하는 스위치로서 기능을 한다.
- [0105] 이 때, 본 발명의 일 실시예에 따르면, 타이밍 제어부(110)에서 크로스토크 유발 패턴(CT)을 검출할 수 있다.
- [0106] 이미 앞서 설명한 대로, 크로스토크 현상 시, 전압 측면으로 보면 공통 전압(V_{com})에 리플 성분이 유입된 것으로서, 종래 방식에서는 이 전압 차이를 그대로 감마 전압에 보상했다. 그러나, 본 발명의 일 실시예에서는 크로스토크 현상은 특정 데이터 패턴으로 인한 간섭 현상이 발생된 것으로서 간주한다. 그리하여, 공통 전압(V_{com}) 리플을 피드백받아 보상했던 것과 달리, 특정 데이터 패턴 시, 공통 전압(V_{com})의 피드백없이 감마 전압을 소정 변조하여 제공할 수 있도록 한다.
- [0107] 보다 구체적으로 설명하면, 타이밍 제어부(110)에서 크로스토크 유발 패턴(CT)이 검출되면 크로스토크 현상을 개선할 수 있는 보상 전압을 제공할 수 있도록 제어 신호를 인터페이스부(120)에 제공한다. 인터페이스부(120)는 이에 대응하여 패킷 정보를 업데이트함으로써 감마 전압의 보상된 전압 및 시간 정보를 프리 디코더(Pre DEC)에 제공한다.
- [0108] 따라서, 프리 디코더(Pre DEC)는 특정 크로스토크 패턴 유발 데이터 수신 시, 보상된 감마 전압을 선택적으로 출력할 수 있다. 이로써, 크로스토크 현상을 개선할 수 있다.
- [0109] 이와 같이, 본 발명의 일 실시예에 따르면 공통 전압(V_{com}) 리플을 피드백받지 않아도 됨으로써 추가의 피드백 라인 및 피드백 커패시터, 전압 버퍼부 같은 종래의 구성을 제외할 수 있다.
- [0110] 다시 말하면, 공통 전압(V_{com}) 리플을 피드백 받는 과정에서 생길 수 있는 기생 저항의 영향을 배제하고 디지털적으로 감마 전압을 선택할 수 있다. 또한, 추가의 자원을 요구하지 않으므로 비용이 절감될 뿐 아니라, 기존 피드백 라인들을 제거할 때, 액정 표시 장치의 두께 및 면적등을 줄일 수 있어 효과적이다.
- [0111] 계속해서, 각각의 감마 버퍼(186)는 보상된 감마 전압을 이용하여 계조 전압을 출력할 수 있다.
- [0112] 각 감마 버퍼(186)로부터 출력되는 복수의 계조 전압(V_{G1} , V_{G2} ...)은 패널(도 5의 160 참조)의 스위칭 소자(TFT)의 드레인 단자로 인가될 수 있다.
- [0113] 도 7은 타이밍 제어부(110)의 간략한 블록도, 도 8은 도 7에 따른 패턴 데이터 검출부(112)의 블록도 및 도 9는

도 7에 따른 록업 테이블(114)의 블록도이다.

- [0114] 도 7 내지 도 9를 참조하면, 타이밍 제어부(110)는 패턴 데이터 검출부[PDF(Pattern Detection Function); 112] 및 록업 테이블[LUT(Look Up Table); 114]를 포함한다.
- [0115] 패턴 데이터 검출부(112)는 입력 데이터(input data)를 기 설정된 크로스토크 유발 패턴(CT)과 비교하여 입력 데이터(input data)가 크로스토크 유발 패턴에 속하는지를 판단한다. 그리하여, 만약 입력 데이터(input data)가 크로스토크 유발 패턴 데이터(CT)이면 감마 전압 출력 시, 특정 전압과 특정 시간으로 보상하도록 제어 신호를 출력한다.
- [0116] 그리하여, 현재 입력된 크로스토크 유발 패턴 데이터(CT)에 대응하여 록업 테이블(114)에서 특정 전압과 특정 시간 조건을 선택하도록 한다.
- [0117] 록업 테이블(114)은 복수의 전압과 시간 조건들이 설정되어 있어서, 해당하는 크로스토크 유발 패턴 데이터(CT)에 대응되는 전압과 시간 조건을 출력할 수 있다.
- [0118] 도 10은 도 5에 따른 인터페이스부(120)의 패킷(packet) 형태를 모델링한 도면이다.
- [0119] 도 10을 참조하면, 인터페이스부(120)의 패킷 구성은, HBP(Horizontal Blank Period; 대기 단계), SOL(Star Of Line; 전송 개시 인식 단계), 컨피규레이션(Configuration; 데이터 스트림 전송 단계), 픽셀 데이터 라인(Pixel Data line 단계), 웨이트(wait 단계), HBP, SOL 등의 처리 순서로 구성될 수 있다.
- [0120] HBP는 패널의 해당 수평 라인을 구동하는 시간 구간으로서 다음 수평 라인에 대한 디스플레이 정보를 가진 라인 데이터를 수신하기 전까지 이전 동작이 유지되는 구간이다.
- [0121] SOL은 타이밍 제어부(110)가 데이터 드라이버(150)에 데이터 스트림의 전송을 시작하는 것을 인식하는 구간이다.
- [0122] 컨피규레이션은 프리디코더 컨트롤 데이터를 포함한 패킷 데이터(A)와 크로스토크 보상 데이터를 포함한 패킷 데이터(B)를 포함한다. 즉, 인터페이스부(120)는 프리디코더(도 6의 Pre DEC)를 제어할 수 있는 컨트롤 데이터인 패킷 데이터(A)에, 크로스토크 보상 데이터인 (t, v)를 추가하여 전송시킬 수 있다. 전송한 대로, 소정의 감마 전압을 제공할 때, 크로스토크 유발 패턴(CT)이 검출되면 이에 대해 크로스토크 보상 데이터인 (t, v)를 추가하여 소정 시간동안 소정 전압으로 보상해서 감마 전압을 제공할 수 있다.
- [0123] 픽셀 데이터 라인 단계에서 디스플레이 데이터, 즉 픽셀 데이터를 데이터 드라이버(도 5의 150 참조)에 전송할 수 있다.
- [0124] 웨이트 구간에서는 데이터 드라이버(도 5의 150 참조)에서 픽셀 데이터를 처리할 수 있다.
- [0125] 새로운 데이터 스트림이 수신되기 까지 대기 구간인 HBP가 수행되고, 패킷 데이터 전송 개시 인식 단계인 SOL이 이어서 구성될 수 있다.
- [0126] 이는 어디까지나 설명의 편의상 인터페이스의 일 예를 개시한 것이며, 개시된 순서에 제한되지 않음은 물론이다.
- [0127] 본 발명의 일 실시예에서는, 크로스토크 현상을 개선하도록 크로스토크 유발 패턴 데이터를 검출하고, 이에 적절히 소정 시간동안 소정 전압을 보상하여 감마 전압을 변조시켜 제공하고자 하면 발명의 목적 범위를 만족시킬 수 있다.
- [0128] 본 발명의 일 실시예의 동작을 정리하면, 크로스토크 유발 패턴(CT)에 의해 화소 간섭 현상으로 인한 크로스토크 현상이 발생될 것을 방지하도록, 크로스토크 유발 패턴(CT)을 검출하고, 이에 대해 보상할 수 있는 소정 전압과 인가 시간을 록업 테이블(도 7의 114 참조)에서 선택하여 인터페이스부(도 6의 120 참조)에 제공한다. 그리하여, 인터페이스부(도 6의 120 참조)는 패킷 데이터를 업데이트하여 보상 정보를 추가함으로써 전압 생성부(도 6의 180 참조)에 제공할 수 있다. 계조 전압 선택부(도 6의 185 참조)는 소정의 계조 전압을 제공하다가 특정 패턴시에는 소정 보상된 전압을 소정 시간동안 인가함으로써 공통 전압(V_{COM})의 리플 성분을 반영할 수 있도록 제어한다.
- [0129] 따라서, 본 발명의 일 실시예에 따르면, 추가의 하드웨어 구성없이, 공통 전압(V_{COM})의 리플 성분에 대응하여 감마 전압 및 계조 전압을 보상하도록 함으로써 크로스토크 현상을 개선할 수 있다.

- [0130] 도 11은 도 5에 따른 액정 표시 장치의 실질적인 감마 전압이 보상되는 예의 그래프이다.
- [0131] 도 11을 참조하면, X축은 시간 축이고 Y축은 전압 축이다.
- [0132] 소정의 공통 전압(V_{COM})이 제공되다가 크로스토크 유발 패턴(CT)에 의해 리플 성분이 유입되어 전압 이상이 발생할 수 있다.
- [0133] 그 때, 종래의 보상 방식(㉔)으로는 공통 전압(V_{COM})만큼 추가로 보상을 실시하여 그 차이를 줄이고자 했다. 이를 위해서는 피드백 라인과 피드백 커패시터의 물리적 추가의 구성이 불가피했고, 이를 통한 기생 저항 성분을 무시할 수 없었다.
- [0134] 하지만, 본 발명의 방식(㉕)을 이용하면, 공통 전압(V_{COM}) 리플 크기와 실질적으로 동등한 추가 전압과 인가해야 하는 소정 시간에 대해 피드백 라인과 피드백 커패시터의 물리적 추가의 구성없이, 디지털적으로 보상을 실시할 수 있다.
- [0135] 도 12는 도 5에 도시된 액정 표시 장치(100)를 포함하는 컴퓨터 시스템(210)의 일 실시 예를 나타낸다.
- [0136] 도 12를 참조하면, 컴퓨터 시스템(210)은 메모리 장치(211), 메모리 장치(211)을 제어하는 메모리 컨트롤러(212), 무선 송수신기(213), 안테나(214), 애플리케이션 프로세서(215), 입력 장치(216) 및 액정 표시 장치(217)를 포함한다.
- [0137] 무선 송수신기(213)는 안테나(214)를 통하여 무선 신호를 주거나 받을 수 있다. 예컨대, 무선 송수신기(213)는 안테나(214)를 통하여 수신된 무선 신호를 애플리케이션 프로세서(215)에서 처리될 수 있는 신호로 변경할 수 있다.
- [0138] 따라서, 애플리케이션 프로세서(215)는 무선 송수신기(213)로부터 출력된 신호를 처리하고 처리된 신호를 액정 표시 장치(217)로 전송할 수 있다. 또한, 무선 송수신기(213)는 애플리케이션 프로세서(215)으로부터 출력된 신호를 무선 신호로 변경하고 변경된 무선 신호를 안테나(214)를 통하여 외부 장치로 출력할 수 있다.
- [0139] 입력 장치(216)는 애플리케이션 프로세서(215)의 동작을 제어하기 위한 제어 신호 또는 애플리케이션 프로세서(215)에 의하여 처리될 데이터를 입력할 수 있는 장치로서, 터치 패드(touch pad)와 컴퓨터 마우스(computer mouse)와 같은 포인팅 장치(pointing device), 키패드(keypad), 또는 키보드로 구현될 수 있다.
- [0140] 실시 예에 따라, 메모리 장치(211)의 동작을 제어할 수 있는 메모리 컨트롤러(212)는 애플리케이션 프로세서(215)의 일부로서 구현될 수 있고 또한 애플리케이션 프로세서(215)와 별도의 칩으로 구현될 수 있다.
- [0141] 실시 예에 따라, 액정 표시 장치(217)는 도 5에 도시된 액정 표시 장치(100)로 구현될 수 있다.
- [0142] 도 13은 도 5에 도시된 액정 표시 장치(100)를 포함하는 컴퓨터 시스템(220)의 다른 실시 예를 나타낸다.
- [0143] 도 13을 참조하면, 컴퓨터 시스템(220)은 PC(personal computer), 네트워크 서버(Network Server), 태블릿(tablet) PC, 넷-북(net-book), e-리더(e-reader), PDA (personal digital assistant), PMP(portable multimedia player), MP3 플레이어, 또는 MP4 플레이어로 구현될 수 있다.
- [0144] 컴퓨터 시스템(220)은 메모리 장치(221)와 메모리 장치(221)의 데이터 처리 동작을 제어할 수 있는 메모리 컨트롤러(222), 애플리케이션 프로세서(223), 입력 장치(224) 및 액정 표시 장치(225)를 포함한다.
- [0145] 애플리케이션 프로세서(223)는 입력 장치(224)를 통하여 입력된 데이터에 따라 메모리 장치(221)에 저장된 데이터를 액정 표시 장치(225)를 통하여 디스플레이할 수 있다. 예컨대, 입력 장치(224)는 터치 패드 또는 컴퓨터 마우스와 같은 포인팅 장치, 키패드, 또는 키보드로 구현될 수 있다. 애플리케이션 프로세서(223)는 컴퓨터 시스템(220)의 전반적인 동작을 제어할 수 있고 메모리 컨트롤러(222)의 동작을 제어할 수 있다.
- [0146] 실시 예에 따라 메모리 장치(221)의 동작을 제어할 수 있는 메모리 컨트롤러(222)는 애플리케이션 프로세서(223)의 일부로서 구현될 수 있고 또한 애플리케이션 프로세서(223)와 별도의 칩으로 구현될 수 있다.
- [0147] 실시 예에 따라, 액정 표시 장치(225)는 도 5에 도시된 액정 표시 장치(100)로 구현될 수 있다.
- [0148] 도 14는 도 5에 도시된 액정 표시 장치(100)를 포함하는 컴퓨터 시스템(230)의 또 다른 실시 예를 나타낸다.
- [0149] 도 14를 참조하면, 컴퓨터 시스템(230)은 이미지 처리 장치(Image Process Device), 예컨대 디지털 카메라 또는 디지털 카메라가 부착된 이동 전화기, 스마트 폰(smart phone) 또는 태블릿(tablet) 으로 구현될 수 있다.

- [0150] 컴퓨터 시스템(230)은 메모리 장치(231)와 메모리 장치(231)의 데이터 처리 동작, 예컨대 라이트(write) 동작 또는 리드(read) 동작을 제어할 수 있는 메모리 컨트롤러(232)를 포함한다. 또한, 컴퓨터 시스템(230)은 애플리케이션 프로세서(233), 이미지 센서(234) 및 액정 표시 장치(235)을 더 포함한다.
- [0151] 컴퓨터 시스템(230)의 이미지 센서(234)는 광학 이미지를 디지털 신호들로 변환하고, 변환된 디지털 신호들은 애플리케이션 프로세서(233) 또는 메모리 컨트롤러(232)로 전송된다. 애플리케이션 프로세서(233)의 제어에 따라, 상기 변환된 디지털 신호들은 액정 표시 장치(235)를 통하여 디스플레이되거나 또는 메모리 컨트롤러(232)를 통하여 메모리 장치(231)에 저장될 수 있다.
- [0152] 또한, 메모리 장치(231)에 저장된 데이터는 애플리케이션 프로세서(233) 또는 메모리 컨트롤러(232)의 제어에 따라 액정 표시 장치(235)를 통하여 디스플레이된다.
- [0153] 실시 예에 따라, 메모리 장치(231)의 동작을 제어할 수 있는 메모리 컨트롤러(232)는 애플리케이션 프로세서(233)의 일부로서 구현될 수 있고 또한 애플리케이션 프로세서(233)와 별개의 칩으로 구현될 수 있다.
- [0154] 실시 예에 따라, 액정 표시 장치(235)는 도 5에 도시된 액정 표시 장치(100)로 구현될 수 있다.
- [0155] 본 발명은 도면에 도시된 일 실시 예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시 예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 등록 청구 범위의 기술적 사상에 의해 정해져야 할 것이다.

산업상 이용가능성

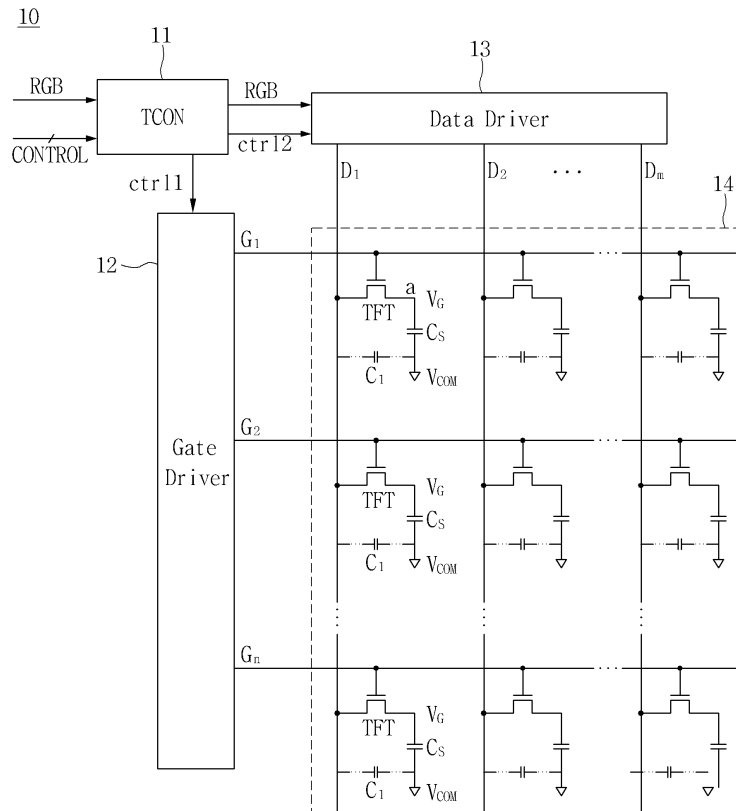
- [0156] 본 발명은 메모리 장치, 특히 액정 표시 장치 및 이를 포함하는 메모리 시스템에 적용이 가능하다.
- [0157] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

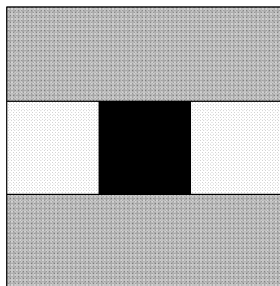
- [0158] 110: TCON
- 120: 인터페이스부
- 140: 게이트 드라이버
- 150: 데이터 드라이버
- 160: 패널
- 180: 전압 생성 블록

도면

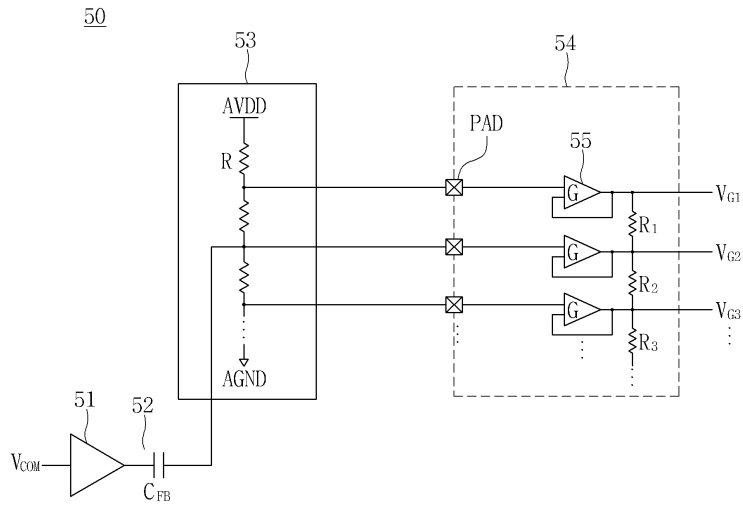
도면1



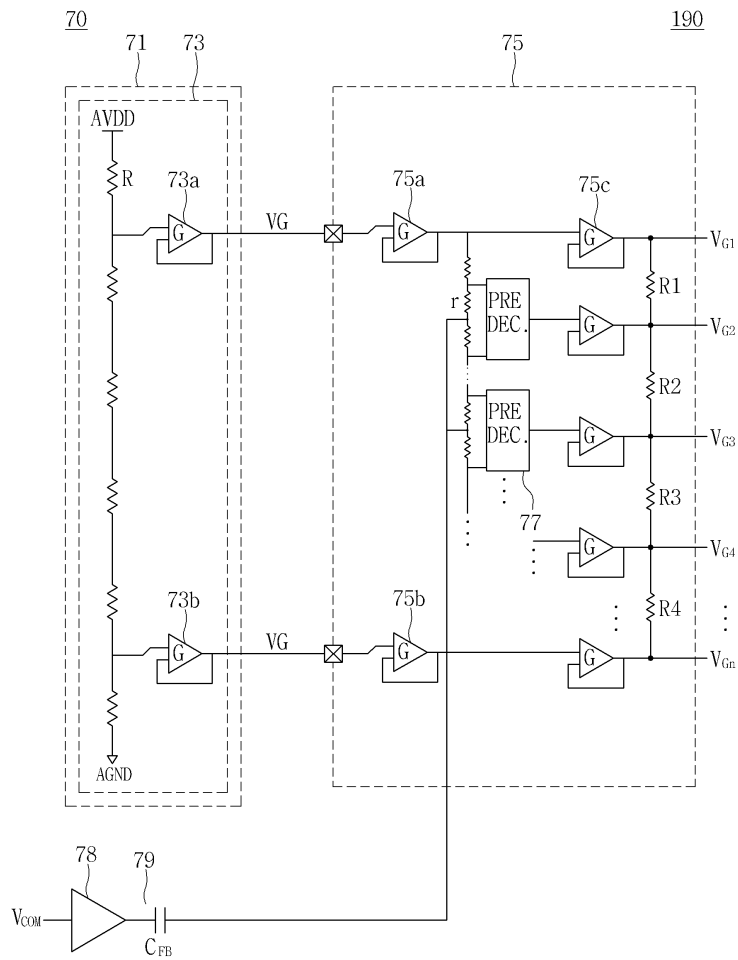
도면2



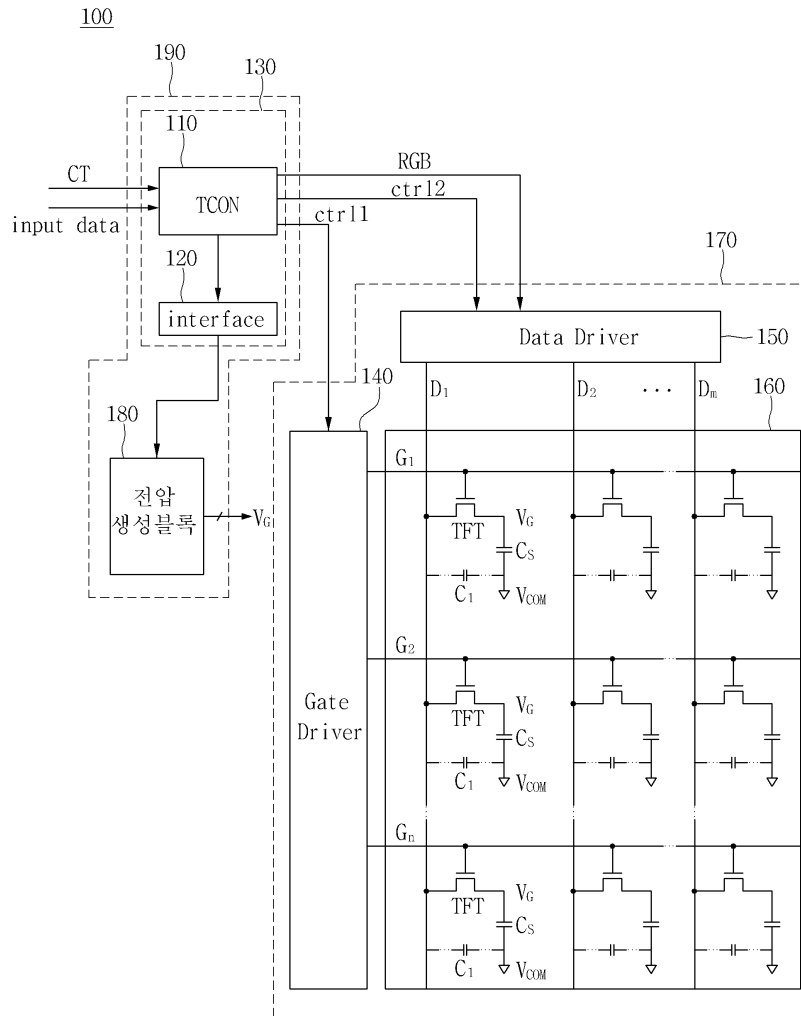
도면3



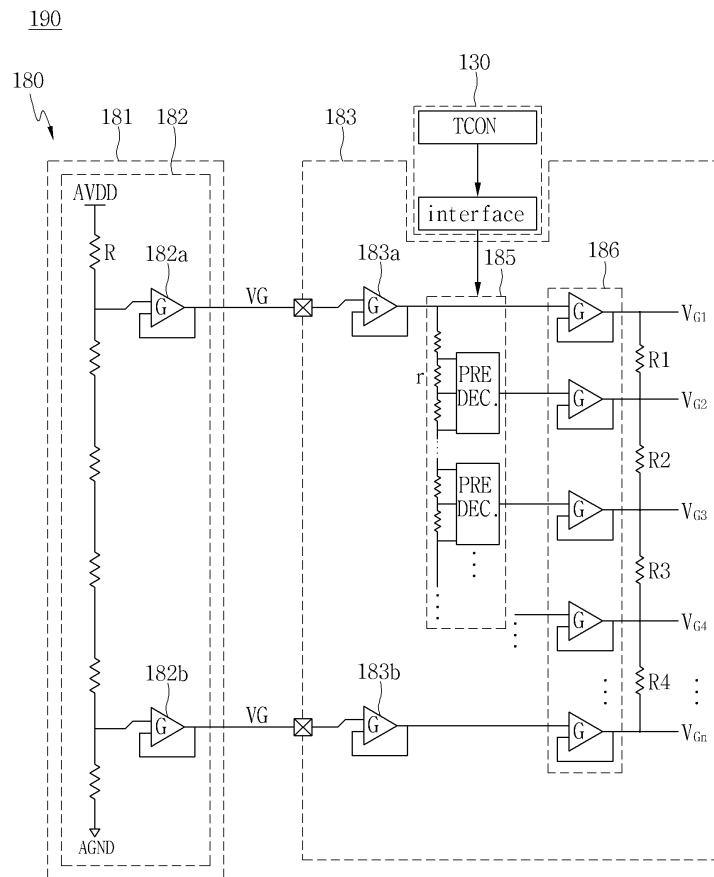
도면4



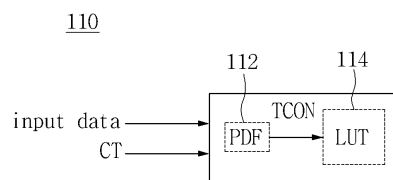
도면5



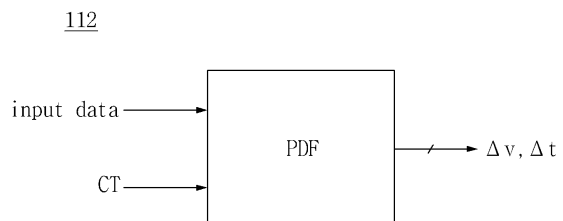
도면6



도면7



도면8



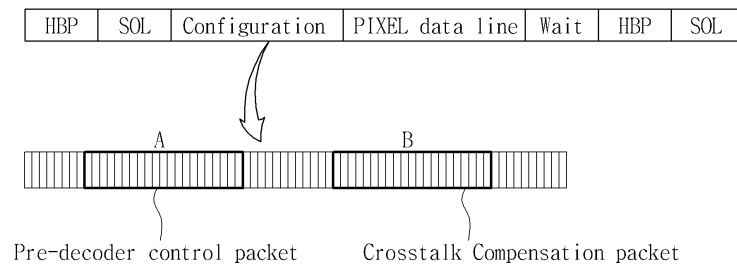
도면9

114

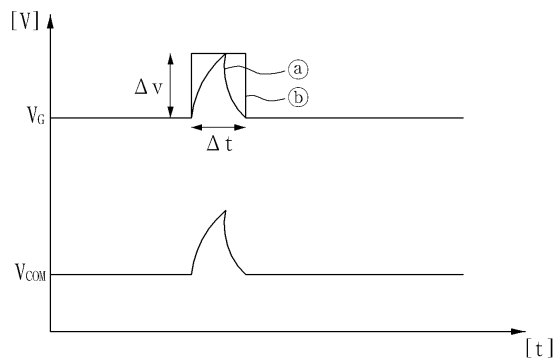
$\Delta v1, \Delta t1$
$\Delta v2, \Delta t2$
$\Delta v3, \Delta t3$
$\Delta v4, \Delta t4$
$\vdots$

도면10

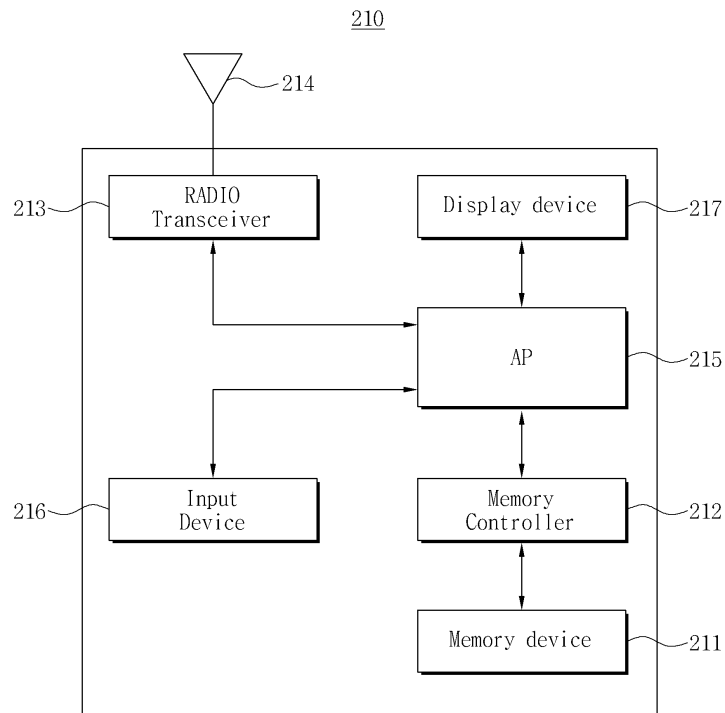
120



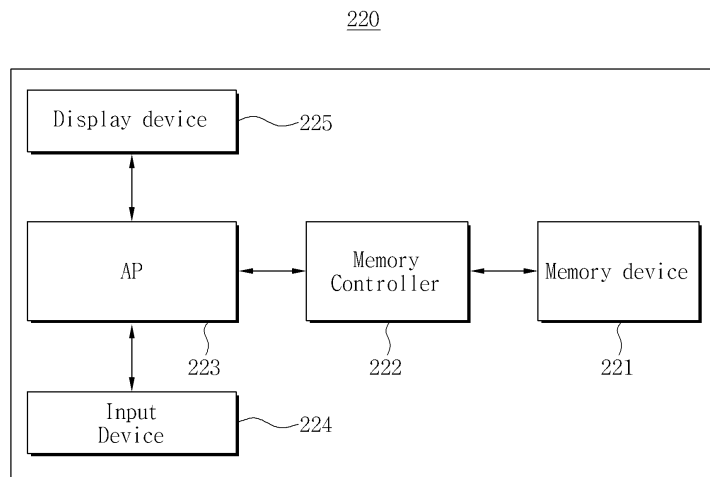
도면11



도면12

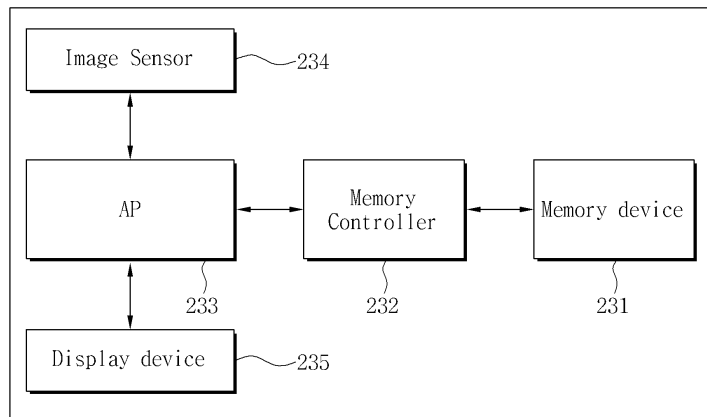


도면13



도면14

230



专利名称(译)	标题：改善串扰特性的液晶显示装置		
公开(公告)号	KR1020150142153A	公开(公告)日	2015-12-22
申请号	KR1020140070358	申请日	2014-06-10
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KIM JIN WOO 김진우 KANG CHANG SIG 강창식 KIM YONG JOO 김용주 KIM CHANG SIN 김창신 LEE JIN WOO 이진우		
发明人	김진우 강창식 김용주 김창신 이진우		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G09G3/3688 G09G2310/027 G09G2320/0285		
外部链接	Espacenet		

摘要(译)

根据本发明的实施例，一种液晶显示装置包括：显示单元，包括多个像素；伽马电压补偿块，用于控制显示单元，并通过检测串扰触发条件提供补偿灰度电压，并在控制显示单元中的像素时根据检测到的条件补偿伽马电压。COPYRIGHT KIPO 2016

