

	(19) 대한민국특허청(KR) (12) 공개특허공보(A)	(11) 공개번호 10-2014-0007581 (43) 공개일자 2014년01월20일
(51) 국제특허분류(Int. Cl.) G02F 1/133 (2006.01) G09G 3/36 (2006.01) (21) 출원번호 10-2012-0074635 (22) 출원일자 2012년07월09일 심사청구일자 없음	(71) 출원인 엘지디스플레이 주식회사 서울특별시 영등포구 여의대로 128(여의도동) (72) 발명자 김준승 대구광역시 달서구 월서로 31, 102동 405호(상인동, 상인동신일해피트리아파트) (74) 대리인 특허법인네이트	

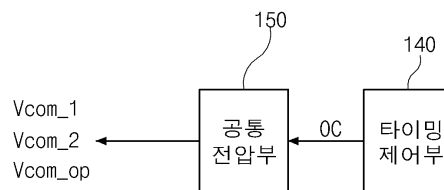
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 액정표시장치 및 그 구동방법

(57) 요약

본 발명은 다수의 화소가 매트릭스 형태로 배치된 표시패널과; 상기 표시패널의 파워온 시점으로부터 설정된 시간 동안, 공통전압의 레벨을 최적 공통전압까지 2단계 이상에 걸쳐 단계적으로 낮추어 출력하는 공통전압부와; 상기 화소에 위치하며 데이터전압이 인가되는 화소전극과; 상기 출력된 공통전압이 인가되며, 상기 화소전극과 전계를 형성하도록 구성된 공통전극을 포함하는 액정표시장치를 제공한다.

대표도 - 도3



특허청구의 범위

청구항 1

다수의 화소가 매트릭스 형태로 배치된 표시패널과;

상기 표시패널의 파워온 시점으로부터 설정된 시간 동안, 공통전압의 레벨을 최적 공통전압까지 2단계 이상에 걸쳐 단계적으로 낮추어 출력하는 공통전압부와;

상기 화소에 위치하며 데이터전압이 인가되는 화소전극과;

상기 출력된 공통전압이 인가되며, 상기 화소전극과 전계를 형성하도록 구성된 공통전극을 포함하는 액정표시장치.

청구항 2

제 1 항에 있어서,

경과 시간에 따라 상기 공통전압부의 출력을 제어하는 타이밍제어부를 포함하는 액정표시장치.

청구항 3

제 2 항에 있어서,

상기 타이밍제어부는, 구동 선택 정보에 따라 상기 공통전압의 레벨을 최적 공통전압까지 2단계 이상에 걸쳐 단계적으로 낮추어 출력하는 구동의 적용 여부를 결정하는

액정표시장치.

청구항 4

제 1 항에 있어서,

상기 이웃하는 단계의 공통전압 레벨의 차이는 0.030V 내지 0.035V인

액정표시장치.

청구항 5

제 1 항에 있어서,

상기 화소전극과 공통전극은 횡전계를 형성하도록 구성된

액정표시장치.

청구항 6

다수의 화소가 매트릭스 형태로 배치된 표시패널을 포함하는 액정표시장치의 구동방법에 있어서,

공통전압부에서, 상기 표시패널의 파워온 시점으로부터 설정된 시간 동안, 공통전압의 레벨을 최적 공통전압까지 2단계 이상에 걸쳐 단계적으로 낮추어 출력하는 단계와;

상기 화소에 위치하는 화소전극에 데이터전압을 인가하는 단계를 포함하며,
상기 출력된 공통전압은, 상기 화소전극과 전계를 형성하도록 구성된 공통전극에 인가되는
액정표시장치 구동방법.

청구항 7

제 6 항에 있어서,
타이밍제어부에서 경과 시간에 따라 상기 공통전압부의 출력을 제어하는 단계를 포함하는
액정표시장치 구동방법.

청구항 8

제 7 항에 있어서,
상기 타이밍제어부는, 구동 선택 정보에 따라 상기 공통전압의 레벨을 최적 공통전압까지 2단계 이상에 걸쳐 단계적으로 낮추어 출력하는 구동의 적용 여부를 결정하는
액정표시장치 구동방법.

청구항 9

제 6 항에 있어서,
상기 이웃하는 단계의 공통전압 레벨의 차이는 0.030V 내지 0.035V인
액정표시장치 구동방법.

청구항 10

제 6 항에 있어서,
상기 화소전극과 공통전극은 횡전계를 형성하도록 구성된
액정표시장치 구동방법.

명세서

기술분야

[0001] 본 발명은 액정표시장치에 관한 것으로서, 보다 상세하게는, 액정표시장치 및 그 구동방법에 관한 것이다.

배경기술

[0002] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있으며, 근래에는 액정표시장치(LCD : liquid crystal display), 플라즈마표시장치(PDP : plasma display panel), 유기 전계발광표시장치 (OLED : organic electroluminescent display device)와 같은 여러가지 평판표시장치(flat display device)가 활용되고 있다.

[0003] 이들 평판표시장치 중에서, 액정표시장치는 소형화, 경량화, 박형화, 저전력 구동의 장점을 가지고 있어, 최근에 널리 사용되고 있다.

[0004] 액정표시장치로서는, 매트릭스형태로 배치된 화소 각각에 스위칭트랜지스터가 형성된 액티브매트릭스 타입

(active matrix type)의 액정표시장치가 현재 보편적으로 사용되고 있다.

- [0005] 액정표시장치는, 화소전극에 데이터전압을 인가하고 공통전극에 공통전압을 인가하여 이들 전극 사이에서 발생하는 전계를 통해 액정의 배열을 변화시킴으로써, 원하는 영상을 표현할 수 있게 된다.
- [0006] 이와 같은 액정표시장치는 구동 초기에 경시성 플리커(flicker)가 발생하게 된다. 즉, 파워온(power-on) 이후 일정시간 동안 플리커(flicker) 수준이 시간 경과에 따라 변화하는 현상이 발생하게 되며, 그 후에 플리커 수준이 포화(saturation)되어 안정화된다. 이와 같은 경시성 플리커에 의해, 구동 초기에 영상 표시 품질이 저하된다.
- [0007] 현재, 이와 같은 경시성 플리커의 정확한 원인은 밝혀지지 않은 상태이며, 이를 개선하기 위한 방안이 요원한 실정이다. 특히, 경시성 플리커는 횡전계 방식(in-plane switching mode) 액정표시장치에서 더욱 두드러지게 발생한다.

발명의 내용

해결하려는 과제

- [0008] 본 발명은, 경시성 플리커를 개선할 수 있는 액정표시장치 및 그 구동방법을 제공하는 데 과제가 있다.

과제의 해결 수단

- [0009] 진술한 바와 같은 과제를 달성하기 위해, 본 발명은 다수의 화소가 매트릭스 형태로 배치된 표시패널과; 상기 표시패널의 파워온 시점으로부터 설정된 시간 동안, 공통전압의 레벨을 최적 공통전압까지 2단계 이상에 걸쳐 단계적으로 낮추어 출력하는 공통전압부와; 상기 화소에 위치하며 데이터전압이 인가되는 화소전극과; 상기 출력된 공통전압이 인가되며, 상기 화소전극과 전계를 형성하도록 구성된 공통전극을 포함하는 액정표시장치를 제공한다.
- [0010] 여기서, 경과 시간에 따라 상기 공통전압부의 출력을 제어하는 타이밍제어부를 포함할 수 있다.
- [0011] 상기 타이밍제어부는, 구동 선택 정보에 따라 상기 공통전압의 레벨을 최적 공통전압까지 2단계 이상에 걸쳐 단계적으로 낮추어 출력하는 구동의 적용 여부를 결정할 수 있다.
- [0012] 상기 이웃하는 단계의 공통전압 레벨의 차이는 0.030V 내지 0.035V일 수 있다.
- [0013] 상기 화소전극과 공통전극은 횡전계를 형성하도록 구성될 수 있다.
- [0014] 다른 측면에서, 본 발명은, 다수의 화소가 매트릭스 형태로 배치된 표시패널을 포함하는 액정표시장치의 구동방법에 있어서, 공통전압부에서, 상기 표시패널의 파워온 시점으로부터 설정된 시간 동안, 공통전압의 레벨을 최적 공통전압까지 2단계 이상에 걸쳐 단계적으로 낮추어 출력하는 단계와; 상기 화소에 위치하는 화소전극에 데이터전압을 인가하는 단계를 포함하며, 상기 출력된 공통전압은, 상기 화소전극과 전계를 형성하도록 구성된 공통전극에 인가되는 액정표시장치 구동방법을 제공한다.
- [0015] 여기서, 타이밍제어부에서 경과 시간에 따라 상기 공통전압부의 출력을 제어하는 단계를 포함할 수 있다.
- [0016] 상기 타이밍제어부는, 구동 선택 정보에 따라 상기 공통전압의 레벨을 최적 공통전압까지 2단계 이상에 걸쳐 단계적으로 낮추어 출력하는 구동의 적용 여부를 결정할 수 있다.
- [0017] 상기 이웃하는 단계의 공통전압 레벨의 차이는 0.030V 내지 0.035V일 수 있다.
- [0018] 상기 화소전극과 공통전극은 횡전계를 형성하도록 구성될 수 있다.

발명의 효과

- [0019] 본 발명에서는, 파워온 시점으로부터 일정 시간 동안 공통전압을 단계적으로 낮춘 후 최적 공통전압을 출력할 수 유지하게 된다. 이에 따라, 상당히 빠른 속도로 플리커 수준이 감소하게 되어, 경시성 플리커를 최소화할 수 있다.

게 된다.

도면의 간단한 설명

- [0020] 도 1은 본 발명의 실시예에 따른 액정표시장치를 개략적으로 도시한 도면.
- 도 2는 도 1의 화소 구조의 일예를 개략적으로 도시한 도면.
- 도 3은 본 발명의 실시예에 따른 타이밍제어부와 공통전압부의 관계를 개략적으로 도시한 도면.
- 도 4는 본 발명의 실시예에 따라 공통전압부로부터 출력되는 공통전압을 개략적으로 도시한 도면.
- 도 5는 본 발명의 실시예에 따라 단계적으로 공통전압 레벨을 낮추어 인가하는 경우와 종래에서 최적 공통전압만을 인가하는 경우에서의 경과시간에 대한 플리커 수준의 실험 결과를 도시한 도면.
- 도 6은 본 발명의 실시예에 따라 2단계에 걸쳐 공통전압 레벨을 낮추어 인가하는 경우와 비교예로서 1단계에 걸쳐 공통전압 레벨을 낮추어 인가하는 경우에서의 경과 시간에 대한 플리커 수준의 실험 결과를 도시한 도면.

발명을 실시하기 위한 구체적인 내용

- [0021] 이하, 도면을 참조하여 본 발명의 실시예를 설명한다.
- [0022] 도 1은 본 발명의 실시예에 따른 액정표시장치를 개략적으로 도시한 도면이고, 도 2는 도 1의 화소 구조의 일예를 개략적으로 도시한 도면이다.
- [0023] 도 1 및 2를 참조하면, 본 발명의 실시예에 따른 액정표시장치(100)는 표시패널(110)과 표시패널을 구동하는 구동회로부를 포함할 수 있다.
- [0024] 여기서, 구동회로부는 데이터구동부(120)와, 게이트구동부(130)와, 타이밍제어부(130)와, 공통전압부(140)를 포함할 수 있다.
- [0025] 표시패널(110)은 매트릭스 형태로 배치된 다수의 화소(P)를 포함한다. 또한, 표시패널(110)에는 서로 교차하는 게이트배선 및 데이터배선(GL, DL)이 구성되어 있다. 이와 같은 게이트배선 및 데이터배선(GL, DL)은 대응되는 화소(P)에 연결된다. 여기서, 화소(P)는 적색을 표시하는 R(red) 화소, 녹색을 표시하는 G(green) 화소, 청색을 표시하는 B(blue) 화소를 포함할 수 있다. 예를 들면, R, G, B 화소는 행방향을 따라 교대로 배치될 수 있으며, 서로 연속하는 R, G, B 화소는 영상 표시의 단위로 기능할 수 있다.
- [0026] 도 2를 참조하면, 화소(P)에는 스위칭트랜지스터(T)와, 화소전극 및 공통전극(PE, CE)이 구성될 수 있다. 여기서, 화소전극 및 공통전극(PE, CE)은 스위칭트랜지스터(T)가 형성된 기판으로서 예를 들면 어레이기판에 함께 형성될 수 있다.
- [0027] 스위칭트랜지스터(T)는 대응되는 게이트배선 및 데이터배선(GL, DL)과 연결된다. 스위칭트랜지스터(T)는 게이트배선(GL)과 연결되는 게이트전극(G)과, 게이트전극(G) 상부에 형성된 반도체층(SL)과, 반도체층(SL) 상부에 형성되며 서로 이격된 소스전극 및 드레인전극(S, D)을 포함할 수 있다. 여기서, 소스전극(S)은 데이터배선(DL)과 연결된다.
- [0028] 화소전극 및 공통전극(PE, CE)은, 서로 교차하는 게이트배선 및 데이터배선(GL, DL)에 의해 정의된 화소영역에서 교대로 배치될 수 있다. 화소전극(PE)은 드레인전극(D)과 연결되며, 공통전극(CE)은 공통배선(CL)과 연결된다.
- [0029] 화소전극(PE)에는 데이터배선(DL)을 통해 전달된 데이터전압이 인가되며, 공통전극(CE)에는 공통배선(CL)을 통해 전달된 공통전압(Vcom)이 인가된다. 이에 따라, 화소전극 및 공통전극(PE, CE) 사이에는 기판 방향과 실질적으로 평행한 횡전계(in-plane electric field)가 발생하여 액정을 구동할 수 있게 된다.
- [0030] 진술한 바에서는 횡전계 방식 액정표시장치(100)를 일예로 들었으나, 그 외의 다양한 방식의 액정표시장치(100)가 사용될 수 있다. 예를 들면, TN 방식(Twisted Nematic mode)의 액정표시장치가 사용될 수 있다.
- [0031] 타이밍제어부(140)는 예를 들면 LVDS(Low Voltage Differential Signaling) 인터페이스, TMDS(Transition

Minimized Differential Signaling) 인터페이스 등의 인터페이스를 통해 외부의 호스트 시스템으로부터 수직/수평 동기신호(Vsync, Hsync), 데이터 인에이블 신호(Data Enable: DE), 도트 클럭(CLK) 등의 외부 타이밍신호를 입력받는다.

- [0032] 이와 같은 타이밍신호를 사용하여, 타이밍제어부(140)는 데이터구동부(120)를 제어하는 데이터제어신호와 게이트구동부(130)를 제어하는 게이트제어신호를 생성할 수 있다.
- [0033] 한편, 타이밍제어부(140)는 외부 시스템으로부터 영상데이터를 입력받고 이를 처리하여 데이터구동부(120)에 공급하게 된다.
- [0034] 데이터구동부(120)는 예를 들면 다수의 구동IC로 구성될 수 있다. 이와 같은 구동IC는 COG(Chip On Glass) 공정이나 COF(Chip On Film) 공정 등으로 표시패널(110)과 연결되어 대응되는 데이터배선(DL)에 접속될 수 있다.
- [0035] 데이터구동부(120)는 타이밍제어부(140)으로부터 출력된 디지털 영상데이터와 데이터제어신호를 전달받고, 이에 응답하여 데이터전압을 대응되는 데이터배선(DL)에 출력하게 된다. 예를 들면, 데이터제어신호에 따라 입력된 영상데이터를 병렬 형태로 변환하고 이를 정극성/부극성의 아날로그 데이터전압으로 변환하여 대응되는 데이터배선(DL)에 출력하게 된다.
- [0036] 한편, 도시하지는 않았지만, 액정표시장치(100)에는 감마전압부가 구비될 수 있다. 감마전압부는 감마전압을 생성하여 이를 데이터구동부(120)에 공급하게 되며, 이와 같이 공급된 감마전압을 사용하여 영상데이터에 대응되는 데이터전압을 생성할 수 있게 된다.
- [0037] 게이트구동부(130)는 타이밍제어부(140)로부터 직접 공급되거나, 데이터구동부(120)를 통해 공급되는 게이트제어신호에 따라, 게이트전압을 게이트배선(GL)에 순차적으로 공급한다.
- [0038] 게이트전압이 게이트배선(GL)에 공급되면, 이와 연결된 스위칭트랜지스터(T)는 턴온되고, 이에 동기하여 데이터배선(DL)을 통해 공급된 데이터전압이 화소(P)에 인가될 수 있게 된다.
- [0039] 공통전압부(150)는 공통전극(CE)에 인가되는 공통전압(Vcom)을 생성하여 이를 출력하게 된다. 이와 같이 출력된 공통전압(Vcom)은 공통배선(CL)을 경유하여 공통전극(CE)에 인가될 수 있게 된다.
- [0040] 한편, 본 발명의 실시예에서는, 표시패널(110)의 파워온 시점으로부터 일정시간 동안 공통전압(Vcom)을 가변하게 된다. 예를 들면, 파워온 이후 일정 시간 동안, 시간 경과에 따라 공통전압 레벨을 단계적으로 감소시키고, 일정 시간 이후부터는 최적 공통전압을 인가하게 된다. 이와 같은 구동에 따르면, 경시성 플리커(flicker)가 최소화될 수 있게 된다.
- [0041] 이에 대해, 도 3 내지 6을 더욱 참조하여 보다 상세하게 설명한다.
- [0042] 도 3은 본 발명의 실시예에 따른 타이밍제어부와 공통전압부의 관계를 개략적으로 도시한 도면이고, 도 4는 본 발명의 실시예에 따라 공통전압부로부터 출력되는 공통전압을 개략적으로 도시한 도면이다.
- [0043] 도 3을 참조하면, 본 발명의 실시예에 따른 타이밍제어부(140)는 공통전압부의 출력을 제어하는 출력제어신호(OC)를 출력하게 되며, 이에 따라 공통전압부(150)는 출력되는 공통전압의 레벨을 조절하게 된다.
- [0044] 이와 관련하여 예를 들면, 타이밍제어부(140)는 경과 시간에 따라 출력제어신호(OC)를 조절하고, 이에 응답하여 출력부(153)는, 도 4에 도시된 바와 같이, 경과 시간에 따라 조절된 공통전압을 출력할 수 있게 된다. 여기서, 타이밍제어부(140)에는 경과 시간에 따른 공통전압 레벨에 대한 정보가 설정될 수 있다. 이와 같은 정보는 EEPROM과 같은 비휘발성 메모리에 사전설정되어, 파워온시에 타이밍제어부(140)에 설정될 수 있다.
- [0045] 본 발명의 실시예에서는, 설명의 편의를 위해, 공통전압부(150)가 레벨이 다른 3개의 공통전압(Vcom_1, Vcom_2, Vcom_op)을 출력하는 경우를 예로 든다. 여기서, Vcom_op는 표시패널(110)의 정상 구동시 이를 위해 최적화된 공통전압 즉 최적 공통전압에 해당된다.
- [0046] 이와 같은 경우에, 파워온 시점으로부터 제1경과구간(T1) 동안 공통전압부(150)는 제1공통전압(Vcom_1)을 출력할 수 있다. 여기서, 제1공통전압(Vcom_1)은 최적 공통전압(Vcom_op)보다 높은 레벨의 전압이다. 이와 같은 제1공통전압(Vcom_1)은 예를 들면 $Vcom_1 = Vcom_op + 2 \cdot \Delta V$ 의 관계로 표현될 수 있다. 즉, 파워온 이후 제1경과구

간(T1) 동안에는, 최적 공통전압(Vcom_op)에 비해 2단계 높은 레벨의 제1공통전압(Vcom1)이 인가될 수 있다.

- [0047] 다음으로, 제1경과구간(T1) 이후의 제2경과구간(T2) 동안 공통전압부(150)는 제2공통전압(Vcom_2)을 출력할 수 있다. 여기서, 제2공통전압(Vcom_2)은, 제1공통전압(Vcom_1)보다 낮으며 최적 공통전압(Vcom_op)보다 높은 레벨의 전압이다. 이와 같은 제2공통전압(Vcom_2)은 예를 들면 $Vcom_2 = Vcom_op + \Delta V$ 의 관계로 표현될 수 있다. 즉, 제2경과구간(T2) 동안에는, 최적 공통전압(Vcom_op)에 비해 1단계 높은 레벨의 제2공통전압(Vcom_2)이 인가될 수 있다.
- [0048] 다음으로, 제2경과구간(T2)이 종료되면 공통전압부(150)는 최적 공통전압(Vcom_op)를 출력하며, 이와 같은 최적 공통전압(Vcom_op)의 출력은 계속해서 유지되게 된다.
- [0049] 전술한 바와 같이, 공통전압부(150)는 파워온 시점 이후부터 설정된 시간 동안 출력되는 공통전압의 레벨을 최적 공통전압(Vcom_op)까지 단계적으로 감소시키고, 설정된 시간이 완료된 시점부터 최적 공통전압(Vcom_op)의 출력을 유지하게 된다.
- [0050] 한편, 전술한 바에서는 파워온 시점 이후부터 2단계에 걸쳐 공통전압 레벨이 단계적으로 감소하는 것을 예로 들었으나 이는 일례로서, 2단계 이상에 걸쳐 공통전압 레벨이 단계적으로 감소하도록 구성될 수 있다. 예를 들면, n단계(n=2 이상)에 걸쳐 공통전압 레벨이 단계적으로 감소하도록 구성될 수 있을 것이다.
- [0051] 그리고, 전술한 바에서는 파워온 시점 이후부터 공통전압 레벨을 최적 공통전압(Vcom_op)까지 단계적으로 감소시키는 경우를 예로 들었으나, 필요에 따라 파워온 시점부터 지속적으로 최적 공통전압(Vcom_op)이 출력될 수도 있다. 즉, 옵션 파라미터(option parameter)와 같은 구동 선택 정보의 설정에 따라, 타이밍제어부(140)는 공통전압 레벨을 단계적으로 감소시키는 구동의 적용 여부를 결정할 수 있다.
- [0052] 한편, 전술한 바에서 이웃하는 공통전압 레벨 사이의 차전압인 ΔV 는 예를 들면 0.030V 내지 0.035V의 값을 가질 수 있으나, 이에 한정되지는 않는다.
- [0053] 도 5는 본 발명의 실시예에 따라 단계적으로 공통전압 레벨을 낮추어 인가하는 경우와 종래에서 최적 공통전압만을 인가하는 경우에서의 경과시간에 대한 플리커 수준의 실험 결과를 도시한 도면이다.
- [0054] 도 5를 참조하면, 종래에서와 같이 최적 공통전압만을 인가하는 경우에 비해, 본 발명의 실시예에서와 따라 단계적으로 공통전압 레벨을 낮추어 인가하는 경우가 보다 빠른 속도로 플리커 수준이 감소되어 포화 상태에 도달하게 됨을 알 수 있다.
- [0055] 특히, 대략 플리커 수준 3%를 기준으로 그 이하에서는 사람이 플리커를 인지하지 못하게 되는데, 본 발명의 실시예의 경우에는 대략 60초 정도에 3%에 도달하게 되는데 반해, 종래의 경우에는 대략 220초 정도가 되어서야 3%에 도달하게 됨을 알 수 있다.
- [0056] 이처럼, 본 발명의 실시예에 따르면, 종래에 비해 상당히 빠른 속도로 플리커 수준이 감소하게 되는데, 경시성 플리커를 최소화할 수 있게 된다.
- [0057] 도 6은 본 발명의 실시예에 따라 2단계에 걸쳐 공통전압 레벨을 낮추어 인가하는 경우와 비교예로서 1단계에 걸쳐 공통전압 레벨을 낮추어 인가하는 경우에서의 경과 시간에 대한 플리커 수준의 실험 결과를 도시한 도면이다.
- [0058] 도 6에서 실시예1은 파워온 시점으로부터 60초 동안 제1공통전압(Vcom_1)을 인가하고, 그 후에 제2공통전압(Vcom_2)을 인가하고, 파워온 시점으로부터 180초 후에 최적 공통전압(Vcom_op)을 인가하는 경우이다. 그리고, 실시예2는 파워온 시점으로부터 60초 동안 제1공통전압(Vcom_1)을 인가하고, 그 후에 제2공통전압(Vcom_2)을 인가하고, 파워온 시점으로부터 120초 후에 최적 공통전압(Vcom_op)을 인가하는 경우이다.
- [0059] 한편, 비교예1은 파워온 시점으로부터 60초 동안 제2공통전압(Vcom_2)을 인가하고, 그 후에 최적 공통전압(Vcom_op)을 인가하는 경우이다. 그리고, 비교예2는 파워온 시점으로부터 120초 동안 제2공통전압(Vcom_2)을 인가하고, 그 후에 최적 공통전압(Vcom_op)을 인가하는 경우이다.
- [0060] 도 6을 살펴보면, 1단계에 걸쳐 공통전압 레벨을 낮추는 비교예1 및 2에 비해, 2단계에 걸쳐 공통전압 레벨을 낮추는 실시예1 및 2의 경우가 보다 빠른 속도로 플리커 수준이 감소되어 포화 상태에 도달하게 됨을 알 수 있다.

다.

[0061] 이에 따르면, 적어도 2단계에 걸쳐 공통전압 레벨을 감소시키도록 구성되는 경우에, 경시정 플리커가 보다 더 효과적으로 감소됨을 알 수 있다.

[0062] 전술한 본 발명의 실시예는 본 발명의 일예로서, 본 발명의 정신에 포함되는 범위 내에서 자유로운 변형이 가능 하다. 따라서, 본 발명은, 첨부된 특허청구범위 및 이와 등가되는 범위 내에서의 본 발명의 변형을 포함한다.

부호의 설명

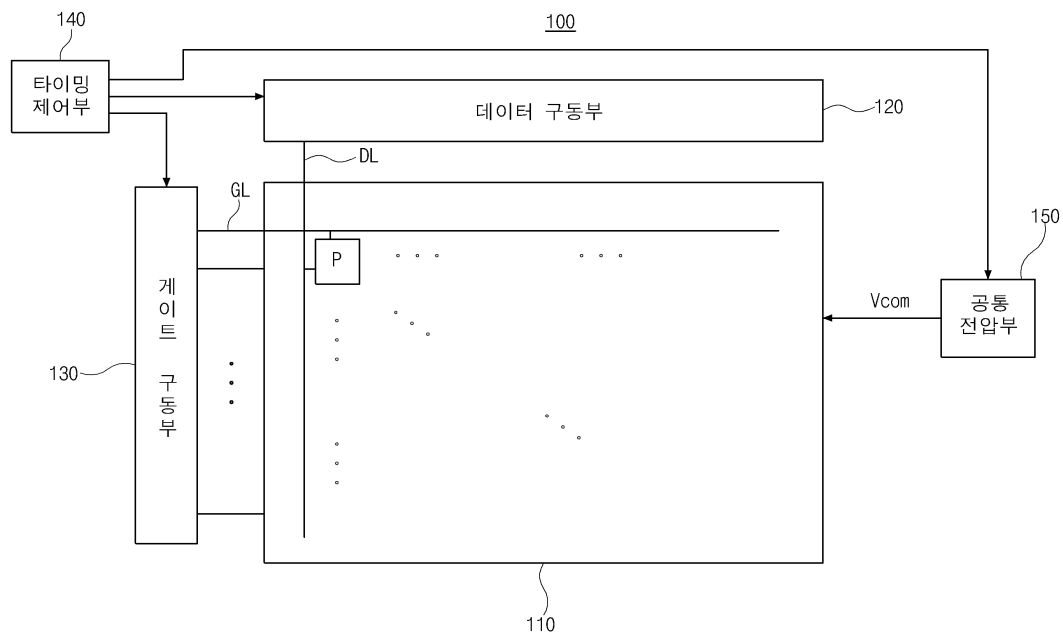
[0063] 140: 타이밍 제어부 150: 공통전압부

OC: 출력제어신호 Vom_1: 제1공통전압

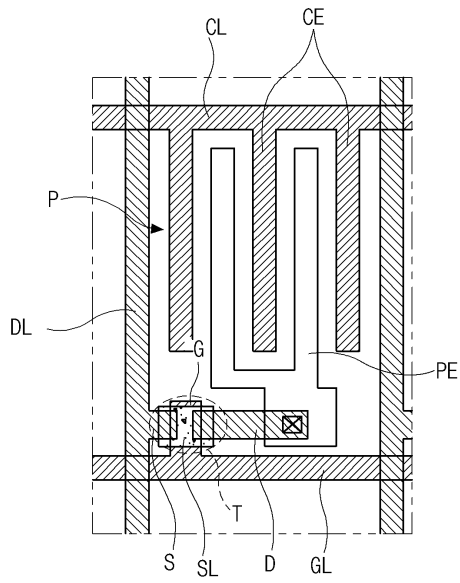
Vcom_2: 제2공통전압 Vcom_op: 최적 공통전압

도면

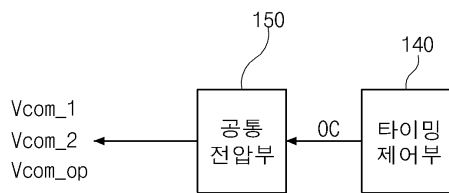
도면1



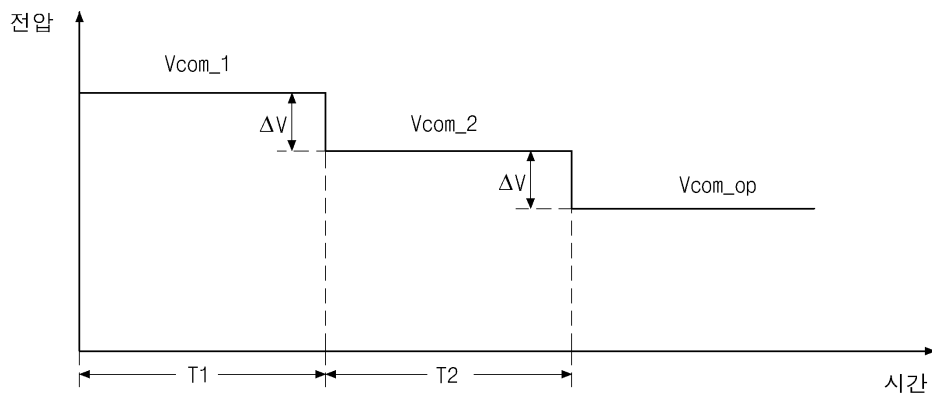
도면2



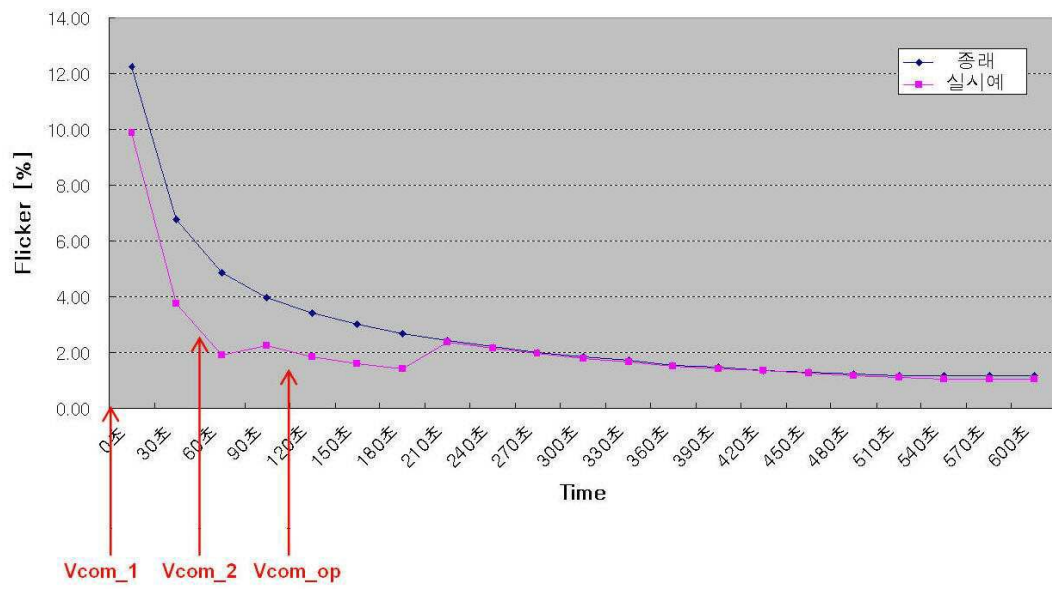
도면3



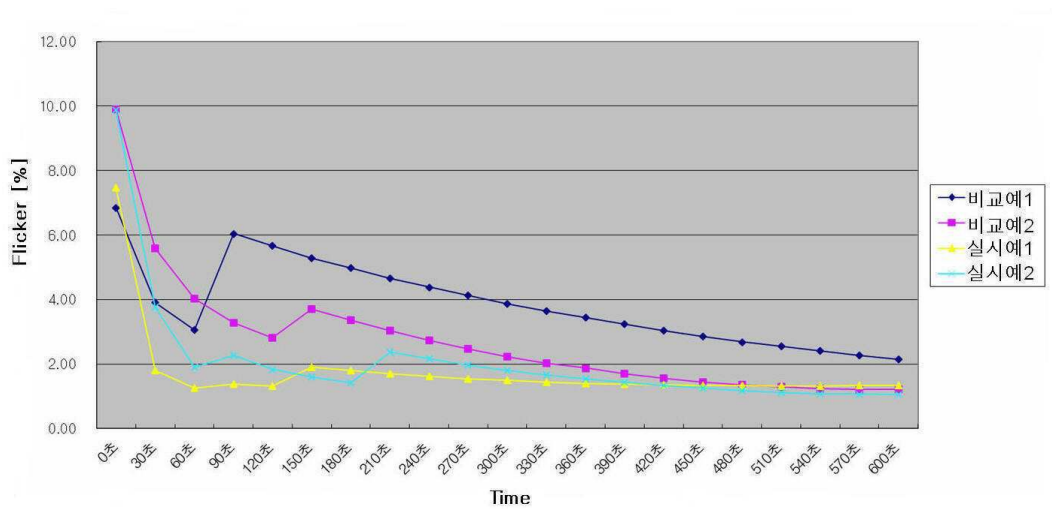
도면4



도면5



도면6



专利名称(译)	LCD及其驱动方法		
公开(公告)号	KR1020140007581A	公开(公告)日	2014-01-20
申请号	KR1020120074635	申请日	2012-07-09
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM JUN SEUNG 김준승		
发明人	김준승		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G09G3/3655 G09G2320/0247 G09G2310/08		
其他公开文献	KR102005389B1		
外部链接	Espacenet		

摘要(译)

本发明提供一种显示面板，包括以矩阵排列的多个像素;公共电压单元，用于从显示面板的通电时间开始，以两步或更多步的步长降低并输出公共电压的电平，直到最佳公共电压达预定时间;提供一种液晶显示装置，包括：公共电极，施加有输出公共电压，并被配置为与像素电极形成电场。

