



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0001562
(43) 공개일자 2014년01월07일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01)

(21) 출원번호 10-2012-0069439

(22) 출원일자 2012년06월27일

심사청구일자 2012년06월27일

(71) 출원인

주식회사 실리콘웍스

대전광역시 유성구 테크노2로 222 (탑립동)

(72) 발명자

고영근

충청북도 청주시 흥덕구 수영로 24 (수곡동)

김언영

대전광역시 대덕구 계족로761번길 24 (읍내동, 현대아파트) 106동 303호

(74) 대리인

이철희

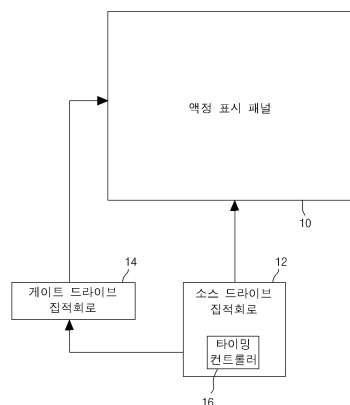
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 입력 버퍼, 상기 입력 버퍼를 갖는 게이트 드라이브 집적 회로 및 액정표시장치 구동 회로

(57) 요약

본 발명은 저전압 환경에서 출력되는 저전압 신호를 고전압 환경에서 인식하고 구동할 수 있는 입력 버퍼 그리고 상기 입력 버퍼를 갖는 게이트 드라이브 집적 회로 및 액정표시장치 구동 회로를 개시하며, 상기 입력 버퍼는, 제1 전압 환경에서 구동되는 둘 이상 다단으로 연결된 인버터들을 포함하며, 첫째 인버터가 센터값이 제2 전압 환경에서 출력된 입력신호의 하이 레벨과 로우 레벨을 인식하도록 설정됨으로써 상기 입력 신호는 상기 첫째 인버터에 의하여 레벨이 인식되어서 다단으로 연결된 상기 인버터들을 통하여 전달되어 출력됨을 특징으로 한다.

대표도 - 도1



특허청구의 범위

청구항 1

제1 전압 범위에서 구동되는 둘 이상 다단으로 연결된 인버터들을 포함하며,

첫째 인버터가 센터값이 제2 전압 범위에서 출력된 입력신호의 하이 레벨과 로우 레벨을 인식하도록 설정됨으로써 상기 입력 신호는 상기 첫째 인버터에 의하여 레벨이 인식되어서 다단으로 연결된 상기 인버터들을 통하여 전달되어 출력됨을 특징으로 하는 입력 버퍼.

청구항 2

제1 항에 있어서,

상기 제1 전압 범위는 저전압 범위로 설정되고, 상기 제2 전압 범위는 고전압 범위로 설정되는 입력 버퍼.

청구항 3

제1 항에 있어서,

상기 첫째 인버터의 피모스 트랜지스터와 엔모스 트랜지스터 간의 채널비가 후단의 인버터들의 채널비 보다 크게 설정된 입력 버퍼.

청구항 4

제3 항에 있어서,

상기 센터값은 0.5V 내지 2.5V의 범위 내로 설정되는 입력 버퍼.

청구항 5

저전압 범위에서 구동되어서 인가되는 게이트 신호를 인식하여서 고전압 범위에서 구동하여 출력하는 입력 버퍼;

상기 입력 버퍼의 출력을 입력받아서 순차적인 스캔 펄스를 발생하는 시프트 레지스터;

상기 스캔 펄스를 액정표시패널의 구동을 위한 온/오프 레벨로 변환하여 출력하는 레벨 시프터; 및

상기 레벨 시프터의 출력에 대하여 전류 구동 능력을 변환하여 게이트 구동 신호로 출력하는 출력 드라이버;를 포함함을 특징으로 하는 게이트 드라이브 집적 회로.

청구항 6

제5 항에 있어서, 상기 입력 버퍼는,

상기 고전압 범위에서 구동되는 둘 이상 다단으로 연결된 인버터들을 포함하며,

첫째 인버터가 센터값이 상기 저전압 범위에서 출력된 상기 게이트 신호의 하이 레벨과 로우 레벨을 인식하도록 설정됨으로써 상기 게이트 신호는 상기 첫째 인버터에 의하여 레벨이 인식되어서 다단으로 연결된 상기 인버터들을 통하여 전달되어 상기 시프트 레지스터로 출력되는 게이트 드라이브 집적 회로.

청구항 7

제6 항에 있어서,

상기 첫째 인버터의 피모스 트랜지스터와 엔모스 트랜지스터 간의 채널비가 후단의 인버터들의 채널비 보다 크게 설정된 게이트 드라이브 집적 회로.

청구항 8

액정표시패널을 구동하기 위한 소스 신호와 게이트 신호를 제1 전압 범위로 구동하여 출력하는 타이밍 컨트롤러;

상기 소스 신호에 대응하는 소스 구동신호를 생성하여 상기 액정표시패널로 제공하는 하나 이상의 소스 드라이브 집적 회로; 및

상기 제1 전압 범위에서 구동되어 출력되는 상기 게이트 신호를 인식한 후 제2 전압 범위에서 게이트 구동 신호를 생성하여서 상기 액정표시패널로 제공하는 하나 이상의 게이트 드라이브 집적 회로;를 포함함을 특징으로 하는 액정표시장치 구동 회로.

청구항 9

제8 항에 있어서, 상기 타이밍 컨트롤러는 어느 하나의 소스 드라이브 집적 회로와 원칩으로 구성되고 상기 원칩은 상기 제1 전압 범위로 구동되는 액정표시장치 구동 회로.

청구항 10

제8 항에 있어서, 상기 게이트 드라이브 집적 회로는,

상기 제1 전압 범위에서 구동되어서 인가되는 게이트 신호를 인식하여서 상기 제2 전압 범위에서 구동하여 출력하는 입력 버퍼;

상기 입력 버퍼의 출력을 입력받아서 순차적인 스캔 펄스를 발생하는 시프트 레지스터;

상기 스캔 펄스를 액정표시패널의 구동을 위한 온/오프 레벨로 변환하여 출력하는 레벨 시프터; 및

상기 레벨 시프터의 출력에 대하여 전류 구동 능력을 변환하여 게이트 구동 신호로 출력하는 출력 드라이버;를 포함하고,

상기 입력 버퍼는 상기 제2 전압 범위에서 구동되는 둘 이상 다단으로 연결된 인버터들을 포함하며, 첫째 인버터가 센터값이 상기 제1 전압 범위에서 출력된 상기 게이트 신호의 하이 레벨과 로우 레벨을 인식하도록 설정됨으로써 상기 게이트 신호는 상기 첫째 인버터에 의하여 레벨이 인식되어서 다단으로 연결된 상기 인버터들을 통하여 전달되어 상기 시프트 레지스터로 출력되는 액정표시장치 구동회로.

명세서**기술분야**

본 발명은 입력 버퍼에 관한 것으로서, 보다 상세하게는 저전압 환경에서 출력되는 저전압 신호를 고전압 환경에서 인식하고 구동할 수 있는 입력 버퍼 그리고 상기 입력 버퍼를 갖는 게이트 드라이브 집적 회로 및 액정표시장치 구동 회로에 관한 것이다.

배경기술

[0001]

- [0002] 액정표시장치는 화상을 구동하기 위하여 게이트 구동 신호와 소스 구동 신호를 필요로 한다.
- [0003] 일반적으로, 액정표시장치는 일반적으로 화상을 구동하는 액정표시패널, 액정표시패널에 게이트 구동 신호를 제공하는 게이트 드라이브 집적 회로, 액정표시패널에 소스 구동 신호를 제공하는 소스 드라이브 집적 회로, 게이트 드라이브 집적 회로와 소스 드라이브 집적 회로에 게이트 신호와 소스 신호 및 제어 신호를 제공하는 타이밍 컨트롤러를 구비한다.
- [0004] 액정표시장치에 구비된 대개의 반도체 부품은 소비 전력을 줄이기 위하여 다양한 관점에서 기술의 개발이 이루어지고 있다. 이러한 관점에서 액정표시장치도 소비 전력을 줄이기 위하여 저전압 구동 방식을 채택하는 추세이다.
- [0005] 상기 저전압 구동 방식을 구현하기 위하여, 액정표시장치에 실장되는 부품들 중 타이밍 컨트롤러나 소스 드라이브 집적 회로 등은 저전압 공정으로 제조된다.
- [0006] 그러나, 게이트 드라이브 집적회로는 액정표시패널을 높은 전압으로 구동해야하는 동작 특성 때문에 고전압 공정으로 제조된다.
- [0007] 구체적으로, 타이밍 컨트롤러나 소스 드라이브 집적 회로는 1.8V 내지 2.0 V 수준의 동작전압을 갖는 저전압 범위에서 동작하도록 설계 및 제조되며, 게이트 드라이브 집적 회로는 3.3V 내지 6V 등의 수준의 동작 전압을 갖는 고전압 범위에서 동작하도록 설계 및 제조된다.
- [0008] 이와 같이 동작 전압 범위가 다른 두 칩 간에 신호 전송이 필요한 경우, 신호를 전송하는 칩이 수신하는 칩의 전압 범위에 맞는 전압 레벨로 전송할 신호를 변환하는 구성을 갖는 것이 일반적이다.
- [0009] 보다 구체적인 예로서, 타이밍 컨트롤러와 게이트 드라이브 집적 회로의 경우, 저전압 범위로 구동하는 타이밍 컨트롤러는 고전압 범위로 구동하는 게이트 드라이브 집적 회로가 인식할 수 있도록 게이트 신호를 고전압 신호로 변환한 후 출력하는 구성을 갖는다.
- [0010] 그러므로, 종래의 타이밍 컨트롤러는 저전압 신호를 고전압 신호로 변환하여 게이트 신호로 출력하는 부가적인 회로를 필요로 한다. 따라서 타이밍 컨트롤러는 부가적인 회로가 구성되는 만큼 칩 사이즈가 커지는 문제점을 갖는다.
- [0011] 이와 같이 다른 전압 범위에서 동작하는 두 칩 간의 전압 범위 차를 해소하기 위하여 종래에는 신호를 전송하는 측에 부가적인 회로가 구성되었다. 그러므로, 신호를 전송하는 칩은 부가적인 회로가 구성되는 만큼 사이즈가 커지는 문제점이 있었다.

발명의 내용

해결하려는 과제

- [0012] 본 발명은 수신측의 신호 인식 환경을 개선하여 서로 다른 전압 범위에서 동작하는 칩들 간에 있어서 신호를 수신하는 수신측 칩이 전송된 신호를 인식하도록 함으로써 송신측 칩 사이즈를 개선할 수 있는 입력 버퍼와 그를 채용한 게이트 드라이브 집적 회로 및 액정표시장치를 제공함을 목적으로 한다.

과제의 해결 수단

- [0013] 본 발명에 따른 입력 버퍼는, 제1 전압 범위에서 구동되는 둘 이상 다단으로 연결된 인버터들을 포함하며, 첫째 인버터가 센터값이 제2 전압 범위에서 출력된 입력신호의 하이 레벨과 로우 레벨을 인식하도록 설정됨으로써 상기 입력 신호는 상기 첫째 인버터에 의하여 레벨이 인식되어서 다단으로 연결된 상기 인버터들을 통하여 전달되어 출력됨을 특징으로 한다.
- [0014] 또한, 본 발명에 따른 게이트 드라이브 집적 회로는, 저전압 범위에서 구동되어서 인가되는 게이트 신호를 인식하여서 고전압 범위에서 구동하여 출력하는 입력 버퍼; 상기 입력 버퍼의 출력을 입력받아서 순차적인 스캔 펄스를 발생하는 시프트 레지스터; 상기 스캔 펄스를 액정표시패널의 구동을 위한 온/오프 레벨로 변환하여 출력하는 레벨 시프터; 및 상기 레벨 시프터의 출력에 대하여 전류 구동 능력을 변환하여 게이트 구동 신호로 출력

하는 출력 드라이버;를 포함함을 특징으로 한다.

[0015] 또한, 본 발명에 따른 액정표시장치 구동 회로는, 액정표시패널을 구동하기 위한 소스 신호와 게이트 신호를 제 1 전압 범위로 구동하여 출력하는 타이밍 컨트롤러; 상기 소스 신호에 대응하는 소스 구동신호를 생성하여 상기 액정표시패널로 제공하는 하나 이상의 소스 드라이브 집적 회로; 및 상기 제1 전압 범위에서 구동되어 출력되는 상기 게이트 신호를 인식한 후 제2 전압 범위에서 게이트 구동 신호를 생성하여서 상기 액정표시패널로 제공하는 하나 이상의 게이트 드라이브 집적 회로;를 포함함을 특징으로 한다.

발명의 효과

[0016] 따라서, 본 발명에 의하면 상호 연동되는 칩들에 추가적인 회로의 구성을 배제하면서 저전압 신호를 고전압 범위의 칩에서 인식할 수 있어서 칩 사이즈를 줄일 수 있는 효과가 있다.

도면의 간단한 설명

[0017] 도 1은 본 발명에 따른 액정표시장치 구동 회로의 바람직한 실시예를 나타내는 블록도.

도 2는 도 1의 게이트 드라이브 집적 회로의 상세 블록도.

도 3은 도 2의 입력 버퍼의 상세 회로도.

도 4는 인버터의 입출력 특성을 나타낸 파형도.

도 5는 인버터의 입출력과 누설되는 정전류를 표시하는 타이밍도.

발명을 실시하기 위한 구체적인 내용

[0018] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세하게 설명한다. 본 명세서 및 특허청구범위에 사용된 용어는 통상적이거나 사전적 의미로 한정되어 해석되지 아니하며, 본 발명의 기술적 사항에 부합하는 의미와 개념으로 해석되어야 한다.

[0019] 본 명세서에 기재된 실시예와 도면에 도시된 구성은 본 발명의 바람직한 실시예이며, 본 발명의 기술적 사상을 모두 대변하는 것이 아니므로, 본 출원 시점에서 이들을 대체할 수 있는 다양한 균등물과 변형예들이 있을 수 있다.

[0020] 본 발명은 서로 다른 전압 범위에서 연동하여 동작하는 칩들에서 신호를 수신하는 측의 칩이 전송된 신호를 인식하도록 구성하여서 칩 사이즈를 개선하는 기술을 개시한다.

[0021] 이를 위한 실시예는 액정표시장치의 타이밍 컨트롤러와 게이트 드라이브 집적 회로 간에 구현될 수 있다. 보다 구체적으로 게이트 드라이브 집적 회로의 버퍼가 저전압으로 인가되는 게이트 신호를 고전압 범위로 인식하여 구동하도록 구성될 수 있다.

[0022] 상기한 바 본 발명에 따른 실시예가 도 1 내지 도 5를 참조하여 설명될 수 있다.

[0023] 도 1을 참조하면, 액정표시장치는 액정표시패널(10), 소스 드라이브 집적 회로(12) 및 게이트 드라이브 집적 회로(14)를 포함한다.

[0024] 여기에서, 액정표시패널(10)은 소스 드라이브 집적 회로(12)에서 제공하는 소스 구동 신호와 게이트 드라이브 집적 회로(14)에서 제공하는 게이트 구동 신호를 제공받도록 구성된다. 액정표시패널(10)은 게이트 구동 신호에 동기하여 소스 구동 신호를 라인 단위로 순차적으로 표시함으로써 화면을 형성하는 동작을 수행한다.

[0025] 소스 드라이브 집적 회로(12)는 액정표시패널(10)의 크기 또는 해상도에 따라 하나 이상일 수 있다. 그리고, 소스 드라이브 집적 회로(12)는 타이밍 컨트롤러(16) 기능을 내장하도록 원칩(One-Chip)으로 구현될 수 있다.

[0026] 타이밍 컨트롤러(16)를 내장한 소스 드라이브 집적 회로(12)의 구성은 본 발명의 실시를 위한 일례일 뿐이며 타이밍 컨트롤러(16)와 소스 드라이브 집적 회로(12)가 서로 분리되어 구성될 수도 있다.

[0027] 본 발명의 실시예는 도 1과 같이 타이밍 컨트롤러(16)가 소스 드라이브 집적 회로(12)에 내장된 경우를 예시하

여 설명하며 게이트 드라이브 집적 회로(14)에 입력되는 게이트 신호는 타이밍 컨트롤러(16)에서 생성되어 출력되는 신호이다.

- [0028] 타이밍 컨트롤러(16)는 액정표시패널(10) 구동을 위한 소스 신호를 생성하여 소스 드라이브 집적 회로(12)로 제공하고, 소스 신호를 라인 단위로 스캔 구동하기 위한 게이트 신호를 생성하여서 게이트 드라이브 집적 회로(14)로 제공한다.
- [0029] 또한, 타이밍 컨트롤러(16)는 소스 신호나 게이트 신호와 더불어 이들을 구동하는데 필요한 클럭 펄스, 수평 동기 신호 또는 수직 동기 신호 등의 제어 신호를 소스 드라이브 집적 회로(12) 또는 게이트 드라이브 집적 회로(14)에 제공한다. 본 발명에 따른 실시예에서 제어신호는 설명의 편의를 위하여 소스 신호와 게이트 신호에 각각 포함된 것으로 본다.
- [0030] 소스 드라이브 집적 회로(12)는 타이밍 컨트롤러(16)에서 소스 신호를 입력받고 소스 신호에 대응하는 소스 구동 신호를 생성하여서 액정표시패널(10)로 제공한다.
- [0031] 게이트 드라이브 집적 회로(14)는 타이밍 컨트롤러(16)에서 게이트 신호를 입력받고 게이트 신호에 대응하는 게이트 구동 신호를 생성하여 액정표시패널(10)로 제공한다.
- [0032] 상기한 구성에서 타이밍 컨트롤러(16)와 소스 드라이브 집적 회로(12)는 저전압 공정으로 제조됨으로써 저전압 범위로 구동되는 칩으로 구성되며, 게이트 드라이브 집적 회로(14)는 고전압 공정으로 제조됨으로써 고전압 범위로 구동되는 칩으로 구성된다.
- [0033] 따라서, 타이밍 컨트롤러(16)는 게이트 신호를 저전압 범위에서 구동하며, 저전압 게이트 신호를 생성하여 게이트 드라이브 집적 회로(14)에 제공한다.
- [0034] 고전압 범위와 저전압 범위는 예시적으로 설명될 수 있다. 예를들면, 본 실시예에서 고전압 범위는 3.3 V 내지 20V의 동작 전압을 제공하는 것을 포함하고, 저전압 범위는 0.5V 내지 3.3 V 미만의 동작 전압을 제공하는 것을 포함한다. 본 발명에 따른 고전압 범위와 저전압 범위는 상기한 예들에 국한되지 않고 상대적으로 높은 동작 전압을 이용하는 범위를 고전압 범위로 정의하고 상대적으로 낮은 동작 전압을 이용하는 범위를 저전압 범위로 정의할 수 있다.
- [0035] 한편, 저전압 신호인 게이트 신호는 도 2의 게이트 드라이브 집적 회로(14)의 입력 버퍼(20)에 입력된다. 입력 버퍼(20)는 저전압 신호인 게이트 신호를 고전압 범위의 전압으로 인식하고, 게이트 드라이브 집적 회로(14)는 인식된 전압에 응답하여 게이트 구동 신호를 출력한다.
- [0036] 도 2를 참조하여 게이트 드라이브 집적 회로(14)의 상세한 구성 및 동작을 살펴본다.
- [0037] 게이트 드라이브 집적 회로(14)는 입력 버퍼(20), 시프트 레지스터(22), 레벨 시프터(25) 및 출력 드라이버(26)를 포함한다.
- [0038] 입력 버퍼(20)는 후술하는 도 3과 같이 소스 드라이브 집적 회로(12)에서 인가되는 게이트 신호의 레벨 변환 및 신호 보상을 위한 다단의 인버터(30, 32)를 포함하는 구성을 갖는다.
- [0039] 그리고, 시프트 레지스터(22)는 입력 버퍼(20)를 통하여 전달되는 게이트 신호인 스캔 펄스를 액정표시패널(10)의 행(Column) 단위로 순차적으로 발생하도록 제어하는 동작을 수행하며, 스캔 펄스는 타이밍 컨트롤러(16)에서 제어 신호에 포함되어 제공되는 클럭 신호에 동기되어 발생된다.
- [0040] 시프트 레지스터(22)는 출력되는 스캔 펄스의 펄스의 폭을 조절하여 RC 지연 등으로 인하여 스캔 펄스 간 겹치는 것을 방지하도록 구성될 수 있다. 이와 같은 스캔 펄스의 출력 특성 변경은 시프트 레지스터(22) 자체에 내장된 회로 또는 시프트 레지스터(22)의 출력단에 구성 가능한 회로를 이용하여 구현될 수 있다. 상기한 스캔 펄스의 출력 특성 변경을 위한 회로는 당업자에 의하여 용이하게 실시될 수 있으므로 구체적인 회로의 제시 및 설명은 생략한다.
- [0041] 그리고, 레벨 시프터(24)는 액정표시패널(10)의 박막트랜지스터(TFT)를 온오프할 수 있는 레벨을 갖도록 시프트 레지스터(22)에서 출력되는 스캔 펄스의 전압 레벨을 변경하는 동작을 수행한다.
- [0042] 여기에서, 레벨 시프터(24)는 게이트 신호에 포함되어 전송되는 인에이블 신호에 의하여 출력이 제어되도록 구성될 수 있다.
- [0043] 출력 드라이버(26)는 RC 부하를 갖는 액정표시패널(10)의 게이트 배선(도시되지 않음)을 구동하기에 적절한 구

동능력을 갖도록 레벨 시프터(24)에서 출력되는 스캔 펄스를 변경하여 게이트 구동 신호로 출력하는 동작을 수행한다.

- [0044] 상술한 구성에 의하여 게이트 드라이브 집적회로(14)는 한 프레임 주기 동안 액정표시패널(10) 전체의 게이트 배선에 한 번씩 순차적으로 게이트 구동 신호를 인가하도록 동작하며, 액정표시패널(10)의 게이트 배선들 중 게이트 구동 신호가 인가되지 않는 게이트 배선들은 게이트 오프 전압 상태를 유지한다.
- [0045] 게이트 구동 신호는 15V 내지 25V의 범위의 전압으로 설정될 수 있고 게이트 오프 전압은 -7V 내지 -5V 정도로 설정될 수 있다.
- [0046] 상술한 도 2의 구성 요소 중 입력 버퍼(20)는 도 3과 같이 다단의 인버터(30, 32)를 포함하는 구성을 가지며, 다단의 인버터(30, 32)는 고전압 범위에서 구동된다.
- [0047] 다단의 인버터(30, 32) 중, 첫째 인버터(30)는 저전압 신호인 게이트 신호(IN)를 인식하여 구동하기 위한 것이고, 둘째 인버터(32)는 첫째 인버터(30)의 출력 신호(OUT1)의 레벨을 보상하기 위한 것이다. 본 발명에 따른 실시예로 입력 버퍼(20)는 두 단계의 인버터(30, 32)로 구성된 것을 예시하였으나, 이에 국한되지 않고 제작자의 의도에 따라서 세 단계 이상의 인버터들로 구성될 수도 있다.
- [0048] 도 3의 입력 버퍼(20)의 각 인버터(30, 32)의 구성과 동작에 대하여 도 4 및 도 5를 참조하여 설명한다.
- [0049] 도 3의 첫째 인버터(30)와 둘째 인버터(32)는 서로 다른 채널비를 가짐으로써 센터값(VIC, VIC1)이 다르게 설정된다.
- [0050] 도 3의 첫째 인버터(30)의 출력 특성은 도 4에서 파선으로 도시된 출력 파형(OUT1)으로 표시될 수 있고, 도 3의 둘째 인버터(32)의 출력 특성은 도 4에서 실선으로 도시된 출력 파형(OUT2)으로 표시될 수 있다.
- [0051] 도 3의 둘째 인버터(32)는 통상적인 인버터의 설계 방식에 따른 구성을 갖는 것으로 설명될 수 있으며, 인버터(32)는 엔모스 트랜지스터(N)와 피모스 트랜지스터(P)의 저항 특성에 의하여 피모스 트랜지스터(P) 보다 엔모스 트랜지스터(N)의 채널폭을 2 내지 3배 크게 설계하는 통상적인 구성을 갖는다. 즉, 인버터(32)는 1:2 내지 1:3 수준의 채널비를 갖도록 설계된다.
- [0052] 상기한 특성에 따라서 둘째 인버터(32)는 입력 신호에 대한 출력 특성이 도 4의 실선의 출력 파형(OUT2)과 같이 표시될 수 있다. 여기에서 입력 파형과 출력 파형(OUT2)이 교차하는 위치의 입력 전압이 센터값(VIC)으로 설정될 수 있다. 그리고, 출력 파형(OUT2)의 기울기가 '-1'인 위치에 대응하는 입력 전압의 값 중, 센터값(VIC)의 좌측에 위치하는 값이 로우 레벨 인식 전압(VIL)로 설정될 수 있고 센터값(VIC)의 우측에 위치하는 값이 하이 레벨 인식 전압(VIH)로 설정될 수 있다.
- [0053] 즉, 고전압 범위에서 동작 전압(Vcc)이 4V이고 접지 전압(GND)이 0V라 가정하면, 둘째 인버터(32)의 센터값(VIC)은 2V라 가정할 수 있고, 로우 레벨 인식 전압(VIL)은 1.7V로 가정하고 하이 레벨 인식 전압(VIH)는 2.3V로 가정할 수 있다.
- [0054] 따라서, 둘째 인버터(32)는 고전압 범위에서 구동하여 신호를 출력하는 첫째 인버터(30)의 출력이 2.3V 이상이면 하이 레벨로 인식하여 풀다운 동작을 수행하여 접지 전압(GND)에 의하여 구동된 신호를 출력한다. 이와 반대로 둘째 인버터(32)는 고전압 범위에서 구동하여 신호를 출력하는 첫째 인버터(30)의 출력이 1.7V 이하이면 로우 레벨로 인식하여 풀업 동작을 수행하여 동작 전압(VCC)에 의하여 구동된 신호를 출력한다.
- [0055] 한편, 첫째 인버터(30)는 저전압 환경에서 동작하는 타이밍 컨트롤러(12)에서 전달되는 게이트 신호(IN)를 입력받는다.
- [0056] 게이트 신호(IN)는 타이밍 컨트롤러(16)의 저전압 환경에 따른 하이 레벨 또는 로우 레벨을 갖는 신호이다. 즉, 타이밍 컨트롤러(16)가 2V의 동작 전압을 갖는 저전압 환경에서 동작되는 경우를 가정하면, 게이트 신호(IN)는 풀 스윙 상태의 하이 레벨은 2V로 설정될 수 있고, 로우 레벨은 0V로 가정할 수 있다.
- [0057] 저전압 범위에 따른 저전압 신호인 게이트 신호(IN)를 인식할 수 있도록 첫째 인버터(30)는 엔모스 트랜지스터(N)와 피모스 트랜지스터(P)의 채널비가 저전압 범위를 인식할 수 있는 센터값을 갖도록 설정된다. 즉, 첫째 인버터(30)는 둘째 인버터(32)에 비하여 낮은 센터값을 갖도록 설정된다.
- [0058] 예시적으로 첫째 인버터(30)의 센터값은 0.5V 내지 2.5V의 범위 내로 설정될 수 있고, 바람직하게는 2V의 동작 전압을 갖는 저전압 범위를 고려할 때 센터값은 0.7V 내지 1.1V 범위 내로 설정될 수 있다.

- [0059] 0.7V 내지 1.1V 범위의 센터값을 갖기 위하여 첫째 인버터(30)의 피모스 트랜지스터(P)와 엔모스 트랜지스터(N) 간의 채널비는 둘째 인버터(32)의 채널비보다 크게 설정된다. 첫째 인버터(30)를 위한 피모스 트랜지스터(P) 대 엔모스 트랜지스터(N) 간의 채널비는 예시적으로 1 : 4 내지 1 : 25의 범위 내에서 원하는 센터값을 갖기 위하여 제작자의 의도에 따라 정해질 수 있다.
- [0060] 즉, 첫째 인버터(30)의 피모스 트랜지스터(P)와 엔모스 트랜지스터(N) 간의 채널비를 둘째 인버터(32)의 채널비보다 크게 설정하면 첫째 인버터(30)의 특성 변화에 따른 출력 파형(OUT1)은 도 4의 파선 방향으로 이동된다.
- [0061] 그에 따라서 첫째 인버터(30)는 입력 신호에 대한 출력 특성이 도 4의 파선의 출력 파형(OUT1)과 같이 표시될 수 있다. 여기에서 입력 파형(IN)과 출력 파형(OUT1)이 교차하는 위치의 입력 전압이 센터값(VIC1)으로 설정될 수 있다. 그리고, 출력 파형(OUT1)의 기울기가 '-1'인 위치에 대응하는 입력 전압의 값 중, 센터값(VIC1)의 좌측에 위치하는 값이 로우 레벨 인식 전압(VIL1)로 설정될 수 있고 센터값(VIC1)의 우측에 위치하는 값이 하이 레벨 인식 전압(VIH1)로 설정될 수 있다.
- [0062] 예시적으로 1.63V로 센터값(VIC1)이 설정된 경우 로우 레벨 인식 전압(VIL1)은 1.39V로 설정되고 하이 레벨 인식 전압(VIH1)은 1.88V로 설정될 수 있고, 1.0V로 센터값(VIC1)이 설정된 경우 로우 레벨 인식 전압(VIL1)은 0.75V로 되고 하이 레벨 인식 전압(VIH1)은 1.08로 설정될 수 있으며, 0.9V로 센터값(VIC1)이 설정된 경우 로우 레벨 인식 전압(VIL1)은 0.69V로 되고 하이 레벨 인식 전압(VIH1)은 0.96V로 설정될 수 있다.
- [0063] 따라서, 1.0V로 센터값(VIC1)을 갖도록 설정된 것을 가정하면, 첫째 인버터(20)는 게이트 신호가 1.08V 이상이면 하이 레벨로 인식하여 풀다운 동작을 수행하여 고전압 범위의 접지 전압(GND)에 의하여 구동된 신호를 출력한다. 이와 반대로 첫째 인버터(32)는 게이트 신호가 0.75V 이하이면 로우 레벨로 인식하여 풀업 동작을 수행하여 고전압 범위의 동작 전압(VCC)에 의하여 구동된 신호를 출력한다.
- [0064] 상술한 바와 같이 첫째 인버터(30)와 둘째 인버터(32)가 동작됨에 따라서 게이트 신호(IN)는 입력 버퍼(20)에서 인식되어서 출력될 수 있다.
- [0065] 도 5를 참조하면, 저전압 신호인 게이트 신호가 첫째 인버터(30)에 인가되면 첫째 인버터(30)는 게이트 신호를 반전한 신호(OUT1)로 출력한다. 첫째 인버터(30)에 인가되는 게이트 신호는 저전압 신호인 반면 첫째 인버터(30)에서 출력되는 신호(OUT1)는 고전압 신호이다.
- [0066] 그리고, 첫째 인버터(30)에서 출력된 신호(OUT1)가 둘째 인버터(30)에 인가되면 둘째 인버터(32)는 첫째 인버터(30)의 출력을 반전한 신호(OUT2)를 출력한다. 둘째 인버터(30)에 인가되는 신호(OUT1)와 출력되는 신호(OUT2)는 모두 고전압 신호이다.
- [0067] 이때, 첫째 인버터(30)는 엔모스 트랜지스터(N)와 피모스 트랜지스터(P)의 조합으로 구성된 특징상 게이트 신호(IN)가 하이 레벨 인식 전압(VIH)과 로우 레벨 인식 전압(VIL) 사이에 위치한 경우 즉 게이트 신호(IN)가 하이 레벨로 천이되거나 로우 레벨로 천이되는 플로팅 시점에 누설 전류가 도 5의 Is와 같이 발생할 수 있다.
- [0068] 그러나, 누설 전류인 정전류 Is는 무시할 수 있는 정도의 수준이므로 게이트 드라이브 집적 회로(16)의 동작에 영향을 미치지 않는다.
- [0069] 상술한 바와 같이 입력 버퍼(20) 내의 첫째 인버터(30)가 저전압 신호인 게이트 신호를 인식하고 그에 대응하여 고전압 범위에서 구동하여 반전된 신호(OUT1)를 출력할 수 있으며, 그에 따라서 입력 버퍼(20)를 내장하는 게이트 드라이브 집적 회로(14)는 저전압 범위의 게이트 신호를 인식하여 게이트 구동 신호를 출력하는 동작을 수행할 수 있다.
- [0070] 즉, 본 발명에 따른 게이트 드라이브 집적 회로(14)는 저전압 신호인 게이트 신호의 인식을 위하여 별도의 회로를 구성하지 않고 통상적으로 신호를 입력받기 위하여 구성되는 입력 버퍼의 일부 인버터의 설계치를 변경함으로써 저전압 신호를 인식할 수 있는 구성을 갖는다.
- [0071] 따라서, 본 발명에 의하면 게이트 드라이브 집적 회로(14)와 타이밍 컨트롤러(16)와 같이 전압 환경이 상이한 칩 간에 자신과 다른 환경의 신호를 인식하는 회로를 간단히 구현할 수 있어서 칩 사이즈가 늘어나는 부담을 해소할 수 있다.
- [0072] 본 발명의 실시예는 저전압 범위에서 동작하는 칩을 타이밍 컨트롤러로 예시하고, 고전압 범위에서 동작하는 칩을 게이트 드라이버 집적회로로 예시하였지만, 본 발명의 기술적 사상은 이에 한정되지 아니하며, 본 발명의 기술적 사상으로 구현된 다른 칩에 적용될 수도 있다. 다시 설명하면, 본 발명은 저전압 범위에서 동작하는 칩이

고전압 범위에서 동작하는 칩으로 저전압 레벨의 신호를 전송하면, 고전압 범위에서 동작하는 칩이 이를 인식하는 다양한 다른 실시예에 적용될 수 있다.

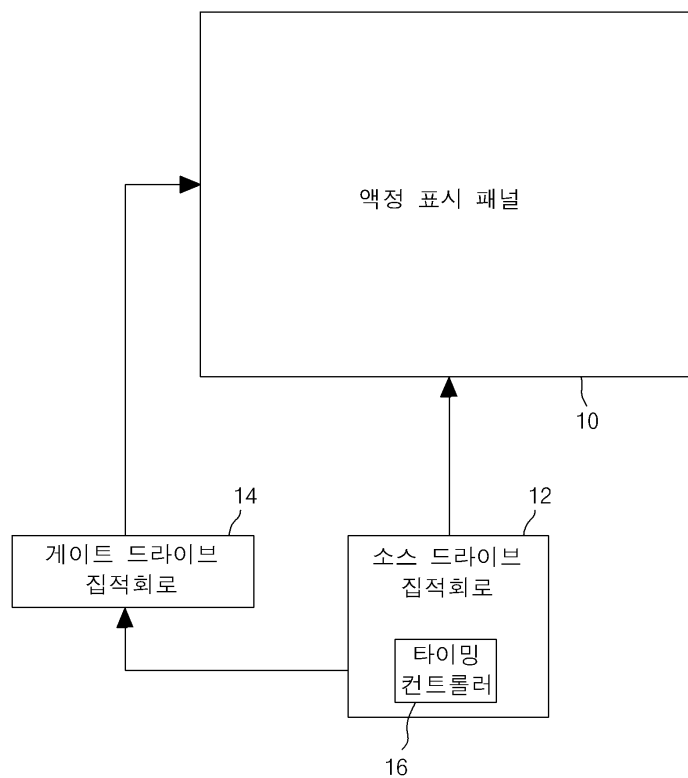
부호의 설명

[0073]

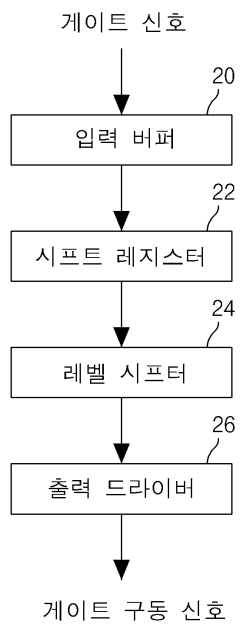
10 : 액정표시패널	12 : 소스 드라이브 집적 회로
14 : 게이트 드라이브 집적 회로	16 : 타이밍 컨트롤러
20 : 버퍼	22 : 시프트 레지스터
24 : 레벨 시프터	26 : 출력 드라이버
30, 32 : 인버터	

도면

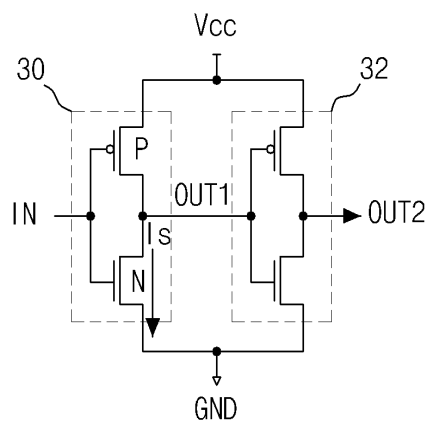
도면1



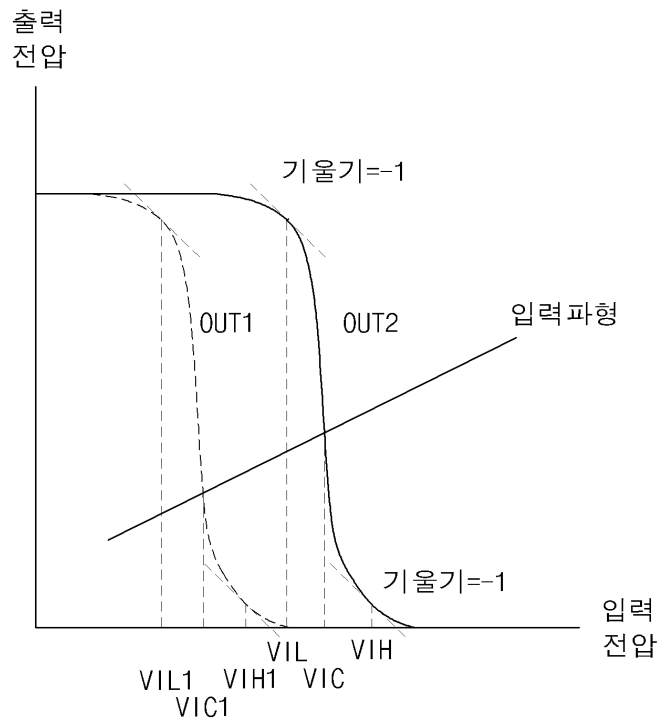
도면2



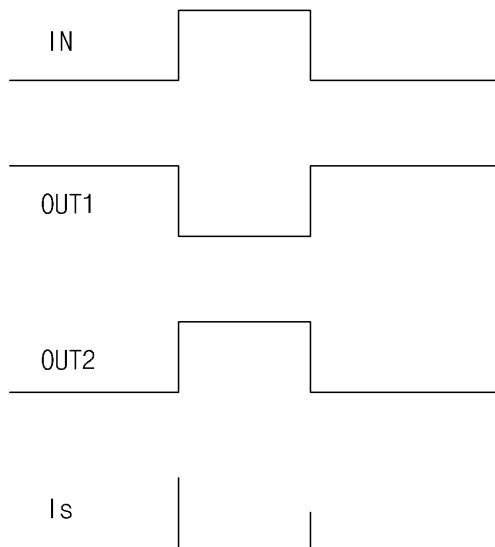
도면3



도면4



도면5



专利名称(译) 一种具有输入缓冲器的栅极驱动集成电路，一种液晶显示器件驱动电路

公开(公告)号 [KR1020140001562A](#) 公开(公告)日 2014-01-07

申请号 KR1020120069439 申请日 2012-06-27

[标]申请(专利权)人(译) 硅工厂股份有限公司

申请(专利权)人(译) 주식회사실리콘웍스

当前申请(专利权)人(译) 주식회사실리콘웍스

[标]发明人 KO YOUNG KEUN
고영근
KIM AN YOUNG
김언영

发明人 고영근
김언영

IPC分类号 G09G3/36

代理人(译) LEE , CHEOL HEE

其他公开文献 KR101430983B1

外部链接 [Espacenet](#)

摘要(译)

本发明公开了一种栅极驱动集成电路和液晶显示装置驱动电路，具有输入缓冲器和输入缓冲器，能够识别和驱动高压环境中低压环境下的低压信号输出，其中，第一反相器设置为在第二电压环境中识别输入信号输出的高电平和低电平，以使输入信号由第一反相器调平，通过多级连接的逆变器进行识别和传输并输出。

