



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0070163
(43) 공개일자 2012년06월29일

(51) 국제특허분류(Int. Cl.)
G02F 1/133 (2006.01) G09G 3/36 (2006.01)
(21) 출원번호 10-2010-0131597
(22) 출원일자 2010년12월21일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김민기
경상북도 칠곡군 석적읍 석적로 955-19, 110동
508호 (우방신천지아파트)
(74) 대리인
특허법인로알

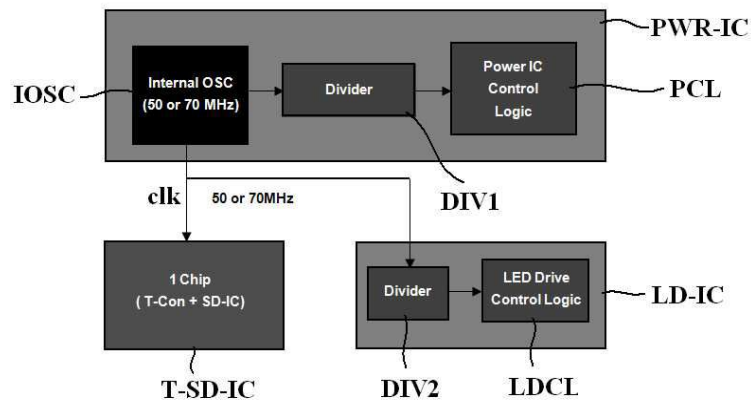
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 액정표시장치

(57) 요약

본 발명의 실시예는, 하나의 클럭 주파수 소스에 의해 구동하는 구동부들; 및 구동부들에 의해 구동되어 영상을 표시하는 액정패널모듈을 포함하는 액정표시장치를 제공한다.

대표도 - 도4



특허청구의 범위

청구항 1

하나의 클록 주파수 소스에 의해 구동하는 구동부들; 및
상기 구동부들에 의해 구동되어 영상을 표시하는 액정패널모듈을 포함하는 액정표시장치.

청구항 2

제1항에 있어서,
상기 구동부들은,
하나의 클록 주파수를 출력하는 주파수발진기와,
상기 주파수발진기로부터 출력된 하나의 클록 주파수를 분주하여 구동하는 전원구동부와,
상기 주파수발진기로부터 출력된 하나의 클록 주파수에 의해 구동하는 원칩구동부와,
상기 주파수발진기로부터 출력된 하나의 클록 주파수를 분주하여 구동하는 LED 구동부를 포함하는 액정표시장치.

청구항 3

제2항에 있어서,
상기 주파수발진기는,
상기 전원구동부에 포함된 것을 특징으로 하는 액정표시장치.

청구항 4

제2항에 있어서,
상기 주파수발진기는,
상기 LED 구동부에 포함된 것을 특징으로 하는 액정표시장치.

청구항 5

제2항에 있어서,
상기 원칩구동부는,
타이밍제어부와 데이터구동부를 포함하는 액정표시장치.

청구항 6

제2항에 있어서,
상기 전원구동부와 상기 LED 구동부 중 적어도 하나는,
카운터를 이용한 클록 분주기에 의해 상기 주파수발진기로부터 출력된 하나의 클록 주파수가 분주되는 것을
특징으로 하는 액정표시장치.

청구항 7

제1항에 있어서,
상기 액정패널모듈은,
상기 원칩구동부로부터 출력된 구동신호에 의해 구동되어 영상을 표시하는 액정패널과,
상기 액정패널에 광을 제공하는 LED 백라이트유닛을 포함하는 액정표시장치.

청구항 8

제2항에 있어서,

상기 주파수발진기는,

상기 구동부들 중 가장 높은 클록 주파수를 요구하는 장치의 클록 주파수를 출력하는 것을 특징으로 하는 액정표시장치.

명세서

기술 분야

[0001] 본 발명의 실시예는 액정표시장치에 관한 것이다.

배경 기술

[0002] 정보화 기술이 발달함에 따라 사용자와 정보간의 연결 매체인 표시장치의 시장이 커지고 있다. 이에 따라, 액정 표시장치(Liquid Crystal Display: LCD), 유기전계 발광소자(Organic Light Emitting Diodes: OLED) 및 플라즈마 디스플레이 패널(Plasma Display Panel: PDP) 등과 같은 평판 표시장치(Flat Panel Display: FPD)의 사용이 증가하고 있다. 그 중 고해상도를 구현할 수 있고 소형화뿐만 아니라 대형화가 가능한 액정 표시장치가 널리 사용되고 있다.

[0003] 액정표시장치는 타이밍제어부로부터 공급된 데이터신호와 제어신호 등에 의해 데이터구동부와 게이트구동부가 구동을 하게 된다. 그리고 데이터구동부와 게이트구동부로부터 데이터신호와 게이트신호 등이 액정패널에 공급되면 공통전압과의 차에 따른 전계가 형성된다.

[0004] 액정패널에는 트랜지스터, 스토리지 커패시터 및 화소전극 등이 형성된 트랜지스터기판과 컬러필터 및 블랙매트릭스 등이 형성된 컬러필터기판 사이에 위치하는 액정층이 포함된다. 액정패널은 화소전극과 트랜지스터기판 또는 컬러필터기판에 형성된 공통전극에 의해 형성된 전계로 액정층의 배열을 방향을 조절하여 백라이트유닛으로부터 제공된 광량의 변화를 일으키는 방식으로 영상을 표시한다.

[0005] 이와 같은 구동을 수행하기 위해, 액정표시장치는 여러 개의 IC(Integrated Circuit)로 구성된 구동부들이 포함된다. 여기서, 각각의 IC에는 고유의 목적으로 클록 주파수를 생성하는 내부 주파수발진기(Internal Oscillator)가 포함된다. 이와 같이 내부 주파수발진기가 포함된 구동부들에는 전원구동부, LED 구동부 및 타이밍제어부 등을 예로 들 수 있다.

[0006] 종래 액정표시장치와 같이 각각의 구동부들마다 내부 주파수발진기가 포함된 구조를 사용하게 되면 다수의 주파수발진기 사용에 따른 구동부들 간의 출력 타이밍 편차 발생에 의한 구동의 불안정 문제가 발생할 수 있음은 물론 소비전력 상승과 비용 증가를 초래할 수 있으므로 이의 개선이 요구된다.

발명의 내용

해결하려는 과제

[0007] 상술한 배경기술의 문제점을 해결하기 위한 본 발명의 실시예는, 구동부들 내에 포함된 주파수발진기를 하나로 통합하고 단일 클록 주파수의 사용으로 구동부들 간의 출력 타이밍 편차 발생을 방지 또는 개선하여 구동의 안정화와 더불어 소비전력과 비용을 절감할 수 있는 액정표시장치를 제공하는 것이다.

과제의 해결 수단

[0008] 상술한 과제 해결 수단으로 본 발명의 실시예는, 하나의 클록 주파수 소스에 의해 구동하는 구동부들; 및 구동부들에 의해 구동되어 영상을 표시하는 액정패널모듈을 포함하는 액정표시장치를 제공한다.

[0009] 구동부들은, 하나의 클록 주파수를 출력하는 주파수발진기와, 주파수발진기로부터 출력된 하나의 클록 주파수를 분주하여 구동하는 전원구동부와, 주파수발진기로부터 출력된 하나의 클록 주파수에 의해 구동하는 원칩구

동부와, 주파수발진기로부터 출력된 하나의 클록 주파수를 분주하여 구동하는 LED 구동부를 포함할 수 있다.

[0010] 주파수발진기는, 전원구동부에 포함될 수 있다.

[0011] 주파수발진기는, LED 구동부에 포함될 수 있다.

[0012] 원칩구동부는, 타이밍제어부와 데이터구동부를 포함할 수 있다.

[0013] 전원구동부와 LED 구동부 중 적어도 하나는, 카운터를 이용한 클록 분주기에 의해 주파수발진기로부터 출력된 하나의 클록 주파수가 분주될 수 있다.

[0014] 액정패널모듈은, 원칩구동부로부터 출력된 구동신호에 의해 구동되어 영상을 표시하는 액정패널과, 액정패널에 광을 제공하는 LED 백라이트유닛을 포함할 수 있다.

[0015] 주파수발진기는, 구동부들 중 가장 높은 클록 주파수를 요구하는 장치의 클록 주파수를 출력할 수 있다.

발명의 효과

[0016] 본 발명의 실시예는, 구동부들 내에 포함된 주파수발진기를 하나로 통합하고 단일 클록 주파수의 사용으로 구동부들 간의 출력 타이밍 편차 발생을 방지 또는 개선하여 구동의 안정화와 더불어 소비전력과 비용을 절감할 수 있는 액정표시장치를 제공하는 효과가 있다.

도면의 간단한 설명

[0017] 도 1은 본 발명의 일 실시예에 따른 액정표시장치의 블록도.

도 2는 게이트구동부의 블록도.

도 3은 데이터구동부의 블록도.

도 4는 본 발명의 제1실시예에 따른 액정표시장치의 구동부들을 나타낸 도면.

도 5는 하나의 주파수발진기로부터 출력된 클록 주파수를 이용한 분주 시뮬레이션 결과도.

도 6은 본 발명의 제2실시예에 따른 액정표시장치의 구동부들을 나타낸 도면.

발명을 실시하기 위한 구체적인 내용

[0018] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.

[0019] 도 1은 본 발명의 일 실시예에 따른 액정표시장치의 블록도 이고, 도 2는 게이트구동부의 블록도 이며, 도 3은 데이터구동부의 블록도 이다.

[0020] 도 1 내지 도 3에 도시된 바와 같이, 본 발명의 일 실시예에 따른 액정표시장치에는 타이밍제어부(T-Con), 전원구동부(PWR-IC), 데이터구동부(SD-IC), 게이트구동부(GD-IC), 액정패널(PNL), LED 구동부(LD-IC) 및 백라이트유닛(BLU)이 포함된다.

[0021] 타이밍제어부(T-Con)는 외부로부터 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE) 및 데이터신호(DATA)를 공급받는다. 타이밍제어부(T-Con)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE) 등의 타이밍신호를 이용하여 데이터구동부(SD-IC)와 게이트구동부(GD-IC)의 동작 타이밍을 제어한다. 타이밍제어부(T-Con)는 1 수평기간의 데이터 인에이블 신호(DE)를 카운트하여 프레임기간을 판단할 수 있으므로 외부로부터 공급되는 수직 동기신호(Vsync)와 수평 동기신호(Hsync)는 생략될 수 있다. 타이밍제어부(T-Con)에서 생성되는 대표적인 제어신호들에는 게이트구동부(GD-IC)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와 데이터구동부(SD-IC)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)가 포함된다. 게이트 타이밍 제어신호(GDC)에는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 시프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등이 포함된다. 게이트 스타트 펄스(GSP)는 첫 번째 게이트신호가 발생하는 게이트 드라이브 IC(Integrated Circuit)에 공급된다. 게이트 시프트 클럭(GSC)은 게이트 드라이브 IC들에 공통으로 입력되는 클럭신호로써 게이트 스타트 펄스(GSP)를 시프트시키기 위한 클럭신호이다. 게이트 출력 인에이블신호

(GOE)는 게이트 드라이브 IC들의 출력을 제어한다. 데이터 타이밍 제어신호(DDC)에는 소스 스타트 펄스(Source, Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 소스 출력 인에이블신호(Source Output Enable, SOE) 등이 포함된다. 소스 스타트 펄스(SSP)는 데이터구동부(SD-IC)의 데이터 샘플링 시작 시점을 제어한다. 소스 샘플링 클럭(SSC)은 라이징 또는 폴링 에지에 기준하여 데이터구동부(SD-IC) 내에서 데이터의 샘플링 동작을 제어하는 클럭신호이다. 소스 출력 인에이블신호(SOE)는 데이터구동부(SD-IC)의 출력을 제어한다. 한편, 데이터구동부(SD-IC)에 공급되는 소스 스타트 펄스(SSP)는 데이터전송 방식에 따라 생략될 수도 있다.

[0022] 전원구동부(PWR-IC)는 시스템보드로부터 공급되는 전압을 조정하여 구동전압으로 생성하고 생성된 구동전압을 타이밍제어부(T-Con), 데이터구동부(SD-IC), 게이트 구동부(SDRV) 및 액정패널(PNL) 중 어느 하나 이상에 공급한다. 또한, 전원구동부(PWR-IC)는 감마전압(GMA0~GMA_n)은 물론 공통전압(Vcom)을 생성하고 이를 데이터구동부(SD-IC) 및 액정패널(PNL)에 공급한다.

[0023] 액정패널(PNL)은 트랜지스터기판(이하 TFT기판으로 약칭)과 컬러필터 기판 사이에 위치하는 액정층을 포함하며 매트릭스형태로 배치된 서브 픽셀을 포함한다. TFT기판에는 데이터라인, 게이트라인, TFT, 스토리지 커패시터 등이 형성되고, 컬러필터 기판에는 블랙매트릭스, 컬러필터 등이 형성된다. 하나의 서브 픽셀(SP)은 상호 교차하는 데이터라인(DL1)과 게이트라인(SL1)에 의해 정의된다. 서브 픽셀(SP)에는 게이트라인(SL1)을 통해 공급된 게이트신호에 의해 구동하는 TFT, 데이터라인(DL1)을 통해 공급된 데이터신호를 데이터전압으로 저장하는 스토리지 커패시터(Cst), 스토리지 커패시터(Cst)에 저장된 데이터전압에 의해 구동하는 액정셀(C1c)이 포함된다. 액정셀(C1c)은 화소전극(1)에 공급된 데이터전압과 공통전극(2)에 공급된 공통전압(VCOM)에 의해 구동된다. 공통전극은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 컬러필터 기판 상에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극과 함께 TFT기판 상에 형성된다. 액정패널(PNL)의 TFT기판과 컬러필터 기판에는 편광판이 부착되고 액정의 프리틸트각(pre-tilt angle)을 설정하기 위한 배향막이 형성된다. 액정패널(PNL)의 액정모드는 전술한 TN 모드, VA 모드, IPS 모드, FFS 모드뿐 아니라 어떠한 액정모드로도 구현될 수 있다.

[0024] 백라이트유닛(BLU)은 액정패널(PNL)에 광을 제공한다. 백라이트유닛(BLU)은 직류전원부, LED들, 트랜지스터들 및 구동제어부 등을 포함하는 광원회로부와 커버버텀, 도광판 및 광학시트 등을 포함하는 광학기구부를 포함한다. 백라이트유닛(BLU)은 엣지형(edge type), 듀얼형(dual type), 직하형(direct type) 등으로 다양하게 구성될 수 있다. 여기서, 엣지형은 액정패널(PNL)의 일측면에 LED들이 줄(또는 스트링) 형태로 배치된 것이다. 듀얼형은 액정패널(PNL)의 양측면에 LED들이 줄(또는 스트링) 형태로 배치된 것이다. 직하형은 액정패널(PNL)의 하부에 LED들이 블록 또는 매트릭스 형태로 배치된 것이다.

[0025] LED 구동부(LD-IC)는 백라이트유닛(BLU)에 포함된 LED들을 구동한다. LED 구동부(LD-IC)는 펄스폭신호(PWM)를 이용하여 백라이트유닛(BLU)에 포함된 LED들을 구동할 수 있으나 이에 한정되지 않는다.

[0026] 게이트구동부(GD-IC)는 타이밍제어부(T-Con)로부터 공급된 게이트 타이밍 제어신호(GDC)에 응답하여 액정패널(PNL)에 포함된 서브 픽셀들(SP)의 트랜지스터들이 동작 가능한 게이트 구동전압의 스윙폭으로 신호의 레벨을 시프트시키면서 게이트신호를 순차적으로 생성한다. 게이트구동부(GD-IC)에는 게이트라인들(SL1~SL_m)을 통해 생성된 게이트신호를 액정패널(PNL)에 포함된 서브 픽셀들(SP)에 공급한다. 게이트구동부(GD-IC)는 도 2에 도시된 바와 같이 게이트 드라이브 IC들로 구성된다. 게이트 드라이브 IC들은 각각 쉬프트레지스터(61), 레벨쉬프터(63), 쉬프트레지스터(61)와 레벨쉬프터(63) 사이에 접속된 다수의 논리곱 게이트(이하, "AND 게이트"라 함)(62) 및 게이트 출력 인에이블신호(GOE)를 반전시키기 위한 인버터(64) 등을 포함한다. 쉬프트레지스터(61)는 종속적으로 접속된 다수의 D-플립플롭을 이용하여 게이트 스타트 펄스(GSP)를 게이트 쉬프트 클럭(GSC)에 따라 순차적으로 쉬프트시킨다. AND 게이트들(62)은 각각 쉬프트레지스터(61)의 출력신호와 게이트 출력 인에이블신호(GOE)의 반전신호를 논리곱하여 출력을 발생한다. 인버터(64)는 게이트 출력 인에이블신호(GOE)를 반전시켜 AND 게이트들(62)에 공급한다. 레벨쉬프터(63)는 AND 게이트(62)의 출력전압 스윙폭을 액정패널(PNL)에 포함된 트랜지스터들이 동작 가능한 게이트전압의 스윙폭으로 쉬프트시킨다. 레벨쉬프터(63)로부터 출력되는 게이트신호는 게이트라인들(SL1~SL_m)에 순차적으로 공급된다.

[0027] 데이터구동부(SD-IC)는 타이밍제어부(T-Con)로부터 공급된 데이터 타이밍 제어신호(DDC)에 응답하여 타이밍제어부(T-Con)로부터 공급되는 데이터신호(DATA)를 샘플링하고 래치하여 병렬 데이터 체계의 데이터로 변환한다. 데이터구동부(SD-IC)는 병렬 데이터 체계의 데이터로 변환할 때, 데이터신호(DATA)를 감마 기준전압으로 변환한다. 데이터구동부(SD-IC)는 데이터라인들(DL1~DL_n)을 통해 변환된 데이터신호(DATA)를 액정패널

(PNL)에 포함된 서브 픽셀들(SP)에 공급한다. 데이터구동부(SD-IC)는 도 3에 도시된 바와 같이 쉬프트 레지스터(51), 데이터 레지스터(52), 제1래치(53), 제2래치(54), 변환부(55), 출력회로(56) 등을 포함한다. 쉬프트 레지스터(51)는 타이밍제어부(T-Con)로부터 공급된 소스 샘플링 클럭(SSC)을 쉬프트시킨다. 쉬프트레지스터(51)는 이웃하는 다음 단의 소스 드라이브 IC의 쉬프트레지스터에 캐리신호(CAR)를 전달한다. 데이터레지스터(52)는 타이밍제어부(T-Con)로부터 공급된 데이터신호(DATA)를 일시 저장하고 이를 제1래치(53)에 공급한다. 제1래치(53)는 쉬프트레지스터(51)로부터 순차적으로 공급되는 클럭에 따라 직렬로 입력되는 데이터신호(DATA)를 샘플링하여 래치한 다음 래치한 데이터들을 동시에 출력한다. 제2래치(54)는 제1래치(53)로부터 공급되는 데이터들을 래치한 다음 소스 출력 인에이블신호(SOE)에 응답하여 다른 소스 드라이브 IC들의 제2래치(54)와 동기 하여 래치한 데이터들을 동시에 출력한다. 변환부(55)는 극성제어신호(POL)와 수평출력 반전신호(HINV)에 응답하여 제2래치(54)로부터 공급된 디지털 형태의 데이터신호(DATA)를 정극성 감마전압 또는 부극성 감마전압으로 변환하여 아날로그 형태의 데이터전압으로 변환한다. 출력부(56)는 데이터라인들(D1~Dm)로 출력되는 데이터전압의 신호감쇠를 최소화하는 버퍼를 포함한다. 차지웨어부(57)는 소스 출력 인에이블신호(SOE)에 따라 차지웨어구간 동안 차지 웨어전압이나 공통전압(Vcom)을 데이터라인들(DL1~DLn)에 공급한다.

[0028] 앞서 설명된 본 발명의 실시예에 따른 액정표시장치는 하나의 클록 주파수 소스에 의해 액정패널(PNL)을 구동하는 구동부들(PWR-IC, T-Con, SD-IC, LD-IC)이 구동된다.

[0029] 이하, 본 발명의 실시예에 따른 액정표시장치에 대해 더욱 자세히 설명한다.

[0030] <제1실시예>

[0031] 도 4는 본 발명의 제1실시예에 따른 액정표시장치의 구동부들을 나타낸 도면이고, 도 5는 하나의 주파수발진기로부터 출력된 클록 주파수를 이용한 분주 시뮬레이션 결과도이다.

[0032] 도 4에 도시된 바와 같이, 전원구동부(PWR-IC)에는 내부 주파수발진기(IOSC), 제1분주기(DIV1) 및 전원제어로직(PCL)이 포함된다. 전원구동부(PWR-IC)에 포함된 내부 주파수발진기(IOSC)는 하나의 클록 주파수(c1k)를 출력한다. 제1분주기(DIV1)는 내부 주파수발진기(IOSC)로부터 출력된 클록 주파수(c1k)를 분주하여 분주된 클록 주파수를 전원제어로직(PCL)에 공급한다. 전원구동부(PWR-IC)의 제1분주기(DIV1)는 내부 주파수발진기(IOSC)로부터 출력된 클록 주파수(c1k)를 분주기 위해 카운터를 이용한 클록 분주기를 이용할 수 있으나 이에 한정되지 않는다.

[0033] 전원구동부(PWR-IC)의 내부 주파수발진기(IOSC)는 구동부들(PWR-IC, T-Con, SD-IC, LD-IC) 중 가장 높은 클록 주파수를 요구하는 구동부의 클록 주파수로 설정되어 출력된다.

[0034] 전원구동부(PWR-IC)의 내부 주파수발진기(IOSC)로부터 출력된 클록 주파수(c1k)는 원칩구동부(T-SD-IC)는 물론 LED 구동부(LD-IC)에 공급된다. 원칩구동부(T-SD-IC)와 LED 구동부(LD-IC)는 전원구동부(PWR-IC)의 내부 주파수발진기(IOSC)로부터 출력된 클록 주파수(c1k)에 의해 구동된다. 여기서, 원칩구동부(T-SD-IC)는 도 1의 타이밍제어부(T-Con)와 데이터구동부(SD-IC)가 하나의 칩으로 구성된 것을 일례로 하나 이들은 각각 분리 형성될 수도 있다.

[0035] LED 구동부(LD-IC)는 전원구동부(PWR-IC)의 내부 주파수발진기(IOSC)로부터 출력된 클록 주파수(c1k)보다 낮은 클록 주파수를 요구한다. 따라서, LED 구동부(LD-IC)는 제2분주기(DIV2)를 이용하여 전원구동부(PWR-IC)의 내부 주파수발진기(IOSC)로부터 출력된 클록 주파수(c1k)를 분주하고 분주된 클록 주파수를 LED 제어로직(LDCL)에 공급한다. LED 구동부(LD-IC)의 제2분주기(DIV2)는 내부 주파수발진기(IOSC)로부터 출력된 클록 주파수(c1k)를 분주기 위해 카운터를 이용한 클록 분주기를 이용할 수 있으나 이에 한정되지 않는다.

[0036] 위의 설명과 같이, 본 발명의 제1실시예는 전원구동부(PWR-IC)의 내부 주파수발진기(IOSC)를 이용하여 하나의 높은 클록 주파수(c1k)를 생성하고 생성된 높은 클록 주파수(c1k)를 각 구동부에 맞는 클록 주파수 대역으로 분주하여 사용할 수 있다.

[0037] 실시예의 일례로, 타이밍제어부(T-Con)가 20MHz의 클록 주파수를 요구하고, LED 구동부(LD-IC)가 1MHz의 클록 주파수를 요구하고, 전원구동부(PWR-IC)가 1.2MHz의 클록 주파수를 요구하는 장치들에 대한 분주 시뮬레이션 을 도 5와 같이 실시하였다.

[0038] 도 5의 시뮬레이션에서, 구동부들(PWR-IC, T-Con, SD-IC, LD-IC) 중 타이밍제어부(T-Con)가 가장 높은 클록 주파수를 요구하므로 전원구동부(PWR-IC)의 내부 주파수발진기(IOSC)가 20MHz의 클록 주파수를 생성하도록 설

정하였다. 그리고 전원구동부(PWR-IC)의 내부에는 20MHz의 클록 주파수를 1.2MHz로 분주할 수 있도록 카운터로 구성된 제1분주기(DIV1)를 형성하였고, LED 구동부(LD-IC)의 내부에는 20MHz의 클록 주파수를 1MHz로 분주할 수 있도록 카운터로 구성된 제2분주기(DIV2)를 형성하였다.

[0039] 그 결과, 전원구동부(PWR-IC)의 내부 주파수발진기(IOSC)로부터 출력된 20MHz의 클록 주파수(상단의 타이밍도 참조)는 각각 1MHz(중단의 타이밍도 참조)와 1.2MHz(하단의 타이밍도 참조)의 클록 주파수로 안정적으로 분주되었다.

[0040] 도 5의 시뮬레이션에 의하면, 제1실시예의 액정표시장치는 하나의 높은 클록 주파수 소스를 다수의 구동부들(PWR-IC, T-Con, SD-IC, LD-IC)의 목적에 부합하게 분주하여 사용할 수 있음이 확인되었다.

[0041] <제2실시예>

[0042] 도 6은 본 발명의 제2실시예에 따른 액정표시장치의 구동부들을 나타낸 도면이다.

[0043] 도 6에 도시된 바와 같이, LED 구동부(LD-IC)에는 내부 주파수발진기(IOSC), 제2분주기(DIV2) 및 LED 제어로직(LDCL)이 포함된다. LED 구동부(LD-IC)에 포함된 내부 주파수발진기(IOSC)는 하나의 클록 주파수(clk)를 출력한다. 제2분주기(DIV2)는 내부 주파수발진기(IOSC)로부터 출력된 클록 주파수(clk)를 분주하여 분주된 클록 주파수를 LED 제어로직(LDCL)에 공급한다. LED 구동부(LD-IC)의 제2분주기(DIV2)는 내부 주파수발진기(IOSC)로부터 출력된 클록 주파수(clk)를 분주하기 위해 카운터를 이용한 클록 분주기를 이용할 수 있으나 이에 한정되지 않는다.

[0044] LED 구동부(LD-IC)의 내부 주파수발진기(IOSC)는 구동부들(PWR-IC, T-Con, SD-IC, LD-IC) 중 가장 높은 클록 주파수를 요구하는 구동부의 클록 주파수로 설정되어 출력된다.

[0045] LED 구동부(LD-IC)의 내부 주파수발진기(IOSC)로부터 출력된 클록 주파수(clk)는 원칩구동부(T-SD-IC)는 물론 전원구동부(PWR-IC)에 공급된다. 원칩구동부(T-SD-IC)와 전원구동부(PWR-IC)는 LED 구동부(LD-IC)의 내부 주파수발진기(IOSC)로부터 출력된 클록 주파수(clk)에 의해 구동된다. 여기서, 원칩구동부(T-SD-IC)는 도 1의 타이밍제어부(T-Con)와 데이터구동부(SD-IC)가 하나의 칩으로 구성된 것을 일례로 하나 이들은 각각 분리 형성될 수도 있다.

[0046] 전원구동부(PWR-IC)는 LED 구동부(LD-IC)의 내부 주파수발진기(IOSC)로부터 출력된 클록 주파수(clk)보다 낮은 클록 주파수를 요구한다. 따라서, 전원구동부(PWR-IC)는 제1분주기(DIV1)를 이용하여 LED 구동부(LD-IC)의 내부 주파수발진기(IOSC)로부터 출력된 클록 주파수(clk)를 분주하고 분주된 클록 주파수를 전원제어로직(PCL)에 공급한다. 전원구동부(PWR-IC)의 제1분주기(DIV1)는 LED 구동부(LD-IC)의 내부 주파수발진기(IOSC)로부터 출력된 클록 주파수(clk)를 분주하기 위해 카운터를 이용한 클록 분주기를 이용할 수 있으나 이에 한정되지 않는다.

[0047] 위의 설명과 같이, 본 발명의 제2실시예는 LED 구동부(LD-IC)의 내부 주파수발진기(IOSC)를 이용하여 하나의 높은 클록 주파수(clk)를 생성하고 생성된 높은 클록 주파수(clk)를 각 구동부에 맞는 클록 주파수 대역으로 분주하여 사용할 수 있다.

[0048] 이상 제1 및 제2실시예와 같이 하나의 높은 클록 주파수 소스를 목적에 부합하게 분주하여 사용하면 각기 다른 주파수발진기가 형성된 구동부들을 사용하는 것에 비하여 구동부들 간의 출력 타이밍 편차 발생을 방지 또는 개선할 수 있게 된다. 또한, 출력 타이밍 편차 발생을 방지 또는 개선할 수 있게 되므로 구동의 안정화를 꾀할 수 있게 됨은 물론 하나의 주파수발진기만 구비하면 되므로 소비전력 절감과 함께 비용 절감을 꾀할 수 있게 된다.

[0049] 이상 본 발명의 실시예는 구동부들 내에 포함된 주파수발진기를 하나로 통합하고 단일 클록 주파수의 사용으로 구동부들 간의 출력 타이밍 편차 발생을 방지 또는 개선하여 구동의 안정화와 더불어 소비전력과 비용을 절감할 수 있는 액정표시장치를 제공하는 효과가 있다.

[0050] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서

예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

[0051]

T-Con: 타이밍 제어부

PWR-IC: 전원구동부

SD-IC: 데이터구동부

GD-IC: 게이트구동부

PNL: 액정패널

LD-IC: LED 구동부

BLU: 백라이트유닛

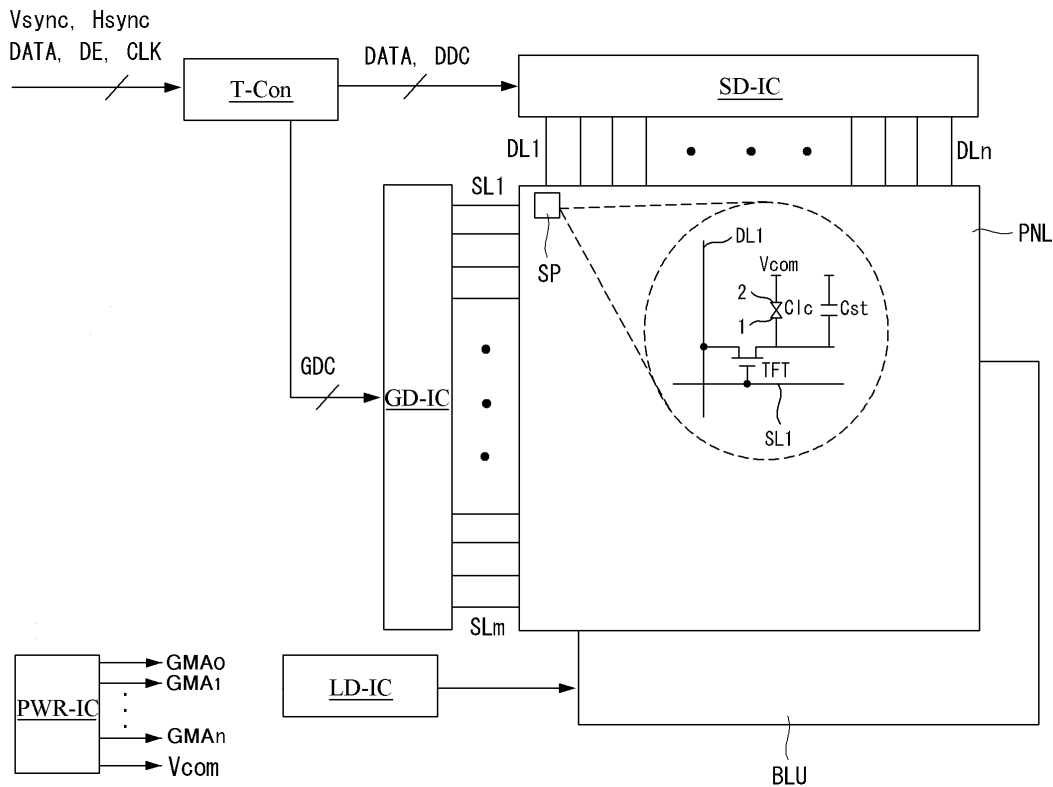
IOSC: 주파수발진기

DIV1: 제1분주기

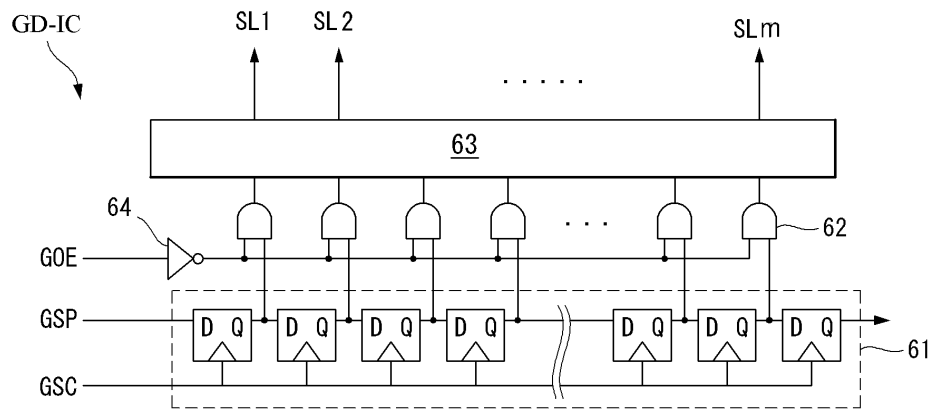
DIV2: 제2분주기

도면

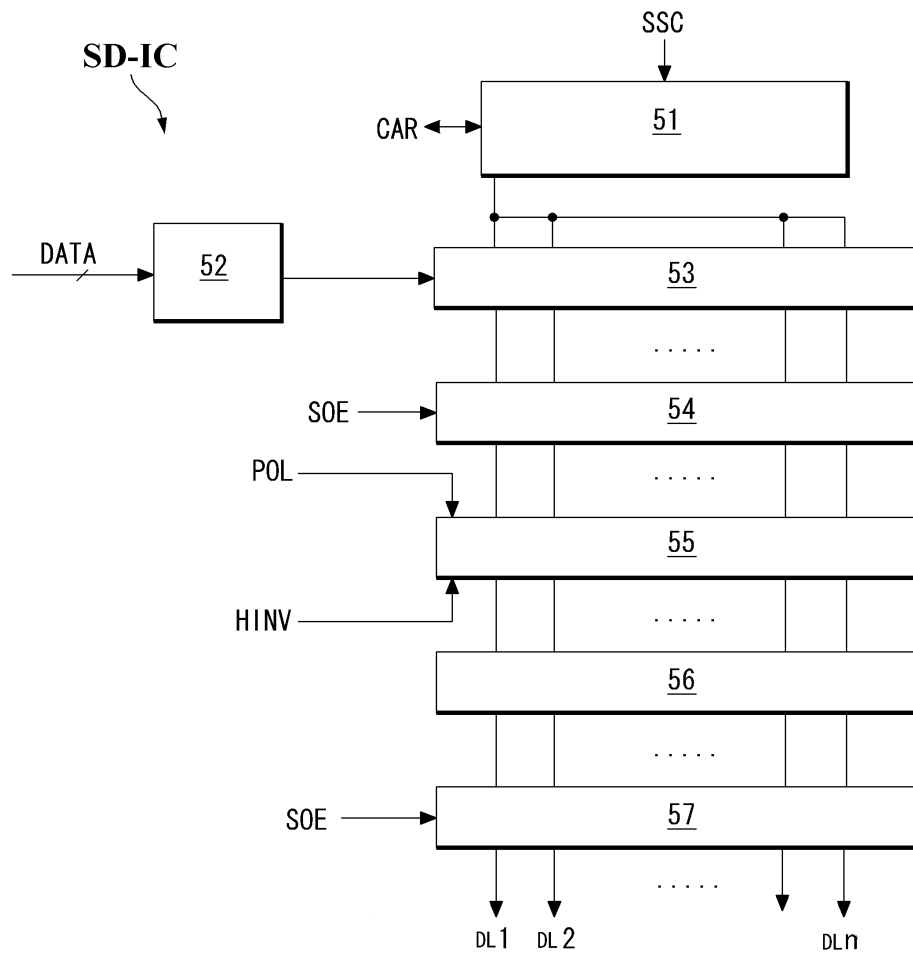
도면1



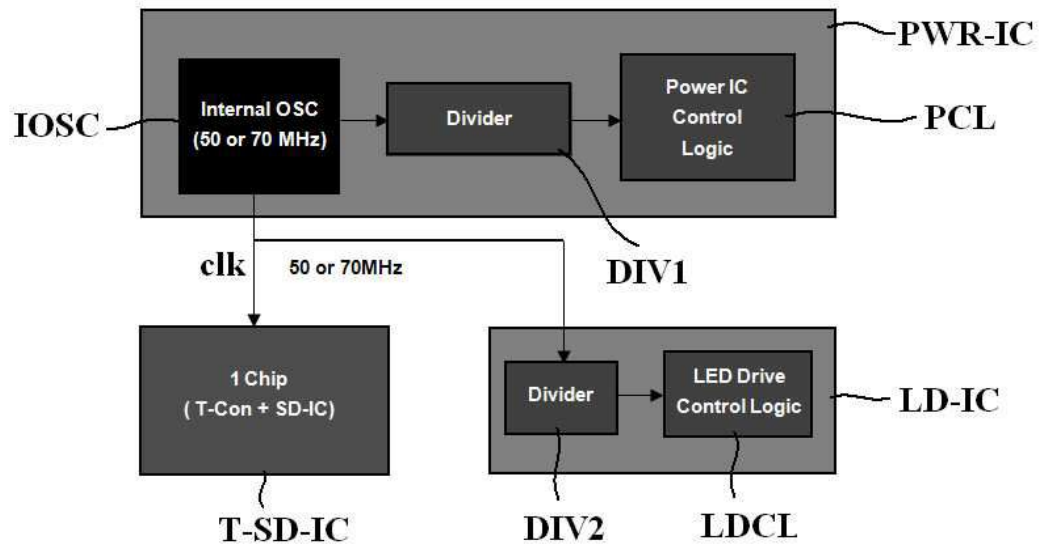
도면2



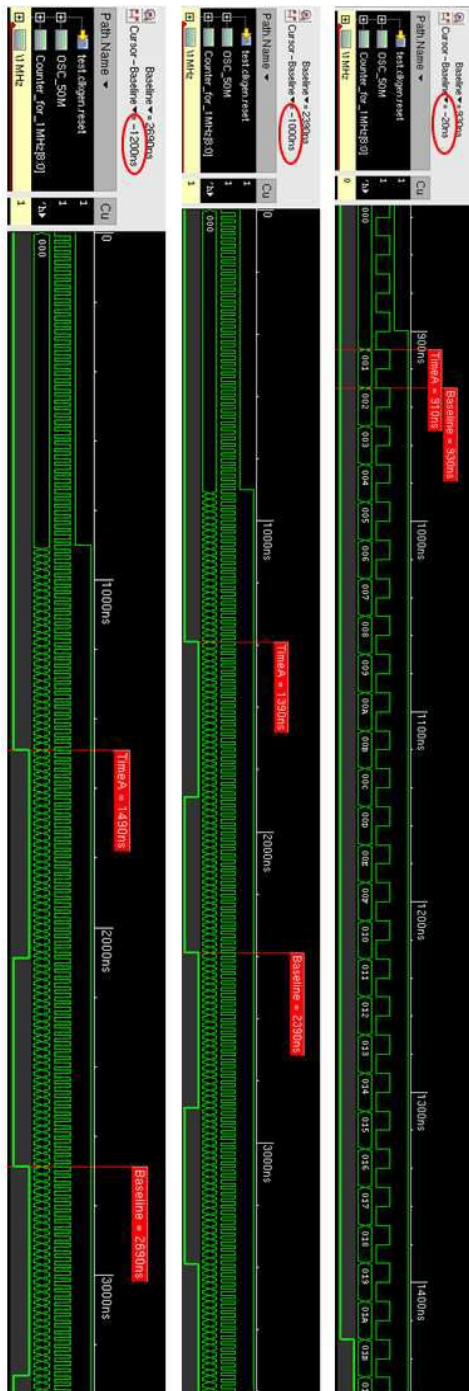
도면3



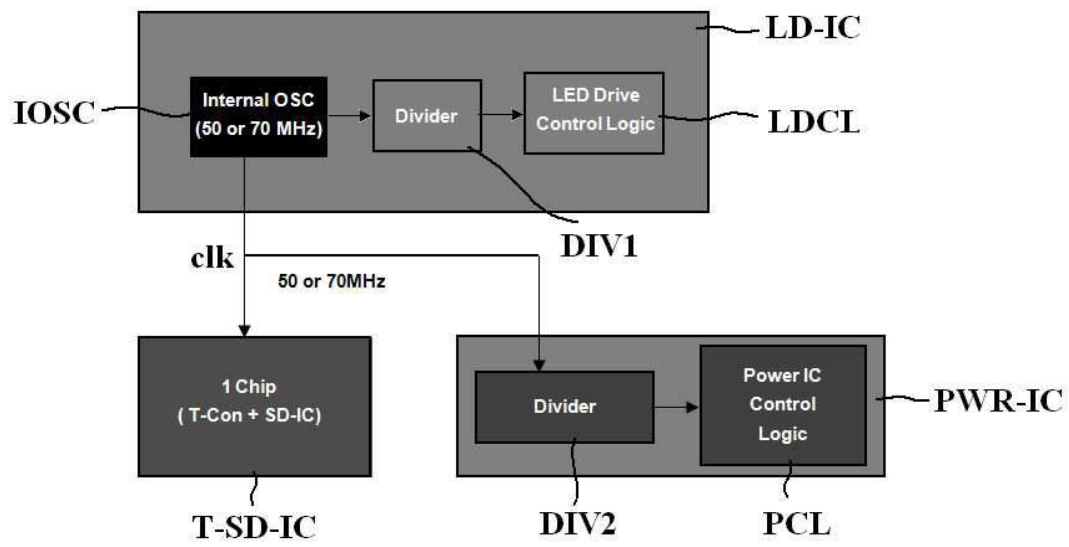
도면4



도면5



도면6



专利名称(译)	液晶显示器		
公开(公告)号	KR1020120070163A	公开(公告)日	2012-06-29
申请号	KR1020100131597	申请日	2010-12-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM MIN KI 김민기		
发明人	김민기		
IPC分类号	G02F1/133 G09G3/36 G09G3/18 G09G3/00		
CPC分类号	G09G3/18 G09G3/006 G09G3/36 G02F1/133		
其他公开文献	KR101773192B1		
外部链接	Espacenet		

摘要(译)

目的：提供一种液晶显示装置，以减少或防止驱动单元之间的输出时序差异，从而降低功耗并节省成本。组成：驱动单元由一个时钟频率源操作。液晶面板模块显示图像。频率振荡器（IOSC）输出一个时钟频率。通过分支从频率振荡器输出的一个时钟频率来操作电源驱动单元（PWR-IC）。一个芯片驱动单元由从频率振荡器输出的一个时钟频率操作。LED驱动单元（LD-IC）通过分频从频率振荡器输出的一个时钟频率来操作。COPYRIGHT KIPO 2012

