

특허청구의 범위

청구항 1

제1 전압단과 제2 전압단 사이의 분압 전압을 생성하는 전압 분배기와;

상기 분압 전압을 입력받고, 구동 전압을 출력하는 연산 증폭기와;

상기 제1 전압단과 공통 노드 사이에 연결되고, 상기 구동 전압에 응답해서 상기 제1 전압단과 상기 공통 노드 사이의 제1 전류 경로를 형성하는 제1 스위치와;

상기 공통 노드와 상기 제2 전압단 사이에 연결되고, 상기 구동 전압에 응답해서 상기 공통 노드와 제2 전압단 사이의 제2 전류 경로를 형성하는 제2 스위치를 포함하되;

상기 연산 증폭기는 제1 입력단이 상기 분압 전압과 연결되고, 제2 입력단이 상기 공통 노드와 연결되며,

상기 연산 증폭기의 출력단과 상기 제1 스위치 사이에 연결되는 제1 저항; 및

상기 연산 증폭기의 상기 출력단과, 상기 제2 스위치 사이에 연결되는 제2 저항을 포함하는 것을 특징으로 하는 액정 표시 장치의 전원 회로.

청구항 2

제 1 항에 있어서,

상기 제1 스위치는 상기 제1 전압단과 연결된 제1 단자, 상기 공통 노드와 연결된 제2 단자 그리고 상기 구동 전압에 연결되는 제3 단자를 포함하는 제1 바이폴라 트랜지스터를 포함하고; 그리고

상기 제2 스위치는 상기 공통 노드와 연결된 제1 단자, 상기 제2 전압단과 연결된 제2 단자 그리고 상기 구동 전압에 연결되는 제3 단자를 포함하는 제2 바이폴라 트랜지스터로 구성되는 것을 특징으로 하는 액정 표시 장치의 전원 회로.

청구항 3

삭제

청구항 4

제 2 항에 있어서,

상기 제1 저항은, 상기 연산증폭기의 상기 출력단과 상기 제1 바이폴라 트랜지스터의 상기 제3 단자 사이에 연결되며,

상기 제2 저항은, 상기 연산증폭기의 상기 출력단과 상기 제2 바이폴라 트랜지스터의 상기 제3 단자 사이에 연결되는 것을 특징으로 하는 액정 표시 장치의 전원 회로.

청구항 5

제 1 항에 있어서,

상기 전압 분배기는,

상기 제1 전압단과 상기 제2 전압단 사이에 직렬로 연결된 적어도 두 개의 저항들을 포함하되, 상기 두 개의 저항들의 연결 노드의 전압은 상기 분압 전압인 것을 특징으로 하는 액정 표시 장치의 전원 회로.

청구항 6

제 1 항에 있어서,

상기 공통 노드는 상기 전원 회로의 제1 출력단 및 제2 출력단에 공통으로 연결되는 것을 특징으로 하는 액정 표시 장치의 전원 회로.

청구항 7

복수의 컬럼 라인들에 각각 대응하는 복수의 출력단들을 포함하는 구동칩;으로서, 상기 구동칩은 상기 출력단들을 기준 전압을 기준으로 컬럼 반전 구동하며,

제1 내지 제4 단자들을 통하여 상기 구동칩으로 복수의 전압들을 공급하는 전원 회로를 포함하되;

상기 전원 회로는,

제1 전압이 공급되는 상기 제1 단자와 제2 전압이 공급되는 제4 단자 사이에 연결되고, 분압 전압을 생성하는 전압 분배기와;

상기 분압 전압을 입력받고, 구동 전압을 출력하는 연산 증폭기와;

상기 제1 단자와 공통 노드 사이에 연결되고, 상기 구동 전압에 응답해서 상기 제1 단자와 상기 공통 노드 사이의 제1 전류 경로를 형성하는 제1 스위치와;

상기 공통 노드와 상기 제4 단자 사이에 연결되고, 상기 구동 전압에 응답해서 상기 공통 노드와 상기 제4 단자 사이의 제2 전류 경로를 형성하는 제2 스위치를 포함하되;

상기 공통 노드는 상기 구동칩으로 제3 및 제4 전압을 각각 공급하는 상기 제2 및 제3 단자들에 공통으로 연결되며,

상기 기준 전압은 상기 분압 전압과 동일한 것을 특징으로 하는 액정 표시 장치.

청구항 8

삭제

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정 표시 장치에 관한 것으로, 좀 더 구체적으로는 액정 표시 장치에 구비되는 전원 회로에 관한 것이다.

배경 기술

[0002] 액정 표시 장치는 액정의 광투과율을 이용하여 영상을 표시하는 평판표시장치의 하나로써, 다른 표시 장치에 비해 얇고 가벼우며, 낮은 구동전압 및 낮은 소비전력을 갖는 장점이 있어 산업 전반에 광범위하게 사용되고 있다.

[0003] 액정 표시 장치는 광을 이용하여 영상을 표시하는 표시 패널 및 표시 패널로 광을 제공하는 백라이트 어셈블리를 포함한다. 표시패널은 박막 트랜지스터가 형성된 어레이 기판, 어레이 기판에 대향하는 대향기판, 및 어레이 기판과 대향기판 사이에 개재된 액정층을 포함한다. 이 때, 어레이 기판의 단부에는 표시 패널로 구동신호를 공급하기 위한 구동칩이 전기적으로 연결된다.

[0004] 구동칩은 자체적으로 높은 발열 특성을 보여 온도에 취약한 특성이 있다. 또한, 구동칩은 표시 패널의 상측부에 연결되어, 주변 온도 상승으로 인해 보다 직접적인 영향을 받는다. 한편, 구동 회로에서 많은 원가를 차지하는 구동칩의 개수를 줄이기 위해서 다채널 구동칩이 개발되고 있다. 이에 따라 액정 표시 장치에서의 구동칩은 더욱더 온도 특성에 불리해지는 문제점이 발생된다.

발명의 내용

해결하고자하는 과제

[0005] 본 발명의 목적은 액정 표시 장치를 구동하는 구동칩의 온도를 낮출 수 있는 액정 표시 장치의 전원 회로를 제공하는데 있다.

과제 해결수단

- [0006] 이와 같은 목적을 달성하기 위한 본 발명의 특징에 의하면, 액정 표시 장치의 전원 회로는, 전압 분배기, 연산 증폭기 그리고 제1 및 제2 스위치들을 포함한다. 전압 분배기는 연산 증폭기는 제1 전압단과 제2 전압단 사이의 분압 전압을 생성한다. 연산 증폭기는 상기 분압 전압을 입력받고, 구동 전압을 출력한다. 상기 제1 스위치는 상기 제1 전압단과 공통 노드 사이에 연결되고, 상기 구동 전압에 응답해서 상기 제1 전압단과 상기 공통 노드 사이의 제1 전류 경로를 형성한다. 상기 제2 스위치는 상기 공통 노드와 상기 제2 전압단 사이에 연결되고, 상기 구동 전압에 응답해서 상기 공통 노드와 제2 전압단 사이의 제2 전류 경로를 형성하는 제2 스위치를 포함한다.
- [0007] 이 실시예에 있어서, 상기 제1 스위치는 상기 제1 전압단과 연결된 제1 단자, 상기 공통 노드와 연결된 제2 단자 그리고 상기 구동 전압에 연결되는 제3 단자를 포함하는 제1 바이폴라 트랜지스터를 포함하고, 상기 제2 스위치는 상기 공통 노드와 연결된 제1 단자, 상기 제2 전압단과 연결된 제2 단자 그리고 상기 구동 전압에 연결되는 제3 단자를 포함하는 제2 바이폴라 트랜지스터로 구성된다.
- [0008] 이 실시예에 있어서, 상기 연산 증폭기는, 제1 입력단이 상기 분압 전압과 연결되고, 제2 입력단이 상기 구동 전압을 출력하는 출력단과 연결된다.
- [0009] 이 실시예에 있어서, 전원 회로는, 상기 연산증폭기의 상기 출력단과 상기 제1 바이폴라 트랜지스터의 상기 제3 단자 사이에 연결되는 제1 저항, 그리고 상기 연산증폭기의 상기 출력단과 상기 제2 바이폴라 트랜지스터의 상기 제3 단자 사이에 연결되는 제2 저항을 더 포함한다.
- [0010] 이 실시예에 있어서, 상기 전압 분배기는, 상기 제1 전압단과 상기 제2 전압단 사이에 직렬로 연결된 적어도 두 개의 저항들을 포함하되, 상기 두 개의 저항들의 연결 노드의 전압은 상기 분압 전압이다.
- [0011] 이 실시예에 있어서, 상기 공통 노드는 제1 출력단 및 제2 출력단에 공통으로 연결된다.
- [0012] 본 발명의 다른 특징에 따른 액정 표시 장치의 전원 회로는, 구동칩, 그리고 제1 내지 제4 단자들을 통하여 상기 구동칩으로 복수의 전원들을 공급하는 전원 회로를 포함한다. 상기 전원 회로는, 제1 전압이 공급되는 상기 제1 단자와 제2 전압이 공급되는 제4 단자 사이에 연결되고, 분압 전압을 생성하는 전압 분배기와, 상기 분압 전압을 입력받고, 구동 전압을 출력하는 연산 증폭기와, 상기 제1 단자와 공통 노드 사이에 연결되고, 상기 구동 전압에 응답해서 상기 제1 단자와 상기 공통 노드 사이의 제1 전류 경로를 형성하는 제1 스위치, 그리고 상기 공통 노드와 상기 제2 단자 사이에 연결되고, 상기 구동 전압에 응답해서 상기 공통 노드와 제2 단자 사이의 제2 전류 경로를 형성하는 제2 스위치를 포함한다. 상기 공통 노드는 상기 제2 및 제3 단자들에 공통으로 연결된다.
- [0013] 이 실시예에 있어서, 상기 구동칩은 복수의 컬럼 라인들에 각각 대응하는 복수의 출력단들을 포함하며, 상기 구동칩은 상기 출력단들을 컬럼 반전 구동한다.

효 과

- [0014] 이와 같은 본 발명의 전원 회로에 의하면 다채널 구동칩의 동작 온도가 낮아진다.

발명의 실시를 위한 구체적인 내용

- [0015] 이하 본 발명의 바람직한 실시예를 첨부된 도면들을 참조하여 상세히 설명한다.
- [0016] 도 1은 본 발명의 바람직한 실시예에 따른 디스플레이 유닛의 사시도이다.
- [0017] 도 1을 참조하면, 본 발명의 액정 표시 장치(100)는 액정 표시 패널(110), 소스 인쇄 회로 기판(120) 및 게이트 인쇄 회로 기판(130)을 포함한다. 액정 표시 패널(110)은 박막 트랜지스터(thin film transistor, TFT) 기관(111), TFT 기관(111)과 대향하여 결합되는 컬러 필터(color filter) 기관(112) 및 TFT 기관(111)과 컬러 필터 기관(112) 사이에 주입되는 액정층(미 도시됨)을 포함한다.
- [0018] TFT 기관(111)은 스위칭 소자인 TFT(미 도시됨)가 매트릭스 형태로 형성되어 있는 투명한 유리 기관이다. TFT들의 소스 단자에는 소스 라인이 연결되고, 게이트 단자에는 게이트 라인이 연결된다. 또한 드레인 단자에는 투명한 도전성 재질로 이루어진 공통 전극이 형성된다.
- [0019] 이러한 구성을 갖는 액정 표시 패널(110)은 TFT의 게이트 단자에 전원이 인가되어 TFT가 턴-온되면, 회소 전극

과 공통 전극 사이에 전계가 형성된다. 이러한 전계에 의해 TFT 기관(111)과 컬러 필터 기관(112) 과의 사이에 개재된 액정의 배열이 변화되고, 광원(미 도시됨)으로부터 공급되는 광의 투과도가 변경되어 원하는 계조의 영상을 얻게 된다.

[0020] 소스 및 게이트 인쇄 회로 기관들(120, 130)은 소스 구동 회로 필름(140) 및 게이트 구동 회로 필름(150)을 통해 각각 액정 표시 패널(110)과 연결되고, 액정 표시 패널(110)을 구동하기 위한 영상 신호 및 스캔 신호들을 각각 제공한다. 소스 및 게이트 구동 회로 필름(140, 150)은 일 예로, 테이프 캐리어 패키지(tape carrier package; TCP) 또는 칩 온 필름(chip on film, COF)으로 이루어진다. 여기서, 소스 및 게이트 구동 회로 필름(140, 150) 각각은 소스 인쇄 회로 기관(120)으로부터 제공되는 구동 신호를 적절한 타이밍에 액정 표시 패널(110)에 인가하기 위하여 구동 신호의 타이밍을 제어하는 소스 및 게이트 구동칩들(141, 151)을 더 포함한다.

[0021] 액정 표시 장치(100)에 구비되는 소스 구동칩들(141) 및 게이트 구동칩들(151)의 수는 액정 표시 패널(110)의 해상도, 구동칩의 채널 수, 동작 주파수 등에 따라서 결정된다. 표 1은 해상도가 FHD(Full High Definition) 즉, 1920*1080인 액정 표시 장치(100)에 구비되는 소스 구동칩들의 수를 동작 주파수 및 채널 수 별로 예시적으로 보여준다.

표 1

동작주파수	414 채널	576 채널	720 채널	960 채널
60 Hz	14	10	8	6
120 Hz	28	20	16	12
240 Hz	56	40	32	24

[0023] 예컨대, 소스 구동칩의 채널 수가 720이고, 동작 주파수가 240Hz이면 액정 표시 장치(100)에는 적어도 32개의 소스 구동칩들이 구비되어야만 한다. 소스 인쇄 회로 기관(120)의 제한된 면적에 32 개의 소스 구동칩들(141)을 배열하는 것은 매우 어려운 일이다.

[0024] 소스 구동칩의 채널 수를 960으로 증가시키면 동작 주파수가 240Hz일 때 필요한 소스 구동칩들의 수는 24개로 감소한다. 그러나, 소스 구동칩에 채널의 수를 늘릴수록 소스 구동칩의 동작 온도가 상승하는 문제가 야기된다. 표 2는 해상도가 FHD인 액정 표시 장치에 다양한 테스트 패턴을 표시했을 때 구동칩의 채널 수에 따른 온도 변화의 실험 결과를 예시적으로 보여준다.

표 2

테스트 패턴	414 채널	576 채널	720 채널	960 채널	1026 채널
White	66.5	83.4	139.1	159.5	170.5
Black	58.7	63.1	90.3	120.5	128.8
Checker	70.8	106.6	153.1	182.0	194.5
H-Stripe	68.9	115.7	158.7	188.0	200.9
Sub-Checker	68.8	94.6	141.9	168.8	180.4
Sub_Vstripe	65.7	82.9	128.7	154.0	164.6

[0026] 표 2에서 알 수 있는 바와 같이, 소스 구동칩의 채널 수가 많아질수록 동작 온도가 상승함을 알 수 있으며, 특히 960 채널 소스 구동칩 대부분의 테스트 패턴에서 임계 온도인 150℃를 넘어선다. 그러므로, 구동칩의 채널 수를 늘리더라도 온도 상승을 최소화할 수 있는 액정 표시 장치가 요구된다.

[0027] 도 2는 구동칩에 전류를 공급하는 일 예를 보여주는 도면이다.

[0028] 구동칩(200)은 전원 단자들(211, 212)을 포함한다. 구동칩(200)의 전원 단자(211)에는 전원 전압(VDD)이 연결되고, 전원 단자(212)에는 접지 전압(VSS)이 연결된다. 전원 단자(211)로 흐르는 전류를 I_A 라고 할 때, 액정 표시 패널(110)에서 소비되는 전력은 $VDD * I_A$ 이다. 구동칩(200)에서 소비되는 전력 또한 $VDD * I_A$ 이다.

[0029] 최근 액정 표시 패널(110)은 더욱 대형화되고 있고, 영상 품질 향상을 위하여 고속 구동을 위한 노력들이 계속되고 있다. 이러한 요구를 수용하기 위하여 전원 전압(VDD)의 전압 레벨은 높아져야 한다. 전원 전압(VDD)이 예컨대, 15V인 경우, 전원 전압(VDD)과 접지 전압(VSS) 간의 전위차가 커져서 소비 전력이 더욱 증대된다. 구

동칩(200)에서의 소비 전력 증가는 동작 온도 상승을 유발한다.

[0030] 도 3은 액정 표시 장치의 구동칩에 전원을 공급하는 본 발명의 일 실시예에 따른 전원 회로를 보여주는 도면이다.

[0031] 도 3을 참조하면, 전원 회로(320)는 저항들(321, 322)과 연산 증폭기들(323, 324)을 포함한다. 구동칩(300)은 4개의 전원 단자들(311-314)과 증폭기들(301, 302) 그리고 출력 단자들(315, 316)을 포함한다. 구동칩(300)의 출력 단자들(315, 316)은 액정 표시 패널(110)의 컬럼 라인들(미 도시됨)을 구동하기 위한 신호를 각각 출력한다.

[0032] 저항들(321, 322)은 전원 전압(VDD)과 접지 전압(VSS) 사이에 직렬로 순차적으로 연결된다. 연산 증폭기(323)는 저항들(321, 322)의 연결 노드와 구동칩(300)의 입력 단자(312) 사이에 연결된다. 연산 증폭기(323)는 저항들(321, 322)의 연결 노드와 구동칩(300)의 입력 단자(313) 사이에 연결된다. 연산 증폭기들(323, 324)은 전원 전압(VDD)을 순차적으로 입력받는다.

[0033] 도 3에 도시된 예에서, 저항들(321, 322)의 연결 노드의 전압(V_B)은 $1/2VDD$ 이다. 컬럼 반전 구동을 수행하는 액정 표시 장치(100)는 데이터 신호에 대응하는 한쌍의 상보적 전압들을 매 프레임마다 번갈아 컬럼 라인으로 공급한다. 본 발명의 전원 회로(320)는 극성 반전의 기준이 되는 기준 전압(V_B)을 직접 구동칩(300)으로 공급한다.

[0034] 이와 같은 전원 회로(320)를 구비할 때 액정 표시 패널(110)에서의 소비 전력은 $VDD \cdot (I_B + I_C)$ 이고, 구동칩(300)에서의 소비전력은 $(VDD - V_B) \cdot I_B + V_C \cdot I_C = 1/2 \cdot VDD \cdot I_A$ 이다. 즉, 도 3에 도시된 예에 비해 소비 전력이 $1/2$ 로 감소한다.

[0035] 전원 회로(320)에서 발생된 전류는 전원 단자(311)로 유입된 후 다시 전원 단자(312) 및 연산 증폭기(323)를 통해 접지 전압으로 흐른다. 이 때 연산 증폭기(323)로 유입되는 전류는 500mA 이상이므로 이러한 과전류에 적합한 연산 증폭기(323)를 설계하는데 다소 어려움이 있다.

[0036] 도 4는 본 발명의 다른 실시예에 따른 액정 표시 장치의 전원 회로를 보여준다.

[0037] 도 4를 참조하면, 전원 회로(420)는 저항들(421-424) 및 연산 증폭기들(425, 426)을 포함한다. 저항들(421, 422)은 전원 전압(VDD)과 접지 전압(VSS) 사이에 직렬로 순차적으로 연결된다. 저항들은 전원 전압(VDD)과 접지 전압(VSS) 사이에 직렬로 순차적으로 연결된다. 연산 증폭기들(425, 426) 각각은 일입력단이 출력단과 연결된 볼테지 폴로워(voltage follower)로 구성된다. 연산 증폭기(425)의 타입력단은 저항들(423, 424)의 연결 노드의 전압(V_B)과 연결되고, 연산 증폭기(426)의 타입력단은 저항들(421, 422)의 연결 노드의 전압(V_A)과 연결된다. 구동칩(400)은 4개의 전원 단자들(411-414)과 증폭기들(401, 402) 그리고 출력 단자들(415, 416)을 포함한다. 구동칩(400)의 전원 단자(411)에는 전원 전압(VDD)이 공급되고, 전원 단자들(412, 413)에는 연산 증폭기들(425, 426)의 출력이 각각 연결되며, 전원 단자(414)에는 접지 전압(VSS)이 연결된다.

[0038] 이와 같은 구성을 갖는 전원 회로(420)는 저항들(423, 424)에 의해서 분압된 전압(V_B)을 구동칩(400)의 전원 단자(412)로 공급하고, 저항들(421, 422)에 의해서 분압된 전압(V_A)을 구동칩(400)의 전원 단자(413)로 공급하게 되므로, 도 3에서 설명한 바와 같이 구동칩(400)에서의 전력 소모가 감소된다. 그러나 도 4에 도시된 전원 회로(420)의 연산 증폭기(425)로 유입되는 전류(I_1)의 양(예컨대, 200mA)은 여전히 많다.

[0039] 도 5는 본 발명의 다른 실시예에 따른 액정 표시 장치의 전원 회로를 보여준다.

[0040] 도 5를 참조하면, 전원 회로(420)는 저항들(521-522) 및 연산 증폭기(523)를 포함한다. 저항들(521, 522)은 전원 전압(VDD)과 접지 전압(VSS) 사이에 직렬로 순차적으로 연결된다. 연산 증폭기(523)는 일입력단이 출력단과 연결된 볼테지 폴로워로 구성된다. 연산 증폭기(523)의 타입력단은 저항들(521, 522)의 연결 노드의 전압(V_B)과 연결된다. 구동칩(500)은 4개의 전원 단자들(511-514)과 증폭기들(501, 502) 그리고 출력 단자들(515, 516)을 포함한다. 구동칩(500)의 전원 단자(511)에는 전원 전압(VDD)이 공급되고, 전원 단자들(512, 513)에는 연산 증폭기(523)의 출력이 공통으로 연결되며, 전원 단자(414)에는 접지 전압(VSS)이 연결된다.

[0041] 이와 같은 구성을 갖는 전원 회로(520)는 저항들(521, 522)에 의해서 분압된 전압(V_B)을 구동칩(500)의 전원 단자들(512, 513)로 공급하므로, 도 3에서 설명한 바와 같이 구동칩(400)에서의 전력 소모가 감소된다. 특히, 전

원 전압(VDD)으로부터 전원 단자(511)를 통하여 공급되고, 구동칩(500)의 증폭기(501)를 통해 전원 단자(512)로 출력되는 전류(I_3) 중 일부는 전원 단자(513)를 통하여 다시 공급되고, 나머지만 연산 증폭기(523)로 유입된다. 연산 증폭기(523)로 유입되는 전류(I_5)는 도 3 및 도 4에 도시된 연산 증폭기들로 유입되는 전류에 비해 현저히 감소하나, 특정 테스트 패턴에서는 여전히 과전류가 연산 증폭기(523)로 유입될 수 있다. 실험에 의하면, 인접한 두 컬럼 라인들(Y_{2N} , Y_{2N-1}) 간의 가장 큰 전압 차를 갖는 180 그레이에서 서브 체커(sub-checker) 테스트 패턴일 때 연산 증폭기(523)로 유입되는 전류는 최대 191.3mA였다. 그러므로 연산 증폭기(523)를 사용하지 않고도 구동칩(500)의 전원 단자들(512, 513)로 분압 전압(V_B)을 공급할 수 있는 새로운 구조가 요구된다.

- [0042] 도 6은 본 발명의 또다른 실시예에 따른 액정 표시 장치의 전원 회로의 구성을 보여주는 도면이다.
- [0043] 도 6을 참조하면, 전원 회로(620)는 저항들(621, 622, 625, 626), 연산 증폭기(624) 그리고 트랜지스터들(627, 628)을 포함한다. 저항들(621, 622)은 전원 전압(VDD)과 접지 전압(VSS) 사이에 직렬로 순차적으로 연결된다. 연산 증폭기(624)의 일입력단은 저항들(621, 622)의 연결 노드의 전압(V_B)과 연결되고, 타입력단은 공통 노드(N1)와 연결된다. 트랜지스터들(627, 628)은 각각 바이폴라 트랜지스터(bipolar junction transistor: BJT)로 구성된다. NPN 형의 트랜지스터(627)의 콜렉터 단자는 전원 전압(VDD)과 연결되고, 이미터 단자는 공통 노드(N1)와 연결되며, 베이스 단자는 저항(625)을 통해 연산 증폭기(624)의 출력단과 연결된다. PNP 형의 트랜지스터(628)의 이미터 단자는 공통 노드(N1)와 연결되고, 콜렉터 단자는 접지 전압(VSS)과 연결되며, 베이스 단자는 저항(626)을 통해 연산 증폭기(624)의 출력단과 연결된다.
- [0044] 구동칩(600)은 4개의 전원 단자들(611-614)과 증폭기들(601, 602) 그리고 출력 단자들(615, 616)을 포함한다. 구동칩(600)의 전원 단자(611)에는 전원 전압(VDD)이 공급되고, 전원 단자들(612, 613)은 전원 회로(620)의 공통 노드(N1)와 연결되며, 전원 단자(614)에는 접지 전압(VSS)이 연결된다.
- [0045] 연산 증폭기(624)에 의해서 공통 노드(N1)에는 분압 전압(V_B)이 인가된다. 구동칩(600)의 전원 단자(612)로부터 출력되는 전류(I_6)의 일부는 전원 단자(613)로 다시 유입되고, 나머지는 트랜지스터(628)를 통하여 접지 전압(VSS)으로 흐른다. 전원 단자(613)로 유입되는 전류(I_7)는 전원 전압(VDD)으로부터 트랜지스터(627)를 통하여 제공되는 전류와 전원 단자(612)로부터 출력되는 전류(I_6)의 일부이다.
- [0046] 연산 증폭기(623)의 출력단은 공통 노드(N1)와 분리되어 있으므로, 구동칩(612)의 전원 단자(612)로부터 출력되는 전류가 연산 증폭기(623)로 유입되지 않는다. 더욱이, 트랜지스터(628)는 고전류, 고전력 환경에서도 동작 가능하므로 전원 회로(620)의 안정된 동작이 가능하다.
- [0047] 도 7 및 도 8은 도 6에 도시된 전원 회로를 구비한 액정 표시 장치를 다양한 테스트 패턴으로 테스트한 결과를 보여주는 도면들이다. 도 7 및 도 8에서 그레이(Gray)는 인접한 두 컬럼 라인들(Y_{2N} , Y_{2N+1})의 계조 차이를 의미한다. 테스트 패턴에는 액정 패널에 표시되는 영상에 따라서 화이트(white), 블랙(black), 바둑판 무늬(checker), 수직 줄무늬(H-stripe), 그리고 바둑판 무늬와 수직 줄무늬를 포함하는 서브-체커 무늬(sub-checker) 등이 있다.
- [0048] 도 7은 해상도가 FHD이고, 동작 주파수가 120Hz이며, 구동칩(620)의 출력단의 수 즉, 채널수가 720개인 액정 표시 장치에서 다양한 테스트 패턴들에 대응하는 픽셀 데이터 신호를 액정 표시 장치에 입력했을 때 전류들(I_6 - I_8) 및 트랜지스터들(627, 628)의 온도를 보여준다.
- [0049] 도 7을 참조하면, 트랜지스터들(627, 628)의 최대 동작 온도는 75.2℃이므로, 온도 허용 마진인 125℃에 비해 충분히 낮다. 전류 마진이 3A, 전력 마진이 2W인 트랜지스터(628)를 사용한다면, 180 그레이, 서브-체커 무늬에서 트랜지스터(628)의 이미터 단자로 207.5mA가 유입되더라도 전원 회로(620)는 안정되게 동작할 수 있다.
- [0050] 도 8은 해상도가 FHD이고, 동작 주파수가 120Hz이며, 구동칩(620)의 출력단의 수 즉, 채널수가 960개인 액정 표시 장치에서 다양한 테스트 패턴들에 대응하는 픽셀 데이터 신호를 액정 표시 장치에 입력했을 때 전류들(I_6 - I_8) 및 트랜지스터들(627, 628)의 온도를 보여준다.
- [0051] 도 8을 참조하면, 구동칩(620)의 채널 수가 960개로 증가하더라도 트랜지스터들(627, 628)의 최대 동작 온도는 70.5℃로, 온도 허용 마진인 125℃에 비해 충분히 낮다.
- [0052] 도 9는 해상도가 FHD이고, 동작 주파수가 120Hz이고, 본 발명의 전원 회로를 구비한 액정 표시 장치에 채널 수

가 다른 구동칩들 테스트한 결과를 보여준다.

[0053] 도 9를 참조하면, 구동칩의 채널 수가 960개로 증가하더라도 다양한 테스트 패턴들에 대한 테스트 결과, 구동칩의 동작 온도는 최대 89.6℃이다.

도면의 간단한 설명

[0054] 도 1은 본 발명의 바람직한 실시예에 따른 디스플레이 유닛의 사시도이다.

[0055] 도 2는 구동칩에 전류를 공급하는 일 예를 보여주는 도면이다.

[0056] 도 3은 액정 표시 장치의 구동칩에 전원을 공급하는 본 발명의 일 실시예에 따른 전원 회로를 보여주는 도면이다.

[0057] 도 4는 본 발명의 다른 실시예에 따른 액정 표시 장치의 전원 회로를 보여준다.

[0058] 도 5는 본 발명의 다른 실시예에 따른 액정 표시 장치의 전원 회로를 보여준다.

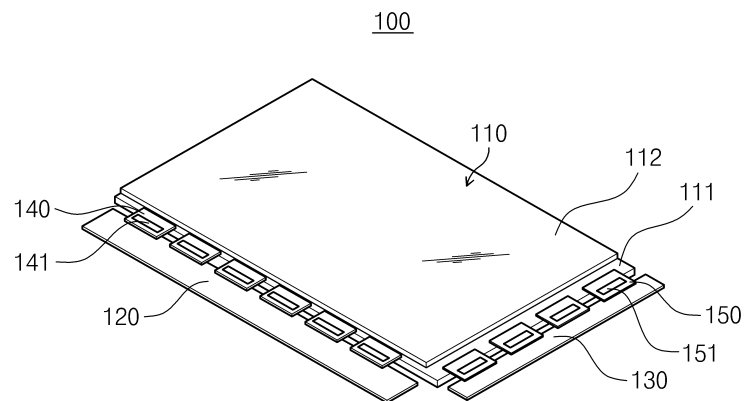
[0059] 도 6은 본 발명의 또다른 실시예에 따른 액정 표시 장치의 전원 회로의 구성을 보여주는 도면이다.

[0060] 도 7 및 도 8은 도 6에 도시된 전원 회로를 구비한 액정 표시 장치를 다양한 테스트 패턴으로 테스트한 결과를 보여주는 도면들이다.

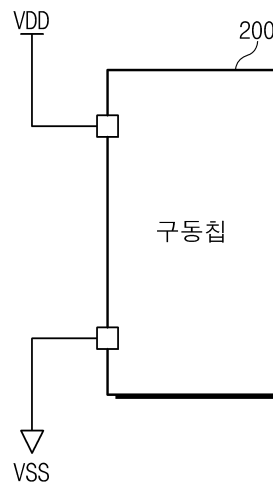
[0061] 도 9는 해상도가 FHD이고, 동작 주파수가 120Hz이고, 본 발명의 전원 회로를 구비한 액정 표시 장치에 채널 수가 다른 구동칩들 테스트한 결과를 보여준다.

도면

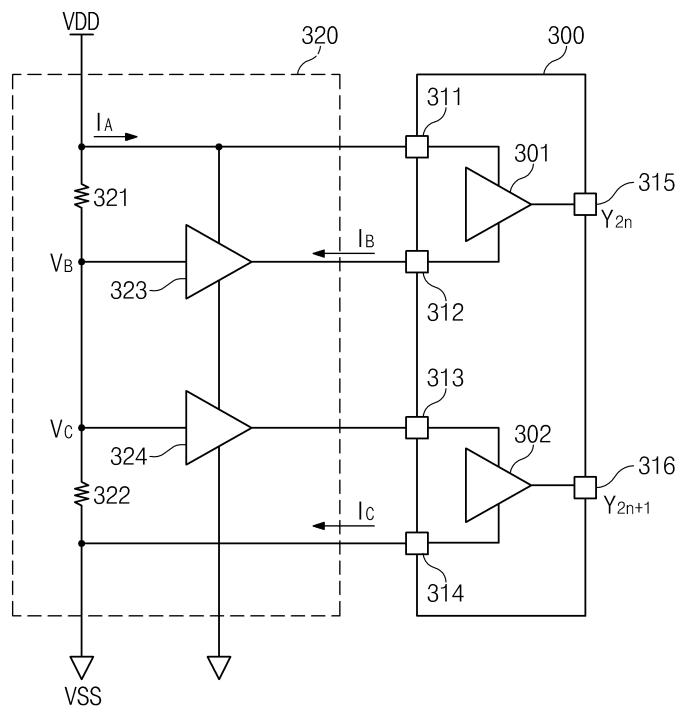
도면1



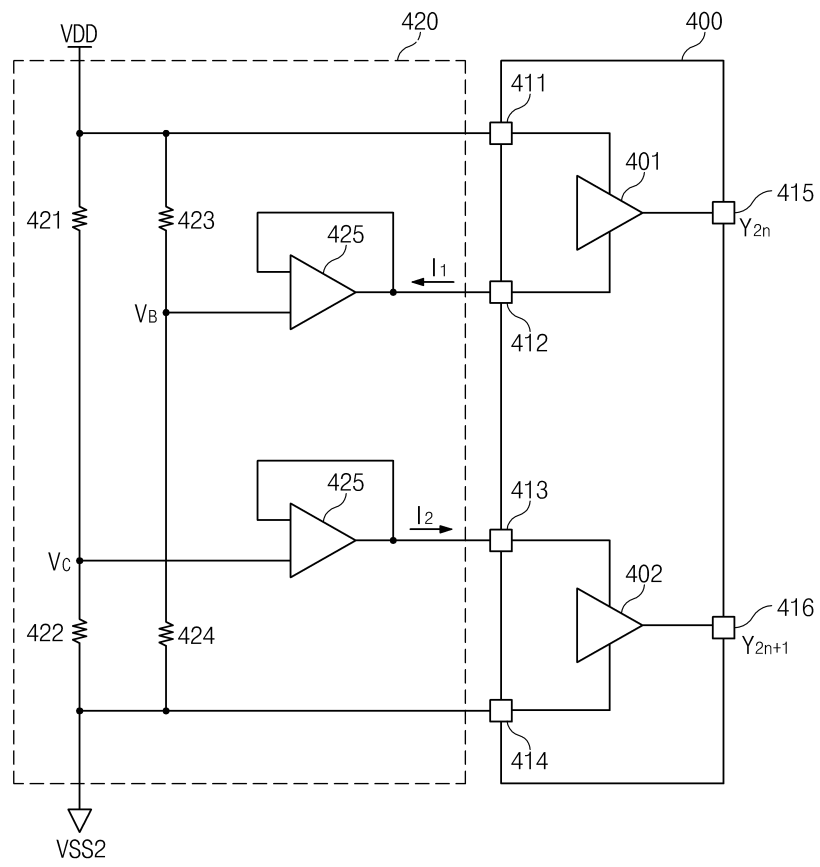
도면2



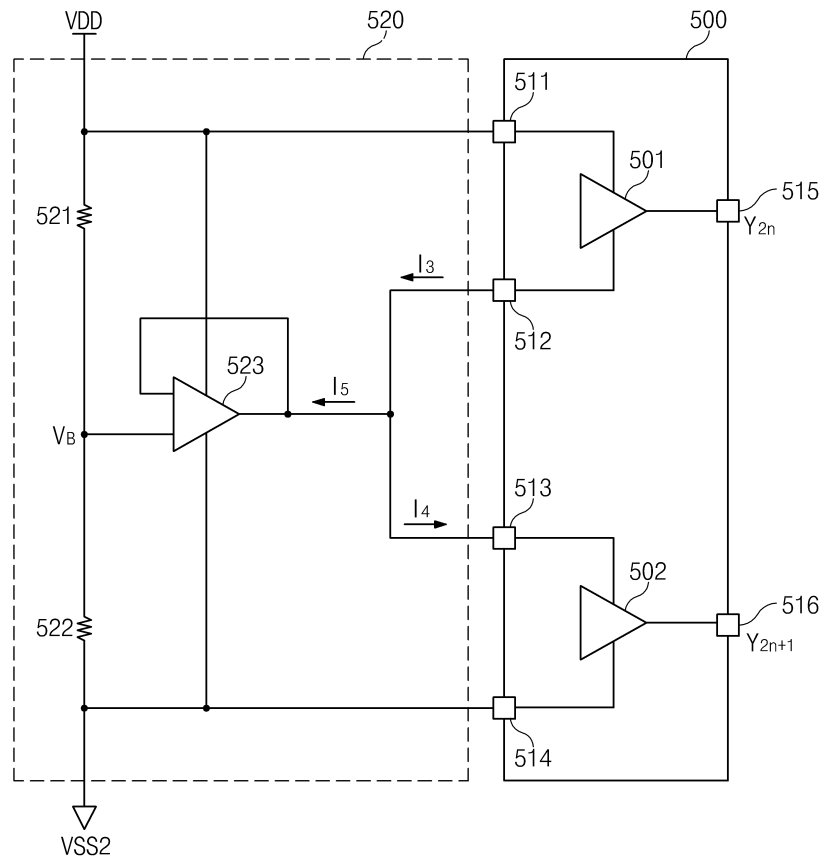
도면3



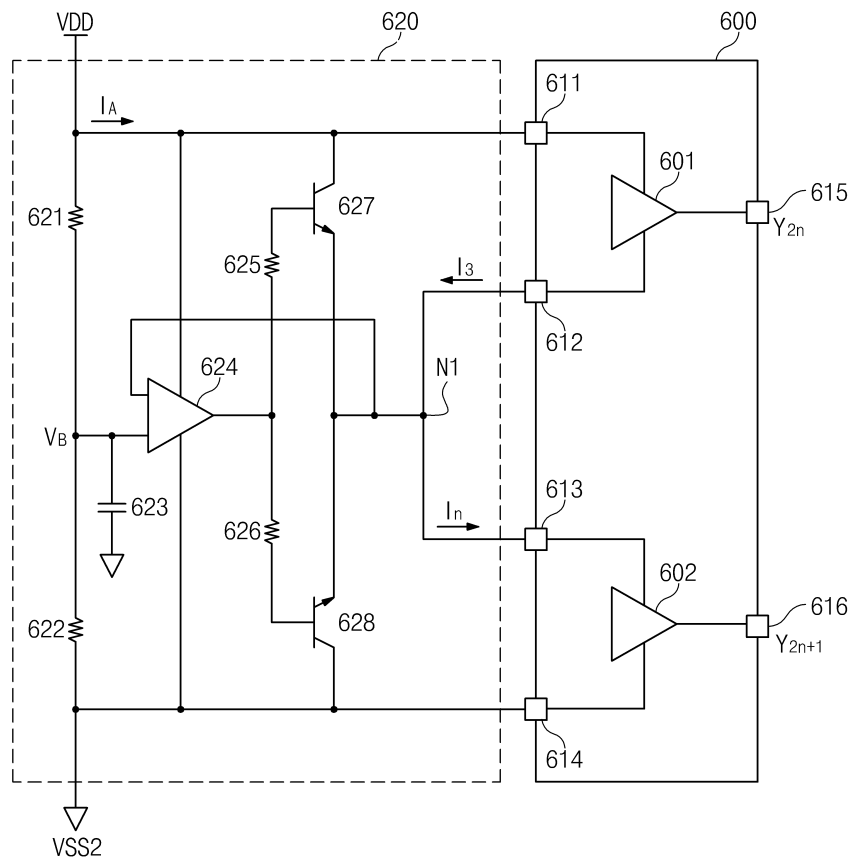
도면4



도면5



도면6



40" FHD 120Hz(10.8ea 구동 기준)

Gray	테스트패턴	노드(N1) 전압	I _A	이미터 전류 (I _B)	Source전류 (I _V)	Sink전류 (I _S)	온도	
							NPN	PNP
2566	White	7.661V	32.17mA	5.465mA	61mA	52mA	31.8℃	32.2℃
	Black	7.607V	28.65mA	7.972mA	77mA	73mA	31.1℃	31.9℃
	Checker	7.641V	82.87mA	57.73mA	424mA	425mA	45.5℃	38.8℃
	H-Stripe	7.616V	308.6mA	47.56mA	519mA	533mA	41.0℃	38.7℃
1806	Sub Checker	7.618V	85.88mA	60.54mA	413mA	423mA	46.2℃	38.9℃
	White	7.580V	66.06mA	65.37mA	296mA	300mA	37.2℃	37.6℃
	Checker	7.575V	71.64mA	66.81mA	311mA	315mA	38.0℃	38.5℃
	H-Stripe	7.576V	202.8mA	35.95mA	374mA	393mA	36.3℃	38.1℃
	Sub Checker	7.584V	144.8mA	207.5mA	323mA	309mA	75.2℃	70.5℃

도면7

52" FHD 120Hz(960ch 1C 6ea 구동 기준)

Gray	테스트패턴	노드(N1) 전압	I _A	이미터 전류 (I _B)	Source전류 (I _V)	Sink전류 (I _S)	온도	
							NPN	PNP
2566	White	7.622V	80mA	52.09mA	68.47mA	35.33mA	43.0℃	45.3℃
	Black	7.615V	63mA	24.14mA	68.36mA	23.38mA	47.0℃	47.8℃
	Checker	7.646V	264mA	55.56mA	412.7mA	380.1mA	65.7℃	63.6℃
	H-Stripe	7.635V	234mA	50.45mA	594.3mA	514.0mA	67.6℃	65.2℃
	Sub Checker	7.630V	252mA	50.08mA	390.5mA	358.3mA	67.8℃	64.6℃
1806	White	7.591V	110.06mA	32.73mA	147.2mA	119.6mA	58.5℃	58.1℃
	Checker	7.574V	221.64mA	65.12mA	310.9mA	291.6mA	70.5℃	68.8℃
	H-Stripe	7.571V	202.8mA	66.43mA	323.4mA	274.9mA	66.8℃	65.1℃
	Sub Checker	7.584V	322.8mA	120.8mA	270.3mA	160.6mA	70.5℃	68.8℃

도면8

도면9

테스트 패턴	414채널	576채널	720채널	960채널
White	66.5℃	83.4℃	139.1℃	60.7℃
Black	58.7℃	63.1℃	90.3℃	57.6℃
Checker	70.8℃	106.6℃	153.1℃	89.1℃
H-Stripe	68.9℃	115.7℃	158.7℃	89.6℃
Sub Checker	68.9℃	94.6℃	141.9℃	89.2℃

专利名称(译) 一种液晶显示装置的电源电路

公开(公告)号 [KR101482768B1](#) 公开(公告)日 2015-01-16

申请号	KR1020080073597	申请日	2008-07-28
-----	-----------------	-----	------------

[标]申请(专利权)人(译) 三星显示有限公司

申请(专利权)人(译) 三星显示器有限公司

当前申请(专利权)人(译) 三星显示器有限公司

[标]发明人

SHIN OK KWON
신옥권
MOON SEUNG HWAN
문승환
SON SUN KYU
손선규

发明人 신옥권
문승환
손선규

IPC分类号 G09G3/36 G02F1/133

CPC分类号 G09G3/006 G09G2330/021 G09G2310/0291 G09G3/3696

代理人(译) KWON HYUK SOO
SE JUN OH
宋月浩

其他公开文献 KR1020100012289A

外部链接 [Espacenet](#)

摘要(译)

用于液晶显示器的电源电路包括：分压器，其在第一电源和第二电源之间产生分压电压；运算放大器，其接收分压电压以输出驱动电压，第一开关连接第一电源和公共节点之间，以及连接在第二电源和公共节点之间的第二开关。第一开关响应于驱动电压在第一电源和公共节点之间提供第一电流路径，并且第二开关响应于驱动电压在第二电源和公共节点之间提供第二电流路径。

