



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년03월26일
(11) 등록번호 10-1129242
(24) 등록일자 2012년03월15일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01) G02F 1/1345 (2006.01)
(21) 출원번호 10-2010-0046582
(22) 출원일자 2010년05월18일
심사청구일자 2010년05월18일
(65) 공개번호 10-2011-0126991
(43) 공개일자 2011년11월24일
(56) 선행기술조사문헌
KR100855995 B1*
KR1020080088076 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
주식회사 실리콘웍스
대전광역시 유성구 테크노2로 222 (탑립동)
(72) 발명자
오광일
대전광역시 유성구 전민로46번길 15, 203호 (전민동)
김준호
대전광역시 유성구 엑스포로339번길 10-6 (문지동)
최정환
대전광역시 동구 동서대로1520번길 56 (삼성동)
(74) 대리인
이철희

전체 청구항 수 : 총 6 항

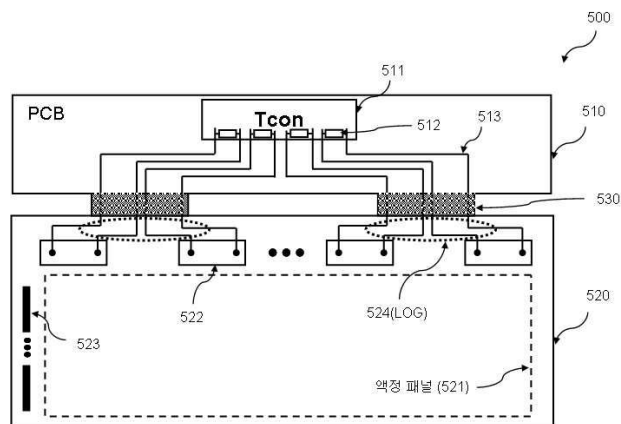
심사관 : 이성현

(54) 발명의 명칭 칩온글래스 방식의 액정표시장치

(57) 요약

본 발명은 액정표시장치에 관한 것으로, 더욱 상세하게는 LOG 전단에서의 임피던스 정합과 타이밍 콘트roller 출력 단에서의 임피던스 정합을 이용하여 유리기관 위의 전송선로의 저항 값과 무관하게 소스 드라이버 IC 입력 단의 반사파를 최소화시킴으로써 경량화와 박형화를 유지하면서도 주파수 특성을 향상시켜 고해상도 및 고품질의 영상 표현이 가능하도록 한 칩-온-글래스(COG) 방식의 액정표시장치에 관한 것이다.

대표도 - 도5



특허청구의 범위

청구항 1

타이밍 컨트롤러가 장착된 PCB;

액정패널 및 적어도 하나의 소스 드라이버 IC가 칩온글래스 방식으로 실장된 유리기관: 및

상기 PCB와 상기 유리기관 사이에서 적어도 한 쌍의 차동신호의 전달 통로가 되는 FPC를 구비하고,

상기 타이밍 컨트롤러로부터 출력되는 상기 차동신호들은 전송선로를 통해 상기 적어도 하나의 소스 드라이버 IC에 포인트 투 포인트 방식으로 전달되며,

상기 타이밍 컨트롤러 출력단에 임피던스 정합저항이 구비된 것을 특징으로 하는 COG 방식의 액정표시장치.

청구항 2

타이밍 컨트롤러가 장착된 PCB;

액정패널 및 적어도 하나의 소스 드라이버 IC가 칩온글래스 방식으로 실장된 유리기관: 및

상기 PCB와 상기 유리기관 사이에서 적어도 한 쌍의 차동신호의 전달 통로가 되는 FPC를 구비하고,

상기 타이밍 컨트롤러로부터 출력되는 상기 차동신호들은 전송선로를 통해 상기 적어도 하나의 소스 드라이버 IC에 포인트 투 포인트 방식으로 전달되며,

상기 PCB 상에 구현된 상기 전송선로의 종단에 임피던스 정합저항이 구비된 것을 특징으로 하는 COG 방식의 액정표시장치.

청구항 3

타이밍 컨트롤러가 장착된 PCB;

액정패널 및 적어도 하나의 소스 드라이버 IC가 칩온글래스 방식으로 실장된 유리기관: 및

상기 PCB와 상기 유리기관 사이에서 적어도 한 쌍의 차동신호의 전달 통로가 되는 FPC를 구비하고,

상기 타이밍 컨트롤러로부터 출력되는 상기 차동신호들은 전송선로를 통해 상기 적어도 하나의 소스 드라이버 IC에 포인트 투 포인트 방식으로 전달되며,

상기 PCB와 상기 유리기관 사이에 위치한 상기 FPC 상에 임피던스 정합저항이 구비된 것을 특징으로 하는 COG 방식의 액정표시장치.

청구항 4

제1항 내지 제3항 중 어느 하나의 항에 있어서,

상기 유리기관 상에 구현된 전송라인은 라인온글래스(Line On Glass;LOG) 방식으로 상기 소스 드라이버 IC에 연결되는 것을 특징으로 하는 COG 방식의 액정표시장치.

청구항 5

제4항에 있어서,

상기 유리기관 상에 구현된 상기 전송라인 중 일부는 상기 적어도 하나의 소스 드라이버 IC 중 일부에 직접 연결되고,

나머지 전송라인은 상기 일부의 전송라인이 연결된 상기 소스 드라이버 IC를 바이패스하여 나머지 소스 드라이버 IC에 연결되는 것을 특징으로 하는 COG 방식의 액정표시장치.

청구항 6

제4항에 있어서, 상기 적어도 한 쌍의 차동신호들은,

화상데이터에 대응되는 신호 쌍 및 클럭신호 쌍이거나, 화상데이터에 대응되는 신호 쌍 또는 클럭신호 쌍이거나, 클럭신호가 임베딩된 화상데이터에 대응되는 신호 쌍인 것을 특징으로 하는 COG 방식의 액정표시장치.

청구항 7

삭제

명세서

기술분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 더욱 상세하게는 LOG 전단에서의 임피던스 정합과 타이밍 콘트롤러 임피던스 정합을 이용하여 유리기관 위의 전송선로의 저항 값과 무관하게 소스 드라이버 IC 입력 단의 반사파를 최소화시킴으로써 경량화와 박형화를 유지하면서도 주파수 특성을 향상시켜 고해상도 및 고품질의 영상 표현이 가능하도록 한 칩-온-글래스(COG) 방식의 액정표시장치에 관한 것이다.

배경기술

[0002] LCD 패널(Liquid Crystal Display panel)의 수직라인(row line) 및 수평라인(column line)을 구동하기 위해서는 패널의 주변에 소스 드라이버 IC(source driver IC)들 및 게이트 드라이버 IC(gate driver IC)들을 구비한다. 게이트 드라이버 IC들은 화상데이터(image data)를 전달하고자 하는 화소(picture element)들을 선택하는 기능을 수행하며, 화소들에 실제의 화상데이터 및 클럭신호는 소스 드라이버 IC들로부터 공급된다. 화상데이터(DATA)와 클럭신호(CLK)는, 인쇄회로기판(Printed Circuit Board:이하 'PCB'라 한다.)에 장착된 타이밍 컨트롤러(Timing controller)로부터 멀티 드롭(multi-drop) 형태로 소스 드라이버 IC들에 전달되는 것이 일반적이다.

[0003] 하나의 전송라인 쌍(transmission line pair)에 차동신호(differential signal)의 형태로 전송되는 데이터는, 송신부에서 데이터에 대응되는 푸시 풀(push pull) 형태의 차동신호(differential signal)를 생성한 후 이를 송신부에 인접한 PCB에서 차동전압신호로 변환시켜 수신부로 송신한다.

[0004] 도 1은 종래의 액정표시장치의 일 실시예를 나타내는 도면이고, 도 2는 도 1의 종래의 액정표시장치의 등가모델을 나타내는 도면이다.

[0005] 도 1 및 도 2를 참조하면, LCD를 이용한 액정표시장치(100)는, PCB(110), 액정패널(120), FPC(130), 소스 드라이버 IC(131) 및 게이트 드라이버 IC(132)를 구비한다.

[0006] PCB(110)는 소스 드라이버 IC(131)들에 화상데이터 및 클럭신호를 공급하는 타이밍 컨트롤러(111) 및 종단저항(112)들을 구비한다.

[0007] 액정패널(120)은 액정(Liquid Crystal)의 전기적 성질을 이용한 복수 개의 화소(picture element)들을 구비하며, 복수 개의 화소들 각각은 소스 드라이버 IC(131) 및 게이트 드라이버 IC(132)에 의해 구동된다.

[0008] 타이밍 컨트롤러(111)로부터 출력되는 차동전류 형태의 화상데이터 및 클럭신호는 종단저항(112)의 양 단자를 거치면서 차동전압신호로 변환되며, 변환된 차동전압신호는 멀티드롭 방식으로 해당 소스 드라이버 IC(131)들에 전달된다.

[0009] PCB(110)와 소스 드라이버 IC(131)들 사이 및 소스 드라이버 IC(131)들과 액정패널(120) 사이의 신호의 전달은 FPC(Flexible Printed Circuit, 130)와 같이 임피던스 성분이 매우 적은 테이프 또는 필름(tape or film) 등을 사용한다.

[0010] 한편 제조비용이 적을 뿐만 아니라 가볍고 두께가 얇은 액정표시장치를 요구하는 사용자의 요구에 따라 패널이 장착된 유리 기관에 소스 드라이버 IC들 및 게이트 드라이버 IC들을 접착시켜 사용하는 칩온글래스(Chip On Glass;이하 'COG'라 한다.) 방식이 제안되었다.

[0011] COG 방식을 사용하여 액정표시장치를 구현할 경우, 액정패널과 소스 드라이버 IC들 및 게이트 드라이버 IC들이 유리 기관에 접합되어야 하는데, 이 때 기존의 PCB와 소스 드라이버 IC들 사이, 소스 드라이버 IC들과 패널 사이 및 게이트 드라이버 IC들과 패널 사이의 신호의 송수신은 유리 기관에 설치된 전송라인(Line On Glass;이하 'LOG'라 한다.)을 설치하여 사용하게 된다.

- [0012] 도 1에 도시된 종래의 액정표시장치의 경우 PCB(110)에서의 전송라인 및 FPC(130)에서의 전송라인을 통해 신호가 송수신되는데, 동작주파수 대비 사용되는 전송 선로들의 임피던스 부정합에 의한 영향은 심각하지 않다. 그러나 COG 방식에서는 LOG 라는 전송라인이 추가되어 임피던스 부정합이 심각하게 대두되게 된다.
- [0013] 특히 도 1에 도시된 바와 같은 액정표시장치에 COG 방식을 그대로 적용할 경우 소스 드라이버 IC에 전달되는 데이터에 상기 언급한 부정합에 의한 왜곡이 발생되게 되므로 주파수 특성이 저하되는 단점을 가지게 된다. 따라서 COG 방식을 사용하는 경우에는 타이밍 컨트롤러와 소스 드라이버 IC 사이의 신호의 송수신은 종래의 멀티드롭 방식 대신 포인트 투 포인트(point to point) 방식을 사용하여야 한다.
- [0014] 도 3은 COG 방식 및 포인트 투 포인트 방식을 사용하는 종래의 액정표시장치를 나타내는 도면이다.
- [0015] 도 3을 참조하면, 상기 COG 방식의 액정표시장치(300)는, PCB(310), 유리 기판(320) 및 FPC(330)를 구비한다.
- [0016] PCB(310)에는 타이밍 컨트롤러(311)가 장착된다. 타이밍 컨트롤러(311)로부터 출력되는 한 쌍의 차동신호들은 전송라인(313)을 통해 복수 개의 소스 드라이버 IC(322)에 포인트 투 포인트 방식으로 전달된다.
- [0017] 유리 기판(320)에는 액정패널(321), 상기 액정패널(321)의 동작을 제어하는 복수개의 소스 드라이버 IC(322) 및 복수개의 게이트 드라이버 IC(323)가 COG 방식으로 실장된다.
- [0018] 상기 복수개의 소스 드라이버 IC(322) 각각에는 종단저항(325)이 적어도 하나씩 포함되어 있다. 복수 개의 소스 드라이버 IC(322) 각각은 수신한 차동신호를 이에 대응되는 차동전압신호로 변환하고 변환된 차동전압신호를 이용하여 상기 액정패널(321)을 구동한다.
- [0019] FPC(Flexible Printed Circuit, 330)는 PCB(310)와 유리 기판(320) 사이의 전기적 연결을 매개한다. 유리 기판(320)에 형성시킨 전송라인(324, LOG)은 FPC(330)와 복수 개의 소스 드라이버 IC(322)를 전기적으로 연결한다.
- [0020] 도 4는 도 3에 따른 종래의 액정표시장치의 등가모델을 나타내는 도면이다.
- [0021] 도 4를 참조하면, 종래 기술에 따른 COG 방식의 액정표시장치의 등가모델은, 전송부(311), PCB상의 전송선로(313), FPC(330), LOG(324), 종단저항(325) 및 수신부(322)를 구비한다.
- [0022] 전송부(311)의 등가모델은 타이밍 컨트롤러에 대응되는 송신기(Tx)에 대한 것이다. PCB상의 전송선로(313)나 FPC(330)의 경우 이상적인 경우를 가정하며, 액정패널(321) 상부에 구현된 전송라인(LOG, 324)에 비해 임피던스 및 커패시턴스를 무시할 만한 저항 성분을 가지므로 단순히 신호라인으로 표시하였다.
- [0023] LOG의 등가모델(324)은 액정패널(321)의 상부에 구현되어 FPC(330)와 소스 드라이버 IC(322)를 전기적으로 연결하는 전송라인(LOG)을 정의한다. 수신부의 등가모델(322)은 소스 드라이버 IC에 대응되는 수신기(Rx)로 정의된다.
- [0024] 등가모델들에 포함된 수동소자의 전기적 특성, 소자의 값 및 소자들 사이의 연결 관계는 이 분야의 일반적인 기술자들이 용이하게 이해 할 수 있으므로 여기서는 자세하게 설명하지 않는다.
- [0025] 상기한 COG 및 포인트 투 포인트 방식을 적용한 액정 표시장치를 구현하는 경우, 저 전압의 포인트-투-포인트 차동 신호를 타이밍 컨트롤러에서 소스 드라이버 IC로 공급하게 된다.
- [0026] 이 경우 종래에는 종단저항 양단에서 유기된 전압의 손실을 최소화하기 위하여 종단 저항을 최대한 수신부에 가깝게 위치하도록 설계되어져 왔으며, 이러한 방법을 COG 방식에도 그대로 적용하여 일반적으로 소스 드라이버 IC 내의 수신단에 저항소자를 구현하였다.
- [0027] 이때 타이밍 컨트롤러와 소스 드라이버 IC 간의 신호 송수신에서, 동작속도에 큰 영향을 미치는 부분은 유리 기판 위의 전송선로(LOG)의 임피던스 값이다. 특히 COG방식의 액정표시장치에서는 LOG의 임피던스 값이 수십 내지 수백 ohm 정도로 매우 크기 때문에 기존의 전송방식처럼 소스 드라이버 IC 내에만 종단저항을 구비하는 경우 소스 드라이버 IC 입력단의 임피던스 정합이 어려워져 주파수 특성이 저하된다.
- [0028] 종래의 COG 포인트 투 포인트 방식의 액정표시장치에서는 동작주파수가 높지 않아 전송선로에서의 임피던스 부정합이 문제가 되지 않았으나, 고품질 고해상도의 대형 액정표시장치에 사용될 경우 매우 높은 동작 주파수가 요구되어 전송선로에서의 임피던스 정합이 요구되므로 소스 드라이버 IC 내의 수신단에 종단저항을 구비하는 종래의 방식으로는 칩-온-글라스 방식의 액정표시장치에서 고해상도 및 고품질의 영상을 구현하기에 적합하지 않은 문제가 있었다.

발명의 내용

해결하려는 과제

[0029] 본 발명이 해결하고자 하는 기술적 과제는, COG 및 포인트 투 포인트 방식을 적용한 액정표시장치에서 LOG 전단 또는 타이밍 컨트롤러 출력단에 임피던스 정합저항을 구비하여 소스 드라이버 IC 입력단의 반사파를 최소화시켜 신호의 왜곡을 방지함으로써 고해상도의 영상을 표현하도록 하는 COG 방식의 액정표시장치를 제공하는데 있다.

과제의 해결 수단

[0030] 상기 기술적 과제를 이루기 위한 본 발명의 일실시예에 따른 COG 방식의 액정표시장치는, 타이밍 컨트롤러가 장착된 PCB 및 액정패널과 적어도 하나의 소스 드라이버 IC가 칩온글래스 방식으로 실장된 유리기판을 구비하고, 상기 타이밍 컨트롤러로부터 출력되는 적어도 한 쌍의 차동신호들은 전송선로를 통해 상기 적어도 하나의 소스 드라이버 IC에 포인트 투 포인트 방식으로 전달되며, 상기 타이밍 컨트롤러 출력단에 임피던스 정합저항이 구비된 것을 특징으로 한다.

[0031] 상기 기술적 과제를 이루기 위한 본 발명의 다른 일실시예에 따른 COG 방식의 액정표시장치는, 타이밍 컨트롤러가 장착된 PCB 및 액정패널과 적어도 하나의 소스 드라이버 IC가 칩온글래스 방식으로 실장된 유리기판을 구비하고, 상기 타이밍 컨트롤러로부터 출력되는 적어도 한 쌍의 차동신호들은 전송선로를 통해 상기 적어도 하나의 소스 드라이버 IC에 포인트 투 포인트 방식으로 전달되며, LOG 전단에 임피던스 정합저항이 구비된 것을 특징으로 한다.

발명의 효과

[0032] 본 발명에 따른 COG 방식의 액정표시장치에 의하면 타이밍 컨트롤러 내부 또는 PCB 상에 구현된 상기 전송선로의 종단에 임피던스 정합 저항을 배치하여, 유리 기판 상에 형성된 전송선로의 영향을 최소화함으로써 타이밍 컨트롤러와 소스 드라이버 IC 사이에서 고속 및 고품질의 신호 전송을 할 수 있는 장점이 있다.

[0033] 특히 본 발명에 따른 COG 방식의 액정표시장치에 의하면 소형 및 중형 액정표시장치에만 주로 적용되었던 칩-온-글래스 기술이 대형의 액정표시장치에도 사용 가능하게 됨으로써 대형 액정표시장치의 박형화 및 경량화를 구현할 수 있고 제조 비용을 감소시킬 수 있는 효과가 있다.

도면의 간단한 설명

[0034] 도 1은 종래의 액정표시장치의 일 실시예를 나타내는 도면이다.

도 2는 도 1에 따른 종래의 액정표시장치의 등가모델을 나타내는 도면이다.

도 3은 COG 방식 및 포인트 투 포인트 방식을 적용한 종래의 액정표시장치를 나타내는 도면이다.

도 4는 도 3에 따른 종래의 액정표시장치의 등가모델을 나타내는 도면이다.

도 5는 본 발명에 따른 COG 방식의 액정표시장치의 제1 실시예를 나타내는 도면이다.

도 6은 도 5의 본 발명에 따른 COG 방식의 액정표시장치의 등가모델을 나타내는 도면이다.

도 7은 도 5의 본 발명에 따른 COG 방식의 액정표시장치의 소스 드라이버 IC에서 검출되는 차동신호의 파형에 대한 컴퓨터 시뮬레이션 결과를 나타내는 도면이다.

도 8은 본 발명에 따른 COG 방식의 액정표시장치의 제2 실시예를 나타내는 도면이다.

도 9는 도 8의 본 발명에 따른 COG 방식의 액정표시장치의 등가모델을 나타내는 도면이다.

도 10은 도 8의 본 발명에 따른 COG 방식의 액정표시장치의 소스 드라이버 IC에서 검출되는 차동신호의 파형에 대한 컴퓨터 시뮬레이션 결과를 나타내는 도면이다.

도 11은 본 발명에 따른 COG 방식의 액정표시장치의 제3 실시예를 나타내는 도면이다.

도 12는 도 11의 본 발명에 따른 COG 방식의 액정표시장치의 등가모델을 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0035] 이하에서는 본 발명의 구체적인 실시 예를 도면을 참조하여 상세히 설명하도록 한다.
- [0036] 도 5는 본 발명에 따른 COG 방식의 액정표시장치의 제1 실시예를 나타내는 도면이다.
- [0037] 도 5에 도시된 바와 같이 본 발명에 따른 COG 방식의 액정표시장치(500)는 인쇄회로기판(510), 유리기판(520) 및 FPC(530)를 구비한다.
- [0038] 상기 인쇄회로기판(510, PCB)에는 타이밍 컨트롤러(511)가 구비되어 있다. 또한 상기 PCB(510)에는 타이밍 컨트롤러(511)로부터 출력되는 한 쌍의 차동신호들을 상기 유리기판으로 전달하기 위한 전송선로(513)가 형성된다. 상기 타이밍 컨트롤러(511)에는 임피던스 정합을 위한 임피던스 정합저항(512)이 구비되어 있다.
- [0039] 상기 유리기판(520)에는 액정패널(521), 복수개의 소스 드라이버 IC(522) 및 복수개의 게이트 드라이버 IC(523)가 칩온글래스 방식으로 실장된다.
- [0040] 상기 FPC(Flexible Printed Circuit, 530)는 상기 PCB(510)와 상기 유리기판(520)의 전기적 연결을 매개한다. 상기 FPC(530)의 특성 및 기능은 공지이므로 상세한 설명은 생략하기로 한다.
- [0041] 상기 타이밍 컨트롤러(511)로부터 출력되는 한 쌍의 차동신호들은 상기 복수 개의 소스 드라이버 IC(522)에 포인트 투 포인트 방식으로 전달된다. 상기 복수 개의 소스 드라이버 IC(522)는 수신된 차동신호를 이용하여 상기 액정패널(521)을 구동한다. 이때 상기 적어도 한 쌍의 차동신호들은, 화상데이터에 대응되는 신호 쌍 및 클럭신호 쌍이거나, 화상데이터에 대응되는 신호 쌍 또는 클럭신호 쌍에 해당된다.
- [0042] PCB 전송 선로의 특성 임피던스(Z_{PCB})는 아래의 식 (1)과 같이 표현 되고, 타이밍 컨트롤러와 PCB 사이에서 발생하는 반사파의 비율, 즉 반사계수(Γ)는 식 (2) 와 같이 표현된다.

$$Z_{PCB} = \sqrt{\frac{L_{PCB}}{C_{PCB}}} \quad \text{식 (1)}$$

$$\Gamma = \frac{Z_{PCB} - R_{TCOV}}{Z_{PCB} + R_{TCOV}} \quad \text{식 (2)}$$

- [0043]
- [0044]
- [0045] 여기서, C_{PCB} 및 L_{PCB} 는 PCB 전송 선로의 자체 커패시턴스 및 자체 리액턴스를 말한다.
- [0046] 이때 고속 데이터의 전송을 위해서는 타이밍 컨트롤러와 PCB 사이의 반사파를 최소화해야 한다. 즉, 타이밍 컨트롤러와 PCB 사이의 반사계수가 0(zero)이 되어야 하며, 반사계수가 '0(zero)'이 되기 위해서는 PCB 전송 선로의 특성 임피던스(Z_{PCB})와 타이밍컨트롤러의 내부저항(R_{TCOV})이 같아져야 한다. 이와 같이 타이밍 컨트롤러와 PCB 사이의 반사계수가 0(zero)이 되는 경우를 임피던스 정합이라 한다.
- [0047] 상기한 바와 같이 본 발명에 따른 COG 방식의 액정표시장치(500)에 의하면 타이밍 컨트롤러(511)의 출력단에 임피던스 정합저항(512)을 구현함으로써 타이밍 컨트롤러(511) 쪽에서 바라본 임피던스가 PCB(510) 쪽에서 바라본 임피던스와 정합이 이루어지게 된다.
- [0048] 이와 같이 임피던스 정합이 이루어지면 송신되는 차동신호의 반사파를 최소화 할 수 있고 이로 인해 고품질의 신호 전송이 가능하여 고해상도의 영상을 구현할 수 있게 된다. 또한 임피던스 정합저항을 타이밍 컨트롤러(511) 내부에 구비함으로써 PCB 제조 단가를 줄일 수 있는 장점이 있다.
- [0049] 도 5에서는 상기 유리기판(520) 상에 구현된 상기 전송라인(LOG)이 모두 소스 드라이버 IC(522)에 직접 연결되는 것으로 도시되어 있다.
- [0050] 그러나 상기 유리기판(520) 상에 구현된 상기 전송라인(LOG) 중 일부는 상기 적어도 하나의 소스 드라이버 IC 중 일부에 직접 연결되고, 나머지 전송라인은 상기 일부의 전송라인이 연결된 상기 소스 드라이버 IC를 바이패스하여 나머지 소스 드라이버 IC에 연결되도록 구현하는 것도 가능하다.
- [0051] 도 6은 도 5의 본 발명에 따른 COG 방식의 액정표시장치의 등가모델을 나타내는 도면이다.
- [0052] 도 6을 참조하면, 본 발명에 따른 COG 방식의 액정표시장치의 등가모델은, 전송부(511), 임피던스 정합저항(512), PCB상 전송선로(513), FPC(530), LOG(524) 및 수신부(522)를 구비한다.

- [0053] 전송부의 등가모델(511)은 타이밍 컨트롤러에 대응되는 송신기(Tx)에 대한 것이고, 임피던스 정합저항(512)은 타이밍 컨트롤러 출력단에 형성된다.
- [0054] PCB상의 전송선로(513)나 FPC상의 전송선로(530)의 경우 이상적인 경우를 가정하며, 유리기관(520) 상부에 구현된 전송라인(LOG, 524)에 비해 임피던스를 무시할 만한 저항 성분을 가지므로 단순히 신호라인으로 표시하였다.
- [0055] LOG의 등가모델(524)은 유리기관(520)의 상부에 구현되어 FPC의 전송선로(530)와 소스 드라이버 IC(522)를 전기적으로 연결하는 전송선로를 정의한다. 수신부의 등가모델(522)은 소스 드라이버 IC에 대응되는 수신기(Rx)으로 정의된다.
- [0056] 등가모델들에 포함된 수동소자의 전기적 특성, 소자의 값 및 소자들 사이의 연결 관계는 이 분야의 일반적인 기술자들이 용이하게 이해 할 수 있으므로 여기서는 자세하게 설명하지 않는다.
- [0057] 도 7은 도 5의 본 발명에 따른 COG 방식의 액정표시장치의 소스 드라이버 IC에서 검출되는 차동신호의 파형에 대한 컴퓨터 시뮬레이션 결과를 나타내는 도면이다.
- [0058] 도 7을 참고하면 소스 드라이버 IC에서 검출되는 차동전압신호의 전압차이는, 종래의 액정표시장치의 경우에 비해 본 발명에 따른 COG 방식의 액정표시장치의 경우 더 큰 값을 가짐을 알 수 있다. 차동전압신호의 차이가 크다는 것은 신호의 논리 값을 결정하는데 있어서 그 만큼 더 용이하다는 것을 의미하며 이는 곧 신호 파형의 품질이 우수하다는 것을 의미한다.
- [0059] 즉, 본 발명에 따른 COG 방식의 액정표시장치에 의하면 고속 동작이 가능하므로 종래 기술에 따른 COG 방식의 액정표시장치와 달리 고해상도의 화질 구현이 가능하게 된다.
- [0060] 도 8은 본 발명에 따른 COG 방식의 액정표시장치의 제2 실시예를 나타내는 도면이다.
- [0061] 도 8에 도시된 본 발명에 따른 COG 방식의 액정표시장치(500)는 상기 임피던스 정합저항(512)이 타이밍 컨트롤러(511)의 출력단이 아닌 상기 PCB(510) 상의 전송선로(513)의 종단에 구비된 것을 제외하고는 도 5에 도시된 COG 방식의 액정표시장치(500)와 동일하다.
- [0062] 타이밍 컨트롤러와 PCB 전송선로 사이에서와 마찬가지로 FPC 및 유리기관상의 전송 선로와 PCB 전송선로 사이에서도 고속의 데이터 전송을 위해서는 임피던스 정합이 필요하다.
- [0063] 식 (3)은 PCB 전송선로와 FPC 및 유리기관상의 전송 선로 사이의 반사계수를 나타낸다
- $$\Gamma = \frac{Z_{PCB} - (Z_{FPC} + R_{LOG})}{Z_{PCB} + (Z_{FPC} + R_{LOG})} \quad \text{식 (3)}$$
- [0064]
- [0065] 이때 PCB 전송선로와 FPC 및 유리기관상의 전송 선로 사이의 반사계수가 '0(zero)'이 되기 위해서는 PCB 전송 선로의 특성 임피던스(Z_{PCB})와 유리기관 및 LOG 상의 전송 선로의 임피던스($Z_{FPC}+R_{LOG}$)가 같아져야 한다.
- [0066] 도 8에 도시된 바와 같이 본 발명에 따른 COG 방식의 액정표시장치(500)는 상기 PCB(510) 상의 전송선로(513)의 종단에 임피던스 정합저항(512)을 구현함으로써 PCB(510) 쪽에서 바라본 임피던스와 유리기관(520) 및 FPC(530) 쪽에서 바라본 임피던스 사이에서 정합이 이루어지게 된다.
- [0067] 이와 같이 임피던스와 정합이 이루어지면 송신되는 차동신호의 반사파를 최소화 할 수 있고 이로 인해 고품질의 신호 전송이 가능하여 고해상도의 영상을 구현할 수 있게 된다.
- [0068] 도 9는 도 8의 본 발명에 따른 COG 방식의 액정표시장치의 등가모델을 나타내는 도면이다.
- [0069] 도 9에 도시된 본 발명에 따른 COG 방식의 액정표시장치의 등가모델 역시 임피던스 정합저항(512)이 타이밍 컨트롤러(511)의 출력단이 아닌 상기 PCB(510) 상의 전송선로(513)의 종단에 구비된 것을 제외하고는 도 6에 도시된 COG 방식의 액정표시장치의 등가모델과 동일하므로 상세한 설명은 생략하기로 한다.
- [0070] 도 10은 도 8의 본 발명에 따른 COG 방식의 액정표시장치의 소스 드라이버 IC에서 검출되는 차동신호의 파형에 대한 컴퓨터 시뮬레이션 결과를 나타내는 도면이다.
- [0071] 도 10을 참고하면 도 7에 도시된 것과 마찬가지로 종래 기술에 따른 COG 방식의 액정표시장치에 비해 본 발명에

따른 COG 방식의 액정표시장치를 통과한 차동신호의 전압차이가 더 크고, 이로 인해 신호 파형의 품질이 더 우수하다는 것을 알 수 있다.

[0072] 도 11은 본 발명에 따른 COG 방식의 액정표시장치의 제3 실시예를 나타내는 도면이다.

[0073] 도 11에 도시된 본 발명에 따른 COG 방식의 액정표시장치(500)는 상기 임피던스 정합저항(512)이 상기 PCB(510)상의 전송선로(513)의 종단이 아닌 상기 FPC (530) 상에 구비된 것을 제외하고는 도 8에 도시된 COG 방식의 액정표시장치(500)와 동일하다.

[0074] 식 (4)는 PCB 전송선로와 유리기관상의 전송 선로 사이의 반사계수를 나타낸다

$$\Gamma = \frac{Z_{PCB} - R_{LOG}}{Z_{PCB} + R_{LOG}} \quad \text{식 (4)}$$

[0075]

[0076] 여기서 PCB 의 임피던스(Z_{PCB})와 FPC의 임피던스(Z_{FPC})는 같은 값으로 정합이 되었다고 가정한다. 이때 PCB 전송선로와 유리기관상의 전송 선로 사이의 반사계수가 '0(zero)'이 되기 위해서는 PCB 혹은 FPC 전송 선로의 특성 임피던스(Z_{PCB} , Z_{FPC})와 유리기관상의 전송 선로의 임피던스(R_{LOG})가 같아져야 한다.

[0077] 도 10에 도시된 바와 같이 본 발명에 따른 COG 방식의 액정표시장치(500)는 상기 FPC(530)상에 임피던스 정합저항(512)을 구현함으로써 PCB(510)혹은 FPC (530)쪽에서 바라본 임피던스와 유리기관(520)쪽에서 바라본 임피던스 사이에서 정합이 이루어지게 된다.

[0078] 이와 같이 임피던스 정합이 이루어지면 송신되는 차동신호의 반사파를 최소화할 수 있고 이로 인해 고품질의 신호 전송이 가능하여 고해상도의 영상을 구현할 수 있게 된다.

[0079] 도 12는 도 11의 본 발명에 따른 COG 방식의 액정표시장치의 등가모델을 나타내는 도면이다.

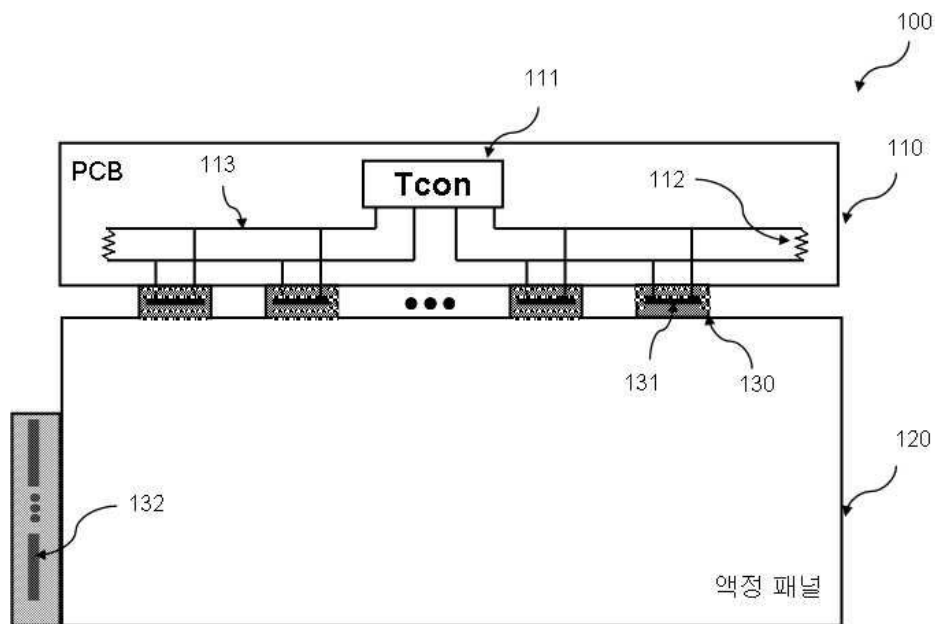
[0080] 도 12에 도시된 본 발명에 따른 COG 방식의 액정표시장치의 등가모델 역시 임피던스 정합저항(512)이 상기 PCB(510)상의 전송선로(513)의 종단이 아닌 상기 FPC(530)상에 구비된 것을 제외하고는 도 9에 도시된 COG 방식의 액정표시장치의 등가모델과 동일하므로 상세한 설명은 생략하기로 한다.

[0081] 도 11의 본 발명에 따른 COG 방식의 액정표시장치의 소스 드라이버 IC에서 검출되는 차동신호의 파형에 대한 컴퓨터 시뮬레이션 결과는 도 10에 나타난 제2 실시예에 대한 컴퓨터 시뮬레이션 결과와 매우 흡사하므로 생략하기로 한다.

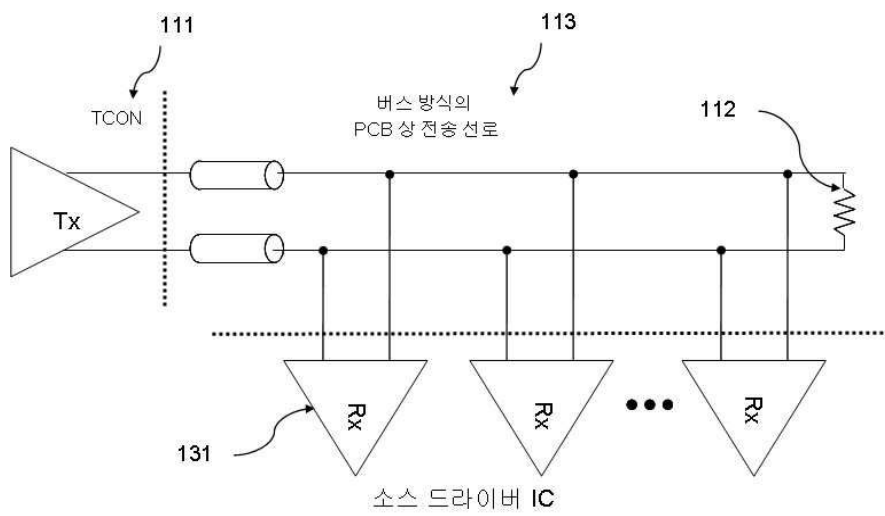
[0082] 이상에서는 본 발명에 대한 기술사상을 첨부 도면과 함께 서술하였지만 이는 본 발명의 바람직한 실시 예를 예시적으로 설명한 것이지 본 발명을 한정하는 것은 아니다. 또한 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 이라면 누구나 본 발명의 기술적 사상의 범주를 이탈하지 않는 범위 내에서 다양한 변형 및 모방이 가능함은 명백한 사실이다.

도면

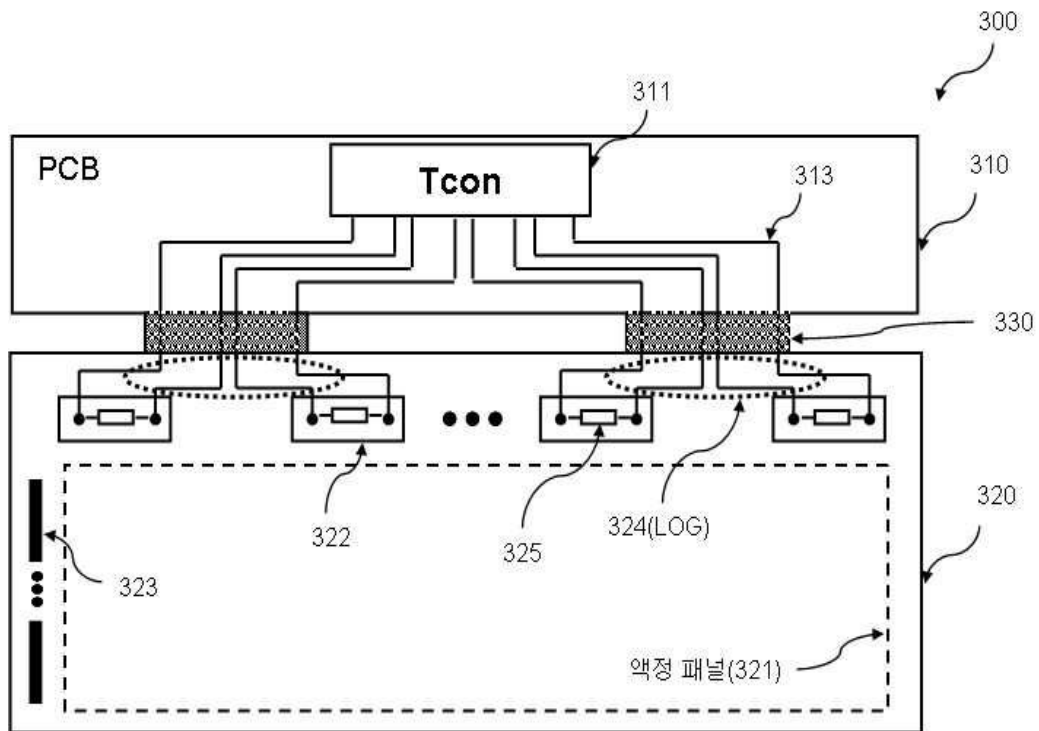
도면1



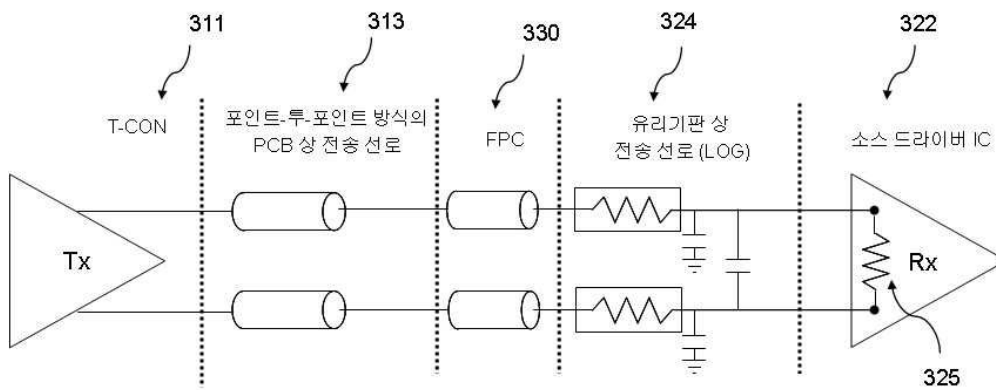
도면2



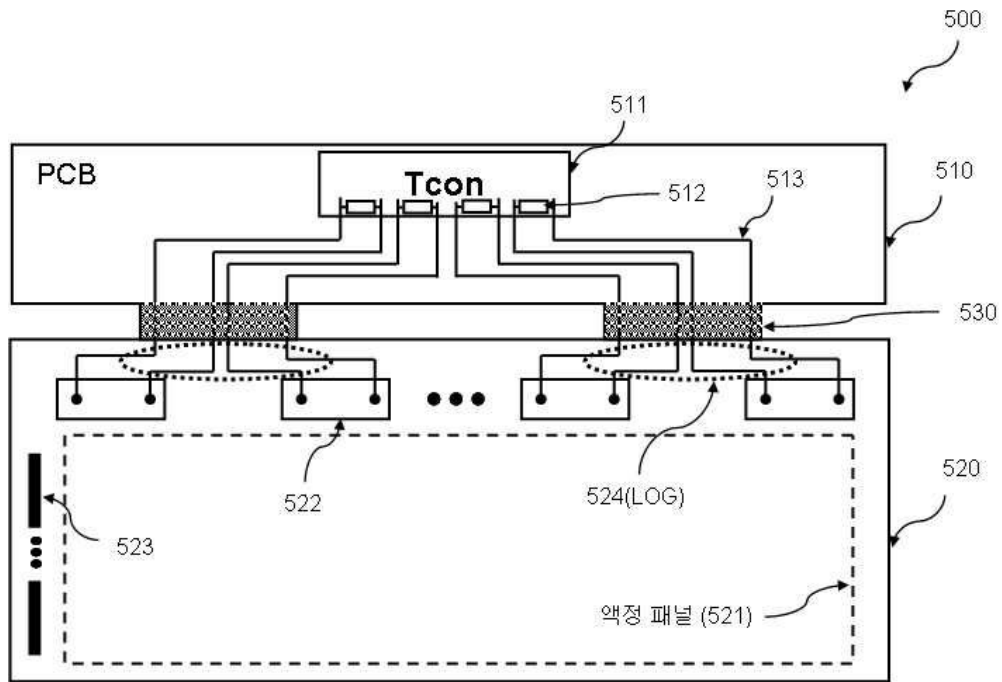
도면3



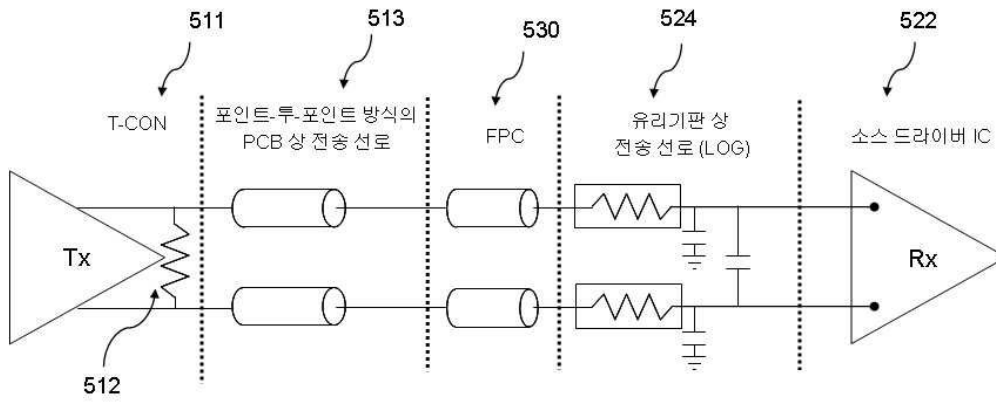
도면4



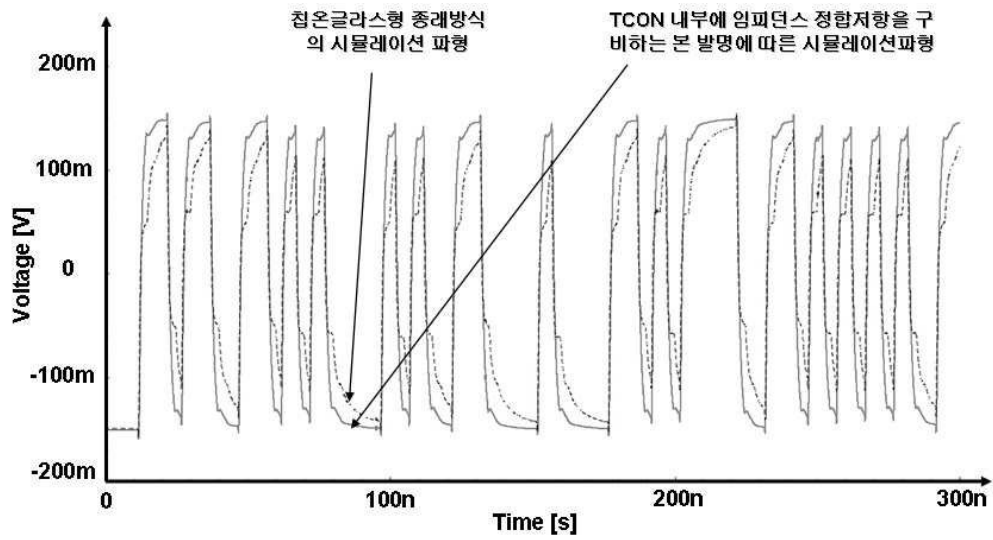
도면5



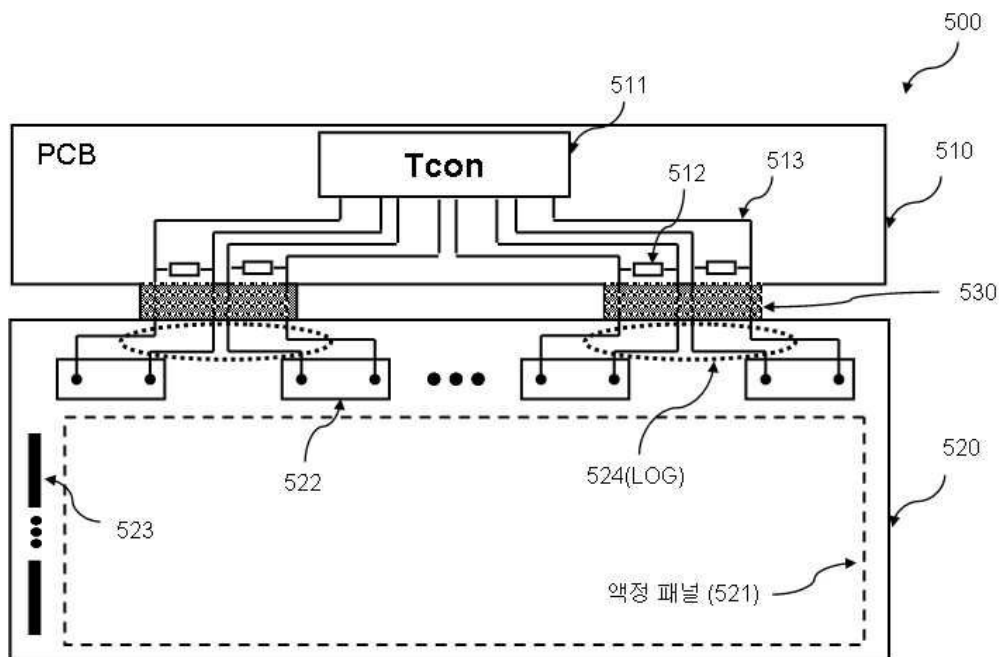
도면6



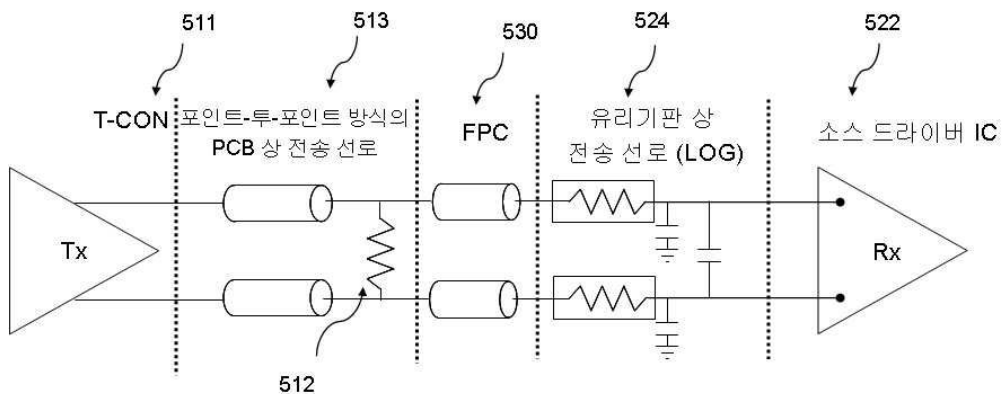
도면7



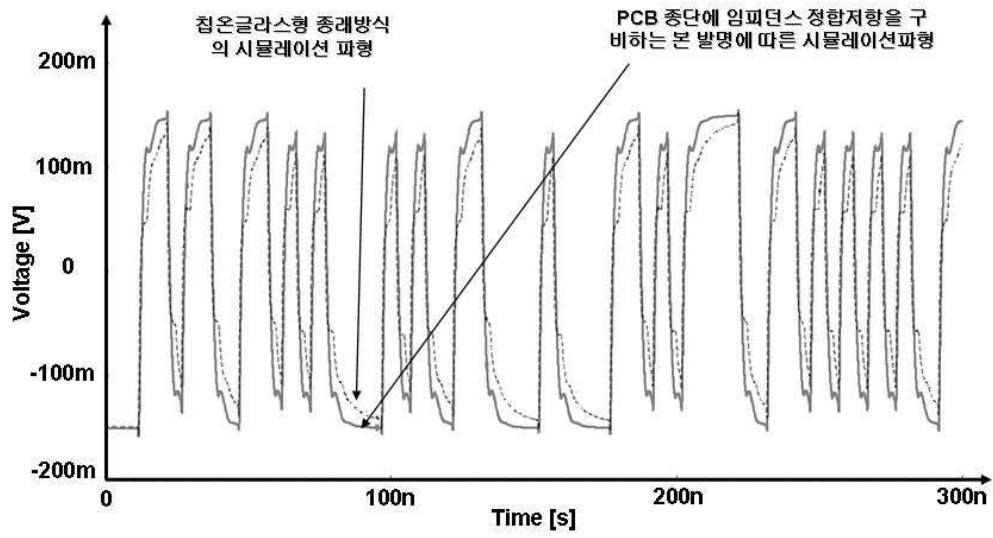
도면8



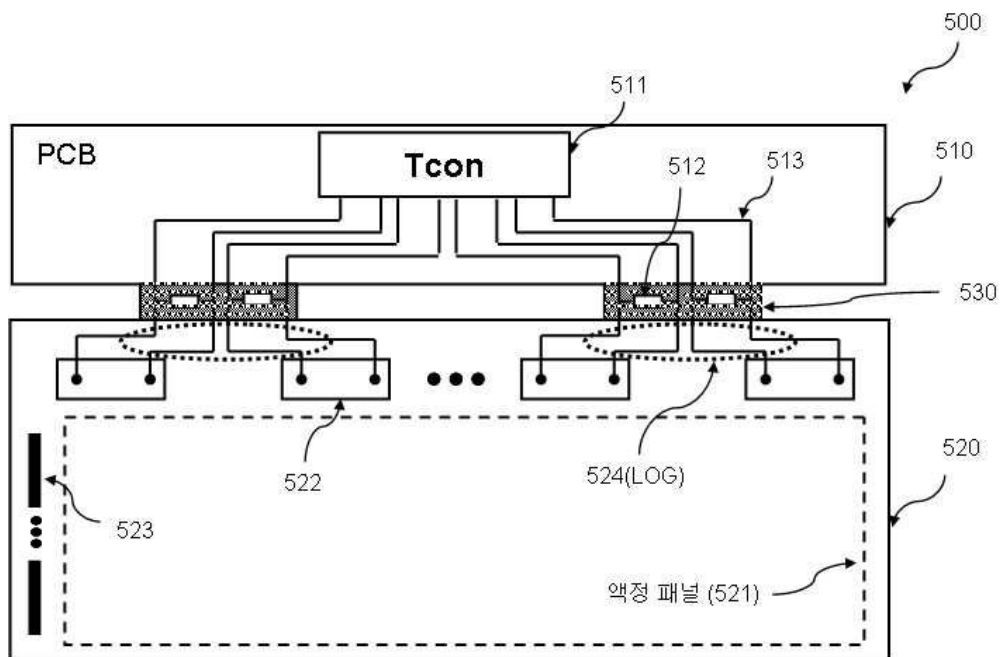
도면9



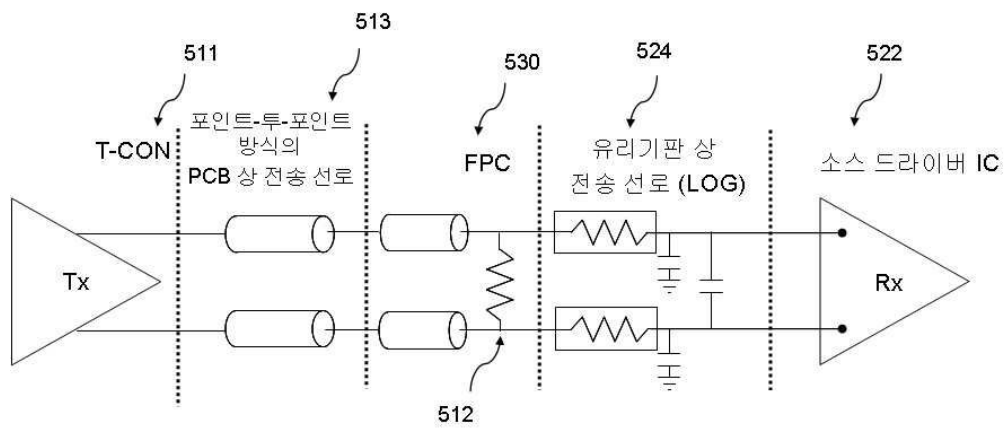
도면10



도면11



도면12



专利名称(译)	背景技术玻璃上芯片型液晶显示器		
公开(公告)号	KR101129242B1	公开(公告)日	2012-03-26
申请号	KR1020100046582	申请日	2010-05-18
[标]申请(专利权)人(译)	硅工厂股份有限公司		
申请(专利权)人(译)	주식회사실리콘웍스		
当前申请(专利权)人(译)	주식회사실리콘웍스		
[标]发明人	OH GWANG IL 오광일 KIM JUN HO 김준호 CHOI JUNG HWAN 최정환		
发明人	오광일 김준호 최정환		
IPC分类号	G09G3/36 G09G G02F1/1345 G02F		
CPC分类号	G02F1/136277 G02F1/133 G09G2300/0408 G09G2370/08		
代理人(译)	LEE , CHEOL HEE		
其他公开文献	KR1020110126991A		
外部链接	Espacenet		

摘要(译)

玻璃上芯片 (COG) 型液晶显示装置通过使用阻抗匹配来最小化来自源极驱动器IC的输入端子的反射波，而不管玻璃基板上的传输线的电阻值如何。 LOG的前端和定时控制器的输出端处的阻抗匹配，从而在保持纤薄轻量设计的同时增强频率特性，从而可以表现出高分辨率的高质量图像。

